

UNIVERSIDADE ESTADUAL DE CAMPINAS

INSTRUMENTAL NO  
DESENVOLVIMENTO  
"DMDT" - UM NOVO MÉTODO DE MULTIPLEXAGEM  
DE SINAIS : SISTEMA "DUAL AO DE MULTIPLE  
XAGEM POR DIVISÃO NO TEMPO". ESTUDOS  
TEÓRICOS E IMPLEMENTAÇÃO DE UM MULTI -  
PLEXADOR E DE UM DEMULTIPLEXADOR PARA  
QUATRO SINAIS DIGITAIS.

por

Dagoberto Agenor de Souza

Tese submetida como requisito parcial  
para obtenção do grau de

MESTRE EM CIÊNCIAS

DE

ENGENHARIA ELÉTRICA

Campinas, Outubro de 1975

Dedico este trabalho a

Meus Pais Benedito e Natalina

Meus Tios Lino<sup>(+)</sup> e Maria

## AGRADECIMENTOS

No transcorrer de uma vida profissional e particularmente na elaboração de um dado trabalho são muitas as pessoas que contribuem com sua valiosa e sincera colaboração. Na realização deste trabalho assim como em outras atividades que exerço na UNICAMP são também muitas as pessoas que atuam naquele sentido. Quero então agradecer aos meus amigos, nas pessoas dos meus colegas e amigos em geral desta Escola, pela colaboração sempre presente.

Agradeço particularmente ao Prof. Dr. B. P. Lathi pela orientação fornecida e pela oportunidade de desenvolver um assunto de sua criação.

Agradeço ao Prof. Dr. Hêlio Waldman pela valiosa ajuda na revisão de certos tópicos, ao Dr. Rege Romeu Scarabucci pelas proveitosas discussões a respeito do sistema em si e aos meus colegas Mariano S. Silva, Albert K. Yin, Fábio Violaro e José Schubert Filho pelo apoio e incentivo.

Agradeço à Srta. Alice Vicente por seu ótimo trabalho datilográfico e ao Sr. Antonio Carlos de Oliveira Campos por seu paciente trabalho na realização dos desenhos.

Finalmente expresso meus agradecimentos à Faculdade de Engenharia de Campinas, Departamento de Eletrônica & Comunicações da Universidade Estadual de Campinas - UNICAMP - e à TELEBRÁS - Telecomunicações Brasileiras S/A. pela oportunidade oferecida.

Dagoberto

## SUMÁRIO

Multiplexagem por divisão no tempo (MDT) e por divisão em frequência (MDF) são usadas para transmitir várias mensagens simultaneamente em um mesmo canal de transmissão. Neste trabalho um novo método de multiplexagem é estudado e implementado. Consiste de um sistema Dual ao de Multiplexagem por Divisão no Tempo (DMDT) onde se amostra ortogonalmente o espectro dos sinais a serem multiplexados. O sistema é totalmente dual ao sistema MDT, obtendo-se no domínio do tempo a repetição do sinal amostrado, da mesma maneira que em MDT obtém-se a repetição do espectro do sinal original ao longo do eixo das frequências.

O sistema DMDT multiplexa sinais limitados no tempo e apresenta certas vantagens e desvantagens em relação ao sistema MDT.

Apresenta-se neste trabalho fundamentos teóricos do sistema DMDT e a implementação de um conjunto multiplexador-de-multiplexador para quatro canais de sinais digitais com taxa de repetição 64 Kbits/s e fator de ocupação ("duty-cycle") igual a 1/4, observando-se a comprovação do comportamento teórico previsto do sistema.

# ÍNDICE

Página

	SUMÁRIO	-----
	ÍNDICE	-----
I.	INTRODUÇÃO	-----
II.1	INTRODUÇÃO DO CAPÍTULO II	-----
II.2	CODIFICAÇÃO DE SINAIS EM DDMT	-----
	.1 - FUNDAMENTOS	-----
	.2 - DETERMINAÇÃO DE $t_0$	-----
	.3 - DUAL DA FREQUÊNCIA DE NYQUIST - DUALIDADES	-----
	.4 - CODIFICAÇÃO DDMT	-----
II.3	CODIFICAÇÃO (OU AMOSTRAGEM) E MULTIPLEXAGEM IDEAIS DE DOIS SINAIS EM DDMT. ANÁLISE NO DOMÍNIO DAS FREQUÊNCIAS	-----
	.1 - CODIFICAÇÃO E MULTIPLEXAGEM DDMT	-----
	.2 - CODIFICAÇÃO ORTOGONAL E MULTIPLEXAGEM DDMT DE DOIS SINAIS LIMITADOS A T SEGUNDOS	-----
II.4	AMOSTRAGEM SEM FREQUENCIAL NOS PONTOS $n\omega_0 + \Delta\omega_0$	---
II.5	AMOSTRAGEM E MULTIPLEXAGEM DDMT IDEAL PARA $M =$ $= 2^{k+1}$ CANAIS. ANÁLISE NO DOMÍNIO DO TEMPO	-----
	.1 - AMOSTRAGEM E MULTIPLEXAGEM DE $M = 4$ SINAIS	-----
	.2 - AMOSTRAGEM E MULTIPLEXAGEM DDMT DE $M = 2^{k+1}$ SINAIS. ORTOGONALIDADE	-----
II.6	AMOSTRAGEM E MULTIPLEXAGEM DDMT IDEAL DE $M = 2^{k+1}$ SINAIS. ANÁLISE NO DOMÍNIO DAS FREQUÊNCIAS	-----

- .1 - AMOSTRAGEM E MULTIPLEXAGEM DE  $M = 4$  SINAIS ----
  - .2 - AMOSTRAGEM E MULTIPLEXAGEM DE  $M = 2^{k+1}$  SINAIS. ESPECTRO  $X(\omega) \leftrightarrow x(t)$ . FUNÇÕES DE TRANSFERÊNCIA -----
- II.7 DEMULTIPLEXAGEM IDEAL DMDT -----
- .1 - INTERPRETAÇÃO DE EQUAÇÕES -----
- II.8 AMOSTRAGEM E DEMULTIPLEXAGEM DMDT NÃO IDEAL. NÚMERO MÍNIMO DE REPETIÇÕES: FORMATO DAS AMOSTRAS -----
- .1 - FUNÇÕES DE TRANSFERÊNCIA PARA  $M = 4, T = \tau$  ----
  - .2 - FORMATO DOS PULSOS DE AMOSTRAGEM FREQUENCIAL --
  - .3 - DUALIDADES DO TEOREMA DE NYQUIST -----
  - .4 - FUNÇÕES DE TRANSFERÊNCIA PARA AMOSTRAGEM DMDT NÃO IDEAL -----
- II.9 IMPLEMENTAÇÃO DE MULTIPLEXADORES E DEMULTIPLEXADORES DMDT -----
- .1 - IMPLEMENTAÇÃO DE MULTIPLEXADORES DMDT -----
  - .2 - MULTIPLEXADOR DMDT PARA  $M = 4$  CANAIS UTILIZANDO ELEMENTOS DE ATRASO -----
  - .3 - IMPLEMENTAÇÃO DE DEMULTIPLEXADORES DMDT -----
  - .4 - IMPLEMENTAÇÃO DE UM DEMULTIPLEXADOR DMDT A  $M = 4$  CANAIS -----
  - .5 - IMPLEMENTAÇÕES ESPECÍFICAS -----
- II.10 FAIXA DE TRANSMISSÃO E APROVEITAMENTO DA CAPACIDADE DE CANAL. COMPARAÇÕES COM DMDT --
- .1 - FAIXA DE TRANSMISSÃO -----
  - .2 - APROVEITAMENTO DA CAPACIDADE DE CANAL -----
- II.11 CONSIDERAÇÕES SOBRE RUÍDO. COMPARAÇÕES COM DMDT -----
- II.12 TIPOS DE SINAIS MULTIPLEXADOS -----

	.1 - MULTIPLEXAGEM DE SINAIS DIGITAIS -----
	.2 - MULTIPLEXAGEM DE SINAIS ANALÓGICOS -----
II.13	ALGUMAS APLICAÇÕES DE DMDT -----
II.14	COMENTÁRIOS -----
II.A	APÊNDICE A -----
II.B	APÊNDICE B -----
II.C	APÊNDICE C: PROGRAMA PARA TRAÇAR OS MÓDULOS DAS FUNÇÕES DE TRANSFERÊNCIA PARA O SISTE- MA DMDT A 4 CANAIS -----
III.1	INTRODUÇÃO -----
III.2	MULTIPLEXADOR - TIPOS DE SINAIS MULTIPLEXADOR E SUAS CARACTERÍSTICAS PRINCIPAIS -----
III.3	MULTIPLEXADOR - DESCRIÇÃO DO SISTEMA -----
	.1 - DESCRIÇÃO GERAL, NÚMERO DE REPETIÇÕES E FUNÇÕES DE TRANSFERÊNCIA -----
	.2 - DESCRIÇÃO DO SISTEMA, PRINCÍPIO DE FUNCIONAMEN- TO -----
	.3 - RESUMO DO FUNCIONAMENTO DO MULTIPLEXADOR. FOR- MAS DE ONDA -----
III.4	MULTIPLEXADOR - PRECISÃO REQUERIDA E IMPLEMENTA ÇÃO FÍSICA -----

	.1 - PARTE DIGITAL. IMPLEMENTAÇÃO	-----
	.2 - SEPARAÇÃO D. PRECISÃO REQUERIDA	-----
	.3 - CIRCUITO DE NORMALIZAÇÃO E INVERSÃO DE TENSÕES IMPLEMENTAÇÃO	-----
	.4 - SOMADOR FINAL. IMPLEMENTAÇÃO	-----
III.5	CIRCUITO AUXILIAR, CARACTERÍSTICAS PRINCIPAIS. PALAVRAS DIGITAIS GERADAS E SEUS ESPECTROS	-----
	.1 - DESCRIÇÃO	-----
	.2 - PALAVRAS GERADAS E ESPECTROS	-----
III.6	MEDIDAS E RESULTADOS	-----
III.7	COMENTÁRIOS	-----
III.A	APÊNDICE - CÁLCULO DE ESPECTROS DE PALAVRAS REPETITIVAS	-----
IV.1	INTRODUÇÃO	-----
IV.2	DEMÚLTIPLEXADOR - TIPOS DE SINAIS RECEBIDOS	-----
IV.3	DESCRIÇÃO DO SISTEMA. PRINCÍPIO BÁSICO DE FUNCIO NAMENTO	-----
	.1 - CIRCUITOS ATRASADORES AMOSTRAGEM SEGURA	-----
	.2 - SOMADORES	-----
	.3 - DETETORES DE LIMAR	-----
	.4 - CHAVEAMENTO FINAL	-----
	.5 - CIRCUITO DE CONTROLE DE CHAVEAMENTO	-----
	.6 - RESUMO DO FUNCIONAMENTO DO DEMÚLTIPLEXADOR	-----



IV.4	PRECISÃO DO CIRCUITO E PONTOS OTIMOS DE AMOS- TRAGEM -----
	.1 - PRECISÃO DAS "AMOSTRAS-SEGURA" E SOMADORES -----
	.2 - DETERMINAÇÃO DOS PONTOS OTIMOS DE AMOSTRAGEM ----- VALOR DE $\Delta\tau$ -----
IV.5	IMPLEMENTAÇÃO FÍSICA DO DEMULTIPLEXADOR -----
	.1 - IMPLEMENTAÇÃO DOS CIRCUITOS "AMOSTRA-SEGURA" -----
	.2 - IMPLEMENTAÇÃO DOS SOMADORES -----
	.3 - IMPLEMENTAÇÃO DOS DETETORES DE LIMIAR -----
	.4 - CHAVEAMENTO FINAL -----
	.5 - GERADOR DA ONDA PRINCIPAL DE CONTROLE $s(t)$ -----
	.6 - GERADOR DAS ONDAS DE CONTROLE $s_0$ a $s_4(t)$ -----
IV.6	MEDIDAS E RESULTADOS. FORMA DE ONDAS OBTIDAS -----
	.1 - MEDIDAS -----
	.2 - FORMAS DE ONDA -----
IV.7	COMENTÁRIOS -----
IV.A	APÊNDICE -----
	.1 - IMPLEMENTAÇÃO DE SOMADORES -----
V.	CONCLUSÕES -----
VI.	APÊNDICE -----
	REFERÊNCIAS -----

## I. Introdução

O trabalho apresentado consiste de estudos teóricos sobre o sistema DMDT (Dual a Multiplexagem por Divisão no Tempo) e de estudos sobre a idea lização e implementação física de multiplexadores e demultiplexadores DMDT.

O Capítulo II apresenta os fundamentos teóricos do sistema e consiste de um desenvolvimento feito a partir do trabalho inicial "A New Method of Signal Multiplexing: The Dual of Time Division Multiplexing (DTDM) apresentado por B. P. Lathi através do Convênio UNICAMP/TELEBRÁS - 680/73, Departamento de Ele trônica & Comunicações da Faculdade de Engenharia de Campinas.

O Capítulo III trata da implementação de um multiplexador - DMDT que recebe 4 sinais digitais a taxa de 64 Kbits/s, com faixa igual a 256 KHz e largura temporal  $T \approx 3,91 \mu s$  por dígito (fator de ocupação = 1/4). Apresenta-se também comentários sobre o desempenho do sistema implementado e comparações entre os diversos espectros e funções de transferência esperados e obtidos.

O Capítulo IV trata da implementação de um demultiplexador - DMDT que recebe o sinal fornecido pelo multiplexador DMDT discutido acima. O demul tiplexador tem também condições de recuperar sinais analógicos multiplexados em DMDT, mediante alterações no seu circuito final.

Utiliza-se para representar a tensão de cada nível lógico em cada dispositivo no decorrer dos projetos a nomenclatura  $V_{OL}$ ,  $V_{OH}$ ,  $V_{IL}$ ,  $V_{IH}$  onde: o índice "O" representa a saída do circuito, o índice "I" representa a entrada do circuito, o índice "L" indica nível baixo e o índice "H" indica nível alto. Um valor entre aspas refere-se a nível lógico.

No final de cada Capítulo apresenta-se uma Secção "Comentário" que resume as principais observações sobre o Capítulo.

No final de cada Capítulo, na Secção "Comentários" apresenta-se observações e conclusões sobre a matéria contida no mesmo. No Capítulo V apresen

ta-se as conclusões finais, as quais são baseadas principalmente nas observações descritas nas Secções "Comentários" de cada Capítulo anterior.

Apresenta-se no Cap. VI um conjunto de dados sobre os dispositivos eletrônicos utilizados.

## II.1 - Introdução

O Capítulo II deste trabalho apresenta um desenvolvimento teórico sobre um novo sistema de multiplexagem de sinais, o qual se comporta segundo uma maneira dual ao sistema de Multiplexagem por Divisão no Tempo (MDT).

Os parâmetros e o equacionamento relativos ao MDT apresentam a dimensão "Tempo" no lugar da dimensão "Frequência" e vice-versa, em relação ao sistema aqui apresentado e denominado sistema "Dual ao de Multiplexagem por Divisão no Tempo" (DMDT), o qual consiste em amostrar o espectro dos sinais a serem multiplexados em uma certa ordem no domínio das frequências.

Apresentamos neste Capítulo inicialmente os fundamentos teóricos do sistema, definindo os parâmetros necessários à codificação ideal DMDT de um sinal  $f_1(t)$  limitado no tempo a T segundos. A seguir consideramos um outro sinal  $f_2(t)$ , também limitado a T segundos, codificamo-lo em DMDT de uma forma ortogonal a  $f_1(t)$ , estudando sua multiplexagem e demultiplexagem. O método é estendido a quatro e a seguir M sinais  $f_v(t)$  limitados a T segundos sempre amostrando os sinais de uma forma ideal, ou seja, através de impulsos no domínio das frequências.

A partir do comportamento temporal dos sinais codificados, apresentamos uma maneira de implementar multiplexadores e demultiplexadores DMDT, através de elementos de atraso.

Posteriormente, considerando que a amostragem ideal é impraticável, apresentamos um estudo sobre a multiplexagem prática de sinais, obtendo pulsos de amostragem com largura finita.

São feitas também neste Capítulo, algumas considerações sobre faixa de transmissão, capacidade de canal, aplicações a sinais digitais e analógicos, considerações sobre ruído e aplicações gerais do sistema DMDT, assim como suas vantagens e desvantagens.

## II.2 - Codificação de sinais em DMDT

### II.2.1 - Fundamentos:

Todo processo temporal tem um equivalente no domínio das frequências, obtido através da transformada de Fourier:

$$X(\omega) = \int_{-\infty}^{\infty} x(t) e^{-j\omega t} dt \quad (2.1a)$$

$$e \quad x(t) = \frac{1}{2\pi} \int_{-\infty}^{\infty} X(\omega) e^{j\omega t} d\omega, \quad (2.1b)$$

onde:

$x(t) \equiv$  descrição de um fenômeno no domínio do tempo

$X(\omega) \equiv$  descrição do mesmo fenômeno no domínio das frequências.

Este relacionamento biunívoco será representado de uma forma mais compacta como abaixo:

$$x(t) \leftrightarrow X(\omega)$$

As integrais acima correspondem à transformada e à antitransformada de Fourier, respectivamente, e mantêm entre si várias propriedades particu

lares, sendo uma delas o princípio no qual se baseia este trabalho e que é o Princípio da Dualidade<sup>(1)</sup>:

$$\text{Se } x(t) \leftrightarrow X(w) \quad (2.2.a)$$

$$\text{então : } X(t) \leftrightarrow 2\pi x(-w) \quad (2.2.b)$$

Como exemplo do Princípio acima apresentamos duas propriedades das transformadas de Fourier as quais são:

$$\begin{aligned} \text{a) Se } & f(t) \leftrightarrow F(w) \\ \text{então } & \frac{d}{dt} f(t) \leftrightarrow jw F(w) \\ & -j t f(t) \leftrightarrow \frac{d}{dw} F(w) \end{aligned}$$

$$\begin{aligned} \text{b) } & f(t - t_0) \leftrightarrow F(w) e^{-j w t_0} \\ \text{e } & f(t) e^{j w_0 t} \leftrightarrow F(w - w_0) \end{aligned}$$

Baseando-se na propriedade acima citada podemos afirmar que para cada processo temporal de codificação de sinais existe um outro que lhe é dual e que é aplicado de uma forma semelhante ao espectro frequencial de cada sinal. Dessa forma observaremos sobre o sinal temporal do sinal correspondente a este procedimento dual de codificação as consequências que ocorreriam sobre o espectro do sinal codificado segundo o processo original.

Um particular procedimento de multiplexagem é o sistema de "multiplexagem por divisão no tempo" (MDT) e que encontra seu dual no sistema que é o objeto de estudos deste trabalho, aqui denominado sistema "dual de multiplexagem por divisão no tempo" (DMDT).

Em MDT vários sinais são amostrados no tempo a uma taxa igual ou superior à frequência de Nyquist sendo que as amostras são tomadas em uma dada sequência temporal que constitui o sinal multiplexado.

Em DMDT os espectros de vários sinais são amostrados a uma taxa igual ou superior a um dado valor correspondente ao dual da frequência de Nyquist, sendo que as amostras são tomadas com ou sem rotação de fase, em uma da da sequência de pontos no domínio das frequências, constituindo o sinal multiplexado. A rotação de fase de cada amostra é tomada de tal maneira que o sinal multiplexado seja real no domínio do tempo.

Em MDT, ao se executar a amostragem ideal de cada sinal, observa-se como efeito no domínio das frequências a repetição de seu espectro original em torno de todos os pontos  $\omega = n\omega_s$  onde

$$n = 0, \pm 1, \pm 2, \dots$$

$$\omega_s = \text{frequência de amostragem}$$

Em DMDT, ao se executar a amostragem (ou codificação) de cada sinal a cada intervalo  $\omega_0 = \frac{2\pi}{\tau}$  no domínio das frequências, teremos como consequência no domínio do tempo a repetição do sinal temporal original em torno dos instantes  $\omega = n t_0$ , onde:

$$n = 0, \pm 1, \pm 2, \dots$$

$$\tau = \frac{2\pi}{\omega_0} \equiv \text{taxa de amostragem no domínio das frequências}$$

Prova-se abaixo que a afirmativa é verdadeira e que o valor de  $t_0$  é:

$$t_0 = \tau$$

Portanto observa-se repetição dos sinais em torno dos pon-

tos  $\pi$ , consistindo este procedimento num método de codificação dual ao sistema MDT.

### II.2.2 - Determinação do valor de $t_0$

Consideremos um espectro frequencial  $F(\omega)$  cuja antitransformada de Fourier é  $f(t)$ , ou seja

$$F(\omega) \leftrightarrow f(t)$$

apresentados de uma forma genérica nas Figuras 2.1a e 2.1b.

Consideremos também uma linha espectral  $\omega_0 \delta_{\omega_0}(\omega)$  consistindo de impulsos de área unitária dispostos nos pontos  $n\omega_0$ , conforme Figura 2.1d, - ou seja

$$\omega_0 \delta_{\omega_0}(\omega) \equiv \sum_{n=-\infty}^{\infty} \delta(\omega - n\omega_0) \quad (2.3)$$

onde

$$\delta(\omega - n\omega_0) \equiv \text{impulso de área unitária posicionado em } \omega = n\omega_0$$

Esta função,  $\omega_0 \delta_{\omega_0}(\omega)$ , tem antitransformada  $\delta_{\frac{2\pi}{\omega_0}}(t)$  (1), conforme apresentada na Figura 2.1c.

$$\omega_0 \delta_{\omega_0}(\omega) \leftrightarrow \delta_{\frac{2\pi}{\omega_0}}(t) \quad (2.4a)$$

onde



$$\frac{\delta_{2\pi}}{\omega_0}(t) = \sum_{n=-\infty}^{\infty} \delta(t - n \frac{2\pi}{\omega_0}) \quad (2.4b)$$

Se agora multiplicarmos  $F(\omega)$  por  $\omega_0 \delta_{\omega_0}(\omega)$ , teremos a desejada amostragem de  $F(\omega)$ , conforme mostra a Figura 2.1f. Para determinarmos a forma de onda resultante no domínio do tempo, devemos usar uma propriedade das transformadas de Fourier que é <sup>(1)</sup>:

$$\text{Se } F(\omega) \leftrightarrow f(t)$$

$$\text{e } G(\omega) \leftrightarrow g(t), \quad \text{então}$$

$$F(\omega) G(\omega) \leftrightarrow f(t) * g(t),$$

onde o símbolo \* indica convolução <sup>(1)</sup>.

Dessa forma, a função temporal  $y(t)$  resultante da multiplicação de  $F(\omega)$  por  $\omega_0 \delta_{\omega_0}(\omega)$  é a convolução abaixo:

$$y(t) = f(t) * \frac{\delta_{2\pi}}{\omega_0}(t) \quad \text{e que consiste}$$

da repetição de  $f(t)$  em torno dos pontos  $t_n = n \times \frac{2\pi}{\omega_0}$ , como apresentado na Figura 2.1e, onde

$$\frac{2\pi}{\omega_0} \equiv \tau$$

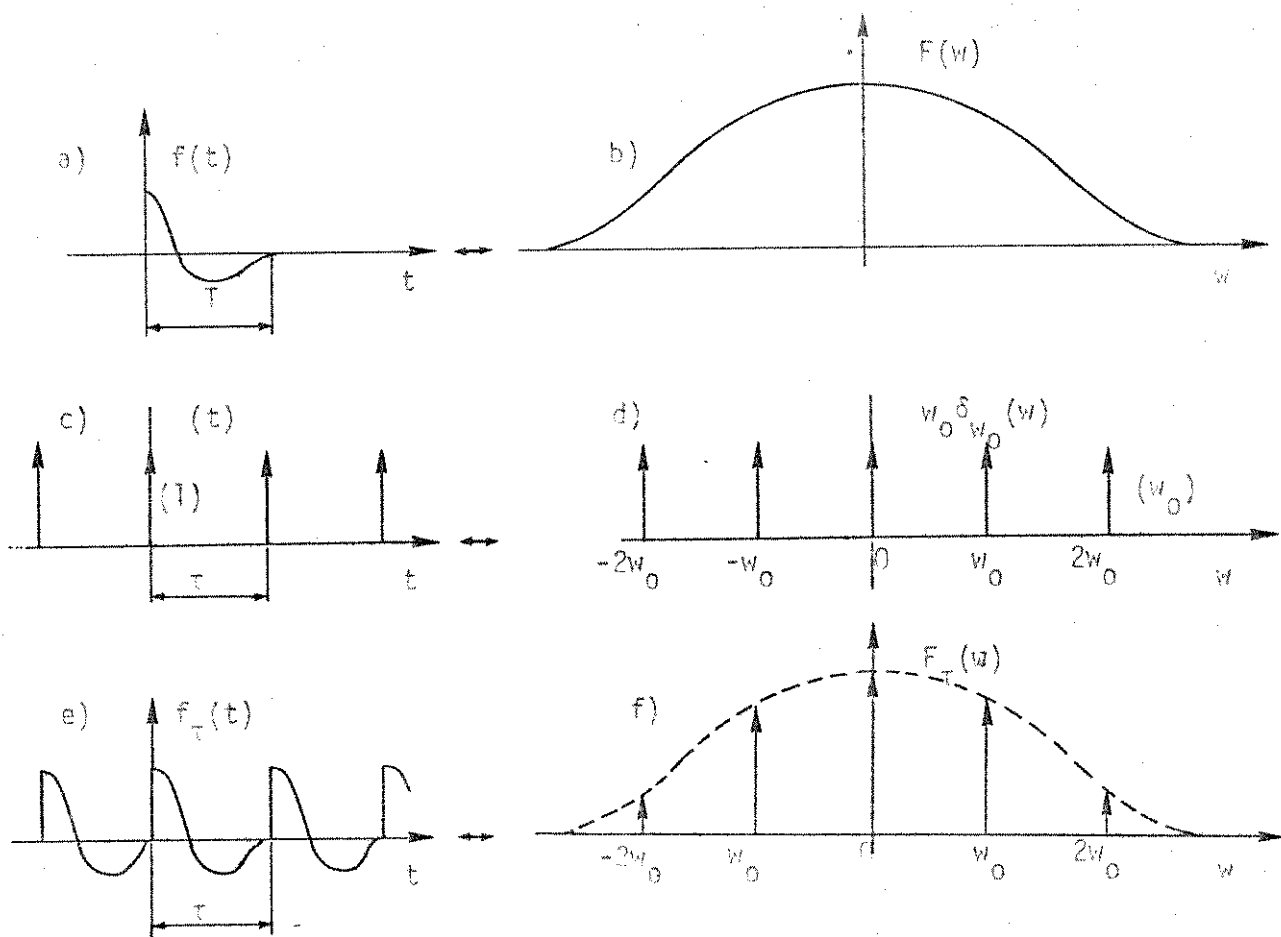


Figura 2.1

- 2.1.a - Sinal  $f(t)$
- 2.1.b - Espectro (representação genérica)  $F(\omega)$  de  $f(t)$
- 2.1.c - Antitransformada do trem de impulsos  $\omega_0 \delta_{\omega_0}(\omega)$ , utilizado para amostrar  $F(\omega)$
- 2.1.d -  $\omega_0 \delta_{\omega_0}(\omega)$
- 2.1.e - Forma de onda temporal resultante da amostragem DDMT de  $F(\omega)$
- 2.1.f - Espectro  $F_T(\omega)$  resultante da amostragem DDMT de  $F(\omega)$

### II.2.3 - Dual da Frequência de Nyquist

#### Dualidades

Concluimos portanto, que s̄ podemos multiplexar em DDMT sinais limitados no tempo e ainda se impusermos a condição de que  $\tau \equiv \frac{2\pi}{\omega_0} \gg T$ , onde  $T$  é a duração dos sinais. Fato dual observa-se em MDT, onde os sinais devem ser limitados em frequência.

O valor de  $T$  consiste portanto no dual da frequência de

Nyquist utilizada em MDT e deduzida segundo um procedimento totalmente análogo.

Observamos também um fenômeno dual ao que ocorre em MDT e que é o efeito de intromissão ("aliasing") entre uma e outra repetição de  $f(t)$ , quando não se observa a restrição

$$\tau \geq T \quad (2.5)$$

ou seja

$$\omega_0 \leq \frac{2\pi}{T} \equiv \omega_T$$

onde

$$T \equiv \text{dual da frequência de Nyquist.}$$

$$\omega_T \equiv \text{separação mínima entre as amostras frequenciais tal que não ocorra o efeito de intromissão no domínio do tempo.}$$

#### II.2.4 - Codificação DMDT Ideal

Baseando-se nas deduções anteriores, concluimos que a codificação DMDT, ou amostragem no domínio das frequências, pode ser executada so bre sinais limitados no tempo a  $T$  segundos por dois caminhos distintos: o primeiro é por meio de filtros de faixa infinitamente estreita com frequências cen trais iguais a

$$\omega = n\omega_0$$

$$n = 0, \pm 1, \pm 2, \dots$$

onde

$$\omega_0 \leq \frac{2\pi}{T} \text{ rad/s}$$

O segundo caminho é repetir no domínio do tempo o sinal a ser multiplexado, a cada  $\tau$  segundos, onde

$$\tau \geq T$$

ou seja 
$$\tau \equiv \frac{2\pi}{\omega_0} \quad (2.6)$$

Na implementação prática, este segundo caminho é o mais viável e pode ser obtido com o emprego de elementos de atraso, como veremos no decorrer desta apresentação.

## II.3 - Codificação (Ou Amostragem) e Multiplexagem Ideais de Dois Sinais em DMDT - Análise no Domínio da Frequência

### II.3.1 - Codificação e Multiplexagem DMDT

Codificar em DMDT um sinal limitado a  $T$  segundos consiste em amostrar convenientemente seu espectro a taxa maior ou igual a  $\frac{1}{T}$ , conforme apresentado na Secção II.2 anterior.

Multiplexar vários sinais em DMDT consiste em tomar seus espectros previamente codificados em DMDT de forma a observar-se ortogonalidade entre um canal codificado e outro e simplesmente somá-los<sup>(\*)</sup>.

---

(\*) Esta operação de soma é também um procedimento dual ao empregado em MDT no estágio de multiplexagem. Soma de espectros leva à soma de seus correspondentes temporais.

(\*\*) Pode ser observado na Secção II.6 quando se faz a codificação dos sinais  $f_3(t)$  e  $f_4(t)$ .

A ortogonalidade pode ser conseguida amostrando os diversos espectros em pontos (frequências) diferentes de um dado intervalo no eixo das frequências e ou com rotação de fase das amostras tomadas.<sup>(\*)</sup> O posicionamento diferente de cada amostra num mesmo intervalo de frequências é um procedimento dual ao utilizado em MDT, onde se amostram vários sinais no domínio do tempo de uma forma análoga à acima. A rotação de fase, porém, não tem correspondente no domínio do tempo, onde o sinal é real.

### II.3.2 - Codificação Ortogonal e Multiplexagem DMDT de Dois Sinais Limitados a T Segundos

---

Sejam dois sinais  $f_1(t)$  e  $f_2(t)$  ambos limitados a T segundos, cujos espectros frequenciais são  $F_1(\omega)$  e  $F_2(\omega)$ , ou seja

$$f_1(t) \leftrightarrow F_1(\omega)$$

$$f_2(t) \leftrightarrow F_2(\omega)$$

e  $f_1(t) = f_2(t) = 0$  para  $t < 0$  e  $t > T$  re-

presentados na Figura 2.2.

Para multiplexarmos  $f_1(t)$  e  $f_2(t)$  em DMDT devemos codificar seus espectros amostrando-os conforme o apresentado na Secção II.3.1 e a seguir somá-los.

Para codificar  $f_1(t)$  podemos amostrar seu espectro, nos pontos:

$$\omega = n\omega_0$$

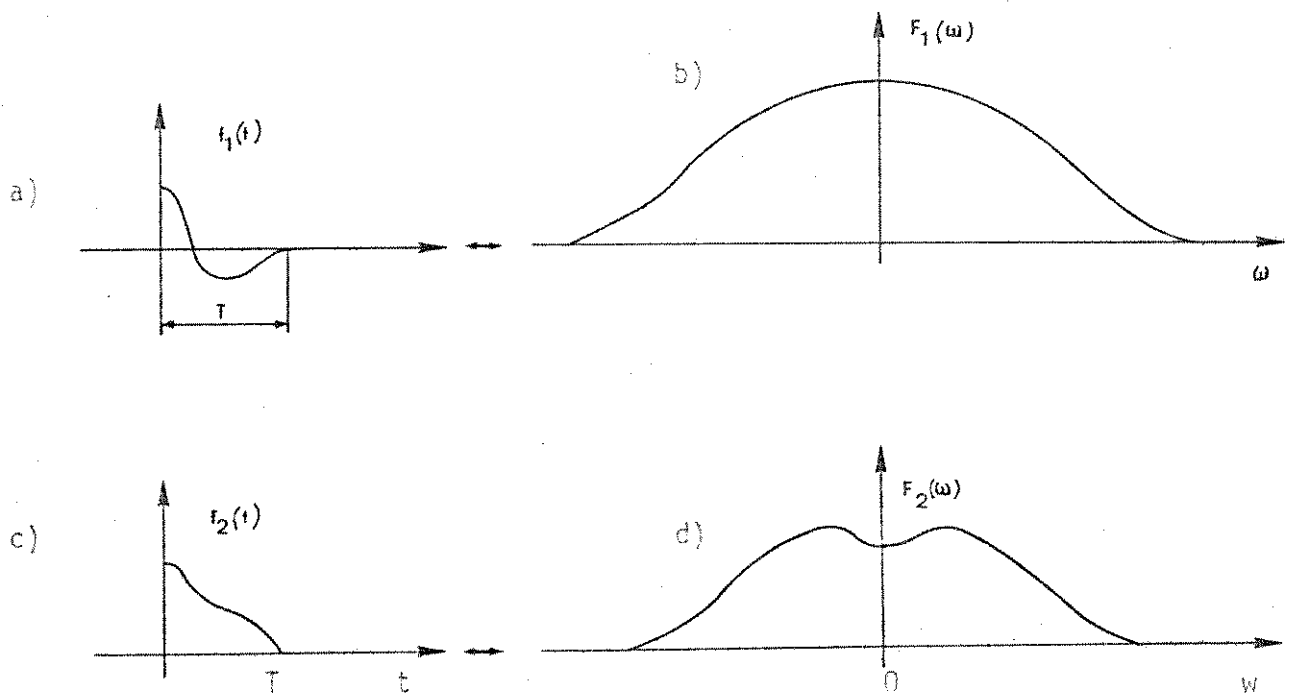


Figura 2.2 - Sinais  $f_1(t)$  e  $f_2(t)$  e respectivos espectros, representados genericamente.

$$n = 0, \pm 1, \pm 2, \dots$$

$$\omega_0 \leq \frac{2\pi}{T}$$

obtendo-se como resultado o espectro  $Y_1(\omega)$  dado por

$$Y_1(\omega) = F_1(\omega) \omega_0 \sum_{n=-\infty}^{\infty} \delta(\omega - n\omega_0)$$

$$= F_1(\omega) H_1(\omega) \quad (2.7)$$

o qual tem como correspondente no domínio do tempo a função  $y_1(t)$ , onde

$$y_1(t) = f_1(t) * \sum_{n=-\infty}^{+\infty} \delta(t - n\tau) \quad (2.8)$$

$$\tau = \frac{2\pi}{w_0}$$

conforme se pode constatar nas deduções realizadas na Secção II.2.2 e nas Figuras - 2.1 e 2.1f.

Ao executar-se a amostragem de  $F_2(w)$  de maneira a ser possível a posterior separação de suas amostras das de  $F_1(w)$ , podemos fazê-la nos pontos:

$$w = nw_0 + \frac{w_0}{2}$$

"n", e "w<sub>0</sub>" como definidos para  $f_1(t)$

ou seja, na metade do intervalo entre uma e outra amostra consecutiva de  $F_1(w)$ , - obtendo-se o espectro  $Y_2(w)$  correspondente à codificação de  $f_2(t)$  e igual a

$$\begin{aligned} Y_2(w) &= F_2(w)w_0 \sum_{n=-\infty}^{+\infty} \delta(w - nw_0 - \frac{w_0}{2}) \\ &= H_2(w) F_2(w) \end{aligned} \quad (2.9)$$

$Y_2(w)$  portanto é o produto de  $F_2(w)$  por um trem de impulsos  $H_2(w)$  como na figura 2.3a.

No domínio do tempo temos:

$$\begin{aligned}
 y_2(t) &= \mathcal{F}^{-1} [ Y_2(\omega) ] = \mathcal{F}^{-1} \left[ F_2(\omega) \omega_0 \sum_{n=-\infty}^{\infty} \delta(\omega - n\omega_0 - \frac{\omega_0}{2}) \right] \\
 &= \left\{ \mathcal{F}^{-1} [ F_2(\omega) ] \right\} * \left\{ \mathcal{F}^{-1} \left[ \omega_0 \sum_{n=-\infty}^{\infty} \delta(\omega - n\omega_0 - \frac{\omega_0}{2}) \right] \right\} \\
 &= \left\{ f_2(t) \right\} * \left\{ \sum_{n=-\infty}^{\infty} \delta(t - n\frac{2\pi}{\omega_0}) e^{j\frac{\omega_0}{2}t} \right\} \quad (1)
 \end{aligned}$$

Como  $\delta(t - n\frac{2\pi}{\omega_0})$  só existe nos instantes  $t = n \times \frac{2\pi}{\omega_0}$ , podemos

dizer que:

$$\begin{aligned}
 y_2(t) &= f_2(t) * \sum_{n=-\infty}^{\infty} \left\{ \delta(t - n\frac{2\pi}{\omega_0}) e^{jn\pi} \right\} \\
 &\equiv f_2(t) * \sum_{n=-\infty}^{\infty} \left\{ \delta(t - n\frac{2\pi}{\omega_0}) \times \cos n\pi \right\}
 \end{aligned}$$

como

$$T \equiv \frac{2\pi}{\omega_0}$$

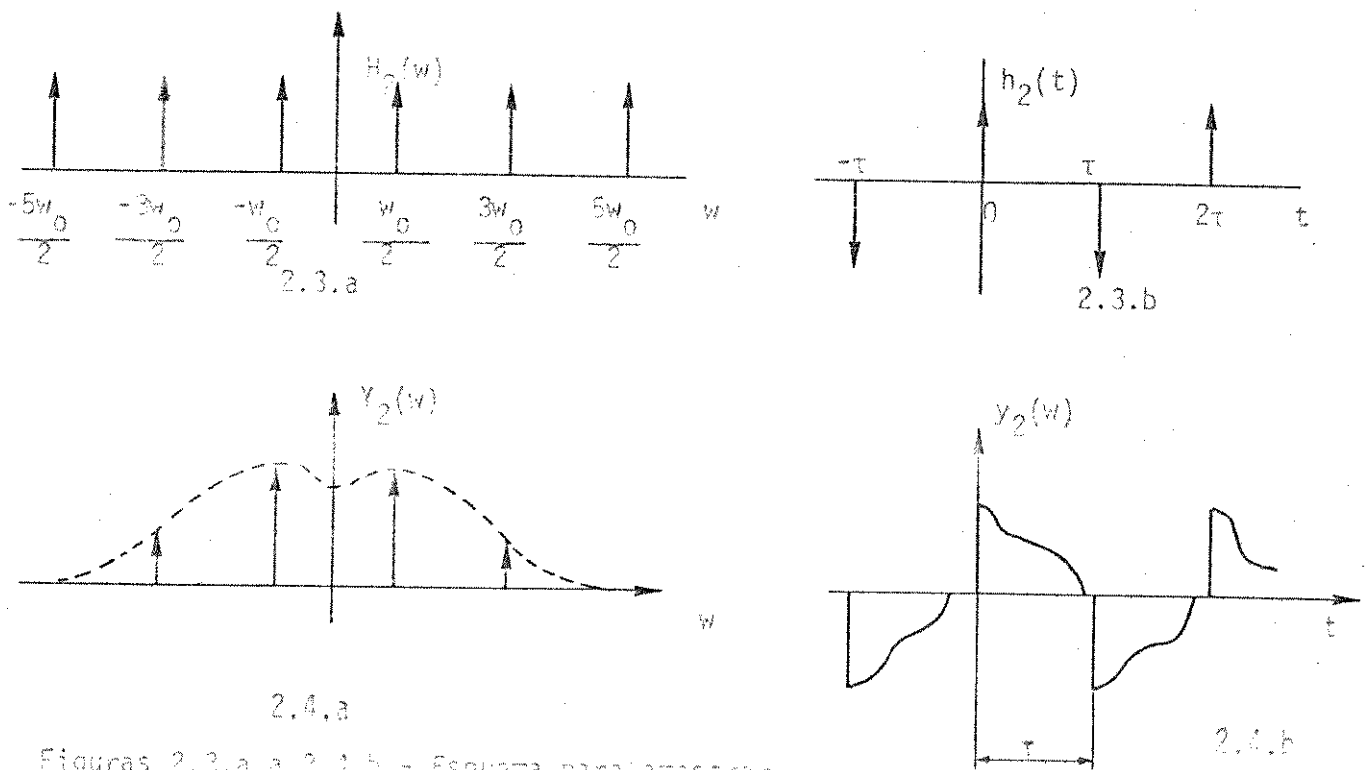


e 
$$e^{jn\pi} = \cos n\pi + j\sin n\pi \equiv (-1)^n$$

$\therefore$  
$$y_2 = f_2(t) * \sum_{n=-\infty}^{\infty} (-1)^n \delta(t - n\tau) \quad (2.10)$$

A função  $\sum_{n=-\infty}^{\infty} (-1)^n \delta(t - n\tau)$  é um trem de impulsos situados nos instantes  $t = n\tau$  e com área ora positiva ora negativa, para  $n$  par e ímpar respectivamente, como mostra a Figura 2.3b.

A convolução de  $f_2(t)$  com esse trem de impulsos resulta na repetição positiva para  $n$  par e negativa para  $n$  ímpar de  $f_2(t)$  em torno dos pontos  $t = n\tau$ , conforme mostra a Figura 2.4b.



Figuras 2.3.a a 2.4.b - Esquema para amostrar  $F_2(\omega)$  em DFT, ortogonalmente à amostragem de  $F_1(\omega)$

- 2.3.a - Função de transferência  $H_2(\omega)$
- 2.3.b - Resposta ao impulso de  $H_2(\omega)$ ,  $(h_2(t))$
- 2.4.a - Espectro amostrado de  $F_2(\omega)$ ,  $(Y_2(\omega))$ .
- 2.4.b - Comportamento temporal de  $Y_2(\omega)$ ,  $(y_2(t))$

Assim, as Figuras 2.1f e 2.4a apresentam os espectros amostrados ortogonalmente  $Y_1(\omega)$  e  $Y_2(\omega)$  respectivamente e as Figuras 2.1e e 2.4a apresentam as formas de onda temporais  $y_1(t)$  e  $y_2(t)$  correspondentes às antitransformadas de  $Y_1(\omega)$  e  $Y_2(\omega)$ , respectivamente.

Para se proceder à multiplexagem final basta somar os sinais codificados, pura e simplesmente, como mostra a Figura 2.5, obtendo-se o sinal multiplexado final  $X(\omega) \leftrightarrow x(t)$ .

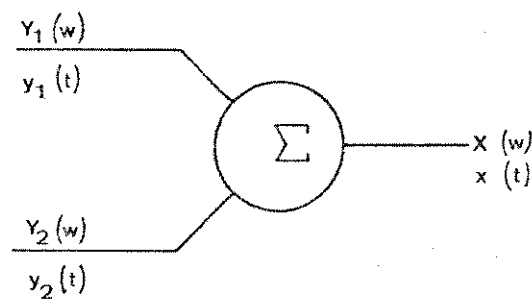


Figura 2.5. - Multiplexagem Final.

$$X(\omega) = Y_1(\omega) + Y_2(\omega) \quad (2.11a)$$

$$x(t) = y_1(t) + y_2(t) \quad (2.11b)$$

onde 
$$x(t) = \mathcal{F}^{-1} [X(\omega)] \quad (2.11c)$$

#### II.4 - Amostragem Freqüencial nos Pontos $n\omega_0 + \Delta\omega_0$

Na Seção II.3 apresentamos um processo para amostrar e multiplexar dois sinais  $f_1(t)$  e  $f_2(t)$  limitados a T segundos, amostrando seus espectros em  $n\omega_0$  e  $n\omega_0 + \frac{\omega_0}{2}$ , respectivamente onde  $\omega_0 \leq \frac{2\pi}{T}$  e  $n = 0, \pm 1, \pm 2, \dots$ .

Ao estendermos a multiplexagem a um número  $M$  de sinais,  $M > 2$ , pensamos de imediato em amostrar cada sinal em  $\omega = n\omega_0 + \Delta\omega_0$  e fazer o valor de  $\Delta\omega_0$  diferente em cada canal, como se faz de uma forma dual em MDT. Tal procedimento é porém inconveniente, pois, como veremos a seguir, fazer tal amostragem a  $n\omega_0 + \Delta\omega_0$  onde  $\Delta\omega_0 \neq \frac{\omega_0}{2}$  ou 0, leva à ocorrência de funções complexas no domínio do tempo, tornando necessária a realização física de dois sinais multiplexados independentes (parte real e imaginária).

Assim, se fizermos uma amostragem ideal do espectro  $F(\omega)$  de uma função  $f(t)$  real, limitada a  $T$  segundos, nos pontos  $n\omega_0 + \Delta\omega_0$ ,  $\omega_0 \leq \frac{2\pi}{T}$  teremos:

$$Y(\omega) = \omega_0 F(\omega) \sum_{n=-\infty}^{\infty} \delta(\omega - n\omega_0 - \Delta\omega_0)$$

e  $y(t) = \mathcal{F}^{-1} [Y(\omega)] \equiv$  ocorrência temporal do sinal - amostrado em DMDT

$$\begin{aligned} \therefore y(t) &= \mathcal{F}^{-1} [Y(\omega)] = \mathcal{F}^{-1} [F(\omega)] * \mathcal{F}^{-1} \left[ \omega_0 \sum_{n=-\infty}^{\infty} \delta(\omega - n\omega_0 - \Delta\omega_0) \right] \\ &= f(t) * \mathcal{F}^{-1} \left[ \omega_0 \sum_{n=-\infty}^{\infty} \delta(\omega - n\omega_0) \right] e^{j(\Delta\omega_0)t} \\ &= f(t) * \left[ \sum_{n=-\infty}^{\infty} \delta(t - n\tau) \right] e^{j\Delta\omega_0 t} \end{aligned}$$

onde

$$\tau = \frac{2\pi}{\omega_0}$$

Como  $\sum \delta(t - n\tau)$  s̄o existe p/  $t = n\tau$ , temos:

$$\begin{aligned} y(t) &= f(t) * \left\{ \sum \delta(t - n\tau) e^{j\Delta\omega_0 n\tau} \right\} \\ &= f(t) * \left\{ \sum_{n=-\infty}^{\infty} \left[ \delta(t - n\tau) \right] \left[ \cos 2\pi n \frac{\Delta\omega_0}{\omega_0} + j \operatorname{sen} 2\pi n \frac{\Delta\omega_0}{\omega_0} \right] \right\} \end{aligned}$$

Devido ao segundo termo da equāōo acima, a fun̄ōo temporal  $y(t)$  correspondente ao espectro amostrado  $Y(\omega)$  s̄o ser̄a real se:

$$\operatorname{sen} 2\pi n \frac{\Delta\omega_0}{\omega_0} = 0, \text{ ou seja:}$$

$$\text{se } \Delta\omega_0 = \frac{\omega_0}{2}$$

$$\text{ou se } \Delta\omega_0 = 0 \quad (2.12)$$

Portanto, quando amostramos o espectro  $F(\omega)$  de  $f(t)$  real a intervalos iguais a  $\omega_0$ , teremos no dom̄nio do tempo fun̄ōes  $y(t)$  reais se a condīōo (2.12) for respeitada. Uma solūōo seria superamostrar os espectros a intervalos

los de forma a evitar a coincidência de amostras. Há, porém uma solução mais prática, apresentada a seguir, que consiste em superamostrar os espectros a intervalos submúltiplos de  $\omega_0$  e procedendo a uma rotação de fase sobre as amostras obtendo ortogonalidade entre amostras de funções diferentes tomadas nos mesmos pontos.

## II.5 - Amostragem e Multiplexagem DMDT Ideal para $M = 2^{K+1}$ Canais. Análise no Domínio do Tempo

O método de multiplexagem DMDT para dois sinais  $f_1(t)$  e  $f_2(t)$  apresentado na Secção II.3 nos sugere uma maneira de estendermos a mesma para um número  $M = 4, 8, \dots, 2^{K+1}$  sinais  $f_v(t)$ ,  $v = 1, 2, \dots, 2^{K+1}$ , limitados a T segundos:

### II.5.1 - Amostragem e Multiplexagem de $M = 4$ Sinais

Considere o caso de termos quatro sinais  $f_1(t), f_2(t), f_3(t)$  e  $f_4(t)$  cada um deles limitado a T segundos os quais devem ser amostrados e multiplexados em DMDT. Inicialmente procedemos à obtenção de sinais auxiliares definidos como:

$$\phi_2 \left[ f_1(t), f_2(t) \right] = f_1(t) + f_2(t) \quad p/ \quad 0 \leq t < \tau \quad (2.13a)$$

$$= f_1(t - \tau) - f_2(t - \tau) \quad p/ \quad \tau \leq t < 2\tau \quad (2.13b)$$

$$= 0 \quad p/ \quad t < 0 \quad t \geq 2\tau \quad (2.13c)$$

$$\phi_2 \left[ f_3(t), f_4(t) \right] = f_3(t) + f_4(t) \quad \text{p/ } 0 \leq t < \tau \quad (2.14a)$$

$$= f_3(t - \tau) - f_4(t - \tau) \quad \text{p/ } \tau \leq t < 2\tau \quad (2.14b)$$

$$= 0 \quad \text{p/ } t < 0 \quad t \geq 2\tau \quad (2.14c)$$

onde

$$\tau \geq T$$

Agora, um terceiro sinal,  $\phi_4$ , é definido como:

$$\phi_4 \left[ f_1(t), f_2(t), f_3(t), f_4(t) \right] = \phi_2 \left[ f_1(t), f_2(t) \right] + \phi_2 \left[ f_3(t), f_4(t) \right] \quad 0 \leq t < 2\tau$$

$$= \phi_2 \left[ f_1(t - 2\tau), f_2(t - 2\tau) \right] - \phi_2 \left[ f_3(t - 2\tau), f_4(t - 2\tau) \right] \quad 2\tau \leq t < 4\tau \quad (2.15)$$

$$= 0$$

$$t < 0 \text{ e } t \geq 4\tau$$

As funções apresentadas nas equações (2.13a) a (2.14c) são - dois sinais limitados cada um deles a  $2\tau$  segundos e que podem ser multiplexados em DMDT conforme o procedimento apresentado na Secção II.3, fazendo o intervalo de repetição igual a  $2\tau$ . O sinal multiplexado  $x(t)$  resultante vale então, conforme equações (2.8) (2.10) e (2.11b):

$$\begin{aligned}
 x(t) &= \phi_2 \left[ f_1(t), f_2(t) \right] * \sum_{n=-\infty}^{\infty} \delta(t - n2\tau) + \\
 &+ \phi_2 \left[ f_3(t), f_4(t) \right] * \sum_{n=-\infty}^{\infty} (-1)^n \delta(t - n2\tau) \quad (2.16)
 \end{aligned}$$

$$\begin{aligned}
 &\equiv \phi_4 \left[ f_1(t), f_2(t), f_3(t), f_4(t) \right] * \sum_{n=-\infty}^{\infty} \delta(t - n4\tau) \\
 &= \sum_{n=-\infty}^{\infty} \phi_4 \left[ f_1(t - n4\tau), f_2(\dots), \dots, f_4(t - n4\tau) \right] \quad (2.17)
 \end{aligned}$$

Dessa forma, como  $\phi_2 \left[ f_1(t) f_2(t) \right]$  e  $\phi_2 \left[ f_3(t) f_4(t) \right]$  são multiplexadas ortogonalmente em DMDT, as mesmas são recuperáveis a partir do sinal multiplexado  $x(t)$ . Por outro lado, uma inspeção das equações (2.13a) a (2.14c) nos diz que

$$\phi_2 \left[ f_1(t), f_2(t) \right] + \phi_2 \left[ f_1(t - \tau), f_2(t - \tau) \right] = 2f_1(t - \tau) \quad p/\tau \leq t < 2\tau \quad (2.18a)$$

$$\phi_2 \left[ f_1(t), f_2(t) \right] - \phi_2 \left[ f_1(t - \tau), f_2(t - \tau) \right] = 2f_2(t - \tau) \quad p/\tau \leq t < 2\tau \quad (2.18b)$$

e

$$\phi_2 \left[ f_3(t), f_4(t) \right] + \phi_2 \left[ f_3(t - \tau), f_4(t - \tau) \right] = 2f_3(t - \tau) \quad p/\tau \leq t < 2\tau \quad (2.18c)$$

$$\phi_2 \left[ f_3(t), f_4(t) \right] - \phi_2 \left[ f_3(t - \tau), f_4(t - \tau) \right] = 2f_4(t - \tau) \quad p/\tau \leq t < 2\tau \quad (2.18d)$$

Portanto, podemos recuperar cada sinal  $f_v(t)$ ,  $v = 1, 2, 3, 4$  a partir do sinal  $\phi_2$  que o contém, e este do sinal multiplexado  $x(t)$ , mostrando que o método de multiplexagem para quatro canais sugerido, mantém a ortogonalidade entre os sinais  $f_1(t)$  a  $f_4(t)$  multiplexados.

O sinal multiplexado  $x(t)$ , conforme a equação 2.17, consiste da repetição do sinal  $\phi_4$  a cada  $4\tau$  segundos. Das equações (2.13a) a (2.15), lembrando que  $f_v(t)$  é limitado entre  $0 \leq t < \tau$  segundos podemos dizer que:

$$\begin{aligned} \phi_4 \left[ f_1(t), f_2(t), f_3(t), f_4(t) \right] = \\ = \left[ f_1(t) + f_1(t - \tau) + f_1(t - 2\tau) + f_1(t - 3\tau) \right] + \\ + \left[ f_2(t) - f_2(t - \tau) + f_2(t - 2\tau) - f_2(t - 3\tau) \right] + \\ + \left[ f_3(t) + f_3(t - \tau) - f_3(t - 2\tau) - f_3(t - 3\tau) \right] + \\ + \left[ f_4(t) - f_4(t - \tau) - f_4(t - 2\tau) + f_4(t - 3\tau) \right] \end{aligned}$$

Assim, o sinal  $x(t)$  é formado da soma das repetições ponderadas (positiva ou negativamente) dos sinais  $f_v(t)$  a cada  $\tau$  segundos, conforme a Tabela 2.1.

O sinal (+ ou -) que afeta cada  $f_v(t - n\tau)$  é definido por sua



vez, logo nos quatro primeiros períodos de largura  $\tau$  do sinal  $\phi_4$ , pois a cada  $4\tau$  segundos tudo se repete segundo os quatro primeiros períodos, segundo a equação (2.17).

Intervalo de tempo Sinal	...			
	$0 \rightarrow \tau$	$\tau \rightarrow 2\tau$	$2\tau \rightarrow 3\tau$	$3\tau \rightarrow 4\tau$
$y_1(t)$	$+f_1$	$+f_1$	$+f_1$	$+f_1$
$y_2(t)$	$+f_2$	$-f_2$	$+f_2$	$-f_2$
$y_3(t)$	$+f_3$	$+f_3$	$-f_3$	$-f_3$
$y_4(t)$	$+f_4$	$-f_4$	$-f_4$	$+f_4$

...	$4n\tau \rightarrow (4n+1)\tau$	$(4n+1)\tau \rightarrow (4n+2)\tau$	$(4n+2)\tau \rightarrow (4n+3)\tau$	$(4n+3)\tau \rightarrow (4n+4)\tau$
	...	$+f_1$	$+f_1$	$+f_1$
...	$+f_2$	$-f_2$	$+f_2$	$-f_2$
...	$+f_3$	$+f_3$	$-f_3$	$-f_3$
...	$+f_4$	$-f_4$	$-f_4$	$+f_4$

Tabela 2.1 - Lei de formação dos  $y_v(t)$  a partir da repetição dos  $f_v(t)$

$$x(t) = \sum y_v(t)$$

O sinal  $x(t)$  pode ser expresso então como uma soma do tipo

$$x(t) = \sum_{v=1}^4 y_v(t)$$

onde

$$y_1(t) = \left\{ f_1(t) + f_1(t-\tau) + f_1(t-2\tau) + f_1(t-3\tau) \right\} * \delta_{4\tau}(t)$$

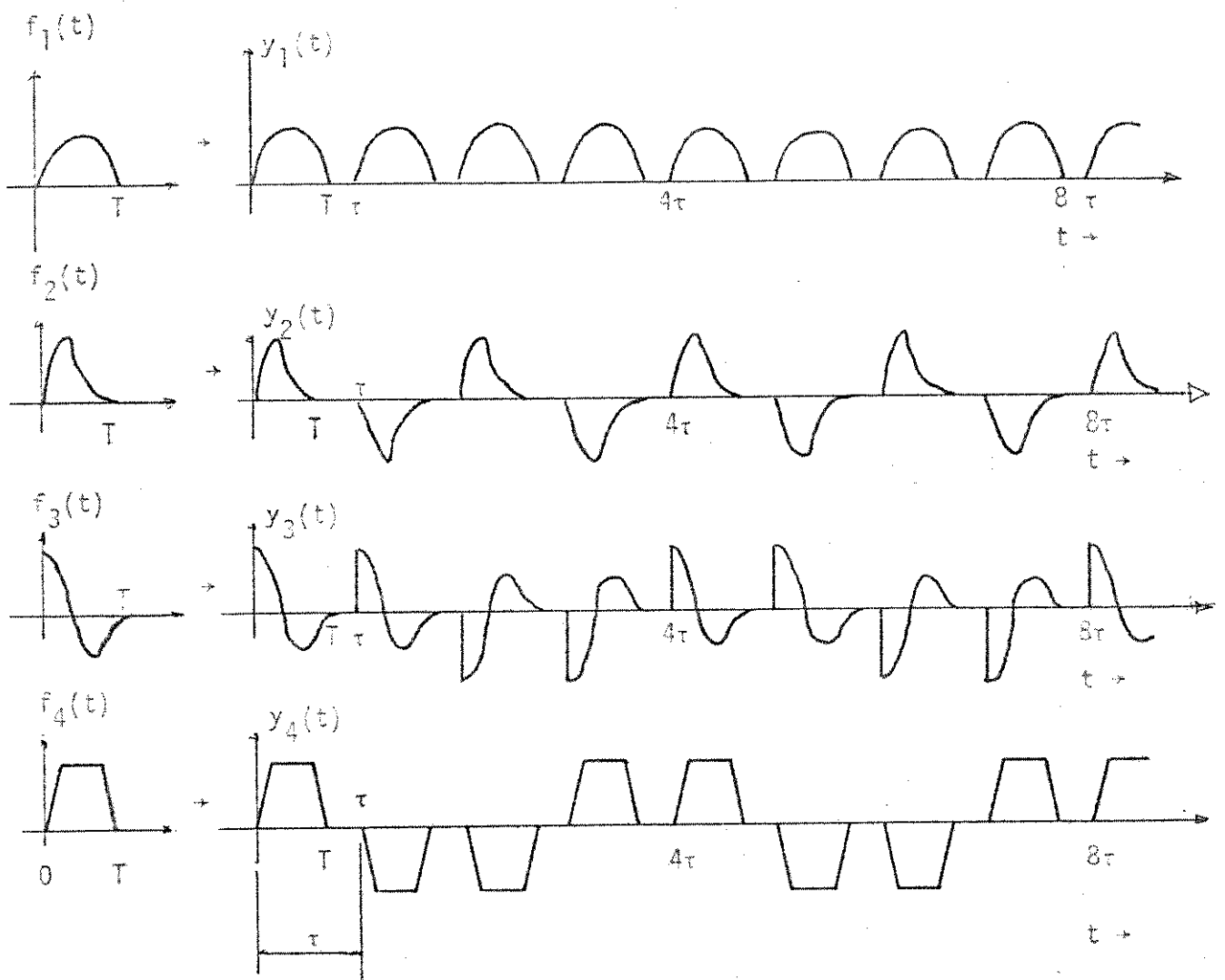


Figura 2.6 - Formas de onda na multiplexagem em DDMT de quatro sinais  $f_1(t)$  a  $f_4(t)$  limitados a  $T$  segundos.

Seja:

$$\phi_{2^{r+1}}(t) \equiv$$

$$\equiv \phi_{2^{r+1}} \left[ f_1(t), f_2(t), \dots, f_{2^{r+1}}(t) \right] =$$

$$= \phi_{2^r} \left[ f_1(t), \dots, f_{2^r}(t) \right] + \phi_{2^r} \left[ f_{2^r+1}(t), \dots, f_{2^{r+1}}(t) \right] \text{ p/ } 0 \leq t < 2^r \tau \quad (2.19a)$$

$$= \phi_{2^r} \left[ f_1(t-2^r \tau), \dots, f_{2^r}(t-2^r \tau) \right] - \phi_{2^r} \left[ f_{2^r+1}(t-2^r \tau), \dots, f_{2^{r+1}}(t-2^r \tau) \right] \quad p/2^r \tau \leq t < 2^{r+1} \tau \quad (2.19.b)$$

$$= 0 \quad p/t < 0, t \geq 2^{r+1} \tau \quad (2.19.c)$$

onde

$$\phi_1 \left[ f_1(t) \right] \equiv f_1(t) \quad (2.20)$$

$$e \quad \begin{aligned} 2^{K+1} &= M \\ r &= 1, 2, \dots, K \end{aligned}$$

Quando consideramos as funções  $\phi_{2^K}$  como sendo duas funções limitadas cada uma delas a  $2^K \tau$  segundos, a repetição de  $\phi_{2^{K+1}}$  a cada  $(2^{K+1}) \tau$  segundos consiste na amostragem e multiplexagem final  $x(t)$  dos dois sinais  $\phi_{2^K}$  de acordo com a equação (2.7).

Então, para  $M = 2^{K+1}$  sinais:

$$x(t) = \phi_M \left[ f_1(t), \dots, f_{2^{K+1}}(t) \right] * \delta_{M\tau}(t) \quad (2.21a)$$

$$= \sum_{n=-\infty}^{\infty} \phi_M \left[ f_1(t-n2^{K+1}\tau), \dots, f_M(t-n2^{K+1}\tau) \right] \quad (2.21b)$$

Recuperação dos  $y_v$  a partir de  $\phi_M(t)$ :

As funções  $\phi_{2^K} [f_1(t), \dots, f_{2^K}(t)]$  e  $\phi_{2^K} [f_{2^{K+1}}(t), \dots, f_{2^{K+1}}(t)]$

são recuperáveis a partir da função  $x(t)$  apresentada na equação (2.21).

Da definição de  $\phi_{2^K} [\dots]$  apresentada na equação (2.19) podemos separar cada função  $\phi_{2^K} [\dots]$  em duas outras de menor ordem observando que no intervalo  $2^K \tau \leq t < 2^{K+1} \tau$  temos:

$$\begin{aligned} & \left\{ \phi_M [f_1(t - 2^K \tau), \dots, f_M(t - 2^K \tau)] \right\} + \left\{ \phi_M [f_1(t), \dots, f_M(t)] \right\} \equiv \\ & \equiv \left\{ \phi_{2^K} [f_1(t - 2^K \tau), \dots, f_{2^K}(t - 2^K \tau)] + \phi_{2^K} [f_{2^{K+1}}(t - 2^K \tau), \dots, f_M(t - 2^K \tau)] \right\} + \\ & + \left\{ \phi_{2^K} [f_1(t - 2^K \tau), \dots, f_{2^K}(t - 2^K \tau)] - \phi_{2^K} [f_{2^{K+1}}(t - 2^K \tau), \dots, f_M(t - 2^K \tau)] \right\} \\ & = 2 \phi_{2^K} [f_1(t - 2^K \tau), \dots, f_{2^K}(t - 2^K \tau)] \quad p/ 2^K \tau \leq t < 2^{K+1} \tau \quad (2.22a) \end{aligned}$$

Analogamente temos:

$$\begin{aligned} & \phi_M [f_1(t - 2^K \tau), \dots, f_M(t - 2^K \tau)] - \phi_M [f_1(t), \dots, f_M(t)] = \\ & = 2 \phi_{2^K} [f_{2^{K+1}}(t - 2^K \tau), \dots, f_M(t - 2^K \tau)] \quad p/ 2^K \tau \leq t < 2^{K+1} \tau \quad (2.22b) \end{aligned}$$

Diminuindo cada vez mais a ordem das funções assim encontrada pela replicação da formulação acima, chegamos a M funções iguais a:

$$2^{K+1} \phi_1 \left[ f_1(t - (M-1)\tau) \right] \equiv M f_1 \left[ t - (M-1)\tau \right] \quad (2.23a)$$

$$2^{K+1} \phi_1 \left[ f_M(t - (M-1)\tau) \right] \equiv M f_M \left[ t - (M-1)\tau \right] \quad (2.23b)$$

Dessa forma os  $M$  sinais  $f_v(t)$  são recuperáveis a partir da função  $x(t)$  da equação (2.21).

Observando o desenvolvimento do método de multiplexagem DMDT apresentado concluímos que o sinal multiplexado final indicado na equação (2.21) - consiste da soma das repetições ponderadas (positiva ou negativamente) de cada sinal  $f_v(t)$  a cada  $\tau$  segundos. O sinal (+ ou -) que afeta cada  $f_v(t - n\tau)$  é definido, por sua vez, nos  $M$  primeiros períodos de largura do sinal  $\phi_M$ , repetindo-se a cada  $M\tau$  segundos de acordo com a equação (2.21b). Assim, para  $M = 2^{K+1}$  canais o sinal multiplexado final  $x(t)$  pode ser representado por:

$$x(t) = \sum_{n=-\infty}^{\infty} A_{1n} f_1(t - n\tau) + \dots + \sum_{n=-\infty}^{\infty} A_{Mn} f_M(t - n\tau) \quad (2.24a)$$

$$= \sum_{v=1}^M y_v(t) \quad (2.24b)$$

onde

$$y_v(t) = \sum_{n=-\infty}^{\infty} A_{nv} f_v(t - n\tau) \quad (2.25)$$

e

$$A_{nv} = \frac{1}{T} \int_0^T f_v(t) dt$$

ou ainda

$$\begin{aligned} y_v(t) &= f_v(t) * \left\{ \sum_{n=-\infty}^{\infty} A_{nv} \delta(t - n\tau) \right\} \\ &\equiv f_v(t) * \left\{ \left[ \sum_{n=0}^{M-1} A_{nv} \delta(t - n\tau) \right] * \delta_{M\tau}(t) \right\} \\ &= f_v(t) * \left[ \sum_{n=0}^{M-1} A_{nv} \delta(t - n\tau) \right] * \delta_{M\tau}(t) \end{aligned} \quad (2.26)$$

onde

$$\delta_{M\tau}(t) \equiv \sum_{n=-\infty}^{\infty} \delta(t - nM\tau)$$

### Ortogonalidade

Os diversos sinais  $y_v(t) \leftrightarrow Y_v(w)$  resultantes da multiplexagem - DMDT dos respectivos  $f_v(t) \leftrightarrow F_v(w)$  são ortogonais entre si, tal como prova-se a seguir:

Duas funções  $y_a(t)$  e  $y_b(t)$  são ortogonais entre si se e somente se (2):

$$i) \int_{\text{período}} y_a(t) y_b(t) dt > 0 \quad \text{para } a = b \quad \text{e}$$

$$y_a(t) \text{ não nulo}$$

e

$$ii) \int_{\text{período}} y_a(t) y_b(t) dt = 0 \quad \text{para } a \neq b$$

A primeira condição é facilmente verificada para os diversos  $y_v(t)$ ,  $v = 1, 2, \dots, 2^k + 1$  pois

$$i) \int_{\text{período}} y_v(t) y_v(t) dt = \int_{\text{período}} y_v^2(t) dt \equiv \text{Potência de } y_v \text{ } (> 0)$$

ii) A segunda condição é verificada a seguir:

Consideremos as funções:

$$\phi_{2^r, a}(t) \equiv \phi_{2^r} \left[ f_1(t), \dots, f_{2^r}(t) \right]$$

$$\phi_{2^r, b}(t) \equiv \phi_{2^r} \left[ f_{2^r+1}(t), \dots, f_{2^r+1}(t) \right]$$

As mesmas são compostas dos trechos dos diversos  $y_v$ ,  $v = 1, 2, 3, \dots, 2^r + 1$  correspondentes a  $0 \leq t < 2^r \tau$

Portanto:

$$\phi_{2^r, a}(t) = \sum_{a=1}^{2^r} y_a(t) G_{2^r \tau} \left( t - \frac{2^r \tau}{2} \right)$$

e

$$\phi_{2^r, b}(t) = \sum_{b=2^r+1}^{2^{r+1}} y_b(t) G_{2^r \tau} \left( t - \frac{2^r \tau}{2} \right)$$

Determinando agora  $\phi_{2^{r+1}}(t)$  temos:

$$\begin{aligned} \phi_{2^{r+1}}(t) &= \phi_{2^r, a}(t) + \phi_{2^r, a}(t - 2^r \tau) + \\ &+ \phi_{2^r, b}(t) - \phi_{2^r, b}(t - 2^r \tau) \\ &= \sum_{a=1}^{2^r} y_a(t) G_{2^r \tau} \left( t - \frac{2^r \tau}{2} \right) + \sum_{a=1}^{2^r} y_a(t - 2^r \tau) G_{2^r \tau} \left( t - 3 \frac{2^r \tau}{2} \right) \\ &+ \sum_{b=2^r+1}^{2^{r+1}} y_b(t) G_{2^r \tau} \left( t - \frac{2^r \tau}{2} \right) - \sum_{b=2^r+1}^{2^{r+1}} y_b(t - 2^r \tau) G_{2^r \tau} \left( t - 3 \frac{2^r \tau}{2} \right) \end{aligned}$$

Concluimos então que cada um dos  $y_a(t)$ ,  $a = 1, 2, \dots, 2^r$  têm a seguinte propriedade:

$$a) \quad y_a(t) G_{2^r \tau} \left( t - \frac{2^r \tau}{2} \right) = + y_a(t - 2^r \tau) G_{2^r \tau} \left( t - 3 \frac{2^r \tau}{2} \right)$$

para  $a = 1, 2, 3, \dots, 2^r$

(segue)



e que cada um dos  $y_b(t)$ ,  $b = 2^{r+1}, 2^{r+2}, \dots, 2^{r+1}$ , têm a seguinte propriedade:

$$b) \quad y_b(t) G_{2^r \tau} \left( t - \frac{2^r \tau}{2} \right) = -y_b(t - 2^r \tau) G_{2^r \tau} \left( t - 3 \frac{2^r \tau}{2} \right)$$

para  $b = 2^{r+1}, 2^{r+2}, \dots, 2^{r+1}$

Portanto, de a) e b), observamos que no intervalo .....

$0 \leq t < 2^{r+1} \tau$  temos:

$$\begin{aligned} \int_0^{2^{r+1} \tau} y_a(t) y_b(t) dt &= \int_0^{2^r \tau} y_a(t) y_b(t) dt + \int_{2^r \tau}^{2^{r+1} \tau} y_a(t - 2^r \tau) y_b(t - 2^r \tau) dt \\ &= \int_0^{2^r \tau} y_a(t) y_b(t) dt - \int_0^{2^r \tau} y_a(\xi) y_b(\xi) d\xi \\ &= 0 \end{aligned}$$

onde  $a = 1, 2, 3, \dots, 2^r$  e  $b = 2^{r+1}, 2^{r+2}, \dots, 2^{r+1}$ .

O bloco de funções  $\phi_{2^{r+1}}(t)$  assim formado repetir-se-ã ao longo do tempo positiva ou negativamente a cada  $2^r \tau$  segundos para formar as funções  $y_a(t)$  e  $y_b(t)$ . Portanto a cada  $2^r \tau$  segundos a integral de cada produto  $y_a(t) \cdot y_b(t)$  é nula ao longo desse trecho e:

(segue)

$$\int_{\text{período}} y_a(t) y_b(t) dt = 0$$

provando a ortogonalidade entre cada função  $y_a(t)$ ,  $a = 1, 2, \dots, 2^r$  e toda função  $y_b(t)$ ,  $b = 2^{r+1}, \dots, 2^{r+1}$ , uma vez provada também a condição (i).

Se o processo é válido para qualquer  $r$ , vale para  $r = 0$  e portanto  $y_1(t)$  e  $y_2(t)$  são ortogonais entre si, assim como  $y_3(t)$  também o são. Vale também para  $r = 1$  mostrando que tanto  $y_1(t)$  quanto  $y_2(t)$  são ortogonais a  $y_3(t)$  e vice-versa. Portanto  $y_1(t)$ ,  $y_2(t)$ ,  $y_3(t)$  e  $y_4(t)$  são ortogonais entre si.

Dessa forma, fazendo  $r = 2$  provamos que os  $y_1(t)$  a  $y_8(t)$  são ortogonais entre si e por indução para  $r = 3, 4, \dots, 2^k$  concluimos que as  $2^{k+1}$  funções  $y_v(t)$  são ortogonais entre si.

C.Q.D.

## II.6 - Amostragem e Multiplexagem DMDT de $M = 2^{k+1}$ Sinais. Análise no Domínio da Frequência .

Na Secção II.3 vimos como amostrar ortogonalmente e multiplexar em DMDT dois sinais  $f_1(t)$  e  $f_2(t)$  limitados a  $T$  segundos. A amostragem de  $F_1(w)$  é feita nos pontos  $w = nw_0$  e a de  $F_2(w)$  nos pontos  $w = nw_0 + \frac{w_0}{2}$ ,  $n = 0, \pm 1, \pm 2, \dots$

sendo as amostras de um sinal disjuntas em relação às do outro. Vimos também que a amostragem nos pontos  $n\omega_0 + \Delta\omega_0$  leva a sinais temporais complexos quando  $\Delta\omega_0 \neq 0$  ou  $\frac{\omega_0}{2}$ , procedimento esse inconveniente.

O processo de multiplexagem DMDT apresentado na Secção II. 5 apresenta porém espectros amostrados em pontos coincidentes e com amostras distintas entre si por uma rotação de fase entre as mesmas, como veremos a seguir.

### II.6.1 - Amostragem e Multiplexagem de M = 4 Sinais

Para M = 4 canais, as funções de transferência são:

$$H_1(\omega) \equiv \frac{Y_1(\omega)}{F_1(\omega)} = \omega_0 \delta_{\omega_0}(\omega) \quad (*)$$

$$H_2(\omega) \equiv \frac{Y_2(\omega)}{F_2(\omega)} = \omega_0 \delta_{\omega_0}\left(\omega - \frac{\omega_0}{2}\right) \quad (*)$$

onde  $\omega_0 = \frac{2\pi}{\tau}$  e  $\tau \geq T$

As funções  $H_3(\omega)$  e  $H_4(\omega)$  por sua vez podem ser deduzidas das equações (2.20c) e (2.20d) respectivamente, ou seja:

---

(\*) Como visto nas equações (2.7) e (2.9) e representadas na Figura 2.7.

$$Y_3(\omega) = \mathcal{F}[y_3(t)] = \mathcal{F}\left\{ \left[ f_3(t) + f_3(t - \tau) - f_3(t - 2\tau) - f_3(t - 3\tau) \right] * \delta_{4\tau}(t) \right\}$$

$$= F_3(\omega) \left[ 1 + e^{-j\omega\tau} - e^{-j\omega 2\tau} - e^{-j\omega 3\tau} \right] \times \left[ \frac{2\pi}{4\tau} \delta_{\frac{2\pi}{4\tau}}(\omega) \right]$$

$$= F_3(\omega) \frac{\omega_0}{4} \left[ 1 + e^{-j\omega\tau} - e^{-j\omega 2\tau} - e^{-j\omega 3\tau} \right] \delta_{\frac{\omega_0}{4}}(\omega)$$

$$= F_3(\omega) \frac{\omega_0}{4} \left[ 1 + e^{-j\omega\tau} \right] \left[ 1 - e^{-j\omega 2\tau} \right] \delta_{\frac{\omega_0}{4}}(\omega)$$

$$\therefore H_3(\omega) = \frac{Y_3(\omega)}{F_3(\omega)} = \frac{\omega_0}{4} \left[ 1 + e^{-j\omega\tau} \right] \left[ 1 - e^{-j\omega 2\tau} \right] \delta_{\frac{\omega_0}{4}}(\omega)$$

Utilizando a propriedade 1, do Apêndice 2.A, podemos reescrever  $H_3(\omega)$  como sendo:

$$H_3(\omega) = \frac{\omega_0}{2} \left[ 1 + e^{-j\omega\tau} \right] \delta_{\frac{\omega_0}{2}}\left(\omega - \frac{\omega_0}{4}\right)$$

Como  $\delta_{\frac{\omega_0}{2}}\left(\omega - \frac{\omega_0}{4}\right)$  só existe nos pontos  $\omega = n\frac{\omega_0}{2} + \frac{\omega_0}{4}$ , onde

$\omega_0 = \frac{2\pi}{T}$ , temos:

$$\begin{aligned}
 H_3(\omega) &= \frac{\omega_0}{2} \sum \delta\left(\omega - n\frac{\omega_0}{2} - \frac{\omega_0}{4}\right) \left[ 1 + e^{-jn\frac{\omega_0}{2}} \frac{2\pi}{\omega_0} e^{-j\frac{\omega_0}{4}} \frac{2\pi}{\omega_0} \right] \\
 &= \frac{\omega_0}{2} \sum_{n=-\infty}^{\infty} \delta\left(\omega - n\frac{\omega_0}{2} - \frac{\omega_0}{4}\right) \left[ 1 - (-1)^n j \right] \quad (2.27)
 \end{aligned}$$

Analogamente obtemos para  $H_4(\omega)$  a função:

$$H_4(\omega) \equiv \frac{Y_4(\omega)}{F_4(\omega)} = \frac{\omega_0}{2} \sum_{n=-\infty}^{\infty} \delta\left(\omega - n\frac{\omega_0}{2} - \frac{\omega_0}{4}\right) \left[ 1 + (-1)^n j \right] \quad (2.28)$$

As funções de transferência  $H_3(\omega)$  e  $H_4(\omega)$  consistem de impulsos localizados nos pontos  $\omega = n\frac{\omega_0}{2} + \frac{\omega_0}{4}$  e que mantêm entre si uma defasagem de  $\theta = \pm \frac{\pi}{2}$ , como mostra a Figura 2.7. Como visto na Seção II.5, a análise temporal dos sinais produzidos por  $H_1(\omega)$ ,  $H_2(\omega)$ ,  $H_3(\omega)$  e  $H_4(\omega)$  mostra que estas funções fornecem sinais ortogonais entre si.

Resumindo, para quatro canais temos:

$$H_1(\omega) = \omega_0 \delta_{\omega_0}(\omega)$$

$$H_2(\omega) = \omega_0 \delta_{\omega_0}\left(\omega - \frac{\omega_0}{2}\right)$$

$$H_3(\omega) = \frac{\omega_0}{2} \sum_{n=-\infty}^{\infty} \delta(\omega - \frac{\omega_0}{4} - n\frac{\omega_0}{2}) \left[ 1 - (-1)^n j \right]$$

$$H_4(\omega) = \frac{\omega_0}{2} \sum_{n=-\infty}^{\infty} \delta(\omega - \frac{\omega_0}{4} - n\frac{\omega_0}{2}) \left[ 1 + (-1)^n j \right]$$

representadas na Figura 2.7.

#### II.6.2 - Amostragem e Multiplexagem de $M = 2^K + 1$ Sinais.

Espectro  $X(\omega)$  e Funções de Transferência  $H_V(\omega)$

O espectro do sinal multiplexado final  $X(\omega)$  de  $x(t)$  é formado pela soma dos sinais amostrados  $Y_V(\omega)$  de  $y_V(t)$  e estes pelo produto dos sinais  $F_V(\omega)$  com as funções de transferência do sistema  $H_V(\omega)$ .

As funções de transferência para  $M = 2^K + 1$  canais são formadas em decorrência da maneira como se formam as funções  $\phi_M[\dots]$  no domínio do tempo e da repetição desta a cada  $M\tau$  segundos conforme equações (2.13a) a (2.14c) e (2.16).

Para determinar o espectro  $X(\omega)$  consideramos que os sinais  $f_V(t)$  são limitados a  $t \leq \tau$  segundos; logo, da equação (2.19) podemos representar  $\phi_M[\dots]$  como sendo:

$$\begin{aligned} & \phi_M \left[ f_1(t), f_2(t), \dots, f_M(t) \right] = \\ & = \phi_{2^K} \left[ f_1(t), f_2(t), \dots, f_{2^K}(t) \right] + \phi_{2^K} \left[ f_1(t-2^K\tau), \dots, f_{2^K}(t-2^K\tau) \right] + \end{aligned}$$

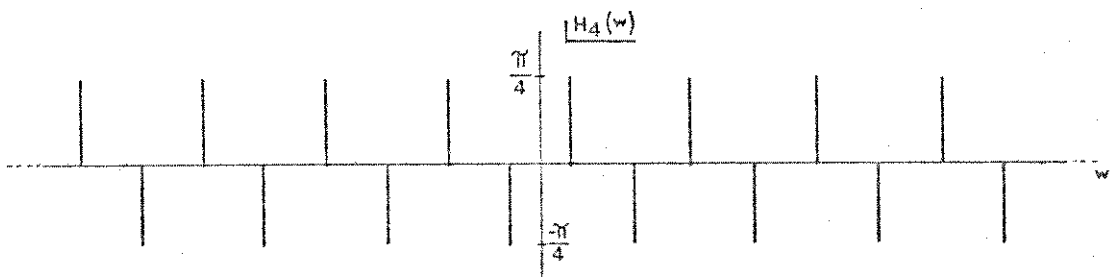
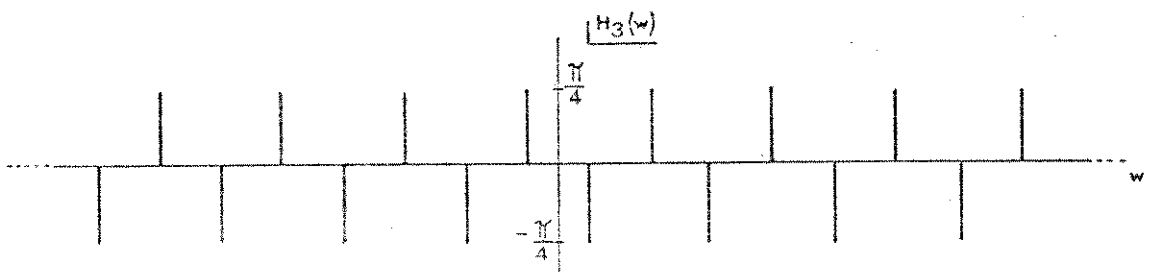
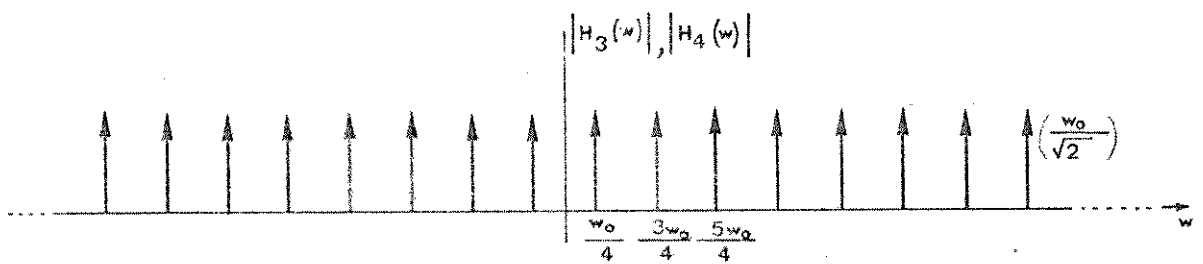
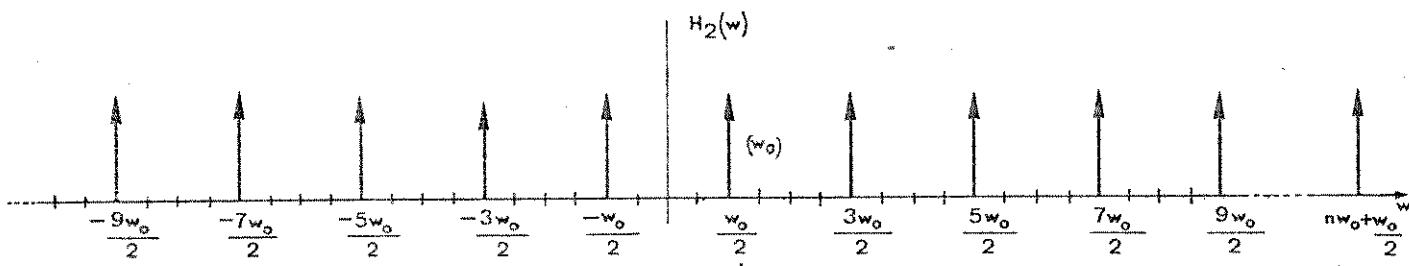
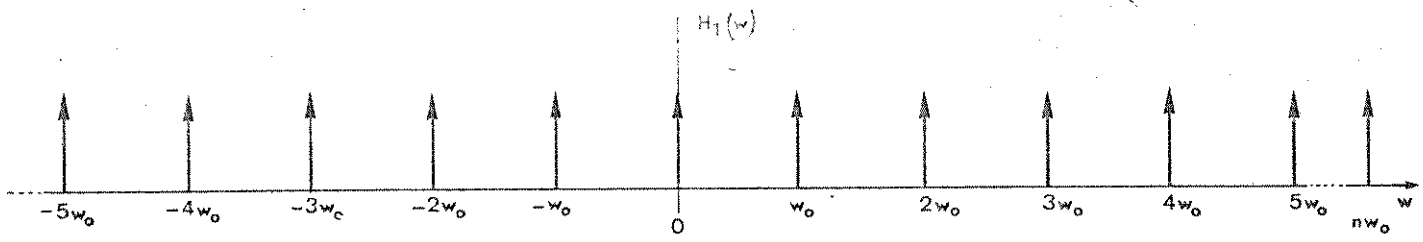


Figura 2.7 - Módulo e fase das funções de transferência  $H_v(\omega)$ ,  $v = 1, 2, 3, 4$ , conforme equações (2.7), (2.9), (2.24) e (2.25)

$$+ \phi_{2^K} \left[ f_{2^{K+1}}(t), \dots, f_M(t) \right] - \phi_{2^K} \left[ f_{2^{K+1}}(t-2^K\tau), \dots, f_M(t-2^K\tau) \right] \quad (2.29)$$

Definindo a transformada de Fourier abaixo:

$$\Phi_L(\omega) \equiv \left. \left[ F_1(\omega), \dots, F_L(\omega) \right] \right\} \left. \left[ f_1(t), \dots, f_L(t) \right] \right\} \quad (2.30)$$

temos:

$$\mathcal{F} \left\{ \phi_{2^K} \left[ f_1(t), \dots, f_{2^K}(t) \right] \right\} = \phi_{2^K} \left[ F_1(\omega), \dots, F_{2^K}(\omega) \right] \quad (2.31a)$$

$$\text{e } \mathcal{F} \left\{ \phi_{2^K} \left[ f_1(t-2^K\tau), \dots, f_{2^K}(t-2^K\tau) \right] \right\} = \phi_{2^K} \left[ F_1(\omega), \dots, F_{2^K}(\omega) \right] e^{-j\omega 2^K\tau} \quad (2.31b)$$

Portanto, das equações (2.29) a (2.31b) temos:

$$\begin{aligned} \Phi_M(\omega) &= \phi_{2^K} \left[ F_1(\omega), \dots, F_{2^K}(\omega) \right] \left[ 1 + e^{-j\omega 2^K\tau} \right] + \\ &+ \phi_{2^K} \left[ F_{2^{K+1}}(\omega), \dots, F_M(\omega) \right] \left[ 1 - e^{-j\omega 2^K\tau} \right] \end{aligned}$$

Por extensão, reexpressando cada  $\phi_{2^K}[\dots]$  em termos dos dois



$\phi_{2^{K-1}} [\dots]$  que a formou podemos reescrever  $\phi_M(\omega)$  como sendo:

$$\begin{aligned} \phi_M(\omega) &= \phi_M \left[ F_2(\omega), \dots, F_M(\omega) \right] = \phi_1 \left[ F_1(\omega) \prod_{m=1}^{K+1} \left[ 1 + a_{m1} e^{-j\omega 2^{m-1} \tau} \right] \right] + \\ &+ \phi_1 \left[ F_2(\omega) \prod_{m=1}^{K+1} \left[ 1 + a_{m2} e^{-j\omega 2^{m-1} \tau} \right] \right] + \dots \\ &+ \dots + \phi_1 \left[ F_M(\omega) \prod_{m=1}^{K+1} \left[ 1 + a_{mM} e^{-j\omega 2^{m-1} \tau} \right] \right] \end{aligned}$$

onde

$$a_{mv} = \pm 1$$

e

$$\phi_1 \left[ F_v(\omega) \right] = \mathcal{F} \left\{ \phi_1 \left[ f_v(t) \right] \right\} \equiv \mathcal{F} \left\{ f_v(t) \right\} = F_v(\omega)$$

$$\therefore \phi_M(\omega) = \sum_{v=1}^M \left\{ F_v(\omega) \prod_{m=1}^{K+1} \left[ 1 + a_{mv} e^{-j\omega 2^{m-1} \tau} \right] \right\} \quad (2.32)$$

Conforme a equação (2.21b) o sinal multiplexado final  $x(t)$  - consiste na repetição de  $\phi_M(t)$  a cada  $M\tau$  segundos, portanto o espectro  $X(\omega)$  vale:

$$X(\omega) = \mathcal{F} \left[ \phi_M(t) \right] \times \mathcal{F} \left[ \delta_{M\tau}(t) \right]$$

pois convolução de funções no domínio do tempo implica em multiplexar seus espectros frequenciais, e vice-versa.

$$\begin{aligned}
 \therefore X(\omega) &= \frac{2\pi}{M\tau} \delta_{\frac{2\pi}{M\tau}}(\omega) \times \phi_M(\omega) \\
 &= \frac{\omega_0}{M} \delta_{\frac{\omega_0}{M}}(\omega) \sum_{v=1}^M \left\{ F_v(\omega) \prod_{m=1}^{K+1} \left[ 1 + a_{mv} e^{-j\omega 2^{m-1} \tau} \right] \right\} \\
 &\equiv \left\{ \frac{\omega_0}{M} \sum_{v=1}^M F_v(\omega) \delta_{\frac{\omega_0}{M}}(\omega) \prod_{m=1}^{K+1} \left[ 1 + a_{mv} e^{-j\omega 2^{m-1} \tau} \right] \right\} \\
 &= \frac{\omega_0}{M} \sum_{v=1}^M F_v(\omega) \left\{ \sum_{n=-\infty}^{\infty} \delta\left(\omega - n \frac{\omega_0}{M}\right) \prod_{m=1}^{K+1} \left[ 1 + a_{mv} e^{-j\omega 2^{m-1} \tau} \right] \right\} \quad (2.33)
 \end{aligned}$$

onde  $a_{mv} = \pm 1$ .

Como

$$\delta\left(\omega - n \frac{\omega_0}{M}\right) = 0 \quad \text{p/ } \omega \neq n \frac{\omega_0}{M}$$

e  $\tau = \frac{2\pi}{\omega_0}$ , então:

$$\therefore X(\omega) = \frac{\omega_0}{M} \sum_{v=1}^M F_v(\omega) \delta_{\frac{\omega_0}{M}}(\omega) \prod_{m=1}^{K+1} \left[ 1 + a_{mv} e^{-jn \frac{2\pi}{2^k - m + 2}} \right] \quad (2.34)$$

Por outro lado, sabemos que

$$x(t) = \sum_{v=1}^M y_v(t) = \sum_{v=1}^M \left\{ f_v(t) * \mathcal{F}^{-1} \left[ H_v(\omega) \right] \right\}$$

$$\therefore X(\omega) = \sum_{v=1}^M Y_v(\omega) = \sum_{v=1}^M F_v(\omega) H_v(\omega) \quad (2.35a)$$

onde

$$Y_v(\omega) = F_v(\omega) H_v(\omega) \quad (2.35b)$$

Portanto, das equações (2.34) e (2.35) concluímos que para  $M = 2^{K+1}$  sinais as funções de transferência  $H_v(\omega)$  para cada canal vale:

$$H_v(\omega) = \frac{\omega_0}{M} \delta_{\frac{\omega_0}{M}}(\omega) \prod_{m=1}^{K+1} \left[ 1 + a_{mv} \exp\left(-jn \frac{2\pi}{2^k - m + 2}\right) \right] \quad (2.36)$$

A expressão para  $H_V(\omega)$  mostra que a mesma é formada por impulsos localizados nos pontos  $\omega = n \frac{\omega_0}{4}$  afetados por uma fase típica para cada canal em um mesmo ponto, sendo que para cada arranjo particular dos índices  $a_{mv}$  temos uma nova função  $H_V(\omega)$  ortogonal em relação às demais.

A equação (2.36) pode também ser expressa de uma outra forma a saber:

$$\prod_{m=1}^{K+1} \left[ 1 + a_{mv} e^{-jn \frac{2\pi}{2^k - m + 2}} \right] \equiv \prod_{m=1}^{K+1} \left[ 1 + a_{mv} e^{-j\omega 2^{m-1} \tau} \right]$$

$$= \left[ 1 + a_{1v} e^{-j\omega \tau} \right] \left[ 1 + a_{2v} e^{-j\omega 2\tau} \right] \dots \left[ 1 + a_{mv} e^{-j\omega 2^{m-1} \tau} \right] \dots \left[ 1 + a_{K+1v} e^{-j\omega 2^K \tau} \right]$$

$$= 1 + a_{1v} e^{-j\omega \tau} + a_{2v} e^{-j\omega 2\tau} + \dots + a_{(K+1)v} e^{-j\omega 2^K \tau} +$$

$$+ a_{1v} a_{2v} e^{-j\omega 3\tau} + \dots + a_{(K)v} a_{(K+1)v} e^{-j\omega (2^K + 1)\tau} +$$

$$+ a_{1v} a_{2v} \dots a_{(K+1)v} e^{-j\omega (M-1)\tau}$$

$$= \sum_{n=0}^{M-1} A_{nv} e^{-j\omega n\tau} \quad (2.37)$$

onde  $A_{nv} = 1$

e o último termo da somatória da equação (2.37) consiste da soma dos termos de uma progressão geométrica<sup>(\*)</sup> igual a:

$$1 + 2 + 4 + \dots + 2^{M-1} + \dots + 2^K \equiv \frac{2 \times (2^K) - 1}{2 - 1} = 2^{K+1} - 1 \equiv M-1$$

$$\therefore H_V(\omega) \equiv \frac{\omega_0}{M} \frac{\delta_{\omega_0}(\omega)}{M} \sum_{n=0}^{M-1} A_{nv} e^{-j\omega n\tau} \quad (2.38)$$

É também interessante observar que a expressão para  $H_V(\omega)$  na equação (2.38) é consistente com a expressão para  $y_V(t)$  na equação (2.26), se considerarmos que:

Da expressão (2.26):

$$y_V(t) = f_V(t) * \left[ \sum_0^M A_{nv} \delta(t - n\tau) \right] * \delta_{M\tau}(t)$$

---

(\*) razão  $r = 2$   
 primeiro termo  $a_1 = 1$   
 último termo  $a_n = 2^K$  }  $S_n = \frac{r a_n - a_1}{r - 1} = M - 1$

$$\therefore H_V(\omega) = \frac{Y_V(\omega)}{F_V(\omega)} = \frac{\omega_0}{M} \delta_{\frac{\omega_0}{M}}(\omega) \sum_0^{M-1} A_{nV} e^{-j\omega n\tau} \quad \text{c.q.d.}$$

## II.7 - Demultiplexagem Ideal DMDT

A descrição do processo de demultiplexagem DMDT foi iniciada na Secção II.5 quando demonstramos a recuperabilidade dos sinais  $Y_V(\omega)$  contidos no sinal multiplexado  $X(\omega)$ .

Apresentaremos agora a demultiplexagem DMDT sob uma forma mais completa, provando que a mesma é feita através de elementos de atraso semelhantes aos utilizados na multiplexagem DMDT. Mostramos também que a recuperação de um dado sinal  $f_V(t) \leftrightarrow F_V(\omega)$  é feita através da operação

$$MF_V(\omega) e^{-j\omega(2^{K+1} - 1)\tau} = \left\{ X(\omega) \sum_{n=0}^{M-1} A_{nV} e^{-j\omega(M-n-1)\tau} \right\} * S_{(2^{K+1} - 1)}(\omega)$$

ou seja, por meio de  $M$  atrasos ponderados por fatores  $A_{nV}$  da função  $X(\omega)$ , onde tais fatores são os mesmos utilizados na obtenção do sinal amostrado  $Y_V(\omega)$  a partir de  $F_V(\omega)$  na multiplexagem.

A equação acima é apresentada e definida nas equações (2.40) e (2.43).

Dedução :

Na Secção II.5.2, equações (2.19) a (2.21b) vimos como é formado o sinal  $\phi_M [f_1(t), \dots, f_M(t)]$  a partir dos sinais  $f_1(t)$  a  $f_{2^{K+1}}(t)$ . Vimos também na mesma Secção, equações (2.21a) a (2.23b), como recuperar cada sinal  $f_v(t)$  a partir do sinal  $\phi_M [\dots]$ , através da reaplicação da equação (2.22a) aos sucessivos  $\phi_M, \frac{\phi_M}{2}, \dots$  diminuindo a ordem destas funções até obtermos a função  $M\phi_1 [f_v] \equiv$

$Mf_v$ . A diminuição da ordem das funções  $\phi$  acima descritas é feita atrasando-a de metade de sua largura, somando-a com seu sinal não atrasado multiplicado por um fator igual a  $\frac{1}{2}$  e lendo-se o resultado na segunda metade do intervalo. Por outro lado, reconhecemos esse fator nas equações (2.39) a (2.43) como sendo os próprios índices  $a_{mv}$  utilizados na formação do sinal multiplexado  $X(\omega) \leftrightarrow x(t)$ .

Assim, conforme as equações (2.22a) e (2.22b), para recuperarmos um dado  $f_v(t)$  devemos fazer inicialmente:

$$2^{\frac{\phi}{2^k}} \left[ \dots f_v(t - 2^k \tau) \dots \right] = \phi_{2^{k+1}} \left[ f_1(t - 2^k \tau), \dots, f_{2^{k+1}}(t - 2^k \tau) \right] + a_{(k+1)v} \phi_{2^{k+1}} \left[ f_1(t) \dots \dots f_{2^{k+1}}(t) \right] \quad p/ \quad 2^k \tau \leq t < 2^{k+1} \tau$$

No domínio das frequências temos:

$$2^{\frac{\phi}{2^k}} \left[ \dots F_v(\omega) \dots \right] e^{-j\omega 2^k \tau} = \left\{ \left[ \phi_{2^{k+1}} \left( F_1(\omega), \dots, F_{2^{k+1}}(\omega) \right) \right] \left[ e^{-j\omega 2^k \tau} + a_{(k+1)v} \right] \right\}^*$$

$$* \quad S_{2^k}(\omega) \quad (2.39)$$

onde

$$S_{\sigma}(\omega) \leftrightarrow s_{\sigma}(t) = 1 \quad p/ \quad \sigma\tau \leq t < M\tau \quad (2.40.a)$$

$$= 0 \quad \text{fora do intervalo acima} \quad (2.40.b)$$

Em seguida, reduzindo cada vez mais a ordem das funções -

$$\phi_{2^m} \left\{ \dots f_V \left[ t - (2^K + \dots)\tau \right] \right\} \leftrightarrow \phi_{2^m} \left[ \dots F_V(\omega) \dots \right] e^{-j\omega(2^K + \dots)\tau} \quad \text{chegamos}$$

$$a \quad M \phi_1 \left[ F_V(\omega) \right] e^{-j\omega(M-1)\tau} \equiv M F_V(\omega) e^{-j\omega(M-1)\tau} =$$

$$= \left\{ \left[ \phi_M \left( F_1(\omega) \dots F_M(\omega) \right) \right] \prod_{m=1}^{K+1} \left[ e^{-j\omega 2^{m-1}\tau} + a_{mV} \right] \right\} * S_{(M-1)}(\omega)$$

A função acima, conforme é demonstrado no Apêndice II.B, pode ser reescrita em termos de uma somatória como:

$$M F_V(\omega) e^{-j\omega(M-1)\tau} = \left\{ \phi_M \left[ F_1(\omega) \dots F_M(\omega) \right] \sum_{n=0}^{M-1} A_{nV} e^{-j\omega(M-n-1)\tau} \right\} * S_{(M-1)}(\omega) \dots \quad (2.41)$$

A antitransformada da equação (2.41) vale:



$$\begin{aligned}
& M f_V \left[ t - (M - 1)\tau \right] = \\
& = \left\{ A_{0V} \phi_M \left[ f_1(t - (M - 1)\tau) \quad \dots \quad f_M(t - (M - 1)\tau) \right] \right. + \\
& \quad + A_{1V} \phi_{2^{K+1}} \left[ f_1(t - (M - 2)\tau) \quad \dots \quad f_M(t - (M - 2)\tau) \right] + \\
& \quad + A_{nV} \phi_{2^{K+1}} \left[ f_1(t - (M - n)\tau) \quad \dots \quad f_M(t - (M - n)\tau) \right] + \\
& \quad \left. + A_{(M-1)V} \phi_{2^{K+1}} \left[ f_1(t) \quad \dots \quad f_M(t) \right] \right\} \times s_{(M-1)}(t) \quad (2.42)
\end{aligned}$$

Convolvendo ambos os lados da equação (2.42) com  $\delta_{M\tau}(t)$  temos:

$$\begin{aligned}
M f_V \left[ t - (M - 1)\tau \right] * \delta_{M\tau}(t) & \equiv M \sum_{p=-\infty}^{\infty} f_V \left[ t - (pM - 1)\tau \right] \\
& = \left\{ A_{0V} \phi_M \left[ f_1(t - (M - 1)\tau) \quad \dots \quad f_M(t - (M - 1)\tau) \right] * \delta_{M\tau}(t) \right. + \\
& \quad + A_{(M-2)V} \phi_M \left[ f_1(t - \tau) \quad \dots \quad f_M(t) \right] * \delta_{M\tau}(t) \quad +
\end{aligned}$$

$$\begin{aligned}
& + \left. A_{(M-1)V} \phi_M \left[ f_1(t) \dots f_M(t) \right] * \delta_{M\tau}(t) \right\} x \\
& x \left\{ + \dots + s_{(M-1)}(t) + s_{(M-1)}(t - M\tau) + \dots + s_{(M-1)}(t - pM\tau) \dots \right\} \\
& \equiv \left\{ \sum_{n=0}^{M-1} A_{nV} x \left[ t - (M-n-1)\tau \right] \right\} \cdot \left\{ \sum_{p=-\infty}^{\infty} s_{(M-1)}(t - pM\tau) \right\} \quad (2.43)
\end{aligned}$$

No domínio das frequências a equação (2.43) tem como correspondente a função:

$$\begin{aligned}
& M F_V(\omega) \sum_{n=-\infty}^{\infty} e^{-j\omega(nM-1)\tau} = \\
& = \left\{ X(\omega) \frac{\omega_0}{M} \delta_{\frac{\omega_0}{M}}(\omega) \sum_{n=0}^{M-1} A_{nV} e^{-j\omega[M-n-1]\tau} \right\} * \left\{ \tau \text{Sa}\left(\frac{\omega\tau}{2}\right) \sum_{n=-\infty}^{\infty} e^{-j\omega n(M-\frac{1}{2})\tau} \right\} \quad (2.44)
\end{aligned}$$

onde

$$\text{Sa}(x) = \frac{\text{sen } x}{x}$$

## II.7.1 -

### Interpretação das equações (2.43) a (2.44)

A equação (2.43) nos diz que o sinal  $f_V(t) \leftrightarrow F_V(\omega)$  pode ser

recuperado atrasado de um número inteiro de períodos iguais a  $(\phi_{2^{K+1}} - 1)\tau$  segundos,  $p = 0, \pm 1, \pm 2, \dots$  afetado por um fator de escala igual a  $2^{K+1} \equiv M \equiv$  número de sinais multiplexados. A recuperação de um dado  $f_V(t)$  é feita somando  $M$  funções equivalentes ao sinal  $x(t)$  atrasado no tempo de  $0, \pm \tau, \pm 2\tau, \dots \pm (M-1)\tau$  - previamente multiplicado pelos fatores  $A_{0V}, A_{1V}, \dots A_{(M-1)V}$ , respectivamente, utilizados na amostragem do próprio sinal  $F_V(\omega)$  quando na multiplexagem. O sinal deve ser observado num intervalo de tempo adequado de largura  $\tau$ , conforme indicado na equação (2.43), através de uma chave analógica.

Portanto, tanto a multiplexagem quanto a demultiplexagem do sistema DMDT pode ser realizada por meio de elementos de atraso temporal e chaves analógicas.

A equação (2.44) por sua vez mostra que a demultiplexagem DMDT é realizada de uma forma dual à observada do sistema MDT convencional.

Consiste aquela em amostrar o espectro  $X(\omega)$  nos pontos em que ocorre  $Y_V(\omega)$  fazendo com que a fase de cada amostra volte à fase original do sinal  $F_V(\omega)$  e a seguir submetê-lo a um "filtro-temporal" o qual tem no domínio das frequências a função  $\tau S_a\left(\frac{\omega\tau}{2}\right) \sum_{n=-\infty}^{\infty} e^{-j\omega n(M-1/2)\tau}$ . A função deste filtro é deixar passar o sinal demultiplexado somente nos intervalos de tempo adequados, o qual tem como correspondente no sistema MDT um filtro passa-faixa da largura da faixa de cada sinal multiplexado.

II.8 - Amostragem e Demultiplexagem DMDT Não Ideal; Número Mínimo de Repetições ( $M$ ). Formato dos Pulsos de Amostragem para Número Finito de Repetições. Dualidades do Teorema de Nyquist. Funções de Transferência para DMDT Não Ideal. Funções para  $M = 4, \tau = T$ .

II.8.1 - Amostragem e Demultiplexagem DMDT Não Ideal. Número Mínimo de Repetições Igual a  $M$

---

Nas Secções anteriores vimos que repetir um sinal  $f_V(t)$  limi-

tado a T segundos e com espectro  $F_V(\omega)$  a cada  $\tau > T$  segundos tem como consequência no domínio das frequências um novo sinal  $Y_V(\omega)$  o qual consiste de um trem de impulsos localizados nos pontos  $\omega = m \frac{\omega_0}{M}$  com área proporcional a  $F_V(m \frac{\omega_0}{M})$ .

O sinal temporal  $y_V(t)$  correspondente à amostragem DMDT ideal assim executada ocupa o canal de transmissão durante o intervalo de tempo  $-\infty < t < \infty$ , conforme equação (2.25), impossibilitando o envio de novas mensagens no mesmo canal de transmissão.

Por outro lado vimos na Secção II.7 que a recuperação de um dado  $f_V(t)$  pode ser feita somando M funções correspondentes ao sinal multiplexado  $x(t)$  atrasado de  $0, \tau, 2\tau, \dots, (M-1)\tau$ , previamente multiplicado pelos fatores  $A_{0V}, A_{1V}, A_{2V}, \dots, A_{(M-1)V}$  respectivamente. A soma de tais funções fornece  $\sum_{m=0}^{M-1} f_V(t - m\tau)$ , recuperando-se portanto o sinal desejado com um atraso de  $(M-1)\tau$  segundos.

Assim sendo, so interessa na recuperação de cada  $f_V(t)$  o comportamento de  $x(t)$  no período  $0 < t < M\tau$ , dado que o maior atraso imposto a este é igual a  $(M-1)\tau$  e a leitura do sinal recuperado faz-se no intervalo  $(M-1)\tau \leq t < M\tau$ . O sinal multiplexado final pode então ser resumido a seus M primeiros ciclos, o que corresponde à função  $\phi_M(t) \leftrightarrow \phi_M(\omega)$  definida nas equações (2.19), (2.20), (2.32) e (2.37).

Portanto, o número mínimo de repetições de cada  $f_V(t)$  na multiplexagem DMDT de  $M = 2^{K+1}$  sinais vale o próprio número de sinais ou seja M.

$$\begin{aligned} n_{\min} &= \text{número mínimo de repetições} \\ &= M \end{aligned} \tag{2.45}$$

## II.8.2 - Formato dos Pulsos de Amostragem para Amostragem DMDT Não Ideal. Funções de Transferência

---

Da equação (2.21.b) podemos dizer que

$$\phi_M(t) = x(t) G_{M\tau}(t - \frac{M\tau}{2}) \quad (2.46)$$

onde

$$G_{M\tau}(t) = \begin{cases} 1 & \text{para } |t| \leq \frac{M\tau}{2} \\ 0 & |t| > \frac{M\tau}{2} \end{cases}$$

Das equações (2.24.b) e (2.46) temos:

$$\begin{aligned} \phi_M(t) &= \left[ \sum_{v=1}^M y_v(t) \right] G_{M\tau}(t - \frac{M\tau}{2}) \\ &\equiv \sum_{v=1}^M y'_v(t) \end{aligned}$$

onde 
$$y'_v(t) = y_v(t) G_{M\tau}(t - \frac{M\tau}{2}) \quad (2.47.a)$$

Portanto:

$$Y'_v(\omega) \equiv \mathcal{F}[y'_v(t)] = Y_v(\omega) * \mathcal{F}\left[G_{M\tau}(t - \frac{M\tau}{2})\right] \quad (2.47.b)$$

As equações (2.47.a) e (2.47.b) constituem as formas de onda

no domínio do tempo e frequência, respectivamente, correspondentes à amostragem DMDT não ideal executada sobre cada  $f_v(t) \leftrightarrow F_v(\omega)$ . A primeira equação representa a repetição ponderada de  $f_v(t)$  a cada  $\tau$  segundos em um número  $M$  de vezes; a segunda representa o espectro  $Y'_v(\omega)$  resultante.

Desenvolvendo a equação (2.47.b), das equações (2.35.b) e (2.38) temos:

$$\therefore Y'_v(\omega) = \left[ \frac{\omega_0}{M} \delta_{\frac{\omega_0}{M}}(\omega) F_v(\omega) \sum_{n=0}^{M-1} A_{nv} e^{-j\omega n\tau} \right] * \left[ M \frac{2\pi}{\omega_0} S_a\left(\frac{M\omega\tau}{2}\right) e^{-j\omega \frac{M\tau}{2}} \right]$$

onde  $\omega_0 = \frac{2\pi}{\tau}$

$$\begin{aligned} Y'_v(\omega) &= 2\pi \left[ \sum_{m=-\infty}^{\infty} \delta\left(\omega - m\frac{\omega_0}{M}\right) F_v(\omega) \sum_{n=0}^{M-1} A_{nv} e^{-j\omega n\tau} \right] * \left[ S_a\left(\frac{M\omega\tau}{2}\right) e^{-j\omega \frac{M\tau}{2}} \right] \\ &= 2\pi \left[ \sum_{m=-\infty}^{\infty} \left( \sum_{n=0}^{M-1} A_{nv} e^{-jmn\frac{\omega_0}{M}\tau} \right) F_v\left(m\frac{\omega_0}{M}\right) \delta\left(\omega - m\frac{\omega_0}{M}\right) \right] * \left[ \dots \right] \\ &= 2\pi \sum_{m=-\infty}^{\infty} \left[ \sum_{n=0}^{M-1} A_{nv} e^{-jmn\frac{2\pi}{M}} \right] F_v\left(m\frac{\omega_0}{M}\right) S_a\left[\frac{M\tau}{2}\left(\omega - m\frac{\omega_0}{M}\right)\right] e^{-j\omega \frac{M\tau}{2}} e^{-jmn\pi} \end{aligned}$$

(2.48)

A equação (2.48) mostra que o espectro  $Y'_V(\omega)$  consiste da soma de uma sucessão de funções do tipo  $S_a\left[\omega \frac{M\tau}{2}\right]$  posicionadas em torno dos pontos  $m \frac{\omega_0}{M}$  sendo ponderadas em módulo e fase pela função característica de cada canal

$$\left[ \sum_{n=0}^{M-1} A_{nv} e^{-jmn \frac{2\pi}{M}} e^{-j} \dots \right]$$

e pelos valores de  $F_V(\omega)$  nos pontos  $\omega = 0, \pm 1, \pm 2, \dots, \pm m \frac{\omega_0}{M} \dots$

### II.8.3 - Dualidades do Teorema de Nyquist

Em MDT amostramos sinais  $f_V(t)$  com faixa  $W$  rds a uma taxa  $\omega_s \geq 2W$ . Segundo Nyquist<sup>(4)</sup>, para transmitir o sinal assim amostrado é necessário o emprego de uma faixa mínima igual a  $2W$ .

Se o sinal transmitido é o resultado da amostragem ideal de  $f_V(t)$  seguida de um filtro passa-baixas com frequência de corte  $W_c$ , então os pulsos de amostragem temporal terão o formato  $S_a\left[\frac{W_c}{\omega_s} t\right]$  o qual vale 1 para  $t = 0$  e 0 para  $t = m \frac{2\pi}{W_c}$  e são ponderados pelos diversos  $f_V\left(m \frac{2\pi}{\omega_s}\right)$ . Dessa forma, para  $W_c = M\omega_s$ ,  $M = 1, 2, 3, \dots$ , não há interferência entre as diversas amostras de  $f_V(t)$  nos seus instantes de amostragem  $t = m \frac{2\pi}{\omega_s}$ . Além disso, os pulsos de amostragem têm valor zero não somente nos pontos de amostragem de  $f_V(t)$ , ( $t = m \frac{2\pi}{\omega_s}$ ), mas também em  $M - 1$  pontos igualmente espaçados entre duas amostras consecutivas do primeiro sinal amostrado. A transmissão a uma faixa de  $W_c = MW$  rad/s permite então a multiplexagem de  $M$  sinais com faixa  $W$  rad/s amostrados a  $\omega_s > 2W$  rad/s<sup>(4)</sup>.

Em DMDT ocorre fato exatamente dual ao acima. A "faixa temporal" do sinal amostrado frequencialmente vale  $M\tau$ , onde  $\tau > T$  e  $T$  a faixa temporal de cada sinal original. O espectro final por sua vez consiste de amostras com formato  $S_a\left(M \frac{T}{2} \omega\right)$  acrescida de fase<sup>(\*)</sup> as quais são ponderadas pelos diversos  $F\left(m \frac{2\pi}{M\tau}\right)$ ,

(4) Baseado no Teorema de Nyquist. Ref.: B. P. Lathi, Communication Systems.

(\*) Observe que os pulsos temporais são podem ser reais, ao passo que os frequenciais têm mais um grau de liberdade, podendo ser complexos.

não havendo interferência entre as amostras nos instantes de amostragem .....

...  $\omega = m \frac{\omega_0}{M} \equiv \frac{m}{M} \frac{2\pi}{\tau}$  observando dualidade do teorema de Nyquist.

Assim como em MDT, a "filtragem" a  $\tau$  segundos de cada sinal amostrado em DMDT levará ao sinal original. Assim como em MDT, o espectro original é recomposto por operações que envolvem convolução com funções  $S_a[\dots]$ . Observamos portanto nova dualidade existente entre MDT e DMDT.

#### II.8.4 - Funções de Transferência $H'_V(\omega)$ para DMDT Não Ideal

As funções de transferência em amostragem DMDT não ideal são mais facilmente determináveis a partir das equações (2.21) e (2.47.a). Então

$$\begin{aligned}
 y'_V(t) &= \left[ \sum_{n=-\infty}^{\infty} A_{nV} f_V(t - n\tau) \right] G_{M\tau}\left(t - \frac{M\tau}{2}\right) \\
 &\equiv \sum_{n=0}^{M-1} A_{nV} f_V(t - n\tau)
 \end{aligned} \tag{2.49}$$

$$\therefore Y'_V(\omega) = F_V(\omega) \sum_{m=0}^{M-1} A_{mV} e^{-jmn\frac{2\pi}{\omega_0}}$$

$$\therefore H'_V(\omega) \equiv \frac{Y'_V(\omega)}{F_V(\omega)} = \sum_{m=0}^{M-1} A_{mV} e^{-jmn\frac{2\pi}{\omega_0}} \tag{2.50}$$



$$e \quad |H'_V(\omega)| = \left\{ \left[ \sum_{m=0}^{M-1} \cos m n \frac{2\pi}{\omega_0} \right]^2 + \left[ \sum_{m=0}^{M-1} \sin m n \frac{2\pi}{\omega_0} \right]^2 \right\}^{1/2} \quad (2.51)$$

A equação (2.50) apresenta as funções de transferência para um sistema DMDT a  $M = 2^{K+1}$  canais e a equação (2.49) mostra o comportamento temporal dos sinais amostrados. Os fatores  $A_{nV}$  são definidos na Tabela II.1 para  $M = 4$  e na Secção II.5.2 para  $M = 2^{K+1}$ , genérico.

A Figura 2.8 apresenta os módulos das funções de transferência para um sistema DMDT a  $M = 4$  canais, conforme equação (2.51). As mesmas foram calculadas em computador conforme o programa apresentado no Apêndice II.C.

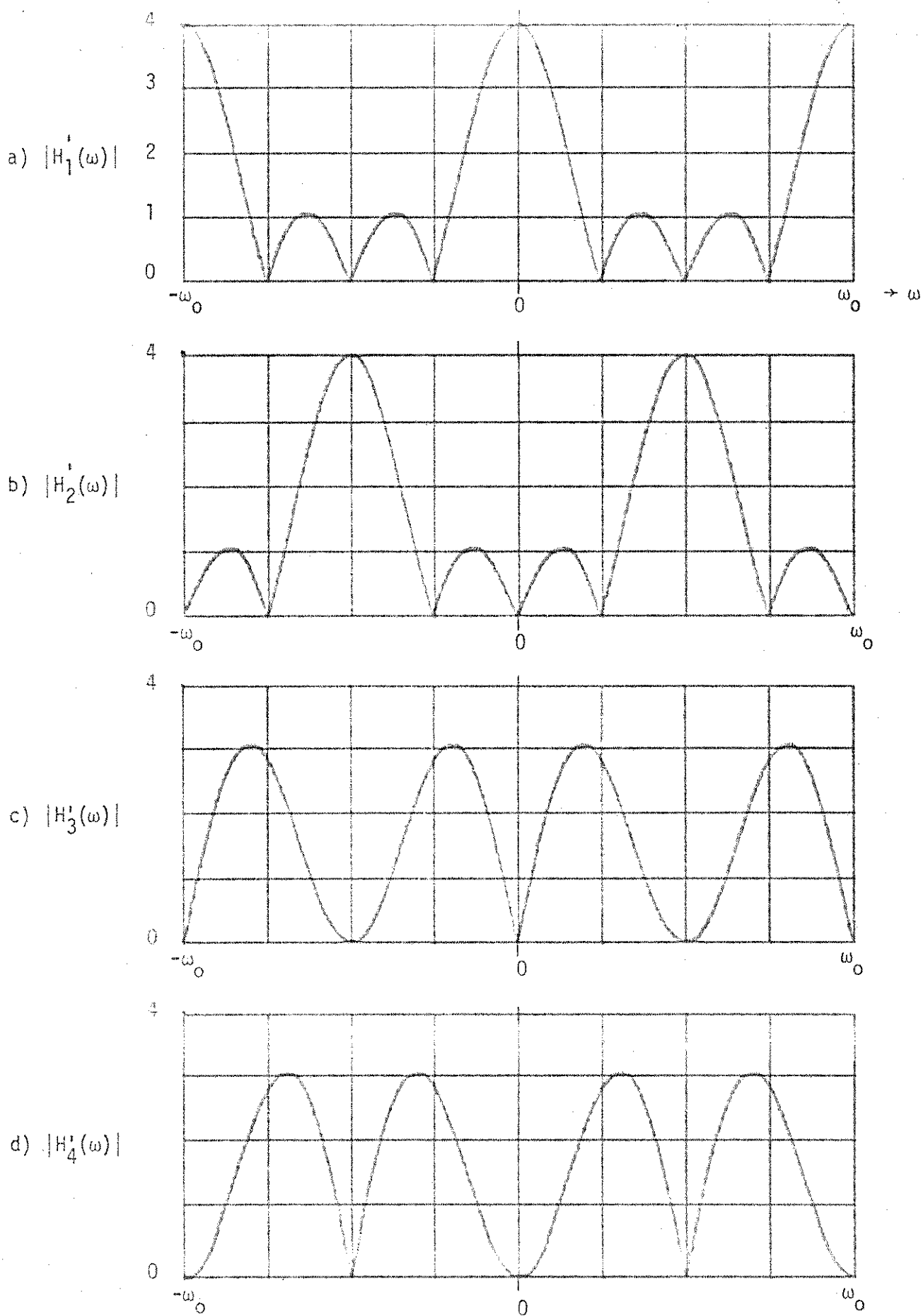


Figura 2.8 - Módulos das funções de transferência de um sistema 1) MDT para  $-\omega_0 \leq \omega \leq \omega_0$ .  $M = 4$ ,  $\tau = T$ .  
 $\omega_0 = \frac{2\pi}{T}$

a)  $|H'_1(\omega)|$  b)  $|H'_2(\omega)|$  c)  $|H'_3(\omega)|$  d)  $|H'_4(\omega)|$

## II.9 - Implementação de Multiplexadores e Demultiplexadores DMDT

Baseando-se no princípio de que a codificação e decodificação DMDT é efetuada atrasando-se o sinal original por períodos inteiros iguais a  $\tau \geq T$ , podemos construir multiplexadores e demultiplexadores das formas mais variadas.

Dependendo do sinal a ser tratado, implementa-se o circuito mais conveniente, como é o caso do circuito construído na parte prática deste trabalho.

De uma maneira mais geral, porém, pode-se implementar multiplexadores e demultiplexadores utilizando-se um circuito universal constituído por atrasadores e somadores descritos a seguir.

### II.9.1 - Implementação de Multiplexadores DTDM

A multiplexagem DMDT consiste em amostrar convenientemente os espectros frequenciais dos sinais a serem transmitidos, aplicar uma rotação de fase adequada às amostras obtidas, e em seguida somá-las. A obtenção de filtros estreitos para amostrar os sinais é porém construtivamente difícil e ainda de alto custo. Então, como amostrar no domínio das frequências corresponde a submeter o sinal temporal a uma repetição conveniente ao longo do tempo, podemos executar esta operação e obter como efeito a desejada amostragem frequencial.

Dessa forma, os circuitos codificadores DMDT podem ser implementados com elementos atrasadores com atrasos  $\tau$  realimentados adequadamente, elemento esse cuja função de transferência de malha aberta é  $H(\omega) = e^{-j\omega\tau}$ , apresentado com mais detalhes na Secção seguinte.

### II.9.2 - Multiplexador DTDM para M = 4 Canais Utilizando Elementos de Atraso

A Figura 2.9 mostra um sistema que faz a codificação e multiplexagem de 4 sinais  $f_1(t)$  a  $f_4(t)$  utilizando elementos atrasadores. Os sinais  $f_i(t)$

são limitados a T segundos.

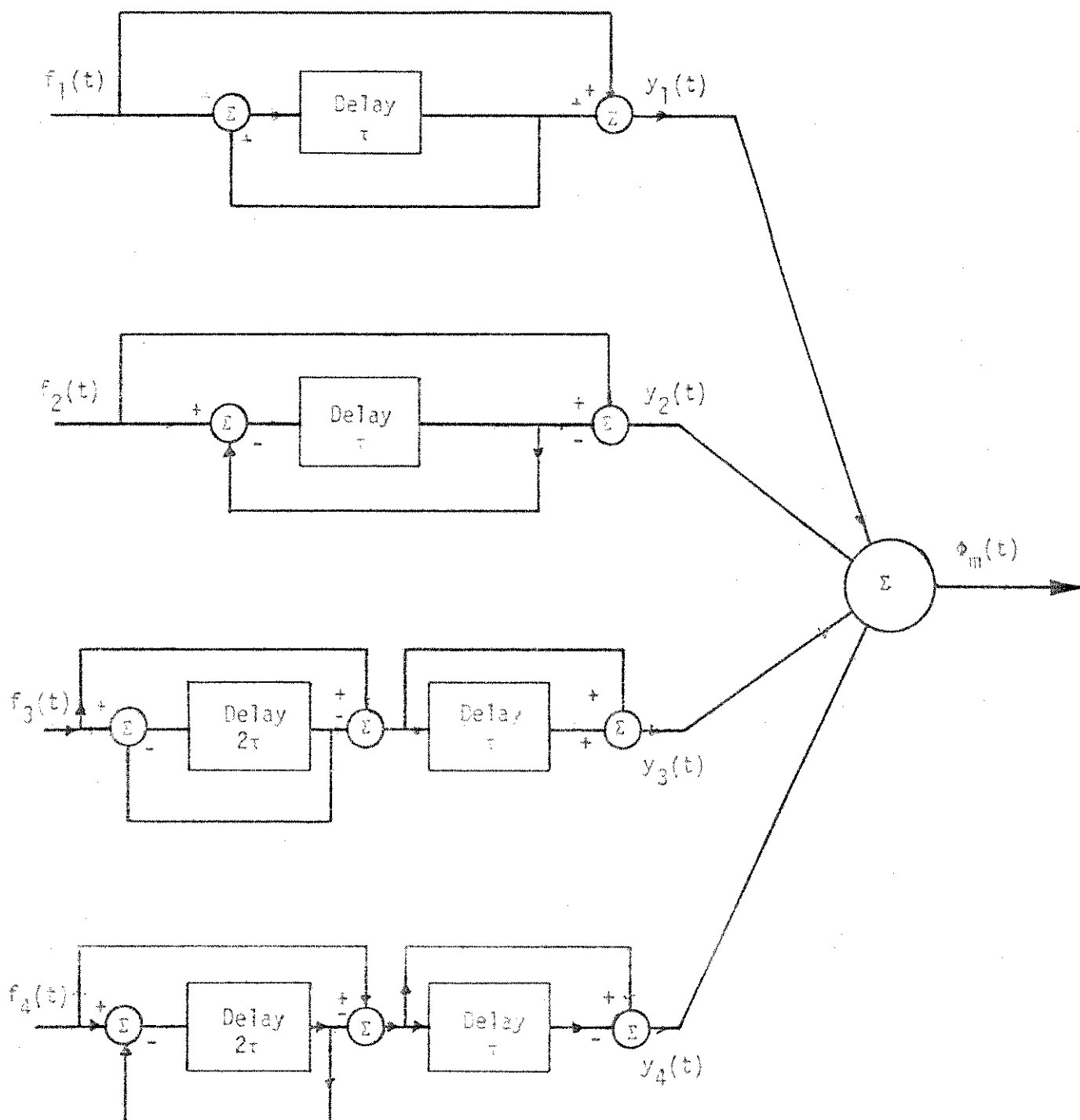


Figura 2.9 - Multiplexador DMDT a 4 canais implementado com elementos de atrasos.

Na Figura 2.9 a codificação do canal  $f_1(t)$ , obtendo-se  $y_1(t)$ ,  
 é feita com um elemento de atraso  $\tau$  e dois somadores. A função de transferência -  
 $H_1(\omega) = \frac{Y_1(\omega)}{F_1(\omega)}$  é dada por:

$$H_1(\omega) = 1 + \frac{e^{-j\omega\tau}}{1 - e^{-j\omega\tau}}$$

$$= \frac{1}{1 - e^{-j\omega\tau}} \equiv 1 + e^{-j\omega\tau} + e^{-j2\omega\tau} + \dots + e^{-jn\omega\tau} + \dots$$

$$\therefore Y_1(\omega) = F_1(\omega) H_1(\omega) =$$

$$= F_1(\omega) + F_1(\omega) e^{-j\omega\tau} + F_1(\omega) e^{-j2\omega\tau} + \dots + F_1(\omega) e^{-jn\omega\tau}$$

$$y_1(t) \leftrightarrow Y_1(\omega)$$

$$\therefore y_1(t) = f_1(t) + f_1(t - \tau) + f_1(t - 2\tau) + \dots + f_1(t - n\tau) + \dots$$

que é a forma de onda desejada para a codificação de  $f_1(t)$ , conforme mostra a Figura 2.6.

A codificação de  $f_2(t)$  pode ser realizada com o segundo circuito da Figura 2.9 onde  $Y_2(\omega) = H_2(\omega) F_2(\omega)$

$$Y_2(\omega) = H_2(\omega) F_2(\omega)$$

A função de transferência  $H_2(\omega)$  é dada por:

$$H_2(\omega) = 1 - \frac{e^{-j\omega\tau}}{1 + e^{-j\omega\tau}}$$

$$= \frac{1}{1 + e^{-j\omega\tau}} \equiv \sum_{n=0}^{\infty} (-1)^n e^{-jn\omega\tau}$$

$$\equiv 1 - e^{-j\omega\tau} + e^{-j2\omega\tau} - e^{-j3\omega\tau} + \dots + (-1)^n e^{-jn\omega\tau}$$

$$Y_2(\omega) = F_2 H_2(\omega)$$

$$= F_2 - F_2 e^{-j\omega\tau} + F_2 e^{-j2\omega\tau} + \dots + (-1)^n F_2(\omega) e^{-jn\omega\tau}$$

$$\therefore y_2 = f_2(t) - f_2(t - \tau) + f_2(t - 2\tau) + \dots + (-1)^n f_2(t - n\tau)$$

que é a forma de onda desejada para a codificação de  $f_2(t)$ , conforme apresentado na Figura 2.6.

Através de desenvolvimento análogo, da Figura 2.9 tem-se:

$$H_3(\omega) = \frac{1}{1 + e^{-j2\omega\tau}} (1 + e^{-j\omega\tau}) \equiv \frac{Y_3(\omega)}{F_3(\omega)}$$

$$H_3(\omega) = \frac{1}{1 + e^{-j2\omega\tau}} + \frac{1}{1 + e^{-j2\omega\tau}} e^{-j\omega\tau}$$

$$\equiv \left( \sum_{n=0}^{\infty} (1)^n e^{-j2n\omega\tau} \right) + \left( \sum_{n=0}^{\infty} (1)^n e^{-j(2n+1)\omega\tau} \right)$$

$$= 1 - e^{-j2\omega\tau} + e^{-j4\omega\tau} - e^{-j6\omega\tau} + \dots$$

$$e^{-j\omega\tau} - e^{-j3\omega\tau} + e^{-j5\omega\tau} - e^{-j7\omega\tau} + \dots$$

$$= 1 + e^{-j\omega\tau} - e^{-j\omega 2\tau} - e^{-j\omega 3\tau} + e^{-j\omega 4\tau} + e^{-j\omega 5\tau} - \dots$$

e

$$H_4(\omega) = \frac{1}{1 + e^{-2j\omega\tau}} \left( 1 - e^{-j\omega\tau} \right)$$

$$= \sum_{n=0}^{\infty} (-1)^n e^{-j2n\omega\tau} - \sum_{n=0}^{\infty} (-1)^n e^{-j(2n+1)\omega\tau}$$

$$= 1 - e^{-j2\omega\tau} + e^{-j4\omega\tau} - e^{-j6\omega\tau} + \dots$$

$$- e^{-j\omega\tau} + e^{-j3\omega\tau} - e^{-j5\omega\tau} + e^{-j7\omega\tau} - \dots$$

$$= 1 - e^{-j\omega\tau} - e^{-j2\omega\tau} + e^{-j3\omega\tau} + e^{-j4\omega\tau} - e^{-j5\omega\tau} - \dots$$

### II.9.3 - Implementação de Demultiplexadores DMDT

Os demultiplexadores DMDT devem agir de uma maneira dual  $\bar{a}$



observada no sistema MDT separando as amostras frequenciais de cada  $F_v(\omega)$  contidas no sinal multiplexado final  $X(\omega)$ , corrigindo a rotação de fase aplicada durante a multiplexagem e a seguir filtrando-as por intermédio de uma chave analógica que se abre no intervalo de tempo

$$(mM - 1)\tau < t < mM\tau$$

$$m = 0, \pm 1, \pm 2, \dots$$

Tal como na multiplexagem, a separação das amostras de cada sinal  $F_v(\omega)$  pode ser feita no domínio do tempo por meio de atrasadores e somadores, conforme a equação (2.43), como veremos a seguir, para o caso de  $M = 4$  canais.

#### II.9.4 - Implementação de um Demultiplexador DMDT a $M = 4$ Canais

Podemos implementar demultiplexadores DMDT utilizando os mesmos elementos de atraso apresentados no item II.9.1, cuja função de transferência de malha aberta é  $H(\omega) = e^{-j\omega\tau}$ , além de somadores e chaves analógicas.

Para o caso de  $M = 4$  canais, uma possível solução é mostrada na Figura 2.10, utilizando os elementos de atraso descritos acima e uma chave analógica  $s_{(M-1)}(t - mM\tau)$  descrita na equação (2.40).

Temos:

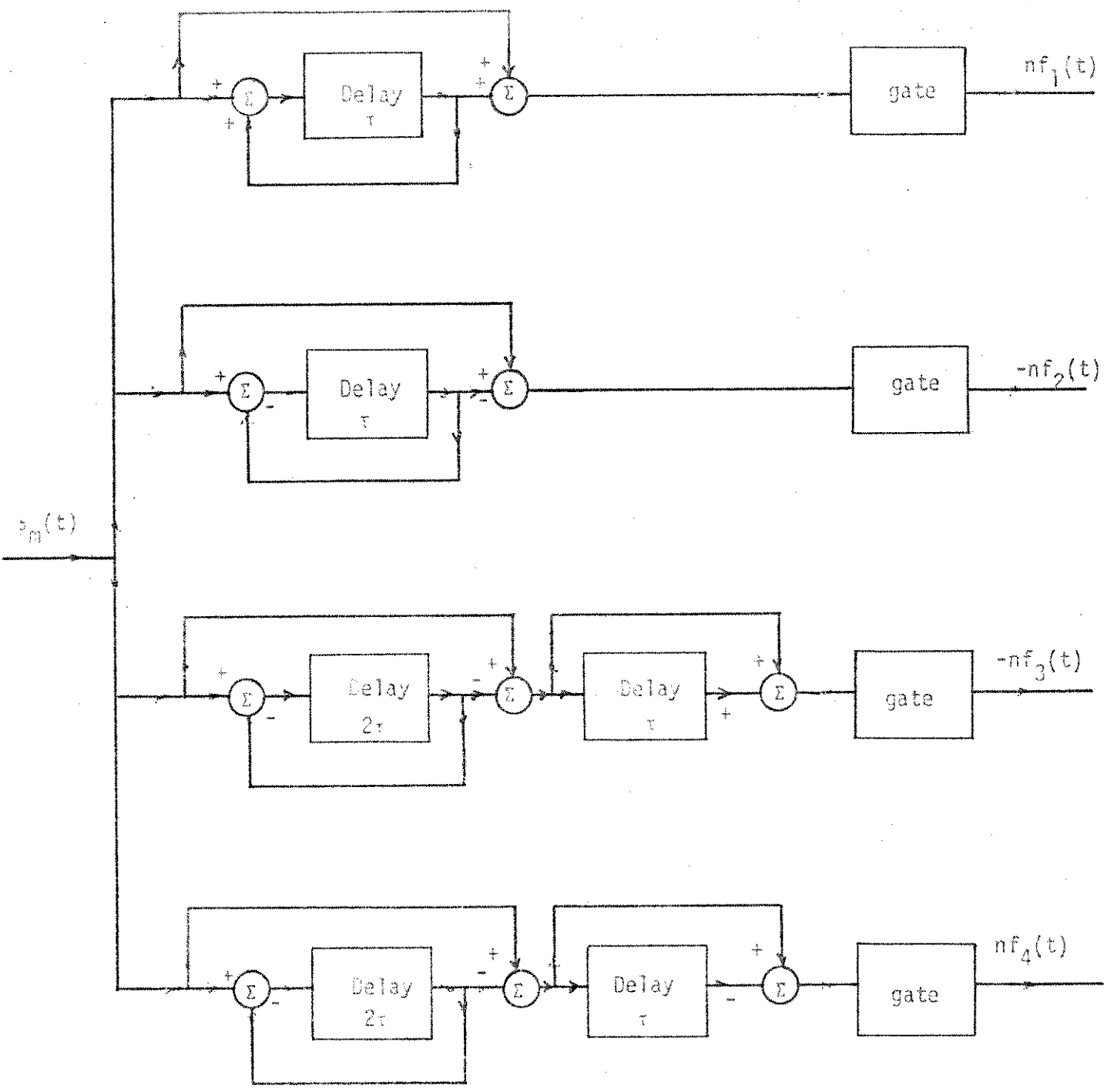


Figura 2.10 - Demultiplexador DDMT a quatro canais implementado com elementos de atraso.

II.9.5 - Implementações Específicas

Apresentamos no decorrer desta Secção II.9 uma solução geral

para implementação de multiplexadores e demultiplexadores DMDT.

Os circuitos propostos podem porém ser substituídos por outros mais simples quando o tipo de sinais multiplexados o permite.

Para o caso de sinais digitais podemos construir circuitos mais práticos como é o caso observado no prosseguir deste trabalho, mediante a utilização de circuitos lógicos na maior parte do circuito.

## II.10 - Faixa de Transmissão e Aproveitamento da Capacidade de Canal. Comparações com DMDT

---

### II.10.1 - Faixa de Transmissão

O sinal resultante da multiplexagem em DMDT de M sinais limitados a T segundos e a BHz<sup>(\*)</sup> tem largura mínima MT segundos, e espectro limitado - igualmente a BHz, quando fazemos  $M = 2^{K+1}$ , conforme Secção II.8.

Quando os M sinais são multiplexados no sistema MDT convencional, reduz-se sua largura temporal de um fator  $\frac{1}{M}$  ou amostra-se os mesmos à taxa de Nyquist. A redução da largura de sinais por um fator  $\frac{1}{M}$  implica em aumentar sua faixa frequencial de um fator M, fazendo com que sua faixa seja igual a MBHz. A amostragem à taxa de Nyquist, por outro lado, implica em um sinal temporal com largura reduzida a  $\frac{1}{M}$  de seu valor e com faixa mínima igual a MBHz<sup>(4)</sup>. Ambos os casos de multiplexagem MDT implicam em reduzir a largura do sinal a  $\frac{1}{M}$  de sua duração temporal e em aumentar sua faixa por um fator M.

Portanto, dos dois parágrafos acima concluímos que tanto para MDT como DMDT ocorre conservação do produto tempo faixa de transmissão em relação aos sinais amostrados e sinais originais. Dessa forma temos:

$$T_m B_m = MTB \quad (2.52)$$

onde

$T_m$  = largura temporal do sinal multiplexado final MDT e DMDT

e  $B_m$  = faixa do sinal multiplexado final, MDT e DMDT.

---

(\*) Um sinal não pode ser limitado simultaneamente nos domínios do tempo e da frequência. Consideramos a faixa BHz como sendo a que contém a maior parte da potência do sinal.

(4) B.P.Lathi - Communications Systems, Wiley, pg. 256.

## II.10.2 - Aproveitamento da Capacidade de Canal

Da equação (2.52) observamos que o número  $M$  de sinais considerados no item II.10.1 por unidade de tempo e por unidade de faixa de transmissão para os sistemas MDT e DMDT vale

$$\frac{M}{T_m B_m} = \frac{1}{BT} \equiv \text{constante para MDT e DMDT} \quad (2.53)$$

Portanto, da equação (2.53) concluímos que para sinais limitados no tempo o aproveitamento da capacidade de canal é igual para os dois sistemas MDT e DMDT.

## II.11 - Considerações Sobre Ruído. Comparação com MDT

Como exposto abaixo, o desempenho do sistema DMDT em relação ao ruído aditivo devido ao meio de transmissão é idêntico ao do sistema MDT convencional, para uma mesma potência de sinal.

No caso de MDT um pulso é transmitido uma única vez. Para manter a mesma potência, a amplitude do pulso em DMDT deve ser mantida em  $\frac{1}{\sqrt{M}}$  vezes a amplitude em MDT, onde  $M$  é o número de ciclos. Entretanto, na recepção DMDT o pulso é amplificado  $M$  vezes fazendo com que seja  $\sqrt{M}$  vezes o mesmo pulso decodificado em MDT. A potência do pulso decodificado em DMDT é portanto  $M$  vezes a potência do pulso decodificado em MDT. Entretanto, como somamos  $M$  ciclos em DMDT e um ciclo em MDT, a potência do ruído sobre o sinal decodificado em DMDT é também  $\sqrt{M}$  vezes (para ruído incorrelato) do sinal decodificado em MDT.

Portanto, a relação sinal/ruído do sinal decodificado é a mesma tanto para MDT quanto para DMDT, quando a potência na transmissão é a mesma e o ruído é incorrelato.

A característica que tem o sistema DMDT de aumentar quadraticamente a potência do sinal e linearmente a potência do ruído com o número de ciclos pode ser eficientemente explorada na transmissão de sinais fracos limitados no tempo quando são contaminados por ruído na fonte transmissora. Quando um sinal de baixa potência é simplesmente amplificado antes de ser transmitido, o amplificador adiciona-lhe uma certa quantidade de ruído de maneira a ter-se na recepção um sinal com uma certa relação sinal/ruído que não pode ser melhorada sem o emprego de filtros especiais. Se porém enviarmos o mesmo sinal através de um sistema DMDT, com a mesma potência empregada no caso anterior e considerando um multiplexador com figura de ruído igual à do amplificador do caso anterior, na recepção a relação sinal/ruído será melhor que a obtida no caso anterior pois a potência de ruído aumentará linearmente com o número de ciclos ao passo que a potência do sinal aumentará quadraticamente, como exposto acima, fazendo com que a relação sinal/ruído seja melhor usando DMDT ao invés de amplificação simples na transmissão. Além dessa vantagem observamos uma outra que é a distribuição mais uniforme da potência ao longo do tempo, sacrificando menos o sistema e o meio de transmissão.

## II.12 - Tipos de Sinais Multiplexados

### II.12.1 - Multiplexagem de Sinais Digitais

Os sinais digitais binários são os que podem ser mais facilmente multiplexados em DMDT, visto que são normalmente limitados no tempo. Uma outra vantagem é que pode-se usar circuitos lógicos na maior parte do sistema, circuitos esses encontrados no mercado a baixo custo e que trabalham em uma boa faixa de frequências\*.

Os sinais digitais multiníveis por sua vez requerem sistemas com maior complexidade, talvez comparáveis às de sistemas DMDT para sinais analógicos, discutidos logo a seguir.

### II.12.2 - Multiplexagem de Sinais Analógicos

---

(\*) No capítulo III deste trabalho apresentamos a implementação de um multiplexador DMDT a quatro canais usando essencialmente circuito lógicos TTL e alguns componentes analógicos simples.

Devemos considerar dois tipos de sinais analógicos. Sinais que ocorrem periodicamente sob a forma de pulsos com duração T segundos e sinais com forma de onda contínua, sem intervalos livres.

No primeiro caso a multiplexagem DMDT é efetuada como explicado nas Secções anteriores, ou seja, repetindo o sinal a cada  $\tau \geq T$  segundos polarizando-o adequadamente. O sistema necessário requer elementos de atraso com certa complexidade, porém, já produzidos em circuitos integrados por certas firmas<sup>(\*\*)</sup>, sugerindo viabilidade na construção de sistemas DMDT para esses sinais no futuro. Relembramos neste ponto a vantagem que o sistema DMDT oferece quando transmitimos sinais de baixa potência e que estão sujeitos a ruído aditivo no sistema transmissor, como citado na Secção II.11 - Considerações sobre ruído.

No segundo caso, os sinais devem ser amostrados inicialmente sendo amostras reduzidas a  $\frac{1}{M}$  do intervalo de amostragem antes da multiplexagem, a qual é feita como no primeiro caso. As amostras então devem ter uma largura máxima de  $\frac{1}{MB}$  onde BHz é a faixa do sinal, fazendo que a faixa do novo sinal amostrado no tempo e portanto a do sinal multiplexado final em DMDT aumente M vezes. Assim sendo, a multiplexagem DMDT sobre os sinais analógicos do segundo caso acima tem as mesmas características, vantagens e desvantagens das do primeiro caso, além de necessitar de uma pré-amostragem temporal e de aumentar a faixa de transmissão em relação à do sinal original.

Dessa forma, a amostragem DMDT considerada para esses tipos de sinais não nos sugere ainda vantagens em relação a outros sistemas.

### II.13 - Algumas Aplicações de DMDT

- O sistema DMDT pode ser utilizado em canais esvanescentes ("fading channels") explorando técnicas de diversidade em tempo<sup>(2)</sup>, fator que não altera a faixa de transmissão e é uma característica intrínseca do sistema. Diversidade em tempo em MDT (repetir um sinal n vezes) significa perda da capacidade de canal. Em DMDT a perda em tempo é compensada pela conservação da faixa de transmissão.

---

(\*\*) Por exemplo: Analog Shift Register (Delay Line) TCA 350 - ITT.

- O sistema DMDT pode também ser usado como sistema intermediário para modular uma portadora em frequência, fase, amplitude, posição, etc.

- Outra aplicação é na transmissão de sinais de baixa potência contaminados por ruído do próprio sistema transmissor, como discutido na Secção - II.11.

- Uma aplicação mais direta do sistema DMDT é na multiplexagem de vários sinais digitais como canais MCP (Modulação por Código de Pulsos, "PCM"). A CCITT tem em estudo atual um sistema MCP de segunda ordem que multiplexa quatro canais MCP a 2048 Mbits/s, dando um total de  $4 \times 2048 = 8192$  Mbits/s, transmitidos em cabos coaxiais. Os mesmos sinais podem também ser multiplexados em DMDT e transmitidos em cabos coaxiais com ou sem modulação adicional. Podemos por exemplo usar o sinal DMDT assim formado para modular uma portadora em PSK octário (um sistema - DMDT a quatro canais digitais apresenta oito (8) níveis) ou mesmo recodificá-lo em binário a três dígitos ( $2^3 = 8 \equiv n^o$  de níveis) o que implica, neste caso, em aumentar em 3 vezes a faixa de transmissão.

- A aplicação de DMDT na transmissão de sinais MCP (ou mesmo de sinais multiníveis) pode também diminuir a taxa de erro do sistema, quando consideramos a ocorrência de ruído em um determinado instante sobre o sinal transmitido. Na recuperação do mesmo o sinal é somado M vezes e o ruído acima citado uma única vez, significando para o detetor de limiar do circuito receptor uma região de decisão menos afetada.

## II.14 - Comentários

### Características Principais; Vantagens e Desvantagens do Sistema DMDT. Aplicações

O sistema DMDT é um método de multiplexagem inteiramente dual ao sistema MDT. O desenvolvimento matemático de ambos pode ser sintetizado em um único onde a mudança da variável "t" (tempo) para a variável " $\omega$ " (frequência) define a mudança de estudo de um sistema para o outro, a menos de uma constante multi



plicativa igual a  $2\pi$ . Observamos dualidade em todos os pontos de vista tais como taxa de amostragem, aumento de faixa ou tempo de transmissão, superposição ("aliasing"), etc. Isso é uma decorrência da Propriedade da Dualidade existente na Transformada de Fourier. Ver item III.8.3 - "Dualidades".

A amostragem DMDT, ao contrário da utilizada em MDT, permite a obtenção de amostras ortogonalmente independentes em um mesmo ponto, através de defasagens diferentes. Amostragem equivalente em MDT (em mesmos pontos) implica em obter-se amostras complexas no domínio do tempo o que exigiria duas vias de transmissão independentes, uma para a parte real e outra para a imaginária.

A faixa de transmissão do sistema DMDT é igual à maior faixa de cada sinal multiplexado.

As amostras DMDT consistem de pulsos frequenciais com forma

$$\text{to} \left[ \frac{\text{sen} \frac{\omega M \tau}{2}}{\frac{\omega M \tau}{2}} \right], \tau \geq T^{(*)},$$

em torno dos pontos de amostragem, que se estreitam -

com o número de repetições temporais. Como o número mínimo necessário de repetições temporais aumenta com o número de canais, a energia de cada sinal amostrado em DMDT concentra-se cada vez mais em torno dos pontos de amostragem à medida em que aumenta o número de canais amostrados em um sistema prático.

A sequência de inversão de polaridade na repetição de um sinal para se proceder à amostragem frequencial de seu espectro tem comprimento igual à menor potência de dois que contém o número de canais multiplexados e é obtida como uma extensão da Tabela 2.1.

---

(\*) Seção II.8.2

O sistema DMDT apresenta mesmo grau de imunidade a ruído que o MDT quando se considera ruído aditivo devido ao canal de transmissão. Quando se considera ruído adicionado pelo circuito multiplexador o sistema DMDT revela-se melhor que o MDT, mantido constante a figura de ruído de ambos. Portanto, o sistema-DMDT mostra-se particularmente interessante na transmissão de sinais cuja potência aproxima-se do nível de ruído dos componentes do circuito.

O sistema DMDT pode também ser satisfatoriamente utilizado em canais esvanecentes ("fading"), explorando técnicas de diversidade em tempo e que são uma característica intrínseca do sistema.

Nível DC e Sincronismo: Todos os canais à exceção do primeiro em um sistema DMDT eliminam o nível contínuo do sinal amostrado. O primeiro canal (sequência de repetição + + + + + ..... ) mantém o nível DC médio do sinal correspondente. Este fato, quando o meio de transmissão o permite, pode ser aproveitado para sincronizar o demultiplexador com o multiplexador.

Uma desvantagem do sistema DMDT é o aumento do número de níveis do sinal multiplexado final em relação ao de cada sinal multiplexado. Uma consequência é a necessidade de utilizar-se repetidores a multiníveis. No caso de sinais binários pede-se porém empregar repetidores que demultiplexam o sinal recebido, efetuam a decisão em dois níveis somente e novamente multiplexam com DMDT os sinais assim detetados. Para o futuro isso será mais viável pois já se encontra em fabricação atrasadores analógicos ("analog shift-registers") (\*).

A implementação de multiplexadores para sinais digitais binários pode ser realizada utilizando circuitos lógicos na maior parte dos mesmos, tornando-os mais economicamente viáveis e de fácil realização. Já a implementação de multiplexadores para sinais digitais multiníveis e sinais analógicos apresenta um grau de complexidade um pouco maior o qual requer a utilização de circuitos mais sofisticados na sua realização. Os circuitos demultiplexadores, tanto para sinais binários, multiníveis ou analógicos apresentam também certa complexidade, de forma a exigir dispositivos algo sofisticados. Porém, com o crescente desenvolvimento das técnicas de produção de circuitos integrados tais dispositivos, ou mesmo o sistema todo DMDT pode tornar-se mais viável para o futuro. Como citado acima, já são

---

(\*) Ver nota de rodapé em cap. V - conclusões.

produzidos sob a forma de circuito integrado atrasadores analógicos<sup>(\*)</sup> os quais a trasam o sinal de entrada de  $bT$  segundos, onde  $b = 0, 1, 2, 3, \dots$ . B e T = período de uma onda de controle.

## II - Apêndice

### II.A Propriedade 1

$$\delta_W(\omega) = \frac{1}{2} \delta_{\frac{W}{2}}(\omega) \left[ 1 + e^{-j\omega \frac{2\pi}{W}} \right]$$

$$\delta_W(\omega - \frac{W}{2}) = \frac{1}{2} \delta_{\frac{W}{2}}(\omega) \left[ 1 - e^{-j\omega \frac{2\pi}{W}} \right]$$

Prova:

$$\frac{\delta_W(\omega)}{2} \equiv \sum_{n=-\infty}^{\infty} \delta(\omega - n \frac{W}{2})$$

$$\therefore \frac{\delta_W(\omega)}{2} \left[ 1 + e^{-j\omega \frac{2\pi}{W}} \right] = \sum_{n=-\infty}^{\infty} \delta(\omega - n \frac{W}{2}) \left[ 1 + e^{-jn \frac{W}{2} \frac{2\pi}{W}} \right]$$

$$= \sum_{n=-\infty}^{\infty} \delta(\omega - n \frac{W}{2}) \left[ 1 + e^{-jn\pi} \right]$$

$$\equiv \sum_{n=-\infty}^{\infty} \delta\left(\omega - n\frac{W}{2}\right) \left[ 1 + (-1)^n \right]$$

$$\therefore \delta_{\frac{W}{2}}(\omega) \left( 1 + e^{-j\omega\frac{2\pi}{W}} \right) = \sum_{n=-\infty}^{\infty} \delta\left(\omega - n\frac{W}{2}\right) (1 + (-1)^n)$$

$$= \begin{cases} \sum_{n=-\infty}^{\infty} \delta\left(\omega - n\frac{W}{2}\right) & \text{para } \underline{n} \text{ par} \\ 0 & \text{para } \underline{n} \text{ ímpar} \end{cases}$$

$$\therefore 2 \sum_{\substack{n=-\infty \\ n \text{ par}}}^{\infty} \delta\left(\omega - n\frac{W}{2}\right) \equiv 2 \sum_{m=-\infty}^{\infty} \delta(\omega - mW) \equiv 2\delta_{\frac{W}{2}}(\omega)$$

$$\therefore \delta_{\frac{W}{2}}(\omega) = \frac{1}{2} \delta_{\frac{W}{2}}(\omega) \left[ 1 + e^{-j\omega\frac{2\pi}{W}} \right] \quad \text{c.q.d.}$$

Analogamente

$$\frac{\delta_W(\omega)}{2} \left( 1 - e^{-j\omega \frac{2\pi}{W}} \right) = \sum_{n=-\infty}^{\infty} \delta\left(\omega - n\frac{W}{2}\right) (1 - (-1)^n)$$

$$= \begin{cases} 0 & \text{para } \underline{n} \text{ par} \\ 2 \sum_{n=-\infty}^{\infty} \delta\left(\omega - n\frac{W}{2}\right) & \text{para } \underline{n} \text{ ímpar} \end{cases}$$

$$\equiv 2 \sum_{\substack{n=-\infty \\ n \text{ ímpar}}}^{\infty} \delta\left(\omega - n\frac{W}{2}\right) = 2 \sum_{\substack{n=-\infty \\ n \text{ par}}}^{\infty} \delta\left(\omega - (n+1)\frac{W}{2}\right) =$$

$$= 2 \sum_{\substack{n=-\infty \\ n \text{ inteiro}}}^{\infty} \delta\left(\omega - nW - \frac{W}{2}\right) \equiv 2 \delta_W\left(\omega - \frac{W}{2}\right)$$

$$\therefore \delta_W\left(\omega - \frac{W}{2}\right) = \frac{1}{2} \delta_{\frac{W}{2}}(\omega) \begin{bmatrix} 1 - e^{-j\omega \frac{W}{2}} \end{bmatrix} \quad \text{c.q.d.}$$

## II.B

Dado

$$\prod_{m=1}^{K+1} \left[ 1 + a_{mv} e^{-j\omega 2^{m-1} \tau} \right] \equiv \sum_{n=0}^{M-1} A_{nv} e^{-j\omega n \tau}$$

Então provamos que

$$\prod_{m=1}^{K+1} \left[ e^{-j\omega 2^{m-1} \tau} + a_{mv} \right] = \sum_{n=0}^{M-1} A_{nv} e^{-j\omega(M+n-1)\tau}$$

Prova

$$\prod_{m=1}^{K+1} \left[ 1 + a_{mv} e^{j\omega(2^{m-1})\tau} \right] = \sum_{n=0}^{M-1} A_{nv} e^{j\omega n \tau}$$

e

$$\prod_{m=1}^{K+1} \left[ 1 + a_{mv} e^{+j\omega 2^{m-1} \tau} \right] =$$

$$\left[ 1 + a_{1v} e^{+j\omega \tau} \right] \left[ 1 + a_{2v} e^{+j\omega 2\tau} \right] \dots \left[ 1 + a_{mv} e^{+j\omega 2^{m-1} \tau} \right] \dots \left[ 1 + a_{(K+1)v} e^{+j\omega 2^K \tau} \right]$$

Por outro lado

$$1 + 2 + 4 + \dots + 2^m + \dots + 2^K \equiv 2^{K+1} - 1 = M - 1$$

$$\therefore e^{-j\omega(2^{K+1} - 1)\tau} = e^{-j\omega \tau} e^{-j\omega 2\tau} e^{-j\omega 4\tau} e^{-j\omega 2^m \tau} \dots e^{-j\omega 2^K \tau}$$

$$\therefore \prod_{m=1}^{K+1} \left[ 1 + a_{mv} e^{j\omega(2^{m-1})\tau} \right] e^{-j\omega(M-1)\tau} =$$

$$= \left[ e^{-j\omega \tau} + a_{1v} \right] \left[ e^{-j\omega 2\tau} + a_{2v} \right] \dots \left[ e^{-j\omega 2^{m-1} \tau} + a_{mv} \right] \dots \left[ e^{-j\omega 2^K \tau} + a_{(K+1)v} \right]$$

$$\prod_{m=1}^{K+1} \left[ e^{-j\omega 2^{m-1} \tau} + a_{mv} \right]$$



Por outro lado

$$\left[ \sum_{n=0}^{M-1} A_{nv} e^{j\omega n\tau} \right] e^{-j\omega(M-1)\tau} = \sum_{n=0}^{M-1} A_{nv} e^{-j\omega(M-n-1)\tau}$$

Portanto, igualando as equações acima concluímos que:

$$\prod_{m=1}^{K+1} \left[ e^{-j\omega 2^{m+1}\tau} + a_{mv} \right] = \sum_{n=0}^{M-1} A_{nv} e^{-j\omega(M-n-1)\tau} \quad \text{c.q.d.}$$

II.C - Programa para traçar o módulo de  $H_v(\omega)$ ,  $v=1,2,3,4$ .

As curvas da Figura 2.8 foram calculadas a partir da equação (2.51) utilizando-se uma calculadora de mesa\*, programável. Apresentamos abaixo o programa utilizado.

Início:

```

A1v → registro [ 011 ]
A2v → registro [ 012 ]
A3v → registro [ 013 ]
CONTINUE

```



(\*) Calculadora de mesa HP-9810A e Plotter HP-9862A.

$$|H_V(\omega)| = \left\{ \left[ 1 + A_{1V} \cos \omega\tau + A_{2V} \cos 2\omega\tau + A_{3V} \cos 3\omega\tau \right]^2 + \left[ A_{1V} \sin \omega\tau + A_{2V} \sin 2\omega\tau + A_{3V} \sin 3\omega\tau \right]^2 \right\}^{\frac{1}{2}}$$

0000--LBL---51  
 0001--H---62  
 0002--1---01  
 0003--XTO---23  
 0004--0---00  
 0005--3---03  
 0006--0---00  
 0007--1---01  
 0008--0---00  
 0009--XTO---23  
 0010--0---00  
 0011--2---02  
 0012--0---00  
 0013--0---00  
 0014--XTO---23  
 0015--0---00  
 0016--3---03  
 0017--1---01  
 0018--XTO---23  
 0019--5---14  
 0020--LBL---51  
 0021--0---00  
 0022--1---01  
 0023--XTO---23  
 0024--1---01  
 0025--0---00  
 0026--2---02  
 0027--0---00  
 0028--1---01  
 0029--XFR---67  
 0030--0---00  
 0031--0---00  
 0032--XTO---23  
 0033--0---00  
 0034--H---73  
 0035--XFR---67  
 0036--XTO---23  
 0037--1---01  
 0038--0---00  
 0039--2---02  
 0040--0---00  
 0041--XTO---23  
 0042--0---00  
 0043--0---00  
 0044--0---00

0045--0---00  
 0046--1---01  
 0047--1---01  
 0048--XFR---67  
 0049--XTO---23  
 0050--0---00  
 0051--0---00  
 0052--1---01  
 0053--0---00  
 0054--XTO---23  
 0055--0---00  
 0056--0---00  
 0057--1---01  
 0058--1---01  
 0059--0---00  
 0060--0---00  
 0061--1---01  
 0062--0---00  
 0063--0---00  
 0064--1---01  
 0065--1---01  
 0066--1---01  
 0067--1---01  
 0068--0---00  
 0069--0---00  
 0070--0---00  
 0071--1---01  
 0072--0---00  
 0073--0---00  
 0074--0---00  
 0075--1---01  
 0076--0---00  
 0077--XTO---23  
 0078--0---00  
 0079--XFR---67  
 0080--0---00  
 0081--1---01  
 0082--1---01  
 0083--1---01  
 0084--1---01  
 0085--1---01  
 0086--1---01  
 0087--0---00  
 0088--0---00

0089--K---55  
 0090--FMT---42  
 0091--DN---25  
 0092--0---00  
 0093--XFR---67  
 0094--0---00  
 0095--0---00  
 0096--0---00  
 0097--0---00  
 0098--XTO---23  
 0099--0---00  
 0100--UP---27  
 0101--XFR---67  
 0102--0---00  
 0103--0---00  
 0104--2---02  
 0105--XFR---67  
 0106--0---00  
 0107--0---00  
 0108--0---00  
 0109--0---00  
 0110--X>Y---53  
 0111--GTO---44  
 0112--LBL---51  
 0113--H---73  
 0114--CNT---47  
 0115--CLR---20  
 0116--FMT---42  
 0117--UP---27  
 0118--END---46

### III.1 - Introdução

Como discutido no Capítulo anterior (Ver Secção II.9) pode-se realizar multiplexadores DDMT processando os sinais tanto através de filtros de faixa estreita quanto através de atrasadores temporais. Esta última é a maneira mais simples e por esse motivo foi a escolhida. O multiplexador implementado recebe sinais digitais (4 canais) com faixa 256 KHz e largura  $T = 3,91 \mu s$  e executa repetição finita sobre os mesmos; as funções de transferência do sistema constituem-se de pulsos frequenciais com largura finita, apresentadas na Figura 2.8 e equações (3.4a) a (3.4d). Como os sinais multiplexados são digitais o circuito do multiplexador implementado consiste de um sistema mais simples que o sistema geral apresentado na Secção II.9, constituindo-se basicamente de circuitos digitais tipo TTL e de alguns dispositivos semicondutores simples. O sistema é acionado por um relógio principal ( $R_0$ ) com frequência igual a 256 KHz.

Na Secção III.3 descreve-se o princípio de funcionamento do sistema e na Secção III.4 desenvolve-se um critério de desempenho do mesmo (separação  $D \rightarrow$  ítem III.4.2, atrasos) e processa-se sua implementação física, procurando manter o desempenho desejado.

Para a análise do funcionamento do sistema implementou-se também em um circuito auxiliar geradores de palavras digitais repetitivas com extensão igual a 8 dígitos, as quais foram utilizadas para simular os sinais de entrada do multiplexador. Os geradores são representados na Secção III.5.

Na Secção III.6 apresenta-se uma Tabela com as diversas medidas do desempenho do sistema, assim como fotografias das diversas formas de onda e espectros obtidos.

Na Secção III.7 apresentam-se comentários sobre o sistema apresentado, discutindo o desempenho observado e as formas de onda e funções de transferência obtidas.

No Apêndice (Secção III.A) apresentamos o cálculo e o programa utilizado para traçar-se em computador os espectros das palavras digitais geradas pelo circuito auxiliar.

### III.2 - Multiplexador - Tipos de Sinais Multiplexados e Suas Características Principais

---

O multiplexador DMDT implementado neste trabalho amostra e multiplexa no domínio das frequências sinais binários fornecidos por circuitos lógicos tipo TTL, através de operações no domínio do tempo. O mesmo é apresentado com detalhes no circuito da figura 3.3 .

O sistema foi projetado para multiplexar um número  $M = 4$  de sinais lógicos onde as principais características do sistema e dos sinais são:

- a) Tipos de sinais : digitais binários.
- b) Taxa de repetição :  $f_R = 64$  Kbits/s de informação por canal.
- c) Fator de ocupação dos sinais digitais ("duty cycle")  
 $d = \frac{1}{4}$  .∴ largura dos sinais  $T = \frac{d}{64 \times 10^3} \text{ s} \cong 3,91 \text{ } \mu\text{s}$
- d) Faixa dos sinais de entrada (\*) :  $B = 256$  KHz
- e) Faixa do sinal multiplexado final (\*) : 256 KHz
- f) Número de canais :  $M = 4$
- g) Número de repetições na codificação  $\cong M = 4$
- h) Taxa de amostragem frequencial :  $\tau = T$   
 $\tau \cong \text{largura do sinal} = [4 \times 64 \times 10^3]^{-1} \text{ s} \cong 3,91 \text{ } \mu\text{s}$
- i) Número de níveis do sinal multiplexado: 8 (oito), a saber:  
 $[-3, -2, -1, 0, 1, 2, 3, 4] \times 2 \text{ Volts}$
- j) Imunidade a ruído:  
Sinal de saída com separação  $D > 77\%$ , onde  
 $D \cong$  relação entre a distância mínima entre níveis contíguos quando contaminados por desvios e o espaçamento nominal entre os mesmos. Ver equações (3.15), (3.16) e (3.20).

---

(\*) Consideramos a faixa de cada sinal como sendo a parte do espectro que contém - mais que 90% de sua potência total. Referência (11).

Os três primeiros itens anteriormente descritos são representados na Figura 3.1, onde  $f(t)$  é a forma geral de cada pulso. A Figura 3.2 por sua vez, representa o módulo da transformada de Fourier  $F(\omega)$  do pulso da Figura 3.1 a qual, para  $V_{OL} = 0$ , vale :

$$F(\omega) = V_{OH} T S_a\left(\frac{\omega T}{2}\right) e^{-j\omega \frac{T}{2}} \quad (3.1)$$

onde  $S_a(x) \equiv \frac{\text{sen } x}{x}$

Espectros dos sinais de entrada :

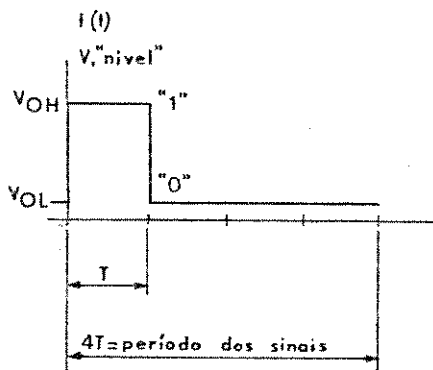
Os sinais de entrada  $f_v(t)$  são pulsos como o da Figura 3.1, com largura  $T$ , frequência de repetição  $\frac{1}{4T}$  e as duas amplitudes possíveis  $V_{OH}$  ou  $V_{OL}$ , tratando-se portanto de sinais binários.

$$f_v(t) = \sum_{n=-\infty}^{\infty} V_{v_n} f(t - n4T) \quad (3.2)$$

onde

$V_{v_n} = V_{OH}$  ou  $V_{OL}$ , dependendo da posição do pulso no domínio do tempo.

Portanto, para  $V_{OL} = 0$ , das equações (3.1) e (3.2) temos:



$$\tau = \frac{1}{64} \text{ ms} \approx 15,63 \text{ } \mu\text{s}$$

$$T = \frac{\tau}{4} = \frac{1}{256} \text{ ms} \approx 3,91 \text{ } \mu\text{s}$$

$$0,22 \text{ V} < V_{OL} < 0,4 \text{ V}$$

$$2,4 \text{ V} < V_{OH} < 3,5 \text{ V}$$

Figura 3.1 - Características principais dos sinais lógicos multiplexados no sistema implementado.

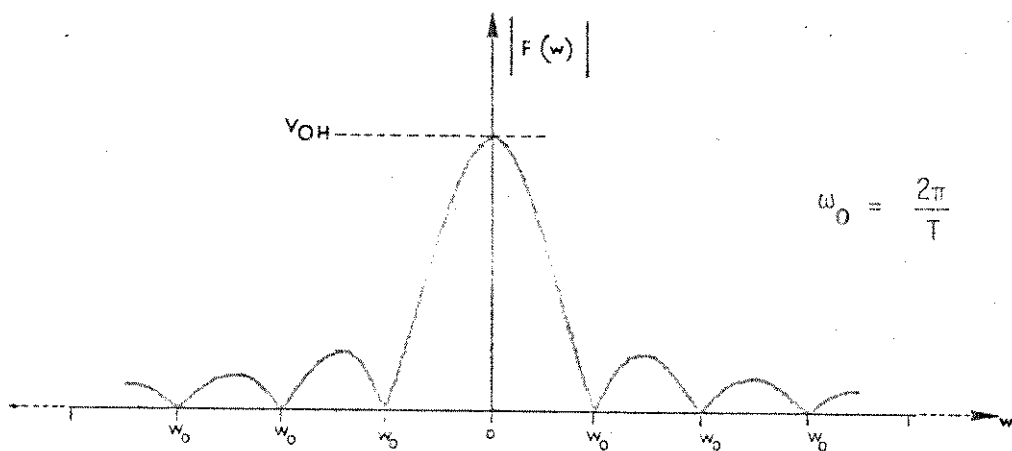


Figura 3.2 - Módulo de  $F(\omega)$ , transformada de Fourier da função  $f(t)$  apresentado na Figura 3.1 para  $V_{OL} = 0 \text{ V}$

$$f_v(t) \equiv f(t) * \sum_{n=-\infty}^{\infty} V_{vn} \delta(t - n4T), \quad V_{in} = 0,1$$

$$e \quad F_v(\omega) = F(\omega) \sum_{n=-\infty}^{\infty} V_{vn} e^{-j\omega n4T} \quad (3.3)$$

A equação (3.3) representa os espectros dos sinais de entrada ao sistema, os quais dependem dos valores dos diversos  $V_{vn}$  e da forma de  $F(\omega)$  apresentada na equação (3.1). Tratam-se porém de espectros cujo módulo tem como envolvente a função  $|F(\omega)|$ , apresentada na Figura 3.2.

### III.3.1 - Descrição Geral, Número de Repetições e Funções de Transferência

Discutimos no Capítulo II a multiplexagem DMDT sobre sinais - analógicos limitados no tempo a  $T$  segundos, a qual consiste em repetir cada sinal  $f_v(t)$  ora positiva ora negativamente a cada  $\tau$  segundos e a seguir somá-los. Os sinais recebidos pelo multiplexador DMDT implementado são níveis lógicos "0" ou "1" - provenientes de circuitos "TTL" cujas características de tempo e tensão são apresentadas na Secção III.2 e Figura 3.1; ou seja, são pulsos com duração

$$T = \frac{1}{256} \text{ ms},$$

havendo em cada canal um intervalo livre entre um pulso e outro igual a  $3T$  segundos, dado que o fator de ocupação dos pulsos  $\bar{e}$  de  $1/4$ .

O circuito do multiplexador  $\bar{e}$  é apresentado na Figura 3.3 e a codificação  $\bar{e}$  feita pulso por pulso segundo o procedimento indicado na Ta

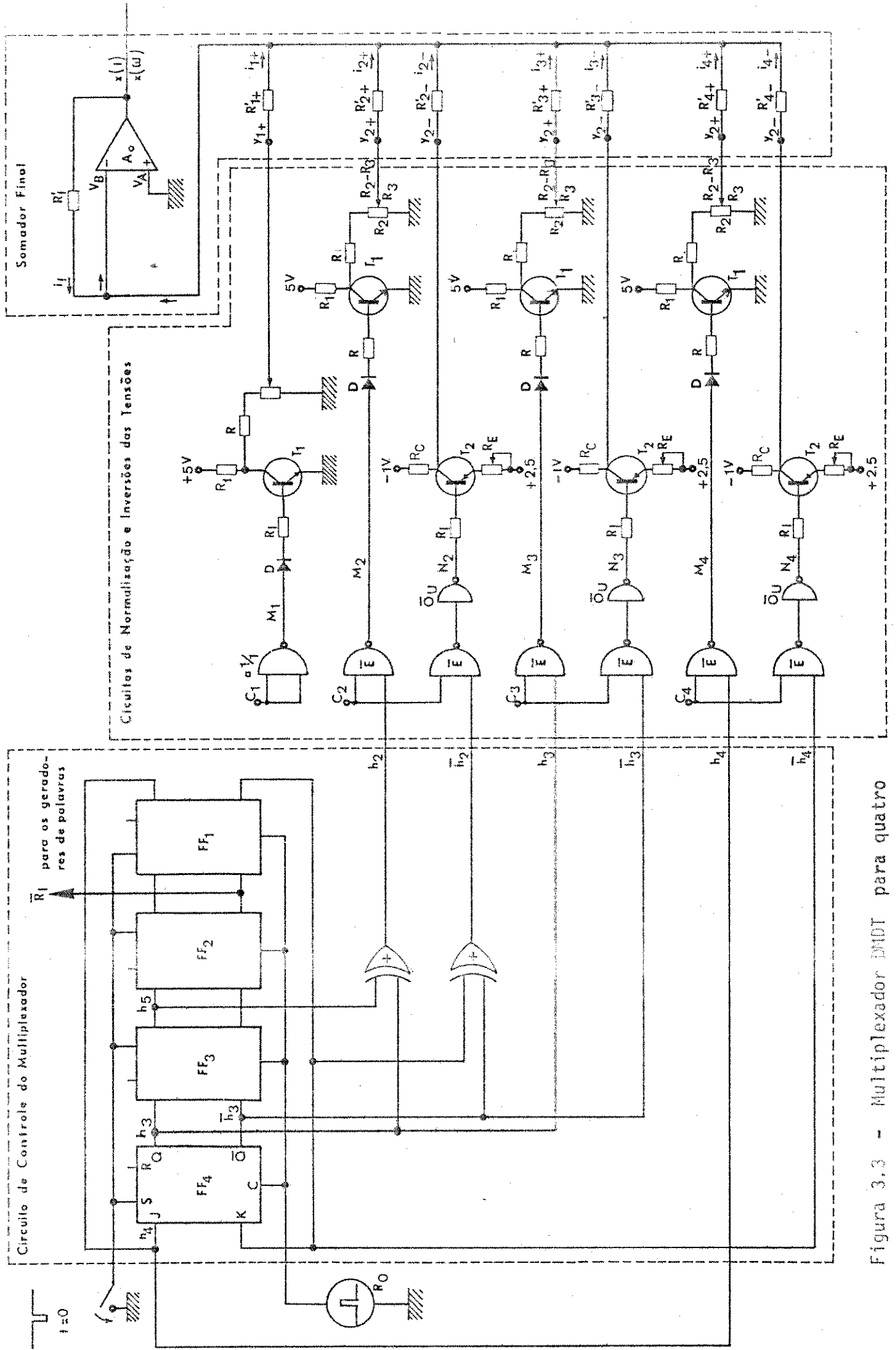


Figura 3.3 - Multiplexador DMT para quatro canais digitais



bela 2.1 ao longo do intervalo  $T$  entre um pulso e outro, após uma prévia transformação dos níveis lógicos em níveis analógicos, onde o nível lógico "1" é transformado em tensão 1 volt e o nível lógico "0" é transformado em tensão 0 volts, como mostra a Figura 3.4.

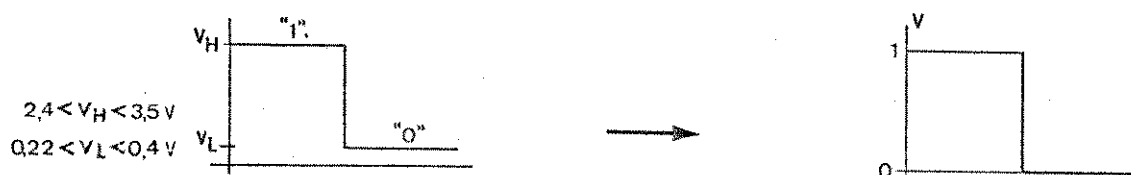


Figura 3.4 - Transformação dos níveis lógicos em tensões analógicas.

Tal transformação é necessária, pois eventualmente necessitaremos inverter algebricamente o valor das tensões, fato impossível quando se trabalha com símbolos binários.

O número de repetições é então feito igual a quatro (4) e a Figura 3.5 mostra como é feita a codificação de pulsos "0" e "1" em cada canal  $C_1$  a  $C_4$ , após a prévia transformação indicada na Figura 3.4. A codificação é feita segundo o procedimento apresentado no Capítulo II, assim como a multiplexagem final que consiste na soma dos sinais codificados.

Dessa forma para  $n = 4$ , as funções de transferência  $H_V(\omega) \equiv \frac{Y_V(\omega)^{(*)}}{F_V(\omega)}$

(\*) Ver equação 2.50. Neste Capítulo consideramos as funções  $H_V(\omega)$  unicamente como as resultantes de amostragem DMDT não ideal.

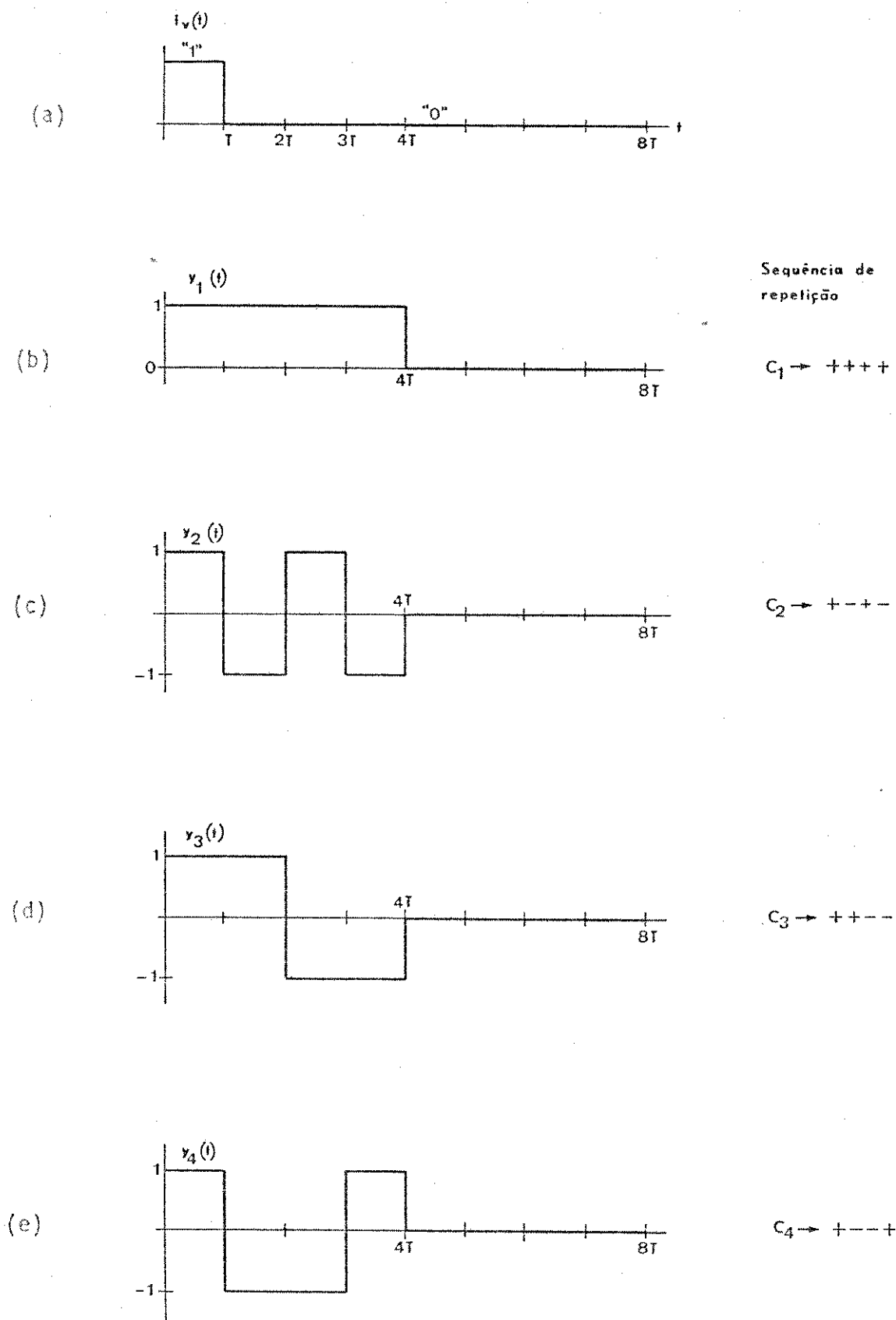


Figura 3.5 - Codificação e multiplexagem DDMT dos níveis lógicos "1" e "0" nos diversos canais  $C_1$  a  $C_4$  após serem normalizados a 1 e 0 Volts e suas sequências de repetição, conforme a Tabela 2.1.

- (a) Sinal lógico "1" "0"
- (b) Resultado da codificação no canal  $C_1$  do sinal mostrado na Figura 3.5.a e sequência de repetição do canal  $C_1$  (++++)
- (c) Idem Canal  $C_2$  (+---)
- (d) Idem Canal  $C_3$  (+++-)
- (e) Idem Canal  $C_4$  (+---+)

ficam iguais a

$$H_1(\omega) = \frac{Y_1(\omega)}{F_1(\omega)} = 1 + e^{-j\omega\tau} + e^{-j\omega 2\tau} + e^{-j\omega 3\tau} \quad (3.4a)$$

$$H_2(\omega) = \frac{Y_2(\omega)}{F_2(\omega)} = 1 - e^{-j\omega\tau} + e^{-j\omega 2\tau} - e^{-j\omega 3\tau} \quad (3.4b)$$

$$H_3(\omega) = \frac{Y_3(\omega)}{F_3(\omega)} = 1 + e^{-j\omega\tau} - e^{-j\omega 2\tau} - e^{-j\omega 3\tau} \quad (3.4c)$$

$$H_4(\omega) = \frac{Y_4(\omega)}{F_4(\omega)} = 1 - e^{-j\omega\tau} - e^{-j\omega 2\tau} + e^{-j\omega 3\tau} \quad (3.4d)$$

as quais são apresentadas em módulo na Figura 2.8.

### III.3.2 - Descrição do Sistema, Princípio de Funcionamento

A amostragem DMDT, como discutimos no Capítulo II, pode ser implementada de diversas maneiras, dependendo do tipo dos sinais a serem multiplexados. Neste trabalho a amostragem é efetuada no domínio do tempo, através da repetição temporal adequada de cada sinal.

No caso de multiplexarmos sinais digitais o sistema pode ser bastante simplificado pelo emprego de circuitos lógicos tanto na implementação de atrasadores digitais quanto na de circuitos de controle de inversão da polaridade -

dos sinais.

O multiplexador construído neste trabalho, cujo diagrama é mostrado na Figura 3.3, utiliza tanto circuitos lógicos quanto analógicos e a codificação dos sinais consiste em estender cada dígito, originalmente limitado a T segundos, à duração de 4T segundos e efetuar sobre este novo sinal uma operação híbrida lógica-analógica que consiste em normalizar seu valor de tensão a 0 e 1 volts (Figura 3.4) e inverter seu sinal a cada  $\frac{T}{4}$  segundos segundo a sequência de repetição de cada canal, conforme a Figura 3.5. A multiplexagem final é realizada simplesmente somando os sinais codificados.

Dessa forma obtêm-se o espectro correspondente à amostragem de cada sinal de entrada, e o sistema é descrito com mais detalhes a seguir:

a) Extensão do fator de ocupação

A operação de estender o fator de ocupação de cada sinal ao valor de 1/1 pode ser feita por meio de um "flip-flop" com porta "clock" do tipo sensível à borda. No sistema implementado, esta operação é desnecessária, pois os sinais são fornecidos diretamente com fator de ocupação igual a 1/1 pelos geradores de palavra.

b) Inversão da polaridade a cada T segundos

A operação seguinte, que consiste em normalizar e inverter convenientemente o valor das tensões a cada T segundos é realizada nos "circuitos de inversão de polaridade", apresentado na Figura 3.7.

O funcionamento do circuito da referida Figura resume-se em:

Quando  $h_V$  for alto ("1") o valor de  $M_V$  fica sendo igual a  $\overline{C_V}$ . Portanto, para  $C_V$  alto temos  $M_V$  baixo fazendo com que o transistor fique cortado e o valor de  $y_{V+}$  igual a uma divisão de tensão onde:

$$\begin{aligned} \text{Se } h_V = "1", C_V = "1" + y_{V+} &= \frac{V_1 - V_F}{R_1 + R_2} R_3 \\ &= 1 \text{ Volt ajustando-se em } R_2 \end{aligned} \quad (3.5)$$

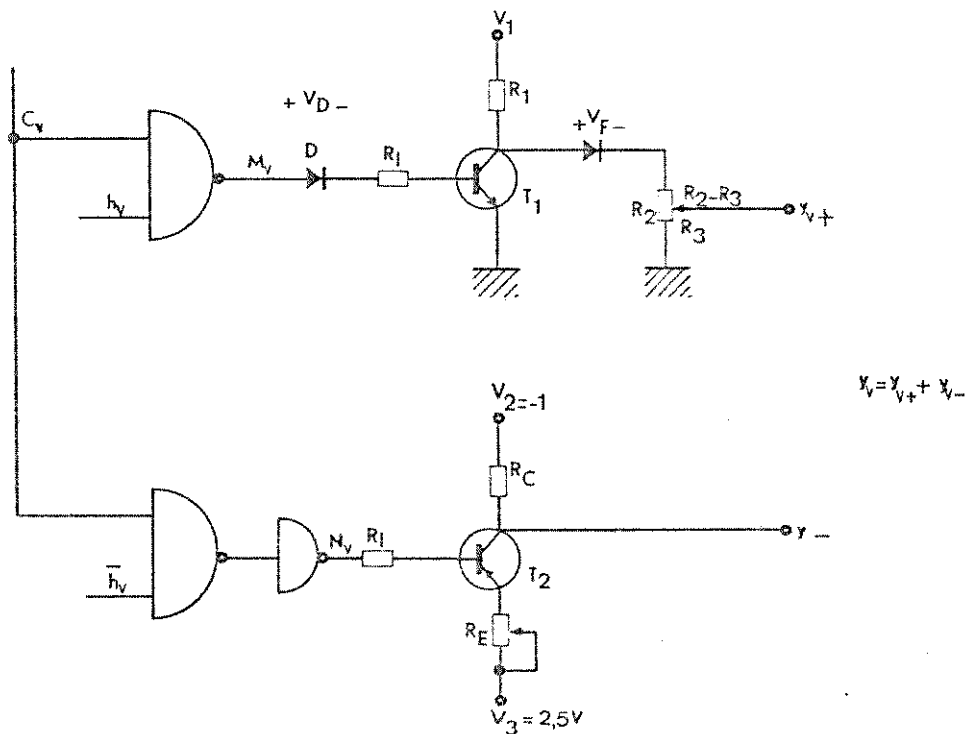


Figura 3.7 - Circuitos de normalização e inversão dos níveis de tensão

Sob as mesmas condições anteriores para  $C_v$  e  $h_v$  o estado de  $N_v$  é baixo ("0") pois:

$$N_v = \overline{C_v h_v}$$

Como o estado "0" TTL corresponde a um nível de tensão menor - que 0,4 volts, a junção base-emissor do transistor  $T_2$  estará saturada e o valor de  $y_{v-}$  será:

$$\text{Se } h_v = "1", C_v = \bar{1} \rightarrow y_{v-} = V_3 - \frac{V_3 - V_2}{R_C + R_E} R_E + V_{CESAT}$$

$$= 0, \text{ ajustando } R_E \quad (3.6)$$

Quando  $h_V$  for "baixo" ("0") teremos  $M_V = "1"$ . Como o nível TTL "1" é maior que 3,5 Volts e a queda sobre o diodo D é da ordem de 0,6 Volts, o transistor  $T_1$  estará saturado e o valor de  $y_{V+}$  será

$$\text{Se } h_V = "0", C_V \equiv \overline{y_{V+}} = 0 \quad \text{para } V_{CES} \ll V_F \quad (3.7)$$

O valor de  $N_V$  quando  $h_V = 0$  será

$$N_V = \overline{C_V \overline{h_V}} \equiv \overline{C_V} \quad \text{para } h_V = "0"$$

Então, se  $h_V$  e  $C_V$  forem "altos" o circuito do transistor  $T_2$  se comportará como na equação (3.6) e quando  $h_V$  e  $C_V$  forem "baixos" ("0") a tensão da saída  $N_V$  será menor que 0,4 Volts, fazendo com que o transistor  $T_2$  fique saturado e portanto com que:

$$\text{Se } h_V = 0 \text{ e } C_V = 0 \rightarrow y_{V-} = 0 \text{ Volts ajustando } R_E \quad (3.8.a)$$

Finalmente, se  $h_V = 0$  e  $C_V = "1"$ , teremos  $N_V = \overline{C_V} = 0$

e o transistor  $T_2$  estará cortado fazendo com que  $y_{V-} = V_2$

$$\therefore \text{ Se } h_V = 0 \text{ e } C_V = 1 \rightarrow y_{V-} = V_2 = -1V \quad (3.8.b)$$

Pelas equações (3.6)  $\rightarrow$  (3.8) podemos construir a Tabela 3.1 que resume o funcionamento do circuito da Figura 3.7.

Concluimos que:

$$\begin{aligned} \text{Para } C_V = "0" & \rightarrow y_V = y_{V+} + y_{V-} = 0 \text{ Volts} \\ \text{Para } C_V = "1" & \rightarrow y_V = y_{V+} + y_{V-} = \left\{ \begin{array}{l} +1 \text{ volt para } h_V = "1" \\ -1 \text{ volt para } h_V = "0" \end{array} \right\} \end{aligned} \quad (3.9)$$

$C_V$	$h_V$ Níveis	$M_V$ Lógicos	$N_V$		$y_{V+}$	$y_{V-}$	Volts
"0"	0	1	0		0	0	
	1	1	0		0	0	
"1"	0	1	1		0	-1	
	1	0	0		+1	0	

Tabela 3.1 - Funcionamento dos circuitos da inversão de polaridade.

Cada canal, à exceção do primeiro onde a codificação corresponde a repetir sempre positivamente o sinal original, tem um conjunto como o apresentado na Figura 3.7. A soma de suas saídas  $y_V = y_{V+} + y_{V-}$  corresponde à codificação do sinal submetido ao canal  $C_V$  quando o sinal de controle de inversão  $h_V$  é convenientemente escolhido para cada canal.

A Figura 3.8 mostra o conjunto de palavras de controle de chaveamento  $h_V$  necessárias ao controle dos circuitos de normalização e inversão de polaridade dos canais  $C_2$ ,  $C_3$  e  $C_4$ . A Figura 3.8 mostra também as formas de onda do relógio principal  $R_0$  e do relógio  $R_1$ . Deve-se observar que a codificação de sinais no canal  $C_1$  consiste em repetir sempre positivamente os níveis normalizados; portanto, os níveis de  $h_1$  serão permanentemente iguais a "1", podendo o sinal a ser codificado sofrer unicamente uma inversão antes de ser submetido ao transistor  $T_1$  correspondente. A Figura 3.5 anterior, mostra o resultado da codificação de níveis "0" e "1" controlada pelas palavras  $h_V$ 's apresentadas na Figura 3.8, através dos diversos canais  $C_1$  a  $C_4$ . O sinal  $y_V$  é a soma  $y = y_{V+} + y_{V-}$ , conforme equação (3.9).

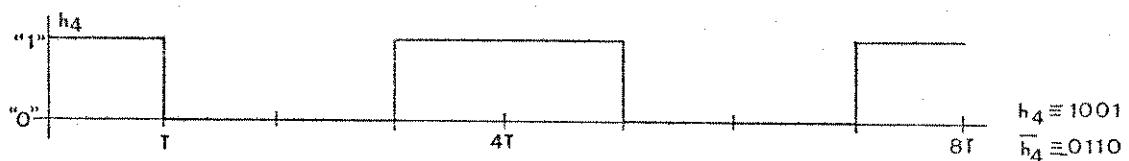
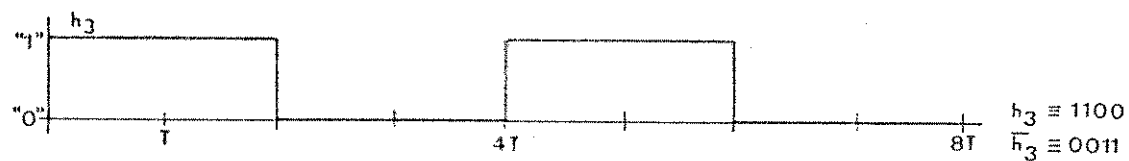
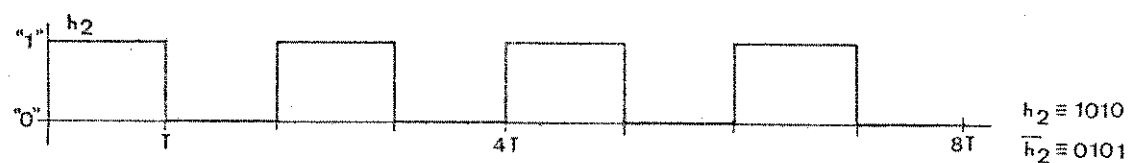
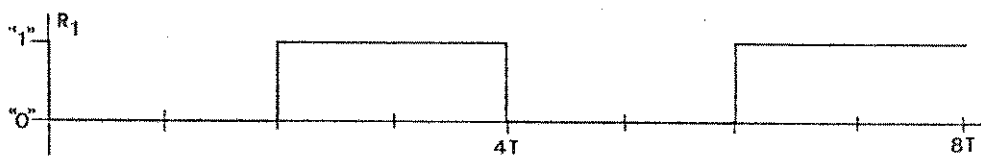
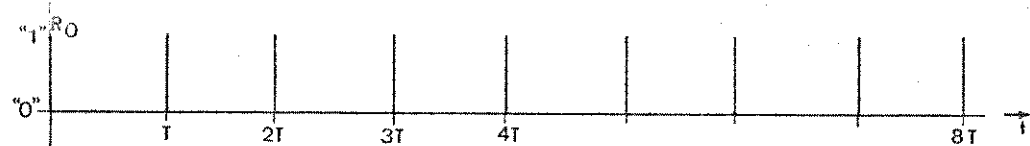


Figura 3.8 - Relógio principal  $R_0$ , relógio  $R_1$  e palavras de controle de chaveamento  $h_2, h_3$  e  $h_4$ .

$$T = \frac{1}{256} \text{ ms} \approx 3,91 \mu\text{s}$$



- c) Circuito de controle do multiplexador. Geração das palavras  $h_v$  de controle de inversão de polaridade e relógio  $R_1$ .

As palavras  $h_2, h_3, h_4$  e suas inversões lógicas e o relógio  $R_1$  são geradas no circuito denominado "circuito de controle do multiplexador" e está apresentado no diagrama geral do multiplexador na Figura 3.3.

Consiste de quatro "flip-flop's" em montagem "shift-registers"<sup>(5)</sup> e de circuitos lógicos adicionais tipo - "OU - exclusivo".

Os "flip-flop's" são "setados" inicialmente de forma a suas saídas "Q" terem os seguintes estados lógicos :

$$Q (FF_1) = 1$$

$$Q (FF_2) = 0$$

$$Q (FF_3) = 0$$

$$Q (FF_4) = 1$$

O relógio  $R_0$  atua as portas "clock" dos "flip-flop's" a uma - frequência de

$$f_c \equiv \frac{1}{T} \equiv 256 \text{ KHz}$$

Portanto, teremos a cada T segundos as funções lógicas :

$$h_5 \equiv 0110 \dots\dots\dots$$

$$h_4 \equiv 1001 \dots\dots\dots$$

$$h_3 \equiv 1100 \dots\dots\dots$$

$$\begin{aligned}
h_2 &\equiv h_5 \oplus h_3 \\
&\equiv 1\ 0\ 1\ 0\ \dots\dots\dots \\
\overline{h_4} &\equiv 1\ 0\ 0\ 1\ \dots\dots\dots \\
\overline{h_3} &\equiv 0\ 0\ 1\ 1\ \dots\dots\dots \\
\overline{h_2} &\equiv 0\ 1\ 0\ 1\ \dots\dots\dots \\
e\ R_1 &\equiv 0\ 0\ 1\ 1\ \dots\dots\dots, \text{ tal como na Fig}
\end{aligned}
\tag{3.10}$$

ra 3.8.

d) Multiplexagem final - Somador

Consiste em somar todos os sinais codificados  $y_v(t)$ . A soma é efetuada em um somador com sete (7)<sup>x</sup> entradas onde a saída  $x(t) \leftrightarrow X(\omega)$  corresponde à multiplexagem DMDT dos quatro sinais  $f_1(t)$  a  $f_4(t)$ .

O somador está apresentado no circuito geral da Figura 3.3 e sua saída é:

$$x(t) = \sum_{v=1}^3 a_v y_{v+} - \sum_{v=1}^4 b_v y_{v-}
\tag{3.11}$$

onde  $a_v \equiv$  ganho sobre cada entrada  $y_{v+}$

$b_v \equiv$  ganho sobre cada entrada  $y_{v-}$

---

(\*) Consiste de um par de entradas para cada canal  $C_2$  a  $C_4$  e uma única entrada para o canal  $C_1$  onde  $y_{1-} = 0$ .

$$e \quad x(t) \leftrightarrow X(\omega)$$

$X(\omega) \equiv$  espectro multiplex final

### III.3.3 - Resumo do Funcionamento do Multiplexador. Formas de Onda

Quando a multiplexagem é feita sobre os sinais simulados no gerador de palavra implementado (Secção III.5, Figura 3.13), obtemos ao longo do multiplexador as seguintes funções, apresentadas na Figura 3.9.

### III.4 - Multiplexador - Precisão Requerida e Implementação Física

#### III.4.1 - Parte Digital. Circuito de Controle do Multiplexador e Portas Analógicas dos Circuitos de Normalização e Inversão de Tensões. Implementação. Minimização do Ruído Provocado Pelos Dispositivos

Esta parte do multiplexador consiste dos elementos lógicos descritos nos itens III.3.2b e III.3.2c e mostrados na Figura 3.7.

O projeto final dos circuitos lógicos é feito a seguir e apresentado no circuito geral, na Figura 33 .

Na implementação dessa parte observamos que a mais alta taxa de ocorrência de pulsos lógicos no multiplexador ocorre à razão de 256 Kbits/s, correspondente a um período de  $T = \frac{1}{256} \text{ ms} \cong 3,91 \mu\text{s}$  e que a maior solicitação de corrente é a sofrida pelo "flip-flop" -4 da Figura 3.3 onde cada saída alimenta uma porta de um circuito "OU - exclusivo", uma porta de um "NAND" e uma porta do "flip-flop" -3, totalizando um "fan-out" igual<sup>(\*)</sup> a

$$\begin{aligned} \text{"fan-out" requerido} &= 1 + 1 + 1 \quad \text{U.L.}^{(**)} \\ &\equiv 3 \text{ U.L.}^{(**)} \end{aligned}$$

(\*) Ver Tabelas no Capítulo VI.

(\*\*) Unidade de cargas, Capítulo VI, referência (5).

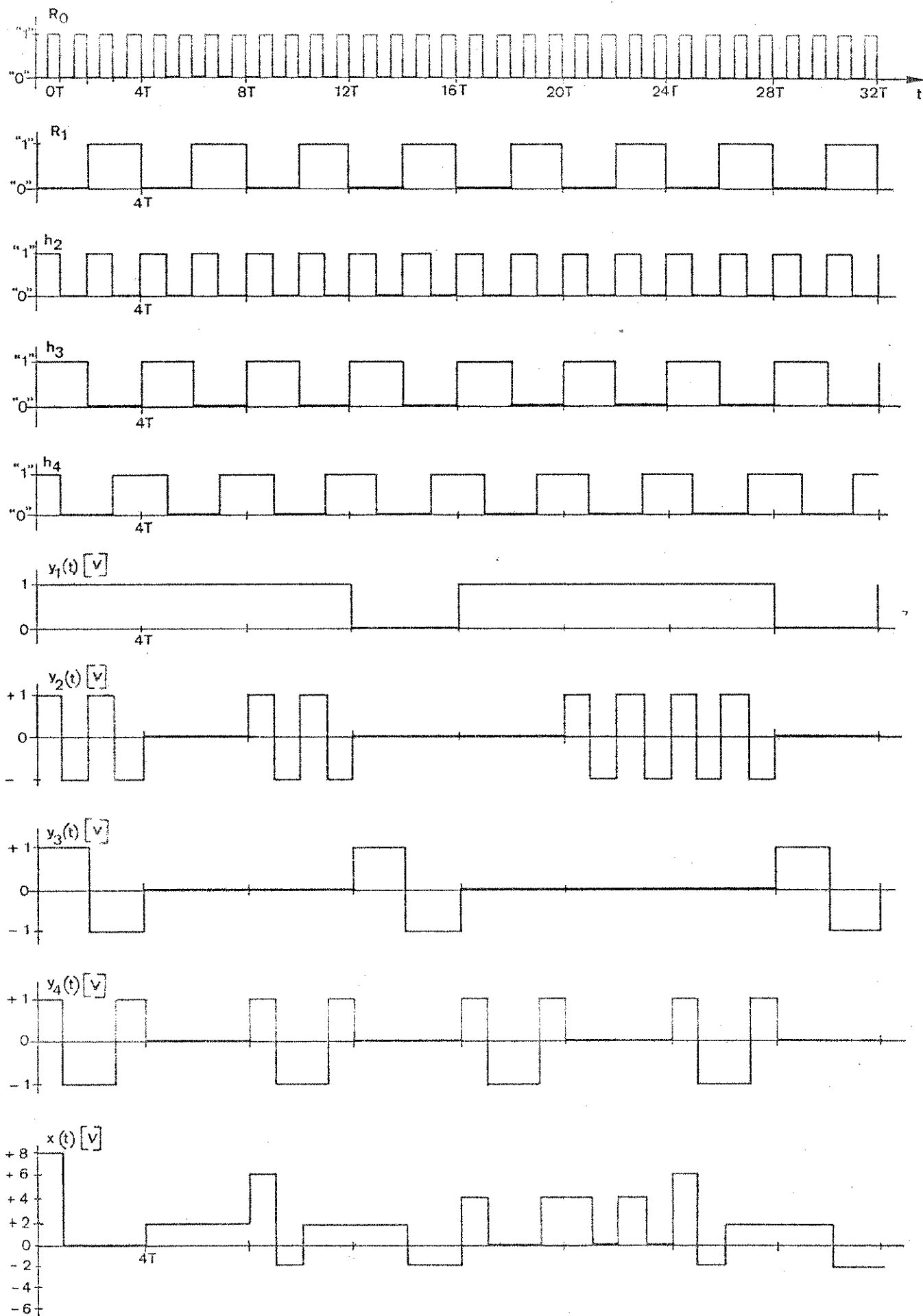


Figura 3.9 - Resumo do funcionamento do multiplexador. Os níveis de entrada são:  
 $f_1 = 11101110 \dots$        $f_2 = 10100110 \dots$   
 $f_3 = 10010001 \dots$

A série TTL 9NXX produzida pela Fairchild produz atrasos máximos da ordem de 90 ns por dispositivo e tem um "fan-out" normalizado a 10 - U.L., suficiente para o circuito. A relação entre o atraso máximo por dispositivo corresponde à série acima e o período mínimo de ocorrência de sinais é da ordem de

$$\frac{\text{atraso máximo}}{\text{período mínimo}} \cong 90 \times 10^{-9} \times 256 \times 10^3 \frac{\text{s}}{\text{s}} \cong 2,3 \times 10^{-2} \cong 2,3\%$$

valor esse considerado bom, visto que os "flip-flops" são acionados sincronamente fazendo com que não haja atrasos acumulativos e, além disso, por não haver grande número de circuitos lógicos em cascata no restante do circuito.

Dessa forma, implementou-se a parte lógica do multiplexador segundo o esquema apresentado na Figura 3.3 utilizando circuitos lógicos produzidos pela Fairchild na série TTL 9NXX.

Minimização do ruído: Para minimizar os efeitos das bruscas variações de solicitação de corrente sobre as fontes de alimentação, conectou-se aos terminais de alimentação de cada dispositivo lógico um capacitor 0,01  $\mu\text{F}$ , como recomendado pelo fabricante.

#### III.4.2 - Separação D. Precisão Requerida

A parte analógica do multiplexador consiste dos circuitos de normalização e inversão de sinais e do circuito somador, apresentados na Figura 3.7 e na Figura 3. a qual mostra o circuito final do multiplexador.

A saída dos circuitos de normalização e inversão de tensões são as tensões  $y_{V+}(t)$  e  $y_{V-}(t)$  definidas nas equações (3.5) a (3.8) e (3.9) e se - rão somadas no circuito somador onde se obtém o sinal multiplexado final  $x(t)$ .

Como o sinal  $x(t)$  é o resultado da soma de vários sinais afe-

tados de imprecisões tanto em seus valores quanto no ganho individual sobre cada entrada, é interessante exprimi-lo em função dos níveis nominais e dos desvios - sobre cada entrada e seu ganho. Definimos então

$$x(t) = \bar{x}(t) \pm \Delta x(t) \quad (3.12a)$$

$$y_{v+}(t) = \bar{y}_{v+}(t) \pm \Delta y_{v+}(t) \quad (3.12b)$$

$$y_{v-}(t) = \bar{y}_{v-}(t) \pm \Delta y_{v-}(t) \quad (3.12c)$$

$$a_v = A_v \pm \Delta A_v \equiv \text{ganho sobre cada } y_{v+} \quad (3.12d)$$

$$b_v = B_v \pm \Delta B_v \equiv \text{ganho sobre cada } y_{v-} \quad (3.12e)$$

Logo, da equação (3.11), temos:

$$x(t) = \sum_{v=1}^4 (A_v \pm \Delta A_v) (\bar{y}_{v+}(t) \pm \Delta y_{v+}(t)) - \sum_{v=2}^4 (B_v \pm \Delta B_v) (\bar{y}_{v-}(t) \pm \Delta y_{v-}(t))$$

$$= \left[ \sum_{v=1}^4 A_v \bar{y}_{v+}(t) - \sum_{v=2}^4 B_v \bar{y}_{v-}(t) + \right.$$

$$\left. \pm \left[ \sum_{v=1}^4 (A_v \Delta y_{v+}(t) + \bar{y}_{v+} \Delta A_v) \mp \sum_{v=2}^4 (B_v \Delta y_{v-}(t) + \bar{y}_{v-} \Delta B_v) \right] \right]$$

$$\begin{aligned}
& + \left[ \sum_{v=1}^4 \Delta A_v \Delta y_{v+}(t) - \sum_{v=2}^4 \Delta B_v \Delta y_{v-}(t) \right] \\
& \equiv \left[ \sum_{v=1}^4 A_v \bar{y}_{v+}(t) - \sum_{v=2}^4 B_v \bar{y}_{v-}(t) \right] + \\
& \pm \left[ \sum_{v=1}^4 (A_v \Delta y_{v+} + y_{v+}(t) \Delta A_v) \mp \sum_{v=2}^4 (B_v \Delta y_{v-}(t) + \bar{y}_{v-}(t) \Delta B_v) \right] \\
& \equiv \bar{x}(t) \pm \Delta x(t)
\end{aligned}$$

Para ganhos nominais iguais a

$$A_v = B_v = A \quad \text{temos:}$$

$$\bar{x}(t) = A \left[ \sum_{v=1}^4 y_{v+}(t) - \sum_{v=2}^4 y_{v-}(t) \right] \equiv A y(t) \quad (3.1)$$

$$\Delta x(t) = A \left\{ \left[ \sum_{v=1}^4 \left( \Delta y_{v+}(t) + \bar{y}_{v+}(t) \frac{\Delta A_v}{A} \right) \right] \mp \left[ \sum_{v=2}^4 \left( \Delta y_{v-}(t) + \bar{y}_{v-}(t) \frac{\Delta B_v}{A} \right) \right] \right\} \quad (3.1)$$

A equação (3.14) apresenta o desvio sofrido pelo sinal multiplexado final  $x(t)$  em torno de seu nível nominal  $\bar{x}(t)$ . Observamos que esse desvio  $\Delta x(t)$  aumenta também com a amplitude de  $\bar{x}(t)$ , ao passo que o que define a integridade do sinal é não a relação entre o desvio total  $\Delta x(t)$  e o nível  $\bar{x}(t)$  mas sim a relação entre aquele valor e a diferença  $V$  entre dois níveis próximos de  $\bar{x}(t)$ . No nosso caso temos  $A_v = B_v = 2$ ,  $V = 2$ , o número de níveis possíveis é 8 (oito) onde

$$\bar{x}(t) \in \{-6, -3, -2, 0, 2, 4, 6, 8\} [V]$$

Separação D :

Em função do exposto acima, definimos uma variável denominada Separação (D), a qual exprime a recuperabilidade do sinal  $x(t)$ , no caso crítico. A mesma é comumente utilizada em "diagramas de abertura do olho de transmissão"<sup>(8)</sup> e definimo-la como:

$$D \equiv \frac{\text{distância mínima entre níveis contíguos quando contaminados por desvios}}{\text{espaçamento entre níveis contíguos não afetados por desvios}} \quad (3.15)$$

Portanto,

$$D = \frac{V - 2\Delta x(t)}{V} = 1 - \frac{2\Delta x(t)}{V} \quad (3.16)$$

ou

$$D = \left[ 1 - \frac{2\Delta x(t)}{V} \right] \times 100\%$$

---

(8) Lopes, Amauri, "Equalização de Sinais MCP de 2,048 Mb/s Transmitidos Através de Cabos Multipares Convencionais", Publicação FEC 14/74.



A recuperação do sinal pode ser feita se e somente se o valor de  $\Delta x(t)$  for menor que  $\frac{V}{2}$  (2,6). Ou seja:

$$\text{para } \Delta x(t) < \frac{V}{2} = 1 \text{ volt} \leftrightarrow \text{informação recuperável,}$$

o que equivale a  $D > 0$ .

Como não podemos determinar a priori o sentido dos desvios dos ganhos  $\Delta A_v$  e  $\Delta B_v$  e dos valores de  $\Delta y_{v+}$  e  $\Delta y_{v-}$ , podemos trabalhar com o módulo do valor máximo de  $\Delta x(t)$  o qual para:

$$A_v = B_v = A = 2$$

$$|y_{v+}| = |y_{v-}| = 1$$

sabemos ser:

$$|\Delta x_{\max}(t)| \leq A \left\{ \sum_{v=1}^4 |\Delta y_{v+}(t)| + \right.$$

$$\left. + \sum_{v=2}^4 \left[ |\Delta y_{v-}(t)| + |x| \frac{\Delta B_i}{A} \right] \right\} \quad p/y_{v+} = 1$$

ou

(2) Wozencraft and Jacobs - Principles of Communication Engineering.

(6) Lucky, Salz et al., "Principles of Data Communication", McGraw-Hill, 1968.

$$\leq A \left\{ \sum_{v=1}^4 \left[ |\Delta y_{v+}(t)| + 1 \times \left| \frac{\Delta A_v}{A} \right| \right] + \sum_{i=2}^4 \left[ |\Delta y_{v-}(t)| \right] \right\} \quad p/y_{v-} = 1$$

para variações dos ganhos aproximadamente da mesma ordem

$$\text{pois se } y_{v+}(t) = 1 \rightarrow y_{v-}(t) = 0$$

$$\text{e se } y_{v-}(t) = -1 \rightarrow y_{v+}(t) = 0$$

Se considerarmos :

$$|\Delta y_{v+}|, |\Delta y_v| \leq \Delta y \geq 0$$

$$\text{e } |\Delta A_v|, |\Delta B_v| < \Delta A \geq 0 \quad \text{para } \forall v \quad (3.17)$$

$$\text{então } |\Delta x_{\max}(t)| \leq A \left[ 7 \Delta y + 4 \frac{\Delta A}{A} \right] \quad (3.18)$$

Portanto a Separação D terá um valor mínimo igual a:

$$D \equiv 1 - \frac{\Delta x}{V} \geq 1 - \frac{|\Delta x_{\max}(t)|}{V} = 1 - \frac{A}{V} \left( 7 \Delta y + 4 \frac{\Delta A}{A} \right)$$

Como

$$A = 2$$

$$V = 2 \text{ Volts}$$

$$\therefore D \geq \left[ 1 - \left( 7 \Delta y + \frac{\Delta A}{A} \right) \right] \quad (3.19)$$

No Gráfico da Figura 3.10 apresentamos a relação entre  $\Delta y$  e  $\frac{\Delta A}{A}$  para diversos valores mínimos de D.

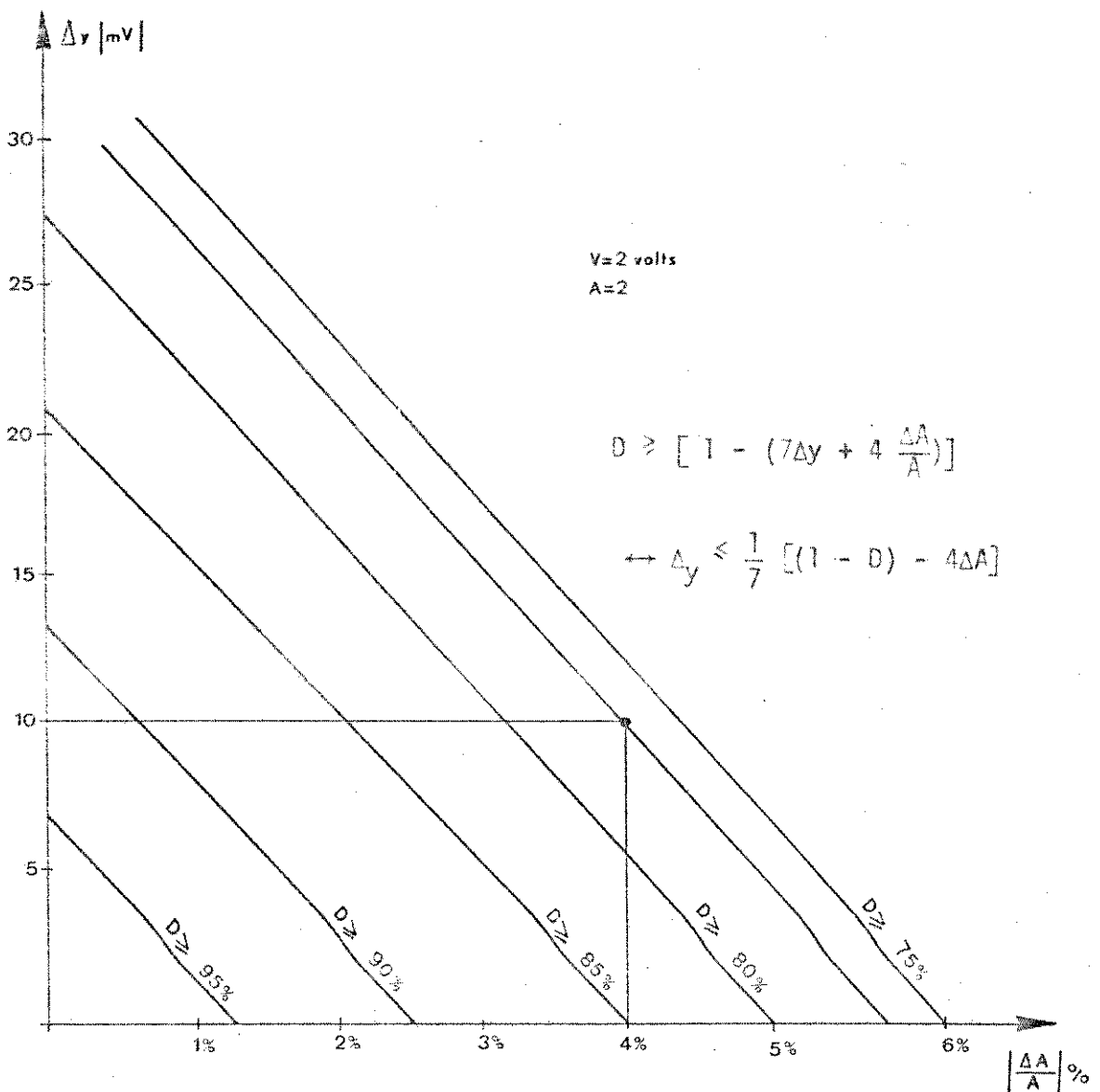


Figura 3.10 - Relação entre  $\Delta y$  e  $\frac{\Delta A}{A}$  para cada valor mínimo de D.

Para  $V = 2 \text{ Volts}$ ,  $A = 2$ .

Precisão requerida:

Estabeleceu-se na implementação da parte analógica do multiplexador uma separação entre níveis da ordem de

$$D \geq 77\% \quad (3.20a)$$

distribuída em  $\Delta y \leq 10 \text{ mV}$  (3.20b)

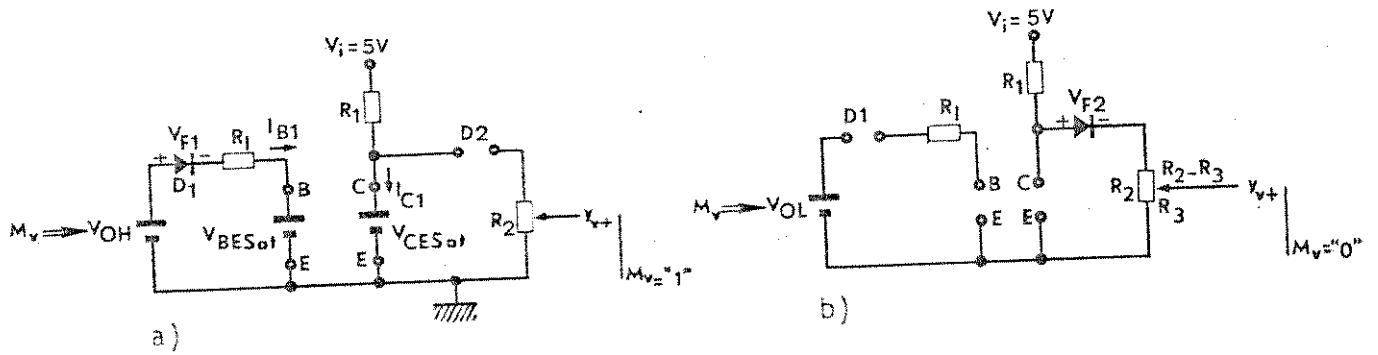
e  $\frac{\Delta A}{A} \leq 4\%$  (3.20c)

Observe-se que, da maneira como foi definida na equação (3.19), a separação atingirá seu valor mínimo quando todas os desvios se somem em um mesmo sentido, consistindo-se de uma situação com menor probabilidade de ocorrência que todos os outros casos.

Por outro lado, o valor de D depende essencialmente das variações dos valores dos resistores empregados no circuito, como veremos a seguir, além da distribuição dos diversos  $y_{V+}$  e  $y_{V-}$ . A escolha adequada desses resistores na montagem dos circuitos poderá contudo otimizar o valor de D consideravelmente, como é o caso dos circuitos implementados, onde os desvios observados são bem menores que o limite calculado. As variações dos valores dos resistores considerados são as fornecidas pelo fabricante.

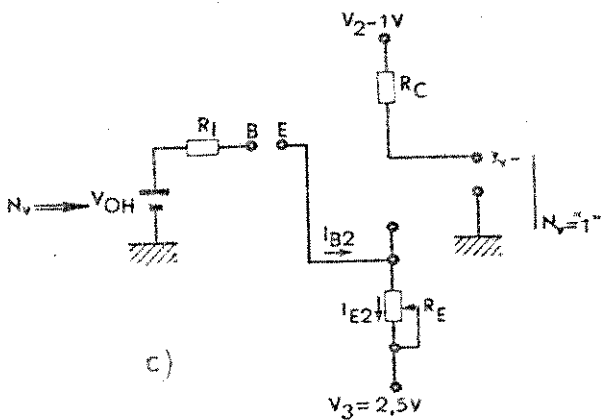
III.4.3 - Implementação. Circuito de Normalização e Inversão de Tensões.  $|\Delta y| \leq 10 \text{ mV}$

O circuito em questão é apresentado na Figura 3.8 e seu funcionamento resume-se nas equações (3.5) a (3.8). Iniciando o projeto dos mesmos, podemos construir modelos de funcionamento para as diversas situações, ou seja, para  $M_V = "0"$  ou  $"1"$  e  $N_V = "0"$  ou  $"1"$ . Esses modelos estão apresentados na Figura 3.11 e aliado a cada  $M_V$  e  $N_V$  está apresentado o valor da tensão de  $y_{V+}$  e  $y_{V-}$ , ajustáveis nos potenciômetros  $R_2$  e  $R_E$ , respectivamente.

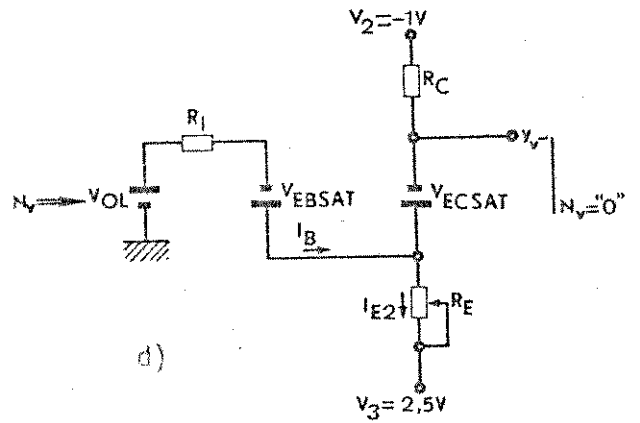


$$y_{i+} \Big|_{M_i = "1"} = 0 \text{ Volts}$$

$$y_{i+} \Big|_{M_i = "0"} = 1 \text{ Volt} \pm \Delta y$$



$$y_{i-} \Big|_{N_i = "1"} = -1 \text{ V}$$



$$y_{i-} \Big|_{N_i = "0"} = 0 \text{ Volts} \pm \Delta y$$

Figura 3.11 - Modelos para o circuito de normalização e inversões de tensões da Figura 3.7.

Figuras 3.11a a 3.11b  $\equiv$  modelos para o funcionamento dos normalizadores das tensões positivas ( $y_{v+}$ ), para  $M_v = "1"$  e  $M_v = "0"$  respectivamente.

Figuras 3.11c a 3.11d  $\equiv$  idem tensões negativas ( $y_{v-}$ ), para  $N_v = "1"$  e  $N_v = "0"$  respectivamente.

Os modelos dizem respeito aos circuitos analógicos apresentados na Figura 3.7 e descritos na Secção III.3.2(b).

Segundo as precisões requeridas na equação (3.20b), a variação de tensão na saída não deve exceder 10 mV e esse objetivo é conseguido pela utilização de correntes não muito altas sobre os dispositivos de forma a minimizar a variação de temperatura dos mesmos em relação a ambiente.

- a) Valores de  $y_{V+}$  e cálculo dos componentes do circuito que o fornece.

Quando  $M_V = "1"$ , circula pela base de  $T_1$  uma corrente  $I_{BI}$  - igual a

$$I_{BI}(M_V = "1") = \frac{V_{DH} - V_D - V_{BESAT}}{R_I}$$

Em consequência, a junção coletor-emissor está saturada e - por ela passa uma corrente  $I_{CSAT}$  sob uma tensão  $V_{CE} = V_{CESAT}$  e o diodo está aberto pois  $V_{CES} \ll 0,5$  V.

$$\therefore I_{CSAT} = \frac{5 - V_{CES}}{R_I}$$

Peelas Tabelas do Cap. VI, usando-se o transistor BSX20, produzido pela Fairchild temos:

para  $I_{CSAT} = 20$  mA

$$\begin{array}{l}
 \therefore V_{CES} < 0,20 \text{ volts} \\
 \text{e } V_{BESAT} \leq 0,9 \text{ volts} \\
 \text{e } I_{BSAT} \leq \frac{1}{40} I_{CSAT} \cong 0,5 \text{ mA}
 \end{array}
 \left. \vphantom{\begin{array}{l} V_{CES} \\ V_{BESAT} \\ I_{BSAT} \end{array}} \right\} \begin{array}{l} @ 0 < T_j < 100^\circ\text{C} \\ T_j \equiv \text{temperatura das} \\ \text{junções} \end{array}$$

$$\text{Portanto, para } \left\{ \begin{array}{l} I_{CS} = 20 \text{ mA} \\ V_{CES} \cong 0,20 \text{ V} \end{array} \right.$$

$$\therefore R_1 \cong \frac{5 - 0,2}{20 \times 10^{-3}} \Omega = 240 \Omega$$

Usando os diodos BAX13 produzidos pela Fairchild, temos segundo as Tabelas do Capítulo VI:

$$V_D(I_{F1} \cong I_{BSAT} = 0,5 \text{ mA}) \cong 0,6$$

$$\therefore R_I \leq \frac{3,5 - 0,6 - 0,9}{0,5 \text{ mA}} = 4000 \Omega, \text{ para garantir a sa} \\ \text{turação do transis} \\ \text{tor.}$$

Por outro lado, a máxima corrente que o circuito lógico pode fornecer no nível "1" é da ordem de

$$I_{OH} \leq 800 \mu\text{A}$$

$$\therefore R_I \geq \frac{V_{OH} - V_{FI} - V_{BESAT}}{I_{OH}} \approx \frac{3,5 - 0,6 - 0,9}{800 \times 10^{-6}} = 2500 \Omega$$

$$\therefore 2500 \Omega \leq R_I \leq 4000 \Omega$$

Faremos  $R_I = 2500 \Omega$

Quando  $M_V = "0"$ , seu valor correspondente em tensão  $V_{IL}$  é igual a

$$V_{IL} \leq 0,4 \text{ V}$$

Portanto, observando as Tabelas do Cap. VI, conclui-se que o diodo  $D_1$  está em aberto e portanto também está em aberto a junção coletor-emissor de  $T_1$ .

A tensão  $y_{V+}$  sob essas condições vale então

$$y_{V+}(M_V = "0") = \frac{5 - V_{D2}}{R_1 + R_2} R_3 = 0 \text{ volts, ajustável pelo}$$

potenciômetro  $R_3$ .

Variação de  $y_{V+}$  com a variação de  $V_{D2}$  e deste com a temperatura:

O valor de  $V_{F2}$  é função da corrente  $I_{F2}$  que por ele circula e também da temperatura de sua junção, a qual aumenta com a



corrente.

Para valores pequenos de corrente o aquecimento da junção é menor e mais próximo da temperatura ambiente, obtendo-se uma melhor constância de  $V_{F2}$ . Assim, para

$$I_{F2} = 3,5 \text{ mA}$$

$$\therefore V_{F2} \cong 0,7 \text{ V}$$

$$\therefore I_{F2} = \frac{5 - V_{D2}}{R_1 + R_2} = \frac{5 - 0,7}{240 + R_2} = 3,5 \text{ mA}$$

$$\therefore R_2 \cong 1000 \Omega$$

Admitindo um desvio de  $\pm \Delta V_{F2}$  em  $V_{F2}$  e condicionando-o a um máximo de 10 mV sobre  $y_{V+}$  temos:

$$\begin{aligned} y_{V+}(M_V = 0) &= \frac{5 - 0,7 \pm \Delta V_{F2}}{R_1 + R_2} \\ &= 4,3 \frac{R_3}{R_1 + R_2} \pm \Delta V_{F2} \frac{R_3}{R_1 + R_2} = 1 \text{ V} \pm 10 \text{ mV} \end{aligned}$$

onde

$$4,3 \frac{R_3}{R_1 + R_2} = 1 \rightarrow \frac{R_3}{R_1 + R_2} = \frac{1}{4,3}$$

$$e \quad \Delta V_{F2} \leq 10 \text{ mV} \times 4,3 = 43 \text{ mV}$$

$$\text{para } y_{V+}(M_V = 0) = 1 \text{ V} \pm 10 \text{ mV}$$

Influência da variação de temperatura sobre a tensão  $V_{F2}$

Segundo Pritchard<sup>(7)</sup>, a tensão de saturação de uma junção pn diretamente polarizada aumenta cerca de 2 mV/°C o que implica em manter a temperatura da junção dentro de uma faixa de

$$T = T_0 \pm \frac{43 \text{ mV}}{2 \text{ mV/}^\circ\text{C}} \cong T_0 \pm 21^\circ\text{C}$$

Como

$$T_{j\text{max}} = T_{a\text{max}} + \theta_{ja} P_j \quad \text{onde}$$

$T_a$  = Temperatura ambiente

$T_j$  = Temperatura de junção

$\theta_{ja}$  = Resistência térmica entre a junção e o ambiente.

$P_j$  = Potência dissipada na junção

$$e \quad P_j = \frac{1}{T} \int_0^T v_F i_F dt < \frac{1}{T} \int_0^{T/2} 0,7 \times 3,5 \times 10^{-3} dt \approx 1,25 \text{ mW}$$

$$e \quad \theta_{ja} = 0,60 \text{ } ^\circ\text{C/mW} \quad (\text{Capítulo VI - Apêndice})$$

$$\therefore T_j \leq T_a + 0,60 \times 1,25^\circ\text{C} = T_a + 0,8^\circ\text{C}$$

Dessa forma o desvio de temperatura da junção em relação ao meio ambiente será de no máximo  $0,8^\circ\text{C}$ . Portanto, se mantivermos o dispositivo sob a ação de um meio onde a temperatura ambiente mantenha-se dentro de uma variação de  $\pm 20^\circ\text{C}$  teremos uma variação  $\Delta V_{F2}$  a qual não excederá o limite permissível (43 mV) para manter a condição inicial de que  $(\Delta y) \leq 10 \text{ mV}$ .

Dada a pequena quantidade de calor gerada pelo dispositivo, para manter sua temperatura dentro de uma variação de  $\pm 20^\circ\text{C}$  basta mantê-lo afastado de outras fontes de calor, não sendo necessário o uso de dissipadores.

### Velocidades de chaveamento do diodo $D_2$

Quanto às velocidades de chaveamento dos diodos e dos transistores, temos pelas Tabelas do Capítulo VI que para os transistores BSX20 os tempos especificados são:

$$t_{on} < 12 \text{ ns}$$

$$t_{off} < 20 \text{ ns}$$

$$t_{rn} < 4 \text{ ns}$$

sendo que o sinal de menor período ocorrente no sistema tem duração  $T$  igual a

$$T = \frac{1}{250} \text{ ms} \approx 4 \text{ } \mu\text{s}$$

$$\therefore T \geq 330 t_{\text{on}}$$

$$T \geq 200 t_{\text{off}}$$

$$T \geq 1000 t_{\text{rn}}$$

Dessa forma, os dispositivos acima descritos satisfazem plenamente às exigências do circuito, só havendo a necessidade de um certo cuidado na dissipação de calor dos diodos  $D_2$ .

O projeto final deste subsistema é apresentado no circuito geral da Figura 3.3 e seus principais componentes são:

$$R_1 = 240 \Omega \pm 5\%$$

$$R_2 = 1000 \Omega \text{ potenciômetro}$$

$$R_3 \text{ ajustado em torno de } 300 \Omega$$

$$D_1, D_2 \equiv \text{diodos modelo BAX13, sem dissipadores}$$

$$T_1 \equiv \text{transistor modelo BSX20, sem dissipador}$$

$$R_I \equiv 2500 \Omega$$

A resistência de saída do circuito é da ordem de

$$R_{O+} \cong 300 \Omega \quad (3.21)$$

b) Valores de  $y_{i-}$  e cálculo dos componentes de seu circuito.

Na Figura 3.11.c, quando  $N_i = "1"$ , seu valor de tensão  $V_{OH} \cong 3,5$  é maior que 2,5V e portanto mantém reversamente polarizada a junção Base-Emissor do Transistor  $T_2$ . - Dessa forma a junção Coletor-Emissor está em aberto, não circula corrente pelo resistor  $R_C$  e o valor de  $y_{i-}$  sob essas condições é:

$$y_{i-}(N_i = "1") = -1 \text{ Volt}$$

Na Figura 3.11.d, quando  $N_i = "0"$ , seu valor de tensão é  $V_{OL} < 0,4$  Volts, fazendo com que a junção Base-Emissor do Transistor  $T_2$  fique saturada e portanto fazendo com que:

$$I_B \cong \frac{(2,5 - 0,4) V}{R_I + \beta R_E}$$

$$V_{EC} = V_{EC \text{ SAT}}$$

$$e \quad y_{i-}(N_i = "0") = 2,5 - \frac{2,5 - V_{EC \text{ SAT}} + 1}{R_C + R_E} R_E$$

Usando o transistor 2N5910, cujas características principais estão nas Tabelas do Capítulo VI, temos

$$\text{para } I_C = I_{CSAT} = 5 \text{ mA}$$

$$V_{EBSAT} = 0,7$$

$$\rightarrow V_{ECSAT} = 0,15 \text{ Volts}$$

$$\rightarrow I_{BSAT} < 0,3 \text{ mA} \quad (h_{fE} > 15)$$

$$\therefore I_{CSAT} = \frac{2,5 - V_{CESAT} + 1}{R_C + R_E} \approx \frac{3,35 \text{ Volts}}{R_C + R_E} \approx 5 \times 10^{-3}$$

$$\rightarrow R_C + R_E = 670 \Omega$$

Fazendo

$$V_{CES} = 0,15 \pm \Delta V, \text{ temos}$$

$$y_{i-} (N_i = "0") = 2,5 - \frac{3,35 \pm \Delta V}{670 \Omega} R_E$$

$$= 2,5 - \frac{3,35}{670} R_E \pm \Delta V \frac{R_E}{670 \Omega}$$

$$\equiv 0 \pm \Delta y_{i-}$$

$$\therefore R_E = 2,5 \times \frac{670}{3,35} \approx 500 \Omega$$

$$\Delta V < (\Delta y_{i_c}) \cdot \left(\frac{670}{500}\right) \equiv (10 \text{ mV})(1,34) = 13,5 \text{ mV, mantendo}$$

dentro desse valor pela mesma razão apresentada nos estudos sobre o diodo  $D_2$  na Secção anterior, onde

$$P_j = \frac{1}{T} \int_0^T i_c v_{CE} < \frac{1}{T} \int_0^{T/2} 0,15 \times 5 \times 10^{-3} dt \approx 0,38 \text{ mW}$$

$$\Theta_{ja} \approx 0,48^\circ\text{C/mW} \quad (\text{Tabelas do Apêndice (Cap. IV)})$$

$$\therefore T_j = T_a + \Theta_{ja} P_j$$

$$= T_a + 0,48 \times 0,38 = T_a + 0,18^\circ\text{C}$$

Segundo o mesmo raciocínio utilizado nas considerações sobre a variação de temperatura sofrida pelo diodo  $D_2$  no Item anterior, podemos dizer que:

$$\Delta V_{CE} < 0,18 \times 2 \text{ mV} = 0,36 \text{ mV} \ll 13,5 \text{ mV}$$

sob as condições de perfeita dissipação de calor

- o valor de  $R_I$  deve ficar entre:

$$R_I < \frac{y_{i-} - V_{CESAT} - V_{EBSAT} - V_{OL}}{I_{BSAT}} = \frac{-1 + 0,15 - 0,7 - 0,4}{-0,3 \times 10^{-3}}$$

$\approx 6500 \Omega$  para garantir o estado de saturação do transistor

$$e \quad R_I > \frac{y_{i-} - V_{CESAT} - V_{EBSAT} - V_{OL}}{I_{OL \max}} = \frac{-1 + 0,15 - 0,7 - 0,4}{-16 \times 10^{-3}}$$

$$\approx 122 \Omega$$

Quanto à questão de velocidade de chaveamento do transistor utilizado, segundo as Tabelas do Capítulo VI o modelo 2N5910 tem valor  $t_{off}$  igual a

$$t_{off} < 20 \text{ ns} \quad , \quad \text{que corresponde a}$$

$$t_{off} < \frac{1}{200} T \quad \text{onde} \quad T = \frac{1}{256} \text{ ms} \quad ,$$

satisfazendo os requisitos necessários.

Assumindo, o projeto final deste subsistema é apresentado no circuito geral da Figura 3.3 e os seus componentes são:

$$R_C = 240 \Omega \pm 5\%$$

$$R_E = \text{potenciômetro de } 1000 \Omega$$



$T_2 \equiv$  transistor 2N5910, sem dissipador

$R_I = 2500 \Omega \pm 10\%$

A resistência de saída  $R_{O-}$  é da ordem de

$R_{O-} \approx 500 \Omega$  (3.22)

### III.4.4 - Implementação do Somador Final

Precisão Requerida:  $\left| \frac{\Delta A}{A} \right| \leq 4\%$

Ganho Nominal por Entrada:  $A = -2$

Impedância de Entrada de Cada Terminal:  $R_{in} \cong 10 \text{ K}\Omega$

O somador final faz a soma dos sinais  $y_{1+}$  a  $y_{4+}$  e  $y_{2-}$  a  $y_{4-}$  com ganho por entrada igual a  $A = -2$ .

A impedância de saída dos circuitos normalizadores e inversores de tensão que fornecem os sinais  $y_{v+}$  e  $y_{v-}$  têm valor, segundo as equações - (3.21) e (3.22), iguais a

$$R_{O+} \cong 300 \Omega$$

$$R_{O-} \cong 500 \Omega$$

O circuito do somador é apresentado na Figura 3. 3 e os ganhos por entrada, assim como seus desvios  $\frac{\Delta A}{A}$ , são em função dos resistores  $R'_f$  e  $R'_{v-}$  onde

$$R'_f = R_{f-} \pm \Delta R_{f-}$$

$$R'_{v-} = R_{v-} \pm \Delta R_{v-}$$

$$R'_{v+} = R_{v+} \pm \Delta R_{v+}$$

onde

$$v = 1, 2, 3, 4.$$

Equacionamento :

Cada sinal assim simulado consiste de uma palavra digital de oito dígitos que se repete no tempo, tendo em consequência um espectro frequencial consistindo de amostras cuja envoltória é uma função "sinc". As equações 3.27(a) a (d) e a Figura 3.15 mostram as palavras geradas; a Figura 3.16 mostra seus espectros em módulo.

A construção de cada gerador foi efetuada com circuitos lógicos tipo "flip-flop" J-K "master-slave" conectados em cascata e atuados sincronamente. Esse tipo de construção é bastante utilizado na prática e apresenta como característica principal o máximo do aproveitamento da velocidade dos dispositivos utilizados, pois o atraso total observado é igual ao maior atraso de cada dispositivo<sup>(\*)</sup>.

Os geradores são atuados pelo relógio "R<sub>1</sub>" obtido no circuito do multiplexador (Figura 3.3) cuja frequência de repetição é

$$f_R(R_1) = \frac{1}{4T} = 64 \text{ KHz}$$

As palavras C<sub>v</sub>, v = 1, 2, 3, 4, são formadas pela "resetagem" dos geradores no início da operação e consistem de um trem de pulsos periódico à taxa de 64 KHz e a um fator de ocupação 100% (1:1). Para se reduzir a taxa de ocupação a 1/4 seria necessário fazer o produto lógico de cada palavra com a função lógica (h<sub>3</sub> . h<sub>4</sub>) obtidos também no circuito de controle do multiplexador (Figura 3.3) como mostra a referida Figura. Porém, como veremos na descrição do codificador, seria necessário estender novamente a taxa de ocupação de cada dígito ao valor de 1:1, razão pela qual omitimos essa operação.

A Figura 3.13 apresenta o esquema de um dos geradores de palavras e de um amplificador de potência utilizado com a finalidade principal de reforçar o sinal R<sub>1</sub>. A Figura 3.14 mostra o circuito necessário para a redução do fator de ocupação para 1/4.

---

(\*) Utilizou-se "Flip-Flops" comerciais onde o atraso máximo é da ordem de 40 ns.

Sabemos que

$$v_o = A_o |v_A - v_B| \quad (3.23)$$

onde

$v_A \equiv$  tensão na entrada não inversora do amplificador operacional.

$v_B \equiv$  Idem entrada inversora

$A_o \equiv$  Ganho de malha aberta do amplificador operacional -  
 $A_o \gg 1$ .

Como

$$A_o \gg 1$$

e  $v_A = 0$

Da equação (3.23) temos:

$$\therefore v_B = v_A - \frac{v_o}{A_o} \approx 0$$

$\therefore$  A impedância de entrada de cada terminal é igual ao correspondente  $R_{v+}$  ou  $R_{v-}$   $v = 1, 2, 3, 4$ .

Assim, como  $v_B \approx 0$ , podemos dizer que

$$i_{1+} \cong \frac{y_{1+}}{R'_{1+}}$$

$$i_{4+} \cong \frac{y_{4+}}{R'_{4+}}$$

$$i_{2-} \cong \frac{y_{2-}}{R'_{2-}}$$

⋮

$$i_{4-} \cong \frac{y_{4-}}{R'_{4-}}$$

e

onde as correntes  $i_{1+}$  a  $i_{4+}$  e  $i_{2-}$  a  $i_{4-}$  são indicadas na Figura 3.12.

Supondo

$$R'_{v+}, R'_f \ll r_{in}$$

Temos

$$\sum_{v=1}^4 i_{v+} + \sum_{v=2}^4 i_{v-} \cong -i_f \quad (3.24)$$

onde

$$i_f = \frac{v_0 - v_B}{R'_f} \cong \frac{v_0}{R'_f} \quad (3.25)$$

Substituindo (3.25) em (3.24) temos

$$v_0 \cong - R_f' \left[ \sum_{v=1}^4 \frac{y_{v+}}{R_{v+}'} + \sum_{v=2}^4 \frac{y_{v-}}{R_{v-}'} \right]$$

Escrevendo os resistores em termos de valores nominais e seus desvios temos:

$$v_0 \cong - \left[ \sum_{v=1}^4 \frac{R_f \pm \Delta R_f}{R_{v+} \pm \Delta R_{v+}} y_{v+} + \sum_{v=2}^4 \frac{R_f \pm \Delta R_f}{R_{v-} \pm \Delta R_{v-}} y_{v-} \right]$$

Desenvolvendo em Taylor<sup>(\*)</sup> temos:

$$\cong \left\{ \sum_{v=1}^4 \left[ \frac{R_f}{R_{v+}} \pm \left( -\frac{R_f}{(R_{v+})^2} \Delta R_{v+} + \frac{\Delta R_f}{R_{v+}} \right) \right] y_{v+} + \sum_{v=2}^4 \left[ \frac{R_f}{R_{v-}} \pm \left( -\frac{R_f}{(R_{v-})^2} \Delta R_{v-} + \frac{\Delta R_f}{R_{v-}} \right) \right] y_{v-} \right\} \quad (3.26)$$

onde

$$-\left( \frac{R_f}{R_{v\pm}} \right) \cong A \cong \text{ganhos nominais de (**) cada entrada.}$$

$$e \quad \left| \left( -\frac{R_f}{(R_{v\pm})^2} \Delta R_{v\pm} + \frac{\Delta R_f}{R_{v\pm}} \right) \right| \cong \Delta A \cong \text{desvio do ganho de (**) cada entrada.}$$

(\*) Usando  $\frac{M}{N+x} = \frac{M}{N} \frac{1}{1+\frac{x}{N}} \cong \frac{M}{N} \left[ 1 - \left( \frac{x}{N} \right) \right] = \frac{M}{N} - \frac{M}{N^2} x$  p/  $x \ll N$ .

(\*\*) Conforme equações (3.12.b) e (3.12.e).

Fazendo

$$R'_f = 20 \text{ K}\Omega \pm 2\%$$

$$R'_{V+} = R'_{V-} = 10 \text{ K}\Omega \pm 2\%$$

temos

$$\begin{aligned} R_{in} &\equiv \text{impedância em cada entrada.} \\ &= 10 \text{ K}\Omega \end{aligned}$$

$$\begin{aligned} A &\equiv \text{ganho nominal por entrada} \\ &= -2 \end{aligned}$$

$$\begin{aligned} \Delta A/A &= \text{desvio relativo do ganho em cada entrada} \\ &\leq 0,04 \equiv 4\% \text{ como desejávamos} \end{aligned}$$

O amplificador operacional utilizado foi fabricado pela National Semiconductors sob número LM212H, cujas características principais são:

$$A_o > 100 \text{ dB } (\equiv A_o = 10^5)$$

$$r_{in} \equiv 3 \text{ M}\Omega$$

Faixa de operação: 15 MHz a pequenos sinais

$$\text{"slew-rate"} \equiv 70 \text{ V}/\mu\text{s}$$

$$\text{alimentação} = \pm 15 \text{ V}$$

$$\text{excursão do sinal} = |v_o| \leq 12V$$

No Capítulo VI, apresentamos Tabelas do dispositivo acima fornecidas pelo fabricante com informação mais extensas. Na Figura 3.3 apresentamos o circuito e os valores de resistores empregados.

#### Compensações e imunidade a ruído

O dispositivo utilizado tem compensações internas quanto à frequência sendo necessário somente a adição de certos resistores externos para compensar "off-sets".

Acrescentou-se capacitores (0,1  $\mu$ F) em paralelo com as fontes de alimentação para diminuir o ruído porventura introduzido pelas mesmas.

#### Resistores empregados

Utilizou-se resistores dentro de uma variação de  $\pm 2\%$ , selecionados em um lote fornecido pelo fabricante com variações de até  $\pm 5\%$ . Os resultados foram bastante satisfatórios.

$$\text{Coeficiente de temperatura} = \pm 200 \text{ ppm}/^{\circ}\text{C}.$$

### III.5 - Circuito Auxiliar - Geradores de Palavras Digitais - Características Principais e Espectros

---

#### III.5.1 - Gerador de Palavras. Descrição

No sentido de ter-se em mãos quatro fontes de sinais digitais, implementou-se quatro geradores de palavras digitais cujos dígitos ("bits") têm as características apresentadas na Seção III.2. O número de pulsos por palavra foi escolhido igual a oito, não sendo porém esta escolha essencial.



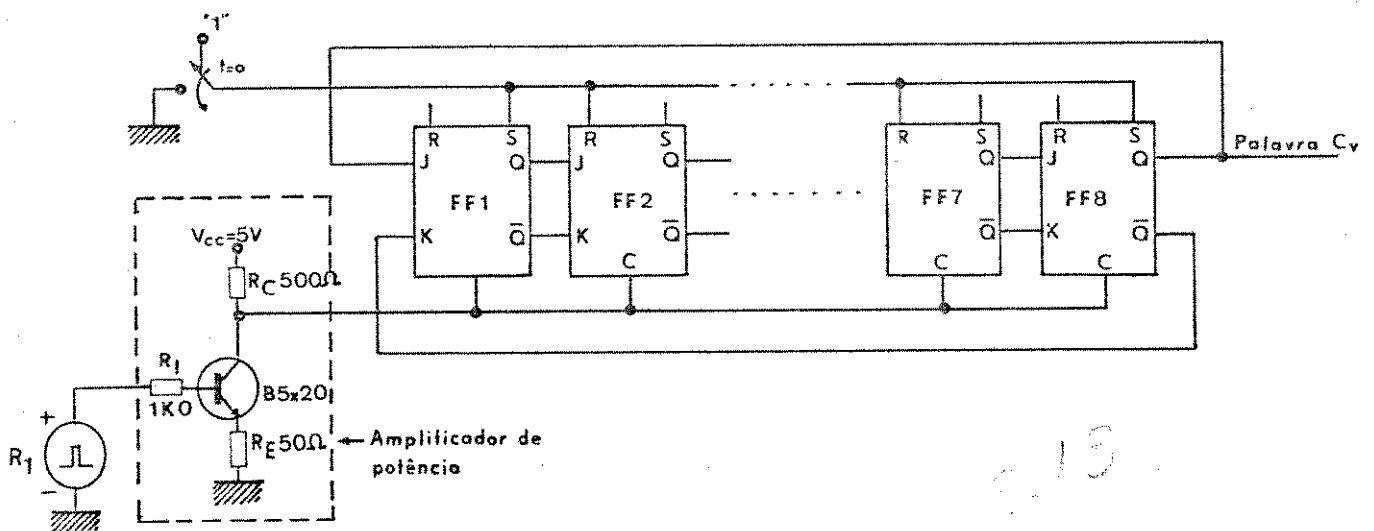


Figura 3.13 - Esquema de um dos geradores de palavra, utilizando "flip-flops" tipo J-K, "master-slave", e o amplificador de potência utilizado. As palavras são de  $\bar{1}$  terminadas pela previa resetagem nos terminais "S" e "R".

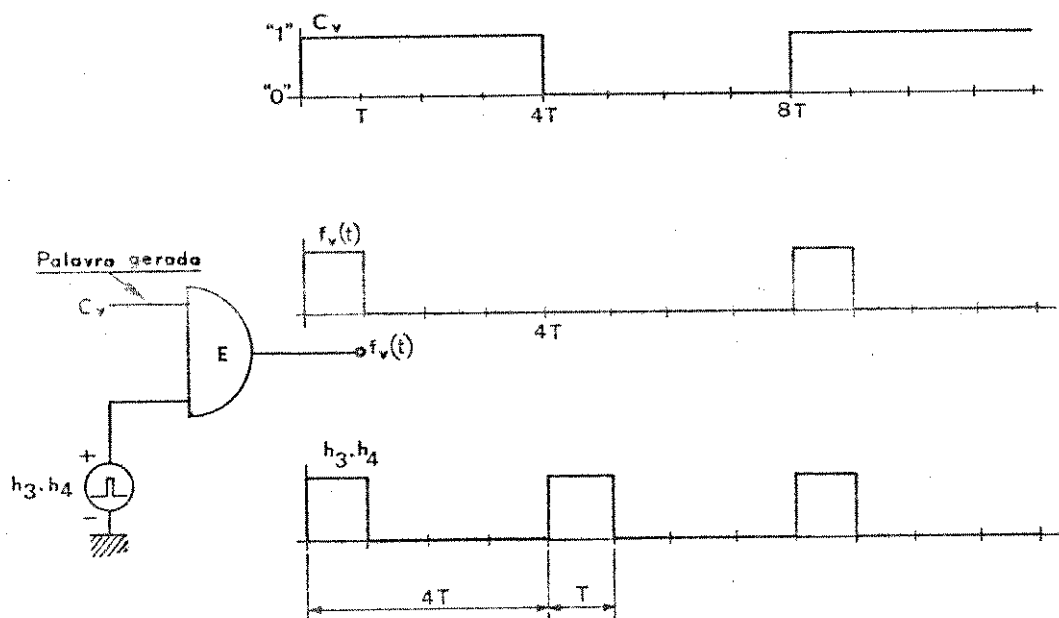


Figura 3.14 - Redução da taxa de ocupação de 1/1 para 1/4.

### III.5.2 - Palavras $C_1$ , $C_2$ , $C_3$ , $C_4$ e Espectros

No item anterior apresentamos o circuito utilizado para a geração de quatro palavras digitais  $C_1$ ,  $C_2$ ,  $C_3$  e  $C_4$  com extensão igual a 8 dígitos e que se repetem indefinidamente.

A composição de cada palavra foi escolhida aleatoriamente obtendo-se as sequências  $C_1$  a  $C_4$  abaixo e a Figura 3.15.

$$C_1 = 11101110 \quad (3.27.a)$$

$$C_2 = 10100110 \quad (3.27.b)$$

$$C_3 = 10010001 \quad (3.27.c)$$

$$C_4 = 10101010 \quad (3.27.d)$$

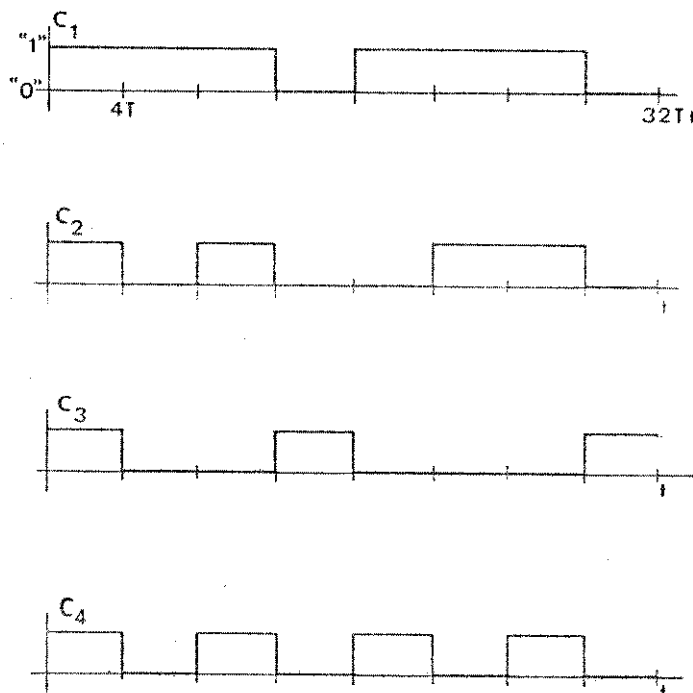


Figura 3.15 - Palavras  $C_1$  a  $C_4$  simuladas nos geradores de palavras da Figura 3.12.

## Espectros dos Sinais Digitais Gerados

Os sinais simulados são a repetição de uma mesma palavra digital a cada  $8\tau$  segundos; portanto o espectro resultante  $\bar{e}$  é composto de pulsos frequenciais localizados nos pontos.

$$\omega = n \frac{2\pi}{8T} \quad \text{radianos} \quad (3.28)$$

$$n = 0, \pm 1, \pm 2, \dots$$

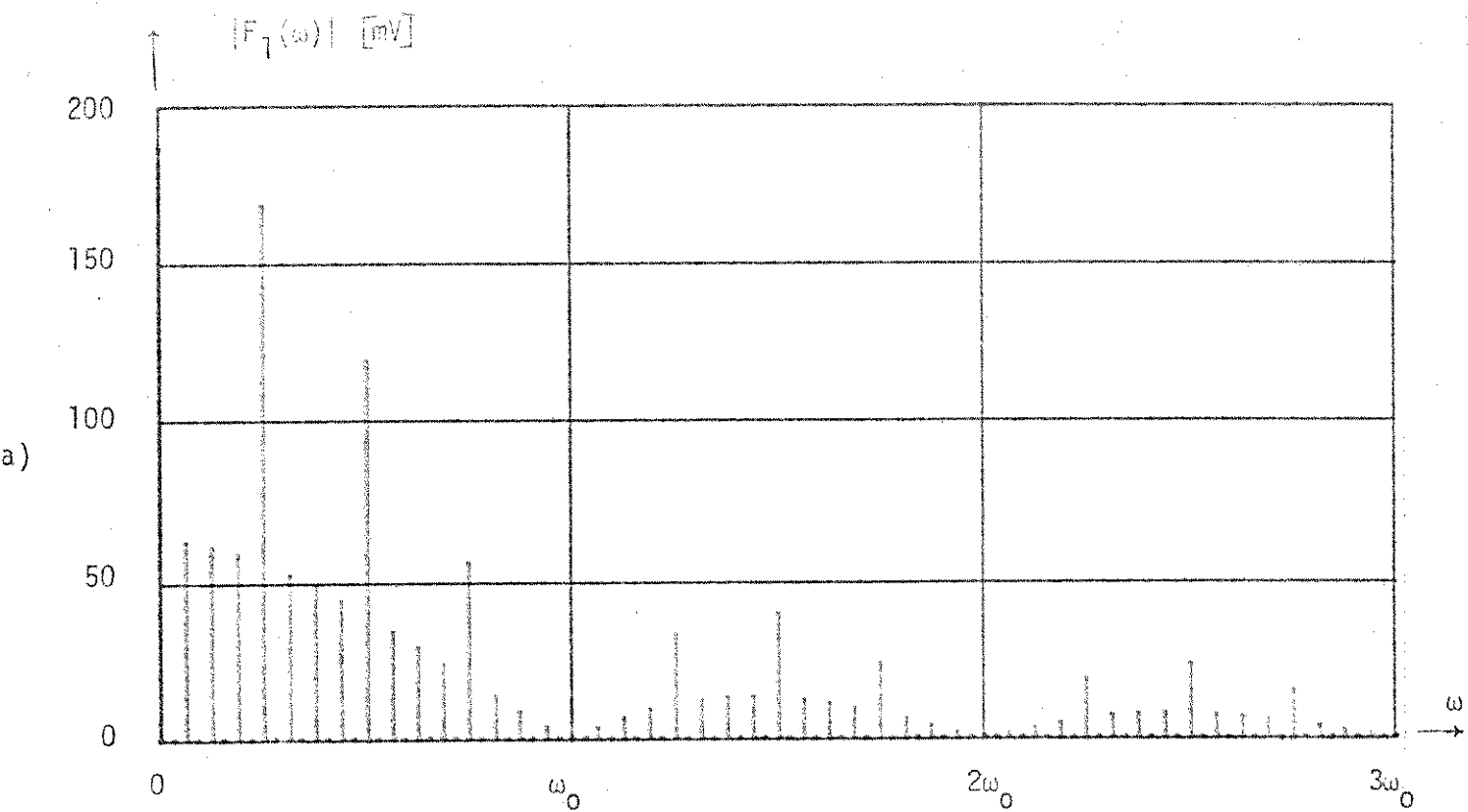
A Figura 3.16 mostra os espectros  $F_v(\omega)$ ,  $v = 1, 2, 3, 4$  dos sinais  $f_v(t)$  simulados, obtidos em computador segundo o procedimento apresentado - no Apêndice II.A.

$f_v(t) \equiv$  ocorrência temporal no canal  $C_v$  normalizado a 0 e 1 Volts.

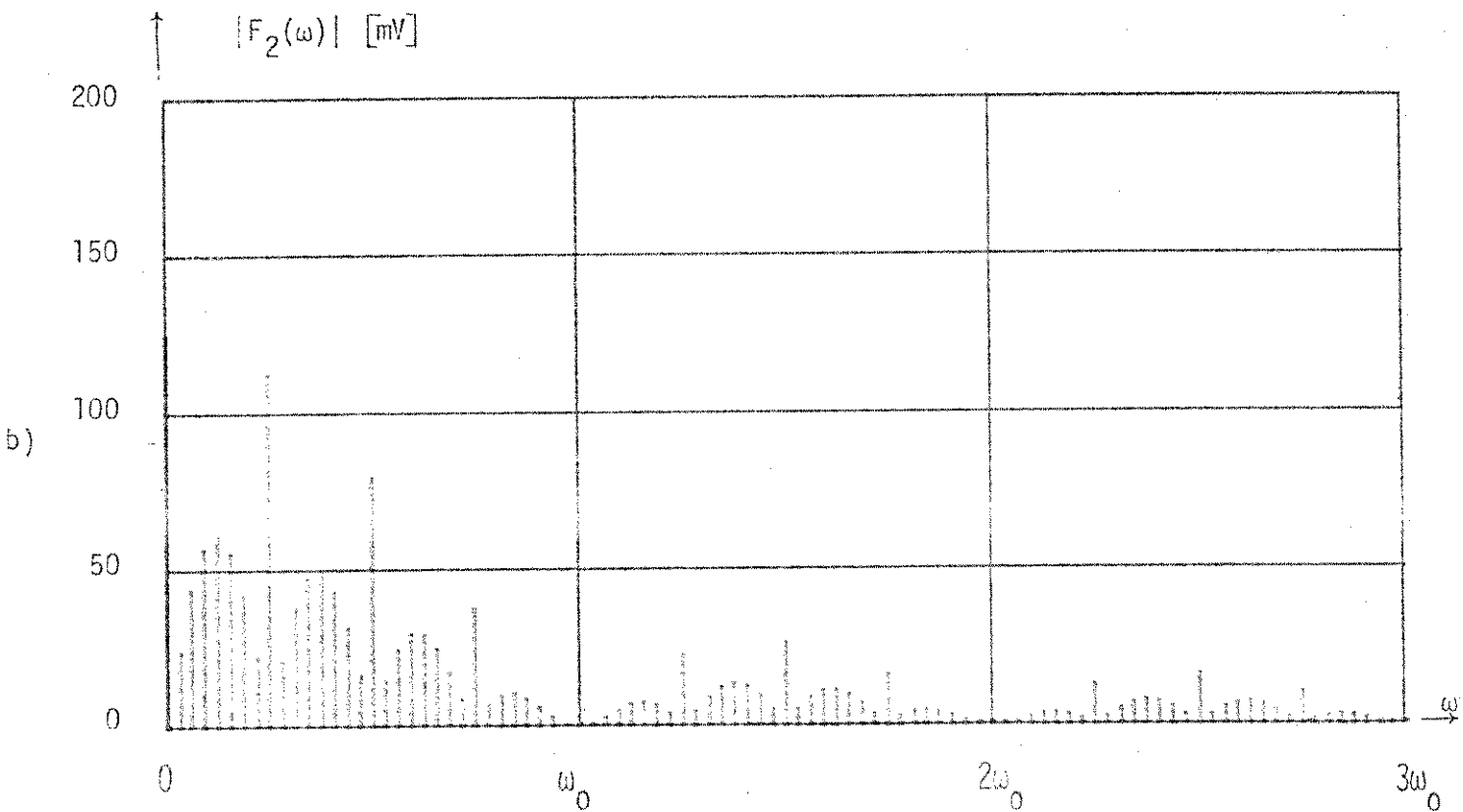
e  $f_v(t) \leftrightarrow F_v(\omega)$

### III.6 - Medidas e Resultados

O circuito do multiplexador DMDT implementado apresenta vários subsistemas iguais. Por esse motivo, apresentamos a seguir, na Tabela 3.2, os resultados mais críticos obtidos em cada subsistema. Apresentamos também, nas Figuras - 3.17.a a 3.19.a, fotografias tomadas em osciloscópios das diversas formas de onda - observáveis no multiplexador quando os sinais de entrada são os apresentados nas equações (3.27.a) a (3.27.d) e Figura 3.15. As Figuras 3.19.b a 3.21.d consistem de fotografias tomadas em analisador de espectro dos diversos espectros dos sinais acima - antes e depois da amostragem DMDT. Estas Figuras devem ser analisadas em conjunto com as Figuras 2.8.a a 2.8.d e 3.16.a a 3.16.d as quais correspondem às funções de transferência  $H_1(\omega)$  a  $H_4(\omega)$  e espectros dos sinais  $f_1(t)$  a  $f_4(t)$  respectivamente, em mōdu-



a)  $|F_1(\omega)|$



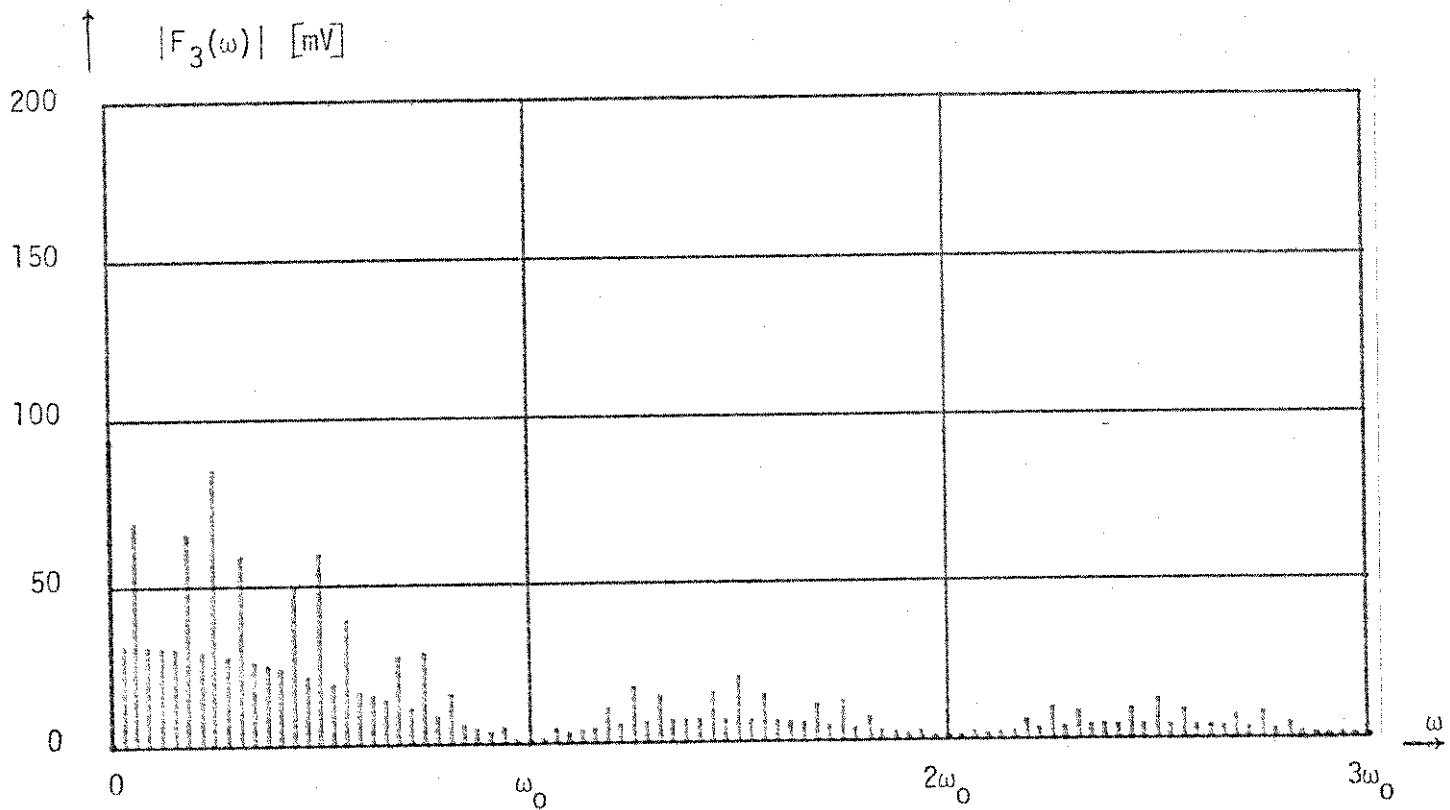
b)  $|F_2(\omega)|$

Figura 3.16 - Espectros dos sinais  $f_1(t)$  a  $f_4(t)$

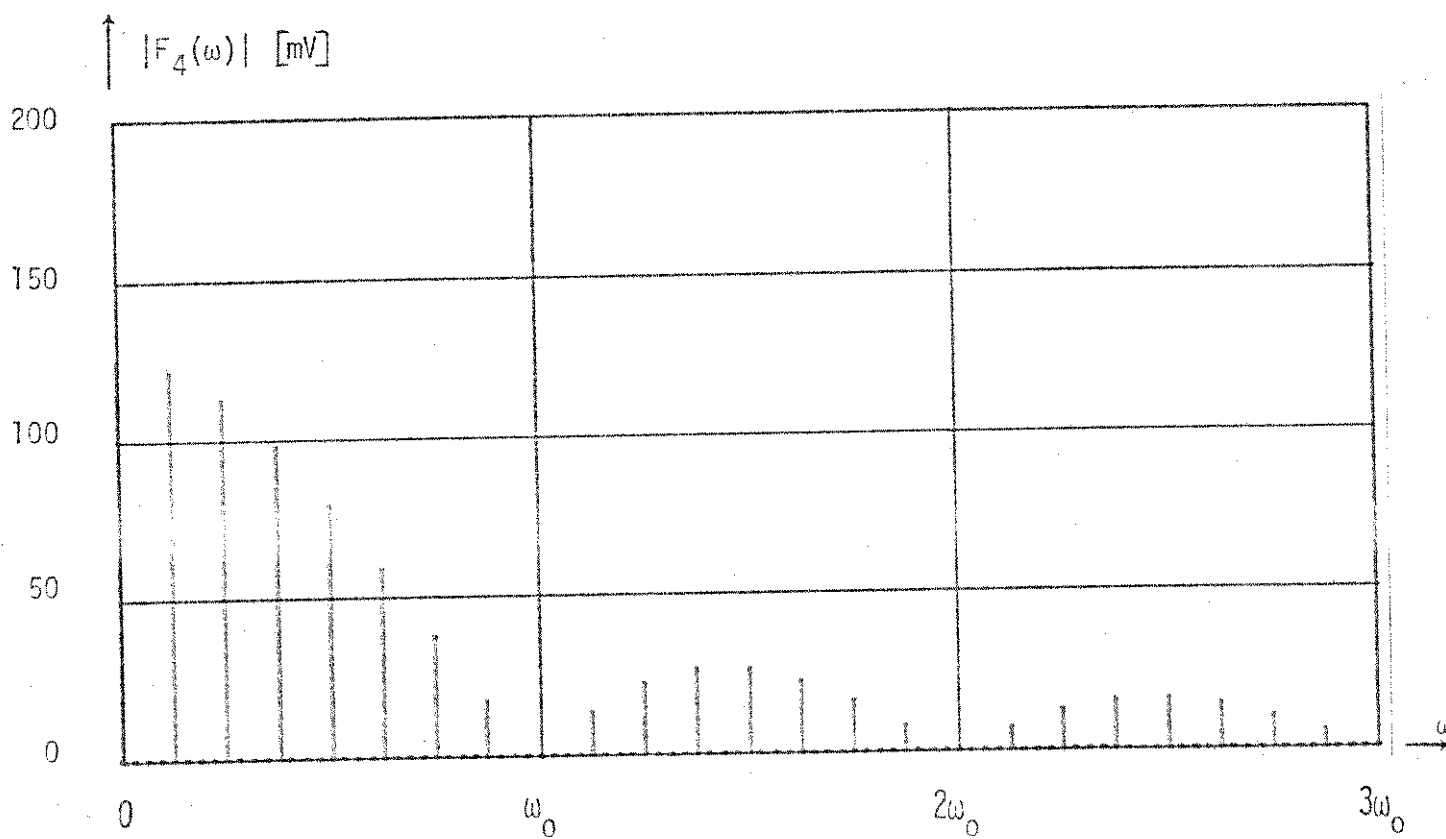
Amplitudes dos pulsos: 1V,  $d = 1/4$ ,  $\omega_0 = 2\pi \times 256 \times 10^3$  rad/s

a)  $|F_1(\omega)|$  b)  $|F_2(\omega)|$  c)  $|F_3(\omega)|$  d)  $|F_4(\omega)|$

$F_v(\omega) \leftrightarrow f_v(t) \rightarrow$  corresponde aos sinais  $C_v$  c/ "duty cycle" = 1/4



c)  $|F_3(\omega)|$



d)  $|F_4(\omega)|$

to, do sistema implementado. Observa-se que o resultado esperado coincide com o previsto através dessas Figuras a menos de atenuação nas altas frequências ( $\omega > \omega_0 = 256 \text{ KHz}$ ). Esta atenuação pode ser justificada pelo fato de que o analisador de espectro não mede frequências singulares mas sim uma faixa de frequências em torno de cada ponto ( $BW = 1 \text{ KHz}$ , utilizado) fazendo com que haja um ganho maior nas baixas frequências em relação às altas. Além do mais, como a impedância de entrada do analisador é baixa ( $50 \Omega$ ) intercalou-se entre a fonte dos sinais e o mesmo um amplificador de potência (HP-467A) o qual não amplifica de uma maneira totalmente linear os pulsos medidos.

Resultado Previsto	Resultado Obtido	Observações
D previsto $\geq 77\%$	$\geq 85\%$	Equação 3.20.a, Figura 3.10
$ \Delta_{y+} ,  \Delta_{y-}  \leq 10 \text{ mV}$	$\leq 8 \text{ mV}$	Equação 3.20.b
$ \frac{\Delta A}{A}  \leq 4\% \cong 0,04$	$\leq 4\%$	Equação 3.20.c
Desvio máximo de cada nível de $x(t)$ previsto em $ \Delta x  \leq 230 \text{ mV}$	$\leq 150 \text{ mV}$	Equação 3.20.a e 3.16
Atraso TTL máximo em relação ao relógio principal	$\leq 100 \text{ ns} \cong 2,5\%$ do menor período dos sinais $(\frac{1}{256}) \text{ ms}$	Medido entre $R_0$ e $N_2$
Tempo de subida do somador	$\cong 0,9 \mu\text{s} \cong 23\%$ de $\frac{1}{256} \text{ ms}$ para excursão de 95%	Medido para transição de $-2$ a $+8\text{V}$ (excursão de $12 \text{ V}$ ) a 95% do total da excursão. Ver Figura 3.19.a

Tabela 3.2 - Desempenho do multiplexador

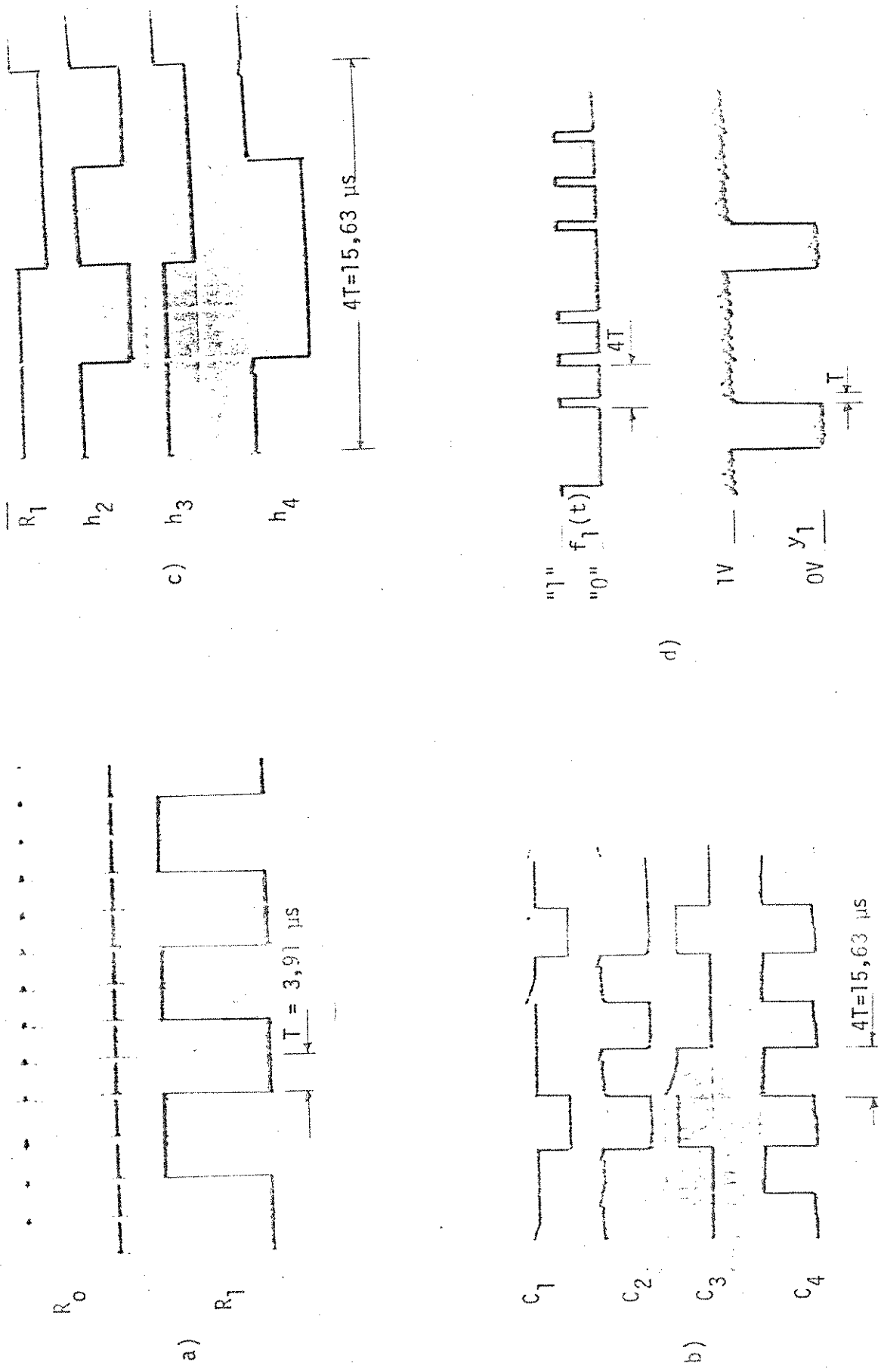


Figura 3.17 - a)  $R_0$  e  $R_1$   
 b) Palavras  $C_1$  a  $C_4$   
 c) Relógio  $R_1$  e ondas de controle de chaveamento  $h_2$  a  $h_4$ .  
 d) Sinal de entrada  $f_1(t)$  e sinal correspondente após a codificação DMDT no 1º canal,  $y_1(t)$ .

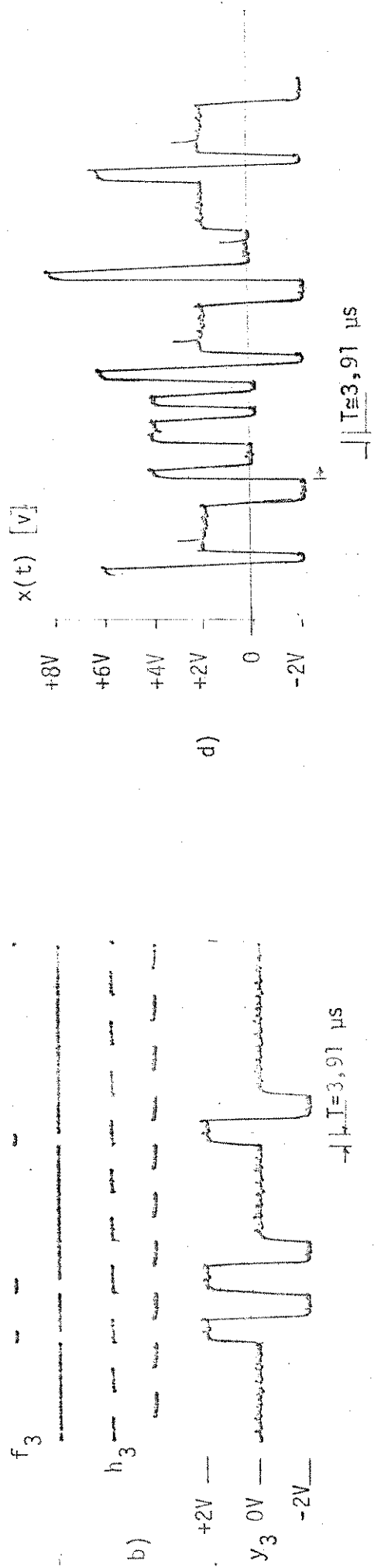
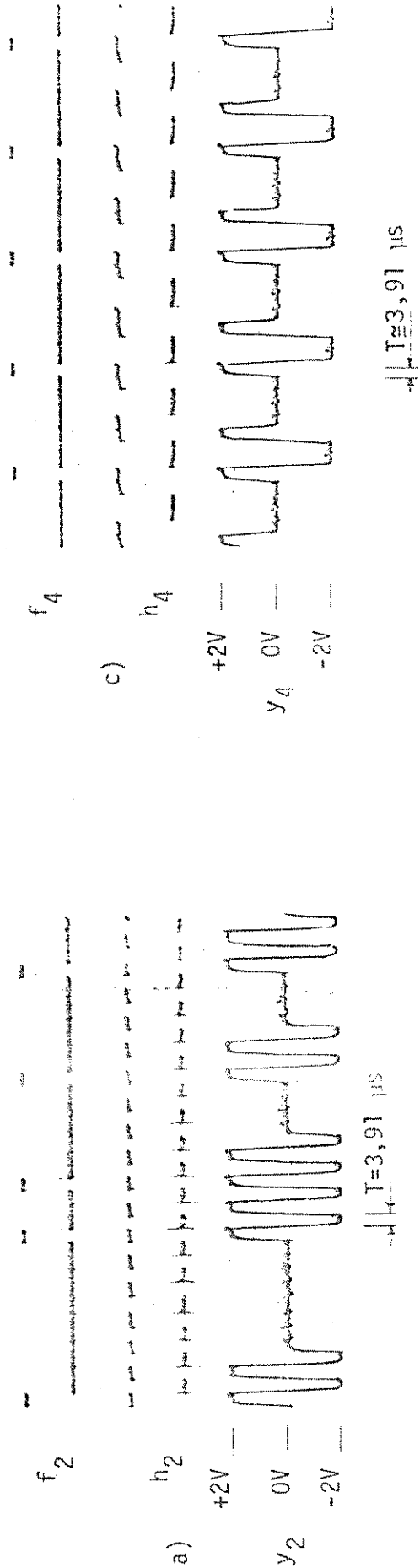


Figura 3.18 - a) Sinal de entrada  $f_2(t)$ , onda de controle de inversão  $h_2(t)$  e sinal  $y_2(t)$  resultante da codificação de  $f_2(t)$  no segundo canal. b) Idem,  $f_3(t)$ ,  $h_3(t)$ ,  $y_3(t)$  e terceiro canal. c) Idem,  $f_4(t)$ ,  $h_4(t)$ ,  $y_4(t)$ , e quarto canal. d) Sinal multiplexado final

$$x(t) = \sum_{v=1}^4 y_v(t)$$



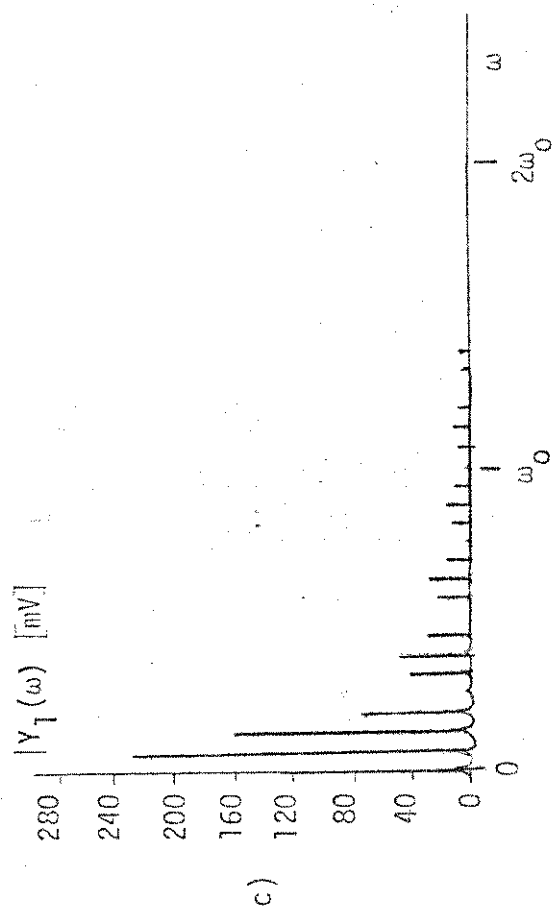
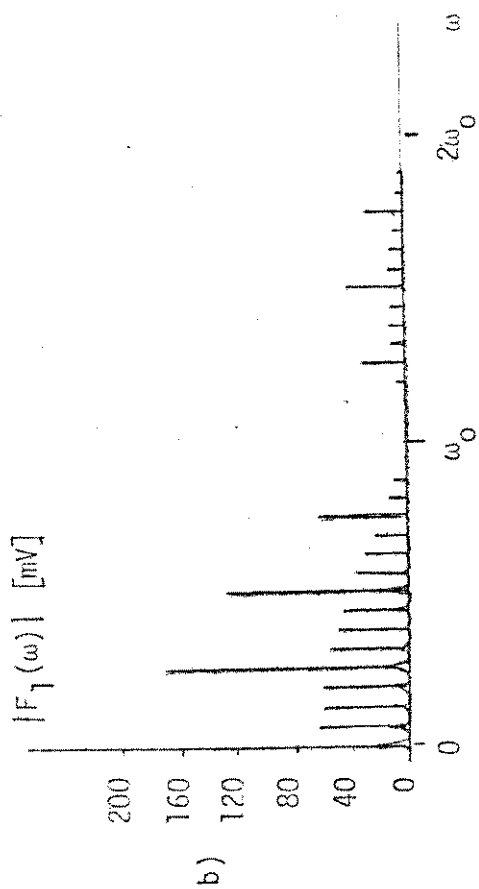
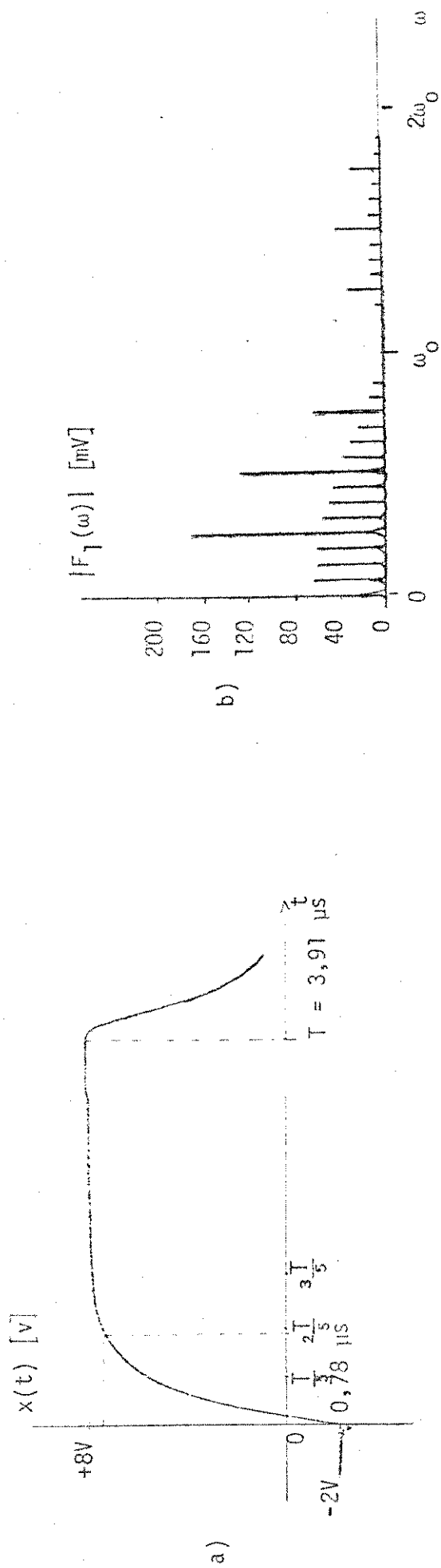
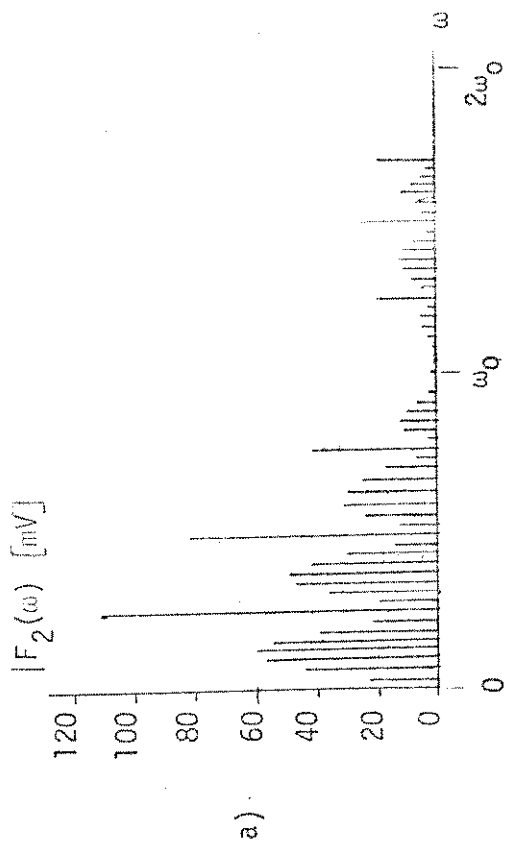
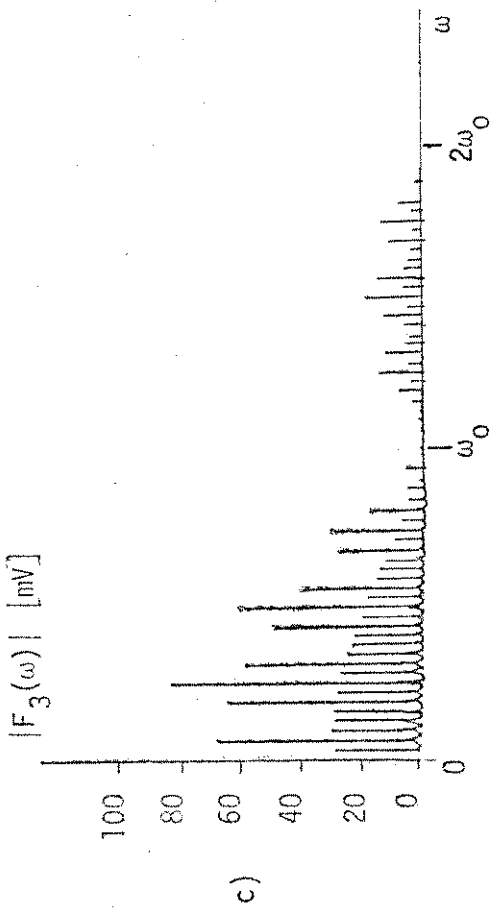


Figura 3.19

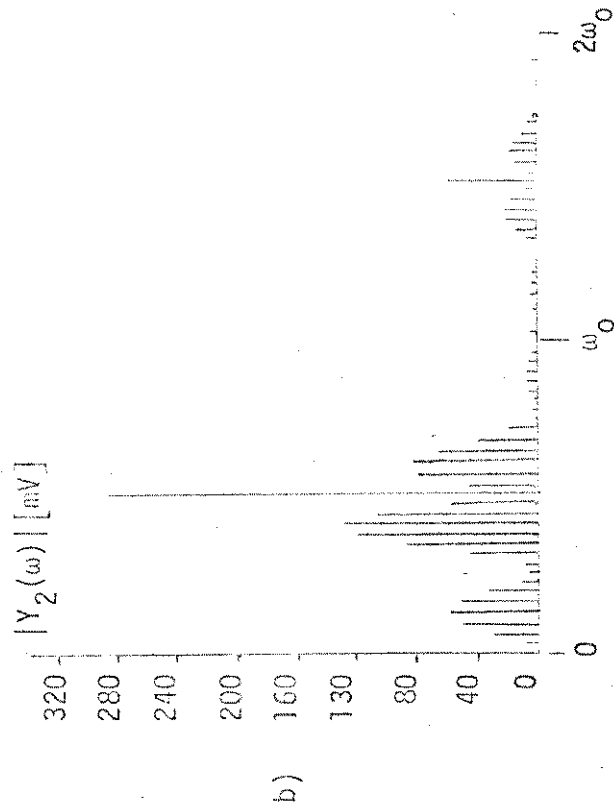
- a) Detalhe de  $x(t)$ . Passagem do nível  $-2V$  ao  $+8V$  (Alterando os sinais de entrada).
  - b) Espectro de  $F_1(\omega)$  (módulo)
  - c) Espectro  $|Y_1(\omega)| = |H_1(\omega)| F_1(\omega)$
- Ver Figuras 2.8a e 3.20a.



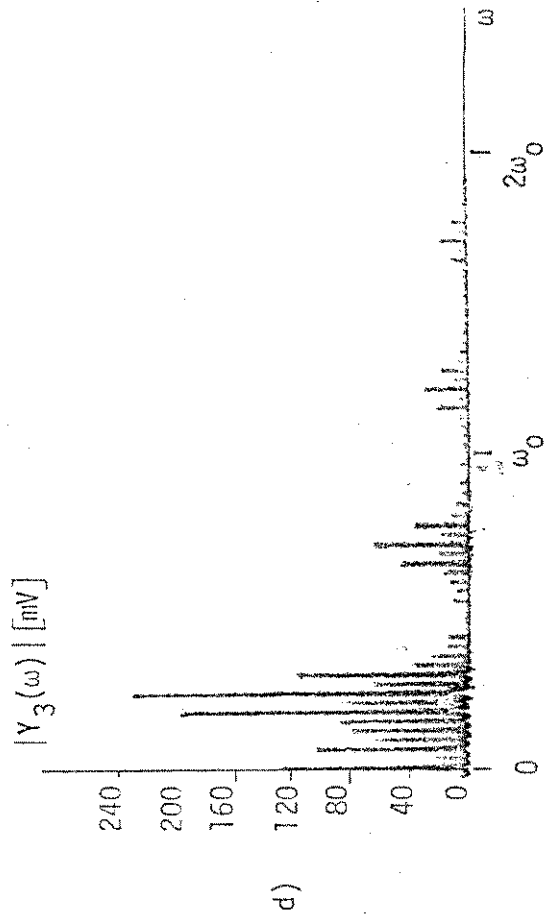
a)



c)



b)



d)

Figura 3.20 - a) Espectro de  $|F_2(\omega)|$   
 b) Espectro de  $|Y_2(\omega)| = |H_2(\omega)||F_2(\omega)|$  - Ver Figuras 2.8.b e 3.20.b  
 c) Espectro de  $|F_3(\omega)|$   
 d) Espectro de  $|Y_3(\omega)| = |H_3(\omega)||F_3(\omega)|$  - Ver Figuras 2.8.c e 3.20.c

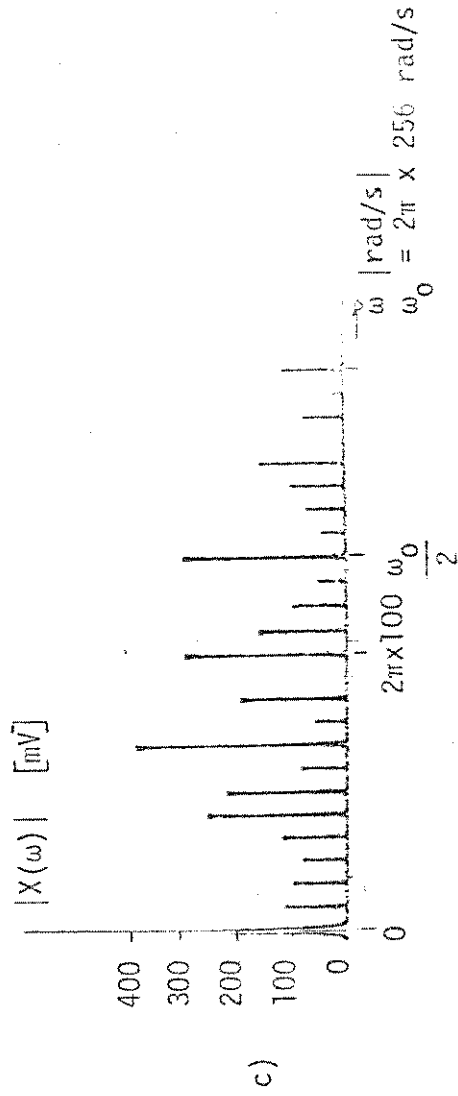
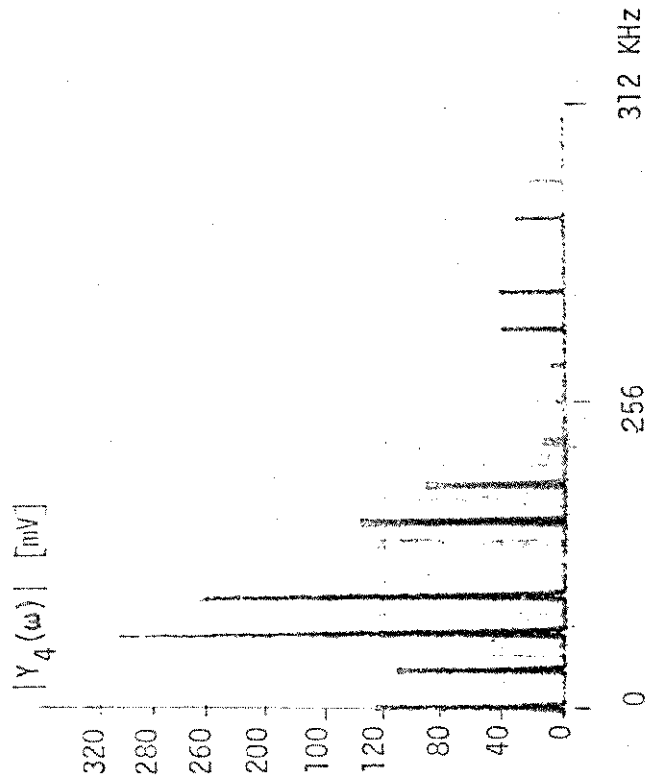
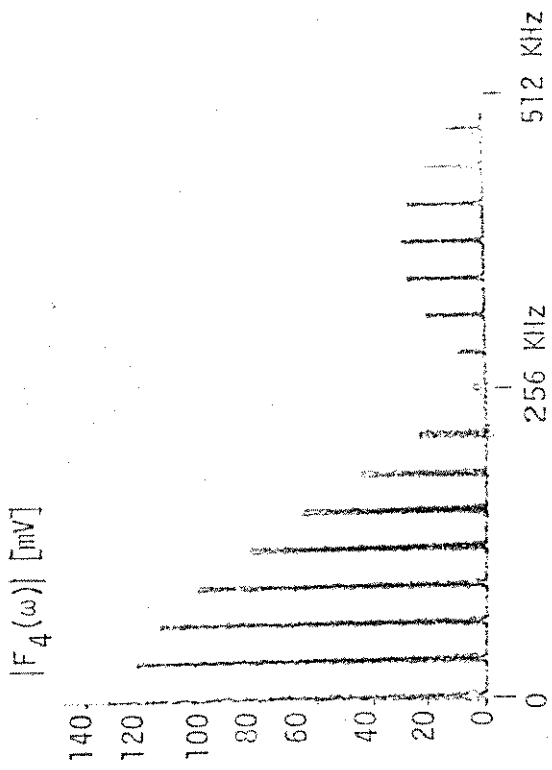


Figura 3.21

- a) Espectro de  $|F_4(\omega)|$
- b) Espectro  $|Y_4(\omega)| = |H_4(\omega)| |F_4(\omega)|$   
Ver Figuras 2.8.d e 3.20.d.
- c) Espectro  $|X(\omega)| \equiv \text{señal multiplexado final}$

$$|X(\omega)| = \left| \sum_{v=1}^4 Y_v(\omega) \right|$$

### III.7 - Comentários

O circuito implementado apresentou-se com desempenho satisfatório. A utilização de resistores de filme de carvão com tolerância de  $\pm 2\%$  escolhidos em lote de  $\pm 5\%$  não comprometeu o desempenho do sistema, dado seu coeficiente de temperatura da ordem de  $400 \text{ ppm}/^{\circ}\text{C}$ . Observou-se, como mostra a Tabela 3.2, variações dentro do previsto para os diversos sinais.

As Figuras 3.19a a 3.21a mostram as diversas formas de onda temporais as quais se comportam como as apresentadas teoricamente na Seção III.3, Figura 3.10.

As Figuras 3.21b a 3.21c, como apresentado na Seção anterior, consistem de medidas dos diversos espectros observados no sistema. A partir das mesmas pode-se observar o formato das diversas funções de transferência tal como se prevê nas Figuras 2.8a a 2.8d. Podemos observar fatos como a supressão de harmônicas nos pontos previstos (quando  $|H_V(\omega)| = 0$ ) e o formato dos diversos sinais amostrados segundo os pulsos das Figuras 2.8a a 2.8d, particularmente para  $0 \leq \omega \leq \omega_0 = 2\pi \times 256 \times 10^3 \text{ rad/s}$ , onde o espectro de cada sinal  $f_V(t)$  tem pouca variação.

Observamos também que os pulsos de amostragem são significativamente largos, assim como nos canais 1 e 2 são também significativos os lóbulos secundários das funções de transferência, "espalhando" a potência do sinal multiplexado em torno dos pontos centrais de amostragem.

## Apêndice III.A

### Cálculo de Espectros de Palavras Digitais Repetitivas.

Um sinal digital  $f_v(t)$  consistente da repetição indefinida de uma palavra digital composta de oito dígitos normalizados a 0 e 1 Volts com largura  $T$  e separação  $4T$  entre cada dígito pode ser expressa como:

$$f_v(t) = \left[ \sum_{n=0}^7 p_{nv} f(t - n4T) \right] * \delta_{4 \times 8T}(t) \quad (\text{III.A.1})$$

onde

$n$  ,  $\equiv$  indica a posição de cada pulso

$v$   $\equiv$  indica cada palavra

$p_{nv}$   $\equiv$  indica a amplitude do pulso, assume dois valores possíveis: 0 ou 1

$$\begin{aligned} f(t) &= 1 \quad \text{para} \quad |t| \leq \frac{T}{2} \\ &= 0 \quad \text{para} \quad |t| > \frac{T}{2} \end{aligned}$$

$$\delta_{4 \times 8T} \equiv \sum_{m=-\infty}^{\infty} \delta(t - m4 \times 8T)$$

$$f(t) \leftrightarrow F(\omega) = T S_a\left(\frac{\omega T}{2}\right) = T \frac{\text{sen} \frac{\omega T}{2}}{\frac{\omega T}{2}}$$

$$\delta_{32T}(t) \leftrightarrow \frac{2\pi}{32T} \delta_{\frac{2\pi}{32}}(\omega) = \frac{2\pi}{32T} \sum_{m=-\infty}^{\infty} \delta\left(\omega - m \frac{2\pi}{32T}\right)$$

Portanto:

$$F_V(\omega) = \mathcal{F}\{f_V(t)\}$$

$$= \mathcal{F}\left[\sum_{n=0}^7 p_{nv} f(t - n4T)\right] \cdot \mathcal{F}\{\delta_{32T}(t)\}$$

$$= \left(\sum_{n=0}^7 p_{nv} F(\omega) e^{-j\omega n4T}\right) \frac{2\pi}{32T} \sum_{m=-\infty}^{\infty} \delta\left(\omega - m \frac{\omega_0}{32}\right)$$

$$F_V(\omega) = \frac{2\pi}{32T} \sum_{m=-\infty}^{\infty} \sum_{n=0}^7 p_{nv} F(\omega) e^{-j\omega n4T} \delta\left(\omega - m \frac{\omega_0}{32}\right)$$

$$= \frac{2\pi}{32T} \left[ \sum_{m=-\infty}^{\infty} \sum_{n=0}^7 p_{nv} F\left(m \frac{\omega_0}{32}\right) e^{-jm \frac{\omega_0}{32} n4 \frac{2\pi}{\omega_0}} \right] \delta\left(\omega - m \frac{\omega_0}{32}\right)$$

$$= \frac{2\pi T}{32T} \left[ \sum_{m=-\infty}^{\infty} \sum_{n=0}^7 p_{nv} \frac{\text{sen } m \frac{\pi}{32}}{m \frac{\pi}{32}} e^{-jmn \frac{\pi}{4}} \right] \delta\left(\omega - m \frac{\omega_0}{32}\right)$$

$$= \frac{2\pi}{32} \left[ \sum_{m=-\infty}^{\infty} \sum_{n=0}^7 p_{nv} \frac{\text{sen } m \frac{\pi}{32}}{m \frac{\pi}{32}} e^{-jmn \frac{\pi}{4}} \right] \delta\left(\omega - m \frac{\omega_0}{32}\right)$$

(\*) (III.A.2)

Da equação (III.A.2) observamos que o espectro  $F_V(\omega)$  consiste de impulsos independentes localizados nos pontos  $\omega = \frac{\omega_0}{32}$ . Portanto podemos dizer que

$$\begin{aligned}
 |F_V(\omega)| &= \frac{2\pi}{32} \left[ \sum_{m=-\infty}^{\infty} \sum_{n=0}^7 p_{nv} \frac{\sin m \frac{\pi}{32}}{m \frac{\pi}{32}} |e^{-jmn\frac{\pi}{4}}| \right] \delta\left(\omega - m \frac{\omega_0}{32}\right) \\
 &= \frac{2\pi}{32} \sum_{m=-\infty}^{\infty} \left[ \sum_{n=0}^7 p_{nv} \frac{\sin m \frac{\pi}{32}}{m \frac{\pi}{32}} (\cos^2 mn\frac{\pi}{4} + \sin^2 mn\frac{\pi}{4})^{1/2} \right] \\
 &\quad \times \delta\left(\omega - m \frac{\omega_0}{32}\right)
 \end{aligned}$$

(III.A.3)

As Figuras 3.16.a a 3.16.d apresentam os módulos dos espectros das palavras digitais utilizadas neste trabalho, calculados a partir da equação - III.A.3, utilizando-se um computador e traçador de gráficos, para a faixa  $0 < \omega < 3\omega_0$ . O programa utilizado é apresentado abaixo.



PROCESADOR PARA  
 MODULO DE MODULO  
 DOS MICROPRO  
 PALM HAS DIGITA  
 IS REPETITIVAS D  
 OITO DIGITOS.

MAQUINA HP 9810B

TRADUTOR HP 9862  
 A

IMC10:

CARREGAR REGIST  
 OS (020) A (021)  
 COM AMPLITUDEM  
 OS E (022) F  
 ICOS.

10 → (020)  
 0 → (022) (023)  
 B + a (b) (a)  
 D → (023)

2r 0,6 - 604

96 - 2 = 37

$$\frac{\sum_{i=1}^n \left[ \left( \frac{K_i}{m} \right)^2 + \left( \frac{2 \cdot \text{amplitude}}{m} \right)^2 \right]^{1/2}}{\frac{1}{m} \sin\left(\frac{\pi}{32}\right)}$$

0000 --- 01  
 0001 --- 07  
 0002 --- 07  
 0003 --- 07  
 0004 --- 07  
 0005 --- 07  
 0006 --- 07  
 0007 --- 07  
 0008 --- 07  
 0009 --- 07  
 0010 --- 07  
 0011 --- 07  
 0012 --- 07  
 0013 --- 07  
 0014 --- 07  
 0015 --- 07  
 0016 --- 07  
 0017 --- 07  
 0018 --- 07  
 0019 --- 07  
 0020 --- 07  
 0021 --- 07  
 0022 --- 07  
 0023 --- 07  
 0024 --- 07  
 0025 --- 07  
 0026 --- 07  
 0027 --- 07  
 0028 --- 07  
 0029 --- 07  
 0030 --- 07  
 0031 --- 07  
 0032 --- 07  
 0033 --- 07  
 0034 --- 07  
 0035 --- 07  
 0036 --- 07  
 0037 --- 07  
 0038 --- 07  
 0039 --- 07  
 0040 --- 07  
 0041 --- 07  
 0042 --- 07  
 0043 --- 07  
 0044 --- 07  
 0045 --- 07  
 0046 --- 07  
 0047 --- 07  
 0048 --- 07  
 0049 --- 07  
 0050 --- 07  
 0051 --- 07  
 0052 --- 07  
 0053 --- 07  
 0054 --- 07  
 0055 --- 07  
 0056 --- 07  
 0057 --- 07  
 0058 --- 07  
 0059 --- 07  
 0060 --- 07  
 0061 --- 07  
 0062 --- 07  
 0063 --- 07  
 0064 --- 07  
 0065 --- 07  
 0066 --- 07  
 0067 --- 07  
 0068 --- 07  
 0069 --- 07  
 0070 --- 07  
 0071 --- 07  
 0072 --- 07  
 0073 --- 07  
 0074 --- 07  
 0075 --- 07  
 0076 --- 07  
 0077 --- 07  
 0078 --- 07  
 0079 --- 07  
 0080 --- 07  
 0081 --- 07  
 0082 --- 07  
 0083 --- 07  
 0084 --- 07  
 0085 --- 07  
 0086 --- 07  
 0087 --- 07  
 0088 --- 07  
 0089 --- 07  
 0090 --- 07  
 0091 --- 07  
 0092 --- 07  
 0093 --- 07  
 0094 --- 07  
 0095 --- 07  
 0096 --- 07  
 0097 --- 07  
 0098 --- 07  
 0099 --- 07  
 0100 --- 07

0101 --- 07  
 0102 --- 07  
 0103 --- 07  
 0104 --- 07  
 0105 --- 07  
 0106 --- 07  
 0107 --- 07  
 0108 --- 07  
 0109 --- 07  
 0110 --- 07  
 0111 --- 07  
 0112 --- 07  
 0113 --- 07  
 0114 --- 07  
 0115 --- 07  
 0116 --- 07  
 0117 --- 07  
 0118 --- 07  
 0119 --- 07  
 0120 --- 07  
 0121 --- 07  
 0122 --- 07  
 0123 --- 07  
 0124 --- 07  
 0125 --- 07  
 0126 --- 07  
 0127 --- 07  
 0128 --- 07  
 0129 --- 07  
 0130 --- 07  
 0131 --- 07  
 0132 --- 07  
 0133 --- 07  
 0134 --- 07  
 0135 --- 07  
 0136 --- 07  
 0137 --- 07  
 0138 --- 07  
 0139 --- 07  
 0140 --- 07  
 0141 --- 07  
 0142 --- 07  
 0143 --- 07  
 0144 --- 07  
 0145 --- 07  
 0146 --- 07  
 0147 --- 07  
 0148 --- 07  
 0149 --- 07  
 0150 --- 07  
 0151 --- 07  
 0152 --- 07  
 0153 --- 07  
 0154 --- 07  
 0155 --- 07  
 0156 --- 07  
 0157 --- 07  
 0158 --- 07  
 0159 --- 07  
 0160 --- 07  
 0161 --- 07  
 0162 --- 07  
 0163 --- 07  
 0164 --- 07  
 0165 --- 07  
 0166 --- 07  
 0167 --- 07  
 0168 --- 07  
 0169 --- 07  
 0170 --- 07  
 0171 --- 07  
 0172 --- 07  
 0173 --- 07  
 0174 --- 07  
 0175 --- 07  
 0176 --- 07  
 0177 --- 07  
 0178 --- 07  
 0179 --- 07  
 0180 --- 07  
 0181 --- 07  
 0182 --- 07  
 0183 --- 07  
 0184 --- 07  
 0185 --- 07  
 0186 --- 07  
 0187 --- 07  
 0188 --- 07  
 0189 --- 07  
 0190 --- 07  
 0191 --- 07  
 0192 --- 07  
 0193 --- 07  
 0194 --- 07  
 0195 --- 07  
 0196 --- 07  
 0197 --- 07  
 0198 --- 07  
 0199 --- 07  
 0200 --- 07

0201 --- 07  
 0202 --- 07  
 0203 --- 07  
 0204 --- 07  
 0205 --- 07  
 0206 --- 07  
 0207 --- 07  
 0208 --- 07  
 0209 --- 07  
 0210 --- 07  
 0211 --- 07  
 0212 --- 07  
 0213 --- 07  
 0214 --- 07  
 0215 --- 07  
 0216 --- 07  
 0217 --- 07  
 0218 --- 07  
 0219 --- 07  
 0220 --- 07  
 0221 --- 07  
 0222 --- 07  
 0223 --- 07  
 0224 --- 07  
 0225 --- 07  
 0226 --- 07  
 0227 --- 07  
 0228 --- 07  
 0229 --- 07  
 0230 --- 07  
 0231 --- 07  
 0232 --- 07  
 0233 --- 07  
 0234 --- 07  
 0235 --- 07  
 0236 --- 07  
 0237 --- 07  
 0238 --- 07  
 0239 --- 07  
 0240 --- 07  
 0241 --- 07  
 0242 --- 07  
 0243 --- 07  
 0244 --- 07  
 0245 --- 07  
 0246 --- 07  
 0247 --- 07  
 0248 --- 07  
 0249 --- 07  
 0250 --- 07  
 0251 --- 07  
 0252 --- 07  
 0253 --- 07  
 0254 --- 07  
 0255 --- 07  
 0256 --- 07  
 0257 --- 07  
 0258 --- 07  
 0259 --- 07  
 0260 --- 07  
 0261 --- 07  
 0262 --- 07  
 0263 --- 07  
 0264 --- 07  
 0265 --- 07  
 0266 --- 07  
 0267 --- 07  
 0268 --- 07  
 0269 --- 07  
 0270 --- 07  
 0271 --- 07  
 0272 --- 07  
 0273 --- 07  
 0274 --- 07  
 0275 --- 07  
 0276 --- 07  
 0277 --- 07  
 0278 --- 07  
 0279 --- 07  
 0280 --- 07  
 0281 --- 07  
 0282 --- 07  
 0283 --- 07  
 0284 --- 07  
 0285 --- 07  
 0286 --- 07  
 0287 --- 07  
 0288 --- 07  
 0289 --- 07  
 0290 --- 07  
 0291 --- 07  
 0292 --- 07  
 0293 --- 07  
 0294 --- 07  
 0295 --- 07  
 0296 --- 07  
 0297 --- 07  
 0298 --- 07  
 0299 --- 07  
 0300 --- 07

0301 --- 07  
 0302 --- 07  
 0303 --- 07  
 0304 --- 07  
 0305 --- 07  
 0306 --- 07  
 0307 --- 07  
 0308 --- 07  
 0309 --- 07  
 0310 --- 07  
 0311 --- 07  
 0312 --- 07  
 0313 --- 07  
 0314 --- 07  
 0315 --- 07  
 0316 --- 07  
 0317 --- 07  
 0318 --- 07  
 0319 --- 07  
 0320 --- 07  
 0321 --- 07  
 0322 --- 07  
 0323 --- 07  
 0324 --- 07  
 0325 --- 07  
 0326 --- 07  
 0327 --- 07  
 0328 --- 07  
 0329 --- 07  
 0330 --- 07  
 0331 --- 07  
 0332 --- 07  
 0333 --- 07  
 0334 --- 07  
 0335 --- 07  
 0336 --- 07  
 0337 --- 07  
 0338 --- 07  
 0339 --- 07  
 0340 --- 07  
 0341 --- 07  
 0342 --- 07  
 0343 --- 07  
 0344 --- 07  
 0345 --- 07  
 0346 --- 07  
 0347 --- 07  
 0348 --- 07  
 0349 --- 07  
 0350 --- 07  
 0351 --- 07  
 0352 --- 07  
 0353 --- 07  
 0354 --- 07  
 0355 --- 07  
 0356 --- 07  
 0357 --- 07  
 0358 --- 07  
 0359 --- 07  
 0360 --- 07  
 0361 --- 07  
 0362 --- 07  
 0363 --- 07  
 0364 --- 07  
 0365 --- 07  
 0366 --- 07  
 0367 --- 07  
 0368 --- 07  
 0369 --- 07  
 0370 --- 07  
 0371 --- 07  
 0372 --- 07  
 0373 --- 07  
 0374 --- 07  
 0375 --- 07  
 0376 --- 07  
 0377 --- 07  
 0378 --- 07  
 0379 --- 07  
 0380 --- 07  
 0381 --- 07  
 0382 --- 07  
 0383 --- 07  
 0384 --- 07  
 0385 --- 07  
 0386 --- 07  
 0387 --- 07  
 0388 --- 07  
 0389 --- 07  
 0390 --- 07  
 0391 --- 07  
 0392 --- 07  
 0393 --- 07  
 0394 --- 07  
 0395 --- 07  
 0396 --- 07  
 0397 --- 07  
 0398 --- 07  
 0399 --- 07  
 0400 --- 07

107



## IV.1 - Introdução

O demultiplexador implementado recebe o sinal gerado pelo multiplexador apresentado no Capítulo anterior o qual é o resultado da multiplexagem - DMDT de quatro sinais digitais com faixa 256 KHz. O sistema projetado pode porém - demultiplexar também sinais originalmente analógicos após algumas alterações em seu circuito final (detetor de limiar e circuito de chaveamento final, Itens IV.3.3 e IV.3.4). Os sinais são recuperados com um atraso de  $4T \approx 15,6 \mu s$ . O sistema é acionado por um relógio ( $R_1$ ) com frequência 64 KHz fornecido pelo circuito multiplexador. O mesmo pode porém ser obtido do próprio sinal multiplexado através de detetores de sincronismo, o que tornaria adaptivo o sistema.

Na Secção IV.2 apresenta-se as características básicas do sinal recebido e na IV.3 apresenta-se o princípio básico de funcionamento do sistema idealizado.

Na Secção IV.3 desenvolve-se um critério do desempenho do demultiplexador em função da variação do ganho e atrasos dos diversos subsistemas que o compõem e em função de pontos ótimos de amostragem dos atrasadores empregados.

Na Secção IV.5 descreve-se a implementação física do demultiplexador, observando-se o critério de desempenho estabelecido.

Na Secção IV.6 apresenta-se as diversas formas de onda observáveis no sistema e medidas do mesmo.

Na Secção IV.7 são feitos comentários sobre os resultados observados e no Apêndice (IV.A) apresenta-se um estudo sobre a construção de somadores com diversas entradas inversoras e não inversoras utilizando amplificadores operacionais ideais.

#### IV.2 - Demultiplexador. Tipos de Sinais Recebidos. Características Principais.

O Demultiplexador DMDT implementado demultiplexa sinais enviados pelo circuito descrito no Capítulo III deste trabalho e funciona sincronamente com o mesmo. Deve receber juntamente com o sinal multiplexado  $x(t)$  o sinal de relógio  $R_1$ , o qual pode porém ser obtido através de circuitos recuperadores de sincronismo a partir do próprio sinal  $x(t)$ .

O Demultiplexador foi construído para recuperar sinais lógicos multiplexados em DMDT, porém, através de alterações simples em seu circuito de saída, pode demultiplexar sinais analógicos também. O mesmo é apresentado nas Figuras IV.1 e IV.7.

O sinal recebido  $x(t)$  e suas características principais são apresentadas na Secção III.2. O sinal de saída são os sinais  $f_1(t)$  a  $f_4(t)$  recuperados com um fator de ocupação igual a 100%. As principais características do demultiplexador são:

Número de níveis na entrada: 7

Amplitudes: -6 a +8 Volts

Separação entre níveis: 2 Volts

Taxa de símbolos: 256 Kbits/s

Atraso na recuperação dos sinais:  $4 \times \frac{1}{64} \text{ ms} \cong 4T$

Fator de ocupação dos sinais recuperados (duty cycle) : 100%

Funcionamento: síncrono em relação ao multiplexador

#### IV.3 - Demultiplexador - Descrição do Sistema, Princípios Básicos de Funcionamento

Vimos na Secção II.7, equações (2.42) e (2.43) como recuperar cada sinal  $f_v(t)$  multiplexado em DMDT, mediante a soma ponderada dos sinais  $x(t)$  - atrasados de  $0, \tau, 2\tau \dots (M-1)\tau$  segundos<sup>(\*)</sup> e sua leitura no intervalo de tempo conveniente. No caso prático, a cada  $M\tau$  segundos ocorre um novo conjunto de  $M$  sinais de largura  $\tau$  os quais após serem multiplexados em DMDT formam um novo sinal com largura  $M\tau$  segundos, sendo que a recuperação de cada sinal é feita continuamente e atrasada

---

(\*) Vide comentário "Interpretação das equações (2.43) a (2.44) na Secção II.7.

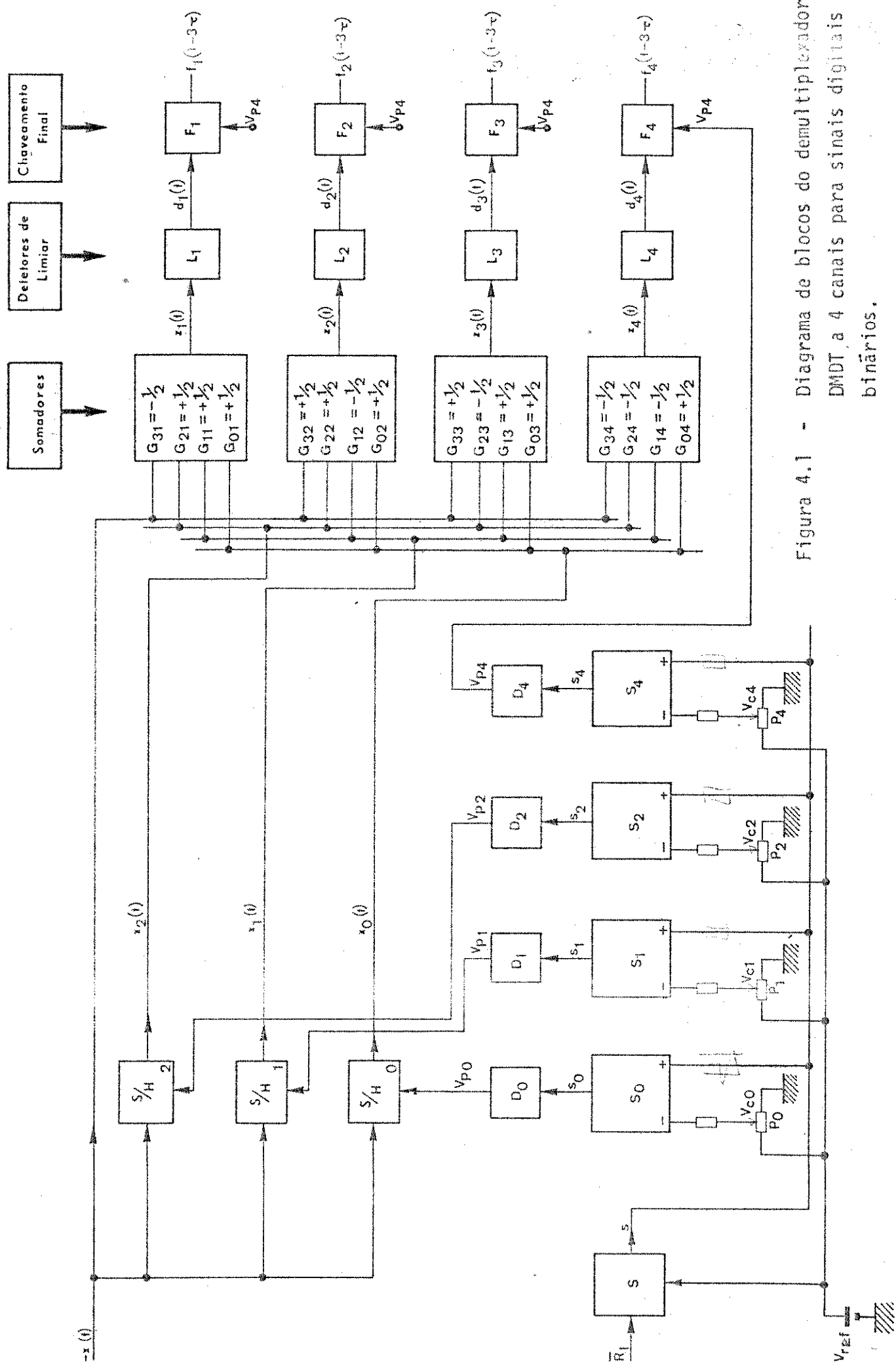


Figura 4.1 - Diagrama de blocos do demultiplexador DMDT a 4 canais para sinais digitais binários.

de  $(M\tau)$  segundos<sup>(\*\*)</sup>. O número de sinais demultiplexados é igual a  $M = 4$ , o circuito é apresentado sob a forma de diagrama de blocos na Figura 4.1. Os fundamentos de seu funcionamento são descritos abaixo nos Itens IV.3.1 a IV.3.5.

Uma descrição com mais detalhes é efetuada quando tratamos da implementação do demultiplexador nas Secções IV.4 e IV.5.

#### IV.3.1 - Circuitos atrasadores tipo "amostra-e-segura"

Em cada intervalo de tempo

$$t_0 \leq t \leq t_0 + 4\tau \quad (4.1)$$

$$K = 0, 1, 2, \dots$$

$$t_0 \equiv KM\tau \quad (4.2)$$

$$T \equiv \tau = \frac{1}{64} \text{ ms}$$

$$M = 4$$

em que ocorre a multiplexagem de 4 sinais  $f_v(t)$   $v = 1, 2, 3, 4$ , obtêm-se, além do sinal original invertido  $[-x(t)]$ , três novos sinais  $x_2(t)$  e  $x_1(t)$  e  $x_0(t)$  os quais valem

$$\begin{aligned} x_2(t) &= x(t) \quad p/ \quad t_0 \leq t < t_0 + 2\tau + \Delta\tau \\ &= x(t_0 + 2\tau + \Delta\tau) \quad p/ \quad t_0 + 2\tau + \Delta\tau \leq t < t_0 + 4\tau \\ x_1(t) &= x(t) \quad p/ \quad t_0 \leq t < t_0 + \tau + \Delta\tau \end{aligned}$$

---

(\*\*) O sinal é recuperado com um atraso de  $(M-1)\tau = 3\tau$  segundos, e a seguir lhe é imposto mais  $\tau$  segundos de atrasos como veremos adiante.

$$= x(t_0 + \tau + \Delta\tau) \quad p/ \quad t_0 + \tau + \Delta\tau \leq t < t_0 + 4\tau$$

$$x_0(t) = x(t) \quad p/ \quad t_0 \leq t < t_0 + \Delta\tau$$

$$= x(t_0 + \Delta\tau) \quad p/ \quad t_0 + \Delta\tau < t \leq t_0 + 4\tau$$

ou seja, mais genericamente temos mais três novos sinais iguais a:

$$x_n(t) = x(t) \quad p/ \quad t_0 \leq t \leq t_0 + n\tau + \Delta\tau \quad (4.3.a)$$

$$= x(t_0 + n\tau + \Delta\tau) \quad p/ \quad t_0 + n\tau + \Delta\tau < t \leq t_0 + 4\tau \quad (4.3.b)$$

$$n = 0, 1, 2$$

Os diversos  $x_n(t)$  acima são obtidos nos circuitos S/H<sub>2</sub>, S/H<sub>1</sub> e S/H<sub>0</sub> representados em bloco na Figura 4.1. Consistem de circuitos "amostra-e-segura" convencionais os quais têm funcionamento inversor. A Figura 4.2 mostra as diversas formas onda  $x_n(t)$  para um caso particular de  $[-x(t)]$  no intervalo descrito na equação (4.1). O fator  $\Delta\tau$  nas equações (4.3.a) e (4.3.b) são utilizados na determinação do ponto ótimo de amostragem da onda  $[-x(t)]$ .

Temos dessa forma no intervalo de tempo  $t_0 + 3\tau \leq t < t_0 + 4\tau$  os diversos valores da função  $x(t)$  atrasadas de 0,  $\tau$ ,  $2\tau$  e  $3\tau$  segundos.

Para recuperarmos cada  $f_v(t)$  devemos a seguir somar ponderadamente (positiva ou negativamente)  $x(t)$  com os diversos  $x_n(t)$ , segundo os coeficientes  $A_{nv}$  da equação (2.43), e observarmos seu valor no intervalo de tempo  $t_0 + 3\tau \leq t < t_0 + 4\tau$ .

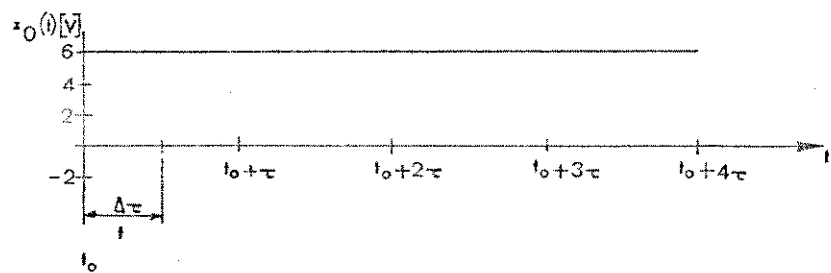
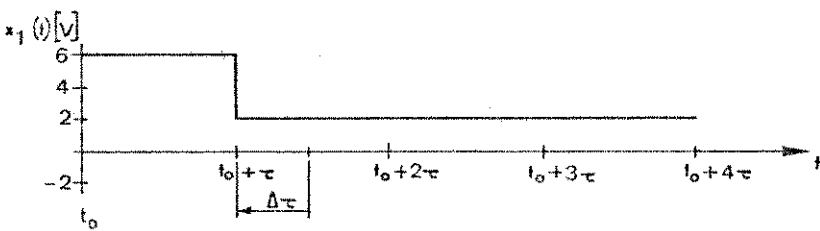
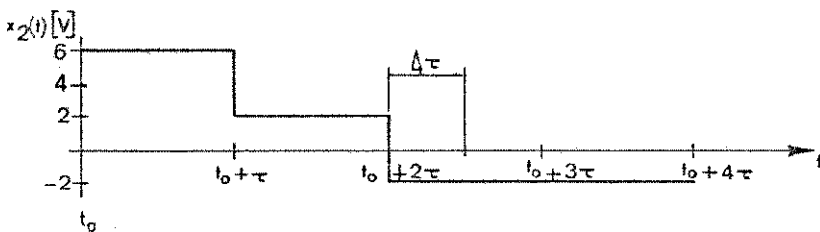
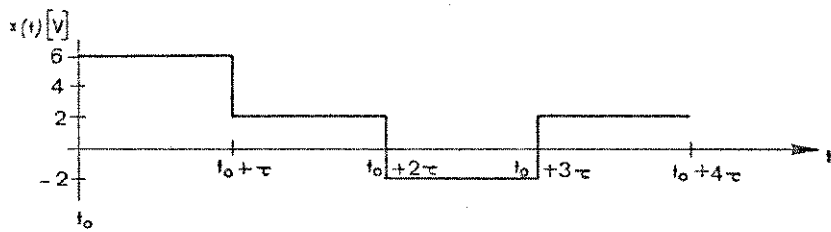


Figura 4.2 - Formas de onda de  $x_1(t)$ ,  $x_2(t)$  e  $x_3(t)$  em função de  $x(t)$  para o caso onde se faz  
 $f_1(t) = 1$   $f_2(t) = 0$   $f_3(t) = 1$   $f_4(t) = 1$   
no intervalo  $t_0 < t < t_0 + 4\tau$

O funcionamento dos circuitos "amostra-e-segura" S/H-1, S/H-2 e S/H-3 da Figura 4.1, é comandado pelas ondas de controles  $V_{p0}$ ,  $V_{p1}$  e  $V_{p2}$  apresentadas na Figura 4.4 e resume-se em:

- a) Se  $V_{pn} = -15V \rightarrow$  o circuito comporta-se como um amplificador de ganho  $-1$ .
- b) Se  $V_{pn} = +5V \rightarrow$  fecha-se uma chave analógica e o circuito mantém na saída o negativo do valor do sinal de entrada - observado no instante em que ocorreu a mudança de  $V_{pn} = -15V$  para  $V_{pn} = +5V$ .

O funcionamento dos circuitos "amostra-e-segura", assim como suas limitações e imperfeições são melhor discutidas na Secção IV.5 onde tratamos da implementação física do sistema.

#### IV.3.2 - Somadores

A soma das funções  $x(t)$ ,  $x_2(t)$ ,  $x_1(t)$  e  $x_0(t)$  é feita em somadores construídos com amplificadores operacionais convenientemente realimentados e seus ganhos por entrada têm valor  $1/2$  em módulo para compensar o ganho  $A = 2$  do multiplexador, e seus sinais ( $\pm$ ) são em função dos diversos  $A_{nv}$  indicados na equação (2.43).

Cada saída  $z_v(t)$   $v = 1, 2, 3, 4$ , no intervalo de tempo  $t_0 + 3\tau \leq t < t_0 + 4\tau$  corresponde ao valor de cada  $f_v$  atrasado de  $3\tau$  segundos.

Da equação (2.43), Tabela (2.1) e equações (4.3.a) e (4.3.b) concluímos que:

$$4 f_1(t - 3\tau) = \frac{1}{2} \left[ + x_0(t) + x_1(t) + x_2(t) + x(t) \right] \quad (4.4.a)$$

$$4 f_2(t - 3\tau) = \frac{1}{2} \left[ + x_0(t) - x_1(t) + x_2(t) - x(t) \right] \quad (4.4.b)$$

$$4 f_3(t - 3\tau) = \frac{1}{2} \left[ + x_0(t) + x_1(t) - x_2(t) - x(t) \right] \quad (4.4.c)$$

$$4 f_4(t - 3\tau) = \frac{1}{2} \left[ + x_0(t) - x_1(t) - x_2(t) + x(t) \right] \quad (4.4.d)$$

$$\text{Para } 0 \leq t < \tau \quad (4.4.e)$$

Portanto, lembrando que o sinal  $x(t)$  vem invertido em polaridade, os diversos ganhos  $G_{nv}$  dos somadores da Figura 4.1 identificam-se com os valores de  $\frac{1}{2} A_{nv}$  da equação (2.43) e têm os seguintes valores:

Para o 1º canal temos

$$G_{31} = -\frac{1}{2} \quad (4.5.a)$$

$$G_{31} = G_{21} = G_{11} = \frac{1}{2} \quad (4.5.b)$$

Para o 2º canal temos

$$G_{32} = G_{12} = G_{02} = -\frac{1}{2} \quad (4.6.a)$$

$$G_{22} = \frac{1}{2} \quad (4.6.b)$$

Para o 3º canal temos

$$G_{33} = G_{13} = G_{03} = +\frac{1}{2} \quad (4.7.a)$$

$$G_{23} = -\frac{1}{2} \quad (4.7.b)$$

Para o 4º canal temos



$$G_{34} = G_{24} = G_{14} = -\frac{1}{2} \quad (4.8.a)$$

$$G_{04} = \frac{1}{2} \quad (4.8.b)$$

#### IV.3.3 - Detetores de Limiar

As saídas  $z_v(t)$  são somas ponderadas dos diversos  $x(t)$  e  $x_n(t)$   $n = 0, 1, 2$ . Como as operações são feitas em circuitos não ideais, ao longo do mesmo podem ser introduzidos erros. Dessa forma, com o intuito de poder-se tomar uma decisão sobre o valor de um determinado sinal  $z_v(t)$  contaminado por desvios a saída dos somadores  $G_{nv}$  acrescentamos detetores de limiar, como indica a Figura 4.1. Como o sinal demultiplexado só pode tomar dois níveis cujos valores são 0 e 4 Volts respectivamente e assumindo que as variações em torno desses níveis podem ser positivas ou negativas com igual probabilidade, concluímos que o detetor de limiar deve ter o funcionamento representado na Figura 4.3, ou seja

$$0 \leq d_v(t) \equiv V_{OL} \leq 0,8 \text{ Volts} \quad \text{para} \quad z_v(t) < 2 \text{ Volts} \quad (4.9.a)$$

$$2,4 \leq d_v(t) \equiv V_{OH} \leq 5,0 \text{ Volts} \quad \text{para} \quad z_v(t) > 2 \text{ Volts} \quad (4.9.b)$$

onde

$z_v(t) \equiv$  sinal de entrada do detetor de limiar

$d_v(t) \equiv$  sinal de saída do detetor de limiar

$d_v(t) \leq 0,8 \text{ Volts} \equiv$  nível "0" em circuitos lógicos tipo TTL

$2,4 \leq d_v(t) \leq 5,0 \text{ Volts} \equiv$  nível "1" em circuitos lógicos tipo TTL

Os detetores de limiar funcionam também como limitadores de tensão impedindo que níveis acima de 5 V ou abaixo de 0 V atinjam os circuitos lógicos

cos seguintes, danificando-os.

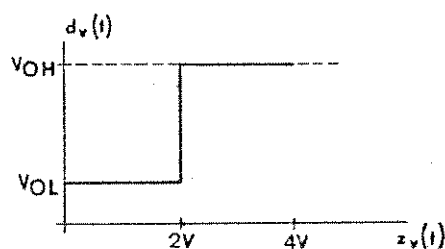


Figura 4.3 - Característica entrada x saída dos detetores de limiar  $L_1$  a  $L_4$ .

#### IV.3.4 - Chaveamento Final

Os circuitos de chaveamento final têm a função de observar o nível de cada  $d_v(t)$  no intervalo de tempo em que se recupera cada  $f_v$ .

Essa operação é feita amostrando a saída de cada somador -  $G_v$   $v = 1,2,3,4$ , nos instantes de leitura

$$t_0 + 3\tau \leq t_L < t_0 + 4\tau \quad (4.10)$$

e a seguir "segurando" o valor observado nesse instante  $t_L$  durante um intervalo de tempo igual à largura de cada sinal multiplexado. No nosso caso esse intervalo de tempo é feito igual não à largura  $T$  de cada  $f_v(t)$  mas sim igual a  $4T$  fazendo com que os sinais sejam recuperados com um fator de ocupação igual não a  $1/4$ , mas igual a 1 (100%). Para efeito de recuperação da informação não acarreta prejuízo algum

a extensão do fator de ocupação a 100%, porém se for necessário recuperar os sinais com fator de ocupação menor, esta operação é facilmente executada através da utilização de mais um comparador e quatro (4) circuitos lógicos tipo "E" para os quatro canais.

Os sinais são então recuperados através dos circuitos  $F_1$  a  $F_4$  da Figura 4.1, os quais consistem de "Flip-Flop's" tipo "Master-Slave" tendo os sinais  $d_1(t)$  a  $d_4(t)$  como entrada e o sinal  $V_{p4}(t)$  comandando a leitura dos mesmos nos instantes apropriados e a duração dos sinais recuperados.

O sinal  $S_4(t)$  aciona as portas "clock" dos "Flip-Flop's"  $F_1$  a  $F_4$  e o funcionamento desses dispositivos na montagem utilizada consiste em (\*):

- a) Quando o sinal de relógio  $V_{p4}(t)$  passa do estado "0" para o estado "1" a saída é isolada da entrada desse instante e é armazenado no dispositivo. Durante essa mudança de estado do relógio e enquanto for "1" a saída mantém o estado anterior.
- b) Quando o sinal de relógio  $V_{p4}(t)$  passa do estado "1" para o estado "0" a informação armazenada é transferida para a saída do dispositivo e é mantida até nova descida do relógio.

A onda  $V_{p4}(t)$  conforme Figura 4.4.j, é gerada no comparador  $S_4$  e "driver"  $D_4$  do circuito de controle de chaveamento, mostrado na Figura 4.1 e os sinais multiplexados são recuperados com um atraso de  $4\tau$  segundos, devido ao funcionamento dos "Flip-Flop's"  $F_1$  a  $F_4$ .

#### IV.3.5 - Circuito de Controle de Chaveamento

- Geração da onda de controle geral  $s(t)$  e das ondas de controle de chaveamento  $s_0, s_1, s_2, s_4, V_{p0}, V_{p1}, V_{p2}, V_{p4}$ .

---

(\*) Designing with TTL Integrated Circuits. Texas Instruments Electronic Series, page 164.

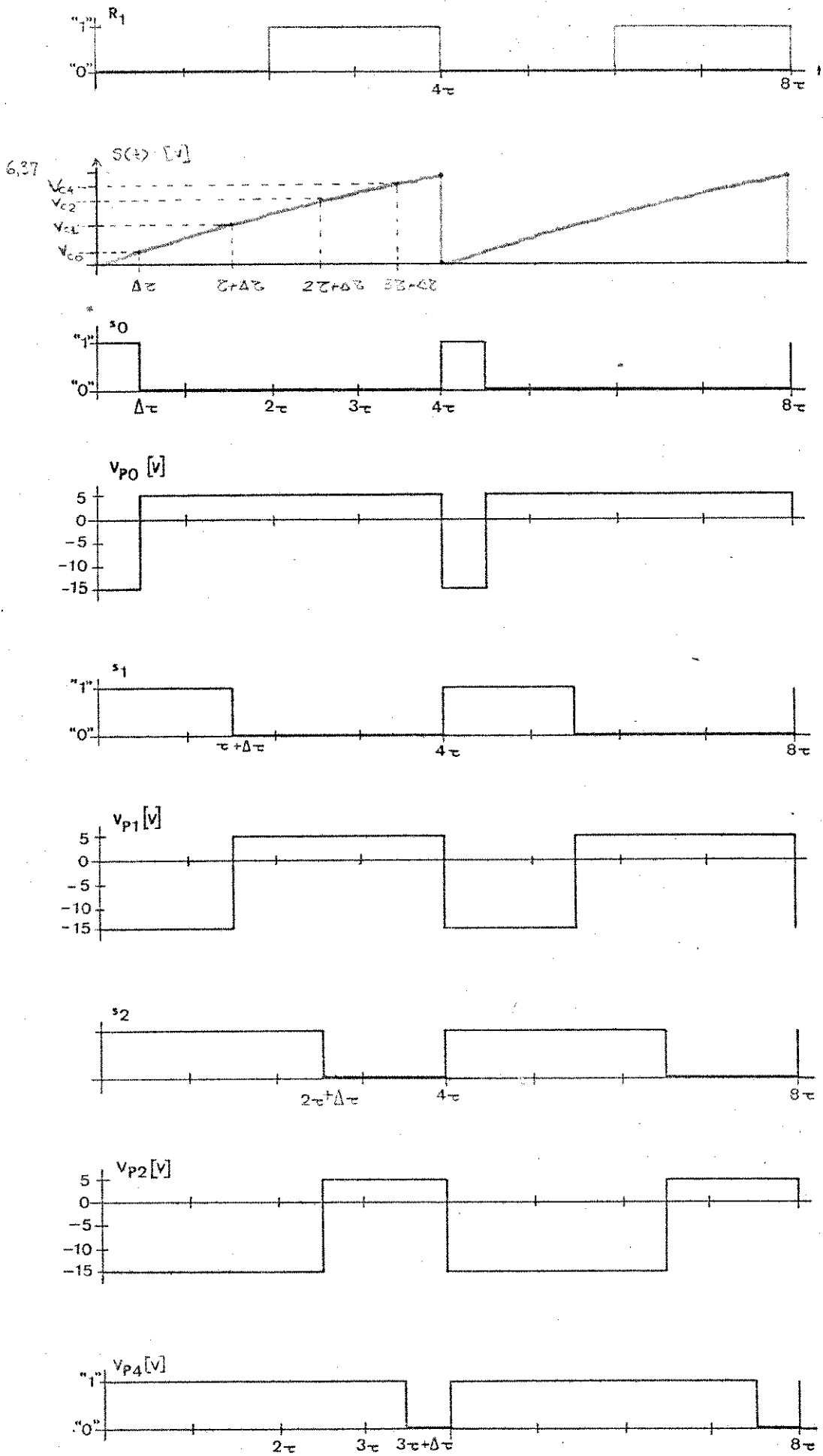


Figura 4.4. - Formas de onda do circuito de controle de chaveamento e onda de principal de controle  $s(t)$ .

O sinal que serve de referência para o controle geral do demultiplexador todo é o relógio  $R_1$  gerado no multiplexador, sendo que o mesmo pode ser obtido através de recuperadores de sincronismo a partir do próprio sinal  $x(t)$ , o que tornaria o sistema DMDT adaptivo.

A cada mudança de nível do estado "1" para o estado "0" do relógio  $R_1$ , inicia-se uma onda  $s(t)$  utilizada como controle geral do demultiplexador apresentada na Figura 4.4.b, igual a

$$s(t) \equiv s(t - n4T) = V_{ref} \left[ 1 - e^{-\frac{t}{\sigma}} \right] \quad (4.11.a)$$

$$e \quad s(n4T) = 0 \quad (4.11.b)$$

para  $n = 0, 1, 2, 3, \dots$

$$e \quad \sigma \cong 30\mu s \quad (4.11.c)$$

A onda  $s(t)$  é enviada às entradas inversoras dos quatro comparadores  $S_0, S_1$  e  $S_2$  da Figura 4.1, e a tensão de referência  $V_{ref}$  é enviada aos quatro potenciômetros  $P_0, P_1, P_2$  e  $P_4$  e as tensões  $V_{C0}, V_{C1}, V_{C2}$  de seus terminais centrais são enviadas às entradas não inversoras dos comparadores. As saídas  $s_0$  a  $s_4$  dos comparadores têm valor:

$$s_n(t) = "1"(*) \quad \text{para} \quad s(t) < V_{cn} \quad (4.12.a)$$

$$e \quad s_n(t) = "0"(*) \quad \text{para } s(t) > V_{cn} \quad (4.12.b)$$

$$\text{para } n = 0, 1, 2, 4 \quad (4.12.c)$$

onde os valores entre aspas indicam níveis lógicos binários.

Assim das equações (4.12.a) a (4.12.c) e Figura 4.4.b, as ondas de controle  $s_0(t)$ ,  $s_1(t)$  e  $s_2(t)$  têm a forma indicada na Figura 4.4.c.

As ondas  $s_0(t)$ ,  $s_1(t)$  e  $s_2(t)$  são utilizadas por sua vez para atuar os "drivers"  $D_0$ ,  $D_1$  e  $D_2$  os quais fornecem as tensões apropriadas para o funcionamento dos circuitos "amostra-e-segura" apresentados na Figura 4.1 e no ítem - IV.3.1. As tensões de saída dos circuitos  $D_0$ ,  $D_1$  e  $D_2$  são representadas nas Figuras 4.4.g a 4.4.i pelas ondas de controle  $V_{p0}$ ,  $V_{p1}$  e  $V_{p2}$ . A implementação dos "drivers"  $D_0$ ,  $D_1$  e  $D_2$  é feita na Secção IV.5 e seu funcionamento resume-se em:

$$V_{pn} = -15 \text{ Volts} \quad \text{para } s_v = "1" \quad (4.13.a)$$

$$V_{pn} = +5 \text{ Volts} \quad \text{para } s_v = "0" \quad (4.13.b)$$

$$\text{onde } n = 0, 1, 2 \quad (4.13.c)$$

A onda  $s_4(t)$  por sua vez tem a função descrita no ítem IV.3.4 e forma de onda resumida nas equações (4.10.a) e (4.10.b) e Figura 4.4.f. Sua obtenção é feita de maneira semelhante à utilizada nas ondas  $s_1(t)$  a  $s_3(t)$  e antes de ali

---

(\*) As tensões de saída dos comparadores utilizados são compatíveis com circuitos TTL, por isso são dadas em termos de níveis lógicos "alto" e "baixo".

mentar os "Flip-Flops"  $F_1$  a  $F_4$  deve ter sua potência amplificada através do "driver" inversor  $D_4$  o qual tem níveis de saída compatíveis com as entradas TTL dos circuitos  $F_1$  a  $F_4$ . Assim, temos:

$$V_{p4}(t) = "0" \quad \text{para} \quad s(t) < V_{c4} \quad (4.14.a)$$

$$V_{p4}(t) = "1" \quad \text{para} \quad s(t) > V_{c4} \quad (4.14.b)$$

#### IV.3.7 - Resumo do Funcionamento do Demultiplexador

Descrevemos nos itens IV.3.1 a IV.3.4 o caminho percorrido pelo sinal multiplexado  $x(t)$  através de diversos subsistemas até a saída do demultiplexador onde são reconstituídos os diversos sinais multiplexados  $f_v(t)$ ,  $v = 1, 2, 3, 4$ , a taxa de ocupação de 100%. Cada um dos itens acima descreve uma das quatro etapas - que completam a recuperação dos sinais previamente multiplexado e o item IV.3.5 descreve o sistema que controla as ditas etapas.

A Figura 4.2 apresenta um exemplo típico de sinais  $x(t)$ ,  $x_2(t)$ ,  $x_1(t)$  e  $x_0(t)$  quando se demultiplexa quatro sinais  $f_1(t)$  a  $f_4(t)$  cujos valores são "1", "0", "1" e "1", respectivamente. A título de ilustração apresentamos na Figura 4.5.a a 4.5.d as diversas formas de onda de  $z_v(t)$  e o valor de cada onda  $d_v(t)$  no intervalo de amostragem quando recuperamos os sinais  $f_1(t - 4\tau)$  a  $f_4(t - 4\tau)$ .

Nas Figuras 4.5.a a 4.5.b apresentamos também os ganhos de cada entrada dos somadores  $G_1$  a  $G_4$  correspondentes a cada canal do demultiplexador.

Deve-se observar que só interessa nas Figuras 4.5.a a 4.5.d os valores dos diversos  $z_v(t)$  nos intervalos de tempo  $t_0 + 3\tau \leq t < t_0 + 4\tau$  que é quando se recupera os diversos sinais  $f_v$ .

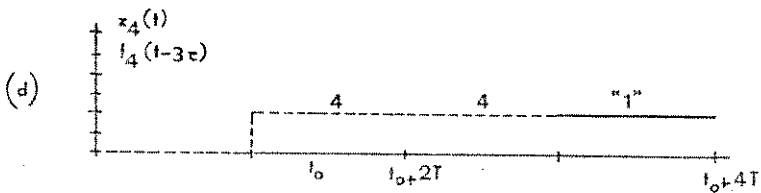
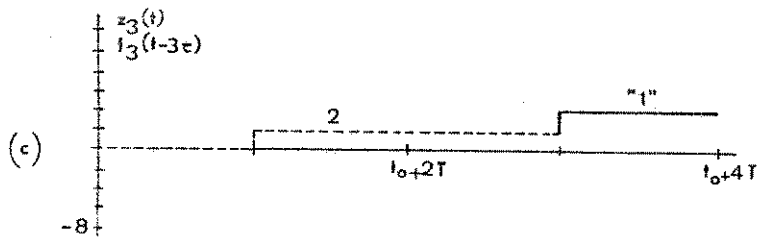
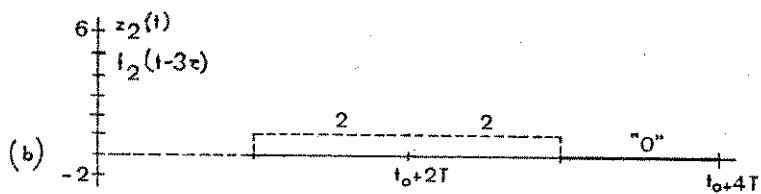
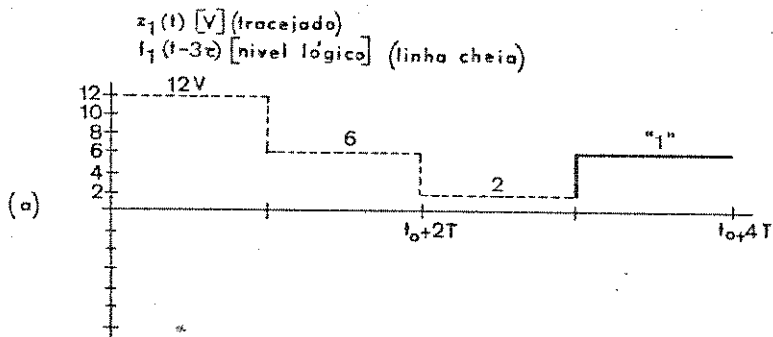


Figura 4.5 - Formas de onda das funções  $z_v(t)$  e  $f_v(t - 3\tau)$ ,  $v = 1, 2, 3, 4$ . Cada sinal  $f_v$  é recuperado após  $3\tau$  segundos antes de ser submetido aos "Flip-Flops"  $F_1$  a  $F_4$  finais.



#### IV.4 - Demultiplexador. Precisão do Circuito e Pontos Ótimos de Amostragem

Nesta Secção apresentamos um estudo sobre a precisão dos diversos circuitos que compõem o demultiplexador e deduzimos os valores e os desvios permissíveis de cada componente na implementação do mesmo.

##### IV.4.1 - Precisão dos Circuitos "amostra-e-segura" e "somadores"

A medida em que o sinal multiplexado  $x(t)$  e os diversos  $x_n(t)$  passam pelos circuitos apresentados na Figura 4.1 são adicionados desvios aos diversos sinais resultantes devido às imprecisões do circuito e aos desvios iniciais dos diversos sinais e suas amplificações.

Os desvios assim gerados variam e segundo vários fatores, sendo porém calculados neste trabalho basicamente em função da variação dos valores dos resistores empregados em torno de seu valor nominal, como se fez no Capítulo anterior, Secção III.4.

Neste ponto faremos considerações sobre os desvios acrescentados pelos circuitos "amostra-e-segura" e pelos somadores, lembrando que o desvio  $\Delta z_v$  de cada sinal  $z_v(t)$  deve ser de forma a ter-se

$$z_v < \Delta Z = 2V \quad \text{para} \quad f_v = "0" \quad (4.15.a)$$

$$z_v > \Delta Z = 2V \quad \text{para} \quad f_v = "1" \quad (4.15.b)$$

onde  $\Delta Z$  é o ponto de indecisão dos circuitos detetores de Limiar, como mostra a Figura 4.3 e

$$z_v = \bar{z}_v \pm \Delta z_v \quad (4.15.c)$$

Devido ao fato de não conhecermos a priori a distribuição probabilística de níveis do sinal  $x(t)$  e a distribuição das diversas variações dos resistores em módulo e sentido, consideramos o caso crítico onde todos os desvios se somam em um único sentido e a níveis máximos. Isto é, trata-se de uma análise de pior caso o qual dificilmente ocorrerá.

Inicialmente deduziremos uma expressão para os diversos  $z_v(t)$  em termos de valor esperado e desvios sob a forma

$$z_v(t_L) = \bar{z}_v(t_L) + \Delta z_v(t_L) \quad (4.16)$$

onde  $t_L$  é o instante de amostragem definido no item IV.3.4 e equação 4.10.

Definindo os ganhos de cada circuito "amostra-e-segura" ( $A_v$ ) e "somadores" em termos de valor nominal e desvio temos:

$$A_n = \text{ganho de cada "amostra-e-segura" com a chave } sw_v \text{ conduzindo} \quad (4.17.a)$$

$$= \bar{A}_n \pm \Delta A_n \quad (4.17.b)$$

$$\text{e } G_{nv} = G_{nv} \pm \Delta G_{nv} \quad (4.17.c)$$

Assim, conforme a Figura 4.1 e equações (4.3.a) e (4.3.b), no instante  $t = t_L$ , temos:

$$z_v(t_L) = \left[ -G_{3v} x(t_L) + G_{2v} x_3(t_L) + G_{1v} x_2(t_L) + G_{0v} x_1(t_L) \right]$$

$$= \left[ -G_{3v} x(t_L) + G_{2v} A_3 x(t_0 + 3\tau - \Delta\tau) + G_{1v} A_2 x(t_0 + 2\tau - \Delta\tau) + \right. \\ \left. + G_{0v} A_1 x(t_0 + \tau - \Delta\tau) \right]$$

Da equação anterior e da equação (3.12.a) temos:

$$z_v(t_L) = \left\{ \left[ -\bar{G}_{3v} \pm \Delta G_{3v} \right] \left[ \bar{x}(t_L) \pm \Delta x(t_L) \right] + \right. \\ + \left[ G_{2v} \pm \Delta G_{2v} \right] \left[ \bar{A}_3 \pm \Delta A_3 \right] \left[ \bar{x}(t_0 + 3\tau - \Delta\tau) \pm \Delta x(t_0 + \right. \\ \left. + 3\tau - \Delta\tau) \right] + \\ + \left[ \bar{G}_{1v} \pm \Delta G_{1v} \right] \left[ \bar{A}_2 \pm \Delta A_2 \right] \left[ \bar{x}(t_0 + 2\tau - \Delta\tau) \pm \Delta x(t_0 + \right. \\ \left. + 2\tau - \Delta\tau) \right] \\ \left. \left[ \bar{G}_{0v} \pm \Delta G_{0v} \right] \left[ \bar{A}_1 \pm \Delta A_1 \right] \left[ \bar{x}(t_0 + \tau - \Delta\tau) \pm \Delta x(t_0 + \right. \right. \\ \left. \left. + \tau - \Delta\tau) \right] \right\}$$

$$\begin{aligned}
\cong & \left\{ \left[ -\bar{G}_{3v} \bar{x}(t_L) + \bar{G}_{2v} \bar{A}_3 \bar{x}(t_0 + 3\tau - \Delta\tau) + \bar{G}_{1v} \bar{A}_2 \bar{x}(t_0 + 2\tau - \Delta\tau) + \bar{G}_{0v} \bar{A}_1 \bar{x}(t_0 + \right. \right. \\
& \left. \left. + \tau - \Delta\tau) \right] \right. \\
& \pm \left[ -\bar{G}_{3v} \Delta \bar{x}(t_L) + \bar{G}_{2v} \bar{A}_3 \Delta \bar{x}(t_0 + 3\tau - \Delta\tau) + \bar{G}_{1v} \bar{A}_2 \Delta \bar{x}(t_0 + 2\tau - \Delta\tau) + \right. \\
& \left. \left. + \bar{G}_{0v} \bar{A}_1 \Delta \bar{x}(t_0 + \tau - \Delta\tau) \right] + \right. \\
& \pm \left[ \bar{x}(t_L) \Delta \bar{G}_{3v} + \bar{x}(t_0 + 3\tau - \Delta\tau) \left[ \bar{A}_3 \Delta \bar{G}_{2v} + \bar{G}_{2v} \Delta \bar{A}_3 \right] + \right. \\
& \left. + \bar{x}(t_0 + 2\tau - \Delta\tau) \left[ \bar{A}_2 \Delta \bar{G}_{1v} + \bar{G}_{1v} \Delta \bar{A}_2 \right] + \right. \\
& \left. \left. + \bar{x}(t_0 + \tau - \Delta\tau) \left[ \bar{A}_1 \Delta \bar{G}_{0v} + \bar{G}_{0v} \Delta \bar{A}_1 \right] \right] \right\} \quad (4.18)
\end{aligned}$$

$$\cong \bar{z}_v(t_L) \pm \Delta z_v(t_L) \quad (4.19)$$

Estabelecendo

$$\bar{A}_K = -1 \quad K = 1, 2, 3 \quad (4.20)$$

$$\bar{G}_{nv} = \pm \frac{1}{2} \quad K = 1, 2, 3 \quad (4.21)$$

e lembrando que das equações (3.16) e (3.20) temos

$$|\Delta x(t)| \leq 0,23 \text{ Volts} \quad (4.22)$$

Das equações (4.18), (4.19), (4.20) e (4.22) o desvio  $\Delta z_v(t_L)$  pode ser calculado em módulo como sendo:

$$\begin{aligned} |\Delta z_v(t_L)| &\leq 4 \times \frac{1}{2} \times 0,23 + |\bar{x}(t_L)| |\Delta G_{3V}| + \\ &+ |\bar{x}(t_0 + 3\tau - \Delta\tau)| \left[ |\Delta G_{2V}| + \frac{1}{2} |\Delta A_3| \right] + |\bar{x}(t_0 + 2\tau - \Delta\tau)| \left[ |\Delta G_{1V}| + \frac{1}{2} |\Delta A_2| \right] + \\ &+ |\bar{x}(t_0 + \tau - \Delta\tau)| \left[ |\Delta G_{0V}| + \frac{1}{2} |\Delta A_1| \right] \\ &\equiv 0,46 + |\bar{x}(t_L)| |\Delta G_{3V}| + |\bar{x}_3(t_L)| \left[ |\Delta G_{2V}| + \frac{1}{2} |\Delta A_3| \right] + |\bar{x}_2(t_L)| \left[ |\Delta G_{1V}| + \frac{1}{2} |\Delta A_2| \right] \\ &+ |\bar{x}_1(t_L)| \left[ |\Delta G_{0V}| + \frac{1}{2} |\Delta A_1| \right] \end{aligned} \quad (4.23)^{(*)}$$

Para melhor analisar a equação (4.23) é necessário deduzir os diversos conjuntos de  $|\bar{x}_0(t_L), \bar{x}_1(t_L), \bar{x}_2(t_L), \bar{x}(t_L)|$  que podem ocorrer no sistema. A tabela 4.1 abaixo apresenta todas as possibilidades de ocorrência daqueles valores em função dos diversos arranjos que podem assumir os sinais multiplexados  $f_1(t_0)$  a  $f_4(t_0)$ .

(\*)  $\bar{x}_n(t_L) \equiv \bar{x}(t_0 + n\tau + \Delta\tau)$  pelo funcionamento dos circuitos "amostra-e-segura".

$t = t_0$				$x_3(t_L)$	$x_2(t_L)$	$x_1(t_L)$	$x(t_L)$	$ x(t_L) + \sum_{k=1}^3  x_k(t_L) $	
$f_1$	$f_2$	$f_3$	$f_4$						[v]
[níveis lógicos]									
0	0	0	0	0	0	0	0	0	
0	0	0	1	2	-2	-2	2	8	
0	0	1	0	2	2	-2	-2	8	
0	0	1	1	4	0	-4	0	8	
0	1	0	0	2	-2	2	-2	8	
0	1	0	1	4	-4	0	0	8	
0	1	1	0	4	0	0	-4	8	
0	1	1	1	6	2	-2	-2	12	
1	0	0	0	2	2	2	2	8	
1	0	0	1	4	0	0	4	4	
1	0	1	0	4	4	0	0	8	
1	0	1	1	6	2	-2	2	12	
1	1	0	0	4	0	4	0	8	
1	1	0	1	6	-2	2	2	12	
1	1	1	0	6	2	2	2	12	
1	1	1	1	8	0	0	0	8	

Tabela 4.1 - Possibilidades de ocorrência dos diversos conjuntos de tensões de  $[\bar{x}_0(t_L), \bar{x}_1(t_L), \bar{x}_2(t_L), \bar{x}(t_L)]$

Assumindo o mesmo desempenho entre todos os circuitos "amostra-e-segura" e também entre todos os somadores, podem definir

$$|\Delta G_{nv}| = \Delta G \quad \text{para todo } n, v \quad (4.24)$$

$$e \quad |\Delta A_n| = \Delta A \quad \text{para todo } n \quad (4.25)$$

Assim, das equações (4.23) a (4.25) e da Tabela 4.1, podemos dizer que o desvio máximo em módulo do sinal  $z(t_L)$  é igual a

$$|\Delta z_{\max}(t_L)| \leq 0,46 + 12 \left[ 4\Delta G + \frac{3}{2} \Delta A \right]$$

$$|\Delta z_{\max}(t_L)| \leq 0,46 + 48\Delta G + 36\Delta A \quad (4.26.a)$$

ou seja:

$$|\Delta z_{\max}(t_L)| \leq 0,46 + 24 \frac{\Delta G}{G} + 36 \frac{\Delta A}{A} \quad \text{para}$$

$$|G_{nv}| = \frac{1}{2} \quad \text{e} \quad |A| = 1 \quad (4.26.b)$$

Da Figura 4.3, considerando que o ponto de indecisão do circuito detetor de limiar é  $\Delta Z = 2$  Volts, não ocorrerá erro se:

$$24 \frac{\Delta G}{|G_{nv}|} + 36 \frac{\Delta A}{|A|} < 2 - 0,46 \text{ V} = 1,54 \text{ Volts} \quad (4.27.a)$$

o que corresponde a uma separação entre níveis de

$$\frac{4 - |\Delta z_{\max}|}{4} = \frac{4 - 2}{4} = \frac{1}{2} \equiv 50\% \quad (4.27.b)$$

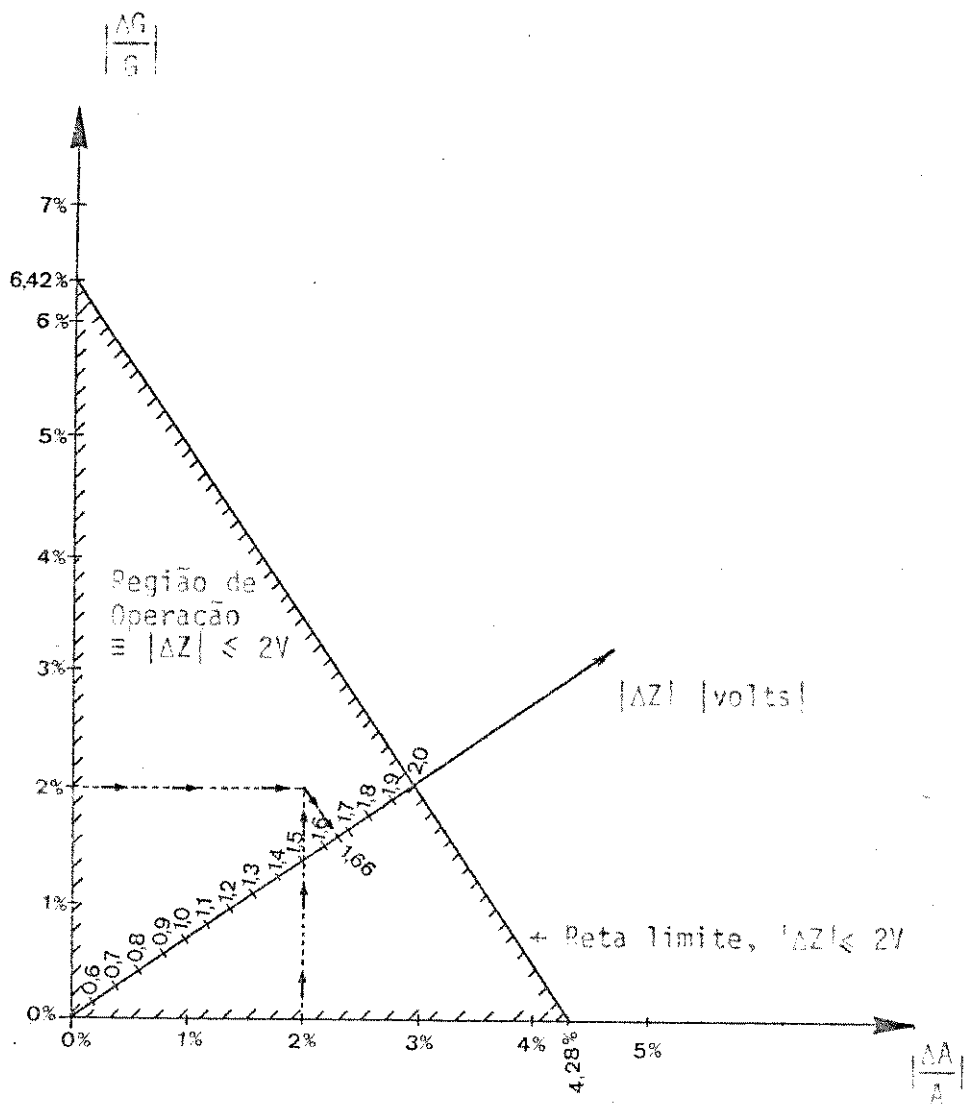


Figura 4.6 - Valor de  $|\Delta z_{\max}(t_L)|$  para os diversos valores de  $|\frac{\Delta A}{A}|$  e  $|\frac{\Delta G}{G}|$ . Para determinar o valor de  $|\Delta z_{\max}(t_L)|$  trace uma paralela à reta limite  $|\Delta z_{\max}| \leq 2V$  passando pelo ponto  $(\frac{\Delta A}{A}, \frac{\Delta G}{G})$  e leia no eixo  $|\Delta z|$ .



A Figura 4.6 representa diversos valores de .....  
 $|\Delta z_{\max}(t_L)|$  em função de diversos arranjos  $\frac{\Delta G}{G}$  e  $\frac{\Delta A}{A}$ , incluindo o caso limite permis-  
 sível onde  $|\Delta z_{\max}(t_L)| = \Delta z = 2$  Volts.

#### IV.4.2 - Determinação dos Pontos Ótimos de Amostragem. Valor de $\Delta\tau$

Teoricamente, a amostragem da onda  $x(t)$  para obter-se cada  $x_n(t)$ ,  $n = 0, 1, 2$  (Ver Figura 4.2), pode ser feita em qualquer ponto do intervalo  $t_0 + nT < t < t_0 + (n + 1)T$ .

Devido a atrasos e interferências sempre presentes no circuito prático é conveniente porém efetuar a amostragem na metade do intervalo disponível para esse fim. Dessa forma escolhemos

$$\Delta\tau = \frac{T}{2} \cong \frac{1}{2 \times 256} \text{ ms} \cong 1,95 \mu\text{s} \quad (4.29)$$

#### IV.5 - Implementação Física do Demultiplexador

O demultiplexador construído está apresentado sob a forma de esquema na Figura 4.7 e a implementação de cada um dos circuitos que o compõe é apresentada a seguir.

##### IV.5.1 - Implementação dos Circuitos "amostra-e-segura"

Cada um dos circuitos tipo "amostra-e-segura" representados em bloco na Figura 4.1 e discutidos na Secção IV.3.1 constitue-se basicamente de um "driver", uma chave analógica e de um amplificador operacional tendo um capacitor entre entrada e saída, como mostra a Figura 4.3.

O circuito todo é apresentado também, com seus valores, na Figura que apresenta o demultiplexador todo.

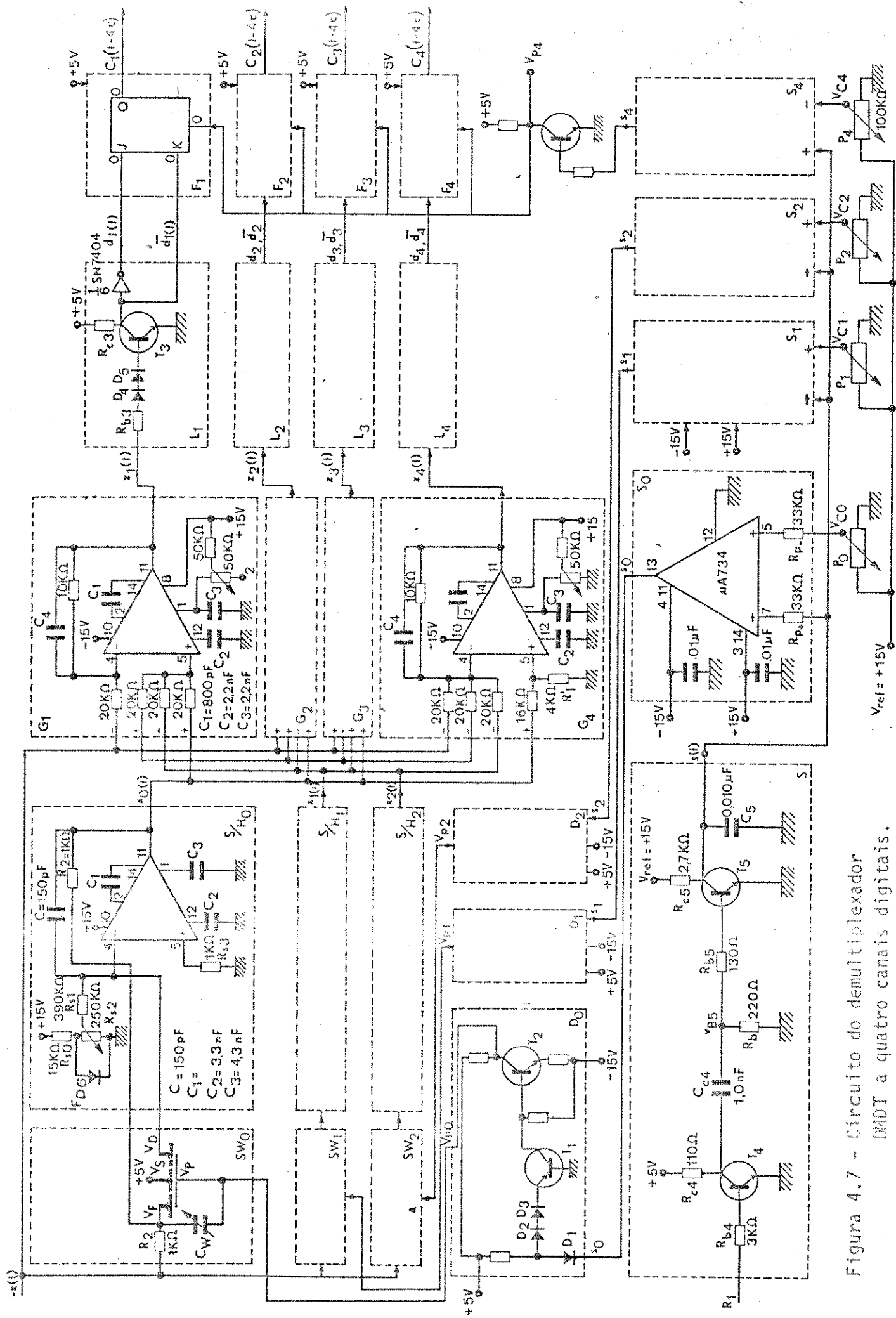


Figura 4.7 - Circuito do demultiplexador DMDT a quatro canais digitais.

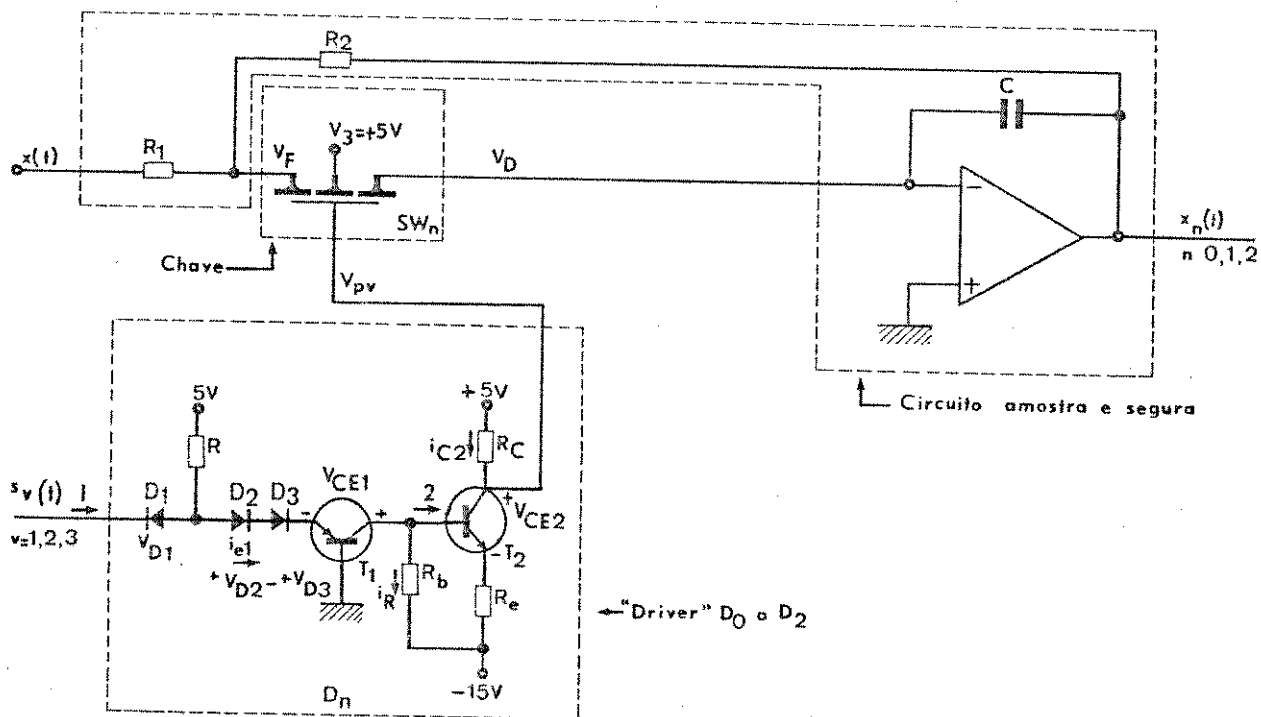


Figura 4.8 - Circuito básico de um "amostra-e-segura", consistindo de "Driver", "Chave" e "Amplificador Operacional + Capacitor".

### Funcionamento

O funcionamento do circuito da Figura 4.8 pode ser dividido em duas situações distintas, uma onde  $s_n(t)$  é "alto" ( $s_n(t) = V_{OH}$ ) e outra onde  $s_n(t)$  é "baixo" ( $s_n(t) = V_{OL}$ ), podendo ser representado por dois modelos diferentes.

A primeira situação corresponde a termos  $s_n(t) = V_{OH}$  (nível - TTL "alto"), o que implica em manter o diodo  $D_1$  reversamente polarizado, fazendo com que a corrente  $i_{e1}$  seja diferente de zero. Como consequência o transistor  $T_1$  conduz o qual por sua vez faz com que o transistor  $T_2$  fique saturado, fazendo com que a tensão de saída  $V_{pn}$  seja da ordem de  $V_{pn} = -15V$ , para  $s_n(t) = V_{OH}$ . A Figura correspondente do

Apêndice VI mostra os valores de resistência  $r_{on}$  que as chaves  $SW_n$  apresentam em função da diferença de potencial  $V_{PFn} = V_{Pn} - V_{Fn}$  existente nas chaves: para  $V_{PFn} < -9V$  temos  $r_{on} < 200\Omega$ , fazendo com que a montagem se comporte como um amplificador de ganho  $(-\frac{R_2}{R_1})$ , quando  $s_n(t) = V_{OH}$ .

A segunda situação corresponde a termos  $s_n(t) = V_{OL}$  (nível TTL "baixo" o que implica em saturar o diodo  $D_1$ , desviando a corrente da bateria  $V_{CC} = 5V$  para a entrada do circuito. Dessa forma  $i_{e1} = 0$  e tanto o transistor  $T_1$  quanto o  $T_2$  estão cortados fazendo com que  $V_{pn} = 5$  Volts. Dessa forma, de acordo com as Figuras do Apêndice VI, a resistência das chaves  $SW_n$  é muito alta e a mesma age como circuito aberto.

Sob essas condições podemos resumir o circuito "amostra-e-segura" como na Figura 4.9, onde a chave  $SW_n$  é comandada pelo sinal  $s_n(t)$ , e podemos dividir seu funcionamento em duas etapas distintas, uma em que o sinal é de saída e a amplificação do sinal, de entrada, e outra em que o sinal de saída de um determinado instante é armazenado no capacitor  $C$  até o instante  $t = t_0 + 4\tau$ .

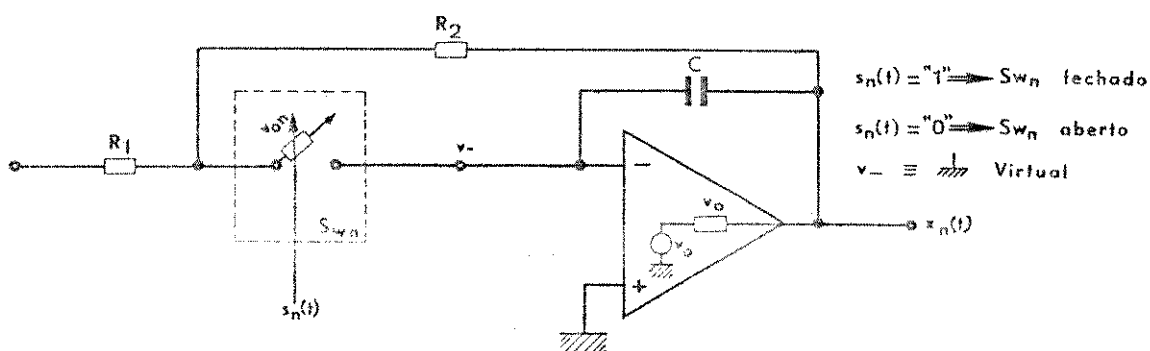


Figura 4.9 - Circuito Amostra-e-segura equivalente. Funcionamento.

#### IV.5.1.a - Implementação do Circuito "amostra-e-segura" Propriamente Dito

O circuito "amostra-e-segura" propriamente dito constitui-se do amplificador operacional com ganho  $(-\frac{R_2}{R_1})$  e capacitor C onde é armazenado o valor da tensão do sinal amostrado. Seu funcionamento é descrito abaixo em duas etapas distintas onde se deduz valores para os componentes do circuito.

Baseando-se na Figura 4.9 e nas equações (4.3.a) e (4.3.b), quando a chave  $SW_v$  se fecha, a montagem comporta-se como um amplificador com ganho de tensão igual a  $(-\frac{R_2}{R_1})$ , com uma carga capacitiva entre saída e "terra" em cujos terminais havia uma tensão  $x_n(t_0)^{(*)}$ . A saída do amplificador carrega então o capacitor C com o novo valor  $x(t_0 + t)$  segundo a equação

$$x_n(t) = x_n(t_0) + \left\{ \frac{R_2}{R_1} x(t) - x_n(t_0) \right\} \left\{ 1 - e^{-\left( \frac{t - t_0}{r_o C} \right)} \right\} \quad (4.30.a)$$

$$\text{para} \quad t_0 \leq t < t_0 + 4\tau \quad (4.30.b)$$

$$\text{onde} \quad -\frac{R_2}{R_1} \equiv \text{ganho em malha}$$

$r_o$  = resistência de saída do amplificador operacional

$$\text{e} \quad t_0 = 0, \tau, 2\tau, 3\tau, \dots$$

$$\text{Para} \quad t = t_0 \quad \rightarrow \quad x_n(t) = x_n(t_0)$$

(\*) A entrada (-) do amplificador operacional é um terra virtual. Sob essas condições (chave conduzindo) o circuito é um caso particular dos somadores apresentados no Apêndice IV.A. (referência): Operational Amplifiers, Design and Applications, Burr Brown, pág. 349.

e para  $t - t_0 \gg r_0 C \rightarrow x_n(t) \rightarrow \frac{R_2}{R_1} x(t)$

### Tempo de aquisição

Na transição da chave  $SW_V$  do estado aberto para o estado fechado, a saída do amplificador operacional carrega exponencialmente o capacitor C. O tempo em que o sinal leva para aproximar-se satisfatoriamente do sinal final denominamos tempo de aquisição.

No nosso caso, para:

a) variações máximas do sinal de saída igual a 14 Volts correspondente à passagem  $x_n(t) = -6$  Volts para  $x_n(t_L) = +8$  Volts.

b)  $R_2 = R_1 \rightarrow A_n = -1$

$$r_0 = 75\Omega$$

$$C = 150 \text{ pF}$$

teríamos, da equação (4.30.a) que

$$x_n(t) = -6 + \left[ 8 - (-6) \right] \left[ 1 - e^{-\frac{t - t_0}{75 \times 0,15 \times 10^{-6}}} \right]$$

$$= -6 + 14 \left[ 1 - \exp \left( -\frac{t - t_0}{1,125 \times 10^{-8}} \right) \right]$$

o que corresponde a uma aquisição muito rápida do sinal, pois a constante de tempo  $\tau_0 C$  do circuito é da ordem de  $\frac{T}{350}$ , onde  $T = \frac{1}{256}$  ms. No entanto, o tempo de aquisição do circuito é limitado também pela capacidade de fornecer corrente do amplificador operacional utilizado, fazendo com que a rapidez do circuito seja geralmente limitada pelo "slew-rate" (\*).

A segunda etapa consiste em manter o valor de cada  $x_n(t)$  desde o instante desejado até o final da operação de demultiplexagem, ou seja, durante o intervalo  $t_0 + n\tau + \Delta\tau \leq t < t_0 + 4\tau$ . É realizada simplesmente abrindo-se a chave  $SW_n$  no instante  $t_L = t_0 + n\tau + \Delta\tau$ . Quando a mesma abre-se, a tensão  $x_n(t_L)$  é armazenada no capacitor C e seu valor é mantido até nova amostragem descarregando-se muito lentamente devido à corrente de polarização do operacional (entrada inversora), a qual é da ordem de 750 nA para o dispositivo utilizado ( $\mu A 715$  - Fairchild). Seu efeito é minimizado por compensações efetuadas no circuito (potenciômetro  $R_{S2}$ , diodo FD6, resistores  $R_{S0}$  e  $R_{S1}$ , tal como recomendado pelo fabricante.

$$\text{Precisão do ganho} = \frac{R_2}{R_1}$$

Fazendo

$$R_2 = R_1 = R \pm \Delta R$$

$$A_n = \frac{R_2}{R_1} = \frac{R \pm \Delta R}{R \pm \Delta R} \cong$$

$$\cong \frac{R}{R} \pm \frac{R}{R_2} \Delta R \pm \frac{\Delta R}{R} \cong 1 \pm 2 \frac{\Delta R}{R} (**)$$

(\*) "Slew-rate"  $\equiv$  rapidez com que a saída do disp. é capaz de passar de um nível de tensão para outro. Depende do valor e do tipo da carga (capacitiva, resistiva, indutiva) e é dado normalmente em Volts/ $\mu$ s.

(\*\*) O circuito é um caso particular do apresentado no Apêndice IV.A, Figura IV.A.1, fazendo  $R_4' = R_1' = 0$ ,  $R_f' = R_2$  e  $R_2' = R_3' \rightarrow \infty$

Usando resistores de 1% de precisão temos:

$$A_n = 1 \pm \Delta A_n \quad (4.31.a)$$

$$\text{onde } \Delta A_n \cong 2\% \quad (4.31.b)$$

### Implementação

$$R_1 = R_2 = 1000\Omega \pm 1\%$$

Amplificador Operacional :  $\mu A$  715 - Fairchild

Compensações efetuadas: Como recomendadas pelo fabricante, a saber:

- a) Frequência: Capacitores  $C_1, C_2, C_3$ .
- b) "Off-set" devido à corrente de polarização na entrada inversora: Resistor  $R_{53}$ .
- c) Controle de queda do valor da tensão armazenada no capacitor C ("droop-control"):  
Resistores  $R_{S0}, R_{S1}, R_{S2}$

Diodo FDG

Esta queda é devido à drenagem de corrente do capacitor em direção à entrada inverso e corresponde à corrente de polarização desta entrada.

$C = 150$  pF, capacitor de poliésterol

$C_1 = 800$  pF



$$C_2 = 3,3 \text{ nF}$$

$$C_3 = 4,3 \text{ nF}$$

Tempo de aquisição esperado: 20 V/ $\mu$ s, como presumível da curva "slew rate as a function of the closed loop gain", Apêndice (Cap. VI), relativo ao dispositivo  $\mu$ A715. Para o caso crítico, que consiste de uma passagem do nível - 4V ao nível + 8V, o tempo de aquisição corresponde a 500 ns.

$$\therefore \text{Tempo de aquisição esperado} \leq 500 \text{ ns} \quad (4.31.a)$$

#### IV.5.1.b - Implementação das Chaves Analógicas. $SW_n$ , $n=0, 1, 2$

As chaves analógicas do demultiplexador foram implementadas com dispositivos MOS-FET os quais apresentam uma resistência equivalente entre - terminais Fonte (F) e Dreno (D) que é função da diferença de potencial  $V_{PF}$  entre Porta (P) e Fonte. Esses valores são apresentados em forma de curvas nº Capítulo VI e no circuito implementado assumem no estado "fechado" valores iguais a

$$\begin{aligned} r_{on} &\leq r_{FD}(V_P = -15 \text{ V}, V_F = -6 \text{ V}) \quad (*) \\ &= r_{FD}(V_{PF} = -9 \text{ V}) \cong 200 \Omega \quad (4.32.a) \end{aligned}$$

onde  $V_{PF} = V_{PF \text{ min}} = -9 \text{ V}$

Por outro lado, no estado "cortado" o máximo valor da tensão  $V_{PF}$  é igual a

---

(\*) O sinal  $x(t)$  varia de  $-6 \text{ V} < a < + 8 \text{ V}$ .

$$V_{PF \max} = 5 - 6 = -1 \text{ Volts } (*)$$

$$\therefore r_{\text{equivalente}} (V_{PF \max}) \equiv \text{circuito aberto} \quad (4.32.b)$$

$$(\gt 10^{12} \text{ Ohms})$$

fazendo com que a resistência equivalente mínima no estado cortado seja extremamente alta.

As equações (4.32.a) e (4.32.b) representam os dois casos críticos para o funcionamento da chave, ou seja, representam o valor mínimo da sua resistência equivalente quando deve conduzir e seu valor máximo quando deve cortar o sinal, respectivamente. Os valores obtidos são bastante satisfatórios, dada a alta impedância do amplificador operacional que se segue a cada chave.

O dispositivo utilizado e que apresenta a curva citada é fabricado pela Motorola sob número MFE 3003 e tem ainda as seguintes características adicionais:

$r_{\text{on}} < 200 \Omega$  para as condições do circuito. Ver curva correspondente no Capítulo VI.

$t_{\text{on}} < 100 \text{ ns}$  dentro de 98% de excursão do sinal,  $R_L = 3K\Omega$ , sinal de  $\pm 2 \text{ V}$ .

$t_{\text{off}} < 400 \text{ ns}$  mesmas condições acima.

$$V_{PF\max} = 30 \text{ V}$$

Compensações: Carga residual entre Porta e Dreno de cada dispositivo MOS-FET comporta-se como um capacitor  $C_{PD}$ . Quando a chave passa do estado fechado para o estado aberto a geometria da região entre Porta e Dreno altera-se

---

(\*) O sinal  $x(t)$  varia de  $-6V < a +8V$ .

rapidamente e tende a expulsar a carga que havia em si. Essa carga provocaria um pulso de tensão (spike) adicional ao sinal no instante de amostragem caso não fosse compensada de alguma maneira. Uma solução encontrada foi acrescentar um capacitor  $C_W$  entre a Fonte e Porta do MOS, sendo que neste ponto sua tensão diminui bruscamente no instante do fechamento da chave drenando a carga e impedindo que a mesma atinja a entrada do operacional.

O capacitor utilizado é variável e de valor 5-25 pF. O ajuste é feito com o circuito funcionando e de forma a se obter o melhor resultado, sendo que se o funcionamento é satisfatório para toda a excursão do sinal ocorrente no circuito.

#### IV.5.1.c - Implementação dos "Drivers" $D_0$ a $D_2$ ; Dimensionamento dos Elementos

Os circuitos  $D_0$  a  $D_2$  apresentados nas Figuras 4.1 e 4.8 têm a função descrita nas equações (4.13.a) a (4.13.c) e funcionamento descrito na Secção IV.4.1.

O circuito de entrada dos "drivers"  $D_1$  a  $D_3$  tem a configuração de uma entrada TTL padronizada onde

$$R = 680\Omega$$

$$\text{Fazendo } R_b = 820\Omega$$

$$R_c = 1800\Omega$$

$$R_e = 100\Omega$$

Temos, no estado  $s_n(t) = V_{OL} = 0V$  os seguintes valores:

$$I = - \frac{5 - V_{D1} - V_{OL}}{R} \cong - \frac{5 - 0,6}{680} \text{ A} \cong - 6,8 \text{ mA}$$

$$i_{E1} = 0$$

$$v_{CE1} = -15 - V_{D1} = -15,6 \text{ V para } i_{E1} = i_R = 0 \quad (4.33)$$

$$i_{C2} = \beta_2 i_{B2} = 0$$

$$v_{CE2} = 5 - (-15) = 20\text{V para } i_{C2} = 0 \quad (4.34)$$

e 
$$V_{Pn} = 5 - R_C i_{C2} = 5\text{V para } s_n(t) = V_{OL} \quad (4.35)$$

onde 
$$\beta_2 \cong \frac{i_{C2}}{i_{B2}}$$

Por outro lado, no estado  $s_n(t) = V_{OH}$  temos:

$$I \cong 0$$

$$i_{E1} = \frac{5 - V_{D2} - V_{D3} - V_{EB1}}{R} \cong \frac{5 - 0,6 - 0,6 - 0,6}{680} \cong 4,7 \text{ mA} *$$

\* (4.36)

$$i_{C1} \cong i_{E1}$$

$$i_R = i_{E1} \frac{\beta_2 R_e}{R_b + \beta_2 R_e} \cong i_{E1} \text{ para } \beta_2 \gg \frac{R_b}{R_e} \cong 8$$

$$\therefore v_{CE1} = -15 + R_b i_R - V_{EB1} \cong -11,8V \quad (4.37)$$

portanto: O transistor  $T_2$  satura sob as condições acima e apresenta (\*)

$$v_{CE} = 0 \quad \equiv \quad \text{saturado} \quad (4.38)$$

$$i_C = \frac{5 - (-15)}{R_e + R_C} = \frac{20}{1900} = 10,5 \text{ mA} \quad (4.39)$$

$$V_{pn} = 5 - R_C i_C \cong -14 \text{ Volts para } s_n(t) = V_{OH} \quad (4.40)$$

Observamos das equações (4.33) e (4.37) que o transistor  $T_1$  não satura, não sendo necessário portanto o uso de transistores de chaveamento na sua implementação. Adotou-se o transistor fabricado pela Texas sob nº 2N1305 o qual tem suas características apresentadas no Apêndice VI.

Por outro lado, das equações (4.34), (4.35) e (4.38) verificamos que o transistor  $T_2$  é solicitado desde a saturação sob corrente  $i_C = 4,7 \text{ mA}$  até o valor de  $v_{CE \text{ max}} = 20 \text{ V}$ , o que obriga o uso de transistores de chaveamento. Foi utilizado o transistor 2N2222A fabricado pela Fairchild Semiconductors o qual tem suas características apresentadas no Apêndice VI e satisfaz plenamente as exigências do circuito.

---

(\*) A saturação do transistor  $T_2$  é facilmente deduzida se tentarmos calcular o valor de  $i_{C2}$ , o qual seria da ordem de 60 mA se não ocorresse saturação, quando o seu valor máximo possível é igual a  $\frac{5 + 15}{R_e + R_C} \cong 10,5 \text{ mA}$  para  $v_{CE} = 0$ .

Diodos utilizados: BAX13 - Philips.

Atrasos: Os atrasos das ondas  $V_{p0}$  a  $V_{p4}$  em relação às ondas  $s_0$  a  $s_4$  devem-se aos atrasos dos diodos e dos transistores empregados. Das Tabelas do Apêndice VI, observamos que os dispositivos empregados apresentam, sob as condições de funcionamento do circuito, os seguintes atrasos:

Diodos :  $\leq 4$  ns

Transistores :  $\leq 225$  ns

Espera-se portanto um atraso entre  $V_{pn}$  e  $s_n$   $n = 0,1,2,4$ , de no máximo  $\approx 240$  ns.

#### IV.5.2 - Somadores $G_1$ a $G_4$ - Implementação. Precisão. Compensações

Os somadores  $G_1$  a  $G_4$ , mostrados nas Figuras 4.1 e 4.7 são basicamente de dois tipos. O primeiro deles que é o caso dos somadores  $G_1$  a  $G_3$  tem três entradas com ganho igual a  $-\frac{1}{2}$  e com um ganho igual a  $+\frac{1}{2}$ . O segundo tipo tem três entradas com ganho igual a  $+\frac{1}{2}$  e uma com ganho igual a  $-\frac{1}{2}$ .

Apresentamos a seguir a implementação de cada um dos dois tipos acima, dando especificações dos elementos utilizados e o desempenho dos somadores.

No Apêndice IV.A apresentamos os circuitos genéricos para os somadores implementados.

##### IV.5.2.a - Somador do tipo:

$$v_o = A_1 v_1 + A_2 v_2 + A_3 v_3 + A_4 v_4$$

onde  $A_1 = A_2 = A_3 = -\frac{1}{2}$

$$A_4 = \frac{1}{2}$$

$v_0 \equiv$  tensão de saída

$v_1$  a  $v_4 \equiv$  tensões de entrada

Do Apêndice IV.A equações (IV.A.11) e (IV.A.12), fazendo

$$R'_f = 10 \text{ K}\Omega \pm 1\% \quad (4.41.a)$$

$$R'_1 = 20 \text{ K}\Omega \pm 1\% \quad (4.41.b)$$

$$R'_2 = 20 \text{ K}\Omega \pm 1\% \quad (4.41.c)$$

$$R'_3 = 20 \text{ K}\Omega \pm 1\% \quad (4.41.d)$$

$$R'_4 = 16 \text{ K}\Omega \pm 1\% \quad (4.41.e)$$

$$R'_I = 4 \text{ K}\Omega \pm 1\% \quad (4.41.f)$$

temos :

$$A_i = -\frac{1}{2} \pm 0,01 \quad (*) \quad (4.42.a)$$

$$\equiv -\frac{1}{2} \pm 2\% \quad \text{para } i = 1,2,3 \quad (4.42.b)$$

e 
$$A_4 = \frac{1}{2} \pm 0,01 \quad (*) \quad (4.43.a)$$

$$\equiv \frac{1}{2} \pm 2\% \quad (4.43.b)$$

---

(\*) Tomando os desvios dos resistores em módulo, a favor da segurança.

- Impedância de entrada em cada terminal:

$$R_{in} \cong 20 \text{ K}\Omega \quad (4.44)$$

- Dispositivo utilizado:

Amplificador Operacional  $\mu\text{A715}$  fabricado pela Fairchild Semiconductors.  $r_o \cong 75 \Omega$

$$r_{in} \cong 1\text{M}\Omega$$

Ver características no

- Impedância de saída do somador

$$r_o \cong 75 \Omega \quad (\text{para o } \mu\text{A715}) \quad (4.45)$$

Na Figura 4.7 está representado o somador em questão; trata-se do somador  $G_4$ .

#### IV.5.2.b - Somador do tipo:

$$v_o = A_1 v_1 + A_2 v_2 + A_3 v_3 + A_4 v_4$$

onde  $A_1 = A_2 = A_3 = +\frac{1}{2}$

$$A_4 = -\frac{1}{2}$$

$v_o \cong$  tensão de saída

$v_1$  a  $v_4 \cong$  tensões de entrada

Do Apêndice IV.A, equações (IV.A.15) e (IV.A.16), fazendo



$$R_f^i = 10 \text{ K}\Omega \pm 1\% \quad (4.46.a)$$

$$R_1^i = 20 \text{ K}\Omega \pm 1\% \quad (4.46.b)$$

$$R_2^i = 20 \text{ K}\Omega \pm 1\% \quad (4.46.c)$$

$$R_3^i = 20 \text{ K}\Omega \pm 1\% \quad (4.46.d)$$

$$R_4^i = 20 \text{ K}\Omega \pm 1\% \quad (4.46.e)$$

temos :

$$A_i = + \frac{1}{2} \pm 0,0085 \quad (*) \quad (4.47.a)$$

$$\cong \frac{1}{2} \pm 1,7\% \quad \text{para } i = 1,2,3 \quad (4.47.b)$$

e 
$$A_4 = - \frac{1}{2} \pm 0,01 \quad (*) \quad (4.48.a)$$

$$\cong - \frac{1}{2} \pm 2\% \quad (4.48.b)$$

- Impedância de entrada em cada terminal

$$R_{in} \cong 20 \text{ K}\Omega \quad (4.49)$$

- Dispositivo utilizado:

Amplificador Operacional  $\mu A715$  fabricado pela Fairchild Semiconductors.  $r_o \cong 75 \Omega$

$$r_{in} \cong 1 \text{ M}\Omega$$

---

(\*) Tomando-se os desvios dos resistores em módulo, a favor da segurança.

Ver características na

- Impedância de saída do somador

$$r_o \cong 75 \Omega \quad (4.50)$$

Na Figura 4.7 estão representados os somadores  $G_1$  a  $G_3$  os quais são do tipo implementado.

#### IV.5.2.c - Precisão do sinal $z_v(t_L)$

Das equações (4.31.b), (4.42.b), (4.43.b), (4.47.b), (4.48.b) e da curva da Figura 4.6 concluímos que:

$$|\Delta z_{\max}| \leq 1,66 \text{ Volts}$$

Portanto, como a separação nominal entre níveis do sinal de saída é igual a 4 Volts, resta um intervalo livre não afetado por desvios da ordem de 680 mV, como mostra a Figura 4.10 abaixo.

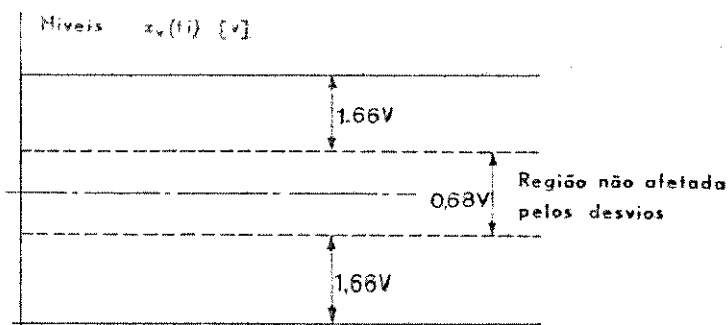


Figura 4.10 - Níveis de  $z_v(t_L)$ , desvios máximos que podem ocorrer e região livre dos efeitos de quaisquer desvios.

#### IV.5.2.d - Compensações

Nos somadores implementados efetuou-se as seguintes compensações, todas recomendadas pelo fabricante, como pode-se ver nas folhas de dados do Apêndice VI.

a) frequência de ganho :

$$\text{Capacitores } C_1 = 800 \text{ pF}$$

$$C_2 = 2,2 \text{ nF}$$

$$C_3 = 2,2 \text{ nF}$$

$$C_4 = 10 \text{ pF}$$

b) "off-set" :

Resistores 50 K $\Omega$  fixo

50 K $\Omega$  variável (pot)

#### IV.5.2.e - Impedâncias de Entrada e de Saída. Acoplamento

Os somadores são alimentados pelos circuitos "amostra-segura" cuja impedância de saída é bastante baixa, da ordem de 75  $\Omega$ . Como os somadores têm impedância de saída da ordem de 20 K $\Omega$  não haverá problemas de acoplamento entre os dois circuitos.

A saída de cada somador por sua vez alimentará o detetor de limiar correspondente a seu canal, sendo sua impedância de saída (do somador) da ordem de 75  $\Omega$ . Portanto a impedância de entrada de cada detetor de limiar deve ser projetada em função da de saída de cada somador.

IV.5.3 - Implementação do Detetor de Limiar. Região de Decisão.

O detetor de limiar descrito no item (IV.3.3), Figura 4.3 e equações (4.9.a) a (4.9.b) tem o circuito apresentado na Figura 4.11 abaixo.

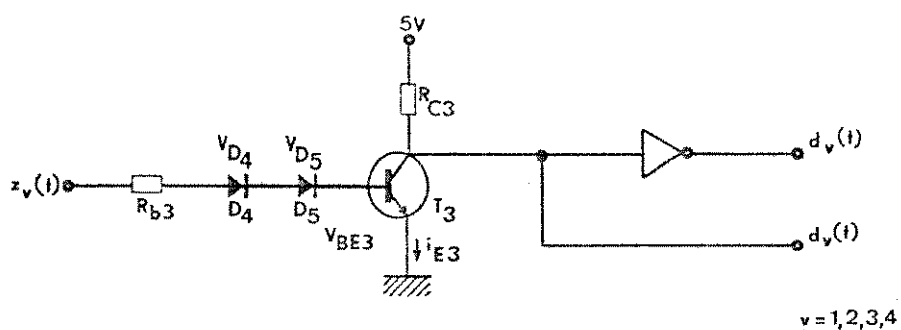


Figura 4.11 - Detetor de Limiar

Funcionamento:

Os diodos  $D_4$  e  $D_5$  e o formado pela junção base-emissor são selecionados de forma a soma de suas tensões de saturação seja igual a

$$V_{D4} + V_{D5} + V_{BE3} = 2 \text{ Volts} \quad \text{para} \quad i_{B3} > 0$$

$$\equiv \Delta Z \quad (\text{Cf. Figura 4.3})$$

Assim, quando  $z_v(t) < 2 \text{ Volts}$  temos:

$$i_{B3} = 0 \quad \equiv \text{transistor } T_3 \text{ cortado} \quad (4.51.a)$$

$$\therefore \bar{d}_v = 5V \quad \equiv \text{"nível lógico alto"} \quad (4.51.b)$$

$$e \quad d_v < 0,8 \text{ V} \equiv \text{"nível l\u00f3gico baixo"} \quad (4.51.c)$$

$$\text{para } z_v(t) < 2 \text{ Volts} \quad (4.51.d)$$

Por outro lado, para  $z_v(t) > 2 \text{ Volts}$  temos:

$$i_{B3} = \frac{z_v(t) - 2 \text{ Volts}}{R_{b3} + h_{ie}} > 0 \equiv \text{transistor } T_3 \text{ saturado} \quad (4.52.a)$$

$$\therefore \bar{d}_v \equiv V_{CES3} \equiv \text{"n\u00edvel l\u00f3gico baixo"} \quad (4.52.b)$$

$$e \quad d_v \geq 2,4 \text{ V} \equiv \text{"n\u00edvel l\u00f3gico alto"} \quad (4.52.c)$$

$$i_{C3} = \frac{5 \text{ Volts} - V_{CES}}{R_{C3}} \quad (4.52.d)$$

$$\text{para } z_v(t) > 2V \quad (4.52.e)$$

Vari\u00e7\u00e3o da regi\u00e3o de decis\u00e3o com a temperatura. Limites permiss\u00edveis de varia\u00e7\u00e3o da temperatura

As equa\u00e7\u00f5es (4.51.a) a (4.52.e) resumem o funcionamento do detector de limiar, tal como \u00e9 exigido nas equa\u00e7\u00f5es (4.9.a) e (4.9.b). Devemos lembrar por\u00e9m que, com a varia\u00e7\u00e3o da temperatura das jun\u00e7\u00f5es ocorre uma varia\u00e7\u00e3o de suas tens\u00f5es de polariza\u00e7\u00e3o da ordem de  $2 \text{ mV}/^\circ\text{C}^{(7)}$ . Por outro lado, da Figura 4.6 e fazendo  $|\frac{\Delta A}{A}| = |\frac{\Delta G}{G}| = 2\%$  (conforme equa\u00e7\u00f5es (4.42.a) a (4.43.b) e (4.47a) a (4.48.b)), observamos que,

$$|\Delta z_{\max}(t_L)| \leq 1,66 \text{ Volts} \quad (4.53)$$

Dessa forma, é permissível às tensões de polarização de cada um dos três diodos (inclusive junção B-E do  $T_3$ ) da Figura 4.11 assumirem uma variação  $\Delta V$  da ordem de

$$\begin{aligned}\Delta V &= \pm \frac{1}{3} \left[ \Delta Z - 1,66 \right] \\ &= \pm 114 \text{ mV}\end{aligned}$$

o que implica em uma variação permissível da temperatura das junções da ordem de

$$|\Delta T| \leq \frac{114}{2} \text{ } ^\circ\text{C} \cong 52 \text{ } ^\circ\text{C} \quad (4.54)$$

Uma variação de temperatura das junções da ordem indicada na equação (4.54) é bastante alta, tornando o circuito bastante confiável quando trabalhamos com a corrente de base  $i_{b3}$  pequena, dispensando o uso de dissipadores.

#### Implementação, Correntes e Tensões Máximas no Transistor $T_3$

$$\begin{aligned}\text{Para } R_{c3} &= 1 \text{ K}\Omega \quad \Omega \quad \pm 5\% \\ R_{b3} &= 1 \text{ K}\Omega \quad \Omega \quad \pm 5\% \\ h_{ie3} &\cong 1 \text{ K}\Omega \quad (*)\end{aligned}$$

da equação (4.52.a) considerando  $z_v = 4$  Volts temos:

$$i_{b3} \leq \frac{2 \text{ Volts}}{2 \text{ K}\Omega} = 1 \text{ mA} \quad (\text{na saturação})$$

$$i_{e3} \leq \frac{5 \text{ Volts}}{1 \text{ K}\Omega} = 5 \text{ mA} \quad (\text{na saturação})$$

$V_{CE \text{ max}} = 5 \text{ Volts}$  (no corte)

$T_3 \equiv \text{BSX20 - Fairchild}$

Diodos  $\equiv \text{BAX13 - Philips}$

Inversor lógico :  $\frac{1}{6} \left[ \text{SN7404 - Fairchild} \right]$

#### Impedâncias de Entrada e de Saída; Atrasos

A impedância de entrada de cada detetor de limiar é da ordem de  $R_b + h_{ie3} \approx 2 \text{ K}\Omega$ , não perturbando significativamente o sinal de entrada fornecido pelos somadores  $G_1$  a  $G_4$ , cuja impedância de saída é baixa e da ordem de  $75\Omega$ .

A impedância de saída de cada detetor é igual a  $R_{c3} = 1 \text{ K}\Omega$  - sendo suficiente para alimentar as duas portas TTL.

Os atrasos possíveis são devidos aos diodos, transistor e - circuito lógico sendo da ordem de:

ns para cada diodo BAX13 (\*)

ns para o transistor BSX20 (\*)

ns para o circuito lógico  
SN7404 (\*)

total = ns

---

(\*) Conforme especificações do fabricante. Ver Apêndice VI.

#### IV.5.4 - Chaveamento Final

Os circuitos de chaveamento final  $F_v$ ,  $v = 1, 2, 3, 4$ , têm a função de amostrar cada sinal  $d_v(t)$  nos instantes apropriados e a seguir manter o nível lógico correspondente durante o intervalo de tempo  $t_0 + 4\tau < t < t_0 + 8\tau$ , como é descrito no item IV.3.4. Suas saídas correspondem portanto aos sinais  $f_v$ ,  $v = 1, 2, 3, 4$  recuperados com um atraso de  $4\tau$  segundos e a taxa de ocupação de 100%, coincidindo portanto com as palavras  $C_v(t - 4\tau)$ ,  $v = 1, 2, 3, 4$ . As entradas desse sistema por sua vez são os sinais  $d_v(t)$ ,  $\bar{d}_v(t)$  e  $V_{p4}$  e a descrição de seu funcionamento é feita nas Seções IV.3.4 e IV.3.7. Dispositivo empregado "Fairchild 7476 ( $\frac{1}{2}$ )" (Ver características no Apêndice VI). Sua implementação é apresentada na Figura 4.12 abaixo e sua construção emprega um único circuito TTL do tipo "Flip-Flop/JK/Master-Slave", alimentado por uma fonte de tensão de 5 Volts.

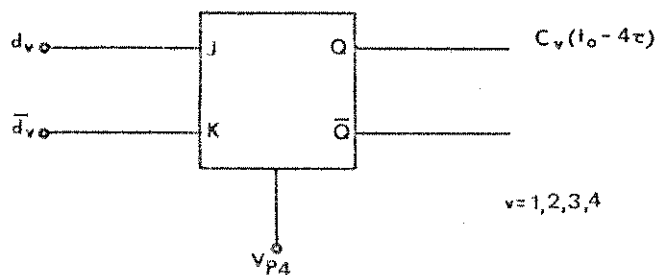


Figura 4.12 - Circuito de Chaveamento Final

#### IV.5.5 - Gerador da Onda Principal de Controle $s(t)$ .

A onda  $s(t)$  é gerada no circuito S da Figura 4.7, a partir do sinal de relógio  $R_1$ . O circuito S consiste de duas partes principais cujas fun



ções são: a primeira parte, constituída pelos componentes  $R_{b4}$ ,  $R_{c4}$ ,  $C_{c4}$  e  $R_b$ , trata-se de um derivador que, quando  $R_1$  passa do estado "1" para o estado "0", fornece um pulso positivo de tensão sobre  $R_b$  ( $v_{BS}$ ). O pulso de tensão assim obtido leva o transistor  $T_5$  à saturação durante um intervalo de tempo suficientemente longo para zerar o capacitor  $C_5$ .

O transistor  $T_5$ , capacitor  $C_5$  e os resistores  $R_{b5}$  e  $R_{c5}$  constituem a segunda parte do circuito S e sua função é gerar a onda  $s(t)$ . Cada vez que o capacitor  $C_5$  descarrega sua carga através da junção Coletor-Emissor do transistor  $T_5$ , um novo ciclo de  $s(t)$  inicia-se sobre seus terminais, logo que a tensão  $v_{B5}$  assumia valor menor que a tensão de polarização  $V_{BES5}$  do transistor  $T_5$  (da ordem de 0,6 Volts para transistores de silício), levando este transistor ao corte. Ocorre portanto, um atraso  $s_{t0}$  no início de cada ciclo de  $s(t)$ .

As formas de onda de  $s(t)$  e  $v_{B5}$  são deduzidas abaixo e apresentadas na Figura 4.15 em função do relógio  $R_1$  e seus valores são calculados a seguir.

#### Primeira Parte: Derivador

No circuito derivador interessa-nos seu comportamento na fase de transição do estado "1" para o estado "0" do relógio  $R_1$ , - que é quando ocorre o início de cada ciclo de  $s(t)$ . Nesse intervalo para o estado cortado fazendo com que inicie a ocorrência de um pulso positivo de tensão sobre o resistor  $R$ , como indica a Figura 4.15.b.

A tensão  $v_{B5}$  atinge um valor suficiente para saturar  $T_5$  quase que instantaneamente, decaindo exponencialmente até atingir o valor de  $V_{BESS} \approx 0,6$ , cortando o transistor  $T_5$  após um intervalo de tempo  $\Delta t_0$  calculado a seguir, a partir da Figura 4.13.

Da Figura 4.13 que se segue, assumindo que no instante  $t_0$  temos  $v_{CE4}(t_0) \approx 0$  Volts podemos dizer que:

$$v_{B5} = \frac{5 R_b}{R_b + R_{c4}} \exp \left[ - \frac{t - t_0}{(R_b + R_{c4}) C_{c4}} \right] \quad (4.55)$$

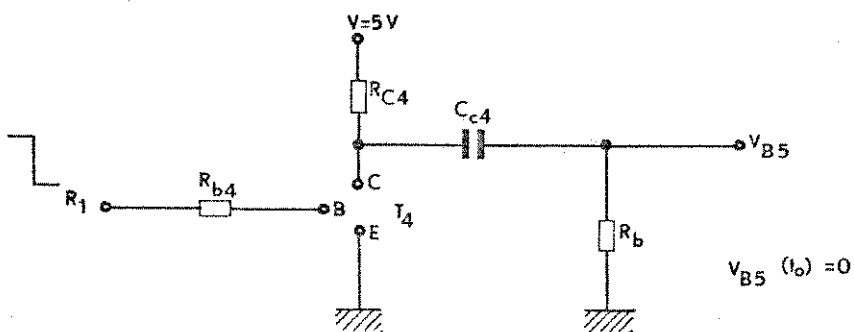


Figura 4.13 - Circuito equivalente para o derivador, quando  $R_1$  passa do estado "1" para o estado "0", para  $R_b \ll R_b + h_{ies}$

Para

$$R_b = 220 \, \Omega$$

$$R_{C4} = 110 \, \Omega$$

$$C_{c4} = 1,5 \times 10^{-9} \, \text{F}$$

temos

$$v_{B5}(t) \cong 3,33 \exp \left[ - \frac{t - t_0}{4,95 \times 10^{-7}} \right]$$

$$\cong 0,8 \text{ Volts} \quad \text{para} \quad \Delta t_0 = t - t_0 \cong 0,71 \mu\text{s}$$

$$\therefore v_{B5}(t_0 + 0,7\mu\text{s}) \cong 0,7 \text{ Volts} \quad (*) \quad (4.56)$$

Após o capacitor  $C_5$  descarregar-se através da junção coletor-emissor do transistor  $T_5$  em direção à terra, inicia-se um novo ciclo de  $s(t)$  segundo o circuito da Figura 4.14 abaixo.

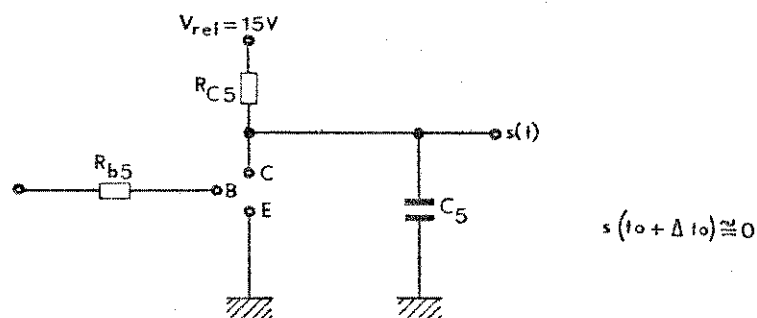


Figura 4.14 - Circuito equivalente para o gerador de  $s(t)$  no intervalo  $t_0 + \Delta t_0 \leq t \leq t_0 + 4\tau$ . Ver Figura 4.12.

Da Figura acima podemos dizer que

$$s(t) = 15 \left[ 1 - \exp\left(-\frac{t - \Delta t_0}{R_{C5} C_5}\right) \right] \quad (4.57.a)$$

$$= 0 \quad \text{para} \quad t = 4n\tau + \Delta t_0 \cong t_0 + st_0 \quad (4.57.b)$$

(\*) Equivale ao valor da tensão de saturação da junção base-emissor do transistor  $T_5$  utilizado. Após um intervalo de tempo  $\Delta t_0 \cong 0,7 \mu\text{s}$  a partir do instante  $t_0$  inicia-se um novo ciclo de  $s(t)$ . Ver Figura 4.14.

Para

$$R_{C5} = 2,7 \text{ K}\Omega$$

$$C_5 = 0,01 \text{ }\mu\text{F}$$

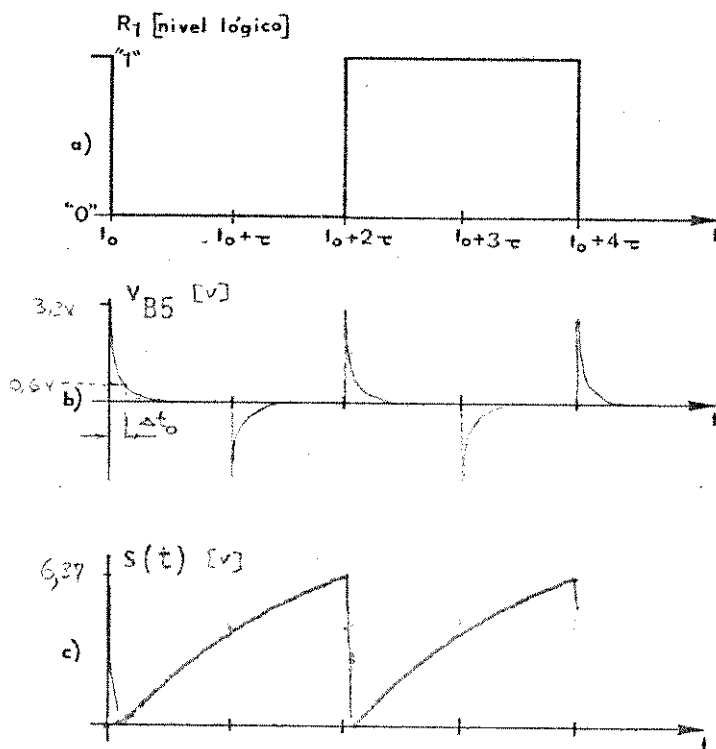
temos

$$s(t) = 15 \left[ 1 - \exp\left(-\frac{t - \Delta t_0}{2,7 \times 10^{-5}}\right) \right] \quad (4.58.a)$$

$$= 0V \text{ para } t = n4\tau + \Delta t_0 \equiv t_0 + \Delta t_0 \quad (4.58.b)$$

$$\cong 6,37V \text{ para } t = 4\tau = \frac{1}{64} \text{ ns} \quad (4.58.c)$$

$$\text{e } t_0 \approx 0,7 \text{ }\mu\text{s}$$



$$\Delta t_0 \approx 0,5 \mu\text{s}$$

$$\tau \approx 3,31 \mu\text{s}$$

Figura 4.15 - Relógio  $R_1$  e ondas  $v_{B5}$  e  $s(t)$ . Note que na onda  $v_{B5}$  são nos interessa os pulsos positivos.

Implementação. Correntes e tensões máximas nos dispositivos.

$$R_{c4} = 110 \Omega$$

$$R_{b4} = 3 \text{ K}\Omega$$

$$R_b = 220 \Omega$$

$$C_{c4} = 1,5 \text{ nF}$$

$$R_{b5} = 130 \Omega$$

$$R_{c5} = 3 \text{ K}\Omega$$

$$C_5 = 10 \text{ nF}$$

$$T_3 \equiv T_4 \equiv \text{BSX20 - Fairchild} \rightarrow h_{ie} \equiv 1 \text{ K}\Omega$$

$$i_{B4 \text{ max}} \leq \frac{V_{OH} - V_{BES4}}{R_{b4} + h_{ie4}} = \frac{5 - 0,6}{4000} = 1,15 \text{ mA}$$

$$i_{c4 \text{ max}} = \frac{5 - V_{CES4}}{R_{c4}} \approx \frac{4,85}{110} = 44 \text{ mA}$$

$$V_{CE4 \text{ max}} = 5 \text{ Volts}$$

$$i_{B5 \text{ max}} = \frac{V_{B5 \text{ max}} - V_{BES5}}{R_{b5} + h_{ie5}} \approx \frac{3,3}{1,130 + 100} \approx 3 \text{ mA}$$

$$V_{CE5 \text{ max}} = 15 \text{ Volts}$$

- Impedância de Saída

$$\cong 2,7 \text{ K}\Omega \parallel 0,010 \text{ }\mu\text{F} \quad (4.59)$$

- Atraso  $\Delta t_0$  e sua influência sobre o desempenho do demultiplexador.

O atraso  $\Delta t_0$  não influe no desempenho do demultiplexador - desde que seu valor torne-se constante uma vez ajustados - os potenciômetros dos comparadores  $S_0$  a  $S_4$ . Uma variação sobre  $\Delta t_0$  provocaria iguais variações sobre os diversos - pontos de amostragem da onda  $x(t)$ , pois a forma de onda de  $s(t)$  mantém-se invariável porém deslocada do valor da varia- ção de  $\Delta t_0$ . Como vimos no ítem IV.4.2, há uma faixa bastan- te grande em que podemos amostrar os sinais considerados. Como  $\Delta t_0$  é pequeno ( $\cong \frac{1}{8} \tau$ ) sua variação com fatores tal co- mo variação de temperatura será pequena e não afetará o de- sempenho do circuito.

O atraso  $\Delta t_0$  ocorre em função da tensão de saturação das - junções base-emissor e coletor-emissor do transistor  $T_5$ , - cujos valores são apresentados no Apêndice (C.4.4) sob a for- ma de curvas e Tabelas para o transistor empregado.

A Figura 4.16 a seguir ilustra o valor de  $\Delta t_0$  para os diver- sos valores da tensão de saturação do transistor  $T_5$  - ( $V_{BES5}$ ). Para traçar-se as curvas utilizou-se as equações (4.55) e (4.58.a) respectivamente, e observa-se que para va- riações de  $0,6 \leq V_{BES5} \leq 1,0$  V temos correspondentes varia- ções de  $-0,10$  a  $+0,15$   $\mu\text{s}$  em torno do nível nominal de  $0,7$   $\mu\text{s}$ , as quais, como veremos no ítem seguinte, não preju- dicam o desempenho do circuito.

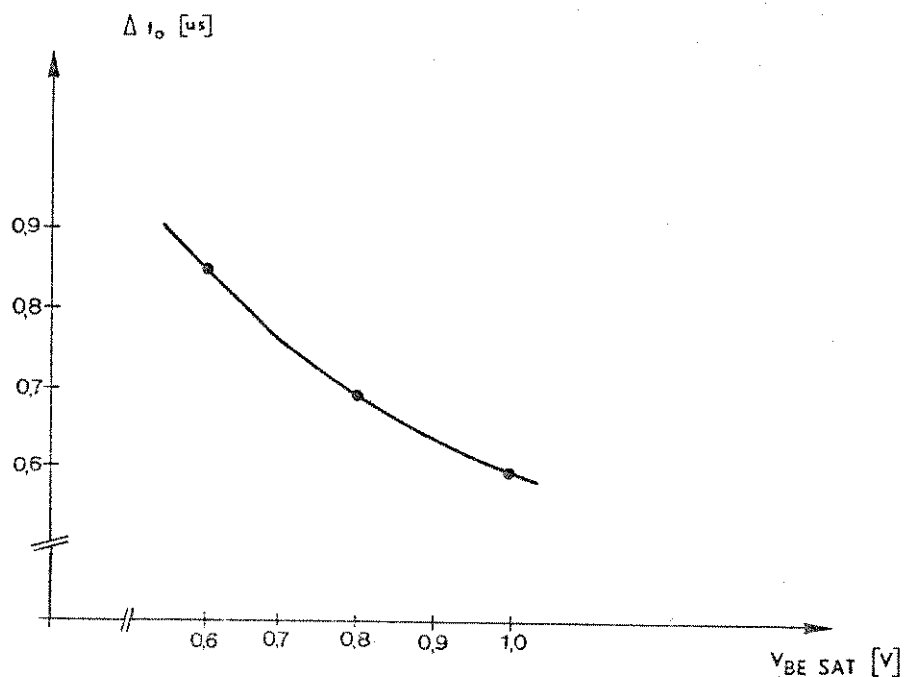


Figura 4.16 - Valores de  $\Delta t_0 \times v_{BS}$  para diversos valores de  $V_{BESAT}$ , calculados a partir das equações 4.55 e 4.58.a e de informações fornecidas pelo fabricante do dispositivo.

#### IV.5.6 - Gerador das Ondas de Controle $s_0(t)$ a $s_4(t)$

As ondas de controle  $s_0(t)$  a  $s_4(t)$  representadas na Figura 4.4 são geradas nos circuitos  $S_1$  a  $S_4$  mostrados na Figura 4.7. Tais circuitos são construídos com comparadores de tensão, cuja saída é compatível com circuitos TTL permitindo acoplar-se diretamente aos mesmos.

Seu funcionamento é descrito na Secção IV.3.5, equações (4.12.a) a (4.12.c) e sua implementação é efetuada com o dispositivo:

$\mu A734$  - Fairchild (Comparador. Ver características no Apêndice VI) além dos resistores:

$$R_{p+} = R_{p-} = 33 \text{ K}\Omega \text{ fixo}$$

$$P_o = 100 \text{ K}\Omega \text{ variável}$$

e capacitores para eliminar ruído sobre as fontes ( $0,01\mu\text{F}, 2x$ )

Como a impedância de entrada do dispositivo utilizado é alta ( $> 55 \text{ M}\Omega$ ), os resistores empregados não alteram o funcionamento do circuito e não chegam a carregar a saída do circuito anterior, o qual fornece a onda  $s(t)$  com impedância de saída igual a  $[2,7 \text{ K}\Omega \parallel 0,010 \mu\text{F}]$  (equação 4.59).

#### Ajuste dos pontos de chaveamento

O ajuste dos diversos pontos de chaveamento é feito variando os potenciômetros  $P_o$  a  $P_4$  nos quais se obtêm as tensões  $V_{c0}$  a  $V_{c4}$  que determinam cada ponto de chaveamento para cada circuito amostra-e-segura e para os circuitos de chaveamento final  $F_1$  a  $F_4$ . Os valores dos diversos  $V_{c0}$  a  $V_{c4}$  são representados na Figura 4.4.b e calculados a partir das equações (4.29), (4.55) a (4.58.a) e dos diversos instantes de amostragem discutidos no Item IV.4.3. As formas de onda de  $s_o(t)$  a  $s_4(t)$  são apresentadas nas Figuras 4.4.c a 4.4.f.

Dessa forma temos:

$$V_{cn} = s(t_o + n\tau + \Delta\tau) \quad \text{para } n = 0,1,2$$

$$e \quad V_{c4} = s(t_o + 3\tau + \Delta\tau)$$

Usando



$$\Delta\tau = \frac{\bar{\tau}}{2} \cong 1,95 \mu\text{s}$$

e  $\Delta t_0 = 0,7 \mu\text{s}$

da equação (4.58.a) temos:

$$V_{c0} = 0,68 \text{ V} \leftrightarrow t = t_0 + \frac{\tau}{2} \quad (4.60.a)$$

$$V_{c1} = 2,61 \text{ V} \leftrightarrow t = t_0 + \frac{3\tau}{2} \quad (4.60.b)$$

$$V_{c2} = 4,28 \text{ V} \leftrightarrow t = t_0 + \frac{5\tau}{2} \quad (4.60.c)$$

$$V_{c4} = 5,72 \text{ V} \leftrightarrow t = t_0 + \frac{7\tau}{2} \quad (4.60.d)$$

#### Precisão do chaveamento

Da Figura 4.16, concluímos que a variação percentual dos pontos de chaveamento acima citados em relação ao intervalo  $\tau$  em que devem ocorrer as amostragens, com a variação de  $V_{BES5}$  está entre:

$$- 2,6\% \leq \text{variação de } \Delta t_0 < + 3,8\% \quad (4.61.a)$$

$$\text{para } \tau = \frac{1}{256} \text{ ms} \cong 3,91 \mu\text{s} \quad (4.61.b)$$

consistindo de valores pequenos o suficiente para não afetar o desempenho do circuito.

#### IV.6 - Medidas e Resultados. Formas de Onda Obtidas

Com o intuito de avaliar o desempenho do demultiplexador imple

mentado, foram tomadas medidas das variações de amplitudes e dos atrasos das diversas formas de onda existentes no circuito, as quais são apresentadas na Tabela 4.2.

Tomou-se também, para melhor ilustrar o funcionamento e o desempenho do sistema, fotos das diversas formas de onda.

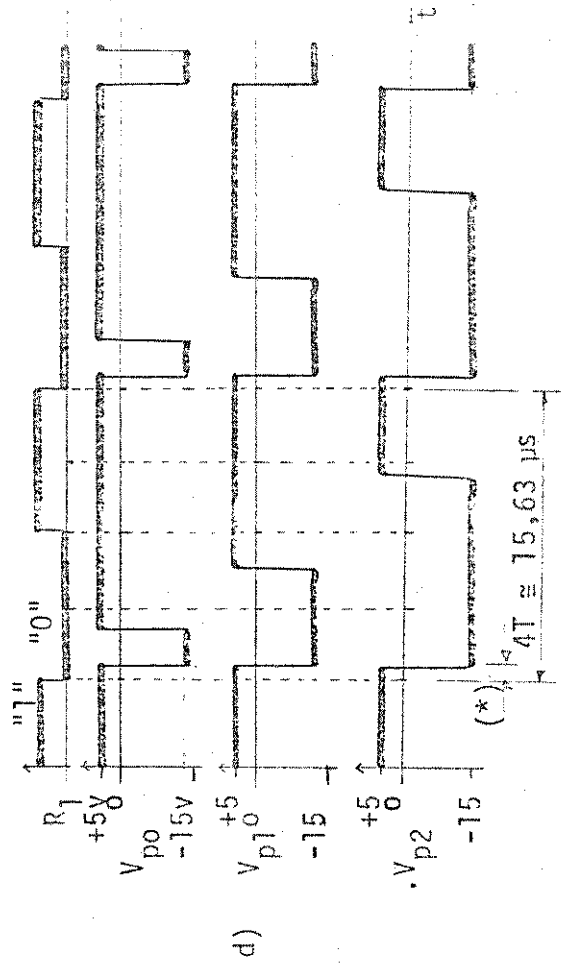
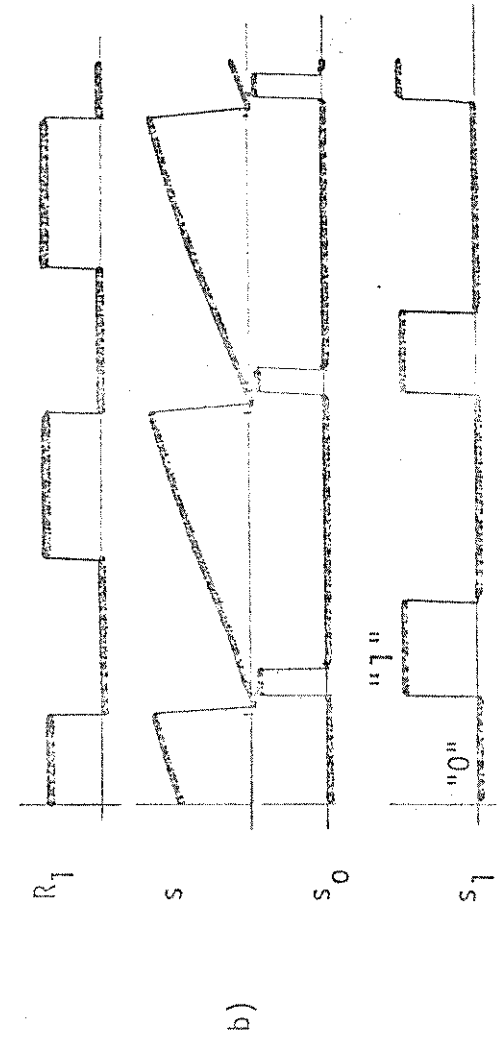
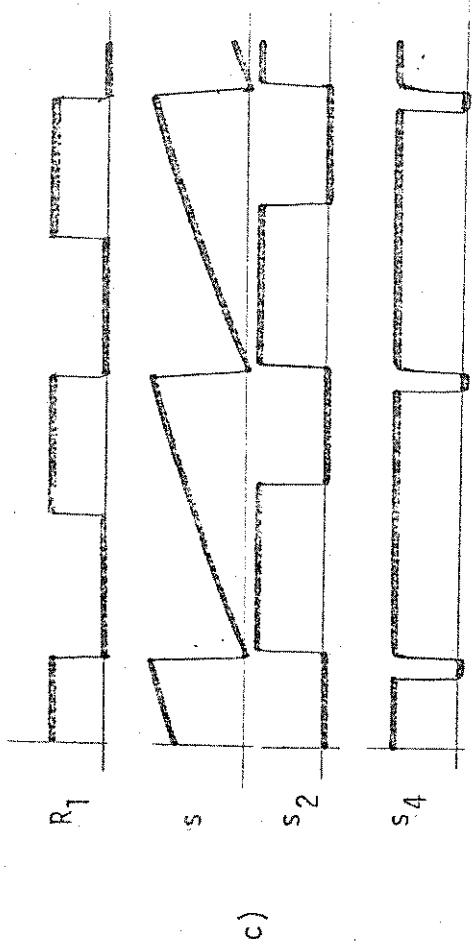
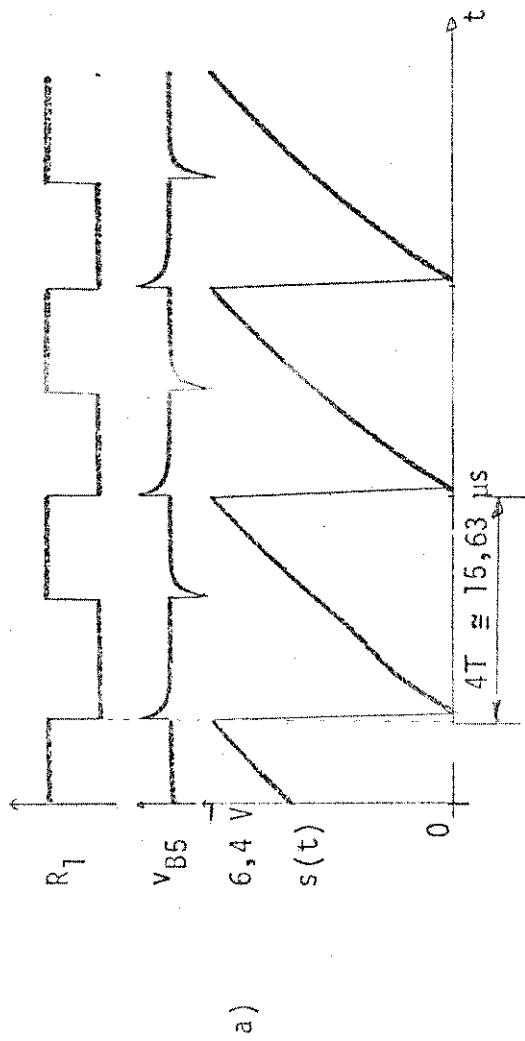
#### IV.6.1 - Medidas das Diversas Funções de Controle e de Sinais do Circuito Demultiplexador. Comparações entre Resultados Obtidos e Esperados

	Valores Observados	Valores Esperados	Observações	Referência
S/H-Desvios do ganho	$\leq 10\%$	$\leq 2\%$	Medido para a transição de -4 V a +8 Volts	Ver equação (4.31.b)
S/H-Tempo de aquisição	$\cong 300 \text{ ns}$ ( $\cong \frac{\tau}{13}$ )	$\cong 500 \text{ ns}$ ( $\cong \frac{\tau}{8}$ )	Idem acima	Ver equação (4.31.c)
Variação das amplitudes dos diversos $z_n(t)$ , $n=0,1,2,3$ , em torno de níveis nominais	dentro de $\pm 0,5 \text{ V}$	dentro de $\pm 1,66 \text{ V}$		Ver equação (4.26.a) e curva 4.6.
Variação de $\Delta t_0$ e da transição dos diversos $s_0(t)$ a $s_4(t)$	dentro de $\pm 0,5\%$	dentro de - 2,6% a + 3,8%		Ver figura 4.15 equação (4.61.a)
Atraso dos diversos $V_{p0}$ a $V_{p4}$ em relação aos cor. $s_0$ a $s_4(t)$	$\leq 50 \text{ ns}$	$\leq 240 \text{ ns}$		Ver Secção IV.5.1

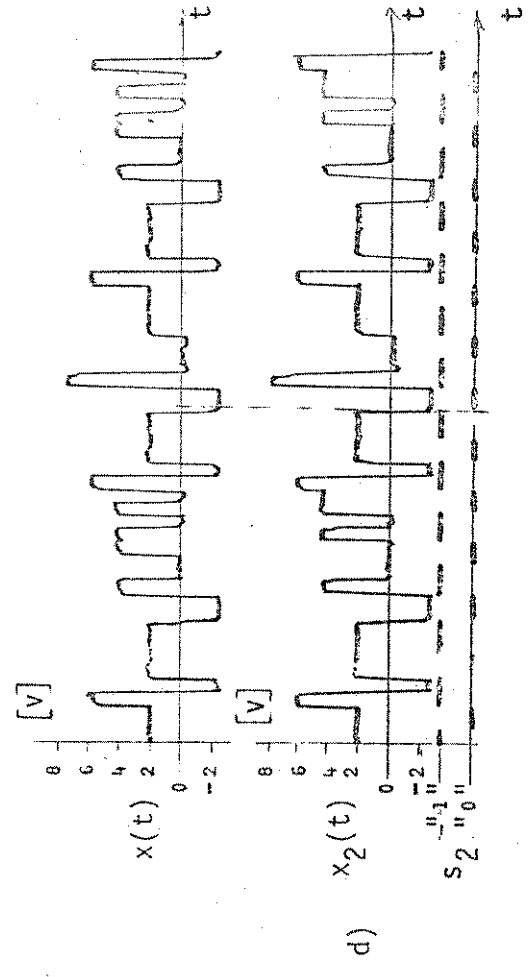
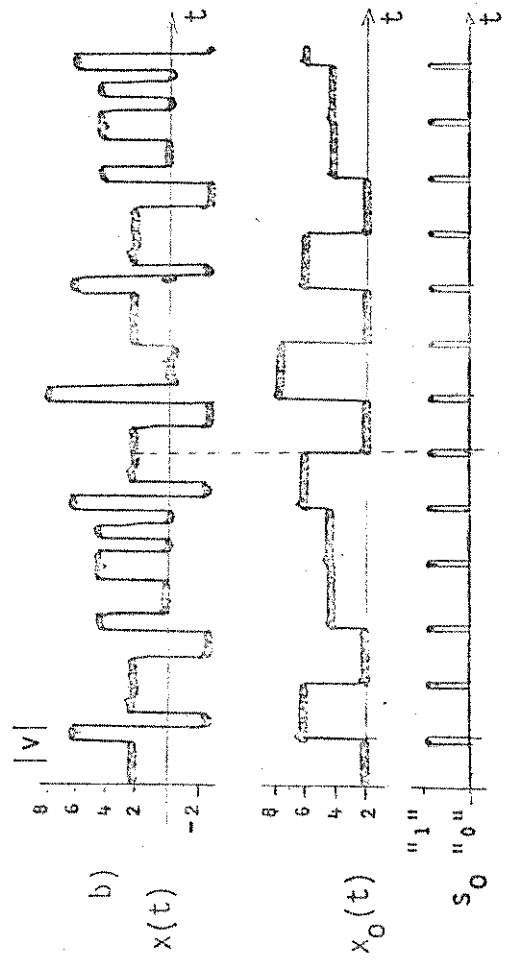
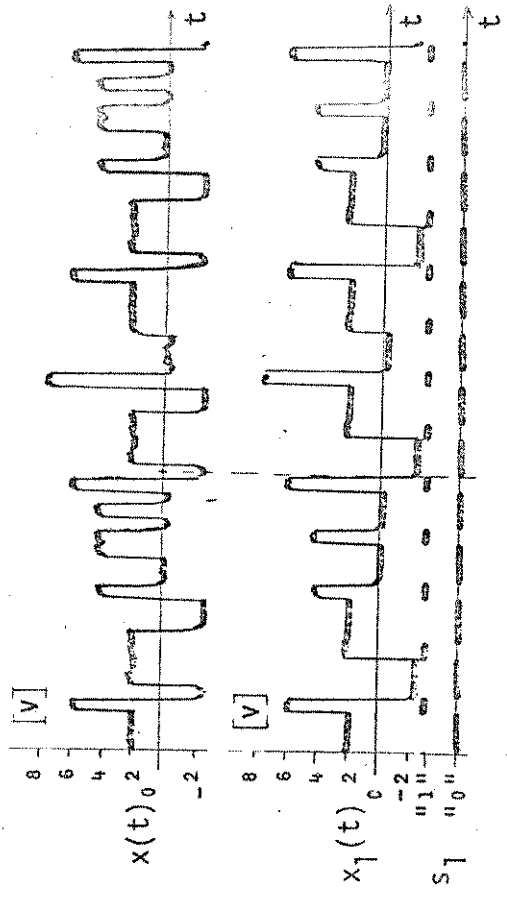
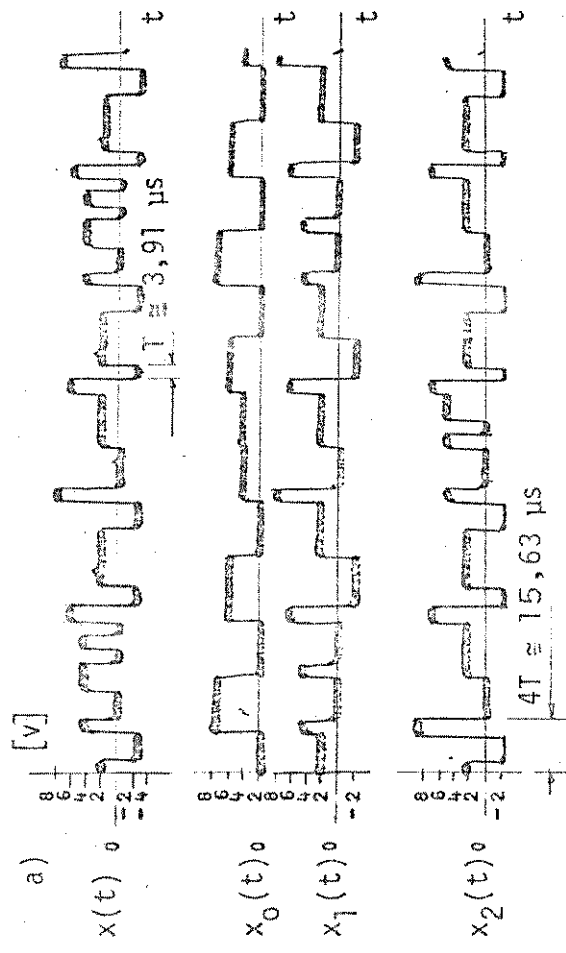
Tabela 4.2 - Medidas efetuadas no demultiplexador

#### IV.6.2 - Formas de Onda Obtidas

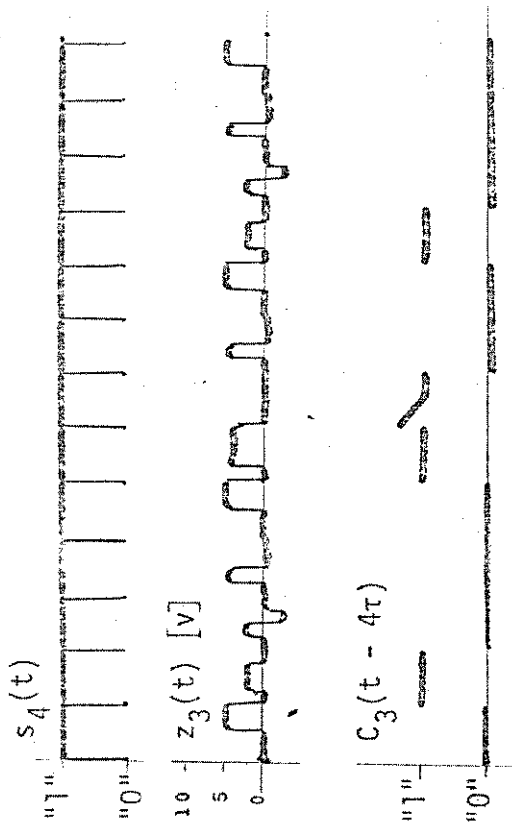
As Figuras (4.17a) a (4.20d) apresentam as diversas formas de onda obtidas no demultiplexador. As Figuras acima citadas consistem de fotografias tomadas em osciloscópio. Deve-se salientar que em alguns casos a escala horizontal (base de tempo) foi descalibrada para poder-se tomar as fotografias, devido à longa periodicidade dos sinais fotografados. Na legenda de cada Figura é citado também o número de outras Figuras que porventura tenham sido apresentadas nas Secções anteriores e que tenham relação com a mesma.



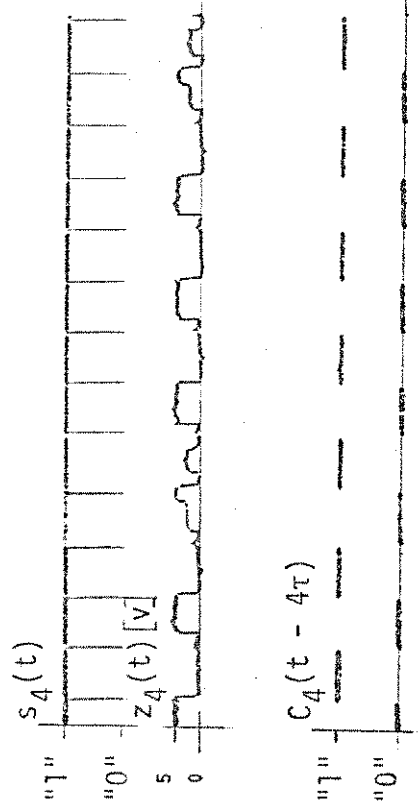
Figuras 4.17 a) a 4.17 d) - Formas de onda do demultiplexador. Ondas de controle  $s(t)$  e  $s_o(t)$  a  $s_4(t)$ .



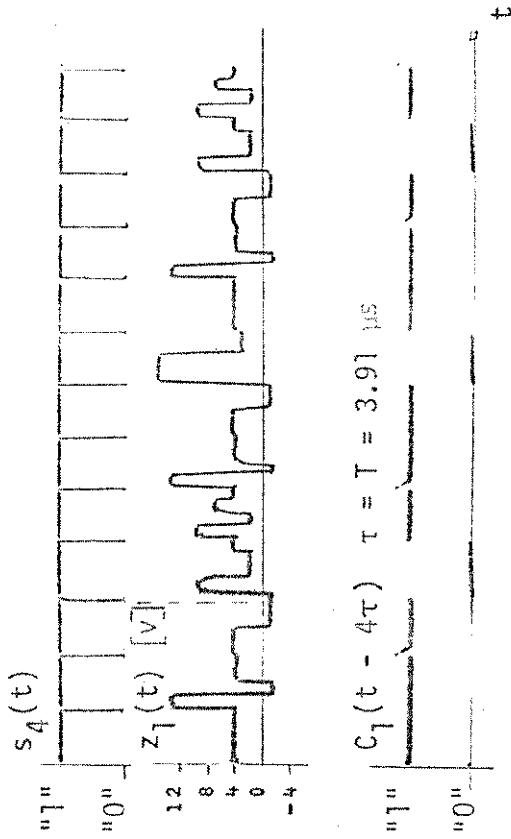
Figuras 4.18a) a 4.18d) - Formas de onda do demultiplexador.



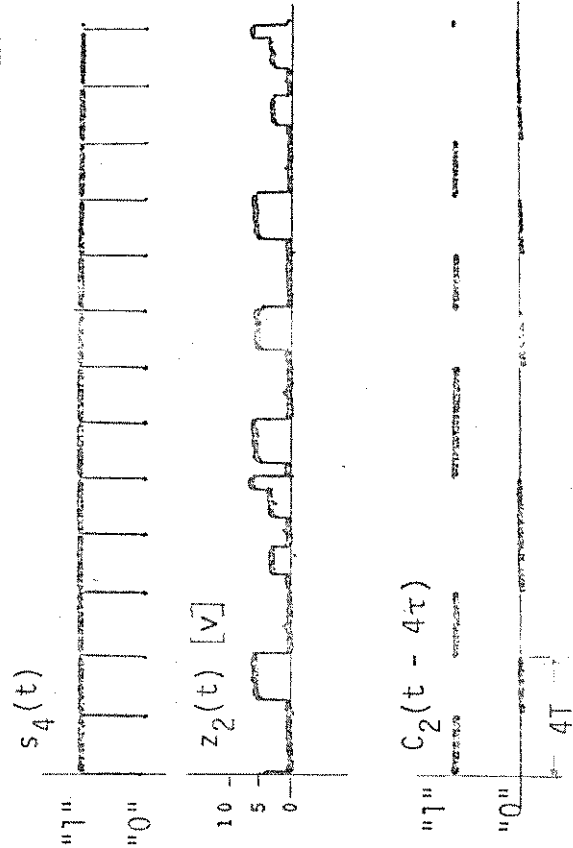
c)



d)



a)



b)

Figura 4.19a) a 4.19d) - Formas de onda no demultiplexador. Recuperação de  $C_1$  a  $C_4$  a partir das ondas  $z_v$ , amostradas pela onda  $s_4$ .

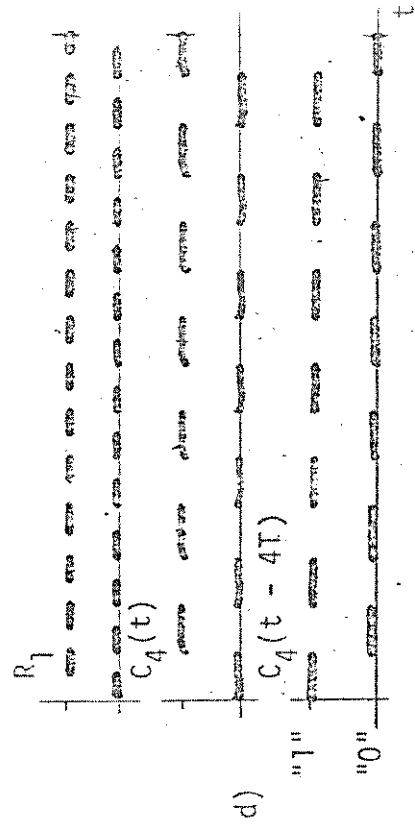
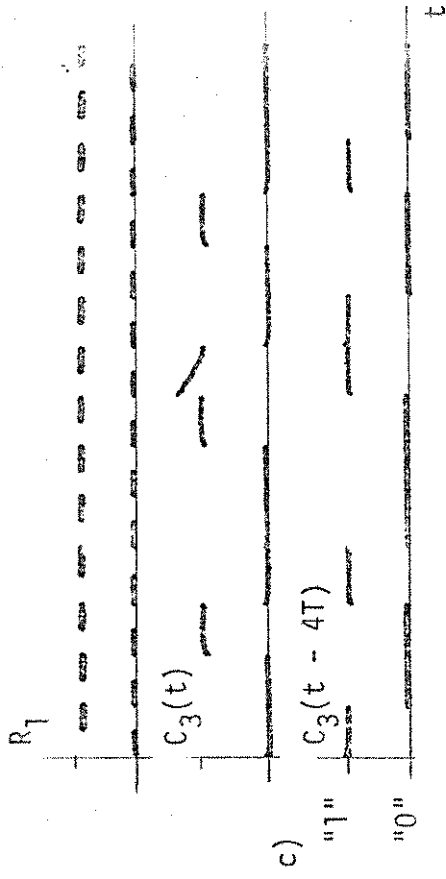
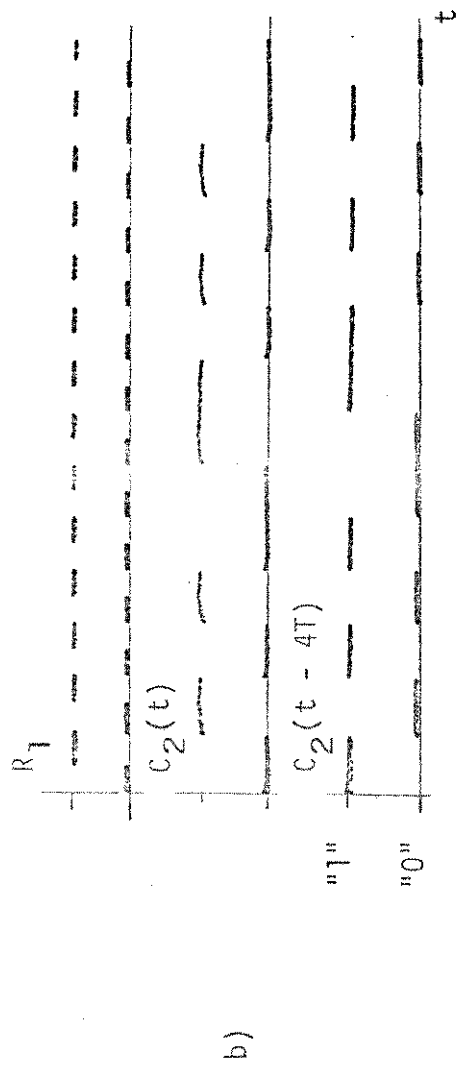
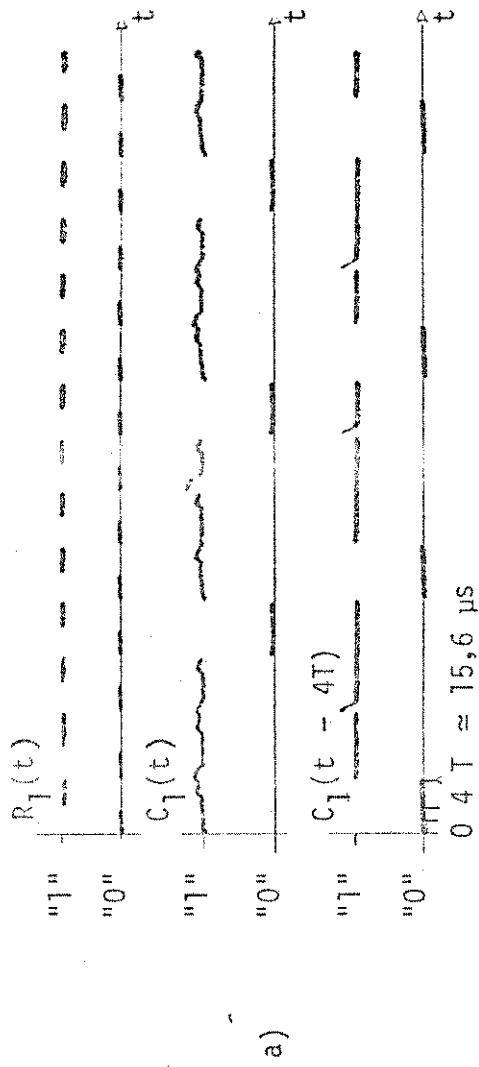


Figura 4.20a) a 4.20d) - Relógio  $R_1$ , palavras  $C_1(t)$  a  $C_4(t)$  na entrada do multiplexador e palavras  $C_1(t - 4T)$  a  $C_4(t - 4T)$  recuperadas no demultiplexador.

#### IV.7 - Comentários

Como observado na Secção anterior, o desempenho do circuito mostrou-se satisfatório executando a recuperação de várias palavras digitais.

A utilização de resistores com precisão de 1% escolhidos em lotes de resistores a 5% apresentou resultados satisfatórios, visto que os mesmos têm coeficiente de temperatura da ordem 400 ppm/°C, o que equivale a uma variação adicional da ordem de 1% quando sua temperatura varia de  $\pm 25^{\circ}\text{C}$ .

A variação dos ganhos dos S/H e dos somadores foi pequena em relação ao máximo valor indicado nas equações 4.31.b, 4.47.b e 4.48.b em virtude - de estes valores previstos constituírem caso crítico.

O circuito implementado tem como ponto negativo o elevado número de componentes utilizados, porém tem como vantagem a utilização de componentes relativamente simples e baratos e ainda por ser construído com módulos iguais. É possível construí-lo quase que totalmente em um único circuito integrado, o que baratearia seu custo.

Finalmente, o circuito demultiplexador implementado pode recuperar sinais analógicos previamente multiplexados em DMDT mediante a substituição - de cada um dos circuitos  $L_n$  e  $F_n$   $n = 1,2,3,4$ , das Figuras 4.1 e 4.7 por uma chave eletrônica seguido de um filtro passa-baixa, quando a multiplexagem DMDT é feita à semelhança da executada no circuito do Capítulo III. (usando multiníveis).



IV - Apêndice

IV.A - Implementação de somadores com saída igual a

$$v_o = A_1 v_1 + A_2 v_2 + A_3 v_3 + A_4 v_4$$

1º caso:

$$A_1, A_2, A_3 < 0$$

$$A_4 > 0$$

$v_o \equiv$  tensão de saída

$v_1$  a  $v_4 \equiv$  tensões de entrada

Considere o circuito da Figura IV.A.1 abaixo:

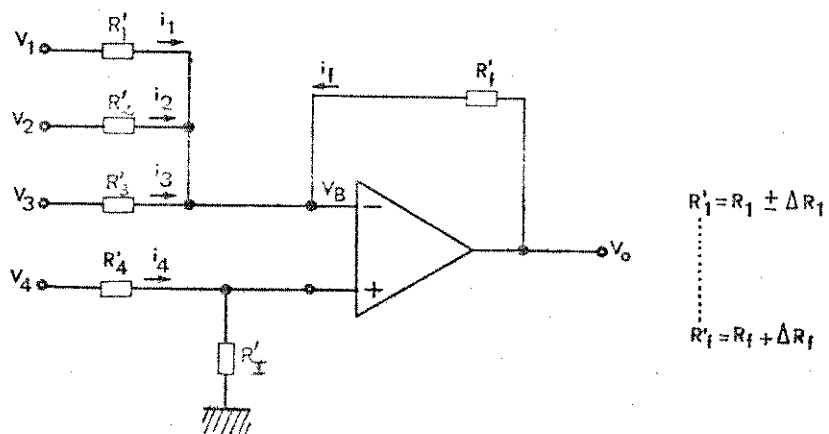


Figura 4.A.1 -

onde

$r_{in} \equiv$  impedâncias de entrada do operacional

$$r_{in} \gg R_f', R_1', R_2', R_3', R_4', R_I' \quad (\text{IV.A.1})$$

$A_o \equiv$  ganho em malha aberta do operacional

$$A_o \gg 1 \quad (\text{IV.A.2})$$

$r_o \equiv$  impedância de saída do operacional

$$r_o \ll R_f \quad (\text{IV.A.3})$$

$$v_s \equiv A_o \left[ v_A - v_B \right] \quad (\text{IV.A.4})$$

e os diversos resistores são expressos em termos de valor nominal e desvios sob a forma abaixo

$$R_x' = R_x \pm \Delta R_x \quad \forall x \quad (\text{IV.A.5})$$

Das equações (IV.A.2) e (IV.A.4) temos

$$v_A - v_B = \frac{v_s}{A_o} \approx 0 \quad \text{para} \quad A_o \gg 1$$

$$\therefore v_A \approx v_B \quad (\text{IV.A.6})$$

Por lei das malhas e da equação (IV.A.1) temos

$$v_o = v_s + \frac{v_s - v_B}{r_o + R_f'} r_o = v_3 + \frac{v_s - v_B}{1 + \frac{R_f'}{r_o}}$$

$$\therefore v_0 \cong v_s \quad (\text{IV.A.7})$$

Das equações (IV.A.1) e (IV.A.6) podemos dizer que

$$v_B \cong v_A \cong \frac{v_4}{R_4' + R_I'} R_I'$$

$$\text{e que } i_1 + i_2 + i_3 \cong -i_f$$

$$\therefore \frac{v_1 - v_B}{R_1'} + \frac{v_2 - v_B}{R_2'} + \frac{v_3 - v_B}{R_3'} \cong -\frac{v_0 - v_B}{R_f'}$$

$$\begin{aligned} \therefore v_0 &\cong -R_f' \left[ \frac{v_1}{R_1'} + \frac{v_2}{R_2'} + \frac{v_3}{R_3'} \right] + R_f' \left[ \left( \frac{1}{R_f'} + \frac{1}{R_1'} + \frac{1}{R_2'} + \frac{1}{R_3'} \right) v_B \right] \\ &= \frac{R_f' R_I'}{R_4' + R_I'} \left[ \left( \frac{1}{R_f'} + \frac{1}{R_1'} + \frac{1}{R_2'} + \frac{1}{R_3'} \right) v_B \right] - \left[ \frac{R_f'}{R_1'} v_1 + \frac{R_f'}{R_2'} v_2 + \frac{R_f'}{R_3'} v_3 \right] \dots \end{aligned} \quad (\text{IV.A.8})$$

onde reconhecemos os diversos  $A_1$  a  $A_4$  como sendo

$$A_i = -\frac{R_f'}{R_i'} \quad \text{para } i = 1, 2, 3 \quad (\text{IV.A.9})$$

$$\text{e } A_4 = +\frac{R_f' R_I'}{R_4' + R_I'} \left[ \frac{1}{R_f'} + \frac{1}{R_1'} + \frac{1}{R_2'} + \frac{1}{R_3'} \right] \quad (\text{IV.A.10})$$

Desvios: Os ganhos das equações (IV.A.9) e (IV.A.10) podem ser expressos em

termos de valores nominais e desvios em função dos diversos resistores  $R_1', R_2', R_3', R_4'$  e  $R_f'$ .

Dessa forma temos, segundo as equações (IV.A.5) e (IV.A.9) - temos:

$$A_i = - \frac{R_f \pm \Delta R_f}{R_i \pm \Delta R_i} \quad i = 1, 2, 3$$

$$= - \frac{R_f \left[ 1 \pm \frac{\Delta R_f}{R_f} \right]}{R_i \left[ 1 \pm \frac{\Delta R_i}{R_i} \right]} \quad i = 1, 2, 3$$

$$A_i \cong - \frac{R_f}{R_i} \left[ 1 \pm \frac{\Delta R_f}{R_f} \mp \frac{\Delta R_i}{R_i} \right] \quad (*)$$

$$= - \frac{R_f \pm R_f}{R_i \pm R_i} \left[ \frac{\Delta R_i}{R_i} - \frac{\Delta R_f}{R_f} \right] \quad \text{para } 1, 2, 3 \quad (IV.A.11)$$

$$e \quad A_4 \cong \frac{1}{1 + \frac{R_4 \pm \Delta R_4}{R_I \pm \Delta R_I}} \left[ 1 + \frac{R_f \pm \Delta R_f}{R_1 \pm \Delta R_1} + \frac{R_f \pm \Delta R_f}{R_2 \pm \Delta R_2} + \frac{R_f \pm \Delta R_f}{R_3 \pm \Delta R_3} \right]$$

$$\cong \frac{1}{1 + \frac{R_4 \pm \Delta R_4}{R_I} \mp \frac{R_4 \pm \Delta R_4}{R_I} \mp \frac{\Delta R_I}{R_I}} \left[ 1 + \frac{R_f}{R_1} + \frac{R_f}{R_2} + \frac{R_f}{R_3} \pm \left( \frac{\Delta R_f}{R_1} + \frac{\Delta R_f}{R_2} + \frac{\Delta R_f}{R_3} \right) \mp \left( \frac{R_f \Delta R_1}{R_1 R_1} + \frac{R_f \Delta R_2}{R_2 R_2} + \frac{R_f \Delta R_3}{R_3 R_3} \right) \right]$$

(\*) Fazendo  $\frac{A}{B+x} = \frac{A}{B} \frac{1}{1+x} \cong \frac{A}{B} \left( 1 - \frac{x}{B} \right)$  para  $x \ll B$

$$\cong \frac{1 + \frac{R_f}{R_1} + \frac{R_f}{R_2} + \frac{R_f}{R_3} + \frac{\Delta R_f}{R_1} + \frac{\Delta R_f}{R_2} + \frac{\Delta R_f}{R_3} - \frac{R_f}{R_1} \frac{\Delta R_1}{R_1} - \frac{R_f}{R_2} \frac{\Delta R_2}{R_2} - \frac{R_f}{R_3} \frac{\Delta R_3}{R_3}}{1 + \frac{R_4}{R_I}} +$$

$$+ \frac{1 + \frac{R_f}{R_1} + \frac{R_f}{R_2} + \frac{R_f}{R_3}}{\left(1 + \frac{R_4}{R_I}\right)^2} \frac{R_4}{R_I} \left( \frac{\Delta R_4}{R_4} - \frac{\Delta R_I}{R_I} \right)$$

$$A_4 \cong \frac{1 + \frac{R_f}{R_1} + \frac{R_f}{R_2} + \frac{R_f}{R_3}}{1 + \frac{R_4}{R_I}} + \frac{\left[ \frac{R_f}{R_1} + \frac{R_f}{R_2} + \frac{R_f}{R_3} \right] \frac{\Delta R_f}{R_f} - \frac{R_f}{R_1} \frac{\Delta R_1}{R_1} - \frac{R_f}{R_2} \frac{\Delta R_2}{R_2} - \frac{R_f}{R_3}}{1 + \frac{R_4}{R_I}} +$$

$$+ \frac{1 + \frac{R_f}{R_3} + \frac{R_f}{R_2} + \frac{R_f}{R_3}}{\left(1 + \frac{R_4}{R_I}\right)^2} \frac{R_4}{R_I} \left( \frac{\Delta R_4}{R_4} - \frac{\Delta R_I}{R_I} \right)$$

(IV.A.12)

29 caso:

$$A_1, A_2, A_3 > 0$$

$$A_4 < 0$$

Considere-se o circuito da Figura IV.A.2 abaixo

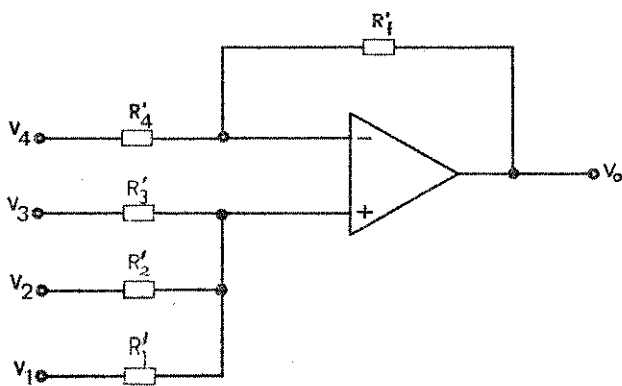


Figura IV.A.2 : Somador do tipo

$$v_o = A_1 v_1 + A_2 v_2 + A_3 v_3 + A_4 v_4$$

$$A_1, A_2, A_3 > 0$$

$$A_4 < 0$$

Considere como válidas para o circuito acima as equações - (IV.A.1) a (IV.A.4). Portanto são válidas também as equações (IV.A.6) e (IV.A.7) e, pelo teorema da superposição, temos:

$$v_A = v_1 \frac{R'_2 || R'_3}{R'_1 + R'_2 || R'_3} + v_2 \frac{R'_1 || R'_3}{R'_2 + R'_1 || R'_3} + v_3 \frac{R'_1 || R'_2}{R'_3 + R'_1 || R'_2} \quad (\text{IV.A.13})$$

Da equação (IV.A.1) podemos afirmar que

$$i_4 \cong -i_f$$

$$\therefore \frac{v_4 - v_B}{R'_4} \cong - \frac{v_o - v_B}{R'_f}$$

Como  $v_B \cong v_A$ , então temos:

$$\frac{v_4}{R_4'} - v_A \left[ \frac{1}{R_4'} + \frac{1}{R_f'} \right] = - \frac{v_0}{R_f'}$$

$$\therefore v_0 = \left[ 1 + \frac{R_f'}{R_4'} \right] \left[ \frac{R_2' || R_3'}{R_1' + R_2' || R_3'} v_1 + \frac{R_1' || R_3'}{R_2' + R_1' || R_3'} v_2 + \frac{R_1' || R_2'}{R_3' + R_1' || R_2'} v_3 \right] - \frac{R_f'}{R_4'} v_4 \quad (\text{IV.A.14})$$

Na equação (IV.A.14) reconhecemos os ganhos  $A_1$  a  $A_4$  como sendo

$$A_1 = \left[ 1 + \frac{R_f'}{R_4'} \right] \left[ \frac{R_2' || R_3'}{R_1' + R_2' || R_3'} \right]$$

$$A_2 = \left[ 1 + \frac{R_f'}{R_4'} \right] \left[ \frac{R_1' || R_3'}{R_2' + R_1' || R_3'} \right]$$

$$A_3 = \left[ 1 + \frac{R_f'}{R_4'} \right] \left[ \frac{R_1' || R_2'}{R_3' + R_1' || R_2'} \right]$$

$$A_4 = - \frac{R_f'}{R_4'}$$

Os diversos ganhos acima podem também ser expressos em termos de valor nominal e desvio, tal como demonstramos a seguir.

Para  $A_1$  temos:

$$A_1 = \begin{bmatrix} 1 + \frac{R_f \pm \Delta R_f}{R_4 \pm \Delta R_4} \end{bmatrix} \begin{bmatrix} \frac{1}{1 + \frac{(R_1 \pm \Delta R_1)(R_2 + R_3 \pm \Delta R_2 \pm \Delta R_3)}{(R_2 \pm \Delta R_2)(R_3 \pm \Delta R_3)}} \end{bmatrix}$$

$$\cong \begin{bmatrix} 1 + \frac{R_f}{R_4} \pm \frac{\Delta R_f}{R_4} \mp \frac{R_f \Delta R_4}{R_4 R_4} \end{bmatrix} \begin{bmatrix} \frac{1}{1 + \frac{R_1(R_2 + R_3) \pm [R_1(\Delta R_2 + \Delta R_3) + (R_2 + R_3)\Delta R_1]}{R_2 R_3 \pm [R_2 \Delta R_3 + R_3 \Delta R_2]}} \end{bmatrix}$$

$$\cong \begin{bmatrix} 1 + \frac{R_f}{R_4} \pm \left( \frac{\Delta R_f}{R_4} - \frac{R_f \Delta R_4}{R_4 R_4} \right) \end{bmatrix} \begin{bmatrix} \frac{1}{1 + \frac{R_1(R_2 + R_3)}{R_2 R_3} \pm \frac{R_1(\Delta R_2 + \Delta R_3) + (R_2 + R_3)\Delta R_1}{R_2 R_3} \mp \frac{R_1(R_2 + R_3)}{(R_2 R_3)^2} (R_2 \Delta R_3 + R_3 \Delta R_2)} \end{bmatrix}$$

$$\therefore A_1 \cong \begin{bmatrix} 1 + \frac{R_f}{R_4} \\ 1 + \frac{R_1(R_2 + R_3)}{R_2 R_3} \end{bmatrix} \pm \left\{ \begin{bmatrix} \frac{\Delta R_f}{R_4} - \frac{R_f \Delta R_4}{R_4 R_4} \\ 1 + \frac{R_1(R_2 + R_3)}{R_2 R_3} \end{bmatrix} - \frac{1 + \frac{R_f}{R_4}}{\left( 1 + \frac{R_1(R_2 + R_3)}{R_2 R_3} \right)^2} \right.$$



$$- \left[ \frac{R_1 (\Delta R_2 + \Delta R_3) + (R_2 + R_3) \Delta R_1}{R_2 R_3} - \frac{R_1 (R_2 + R_3)}{(R_2 R_3)^2} (R_2 \Delta R_3 + R_3 \Delta R_2) \right]$$

$$\cong \left[ \frac{1 + \frac{R_f}{R_4}}{1 + \frac{R_1 (R_2 + R_3)}{R_2 R_3}} \right] \pm \left[ \frac{\frac{R_f}{R_4} \left( \frac{\Delta R_f}{R_f} - \frac{\Delta R_4}{R_4} \right)}{1 + \frac{R_1 (R_2 + R_3)}{R_2 R_3}} + \frac{1 + \frac{R_f}{R_4}}{\left[ 1 + \frac{R_1 (R_2 + R_3)}{R_2 R_3} \right]^2} \left[ \frac{R_1 (R_2 + R_3)}{R_2 R_3} \left( \frac{\Delta R_3}{R_3} + \frac{\Delta R_2}{R_2} - \frac{\Delta R_1}{R_1} \right) - \frac{R_1 \Delta R_2}{R_3 R_2} - \frac{R_1 \Delta R_3}{R_2 R_3} \right] \right] \quad (\text{IV.A.15})$$

A equação (IV.A.15) representa o ganho  $A_1$  em termos de valor nominal e desvio em função dos valores nominais e desvios relativos dos diversos resistores empregados.

Equações semelhantes podem ser deduzidas para os ganhos  $A_2$  e  $A_3$  seguindo o mesmo caminho. Para o ganho  $A_4$  por sua vez temos:

$$A_4 \cong - \frac{R_f'}{R_4'} = - \frac{R_f \pm \Delta R_f}{R_4 \pm \Delta R_4} \cong - \frac{R_f}{R_4} \pm \frac{R_f}{R_4} \left[ \frac{\Delta R_4}{R_4} - \frac{\Delta R_f}{R_f} \right] \quad (\text{IV.A.16})$$

### Impedâncias de saída e entrada

A impedância de saída do circuito todo é baixa e da ordem da impedância de saída do amplificador operacional, ou seja,  $r_o$ .

A impedância de entrada em cada terminal é da ordem de  $R_w'$ .

## V - Conclusões

As principais observações e conclusões sobre o sistema DMDT desenvolvido neste trabalho e sobre o conjunto multiplexador-demultiplexador construído encontram-se nas Seções "Comentários" no final de cada um dos Capítulos anteriores e se resumem em:

- O sistema DMDT tem comportamento totalmente dual ao MDT. Mediante a substituição da variável "tempo" pela variável "frequência" e vice-versa no equacionamento de um dos sistemas obtemos automaticamente o equacionamento do outro.
- O sistema DMDT tem desempenho igual imunidade a ruído em relação ao MDT quando se trata de ruído adicionado pelo meio de transmissão e tem melhor desempenho que este quando o ruído é devido a amplificadores ruidosos. Apresenta vantagens quando o meio de transmissão apresenta desvanecimento ("fading"), explorando-se técnicas de diversidade em tempo.
- A amostragem DMDT é facilmente executada por operações no domínio do tempo por meio de atrasadores.
- A faixa de transmissão do sinal multiplexado final é igual à faixa de cada sinal antes da amostragem DMDT.
- Todos os canais à exceção do 1º suprimem o nível DC do sinal de entrada.
- O sinal multiplexado final em DMDT é multinível e necessita portanto repetidores mais sofisticados.
- O multiplexador e o demultiplexador DMDT implementados nos Capítulos III e IV apresentaram desempenho satisfatório. No multiplexador comprovou-se o formato das funções de transferência  $|H_1(\omega)|$  a  $|H_4(\omega)|$  como se prevê no Capítulo II, Figuras 2.8.a a 2.8.d.

- O sistema DMDT é mais indicado para a transmissão de sinais digitais por serem estes naturalmente limitados no tempo.

- O custo do sistema DMDT pode ser consideravelmente minimizado quando construído sob a forma de circuito integrado.

- Como sugestões para o futuro sugerimos:

1. Construção de Sistemas DMDT para sinais analógicos usando atrsadores analógicos ("analog shift registers") à semelhança dos esquemas apresentados nas figuras (2.9) e (2.10). Tais dispositivos já são produzidos por determinados fabricantes<sup>(\*)</sup> sob a forma de circuito integrado.

2. Estudo detalhado sobre o desempenho do sistema DMDT em canais-esvanescentes ("fading channels"), pesquisando técnicas de diversidade temporal.

3. Construir um sistema multiplexador DMDT a 30 canais usando um canal de transmissão com faixa limitada. Compará-lo com outros sistemas, por exemplo PCM.

---

(\*) Por exemplo: ITT - TCA350 - Audio  
RETICON - SAM64 - Amostragem até 12 MHz  
Atraso até 5µs

## VI - Apêndice - Folhas de Dados

Neste Capítulo apresentamos as principais características dos dispositivos empregados nos circuitos implementados. As informações são em forma de folhas de dados fornecidas pelos fabricantes, à exceção da curva  $r_{on} \times V_{PF}$  para o dispositivo MFE-3003 (Ítem 12), levantada nos laboratórios da UNICAMP-FEC.

	<u>Dispositivo</u>	<u>Página</u>
1.	TTL Loading Rule	
2.	9N00 - Quad Two-Input Nand	
3.	9N04 - Hex Inverter	
4.	9N76 - Dual JK Master/Slave Flip Flop	
5.	9N86 - Quad Two-Input Exclusive Or Gate	
6.	BSX20 - Transistor de Chaveamento - Very High Speed	
7.	2N2222 - Transistor Planar-Epitaxial de $S_i$	
8.	2N1305 - Transistor de Germanio	
9.	BAX13 - Diodo de Óxido de Silício Passivado	
10.	LM118/218- Ampliador Operacional de Alta Velocidade	
11.	$\mu$ A715 - Idem acima	
12.	MFE3003 - Chave MOS-FET	
13.	$\mu$ A734 - Comparador de Tensão de Precisão	

TTL LOADING RULES

All Transistor Transistor Logic integrated circuits are derived from the simple gate schematics shown in Figure 1.

The output is (LOW logic "0") only if both inputs A and B are HIGH (logic "1"). This is defined as a positive logic NAND gate.

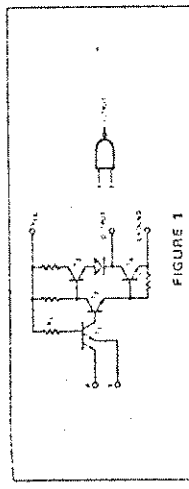


FIGURE 1

Input Characteristics

A low voltage at inputs A or B will cause current to flow out of the forward biased base-emitter diode of the multi-emitter transistor (T1). When the voltage level at A or B is less than 2 V<sub>BE(SAT)</sub> levels, the current supplied by I<sub>1</sub> will flow out of the LOW input terminal. In Figure 2, keeping out of T1 and T2 turned off. If both inputs A and B are raised to a HIGH voltage level, the base-emitter diodes of the input transistor (T1) will be reverse biased. The current supplied by R1 will then flow through the base-collector diode of T1 (see Figure 3) turning on transistors T2 and T4. The HIGH level input voltage source must be capable of supplying a base current to the reverse biased input transistor. Because of the NPN action of the input device, this base current is referred to as inverse base current. The value of the input LOW current and input HIGH leakage current is dependent on the value of R1. The value of this resistor is chosen to optimize the specific speed/power performance characteristics of each device.

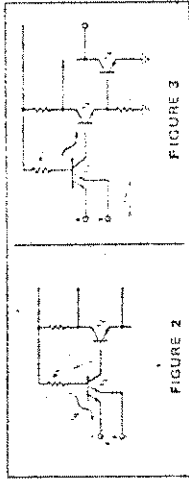


FIGURE 2

Output Characteristics

The fan out or drive capability of a TTL device reflects its ability to sink current in the output LOW (logic "0") state (see Figure 4) and to source or drive current in the output HIGH (logic "1") state (see Figure 5).

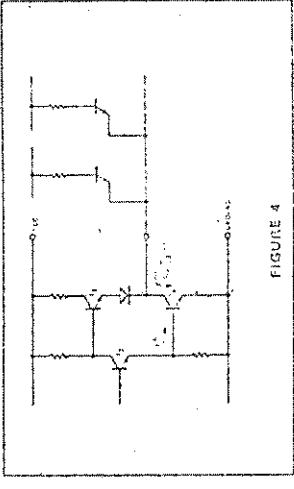


FIGURE 4

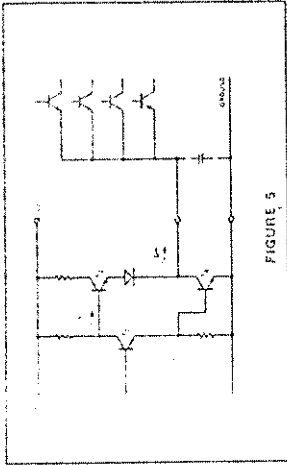


FIGURE 5

In the output LOW state the "phase splitter" transistor T2 is "on". It supplies base drive to the output pull-down transistor (T4). This amount of base drive required for the pull-down transistor is dependent on the worst case beta of the device and the fan out (LOL) sink current requirements of the circuit. The fan out HIGH drive current (LOH) of the device is supplied from the pull-up transistor (T3). When the phase splitter transistor (T2) is turned "off", the pull-up transistor is turned "on". This prevents a low impedance drive source at the output. Although the static I<sub>QH</sub> requirements of most circuits is less than 0.5 mA, about 35 mA is made available at the input of LOW to HIGH output transition to charge up the distributed line, board and package capacitances encountered in most system designs. Different types of pull-up circuits are used to achieve faster system speeds by minimizing HIGH output transition time and the resulting RC time constant.

Normalized Fan In/Fan Out Rules

In order to simplify designing with Fairchild TTL devices, the input and output loading parameters of all families are normalized to the following values:

1 Unit TTL Load (U.L.) = 40 μA in the HIGH state (logic "1")  
1.6 mA in the LOW state (logic "0")

Input loading and output drive factors of all products described in this catalog are related to these definitions.

Examples — Input Load

- A 9300/7400 gate, which has a maximum I<sub>L</sub> of 1.6 mA and I<sub>IH</sub> of 40 μA is specified as having an input load factor of 1 U.L. (also called a fan in of 1 load).
- The 93472, which has a value of I<sub>L</sub> = 3.2 mA and I<sub>IH</sub> of 80 μA on the CP terminal, is specified as having an input load factor of 1.6 mA or 2 U.L.

Examples — Output Drive

- The output of the 9300/7400 will sink 16 mA in the LOW (logic "0") state and source 800 μA in the HIGH (logic "1") state. The normalized output LOW drive factor is therefore 16 mA / 40 μA = 400 mV
- The output of the 93472 will sink 10 mA in the LOW (logic "0") state and source 400 μA in the HIGH (logic "1") state. The normalized output LOW drive factor is therefore 10 mA / 40 μA = 250 mV

Relative load and drive factors for the basic TTL gate families specified in this catalog are given in Table 1.

Table 1

FAMILY	INPUT LOAD		OUTPUT DRIVE	
	HIGH	LOW	HIGH	LOW
9300	1 U.L.	1 U.L.	20 U.L.	10 U.L.
9100/7400	1.25 U.L.	0.75 U.L.	12.5 U.L.	6.25 U.L.
9100	0.5 U.L.	0.75 U.L.	10 U.L.	2.5 U.L.
9300/7400	1 U.L.	1 U.L.	20 U.L.	10 U.L.
9300/74500	1.25 U.L.	1.25 U.L.	25 U.L.	12.5 U.L.

Values for MSI devices vary significantly from one element to another. Consult the appropriate data sheet for actual characteristics.

DC Noise Margin

The loading rules defined above have been determined under test conditions chosen to insure useful worst case noise margin values over the full temperature and supply voltage ranges specified for the Fairchild TTL families.

Noise margin is defined in Figure 6 as the difference between the worst case output logic voltage and the worst case input voltage which guarantees the desired output level.

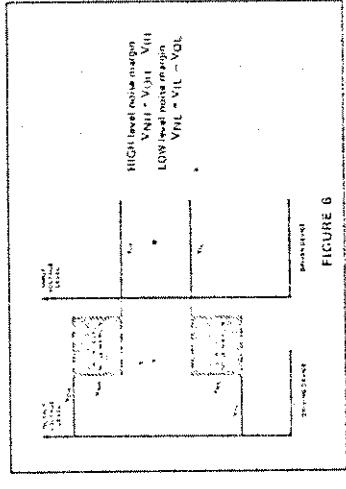


FIGURE 6

Table 2 below lists the worst case dc logic levels for Fairchild TTL devices.

PARAMETER	9300/7400		9300/74500	
	MIN	MAX	MIN	MAX
V <sub>OH</sub>	2.7	3.5	2.7	3.5
V <sub>OL</sub>	0.3	0.4	0.3	0.4
V <sub>IH</sub>	2.0	2.7	2.0	2.7
V <sub>IL</sub>	0.9	1.6	0.9	1.6

Example

- The worst case guaranteed dc noise margin for a 9300 MSI interfacing with another 9300 MSI is therefore:  
V<sub>NH</sub> = 2.4 - 2.0 = 400 mV  
V<sub>NL</sub> = 0.3 - 0.4 = -100 mV
- The worst case guaranteed noise margin for a 74500 gate driving a 7400 gate is therefore:  
V<sub>NH</sub> = 2.7 - 2.0 = 700 mV  
V<sub>NL</sub> = 0.3 - 0.5 = -200 mV

Wired-OR Applications

Certain TTL devices are provided with an "open" collector output to permit the Wired-OR (actually Wired-AND) function. This is achieved by connecting open collector outputs together and adding an external pull-up resistor.

The value of the pull-up resistor is determined by considering the fan out of the OR tie and the number of devices in the OR tie. The pull-up resistor value is chosen from a range between a maximum value (established to maintain the required VOH with all the OR tied outputs HIGH) and a minimum value (established so that the OR tie fan out is not exceeded when only one output is LOW).

Minimum and Maximum Pull Up Values

$$R_X (\text{Min.}) = \frac{V_{CC}(\text{max}) - V_{OL}}{I_{OL}(\text{min}) + N_2 I_{IH}}$$

$$R_X (\text{Max.}) = \frac{V_{CC}(\text{min}) - V_{OH}}{N_1 I_{CEX} + N_2 I_{IH}}$$

Where

- R<sub>X</sub> = External Pull Up Resistor
- N<sub>1</sub> = Number of Wired-OR Outputs
- N<sub>2</sub> = Number of Input Unit Loads Being Driven
- I<sub>CEX</sub>(I<sub>OH</sub>) = Output HIGH Leakage Current
- I<sub>OL</sub> = LOW Level Fan Out Current of Driving Element
- I<sub>IH</sub> = Input HIGH U.L. (40 μA)
- I<sub>IL</sub> = Input LOW U.L. (1.6 mA)
- V<sub>OL</sub> = Output LOW Voltage Level (0.4 V)
- V<sub>OH</sub> = Output HIGH Voltage Level (2.4 V)
- V<sub>CC</sub> = Power Supply Voltage

Example: Four 9300/7400 gates driving their output gate or MSI inputs.

- N<sub>1</sub> = 4
- N<sub>2</sub> = 4 (U.L.)
- R<sub>X</sub> (min.) = 5.75 V - 0.4 V / 16 mA + 4(1.6 mA) = 4.85 V / 24 mA = 200 Ω
- I<sub>OL</sub> = 16 mA
- I<sub>IH</sub> = 40 μA
- I<sub>IL</sub> = 1.6 mA
- V<sub>OL</sub> = 0.4 V
- V<sub>OH</sub> = 2.4 V
- R<sub>X</sub> (max.) = 4.75 V - 2.4 V / 1.6 mA = 2.35 V / 1.6 mA = 1.47 kΩ

Unused Inputs

To minimize noise sensitivity and optimize switching time unused inputs of all TTL circuits should be held between 2.4 V and the absolute maximum 5.5 V. This eliminates the effect of the distributed capacitance associated with floating input, and ensures that no degradation will occur in the propagation delay times.

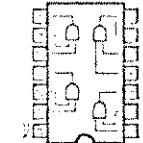
Possible ways of handling unused inputs are:

- Connect unused inputs to a used input if maximum HIGH level fan out of the driving output will not be exceeded. Each additional input presents a full load to the driver output at a HIGH level voltage but adds no loading at LOW level voltage. The HIGH level fan out for all TTL has been specified at double the LOW level fan out specifically to provide for this method of treating unused inputs.
- Connect unused inputs to V<sub>CC</sub> through a 1 kΩ resistor. A transient exceeding the 5.5 V maximum rating shall occur, the impedance will be high enough to protect the input. One to 25 unused inputs may be connected to a 1 kΩ resistor.
- Tie the inputs to the output of an unused gate in the system. The gate must provide a constant HIGH level output.
- Connect unused inputs to an independent supply voltage in the range of 2.4 V to 3.5 V.

QUAD 2-INPUT NAND GATE

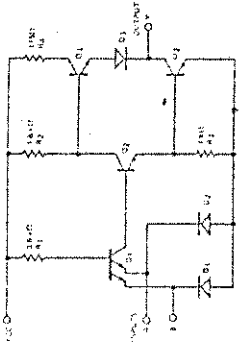
LOGIC AND CONNECTION DIAGRAM

FLATPAK (TOP VIEW)



Positive logic: Y = AB

SCHEMATIC DIAGRAM (EACH GATE)



Component values shown are typical.

RECOMMENDED OPERATING CONDITIONS

PARAMETER	9N001/5400XM			9N001/5400XC			UNITS
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.	
Supply Voltage VCC	4.5	5.0	5.5	4.75	5.0	5.25	Volts
Operating Free-Air Temperature Range	-55	25	125	0	25	70	°C
Normalized Fan-Out from Each Output, N							U.L.
X = package type, F for Flatpak, D for Ceramic Dip, P for Plastic Dip. See Packaging Information Section for package availability on this product.							U.L.

ELECTRICAL CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (Unless Otherwise Noted)

SYMBOL	PARAMETER	LIMITS		TEST CONDITIONS (Note 1)	TEST FIGURE
		MIN.	MAX.		
V <sub>IH</sub>	Input HIGH Voltage	2.0		Guaranteed Input HIGH Voltage	1
V <sub>IL</sub>	Input LOW Voltage		0.8	Guaranteed Input LOW Voltage	2
V <sub>OH</sub>	Output HIGH Voltage	2.4	3.3	V <sub>CC</sub> = MIN., I <sub>OH</sub> = 0.4 mA, V <sub>IN</sub> = 0.5 V	2
V <sub>OL</sub>	Output LOW Voltage		0.2	V <sub>CC</sub> = MIN., I <sub>OL</sub> = 10 mA, V <sub>IN</sub> = 2.0 V	1
I <sub>IH</sub>	Input HIGH Current		40	V <sub>CC</sub> = MAX., V <sub>IN</sub> = 2.4 V	4
I <sub>IL</sub>	Input LOW Current		1.0	V <sub>CC</sub> = MAX., V <sub>IN</sub> = 0.5 V	4
I <sub>OS</sub>	Output Short Circuit Current	-20	-1.4	V <sub>CC</sub> = MAX., V <sub>IN</sub> = 0.4 V = Each Input	3
I <sub>CC</sub>	Supply Current HIGH		-55	9N001/5400 V <sub>CC</sub> = MAX.	5
I <sub>CL</sub>	Supply Current LOW		12	9N001/5400 V <sub>CC</sub> = MAX., V <sub>IN</sub> = 0 V	6

SWITCHING CHARACTERISTICS (T<sub>A</sub> = 25°C)

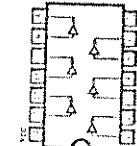
SYMBOL	PARAMETER	LIMITS		TEST CONDITIONS	TEST FIGURE
		MIN.	MAX.		
t <sub>PLH</sub>	Turn Off Delay Input to Output	11	22	V <sub>CC</sub> = 5.0 V C <sub>L</sub> = 15 pF	A
t <sub>PHL</sub>	Turn On Delay Input to Output	7.0	15	I <sub>L</sub> = -100 μA	A

NOTES:  
 (1) For conditions shown as MIN. or MAX., use the appropriate value specified under recommended operating conditions for the applicable device type.  
 (2) Typical limits are at V<sub>CC</sub> = 5.0 V, 25°C.  
 (3) Note more than one output should be shorted at a time.

HEX INVERTER

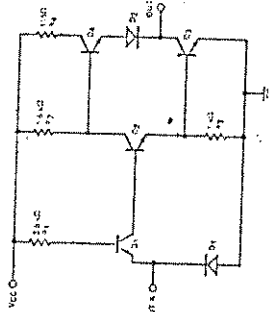
LOGIC AND CONNECTION DIAGRAM

FLATPAK (TOP VIEW)



Positive logic: Y = A

SCHEMATIC DIAGRAM (EACH INVERTER)



Component values shown are typical.

RECOMMENDED OPERATING CONDITIONS

PARAMETER	9N041/5404XM			9N041/5404XC			UNITS
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.	
Supply Voltage VCC	4.5	5.0	5.5	4.75	5.0	5.25	Volts
Operating Free-Air Temperature Range	-55	25	125	0	25	70	°C
Normalized Fan-Out from Each Output, N							U.L.
X = package type, F for Flatpak, D for Ceramic Dip, P for Plastic Dip. See Packaging Information Section for package availability on this product.							U.L.

ELECTRICAL CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (Unless Otherwise Noted)

SYMBOL	PARAMETER	LIMITS		TEST CONDITIONS (Note 1)	TEST FIGURE
		MIN.	MAX.		
V <sub>IH</sub>	Input HIGH Voltage	2.0		Guaranteed Input HIGH Voltage	1
V <sub>IL</sub>	Input LOW Voltage		0.8	Guaranteed Input LOW Voltage	1
V <sub>OH</sub>	Output HIGH Voltage	2.4	3.3	V <sub>CC</sub> = MIN., I <sub>OH</sub> = 0.4 mA, V <sub>IN</sub> = 0.5 V	1
V <sub>OL</sub>	Output LOW Voltage		0.2	V <sub>CC</sub> = MIN., I <sub>OL</sub> = 10 mA, V <sub>IN</sub> = 2.4 V	1
I <sub>IH</sub>	Input HIGH Current		40	V <sub>CC</sub> = MAX., V <sub>IN</sub> = 2.4 V	1
I <sub>IL</sub>	Input LOW Current		1.0	V <sub>CC</sub> = MAX., V <sub>IN</sub> = 0.5 V	1
I <sub>OS</sub>	Output Short Circuit Current	-20	-1.4	V <sub>CC</sub> = MAX., V <sub>IN</sub> = 0.4 V	1
I <sub>CC</sub>	Supply Current HIGH		-55	9N041/5404 V <sub>CC</sub> = MAX.	1
I <sub>CL</sub>	Supply Current LOW		12	9N041/5404 V <sub>CC</sub> = MAX., V <sub>IN</sub> = 0 V	1

SWITCHING CHARACTERISTICS (T<sub>A</sub> = 25°C)

SYMBOL	PARAMETER	LIMITS		TEST CONDITIONS	TEST FIGURE
		MIN.	MAX.		
t <sub>PLH</sub>	Turn Off Delay Input to Output	12	22	V <sub>CC</sub> = 5.0 V C <sub>L</sub> = 15 pF	A
t <sub>PHL</sub>	Turn On Delay Input to Output	8.0	15	I <sub>L</sub> = -100 μA	A

NOTES:  
 (1) For conditions shown as MIN. or MAX., use the appropriate value specified under recommended operating conditions for the applicable device type.  
 (2) Typical limits are at V<sub>CC</sub> = 5.0 V, 25°C.  
 (3) Note more than one output should be shorted at a time.

RECOMMENDED OPERATING CONDITIONS

PARAMETER	9N70/5476/7476		9N70/5476/7476		UNITS
	MIN.	TYP.	MIN.	MAX.	
Supply Voltage V <sub>CC</sub>	4.5	5.0	4.75	5.0	Volts
Operating Temperature Range	-55	25	0	70	°C
Maximum Power Dissipation (See Fig. 1)				10	mW
Width of Clock Pulse, Input (See Fig. E)	20		20		ns
Width of Preset Pulse, Input (See Fig. F)	25		25		ns
Width of Clear Pulse, Input (See Fig. F)	25		25		ns
Input Setup Time, Input (See Fig. E)	> 10		> 10		ns
Input Hold Time, Input	0		0		ns

ELECTRICAL CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (Unless Otherwise Noted)

SYMBOL	PARAMETER	LIMITS			TEST CONDITIONS (Note 1)	TEST FIGURE
		MIN.	TYP.	MAX.		
V <sub>IH</sub>	Input HIGH Voltage	2.0			Guaranteed Input HIGH	46 & 47
V <sub>IL</sub>	Input LOW Voltage			0.7	Guaranteed Input LOW	46 & 47
V <sub>OH</sub>	Output HIGH Voltage	2.4	3.5	0.7	V <sub>CC</sub> = MIN., I <sub>OH</sub> = -0.4 mA	46
V <sub>OL</sub>	Output LOW Voltage			0.4	V <sub>CC</sub> = MAX., I <sub>OL</sub> = 16 mA	47
I <sub>IH</sub>	Input HIGH Current at J or K			1.0	V <sub>CC</sub> = MAX., V <sub>IH</sub> = 0.5 V	49
I <sub>IL</sub>	Input LOW Current at J or K			0.9	V <sub>CC</sub> = MAX., V <sub>IL</sub> = 0.4 V	49
I <sub>OS</sub>	Output Short Circuit Current (Rate 1)	20		57	V <sub>CC</sub> = MAX., V <sub>OH</sub> = 0.5 V	49
I <sub>CC</sub>	Supply Current	10	20	40	V <sub>CC</sub> = MAX., V <sub>IH</sub> = 0.5 V, V <sub>IL</sub> = 0.4 V	49

SWITCHING CHARACTERISTICS (T<sub>A</sub> = 25°C)

SYMBOL	PARAMETER	LIMITS			TEST CONDITIONS	TEST FIGURE
		MIN.	TYP.	MAX.		
f <sub>max</sub>	Maximum Clock Frequency	15	20		V <sub>CC</sub> = 5.0 V	F
t <sub>PHL</sub>	Turn On Delay Clock to Output		16	25	CL = 15 pF	F
t <sub>PLH</sub>	Turn Off Delay Clock to Output		75	47	RL = 400Ω	E
t <sub>PHL</sub>	Turn On Delay Clock to Output	10	15	25		E
t <sub>PLH</sub>	Turn Off Delay Clock to Output	10	25	45		E

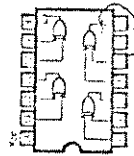
NOTES:  
 (1) Conditions shown as MIN. or MAX. use the appropriate value specified unless recommended operating conditions for the applicable device type.  
 (2) Typical limits are at V<sub>CC</sub> = 5.0 V, 25°C.  
 (3) Note more than one output should be shorted at a time.

QUAD 2-INPUT EXCLUSIVE OR GATE

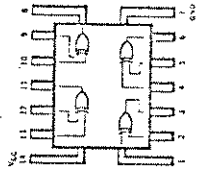
DESCRIPTION — The TTL/SSI 9N86/5486, 7486 is a Quad 2-Input Exclusive OR gate designed to perform the function: Y = AB +  $\bar{A}\bar{B}$ . When the inputs are complementary, the output goes to the HIGH level. Input clamping diodes are provided to minimize transmission line effects. On chip input buffers are also provided to lower the fan-in requirement to only 1 U.L. (unit load). The 9N86/5486, 7486 is fully compatible with all members of the Fairchild TTL family.

LOGIC AND CONNECTION DIAGRAM

DIP (TOP VIEW)



FLATPAK (TOP VIEW)

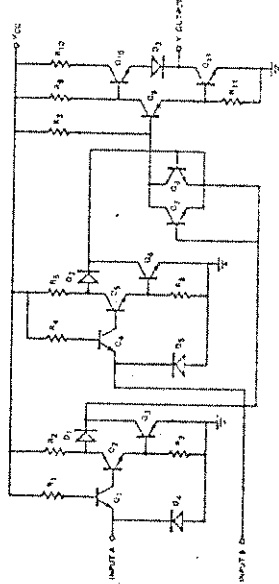


TRUTH TABLE

INPUTS	OUTPUT
A B	Y
1 1	0
1 0	1
0 1	1
0 0	0

Positive logic: Y = A ⊕ B

SCHEMATIC DIAGRAM



1/4 of Circuit Shown.



RECOMMENDED OPERATING CONDITIONS

PARAMETER	9N86X/M/5486X/M			9N86X/C/7486X/C			UNITS
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.	
Supply Voltage $V_{CC}$	4.5	5.0	5.5	4.75	5.0	5.25	Volts
Operating Free Air Temperature Range	-55	25	70	0	25	70	$^{\circ}$ C
Normalized Fan Out			10			10	U.I.
LOW Level from Each Output			20			20	U.I.
HIGH Level from Each Output			20			20	U.I.

X = package type; F for Flatpak, D for Ceramic Dip, P for Plastic Dip. See Packaging Information Section for packages available on this product.

ELECTRICAL CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (Unless Otherwise Noted)

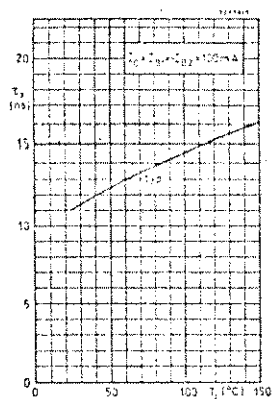
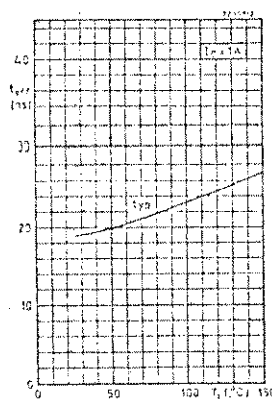
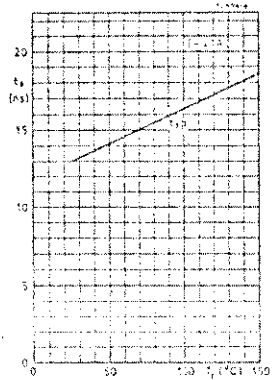
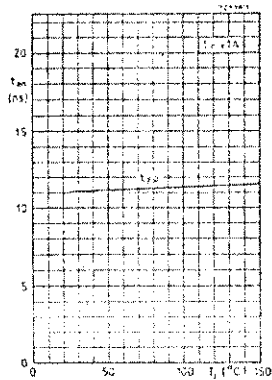
SYMBOL	PARAMETER	LIMITS		UNITS	TEST CONDITIONS (Note 1)	TEST FIGURE
		MIN (Note 2)	MAX.			
$V_{IH}$	Input HIGH Voltage	2.0	0.8	Volts	Guaranteed Input HIGH Voltage	53
$V_{IL}$	Input LOW Voltage		0.8	Volts	Guaranteed Input LOW Voltage	53
$V_{OH}$	Output HIGH Voltage	2.4		Volts	$V_{CC} = \text{MIN.}, I_{OH} = 800 \mu\text{A}, V_{IH} = 2.0 \text{ V}, V_{IL} = 0.8 \text{ V}$	54
$V_{OL}$	Output LOW Voltage		0.4	Volts	$V_{CC} = \text{MIN.}, I_{OL} = 16 \text{ mA}, V_{IH} = 2.0 \text{ V}, V_{IL} = 0.8 \text{ V}$	54
$I_{IH}$	Input HIGH Current		40	$\mu\text{A}$	$V_{CC} = \text{MAX.}, V_{IH} = 2.0 \text{ V}$ (Each Input)	55
$I_{IL}$	Input LOW Current		1.0	mA	$V_{CC} = \text{MAX.}, V_{IL} = 0.4 \text{ V}$ (Each Input)	55
$I_{OS}$	Output Short-Circuit Current (Note 3)	-25	-55	mA	$V_{CC} = \text{MAX.}, V_{IH} = 4.5 \text{ V}, V_{IL} = 0 \text{ V}$	56
$I_{CC}$	Supply Current	-18	-53	mA	9N86/5486	57
		-30	-43	mA	9N86/7486	57
		-30	-50	mA	9N86/486	57

SWITCHING CHARACTERISTICS (TA = 25 $^{\circ}$ C)

SYMBOL	PARAMETER	LIMITS		UNITS	TEST CONDITIONS	TEST FIGURE
		MIN.	MAX.			
$t_{PLH}$	Turn Off Delay Input to Output	15	73	ns	$V_{CC} = 5.0 \text{ V}$ Other Input Low	5
	Turn On Delay Input to Output	18	30	ns	Other Input High	
$t_{PHL}$	Turn On Delay Input to Output	11	17	ns	Other Input Low	
		13	72	ns	Other Input High	

NOTES:  
 (1) Test conditions shown as MIN. or MAX., use the appropriate value specified under recommended operating conditions for the applicable device type.  
 (2) Typical limits are at  $V_{CC} = 5.0 \text{ V}, 25^{\circ}\text{C}$ .  
 (3) Not more than one output should be shorted at a time.

BSX12  
BSX12A



BSX19  
BSX20

VERY HIGH SPEED SWITCHING TRANSISTORS

N-P-N silicon planar epitaxial transistors in a TO-18 metal envelope with the collector connected to the case. The BSX19 and BSX20 are primarily intended for very high speed saturated switching.

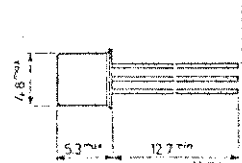
QUICK REFERENCE DATA

	BSX19	BSX20
Collector-base voltage (open emitter)	$V_{CBO}$ max. 40	40 V
Collector-emitter voltage (open base)	$V_{CEO}$ max. 15	15 V
Collector-emitter voltage ( $I_C = 10 \text{ mA}$ )	$V_{CE(sat)}$ max. 40	40 V
Collector current (peak value)	$I_{CM}$ max. 500	500 mA
Total power dissipation up to $T_{amb} = 25^{\circ}\text{C}$	$P_{tot}$ max. 350	350 mW
D.C. current gain at $T_j = 25^{\circ}\text{C}$		
$I_C = 10 \text{ mA}; V_{CE} = 1 \text{ V}$	$\beta_{FE}$ 20 to 60	40 to 120
$I_C = 100 \text{ mA}; V_{CE} = 2 \text{ V}$	$\beta_{FE}$ > 10	20
Transition frequency	$f_T$ > 400	500 MHz
Storage time	$t_s$ < 10	13 ns
$I_C = I_B = -I_{BM} = 10 \text{ mA}$		

MECHANICAL DATA

Collector connected to case  
TO-18

Dimensions in mils



Accessories available: 56256, 56263

**RATINGS (Limiting values) 1)**

Voltages

Collector-base voltage (open emitter)	$V_{CBO}$	max.	20 V
Collector-emitter voltage (open base)	$V_{CEO}$	max.	15 V
Collector-emitter voltage with $V_{BE} = 0$	$V_{CES}$	max.	40 V
Emitter-base voltage (open collector)	$V_{EB0}$	max.	4.5 V

Current

Collector current (peak value; $t = 10 \mu s$ )	$I_{CM}$	max.	500 mA
---	----------	------	--------

Power dissipation

Total power dissipation up to $T_{amb} = 25^\circ C$	$P_{tot}$	max.	350 mW
--	-----------	------	--------

Temperatures

Storage temperature	$T_{stg}$	-55 to +200 $^\circ C$
Junction temperature	$T_j$	max. 250 $^\circ C$

**THERMAL RESISTANCE**

From junction to ambient in free air	$R_{th J-a}$	0.48 $^\circ C/mW$
From junction to case	$R_{th J-c}$	0.15 $^\circ C/mW$

1) Limiting values according to the Absolute Maximum System as defined in IEC publication 134.

**CHARACTERISTICS**

$T_j = 25^\circ C$  unless otherwise specified

Cut-off current

$I_B = 0; V_{CB} = 20 V$	$I_{CBO}$	<	400 nA
$I_B = 0; V_{CE} = 20 V; T_j = 150^\circ C$	$I_{CBO}$	<	30 $\mu A$
$V_{BE} = 0; V_{CB} = 15 V; T_j = 55^\circ C$	$I_{CES}$	<	0.40 $\mu A$
$V_{BE} = 0; V_{CB} = 40 V$	$I_{CES}$	<	1.0 $\mu A$

Emitter cut-off current

$I_C = 0; V_{EB} = 4.5 V$	$I_{EB0}$	<	10 $\mu A$
---------------------------	-----------	---	------------

Currents at reverse biased emitter junction

$V_{CE} = 15 V; -V_{BE} = 3 V; T_j = 55^\circ C$	$I_{CEX}$	<	0.60 $\mu A$
	$-I_{BEX}$	<	0.60 $\mu A$

Sustaining voltages

$I_C = 10 mA; I_B = 0$	$V_{CROust}$	>	15 V
$I_C = 10 mA; R_{th} = 10 \Omega$	$V_{CRRust}$	>	20 V

Base-emitter voltage (see also page 8)

$I_C = 30 mA; V_{CE} = 20 V; T_j = 100^\circ C$	$V_{BE}$	>	0.35 V
---	----------	---	--------

Saturation voltages

$I_C = 10 mA; I_B = 0.6 mA$	$V_{CEsat}$	<	0.3 V
$I_C = 10 mA; I_B = 0.3 mA$	$V_{CEsat}$	<	0.25 V
$I_C = 10 mA; I_B = 1 mA$	$V_{BEsat}$	0.70 to 0.85 V	
$I_C = 100 mA; I_B = 10 mA$	$V_{CEsat}$	<	0.60 V
	$V_{BEsat}$	<	1.50 V

Collector capacitance at  $f = 1 MHz$

$I_E = I_C = 0; V_{CB} = 5 V$	$C_c$	<	4 pF
-------------------------------	-------	---	------

Emitter capacitance at  $f = 1 MHz$

$I_C = I_E = 0; V_{EB} = 1 V$	$C_e$	<	4.5 pF
-------------------------------	-------	---	--------

**CHARACTERISTICS (continued)**

$T_j = 25^\circ C$  unless otherwise specified

D.C. current gain

	BSX19	BSX20
$I_C = 10 mA; V_{CE} = 1 V$	$h_{FE}$ 25 to 50	40 to 120
$I_C = 10 mA; V_{CE} = 1 V; T_j = -55^\circ C$	$h_{FE}$ > 10	20
$I_C = 100 mA; V_{CE} = 2 V$	$h_{FE}$ > 10	20

Transition frequency

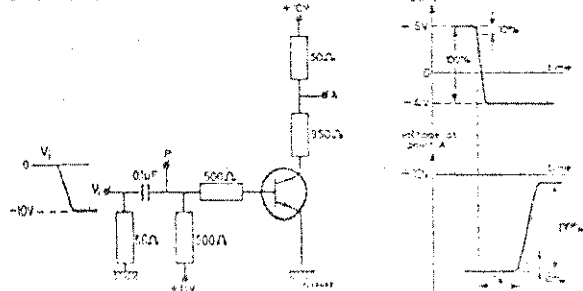
$I_C = 10 mA; V_{CE} = 10 V$	$f_T$	> 400	500 MHz
		typ. 500	600 MHz

Switching times

Storage time (see also pages 20 and 21)

$I_C = I_E = -I_{EM} = 10 mA$	$t_s$	max. 5	0 ns
		< 10	13 ns

Test circuit:



<b>Pulse generator:</b>		<b>Oscilloscope:</b>	
Rise time	$t_r < 1 ns$	Input Impedance	$R_i = 50 \Omega$
Pulse duration	$t > 300 ns$	Rise time	$t_r < 1 ns$
Duty cycle	$\delta < 0.02$		
Source impedance	$R_g = 50 \Omega$		

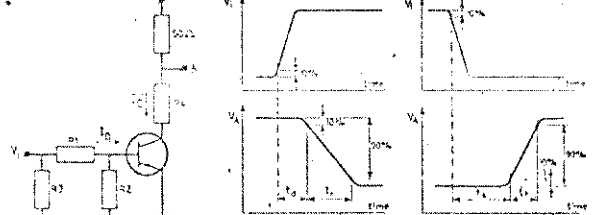
**CHARACTERISTICS (continued)**

$T_j = 25^\circ C$  unless otherwise specified

Switching times

Turn on time (see also pages 14 and 15)	$t_{on}$	<	12 ns
from $-V_{BE} = 1.5 V$ to $I_C = 10 mA; I_B = 3 mA$			
from $-V_{BE} = 2.25 V$ to $I_C = 100 mA; I_B = 40 mA$	$t_{on}$	<	7 ns
Turn off time (see also pages 16 to 19)	$t_{off}$	<	15 ns
from $I_C = 10 mA; I_B = 3 mA$			
to cut-off with $-I_{EM} = 1.5 mA$			
from $I_C = 100 mA; I_B = 40 mA$ to cut-off			
with $-I_{EM} = 20 mA$			

Test circuit:

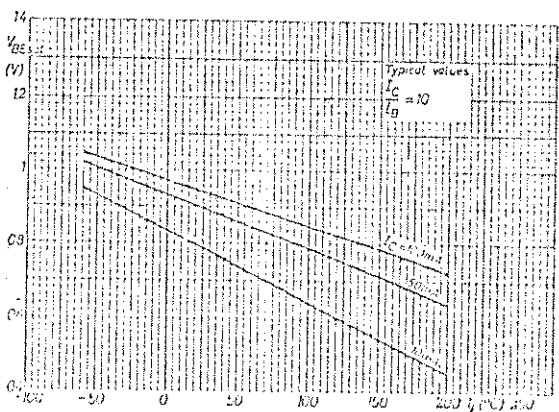
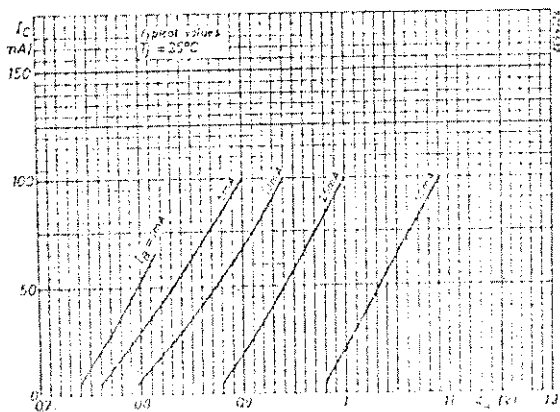
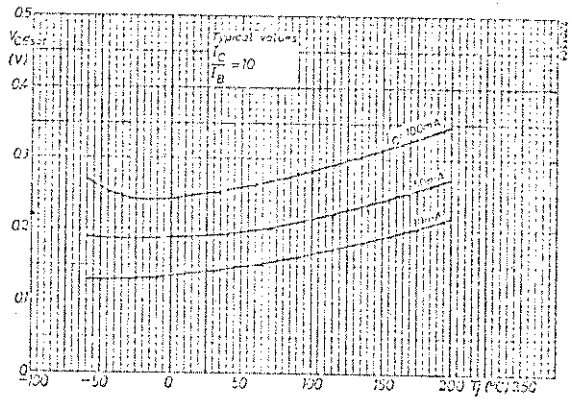
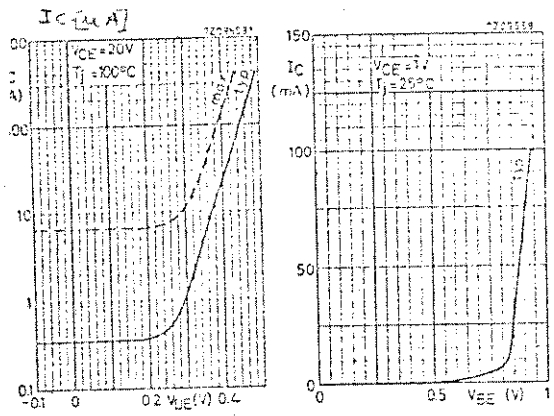


<b>Pulse generator:</b>		<b>Oscilloscope:</b>	
Rise time	$t_r < 1 ns$	Input Impedance	$R_i = 50 \Omega$
Pulse duration	$t > 300 ns$	Rise time	$t_r < 1 ns$
Duty cycle	$\delta < 0.02$		
Source impedance	$R_g = 50 \Omega$		

$I_C$ (mA)	$I_B$ (mA)	$-I_{EM}$ (mA)	$V_{CE}$ (V)	$R_1; R_2$ (k $\Omega$ )	$R_3$ ( $\Omega$ )	$R_4$ ( $\Omega$ )	turn on time		turn off time	
							$-V_{BE}$ (V)	$V_1$ (V)	$V_{BE}$ (V)	$-V_1$ (V)
10	3	1.5	3	3.3	50	220	3.0	1.5	15	12.0
100	50	20	5	0.33	56	0	4.5	2.25	20	15.3

Note

$-I_{EM}$  is the reverse current that can flow during switching off. The indicated  $-I_{EM}$  is determined and limited by the applied cut-off voltage and series resistance.



2N2222  
2N2222A

SILICON PLANAR EPITAXIAL TRANSISTORS

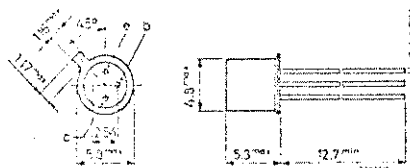
N-P-N transistors in a TO-18 metal envelope with the collector connected to the case. They are primarily intended for high speed switching. The 2N2222 is also suitable for d.c. and v.h.f. u.h.f. amplifiers.

QUICK REFERENCE DATA			
		2N2222	2N2222A
Collector-base voltage (open emitter)	$V_{CB0}$	max. 60	75 V
Collector-emitter voltage (open base)	$V_{CE0}$	max. 30	50 V
Collector current (a.c.)	$I_C$	max. 300	500 mA
Total power dissipation up to $T_{amb} = 25^\circ\text{C}$	$P_{tot}$	max. 0.5	0.5 W
Junction temperature	$T_j$	max. 175	175 $^\circ\text{C}$
D.C. current gain at $T_j = 25^\circ\text{C}$ $I_C = 10\text{ mA}; V_{CE} = 10\text{ V}$	$\beta_{FE}$	> 75	75
Transition frequency at $f = 100\text{ MHz}$ $I_C = 20\text{ mA}; V_{CE} = 20\text{ V}$	$f_T$	> 250	300 MHz
Storage time $I_C = 150\text{ mA}; I_B = -15\text{ mA}$	$t_s$	< -	225 ns

MECHANICAL DATA

Dimensions in mm

Collector connected to case  
TO-18



Accessories available: 55246, 56263

**2N2222**  
**2N2222A**

**RATINGS** Limiting values in accordance with the Absolute Maximum System (JEDEC 14)

Symbol	2N2222	2N2222A
Collector-base voltage (open emitter)	$V_{CBO}$ max. 60 V	75 V
Collector-emitter voltage (open base)	$V_{CEO}$ max. 30 V	40 V
Emitter-base voltage (open collector)	$V_{EB0}$ max. 5 V	6 V

Symbol	2N2222	2N2222A
Collector current (d.c.)	$I_C$ max. 600 mA	

Symbol	2N2222	2N2222A
Total power dissipation up to $T_{amb} = 25^\circ C$	$P_{tot}$ max. 0.5 W	
up to $T_{case} = 25^\circ C$	$P_{tot}$ max. 1.8 W	

Symbol	2N2222	2N2222A
Storage temperature	$T_{stg}$ -65 to +200 $^\circ C$	
Junction temperature	$T_j$ max. 175 $^\circ C$	

Symbol	2N2222	2N2222A
From junction to ambient in free air	$R_{th(j-a)}$ = 300 $^\circ C/W$	
From junction to case	$R_{th(j-c)}$ = 83 $^\circ C/W$	

**CHARACTERISTICS**  $T_j = 25^\circ C$  unless otherwise specified

Symbol	2N2222	2N2222A
Collector cut-off current		
$I_E = 0; V_{CB} = 50 V$	$I_{CBO}$ < 10 nA	-
$I_E = 0; V_{CB} = 50 V; T_{amb} = 150^\circ C$	$I_{CBO}$ < 10 $\mu A$	-
$I_E = 0; V_{CB} = 60 V$	$I_{CBO}$ < - 10 nA	-
$I_E = 0; V_{CB} = 60 V; T_{amb} = 150^\circ C$	$I_{CBO}$ < - 10 $\mu A$	-

Symbol	2N2222	2N2222A
Emitter cut-off current		
$I_C = 0; V_{EB} = 3 V$	$I_{EBO}$ < 10 nA	10 nA

Symbol	2N2222	2N2222A
Currents at reverse biased emitter junction		
$V_{CB} = 50 V; -V_{EB} = 3 V$	$I_{CEX}$ < - 10 nA	-
	$-I_{BEX}$ < - 20 nA	-

<sup>1)</sup> Applicable up to  $I_C = 500 mA$

July 1969

**2N2222**  
**2N2222A**

**CHARACTERISTICS (continued)**  $T_j = 25^\circ C$  unless otherwise specified

Symbol	2N2222A
$I_C = 1 mA; V_{CE} = 10 V; f = 1 kHz$	
Input impedance	$h_{ie}$ 2 to 8 k $\Omega$
Reverse voltage transfer ratio	$h_{re}$ < 5 $\cdot 10^{-4}$
Small signal current gain	$h_{fe}$ 50 to 200
Output admittance	$h_{oe}$ 5 to 35 $\mu S^{-1}$

Symbol	2N2222	2N2222A
$I_C = 10 mA; V_{CE} = 10 V; f = 1 kHz$		
Input impedance	$h_{ie}$ 0.25 to 1.25 k $\Omega$	
Reverse voltage transfer ratio	$h_{re}$ < 5 $\cdot 10^{-4}$	
Small signal current gain	$h_{fe}$ 75 to 375	
Output admittance	$h_{oe}$ 25 to 200 $\mu S^{-1}$	

Symbol	2N2222	2N2222A
$I_C = 20 mA; V_{CE} = 20 V; f = 100 MHz$	$h_{fe}$ > 2.5	3.0

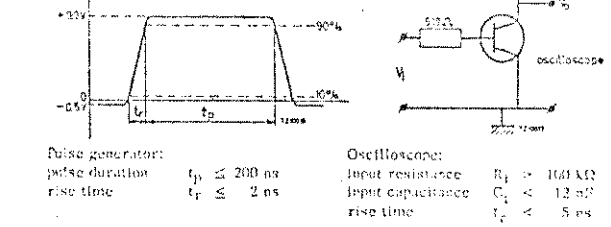
Symbol	2N2222	2N2222A
$I_C = 20 mA; V_{CE} = 20 V; f = 300 MHz$	$h_{fe}$ < 0.1	0.1

Symbol	2N2222	2N2222A
Real part of input impedance	$R_{in}$ < 0.1	0.1 $\Omega$
Noise figure at $f = 1 kHz$	$F$ < -	4 dB

**Switching times for 2N2222A**

Turn on time when switched from  $-V_{BE} = 0.5 V$  to  $I_C = 150 mA; I_B = 15 mA$

Symbol	2N2222A
Delay time	$t_d$ < 10 ns
Rise time	$t_r$ < 25 ns



July 1969

**2N2222A**

**CHARACTERISTICS (continued)**  $T_j = 25^\circ C$  unless otherwise specified

Symbol	2N2222	2N2222A
Breakdown voltages		
$I_E = 0; I_C = 10 mA$	$V_{(BR)CBO}$ > 60 V	75 V
$I_B = 0; I_C = 10 mA$	$V_{(BR)CEO}$ > 30 V	40 V
$I_C = 0; I_E = 10 mA$	$V_{(BR)EBO}$ > 5 V	6 V

Symbol	2N2222	2N2222A
Saturation voltages <sup>1)</sup>		
$I_C = 150 mA; I_B = 15 mA$	$V_{CEsat}$ < 0.3 V	0.3 V
	$V_{BEsat}$ < 1.3 V	0.6 V
	$V_{CEsat}$ < 1.6 V	1.0 V
$I_C = 500 mA; I_B = 50 mA$	$V_{BEsat}$ < 2.6 V	2.0 V

Symbol	2N2222	2N2222A
D.C. current gain		
$I_C = 0.1 mA; V_{CE} = 10 V$	$h_{FE}$ > 35	35
$I_C = 1 mA; V_{CE} = 10 V$	$h_{FE}$ > 50	50
$I_C = 10 mA; V_{CE} = 10 V$	$h_{FE}$ > 75	75
$I_C = 10 mA; V_{CE} = 10 V; T_{amb} = -55^\circ C$	$h_{FE}$ > -	35
$I_C = 150 mA; V_{CE} = 1 V$ <sup>1)</sup>	$h_{FE}$ > 50	50
$I_C = 150 mA; V_{CE} = 10 V$ <sup>1)</sup>	$h_{FE}$ > 100 to 300	100 to 300
$I_C = 500 mA; V_{CE} = 10 V$ <sup>1)</sup>	$h_{FE}$ > 30	40

Symbol	2N2222	2N2222A
Transition frequency at $f = 100 MHz$		
$I_C = 20 mA; V_{CE} = 20 V$	$f_T$ > 250	300 MHz

Symbol	2N2222	2N2222A
Collector capacitance at $f = 100 kHz$		
$I_E = I_C = 0; V_{CB} = 10 V$	$C_c$ < 8	8 pF

Symbol	2N2222	2N2222A
Emitter capacitance at $f = 100 kHz$		
$I_C = I_E = 0; V_{EB} = 0.5 V$	$C_e$ < -	25 pF

Symbol	2N2222	2N2222A
Feedback time constant at $f = 31.8 MHz$		
$I_C = 20 mA; V_{CE} = 20 V$	$\tau_b C_c$ < -	150 ps

<sup>1)</sup> Pulse duration  $\leq 300 \mu s$ ; duty cycle  $\leq 2\%$ .

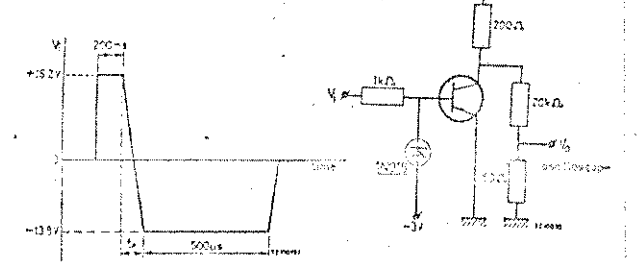
July 1969

**2N2222**  
**2N2222A**

**CHARACTERISTICS (continued)**  $T_j = 25^\circ C$  unless otherwise specified

Symbol	2N2222A
Storage time	$t_s$ < 225 ns
Fall time	$t_f$ < 60 ns

Test circuit:



Symbol	2N2222A
Pulse generator fall time	$t_f < 5 ns$
Oscilloscope input impedance	$R_i > 100 k\Omega$
Oscilloscope input capacitance	$C_i < 12 pF$
Oscilloscope rise time	$t_r < 5 ns$

July 1969

CHARACTERISTICS (continued)

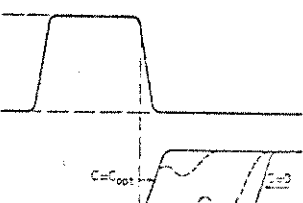
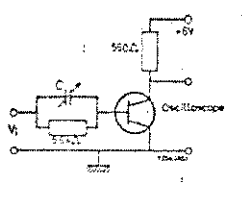
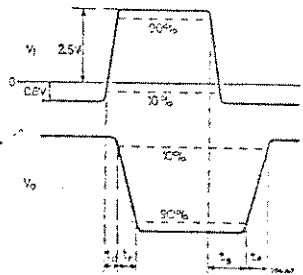
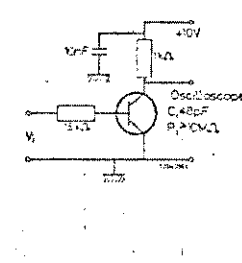
T<sub>J</sub> = 25 °C unless otherwise specified

Switching times  
delay time  
rise time  
storage time  
fall time

	2N1302	1304	1306	1308
t <sub>d</sub>	typ. 65	60	55	35
t <sub>r</sub>	typ. 220	210	170	155
t <sub>s</sub>	typ. 500	500	500	500
t <sub>f</sub>	typ. 365	350	315	210

Recovered charge

Q <sub>s</sub>	typ.	800	700	650	600
Q <sub>s</sub>	typ.	800	700	650	600



Adjust C from zero to C<sub>opt</sub>  
Q<sub>s</sub> = C<sub>opt</sub> · V<sub>i</sub>

GERMANIUM ALLOYED TRANSISTORS

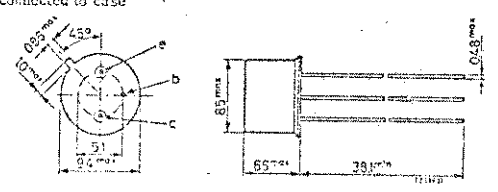
P-N-P transistors in a TO-5 metal envelope with the base connected to the case. These general purpose transistors are primarily intended for medium current medium speed computer logic applications.

	QUICK REFERENCE DATA			
	2N1303	1305	1307	1309
Collector-base voltage (open emitter) -V <sub>CB0</sub> max.	30	30	30	30
Collector-emitter voltage (open base) -V <sub>CE0</sub> max.	25	20	15	15
Collector current (peak value) -I <sub>CM</sub> max.	300	300	300	300
Total power dissipation up to T <sub>amb</sub> = 25 °C	P <sub>tot</sub> max. 150	150	150	150
Junction temperature T <sub>J</sub> max.	85	85	85	83
D.C. current gain at T <sub>J</sub> = 25 °C -I <sub>C</sub> = 10 mA; -V <sub>CE</sub> = 1 V	h <sub>FE</sub> > 20	40	60	80
Saturation voltage -I <sub>C</sub> = 10 mA; -I <sub>B</sub> = -I <sub>C</sub> / h <sub>FEmin</sub>	-V <sub>CEsat</sub> < 0.2	0.2	0.2	0.2
Transition frequency -I <sub>C</sub> = 1 mA; -V <sub>CE</sub> = 5 V	f <sub>T</sub> typ. 5	10	15	20
Turn on time (t <sub>d</sub> + t <sub>r</sub> )	t <sub>on</sub> typ. 360	255	230	200
Turn off time (t <sub>s</sub> + t <sub>f</sub> )	t <sub>off</sub> typ. 1300	1150	1050	1050

MECHANICAL DATA

TO-5  
Base connected to case

Dimensions in mm



Accessories available: 56218, 56215, 56265

RATINGS (limiting values)<sup>1)</sup>

	2N1303	1305	1307	1309
Collector-base voltage (open emitter) -V <sub>CB0</sub> max.	30	30	30	30
Collector-emitter voltage (open base) -V <sub>CE0</sub> max.	25	20	15	15
Emitter-base voltage (open collector) -V <sub>EB0</sub> max.	25	25	25	25

	2N1303	1305	1307	1309
Collector current (d.c. or average over any 10 ms period) -I <sub>C</sub> max.	300	300	300	300
Collector current (peak value) -I <sub>CM</sub> max.	300	300	300	300

	2N1303	1305	1307	1309
Total power dissipation up to T <sub>amb</sub> = 25 °C P <sub>tot</sub> max.	150	150	150	150
Storage temperature T <sub>stg</sub>	-65 to +100	-65 to +100	-65 to +100	-65 to +100
Junction temperature T <sub>J</sub> max.	85	85	85	83

	2N1303	1305	1307	1309
From junction to ambient in free air R <sub>th(j-a)</sub>	0.4	0.4	0.4	0.4
From junction to case R <sub>th(j-c)</sub>	0.2	0.2	0.2	0.2

CHARACTERISTICS

T<sub>J</sub> = 25 °C unless otherwise specified

	2N1303	1305	1307	1309
Collector cut-off current I <sub>B</sub> = 0; -V <sub>CB</sub> = 25 V	-I <sub>CBO</sub> typ. 3 < 6	3 6	3 6	3 6
Emitter cut-off current I <sub>C</sub> = 0; -V <sub>EB</sub> = 25 V	-I <sub>EBO</sub> typ. 1.7 < 6	1.7 6	1.7 6	1.7 6
Collector current at reversed biased emitter junction -V <sub>CB</sub> = 15 V; +V <sub>EB</sub> = 0.2 V T <sub>J</sub> = 55 °C	-I <sub>CEX</sub> < 50	50	50	50
Saturation voltages -I <sub>C</sub> = 10 mA; -I <sub>B</sub> = 0.5 mA	-V <sub>BEsat</sub> > 0.15 < 0.43	0.15 0.23	0.15 0.23	0.15 0.23
-I <sub>C</sub> = 10 mA; -I <sub>B</sub> = 0.25 mA	-V <sub>CEsat</sub> typ. 0.1 < 0.2	0.1 0.2		
-I <sub>C</sub> = 10 mA; -I <sub>B</sub> = 0.17 mA	-V <sub>CEsat</sub> typ. 0.1 < 0.2		0.1 0.2	
-I <sub>C</sub> = 10 mA; -I <sub>B</sub> = 0.13 mA	-V <sub>CEsat</sub> typ. 0.1 < 0.2			0.1 0.2
Break through voltage V <sub>br</sub>	> 25	20	15	15
D.C. current gain -I <sub>C</sub> = 10 mA; -V <sub>CE</sub> = 1 V	h <sub>FE</sub> > 20 typ. 50 < 100	40 70 100	60 100 200	80 150 300
-I <sub>C</sub> = 300 mA; -V <sub>CE</sub> = 0.35 V	h <sub>FE</sub> > 10 typ. 35	15 55	20 90	20 130
Collector capacitance at f = 1 MHz I <sub>B</sub> = I <sub>C</sub> = 0; -V <sub>CB</sub> = 5 V	C <sub>c</sub> typ. 10 < 20	10 20	10 20	10 20
Emitter capacitance at f = 1 MHz I <sub>C</sub> = I <sub>C</sub> = 0; -V <sub>EB</sub> = 5 V	C <sub>e</sub> typ. 7	7	7	7
Transition frequency -I <sub>C</sub> = 1 mA; -V <sub>CE</sub> = 5 V	f <sub>T</sub> > 3 typ. 5	5 10	10 15	15 20

<sup>1)</sup> Limiting values according to the Absolute Maximum System as defined in IEC publication 134.

2N1303 2N1307  
2N1305 2N1309

CHARACTERISTICS (continued)

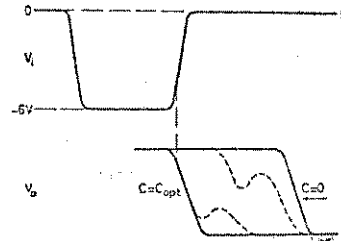
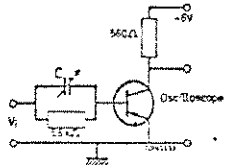
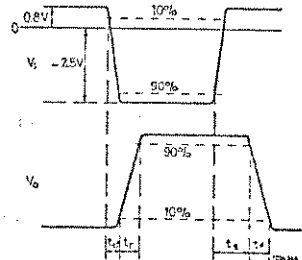
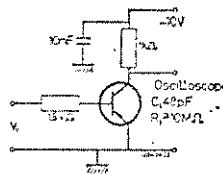
$T_J = 25^\circ\text{C}$  unless otherwise specified

Switching times

	2N1303	1305	1307	1309	
delay time	typ. 60	55	50	45	ns
rise time	typ. 300	200	150	155	ns
storage time	typ. 700	700	700	700	ns
fall time	typ. 600	450	350	350	ns

Recovery charge

$Q_S$	typ. 1000	1000	1000	1000	pC
-------	-----------	------	------	------	----



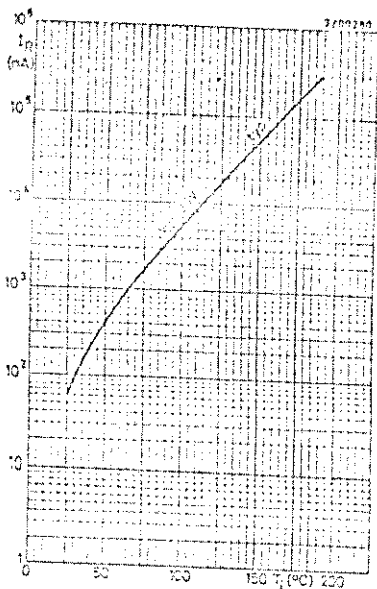
Adjust C from zero to  $C_{opt}$   
 $Q_S = C_{opt} \cdot V_i$

4

May 1968

BAX12

BAX13



SILICON OXIDE PASSIVATED DIODE

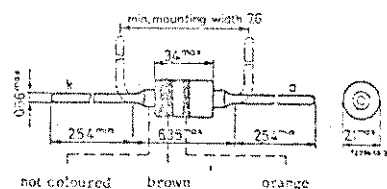
Wires lead diode in a hermetic subminiature envelope.  
The BAX13 is primarily intended for fast logic applications.

QUICK REFERENCE DATA

Continuous reverse voltage	$V_R$	max. 50 V
Repetitive peak reverse voltage	$V_{RRM}$	max. 50 V
Repetitive peak forward current	$I_{FRM}$	max. 100 mA
Thermal resistance from junction to ambient	$R_{th(j-a)}$	$< 0.50^\circ\text{C}/\text{mW}$
Forward voltage at $I_F = 20$ mA	$V_F$	$< 1.0$ V
Reverse recovery time when switched from $I_F = 10$ mA to $V_R = 6$ V; $R_L = 100 \Omega$ measured at $I_F = 1$ mA	$t_{rr}$	$< 4$ ns
Recovered charge when switched from $I_F = 10$ mA to $V_R = 5$ V; $R_L = 500 \Omega$	$Q_S$	$< 45$ pC

MECHANICAL DATA

Dimensions in mm



**RATINGS (Limiting values) <sup>1)</sup>**

Voltages

Continuous reverse voltage	$V_R$	max.	50 V
Repetitive peak reverse voltage	$V_{RRM}$	max.	50 V

Currents

Average rectified forward current (averaged over any 20 ms period)	$I_{FAV}$	max.	75 mA <sup>2)</sup>
Forward current (d.c.)	$I_F$	max.	75 mA
Repetitive peak forward current	$I_{FRM}$	max.	150 mA
Non repetitive peak forward current	$I_{FSM}$	max.	2000 mA
			$t = 1 \mu s$
			$t = 1 s$

Temperatures

Storage temperature	$T_{stg}$	-65 to +200 °C
Junction temperature	$T_j$	max. 200 °C

**THERMAL RESISTANCE**

From junction to ambient in free air  $R_{th J-a} = 0.50 \text{ } ^\circ\text{C}/\text{mW}$

**CHARACTERISTICS**

$T_j = 25 \text{ } ^\circ\text{C}$  unless otherwise specified

Forward voltage

$I_F = 2 \text{ mA}$	$V_{VF}$	<	0.7 V
$I_F = 10 \text{ mA}; T_j = 100 \text{ } ^\circ\text{C}$	$V_{VF}$	<	0.8 V
$I_F = 20 \text{ mA}$	$V_{VF}$	<	1.0 V <sup>3)</sup>
$I_F = 75 \text{ mA}$	$V_{VF}$	<	1.55 V <sup>3)</sup>

Reverse current

$V_R = 10 \text{ V}$	$I_R$	<	25 $\mu\text{A}$
$V_R = 10 \text{ V}; T_j = 150 \text{ } ^\circ\text{C}$	$I_R$	<	10 $\mu\text{A}$
$V_R = 25 \text{ V}$	$I_R$	<	50 $\mu\text{A}$
$V_R = 50 \text{ V}$	$I_R$	<	200 $\mu\text{A}$
$V_R = 50 \text{ V}; T_j = 150 \text{ } ^\circ\text{C}$	$I_R$	<	25 $\mu\text{A}$

Diode capacitance (see also page 7)

$V_R = 0; f = 1 \text{ MHz}$	$C_d$	<	3 pF
------------------------------	-------	---	------

- 1) Limiting values according to the Absolute Maximum System as defined in IEC publication 134.
- 2) For sinusoidal operation see page 5.
- 3) For pulse operation see page 6.

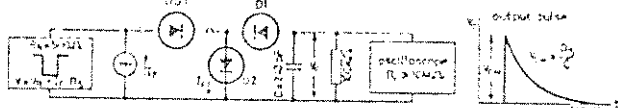
**CHARACTERISTICS (continued)**

$T_j = 25 \text{ } ^\circ\text{C}$  unless otherwise specified

Recovered charge when switched from

$I_F = 10 \text{ mA}$  to  $V_R = 5 \text{ V}; R_L = 500 \text{ } \Omega$   $Q_r < 43 \text{ pC}$

Test circuit:



D1 = D2 = BAW62

Reverse pulse: Rise time  $t_r = 2 \text{ ns}$   
 Pulse duration  $t_p = 400 \text{ ns}$   
 Duty cycle  $\delta = 0.02$

Circuit capacitance  $C < 7 \text{ pF}$  ( $C = \text{Oscilloscope} + \text{parasitical capacitance}$ )

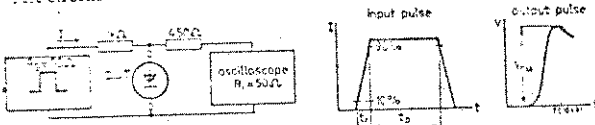
**CHARACTERISTICS (continued)**

$T_j = 25 \text{ } ^\circ\text{C}$  unless otherwise specified

Forward recovery voltage (see also page 7)

At  $t_p > 20 \text{ ns}$ ,  $V_{FRM}$  will not exceed  $V_{FR}$  corresponding to  $I_F = 1$  to  $75 \text{ mA}$

Test circuit:



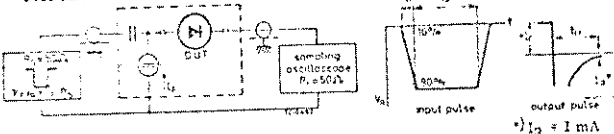
Current pulse: Rise time  $t_r = 20 \text{ ns}$  Oscilloscope:  
 Pulse duration  $t_p = 120 \text{ ns}$  Rise time  $t_r = 0.35 \text{ ns}$   
 Duty cycle  $\delta = 0.01$

Circuit capacitance  $C < 1 \text{ pF}$  ( $C = \text{Oscilloscope} + \text{parasitical capacitance}$ )

Reverse recovery time when switched from

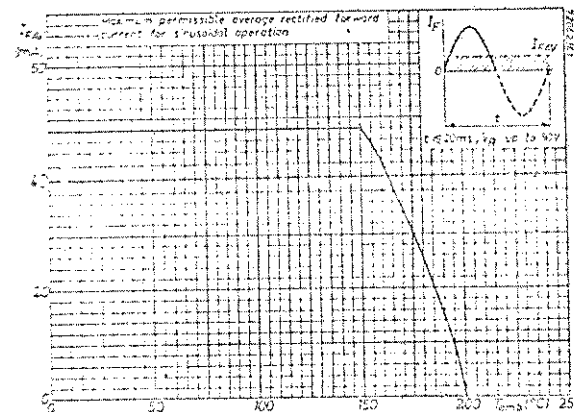
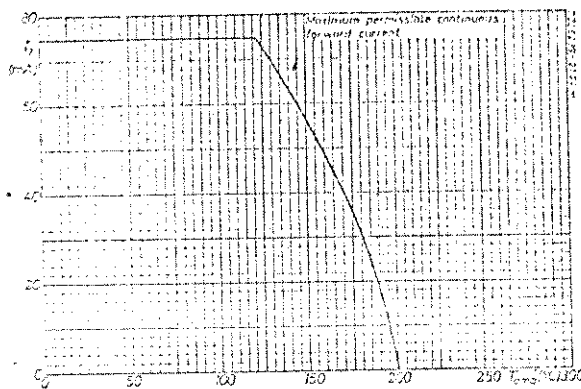
$I_F = 10 \text{ mA}$  to  $V_R; R_L = 100 \text{ } \Omega$  (see also page 8)  
 measured at  $I_R = 1 \text{ mA};$  switched to  $V_R = 1 \text{ V}$   $t_{rr} < 6 \text{ ns}$   
 $V_R = 6 \text{ V}$   $t_{rr} < 4 \text{ ns}$

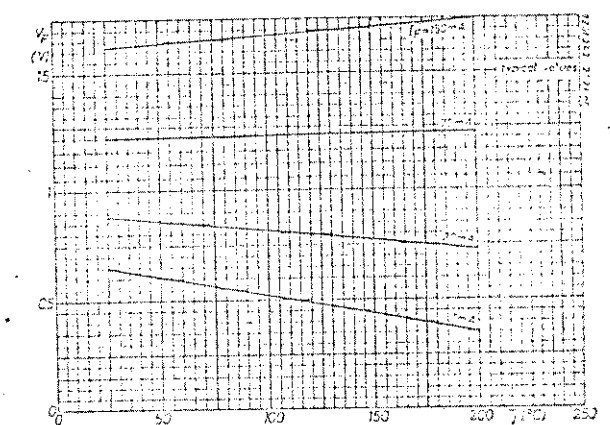
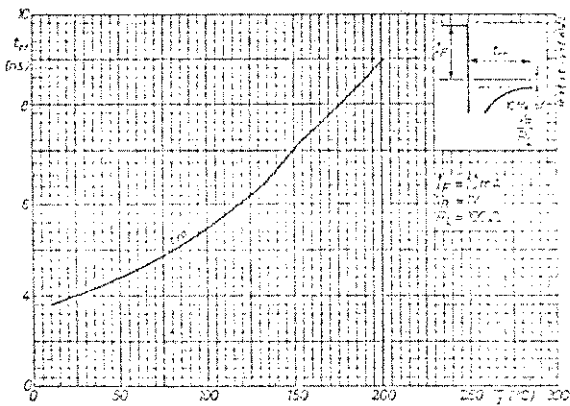
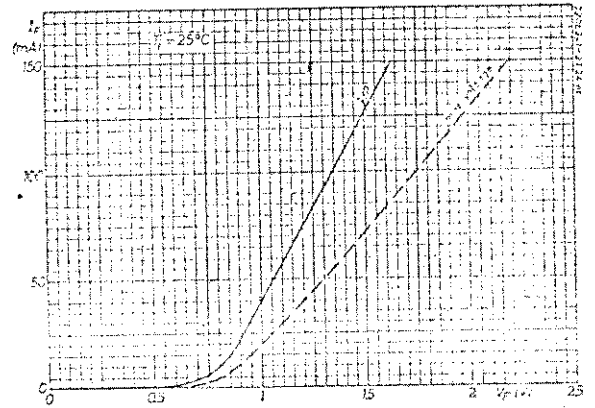
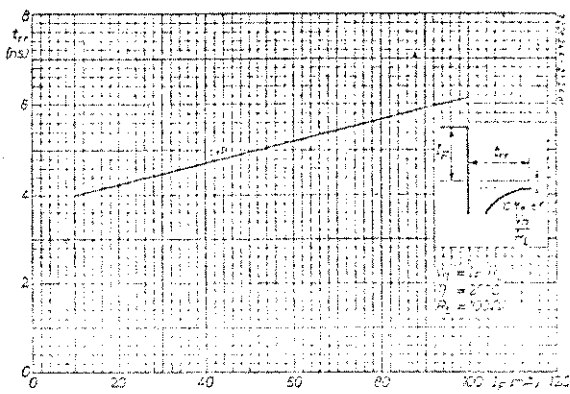
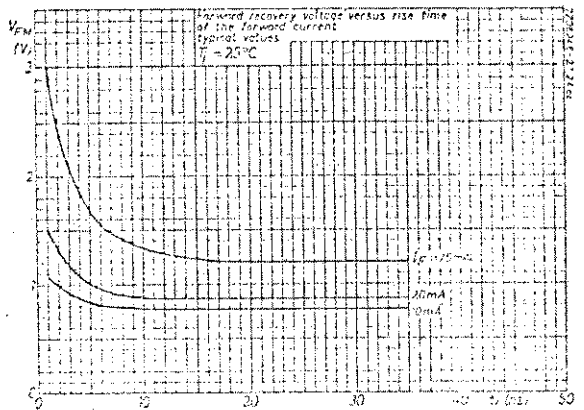
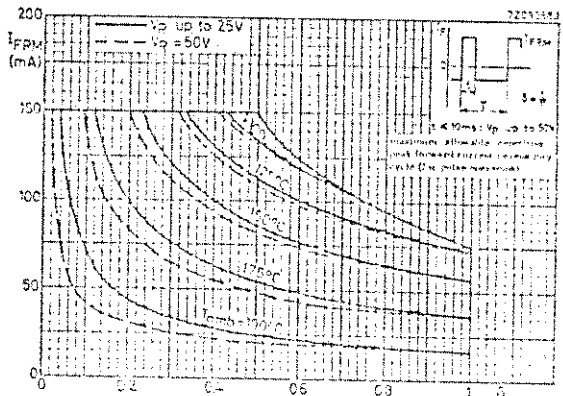
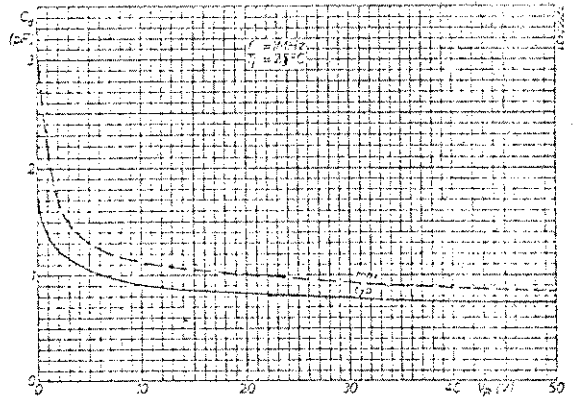
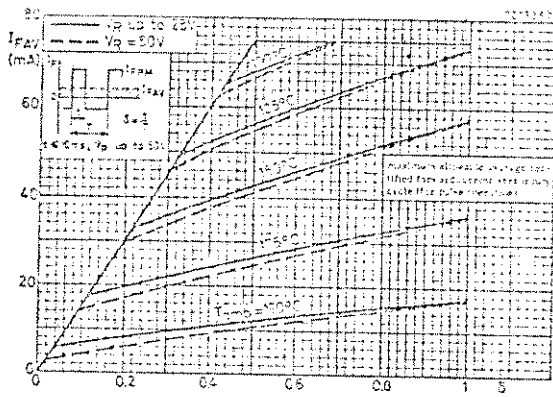
Test circuit:



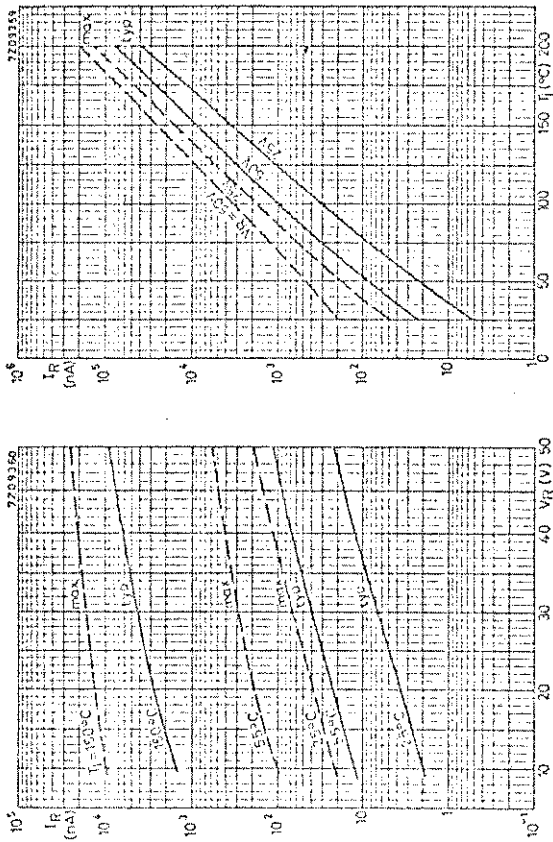
Reverse pulse: Rise time  $t_r = 0.6 \text{ ns}$  Oscilloscope:  
 Pulse duration  $t_p = 100 \text{ ns}$  Rise time  $t_r = 0.35 \text{ ns}$   
 Duty cycle  $\delta = 0.05$

Circuit capacitance  $C \leq 1 \text{ pF}$  ( $C = \text{Oscilloscope} + \text{parasitical capacitance}$ )









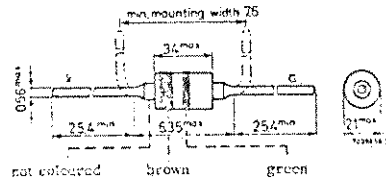
SILICON OXIDE PASSIVATED DIODE

Whiskerless diode in a subminiature envelope. The BAX15 is primarily intended for general purpose industrial applications.

QUICK REFERENCE DATA		
Continuous reverse voltage	$V_R$	max. 150 V
Repetitive peak reverse voltage	$V_{RRM}$	max. 150 V
Repetitive peak forward current	$I_{FRM}$	max. 500 mA
Thermal resistance from junction to ambient	$R_{th j-a}$	= 0.4 °C/mW
Forward voltage at $I_F = 100$ mA	$V_F$	< 1.0 V
Reverse recovery time when switched from $I_F = 30$ mA to $V_R = 3$ V; $R_L = 100 \Omega$ measured at $I_R = 1$ mA	$t_{rr}$	< 300 ns
Recovered charge when switched from $I_F = 10$ mA to $V_R = 5$ V; $R_L = 500 \Omega$	$Q_s$	typ. 1 nC

MECHANICAL DATA

Dimensions in mm



Operational Amplifiers

LM113/LM213 operational amplifier

General description

The LM113 and LM213 are precision high speed operational amplifiers designed for applications requiring wide bandwidth and high slew rate. They provide a factor of ten increase in speed over general purpose devices without sacrificing DC performance.

Features

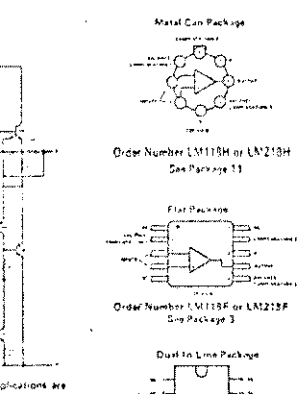
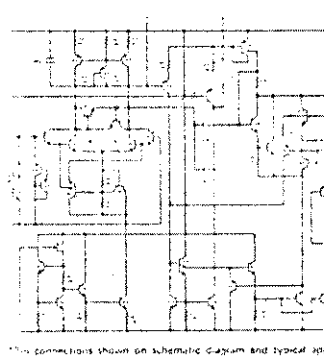
- 10 MHz small signal bandwidth
- Guaranteed 50V/μs slew rate
- Maximum bias current of 250 nA
- Common mode supplies of 15V to ±20V
- Low offset and drift characteristics
- Low input impedance
- Low input bias current
- Low input offset voltage
- Low input offset current
- Low input resistance
- Low input capacitance
- Low input leakage current
- Low input impedance
- Low input capacitance
- Low input leakage current

compensated amplifiers, external frequency compensation may be added for optimum performance. For inverting applications, feedback compensation will boost the slew rate to over 150V/μs and almost double the bandwidth. Overcompensation can be used with the amplifier for greater stability when maximum bandwidth is not needed. Further, a single resistor can be added to reduce the 0.1% settling time to under 1 μs.

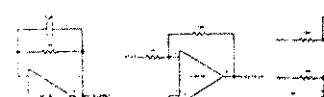
The high speed and fast settling time of these two op amps make them useful in A/D converters, modulators, active filters, sample and hold circuits, or general purpose signal processing. These devices are easy to use and require no special compensation techniques. They are available in a variety of industry standard packages such as the LM113.

The LM213 is identical to the LM113 except that the LM213 has its performance specified over a -25°C to 85°C temperature range, instead of -55°C to 125°C.

Schematic and connection diagrams



Typical applications



absolute maximum ratings

Supply Voltage	±20V
Power Dissipation (Note 1)	500 mW
Differential Input Current (Note 2)	110 mA
Input Voltage (Note 2)	±15V
Output Short Circuit Duration	Indefinite
Operating Temperature Range LM113	-55°C to 125°C
LM213	-25°C to 85°C
Storage Temperature Range	-65°C to 150°C
Lead Temperature (Soldering, 10 sec)	300°C

electrical characteristics (Note 4)

PARAMETER	CONDITIONS	MIN	TPP	MAX	UNITS
Input Offset Voltage	$T_A = 25^\circ\text{C}$	2	4		mV
Input Offset Current	$T_A = 25^\circ\text{C}$	0	50		nA
Input Bias Current	$T_A = 25^\circ\text{C}$		120	220	nA
Input Resistance	$T_A = 25^\circ\text{C}$	1	2		MΩ
Supply Current	$T_A = 25^\circ\text{C}$	5	8		mA
Large Signal Voltage Gain	$T_A = 25^\circ\text{C}, V_O = \pm 15\text{V}, V_{OUT} = \pm 10\text{V}, R_L \geq 2\text{k}\Omega$	50	200		V/mV
Slew Rate	$T_A = 25^\circ\text{C}, V_O = \pm 15\text{V}, A_V = 1$	50	70		V/μs
Small Signal Bandwidth	$T_A = 25^\circ\text{C}, V_O = \pm 15\text{V}$	15			MHz
Input Offset Voltage			6		mV
Input Offset Current			100		nA
Input Bias Current			500		nA
Supply Current	$T_A = -125^\circ\text{C}$	4.5	7		mA
Large Signal Voltage Gain	$V_O = \pm 15\text{V}, V_{OUT} = \pm 10\text{V}, R_L \geq 2\text{k}\Omega$	25			V/mV
Output Voltage Swing	$V_O = \pm 15\text{V}, R_L = 2\text{k}\Omega$	12	12		V
Input Voltage Range	$V_O = \pm 15\text{V}$	±11.5			V
Common Mode Rejection Ratio		80	100		dB
Supply Voltage Rejection Ratio		70	80		dB

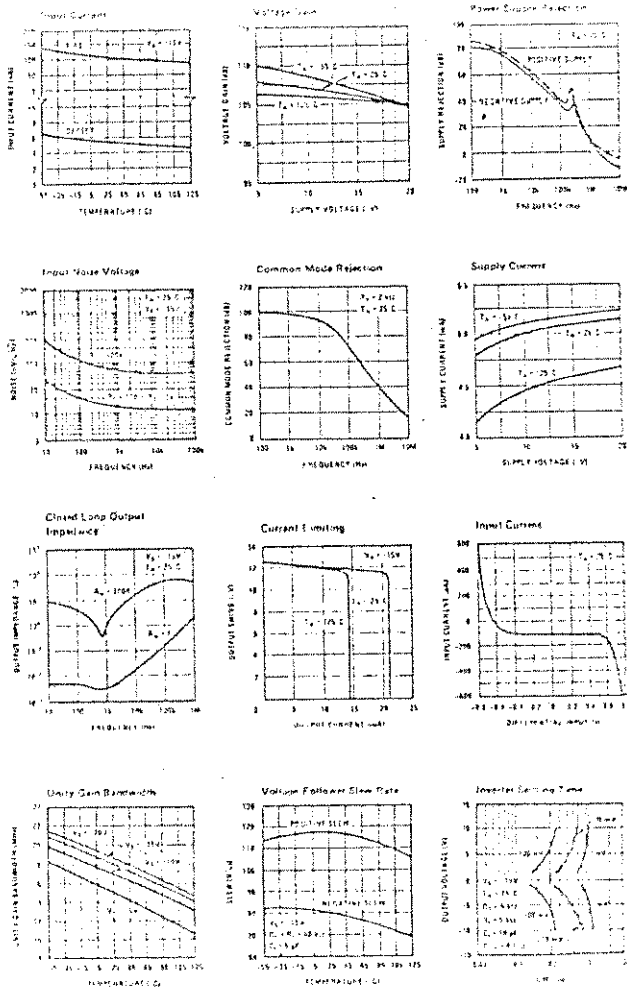
Note 1: The maximum junction temperature of the LM113 is 150°C, while that of the LM213 is 100°C. For operation at elevated temperatures, power in the 150°C package must be limited to a maximum dissipation of 150 mW (junction to ambient, or 45°C/W, junction to case). For maximum power, the operation is based on a thermal resistance of 135°C/W when mounted on a 1.5 inch wide copper pad which will fit a 0.02 inch wide, 2 ounce copper conductor. The thermal resistance of the dual in line package is 100°C/W (junction to ambient).

Note 2: The inputs are shunted with back-to-back diodes for overvoltage protection. Therefore, excessive currents will flow if a differential input voltage in excess of 1V is applied across the inputs unless some means for protection is used.

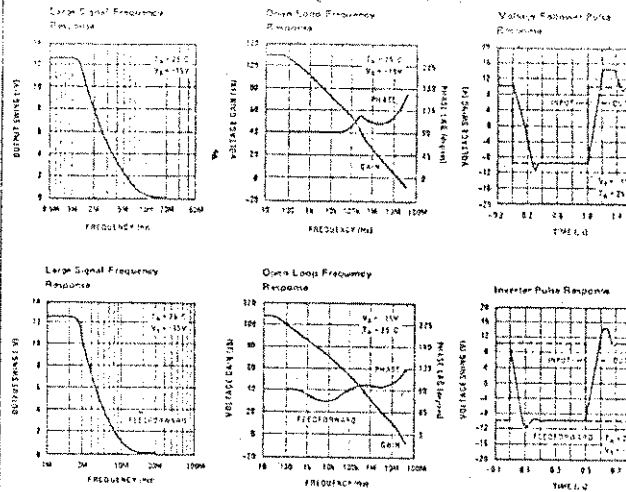
Note 3: For supply voltages less than ±15V, the absolute maximum input voltage is equal to the supply voltage.

Note 4: These typical values apply for ±15V  $V_O$ , ±120V  $A_V$ , ±50°C  $T_A$ , ±125°C, unless otherwise specified. For the LM213, however, all temperature specifications are limited to -25°C  $T_A$  to 85°C. A low power device must be biased with 0.1 μF bias capacitors.

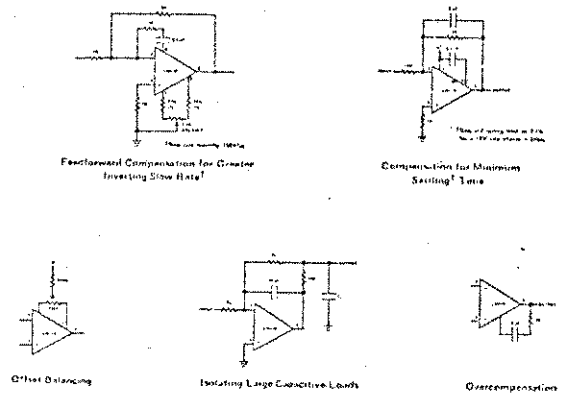
typical performance characteristics



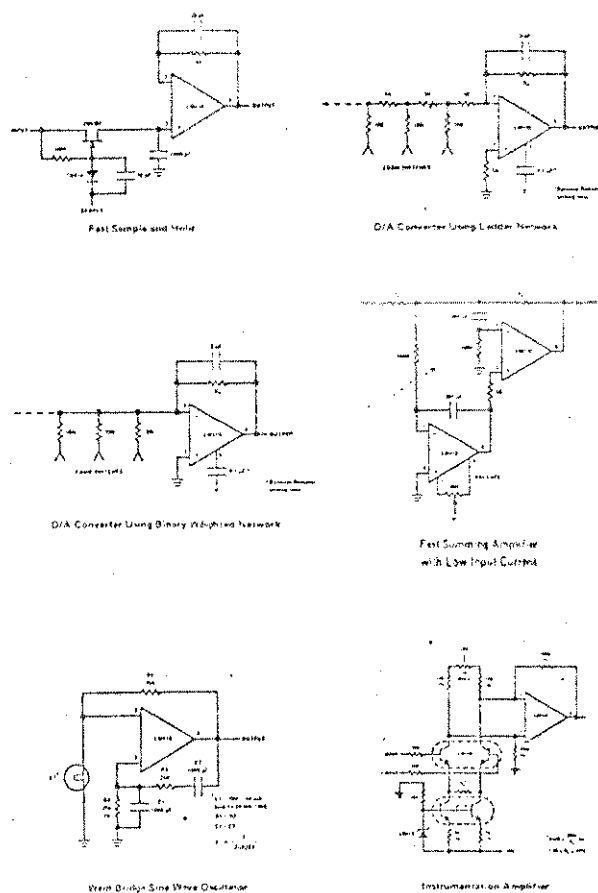
typical performance characteristics (cont)



auxiliary circuits



typical applications (cont)



Operational Amplifier

LM318 operational amplifier

general description

The LM318 is a precision high speed operational amplifier designed for applications requiring wide bandwidth and high slew rate. It features a factor of ten increase in speed over general purpose devices without sacrificing DC performance.

features

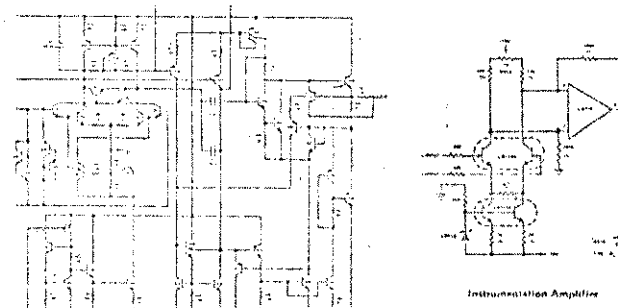
- 15 MHz small signal bandwidth
- Guaranteed 50V/μs slew rate
- Maximum bias current of 500 nA
- Operates from supplies of 15V to 120V
- Internal frequency compensation
- Input and output overload protected
- Pin compatible with several popular op amps

The LM318 has internal unity gain frequency compensation. This considerably simplifies its application since no external components are necessary

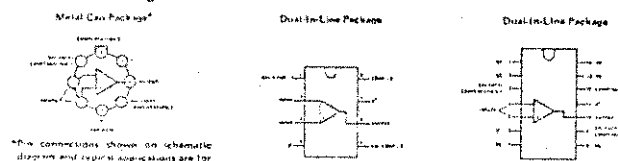
for operation. However, unlike most internally compensated amplifiers, external frequency compensation may be required for optimum performance. For inverting applications, feedforward compensation will boost the slew rate to over 150V/μs and almost double the bandwidth. Overcompensation can be used with the amplifier for greater stability when maximum bandwidth is not required. Further, a single capacitor can be added to reduce the 0.1% settling time to under 1 μs. The high speed and fast settling time of these units make them useful in A/D converters, data buffers, active filters, sample and hold circuits, general purpose amplifiers. These amplifiers are 10 to 20 times as fast in order of magnitude as A/D performance than industry standards such as the LM709.

The LM318 is specified for operation over to 70°C.

schematic diagram and typical application



connection diagrams



\*The connections shown on schematic diagram and typical applications are for 10-pin package

# μA715 HIGH SPEED OPERATIONAL AMPLIFIER FAIRCHILD LINEAR INTEGRATED CIRCUITS

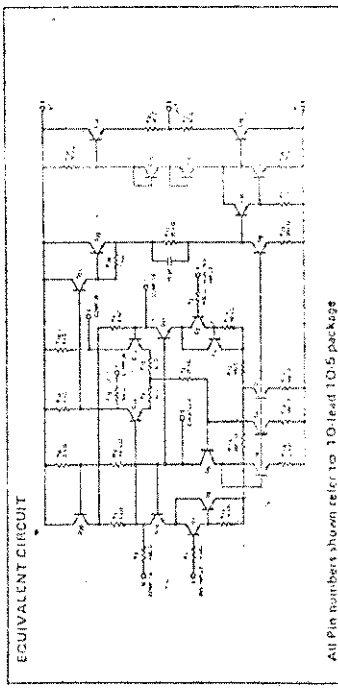
FAIRCHILD LINEAR INTEGRATED CIRCUITS • μA715

**GENERAL DESCRIPTION** — The μA715 is a High Speed, High Gain, monolithic Operational Amplifier constructed using the Fairchild Planar\* epifilm process. It is designed for use in a wide range of applications where fast signal acquisition or wide bandwidth is required. The μA715 features fast settling time, high slew rate, low offset, and high output swing for linear signal applications. In addition, the device employs excellent temperature stability and will operate over a wide range of supply voltages. The μA715 is ideally suited for use in A to D and D to A converters, active filters, deflection amplifiers, video amplifiers, phase locked loops, multiplexed analog gates, precision comparators, sample and hold, and general feedback applications requiring dc wide bandwidth operation.

- HIGH SLEW RATE . . . . . 100 V/μs
- FAST SETTLING TIME . . . . . 500 ns
- WIDE BANDWIDTH . . . . . 0.5 MHz
- WIDE OPERATING SUPPLY RANGE†
- WIDE INPUT VOLTAGE RANGE‡

**ABSOLUTE MAXIMUM RATINGS**

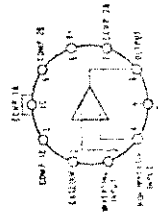
- Supply Voltage . . . . . ±18 V
- Internal Power Dissipation (Metal Can) . . . . . 500 mW
- Output Current . . . . . 670 mA
- Operating Temperature Range . . . . . -55°C to +125°C
- Storage Temperature Range . . . . . -65°C to +170°C
- Lead Temperature (Soldering, 60 Seconds) . . . . . 300°C
- Metal Can, DIP
- Military (715C)
- Commercial (715D)
- Lead Temperature (Soldering, 60 Seconds)
- Metal Can, DIP



All Pin Numbers shown refer to 10-lead 10-5 package. Refer to following pages.

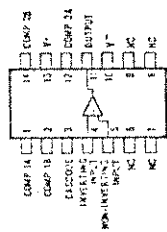
**CONNECTION DIAGRAMS**

10-LEAD METAL CAN  
(TOP VIEW)  
PACKAGE OUTLINE 5F



**ORDER INFORMATION**  
TYPE PART NO.  
715 715HD  
715C 715HC

14-LEAD DIP  
(TOP VIEW)  
PACKAGE OUTLINE 6A



**ORDER INFORMATION**  
TYPE PART NO.  
715 715DM  
715C 715DC

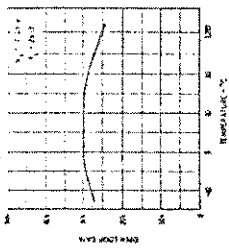
\* Planar is a patented Fairchild process.

**ELECTRICAL CHARACTERISTICS FOR 715 (V<sub>S</sub> = ±15 V, V<sub>A</sub> = 25°C unless otherwise specified)**

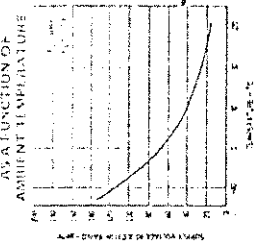
PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNITS
Input Offset Voltage	R <sub>1</sub> = 50 kΩ	0	2.0	5.0	mV
Input Offset Current		0	2.0	5.0	μA
Input Bias Current		0	2.0	5.0	μA
Input Resistance		1.0	1.0	1.0	MΩ
Common-Mode Rejection Ratio	R <sub>1</sub> = 2 kΩ, V <sub>OUT</sub> = ±10 V	15,000	30,000	—	dB
Output Resistance		—	25	—	Ω
Power Consumption		5.5	7.0	7.0	mW
Acquisition Time (Unity Gain)	V <sub>OUT</sub> = ±5 V	125	210	—	μs
Settling Time (Unity Gain)		500	500	—	μs
Transient Response (Unity Gain)	V <sub>IN</sub> = 400 mV	—	30	80	ns
Overhoot		—	25	50	%
Gain	AV = 100	70	—	—	dB
Gain	AV = 10	34	—	—	dB
Gain	AV = 1 (non-inverting)	15	—	—	dB
Gain	AV = 1 (inverting)	18	—	—	dB
Gain	AV = 100	—	—	—	dB
The following apply for -55°C ≤ T <sub>A</sub> ≤ +125°C.					
Input Offset Voltage	R <sub>1</sub> = 50 kΩ	0	2.5	5.0	mV
Input Offset Current		0	2.5	5.0	μA
Input Bias Current		0	2.5	5.0	μA
Common-Mode Rejection Ratio	R <sub>1</sub> = 2 kΩ, V <sub>OUT</sub> = ±10 V	15,000	30,000	—	dB
Supply Voltage Range (Min.)		-18	—	18	V
Supply Voltage Range (Max.)		18	—	18	V
Output Voltage Swing	V <sub>S</sub> = ±15 V, V <sub>OUT</sub> = ±10 V	—	—	—	V
Output Voltage Swing	R <sub>L</sub> = 2 kΩ	—	—	—	V

**TYPICAL PERFORMANCE CURVES FOR 715**

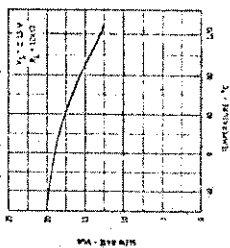
OPEN LOOP GAIN AS A FUNCTION OF AMBIENT TEMPERATURE



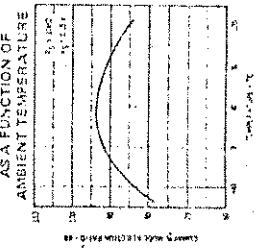
SUPPLY VOLTAGE REJECTION RATIO AS A FUNCTION OF AMBIENT TEMPERATURE



SLEW RATE AS A FUNCTION OF TEMPERATURE

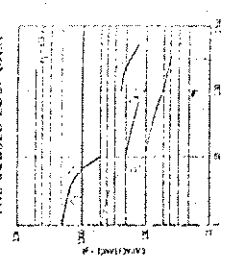


COMMON MODE REJECTION RATIO AS A FUNCTION OF AMBIENT TEMPERATURE

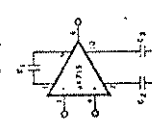


TYPICAL PERFORMANCE CURVES FOR 715 AND 715C

SUGGESTED VALUES OF COMPENSATION CAPACITORS AS A FUNCTION OF THE CLOSED LOOP GAIN



FREQUENCY COMPENSATION CIRCUIT

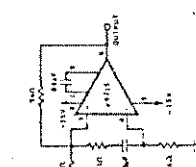


NON-INVERTING COMPENSATION COMPONENTS VALUES

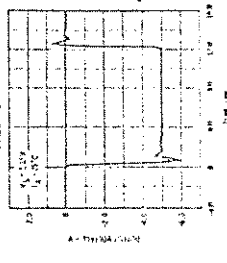
CLOSED LOOP GAIN	C <sub>1</sub>	C <sub>2</sub>	C <sub>3</sub>
1000	10 pF	—	250 pF
100	50 pF	—	1000 pF
10*	100 pF	500 pF	1000 pF
1	500 pF	2000 pF	1000 pF

\*For Gain 10, compensation may be simplified by removing C<sub>2</sub>, C<sub>3</sub> and adding a 200 pF capacitor (C<sub>4</sub>) between Pin 7 and 10.

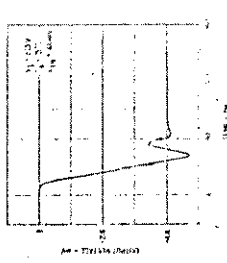
INVERTING UNITY GAIN HIGH SLEW RATE CIRCUIT



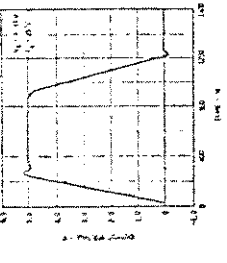
LARGE SIGNAL PULSE RESPONSE



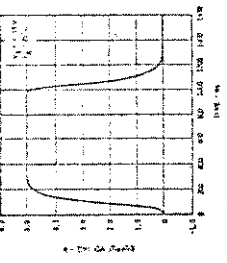
SMALL SIGNAL PULSE RESPONSE



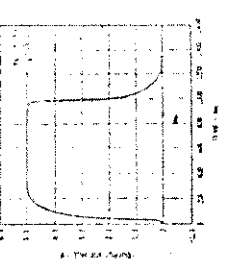
UNITY GAIN LARGE SIGNAL PULSE RESPONSE



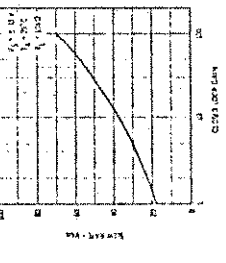
LARGE SIGNAL PULSE RESPONSE FOR GAIN 10



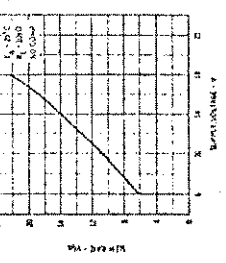
LARGE SIGNAL PULSE RESPONSE FOR GAIN 100



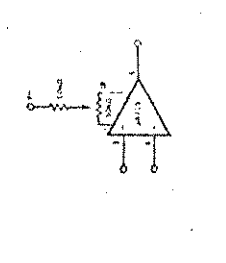
SLEW RATE AS A FUNCTION OF THE CLOSED LOOP GAIN



SLEW RATE AS A FUNCTION OF SUPPLY VOLTAGE



VOLTAGE OFFSET NULL CIRCUIT



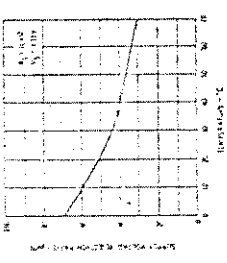
ELECTRICAL CHARACTERISTICS FOR 715C (V<sub>S</sub> = 15 V, V<sub>A</sub> = 25°C unless otherwise specified)

PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNITS
Input Resistance	R <sub>S</sub> < 10 kΩ		2.0	7.5	MΩ
Input Offset Voltage			70	700	mV
Input Offset Current			0.4	1.5	nA
Input Bias Current			1.0		nA
Input Voltage Range		±10	±12		V
Common Mode Rejection Ratio	R <sub>S</sub> < 10 kΩ	74	92		dB
Supply Voltage Rejection Ratio	R <sub>S</sub> < 10 kΩ	45	450		dB
Large Signal Voltage Gain	R <sub>L</sub> ≥ 2 kΩ, V <sub>OUT</sub> = ±10 V	10,000	30,000		
Output Resistance		75			Ω
Supply Current		0.5	10		mA
Power Consumption		165	300		mW
Lockup Time (Unity Gain)	V <sub>OUT</sub> = ±5 V	800			ns
Settling Time (Unity Gain)		300			ns
Transition Response (Unity Gain)	V <sub>IN</sub> = 400 mV		30	75	ns
			25	50	%
			70		V/μs
			38		V/μs
			10	18	V/μs
			100		V/μs
Slew Rate					
				10	mV
				20.0	ns
				7.0	ns
				1.5	ns
				7.5	ns
				8.000	
				110	V

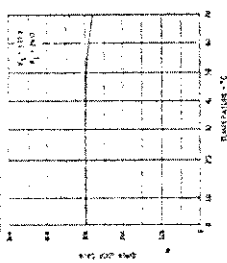
The following apply to 0°C ≤ T<sub>A</sub> ≤ 70°C:  
 Input Offset Voltage  
 Input Offset Current  
 Input Bias Current  
 Large Signal Voltage Gain  
 Output Voltage Swing

TYPICAL PERFORMANCE CURVES FOR 715C

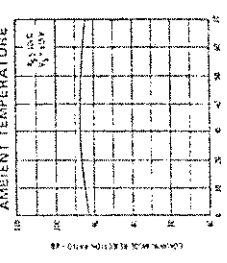
SUPPLY VOLTAGE REJECTION RATIO AS A FUNCTION OF AMBIENT TEMPERATURE



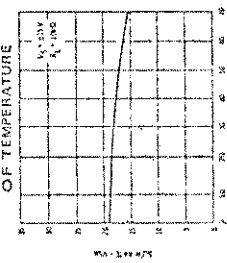
OPEN LOOP GAIN AS A FUNCTION OF AMBIENT TEMPERATURE



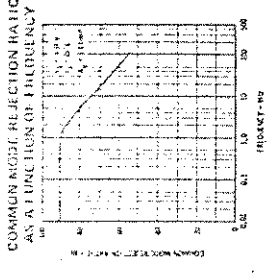
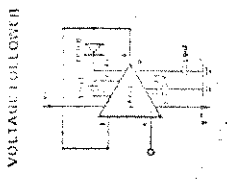
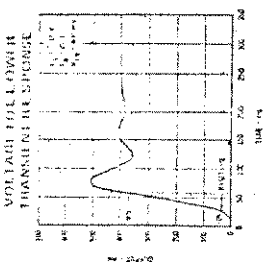
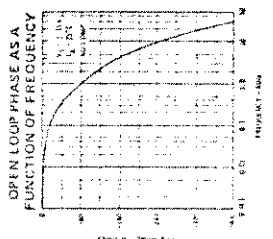
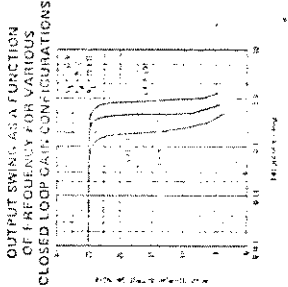
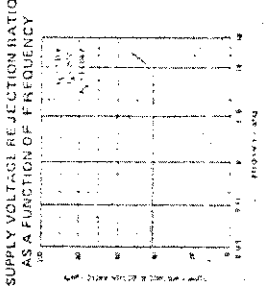
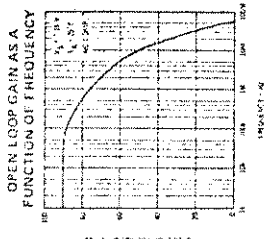
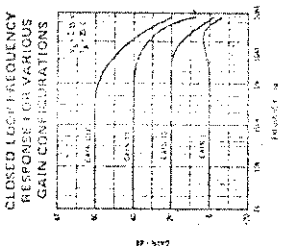
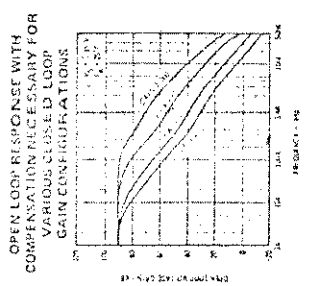
COMMON MODE REJECTION RATIO AS A FUNCTION OF AMBIENT TEMPERATURE



SLEW RATE AS A FUNCTION OF TEMPERATURE

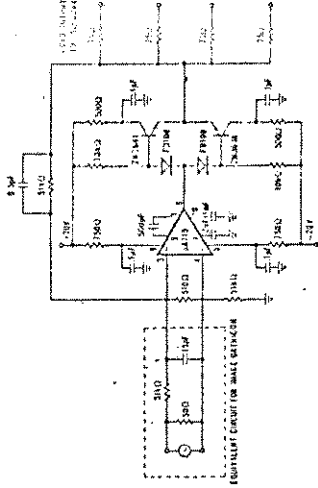
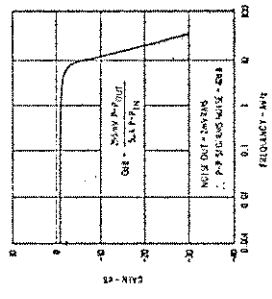


TYPICAL PERFORMANCE CURVES FOR 715 AND 715C

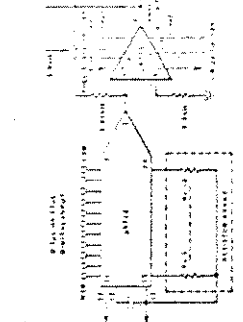
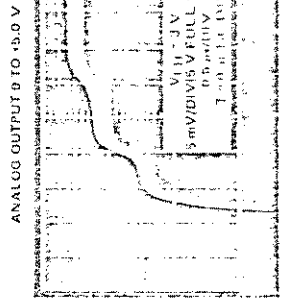


TYPICAL APPLICATIONS

WIDE BAND VIDEO AMPLIFIER WITH 75  $\Omega$  COAX CABLE DRIVE CAPABILITY



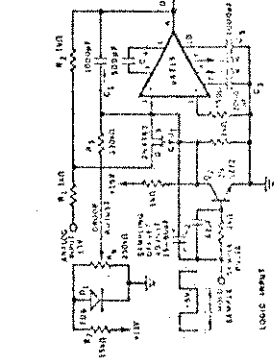
HIGH SPEED 10-BIT DIGITAL TO ANALOG CONVERTER



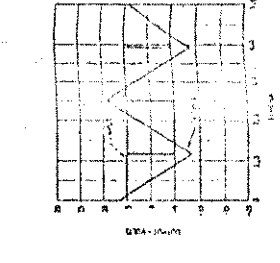
Conversion Rate  
0.1 MS - 200 MS  
0.1 MS - 1000 MS  
10 MS - 1000 MS

NOTE: Contact Fairchild for additional information including how to increase conversion speed by clamping LST's and how to obtain bipolar outputs.

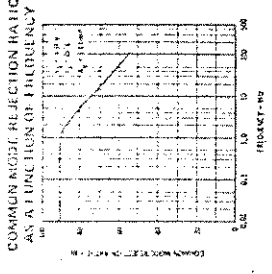
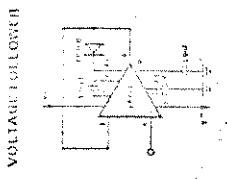
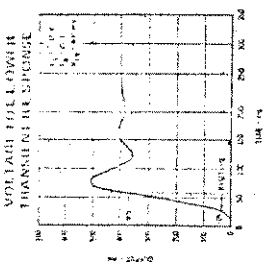
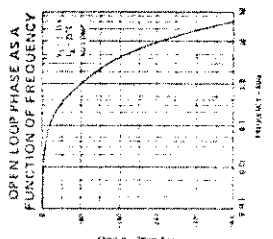
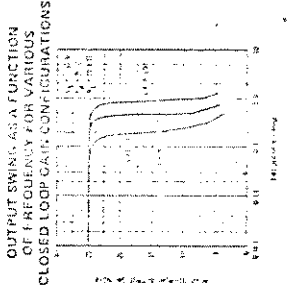
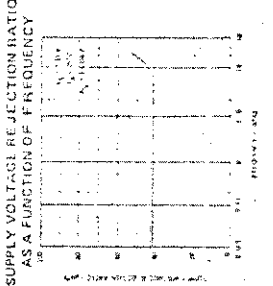
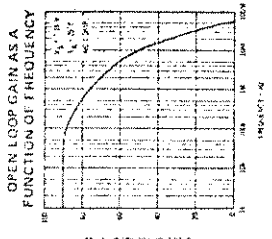
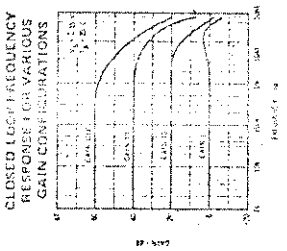
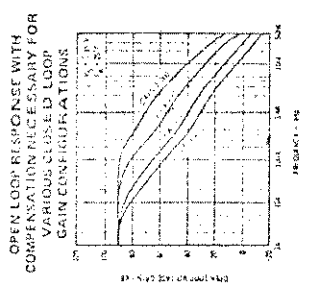
HIGH SPEED SAMPLE AND HOLD



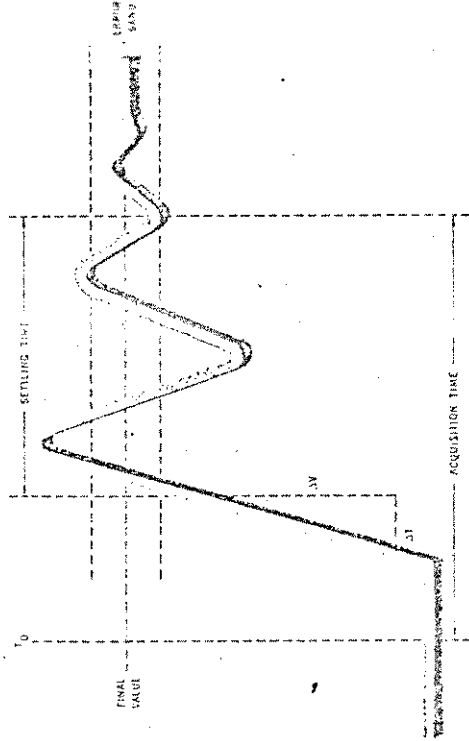
HIGH SPEED INTEGRATOR



TYPICAL PERFORMANCE CURVES FOR 715 AND 715C

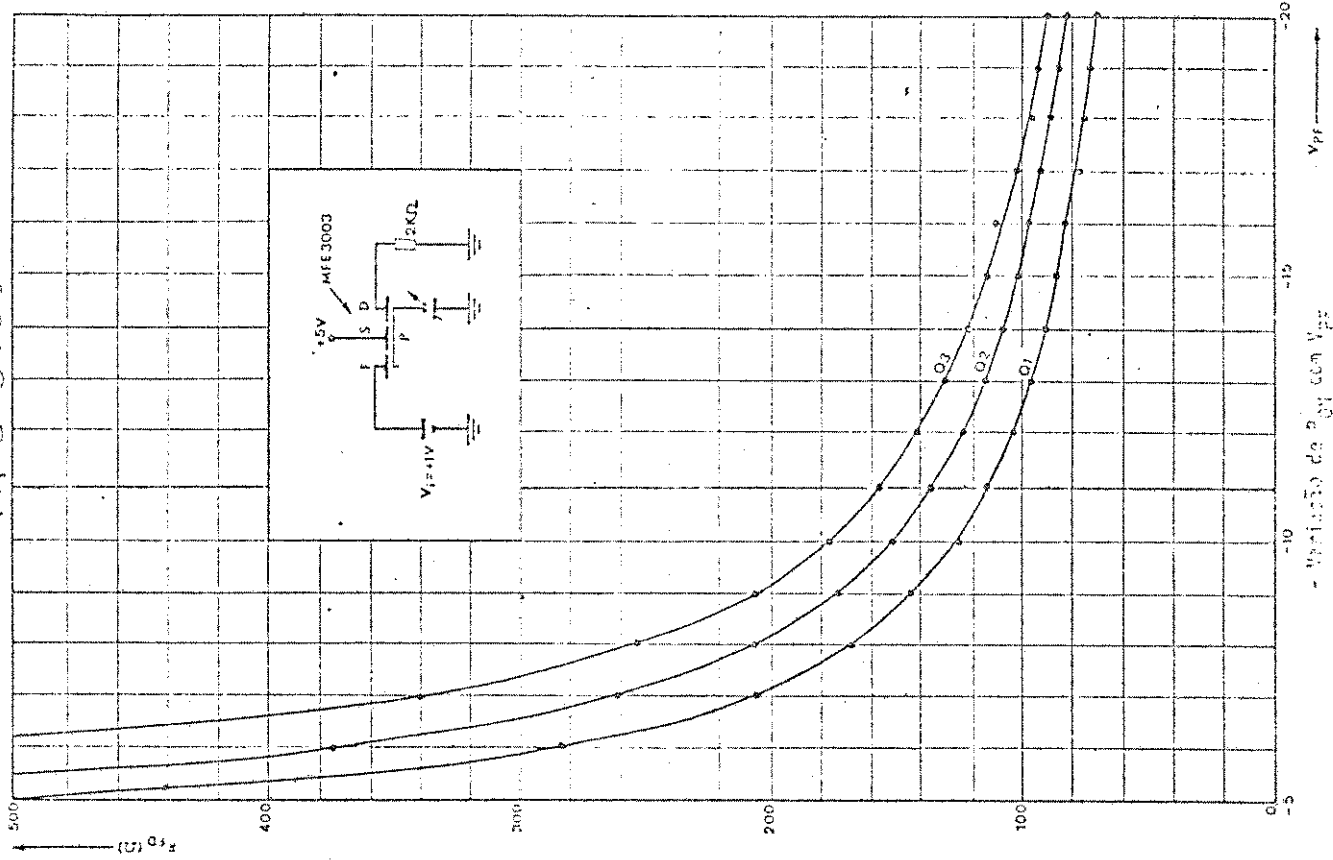


NOTES  
1. Dip applies to ambient temperature up to 70°C. Above 70°C ambient, device linearity is 6.3 mV/°C for Metal Can and 8.3 mV/°C for the DIP.  
2. For supply voltages less than 115 V, the absolute maximum input voltage is equal to the supply voltage.



**HELPFUL HINTS**

**LAYOUT** - The layout should be such that stray capacitance is minimized.  
**SUPPLIES** - The supplies should be adequately bypassed. Use of 0.1  $\mu$ F high-frequency ceramic capacitors is recommended.  
**FEEDBACK** - Feedback may be  $\pm 1$  in conjunction with any of the other feedback modes. This may be reduced by replacing the feedback load with a frequency of 100 Hz. Large time constants may also occur in the same pinout and they may be reduced by the addition of a capacitor across the feedback resistance. A value of around 10 pF for unity gain configuration and around 1.0 pF for gain 10 should be adequate.  
**INPUT DR** - This may or may not be used as a voltage follower. The inclusion of a diode between pins 6 and 7 with the cathode towards pin 7 is the recommended alternative.



PRECISION VOLTAGE COMPARATOR  
FAIRCHILD LINEAR INTEGRATED CIRCUITS

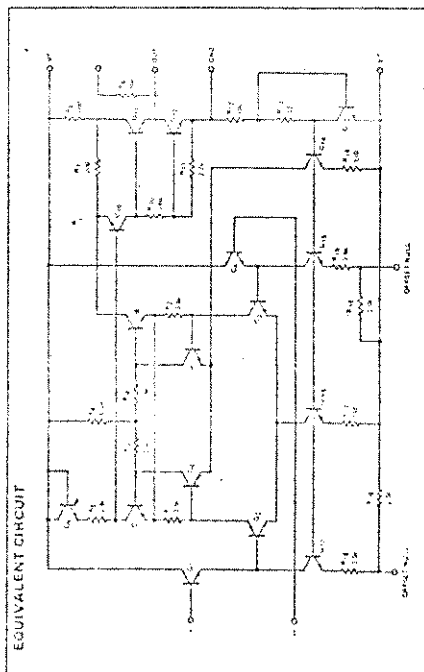
**GENERAL DESCRIPTION** — The μA734 is a Precision Voltage Comparator constructed on a single silicon chip using the Fairchild Planar® epitaxial process. It is specifically designed for high accuracy level sensors and measuring applications. The μA734 is extremely useful for analog-to-digital converters with inverse bit accumulation and one input conversion rates. Maximum resolution is obtained by high gain, low input offset current, and low input offset voltage. This is not temperature sensitive as is achieved by other comparators which further reduces offset voltage drift. Balanced or unbalanced supply operation and strobing TTL logic compatibility enhance the μA734's versatility.

• **CONSTANT INPUT IMPEDANCE OVER DIFFERENTIAL INPUT RANGE**

- HIGH INPUT IMPEDANCE . . . 55 MΩ
- LOW OFFSET . . . 3.5 μV/C
- HIGH GAIN . . . 60k
- BALANCED OFFSET NULL CAPABILITY
- WIDE SUPPLY VOLTAGE RANGE . . . ±5 V to ±18 V
- TTL COMPATIBLE

**ABSOLUTE MAXIMUM RATINGS**

- Supply Voltage . . . ±18 V
- Peak Output Current . . . 10 mA
- Differential Input Voltage . . . ±18 V
- Voltage Between Output Null and V- . . . ±0.5 V
- Internal Power Dissipation (Note 2) . . . 500 mW
- Lead Can . . . 670 mW
- DIP . . . 500 mW
- Operating Temperature Range . . . -55°C to +125°C
- Military (734) . . . 0°C to +170°C
- Commercial (734C) . . . -55°C to +125°C
- Storage Temperature Range . . . -100°C to +150°C
- Lead Temperature (Soldering, 60 Seconds Max) . . . 300°C



Notes on Following Pages.

**CONNECTION DIAGRAMS**

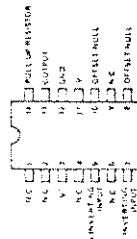
10 LEAD METAL CAN  
(TOP VIEW)  
PACKAGE OUTLINE 5F



**ORDER INFORMATION**

TYPE	PART NO.
734	734HM
734C	734HC

14 LEAD DIP  
(TOP VIEW)  
PACKAGE OUTLINE 6A



**ORDER INFORMATION**

TYPE	PART NO.
734	734DM
734C	734DC

\* Patent is a registered Fairchild process.

±15 VOLT OPERATION FOR 734C

ELECTRICAL CHARACTERISTICS (TA = 25°C, Pin 8 tied to +15 V, unless otherwise specified) Note 3.

PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNITS
Input Offset Voltage	RS ≤ 50 kΩ		1.1	5.0	mV
Input Offset Current			3.5	25	nA
Input Bias Current			30	100	nA
Input Resistance		70	55		Ω
Input Capacitance			3.0		pF
Offset Voltage Adjustment Range			8.5		mV
Large Signal Voltage Gain	RL = 1.5 kΩ to +5.0 V	35 k	60 k		V/V
Positive Supply Current — Output LOW			4.0	5.0	mA
Negative Supply Current — Output LOW			1.5	2.0	mA
Power Consumption — Output LOW			82	105	mW
Transient Response	RL = 1.5 kΩ to +5.0 V 5 mV Overdrive, 100 mV Pulse		200		ns

The following specifications apply for 0°C ≤ TA ≤ +70°C

Input Offset Voltage	RS ≤ 50 kΩ		1.2	7.5	mV
Input Offset Current			4.0	45	nA
Average Input Offset Voltage Drift Without External Trim	RS ≤ 50 Ω		3.5	20	μV/°C
Average Input Offset Current Drift	TA = +25°C to +70°C		0.02	0.3	nA/°C
	TA = +25°C to 0°C		0.05	0.75	nA/°C
Input Bias Current				150	nA
Large Signal Voltage Gain	RL = 1.5 kΩ to +5.0 V	25 k			V/V
Input Common Mode Voltage Range		±10			V
Differential Input Voltage Range		±10			V
Common Mode Rejection Ratio	RS ≤ 50 kΩ	70	100		dB
Supply Voltage Rejection Ratio	RS ≤ 50 kΩ		6.0	100	μV/V
	VS = ±5 V to ±18 V				
Output HIGH Voltage	IO = 0.050 mA	7.0			V
	IO = 0.020 mA, VS = ±5.0 V	2.4			V
Output LOW Voltage	ISINK = 3.2 mA			0.4	V
Positive Supply Current — Output LOW				7.0	mA
Negative Supply Current — Output LOW				2.5	mA
Power Dissipation — Output LOW				145	mW

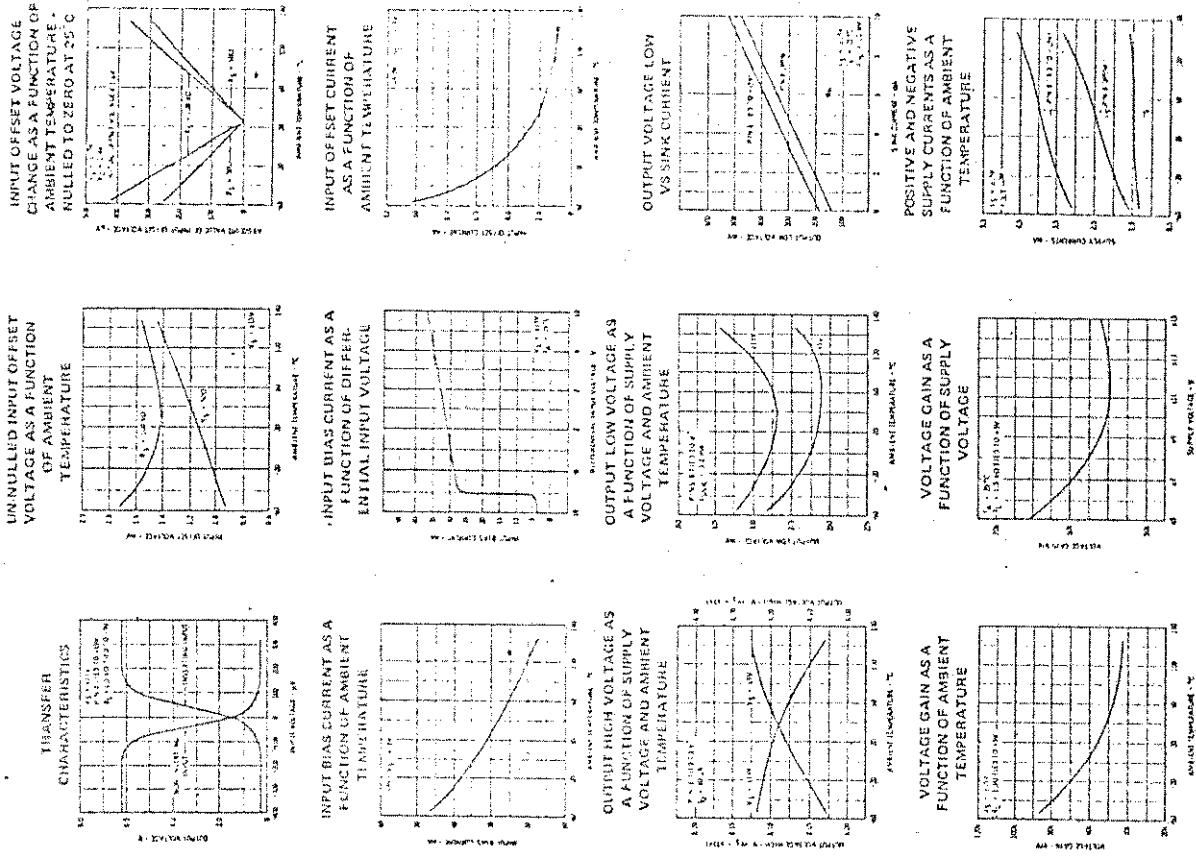
±15 VOLT OPERATION FOR 734

ELECTRICAL CHARACTERISTICS ( $V_A = 25^\circ\text{C}$ , Pin 8 tied to +15 V, unless otherwise specified) Note 3.

PARAMETERS	CONDITIONS	UNIT	TYP.	MAX.	MIN.
Input Offset Voltage	$R_S \leq 50 \text{ k}\Omega$	mV	0.9	3.0	
Input Offset Current		nA	1.5	10	
Input Bias Current		nA	25	50	
Input Resistance		$\Omega$	50		
Input Capacitance		pF	3.0		
Offset Voltage Adjustment Range		mV	8.5		
Large Signal Voltage Gain	$R_L = 1.5 \text{ k}\Omega$ to $\pm 5.0 \text{ V}$	V/V	30		
Positive Supply Current - Output LOW		mA	4.1	5.0	
Negative Supply Current - Output LOW		mA	1.5	2.0	
Power Consumption - Output LOW		mW	82	105	
Transient Response	$V_L = 1.5 \text{ k}\Omega$ to $\pm 10 \text{ V}$ 5 mV Derivative, 100 mV Pulse	$\mu\text{s}$	260		
The following specifications apply for $-15^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$					
Input Offset Voltage	$R_S \leq 50 \text{ k}\Omega$	mV	1.1	4.0	
Input Offset Current		nA	3.0	20	
Average Input Offset Voltage Drift	$R_S \leq 50 \text{ k}\Omega$	$\mu\text{V}/^\circ\text{C}$	2.5	15	
Without External Trim					
Average Input Offset Current Drift	$T_A = +25^\circ\text{C}$ to $+125^\circ\text{C}$ $T_A = +25^\circ\text{C}$ to $-55^\circ\text{C}$	nA/ $^\circ\text{C}$	0.01 0.05	0.1 0.4	
Input Bias Current		nA		150	
Large Signal Voltage Gain	$R_L = 1.5 \text{ k}\Omega$ to $\pm 5.0 \text{ V}$	V/V		25	
Input Common-Mode Voltage Range		V		110	
Differential Input Voltage Range		V		110	
Common-Mode Rejection Ratio	$R_S \leq 50 \text{ k}\Omega$	dB		100	
Supply Voltage Rejection Ratio	$R_S \leq 50 \text{ k}\Omega$	$\mu\text{V}/\text{V}$		50	
$V_S = \pm 5 \text{ V}$ to $\pm 15 \text{ V}$					
Output HIGH Voltage	$I_O = 0.050 \text{ mA}$ $I_O = 0.050 \text{ mA}$ , $V_B = \pm 5.0 \text{ V}$	V		7.0	
Output LOW Voltage	$I_{\text{SINK}} = 3.2 \text{ mA}$	V		0.4	
Positive Supply Current - Output LOW		mA		7.0	
Negative Supply Current - Output LOW		mA		2.5	
Power Dissipation - Output LOW		mW		145	

NOTES:  
 1. Rating applies for  $\pm 15 \text{ V}$  supplies. For other supply voltages the rating is within 2 V of either supply.  
 2. Rating applies to ambient temperatures up to  $70^\circ\text{C}$ . Above  $70^\circ\text{C}$  ambient derate this only at  $0.3 \text{ mW}/^\circ\text{C}$  for Metal Can,  $0.3 \text{ mW}/^\circ\text{C}$  for DIP.  
 3. Pin numbers refer to Metal Can package.

TYPICAL PERFORMANCE CURVES FOR 734 AND 734C (Note 2)

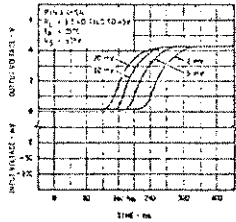




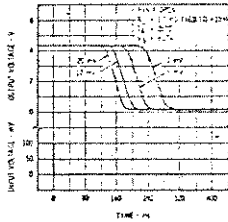
FAIRCHILD LINEAR INTEGRATED CIRCUITS •  $\mu A734$

TYPICAL PERFORMANCE CURVES FOR 734 AND 734C (Note 2)

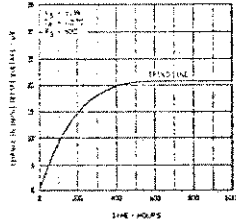
RESPONSE TIME FOR VARIOUS INPUT OVERDRIVES



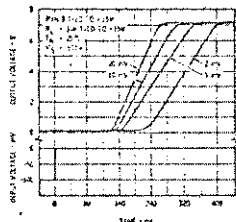
RESPONSE TIME FOR VARIOUS INPUT OVERDRIVES



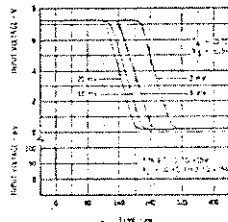
INPUT OFFSET VOLTAGE DRIFT AS A FUNCTION OF TIME



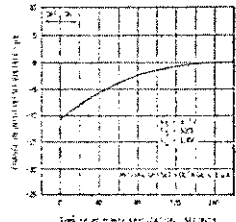
RESPONSE TIME FOR VARIOUS INPUT OVERDRIVES



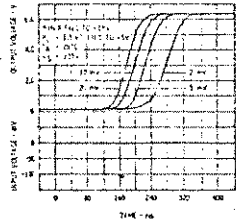
RESPONSE TIME FOR VARIOUS INPUT OVERDRIVES



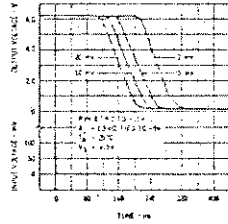
STABILIZATION TIME OF INPUT OFFSET VOLTAGE FROM POWER TURN-ON



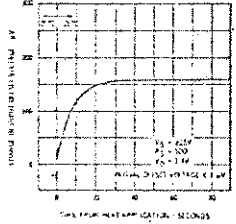
RESPONSE TIME FOR VARIOUS INPUT OVERDRIVES



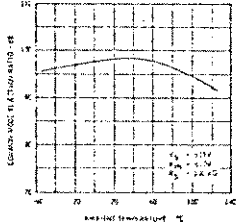
RESPONSE TIME FOR VARIOUS INPUT OVERDRIVES



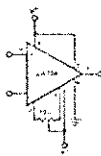
THERMAL RESPONSE OF INPUT OFFSET VOLTAGE TO STEP CHANGE OF CASE TEMPERATURE



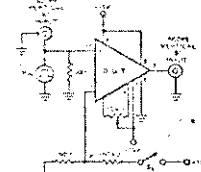
COMMON MODE REJECTION RATIO AS A FUNCTION OF AMBIENT TEMPERATURE



OFFSET NULL CIRCUIT (NOTE 2)



AC TEST CIRCUIT (NOTE 2)



$V_{IN} = -100 \text{ mV}, 100 \text{ kHz}$

## REFERÊNCIAS

- 0) B. P. Lathi, "A New Method of Signal Multiplexing: The Dual of Time Division Multiplexing (DTDM)". Contrato UNICAMP-TELEBRÁS 680/73. Relatório Técnico - RT-04, Abril de 1974.
- 1) B. P. Lathi "An Introduction to Random Signals and Communication Theory". International Textbook Company.
- 2) J. M. Wozencraft and I.M. Jacobs, "Principles of Communication Engineering" - Wiley.
- 3) Selby "Standard Mathematical Tables" - CRC Press.
- 4) B. P. Lathi "Communications Systems" - Wiley
- 5) Texas I.C. Applications Staff "Designing with TTL Integrated Circuits" - McGraw Hill Company.
- 6) R. M. Luck, J. Salz and E. J. Weldon "Principles of Data Communication" - McGraw Hill.
- 7) Pritchard "Electrical Characteristics of Transistors", McGraw Hill.
- 8) Amauri Lopes e Hêlio Waldman "Equalização de Sinais MCP de 2,048 Mbits/Transmísidos através de Cabos Multipares Convencionais", Contrato TELEBRÁS/UNICAMP-FEC, Depto. de Eletrônica & Comunicações.
- 9) A. B. Carlson -"Communication Systems" - An Introduction to Signals and Noise in Electrical Communication, McGraw Hill.
- 10) Fábio Violaro e P. P. Scarabucci "Multiplexagem de Sinais para Sistemas MCP de 30 Canais Telefônicos" - Contrato UNICAMP/FEC - Depto. de Eletrônica & Comunicações, Outubro de 1975.