

UNIVERSIDADE ESTADUAL DE CAMPINAS
FACULDADE DE ENGENHARIA ELÉTRICA
DEPARTAMENTO DE COMUNICAÇÕES

SINCRONIZAÇÃO DE CENTRAIS DIGITAIS

Autor: *Isidro Lopes da Silva Neto*

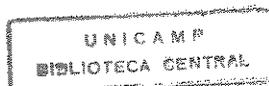
Orientador: *Dalton Soares Arantes†*

Este exemplar corresponde à redação final da tese
defendida por *Isidro Lopes da Silva*
Neto e aprovada pela comissão
orientadora em 15 12 92.

Dalton Soares Arantes
Orientador

Tese apresentada à Faculdade de
Engenharia Elétrica da UNICAMP
como parte dos requisitos
exigidos para a obtenção do
título *Mestre Em Engenharia*
Elétrica.

Dezembro 1992



2.3.3.4.	Divisor de Frequência	035
2.3.3.5.	Diagrama de Fluxo de Sinais	035
2.3.3.6.	Equações de Malha Fechada	040
2.3.3.7.	Valores Quiescentes	040
2.3.3.8.	Condições Iniciais Quiescentes	041
2.3.3.9	Diagrama de Fluxo de Sinais para Condições Iniciais Quiescentes	041
2.3.3.10.	Função de Transferência e Outras Funções Importantes	043
2.3.3.11.	PLL de 1ª Ordem	044
2.3.3.11.1.	Função de Transferência	044
2.3.3.11.2.	Resposta ao Degrau de Frequência	046
2.3.3.12.	PLL de 2ª Ordem	048
2.3.3.12.1.	Função de Transferência	048
2.3.3.12.2.	Resposta ao Degrau de Frequência	052
2.3.3.13	Valores de Regime de um PLL Submetido a uma Rampa de Frequência	059
3.	Modelo Genérico de Sistema de Sincronismo	063
3.1.	Introdução	064
3.2.	Grau de Serviço	064
3.3.	Sincronismo de Bit e de Quadro	065
3.4.	Geração de Sinais de Sincronismo	066
3.5.	Distribuição/Recuperação de Sinais de Sincronismo	068
3.6.	Visão Geral do Sincronismo numa Central	070
4.	Sincronismo de Rede de Centrais	074
4.1.	Introdução	075
4.2.	Escorregamento	075
4.3.	Funcionamento Plesiócrono	082
4.4.	Funcionamento Síncrono	083
4.4.1.	Método Mestre-Escravo Simples	083
4.4.2.	Método Mestre-Escravo com Rotas Pré-Selecionadas	084
4.4.3.	Método Mestre-Escravo Hierárquico	085
4.4.4.	Método de Sincronismo Mútuo	086
4.4.4.1.	Extremidade Simples	086
4.4.4.2.	Extremidade Dupla	087

5.	Sincronismo no TROPICO-RA	091
5.1.	Introdução	092
5.2.	Níveis Funcionais	092
5.3.	Geração de Sinais de Sincronismo	093
5.4.	Distribuição de Sinais de Sincronismo	093
5.5.	Regeneração de Sinais de Sincronismo	095
5.6.	Usuários Internos do Sincronismo	098
5.7.	Sincronização da Central	098
5.8.	Iniciação e Reconfiguração dos geradores em Caso de Falha	103
5.9.	Dados de Dimensionamento	106
5.10.	Controle e Supervisão da Estrutura de Sincronismo	107
5.10.1.	Mudança Automática de Referência	107
5.10.2.	Supervisão da Geração	108
5.10.3.	Supervisão da Distribuição/Regeneração	109
5.10.4.	Supervisão da Taxa de Escorregamentos em Enlaces PCM	110
5.11.	Facilidades de Comunicação Homem Máquina	110
5.11.1.	Interrogação/Modificação da Configuração Atual de Sincronismo	110
5.11.2.	Interrogação sobre Escorregamentos	110
5.11.3.	Interrogação/Modificação dos Limites Admissíveis no Comportamento das Referências de Sincronismo	111
5.11.4.	Interrogação/Modificação de Parâmetros de Sincronismo	111
5.11.5.	Interrogação sobre Condições de Funcionamento das Geradoras	112
6.	Exemplos de Aplicação	113
6.1.	Introdução	114
6.2.	Análise de um PLL Analógico	114
6.2.1.	Descrição Geral	114
6.2.2.	VCXO	114
6.2.3.	Quadrador	117
6.2.4.	Gerador de Fases	117
6.2.5.	Comparador de Fase	118
6.2.6.	Compensador	122
6.2.7.	Diagrama de Fluxo de Sinais	123
6.2.8.	Função de Transferência	123
6.2.9.	Resposta a um Degrau de Frequência	124
6.2.10.	Regime com Rampa de Frequência (Envelhecimento)	125

6.3.	Projeto de um PLL Digital a Microprocessador	126
6.3.1.	Descrição Geral	126
6.3.2.	Aproximação para Modelo Contínuo	127
6.3.2.1.	Integrais e Somatórias	129
6.3.2.2.	Derivadas e Diferenças	130
6.3.3.	Máscara da Função de Transferência	130
6.3.4.	Regenerador de Linha	130
6.3.5.	Comparador de Fase	132
6.3.6.	Filtro de Fase	133
6.3.7.	Diferenciador, Seletor, Integrador	134
6.3.8.	Compensador	136
6.3.9.	VCXO e Gerador de Fases	136
6.3.10.	Geradores Escravos	137
6.3.11.	Regenerador	137
6.3.11.1.	PLL do Regenerador	137
6.3.11.2.	Circuito Votador de Maioria/Minororia	138
6.3.12.	Diagrama de Fluxo de Sinais Simplificado	140
6.3.13.	Função de Transferência	141
6.3.14.	Resposta ao Degrau de Frequência	144
6.3.15.	Situação de Regime com Rampa de Frequência	146
7.	Conclusões	148
	Referências	151
	Apêndice 1	152

d

meus Pais

Agradecimentos

Ao Professor Doutor Dalton Soares Arantes pela orientação

À Faculdade de Engenharia Elétrica da UNICAMP, em nome do Professor Doutor Mauro Sérgio Msulin, pela disponibilidade de recursos para a publicação dessa dissertação.

Ao Departamento de Sistemas da TELEBRAS, em nome do Dr. Luiz Fernando Brito Baptistella pelo apoio.

Aos Engenheiros Victor A. Valenguela Dias, Marcos Polandi Cavaletti e Norberto Raimundo Goes Jr. pelo trabalho de revisão.

À equipe de projeto do sistema de Sincronismo do TROPICO RA, da qual fiz parte:

- Marcos Palande Cavaletti
- Norberto Raimunco Goes Jr.
- Evandro Rocha Valente
- Alexandre Carlos de Andrade
- Clemente Masahiro Suzuki

pelo empenho.

Ao grupo TELEBRAS de Estudos de Sincronismo pelas discussões e insumos.

A minha esposa e filhas pela compreensão.

A Srta Ademilde Félix pela edição.

A Sra Maria Lúcia Costa Cardoso pelos desenhos.

A todos que colaboraram

A Deus por tudo.

RESUMO

Nos últimos anos tem sido dada grande ênfase ao estudo de Sistemas de Sincronismo - especialmente aqueles usados em centrais - CPA-T - envolvendo Métodos de Sincronização de Rede e técnicas de *Phase Locked Loop* (PLL) e redundância modular.

No presente trabalho, cada um desses aspectos será desenvolvido gradualmente até chegar a um resultado prático que é o Sistema de Sincronismo do TROPICO-RA.

Para finalizar são apresentados uma análise de um PLL analógico e um projeto de um PLL digital a microprocessador, resumindo-se os conceitos apresentados nos capítulos procedentes e demonstrando-se suas propriedades quanto à função de transferência e comportamento a excitações comuns aos seus ambientes de operação.

ABSTRACT

During the last years special emphasis has been put on the study of Synchronization Systems - especially those used in Exchange Switches - which are usually designed taking into account Network Synchronization Methods and *Phase Locked Loop* (PLL) and Redundancy Techniques.

In this work, each one of those aspects will be gradually developed leading up to a practical result which is the TROPICO RA Synchronization System.

Finally an analog PLL analysis and a microprocessed digital PLL design are presented in order to summon all those concepts of the previous chapters and to demonstrate their properties with respect to the Transfer Function and behavior to their operating environment.

GLOSSÁRIO DE SIGLAS

SIGLA	SIGNIFICADO	VER ITEM
CHM	Comunicação Homem Máquina	5.11
CPA-T	Central de Comutação Temporal Controlada por Programa Armazenado	1
Df	Desvio de Frequência	2.2.9
Drf	Desvio Relativo de Frequência	2.2.13
ef	Erro de Frequência	2.2.8
eit	Erro de Intervalo de Tempo	2.2.6
ep	Erro de Fase	2.2.7
erf	Erro Relativo de Frequência	2.2.12
erit	Erro Relativo de Intervalo de Tempo	2.2.10
erp	Erro Relativo de Fase	2.2.11
IT	Intervalo de Tempo	3.3
ITC	Intervalo de Tempo de Canal	3.3
ITQ	Intervalo de Tempo de Quadro	3.3
merit	Máximo Erro Relativo de Intervalo de Tempo	5.7
PCM	Pulse Code Modulation	3.3
PLL	Phase Locked Loop	2
SB	Sincronismo de Bit	3.3
SQ	Sincronismo de Quadro	3.3
VCO	Voltage Controlled Oscillator	2.3.2.1
VCXO	Voltage Controlled Quartz Oscillator	6.2.2

PREFÁCIO

O objetivo deste trabalho é o de reunir conhecimentos acumulados durante alguns anos de vida profissional e acadêmica sobre o tema sincronismo, os quais, espero, auxiliarão aqueles que terão de enfrentar problemas relacionados com o assunto. A seguir, a título de introdução será relatado um breve histórico desses anos.

Trabalho no CPqD Telebrás deste 1978.

Fui responsável pelo Sistema de Sincronismo do Sistema TROPICO-RA [9] e participei do Grupo de Estudos TELEBRÁS para elaboração de Práticas de Sincronismo aplicáveis a Centrais CPA-T's [6], [7].

No início dessas atividades percebi que havia necessidade de homogeneização de conceitos e compreensão da teoria e técnicas de sincronismo para melhor andamento dos trabalhos tanto do projeto TROPICO-RA como da elaboração das referidas práticas. Dessa forma nasceu o que pode ser chamado *embrião desse trabalho* - Curso de Sincronismo - [8] o qual foi ministrado em várias operadoras e cuja cópia foi enviada a todas elas por volta de 1986, ocasião pela qual o TROPICO-RA estaria em sua fase inicial de projeto.

Nessa mesma época as recomendações de Sincronismo do CCITT [5] estavam evoluindo. A compreensão dessas recomendações, cuja versão oficial ficou pronta em 1988, era fundamental para o fechamento das Práticas e das Especificações do Projeto TROPICO-RA. A atuação do Grupo de Estudos TELEBRÁS foi decisiva: em 1989 as minutas das Práticas ficaram disponíveis para uso.

O Sistema de Sincronismo do TROPICO-RA foi, como relatado acima, concebido numa fase de evolução da Cultura de Sincronismo.

O que, a princípio pareceu um problema, foi de fato uma oportunidade única. Esta indefinição, natural e decorrente de toda evolução, levou o projeto a ter um alto grau de flexibilidade a ponto de, por exemplo, ser possível a alteração "on-line", via comandos CHM (Comunicação Homem-Máquina), de parâmetros do PLL de sincronização externa ou dos parâmetros do critério de avaliação da qualidade da Referência Externa de Sincronismo. A equipe de projeto não se limitou ao cumprimento restrito das Práticas mas acrescentou às mesmas objetivos de desempenho, operação e manutenção hoje plenamente atingidos. Para tanto foi necessário um grande esforço de engenharia.

Por todas estas razões, este trabalho, além do seu propósito técnico, é um tributo a todos aqueles que, direta ou indiretamente, participaram da sua consecução e/ou continuam contribuindo para seu aprimoramento.

CAPÍTULO 1

INTRODUÇÃO

No contexto deste trabalho, Centrais Digitais são Sistemas de Comutação de Dados cuja principal aplicação é a telefônica. Usualmente, tais sistemas são do tipo CPA-T (Central de Comutação Temporal Controlada por Programa Armazenado).

Para fins de Sincronismo, uma Central Digital pode ser vista como um conjunto de Circuitos Sequenciais Síncronos que se comunicam entre si. Analogamente, uma Rede Digital pode ser vista como um conjunto de Centrais Digitais que também se comunicam entre si.

Estas comunicações tanto interna (entre os Circuitos Sequencias Síncronos de uma Central) como externa (entre Centrais Digitais de uma Rede Digital) são feitas por meio de Sinais Digitais os quais podem ser classificados em Sinais de Sincronismo e Sinais de Dados.

Sinais de dados são aqueles que efetivamente portam a informação e Sinais de Sincronismo são aqueles que marcam os instantes ou intervalos de tempo nos quais esta informação é válida.

O Sistema de Sincronismo de uma Central Digital deve fornecer Sinais de Sincronismo adequadamente posicionados no tempo de modo a possibilitar as comunicações interna e externa anteriormente descritas.

O presente trabalho aborda toda a problemática de Sincronização de Centrais Digitais à nível teórico nos Capítulos 2, 3 e 4 e à nível prático nos Capítulos 5 e 6. O Capítulo 7 encerra as conclusões.

Dando início a essa abordagem, o Capítulo 2 apresenta os Fundamentos de PLL (Phase Locked Loop).

CAPÍTULO 2

FUNDAMENTOS DE PLL

2.1. INTRODUÇÃO

Phase Locked Loop, o conhecido PLL, é uma malha de controle de fase que serve para manter o erro de fase de um conjunto de sinais de saída em relação a um sinal de entrada dentro de limites bem determinados.

O sinal de entrada de um PLL é chamado *mestre* ou *referência* e os sinais de saída são chamados *escravos*.

O PLL é um sistema realimentado que controla a frequência do sinal escravo aumentando-a ou diminuindo-a conforme o mestre se adianta ou se atrasa, respectivamente, no tempo.

O PLL é amplamente empregado em sistemas de comunicação síncronos. Por exemplo, o sinal da portadora de um sinal PCM pode ser recuperado por um PLL. Este, tendo como mestre o próprio sinal PCM, gera um sinal escravo de frequência igual à taxa de bit do sinal PCM e fase apropriada para amostragem.

No item 2.2 a seguir serão abordados conceitos fundamentais ao desenvolvimento da Teoria do PLL, apresentada no item 2.3.

2.2. CONCEITOS BÁSICOS

Alguns conceitos fundamentais da teoria de PLL serão definidos e empregados no contexto desse trabalho.

2.2.1. Sinais [4]

Sinais são quantidades que variam no tempo, tais como tensão e corrente no caso de sinais elétricos. Sinais são usualmente descritos no domínio do tempo, ou seja, o tempo é a variável independente.

2.2.2. Instantes Significativos [5.1]

Instantes significativos de um sinal são instantes de tempo nos quais existem variações significativas. O intervalo de tempo entre essas variações traz a informação da base de tempo do sinal. Exemplo: um enlace de dados Digital, como ilustra a Figura 2.1.

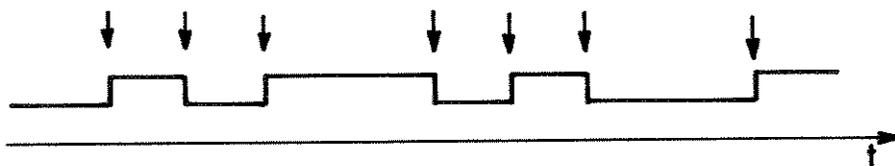


Fig. 2. 1: Instantes Significativos.

2.2.3. Período (T)

É um conceito associado a um sinal periódico, ou seja, um sinal cuja dependência do tempo $v(t)$ apresenta a propriedade:

$$v(t) = v(t+T), \text{ para todo } t$$

T é chamado período. A forma de onda do sinal $v(t)$ contida num período é chamada ciclo da onda ou do sinal. Exemplo de sinal periódico:

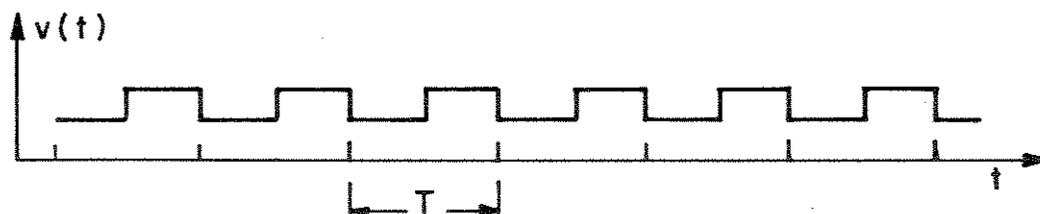


Fig. 2. 2: Sinal Periódico.

2.2.4. Freqüência (f)

É também um conceito associado a um sinal periódico. Freqüência é a quantidade de ciclos do sinal contidos na unidade de tempo. A relação entre período e freqüência é, portanto

$$f = \frac{1}{T} \quad (2.1)$$

2.2.5. Jitter, Wander [5.1]

São variações dos instantes significativos de um sinal em relação às suas posições ideais no tempo. As variações de curta duração, ou seja, aquelas de freqüência maior ou igual a 10 Hz, dá-se o nome de jitter; as variações de longa duração, ou seja, aquelas de freqüência menor que 10 Hz, dá-se o nome de Wander.

Em qualquer caso, a freqüência destas variações será designada por f_j .

Estas variações, quando senoidais, introduzem um distúrbio na freqüência do sinal, segundo a expressão:

$$f = f_0 + A_j \cdot \cos 2\pi f_j t$$

onde: A_j é a amplitude da variação de freqüência
 f_j é a freqüência da variação.

2.2.6. Erro de Intervalo de Tempo [5.1]

É o intervalo de tempo compreendido entre a posição no tempo ocupada por um sinal e a posição ideal no tempo que este sinal deveria ocupar. É mais facilmente constatado nos instantes significativos. Como exemplo, seja considerado o sinal de indicação de horas, minutos e segundos de um relógio. Essa indicação é um sinal periódico. Os instantes significativos desse sinal são os instantes de mudanças dessa indicação, e ocorrem, nominalmente, a cada 1 segundo.

Seja portanto $r(t)$ a indicação de um relógio em horas, minutos e segundos. Se às duas horas a indicação desse relógio for 2 horas e 15 segundos, ou seja,

$$t = 2:00'00''$$

$$r(t) = 2:00'15''$$

o sinal $r(t)$ apresenta um erro de intervalo de tempo, eit, dado por:

$$\begin{aligned} \text{eit}(2:00'00'') &= (\text{instante que ocorreu a indicação } 2:00'15'') \\ &- \\ &(\text{instante que esta indicação deveria ter ocorrido}) \end{aligned}$$

$$\text{eit}(2:00'00'') = 2:00'00'' - 2:00'15''$$

$$\therefore \text{eit}(2:00'00'') = -15''$$

obs o sinal "-" indica adiantado no tempo

De um modo geral, o erro de intervalo de tempo de um sinal qualquer $v(t)$ pode ser dado por:

$$\text{eit}(t) = t - (\text{instante em que deveria ocorrer } v(t)) \quad (2.2)$$

o instante em que deveria ocorrer $v(t)$ é a posição ideal no tempo do sinal $v(t)$.

Retomando o exemplo do relógio $r(t)$, que às duas horas indicava 2 horas e 15 segundos. Se as indicações de minuto desse relógio mudam a cada 61 segundos, quando $t = 2:01'01''$ $r(t) = 2:01'15''$.

Nesse caso, segundo a expressão (2.2)

$$\begin{aligned} \text{eit}(2:01'01'') &= 2:01'01'' - 2:01'15'' \\ \therefore \text{eit}(2:01'01'') &= -14'' \end{aligned}$$

Se, ao invés de 61 segundos, as indicações de minuto do relógio mudarem a cada 59 segundos, quando $r(t) = 2:01'15''$ serão exatamente $2:00'59''$.

Nesse caso, segundo a expressão (2.2)

$$\begin{aligned} \text{eit}(2:00'59'') &= 2:00'59'' - 2:01'15'' \\ \therefore \text{eit}(2:00'59'') &= -16'' \end{aligned}$$

Observa-se que o valor de eit aumenta se o sinal tem seu período maior que o nominal e diminui, caso contrário.

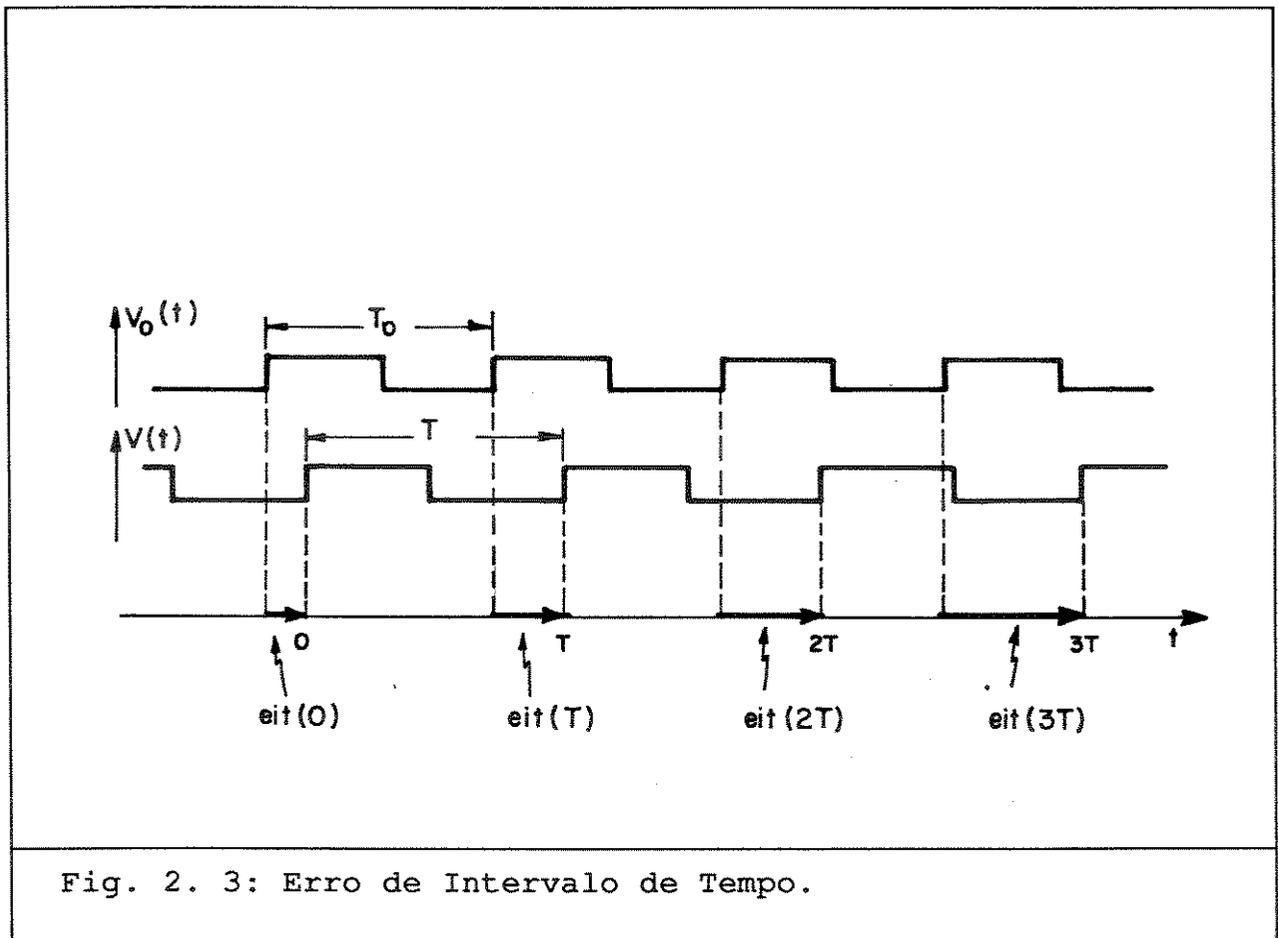
O $\text{eit}(t)$ também é um sinal. Como qualquer outro sinal, o $\text{eit}(t)$ é função

do tempo.

Um sinal que apresente $\text{eit}(t) = 0$, para todo t , é considerado um sinal ideal. Seria equivalente a um relógio perfeito. Todo sinal $v(t)$ tem a si associado um sinal ideal $v_0(t)$, que tem período T_0 e frequência f_0 nominais.

Para todo t , o $\text{eit}(t)$ associado a um sinal $v(t)$ pode ser visto como o intervalo de tempo compreendido entre a posição no tempo do sinal $v(t)$ e a posição no tempo do sinal ideal $v_0(t)$ correspondente.

Seja considerado como um exemplo mais concreto: um sinal periódico $v(t)$ de período T e frequência f constantes. A Figura 2.3 ilustra a comparação desse sinal $v(t)$ com o seu correspondente sinal ideal $v_0(t)$ de período T_0 e frequência f_0 também constantes. Arbitrariamente, considerou-se a origem dos tempos em uma das bordas de subida do sinal $v(t)$.



Observa-se que, nos instantes significativos correspondentes às bordas de subida do sinal $v(t)$, este apresenta eit dado por:

$$\begin{aligned} \text{eit}(T) &= \text{eit}(0) + T - T_0 \\ \text{eit}(2T) &= \text{eit}(0) + 2T - 2T_0 \\ \text{eit}(3T) &= \text{eit}(0) + 3T - 3T_0 \end{aligned}$$

assim, para um instante $t = nT$, onde n é um inteiro qualquer, tem-se

$$\text{eit}(nT) = \text{eit}(0) + n(T - T_0)$$

Para obter-se o eit em qualquer instante, faz-se n real, ou seja

$$n = \frac{t}{T}$$

Note que o eit não está associado somente aos instantes significativos, contudo nestes o eit é mais facilmente observável. Assim, a expressão do eit passa para

$$\text{eit}(t) = \text{eit}(0) + \frac{T - T_0}{T} \cdot t$$

Substituindo os períodos T e T_0 pelo inverso da frequência dos sinais $v(t)$ e $v_0(t)$, ou seja

$$T = \frac{1}{f} \quad \text{e} \quad T_0 = \frac{1}{f_0}$$

a expressão de eit fica da seguinte forma:

$$\text{eit}(t) = \text{eit}(0) - \frac{f - f_0}{f_0} \cdot t \quad (2.3)$$

Essas expressões de eit são válidas somente se f e f_0 forem constantes.

O eit é praticamente impossível de ser medido pois necessita da medida "sem erro" do tempo. O eit é válido, contudo, como conceito. Na prática, são feitas medidas de erros relativos de intervalo de tempo, como será visto adiante.

O sinal ideal $v_0(t)$ associado a um sinal $v(t)$ também é praticamente impossível de ser obtido, contudo é válido como conceito. Pode-se imaginar, por exemplo, uma onda quadrada de frequência 1 kHz e amplitude 1 volt no tempo.

Mas obter este sinal de frequência 1 kHz sem erro de intervalo de tempo para qualquer tempo é praticamente impossível.

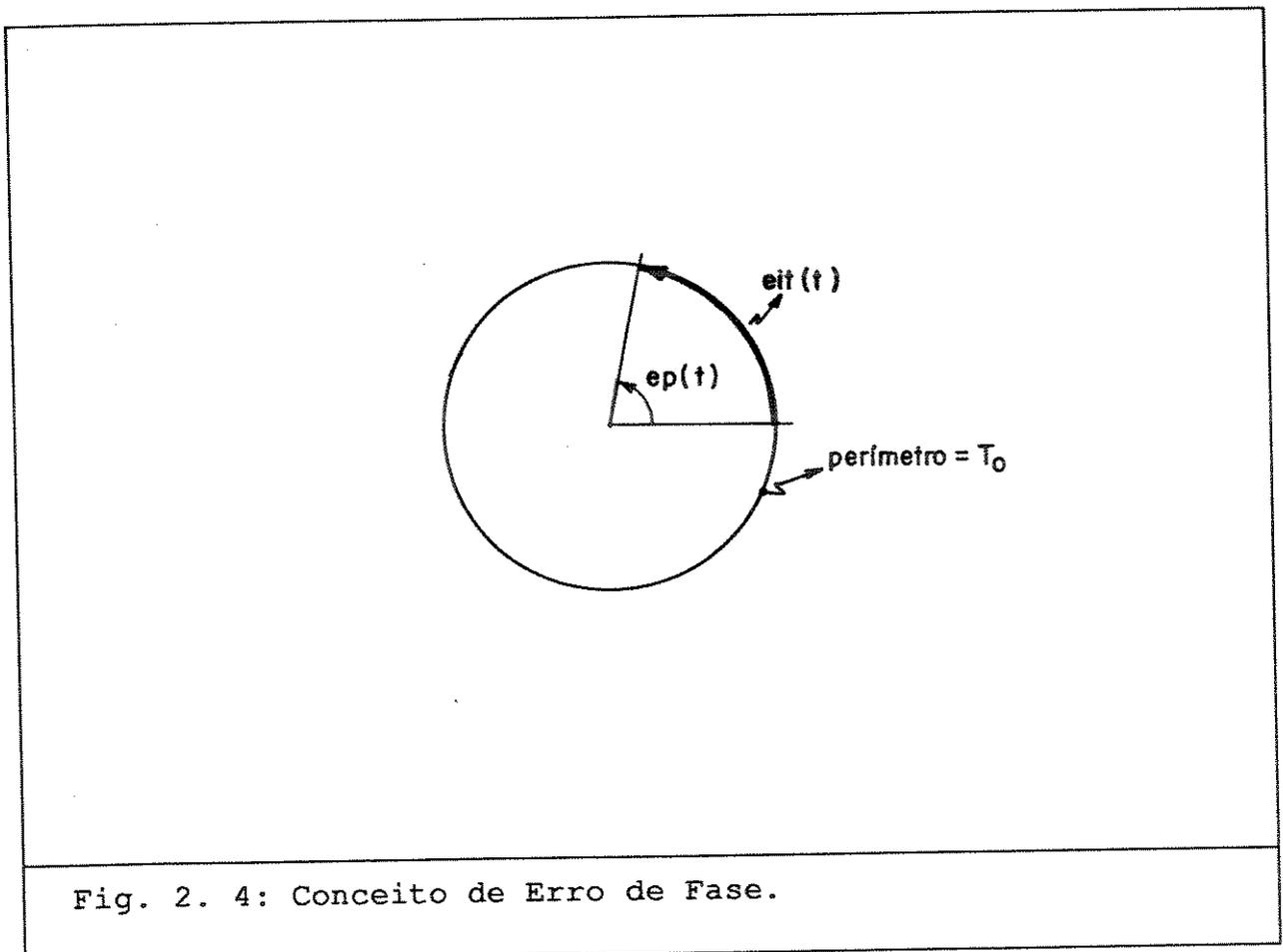
2.2.7. Erro de Fase (ep)

É um conceito associado a um sinal periódico ou um sinal de portadora periódica.

Sendo T_0 o período do sinal ideal associado ao sinal periódico $v(t)$ (ou a portadora do sinal em questão), o erro de fase $ep(t)$ é o ângulo formado pelo arco de comprimento $eit(t)$ numa circunferência de perímetro T_0 conforme ilustra a Figura 2.4.

Em radianos, por exemplo, o erro de fase é dado por:

$$ep(t) = \frac{2\pi}{T_0} eit(t) = 2\pi f_0 eit(t) \quad (2.4)$$



A Figura 2.5 ilustra um sinal periódico $v(t)$, seu correspondente sinal ideal $v_0(t)$, e o erro de fase do sinal $v(t)$ num particular instante t ,

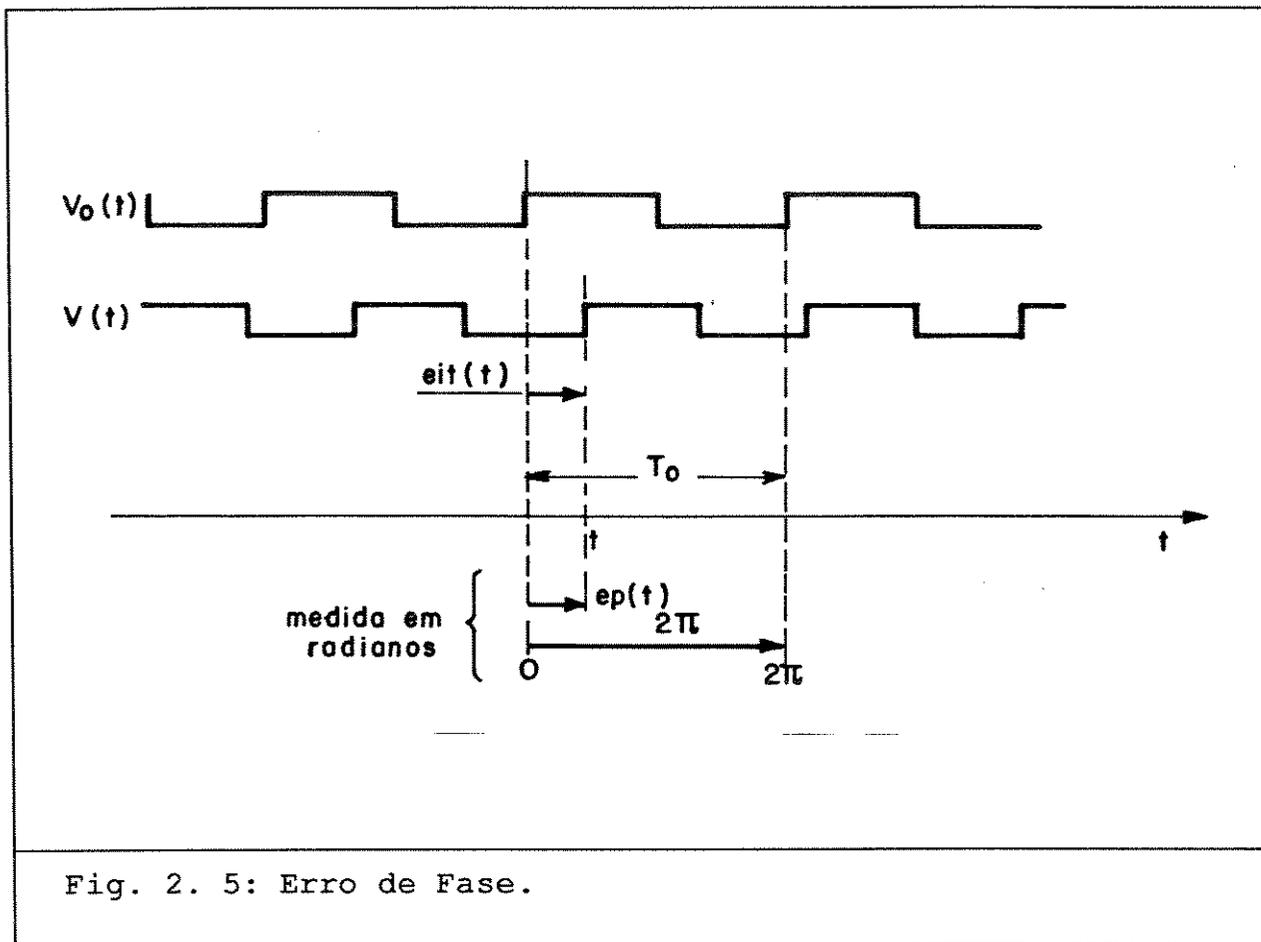


Fig. 2. 5: Erro de Fase.

2.2.8. Erro de Frequência (ef)

É um conceito associado a um sinal periódico ou de portadora periódica. É a diferença entre a frequência do sinal e a sua frequência nominal, num instante t qualquer

$$ef(t) = f(t) - f_0 \quad (2.5)$$

2.2.9. Desvio de Frequência (Df) [5.1]

Como o erro de frequência, o desvio de frequência também é um conceito associado a um sinal periódico ou de portadora periódica. É o quociente do erro de frequência pela frequência nominal do sinal

$$Df(t) = \frac{f(t) - f_0}{f_0} \quad (2.6)$$

Df é usualmente expresso em partes por milhão.

2.2.10. Erro Relativo de Intervalo de Tempo (erit) [5.1]

É equivalente ao conceito de Erro de Intervalo de Tempo. É o erro de intervalo de tempo de um sinal $v(t)$ tomado não em relação ao sinal ideal $v_o(t)$ mas em relação a um sinal real $v_R(t)$ assumido como referência.

No exemplo do relógio $r(t)$ que às "2 horas" indicava 2 horas e 15 segundos, como era possível afirmar que eram 2 horas?

Se a indicação das "duas horas" tivesse sido obtida de um outro relógio tomado como referência, ter-se-ia medido o erro relativo de intervalo de tempo do relógio $r(t)$ assumindo este outro como referência.

Tanto o sinal $v(t)$ como o sinal de referência $v_R(t)$ tem a eles associado um mesmo sinal ideal $v_o(t)$. Assim, o conceito de eit pode ser aplicado aos sinais $v_R(t)$ e $v(t)$ e o conceito de erit ao sinal $v(t)$ assumindo $v_R(t)$ como referência. Resumindo, sejam

$eit(t)$: erro de intervalo de tempo do sinal $v(t)$
 $eit_R(t)$: erro de intervalo de tempo do sinal $v_R(t)$
 $erit(t)$: erro relativo de intervalo de tempo do sinal $v(t)$
assumindo $v_R(t)$ como referência

Seja considerado, do mesmo modo que foi feito para o eit, um exemplo concreto:

$v_R(t)$: um sinal periódico de frequência f_R e período T_R
constantes.
 $v(t)$: um sinal periódico de frequência f e período T
constantes.

$v_R(t)$ e $v(t)$ têm frequência nominal f_o e período nominal T_o . A Figura 2.6 ilustra $v_R(t)$, $v(t)$ e o sinal ideal $v_o(t)$ a eles associado.

As expressões dos erros associados ao sinal $v_R(t)$ podem ser obtidas em se generalizando expressões dos erros associados ao sinal $v(t)$, ou seja:

Generalizando-se tem-se as expressões de (2.7) a (2.10).

De (2.3) o erro de intervalo de tempo do sinal $v_R(t)$ é

$$eit_R(t) = eit_R(0) - \frac{f_R - f_o}{f_o} t \quad (2.7)$$

De (2.4) o erro de fase do sinal $v_R(t)$ é

$$ep_R(t) = \frac{2\pi}{T_o} eit_R(t) = 2\pi f_o eit_R(t) \quad (2.8)$$

De (2.5) o erro de frequência do sinal $v_R(t)$ é

$$ef_R(t) = f_R(t) - f_o \quad (2.9)$$

De (2.6) o desvio de frequência do sinal $v_R(t)$ é

$$Df_R(t) = \frac{f_R(t) - f_o}{f_o} \quad (2.10)$$

Vê-se da Figura 2.6 que:

$$\Delta t_3 = \Delta t_1 + \Delta t_2$$

onde

$$\Delta t_3 = eit(t)$$

$$\Delta t_2 = erit(t)$$

$$\Delta t_1 = eit_R(t - \Delta t_2)$$

Das expressões acima obtém-se;

$$eit(t) = erit(t) + eit_R(t - erit(t)) \quad (2.11)$$

Curiosamente, o erro de intervalo de tempo $eit(t)$ do sinal $v(t)$ não é a soma do erro relativo de intervalo de tempo $erit(t)$ do sinal $v(t)$, assumindo $v_R(t)$ como referência, com o erro de intervalo de tempo $eit_R(t)$ do sinal $v_R(t)$. Ou seja:

$$eit(t) \neq erit(t) + eit_R(t)$$

É importante observar que o instante significativo do sinal $v_R(t)$ que corresponde a um erro de intervalo de tempo Δt_1 é $t - erit(t)$, e não t . Se não fosse por este pequeno detalhe, poderia ser dito que o erro relativo de intervalo de tempo é a diferença entre os erros (absolutos) de intervalo de tempo.

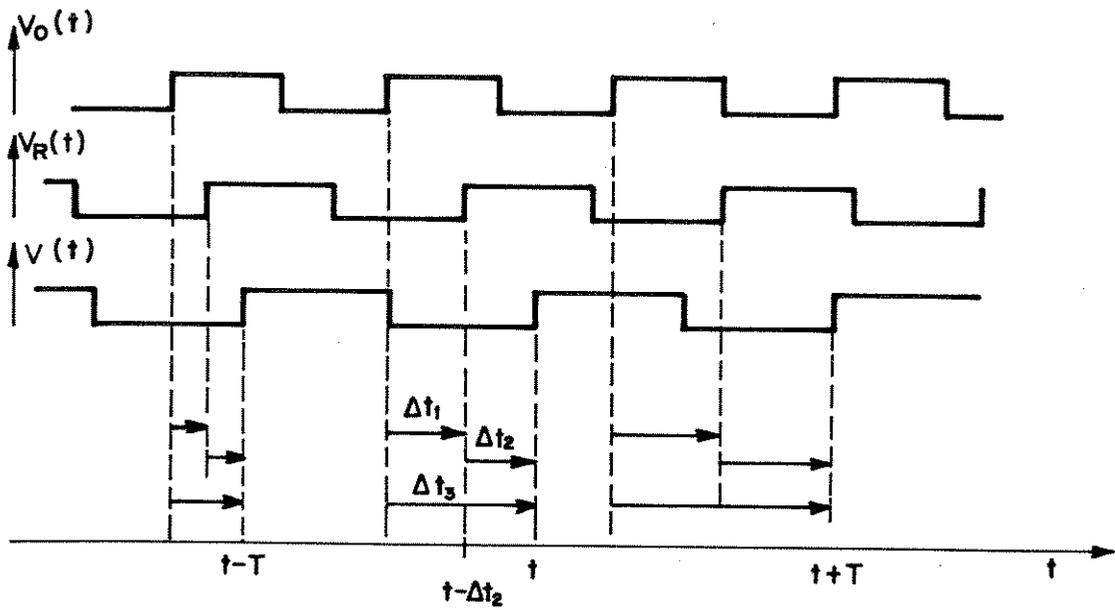


Fig. 2. 6: Erro Relativo de Intervalo de Tempo.

Substituindo $e_{it}(t)$ e $e_{it_R}(t)$ da expressão (2.11) pelas expressões (2.3) e (2.7), respectivamente, chega-se à expressão de $e_{rit}(t)$:

$$e_{it}(t) = e_{rit}(t) + e_{it_R}(t - e_{rit}(t))$$

$$e_{it}(t) = e_{rit}(t) + e_{it_R}(0) - \frac{f_R - f_o}{f_o} (t - e_{rit}(t))$$

$$e_{rit}(t) = \frac{f_o}{f_R} (e_{it}(t) - e_{it_R}(t)) = (e_{it}(0) - e_{it_R}(0)) \frac{f_o}{f_R} - \frac{f - f_R}{f_R} t \quad (2.12)$$

Observa-se que, se $v_R(t)$ for igual a $v_o(t)$, então a expressão (2.12) de $e_{rit}(t)$ deverá ser igual à expressão (2.3) de $e_{it}(t)$, o que realmente acontece. Se $v_R(t) = v_o(t)$ então $f_R = f_o$ e $e_{it_R}(0) = 0$, conseqüentemente a expressão (2.12) converge para a expressão (2.3).

Para $t = 0$ $erit(0) = (eit(0) - eit_R(0)) \frac{f_0}{f_R}$, assim $erit$ pode ser expresso por:

$$erit(t) = erit(0) - \frac{f - f_R}{f_R} t \quad (2.13)$$

2.2.11. Erro Relativo de Fase

O conceito de erro relativo de fase de um sinal $v(t)$ é análogo ao conceito de erro de fase, tomando-se, no lugar de um sinal ideal $v_0(t)$, um sinal real $v_R(t)$ como referência.

Supondo inicialmente que o perímetro T_R do sinal v_R é constante no tempo, o erro relativo de fase de um sinal $v(t)$ assumindo $v_R(t)$ como referência é o ângulo formado pelo arco de comprimento $erit(t)$ numa circunferência de perímetro T_R , conforme ilustra a Figura 2.7, em radianos:

$$erp(t) = \frac{2\pi}{T_R} erit(t) = 2\pi f_R erit(t) \quad (2.14)$$

Imaginando-se que $v_R(t)$ é um sinal real, sua frequência e seu período variam no tempo, ou seja, $f_R = f_R(t)$ e $T_R = T_R(t)$. Nesse caso o perímetro da circunferência ilustrada na Figura 2.7 varia no tempo.

Assumindo que $T_R(t)$ seja bem comportamento em relação ao tempo, pode-se imaginar que, para um intervalo de tempo Δt pequeno $T_R(t)$ possa ser considerado constante¹. Dessa forma, durante esse intervalo de tempo ocorreria um pequeno erro relativo de fase:

$$\Delta erp = \frac{2\pi}{T_R} \cdot \Delta erit \quad (\text{em radianos})$$

Tornando Δt tão pequeno quanto se queira, chega-se a:

$$d(erp(t)) = \frac{2\pi}{T_R(t)} d(erit(t)) = 2\pi f_R(t) d(erit(t)) \quad (2.15)$$

¹(equivale a considerar $\frac{d}{dt} \left[\frac{1}{T_R(t)} \right] = \frac{d}{dt} (f_R(t)) \approx 0$, ou seja desprezível).

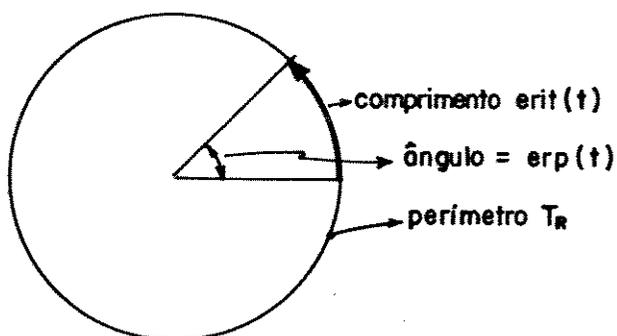


Fig. 2. 7: Conceito de Erro Relativo de Fase.

2.2.12. Erro Relativo de Frequência (erf)

É análogo ao erro de frequência. É a diferença entre a frequência do sinal $v(t)$ e a frequência do sinal $v_R(t)$ tornado como referência.

$$\text{erf}(t) = f(t) - f_R(t) \quad (2.16)$$

2.2.13. Desvio Relativo de Frequência (Drf)

Análogo ao desvio de frequência. É o quociente do erro relativo de frequência pela frequência do sinal $v_R(t)$.

$$\text{Drf}(t) = \frac{f(t) - f_R(t)}{f_R(t)} \quad (2.17)$$

Normalmente é dado em partes por milhão.

2.2.14. Relações Importantes

No caso dos sinais $v(t)$, $v_R(t)$ de frequências constantes no tempo,

chega-se às expressões seguintes:

De (2.3) e (2.6) tem-se

$$eit(t) = eit(0) - Df.t$$

De (2.7) e (2.10) tem-se

$$eit_R(t) = eit_R(0) - Df_R.t$$

De (2.13) e (2.17) tem-se

$$erit(t) = erit(0) - Drf.t$$

Como f e f_R são constantes os desvios Df , Df_R e Drf também o são. Na prática, essas três últimas expressões não são válidas pois os desvios de frequência variam no tempo. Contudo, tais desvios podem ser considerados constantes por pequenos períodos de tempo. Dessa forma, assumindo Df , Df_R e Drf contínuas, num pequeno intervalo de tempo Δt , a variação dos desvios pode ser aproximada para

$$\Delta eit = - Df \Delta t$$

$$\Delta eit_R = - Df_R \Delta t$$

$$\Delta erit = - Drf \Delta t$$

Tomando-se Δt cada vez menor chega-se a:

$$Df(t) = \frac{f(t) - f_o}{f_o} = - \frac{d}{dt} eit(t) \quad (2.18)$$

$$Df_R(t) = \frac{f_R(t) - f_o}{f_o} = - \frac{d}{dt} eit_R(t) \quad (2.19)$$

$$Drf(t) = \frac{f(t) - f_R(t)}{f_R(t)} = - \frac{d}{dt} erit(t) \quad (2.20)$$

Integrando-se as três últimas expressões no tempo obtém-se:

$$eit(t) = eit(0) - \int_0^t Df(x).dx \quad (2.21)$$

$$eit_R(t) = eit_R(0) - \int_0^t Df_R(x).dx \quad (2.22)$$

$$\text{erit}(t) = \text{erit}(0) - \int_0^t \text{Drf}(x).dx \quad (2.23)$$

As expressões para os erros de fase $\text{ep}(t)$, $\text{epr}(t)$ e $\text{erp}(t)$ podem ser obtidas como se segue.

$\text{ep}(t)$: multiplicando-se os termos da expressão (2.18) por $2\pi f_0$ e comparando-se o resultado com as expressões (2.4) e (2.5) chega-se a:

$$2\pi(f(t) - f_0) = 2\pi \text{ef}(t) = -\frac{d}{dt} \text{ep}(t) \quad (2.24)$$

que integrando resulta em:

$$\begin{aligned} \text{ep}(t) &= \text{ep}(0) - 2\pi \int_0^t (f(x) - f_0).dx = \\ &= \text{ep}(0) - 2\pi \int_0^t \text{ef}(x).dx \end{aligned} \quad (2.25)$$

$\text{epr}(t)$: multiplicando-se os termos da expressão (2.19) por $2\pi f_0$ e comparando-se o resultado com as expressões (2.8) e (2.9) chega-se a

$$2\pi(f_R(t) - f_0) = 2\pi \text{ef}_R(t) = -\frac{d}{dt} \text{ep}_R(t) \quad (2.26)$$

que integrando resulta em:

$$\text{ep}_R(t) = \text{ep}_R(0) - 2\pi \int_0^t (f_R(x) - f_0).dx = \text{ep}_R(0) - 2\pi \int_0^t \text{ef}_R(x).dx \quad (2.27)$$

$\text{erp}(t)$: multiplicando-se os termos da expressão (2.20) por $2\pi f_R(t)$ e comparando-se o resultado com as expressões (2.8) e (2.9) chega-se a

$$2\pi(f(t) - f_R(t)) = 2\pi \text{erf}(t) = -2\pi f_R(t) \frac{d}{dt} \text{erit}(t) = -\frac{d \text{erp}(t)}{dt} \quad (2.28)$$

a expressão (2.28) só é válida para $\frac{d}{dt} f_R(t)$ bem próximo de zero.

$$\begin{aligned} \text{erp}(t) &= \text{erp}(0) - 2\pi \int_0^t (f(x) - f_R(t)).dx = \\ &= \text{erp}(0) - 2\pi \int_0^t \text{erf}(x).dx \end{aligned} \quad (2.29)$$

ou ainda

$$\text{erp}(t) = \text{erp}(0) - 2\pi \int_0^t (ef(x) - ef_R(x)).dx \quad (2.30)$$

pois

$$\text{erf}(t) = ef(t) - \text{efr}(t) \quad (2.31)$$

Das expressões (2.25), (2.27) e (2.29) conclui-se que

$$\text{erp}(t) = \text{ep}(t) - \text{ep}_R(t) \quad (2.32)$$

Relembrando, a expressão (2.32) somente é válida se $\frac{d}{dt}(f_R(t)) = 0$. Contudo esta expressão é uma excelente aproximação na maioria dos casos práticos.

Uma expressão bastante útil é a que relaciona $e_f(t)$ com $\text{erp}(t)$ que pode ser obtida derivando-se ambos os termos da equação (2.30):

$$ef(t) = ef_R(t) - \frac{1}{2\pi} \frac{d}{dt} (\text{erp}(t)) \quad (2.33)$$

2.3. TEORIA DE PLL [1], [2], [3]

2.3.1. Introdução

Um PLL deve gerar um sinal $v(t)$, chamado escravo, de frequência $f(t)$ igual à frequência $f_R(t)$ do sinal $v_R(t)$, chamado mestre ou referência. Mas o PLL é um sistema realimentado e, como todos os sistemas desse tipo, são controlados por um erro o qual é mantido dentro de certos limites. Por isso, gerar um sinal $v(t)$ de frequência $f(t)$ igual à $f_R(t)$ é mais uma "força de

expressão". Na verdade existirá um erro relativo de frequência $erf(t) = f(t) - f_R(t)$ não necessariamente nulo mas controlado.

2.3.2. Princípio de Funcionamento

O erro que controla o sistema realimentado conhecido como PLL é o erro relativo de fase $erp(t)$. Todo PLL, portanto, tem um medidor de erro relativo de fase. A razão de $erp(t)$ ter sido escolhido para controle de frequência está na expressão (2.29):

$$erp(t) = erp(0) - 2\pi \int_0^t (f(x) - f_R(x)) dx$$

se $f = f_R$ então erp permanece constante
 se $f > f_R$ então erp diminui
 se $f < f_R$ então erp aumenta

O erp , com as características apresentadas acima, poderá controlar diretamente a frequência $f(t)$ de um oscilador, ou seja, variações de $erp(t)$ causarão variações de $f(t)$ tais que

$$\Delta f(t) = K \Delta erp(t) \tag{2.34}$$

sendo K uma constante em Hertz por radiano.

Para realizar o controle sugerido pela expressão (2.34) são necessários:

- um medidor de erro relativo de fase
- um oscilador de frequência controlada por tensão.

O medidor de erro relativo de fase é um dispositivo, conhecido como *Comparador de Fase*, o qual transforma em tensão o erro relativo de fase.

O oscilador controlado por tensão é conhecido como VCO - "Voltage Controlled Oscillator". O VCO gera um sinal cuja frequência tem uma variação quase linear com a tensão de entrada.

2.3.2.1. Análise de um PLL Simplificado

A Figura 2.8 ilustra um PLL simplificado

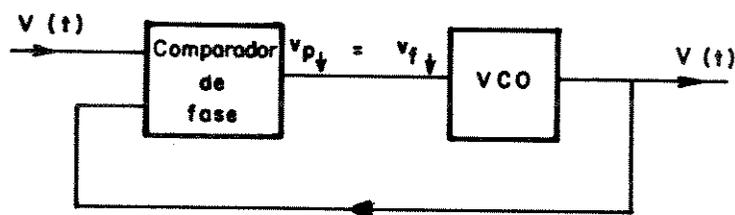


Fig. 2. 8: pll simplificado.

O comparador de fase, idealmente, deve ter a característica:

$$v_p = v_{po} + K_p (erp - pho) \quad (2.35)$$

que representa a equação de uma reta, de inclinação K_p , em Volts por radiano, que passa pelo ponto (pho, v_{po}) , conforme ilustra a Figura 2.9.

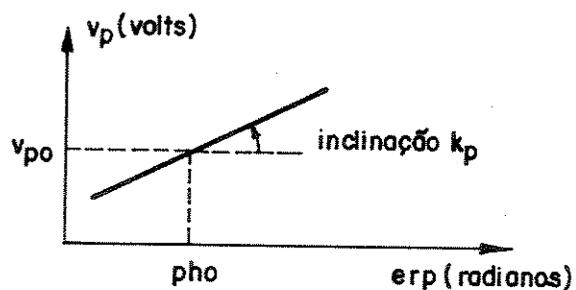


Fig. 2. 9: Característica Ideal de um Comparador de Fase

O VCO, idealmente, deve ter a característica:

$$f = f_o + K_f(v_f - v_{fo}) \quad (2.36)$$

que representa a equação de uma reta, de inclinação K_f em Hertz por Volt que passa pelo ponto (v_{fo}, f_o) conforme ilustração da Figura 2.10.

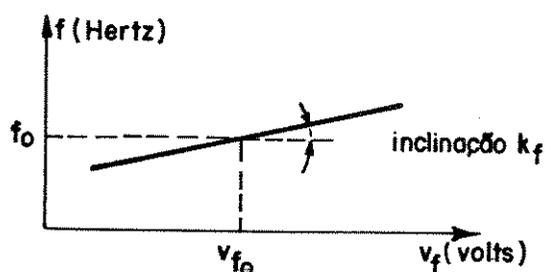


Fig. 2.10: Característica Ideal de um VCO .

A saída do comparador de fase v_p é ligada à entrada v_f do VCO, ou seja

$$v_f = v_p$$

Como condição de projeto impõe-se

$$v_{fo} = v_{po}$$

Isto significa que um erro relativo de fase $\epsilon_{rp} = \phi_o$ produz uma tensão $v_p = v_{po} = v_{fo}$ que coloca o oscilador na frequência $f = f_o$. Ou seja, por extensão, um erro de fase ϕ_o coloca o oscilador na sua frequência nominal.

2.3.2.2. Mecanismo de Funcionamento

A Figura 2.11 ilustra o mecanismo de funcionamento do PLL. O eixo v_p da curva característica do comparador de fase foi colocado na horizontal.

Inicialmente, seja assumido $f_R = f_o$, $f = f_o$ assim $v_p = v_{po}$ e $erp = pho$.

Se a frequência da referência aumentar para $f_R = f_o + B$, o erro relativo de fase aumenta até atingir o valor $ph1$, que corresponde a uma tensão v_{p1} , que faz com que o escravo oscile numa frequência $f = f_o + B$ (ver trajetória tracejada).

Se a frequência da referência diminuir para $f_R = f_o - B$, o erro relativo de fase diminui até atingir o valor $ph2$, que corresponde a uma tensão v_{p2} que faz com que o escravo oscile numa frequência $f = f_o - B$ (ver trajetória pontilhada).

Como pode ser visto, uma dada frequência f_R do mestre exige um correspondente erro relativo de fase erp do escravo que faz com que este oscile na frequência do mestre.

2.3.2.3. Equações de Malha Fechada

Equações de Malha Fechada relacionam um erro associado ao sinal de saída com um erro associado ao sinal de entrada. Para obter-se a relação do erro de frequência $ef(t)$ do sinal $v(t)$ de saída com o erro de frequência $ef_R(t)$ do sinal de entrada $v_R(t)$ pode-se seguir o caminho:

Da expressão (2.30)

$$erp(t) = erp(0) - 2\pi \int_0^t (ef(x) - ef_R(x)).dx$$

Da expressão (2.35), fazendo $v_p = v_p(t)$ e $erp = erp(t)$

$$v_p(t) = v_{po} + K_p(erp(t) - pho)$$

Da expressão (2.36), fazendo $v_f = v_f(t)$ e $f = f(t)$

$$f(t) = f_o + K_f(v_f(t) - v_{fo})$$

e considerando-se que, para o PLL simplificado:

$$v_f(t) = v_p(t) \quad e \quad v_{po} = v_{fo}$$

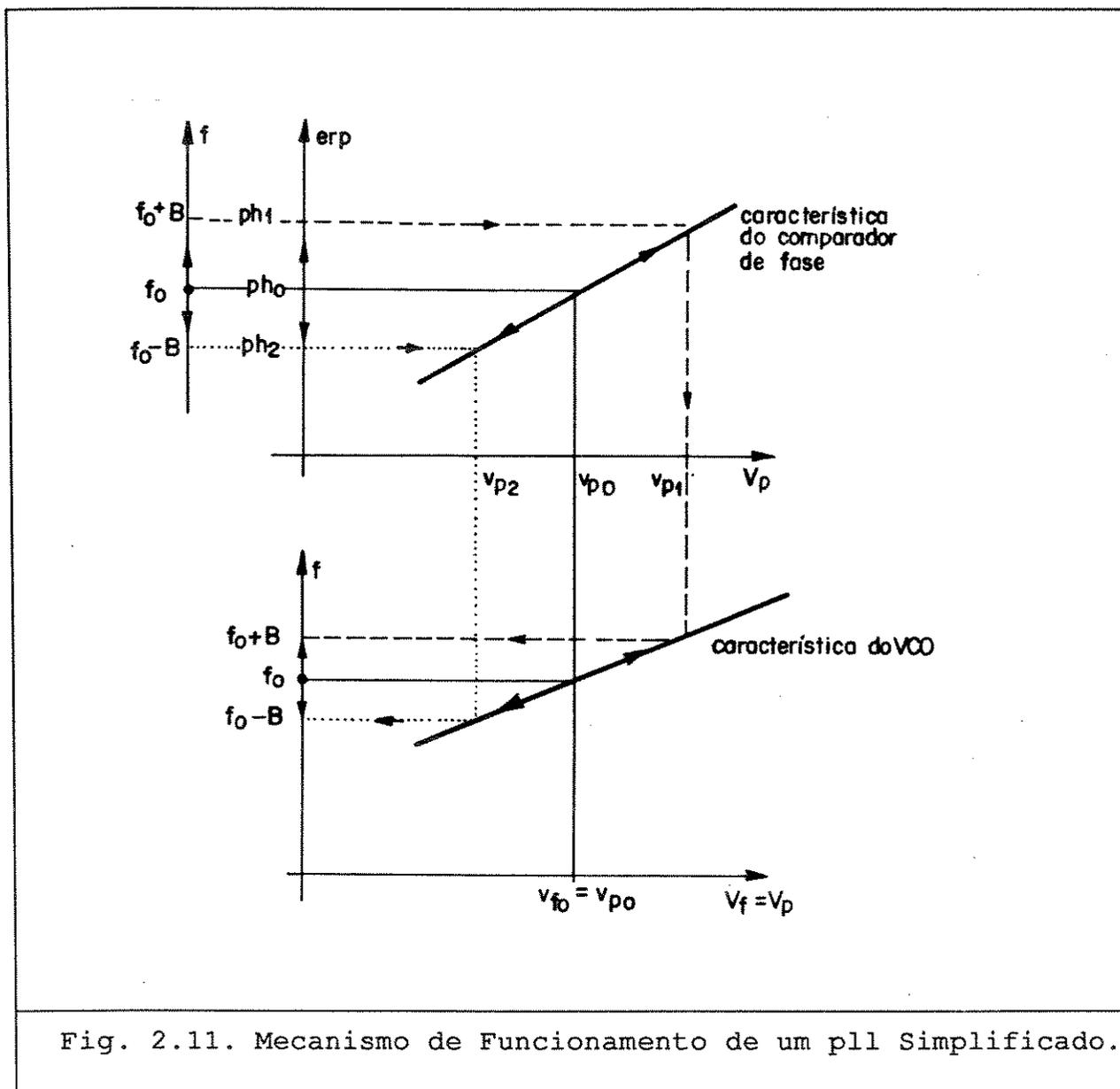


Fig. 2.11. Mecanismo de Funcionamento de um pll Simplificado.

chega-se a

$$ef(t) = K \left((erp(0) - ph_0) - 2\pi \int_0^t ef(x).dx + 2\pi \int_0^t ef_R(x).dx \right) \quad (2.37)$$

onde

$$K = K_p K_f \quad (2.38)$$

que é a expressão, no domínio do tempo, que rege o funcionamento deste PLL.

Esta pode ser expressa no domínio s da transformada de Laplace, ou seja:

$$Ef(s) = K \left(\frac{erp(0) - pho}{s} - 2\pi \frac{Ef(s)}{s} + 2\pi \frac{Ef_R(s)}{s} \right)$$

onde as transformadas de Laplace dos sinais estão assim representadas:

$$Ef(s) = \mathcal{L}\{ef(t)\}$$

e

$$Ef_R(s) = \mathcal{L}\{ef_R(t)\}$$

Isolando-se $Ef(s)$ da expressão acima, vem:

$$Ef(s) = \frac{K(erp(0) - pho)}{s + 2\pi K} + \frac{2\pi K}{s + 2\pi K} Ef_R(s) \quad (2.39)$$

Lembrando que

$erp(0)$ é o erro relativo de fase no instante $t=0$

pho é o erro relativo de fase que coloca o VCO na frequência nominal.

A expressão acima relaciona, no domínio s , o erro de frequência $Ef(s)$ do escravo com o erro de frequência $Ef(s)$ do mestre. Da expressão (2.37), fazendo $t=0$ obtém-se

$$ef(0) = K(erp(0) - pho) \quad (2.40)$$

Com isso, a expressão de $Ef(s)$ pode assumir outra forma, como na expressão 2.41:

$$Ef(s) = \frac{ef(0)}{s + 2\pi K} + \frac{2\pi K}{s + 2\pi K} \cdot Ef_R(s) \quad (2.41)$$

onde : $ef(0)$ é o erro de frequência do sinal $v(t)$ no instante $t=0$

2.3.2.4. Resposta a uma Excitação Tipo Degrau de Frequência

Seja $ef_R(t)$ um degrau de frequência em $t=0$, ou seja, para $t < 0$ $ef_R(t) = 0$ e para $t \geq 0$ $ef(t) = F$ Hz. A transformada de Laplace de $ef_R(t)$ é

$Ef_R(s) = \frac{F}{s}$. Com isso

$$Ef(s) = \frac{ef(0)}{s + 2K\pi} + \frac{2\pi K}{s + 2\pi K} \cdot \frac{F}{s}$$

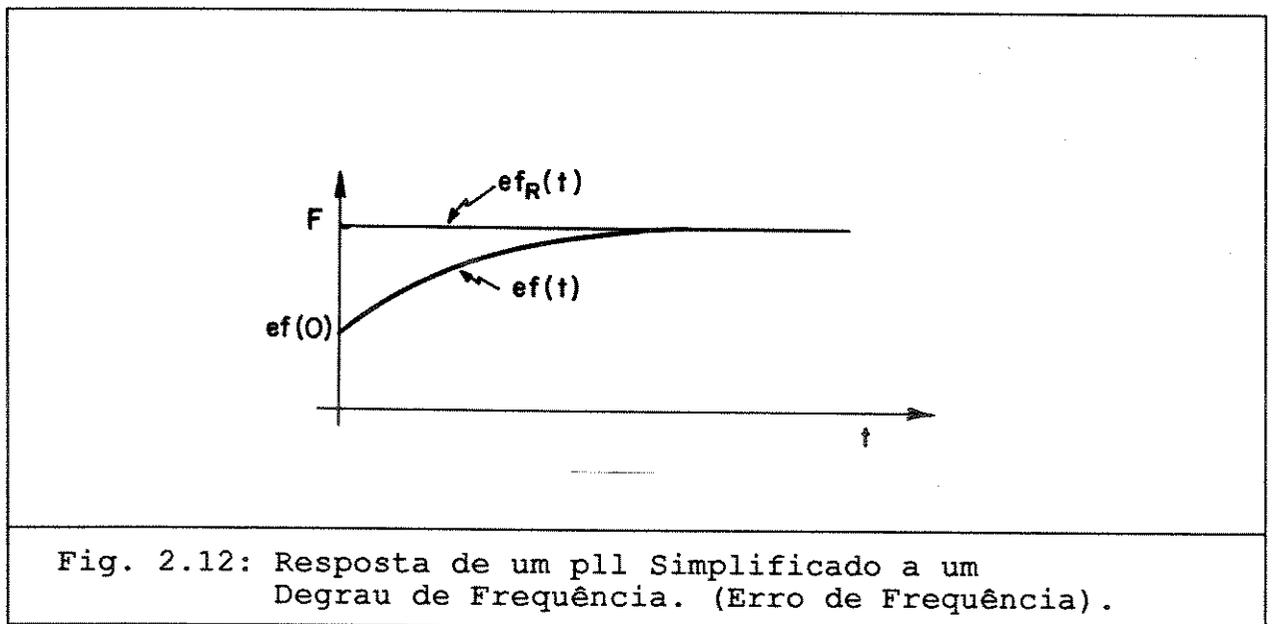
ou, separando em frações parciais,

$$Ef(s) = \frac{F}{s} - \frac{F - ef(0)}{s + 2K\pi} \quad (2.42)$$

o que, antitransformando, para $t \geq 0$, leva a um $ef(t)$:

$$ef(t) = F - (F - ef(0))e^{-2K\pi t} \quad (2.43)$$

A Figura 2.12 ilustra o comportamento temporal do erro de frequência como resposta a um degrau de frequência.



O comportamento no tempo do erro relativo de fase $erf(t)$ pode ser obtido conforme apresentado a seguir.

$$\begin{aligned} erf(t) &= ef(t) - ef_R(t) \\ \text{para } t \geq 0 \quad ef(t) &= F - (F - ef(0)) e^{-2K\pi t} \\ ef_R(t) &= F \end{aligned}$$

Assim

$$\text{erf}(t) = (\text{ef}(0) - F) e^{-2K\pi t}$$

Mas, segundo a expressão (2.29)

$$\text{erp}(t) = \text{erp}(0) - 2\pi \int_0^t \text{erf}(x).dx \quad (2.29)$$

E segundo a expressão (2.40)

$$\text{ef}(0) = K(\text{erp}(0) - \text{pho})$$

Das três últimas equações chega-se a

$$\text{erp}(t) = \left(\text{pho} + \frac{F}{K} \right) - \left(\text{pho} + \frac{F}{K} - \text{erp}(0) \right) e^{-2K\pi t} \quad (2.44)$$

A Figura 2.13 ilustra o comportamento temporal do erro relativo de fase como resposta a um degrau de frequência.

Para um degrau de frequência do mestre de amplitude $F H_z$ o erro relativo de fase de regime correspondente é $\frac{F}{K}$ radianos.

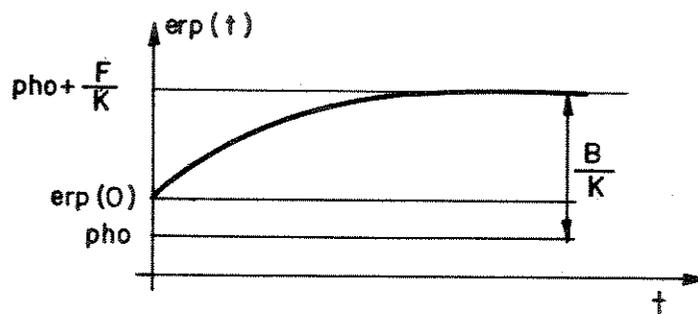


Fig. 2.13: Resposta de um pll Simplificado a um Degrau de Frequência. (Erro Relativo de Fase).

2.3.2.5. Restrições do VCO e do Comparador de Fase

O PLL constituído por um comparador de fase e um VCO analisado não levou em consideração limitações de construção desses dispositivos. O fato é que foram apresentadas características ideais desses dispositivos. Isto é, das expressões (2.36) e (2.35) respectivamente tem-se:

$$f = f_o + K_f(v_f - v_{fo}) \quad (\text{para o VCO})$$

$$v_p = v_{po} + K_p(erp - pho) \quad (\text{para o comparador de fase})$$

Na prática, esses dispositivos admitem ser modelados conforme essas características, dentro de intervalos finitos. A Figura 2.14 ilustra a característica típica de um VCXO, que é um VCO no qual o circuito ressonante tem um cristal de quartzo.

Existe uma região (contida no retângulo pontilhado da figura) onde a característica do VCO pode ser aproximada pela expressão (2.36).

Fora desse retângulo, mesmo aumentando-se ou diminuindo-se v_p , há saturação de f .

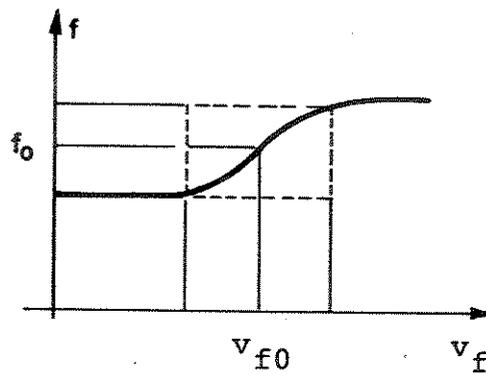


Fig. 2.14: Característica Típica de um VCXO.

A Figura 2.15 ilustra o comportamento típico de um comparador de fase tipo "ou exclusivo" na comparação de duas ondas quadradas $v_R(t)$ e $v(t)$.

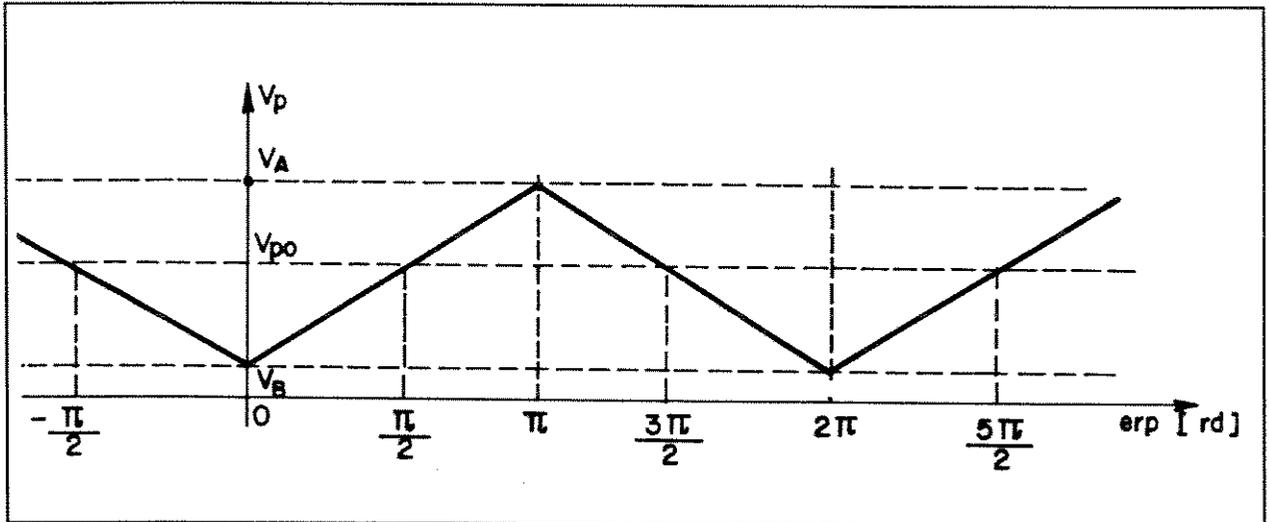


Fig. 2.15: Característica Típica de um Comparador de Fase. (OU EXCLUSIVO).

Para esse comparador, no intervalo $0 \leq \text{erp} \leq \pi$ pode-se dizer que $v_p = v_{po} + K_p(\text{erp} - \text{pho})$. Por imposição de projeto do VCO faz-se (no caso do PLL simplificado).

$$v_{f_o} = v_{p_o} = \frac{v_A + v_B}{2}$$

onde v_B e v_A são, respectivamente, os limites inferiores e superiores de v_p . Com isso, $\text{pho} = \pi/2$. Isso significa que, em situação de regime, se $f_R = f_o$, então o erro relativo de fase do escravo $v(t)$ é $\text{erp} = \text{pho} = \pi/2$. Esse procedimento garante uma mesma margem de controle de ambos os lados de pho .

Após sofrer um degrau de frequência, o erro relativo de fase é dado pela expressão (2.44)

$$\text{erp}(t) = \left(\text{pho} + \frac{F}{K} \right) - \left(\text{pho} + \frac{F}{K} - \text{erp}(0) \right) e^{-2\pi K t} \quad (2.44)$$

O valor de $\text{erp}(t)$ alcançado na situação de regime, ou seja, para $t \rightarrow \infty$, é (no caso simplificado)

$$\text{erp}(t \rightarrow \infty) = \text{pho} + \frac{F}{K} \quad (2.45)$$

Considerando o intervalo de erp válido para esse comparador:

$$0 \leq \text{erp} \leq \pi$$

e

$$\text{pho} = \pi/2$$

chega-se a

$$|F| \leq \frac{K\pi}{2}$$

Em outras palavras, com esse comparador de fase, o PLL simplificado não conseguirá se sincronizar a referências com erro de frequência em módulo maior que $\frac{K\pi}{2}$ [Hz]. Isso se deve ao fato de o comparador de fase não poder oferecer tensões maiores que v_A ou menores que v_B , necessárias para sincronizar o PLL a um mestre com erro de frequência em módulo maior que $\frac{K\pi}{2} H_z$.

Se o VCO, como na Figura 2.14, saturar para tensões menores que v_A ou maiores que v_B , as conclusões a cerca do máximo erro de frequência da referência serão ainda mais restritivas.

2.3.3. Análise de um PLL Completo

Um PLL genérico pode ser representado por um diagrama de blocos conforme ilustrado na Figura 2.16. O comparador de fase e o VCO já são conhecidos. O compensador tem várias funções:

- amplificar a baixa excursão de tensão do comparador de fase;
- melhorar a resposta do PLL no tempo;
- tornar o valor de regime do erro de fase independente do valor do erro de frequência do mestre (no caso de PLL de 2ª ordem).

O divisor de frequência é empregado para dividir por N a frequência do sinal $v_h(t)$ gerado pelo VCO. A frequência nominal do sinal $v_h(t)$ é dada pela expressão 2.47.

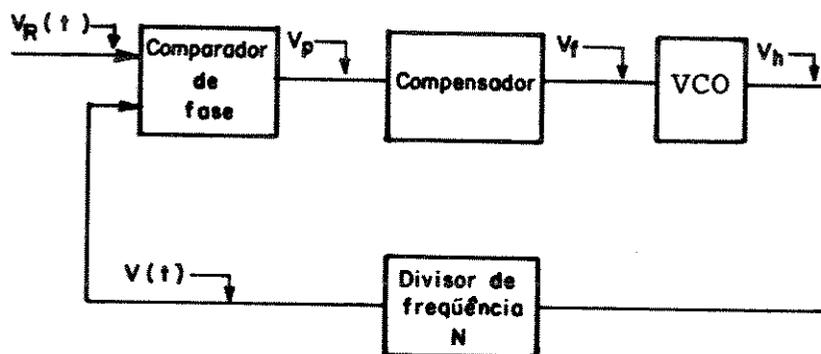


Fig. 2.16: Diagrama de Blocos de um pll Genérico.

Um VCO de frequência nominal Nf_o e um divisor por N de frequência são, por vezes, preferíveis a um VCO de frequência nominal f_o , por duas razões principais:

- facilidade de projetar um VCO de frequência mais alta;
- geração de sinais de frequências múltiplas de f_o e não superiores a Nf_o , síncronas a $v_R(t)$ e de interesse para outros circuitos que se utilizam do PLL.

Os componentes do PLL apresentam idealmente as características descritas a seguir.

2.3.3.1. Comparador de Fase:

$$v_p = v_{po} + K_p (e_{rp} - \phi_o) \quad (2.35)$$

K_p em volts/rad

2.3.3.2. VCO

$$f_h = f_{ho} + K_f (v_f - v_{fo}) \quad (2.46)$$

K_f em $H_z/volt$

$$f_{ho} = Nf_o \quad (2.47)$$

2.3.3.3. Compensador G(s)

Os compensadores mais usuais empregados em PLL são:

Proporcional: $G(s) = A$ (2.48)

Que equivale no tempo à seguinte relação entre $v_f(t)$ e $v_p(t)$:

$$v_f(t) = A v_p(t) \quad (2.49)$$

Proporcional Integral :

$$G(s) = A \left(1 + \frac{b}{s} \right) \quad (2.50)$$

que equivale no tempo a seguinte relação entre $v_f(t)$ e $v_p(t)$:

$$v_f(t) = A \left(v_p(t) + b(i(0) + \int_0^t v_p(x).dx) \right) \quad (2.51)$$

onde

$$i(0) = \int_{-\infty}^0 v_p(t).dt \quad (2.52)$$

2.3.3.4. Divisor de Frequência

$$f(t) = \frac{f_h(t)}{N} \quad (2.53)$$

2.3.3.5. Diagrama de Fluxo de Sinais

O diagrama de fluxo de Sinais é uma ferramenta bastante útil para análise do PLL. Uma fórmula do tipo

$$v_p = v_{po} + K_p(erp - pho)$$

tem o seu diagrama de fluxo correspondente representado na Figura 2.17:

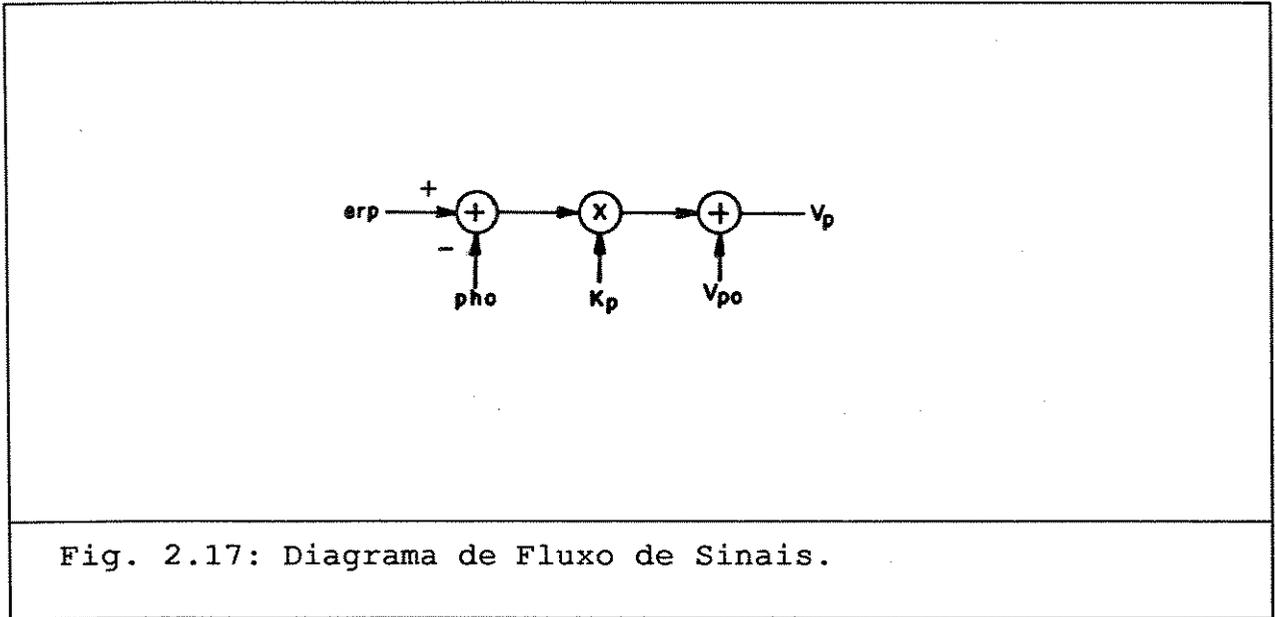


Fig. 2.17: Diagrama de Fluxo de Sinais.

É possível reunir todas as expressões embutidas na malha de um PLL num único diagrama de fluxo. A Figura 2.18 ilustra o diagrama de fluxo considerando o compensador proporcional-integral se $b \neq 0$ ou o compensador proporcional se $b=0$.

O compensador proporcional é um caso particular, matematicamente falando, do compensador proporcional integral. Em outras palavras, fazendo $b=0$, o compensador proporcional-integral torna-se simplesmente proporcional.

As equações representadas no diagrama de fluxo de sinais são:

$$\text{Pontos } P_1-P_2: \quad e_{p_R}(t) = e_{p_R}(0) - 2\pi \int_0^t e_{f_R}(x).dx \quad (2.27)$$

$$\text{Pontos } P_3-P_4: \quad v_p(t) = v_{po}(t) + K_p(e_{rp}(t) - pho) \quad (2.35)$$

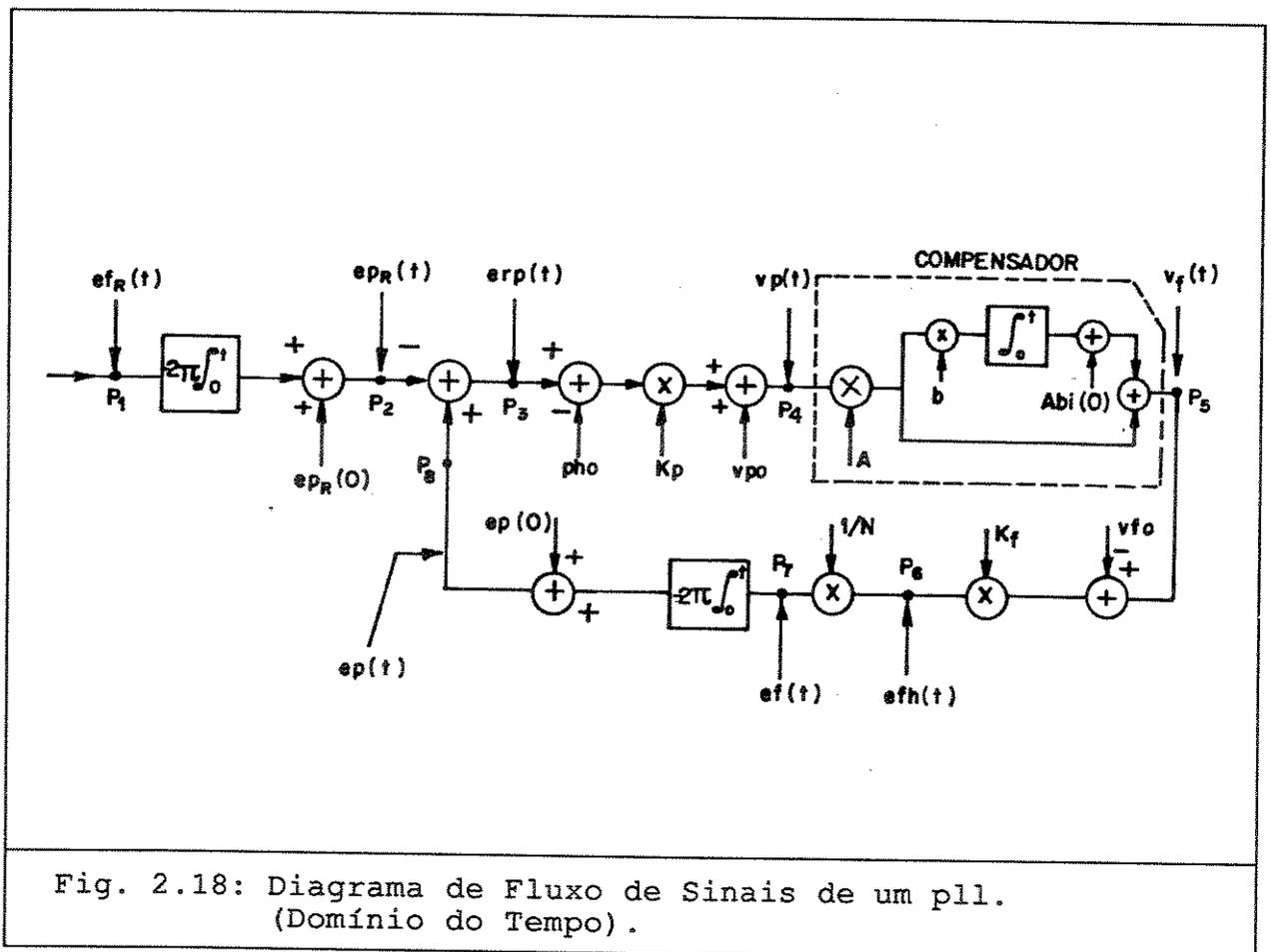
Pontos P_4 - P_5 : $v_f(t) = A v_p(t) + Ab \left(1(0) + \int_0^t v_p(x).dx \right)$ (2.51)

Pontos P_5 - P_6 : $ef_h(t) = K_f(v_f(t) - vfo)$ (2.54)

equivalente à expressão (2.46) fazendo

$$ef_h(t) = f_h(t) - Nf_o \quad (2.55)$$

onde $ef_h(t)$ é o erro de frequência do oscilador).



Pontos P_6-P_7 : $ef(t) = \frac{ef_h(t)}{N}$ (2.56)

Pontos P_7-P_8 : $ep(t) = ep(0) - 2\pi \int_0^t ef(x).dx$ (2.25)

Pontos $P_2 - P_8-P_3$: $erp(t) = ep(t) - ep_R(t)$ (2.32)

O diagrama de fluxo de sinais pode também ser representado no domínio s da transformada de Laplace como ilustra a Figura 2.19.

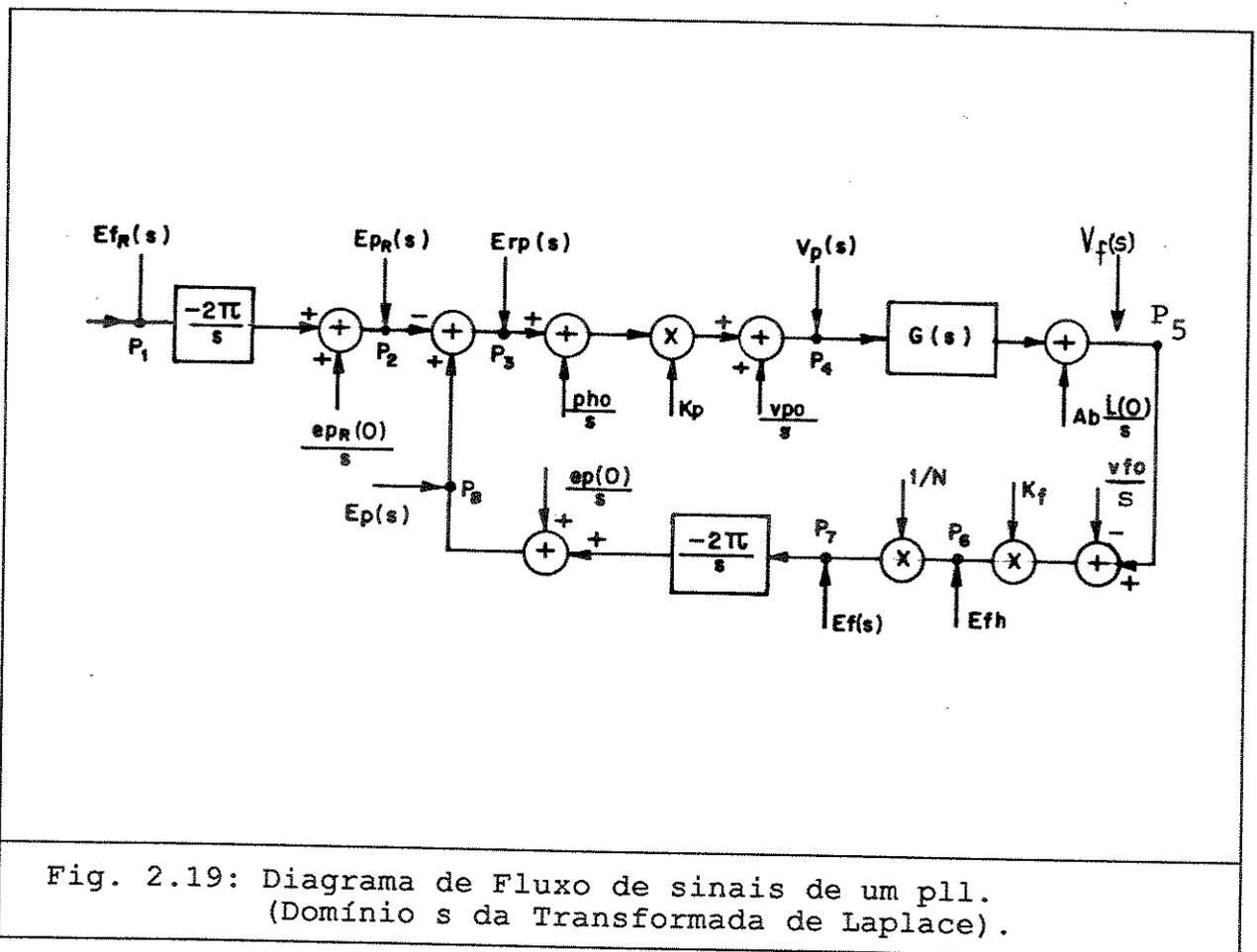


Fig. 2.19: Diagrama de Fluxo de sinais de um pll.
(Domínio s da Transformada de Laplace).

As transformadas de Laplace dos sinais estão assim representadas:

$$E_{f_R}(s) = \mathcal{L}(e_{f_R}(t))$$

$$E_{pR}(s) = \mathcal{L}(e_p(t))$$

$$E_{rp}(s) = \mathcal{L}(e_{rp}(t))$$

$$V_p(s) = \mathcal{L}(v_p(t))$$

$$V_f(s) = \mathcal{L}(v_f(t))$$

$$E_{fh}(s) = \mathcal{L}(e_{fh}(t))$$

$$E_f(s) = \mathcal{L}(e_f(t))$$

$$E_p(s) = \mathcal{L}(e_p(t))$$

As equações representadas nesse diagrama são as transformadas de Laplace das equações do diagrama anterior.

Pontos P_1 - P_2 :

$$E_{pR}(s) = \frac{e_{pR}(0)}{s} - \frac{2\pi}{s} E_{fR}(s)$$

Pontos P_3 - P_4 :

$$V_p(s) = \frac{v_{po}}{s} + K_p \left(E_{rp}(s) - \frac{p_{ho}}{s} \right)$$

Pontos P_4 - P_5 :

$$V_f(s) = G(s) V_p(s) + \frac{A b_i(0)}{s}$$

onde

$$G(s) = A \left(1 + \frac{b}{s} \right)$$

Pontos P_5 - P_6 :

$$E_{fh}(s) = K_f \left(V_f(s) - \frac{v_{fo}}{s} \right)$$

Pontos P_6 - P_7 :

$$E_f(s) = \frac{E_{fh}(s)}{N}$$

Pontos $P_7 - P_8$:

$$E_p(s) = \frac{ep(0)}{s} - \frac{2\pi}{s} Ef(s)$$

Pontos $P_2 - P_8 - P_3$:

$$Erp(s) = Ep(s) - Ep_R(s)$$

2.3.3.6. Equações de Malha Fechada

Do diagrama de fluxo de sinais no domínio s obtém-se diretamente a expressão que relaciona $Ef(s)$ com $Ef_R(s)$

$$Ef(s) = \left(\left(\left(-\frac{2\pi}{s} Ef(s) + \frac{ep(0)}{s} + \frac{2\pi}{s} Ef_R(s) - \frac{ep_R(0)}{s} - \frac{pho}{s} \right) K_p + \frac{v_{po}}{s} \right) \cdot G(s) + \frac{Abi(0)}{s} - \frac{vf_o}{s} \right) \frac{K_f}{N}$$

Substituindo $ep(0) - ep_R(0)$ por $erp(0)$ e isolando $Ef(s)$, chega-se a:

$$Ef(s) = \frac{\frac{2\pi K_p K_f G(s)}{N}}{s + \frac{2\pi K_p K_f G(s)}{N}} Ef_R(s) + \frac{\frac{K_p K_f G(s)}{N}}{s + \frac{2\pi K_p K_f G(s)}{N}} (erp(0) - pho) + \frac{\frac{K_f G(s)}{N}}{s + \frac{2\pi K_p K_f G(s)}{N}} v_{po} + \frac{\frac{K_f}{N}}{s + \frac{2\pi K_p K_f G(s)}{N}} (Abi(0) - v_{fo}) \quad (2.57)$$

2.3.3.7. Valores Quiescentes

Valores quiescentes são valores em torno dos quais os sinais variam. Por exemplo, o valor de tensão de polarização da base de um transistor empregado como amplificador é um valor quiescente. No caso do PLL, os sinais também admitem valores quiescentes.

Valor quiescente de $f_R(t), f(t)$: f_o
Valor quiescente de $erp(t)$: pho
Valor quiescente de $v_f(t)$: v_{fo}
valor quiescente de $Abi(0)$: v_{fo}

2.3.3.8. Condições Iniciais Quiescentes

Condições iniciais são os valores dos sinais no instante $t=0$ (quando se inicia a observação do circuito ou quando este é ativado). Considerando quiescentes as condições iniciais dos sinais $erp(t)$ e $i(t)$ a expressão (57) se reduz a

$$Ef(s) = \frac{\frac{2\pi K_p K_f G(s)}{N}}{s + \frac{2\pi K_p K_f G(s)}{N}} Ef_R(s)$$

Pois $erp(0) = pho$

No caso do compensador proporcional-integral, com condições iniciais quiescentes $Abi(0) = v_{fo}$. Por projeto, faz-se $vp_o = 0$.

No caso do compensador proporcional $G(s)=A, b=0$. Por projeto faz-se

$$A.v_{po} = v_{fo}$$

2.3.3.9. Diagrama de Fluxo de Sinais para Condições Iniciais Quiescentes

Assumindo condições iniciais quiescentes, todas as constantes somadas no diagrama de fluxo de sinais desaparecem. Observe-se que $ep(0)$ e $ef_R(0)$ se cancelam com pho pois

$$erp(0) = ep(0) - ep_R(0) = pho$$

v_{po} , $i(0)$ e v_{fo} somem pelas razões explicadas no último item. Sendo assim, o diagrama de fluxo de sinais para condições iniciais quiescentes, no domínio s da transformada de Laplace é simplificado conforme ilustra a Figura 2.20.

Este Diagrama de Fluxo de Sinais permite um tratamento algébrico bem mais simplificado, no caso de condições iniciais quiescentes. Contudo, apesar de as componentes quiescentes se cancelarem na malha fechada, estas existem em relação a cada sinal individualmente. Por este motivo, às expressões $vf(t)$ $vp(t)$ e $erp(t)$ obtidas de cálculos baseados nesse diagrama, deve-se somar seus valores quiescentes vf_0 , vp_0 e ph_0 respectivamente.

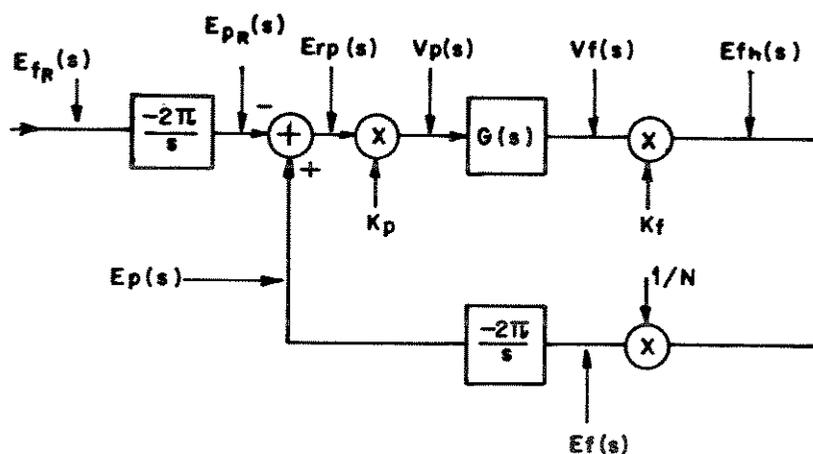


Fig. 2.20: Diagrama de Fluxo de sinais de um pll (Condições Iniciais Quiescentes)

2.3.3.10. Função de Transferência e Outras Funções Importantes

A função de transferência bem como as demais funções obtidas nesse item são definidas considerando condições iniciais quiescentes e podem ser obtidas diretamente do diagrama de fluxo de sinais da Figura 2.20.

$$H(s) = \frac{E_f(s)}{E_{f_R}(s)} = \frac{E_p(s)}{E_{p_R}(s)} = \frac{\frac{2\pi K_p K_f G(s)}{N}}{s + \frac{2\pi K_p K_f G(s)}{N}} \quad (2.58)$$

$H(s)$ relaciona o erro de frequência/fase do sinal $v(t)$ de saída com o erro de frequência/fase do sinal $v_R(t)$ de entrada, respectivamente.

$$H_1(s) = \frac{E_{rp}(s)}{E_{f_R}(s)} = \frac{2\pi}{s + \frac{2\pi K_p K_f G(s)}{N}} \quad (2.59)$$

$H_1(s)$ relaciona o erro relativo de fase do sinal $v(t)$ de saída com o erro de frequência do sinal $v_R(t)$ de entrada.

$$H_2(s) = \frac{E_f(s)}{E_{f_R}(s)} = - \frac{\frac{K_p K_f s G(s)}{N}}{s + \frac{2\pi K_p K_f G(s)}{N}} \quad (2.60)$$

$H_2(s)$ relaciona o erro de frequência do sinal $v(t)$ de saída com o erro de fase do sinal $v_R(t)$ de entrada.

$$H_3(s) = \frac{E_{rp}(s)}{E_{p_R}(s)} = \frac{E_{rf}(s)}{E_{f_R}(s)} = - \frac{s}{s + \frac{2\pi K_p K_f G(s)}{N}} \quad (2.61)$$

$H_3(s)$ relaciona o erro relativo de frequência/fase do sinal $v(t)$ de saída com o erro de frequência/fase do sinal $v_R(t)$ de entrada.

$$H_4(s) = \frac{E_p(s)}{E_f(s)} = -\frac{2\pi}{s} \cdot \frac{\frac{2\pi K_p K_f s G(s)}{N}}{s + \frac{2\pi K_p K_f G(s)}{N}} \quad (2.62)$$

$H_4(s)$ relaciona o erro de fase do sinal $v(t)$ de saída com o erro de frequência do sinal $v_R(t)$ de entrada.

$$H_5(s) = \frac{E_f(s)}{E_{pR}(s)} = \frac{1}{2\pi} \cdot \frac{s^2}{s + \frac{2\pi K_p K_f G(s)}{N}} \quad (2.63)$$

$H_5(s)$ relaciona o erro relativo de frequência do sinal $v(t)$ de saída com o erro de fase do sinal $v_R(t)$ de entrada.

Relações entre as funções H

$$H_3(s) = H(s) - 1 \quad (2.64)$$

$$-\frac{2\pi}{s} H_2(s) = -\frac{s}{2\pi} H_4(s) = H(s) \quad (2.65)$$

$$-\frac{2\pi}{s} H_5(s) = -\frac{s}{2\pi} H_1(s) = H_3(s) \quad (2.66)$$

2.3.3.11. PLL de 1ª ordem

2.3.3.11.1. Função de Transferência

O PLL de 1ª ordem é obtido escolhendo-se um compensador $G(s) = A$, constante. A função de transferência $H(s)$, para esse PLL, assume a seguinte forma.

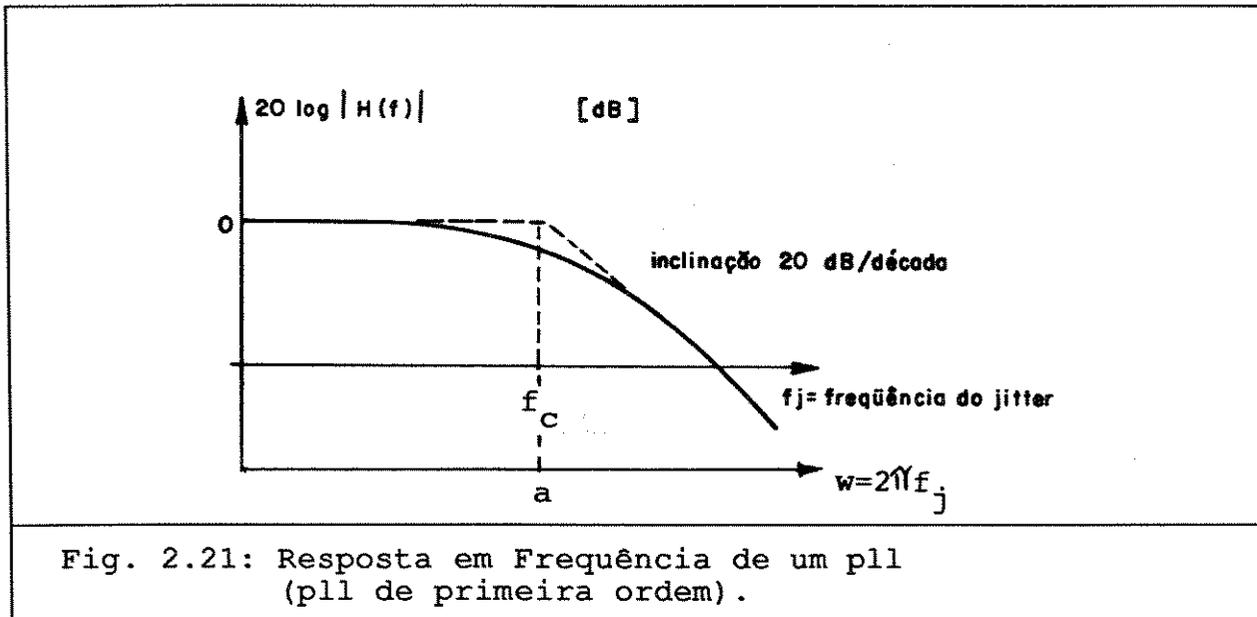
$$H(s) = \frac{a}{s + a} \quad (2.67)$$

cuja frequência de corte é

$$f_c = \frac{a}{2\pi} = \frac{AK_p K_f}{N} \quad (2.68)$$

O denominador de $H(s)$ tem grau 1, daí o nome PLL de primeira ordem.

Observa-se que $H(s)$ é a equação de um filtro passa baixa de frequência de corte f_c e ganho dc igual a 1 (ou 0 dB). O diagrama de Bode de $H(s)$ é ilustrado na Figura 2.21.



O $|H(j\omega)|$ é obtido como se segue

$s = j\omega$, sendo j a unidade imaginária

$$H(j\omega) = H(s = (j\omega)) = \frac{a}{j\omega + a}$$

e

$$|H(j\omega)| = \frac{a}{\sqrt{\omega^2 + a^2}} \quad (2.69)$$

O PLL de 1ª ordem funciona como um filtro passa baixas para perturbações de frequência/fase (jitter) do sinal de entrada $v_R(t)$. Um sinal de entrada modulado em frequência, por exemplo

$$v_R(t) = A_R \text{ sen } 2\pi(f_o + A_j \cos 2\pi f_j t)t$$

apresenta um erro de frequência

$$e_{f_R}(t) = f(t) - f_o = A_j \cos 2\pi f_j t$$

senoidal de amplitude A_j .

O sinal $v(t)$, saída de um PLL de 1ª ordem cuja entrada é $v_R(t)$, apresentará um erro de frequência também senoidal, contudo de amplitude $A_j \cdot |H(f_j)|$. Ou seja, o PLL de 1ª ordem é um redutor de jitter.

2.3.3.11.2. Resposta ao Degrau de Frequência do PLL de 1ª Ordem

Os cálculos de resposta ao degrau de frequência do PLL de 1ª ordem são quase idênticos àqueles feitos com o PLL simplificado.

O diagrama de fluxo de sinais no domínio s da transformada de Laplace conduz à seguinte expressão

$$E_f(s) = \frac{a}{2\pi} \left(\frac{\text{erp}(0) - \text{pho}}{s} - 2\pi \frac{E_f(s)}{s} + 2\pi \frac{E_{f_R}(s)}{s} \right)$$

onde

$$a = \frac{2\pi A K_p K_f}{N} \quad (2.50)$$

Isolando $E_f(s)$ obtém-se

$$E_f(s) = \frac{a}{2\pi} \frac{(\text{erp}(0) - \text{pho})}{s + a} + \frac{a}{s + a} E_{f_R}(s) \quad (2.70)$$

Observa-se que a única diferença da expressão 2.70 da expressão 2.39 do PLL simplificado é $\frac{A K_p K_f}{N}$ que aparece no lugar de $K_p K_f$. Isso significa que o PLL

de 1ª ordem tem como vantagem em relação ao PLL simplificado 2 graus de liberdade a mais para projeto: o A e o N .

No PLL simplificado v_{po} é o valor nominal de tensão da saída do comparador de fase que coloca o oscilador na frequência nominal. No PLL de 1ª

ordem A vpo é o valor nominal de tensão na saída do compensador que coloca o oscilador na frequência nominal.

O N permite que sinais de frequência nominais superiores a f_0 sejam sintetizados pelo divisor de frequência (que é implementado na prática por um contador módulo N). O N permite também um ajuste da frequência de corte do pll a qual diminui quando N aumenta.

Os cálculos para obtenção das expressões de $ef(t)$, $erf(t)$ e $erp(t)$ são idênticos àqueles feitos para o PLL simplificado. Basta substituir k_p por $\frac{AK_pK_f}{N}$. No caso de resposta a uma excitação tipo degrau de frequência F , por exemplo,

$$ef(t) = F - (F - ef(0)) e^{-at} \quad (2.71)$$

$$erf(t) = (ef(0) - F) e^{-at}$$

$$erp(t) = \left(pho + \frac{2\pi F}{a} \right) - \left(pho + \frac{2\pi F}{a} - erp(0) \right) e^{-at} \quad (2.72)$$

O erro relativo de fase em situação de regime de um PLL de 1ª ordem, após sofrer um degrau de frequência de F Hertz é

$$erf(t \rightarrow \infty) = pho + \frac{2\pi F}{a} = pho + \frac{FN}{A K_p K_f}$$

O divisor de frequência, ao introduzir a variável N , que permite a diminuição da frequência de corte, aumenta o valor do erro relativo de fase em situação de regime, o que é uma desvantagem, que pode ser compensada com o aumento do A .

As Figuras 2.22 e 2.23 ilustram a resposta do PLL de 1ª ordem a um degrau de frequência.

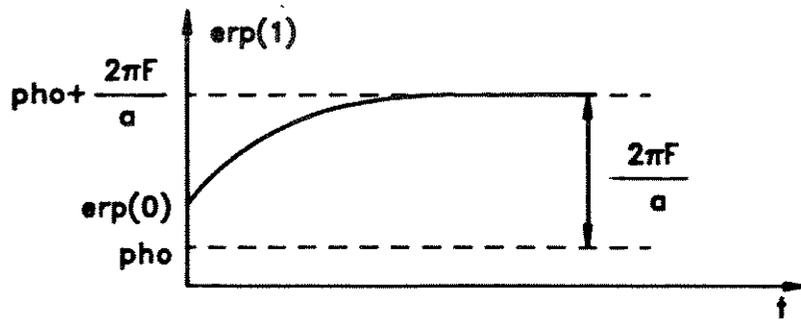


Fig. 2.22: Resposta no Tempo de um pll de Primeira Ordem. (Erro de Fase).

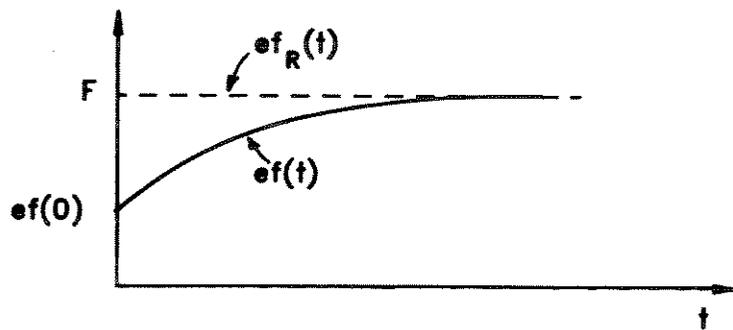


Fig. 2.23: Resposta no Tempo de um pll de Primeira Ordem (Erro de Frequência)

2.3.3.12. PLL de 2ª Ordem

2.3.3.12.1. Função de Transferência

O PLL de 2ª ordem é obtido escolhendo-se um compensador

$$G(s) = A \left(1 + \frac{b}{s} \right) \quad (2.50)$$

Substituindo-se $G(s)$ na expressão 2.58, chega-se a seguinte função de transferência

$$H(s) = \frac{as + ab}{s^2 + as + ab} \quad (2.73)$$

onde

$$a = \frac{2\pi A K_p K_f}{N} \quad (2.68)$$

O denominador de $H(s)$ tem grau 2, daí o nome PLL de 2ª ordem. Contudo, se $b=0$, o PLL torna-se de 1ª ordem novamente.

O comportamento do PLL depende da relação entre "a" e "b". Geralmente o estudo desse comportamento é feito identificando-se o denominador de $H(s)$ com um polinômio, conforme descrito abaixo

$$s^2 + as + ab = s^2 + 2\xi\omega_n s + \omega_n^2 \quad (2.74)$$

de onde vem:

$$a = 2\xi\omega_n \quad (2.75) \quad \omega_n = \sqrt{ab} \quad (2.77)$$

ou

$$b = \frac{\omega_n^2}{2\xi} \quad (2.76) \quad \xi = \frac{1}{2} \sqrt{\frac{a}{b}} \quad (2.78)$$

ξ é chamado fator de amortecimento

ω_n é chamado frequência angular de corte.

Da expressão 2.73, substituindo-se s por $j\omega$, sendo j a unidade imaginária, obtém-se

$$|H(j\omega)| = \left(\frac{a^2 b^2 + a^2 \omega^2}{a^2 b^2 + (a^2 - 2ab) \omega^2 + \omega^4} \right)^{1/2} \quad (2.79)$$

que é o módulo da função da transferência, ou seja, é o ganho de jitter do PLL. Em outras palavras, para um sinal de referência com erro de frequência senoidal de amplitude A_j ,

$$ef_R(t) = A_j \cos \omega t ,$$

ter-se-á um sinal escravo com erro de frequência:

$$ef(t) = |H(j\omega)| A_j \cdot \cos (\omega t + \varphi(\omega))$$

onde $|H(j\omega)| \cdot A_j$ é a amplitude do erro de frequência do sinal escravo;
 $\varphi(\omega)$ é a distorção de fase introduzida por $H(j\omega)$.

O valor ω para o qual $H(j\omega)$ é máximo pode ser encontrado facilmente, derivando-se $|H(j\omega)|^2$ e igualando-se a zero a expressão obtida. Assim procedendo, chega-se a

$$\omega_{\max}^2 = b \sqrt{b^2 - 2ab} - b^2 = a^2 (x \sqrt{x(x+2)} - x^2) \quad (2.80)$$

$$|H(j\omega_{\max})|^2 = \frac{x\sqrt{x(x+2)}}{2x^3(x+2) + (1-2x(x+1)) \cdot x \cdot \sqrt{x(x+2)}} \quad (2.81)$$

onde $x = \frac{b}{a}$ (2.82)

$|H(j\omega_{\max})|^2$ é o quadrado do valor máximo que $|H(j\omega)|$ pode assumir, que ocorre para $\omega = \omega_{\max}$.

A Figura 2.24 apresenta a resposta em frequência de um PLL, parametrizada em X.

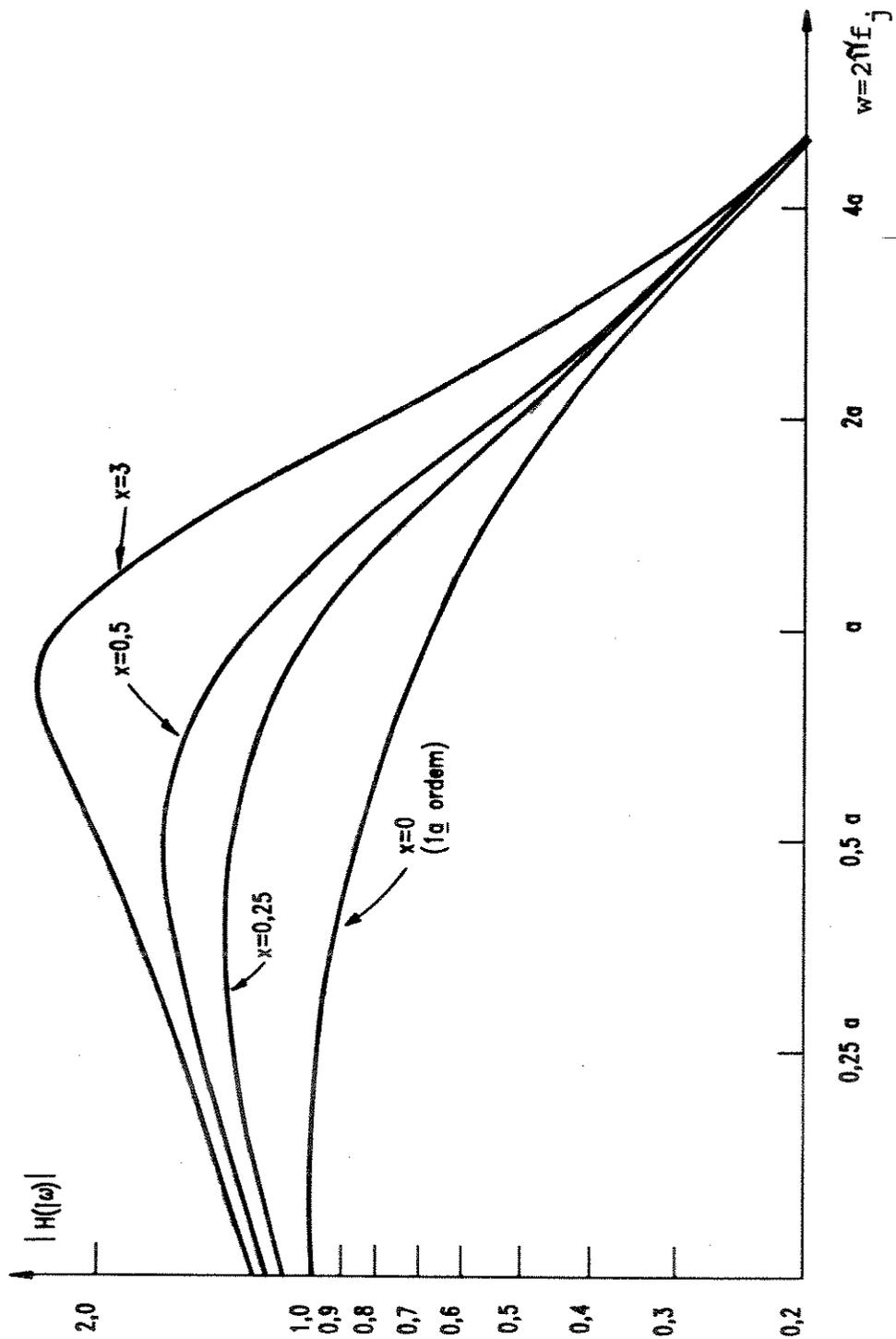


Fig. 2.24: Resposta em Frequência de um pll Qualquer.

2.3.3.12.2. Resposta ao Degrau de Freqüência

O comportamento do PLL quanto à resposta a um degrau de freqüência depende da relação entre "a" e "b" e conseqüentemente de ξ . A tabela a seguir resume o comportamento do PLL para três intervalos de ξ .

A Figura 2.25 ilustra resposta ao degrau de freqüência para cada um dos intervalos de ξ .

ξ	$x = b/a$	comportamento do PLL	pólos de H(s)
$\xi < 1$	$x > \frac{1}{4}$	<ul style="list-style-type: none"> oscilação amortecida overshoot 	$-\frac{a \pm j\sqrt{4ab - a^2}}{2}$
$\xi = 1$	$x = \frac{1}{4}$	<ul style="list-style-type: none"> amortecimento crítico pequeno overshoot 	$-\frac{a}{2}, -\frac{a}{2}$
$\xi > 1$	$x < \frac{1}{4}$	<ul style="list-style-type: none"> super amortecimento overshoot mínimo 	$-\frac{a \pm \sqrt{a^2 - 4ab}}{2}$
$\xi \rightarrow \infty$	$x = 0$	<ul style="list-style-type: none"> PLL de 1ª ordem não há overshoot 	$-a$

Os cálculos de resposta do PLL de 2ª ordem ao degrau de freqüência serão apresentadas a seguir. O sinal de entrada apresentará um erro de freqüência do tipo degrau de freqüência, ou seja:

$$\begin{aligned}
 ef_R(t) &= F & t \geq 0 \\
 ef_R(t) &= 0 & t < 0
 \end{aligned}$$

Serão assumidas condições iniciais quiescentes, ou seja, para $t=0$:

$$\begin{aligned}
 erp(0) &= pho \\
 Abi(0) &= vfo
 \end{aligned}$$

Por projeto, o comparador de fase tem $vpo = 0$ (se $vpo = cte \neq 0$ o valor da integral do compensador G(s) tenderia ao infinito).

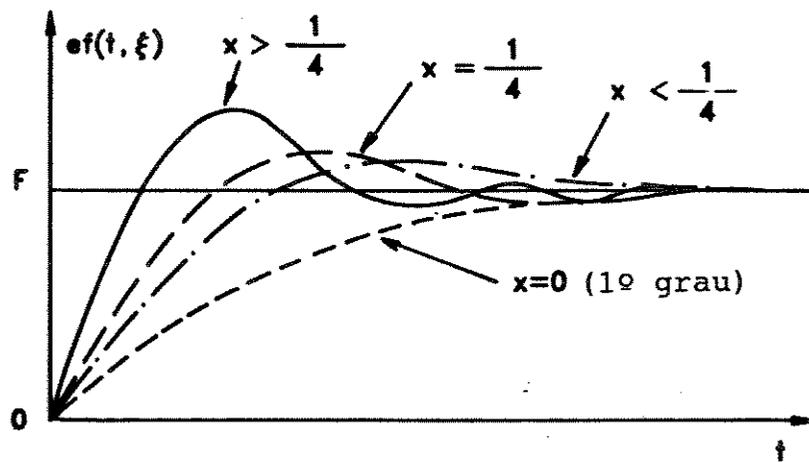


Fig. 2.25: Resposta no Tempo de um pll de Segunda Ordem a um Degrau de Frequência. (Erro de Frequência).

Assim

$$Ef(s) = H(s).Ef_R(s), \quad \text{ou seja:}$$

$$Ef(s) = \frac{as + ab}{s^2 + as + ab} \frac{F}{s} \quad (2.83)$$

O Erro Relativo de Fase $erp(t)$ também deve ser calculado. Da Expressão (2.59) obtém-se

$$Erp(s) = H_1(s).Ef_R(s)$$

Da expressão (2.66) chega-se a

$$H_1(s) = -\frac{2\pi}{s} (H(s) - 1)$$

Das duas últimas expressões, e assumindo $Ef(s) = \frac{F}{s}$ obtém-se a expressão de $Erp(s)$

$$Erp(s) = \frac{2\pi F}{s^2 + as + ab}$$

O valor do erro relativo de fase $erp(t)$, em regime pode ser calculado pelo teorema do valor final, ou seja:

$$\lim_{t \rightarrow \infty} (erp(t)) = \lim_{s \rightarrow \phi} (s Erp(s)) = 0$$

O valor do erro relativo de fase de um PLL de 2ª ordem submetido a um degrau de frequência em situação de regime é nulo, sendo esta a principal vantagem do PLL de 2ª ordem. Em outras palavras $erp(t \rightarrow \infty)$ não mais depende de F como ocorria no PLL de 1ª ordem.

Três casos devem ser considerados nos cálculos da resposta do PLL de 2ª ordem ao degrau de frequência. São eles:

- 1º) Amortecido não Oscilatório
- 2º) Amortecido Crítico
- 3º) Amortecido Oscilatório

1º) Amortecido não Oscilatório

Nesse caso, os intervalos de b e ξ estão assim limitados:

$$0 < b < \frac{a}{4} \rightarrow \xi = \frac{1}{2} \sqrt{\frac{a}{b}} > 1$$

obs: $b=0$ recai no caso de PLL de 1ª ordem.

A expressão de $Erp(s)$ apresenta dois polos e pode ser reescrita da seguinte forma:

$$\text{Erp}(s) = \frac{2\pi F}{s^2 + as + ab} = \frac{2\pi F}{(s - s_1)(s - s_2)} \quad (2.85)$$

onde

$$s_1 = (-a - \sqrt{a^2 - 4ab})/2 \quad (2.86)$$

$$s_2 = (-a + \sqrt{a^2 - 4ab})/2 \quad (2.87)$$

Decomposta em frações parciais e antitransformada a expressão (2.85) conduz a:

$$\text{erp}(t) = \frac{2\pi F}{s_1 - s_2} (e^{s_1 t} - e^{s_2 t}) \quad (2.88)$$

Da expressão (2.33) obtém-se ef(t)

$$\text{ef}(t) = \text{ef}_R(t) - \frac{1}{2\pi} \frac{d}{dt} (\text{erp}(t)) \quad (2.33)$$

ou seja

$$\text{ef}(t) = F \left(1 - \frac{1}{s_1 - s_2} (s_1 e^{s_1 t} - s_2 e^{s_2 t}) \right) \quad (2.89)$$

O comportamento das funções erp(t) e ef(t) é ilustrado na Figura 2.26.

Pode-se observar que a subida de erp(t) se dá com a constante de tempo $-1/s_2$ e a descida de erp(t) se dá com constante de tempo $-1/s_1$, para b/a pequeno, pois nessa condição:

$$\text{Se } \frac{b}{a} \rightarrow 0$$

$$\text{então } \sqrt{a^2 - 4ab} \approx a - 2b \quad (2.90)$$

com isso, as raízes s_1 e s_2 , para b pequeno, podem ser aproximadas para

$$s_1 = -\frac{a - \sqrt{a^2 - 4ab}}{2} \approx -b \quad (2.91)$$

$$s_2 = -\frac{a + \sqrt{a^2 - 4ab}}{2} \approx -a + b \approx -a \quad (2.92)$$

A condição de b/a pequeno tem particular interesse no âmbito desse trabalho pois é esse o caso dos PLL's responsáveis pela sincronização de centrais CPA-t. As vantagens a ele associadas são:

- baixo ganho de jitter (ver Figura 2.24)
- devido a sua lentidão para acompanhar variações de fase (com constante de tempo $1/b$) é possível checar o comportamento do mestre e abandoná-lo em caso de aberração do mesmo.

2º) Amortecimento Crítico

Nesse caso b e ξ valem:

$$b = \frac{a}{4} \quad \xi = 1$$

A expressão de $Erp(s)$ apresenta um polo duplo e pode ser escrita da seguinte forma:

$$Erp(s) = \frac{2\pi F}{s^2 + as + ab} = \frac{2\pi F}{a/2} \cdot \frac{a/2}{(s + a/2)^2}$$

Sabendo que

$$\mathcal{L}\left\{\frac{\alpha}{(s + \alpha)^2}\right\} = \alpha t e^{-\alpha t} \quad (2.93)$$

$erp(t)$ é encontrado:

$$erp(t) = 2\pi F t e^{-(a/2)t} \quad (2.94)$$

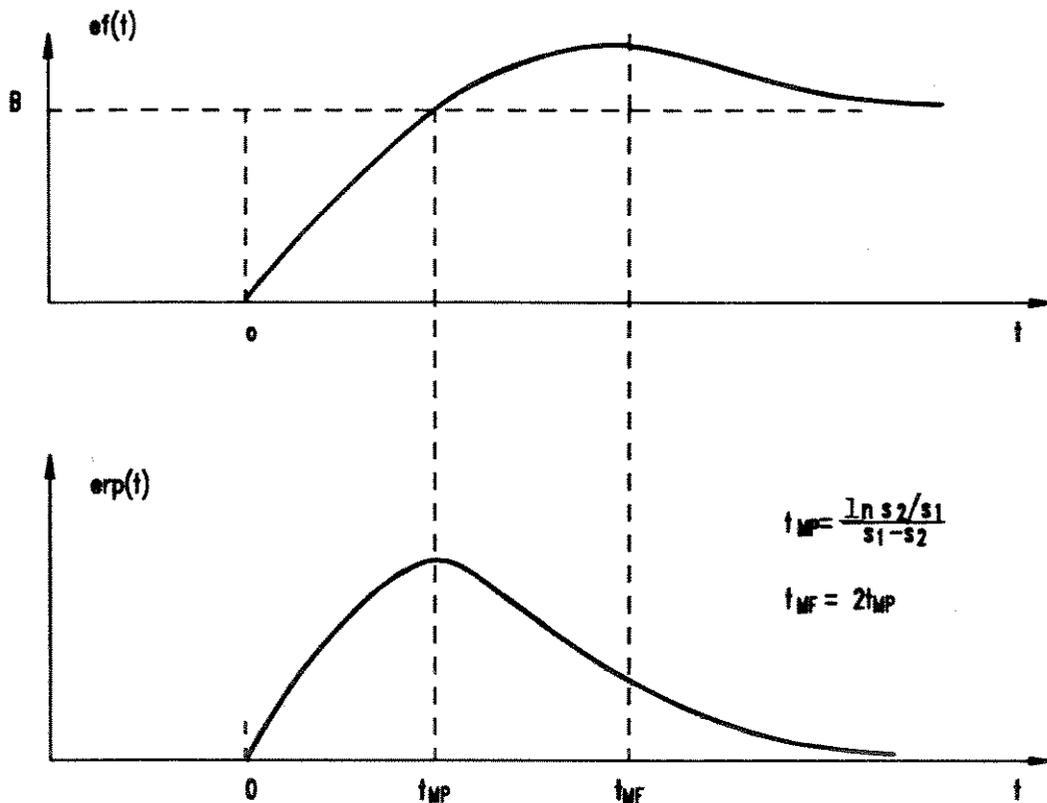


Fig. 2.26: Resposta de um pll de Segunda Ordem a um Degrau de Frequência. ($b/a < 1/4$)

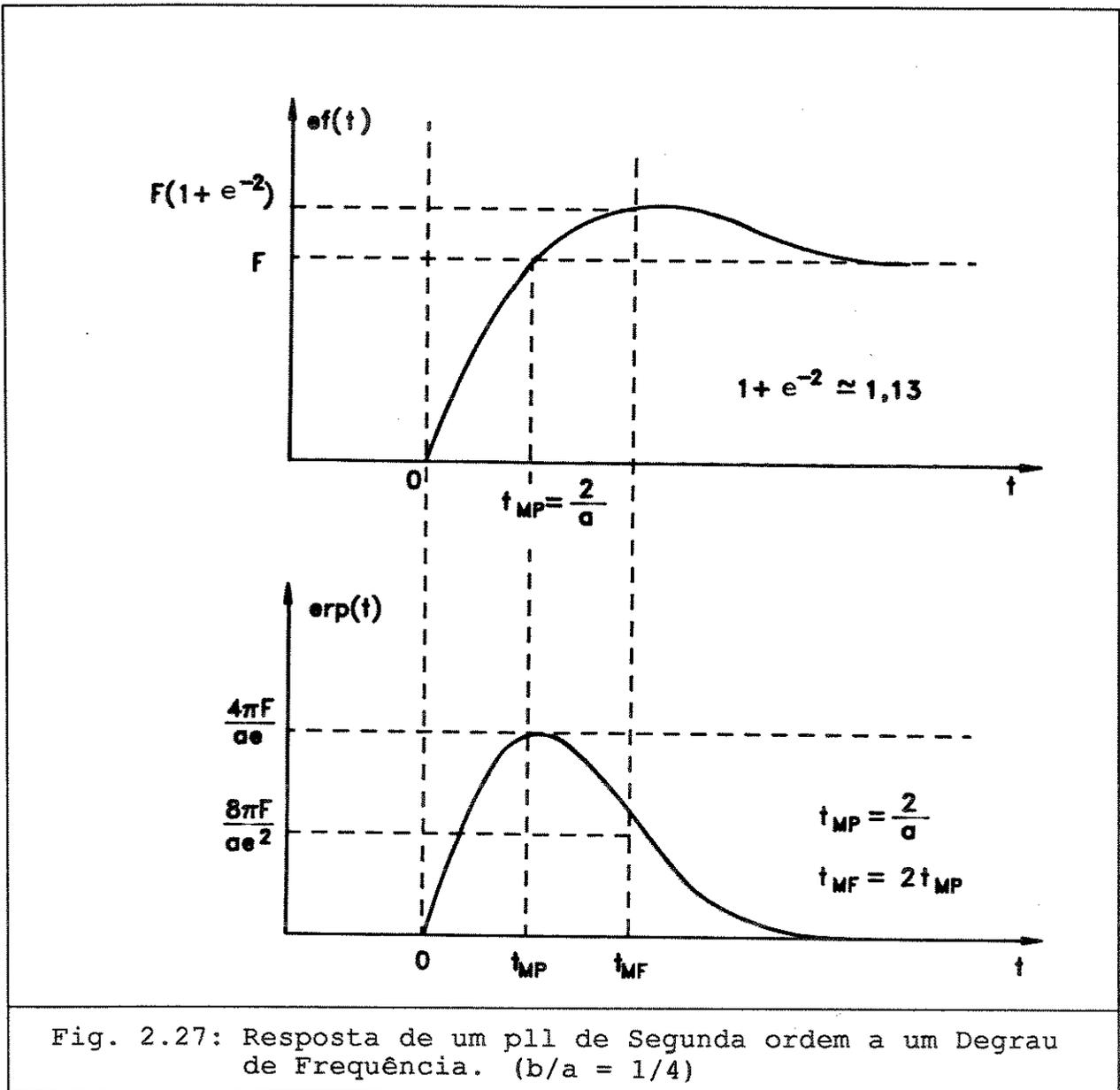
Da expressão (2.33)

$$ef(t) = ef_R(t) - \frac{1}{2\pi} \frac{d}{dt} (erp(t)) \quad (2.33)$$

obtém-se

$$ef(t) = F \left[1 - e^{-(a/2)t} \left(1 - \frac{at}{2} \right) \right] \quad (2.95)$$

O comportamento das funções $erp(t)$ e $ef(t)$ é ilustrado na Figura 2.27



3º) Amortecido Oscilatório

Nesse caso os intervalos de b e ξ estão assim limitados

$$b > \frac{a}{4} \quad \xi < 1$$

A expressão de $Erp(s)$ apresenta dois polos complexos conjugados e pode ser reescrita da seguinte forma:

$$\text{Erp}(s) = \frac{2\pi F}{s^2 + as + ab} = \frac{2\pi F}{\beta} \cdot \frac{\beta}{(s + \alpha)^2 + \beta^2} \quad (2.96)$$

onde

$$\alpha = \frac{a}{4} \quad (2.97)$$

$$\beta = ab - (a/4)^2 \quad (2.98)$$

Sabendo que

$$\mathcal{L}\left\{\frac{\beta}{(s + \alpha)^2 + \beta^2}\right\} = e^{-\alpha t} \text{sen } \beta t \quad (2.99)$$

erp(t) é encontrado:

$$\text{erp}(t) = \frac{2\pi F}{\beta} e^{-\alpha t} \text{sen } \beta t \quad (2.100)$$

Novamente da expressão (2.33)

$$ef(t) = ef_R(t) - \frac{1}{2\pi} \frac{d}{dt} (\text{erp}(t)) \quad (2.33)$$

obté-m-se

$$ef(t) = F\left(1 - e^{-\alpha t}(\cos \beta t - \frac{\alpha}{\beta} \text{sen } \beta t)\right) \quad (2.101)$$

O comportamento das funções erp(t) e ef(t) é ilustrado na Figura 2.28

2.3.3.13. Valores de Regime de um PLL Submetido a uma Rampa de Frequência

Nesse caso, o sinal de entrada $v_R(t)$ apresentará um erro de frequência do tipo

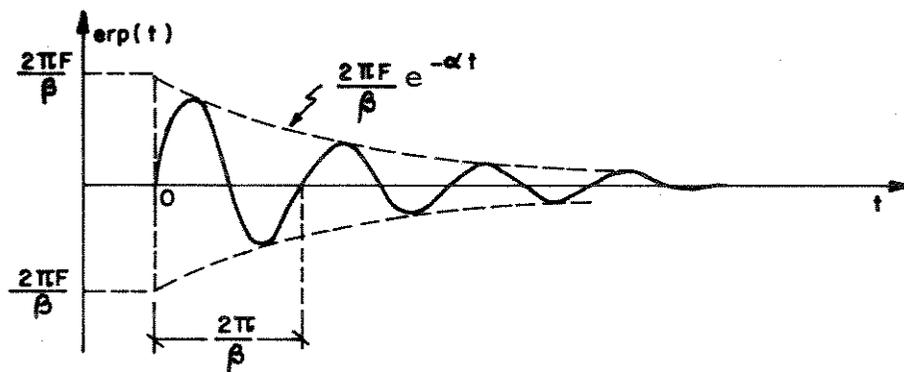
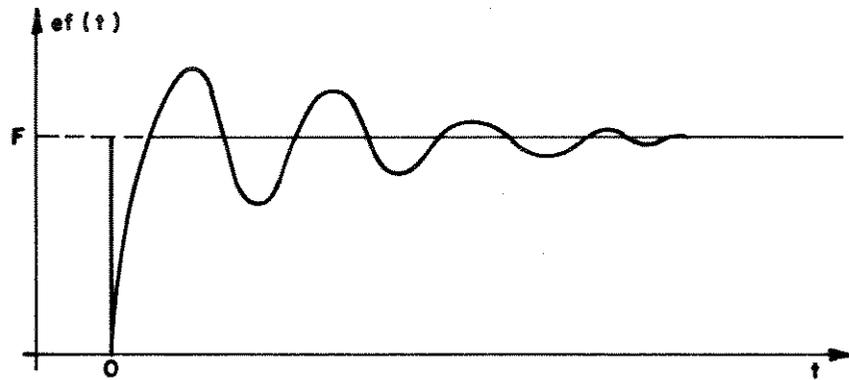


Fig. 2.28: Resposta de um pll de Segunda Ordem a um Degrau de Frequência. ($b/a > 1/4$)

$$ef_R(t) = 0 \quad t < 0$$

$$ef_R(t) = Bt \quad t > 0$$

B em Hertz/segundo

(2.102)

Os valores dos erros de frequência e fase podem ser assim obtidos:

O erro relativo de frequência é obtido da expressão (2.61):

$$\text{Erf}(s) = - \frac{s}{s + \frac{2\pi K_p K_f G(s)}{N}} \cdot \text{Ef}_R(s) \quad (2.61)$$

E o erro relativo de fase é obtido da expressão (2.59)

$$\text{Erp}(s) = - \frac{2\pi}{s + \frac{2\pi K_p K_f G(s)}{N}} \cdot \text{Ef}_R(s) \quad (2.59)$$

$\text{Ef}_R(s)$ - obtém-se da transformada de Laplace de $\text{ef}(t)$ da expressão (2.12)

$$\text{Ef}_R(s) = \frac{B}{s^2} \quad (2.103)$$

O Erro Relativo de frequência pode ser obtido pelo teorema do valor final:

$$\text{erf}(t \rightarrow \infty) = \lim_{t \rightarrow \infty} \text{erf}(t) = \lim_{s \rightarrow 0} s \text{Erf}(s)$$

Das expressões (2.103) e (2.61) chega-se a

$$\text{erf}(t \rightarrow \infty) = \lim_{s \rightarrow 0} \left(- \frac{B}{s + \frac{2\pi K_p K_f G(s)}{N}} \right) \quad (2.104)$$

O Erro Relativo de fase pode ser obtido de forma semelhante:

$$\text{erp}(t \rightarrow \infty) = \lim_{t \rightarrow \infty} \text{erp}(t) = \lim_{s \rightarrow 0} s \text{Erp}(s)$$

Das expressões (2.13) e (2.59) chega-se a

$$\text{erp}(t \rightarrow \infty) = \lim_{s \rightarrow 0} \left(\frac{2\pi B}{s \left(s + \frac{2\pi K_p K_f G(s)}{N} \right)} \right) \quad (2.105)$$

Substituindo-se $G(s)$, para os PLL de 1ª e 2ª ordem nas expressões (2.104) e (2.105), respectivamente, chega-se à tabela a seguir

		PLL de 1ª ordem	PLL de 2ª ordem
$G(s)$		A	$A \left(1 + \frac{b}{s} \right)$
$\text{erf}(t)$	$t \rightarrow \infty$	$\frac{B}{a}$ (2.106)	0 (2.109)
$\text{erp}(t)$	$t \rightarrow \infty$	∞ (2.107)	$\frac{2\pi B}{ab}$ (2.110)
$\text{erit}(t) = \frac{\text{erp}(t)}{2\pi f_R}$ (2.14)	$t \rightarrow \infty$	∞ (2.108)	$\frac{1}{ab} \cdot \frac{B}{f_R}$ (2.111) *

* $t \rightarrow \infty$, nesse caso, deve ser visto como t muito maior que as constantes $\left(\frac{1}{s_1} \text{ ou } \frac{1}{s_2} \right)$ do pll.

Comparando-se ambos PLL's, vê-se que o PLL de 2ª ordem tem melhor desempenho quando submetido a uma rampa de frequência:

- O erro relativo de fase no PLL de 2ª ordem é constante e no de 1ª ordem tende a infinito;
- O erro relativo de frequência no PLL de 2ª ordem é nulo e no de 1ª ordem é constante.

CAPÍTULO 3

MODELO GENÉRICO DE SISTEMA DE SINCRONISMO DE UMA CPA-T [8]

3.1. INTRODUÇÃO

Neste capítulo será descrito um modelo genérico de sistema de sincronismo, aplicável à maioria das centrais CPA-T (centrais de comutação temporal controladas por programa armazenado). Esse modelo servirá como base para compreensão do Capítulo 4 "Sincronismo de Rede de Centrais" que se segue.

O modelo apresentado neste capítulo, além de genérico é simplificado. Uma Central CPA-T compreende um conjunto de módulos podendo assumir grandes dimensões. Em sua capacidade máxima uma CPA-T pode possuir mais de 100 armários cada um com várias gavetas, tipicamente 6 ou 7, cada uma com várias placas de circuito impresso. Dessa forma o número dessas placas, que precisam ser alimentadas com sinais de sincronismo, pode ser de alguns milhares. Em geral, tais placas são digitais ou combinam partes analógicas e digitais e precisam ser sincronizadas. Uma CPA-T constitui, portanto, uma grande máquina síncrona onde os sinais gerados pelos geradores de sincronismo são distribuídos em árvore geralmente de mais de um nível hierárquico e percorrendo até várias dezenas de metros.

3.2. GRAU DE SERVIÇO

O grau de serviço oferecido por uma CPA-T é extremamente dependente do Sistema de Sincronismo o qual compreende as funções de Geração, Distribuição e Regeneração de Sinais de Sincronismo. Falhas catastróficas deste sistema causam a interrupção da operação da central.

As arquiteturas das CPA-T são cada vez mais modulares e distribuídas, sendo que seus módulos necessitam ser servidos por sinais de sincronismo adequadamente posicionados no tempo, para executarem as funções de comutação temporal, às quais se destinam. Como tais funções, realizadas por circuitos digitais síncronos, tornam-se indisponíveis na ausência dos sinais de sincronismo, é necessário que estes sejam servidos aos módulos com alta confiabilidade.

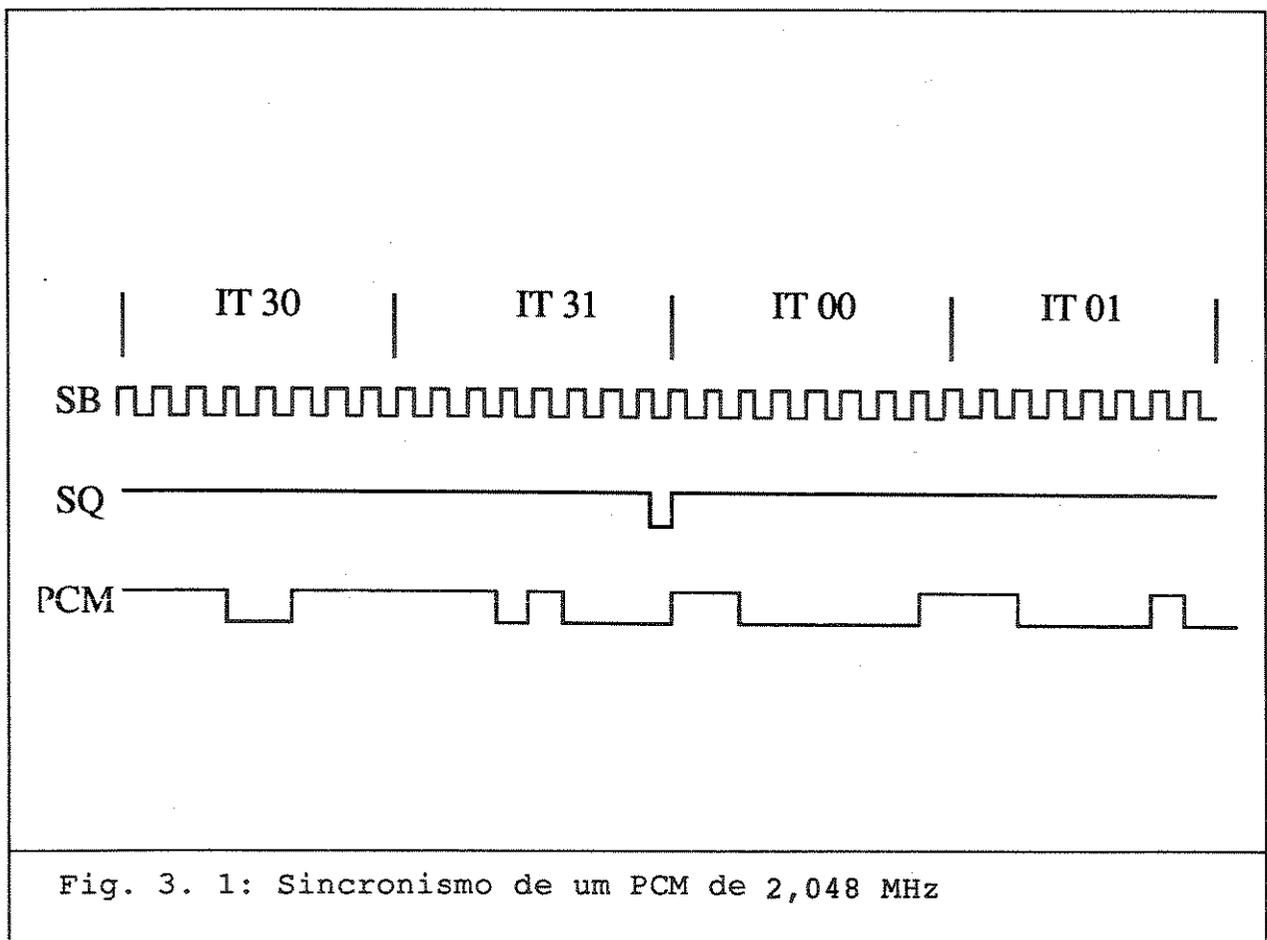
Para o adequado posicionamento temporal dos sinais de sincronismo, são empregadas técnicas de PLL; para suprir requisitos de confiabilidade são empregadas técnicas de redundância modular associadas a técnicas de PLL como será visto a seguir.

3.3. SINCRONISMO DE BIT E DE QUADRO

Os enlaces PCM operam a uma taxa geralmente expressa em Mbit/s (mega bit por segundo). A taxa de X Mbit/s corresponde a um sinal de sincronismo de bit de frequência X MHz. O valor mais usual de X é 2,048, que corresponde ao PCM de 2,048 MHz.

A informação nesses canais é organizada no tempo em quadros de duração T_Q que contém um número n_c de canais de n_b bits. O sinal de sincronismo de quadro tem periodicidade T_Q e frequência $f_Q = 1/T_Q$. O mais usual é o quadro do PCM de 2,048 MHz o qual é composto por $n_c = 32$ canais de $n_b = 8$ bits e tem periodicidade $T_Q = 125 \mu s$, que corresponde a uma frequência $f_a = 8$ kHz.

A Figura 3.1 ilustra o quadro do PCM de 2,048 MHz e seus sinais de Sincronismo de Bit e de Quadro e seus intervalos de tempo de canal - IT30, IT31, IT00 e IT01. Observe que o sinal de sincronismo de quadro ocorre na passagem dos intervalos de tempo do IT31 para IT00.



3.4. GERAÇÃO DE SINAIS DE SINCRONISMO

A geração desses sinais numa CPA-T é M-uplicada, onde $M = 2, 3$ ou até 4 corresponde ao número de geradores de sincronismo.

Os geradores devem manter entre si o menor erro de fase possível para que o sistema sobreviva à falha de um ou mais geradores sem perturbar o funcionamento normal da CPA-T. A frequência de cada gerador deve ser controlada (p.e. empregando-se PLL) de modo que este se sincronize aos outros geradores e a referências externas. A Figura 3.2 apresenta um esquema genérico de geração de sinais de sincronismo.

O comparador de fase do gerador i , $i \in \{0, M-1\}$ mede o erro de fase de cada sinal v_i em relação aos demais sinais v_j , $j \in \{0, M-1\} - \{i\}$. Um desses valores, ou a soma desses valores, dependendo do método de Sincronismo adotado, é entregue à função $G(s)$, que corresponde a um programa executado em tempo real.

Da mesma forma, um dos erros de fase externos, ou a média ponderada dos mesmos, é entregue à função $G(s)$. O μp executa $G(S)$ e calcula a tensão de controle do oscilador (cálculo efetuado geralmente utilizando-se 32 bits) e o resultado é truncado na tensão V_{fd} (12 ou 14 bits conforme D/A utilizado). O D/A converte V_{fd} para a tensão analógica V_f a qual controla a frequência do oscilador (vcxo). O sinal de saída do VCXO, V_h , tem sua frequência dividida por N gerando o sinal V_i , $i \in \{0, M-1\}$, sinal este que é enviado aos demais geradores. Sinais de Sincronismo de bit e de quadro são enviados aos buffers de distribuição.

As informações de sincronismo de bit e de quadro podem ser enviadas num único sinal, v_i , $i \in \{0, M-1\}$, conforme exemplificado abaixo.

- Sincronismo de bit : 2MHz, 4MHz, etc.
- Sincronismo de quadro : 8kHz
- Sincronismo de bit e de quadro num único sinal :
2MHz com ausência de pulso a cada
 $1/8000 = 125\mu s$.

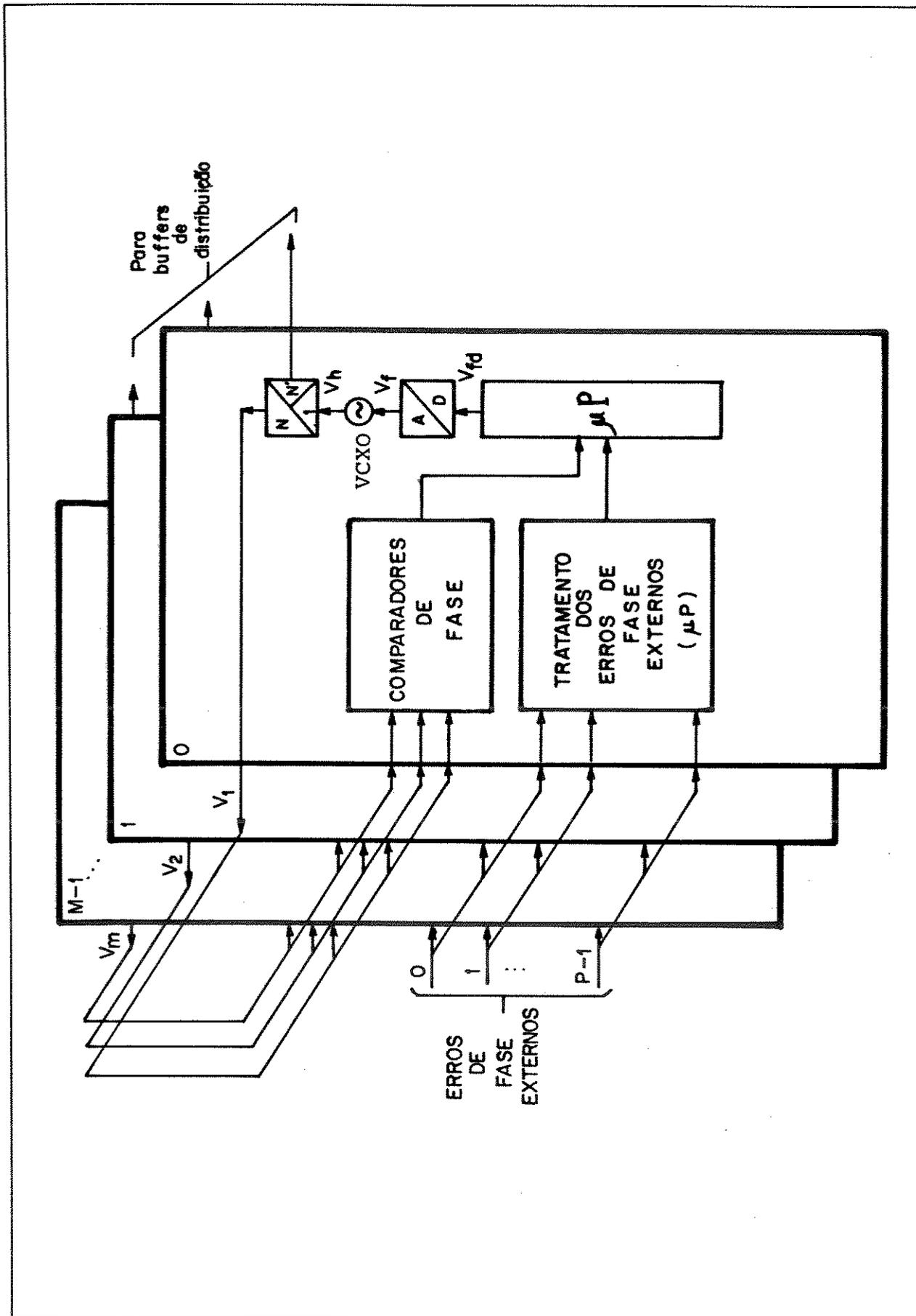


Fig. 3. 2: Geração de Sinais de Sincronismo.

3.5. DISTRIBUIÇÃO/RECUPERAÇÃO DE SINAIS DE SINCRONISMO

A distribuição de sinais de sincronismo geralmente também é M-uplicada mas não necessariamente. O Sistema nº 4 ESS [11], por exemplo, gera quadruplicadamente e distribui duplicadamente.

A Figura 3.3 apresenta a distribuição (também M-uplicada) de sinais de sincronismo para os módulos da central onde estes são recuperados por PLL's.

O principal motivo do emprego do PLL é para eliminar descontinuidade de fase do sinal $v_R(t)$, o qual geralmente é obtido da maioria (se $M=3$) dos sinais recebidos. Outro motivo que torna atraente o uso do PLL é a possibilidade da síntese de sinais de frequência maior que a frequência de sincronismo de bit do sinal $v(t)$, necessários ao funcionamento dos módulos.

Exemplo:

Distribui-se os sinais:

v_i , $i \in \{M-1\}$ de frequência 2MHz e ausência de pulso a cada $1/8000=125 \mu s$.

Assumindo $N'=4$, recuperam-se os sinais:

2 MC	de frequência 2MHz e fase 0°
$2MC/90^\circ$	de frequência 2MHz e fase 90°
4MC	de frequência 4MHz e fase 0°
$4MC/90^\circ$	de frequência 4MHz e fase 90°
8KC	de frequência 8KHz (sincronismo de quadro)

A lógica seqüencial ou combinacional escolhida para obter o sinal $v(t)$ a partir dos sinais recebidos deve ser tal que o sinal $v(t)$ possa ser recuperado em presença de pelo menos falhas simples dos sinais recebidos.

O circuito de maioria para $M=3$, ou votador, torna-se particularmente atrativo nesses casos devido a sua simplicidade de implementação e a cobertura para qualquer tipo de falha simples.

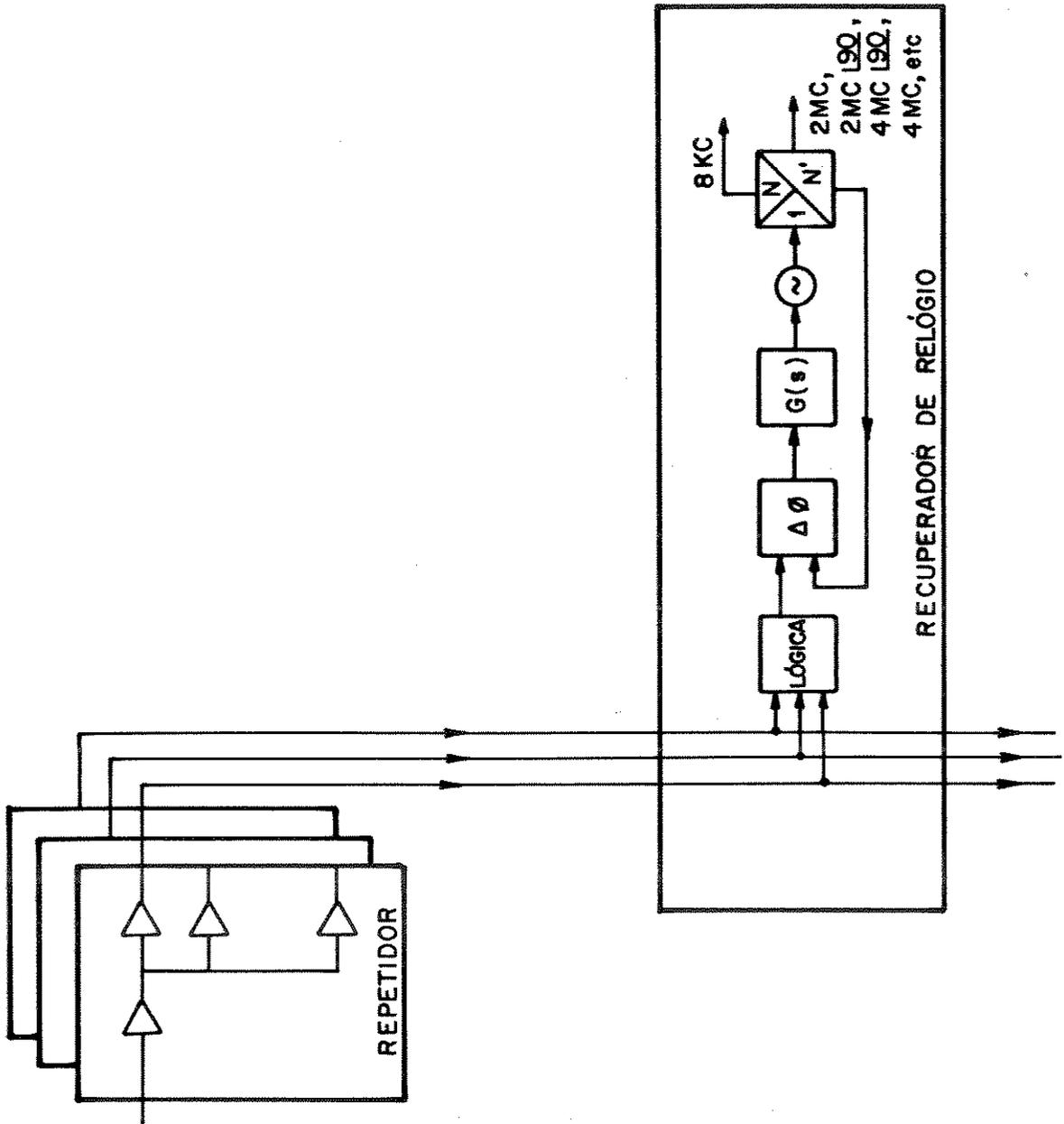


Fig. 3. 3: Distribuição/Recuperação de Sinais de Sincronismo.

Recebidos os sinais v_0, v_1 e v_2 , no votador $M=3$, tem-se

$$v = v_0 v_1 + v_1 v_2 + v_2 v_0$$

Pode-se constatar que para $i, j, k \in \{0,1,2\}$, $i \neq j$, $i \neq k$, $j \neq k$ e $v_i = v_j$, então v independe de v_k , ou seja, v_k pode falhar.

Em sistemas de distribuição duplicada, a identificação da falha é mais complicada e a confiabilidade poderá ser menor.

3.6. VISÃO GERAL DO SINCRONISMO NUMA CENTRAL

A Figura 3.4 apresenta uma visão geral do sincronismo de uma central. Nela podem ser identificados três PLL's:

PLL1 - PLL já descrito empregado no gerador

PLL3 - PLL já descrito empregado na recuperação de sinais de sincronismo

PLL2 - PLL empregado na recuperação de sinais de sincronismo de bit e de quadro de um enlace PCM

O funcionamento deste sistema pode ser resumido conforme descrito abaixo.

O enlace PCM é recebido, convertido de HDB3 para digital RZ para servir como referência para o PLL2. Este recupera os sinais 2ML, $\underline{/90}$ e 8KL que são, respectivamente, o sincronismo de bit e de quadro da linha.

O Erro de Fase do sinal 8KC (sincronismo de quadro da central) em relação ao sinal 8KL é medido e enviado aos módulos geradores. Essa medida pode ser realizada contando-se quantos pulsos do sinal 2MC (sincronismo de bit da central-2MHz) existem entre os sinais 8KC e 8KL.

Nos geradores os erros de fase internos e externos são controlados pelo PLL1 que se incumbe de sincronizar os geradores entre si e as referências externas de acordo com o método de sincronismo adotado.

Os geradores enviam o sinal 2M de 2MHz com ausência de pulso a cada 125 μ s aos repetidores. Os repetidores retransmitem esses sinais para todos os módulos da central onde o PLL3 recupera os sinais 2MC, $\underline{2MC /90}$ e 8KC.

Do sinal PCM até os sinais 2MC/8KC existem três PLL's em cascata, conforme ilustra a Figura 3.5

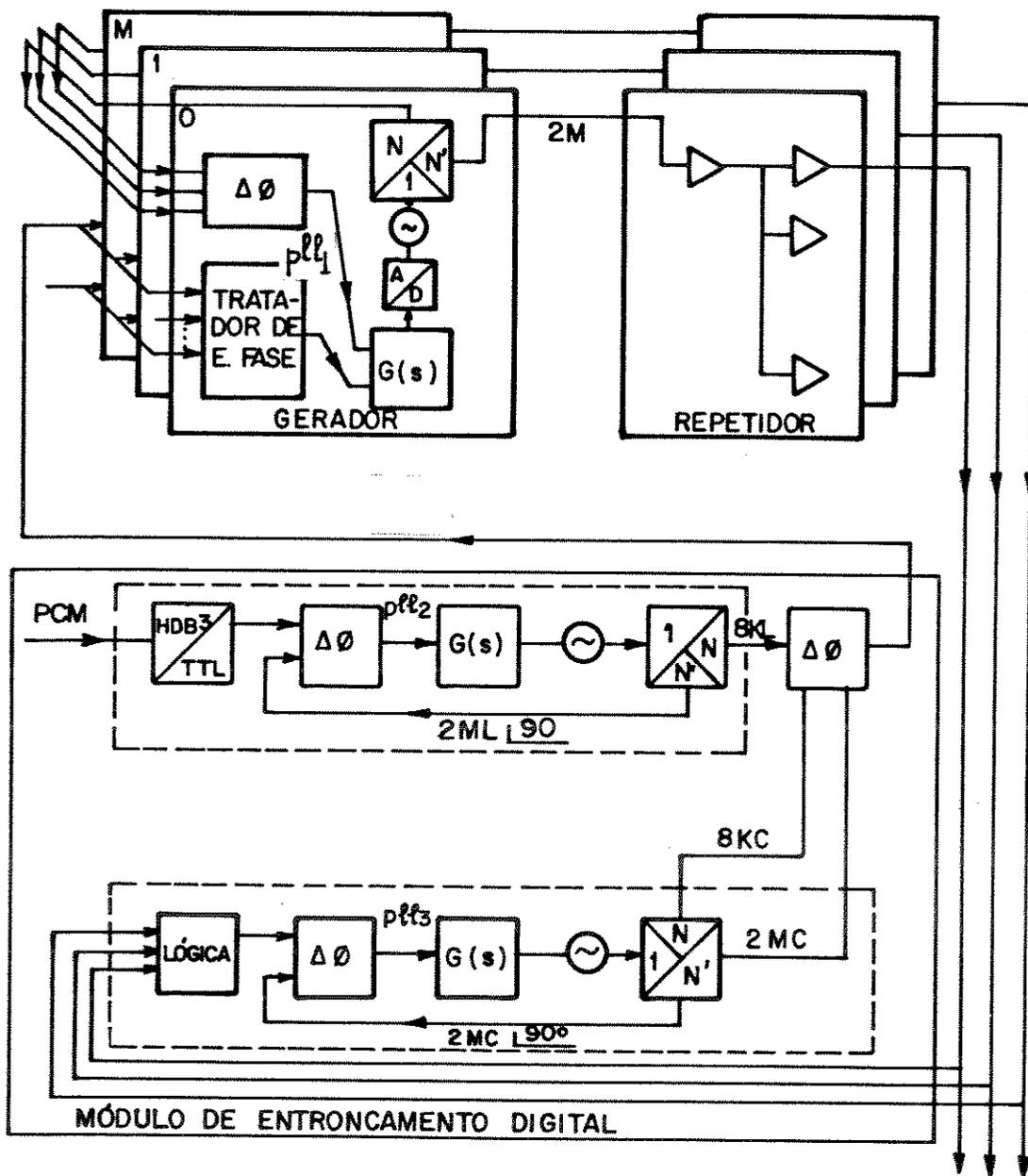
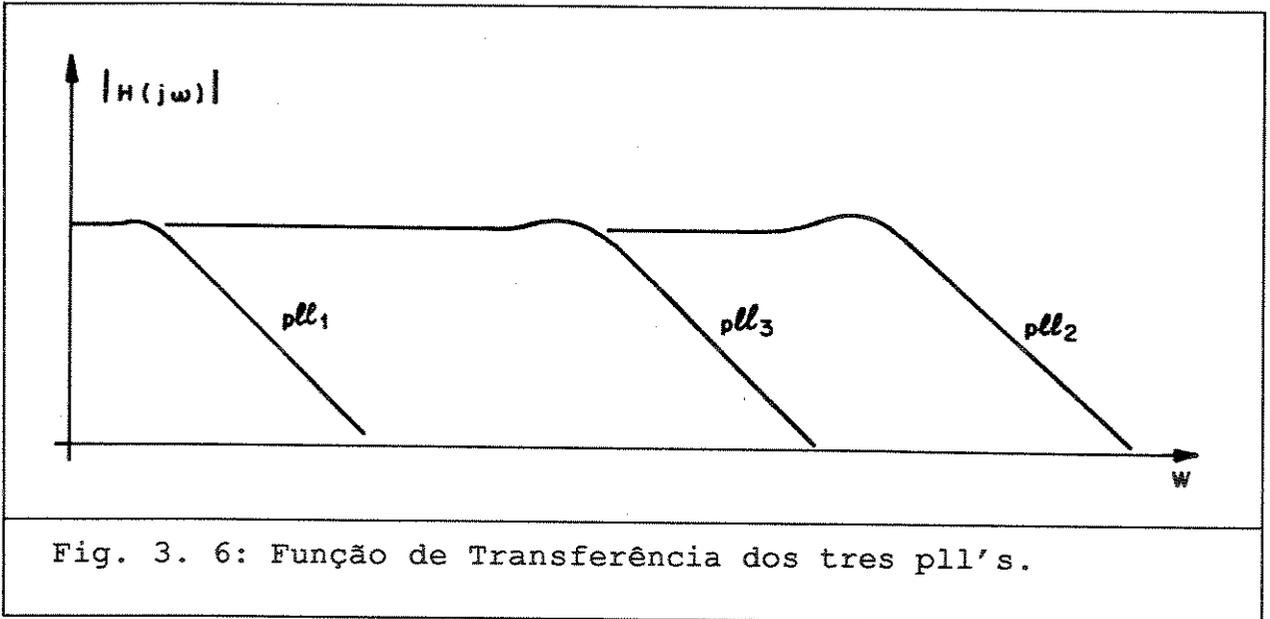
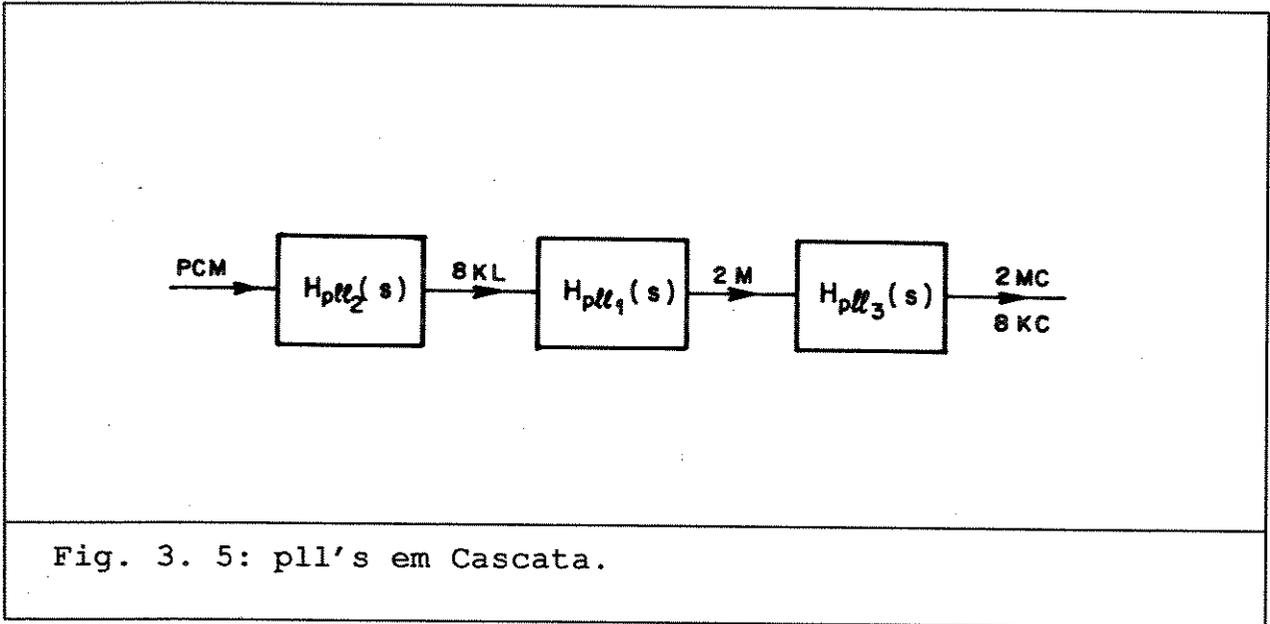


Fig. 3. 4: Visão Geral de Sincronismo de uma CPA-t.



Para garantir o bom funcionamento do sistema como um todo, as funções de transferência dos três PLL's devem ser como apresentadas na Figura 3.6, onde:

O PLL2 precisa ser bem rápido para poder acompanhar o jitter do sinal PCM efetuando uma amostragem segura [5.4];

O PLL 1 é o dominante e deve ser bem lento de modo a atenuar todo (ou quase

todo) o jitter do sinal PCM;

PLL3 deve ser bem mais lento do que o PLL2, pois ao contrário do que se desejava para este último, o PLL3 deve ter uma banda passante pequena para diminuir ao máximo sua susceptibilidade a ruídos e eventuais transitórios dos geradores. Contudo o PLL3 deve ser bem mais rápido que o PLL1 para não influenciar na resposta da Central de Sincronização Externa.

A tabela a seguir resume as características necessárias a esses três PLL's

	tipo do oscilador	resposta ao degrau de frequência	ξ indicado	constantes de tempo	banda passante
PLL2	LC/RC	amortecida	0,7	curtas	larga
PLL3	VCXO	amortecimento crítico	1	médias	média
PLL1	VCXO	amortecido não oscilatório	$\gg 1$	longas	estreita

CAPÍTULO 4

SINCRONISMO DE REDE DE CENTRAIS [8] [10]

4.1. INTRODUÇÃO

Em uma rede digital de comunicações as centrais de comutação são interconectadas por meio de enlaces de transmissão digitais, sendo que a taxa de transmissão de bits nestes enlaces é determinada pela frequência fornecida pelo relógio interno de cada central. Quando os relógios de duas centrais interconectadas não apresentam a mesma frequência poderá ocorrer o fenômeno denominado *escorregamento*, ou seja, as informações trocadas entre as centrais podem ser perdidas ou se tornar redundantes.

Assim sendo, o problema de sincronização de centrais digitais consiste em se ajustar os relógios de transmissão e recepção, buscando-se com isto que a taxa de bits escritos na memória elástica¹ seja igual à taxa de bits lidos na mesma.

Duas soluções são possíveis para este problema: ou tem-se uma rede de centrais com relógios independentes de alta precisão², ou tem-se uma rede que utiliza alguma técnica de controle que permita obter uma frequência única na rede. No primeiro caso a rede terá funcionamento plesiócrono e no segundo caso funcionamento síncrono.

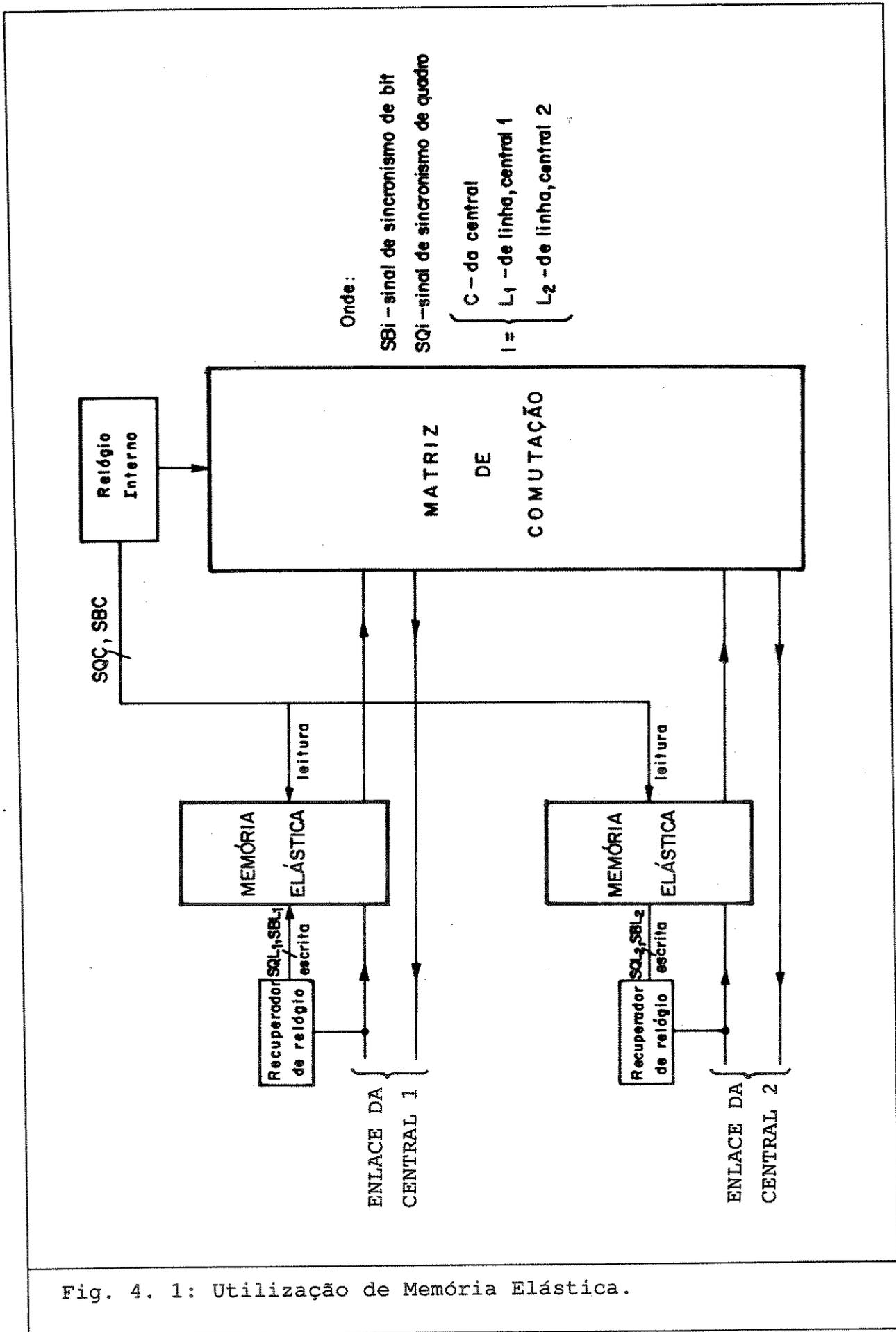
4.2. ESCORREGAMENTO

Uma central de comutação digital se interliga às outras centrais digitais da rede através de enlaces PCM sendo que esses chegam à central com diferentes fases e, eventualmente, diferentes frequências. Há, portanto, necessidade de um dispositivo que consiga colocar todos esses enlaces na fase e frequência adequados para se realizar a comutação digital.

Este dispositivo é chamado de memória elástica e é utilizado entre o enlace PCM de chegada e a matriz de comutação. Na Figura 4.1 pode-se ver um diagrama funcional de uma central com interligação a duas outras centrais da rede.

¹ memória elástica: buffer de recepção, onde os dados são escritos com o relógio externo e lidos com o relógio interno (veja item 4.2)

² Precisão: baixo desvio de frequência



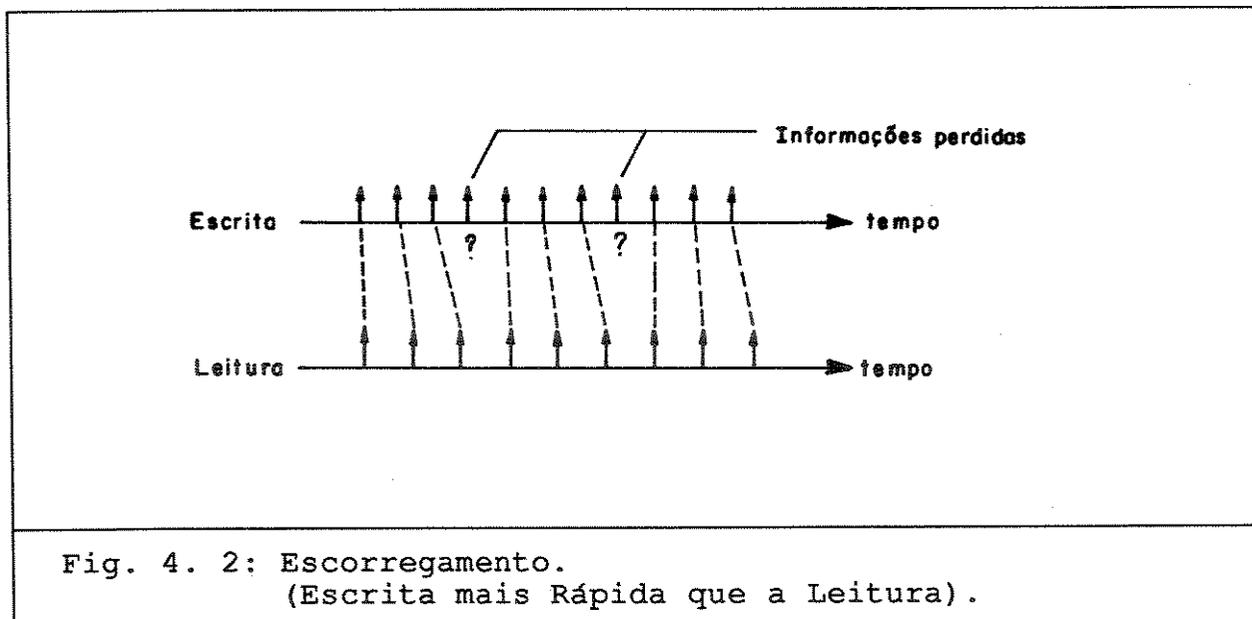
A memória elástica é escrita com o relógio recuperado do enlace, ou seja, com a taxa de transmissão da outra central e é lida com o relógio interno da central, de modo que todos os enlaces recebidos chegam com a mesma frequência e fase adequados na matriz de comutação.

Os enlaces são transmitidos às outras centrais com a taxa fornecida pelo relógio interno da central, necessitando o mesmo procedimento (uso de memória elástica) para a sua recepção em cada central remota.

Para entender o "escorregamento" serão analisados dois casos:

- 1) A frequência do relógio recuperado do enlace 1 é maior que a frequência do relógio interno da central.

Nesse caso ocorrem mais escritas que leituras na memória elástica e depois de um determinado tempo haverá perda de informação, ou seja, uma posição de memória será reescrita antes mesmo de ter sido lida a sua informação. Esta situação está ilustrada na Figura 4.2.



- 2) A frequência do relógio recuperado é menor que a frequência do relógio interno da central.

Neste caso, ocorrem mais leituras que escritas na memória elástica e depois de um determinado tempo uma informação será lida duas vezes. Esta situação está ilustrada na Figura 4.3.

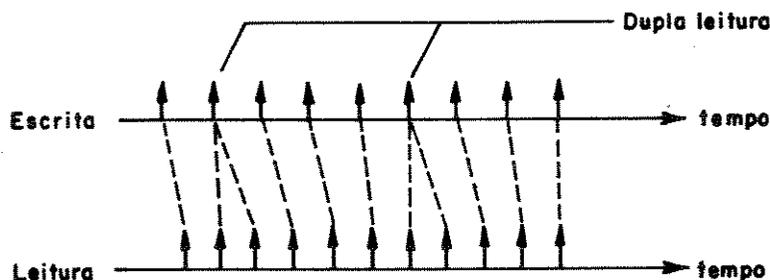


Fig. 4. 3: Escorregamento.
(Leitura mais Rápida que a Escrita).

Esse efeito de perda ou redundância de informação causado pela diferença de frequência entre o relógio de transmissão e recepção de um enlace PCM é chamado de "escorregamento" ou do inglês "slip".

Quando a frequência do relógio recuperado (relógio externo) não coincide com a frequência do relógio interno da central, o escorregamento é um fenômeno inevitável. Entretanto, o tempo entre escorregamentos depende da precisão dos relógios e também do tamanho da memória elástica.

A degradação causada pelo escorregamento difere com o tipo de serviço em questão, ou melhor, depende da redundância de codificação e da taxa de transmissão de bits. Quanto maior a redundância, menor a influência (por exemplo, sinais de voz). Quanto maior a taxa de informação transmitida, maior a influência (por exemplo, transmissão de dados, fac-símile, etc.).

Pode-se calcular o intervalo de tempo entre escorregamentos, na recepção de um sinal PCM. Sejam

- f_L frequência do sinal SBL (veja Figura 4.1)
- f frequência do sinal SBC (veja Figura 4.1)

- $Df_L =$ desvio de frequência do sinal SBL. $Df_L = \frac{f_L - f_o}{f_o}$ (4.0)

- $Df =$ desvio de frequência do sinal SBC. $Df = \frac{f-f_o}{f_o}$ (4.1)

- $Q =$ tamanho do quadro em bits
- $N =$ nº de quadros da memória elástica
- $v_L =$ valor do ponteiro de linha (escrita)
- $v =$ valor do ponteiro de central (escrita)
- f_L e f são constantes no tempo

Os ponteiros v_L e v são na verdade contadores módulo NQ de transições dos sinais SBL e SBC. Assim, v_L e v podem ser dados pela parte inteira das expressões abaixo:

$$v_L = \text{INT} (v_{L0} + f_L t) \quad (\text{módulo } NQ) \quad (4.2)$$

$$v = \text{INT} (v_o + f.t) \quad (\text{módulo } NQ) \quad (4.3)$$

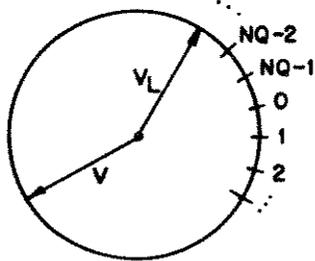
assumindo que os contadores v_L e v tinham valores v_{L0} e v_o , respectivamente, no instante $t = 0$.

A memória elástica, toda vez que $v_L = v$, soma $NQ/2$ ao valor de v de modo a manter os ponteiros de entrada e leitura o mais distante possível um do outro, ou seja, mantê-lo em oposição de fase. A Figura 4.4 ilustra os ponteiros v_L e v confinados numa circunferência dividida em $N*Q$ pontos, cada um representando um possível valor desses ponteiros dentro da contagem módulo $N*Q$.

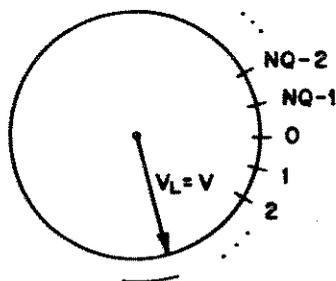
Os ponteiros v e v_L giram na circunferência onde se encontram confinados com velocidade f e f_L bits por segundo. Supondo uma situação inicial como a da Figura 4.4-c, o intervalo de tempo Δt necessário para que haja nova coincidência será igual ao tempo que levará para que a distância $\frac{NQ}{2}$, entre os ponteiros v e v_L , seja consumida pela diferença de velocidade entre os mesmos. Ou seja:

$$\Delta t = \frac{\frac{NQ}{2}}{|f-f_L|} \quad (4.4)$$

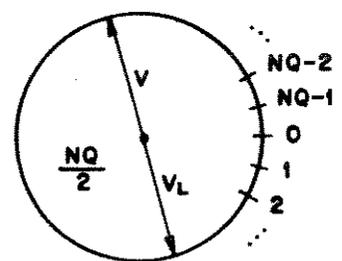
É conveniente expressar Δt em termos dos desvios de frequência dos sinais SBL e SBC definidos como Df_L e Df respectivamente. Assim a expressão de Δt é obtida das expressões (4.0), (4.1) e (4.4).



a) V_L, V num instante qualquer.



b) V_L, V no instante da coincidência



c) V_L, V logo após a memória elástica ter rebatido V de $\frac{NQ}{2}$ ou 180°

Fig. 4. 4: Ponteiros de Escrita e Leitura na Memória Elástica.

$$\Delta t = \frac{N}{2} \cdot \frac{Q}{f_o} \cdot \frac{1}{|Df - Df_L|} \quad (4.5)$$

Q/f_o é o período nominal do sinal de sincronismo de quadro.

$$T_{QO} = \frac{Q}{f_o} \quad (4.6)$$

Assim a expressão de Δt passa a

$$\Delta t = \frac{N}{2} \cdot \frac{T_{QO}}{|D_f - D_{f_L}|} \quad (4.7)$$

Observe-se que a cada Δt segundos ocorrerá a perda ou redundância de informação de $\frac{NQ}{2}$ bits, ou seja, a cada Δt segundos ocorrerão $\frac{N}{2}$ escorregamentos. Quanto maior a memória elástica maior será Δt , é claro, em contrapartida, maior será o número de escorregamentos a cada Δt . Exemplificando, em uma memória elástica de dois quadros ($N=2$) ocorrerá 1 escorregamento a cada $T_{QO}/|D_f - D_{f_L}|$ segundos; em uma memória elástica de 4 quadros ($N=4$) ocorrerão 2 escorregamentos a cada $2 T_{QO}/|D_f - D_{f_L}|$ segundos. Conclui-se, portanto, que a taxa média de escorregamentos é a mesma e, conseqüentemente, o tempo médio entre escorregamento é o mesmo e dado por:

$$T_{slip} = \frac{\Delta t}{\frac{N}{2}} = \frac{T_{QO}}{|D_f - D_{f_L}|}$$

A tabela 4.1 apresenta o tempo médio entre slips em função do desvio de frequência dos sinais SBL ou SBC, ou seja, os desvios de frequências dos relógios das centrais interligadas pelo PCM. Foi assumido que esses desvios eram constantes no tempo, iguais em módulo mas de sinais opostos (pior caso).

O tempo médio entre slips pode ser calculado, de outra forma, de modo quase imediato, à luz da teoria do Capítulo 2. T_{slip} é o tempo para que a diferença (em módulo) entre os erros de intervalo de tempo $eit(t)$ e $eit_L(t)$ associados aos sinais SBC e SBL varie T_{QO} segundos.

Da expressão (2.21), para D_f e D_{f_L} constantes vem

$$eit(t) = eit(0) - D_f \cdot t \quad (4.8)$$

$$eit_L(t) = eit_L(0) - D_{f_L} \cdot t \quad (4.9)$$

Assumindo que para $t=0$ $eit(0) = eit_L(0)$ (coincidência), para $t=T_{slip}$ ter-se-á:

$$|eit(T_{slip}) - eit_L(T_{slip})| = T_{QO} \rightarrow$$

$$\rightarrow |D_f - D_{f_L}| \cdot T_{slip} = T_{QO} \rightarrow$$

$$T_{\text{slip}} = \frac{T_{\text{QO}}}{|Df - Df_L|}$$

Tabela 4.1 - Intervalo de ocorrência de escorregamento

Desvio de frequência	Tempo médio entre escorregamentos
10^{-11}	72,35 dias
10^{-10}	7,23 dias
10^{-9}	17,36 horas
10^{-8}	1,73 horas
10^{-7}	10,42 minutos
10^{-6}	1,04 minutos
10^{-5}	6,25 segundos

É importante ressaltar que a diferença de frequência não é a única causa do escorregamento. Podem ser citadas como outras causas de ocorrência de escorregamento:

- a) variação do atraso de transmissão que é devida, principalmente às variações de temperatura da linha;
- b) flutuação de fase que é um resultado das diversas regenerações do trem de pulsos ao longo do enlace PCM.

4.3. FUNCIONAMENTO PLESIÓCRONO

Em uma rede plesiócrons as centrais não trocam informações de sincronismo entre si de modo que a frequência dos relógios se mantém independentes. Assim sendo, a taxa de escorregamento é determinada pelo desvio de frequência dos relógios das centrais e também pela periodicidade de ajuste desses osciladores em relação a um padrão.

Nesse caso, sempre há diferenças de frequências entre as centrais, de modo que sempre haverá escorregamento. Conseqüentemente, para se deixar o número de escorregamentos, em uma ligação ponta-a-ponta, em limites admissíveis, há necessidade de se colocar relógios de alta precisão e confiabilidade em todas as centrais da rede.

Tem-se, então, uma rede muito simples de ser implantada, confiável (evita propagação de falhas de sincronismo) e de fácil expansão. Em contrapartida, é uma solução extremamente cara e desnecessária para toda a rede nacional.

Este tipo de funcionamento é recomendado apenas para o trecho internacional, devendo ser buscada para a porção nacional da rede alguma técnica de sincronismo.

4.4. FUNCIONAMENTO SÍNCRONO - MÉTODOS

No funcionamento síncrono busca-se a sincronização dos relógios da rede através de troca de informações de sincronismo. Para isso, são aplicados à rede um ou mais métodos de sincronismo que irão manter uma frequência única na rede. A rede, neste caso, é chamada de síncrona e em condições normais de funcionamento o número de escorregamento tende a zero.

4.4.1 Método Mestre-Escravo Simples

Este método prevê uma central da rede equipada com um relógio de alta precisão, denominada mestre, que irá enviar sinais de sincronismo às outras centrais da rede, denominadas escravas.

As centrais escravas recebem os sinais de sincronismo provenientes da mestre e, através de uma malha de controle de fase (PLL) se sincronizam à central mestre. Em regime, todas as centrais da rede terão uma frequência única, cuja precisão será dada pelo relógio da central mestre.

Os próprios enlaces que interligam as centrais transportam informações de sincronismo necessárias à sincronização das centrais escravas.

A central escrava utiliza o erro de fase do seu relógio interno em relação ao relógio recuperado do enlace mestre como entrada da sua malha de controle de fase/frequência. No caso de falha do enlace mestre, a central passa a funcionar plesiocronamente, ou seja, não executa mais controle de fase/frequência sobre o seu relógio interno.

O método apresenta facilidade de implementação e não tem problemas de instabilidade. No entanto, sua confiabilidade é baixa, visto que toda a rede depende de um único relógio mestre. Para melhorar a confiabilidade, as centrais escravas de maior importância devem ter relógios mais precisos para garantir limites admissíveis da taxa de escorregamento no caso de falha do mestre quando em funcionamento plesiócrono.

Essa técnica é mais atrativa em sistemas que possuem poucas rotas alternativas, tal como a rede em estrela.

4.4.2. Método Mestre-Escravo com Rotas Pré-Selecionadas

Este método mantém a mesma filosofia de funcionamento do método mestre escravo simples, ou seja, todas as centrais se sincronizam ao relógio mestre da rede. No entanto, este método apresenta maior confiabilidade em relação ao anterior pois prevê rotas alternativas para o caso de falha no enlace principal para extração de sincronismo. Assim sendo, as centrais escravas da rede possuem uma tabela de hierarquia dos enlaces para extração de sincronismo. Normalmente a central está sincronizada ao enlace de maior hierarquia. Em caso de falha neste, a central deve passar automaticamente ao próximo enlace de sua tabela de hierarquia. No caso de falha em todos os enlaces pré-selecionados da tabela a central deve passar a funcionar no modo plesiócrono ou no modo autônomo.

Modo Plesiócrono: Equivale a uma operação da central onde o relógio interno (VCXO) é "resetado", ou seja, tem sua tensão de controle colocada no valor central de excursão.

Modo Autônomo: Equivale a uma operação da Central onde o relógio interno "memoriza" a frequência média da referência antes da falha. Essa técnica é conhecida como memória de frequência e se vale do fato de o PLL de 2ª ordem guardar o valor

médio da frequência da referência. Esse valor equivale a passar a frequência da referência por um filtro passa baixas de 1ª ordem com cte de tempo 1/b. Ver apêndice 1.

A medida que os enlaces são reparados a central deve voltar ao método mestre-escravo e se sincronizar com o enlace de maior hierarquia disponível.

Em princípio, a tabela de hierarquia dos enlaces para extração de sincronismo deve ser armazenada na central podendo ser alterada por comandos de comunicação homem-máquina.

Para a confecção das tabelas de enlaces é interessante dividir a rede em níveis hierárquicos relativos a sincronismo e obedecer às seguintes regras de formação [7]:

- uma central só pode ter como mestre centrais de mesmo nível hierárquico ou superior a ela, nunca inferior.
- centrais de níveis hierárquicos superiores devem ter relógios mais precisos.
- a estrutura topológica nunca deve fornecer malhas fechadas em situações de falha. Para isso, se a central A está na tabela da central B, a central B não pode estar na tabela da central A.
- sempre que possível os enlaces para extração de sincronismo devem estar associados a rotas diferentes.

A tabela de hierarquia deverá conter, além da identificação dos enlaces candidatos à referência, a condição de operação dos mesmos. Há necessidade de manter supervisão periódica desses enlaces para atualizar suas condições de operação, evitando-se, dessa forma, comutações de referência para enlaces em falha.

Este método garante boa confiabilidade ao sistema e não apresenta problemas de instabilidade.

4.4.3. Método Mestre-Escravo Hierárquico

Este método é bastante análogo ao método mestre-escravo com rotas pré-selecionadas, diferindo na maneira de se atualizar a tabela de hierarquia dos enlaces para extração de sincronismo. Enquanto no mestre-escravo com rotas

pré-selecionadas a tabela é estática em cada central, no método mestre-escravo hierárquico as informações da hierarquia de enlaces da rede de sincronismo são atualizadas "on line" através dos próprios enlaces da rede. Isto torna o sistema bastante versátil para expansão e reconfigurações da rede. Todos os enlaces que chegam à central trazem a informação de sua hierarquia relativa ao sincronismo. A central, por sua vez, se mantém sincronizada com o enlace mais prioritário disponível.

A implantação deste método aumenta razoavelmente a complexidade do sistema, pois exige maior sinalização entre centrais.

Todas as regras de formação de rede de sincronismo e hierarquia dos enlaces mostrada na descrição do método mestre-escravo com rotas pré-selecionadas valem para esse método e devem ser respeitadas para garantir a confiabilidade do sistema.

4.4.4. Método de Sincronismo Mútuo

Na técnica de sincronismo mútuo não existe um mestre que fornece um padrão de referência para as centrais da rede. Neste método, a frequência final obtida tem a contribuição de todos os relógios da rede. Cada central tem sua frequência amarrada à média das frequências de todos os relógios que chegam à central.

Este método supõe para a sua aplicação uma rede com alta conectividade que permita uma configuração em malha. Tem-se dois tipos de sincronismo mútuo: controle por extremidade simples (single ended control) e controle por extremidade dupla (double ended control).

4.4.4.1. Extremidade Simples

Neste tipo de sincronização mútua, a malha de controle de frequência (PLL) de cada central tem como entrada o valor médio (ou média ponderada) dos erros de fase de seu relógio interno em relação aos demais relógios que chegam à central.

A integridade temporal da rede é geralmente melhorada pois todos os relógios amarram a frequência da rede. Em princípio, a aplicação deste método permite precisões mais baixas para os relógios da rede do que seriam necessárias para os mesmos funcionando com algum método mestre-escravo.

Uma desvantagem deste controle reside na sua impossibilidade em compensar os efeitos de transmissão, como por exemplo, atrasos de transmissão variando com a temperatura. Essa desvantagem pode se tornar crítica, em certos casos, levando a rede a uma situação de instabilidade. Devido a este fato, este controle por extremidade simples é aconselhável para redes de tamanho médio e pequeno.

Na prática, administrações que adotaram este método optaram por deixar um nó da rede (1 central) sem controle, i.e., operando sem se escravizar aos demais. Este nó, chamado SINC, acaba por determinar a frequência da rede, ou seja, a frequência da rede tende à frequência do nó SINC.

4.4.4.2. Extremidade Dupla

Para este caso a malha de controle de frequência (PLL) de cada central da rede tem como entrada o valor médio (ou medida ponderada) dos erros de fase do relógio interno em relação aos demais relógios recebidos pela central subtraído do valor médio (ou média ponderada) dos erros de fase dos demais relógios em relação ao relógio interno, medidos na entrada das demais centrais. A utilização desses erros de fase medidos nas outras extremidades remotas possibilita compensar os efeitos desfavoráveis da transmissão que causam instabilidade no sistema.

Para a aplicação deste controle há necessidade de grande complexidade do sistema pois cada central deve trocar as informações de erro de fase medidas na sua entrada.

Para se provar a compensação dos efeitos de transmissão com o controle por extremidade dupla, pode-se analisar a sincronização entre 2 centrais.

Na Figura 4.5 vê-se duas centrais interligadas através de controle por extremidade simples e na Figura 4.6 vê-se uma implementação para extremidade dupla.

Para o controle por extremidade simples, têm-se:

$$erp_A = ep_A - (ep_B + A(\theta)) = ep_A - ep_B - A(\theta)$$

$$erp_B = ep_B - (ep_A + A(\theta)) = ep_B - ep_A - A(\theta)$$

onde

$A(\theta)^3$ = atraso de transmissão variável com a temperatura θ ;
 erp_i = erro de fase medido na central i ;
 ep_i = fase de relógio da central, i com $i = A, B$.

Neste caso, a entrada da malha de controle de frequência erp_i é função também do atraso de transmissão ($A(\theta)$), o que eventualmente causa instabilidade no controle.

Vê-se que com $A(\theta) \neq 0$ é impossível zerar erp_A e erp_B .

Para o controle por extremidade dupla têm-se:

$$erp_A = ep_A - ep_B - A(\theta)$$

$$erp_B = ep_A - ep_B - A(\theta)$$

Na entrada da malha de controle de frequência da central A tem-se

$$CA = erp_A - erp_B = 2(ep_A - ep_B) \quad (\text{não depende de } A(\theta))$$

Analogamente, na central B, tem-se

$$CB = 2(ep_B - ep_A) \quad (\text{também não depende de } A(\theta)).$$

Vê-se, portanto, que o sinal de controle independente das variações do atraso de transmissão, tornando a técnica de sincronização apropriada para redes com linhas de transmissão longas. Nos cálculos acima foi suposto um mesmo $A(\theta)$ tanto para ida como para volta, o que se aproxima da realidade.

A Figura 4.6 apresenta uma rede composta por apenas duas centrais na qual os três métodos de sincronização estão superpostos para fins de comparação do grau de complexidade de cada um.

³Foi assumido $A(\theta)$ no sentido $A \rightarrow B$ igual a $A(\theta)$ no sentido $B \rightarrow A$.

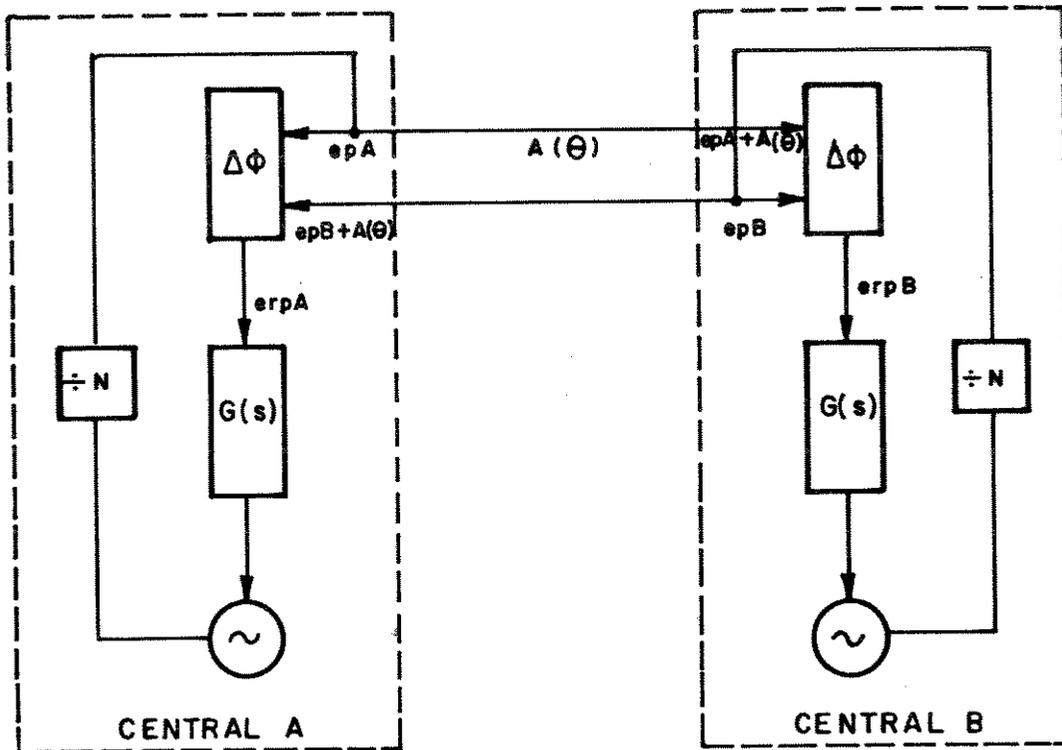


Fig. 4. 5: Extremidade Simples.

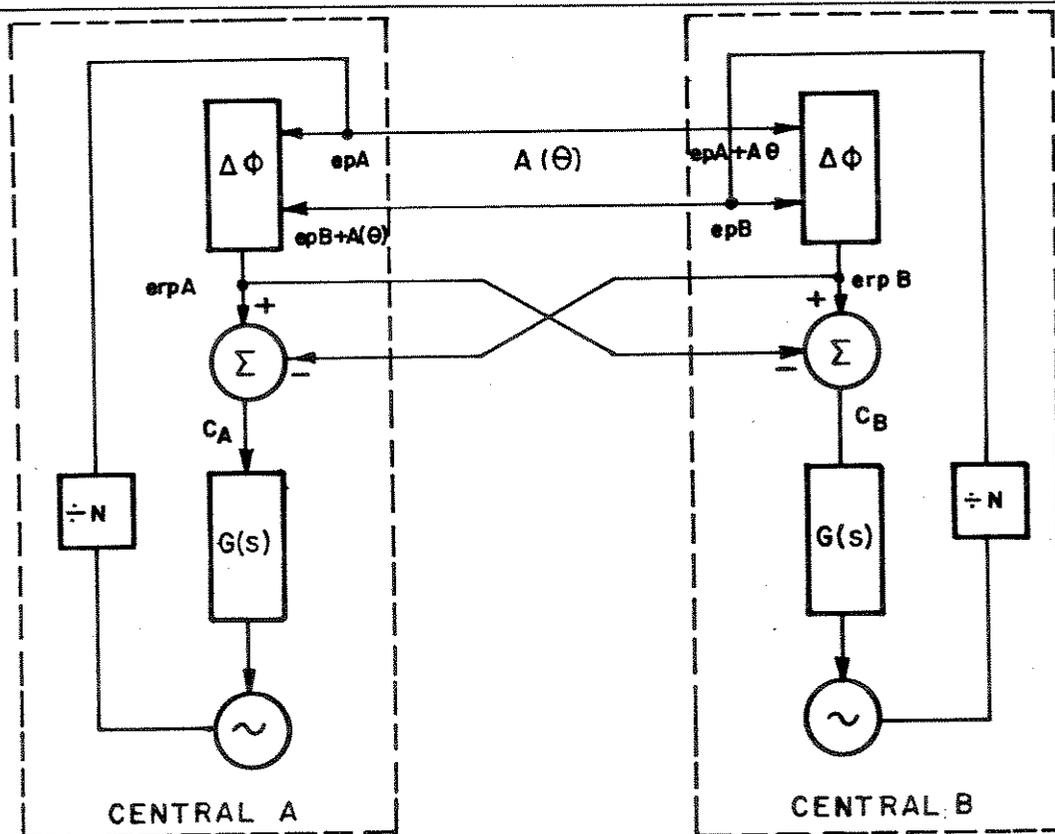
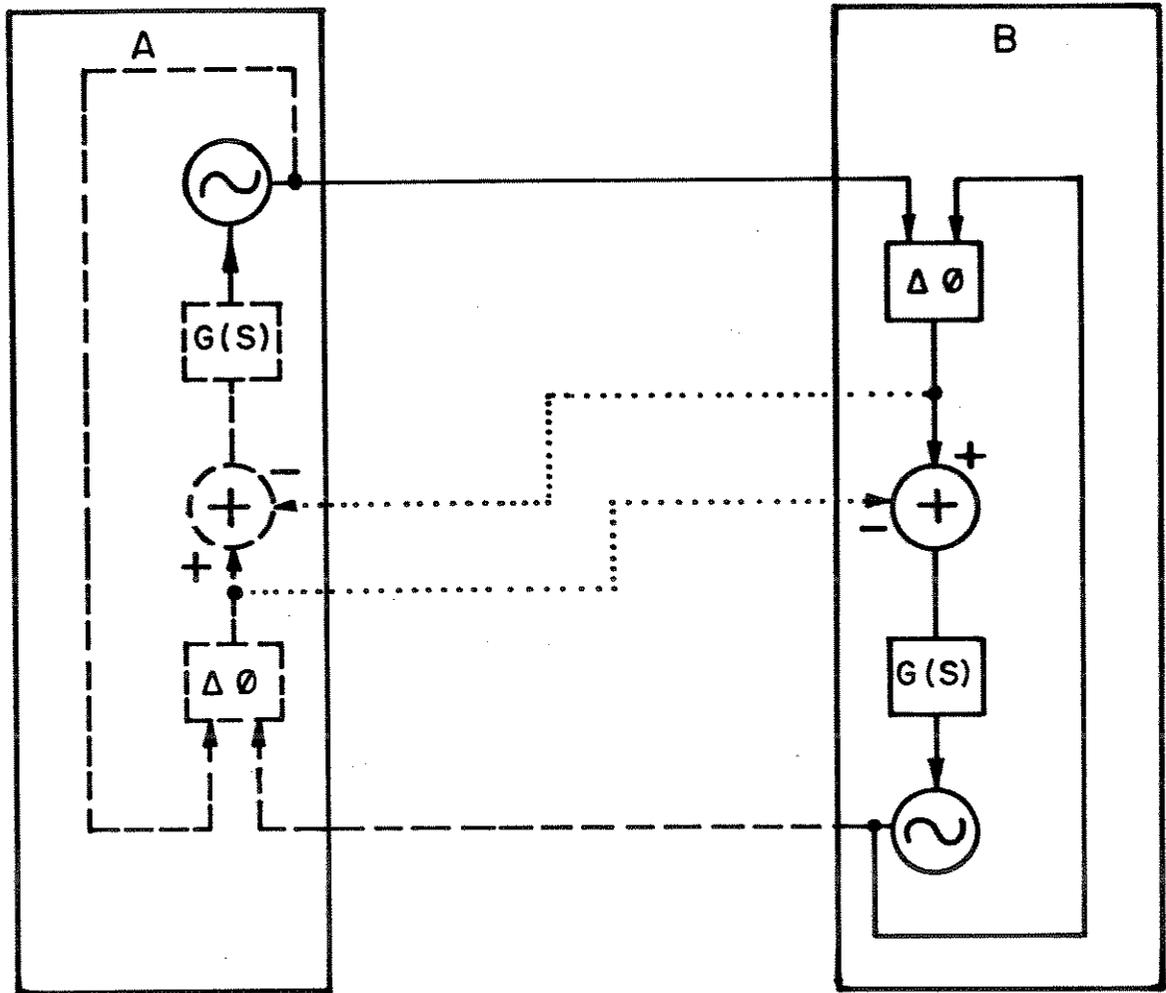


Fig. 4. 6: Extremidade Dupla.



Legenda:

- mestre escravo
- + --- mútuo single ended
- + --- + ... mútuo double ended

Fig. 4. 7: Tipos de Sincronização.

CAPÍTULO 5

SINCRONISMO NO TRÓPICO - RA [9]

5.1. INTRODUÇÃO

Este capítulo apresenta um exemplo prático da teoria apresentada nos Capítulos 3 e 4. Trata-se do Sistema de Sincronismo do TROPICO-RA.

O TROPICO RA é um Sistema de Comutação Digital para Voz e Dados desenvolvido pelo CPqD-TELEBRAS. Sua concepção, atendendo aos requisitos de confiabilidade e desempenho aplicáveis a este tipo de sistema, é modular, distribuída e controlada por programa armazenado.

O Sistema de Sincronismo descrito neste capítulo é o resultado de dois anos de trabalho de pesquisa e desenvolvimento envolvendo uma equipe de quatro engenheiros.

5.2. NÍVEIS FUNCIONAIS

A Estrutura de Sincronismo da Central TRÓPICO RA foi concebida em quatro níveis funcionais, conforme ilustra a Figura 5.1:

- (1) Usuários;
- (2) Controle de Fase;
- (3) Distribuição;
- (4) Controle e Supervisão da Estrutura.

No nível 1 estão os usuários que utilizam Sinais de Sincronismo. São basicamente circuitos digitais das estruturas de comutação de voz e de sinalização entre processadores.

No nível 2, Controle de Fase, estão todos os elementos responsáveis pela geração e regeneração de sinais de sincronismo na fase adequada. São basicamente PLL's - Phase Locked Loops.

No nível 3 estão os elementos responsáveis pela Distribuição de Sinais de Sincronismo a toda a Central. São basicamente Cabos, Receptores e Repetidores de Sinais de Sincronismo.

No nível 4 estão os elementos responsáveis pelo Controle e Supervisão de Estrutura de Sincronismo. São basicamente processos (software) que atuam tanto na Distribuição como no Controle de Fase, configurando e reconfigurando a Estrutura em casos de falha ou intervenção do operador, e servindo também como meio de transporte dos Erros de Fase da Central em rela-

ção às Referências presentes nas Portas de Entrada de Sincronização.

A Figura 5.1 apresenta o modelo simplificado da Estrutura de Sincronismo onde seus elementos foram alojados nos seus respectivos níveis funcionais. Esta figura servirá como base para a descrição que segue. Mais adiante, será ilustrado como os elementos da Estrutura de Sincronismo se distribuem nos Módulos da Central.

A fim de não carregar o texto com siglas, os elementos da Estrutura de Sincronismo estão identificados por palavras-chave. Também foi omitida a expressão "de Sincronismo" na identificação dos elementos Gerador, Regenerador, Receptor e Repetidor de Sincronismo.

5.3. GERAÇÃO DE SINAIS DE SINCRONISMO

A geração de Sinais de Sincronismo no TRÓPICO RA é realizada por três Geradores, conforme pode ser visto na Figura 5.1, topo da coluna "Controle de Fase". Essa forma triplicada de Geração associada a uma Distribuição também triplicada garante o funcionamento normal da Central em presença de qualquer tipo de falha simples (de um único Gerador).

Um detalhamento do arranjo interno dos Geradores, bem como suas Interfaces Externas pode ser visto na Figura 5.2. Cada Gerador entrega um conjunto de sinais 2MB - dois Mega - Hertz com Buraco¹ à Distribuição Primária de Sincronismo.

Os Geradores são sincronizados entre si e as referências presentes nas portas de Entrada de Sincronização, conforme será explicado no item 5.6 "Sincronização da Central".

5.4. DISTRIBUIÇÃO DE SINAIS DE SINCRONISMO

A Distribuição de Sinais de Sincronismo compreende o meio de transporte dos sinais de sincronismo 2MB dos Geradores até todos os Regeneradores da Central (ver Figura 5.1, coluna "Distribuição"). Este meio de transporte também é triplicado.

¹ Sinal com informação de sincronismo de bit e de quadro. É um sinal de 2 MHz do qual é extraído um pulso a cada 256, ou seja, a cada 125 μ s.

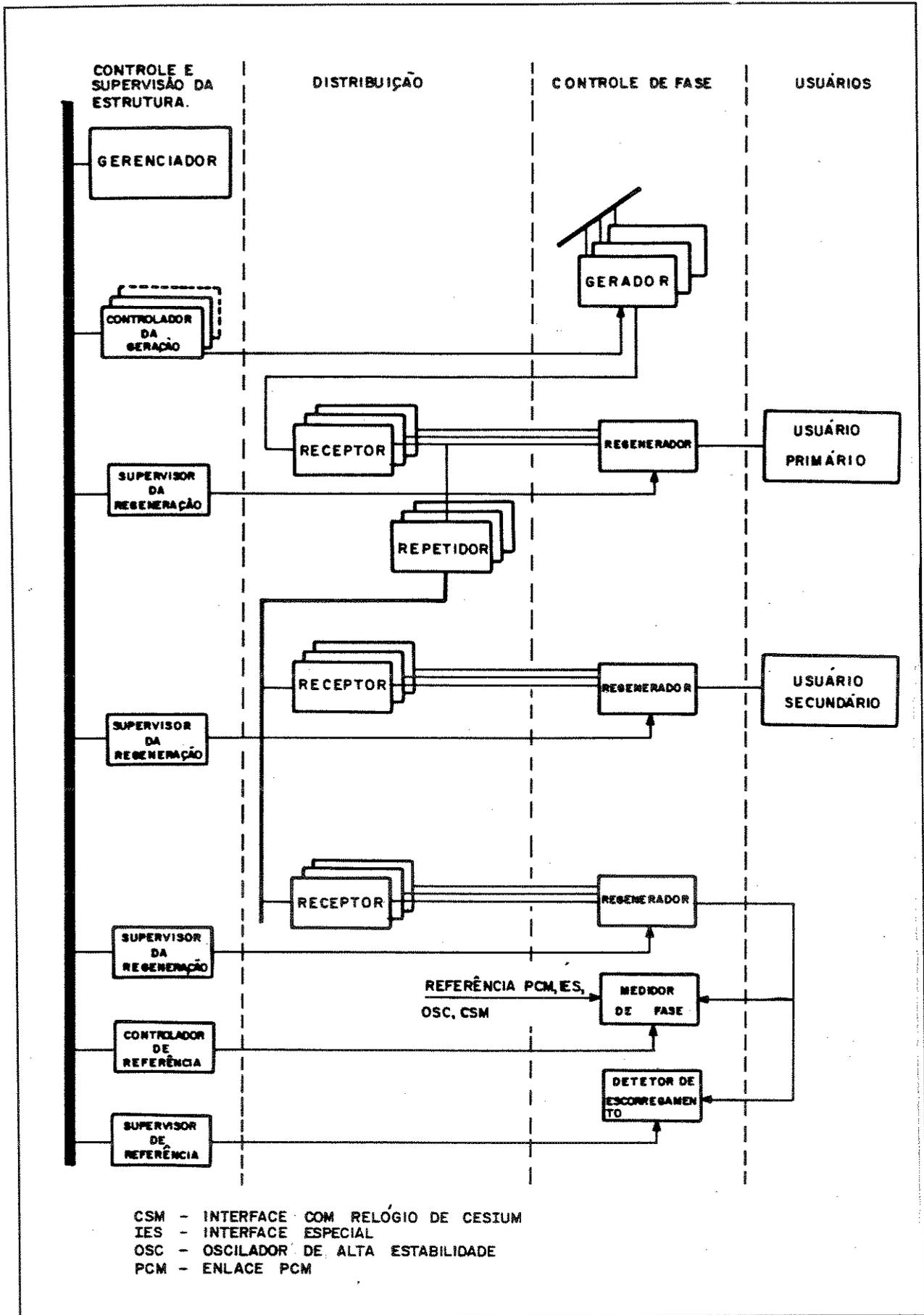


Fig. 5. 1: Modelo Simplificado da Estrutura de Sincronismo.

Como os Geradores não poderiam concentrar todos os sinais 2MB necessários para alimentar toda a Central, a distribuição destes é feita em duas etapas:

- Distribuição Primária de sincronismo - Compreende a Distribuição dos sinais 2MB da saída dos Geradores até os pontos correspondentes às entradas de um conjunto de Repetidores. Estes Repetidores têm a função de multiplicar o número de vias de distribuição de sincronismo. Alguns Regeneradores têm acesso à Distribuição Primária de Sincronismo, como será visto mais adiante.
- Distribuição Secundária de Sincronismo - Compreende a Distribuição de sinais 2MB da saída dos Repetidores até os pontos correspondentes às entradas dos demais Regeneradores. Esses pontos são as entradas de sincronismo dos Módulos de Central. O acesso dos Regeneradores à Distribuição de Sincronismo é feito através dos receptores.

5.5. REGENERAÇÃO DE SINAIS DE SINCRONISMO

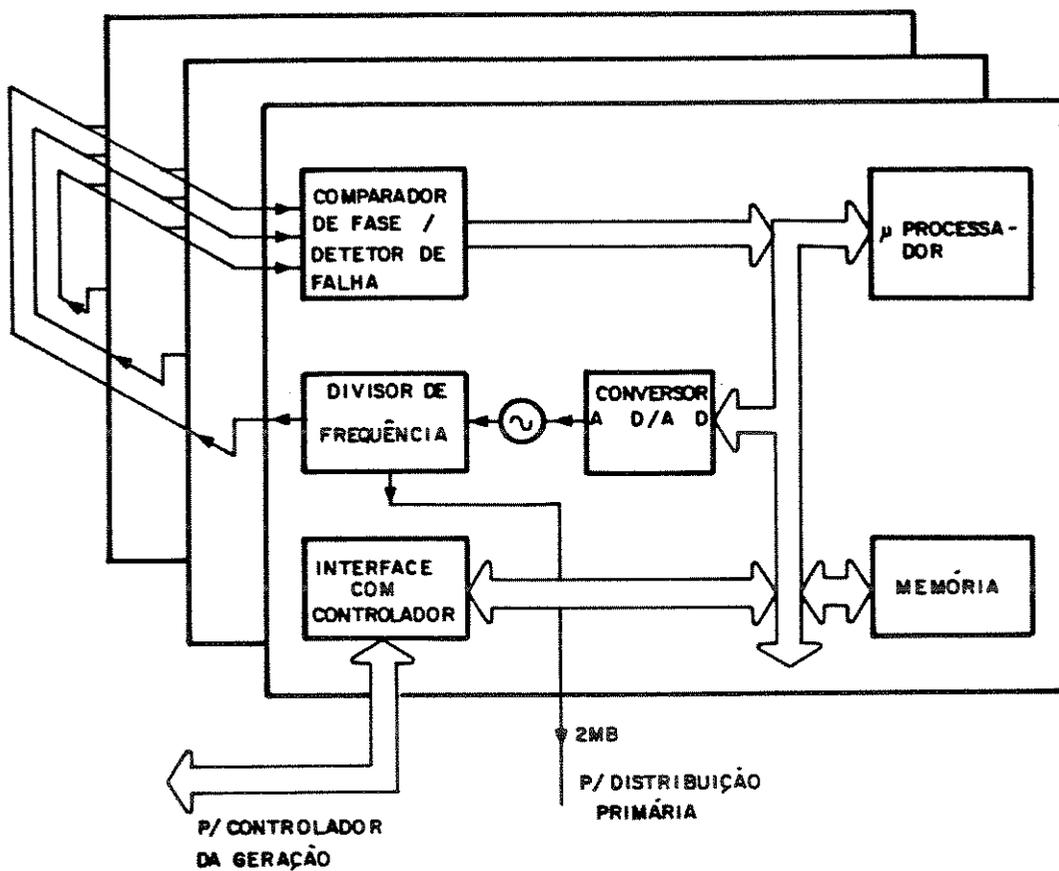
Os regeneradores recebem da Distribuição de Sincronismo sinais 2MB provenientes dos três Geradores e a partir destes sintetizam Sinais de Sincronismo que são entregues aos usuários de Sincronismo (ver Figura 5.1, coluna "Controle de Fase").

Este serviço sobrevive a falhas da geração/distribuição nas situações:

- falhas simples de qualquer tipo;
- falhas duplas do tipo "stuck at" (preso em nível lógico 1 ou 0)

O arranjo interno do Regenerador é detalhado na Figura 5.3. Trata-se basicamente de um PLL controlado por um sinal de referência 2MBR que é obtido de uma lógica de maioria/minoria aplicada aos sinais 2MB recebidos. Esta lógica escolhe, automaticamente, maioria no caso de ausência de falhas ou falhas simples e minoria no caso de não existir a maioria, o que ocorre em situações de falhas duplas tipo "stuck at one" ou "stuck at zero".

O Regenerador incorpora também um Detector de Falhas dos sinais 2MB acessível pelo Supervisor da Regeneração.



2MB - SINAL QUE PORTA A INFORMAÇÃO DE SINCRONISMO DE LINHA (2048 KHz) E SINCRONISMO DE QUADRO (8 KHz)

Fig. 5. 2: Gerador de Sincronismo.

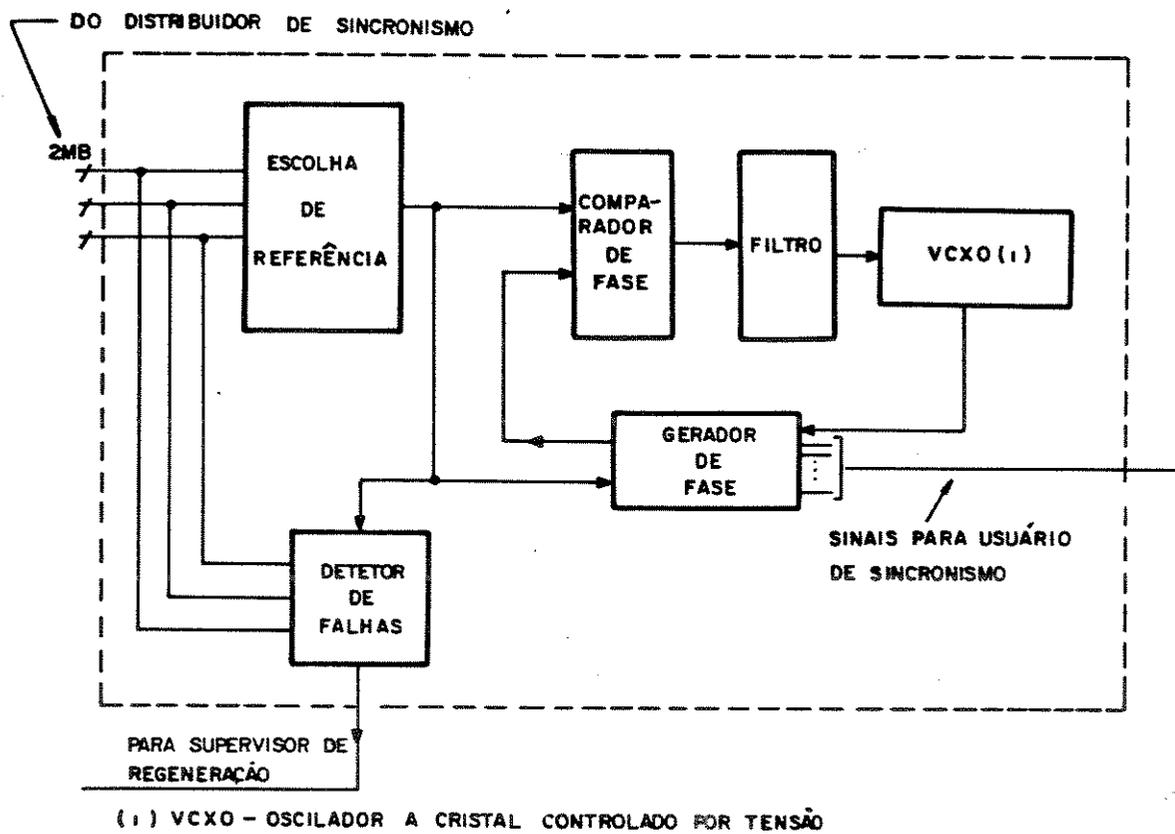


Fig. 5. 3: Regenerador de Sincronismo.

5.6. USUÁRIOS INTERNOS DE SINCRONISMO

Os usuários de Sincronismo utilizam os sinais de sincronismo oferecidos pelos Regeneradores (ver Figura 5.1, coluna "usuários"). Estes podem ser classificados:

- **Usuários Primários** : São aqueles que constituem as Estruturas Centralizadas de Voz ou Sinalização e por isso necessitam ser servidos por sinais de Sincronismo rigorosamente posicionados no tempo. Daí a razão de o regenerador que lhes fornece estes sinais ter acesso à Distribuição Primária de Sincronismo;
- **Usuários Secundários** : São aqueles que utilizam os Sinais de Sincronismo para ter acesso às Estruturas Centralizadas de Voz ou Sinalização e se encontram distribuídos nos Módulos de Central. O Regenerador que lhes fornece Sinais de Sincronismo tem acesso à Distribuição Secundária de Sincronismo.

5.7. SINCRONIZAÇÃO DA CENTRAL

A Central TRÓPICO RA está preparada para atender o método de Sincronismo Mestre-Escravo com Rotas Pré-Selecionadas, de acordo com o plano Nacional de Sincronismo [7]. Contudo, uma vez que a Estrutura de Sincronismo é controlada por um conjunto de processadores cujos programas são carregados a partir de Elementos Centrais de Memória de Massa, outros métodos de sincronismo poderão ser implementados pela mesma desde que o software correspondente seja desenvolvido e carregado.

Conforme descrito no Capítulo 4, no método Mestre-Escravo com Rotas Pré-Selecionadas, a identificação das possíveis referências para Sincronização está armazenada hierarquicamente em uma tabela interna à Central. A Central deve supervisionar estas referências e manter-se síncrona àquela sem falha e de maior hierarquia. As trocas de referência, tanto por falha como por reestabelecimento, são realizadas automaticamente pela Central.

A Central TRÓPICO RA é sincronizável a vários tipos de referência:

PCM : proveniente de enlaces PCM 2048 Kbit/s;

IES : proveniente de Interface de Sincronização a 2048 KHz (porta de entrada);

CSM : Oscilador a Cesium;

OSC : Oscilador de Temperatura Controlada de Alta Estabilidade.

Os Erros de Fase Externos são medidos por comparadores de fase conforme ilustra a Figura 5.1, parte inferior da coluna "controle de fase". O comparador mede o erro de fase do sinal de sincronismo de quadro da central (saída de regenerador) em relação ao sinal de sincronismo de quadro extraído da referência.

Cada Controlador de Referência periodicamente lê o erro instantâneo de fase e processa digitalmente sobre este o equivalente a um filtro passa-baixas de primeira ordem (0 dB de ganho DC) e constante de tempo C. A frequência de corte desse filtro é $f_c = 1/2\pi c$. Sobre o Erro Médio de fase resultante desse processo de filtragem é realizado um teste de validação baseado no Máximo Erro Relativo de Intervalo de Tempo [5.1]. Esse teste resulta positivo somente se, dado que a referência está boa e Erro Médio de Fase não varia mais do que LA num período de supervisão T_s , sendo LA o "limite de abandono", ou se, dado que a referência está em falha, o Erro Médio de Fase não varia mais do que LR num período de supervisão T_s , sendo LR o "limite de retorno". A histerese LA-LR garante a não oscilação do resultado do teste de validação. Independentemente do resultado do teste de validação elucidado acima, a referência pode ser considerada em falha se algum alarme hardware estiver setado (ex.: perda de alinhamento, sinal de recepção preso em um, etc.).

Periodicamente, cada Controlador de Referência envia mensagens a cada controlador de geração contendo as informações de hierarquia da referência, a condição de falha da referência e erro médio de fase.

Cada controlador de Geração recebe estas mensagens de todos os Controladores de Referência e envia ao Gerador associado o Erro Médio de Fase da referência de maior hierarquia sem falha.

Além da condição de falha recebida do Controlador de Referência, o Controlador de Geração poderá considerar em falha a Referência cujo Controlador de Referência interromper o envio periódico de mensagens.

Do ponto de vista de sincronização, a central se comporta como um "grande PLL distribuído" que se sincroniza com um dos sinais de referência. A Figura 5.4 apresenta um diagrama de blocos de um PLL e a associação de seus

elementos aos elementos da Estrutura de Sincronismo da Central.

O processo de Comutação de Referência será descrito no Item 5.8.1.

Os geradores de Sincronismo realizam o algoritmo ilustrado na Figura 5.5, totalmente implementado em software. Esse algoritmo é composto por três malhas:

- Malha de Sincronização de Fase Interna (FI);
- Malha de Ajuste Interno de Fase (AI);
- Malha de Sincronização de Fase Externa ou operação autônoma (FE).

Essas malhas de controle são do tipo proporcional - integral e tem ganhos:

GDFI, GDAI GDFE ganhos diretos das malhas FI, AI e FE respectivamente;

GIFI, GIAI GIFE ganhos integrais das malhas FI, AI e FE respectivamente;

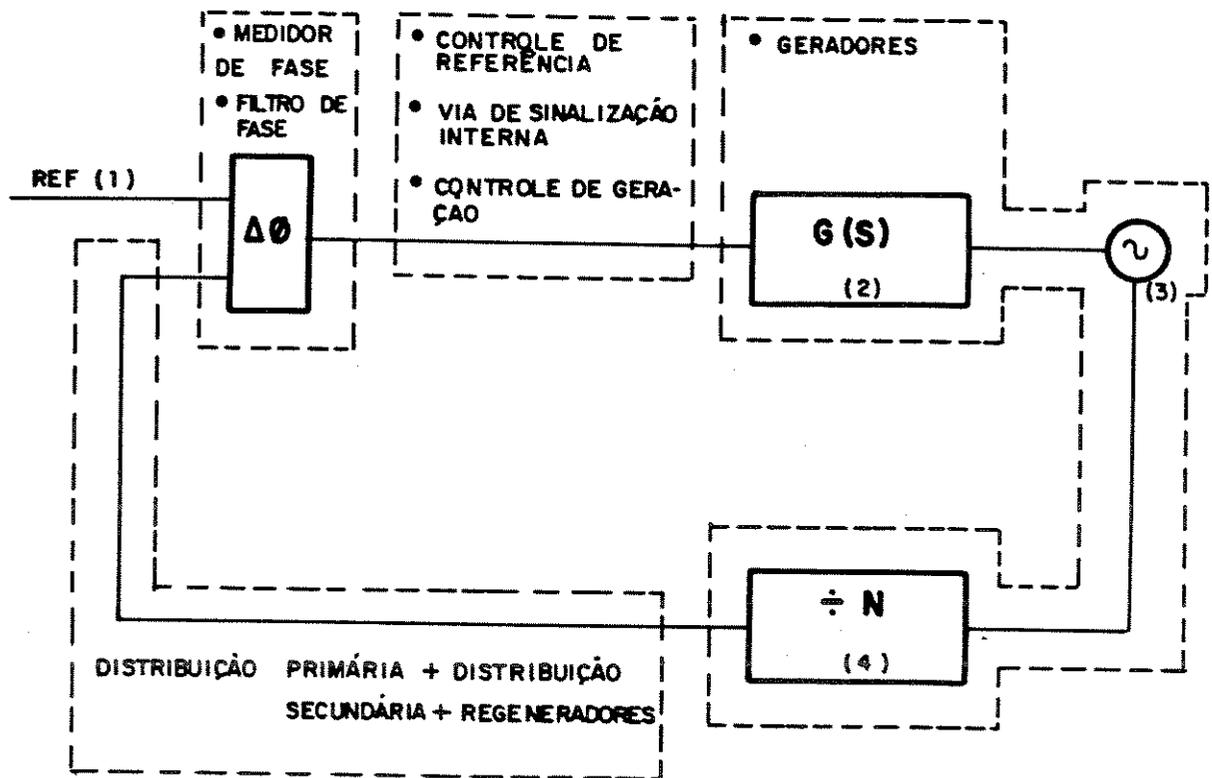
GDDE é o ganho direto de operação autônoma ou deriva.

As malhas FI, AI e FE são atualizadas com períodos de atualização T1, T2 e T3, respectivamente.

Um procedimento de definição de mestre, executado na iniciação dos geradores define um mestre e dois escravos. Esse procedimento será descrito no item 5.7 Iniciação e Reconfiguração dos Geradores em Caso de Falha.

O gerador mestre executa somente a malha FE. Os geradores escravos executam a malha FI, para se sincronizarem ao mestre enquanto o seu erro de fase em relação ao mestre for maior ou igual a 1 bit de 2048 kHz (488 ns) e executam a malha AI, caso contrário. A malha AI serve para corrigir erros de fase menores que 1 bit de 2048 kHz e consegue, em situação de regime, manter o escravo a uma distância no tempo não superior a $\delta = 8$ ns. do mestre.

Se existe pelo menos uma Referência Externa sem falha, a Malha de Sincronização Externa ou Operação Autônoma é alimentada pelos erros externos de fase médios diferenciados provenientes do Controlador de Referência. (A Diferenciação e Integração, realizadas respectivamente no Controlador de Referência e no Gerador, são necessários para evitar descontinuidade de fase no instante de uma comutação de referência). Essa malha conduz a central à situação de Síncrona à Referência Externa.



- (1) REF ASSUME UMA DAS REFERÊNCIAS: PCM, IES, CSM, OSC.
- (2) $G(S)$ - FILTRO
- (3) OSCILADOR A CRISTAL CONTROLADO POR TENSÃO
- (4) DIVISOR DE FREQUÊNCIA

Fig. 5. 4: pll de Sincronização da Central.

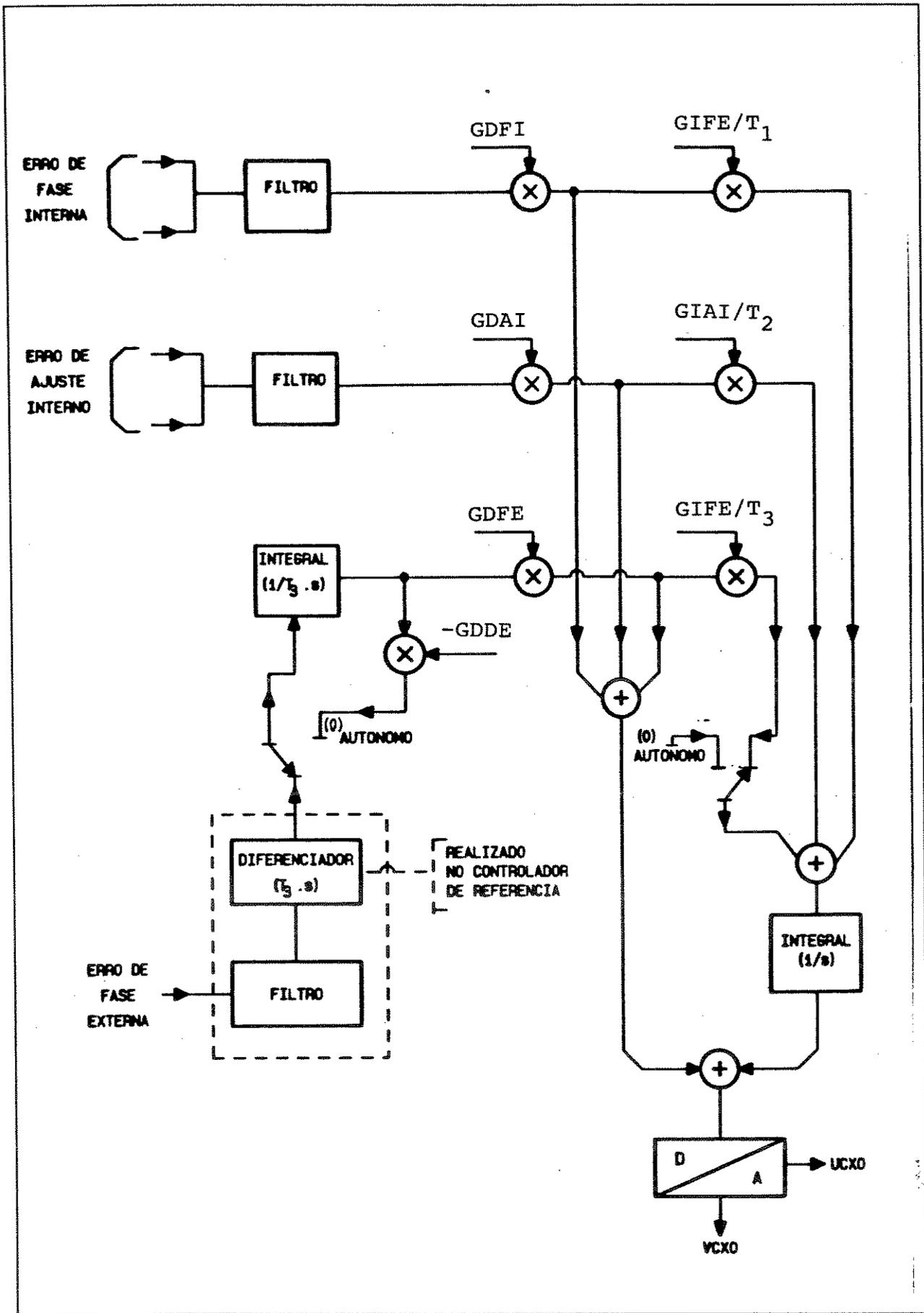


Fig. 5. 5: Sistema de Controle Realimentado do Gerador de Sincronismo.

Durante a Sincronização Externa a Integral (1/s) acumula o valor médio da frequência da referência com cte de tempo T3/GIFE segundos (aproximadamente 20 minutos no caso de um VCXO sem controle de temperatura). Ver apêndice 1.

A Central passa para modo Autônomo se todas as Referências Externas estiverem em falha.

Nesse caso é interrompida a atualização da Integral (1/s) e a porção direta do controle tende a zero devido à realimentação "- GDDE" na Integral (1/T3 s). Sendo assim, a frequência da central tende à frequência da referência dos últimos T3/GIFE segundos com constante T3/GDDE. Essa técnica de controle é conhecida por "Memória de Frequência". Durante a operação Autônoma a frequência dos osciladores apresentará um erro inicial, advindo da degradação da Referência introduzida na Integral 1/s, somado a um erro advindo do envelhecimento natural dos osciladores.

5.8. INICIAÇÃO E RECONFIGURAÇÃO DOS GERADORES EM CASO DE FALHA

Os geradores são colocados em posições físicas 0,1 e 2, no entanto, não existe estrape hardware contendo essa informação nos geradores. Cada gerador vê três sinais de relógio:

anterior
local
próximo.

Assim, o gerador da posição física 1, ou simplesmente gerador 1, vê como local o sinal proveniente dele mesmo, anterior, o sinal proveniente do gerador ϕ e próximo o sinal proveniente do gerador 2. Resumindo, seja um gerador i qualquer $i \in \{0,1,2\}$. A seguinte correspondência pode ser feita

local $\longrightarrow i$
próximo $\longrightarrow i + 1$
anterior $\longrightarrow i - 1$

obs.: as operações + e - acima são realizadas em módulo 3.

Na iniciação cada gerador verifica a presença dos sinais provenientes do anterior e do próximo para definir o mestre segundo o seguinte procedimento:

Se nem anterior nem próximo presentes

então mestre = local ;

caso contrário

Se próximo presente

então mestre = próximo ;

caso contrário mestre = anterior ;

Existe uma ordem pré-definida de power-on dos osciladores: Primeiro o zero depois o um, depois o dois. Obedecendo esta ordem o zero será mestre e os osciladores um e dois se escravizarão ao zero.

Durante o funcionamento, os geradores periodicamente comparam os sinais anterior, local e próximo entre si para informe de falhas e eventuais rearranjos, filtrando situações transitórias. Dessa comparação, é possível determinar por maioria o gerador em falha, supondo ocorrência de falhas simples. O procedimento descrito a seguir descreve a determinação do mestre em função da situação de falhas.

Se próximo em falha

então mestre = anterior ;

caso contrário

Se anterior em falha

então mestre = local ;

A Figura 5.6 a seguir ilustra situações de falhas e rearranjos dos geradores. Assume-se i o gerador mestre no instante da falha. O gerador em falha foi riscado com um "X". O arranjo dos osciladores são apresentados no instante da falha, após rearranjo e, por último, após restabelecimento do gerador em falha.

Os procedimentos descritos acima garantem que ao longo do tempo, na ocorrência de qualquer falha simples, sempre haverá um único mestre e dois escravos deste para fins de sincronização interna dos geradores.

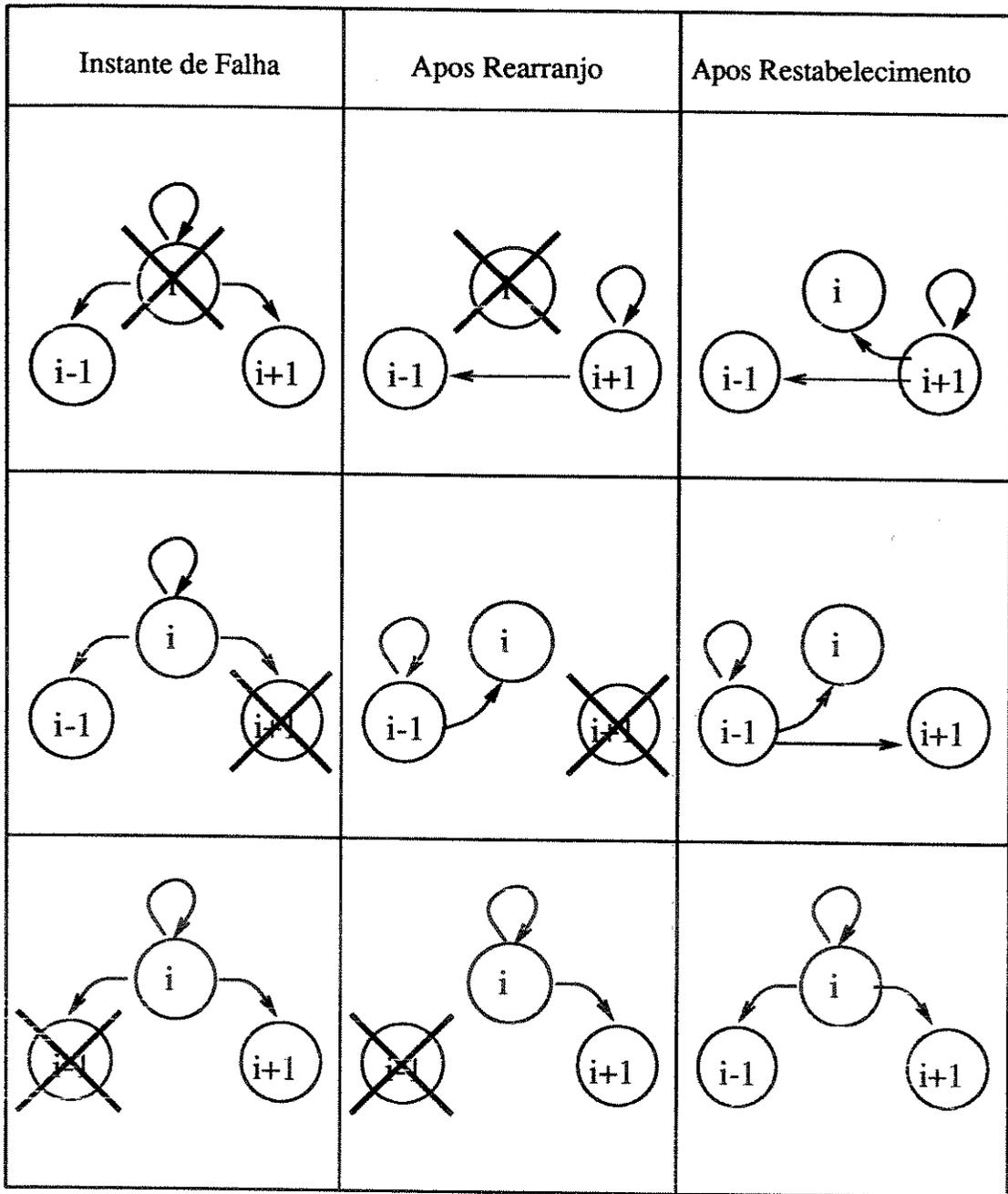


Fig. 5. 6: Falha, Reconfiguração e Reestabelecimento do Sistema de Geração.

5.9. DADOS DE DIMENSIONAMENTO

- VCXO: frequência 8,192 kHz

Atendendo os requisitos da Prática Telebrás de Sincronismo [7], o Sistema TRÓPICO RA pode ser equipado com um dos tipos de relógio descritos na tabela 2.1 abaixo:

Relógio	Envelhecimento (aging)	Estabilidade c/ temperatura	Máximo Range de frequência
R1	5×10^{-10} /dia	8×10^{-9} [-40 a 70 graus centígrados]	2 ppm
R2	2×10^{-8} /dia	20×10^{-6} [0 a 60 graus]	40 ppm

Tabela 5.1

- D/A 12 bits: Permite os seguintes passos de quantização de frequência:

$$R1 \rightarrow 5 \times 10^{-10}$$

$$R2 \rightarrow 1 \times 10^{-8}$$

- Cálculo das malhas de controle com precisão de 32 bits;

- Intervalo de tempos de atualização das malhas:

sincronização de fase interna: $T_1 = 0,5$ seg

ajuste interno de fase: $T_2 = 32$ miliseg

sincronização de fase externa/operação autônoma: 1 seg

- Sistema

- número de referências hierárquicas: 8

- função de transferência com frequência de corte menor que 0,01 Hz

5.10. CONTROLE E SUPERVISÃO DA ESTRUTURA DE SINCRONISMO

Os processos software identificados na coluna "Controle e Supervisão da Estrutura" da Figura 5.1 realizam as seguintes funções:

- Mudança automática da referência de Sincronismo
- Supervisão de Geração
- Supervisão da Distribuição/Regeneração;
- Supervisão da taxa de Escorregamento em Enlaces PCM.

5.10.1. Mudança Automática de Referência

Como já descrito anteriormente, uma referência poderá ser considerada em falha por três motivos:

- *Não passou* no teste de validação;
- Alarme do hardware;
- Interrupção do envio periódico de mensagens (do Controlador de Referência ao Controlador de Geração).

A Comutação de Referência, tanto por falhas como por restabelecimento deve ser feita por um acordo de pelo menos dois controladores de geração.

Para tanto, os controladores de Geração e o Gerenciador operam em conjunto supervisionando as referências. Tanto o gerenciador como os controladores de geração possuem cópias da "Tabela de Supervisão de Referências". Essas tabelas contêm três linhas, cada uma correspondente a um controlador de geração e oito colunas cada uma correspondendo a uma das 8 referências externas hierárquicas. Toda vez que, pelos critérios já mencionados, um controlador de geração detecta a mudança da condição de falha de uma das referências, todas as linhas correspondentes a esse controlador de geração em todas as cópias dessas tabelas são atualizadas (essa atualização é realizada por um Serviço Padronizado de consistência de tabelas oferecido pelo software básico do TRÓPICO-RA).

A condição de falha efetiva de uma referência é dada pela maioria das condições de falha associadas a cada Controlador de Geração. A Referência ativa, ou seja, aquela que realmente sincroniza a central é a de maior hierarquia e cuja condição efetiva de falha é normal. Esse procedimento garante que

comutações de referência só se realizam se pelo menos dois controladores de Geração concordarem.

Na situação de falha de todas as referências, o Controlador de Geração (em concordância com pelo menos outro controlador de geração) envia mensagem ao gerador, colocando-o em operação autônoma (caso este seja o mestre interno na qual permanecerá até que uma das Referências se restabeleça.

O Gerenciador é avisado a toda atualização da Tabela de Supervisão de Referências e informa ao operador toda mudança de condição efetiva de referência e toda comutação de referência.

5.10.2. Supervisão de Geração

Periodicamente, cada Gerador envia mensagens ao seu Controlador de Geração informando status do gerador, tensão do VCXO e condição de falha dos geradores.

A condição de falha dos Geradores indica falhas nos sinais de 8 kHz recebidos por um gerador, ou seja, dois sinais provenientes de outros dois Geradores e um proveniente dele mesmo.

O status do gerador é uma variável que indica o modo de operação do Gerador (iniciação, escravo do anterior, local, escravo do próximo).

A supervisão é feita à semelhança da supervisão de referências. Todos os controladores de geração bem como o gerenciador possuem cópias da Tabela de Supervisão de Geradores. Essa tabela possui 3 linhas cada uma correspondente a um Gerador e três colunas, cada uma correspondente à condição de falha de um gerador vista pelo gerador correspondente àquela linha.

Toda vez que um controlador de geração detecta a mudança de uma condição de falha de um gerador todas as linhas correspondentes a este controlador de geração, em todas as cópias da Tabela de Supervisão de Geradores, são atualizadas (esta atualização é feita por um Serviço Padronizado de Consistência de Tabelas oferecido pelo Software Básico do TROPICO RA).

O Gerenciador somente considera em falha o gerador cuja condição de falha é "em falha" em pelo menos duas linhas da Tabela de Supervisão de Geradores, ou seja, quando pelo menos dois controladores de geração concordam à cerca da falha de um gerador.

Falhas na Interligação de Geradores são detectados pelo gerenciador quando apenas uma das linhas da Tabela de Supervisão de Geradores apresenta a condição de falha de um gerador "em falha".

Dois exemplos poderão elucidar o poder de diagnóstico e localização de falhas do algoritmo descrito acima.

1º caso: O Gerador 0 acusa o Gerador 1 "em falha" e o Gerador 2 acusa o Gerador 1 "em falha". Independentemente do que o Gerador 1 acuse em relação a si próprio, o Gerenciador considera o Gerador 1 em falha.

2º caso: Somente o gerador 1 acusa o Gerador 2 em falha. Nesta situação, o Gerenciador considera "falha na interligação entre geradores 1 e 2".

O Controlador de Geração detecta e sinaliza "falha da Comunicação com Gerador" se este interromper o envio periódico de mensagens; "tensão do VCXO fora dos limites", se isto acontecer. Nesse caso, o operador deverá realizar um procedimento de manutenção apropriado no gerador acusado.

O gerenciador mantém atualizados a condição de falha, o status e a tensão do VCXO de cada gerador para eventual consulta do operador.

5.10.3. Supervisão da Distribuição/Regeneração

Periodicamente, os Supervisores de Recuperação acessam o registro de falhas do regenerador do qual obtêm as condições de falhas, tanto dos sinais 2MB recebidos da distribuição (primária/secundária) como dos sinais por ele sintetizados. Caso essas condições sejam alteradas, o supervisor de Regeneração envia mensagem ao Gerenciador contendo informações da nova condição de falha e da distribuição (primária/secundária) a qual o regenerador tem acesso. De posse dos dados enviados de um ou mais supervisores de Regeneração, o Gerenciador diagnostica, localiza e informa eventuais falhas ao operador.

5.10.4. Supervisão da Taxa de Escorregamento em Enlaces PCM

O Supervisor de Referência periodicamente acessa o Detector de Escorregamento acumulando o número de escorregamentos ocorridos na última hora e nas últimas 24 horas. O gerenciador da Estrutura de Sincronismo periodicamente interroga os Supervisores de Referência coletando dados de escorregamento sobre os quais realizam uma estatística cujo resultado fica disponível para consulta do operador, através de Comando Homem Máquina, conforme será descrito a seguir.

5.11. FACILIDADES DE COMUNICAÇÃO HOMEM MÁQUINA

O Gerenciador oferece Interface de Comunicação Homem Máquina, permitindo ao operador acesso à base de dados da Estrutura de Sincronismo, por meio dos seguintes comandos:

5.11.1. Interrogação/Modificação da Configuração Atual de Sincronismo

É oferecido ao operador, para consulta ou possível modificação, a Tabela de Identificação das Referências para Sincronização, indexada pela hierarquia das mesmas. Para cada índice (hierarquia) são apresentados:

Tipos de referência: (PCM, IES, OSC, CSM);
Identificação do processador associado;
Condição de operação: (normal, em falha);
Estado de referência: (ativa, bloqueada, não criada).

5.11.2. Interrogação sobre Escorregamentos

São oferecidas ao operador quatro opções de uso desse comando:

- Relativo a um PCM específico do período corrente;
- Relativo a todos PCM's do período corrente;
- Relativo a um PCM específico do período anterior;
- Relativo a todos PCM's do período anterior.

Para cada PCM é indicado:

- nº do processador associado
- Tempo de supervisão (em dias, horas);
- Número de escorregamentos da última hora;
- Número de escorregamentos das últimas 24 horas;
- percentagem de tempo aceitável;
- percentagem de tempo degradada;
- percentagem de tempo inaceitável;
- percentagem de tempo indisponível.

As categorias de desempenho correspondem aos seguintes intervalos para taxas de escorregamentos [5.3] [7]:

- aceitável: $n < \text{ou} = X1 \text{ escorregamentos}/24 \text{ horas}$
- degradada: $X1 \text{ escorreg}/24 \text{ horas} < n < \text{ou} = X2 \text{ escorregamentos}/\text{hora}$
- inaceitável: $n > X2 \text{ escorregamentos}/\text{hora}$

Sendo n o número de escorregamentos, $X1$ e $X2$ estão em estudos, contudo provisoriamente adota-se $X1 = 5$ e $X2 = 30$.

5.11.3. Interrogação/Modificação dos Limites Admissíveis no Comportamento das Referências de Sincronismo

É oferecido ao operador, para consulta ou possível modificação, tabela contendo para cada tipo de referência (PCM, IES, OSC, CSM) os valores limites:

LA: Limite de Abundância

LR: Limite de Retorno

C : Constante de Filtro

Ts: Período de Supervisão

5.11.4. Interrogação/Modificação de Parâmetros de Sincronismo

É oferecido ao operador para consulta ou possível modificação a Tabela de Parâmetros de Sincronismo. Essa Tabela é indexada pela identificação da Malha de Controle (Malha de Sincronização Interna, Malha de Ajuste Interno de Fase, Malha de Sincronização Externa, Malha de Operação Autônoma) e armazena os valores do Ganho Direto e do Ganho integral para cada malha.

5.11.5. Interrogação sobre Condições de Funcionamento dos Geradores

É oferecido ao operador, para consulta, a tabela da condição de funcionamento dos Geradores Indexada pela identificação dos mesmos. A condição de funcionamento engloba condição de falha, status e tensão do VCXO do Gerador.

CAPÍTULO 6

EXEMPLOS DE APLICAÇÃO

6.1. INTRODUÇÃO

Este capítulo tem por objetivo demonstrar como a teoria desenvolvida nos capítulos anteriores pode ser facilmente aplicada na prática. Foram selecionados dois exemplos bastante significativos. O primeiro é um PLL analógico; o segundo é um PLL digital a microprocessador cujo compensador será projetado.

6.2. ANÁLISE DE UM PLL ANALÓGICO

6.2.1. Descrição Geral

O circuito do PLL analógico pode ser visto na Figura 6.1. O sinal de referência é P2MR, que corresponde ao sinal v_R do Capítulo 2. O sinal escravo P2ME corresponde ao sinal v , também do Capítulo 2.

A frequência nominal destes sinais é

$$f_o = 2048000 \text{ Hz} \quad (6.1)$$

O circuito é composto por um VCXO, um quadrador, um gerador de fases (este com dupla função: divisor de frequência e atrasador), um comparador de fase e um compensador. A seguir, serão descritos cada um desses blocos nos aspectos relevantes para PLL.

6.2.2. VCXO

O VCXO é um oscilador colpits cujo circuito ressonante (o cristal, o diodo capacitivo c_D e os capacitores c_1 e c_2) tem frequência de ressonância f_h dependente da tensão v_f de saída do compensador.

Com o aumento de v_f , c_D diminui e conseqüentemente f_h aumenta. A Figura 6.2 ilustra como f_h varia em função de v_f , para um particular VCXO ajustado. A dependência de f_h em função de v_f varia com os seguintes fatores:

- mudança de componentes
- temperatura

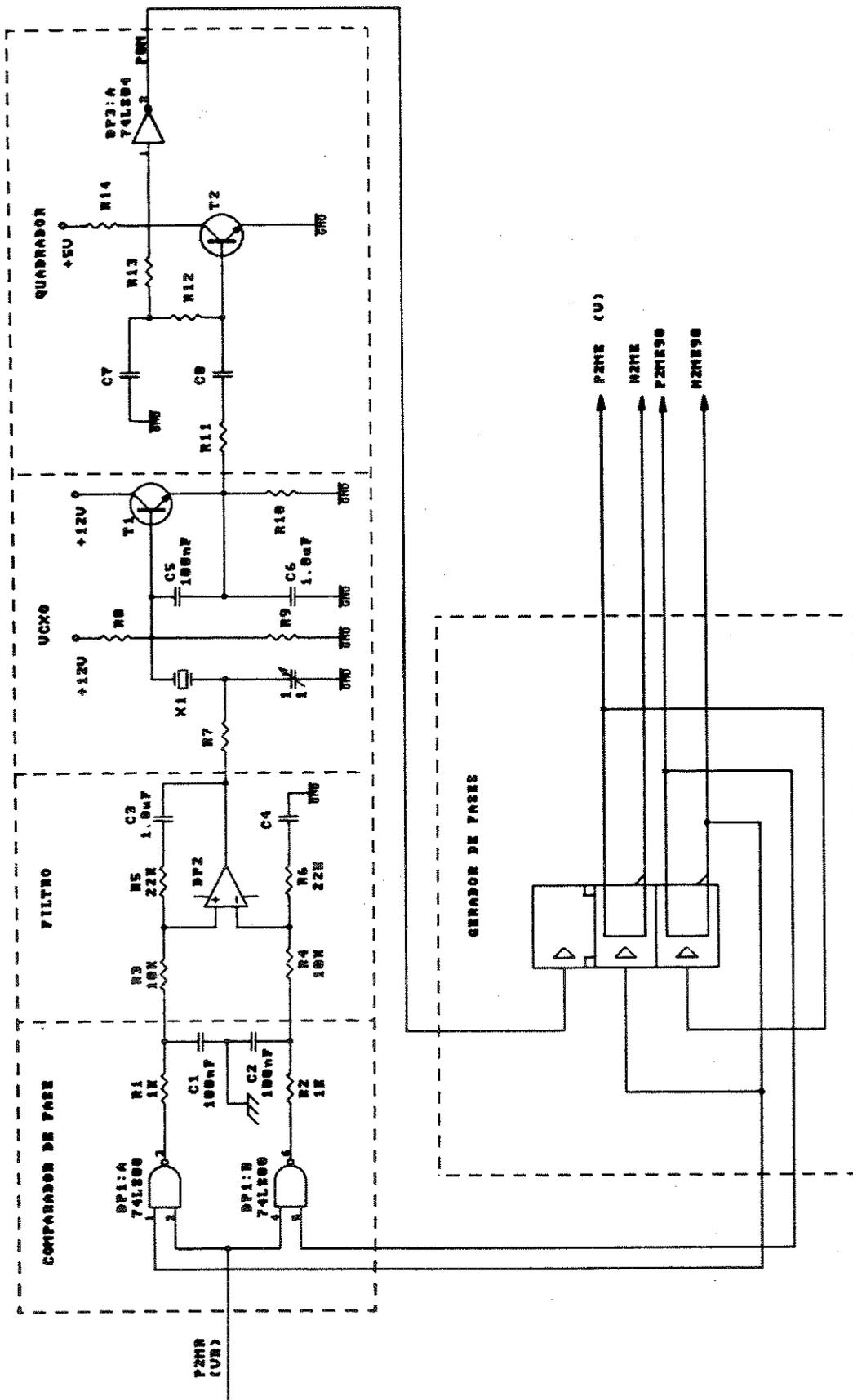


Fig. 6. 1: Exemplo de um pll Analógico.

- envelhecimento do cristal
- retraço (propriedade dos osciladores a cristal que, se desligados e ligados novamente, nas mesmas condições ambientais e elétricas, não voltam a oscilar exatamente na mesma frequência).

Existem inúmeras soluções para minimizar os efeitos enumerados acima sobre o VCxO mas estas não são objeto de estudo deste trabalho.

Voltando à Figura 6.2, f_h pode ser aproximada pela expressão 2.46 repetida a seguir.

$$f_h = f_{ho} + k_f(v_f - v_{fo})$$

onde $f_{ho} = 8.192.000 \text{ Hz}$ (6.2)

$v_{fo} = 5 \text{ volts}$ (6.3)

$k_f = 32 \frac{\text{Hz}}{\text{volt}}$ (6.4)

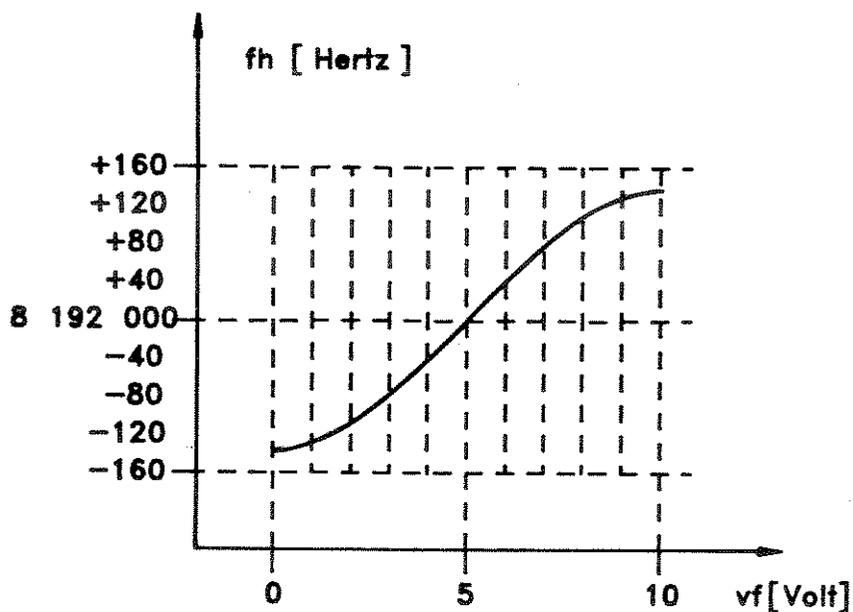


Fig. 6. 2: Curva de um VCXO.

6.2.3. Quadrador

Para fins de análise do PLL, o quadrador é completamente transparente. A transformação que realiza sobre o sinal A8M para gerar o sinal P8M tem a ver apenas com a forma de onda e o fan-out do sinal P8M. Apesar disso, alguns pontos interessantes desse circuito podem ser ressaltados:

- O transistor T_2 é polarizado com a componente DC da tensão de coletor para controlar em 50% o duty cycle do sinal do emissor;
- O inversor tem a função de isolar o quadrador, limitando a uma entrada TTL a carga do coletor de T_2 .

6.2.4. Gerador de Fases

Trata-se de um circuito sequencial síncrono que gera, a partir do sinal P8M, sinais posicionados no tempo conforme ilustra a Figura 6.3. O sinal N2ME90 está em quadratura em relação ao sinal N2ME que, por sua vez, está em quadratura em relação ao sinal P2ME que, da mesma forma, se encontra em quadratura em relação ao sinal P2ME. Como o período de qualquer um desses sinais é quatro vezes o período do sinal P8M, conclui-se que a frequência destes sinais é:

$$f = \frac{f_h}{N} \quad (6.5)$$

onde $N = 4$ (6.6)

O mesmo ocorre com o erro de frequência ef destes sinais com respeito ao erro de frequência efh do sinal P8M

$$ef = \frac{efh}{N} \quad (6.7)$$

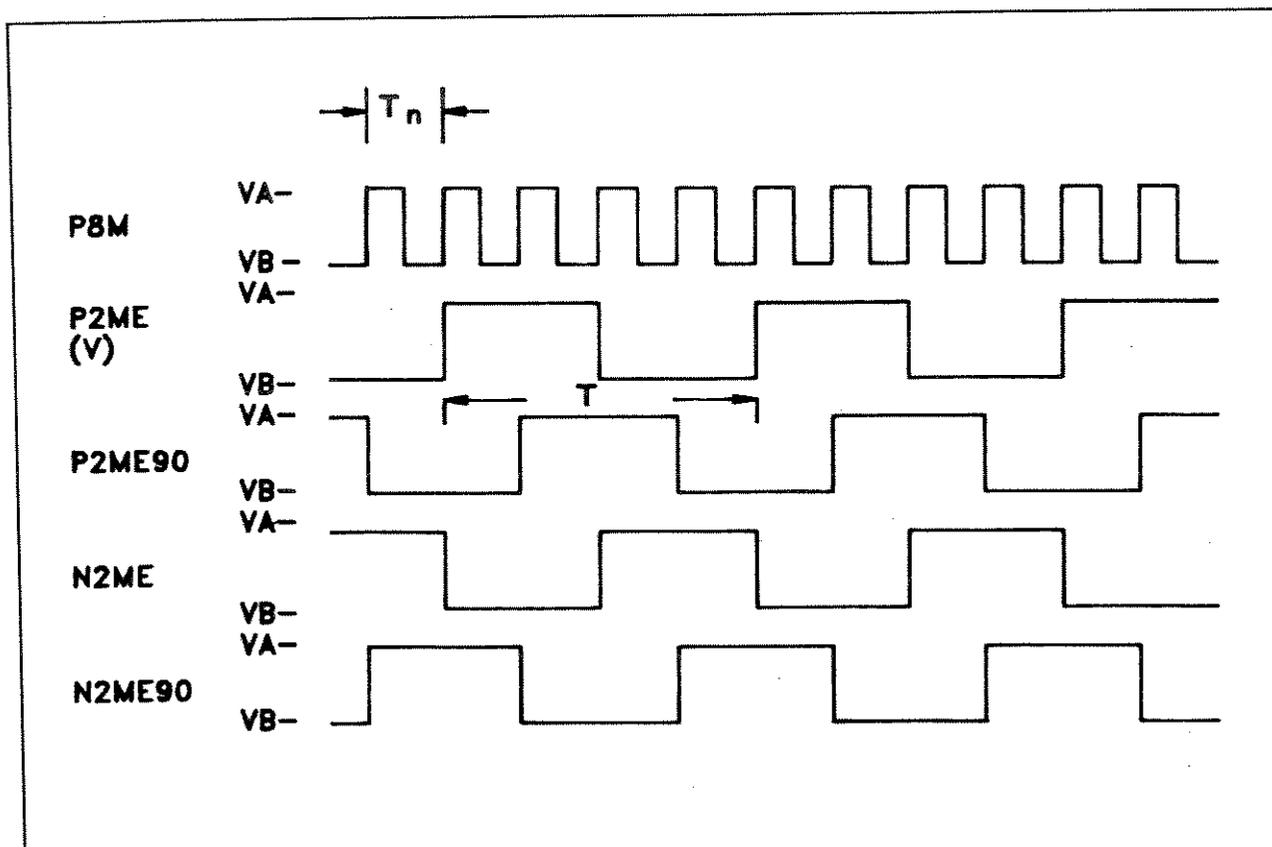


Fig. 6. 3: Diagrama de Tempos do Gerador de Fase.

6.2.5. Comparador de Fases

O comparador de fase é composto por dois NANDS e dois circuitos RC. Cada NAND faz o batimento lógico de suas entradas. Os filtros R_1C_1 , na saída de cada NAND, tem a função de deixar passar somente a componente contínua dos sinais D_{p1} e D_{p2} . A diferença $V_{p1} - V_{p2}$ é proporcional ao erro de fase do sinal v em relação ao sinal v_R , como será demonstrado a seguir.

O diagrama de tempo/fase do comparador de fase, assumindo que a frequência do escravo é igual à do mestre, é apresentado na Figura 6.4 a 6.4b, para valores de erro relativo de fase, erp , nos intervalos $[-\pi/2 ; \pi/2]$ e $[\pi/2 ; 3\pi/2]$ respectivamente. Desta figura podem ser calculadas as componentes contínuas v_{p1} e v_{p2} dos sinais D_{p1} e D_{p2} , respectivamente:

$$v_{p1} = \frac{v_A - v_B}{2\pi} erp + \frac{3v_A - v_B}{4} \quad (6.8)$$

$$\text{para } -\frac{\pi}{2} \leq \text{er}\rho \leq \frac{\pi}{2}$$

$$v_{p1} = -\frac{v_A - v_B}{2\pi} (\text{er}\rho - \pi) + \frac{3v_A - v_B}{4} \quad (6.9)$$

$$\text{para } \frac{\pi}{2} \leq \text{er}\rho \leq \frac{3\pi}{2}$$

$$v_{p2} = -\frac{v_A - v_B}{2\pi} \text{er}\rho + \frac{3v_A - v_B}{4} \quad (6.10)$$

$$\text{para } -\frac{\pi}{2} \leq \text{er}\rho \leq \frac{\pi}{2}$$

$$v_{p2} = -\frac{v_A - v_B}{2\pi} (\text{er}\rho - \pi) + \frac{3v_A - v_B}{4} \quad (6.11)$$

$$\text{para } \frac{\pi}{2} \leq \text{er}\rho \leq \frac{3\pi}{2}$$

De (6.8) e (6.10) obtém-se:

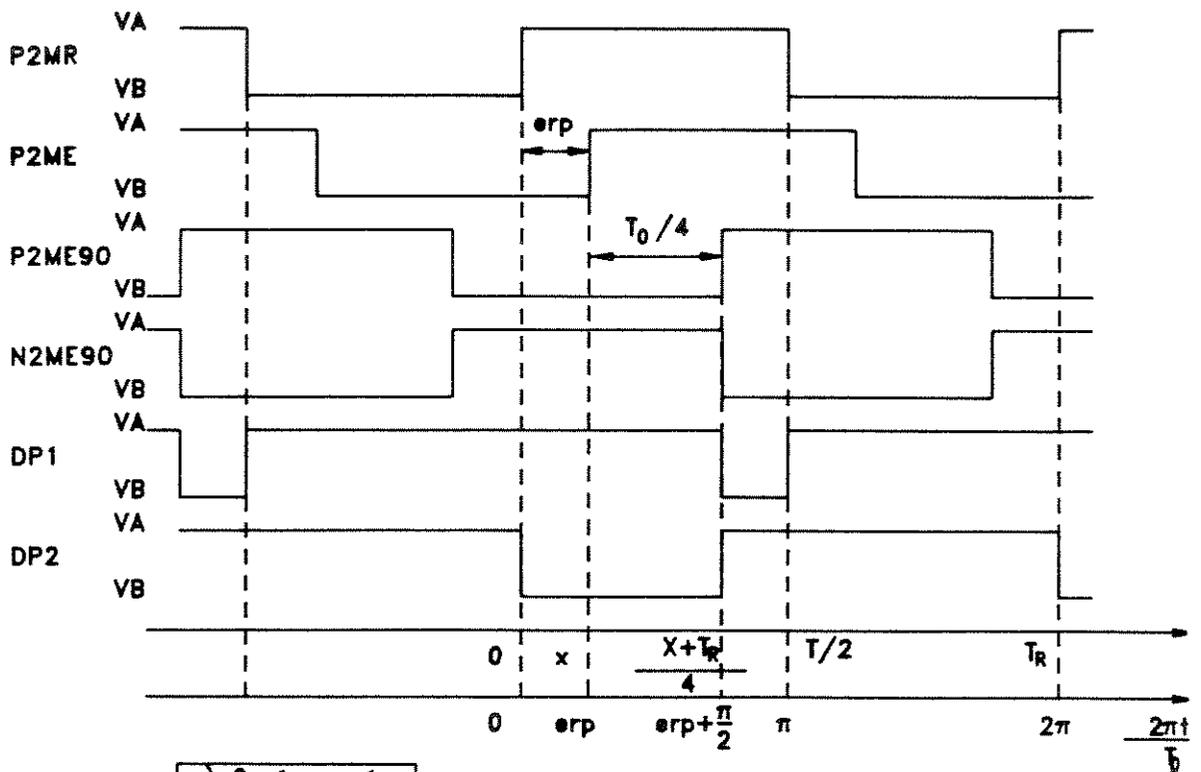
$$v_{p1} - v_{p2} = k\rho \text{er}\rho \quad (6.12)$$

$$\text{para } -\frac{\pi}{2} \leq \text{er}\rho \leq \frac{\pi}{2}$$

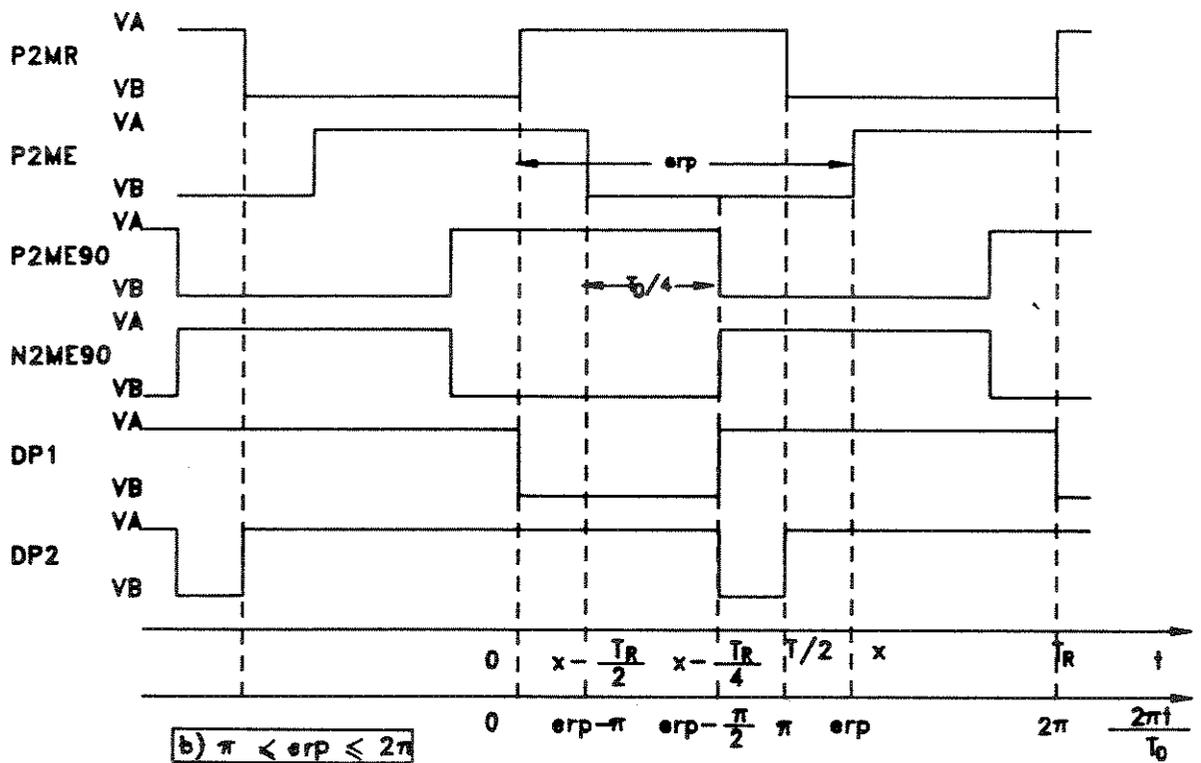
De (6.9) e (6.11) obtém-se

$$v_{p1} - v_{p2} = -k\rho (\text{er}\rho - \pi) \quad (6.13)$$

$$\text{para } \frac{\pi}{2} \leq \text{er}\rho \leq \frac{3\pi}{2}$$



a) $0 \leq \text{erp} \leq \pi$



b) $\pi < \text{erp} \leq 2\pi$

Fig. 6. 4: Diagrama de Tempo/Fase do Comparador de Fase.

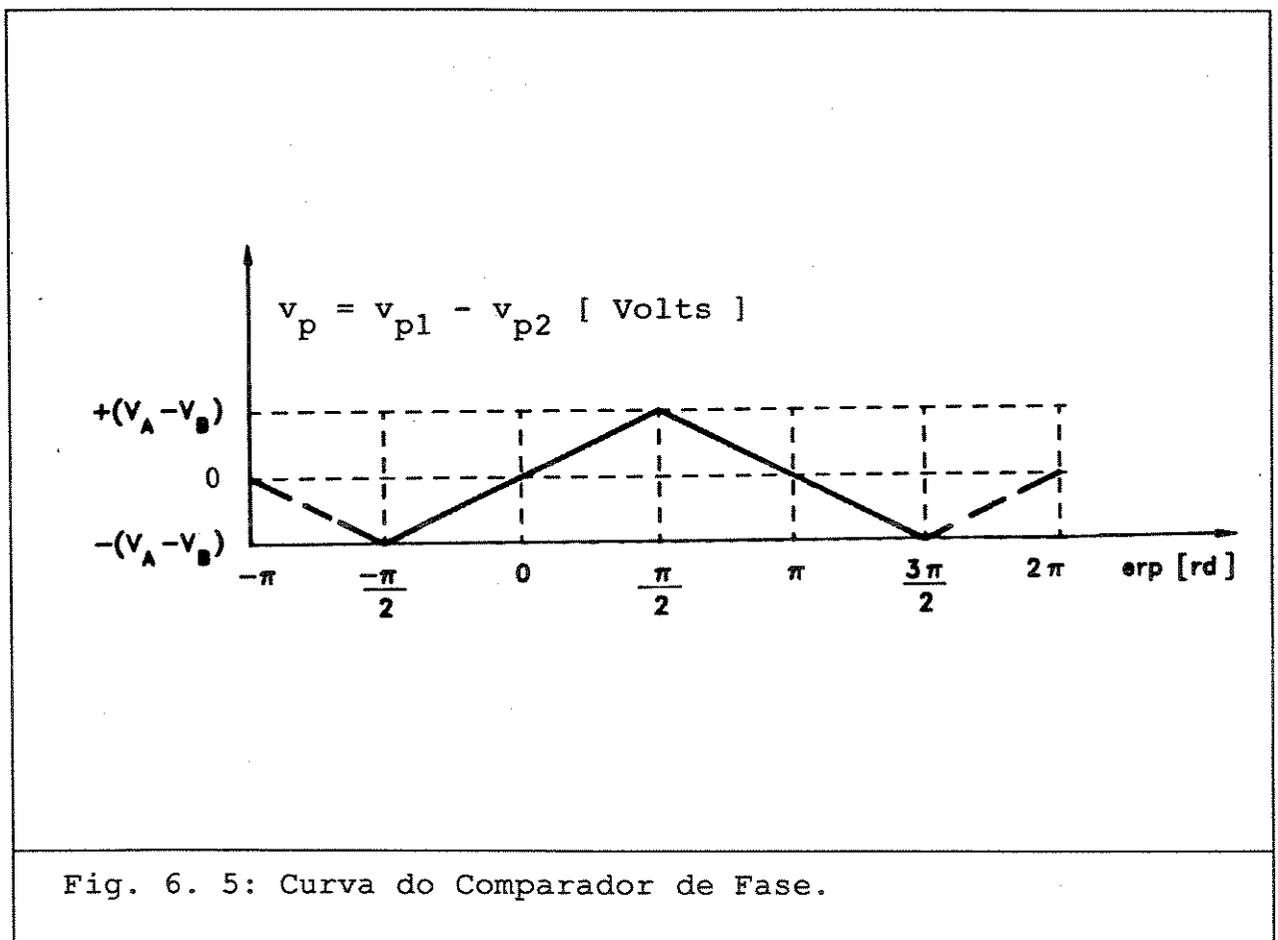
onde
$$k_p = \frac{v_A - v_B}{\pi} \frac{[\text{volt}]}{[\text{rd}]} \quad (6.14)$$

As expressões 6.13 e 6.14 determinam a curva do comparador de fase apresentada na Figura 6.5. Comparando a expressão 6.14 com a expressão 2.25 apresentada no Capítulo 2, identifica-se

$$v_p = v_{p1} - v_{p2} \quad (6.15)$$

e

$$v_{p0} = 0 \quad (6.16)$$



A forma como as expressões 6.12 e 6.13 do comparador de fase foram obtidas não foi muito rigorosa, pois assumiu que os sinais mestre e escravo tem a mesma frequência, ou seja, $f = f_R$.

Com isso, o erro relativo de fase permanece constante. Se $f \neq f_R$ erp passa a ser uma função do tempo pois:

$$\text{erp}(t) = \text{erp}_o(0) - \int_0^t (f(x) - f_R(x)) dx$$

Contudo, as expressões 6.12 e 6.13 continuam valendo para $\text{erp}(t)$ desde que $f - f_R$ não seja muito grande. A Figura 6.5 pode ser vista no osciloscópio se f e f_R forem constantes e diferentes. A frequência da onda é a frequência do batimento, ou seja, $f - f_R$. Com isso, o período correspondente a 2π radianos é $1/(f - f_R)$.

Considerando a família TTL - LS

$$v_A - v_B \cong 3 \text{ volt} \quad (6.16)$$

6.2.6. Compensador

Por ser implementado com amplificador operacional, a função de transferência do compensador pode ser obtida facilmente como:

$$v_F(s) = \frac{R_3}{R_2} \left(1 + \frac{1}{R_3 C s_2} \right) (v_{p1}(s) - v_{p2}(s)) \quad (6.17)$$

ou seja:

$$G(s) = \frac{v_F(s)}{v_p(s)} = \frac{R_3}{R_2} \left(1 + \frac{1}{R_3 C s_2} \right) \quad (6.18)$$

onde
$$v_p(s) = v_{p1}(s) - v_{p2}(s) \quad (6.19)$$

Observando-se a expressão 6.18 vê-se que ela é do tipo da expressão 2.50 apresentada no Capítulo 2. Conclui-se, assim, que o PLL em questão é de 2ª ordem. Da comparação dessas duas expressões tem-se:

$$A = \frac{R_3}{R_2} = 2,20 \quad (6.20)$$

e

$$b = \frac{1}{R_3 C_2} = 25,25 \frac{[\text{rd}]}{[\text{seg}]} \quad (6.21)$$

Note que os valores de R_2 , R_3 e C_2 constam na Figura 6.1.

6.2.7. Diagrama de Fluxo de Sinais

Considerando a análise feita nos itens anteriores, verificou-se que o PLL da Figura 1 se encaixa perfeitamente com o modelo de PLL de 2ª ordem discutido no Capítulo 2. O seu diagrama de fluxo de sinais para condições iniciais quiescentes é o mesmo apresentado na Figura 2.20, considerando o seguinte resumo:

$$\text{De 6.12 e 6.14} \quad k_p = \frac{3}{\pi} \frac{[\text{volt}]}{[\text{rad}]} \quad (6.22)$$

$$k_f = 32 \frac{[H_2]}{[\text{volt}]} \quad (6.4)$$

$$N = 4 \quad (6.6)$$

$$G(s) = A \left(1 + \frac{b}{s} \right) \quad (2.50)$$

$$A = 2,2 \quad (6.20)$$

$$b = 25,25 \frac{[\text{rd}]}{[\text{seg}]} \quad (6.21)$$

6.2.8. Função de Transferência

A função de transferência de um PLL de 2ª ordem é dada pela expressão 2.73, aqui transcrita:

$$H(s) = \frac{as + ab}{s^2 + as + ab} \quad (2.73)$$

onde

$$a = \frac{2\pi A k_p k_f}{N} \quad (2.50)$$

e b conhecido em (6.21).

Obtém-se o valor de a substituindo-se os valores de A (6.20), k_p (6.22), k_f (6.4) e N (6.6) na expressão (2.50). Com isso

$$a = 105,60 \text{ [rd]/[seg]} \quad (6.22)$$

Para demonstrar a curva de resposta em frequência desse PLL, deve-se reportar as expressões (2.80), (2.81) e (2.82) do Capítulo 2. A relação $x = b/a$ é facilmente encontrada:

de (6.21) e (6.22) encontra-se:

$$x \approx 0,25 \quad (\text{amortecimento crítico}) \quad (6.23)$$

Assim, a curva de resposta em frequência desse PLL é igual àquela apresentada na Figura 2.24 do Capítulo 2 para $x = 0,25$. O ponto no qual ocorre o máximo de $|H(j\omega)|$ é:

$$\text{de (2.80)} \rightarrow \omega_{\max} = 0,35a = 37,33 \text{ [rd]/[seg]} \quad (6.24)$$

$$\text{de (2.81)} \rightarrow |H(j\omega_{\max})| = 1,33 \quad (6.25)$$

6.2.9. Resposta a um Degrau de Frequência

Uma vez conhecido $x = 0,25$, de acordo com o que foi visto no Capítulo 2, trata-se de amortecimento crítico. As expressões para $ef(t)$ e $erp(t)$ são as expressões 2.95 e 2.94, respectivamente.

A Figura 2.27 (vide Capítulo 2) ilustra a resposta a um degrau de frequência de amplitude $F[H_z]$. No caso, os valores t_{MP} e t_{MF} , nos quais ocorrem máximo de erro de fase e máximo de erro de frequência são, respectivamente:

$$t_{MP} = \frac{2}{a} = 18,9 \text{ ms} \quad (6.26)$$

$$t_{MF} = \frac{4}{a} = 37,87 \text{ ms} \quad (6.27)$$

Observação importante: desta análise concluiu-se que $b/a = 1/4$ e, portanto, trata-se de amortecimento crítico. É muito pouco provável que este PLL, testado em laboratório, sem nenhum ajuste do ganho A, apresente amortecimento crítico. Isto se deve a vários fatores tais como precisão de componentes, efeito da temperatura sobre o cristal, retraço do oscilador, etc. Contudo, o comportamento do PLL não deverá ser muito diferente da conclusão a que chegou esta análise.

6.2.10. Regime com Rampa de Freqüência (Envelhecimento)

Os cristais apresentam um fenômeno denominado envelhecimento que faz com que sua massa ou diminua ao longo do tempo, causando neste caso aumento de freqüência, ou aumente, causando a diminuição da sua freqüência.

A taxa de envelhecimento dos cristais diminui com o próprio envelhecimento. Por este motivo, osciladores de alta precisão empregam cristais pré-envelhecidos.

Como no caso do PLL, o que importa são os erros relativos de freqüência, o efeito do envelhecimento do cristal no PLL é equivalente a supor que o envelhecimento é da referência. Para o PLL em estudo, supondo que seu cristal esteja envelhecendo "1 ppm ao mês", ou seja, com uma rampa (aproximação linear do envelhecimento), então:

$$\frac{B}{f_R} = \frac{10^{-6}}{30 \times 24 \times 3600} = 0,385 \cdot 10^{-12} \frac{1}{[\text{seg}]}$$

Note que f_R é a freqüência do sinal de referência.

Da expressão (2.111) obtém-se o erro relativo de intervalo de tempo em situação de regime:

$$\text{erit}(t) = \frac{1}{a \cdot b} \cdot \frac{B}{f_R} = 0,14 \cdot 10^{-15} \text{ segundos}$$

Suponha agora que esse mesmo PLL foi submetido a variação de temperatura diurna, por exemplo, de 20°C e com isso variou sua frequência em 10 ppm num período de 12 horas. Esse efeito poderia ser modelado por uma rampa de frequência da seguinte forma:

$$\frac{B}{f_R} = \frac{10 \times 10^{-6}}{12 \times 3600} = 231 \cdot 10^{-12} \frac{1}{[\text{seg}]}$$

Da expressão (2.111) pode ser obtido o erro relativo de intervalo de tempo para a situação de regime:

$$\text{erit}(t) = \frac{1}{a \cdot b} \frac{B}{f_R} = 86 \cdot 10^{-15} \text{ segundos.}$$

Conclui-se que esse tipo de PLL tem um bom desempenho em relação a envelhecimento e variação de temperatura. Contudo, na prática, esse PLL pode apresentar erit de regime não tão pequeno devido ao fato de o amplificador operacional que compõe seu compensador não ser perfeito, ou seja, existem impedâncias não nulas da entrada negativa para a saída do operacional e da entrada positiva para a terra, o que compromete o desempenho dos integradores.

6.3. PROJETO DE UM PLL DIGITAL A MICROPROCESSADOR

6.3.1. Descrição Geral

Trata-se do PLL de sincronização externa da central TROPICO-RA descrito no item 5.6 e ilustrado pela Figura 5.4. O diagrama de fluxo de sinais desse PLL é apresentado na Figura 6.6, na qual a central está se sincronizando à referência externa de número zero (veja seletores S_1 na posição 0 e S_2 e S_3 na posição EXT).

O sinal de referência v_R é o sinal de sincronismo de quadro extraído

do enlace PCM configurado para ser a referência de hierarquia número zero. Este sinal tem erro de frequência $E_{fR}(s)$, erro de fase $E_{pR}(s)$ e frequência nominal $f_o = 8\text{kHz}$.

O sinal escravo v é o sinal de sincronismo de quadro da central gerado pelos geradores de sincronismo e distribuídos internamente à central via sinal 2MB (veja item 5.3). Este sinal tem erro de frequência $E_f(s)$ (não explícito na Figura 6.6), erro de fase $E_p(s)$ e frequência nominal $f_o = 8\text{ kHz}$.

Apesar de parecer um pouco mais complexo que os diagramas de fluxo de sinais de PLL apresentados até aqui, será visto nos próximos itens que vários blocos do diagrama da Figura 6.6 são, na verdade, transparentes. Dessa forma, poderão ser eliminados do diagrama, o qual voltará a ter sua aparência usual.

6.3.2. Aproximação para Modelo Contínuo

Antes de passar à descrição dos blocos deste PLL, algumas rápidas considerações devem ser feitas quanto à aplicação da teoria dos capítulos anteriores neste estudo. Acontece que o sistema em questão é amostrado e a teoria é aplicável a sistemas contínuos.

Contudo, um sistema amostrado pode ser aproximado por um sistema contínuo se os períodos de amostragem e atualização forem muito menores que as constantes de tempo envolvidas. Caso não o fossem, as funções $H(s)$ encontradas no Capítulo 2 poderiam ser convertidas para funções $H(z)$ e o estudo decorrente seria feito nesse novo domínio. No entanto, o PLL analisado tem constantes de tempo elevadas, da ordem de minutos e períodos de amostragem e atualização muito pequenos, sendo o maior deles igual a 1 segundo. Assim sendo, integrais e derivadas podem ser aproximadas por somatórias e diferenças, respectivamente.

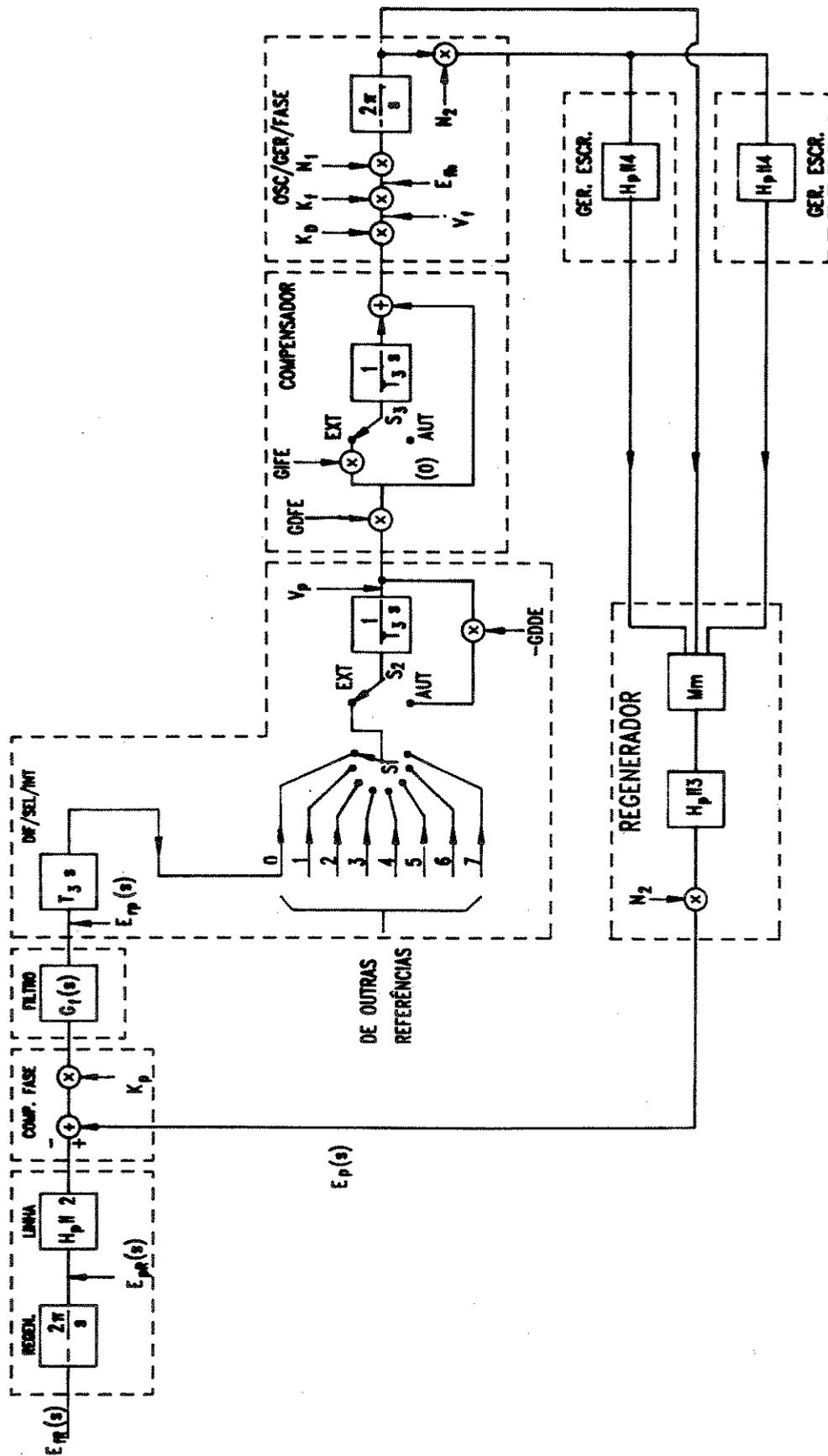
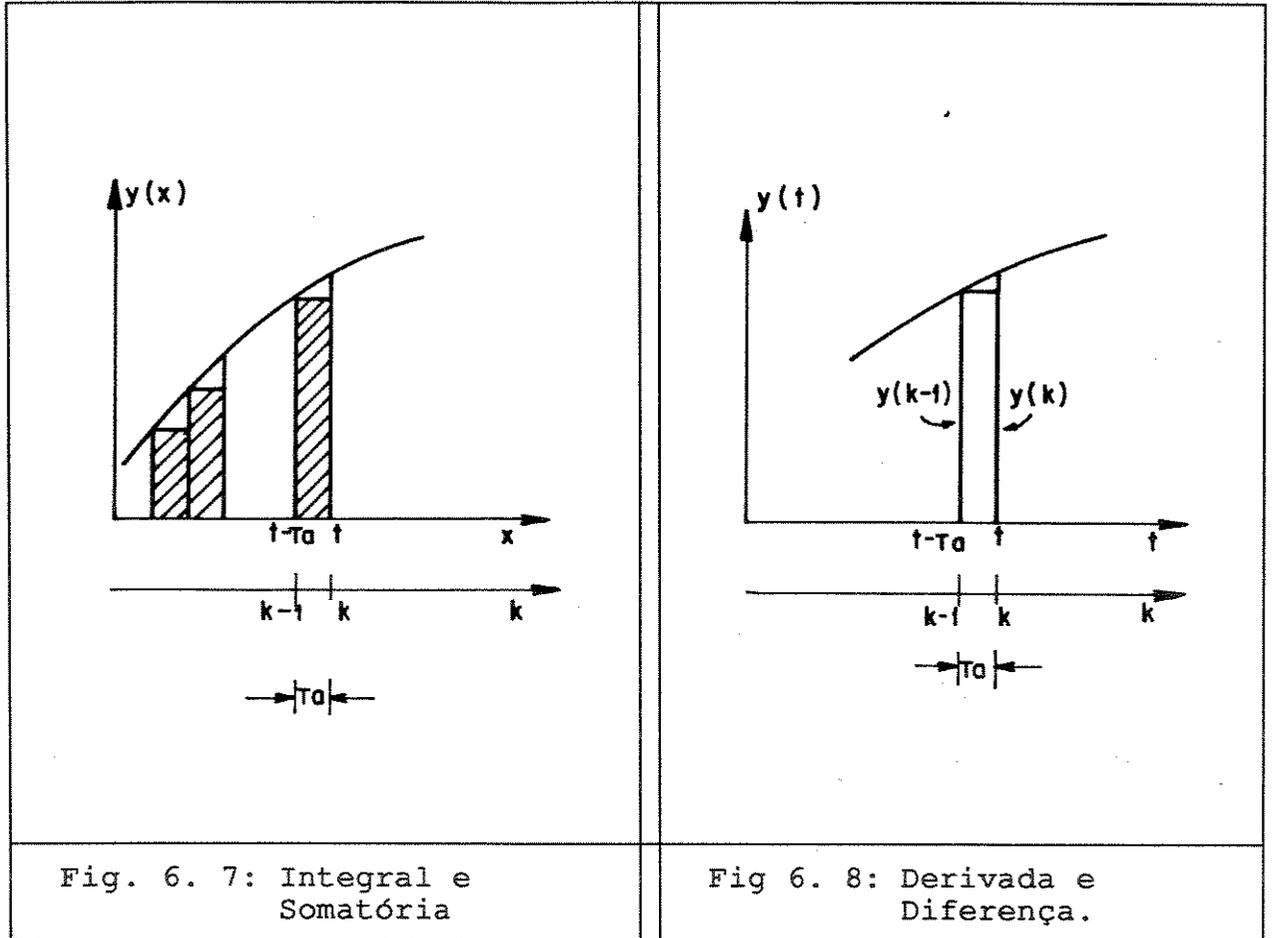


Fig. 6. 6: Diagrama de Fluxo o pll de Sincronização Externa do TRÓPICO RA.

6.3.2.1. Integrais e Somatórias

A Figura 6.7 ilustra a aproximação de uma somatória a uma integral

$$\int_0^t y(x) \cdot dx \cong \sum_{n=0}^k y(k) \cdot T_a \quad (6.28)$$



Considerando esta aproximação, pode ser calculada a transformada de Laplace da somatória:

$$\mathcal{L} \left\{ \sum_{k=0}^n y(k) \right\} \cong \frac{y(s)}{sT_a} \quad (6.29)$$

6.3.2.2. Derivadas e Diferenças

A Figura 6.8 ilustra a aproximação de uma derivada por uma diferença:

$$\frac{dy}{dt} = \frac{y(k) - y(k-1)}{T_a} \quad (6.30)$$

Considerando esta aproximação, pode ser calculada a transformada de Laplace da diferença:

$$\mathcal{L}\{y(k) - y(k-1)\} \cong s T_a Y(s) \quad (6.31)$$

O diagrama da Figura 6.6 levou em consideração as expressões 6.29 e 6.31 ao representar uma diferença por $T_3 s$ e uma somatória por $1/T_3 s$. Em ambos os casos o período de amostragem $T_a = T_3$.

6.3.3. Máscara da Função de Transferência

O PLL em estudo tem uma parte implementada em hardware e outra em software de tempo real, sobre a qual recairá o projeto. As constantes do PLL a ser projetado devem ser tais que sua função de transferência obedeça à máscara da Figura 6.9, segundo recomendação do CCITT [5,4].

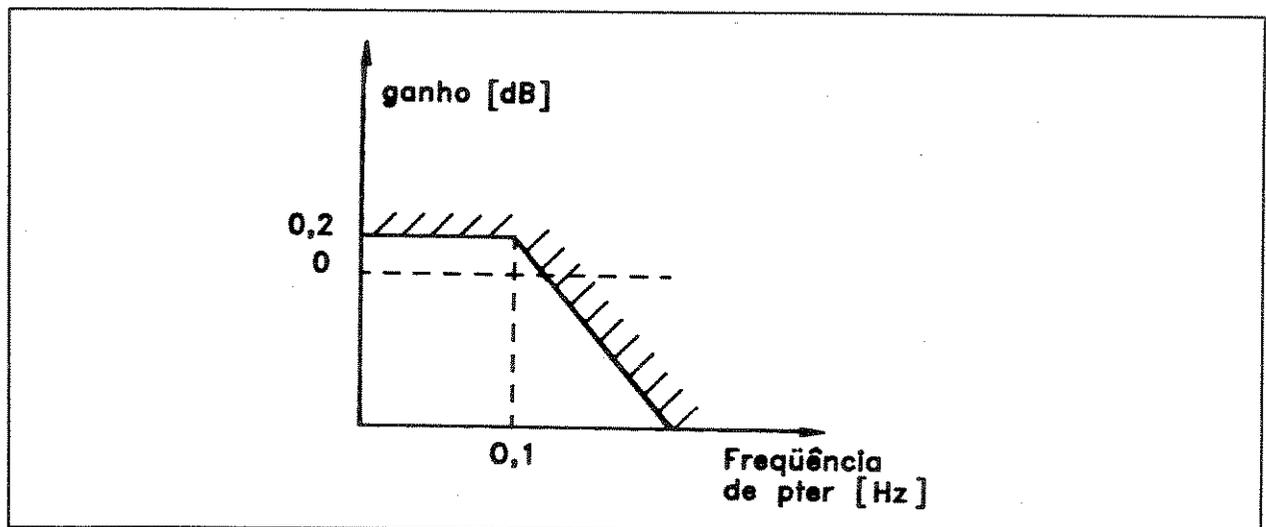


Fig. 6. 9: Máscara da Função de Transferência.
(CCITT)

Se o PLL for de 2ª ordem, o que será constatado mais adiante, então sua função de transferência será dada pela expressão:

$$H(s) = \frac{as + ab}{s^2 + as + ab} \quad (2.73)$$

Da máscara da função de transferência da Figura 6.9, o ganho de $H(s)$, para $s = j\omega$ deve ser inferior a 0,2 dB, ou seja:

$$20 \log |H(j\omega)| < 0,2 \quad (6.32)$$

A desigualdade 6.32 pode, por conveniência, ser reescrita na seguinte forma

$$|H(j\omega)| < 10^{0,02} = 1,047 \quad (6.33)$$

Como visto no Capítulo 2, o ponto de máximo $|H(j\omega)|^2$ ocorre para

$$\omega^2 = \omega_{\max}^2 = a^2 (x\sqrt{x(x+2)} - x^2) \quad (2.80)$$

para o qual

$$|H(j\omega_{\max})|^2 = \frac{x\sqrt{x(x+2)}}{2x^3(x+2) + (1-2x(x+1))x\sqrt{x(x+2)}} \quad (2.81)$$

onde

$$x = \frac{b}{a} \quad (2.82)$$

O maior valor de x que torna a expressão (2.81) coerente com a expressão (6.33) é $1/35$, ou seja:

$$x = \frac{b}{a} \leq \frac{1}{35} \quad (6.34)$$

Da desigualdade 6.34 vê-se que o PLL será do tipo amortecido não oscilatório. Considerando que $x < 1/35$ é muito pequeno, esse PLL terá uma resposta em frequência parecida com aquela de um PLL de 1ª ordem. Dessa forma,

levando-se em consideração a máscara da função de transferência da Figura 6.9, impõe-se

$$f_c = \frac{a}{2\pi} < 0,1 \text{ Hz} \quad (6.35)$$

Concluindo, as desigualdades 6.34 e 6.35 deverão ser obedecidas no projeto das constantes do compensador para atender os requisitos do CCITT [5,4], expressos na máscara da Figura 6.9.

6.3.4. Regenerador de Linha

O regenerador de linha, que na Figura 6.6 corresponde ao bloco "REGEN.LINHA", consegue extrair do sinal PCM de entrada os sinais de sincronismo de bit e de quadro de linha. No caso, o sinal de sincronismo de quadro v_R será o sinal de referência. O PLL de linha, ou seja, HPLL2 é um PLL cuja frequência de corte é bastante alta para atender as recomendações do CCITT quanto a aceitação de jitter na sua entrada. Como a frequência de corte do PLL em estudo deverá ser inferior a 0,1 Hz, conforme visto no item 6.3.3, HPLL2 poderá ser considerado transparente, ou seja:

$$\text{HPLL2}(s) \approx 1 \quad (6.36)$$

6.3.5. Comparador de Fase

O comparador de fase pode ser identificado na Figura 6.6 pelo bloco "COMP.FASE". É um circuito que realiza a contagem de pulsos de sincronismo de bit da central (2,048 MHz) entre os sinais de sincronismo de quadro de linha (v_R) e da central (V).

Esta contagem poderá resultar desde 0 a 255 pulsos pois 8 kHz é o resultado de $2,048 \text{ MHz}/N_2$, onde $N_2 = 256$. Em outras palavras, a um erro relativo de fase de 2π radianos corresponde uma contagem de $N_2 = 256$ pulsos. Ou seja:

$$k_p = \frac{N_2 \text{ [bit]}}{2\pi \text{ [rd]}} \quad (6.37) \quad N_2 = 256 \quad (6.38)$$

6.3.6. Filtro de Fase

O filtro de fase aparece na Figura 6.6 sob o nome de FILTRO. Este filtro é realizado por um programa executado em tempo real pelo processador que trata o enlace PCM. Amostras do comparador de fase são colhidas periodicamente servindo como entrada ao programa que realiza um filtro cujo diagrama de fluxo é apresentado na Figura 6.10.

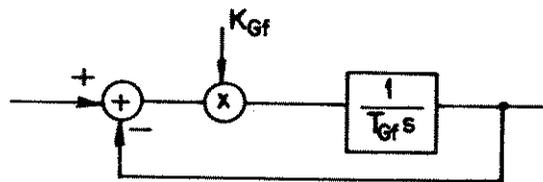


Fig. 6.10: Diagrama de Fluxo do Filtro de Fase.

A Função de transferência desse filtro é:

$$G_f(s) = \frac{k_{Gf}/T_{Gf}}{s + k_{Gf}/T_{Gf}} \quad (6.39)$$

Assim sendo, sua frequência de corte é

$$f_{Gf} = \frac{k_{Gf}}{2\pi T_{Gf}} \quad (6.40)$$

O filtro de fase tem a função de eliminar o jitter comum na entrada do PCM, sem o qual a referência poderia ser abandonada em virtude do teste de validação realizado sobre a mesma (ver item 5.6).

No caso, $k_{Gf} = 2^{-3}$ e $T_{Gf} = 16$ milissegundos, o que resulta numa frequência de corte

$$f_{Gf} = 1,24 \text{ Hz} \quad (6.44)$$

Também f_{Gf} é muitas vezes superior a frequência de corte do PLL em questão. Assim sendo, $G_f(s)$ poderá também ser considerada transparente:

$$G_f(s) = 1 \quad (6.42)$$

6.3.7. Diferenciador, Seletor, Integrador

Este aparece na Figura 6.6 com o nome "DIF/SEL/INT". O diferenciador é o bloco de função T_3s e o integrador, o bloco de função $1/T_3s$. Obviamente se tais funções se cancelam, nesse caso, qual a sua utilidade?

A utilidade está na obtenção do que pode ser chamado de "seletor contínuo", ou seja, um seletor cuja saída nunca apresenta descontinuidade. A Figura 6.11 ilustra essa propriedade. Suponha que, durante o intervalo de tempo $[t_1, t_2]$, o seletor s_1 esteve na posição 0. Em t_2 comutou para a posição 1, e assim permaneceu durante o intervalo $[t_2, t_3]$. A forma de onda x_1 representa a saída de um seletor normal (sem diferenciador na entrada e integrador na saída). A forma de onda x_2 corresponde à saída do "seletor contínuo". Dessa forma, qualquer que seja a comutação de referência (seletor s_1) ou a passagem para operação autônoma (seletor s_2) a entrada V_p do compensador será sempre contínua.

A Figura 6.12 apresenta uma comutação do seletor 2, da operação externa para autônoma, que pode ocorrer no caso de falha/bloqueio de todas as referências. Os erros relativos de fase acumulados no integrador de saída V_p caminham exponencialmente para zero com constante de tempo:

$$C = \frac{T_3}{GDDE} \quad (6.43)$$

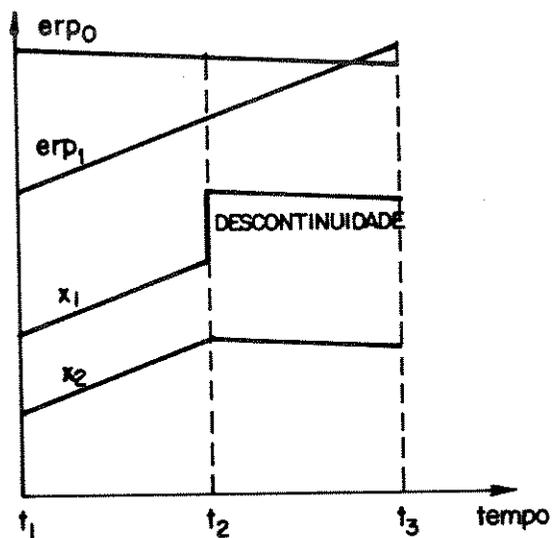


Fig. 6.11: Seletor Comum x Seletor Contínuo.

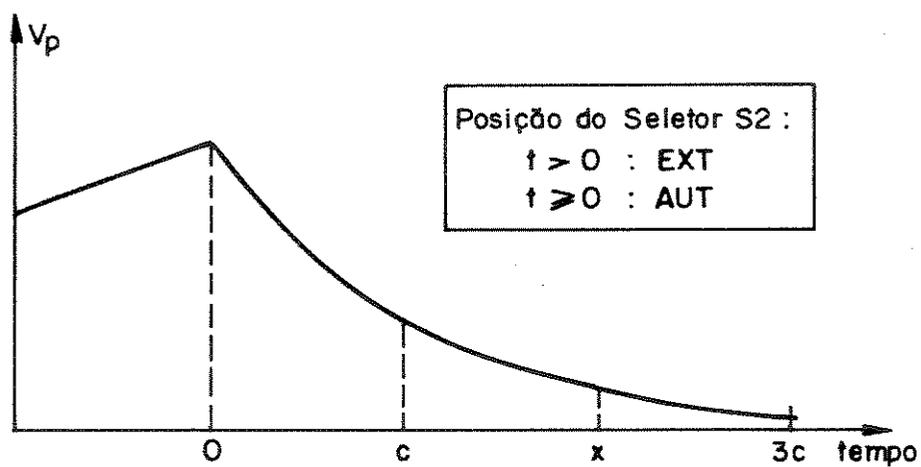


Fig. 6.12: Comportamento do Seletor Contínuo na Transição EXT - AUT.

6.3.8. Compensador

O compensador ("Compensador" na Figura 6.6) tem função de transferência $G(s)$ dependente da posição do seletor S_3 :

Para S_3 na posição EXT:

$$G(s) = GDFE \left(1 + \frac{GIFE}{T_3} \cdot \frac{1}{s} \right) \quad (6.44)$$

Para S_3 na posição AUT

$$G(s) = \frac{I_0}{s} + GDFE \quad (6.45)$$

onde I_0 era o valor acumulado no integrador $1/T_3s$ antes da comutação (ver apêndice 1)

Comparando a expressão 6.46 com a expressão 2.50 do compensador para um PLL de 2ª ordem, conclui-se que:

$$A = GDFE \quad (6.46)$$

$$b = \frac{GIFE}{T_3} \quad (6.47)$$

6.3.9. VCXO e Gerador de Fases

Este bloco pode ser visto na Figura 6.6 com o nome "OSC/GER.FASE".

O VCXO é o mesmo apresentado no item 6.2 e tem constante de frequência:

$$k_f = 32 \frac{\text{Hz}}{\text{volt}} \quad (6.4)$$

A constante k_D representa o conversor analógico/digital a cuja entrada está ligada a saída do compensador. Este conversor de 12 bits quantiza em $2^{12} = 4096$ passos uma faixa de tensão de 10 volts. Assim,

$$k_D = \frac{10 \text{ volt}}{4096 \text{ bit}} \quad (6.98)$$

O gerador de fase é similar ao empregado no item 6.2 só que do sinal de sincronismo de bit (2,048 MHz) é removido um pulso a cada 256 para gerar o sinal 2 MB (2 MHz com buraco, veja item 5.2). dessa forma

$$N_1 = 4 \quad (6.49)$$

Aos geradores escravos são enviados sinais de 8 kHz, que são obtidos da divisão de frequência do sinal de 2048 kHz por N_2 . Assim

$$N_2 = \frac{2048 \text{ kHz}}{8 \text{ kHz}} = 256 \quad (6.50)$$

6.3.10. Geradores Escravos

Os geradores escravos, na Figura 6.6 representados pelo nome "GER.ESCR.", existem para confiabilidade. No caso de falha do mestre, um deles torna-se o novo mestre, segundo o algoritmo descrito no item 5.8. Em situação normal, a malha de ajuste que executam os mantem com um erro de intervalo de tempo em relação ao mestre (erit) não superior a 8 nanosegundos.

A frequência de corte de transferência HPLL(s) que executam, deverá ser maior que a frequência de corte do PLL em questão para que possam acompanhar o mestre, com erit <8 ns, enquanto este acompanha uma referência externa.

A participação dos Geradores Escravos para efeito de sincronização externa da central é praticamente nula, pois serão eliminados da malha pelo votador de maioria/minoria, como será visto no próximo item.

6.3.11. Regenerador

6.3.11.1. PLL do Regenerador

O Regenerador ("REGENERADOR" na Figura 6.6) é equivalente ao circuito apresentado em 6.2. Dessa forma, a função de transferência HPLL3(s) tem frequência de corte muito superior a frequências de corte do PLL em questão. Assim sendo

$$HPLL3(s) \cong 1 \quad (6.53)$$

6.3.11.2. Circuito Votador de Maioria/Minoria

O circuito votador de maioria/minoria, ou seja, o bloco Mn do regenerador, é um circuito seqüencial síncrono cuja saída pode ser a maioria ou minoria dos sinais de entrada, dependendo da situação. Este circuito pode ser assim definido, em termos de sua lógica:

Entradas	: v_0, v_1, v_2
Maioria	: $M = v_0 v_1 + v_1 v_2 + v_2 v_0$
Minoria	: $m = \bar{v}_0 \bar{v}_1 v_2 + \bar{v}_0 v_1 \bar{v}_2 + v_0 \bar{v}_1 \bar{v}_2 + v_0 v_1 v_2$
Variável de estado	: P - indica presença da maioria
Saída	: $Mm = PM + \bar{P}m$

Nos casos de ausência de falhas nas entradas, falhas simples, ou seja, falha em apenas uma das entradas, e falhas duplas "stuck at one" em uma das entradas e "stuck at zero" em outra, o sinal M de maioria continua presente e a variável de estado P permanece em "um".

Nos casos de falhas duplas do tipo "stuck at one" em duas entradas ou "stuck at zero" em duas entradas, o sinal M de maioria torna-se um nível lógico constante igual a um no primeiro caso e igual a zero no segundo. Nestas situações P permanece em zero.

Em qualquer uma das situações descritas nos dois últimos parágrafos, a saída Mm do votador de maioria/minoria será igual à entrada v_0 , v_1 , ou v_2 proveniente do mestre deslocada no tempo do atraso intrínseco do circuito $\pm \delta$, onde δ é o máximo erro de intervalo de tempo de um sinal proveniente de um gerador escravo em relação ao sinal proveniente do gerador mestre.

A Figura 6.13 ilustra a saída do votador de Maioria/Minoria sob diversas circunstâncias, assumindo o atraso intrínseco do circuito votador nulo (para facilidade de compreensão), v_0 correspondente à saída do gerador mestre, v_1 escravo de v_0 e v_2 nas situações enumeradas de (1) a (5). A cada uma destas situações corresponde uma saída Mm, também numerada de (1) a (5). A tabela 6.1 resume a descrição da Figura 6.13.

situação	descrição	conseqüência
(1)	v_2 fora de sincronismo	Mm: ora em fase ora atrasado δ
(2)	v_2 adiantado de δ	$Mm = v_o$
(3)	v_2 atrasado de δ	$Mm = v_1 = v_2$
(4)	$v_2 = 0$ (stuck-at)	$Mm = v_o v_1$
(5)	$v_2 = 1$ (stuck-at)	$Mm = v_o + v_1$

Tabela 6.1 - Resumo da descrição da Figura 6.13

As demais situações para saída do votador de maioria/minoria, ou seja, aquelas decorrentes de falhas duplas, dispensam ilustrações pois a saída é igual ao único sinal de entrada presente. Caso este sinal não for aquele proveniente do mestre, ainda assim estará atrasado em relação a este de $\pm \delta$ nanosegundos, no pior caso.

Concluindo, o circuito votador insere um erro de intervalo de tempo em relação ao mestre cujo módulo não é superior a δ . Como já dito no item 6.3.10, $\delta < 8$ nanosegundos. Contudo ao valor de δ deve ser somada a dispersão de atraso dos elementos envolvidos na distribuição de sinais de relógio (ver Figura 5.1, coluna distribuição) Tais elementos, cabos, "drivers" e "receivers", podem somar a δ uma dispersão da ordem de 40 nanosegundos. Entretanto, δ e dispersão podem ser desprezados em face ao período nominal de 125 μ s dos sinais v e v_R a serem comparados.

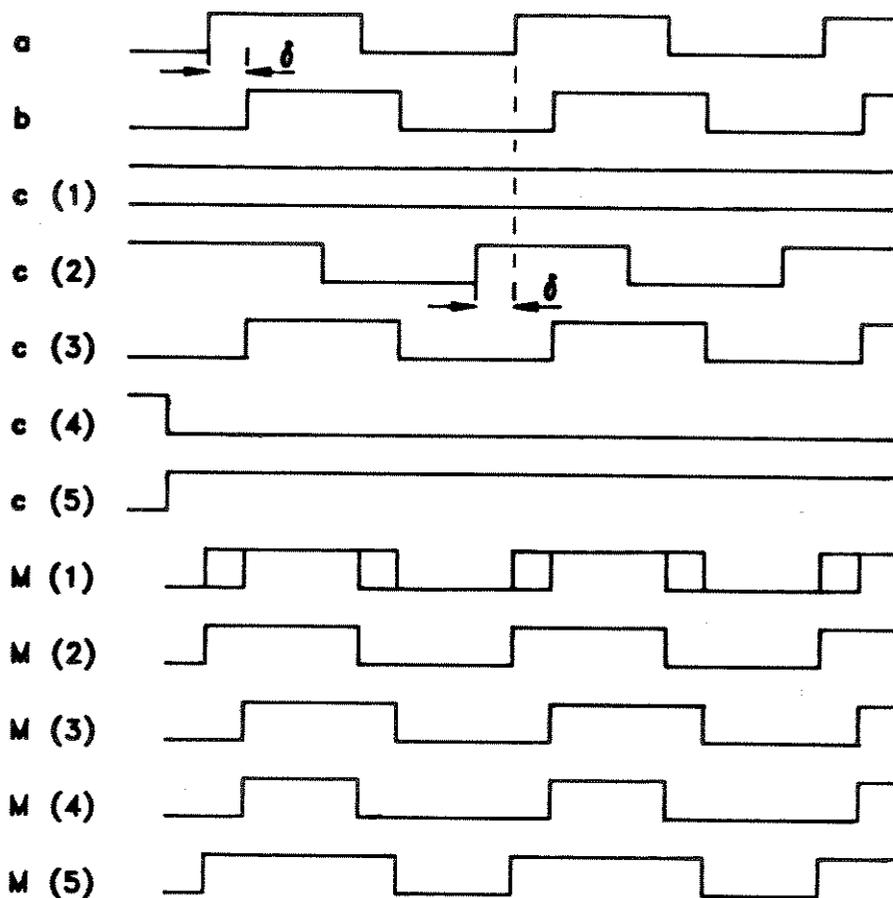


Fig. 6.13: Saída do Votador de Maioria/Minoria.

6.3.12. Diagrama de Fluxo de Sinais Simplificado

Considerando o que foi dito nos itens de 6.3.4 a 6.3.11 o diagrama de fluxo do PLL de sincronização externa da central TROPICO RA pode ser simplificado conforme ilustra a Figura 6.14.

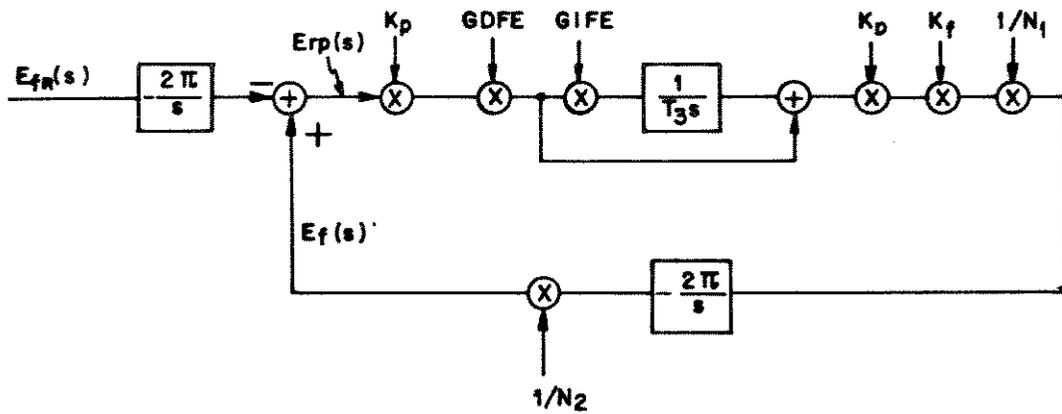


Fig. 6.14: Diagrama Simplificado de Fluxo do pll de Sincronização Externa do TRÓPICO RA.

6.3.13. Função de Transferência

A função de transferência do PLL em questão pode ser obtida do diagrama da Figura 6.14, como já feito no capítulo 2.

$$H(s) = \frac{as + ab}{s^2 + as + ab} \quad (2.73)$$

onde

$$a = \frac{2\pi \cdot \text{GDFE} \cdot k_p \cdot k_D \cdot k_f}{N_1 \cdot N_2} \quad (6.51)$$

e

$$b = \frac{\text{GIFE}}{T_3} \quad (6.47)$$

Substituindo os valores k_p , k_D , k_f , N_1 e N_2 encontrados respectivamente nas expressões (6.38), (6.48), (6.4), (6.49) e (6.50), chega-se a

$$a = \frac{5 \text{ GDFE}}{256} \quad (6.52)$$

Dessa forma, para atender aos requisitos da máscara da função de transferência do item 6.3.3, deve-se determinar os valores de GDFE, GIFE e T_3 .

T_3 corresponde ao período de envio de amostras do erro de fase do controlador de referência ao controlador de geração. Julgou-se que $T_3 = 1$ segundo seria um tempo pequeno em relação às constantes envolvidas neste PLL e, por outro lado, um tempo grande de forma que o tráfego desses sinais na via de sinalização seria muito pequeno. Assim

$$T_3 = 1s \quad (6.53)$$

Para GDFE e GIFE, outros critérios foram levados em consideração. Um deles é que, por ser o compensador um programa executado em tempo real, é interessante que tais parâmetros sejam da forma 2^{-i} . Com isso tais multiplicações são feitas com instruções rápidas de "Shifts".

Considerando a desigualdade 6.37 e as expressões (6.47), (6.52) e (6.53) chega-se a

$$\text{GIFE} < \frac{5 \cdot \text{GDFE}}{256} \times \frac{1}{35} \quad (6.54)$$

Um par de valores do tipo 2^{-i} que satisfaz a desigualdade (6.66) é:

$$\text{GDFE} = 1 \quad (6.55) \quad \text{e} \quad \text{GIFE} = 2^{-11} \quad (6.56)$$

Encontrados os valores de GDFE e GIFE determina-se a e b:

$$\text{De (6.52) e (6.55) tem-se } a = \frac{5}{256} \quad (6.57)$$

$$\text{De (6.47), (6.53) e (6.56) tem-se } b = 0,488 \cdot 10^{-3} \quad (6.58)$$

Uma vez determinados a e b, encontra-se:

1) A frequência de corte:

$$\text{de (6.35)} \rightarrow f_c = \frac{a}{2\pi} = 3,11 \cdot 10^{-3} \text{ Hz} \quad (6.59)$$

que valida a restrição da expressão 6.35

2) A relação $x = b/a$:

$$\text{De (6.57) e (6.58) tem-se } x = \frac{1}{40} \quad (6.60)$$

3) O valor de ω para o qual $|H(j\omega)|$ é máximo.

De (2.80) e (6.60) tem-se

$$\omega_{\max} = 1,38 \cdot 10^{-3} \frac{\text{rd}}{\text{seg}} \quad (6.61)$$

4) A frequência correspondente a ω_{\max}

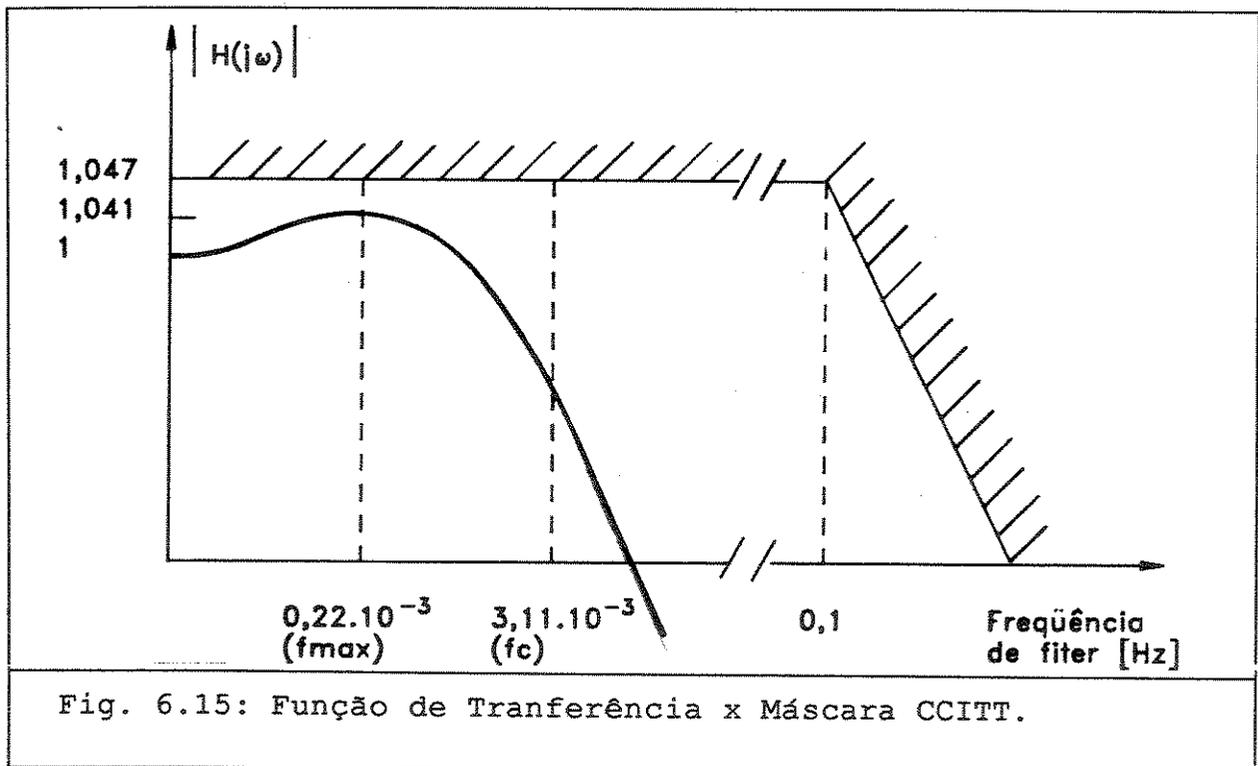
$$f_{\max} = \frac{\omega_{\max}}{2\pi} = 0,22 \cdot 10^{-3} \text{ Hz} \quad (6.62)$$

5) O valor máximo de $|H(j\omega)|$:

$$\text{De (2.81) e (6.60) tem-se } |H(j\omega)| = 1,041 \quad (6.63)$$

o que valida a restrição da expressão 6.33

A Figura 6.15 ilustra a função de transferência desse PLL comparada à máscara recomendada pelo CCITT para a mesma.



6.3.14. Resposta a um Degrau de Frequência

Conforme visto no Capítulo 2, se $x < 1/4$ o PLL terá resposta ao degrau de frequência amortecida não oscilatória. É o caso pois, segundo (6.60), $x = 1/40$. Substituindo os valores de a e b , encontrados respectivamente em (6.57) e (6.58) na expressão (2.86), calculam-se os polos de $H(s)$, que são, como já visto, muito próximos dos próprios a e b .

$$\text{De (2.86) tem-se } s_1 = 0,0005 \text{ rd/seg} \quad (6.64)$$

$$s_2 = 0,0195 \text{ rd/seg} \quad (6.65)$$

Substituindo os valores de s_1 e s_2 , encontrados acima nas expressões (2.88) e (2.89), obtém-se as expressões das respostas ao degrau de frequência de amplitude $F[\text{Hz}]$ para o erro relativo de fase e para o erro de frequência. Assim

De (2.88) tem-se

$$\text{erp}(t) = \frac{2\pi F}{0,019} \left(0^{-0,00005t} - e^{-0,0195t} \right) \quad (6.66)$$

De (2.89) tem-se

$$\text{ef}(t) = F \left(1 - \frac{1}{0,019} \left(0,0195 e^{-0,0195t} - 0,0005 e^{-0,0005t} \right) \right) \quad (6.67)$$

Da expressão contida na Figura 2.26 obtém-se t_{MP} que é o tempo para o qual $\text{erp}(t)$ é máximo. Observa-se que o tempo t_{MF} para o qual $\text{ef}(t)$ é máximo é exatamente $2t_{MP}$.

$$t_{MP} = \frac{\ln(s_2/s_1)}{s_2 - s_1} \approx 192 \text{ seg} \quad (6.68)$$

A Figura 6.16 apresenta $\text{ef}(t)$ e $\text{erp}(t)$ para um degrau de frequência de amplitude 1 ppm, ou seja,

$$F = 8 \text{ kHz} \times 10^{-6} = 8 \cdot 10^{-3} \text{ Hz} \quad (6.69)$$

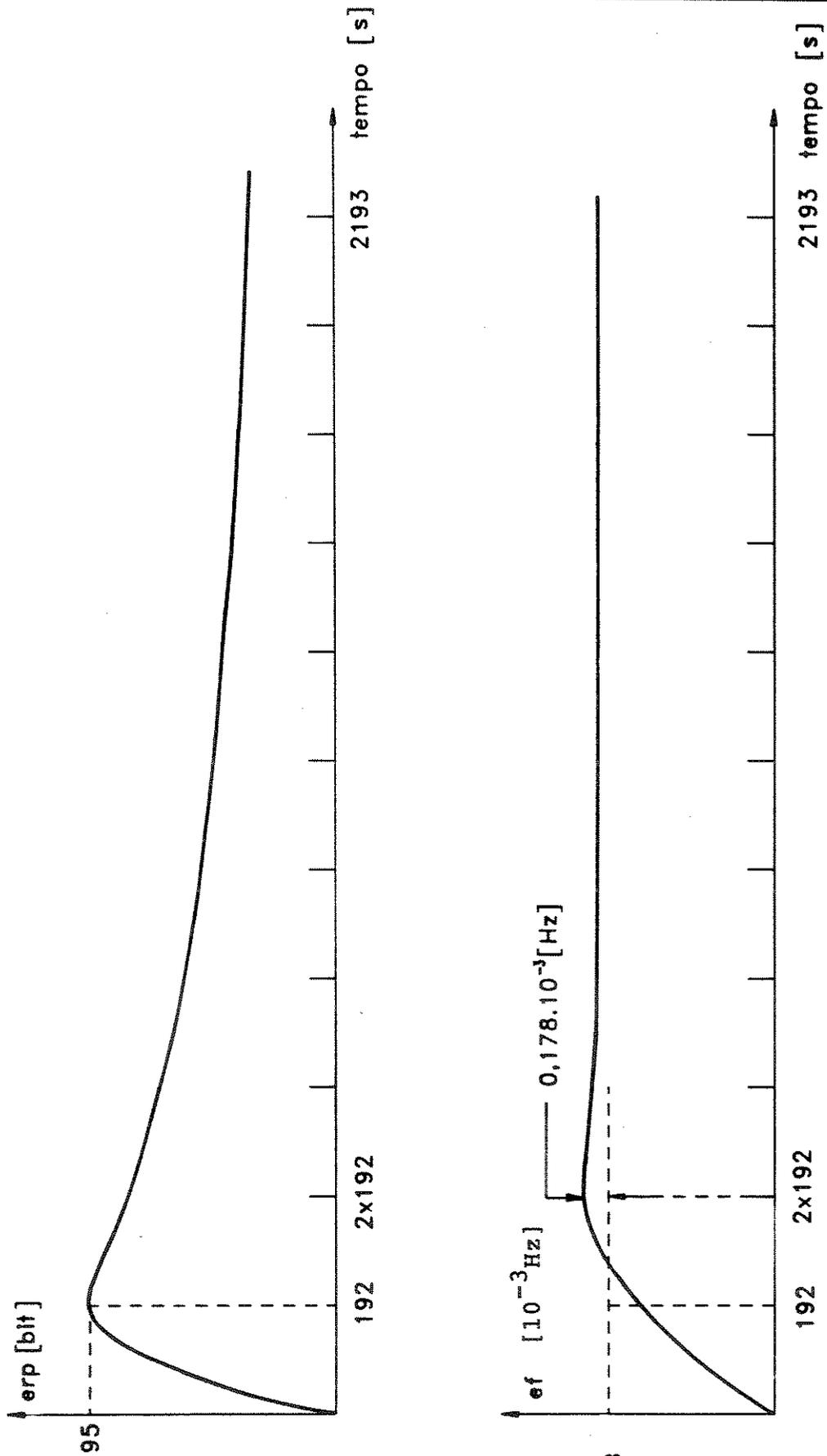


Fig. 6.16: Resposta ao Degrau de Frequência do pll de Sincronização Externa do TRÓPICO RA.

É importante ressaltar que os resultados práticos de experiências em laboratório com um VCXO calibrado para apresentar uma excursão de frequência com tensão de 40 ppm, são muito próximos daqueles apresentados na Figura 6.16. Esta aproximação entre teoria e prática é possível devido ao fato de a malha de controle do PLL ser totalmente digital, executada por microprocessadores, e o único componente analógico ser o VCXO, o qual foi previamente calibrado.

6.3.15. SITUAÇÃO DE REGIME COM RAMPA DE FREQUÊNCIA

A situação de regime com rampa de frequência de um PLL de 2ª ordem é descrita pelas expressões (2.10) e (2.11), aqui reproduzidas

$$\begin{aligned} \text{erf}(t) &= 0 \\ t &\rightarrow \infty \end{aligned}$$

$$\text{erit}(t) = \frac{1}{ab} \cdot \frac{B}{f_R}$$

Como no exemplo do item 6.2, se o cristal do próprio oscilador envelhece a 1 ppm ao mês, então

$$\frac{B}{f_R} = \frac{1 \cdot 10}{30 \times 24 \times 3600} = 0,385 \cdot 10^{-12} \frac{1}{[\text{seg}]}$$

Assim, substituindo-se B na expressão (2.11) chega-se a

$$\text{erit} = \frac{1}{ab} \frac{B}{f_R} = 0,04 \mu\text{s}$$

Desse modo, conclui-se que mesmo esse envelhecimento, considerado alto, praticamente não influe no comportamento deste PLL, visto que o erit de regime é muito pequeno.

A temperatura é um agente mais comprometedor para esse tipo de PLL. Supondo que, no prazo de 12 horas, a temperatura tenha variado cerca de 20° e que isto tenha causado uma variação de frequência do oscilador de 10 ppm, este efeito pode ser modelado por uma rampa de frequência:

$$\frac{B}{f_R} = \frac{10 \cdot 10^{-6} \cdot 8000}{12 \times 3600} = 231 \cdot 10^{-12} \frac{1}{\text{seg}} \quad (6.77)$$

Recalculando o valor de $\text{crit}(t)$ para esta situação tem-se:

de (6.77) e (6.74)

$$\text{crit} = 24,22 \mu\text{s}$$

Concluindo-se, uma variação de temperatura de 20° num período de 12 horas pode fazer esse PLL "vaguear" até $24,22 \mu\text{s}$. Este fenômeno é conhecido pelo nome de "wander".

CAPÍTULO 7
CONCLUSÕES

No que se refere à Sincronização de Centrais, algumas valiosas contribuições podem ser encontradas neste trabalho as quais conferem ao Sistema de Sincronismo de TROPICO-RA características, se não únicas, bastante avançadas.

Algumas destas características são destacadas a seguir:

- 1) Alteração da Hierarquia das Referências sem Necessidade de Mudança de Cabeação.

Não existe ligação física entre Referências e Geradores de Sincronismo. A Comunicação entre estes se dá por conexão virtual estabelecida entre seus controladores durante a iniciação do Controlador de Referência. Dessa forma, alterações das Hierarquias das Referências dispensam mudanças de cabeação e são realizadas unicamente pela execução do comando de CHM associado.

- 2) Mudança automática de Referência de Sincronismo.

A combinação das propriedades do Algoritmo de Avaliação da Qualidade da Referência de Sincronismo e do Seletor contínuo permite que esta função seja realizada sem nenhuma intervenção do operador.

- 3) Valores de Parâmetros e Limites em Memória de Massa.

De um modo geral, valores de parâmetros e limites importantes são mantidos em memória de massa e são alteráveis via comandos de CHM, ao contrário do que normalmente ocorre, onde tais valores são definidos como constantes de programação e qualquer mudança dos mesmos implica em recomplação e recarga do SW associado, o que dificulta enormemente a manutenção do equipamento em campo. Exemplificando:

- a) O comando de Alteração dos Parâmetros de Sincronismo permite a substituição dos geradores por outros de característica frequência x tensão de controle diferentes, mantendo a Função de Transferência dentro da Máscara recomendada pelo CCITT; [5.4] [6].
- b) O comando de alteração dos Limites Admissíveis no Comportamento das Referências de Sincronismo permite ajustar os limites de abandono (L_A) e retorno (L_R) bem como o período de observação (T_{ob}) de forma que o equipamento possa se ajustar, da melhor forma possível, às condições reais destas referências observadas em campo.

4) Memória de Frequência

Permite que o equipamento, desde que não operando em modo Autônomo por um período excessivamente longo, calibre automaticamente seus osciladores. Além disso, o desempenho do equipamento em termos de desvio de frequência, durante a indisponibilidade de todas as referências de sincronismo é bastante melhorado em relação ao que seria obtido, nas mesmas condições, operando em modo livre.

5) Estatística de Escorregamento

A estatística da quantidade de escorregamento em conexões PCM é executada permanentemente e armazenada em memória de massa, permitindo ao operador, através da execução do comando de Interrogação de Escorregamento, obter os valores desta estatística e compará-las aos objetivos de desempenho especificados pelo CCITT. [5.3], [7].

No que se refere à Sincronismo, o TROPICO-RA encontra-se totalmente dentro das Recomendações do CCITT [5] e Práticas TELEBRAS [6], [7]. Contudo, algumas técnicas já se apresentam hoje em dia bastante promissoras e podem no futuro acarretar em evoluções. São elas:

1) PLL's de 3ª ordem

Ainda não aplicados a CPA-T's, estes permitem a memorização tanto da frequência como também do envelhecimento dos osciladores. Seu emprego poderia melhorar substancialmente o desempenho dos geradores na operação autônoma.

2) Algoritmo Inteligente de Escolha de Referência.

Já em uso em algumas administrações, este algoritmo difere do atual Mestre Escravo com Rotas-Pré-Selecionadas no que diz respeito à escolha da Referência de Sincronismo Mestre. A Mestre, no lugar de ser aquela de maior hierarquia sem falha é aquela de *menor máximo erro relativo de intervalo de tempo* sem falha. Em termos mais simples, é escolhida como mestre a referência de melhor desempenho relativo. Com isso, a Rede Digital se adapta às melhores opções de sincronização.

Contudo, a implantação dessas evoluções requer uma análise de custo-benefício, levando em conta o número de Centrais Digitais instaladas no país. Ainda assim, caso estas venham a ser implantadas, o TROPICO-RA poderia incorporá-las em se alterando do software associado.

REFERÊNCIAS

- [1] FERIS, Edson B.R., "Malha de Sincronismo de Fase - Aperfeiçoamento e Aplicações", Tese de Doutorado, Caps. 5 e 6, USP, São Paulo, 1977.
- [2] MEYER, Gerd/A.H., "Synchronization in Digital Communications", Vol. 1, Cap. 2, John Wiley & Sons, New York, 1976.
- [3] VITERBI, Andrew J., "Principles of Coherent Communications", McGraw-Hill, New York, 1966.
- [4] CARLSON, A. Bruce, "Communications Systems", Cap. 1, McGraw-Hill Kogakusha, LTD., Tokyo, 1968.
- [5] CCITT - BLUE BOOK, "Digital Sections and Digital Line Systems", IXth Plenary Assembly - Melbourne, 14-25 November 1988.
 - [5.1] Rec. G 810 - Considerations on Timing and Synchronization Issues.
 - [5.2] Rec. G 812 - Timing Requirements at the Outputs of Slave Clocks Suitable for Plesiochronous Operation of International Digital Links.
 - [5.3] Rec. G 822 - Controlled Slip Rate Objectives on an International Digital Connection
 - [5.4] Rec. G 823 - The Control of Jitter and Wander Within Digital Networks which are Based on the 2048 kbit/s Hierarchy
- [6] Grupo de Estudos TELEBRAS Prática TELEBRAS/220-250-708. "Requisitos Mínimos de Sincronismo para CPA-t'. Sistema de Documentação TELEBRAS/série Engenharia - Brasília, 03.04.89.
- [7] Grupo de Estudos TELEBRAS. Prática TELEBRAS/210-110-728. "Prática de Sincronismo para a Rede Digital Integrada - RDI". Sistema de Documentação TELEBRAS/série Engenharia - Brasília, 01.02.92.
- [8] Silva Neto, Isidro Lopes/Cavalletti, Marcos Palandi, "Curso de Sincronismo". Documentação Editada no CPqD TELEBRAS - Campinas, 31.07.86.
- [9] Silva Neto, Isidro Lopes/Cavaletti, Marcos Palandi, "Sistema Trópico RA", Cap. 11 "Estrutura de Sincronismo", Documentação editada no CPqD/TELEBRAS - Campinas, Agosto/88.
- [10] Marlevi, Alesksander, "An Effective Set of Network Synchronization Methods" - 'General Considerations and Practice', pags. 5H1.1 - 5H1.6, IEEE - 1982.
- [11] Metz, R., Reible, E.L., Wenchell, D.F. "Network Clock Synchronization", pags. 1109-1129, vol. 50, nº 6, The Bell Technical Journal - USA, July - August/81.

APÊNDICE 1

MEMÓRIA DE FREQUÊNCIA

Com base no Diagrama de Fluxo de Sinais de um PLL de 2ª ordem, para condições iniciais quiescentes, apresentado na Figura A1, é possível obter-se a relação:

$$M(s) = \frac{I(s)}{E f_R(s)} = \frac{\frac{a \cdot b \cdot N}{K_f}}{s^2 + a s + a b}$$

onde: $I(s)$ é a transformada de Laplace do sinal
 $i(t)$ é a saída do integrador

$$a = \frac{2\pi K_p K_f A}{N} \quad (2.50)$$

Dessa forma $M(s)$ equivale a um filtro passa baixas de dois polos: s_1 e s_2 .
 Conforme visto no Capítulo 2:

para $b/a \ll 1$ (2.91)

$$s_1 \approx -b \quad (2.91)$$

$$s_2 \approx -a \quad (2.92)$$

Nestas condições, para frequências de jitter bem menores que $a/2\pi$, o efeito prático é aquele de um filtro passa baixas de primeira ordem de frequência de corte $b/2\pi$ (constante de tempo $1/b$). Assim, $i(t)$ acumula o valor médio do erro de frequência do sinal de referência. Em outras palavras, $i(t)$ é o que usualmente se chama de Memória de Frequência.

A operação Autônoma de um PLL leva em conta essa propriedade e, em caso de falha do seu sinal de referência, zera a entrada do integrador ($A=0$) e mantém o oscilador alimentado com o valor da Memória de Freqüência, ou seja, o valor acumulado em $I(t)$ até o instante em que teve início a operação autônoma.

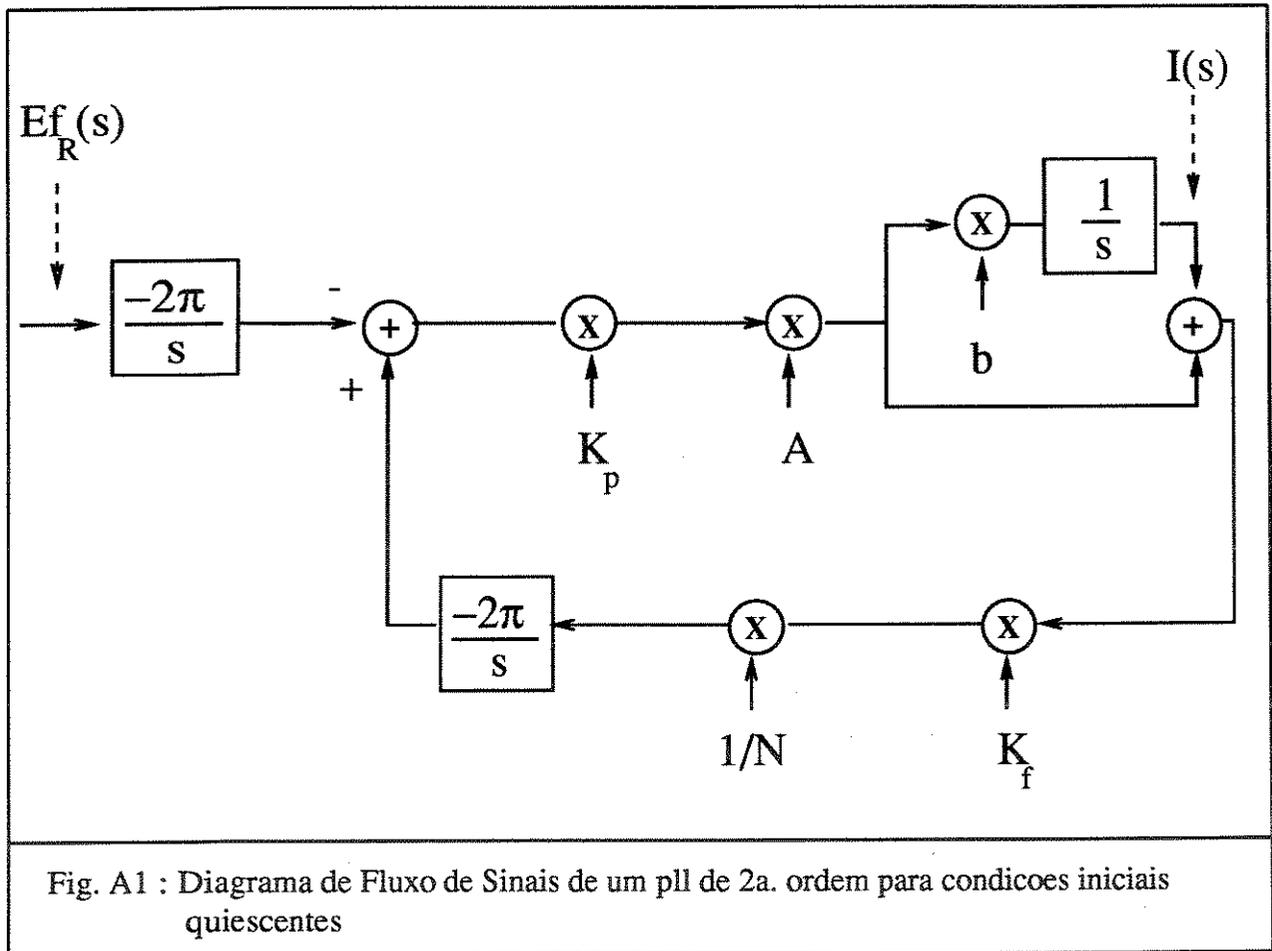


Fig. A1 : Diagrama de Fluxo de Sinais de um pll de 2a. ordem para condicoes iniciais quiescentes