

UNIVERSIDADE ESTADUAL DE CAMPINAS
FACULDADE DE ENGENHARIA ELÉTRICA E DE COMPUTAÇÃO
DEPARTAMENTO DE ENGENHARIA BIOMÉDICA

**ACIONAMENTO DE ELEMENTOS CERÂMICOS DE
TRANSDUTORES DE ULTRA-SOM: CIRCUITOS DE
CONTROLE, DE TRANSMISSÃO E DE RECEPÇÃO**

Autor: João Loures Salinet Júnior

Orientador: Prof. Dr. Eduardo Tavares Costa

Banca Examinadora:

Prof. Dr. Eduardo Tavares Costa (FEEC/UNICAMP)

Prof. Dr. Joaquim Miguel Maia (UTFPR)

Profa. Dra. Vera Lúcia da Silveira Nantes Button (FEEC/UNICAMP)

Dissertação de Mestrado apresentada à
Faculdade de Engenharia Elétrica e de
Computação como parte dos requisitos para
obtenção do título de MESTRE em
ENGENHARIA ELÉTRICA.

Área de concentração: Engenharia Biomédica.

Campinas, SP
Agosto/2009

FICHA CATALOGRÁFICA ELABORADA PELA
BIBLIOTECA DA ÁREA DE ENGENHARIA E ARQUITETURA - BAE -
UNICAMP

Sa338a Salinet Júnior, João Loures
Acionamento de elementos cerâmicos de transdutores de ultra-som: circuitos de controle, de transmissão e de recepção / João Loures Salinet Júnior. --Campinas, SP: [s.n.], 2009.

Orientador: Eduardo Tavares Costa.
Dissertação de Mestrado - Universidade Estadual de Campinas, Faculdade de Engenharia Elétrica e de Computação.

1. Ultra-som. 2. Transdutores ultra-sônicos. 3. Circuitos eletrônicos. I. Costa, Eduardo Tavares. II. Universidade Estadual de Campinas. Faculdade de Engenharia Elétrica e de Computação. III. Título.

Título em Inglês: Ultrasound ceramic transducer arrays: control, transmission and reception circuits

Palavras-chave em Inglês: Ultrasound, Ultrasound transducers, Electronic circuits

Área de concentração: Departamento de Engenharia Biomédica

Titulação: Mestre em Engenharia Elétrica

Banca examinadora: Joaquim Miguel Maia, Vera Lúcia da Silveira Nantes Button

Data da defesa: 20/08/2009

Programa de Pós Graduação: Engenharia Elétrica

COMISSÃO JULGADORA - TESE DE MESTRADO

Candidato: João Loures Salinet Junior

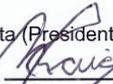
Data da Defesa: 20 de agosto de 2009

Título da Tese: "Acionamento de Elementos Cerâmicos de Transdutores de Ultra-Som: Circuitos de Controle, de Transmissão e de Recepção"

Prof. Dr. Eduardo Tavares Costa (Presidente):



Prof. Dr. Joaquim Miguel Maia:



Profa. Dra. Vera Lúcia da Silveira Nantes Button:



*“O mais importante não é saber:
é nunca perder a capacidade de aprender”*

Autor Desconhecido

*Aos meus pais João e Maria Eliza, meus irmãos
Janaina, Juliana, e Jivago e a minha esposa Angela.*

AGRADECIMENTOS

Primeiramente a Deus, base da minha vida.

Ao meu orientador Prof. Dr. Eduardo Tavares Costa pela oportunidade, confiança, companheirismo e orientação no desenvolvimento da pesquisa proposta.

Ao Prof. Dr. Adilton Carneiro e seus alunos do Grupo de Inovação em Instrumentação Biomédica e Ultra-som (GIIMUS) do Departamento de Física da Faculdade de Filosofia Ciências e Letras de Ribeirão Preto (FFCLRP) da Universidade de São Paulo (USP) pela contribuição, explicações e a possibilidade de ter realizado o mapeamento acústico.

Ao Marcelo e ao Ernesto do LAPCOM-FEEC-UNICAMP e ao Erick do LPM-FEEC-UNICAMP pelas conversas e ajuda nos intermináveis testes.

Ao Guilherme Prevedel da Divisão de Micro-sistemas e Empacotamento do Centro de Tecnologia de Informação Renato Archer pela ajuda, explicações e na soldagem dos componentes SMD, pois sem a ajuda dele o caminho seria ainda mais difícil.

Ao Agnaldo e Henrique pelas longas discussões, ensinamentos e conselhos para o desenvolvimento dos circuitos eletrônicos e digitais.

A todos os professores do DEB e funcionários do CEB pelo convívio saudável e que durante esta jornada me ajudaram no que foi preciso.

Aos alunos do departamento, entre eles, Alexandra, Mariana, Léo, Plínio, Abel, André, Guilherme, Eiti, Tchê, Rafael, Anna, Carol, Maurício e Pablo (Depto. Química) pela convivência e amizade que se formou durante estes anos.

RESUMO

Os equipamentos de imagem por ultra-som associam diferentes técnicas e provêm informações não só das estruturas anatômicas como também do estado funcional dos diversos sistemas, em tempo real, com excelente qualidade de imagem. Isto se deve ao desenvolvimento de transdutores cada vez mais aprimorados e, ainda, da utilização de eletrônica digital, analógica e mista com microprocessadores, processadores digitais de sinais (DSPs – *digital signal processors*) e lógica programável (FPGAs – *field programmable gate arrays*) cada vez mais rápidos e potentes, aliados à utilização de novas técnicas de processamento digital de sinais e de imagens. O presente trabalho teve como objetivo o desenvolvimento de circuitos de acionamento de elementos cerâmicos de transdutores matriciais. Estes circuitos são responsáveis pela geração e recepção de ondas ultra-sônicas e foram desenvolvidos utilizando técnicas de projetos específicos de placas de circuito impresso de alta frequência e multicamadas. Foram utilizados componentes SMD (*surface-mounted devices*) para redução do tamanho do *hardware*. O sistema é formado por um circuito de controle, uma placa de interligação, uma fonte de alimentação com 10 níveis de tensão, e duas placas de circuito impresso (PCI) contendo os circuitos de transmissão e de recepção (4 canais) para transdutores de ultra-som matriciais. No circuito de controle foi utilizada a linguagem de descrição de hardware VHDL. Este circuito de controle é capaz de executar a variação de largura de pulso, taxa de repetição e defasagem de acionamento dos elementos do transdutor matricial para focalização e deflexão do feixe acústico. Os circuitos de transmissão geram pulsos de até +65V e são disparados pelos pulsos digitais do circuito de controle (mínimo de 20ns de largura). Os circuitos de proteção são eficientes atenuando os pulsos de alta tensão na entrada do circuito de recepção e permitindo a passagem dos ecos. Os circuitos de recepção são formados por circuitos integrados de tecnologia mista (analógico e digital) com faixa de passagem de 100 MHz, baixo ruído e ganho máximo de 70dB. Este ganho pode ser configurado através dos três estágios de amplificação independentes do componente utilizado (LNA, VCA e PGA). O sistema foi testado em laboratório e apresentou desempenho adequado, mostrando-se versátil, permitindo seu uso com transdutores matriciais e mostrando-se interessante ferramenta para laboratórios de ensino e pesquisa em ultra-som.

ABSTRACT

Ultrasound image equipments associate different techniques to provide not only anatomical but also functional information of body parts and organs in real time and with excellent image quality. This is due to great advances in transducer technology and also to digital and analog electronics with the use of microcomputers, digital signal processors (DSPs) and field programmable gate arrays (FPGAs) even faster and powerful, allied to new digital signal and image processing techniques. The objective of the present work was the development and construction of circuits to actuate on piezoelectric ceramic transducer arrays. The circuits are able to generate and receive ultrasound waves and were developed with techniques for high frequency multilayer printed circuit boards. In order to reduce hardware size it was used surface mounted devices (SMD). The system consists of a control circuit, a interconnection board, power supply (10 different voltage), two four channel printed circuit boards with the transmission and reception circuits to be used with transducer arrays. It was used VHDL for hardware description language and the control circuit defines pulse width, repetition rate and temporal phasing for activation of each element of the transducer array enabling focusing and ultrasound beam in different directions. The transmission circuits generate pulses up to +65V that are triggered by the control circuit (20 ns minimum pulse width). The protection circuit is very efficient avoiding high tension electrical surges. The reception circuits have mixed technologies (analog and digital integrated circuits) with 100 MHz bandwidth, low noise and up to 70 dB gain. This gain can be programmed through 3 independent amplification stages (LNA, VCA and PGA). The system has been tested in laboratory and presented adequate performance, being versatile and allowing its use with array transducers becoming an interesting tool for education and research purposes.

Sumário

Dedicatória	vii
Agradecimentos	ix
Resumo	xi
Abstratic	xi
Sumário	xiii
Lista de Figuras	xv
Lista de Tabelas	xxi
Lista de Siglas e Abreviações	xxiii
Publicações	xxv
Capítulo 1 - Introdução.....	01
Capítulo 2 - Objetivos	05
Capítulo 3 - Fundamentos Teóricos	07
3.1 Conceitos Básicos do Ultra-som aplicado a Medicina	07
3.2 Geração e Recepção de ondas ultra-sônicas.....	10
3.2.1 Unidade de Geração e Transmissão de Pulsos Elétricos.....	11
3.2.2 Proteção entre o Circuito Gerador de Pulsos e o Circuito Amplificador	13
3.2.3 Circuito de Recepção.....	14
3.3 Focalização e Deflexão do Feixe Acústico na Emissão	16
3.3.1 Deflexão dos Feixes de Ultra-som	17
3.3.2 Focalização dos Feixes de Ultra-som	20
3.3.3 Focalização dos Feixes de Ultra-som na Recepção.....	22
3.3.4 Tecnologia a ser empregada na Focalização e Deflexão do Feixe Acústico.....	23
Capítulo 4 - Material e Métodos.....	27
4.1 Unidade de Controle.....	32
4.1.1 Largura e Taxa de Repetição dos Pulsos.....	37
4.1.2 Controle da Geração de Atrasos	39

4.2	<i>PCI de interligação</i>	40
4.3	Fonte de Tensão.....	41
4.4	Geração e recepção de ondas ultra-sônicas	46
4.4.1	Circuito de Excitação.....	47
4.4.2	Circuito de Proteção	48
4.4.3	Circuito de Recepção.....	49
4.4.4	Circuito de Isolação e Casamento de Impedância	51
Capítulo 5 - Resultados		53
5.1	Caracterização da unidade de controle	53
5.1.1	Largura de pulso	54
5.1.2	Taxa de repetição.....	55
5.1.3	Atraso entre os elementos.....	57
5.2	Caracterização dos circuitos de geração e recepção de ondas ultra-sônicas	63
5.2.1	Resposta em frequência.....	68
5.3	Resposta impulsiva do transdutor em modo pulso eco	74
5.3.1	Verificação de acoplamento entre os elementos.....	80
5.4	Mapeamento do campo acustico	83
Capítulo 6 - Discussão e Conclusão		89
Referências Bibliográficas		93

Lista de Figuras

Figura 1. Diagrama de blocos representando um equipamento básico de ultra-som utilizado para realizar imagens médicas.....	03
Figura 2. Comportamento de uma onda acústica na interface de dois meios distintos. Modificado de Wells (1977).....	09
Figura 3. Circuito dos multivibradores astável e monoestável utilizados na unidade de transmissão (Maia, 1995).	11
Figura 4. <i>Driver</i> de Corrente para acionamento do circuito de potência e o circuito de potência dos circuitos de geração de pulsos elétricos de alta amplitude. Modificado de Maia (1995).	12
Figura 5. Circuito de Proteção Maia (1995).....	14
Figura 6. Primeiro estágio de amplificação da unidade de recepção proposto por Maia (1995).	15
Figura 7. Amplificador utilizado em cada um dos canais do circuito desenvolvido por Zanella (Zanella, 2006) para amplificação dos ecos.	15
Figura 8. Transdutor Matricial Linear de 8 elementos com dimensões $D \times L$, distância entre os elementos d , e largura do elemento a . Modificado de Von Ramm e Smith (1983)	17
Figura 9. Arranjo de 8 elementos de um transdutor matricial para varredura e deslocamento do feixe eletronicamente: (a) paralelo; (b) inclinado; (c) focalizado. Modificado de Bronzino (1986).	19
Figura 10. Geometria de um transdutor matricial linear <i>phased array</i> de N elementos, emitindo um pulso e recebendo com o mesmo elemento (Kimura, 2007).....	22
Figura 11. Sistema de geração e recepção de ondas ultra-sônicas para transdutor matricial linear.....	28
Figura 12. Diagrama de Bloco dos Circuitos Eletrônicos do Sistema de Pulso-eco.....	29
Figura 13. Diagrama de bloco geral do circuito digital referente ao controle do circuito de excitação	34
Figura 14. Níveis lógicos de controle do circuito de Transmissão e Recepção	36
Figura 15. Componente PWF.vhd (<i>Pulse Width Frequency</i>).....	38

Figura 16. Componente Delay.vhd.....	40
Figura 17. Esquemático da <i>PCI de interligação</i>	41
Figura 18. Circuito Eletrônico dos níveis de baixa tensão	43
Figura 19. Circuito Eletrônico do V_{sub}	45
Figura 20. Fonte de 8V regulada para geração do V_{pf}	46
Figura 21. Exemplo de uma Placa de Circuito Impresso - PCI com 4 camadas	47
Figura 22. Circuito de Transmissão.....	48
Figura 23. Circuito de Proteção.....	49
Figura 24. Circuito de Amplificação dos ecos ultra-sônicos.....	51
Figura 25. Circuito de Casamento de Impedância.....	52
Figura 26. Simulação do Circuito gerador de largura de pulso	54
Figura 27. Pulso com 200ns de largura que sai do FPGA para acionar o circuito de transmissão	54
Figura 28. Pulso com 400ns de largura que sai do FPGA para acionar o circuito de transmissão	54
Figura 29. Pulso com 600ns de largura que sai do FPGA para acionar o circuito de transmissão	55
Figura 30. Pulso com 800ns de largura que sai do FPGA para acionar o circuito de transmissão	55
Figura 31. Pulso com $1\mu s$ de largura que sai do FPGA para acionar o circuito de transmissão	55
Figura 32. Simulação de tempo entre pulsos de excitação para acionamento dos elementos dos transdutores (sinais TR1, TR2, TR3 e TR4 de $20\mu s$ e $16\mu s$ respectivamente)	56
Figura 33. Taxa de Repetição de 1kHz (1ms) dos pulsos de acionamento do circuito de transmissão	56
Figura 34. Taxa de Repetição de 6,2kHz ($161\mu s$) dos pulsos de acionamento do circuito de transmissão	57
Figura 35. Taxa de Repetição de 10kHz ($100\mu s$) dos pulsos de acionamento do circuito de transmissão	57
Figura 36. Taxa de Repetição de 16kHz ($62,5\mu s$) dos pulsos de acionamento do circuito de transmissão	57

Figura 37. Pulsos de saída do Simulador do circuito gerador de atrasos.	58
Figura 38. Valores de atraso para foco em 10mm, ângulo 25° entre os pulsos do circuito de controle referente à excitação de 4 elementos.....	59
Figura 39. Valores de atraso para foco em 10mm, ângulo 50° entre os pulsos do circuito de controle referente à excitação de 4 elementos.....	59
Figura 40. Valores de atraso para foco em 20mm, ângulo 60° entre os pulsos do circuito de controle referente à excitação de 4 elementos.....	60
Figura 41. Valores de atraso para foco em 10mm, ângulo 25° entre os pulsos do circuito de controle referente à excitação de 8 elementos.....	61
Figura 42. Valores de atraso para foco em 15mm, ângulo 25° entre os pulsos do circuito de controle referente à excitação de 8 elementos.....	61
Figura 43. Valores de atraso para foco em 20mm, ângulo 60° entre os pulsos do circuito de controle referente à excitação de 8 elementos.....	62
Figura 44. Canal 1 do Osciloscópio – pulso digital na saída do circuito de controle e canal 2 do Osciloscópio - pulso de Alta Tensão na saída do circuito de Transmissão.....	63
Figura 45. Canal 1– pulso digital na saída do circuito de controle e canal 2 – pulso de alta na saída do circuito de Transmissão.....	64
Figura 46. (a) Pulsos de Alta Tensão na saída do circuito de Transmissão com taxa de repetição (10kHz); (b) Mesmo pulso mostrando, em escala de tempo diferente, gerado com aplicação de um pulso digital gerado pelo circuito de controle de 20ns de largura de pulso. O transdutor utilizado é um transdutor matricial de 20 elementos, 1MHz	65
Figura 47. Pulso de Alta Tensão aplicado na entrada do circuito de proteção.....	66
Figura 48. (a) Pulso medido na saída do diodo D5 e –(b) Pulso medido na entrada do circuito de recepção (C17). Referencia-se a Figura 23 do Capítulo 4.....	66
Figura 49. Canal 1 do Osciloscópio – Pulso de 100mVpp de amplitude aplicado na entrada do circuito de proteção para simular um eco e no Canal 2 foi adquirido o sinal que estava presente no C17 (Capítulo 4, figura 23, entrada do circuito de amplificação).....	67
Figura 50. Diagrama que ilustra o circuito de recepção da PCI de pulso-eco.....	69
Figura 51. Comportamento do VCA para diferentes valores de tensão do GSC.....	69
Figura 52. Comportamento do VCA medido para diferentes valores de GSC	70

Figura 53. Variação do ganho final do circuito de amplificação conforme a combinação dos níveis lógicos PG0 e PG1.....	71
Figura 54. Valor da Atenuação em dB para os quatros canais da PCI Pulso-eco.....	72
Figura 55. Ganho do Circuito de Recepção para a Configuração PG0 = “1”, PG1 = “1”, GSC=2V e TGC=0,7V.....	72
Figura 56. Ganho do Circuito de Recepção para a Configuração PG0 = “1” PG1= “0”, GSC=2V e TGC=0,7V.....	73
Figura 57. Ganho do Circuito de Recepção para a Configuração PG0 = PG1= “0”, GSC=2V e TGC=0,7V.....	73
Figura 58. Diagrama esquemático dos testes de caracterização dos ecos do transdutor.....	75
Figura 59. Canal 1 – Pulso de Excitação do Transdutor e no Canal 2 – Exemplo de resposta pulso-eco do transdutor quando apenas o elemento 12 do transdutor matricial era acionado. A medida foi feita a 4,3 cm da face do transdutor.....	75
Figura 60. Canal 1 – Pulso de Excitação do Transdutor e no Canal 2 – Exemplo de resposta pulso-eco do transdutor quando apenas o elemento 12 do transdutor matricial era acionado. A medida foi feita a 5 cm da face do transdutor.....	76
Figura 61. Exemplo de resposta pulso-eco do transdutor quando apenas o elemento 13 do transdutor matricial era acionado. A medida foi feita a 4,9 cm da face do transdutor.....	76
Figura 62. Exemplo de resposta pulso-eco do transdutor quando apenas o elemento 14 do transdutor matricial era acionado. A medida foi feita a 4,9 cm da face do transdutor.....	77
Figura 63. Exemplo de resposta pulso-eco do transdutor quando apenas o elemento 15 do transdutor matricial era acionado. A medida foi feita a 4,9 cm da face do transdutor.....	77
Figura 64. Exemplo de resposta pulso-eco do transdutor quando apenas o elemento 6 do transdutor matricial era acionado. A medida foi feita a 3,5 cm da face do transdutor.....	78
Figura 65. Exemplo de resposta pulso-eco do transdutor quando apenas o elemento 10 do transdutor matricial era acionado. A medida foi feita a 3,5 cm da face do transdutor.....	78
Figura 66. Resposta pulso-eco do elemento 12 do transdutor.....	79
Figura 67. Resposta pulso-eco do elemento 12 do transdutor , quando os elementos 12, 13, 14 e 15 do transdutor eram excitados simultaneamente.....	80
Figura 68. (a) Canal 4 sendo excitado, medindo <i>Cross Talk</i> nos canais 1 e 2; (b) Canal 3 sendo excitado, medindo <i>Cross Talk</i> nos canais 1 e 2.....	81

Figura 69. (a) Canal 2 sendo excitado, medindo <i>Cross talk</i> nos canais 3 e 4; (b) Canal 1 sendo excitado, medindo <i>Cross Talk</i> nos canais 2 e 3.....	81
Figura 70. (a) Canais 1 e 2 sendo excitados, medindo o <i>Cross Talk</i> nos canais 3 e 4; (b) Canais 1 e 3 sendo excitados, medindo o <i>Cross Talk</i> nos canais 2 e 4.....	82
Figura 71. (a) Canais 1 e 4 sendo excitados, medindo o <i>Cross talk</i> nos canais 2 e 3; (b) Canais 2 e 3 sendo excitados, medindo o <i>Cross Talk</i> nos canais 1 e 4.....	82
Figura 72. Canais 2 e 4 sendo excitados, medindo o <i>Cross Talk</i> nos canais 1 e 3.....	83
Figura 73. Esquemático da Montagem utilizada para o Mapeamento Acústico.....	84
Figura 74. Tela do <i>Software</i> responsável pela aquisição do sinal proveniente do hidrofone e mapeamento do campo acústico mostrando o sinal elétrico proveniente do transdutor.....	85
Figura 75. Tela do <i>Software</i> responsável pela aquisição do sinal proveniente do hidrofone e mapeamento do campo acústico mostrando o sinal elétrico proveniente do transdutor com o hidrofone deslocado da figura 74.....	85
Figura 76. Mapeamento acústico gerado pelo acionamento do elemento 12 do transdutor matricial.....	86
Figura 77. Mapeamento acústico do campo gerado pelo acionamento dos elementos 17, 18 e 19 do transdutor matricial.....	87
Figura 78. Mapeamento acústico do campo gerado pelo acionamento dos elementos 9, 10, 11 e 12 do transdutor matricial.....	87

Lista de Tabelas

Tabela 1. Valores de velocidade e de impedância acústica em diferentes meios tirado de (Wells, 1977)	08
Tabela 2. Número de canais habilitados no circuito de transmissão.....	35
Tabela 3. Faixa de valores de amplificação (dB) do terceiro estágio do circuito de recepção	37
Tabela 4. Valores das Taxas de Repetição.....	39
Tabela 5. Temporização e frequência de excitação pré-definidas para o sistema de controle.....	56
Tabela 6. Valores de atraso entre os pulsos do circuito de controle referente à excitação de 4 elementos de um transdutor matricial.....	58
Tabela 7. Valores de atraso entre os pulsos do circuito de controle referente à excitação de 8 elementos de um transdutor matricial.....	60
Tabela 8. Cálculo do Ganho Teórico.....	74

Lista de Siglas e Abreviações

CI – *Circuito Integrado*

DSP – *Digital Signal Processors*

EDA – *Electronic Design Automation*

FPGA – *Field Programmable Gate Arrays*

HDL – *Linguagem de Descrição de Hardware*

LNA – *Amplificador de Baixo Ruído*

PGA – *Amplificador com Ganho Programável*

PCI – *Placa de Circuito Impresso*

PWF – *Pulse Width Frequency*

RTL – *Nível de Registro de Transferência*

SAFT – *Synthetic Aperture Focusing Technique*

SMD – *Surface-Mounted Devices*

VCA – *Amplificador Controlado por Tensão*

VHDL - *Very High Integrated Circuit Hardware Description Language*

VHSIC - *Very High Speed Integrated Circuit*

OTP - *Over Temperature*

PWF – *Pulse Width Frequency*

Publicações

Os resultados deste trabalho geraram as seguintes publicações:

1 - J.A.G. Albuquerque, **J.L. Salinet Jr** e E.T. Costa. “Sistema web para simulação de campo acústico”. Anais do 21º. Congresso Brasileiro de Engenharia Biomédica, Salvador-BA, nov/2008, ISBN 978-85-60064-13-7, pp. 1182-1185.

2 - **J.L.Salinet Jr.** e E.T. Costa. “Design and construction of transmission and reception circuits for ultrasound multi-element transducers”. Accepted for presentation and publication on the Proceedings of the WC2009 – World Congress on Medical Physics and Biomedical Engineering, September/2009, Munique, Alemanha.

Capítulo 1

Introdução

O ultra-som na medicina tem passado por enorme evolução nas últimas décadas e vem ocupando posição de destaque cada vez maior como ferramenta para terapia e diagnóstico, principalmente devido às vantagens oferecidas por ter baixo custo, à possibilidade de se conseguir imagens em tempo real e prover informações das propriedades elásticas dos tecidos, ser um método não-invasivo e principalmente devido à característica não-ionizante da radiação ultra-sônica (Webb, 1988; Bronzino, 1995; Webster, 1998).

Os equipamentos de imagem com ultra-som associam diferentes técnicas e provêm informações não só das estruturas anatômicas como também do estado funcional dos diversos sistemas, em tempo real, com excelente qualidade de imagem (Webster, 1998). Isto se deve ao desenvolvimento de transdutores cada vez mais aprimorados (transdutores matriciais com vários elementos piezelétricos e com propriedades específicas), resultado principalmente, da utilização de eletrônica digital, analógica e mista com microprocessadores, processadores digitais de sinais (DSPs), conversores analógico-digital e arranjos de portas programáveis em campo (FPGAs) cada vez mais rápidos e potentes, aliados à utilização de técnicas de processamento digital de sinais e de imagens, permitido um avanço sem precedentes nas técnicas de diagnóstico por ultra-som (Karadayi *et al.*, 2003; Schneider *et al.*, 2006; Agarwal *et al.*, 2007; Managuli, 2007; Agarwal *et al.*, 2008).

A visualização da imagem em tempo real nos diagnósticos utilizando equipamentos de ultra-som apresenta três vantagens importantes. Primeiro, a imagem em tempo real permite que eventos fisiológicos sejam estudados rapidamente. Segundo, movimentos fisiológicos como aqueles devidos aos batimentos cardíacos ou à respiração fetal, não

distorcem a imagem. Terceiro, ela permite que o médico interprete de forma rápida e instantânea as relações anatômicas dentro do paciente (Wells, 1977).

Antigamente, classificavam-se os equipamentos de ultra-som 2D com varredura em tempo real em dois tipos: os de varredura mecânica e os de varredura eletrônica. Na varredura mecânica era utilizado motor para direcionar o transdutor através de movimentos lineares, oscilatórios ou rotacionais. Este motor também rotacionava um espelho, usado para refletir as ondas acústicas do transdutor direcionando-as para a região a ser diagnosticada (Fish, 1992). Atualmente este sistema de varredura mecânica está em desuso nos equipamentos de ultra-som 2D, sendo usado somente nos dias de hoje para alguns equipamentos de ultra-som 3D que utilizam transdutores matriciais lineares movimentados por motores de modo semelhante aos que geravam imagens 2D com a diferença que hoje geram imagens volumétricas.

Nos equipamentos de diagnóstico em ultra-som com varredura eletrônica, o direcionamento do campo acústico é feito eletronicamente. Circuitos eletrônicos implementam tempos de atrasos na excitação ou na recepção do eco de cada elemento do transdutor matricial, sendo que o direcionamento do campo acústico depende da configuração dos tempos de atraso entre seus elementos (McDicken, 1981; Christensen, 1988).

Para entendimento dos circuitos que compõem um equipamento de ultra-som em diagnóstico com varredura eletrônica, um diagrama de blocos básico é apresentado na figura 1.

O circuito de controle é o “cérebro” do equipamento e dentre suas ações encontra-se a de habilitar o funcionamento do circuito de geração de ondas ultra-sônicas e do circuito de recepção (circuito que amplifica os ecos provenientes do transdutor). Podem ser utilizados diferentes tipos de transdutores conectados ao equipamento, de acordo com o procedimento e/ou exame a ser realizado. O circuito de controle também implementa diferentes perfis de excitação permitindo a geração do campo acústico em diferentes direções ou inclinações e mesmo focalizá-lo dinamicamente.

Os circuitos de excitação, ao serem habilitados pelos sinais de controle, irão disparar pulsos elétricos de alta tensão com diferentes perfis de excitação. Estes pulsos irão excitar os elementos individuais do transdutor matricial. O circuito de recepção ou circuito de

amplificação irá amplificar os ecos através de um amplificador de baixo ruído e depois estes sinais passarão por amplificadores de ganho variável, capazes de amplificar os ecos a valores desejados para que posteriormente seja feito o processamento digital dos sinais e de imagens.

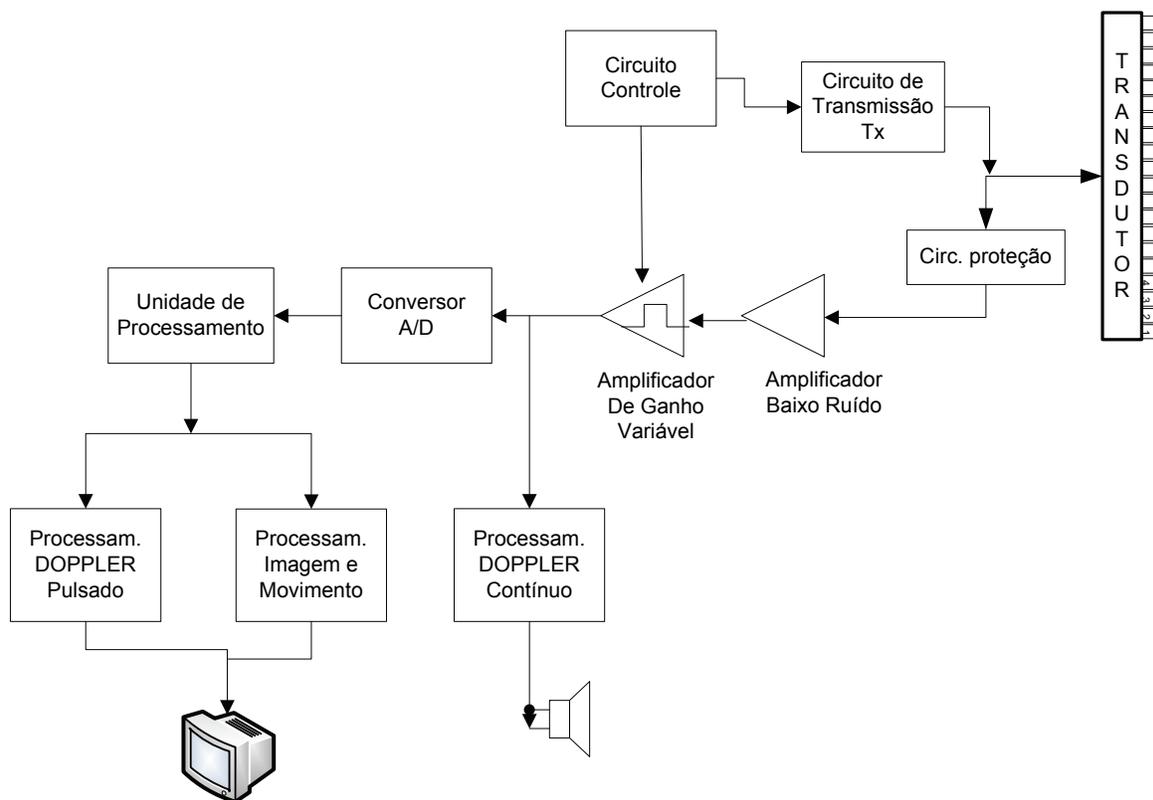


Figura 1. Diagrama de blocos representado um equipamento básico de ultra-som utilizado para realizar imagens médicas.

Os circuitos de excitação e de recepção estão conectados e, para que o circuito de amplificação não seja danificado durante a excitação do transdutor (pulsos de alta tensão), são adicionados circuitos de proteção que têm como função impedir a passagem dos pulsos de alta tensão do circuito de excitação e permitir a passagem dos ecos provenientes do transdutor. Após a amplificação, os sinais são processados na forma analógica ou digital. Na maioria dos equipamentos modernos, o processamento se dá na forma digital. Após o processamento, os sinais recebidos são tratados para serem visualizados em Modo-B, Modo-M, ou modo Doppler.

O Laboratório de Ultra-som (LUS) do Centro de Engenharia Biomédica (CEB) utilizado pelos docentes e pesquisadores do Departamento de Engenharia Biomédica (DEB) da Faculdade de Engenharia Elétrica e de Computação (FEEC) da Universidade Estadual de Campinas (UNICAMP) possui diferentes linhas de pesquisas em ultra-som, dentre elas destaca-se o desenvolvimento de transdutores piezelétricos de um elemento e do tipo *array*, desenvolvimento de *phantom* para ultra-som e o desenvolvimento de circuitos eletrônicos de pulso-eco, circuitos que são capazes de excitar os transdutores e amplificar os ecos provenientes dos mesmos para geração de imagem. No LUS, o desenvolvimento de circuitos eletrônicos de pulso-eco teve início com Maia (Maia, 1995), seguido por Zanella (Zanella, 2006), além de trabalho conjunto com outros pesquisadores (Sinhori *et al.*, 2004).

O desenvolvimento de pesquisa nesta linha continuou pela necessidade de tentar solucionar alguns problemas encontrados anteriormente (Zanella, 2006), em que o circuito de excitação desenvolvido só gerava pulsos de alta tensão com largura de pulso superior a 80ns e havia a necessidade de tempos de atraso cada vez menores, além de compactação de circuitos. Daí a presente proposta de desenvolvimento de circuitos de controle, excitação e amplificação cada vez mais rápidos e miniaturizados.

Capítulo 2

Objetivos

O principal objetivo deste trabalho foi o desenvolvimento de circuitos de geração e recepção de ondas ultra-sônicas (módulos de 4 canais), para um transdutor de 20 elementos e de uma unidade de controle, utilizando FPGA, capaz de habilitar e parametrizar os circuitos de geração e de recepção de ondas ultra-sônicas.

Capítulo 3

Fundamentos Teóricos

3.1 Conceitos Básicos do Ultra-som aplicado a Medicina

Ultra-som pode ser caracterizado como uma onda acústica de frequência de oscilação acima de 20 kHz, imperceptível ao ser humano. As ondas de ultra-som são ondas mecânicas que se propagam em um determinado meio, como ar, sangue, tecidos biológicos, gordura entre outros, sendo que cada um com propriedades acústica características.

As frequências usadas para aplicações diagnósticas variam de 2 a 15 MHz, embora frequências tão elevadas quanto 50 a 60 MHz estejam sob investigação para certas aplicações especializadas tais como a biomicroscopia ultra-sônica (Merritt, 2006). O ultra-som diagnóstico baseia-se na propagação e reflexão de ondas em diferentes meios (Hill, 1986). As ondas ultra-sônicas propagando em um meio totalmente homogêneo não encontram interfaces para refleti-las. As interfaces são junções de dois tecidos ou materiais com diferentes propriedades físicas, e são responsáveis pela reflexão e transmissão de quantidades variáveis da energia ultra-sônica incidente. Assim, quando o ultra-som passa de um tecido para o outro ou encontra uma parede vascular ou células sanguíneas circulantes, parte da energia incidente é refletida (Merritt, 2006) e parte continua sendo transmitida para os meios mais profundos.

Os meios em que são propagadas as ondas ultra-sônicas possuem características intrínsecas, como densidade, velocidade de propagação do ultra-som e impedância acústica (Z). A impedância acústica é definida por:

$$Z = \rho.c \quad (1)$$

onde ρ é a densidade do meio (g/cm^3) e c é a velocidade do ultra-som naquele meio (m/s). A velocidade e a impedância acústica do ultra-som de alguns materiais são apresentadas na Tabela 1 (Wells, 1977).

Tabela 1. Valores de velocidade e de impedância acústica em diferentes meios. Modificado de Wells (1977).

Tecido	c (m/s)	Z ($\text{g/cm}^2\text{s}$)
Gordura	1.450	$1,38 \times 10^5$
Água (20°C)	1.480	$1,48 \times 10^5$
Tecidos Moles (média)	1.540	$1,63 \times 10^5$
Fígado	1.550	$1,65 \times 10^5$
Rim	1.560	$1,62 \times 10^5$
Sangue	1.570	$1,61 \times 10^5$
Músculo	1.580	$1,70 \times 10^5$
Osso	3.500	$7,80 \times 10^5$

Em equipamentos de ultra-som para imagem, o transdutor é periodicamente excitado por pulsos elétricos, transmitindo pulsos ultra-sônicos para o meio, os quais retornam ao transdutor (ecos) após reflexão nas interfaces entre os tecidos de diferentes impedâncias acústicas (Fish, 1992). Os coeficientes de intensidade de reflexão (R) e transmissão (T) em uma interface entre dois tecidos com diferentes impedâncias acústicas são obtidos pelas equações 2 e 3 (Fish, 1992), sendo que, neste caso particular, o ângulo de incidência de uma onda plana é igual ao ângulo de reflexão, a onda incidente e a onda refletida são perpendiculares à interface entre os dois meios, ou seja, esses ângulos são iguais a 0° . Z_2 é a impedância acústica do meio 2 e Z_1 é a impedância acústica do meio 1.

$$R = \left[\frac{Z_2 - Z_1}{Z_2 + Z_1} \right]^2 \quad (2)$$

$$T = (1 - R) \quad (3)$$

Quando a onda acústica incidente não é perpendicular à superfície, a reflexão passa a depender também do ângulo de incidência (θ_i). Se a interface for uma superfície refletora especular, considera-se o $\theta_i = \theta_r$ ($\theta_i =$ ângulo de incidência, $\theta_r =$ ângulo de reflexão) (Fish, 1992; Merritt, 2006). A Figura 2 mostra as relações entre ondas incidente, refletida e transmitida na interface entre dois meios com impedâncias acústicas diferentes.

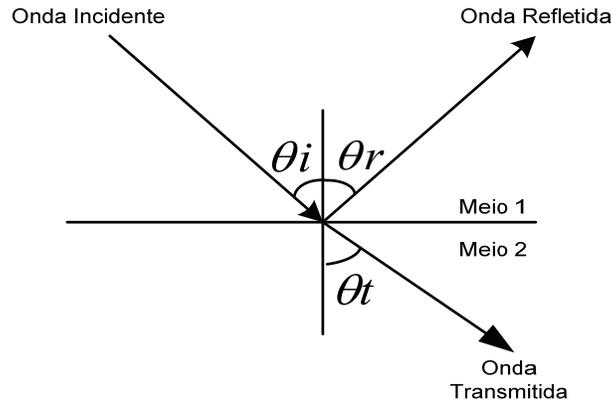


Figura 2. Comportamento de uma onda acústica na interface de dois meios distintos.

Modificado de Wells (1977).

A onda ultra-sônica também pode sofrer refração, ou seja, pode mudar de direção quando passar de um tecido a outro (onda transmitida ou refratada, na Figura 2). A refração é governada pela lei de Snell (Hill, 1986; Merritt, 2006):

$$\sin \theta_i . c_2 = \sin \theta_t . c_1 \quad (4)$$

onde θ_i é o ângulo de incidência, θ_t é o ângulo de refração, c_1 e c_2 são as velocidades do som nos meios 1 e 2 respectivamente.

A refração é importante porque ela é uma das causas de erro de registro de uma estrutura em uma imagem ultra-sonográfica. Presume-se que a fonte de um determinado eco encontre-se ao longo de uma linha de visão fixa a partir do transdutor. Se a onda ultra-sônica for refratada, o eco detectado e mostrado na imagem pode estar vindo de uma localização diferente da mostrada na imagem (Merritt, 2006).

À medida que a energia acústica é transferida através de um meio uniforme, a onda de pressão tem sua amplitude diminuída, e parte da energia é dissipada na forma de calor (Merritt, 2006). A intensidade da onda tende a diminuir exponencialmente conforme a

equação 5, e é dependente do meio em que a onda se propaga. É importante notar que a atenuação é dependente da frequência.

$$I = I_0 \cdot e^{-\alpha x} \quad (5)$$

Onde I = intensidade na profundidade (x), I_0 = intensidade na profundidade zero e α = coeficiente de atenuação.

Considerando que a atenuação é um valor relativo e é dependente da frequência, a equação 6 apresenta o coeficiente de atenuação k em dB/m:

$$k \cong -10 \log(I / I_0) / f \cdot x \quad (6)$$

onde I é a intensidade na profundidade x , I_0 é a intensidade na profundidade zero, f é a frequência do pulso (MHz), e x é a distância percorrida pela onda ultra-sônica em metros.

A atenuação depende da frequência da onda ultra-sônica incidente, bem como da natureza do meio atenuador, e determina a eficiência com a qual o ultra-som penetra em um tecido específico (Merritt, 2006), sendo de grande importância clínica. Há a necessidade de um compromisso entre boa capacidade de penetração para se investigar estruturas mais profundas (ondas de mais baixas frequências que atenuam menos) e boa resolução da imagem (pequenos comprimentos de ondas e, portanto, altas frequências) (Christensen, 1988).

3.2 Geração e Recepção de ondas ultra-sônicas

No método pulso-eco, o mesmo transdutor gera os feixes ultra-sônicos e recebe os ecos provenientes dos artefatos. Para excitar o transdutor e amplificar os ecos é necessário o desenvolvimento de circuitos apropriados capazes de gerar pulsos de alta tensão com perfis de excitação adequados ao transdutor, proteger a entrada do circuito de amplificação dos pulsos de alta tensão que excitarão o transdutor e também amplificar os ecos provenientes do meio em estudo. Alguns exemplos destes circuitos serão descritos sucintamente a seguir.

3.2.1 Unidade de Geração e Transmissão de Pulsos Elétricos

Os circuitos de geração e transmissão de pulsos elétricos de alta tensão são responsáveis pela excitação dos transdutores de ultra-som. Neste tipo de circuito as variáveis fundamentais para a geração dos feixes ultra-sônicos pelo transdutor levando em consideração as características dos meios a serem observados são: faixa da amplitude do pulso de excitação, largura dos pulsos e sua frequência de repetição.

Em sua pesquisa, Maia (Maia, 1995) desenvolveu o circuito de geração de pulsos de alta amplitude com polaridade negativa (-15V a -190V) e largura de pulso de 330ns. Foi utilizado um circuito multivibrador astável e monoestável (CD4098) conforme figura 3. O multivibrador CD4098 opera no modo astável (oscilador) e gera pulsos de 12V com taxas de repetição ajustáveis (157 Hz a 1,25 kHz). Estes pulsos são utilizados para disparar o outro circuito que opera no modo monoestável através do mesmo componente eletrônico CD4098, e gera pulsos com largura de aproximadamente 500ns.

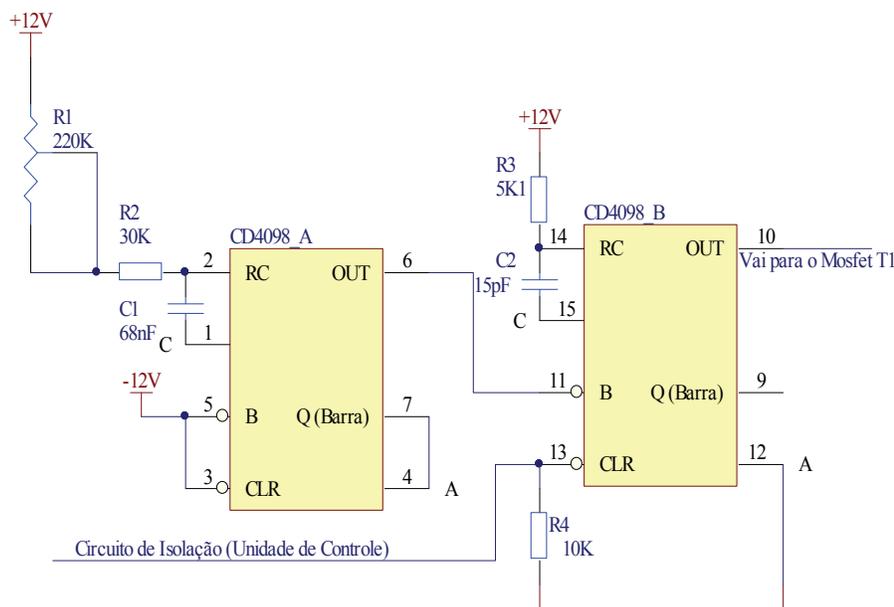


Figura 3. Circuito dos multivibradores astável e monoestável utilizados na unidade de transmissão (Maia, 1995).

Adicional ao circuito de geração de pulsos, Maia desenvolveu um circuito responsável por aumentar a corrente de acionamento (ver Figura 4), pois o transdutor cerâmico, em sua ressonância, tem a característica resistiva da ordem de algumas unidades

ou dezenas de Ohms, exigindo uma fonte de tensão estável e de alta capacidade de corrente. Para isso foi necessário o uso de transistor do tipo MOSFET que garante a alta impedância de entrada com baixo consumo de corrente, adequado para acionamento pelo multivibrador CD4098 de tecnologia COS/MOS. O circuito de saída deste *driver* de corrente conta com três transistores bipolares (2N3904) em uma configuração chamada de *pull-up* ativo, geralmente utilizados em circuitos TTL para aumentar a capacidade de corrente dos mesmos. O MOSFET de potência IRF840 é o elemento principal do circuito de potência. Este transistor ao ser chaveado pelo sinal de saída do circuito do *driver* de corrente juntamente com o capacitor conectado a ele, é o responsável pela geração dos pulsos elétricos de alta amplitude enquanto o outro transistor IRF840 opera como um resistor controlando a amplitude do pulso a ser aplicado ao transdutor.

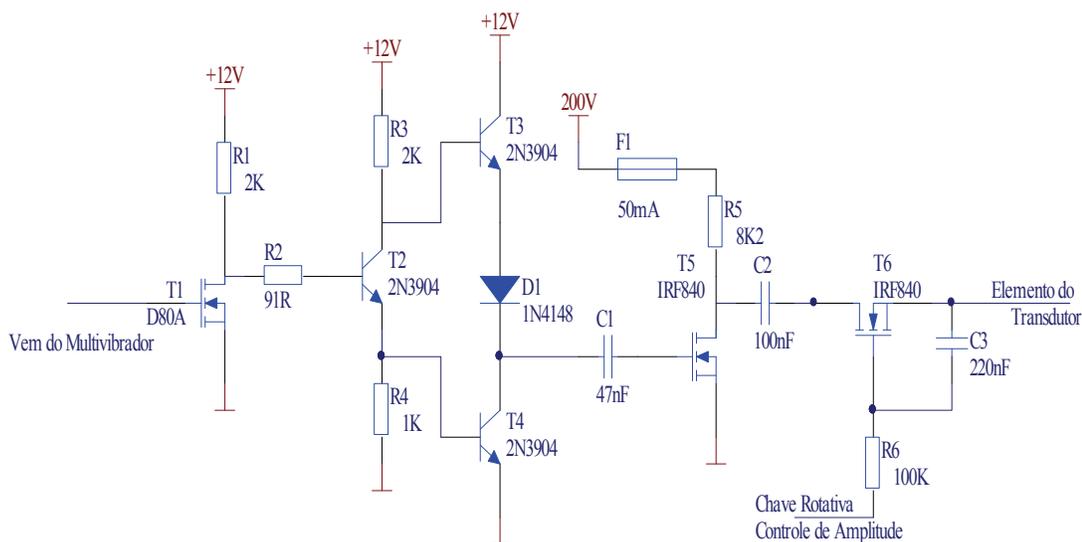


Figura 4. *Driver* de Corrente para acionamento do circuito de potência e o circuito de potência dos circuitos de geração de pulsos elétricos de alta amplitude. Modificado de Maia (1995).

O trabalho desenvolvido pelos pesquisadores Sinhori e Maia (Sinhori *et al.*, 2004) também desenvolvem circuitos de geração de pulsos para sistemas de ultra-som na mesma linha de trabalho desenvolvida por Maia (Maia, 1995), engloba um multivibrador astável, um multivibrador monoestável, um circuito de conversão de nível lógico, um *driver* de corrente e um circuito de potência utilizando o MOSFET IRF840. Neste circuito, o oscilador astável fornece frequência de 100 Hz a 1 kHz, controlando a taxa de repetição da

geração dos sinais elétricos para a excitação dos elementos do transdutor matricial. Os pulsos têm largura controlável na faixa de 100ns a 750ns. O *driver* de corrente foi feito com o TPS2812 da Texas Instruments, mas o circuito de excitação do transdutor com os pulsos de alta tensão tem o mesmo acionamento descrito no circuito de Maia (Maia, 1995).

Zanella (Zanella, 2006) utilizou o microcontrolador PIC 16F877, substituindo o multivibrador astável e o multivibrador monoestável proposto nos dois trabalhos citados (Maia, 1995; Sinhori *et al.*, 2004). Este microcontrolador possui velocidade de operação de 20MHz, 33 pinos de I/O entre outras características. Zanella (2006) disparava os pulsos de excitação do transdutor e gerava atraso entre estes pulsos através do microcontrolador PIC 16F877. Os sinais saem do PIC 16F877 com padrão TTL, e seguem para um conversor de nível lógico (CI SN7407) que se resume a um *buffer*, com entrada TTL e saída podendo ser CMOS. Para aumentar a capacidade de corrente foi utilizado o mesmo *driver* de corrente proposto pelos pesquisadores Sinhori e Maia (Sinhori *et al.*, 2004) e o circuito de excitação do transdutor com os pulsos de alta tensão tem o mesmo acionamento descrito no circuito de Maia (Maia, 1995).

3.2.2 Proteção entre o Circuito Gerador de Pulsos e o Circuito Amplificador

No modo pulso-eco a saída do circuito de transmissão está ligada à entrada do circuito de recepção. Para que a entrada do circuito de recepção não sofra danos é necessário um circuito de proteção que impeça os pulsos de alta tensão (até 200 V) do circuito de transmissão atingir o circuito de recepção e permita que os ecos (até algumas centenas de milivolts) sejam amplificados pelo mesmo.

O circuito proposto por Maia (Maia, 1995) é formado por um resistor em série com o circuito de transmissão e seguido por dois diodos colocados em sentido antiparalelo (ver Figura 5). Desta forma, quando o pulso elétrico de alta amplitude é aplicado ao transdutor e conseqüentemente à entrada do circuito de recepção, um dos dois diodos será polarizado diretamente, limitando a tensão aplicada ao amplificador em -0,7V para pulsos de polaridade negativa ou em +0,7V para pulsos de polaridade positiva durante a aplicação do

pulso ao transdutor. Para os ecos, os diodos funcionam como um circuito aberto, pois a amplitude dos ecos é inferior a 0,7V e não é suficiente para polarizá-los diretamente.

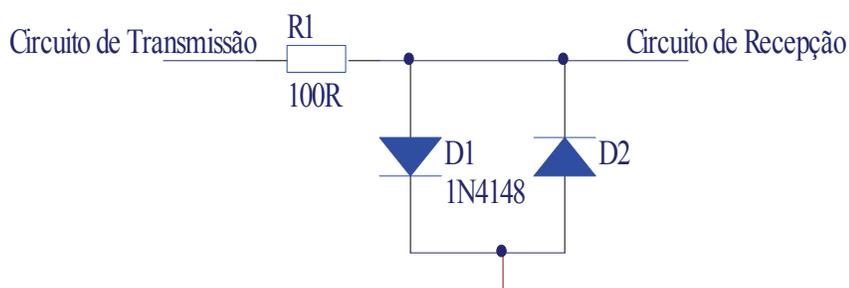


Figura 5. Circuito de Proteção Maia (1995).

Este circuito de proteção também foi adotado pelos pesquisadores Sinhori e Zanella (Sinhori *et al.*, 2004; Zanella, 2006), só com a ressalva que os autores adicionaram mais 4 conjuntos de diodos antiparalelos formando um total de 10 diodos ao invés de 2 conforme proposto por (Maia, 1995). Com o aumento no número diodos, o circuito tem uma maior capacidade de condução de corrente quando os diodos estiverem polarizados diretamente.

3.2.3 Circuito de Recepção

Nos circuitos de recepção de Maia (Maia, 1995) a amplificação dos sinais de eco é feita em quatro estágios iguais. O sinal de eco ao passar pelo circuito de proteção e um *buffer* de ganho unitário, vai para um divisor de tensão formado por quatro resistores. Um dos 4 níveis de tensão é selecionado digitalmente pelo multiplexador (74HC4052) de tecnologia CMOS de alta velocidade e depois aplicado à entrada inversora do amplificador (LH0032) de 70MHz de banda de frequência com uma taxa de inclinação de 500V/ μ s. Ao sair deste estágio de amplificação o eco passa por mais três estágios iguais. Na Figura 6 é mostrada a representação de um estágio de amplificação proposto por Maia.

No circuito desenvolvido por Sinhori e seus colaboradores (Sinhori *et al.*, 2004), foi utilizado somente um estágio de amplificação. Esta amplificação foi feita utilizando o VCA610 da Texas Instruments. O amplificador VCA610 possui uma banda de passagem de 30MHz, permite um controle de ganho por tensão entre 0 dB e 40 dB e uma atenuação de -77 dB quando necessário.

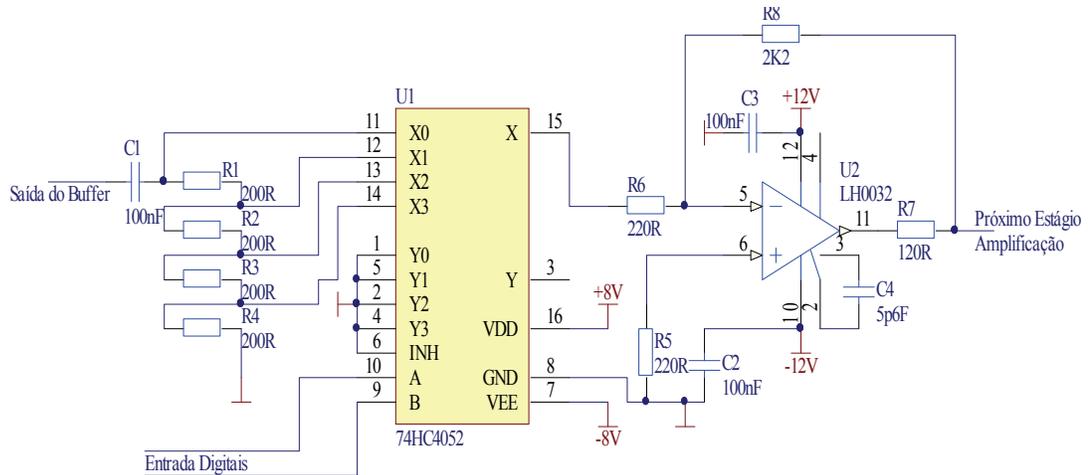


Figura 6. Primeiro estágio de amplificação da unidade de recepção proposto por Maia (1995).

O componente base do circuito de recepção utilizado por Zanella (Zanella, 2006) conforme Figura 7, foi da mesma linha adotada por Sinhori (Sinhori *et al.*, 2004). No circuito de recepção desenvolvido foi utilizado o amplificador VCA810. Este amplificador possui uma banda de passagem de 30MHz, permite um controle de ganho por tensão entre -40 dB e +40 dB. Quando a tensão de controle é de 0V, o amplificador atenua o sinal de entrada em 40dB e, quando for -2V, o sinal de entrada é amplificado em 40dB. O ganho, em decibel, é variado linearmente em função da tensão V_c , de acordo com a equação 7.

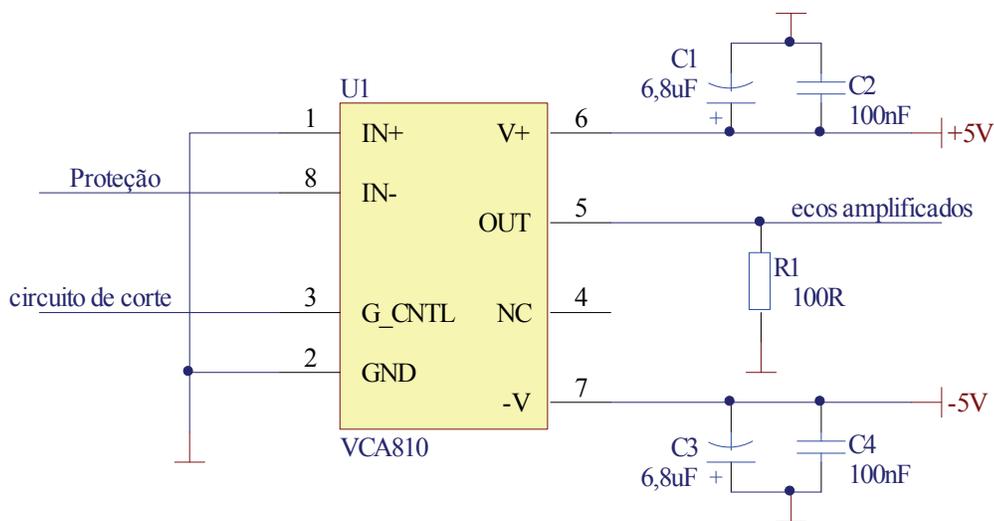


Figura 7. Amplificador utilizado em cada um dos canais do circuito desenvolvido por Zanella (Zanella, 2006) para amplificação dos ecos.

$$G_{(dB)} = -40.(V_C + 1) \quad (7)$$

Os capacitores C1 e C3 são capacitores eletrolíticos de *bypass* efetivo para baixas frequências e os capacitores C2 e C4 são cerâmicos de *bypass* efetivo a altas frequências. O resistor R1 foi adicionado na saída do circuito de recepção para permitir que se meça o sinal do eco amplificado com uma ponta de prova de alta impedância de entrada.

Não encontramos muitos autores que mostraram soluções em artigos de revistas especializadas. Há muitos artigos relacionados com a obtenção de imagens que permitam melhor diagnóstico mas não mostram particularidades da eletrônica dos equipamentos o que nos levou a estudar as soluções propostas em nosso grupo de pesquisa ou de outras universidades brasileiras.

3.3 Focalização e Deflexão do Feixe Acústico na Emissão

O uso de transdutores matriciais para formação de imagens em equipamentos médicos de ultra-som vem crescendo nas últimas décadas devido ao sucesso no desenvolvimento de instrumentos eletrônicos capazes de orientar e focalizar feixes de ultra-som (Turnbull e Stuart, 1991). Transdutores matriciais possibilitam varredura de uma região específica a ser diagnosticada (Fish, 1992). O controle digital destes transdutores matriciais pode ser usado para direcionar o feixe de ultra-som e permitir alterações dinâmicas tanto na focalização quanto na abertura dos feixes de ultra-som (Harvey *et al.*, 2001), gerando frentes de ondas adequadas para cada caso (Costa e Maia, 2002) .

Para a realização da varredura eletrônica é utilizado transdutor tipo *array* ou matricial. Os transdutores matriciais podem ter diversos formatos e são constituídos por diversos elementos (geralmente) cerâmicos com pequenas dimensões, separados entre si e que podem ser excitados individualmente ou agrupados em pequenas células (Costa e Maia, 2002). Na Figura 8 é apresentado um exemplo de transdutor matricial de 12 elementos e suas coordenadas, sendo D a largura do transdutor, L a altura dos elementos, d a distância

entre os elementos e a a largura de cada um dos elementos. Todos os elementos são utilizados para transmitir e receber o feixe defletido no plano x - y com ângulo θ .

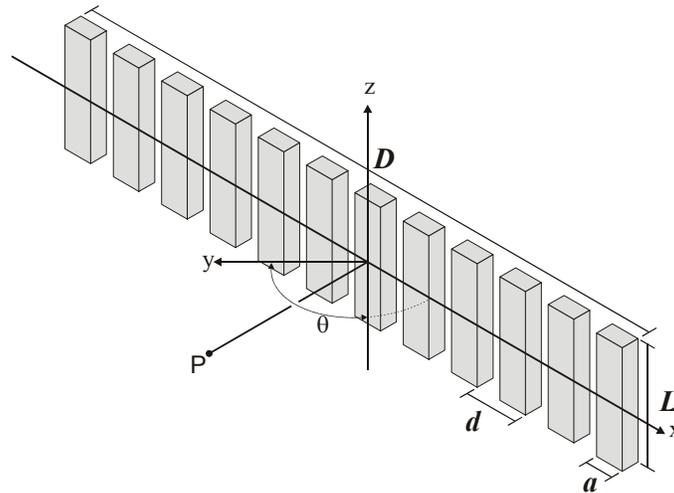


Figura 8. Transdutor Matricial Linear de 8 elementos com dimensões $D \times L$, distância entre os elementos d , e largura do elemento a . Modificado de Von Ramm e Smith (1983).

Os transdutores matriciais têm como vantagem a capacidade de focalizar e/ou defletir o feixe acústico através da eletrônica (Fish, 1992; Turnbull e Foster, 1995; Quistgaard, 1997; Harvey *et al.*, 2001). Nos transdutores matriciais, os elementos podem ser excitados individualmente ou em grupos com atrasos pré-determinados conforme a deflexão ou focalização desejada.

3.3.1 Deflexão dos Feixes de Ultra-som

A direção de propagação do feixe acústico está relacionada diretamente com a seqüência de excitação dos elementos do transdutor linear (Lima, 1995; Azar *et al.*, 2000). A direção de propagação do campo acústico pode ser re-orientada para qualquer ângulo alterando a seqüência de tempo dos pulsos de excitação (Azar *et al.*, 2000).

Um esquema simplificado para deflexão do feixe de um transdutor de 8 elementos é mostrado na Figura 9, onde os pulsos de excitação estão representados do lado esquerdo do transdutor. Na figura 9a, é possível observar que o circuito responsável por excitar os elementos do transdutor matricial não os está excitando com defasagem no tempo entre os

elementos. A excitação simultânea permite a formação de uma frente de onda paralela à face dos elementos do transdutor matricial.

Na figura 9b observa-se que o circuito responsável por excitar os elementos do transdutor matricial está excitando-os com defasagem no tempo entre os elementos. A implementação de atrasos entre a excitação dos elementos permite a formação de frentes de ondas com inclinação em relação à face do transdutor. Isto ocorre, pois, ao excitar o elemento 1 do transdutor, a onda ultra-sônica emitida por este elemento se propaga paralelamente à face do transdutor. O segundo elemento do transdutor matricial só é excitado após um tempo de atraso em relação ao elemento 1, conseqüentemente sua onda está se propagando paralelamente ao transdutor, mas atrasada em relação à onda do primeiro elemento. Este fenômeno ocorre em todos os elementos do transdutor, permitindo a concatenação de todos os feixes ultra-sônicos emitidos pelos elementos formando assim uma frente de onda (de máxima intensidade acústica) que se propaga para a esquerda como pode ser observado na figura 9.b. Na figura 9.c os atrasos permitem que o campo acústico seja focalizado (Von Ramm e Smith, 1983; Christensen, 1988; Fish, 1992).

Para se calcular o tempo de atraso ($\Delta\tau$) de excitação dos elementos adjacentes de um transdutor matricial usa-se a expressão abaixo (Azar *et al.*, 2000).

$$\Delta\tau = \frac{d \sin \theta_s}{c} \quad (8)$$

sendo: $\Delta\tau$ é o atraso entre a excitação de elementos adjacentes

d é a distância entre os elementos do transdutor

θ_s é o ângulo desejado de deflexão

c é a velocidade do ultra-som no meio; ($\lambda = c/f$) λ é o comprimento de onda e f a frequência central do pulso ultra-sônico.

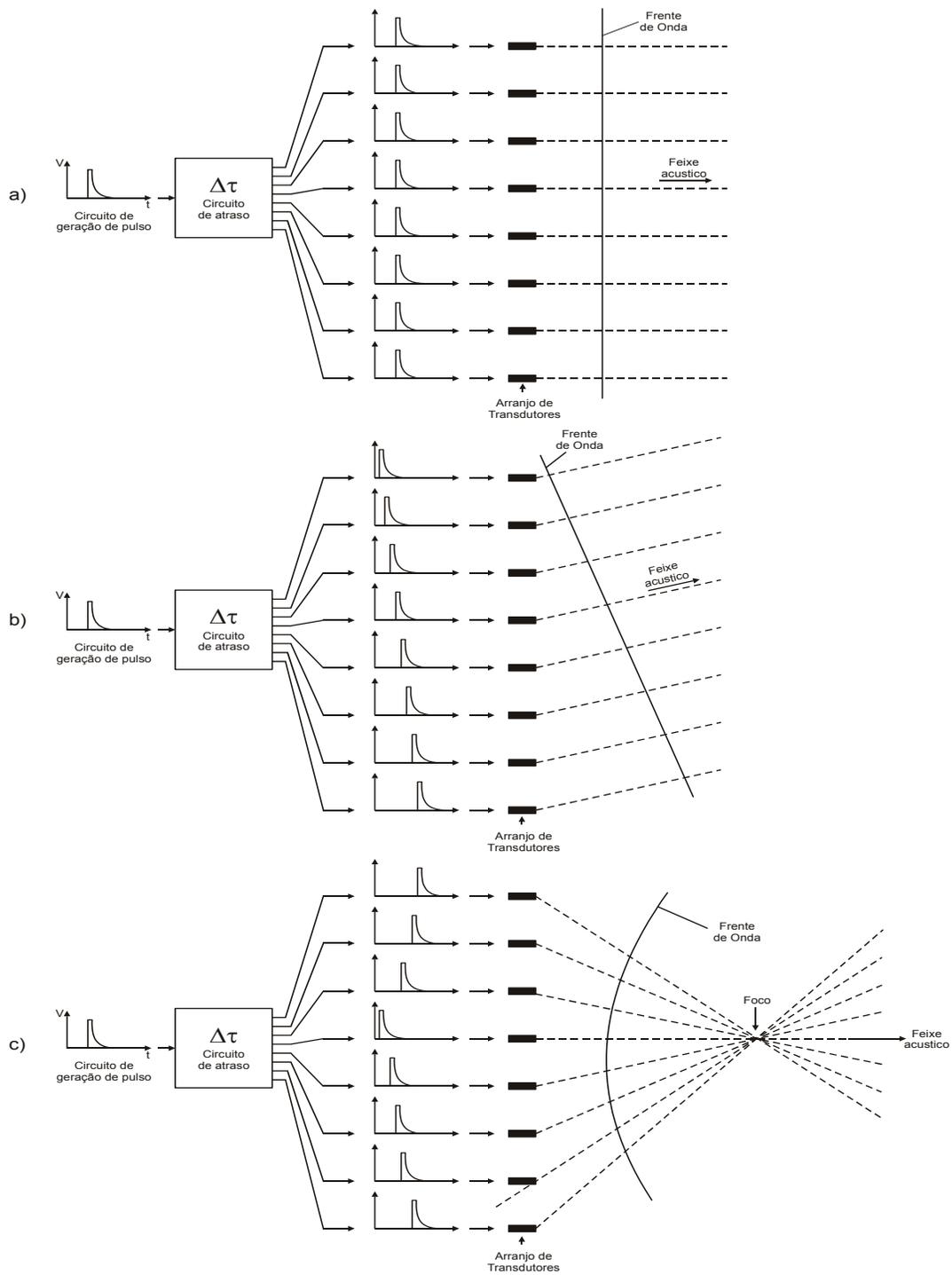


Figura 9. Arranjo de 8 elementos de um transdutor matricial para varredura e deslocamento do feixe eletronicamente: (a) paralelo; (b) inclinado; (c) focalizado. Modificado de Bronzino (1986).

3.3.2 Focalização dos Feixes de Ultra-som

Os feixes ultra-sônicos gerados por um transdutor matricial de largura D , se propaga com um comprimento de onda λ , avança de forma colimada (Figura 9c) até a região de transição chamada de ponto focal ou foco natural que é aproximada pela equação 9 (Von Ramm e Smith, 1983; Fish, 1992; Azar *et al.*, 2000):

$$Z_{TR} = \frac{D^2}{4\lambda} \quad (9)$$

sendo: D largura do transdutor (ver Figura 8)

λ comprimento de onda correspondendo à frequência central do transdutor.

A distância entre a face do transdutor e a região Z_{TR} é conhecida como campo próximo ou zona de Fresnel, a partir dessa região tem-se o campo distante ou zona de Fraunhofer. O chamado ponto focal do transdutor ou foco natural está localizado a uma distância Z_{TR} , conhecida como início da região de transição.

A focalização na transmissão dos feixes é realizada pela combinação de tempos com perfil parabólico e linear para produzir o feixe acústico (Azar *et al.*, 2000). Os pulsos são transmitidos pelos elementos e se propagam em direção ao ponto focal, sendo que os tempos de atraso para focalização do feixe acústico em um determinado ponto focal (F) podem ser obtidos pela equação 10.

$$\Delta t_n = \frac{F}{c} \times \left(1 - \sqrt{1 + \left(\frac{(n \times d)}{F} \right)^2} \right) + t_o \quad (10)$$

sendo: n corresponde ao número de elementos do transdutor

d é a distância entre os elementos

c é a velocidade de propagação do ultra-som no meio

F a distância do ponto focal

t_o é uma constante de magnitude suficiente para que não ocorram atrasos negativos

O tempo de atraso entre os elementos adjacentes de um transdutor matricial para que o feixe ultra-sônico possa ser focalizado e defletido em um transdutor de n elementos podem ser calculados conforme a equação 11 (Azar *et al.*, 2000).

$$\Delta t_n = \frac{F}{c} \left\{ \left[1 + \left(\frac{\bar{N}d}{F} \right)^2 + \frac{2\bar{N}d}{F} \sin \theta_s \right]^{\frac{1}{2}} - \left[1 + \left(\frac{(n-\bar{N})d}{F} \right)^2 - \frac{2(n-\bar{N})d}{F} \sin \theta_s \right]^{\frac{1}{2}} \right\} \quad (11)$$

sendo: Δt_n atraso a ser aplicado na excitação de cada elemento

F distância do ponto focal em relação ao centro do transdutor

c é a velocidade de propagação do ultra-som no meio

n número de elementos do transdutor; sendo $\bar{N} = (n-1)/2$

d distância entre os elementos do transdutor

θ_s ângulo de deflexão com relação ao centro do transdutor ($0^\circ \leq \theta_s \leq 90^\circ$)

Se a área a ser diagnosticada estiver dentro da Zona de Fresnel do transdutor matricial, ou seja, com uma distância menor que Z_{TR} , a focalização pode ser empregada para melhorar a resolução do sistema de *phased array*. Entretanto, a melhora da resolução do sistema só ocorrerá próximo à região do ponto focal. A melhora da região do foco (ou profundidade) ocorre a uma determinada distância descrita pela equação 12 (Von Ramm e Smith, 1983).

$$\Delta Z = 8,15\lambda \left(\frac{F}{D} \right)^2, \left(\frac{2F}{D} \right) > 1 \quad (12)$$

onde: D corresponde à abertura (largura) do transdutor

λ é o comprimento de onda do pulso de excitação do transdutor

F a distância do ponto focal em relação ao centro do transdutor

3.3.3 Focalização dos Feixes de Ultra-som na Recepção

A focalização de feixes ultra-sônicos na recepção tem sido usada para a formação de imagens em equipamentos de ultra-som aplicados à medicina. O método SAFT (*Synthetic Aperture Focusing Technique*) Convencional pode ser usado e será descrito abaixo.

No método SAFT Convencional é aplicado um pulso em cada elemento do transdutor matricial, o transdutor recebe os ecos de retorno do meio em análise e armazena estes ecos em um dispositivo que possua memória. Depois dos ecos armazenados são processados digitalmente formando as linhas de varredura para formação de imagens. Os feixes acústicos são focalizados na recepção por meio de algoritmos que se baseiam em cálculos de atrasos entre os elementos do transdutor matricial e também na soma dos ecos adquiridos (Kimura, 2007).

Na Figura 10 é representada a geometria de um transdutor matricial de N elementos com espaçamento “d” entre os elementos. Foi escolhido um ponto focal de distância r da face do transdutor e com inclinação θ . O elemento i tem distância x_i em relação ao elemento central e a distância r'_i em relação ao ponto focal escolhido.

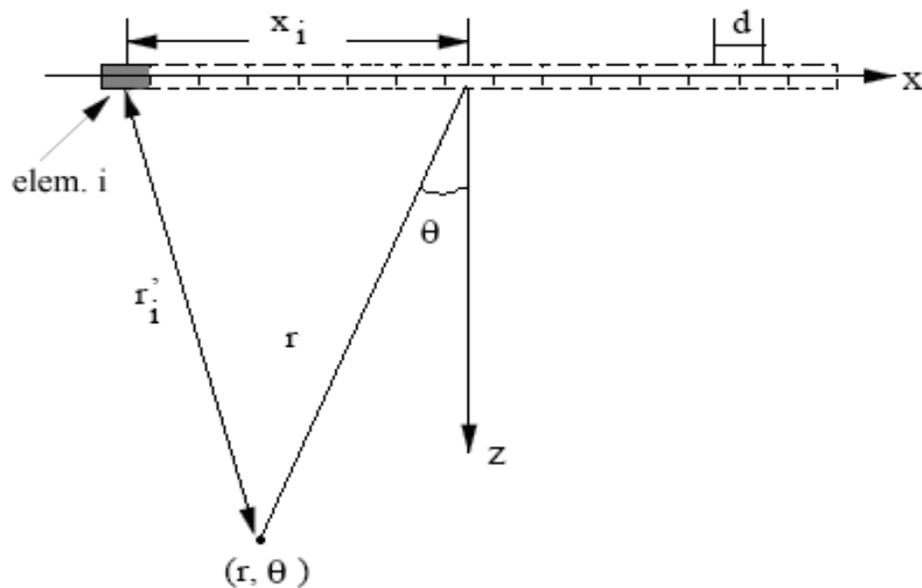


Figura 10. Geometria de um transdutor matricial linear *phased array* de N elementos, emitindo um pulso e recebendo com o mesmo elemento (Kimura, 2007).

O atraso do tempo de propagação da onda, referente ao elemento i é dado por

$$\tau_i = 2 \frac{r - r'_i}{c} \quad (13)$$

onde c é a velocidade do ultra-som no meio, r a distância da face do transdutor ao ponto focal escolhido e r'_i a distância do elemento i ao ponto focal escolhido.

Para se calcular a distância (r'_i) do elemento i ao ponto focal escolhido utiliza-se a lei dos cossenos (Yao, 1997).

$$r'_i = \sqrt{x_i^2 + r^2 - 2x_i r \sin \theta} \quad (14)$$

sendo x_i a distância do elemento i ao elemento central, r a distância da face do transdutor ao ponto focal escolhido e r'_i a distância do elemento i ao ponto focal escolhido e θ o ângulo de inclinação referente ao eixo z .

Para cada ponto de imagem (r, θ) , o sinal de Linha-A é dado por:

$$a_{SAFT}(r, \theta) = \sum_{i=0}^{N-1} s_i \left(\frac{2r}{c} - \tau_i \right) \quad (15)$$

sendo s_i o sinal de eco recebido pelo i -ésimo elemento, c a velocidade do ultra-som no meio, r a distância da face do transdutor ao ponto focal escolhido e τ_i o atraso para formação de feixe do elemento i (equação 13).

3.3.4 Tecnologia a ser empregada na Focalização e Deflexão do Feixe Acústico

Segundo Kimura (Kimura, 2007), sistemas para formação de feixe acústico já foram desenvolvidos anteriormente criando-se sistemas digitais com FPGA's, como o sistema

desenvolvido para formação de feixe acústico utilizando-se um FPGA da empresa Xilinx modelo Virtex-E feito por Hu e colaboradores (Hu *et al.*, 2004). Esse FPGA era utilizado para gerar os atrasos para cada elemento do transdutor, os sinais de eco recebidos eram transferidos do *hardware* para um microcomputador via interface USB e posteriormente processados e exibidos em forma de imagem Modo-B.

Neste projeto optou-se por realizar a formação de feixe acústico utilizando sistemas digitais através de um kit de desenvolvimento (ALTERA DE2), contendo a FPGA ALTERA Cyclone II EP2C35F672C6N. Os circuitos digitais foram feitos utilizando a linguagem de descrição de *hardware* VHDL.

O FPGA é definido como um circuito integrado digital que contém blocos reconfiguráveis de lógica com interconexões entre eles. As FPGAs são formadas por um grande número de “ilhas” de blocos lógicos programáveis. Nos dias de hoje existem muitas maneiras de se programar uma FPGA, dentre elas: diagramas esquemáticos, linguagem de descrição de hardware (HDL), compiladores de linguagem de alto nível e ferramentas de mais alto nível baseada na síntese de algoritmos (Garcia, 2006).

A representação através de circuitos esquemáticos é desenvolvida utilizando uma representação em nível de portas lógicas. Os *netlists* foram criados para permitir que seja feita a inserção, verificação e a simulação destas portas lógicas. A representação por meio de esquemáticos conta com bibliotecas de componentes sendo também possível a criação de novos componentes. Alguns fabricantes se restringem ao desenvolvimento de dispositivos utilizando linguagem de descrição de hardware, mas mantêm atualizadas suas bibliotecas para os dispositivos antigos. Contudo, representar os circuitos por esquemáticos continua sendo usada por alguns engenheiros (Garcia, 2006).

Os projetos foram crescendo significativamente em complexidade e tamanho, de forma que a representação por ferramentas esquemáticas começou a se tornar não muito eficiente. Também projetos desenvolvidos em esquemáticos mostravam-se por demais sensíveis a erros e consumiam muito tempo de desenvolvimento. Neste cenário algumas empresas desenvolvedoras de EDA (*Electronic Design Automation*) criaram ferramentas e fluxos de desenvolvimento em linguagem de descrição de hardware (HDL). Atualmente existem HDLs padronizados como o Verilog, VHDL e HDLs proprietários (Garcia, 2006).

A idéia de uma linguagem HDL genérica é que a funcionalidade de um circuito digital pode ser representada através de diferentes níveis de abstração. O primeiro e mais baixo corresponde ao nível de *Switch*, o qual se refere a descrever um circuito como um *netlist* de transistores. Após o segundo nível de abstração, tem-se o nível das portas lógicas, a qual se refere à capacidade de descrever um circuito como um *netlist* de funções de portas lógicas primitivas. O próximo nível tem a habilidade em suportar representações funcionais como equações booleanas. Este nível engloba a representação de nível de registro de transferência (RTL), que pode descrita como sendo um projeto formado por uma coleção de registradores interligados através da lógica combinacional. Na lógica combinacional, que interconecta com estes registradores, comandos como *when*, *rise*, *if*, *then*, *else* são palavras-chaves das quais a semântica é definida pelo HDL específico. O nível de abstração mais alto suportado pelos HDL tradicionais é suportado como “*behavior*” ou comportamental, neste nível de abstração é possível descrever o circuito usando construções como *loops* e processos como, por exemplo, um contador. Este nível de abstração mais elevado também suporta elementos como multiplicadores e somadores em equações (Garcia, 2006).

Em 1985 foi criada a linguagem HDL Verilog. Em 1985 esta linguagem foi adquirida pela Cadence Design System e em 1995, o Verilog foi padronizado pela norma IEEE1364 (IEEE, 2001) devido à sua popularidade. Em 1980, o departamento de defesa americano lançou o programa de circuito integrado de altíssima velocidade (VHSIC), com o objetivo de avançar o estado da arte na tecnologia de CIs. Baseado no VHSIC, em 1981 foi criado o VHDL (*Very High Integrated Circuit Hardware Description Language*). O VHDL foi padronizado pela norma IEEE1076 (IEEE, 2002) e atualmente tem sido muito empregado em projetos de circuitos digitais.

Capítulo 4

Material e Métodos

O desenvolvimento de sistemas de excitação de transdutores matriciais e amplificação dos ecos de retorno é uma tradicional linha de pesquisa do Laboratório de Ultra-som (LUS) do Centro de Engenharia Biomédica da UNICAMP (CEB/UNICAMP). O sistema desenvolvido é descrito neste capítulo.

O protótipo desenvolvido permite a geração e recepção de ondas ultra-sônicas para um transdutor matricial linear, operando em pulso-eco é composto por um circuito de controle, uma placa de circuito impresso (PCI) chamada de placa de interligação responsável pela integração dos periféricos, uma fonte de alimentação com 8 níveis para alimentação do sistema e dois níveis de tensão para controle de ganho e atenuação e duas placas de circuito impresso (PCI) contendo os circuitos de transmissão e de recepção para transdutores de ultra-som matriciais, sendo cada PCI de 4 canais. O diagrama de blocos do sistema é mostrado na Figura 11.

A unidade de controle é o “cérebro” do sistema e controla os circuitos de excitação e amplificação. A unidade de controle é formada por um microcomputador, um kit de desenvolvimento (ALTERA DE2) contendo a FPGA ALTERA Cyclone II EP2C35F672C6N, o software Quartus II *Web Edition* da Altera versão 9.0 (32-Bit) e a lógica de apoio. Na memória do computador é armazenado o programa contendo os circuitos digitais que serão responsáveis pelo acionamento dos níveis lógicos de controle do sistema, inclusive dos perfis de excitação do transdutor. O programa contendo os circuitos digitais é enviado ao Kit de Desenvolvimento DE2 da Altera, através de uma porta USB. Os dados são gravados na FPGA através das funções *JTAG* ou *Active Serial Programming* do Quartus II e ao ser carregado permite que a FPGA execute os 31 níveis lógicos de

controle do protótipo. Os níveis de controle permitem o acionamento dos diversos circuitos eletrônicos. No circuito de excitação dos transdutores habilita e desativa o componente HV738, ativa o sistema de sobre-temperatura do componente HV738, controla a largura de pulso e a taxa de repetição, controla o número de elementos excitados simultaneamente e controla o tempo de atraso na excitação dos elementos do transdutor. O circuito de amplificação habilita e desativa o componente MD3880, ativa o sistema de sobre-temperatura e o controle de ganho programável do componente MD3880. As informações enviadas pelo microcomputador e recebidas pelo FPGA através da porta USB podem ser gravadas na memória não-volátil do FPGA, não sendo mais necessária a utilização do computador. Também há a possibilidade de carregar o programa no FPGA, mas quando for desligado será necessário repetir o procedimento de carregar o programa novamente.

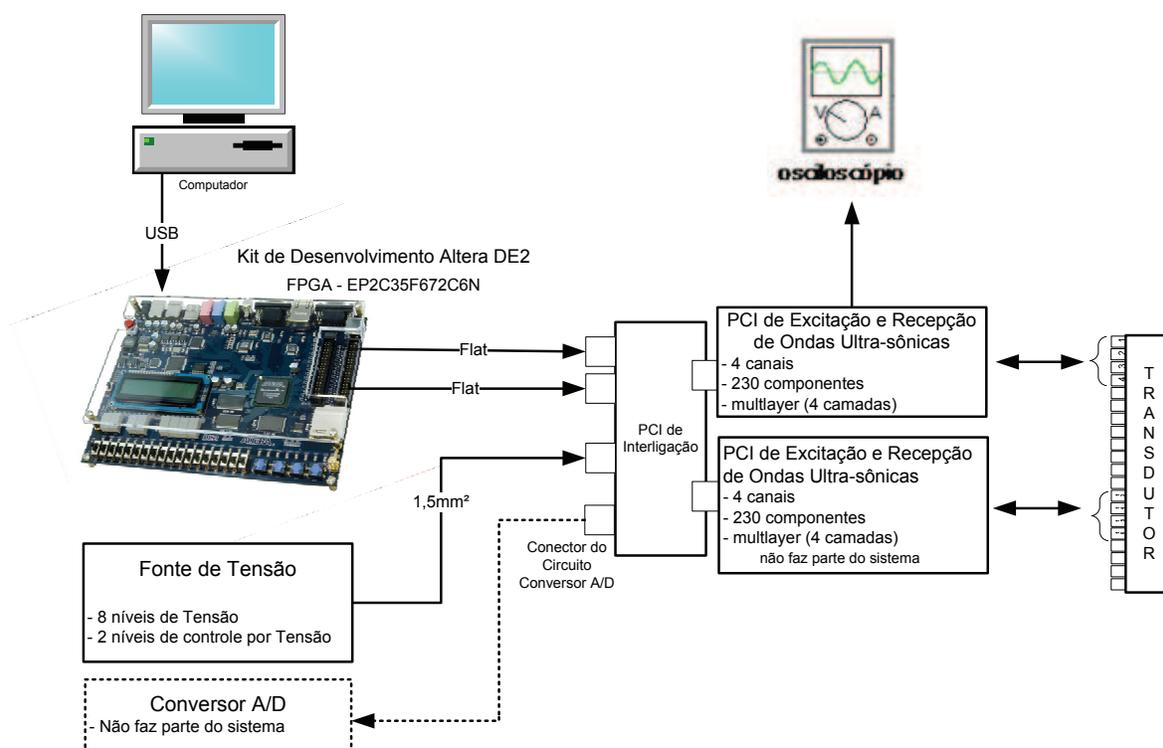


Figura 11. Sistema de geração e recepção de ondas ultra-sônicas para transdutor matricial linear.

A PCI de interligação foi desenvolvida para integrar o circuito de controle, a fonte de alimentação com seus 8 diferentes níveis para alimentação do sistema e dois diferentes

níveis de tensão para controle de ganho e atenuação e as PCI's contendo os circuitos de transmissão e recepção para transdutores de ultra-som matriciais.

O protótipo desenvolvido é resultado da integração de diferentes partes de *hardware*. Para validação do sistema desenvolvido foi utilizado um transdutor matricial linear de 20 elementos, com frequência central de 1 MHz construído pelo Laboratório de Ultra-som do Departamento de Mecatrônica e Sistemas Mecânicos da Escola Politécnica da Universidade de São Paulo. Optou-se por direcionar cada canal do circuito de pulso-eco a um elemento do transdutor e testar todos os elementos do transdutor com a mesma tensão de excitação.

A figura 12 apresenta a composição de cada bloco do diagrama dos circuitos eletrônicos do sistema de pulso-eco desenvolvido. Em cada bloco são descritas as características dos circuitos, suas aplicações e ferramentas utilizadas.

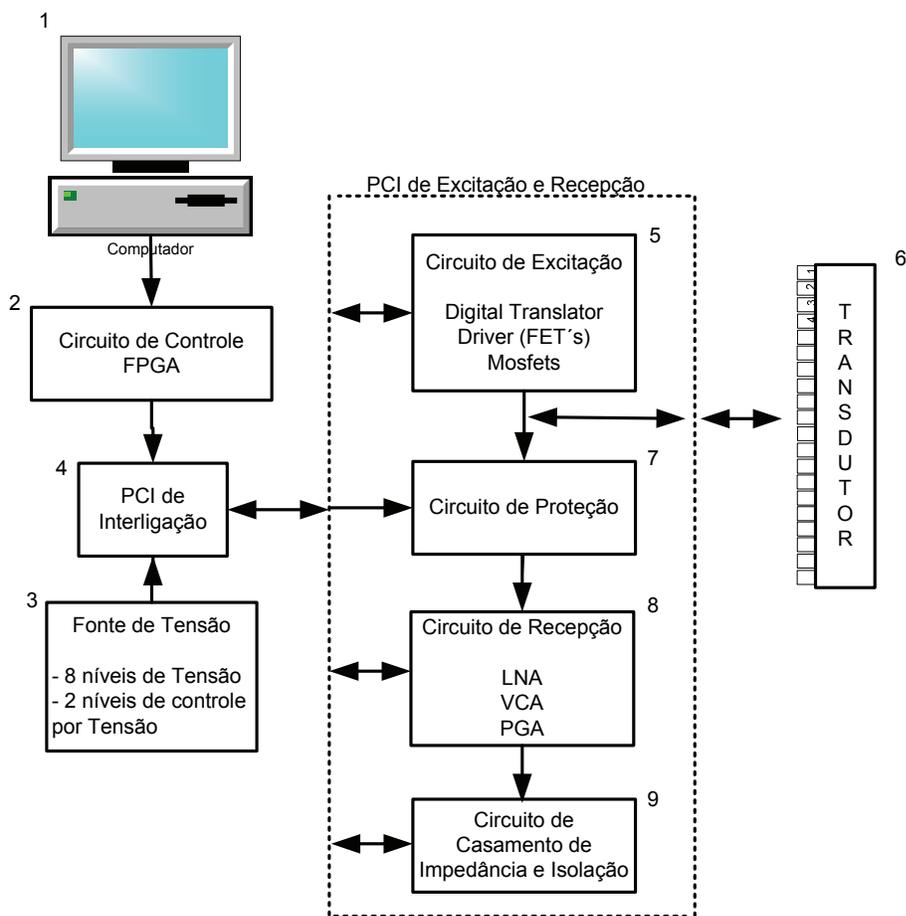


Figura 12. Diagrama de Bloco dos Circuitos Eletrônicos do Sistema de Pulso-eco.

1 – *Computador* – microcomputador padrão da marca DELL. Este computador possui o software Quartus II *Web Edition* da Altera versão 9.0 (32-Bit). Este software permitiu desenvolver os circuitos digitais de controle do sistema pulso-eco. O software também permite compilar, verificar, analisar, sintetizar e gerar o esquemático representativo dos circuitos digitais – Função RTL. Com o Quartus II é possível corrigir os erros e simular os circuitos para análise do comportamento dos níveis lógicos antes da implementação do programa no FPGA.

2 – *FPGA* – o arquivo contendo os circuitos digitais foi implementado no Kit de Desenvolvimento DE2 da Altera. Este kit de desenvolvimento é composto por um FPGA modelo EP2C35F672C6N com dois clock's de trabalho: 27 MHz e 50 MHz. O FPGA interpreta os circuitos e gera os 31 sinais de controle. Através do FPGA consegue-se a formação de feixe acústico com perfis de excitação que permitem a variação da angulação e focalização do feixe acústico e a amplificação com diferentes faixas de ganho dos ecos.

3 – *Fonte de Tensão* – o bloco fonte de tensão é formado por 8 níveis de tensão e 2 níveis de controle de ganho por tensão. Os níveis de tensão responsáveis por fornecer alimentação ao circuito de excitação são: $V_{cc}= 3,3V$; $V_{dd}= 8V$; $V_{sub}= 65V$; $V_{pp}= 0$ a $60V$ e a $V_{pf}= V_{pp}-8V$. Os níveis de tensão que alimentam o circuito de proteção são $+5V$ e $-5V$. A fonte de tensão fixa de $2,5V$ é responsável por alimentar o circuito de recepção. Os níveis de controle por tensão estão relacionados ao circuito de amplificação que são $TGC= 0$ a $2V$ e o $GSC= 0$ a $2,5V$.

4 – *PCI de Interligação* – a placa de circuito impresso de interligação é composta de 2 camadas e, além de integrar os periféricos do sistema, tem como objetivo unificar todos os “terras” fazendo com que o circuito possua um único terra. Ela é composta por dois conectores Flats (recebe os sinais vindos do FPGA), 2 conectores *Card Edge* com contatos banhado a ouro (conecta a PCI de excitação e recepção de ondas ultra-sônicas aos demais periféricos), 1 conector DB25 responsável por integrar, se necessário, o eco de retorno do transdutor amplificado ao sistema de conversão analógico-digital e um conector de 13 vias (recebe os níveis de tensão para alimentar o sistema desenvolvido).

5 – *Circuito de Excitação* – o circuito de excitação faz parte da PCI de excitação e recepção de ondas ultra-sônicas. Esta PCI é composta de 4 canais independentes para excitação e amplificação, é uma PCI multicamadas (4 camadas) e com aproximadamente 230 componentes, sendo 85% componentes SMD. O circuito de *pulser* é controlado pelo FPGA e gera pulsos quadrados na saída de seu circuito de até 60 volts. Os pulsos de saída do circuito têm larguras de pulso entre 20ns até 1us com passos de 20ns e com taxas de repetição pré-programáveis entre 1ms (1 kHz) a 16 μ s (62,5 kHz).

6 – *Transdutor* – o transdutor matricial linear utilizado para validação do sistema foi cedido pelo Prof. Flávio Buiochi do Departamento de Mecatrônica e Sistemas Mecânicos da Escola Politécnica da Universidade de São Paulo. Este transdutor foi feito a partir de uma cerâmica piezelétrica PZT5A, composto por 20 elementos, com frequência central de 1 MHz e tem as seguintes dimensões: abertura do *array* 40mm x 20mm, espessura da cerâmica 2mm, passo 2mm e ranhuras de espessura 0,2mm.

7 – *Circuito de Proteção* – o circuito de proteção faz parte da PCI de excitação e recepção de ondas. Ele está localizado entre o circuito de excitação e o circuito de recepção. O circuito de proteção é independente para cada canal e tem como objetivo permitir a passagem de sinais de tensão abaixo de $\pm 0,7V$ e fixar em $\pm 0,7V$ os sinais de tensões entre 0,7V até 65V.

8 – *Circuitos de Recepção* – o circuito de recepção ou amplificação faz parte da PCI de excitação e recepção de ondas ultra-sônicas. Ele está localizado entre o circuito de proteção e o circuito de casamento de impedância & isolamento. O circuito de amplificação é formado por um amplificador de baixo ruído – LNA, que permite uma amplificação de 18,5dB. Após o LNA tem-se o circuito de atenuação composto por dois níveis de controle por tensão: (1) o controle de atenuação, de 0 a 47dB e (2) o GSC que controla a inclinação da atenuação (se GSC=2V a taxa de atenuação será 41dB/V e se GSC=2,5V a taxa de atenuação será 33dB/V). Por último tem-se o controle de ganho programável por nível lógico (PG0 e PG1) que permite uma amplificação de 35dB a 51,5dB.

9 – *Circuitos de Casamento de Impedância e Isolação* – o circuito de casamento de impedância e isolação é o último bloco de circuitos da PCI de excitação e recepção de ondas ultra-sônicas. Este circuito tem como objetivo realizar o casamento de impedância com os circuitos que irão usar o sinal de saída do circuito de amplificação, como por exemplo, circuitos que envolvam conversão analógico/digital. O circuito de casamento de impedância e isolação foi projetado para casar a impedância em 50Ω . Para que ocorra este casamento o sinal da saída do amplificador é atenuado em torno de 20dB por canal. Na saída do circuito de casamento de impedância também há um transformador isolador de pulso com o objetivo de isolar contra possíveis surtos que o circuito de conversão analógico/digital possa ter, não prejudicando o circuito de amplificação.

Nas próximas seções, são apresentados os detalhes, as etapas de desenvolvimento e especificações de cada parte do sistema desenvolvido.

4.1 Unidade de Controle

Os circuitos digitais e sinais de controle foram desenvolvidos no *software* Quartus II *Web Edition* da Altera versão 9.0 (32-Bit) instalado no microcomputador padrão da marca DELL do Laboratório de Ultra-som – LUS/CEB. Os circuitos digitais foram verificados, compilados, simulados e testados no kit educacional da Altera. A comunicação entre o computador e o Kit de Desenvolvimento DE2 da Altera composto por um FPGA modelo EP2C35F672C6N é feito por USB. Há duas formas de carregar o arquivo contendo os circuitos digitais no FPGA. A primeira opção é selecionar a chave de parametrização do kit educacional para a posição *Run* e carregar o circuito com a função JTAG do Quartus II. Para esta opção, o programa contendo os circuitos digitais de extensão (.sof) é gravado na memória volátil do FPGA e no momento em que for desligado o kit de desenvolvimento, o programa automaticamente será apagado. Para futuro uso será necessário carregar o programa novamente. A outra opção é selecionar a chave de parametrização do kit de desenvolvimento para a posição *Prog* e carregar o programa contendo os circuitos digitais

de extensão (.pof), através da função *Active Serial Programming* do Quartus II. Neste caso o programa é gravado na memória não volátil do FPGA permitindo que o programa permaneça no FPGA e seja utilizado quando necessário.

Neste projeto optou-se por utilizar a linguagem VHDL (*Very High Integrated Circuit Hardware Description Language*) em vez da representação por diagramas esquemáticos. Além das justificativas e vantagens apresentadas no capítulo 3, esta linguagem de descrição de hardware (HDL) permite uma maior flexibilidade, eficiência e concisão no desenvolvimento dos circuitos digitais.

Todos os níveis lógicos de controle são endereçados para os pinos de saída do Kit de desenvolvimento da ALTERA. Nas Figuras 13 e 14 são apresentados os diagramas de blocos gerais do circuito digital com seus sinais de controle e no final de cada representação do nível de controle há uma caixa de texto com o seu respectivo endereçamento no pino de I/O do conector *Header*.

As configurações dos perfis de excitação do circuito digital influenciam como será o perfil dos pulsos na saída do circuito de excitação da PCI de excitação e recepção de ondas ultra-sônicas. Com isso os pulsos na saída do circuito de excitação possuem a largura de pulso, taxa de repetição e atrasos do circuito digital. Recebendo a informação do circuito digital, o circuito de excitação libera pulsos na saída com amplitudes variando de 0V até 60V.

O FPGA se destaca por executar operações paralelamente. O modelo utilizado, EP2C35F672C6N, tem duas frequências de *clock*: 50MHz e 27MHz. Neste projeto foi utilizada a frequência de *clock* 50 MHz (pulsos de 20ns) como a frequência base para todos os circuitos digitais. Esta frequência de clock é obtida através do endereço PIN_N2 do FPGA.

O sinal digital com *clock* de 50 MHz do FPGA entra no circuito digital e este sinal passa por uma chave *switch* (SW1) de 2 posições para que, se necessário, possa ser desligado todo o circuito. Após a chave SW1 há o processo de Controle da Largura de pulso e da Taxa de Repetição dos canais Placa1_Canal P_1, Placa1_Canal P_2, Placa1_Canal P_3, Placa1_Canal P_4, Placa2_Canal P_5, Placa2_Canal P_6, Placa2_Canal P_7 e Placa2_Canal P_8. Em paralelo consegue-se selecionar o número de canais que serão habilitados: 4 canais (Placa1_Canal P_1, Placa1_Canal P_2, Placa1_Canal P_3,

Placa1_Canal P_4) ou 8 canais (Placa1_Canal P_1 até Placa2_Canal P_8). Os 8 canais referem-se às duas placas de circuito impresso de excitação e recepção de ondas ultrassônicas.

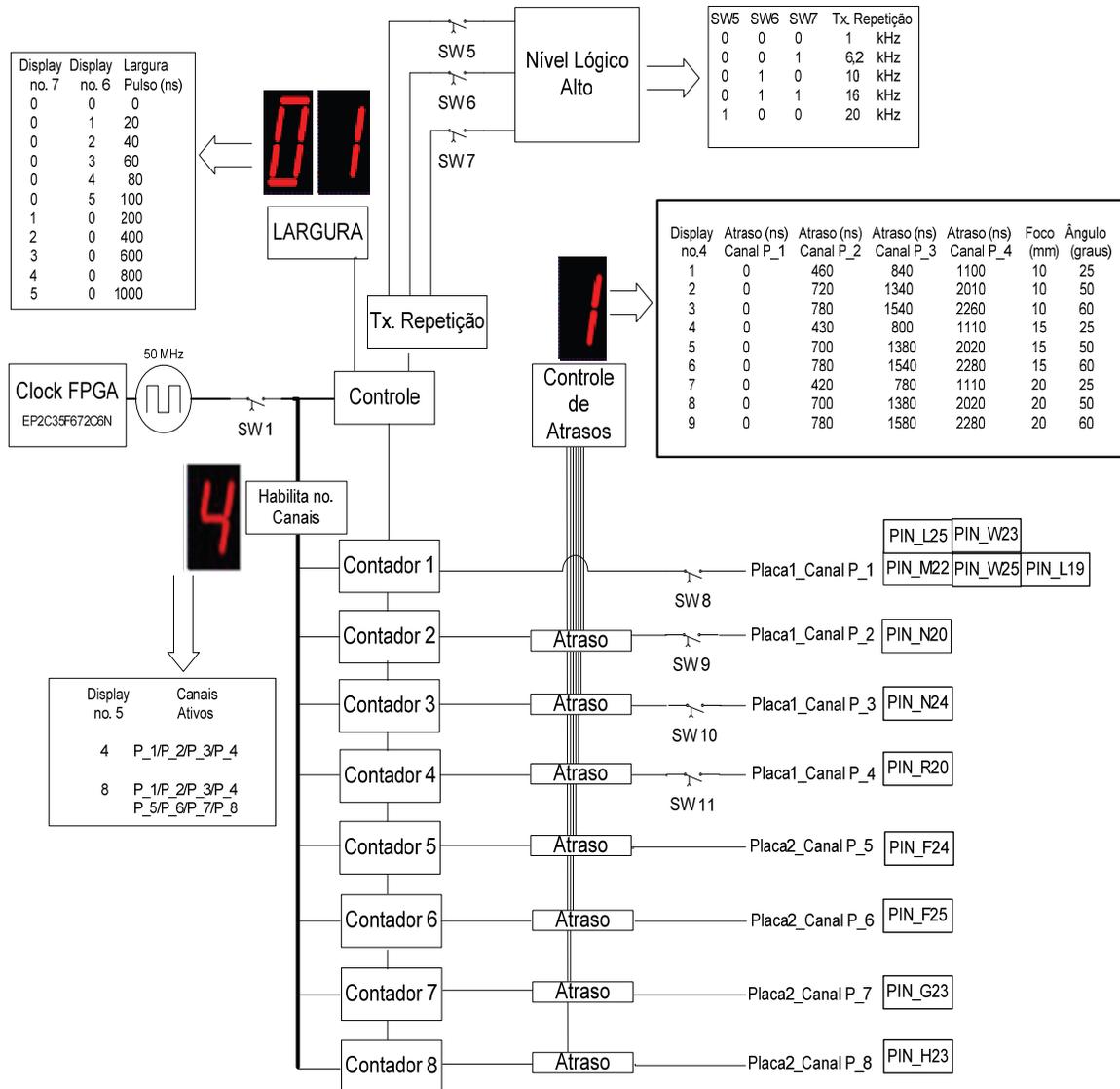


Figura 13. Diagrama de bloco geral do circuito digital referente ao controle do circuito de excitação.

Os canais Placa1_Canal P_2, Placa1_Canal P_3, Placa1_Canal P_4, Placa2_Canal P_5, Placa2_Canal P_6, Placa2_Canal P_7 e Placa2_Canal P_8 passam pelo bloco de controle de atrasos. Estes atrasos são realizados utilizando registradores de deslocamento tendo como a referência no tempo zero o canal 1 (nível lógico Placa1_Canal P_1). Para

flexibilizar os testes usando transdutor matricial linear foram utilizadas chaves (SW8, SW9, SW10 e SW11) para ativar e desativar manualmente os canais de 1 a 4 do circuito digital, podendo ser estendida aos canais de 5 a 8. Através das chaves pode-se avaliar a excitação e recepção de somente um ou de mais elementos.

Os níveis lógicos: Placa1_Canal N_1, Placa1_Canal N_2, Placa1_Canal N_3, Placa1_Canal N_4, Placa2_Canal N_5, Placa2_Canal N_6, Placa2_Canal N_7 e Placa2_Canal N_8 são responsáveis por disparar no circuito de excitação os pulsos de tensão negativa. Neste projeto optou-se por utilizar somente pulsos de tensão positiva para a excitação de transdutores, com isso se faz necessário que os níveis lógicos responsáveis por disparar no circuito de excitação os pulsos com tensão negativa permaneçam em nível lógico baixo, pois se o FPGA enviar nível lógico alto simultaneamente aos canais P e N do circuito de excitação o mesmo será danificado.

Os níveis lógicos MC1_Placa_1e2 e MC0_Placa_1e2 são responsáveis por habilitar o número de canais que serão ativados, como pode ser observado na Tabela 2 os níveis lógicos passam por duas chaves (*SW3 e SW4*) de duas posições. Estas chaves permitem que durante o funcionamento do sistema pulso-eco se possa variar digitalmente o número de canais ativos.

Tabela 2. Número de canais habilitados no circuito de transmissão.

Nível de Controle do FPGA	Número de Canais habilitados na excitação do transdutor pelo circuito de transmissão
MC0, MC1= <i>low</i>	1 canal P ou N
MC0= <i>high</i> , MC1= <i>low</i>	2 canais P ou N
MC0= <i>low</i> , MC1= <i>high</i>	3 canais P ou N
MC0=MC1= <i>high</i>	4 canais P ou N

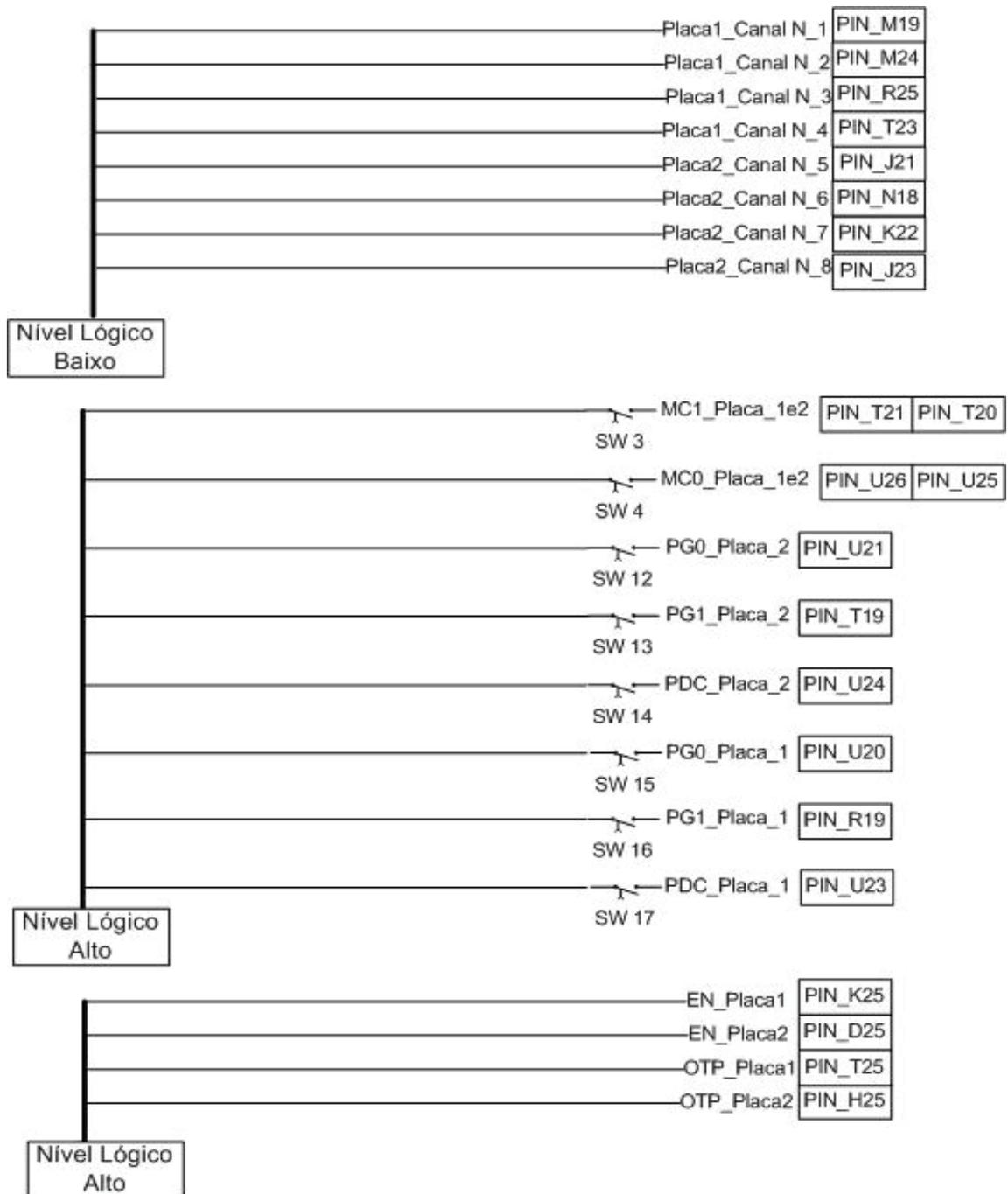


Figura 14. Níveis lógicos de controle do circuito de Transmissão e Recepção.

Os níveis de controle digital PG0_Placa1, PG1_Placa1, PG0_Placa2, PG1_Placa2 são níveis lógicos do controle de ganho programável (PGA) do terceiro estágio do amplificador MD3880 do circuito de recepção. Estes níveis de controle ao sair do kit de desenvolvimento passam por 4 chaves (SW12, SW13, SW15 e SW16). Isto permite que

durante os experimentos possa ser variada a faixa de amplificação do terceiro estágio do circuito de amplificação de 35 dB a 51,5 dB (Tabela 3). Esta variação permite a obtenção de adequadas amplitudes dos ecos após a amplificação.

Tabela 3. Faixa de valores de amplificação (dB) do terceiro estágio do circuito de recepção.

Nível de Controle do FPGA (PGA)	Ganho (dB) de amplificação no terceiro estágio do circuito de recepção
PG0, PG1= <i>low</i>	35
PG0= <i>high</i> , PG1= <i>low</i>	40,5
PG0= <i>low</i> , PG1= <i>high</i>	46
PG0=PG1= <i>high</i>	51,5

Os níveis lógicos de controle PDC_Placa_1 e PDC_Placa_2 quando em nível lógico alto permitem desligar o componente CI MD3880 do circuito de amplificação e habilita o circuito a drenar corrente do circuito através de uma resistência interna *pull down* de 450kΩ. Os níveis lógicos de controle EN_Placa1, EN_Placa2 são responsáveis por ligar o bloco digital do CI HV738 do circuito de excitação. Os níveis lógicos de controle OTP_Placa1 e OTP_Placa2 são proteções do componente HV738 do circuito de transmissão e permanecem em nível lógico alto. Caso o componente ultrapasse a temperatura de 125°C será necessário encaminhar nível lógico baixo para que seja drenada corrente do circuito pelo pino OTP.

A seguir serão apresentadas de forma mais detalhada partes do diagrama de bloco geral do circuito digital para até 8 canais. São eles: divisor de frequência, controle de largura de pulso, controle da taxa de repetição e circuito gerador de atrasos.

4.1.1 Largura e Taxa de Repetição dos Pulsos

O circuito digital correspondente ao Controle da Largura de Pulso e da Taxa de Repetição é chamado de PWF (*Pulse Width Frequency*). Este circuito controla o intervalo de tempo entre uma excitação e outra e a largura do pulso de excitação.

Escolheu-se para este projeto deixar oito diferentes taxas de repetições pré-configuradas para o circuito de controle. Esta medida evita alterar o código do circuito digital toda vez que for necessário mudar a taxa de repetição dos pulsos que excitam o transdutor. Para determinar a taxa de repetição usou-se a expressão abaixo (16) e assumiu-se que os experimentos são realizados em água com velocidade de propagação de 1500m/s. Foram consideradas as distâncias: 1,5m, 25cm, 15cm, 10cm e 7,5cm para que os pulsos ultra-sônicos se propagem antes da próxima excitação do transdutor.

$$x = c \times t \quad (16)$$

Sendo que: x é a distância em metros
 c é a velocidade de propagação do ultra-som no meio em metros por segundo
 t é o tempo em segundos

No primeiro caso o pulso ultra-sônico se propagaria por 1,50m antes da próxima excitação do transdutor e, no caso de varredura de um objeto utilizando a técnica pulso-eco, seria possível obter os ecos de um objeto que esteja a até 75cm de distância da face do transdutor.

As taxas de repetição calculadas são apresentadas na Tabela 4 e podem ser selecionadas através das chaves (SW5, SW6 e SW7) do kit de desenvolvimento da ALTERA. Para representar os circuitos foi criado o componente PWF.vhd que pode ser visualizado na figura 15.

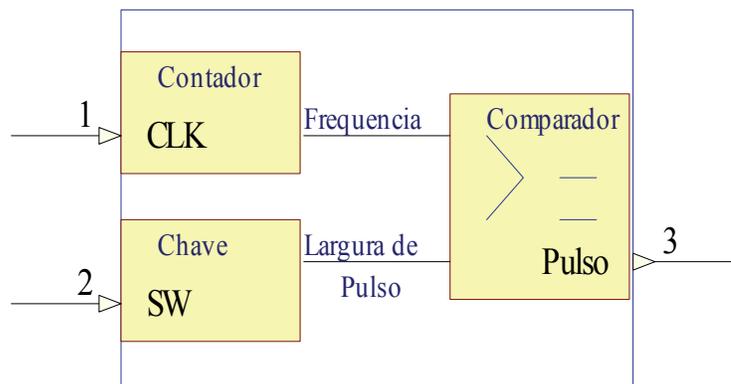


Figura 15. Componente PWF.vhd (*Pulse Width Frequency*).

Para se obter as taxas de repetições desejadas, foi criado um divisor de *clock*. Este divisor é constituído de um contador que utiliza os fatores da terceira coluna da Tabela 4 para gerar a frequência de repetição dos pulsos.

Tabela 4. Valores das Taxas de Repetição.

Taxa de Repetição		Fator
(kHz)	μs	
1	1000	50000
6,2	161	8064
10	100	5000
16	62,5	3125
20	50	2500

O controle feito pela taxa de repetição é independente do controle da largura de pulso. A taxa de repetição e a largura do pulso alteram automaticamente todos os pulsos.

Na largura de pulso foi criado um contador e um comparador. O contador é para incrementar e decrementar com múltiplos do período do *clock* (20ns). A coluna Fator é obtida dividindo o período (μ s) por 20ns. O comparador compara o contador com o vetor de entrada que representa o número de períodos do *clock* em que a saída ficará em nível lógico alto.

4.1.2 Controle da Geração de Atrasos

O atraso é gerado através de um registrador de deslocamento cujo comprimento é dado pela divisão do atraso máximo desejado pelo tempo de um período do *clock* (20ns) (Figura 16).

Para poder ajustar este atraso o registrador possui várias saídas múltiplas de 20ns e o atraso requerido pelos pulsos de saída serão múltiplos de um período de clock. A equação 17 permite o cálculo do *delay*.

$$Delay = K.(20ns) \quad (17)$$

Onde: K - períodos de *clock* do FPGA.

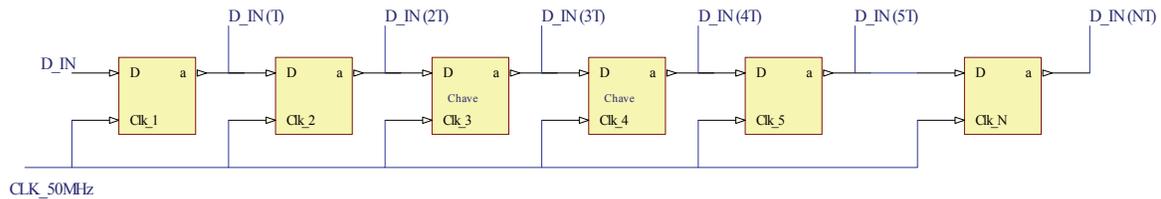


Figura 16. Componente Delay.vhd

4.2 PCI de interligação

A *PCI de interligação* como o próprio nome indica é a placa que integra os periféricos e seus respectivos planos de terra tanto digitais quanto analógicos. Os periféricos que se integram nesta PCI são: kit de desenvolvimento DE2 da Altera, fonte de alimentação e as PCIs dos circuitos de excitação e recepção de ondas ultra-sônicas.

A *PCI de interligação* é formada por duas camadas e composta por 2 conectores Flats, 2 conectores *Card Edge* com contatos banhado a ouro, 1 conector DB25 e um conector de 13 vias para a fonte de alimentação.

Na figura 17 é apresentado o diagrama esquemático da *PCI de interligação*. Este esquemático está utilizando ligações virtuais, ou seja, todos os *nets* que possuem o mesmo nome estão conectados.

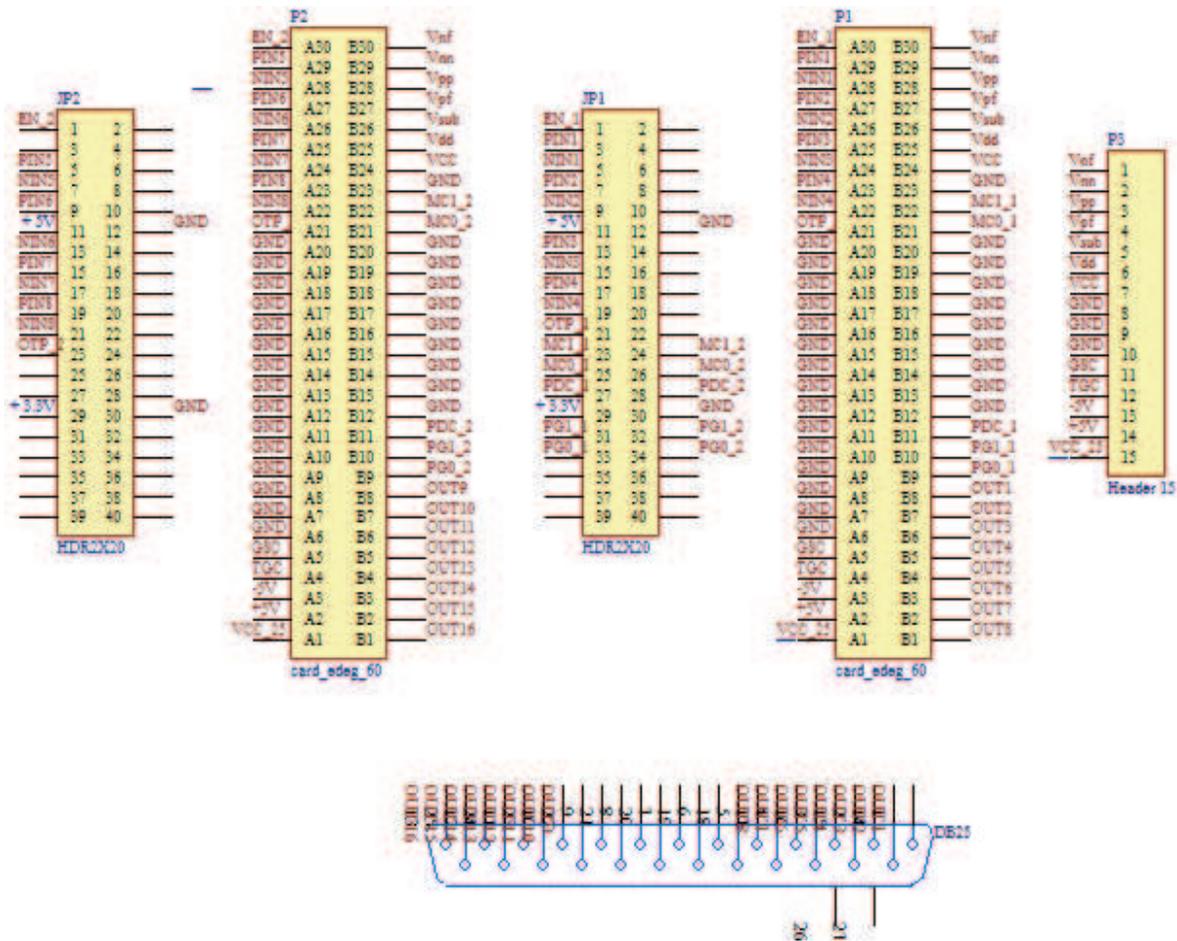


Figura 17. Esquemático da *PCI de interligação*.

4.3 Fonte de Tensão

Para testar o sistema pulso-eco foi desenvolvida neste trabalho uma fonte de tensão com 10 níveis de tensão, sendo 8 níveis para alimentação dos circuitos e 2 níveis de controle de atenuação. Os níveis de tensão responsáveis por fornecer alimentação ao circuito de excitação são: $V_{cc}= 3,3V$; $V_{dd}= 8V$; $V_{sub}= 62V$; $V_{pp}= 0$ a $60V$ e o $V_{pf}= V_{pp}-8V$. No circuito de proteção os níveis de tensão necessários para alimentação são $+5V$ e $-5V$. No circuito de amplificação o nível de tensão necessário para alimentação é o $V_{cc_2,5}= 2,5V$. Os níveis de controle por tensão estão relacionados ao circuito de amplificação é o $TGC= 0$ a $2V$ e o $GSC= 0$ a $2,5V$.

A Figura 18 apresenta o circuito eletrônico responsável por fornecer as tensões Vdd (+8V), +5V e -5V, Vcc (+3,3V), GSC (0-2,5V), TGC (0-2V), Vcc_2,5 (2,5V). Foi utilizado um transformador isolador 127V:9V+9V, com potência aparente de 36VA e corrente de 2A. No secundário foi feita uma retificação de onda completa e em seguida foi adicionado um filtro composto por dois capacitores eletrolíticos de 2200uF/50V. Para obter os níveis de tensão desejados, foram utilizados quatro reguladores de tensão: 7805 (1), 7905 (1) e LM317 (4), LM350 (1).

Para obter os níveis de tensão de TGC, GSC, Vdd e Vcc utilizou-se o regulador ajustável de tensão LM317. A expressão utilizada para calcular os resistores R1 e R2 para cada nível de tensão desejado é:

$$V_{out} = 1,25 \times (1 + R2/R1) \quad (18)$$

R2 é conectado entre os pinos 1 e 2 do LM317 e o R1 conectado entre o pino 1 e GND. O nível de tensão TGC varia de 0 a 2V e permite atenuar em até 47dB. Quando o TGC=2V, o sinal de tensão da entrada do CI MD3880 será atenuado em 47dB e quando o TGC=0V a atenuação será de 0dB. O GSC é responsável por controlar a inclinação da atenuação no segundo estágio do componente MD3880 do circuito de amplificação, ou seja, a atenuação do TGC pode ter diversas inclinações, dentre elas 33dB/V (GSV=2,5V), 41dB/V (GSC=2V). O nível de tensão Vdd é responsável por alimentar o componente HV738 do circuito de excitação e o Vcc é fixado em 3,3V e alimentar o componente HV738 para a referência de tensão dos níveis lógicos que virão do FPGA.

Para o fornecimento do nível de tensão Vcc_2,5 (2,5V) utilizou-se o regulador ajustável de tensão LM350 e calculou-se os valores de R1 e R2 utilizando a expressão 18. O Vcc_2,5 alimenta o CI MD3880 da Supertex Inc.. O nível de tensão +5V e -5V, alimenta o circuito de proteção e é obtido através dos reguladores 7805 e 7905.

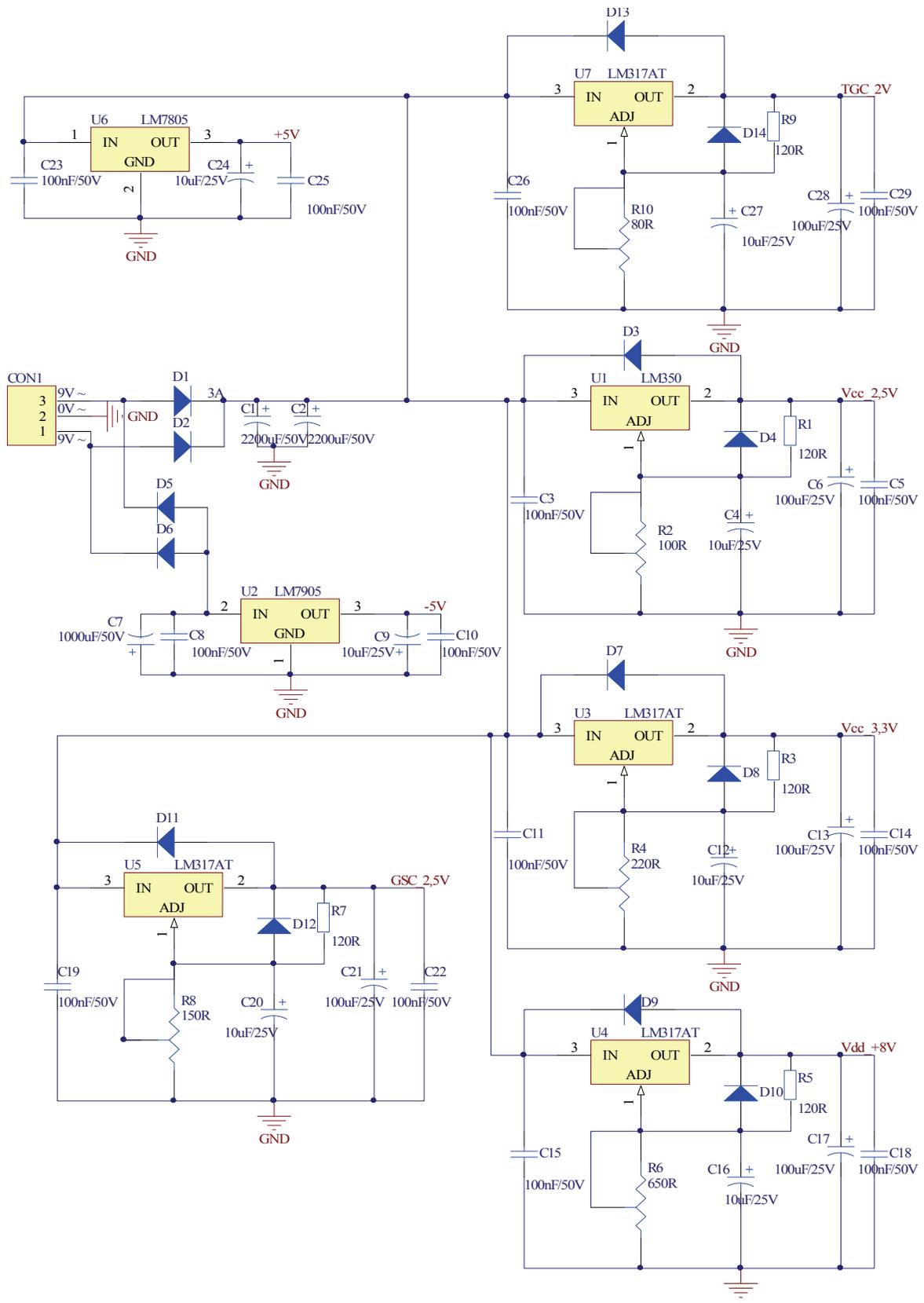


Figura 18. Circuito Eletrônico dos níveis de baixa tensão.

As Figuras de 19 e 20 ilustram os circuitos eletrônicos responsáveis por fornecer as tensões V_{sub} , V_{pp} e V_{pf} . Foi utilizado um transformador isolador com entrada de 127V e a saída de quatro enrolamentos independentes. 12V (1,5A), 12V (1A), 100V (1A), 100V (0,5A). O enrolamento 100V (0,5A) foi utilizado para gerar a tensão a ser regulada pelo circuito para a geração do V_{sub} . O V_{sub} ou também chamada de tensão de substrato é a tensão de maior valor do CI HV738 e seu valor está fixado em +57V. Na figura 4.5 é apresentado o circuito desenvolvido para o V_{sub} . Após a retificação foram utilizados dois capacitores de 220uF/250V e um resistor em paralelo para descarregar os capacitores quando o sistema for desligado. Após o fusível, o circuito envolvendo os diodos *Zener*, R2 (22K), R3 (47K) pode trabalhar de duas formas: a primeira é quando os diodos *Zener* estão cortados, com isso haverá um divisor resistivo entre R2 e R3, a tensão em R3 irá alimentar a base do TIP53. A tensão do emissor será a tensão da base - 0,7V. O TIP53 estará conduzindo e a corrente necessária para V_{sub} estará passando entre os terminais do coletor e emissor do TIP53. E a segunda quando os diodos *Zener* estiverem conduzindo, a tensão de base do TIP53 será no máximo 59V, a tensão do emissor aproximadamente 59V-0,7V sendo esta a tensão aproximada de V_{sub} .

Neste circuito foram desenvolvidos dois circuitos de proteção. O primeiro é que a tensão na saída do coletor não passará de 63,4V devidos aos diodos *Zener* (1N5349 e 1N5368B), ou seja se os *Zener* D5 e D6 entrarem em curto ou até mesmo TIP53, a tensão de V_{sub} não passará de 63,4V (abaixo do permitido que é 65V), devido aos diodos *Zener* D7, D8 e D9. A segunda proteção é que foi adicionado um divisor resistivo R6 e R7. A tensão em R7 será aproximadamente 10 vezes menor que a tensão de V_{sub} , ou seja se os diodos *Zener* queimarem e abrirem (D7, D8 e D9), a tensão de saída poderá ser maior que 65V. Para evitar que a tensão de saída ultrapasse o valor permitido (65V), acrescentou-se um circuito com o operacional LM358. O R7 está conectado à porta não-inversora do LM358. A porta inversora está pré-ajustada na tensão de 6,4V, com isso quando a tensão da porta não-inversora (R7) for maior que a tensão da porta inversora o LM358 terá sua saída amplificada em malha aberta tendendo à tensão de saída a V_{cc} (12V). Com isso o led irá acender e o diodo D11 irá conduzir fazendo com que o MOSFET IRF840 (Q2) conduza aterrando a tensão de saída (V_{sub}). Em paralelo, o MOSFET IRF840 (Q1) também irá conduzir aterrando a base do TIP53.

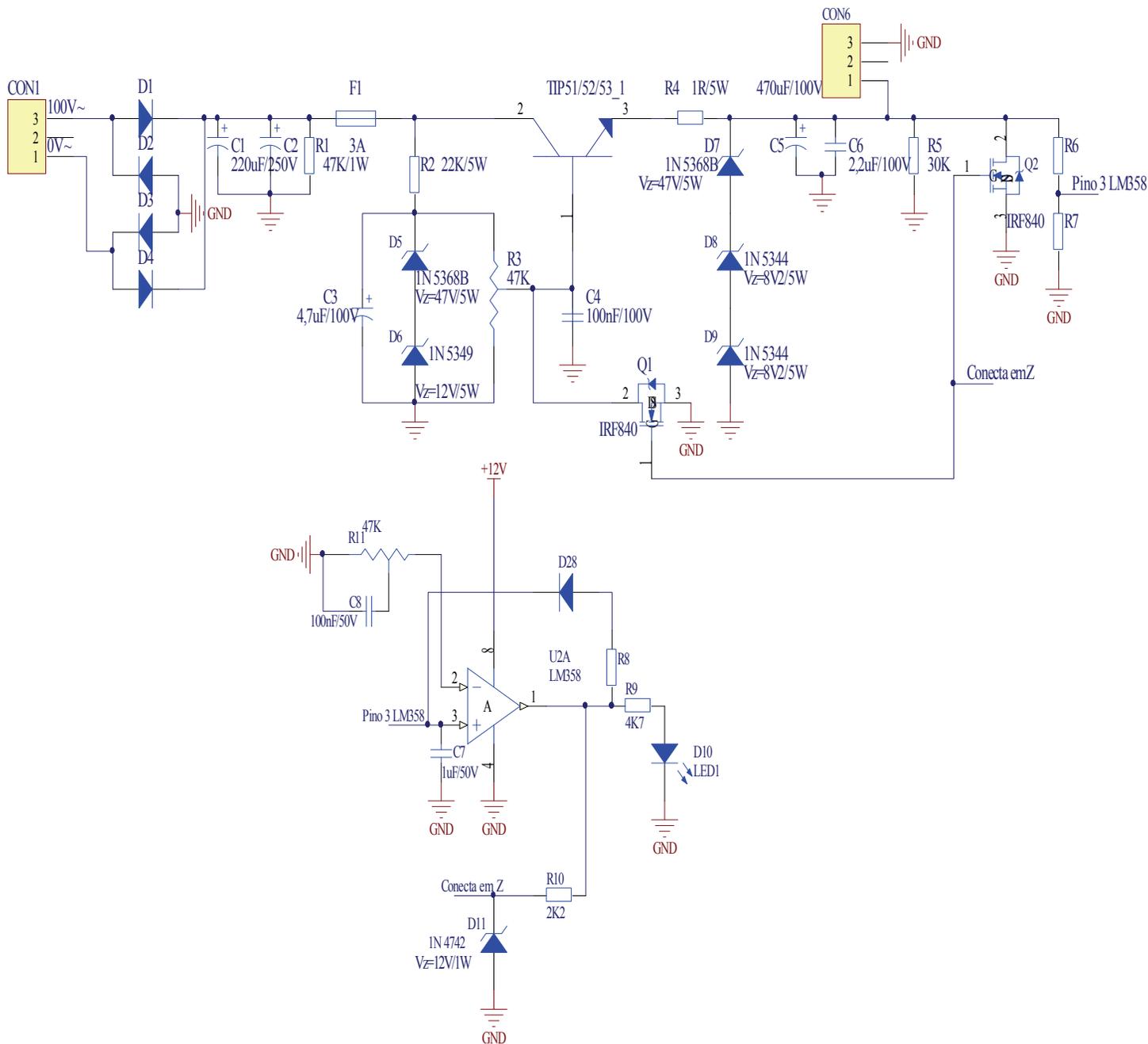


Figura 19. Circuito Eletrônico do Vsub.

Os níveis de tensão V_{pp} e V_{pf} são níveis destinados ao componente HV738 do circuito de transmissão. O V_{pp} pode variar de 8 até 53V e o V_{pf} é a diferença entre o V_{pp} e 8V ($V_{pf} = V_{pp} - 8V$). Para desenvolver o nível de tensão V_{pf} foi utilizado o mesmo raciocínio do Vsub. Para este circuito usou-se o enrolamento de 100V (1A). O que

diferencia o circuito do V_{sub} do circuito de V_{pf} são os diodos *Zener* (D5 e D6) que neste caso somados têm tensão de condução de 45V.

Para a obtenção de V_{pp} , desenvolveu-se um circuito com o LM317 para que sua saída seja de 8V. Conectou-se a referência do circuito do LM317 ao pino positivo do capacitor C5 (no caso da Figura 20) permitindo uma fonte de tensão flutuante em 8V da tensão V_{pf} .

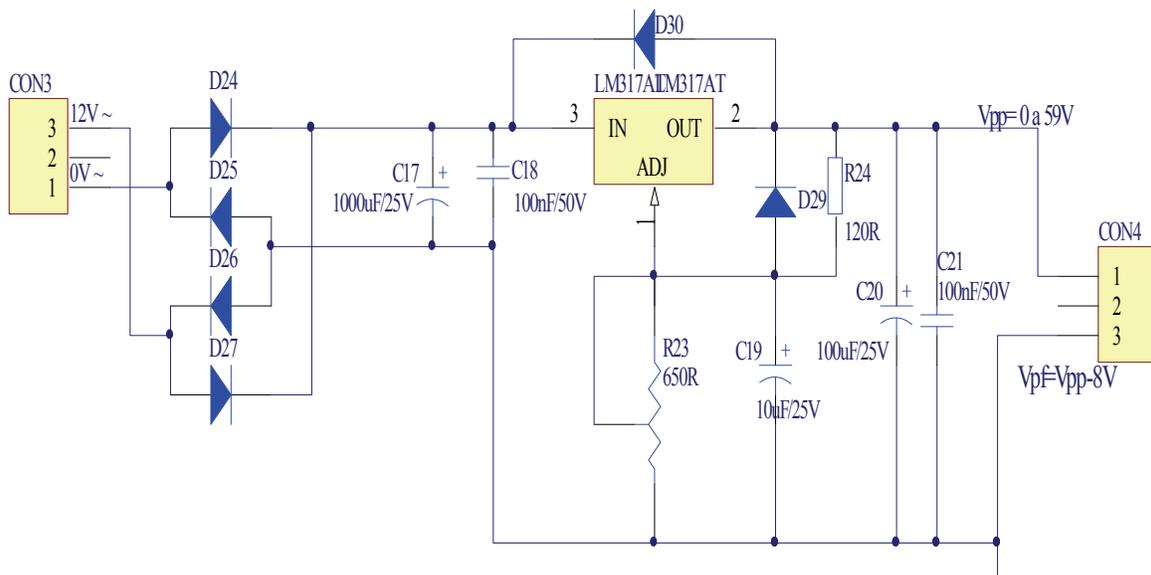


Figura 20. Fonte de 8V regulada para geração do V_{pf} .

4.4 Geração e recepção de ondas ultra-sônicas

Os circuitos de geração e recepção de ondas ultra-sônicas são formados por 4 canais, sendo que cada um deles opera de forma independente em cada elemento do transdutor e são controlados pelos sinais que são originados pela unidade de controle (FPGA). Estes circuitos foram projetados em placa de circuito impresso *multilayer* (4 camadas) e é composta por cerca de 230 componentes, sendo grande parte dos componentes SMD's de diversos tamanhos e encapsulamentos. As camadas 2 e 3 foram

destinadas aos planos de alimentações e de terras (digitais e analógicos). Na Figura 21 é apresentada uma ilustração do perfil da PCI *multilayer* desenvolvido de 4 camadas.

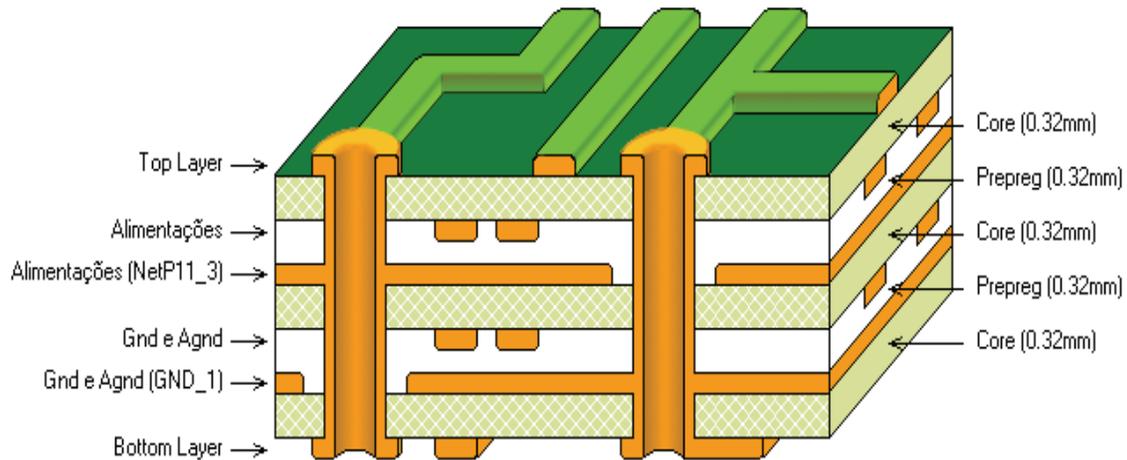


Figura 21. Exemplo de uma Placa de Circuito Impresso – PCI com 4 camadas.

4.4.1 Circuito de Excitação

Na Figura 22 é apresentado o diagrama esquemático do sistema pulso-eco do circuito de excitação. Desde que o circuito de excitação esteja configurado em relação as alimentações e aos níveis lógicos (EN, OTP, MC0, MC1, Placa1_Canal N_1, Placa1_Canal N_2, Placa1_Canal N_3 e Placa1_Canal N_4), cada canal recebe somente um comando digital do FPGA, chamados de Placa1_Canal P_1 para o canal 1, Placa1_Canal P_2 para o canal 2, Placa1_Canal P_3 para o canal 3 e Placa1_Canal P_4 para o canal 4, sendo que estes níveis irão disparar cada canal do circuito de excitação.

O circuito de excitação tem como componente principal o CI HV738 da Supertex. Este CI, de tecnologia HVCMOS, é formado por 4 canais independentes, opera em até 20MHz com tensão de saída de até +/-65V. Em cada pino de alimentação (Vcc, Vdd, Vsub, Vpp e Vpf) são adicionados capacitores de desacoplamento. Após a alimentação dos níveis de tensão, o FPGA envia os sinais de controle (EN, MCO, MC1, OTP) ao circuito integrado e após estes passos terem sido realizados, o FPGA envia os níveis lógicos (PIN1, PIN2, PIN3 e PIN4) ao HV738. Estes níveis irão gerar os pulsos de alta-tensão a serem aplicados aos elementos do transdutor. Os pulsos de alta tensão terão a mesma largura e a taxa de repetição dos sinais gerados pelo FPGA, ou seja o HV738 ao receber os sinais de

controle irá gerar em sua saída pulsos quadrados de alta tensão de mesma amplitude da fonte de V_{pp} e com largura e taxa de repetição dos níveis lógicos (PIN1, PIN2, PIN3 e PIN4) oriundos do FPGA. Os capacitores responsáveis por fornecer o pico de corrente durante a excitação do transdutor são o C52 e C55.

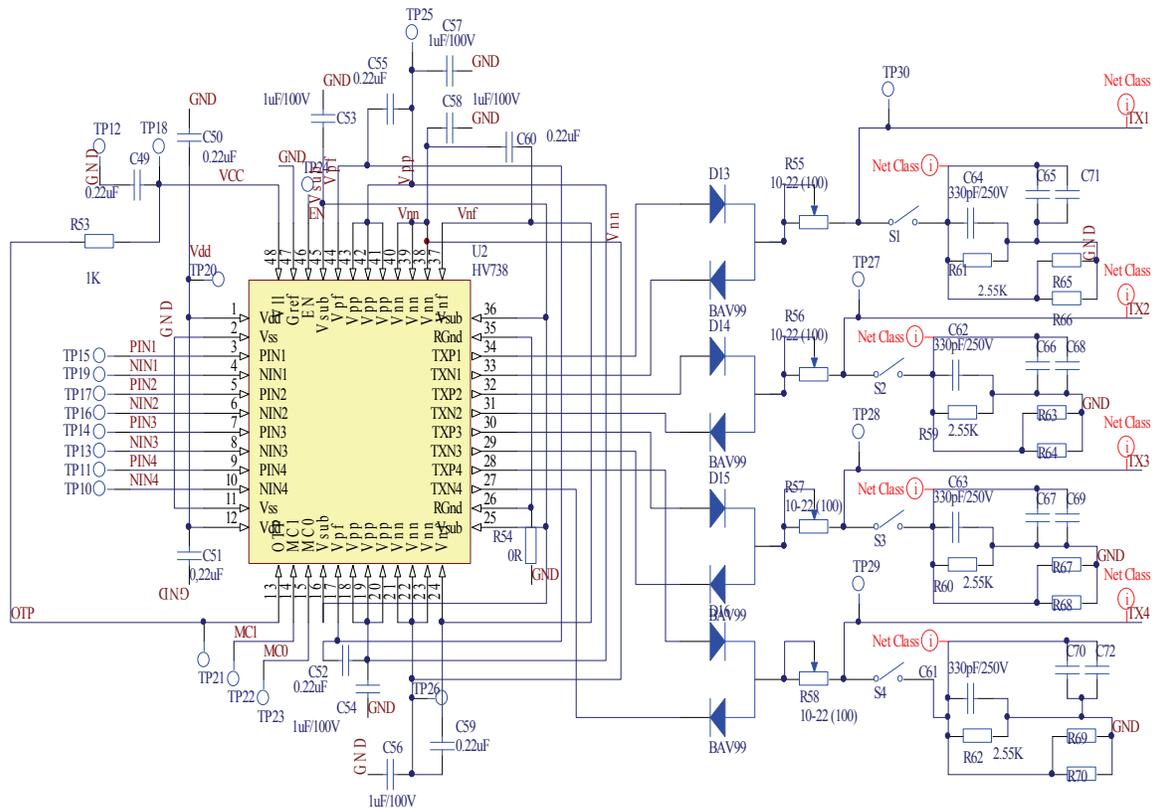


Figura 22. Circuito de Transmissão.

4.4.2 Circuito de Proteção

O circuito de proteção foi desenvolvido tendo dois objetivos: (1) impedir os pulsos de alta-tensão provenientes do circuito de excitação e (2) permitir a condução, sem atenuação, dos sinais de eco provenientes do transdutor para o circuito de amplificação.

Os pulsos da saída do circuito de excitação são atenuados para $\pm 700\text{mV}$ na entrada do circuito de amplificação e os sinais de eco (dezenas de mV) provenientes do transdutor chegam ao circuito de amplificação sem ser atenuados.

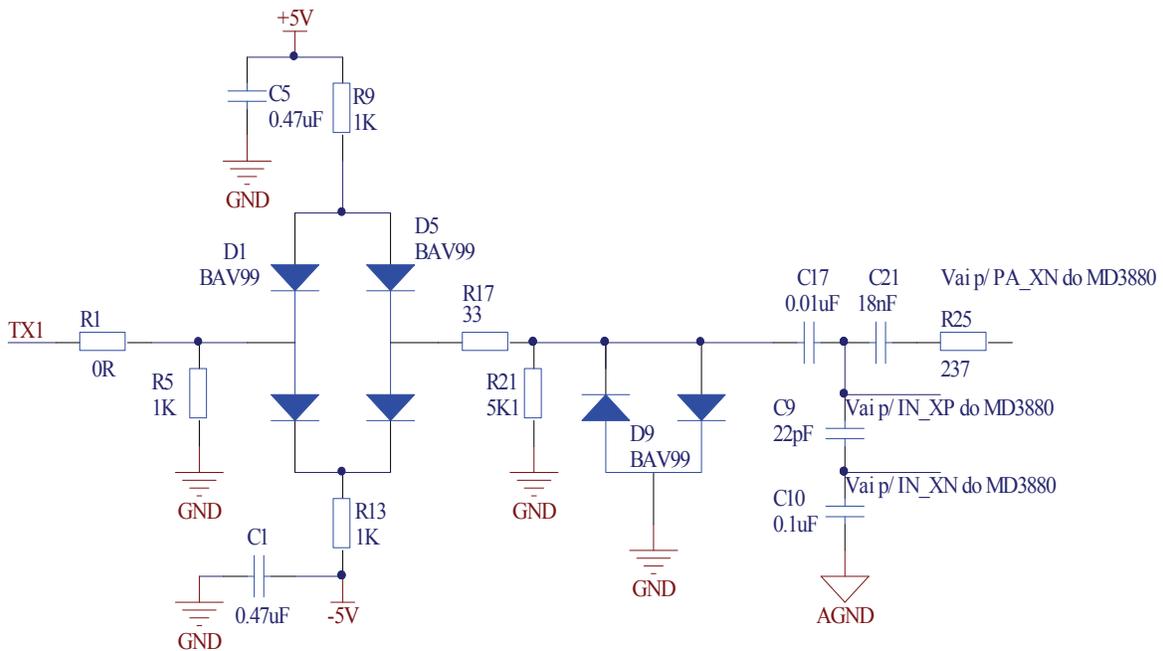


Figura 23. Circuito de Proteção.

No esquemático, mostrado na Figura 23, temos um circuito simétrico, sendo alimentado na parte superior com tensão de +5V e na parte inferior com tensão de -5V. Quando TX1 é igual a zero volt a tensão entre os dois diodos do D5 (BAV99) também é zero, ou seja, a tensão no lado direito do resistor R17 é zero V.

Quando TX1 esta entre 0,7V e +65V, o valor de tensão entre os dois diodos de D5 é 0,7V. Depois, a tensão de 0,7 V é novamente grampeada em D9 antes de entrar no circuito de amplificação. Os capacitores C17, C9 e C10 são responsáveis pela filtragem de ruídos com componentes de alta frequência. Os componentes C21 e R25 compõem o circuito de realimentação negativa do primeiro estágio do circuito de amplificação.

4.4.3 Circuito de Recepção

O circuito de amplificação, mostrado na Figura 24, tem como componente principal o CI MD3880 da Supertex. Dentre as aplicações do MD3880 destaca-se desenvolvimento de circuitos de recepção de equipamentos de ultra-som aplicados a medicina e também podem ser utilizados para amplificar sinais Doppler.

Este componente é um amplificador de baixo ruído, possui 4 canais independentes, ganho máximo de 70 dB, largura de banda de 100MHz, ruído de corrente de $0,35\text{pA}/\sqrt{\text{Hz}}$. Como dito anteriormente ele é formado por três estágios de amplificação independentes. O primeiro é um amplificador de baixo ruído (LNA) que permite uma amplificação de 18,5 dB. Após este estágio tem-se um controlador de atenuação por tensão (VCA) que permite atenuar linearmente o sinal em até 47dB. As fontes de tensão variáveis GSC e TGC possibilitam que o ganho seja alterado caso seja necessário. E por fim, tem-se um amplificador de ganho variável que permite uma variação entre 4 valores discretos de configuração (ver Tabela 3). Os níveis lógicos que controlam este estágio do amplificador são o PG0 e o PG1 e são fornecidos pelo FPGA.

Indutores e capacitores foram adicionados na entrada da alimentação de $V_{cc_2,5}$ que ao chegar ao circuito de amplificação é distribuída aos pinos AVdd, AVdd_amp e AVdd_cntrl do MD3880. Estas medidas em conjunto com os capacitores adicionados na entrada do circuito do LNA permitem uma maior estabilidade na operação de componentes de alta frequência.

É notável perceber que através da concatenação destes três estágios de amplificação do MD3880, consegue-se obter uma grande combinação de valores de ganhos em dB. Esta faixa permite que os ecos tenham amplitudes após a amplificação próximo a 2,5V quando o amplificador irá começar a saturar.

importante observar, que este circuito (Figura 25) atenua em aproximadamente 20dB em relação ao sinal de saída do MD3880.

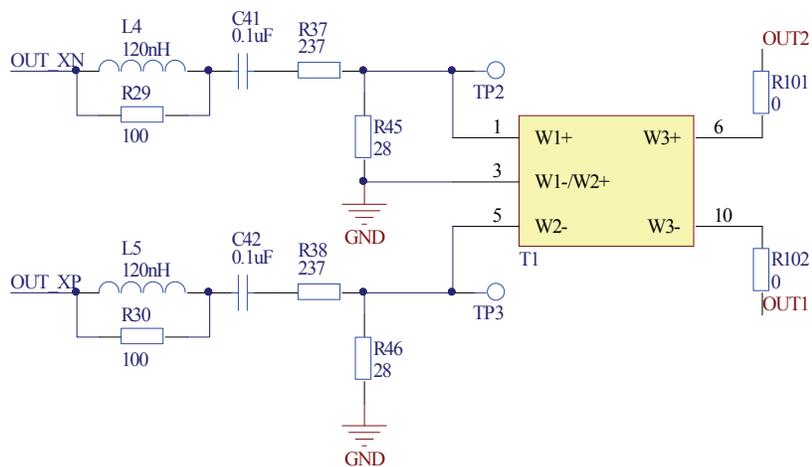


Figura 25. Circuito de Casamento de Impedância.

Capítulo 5

Resultados

Este capítulo apresenta os resultados dos testes realizados em laboratório para a avaliação do sistema desenvolvido. Durante os testes foram utilizados os seguintes instrumentos de medição: Osciloscópio DSO3062A da Agilent Technologies de 60MHz e 1GSa/s e o software 3000 Series Scope Connect Software da Agilent Technologies versão 1.1.27 para aquisição dos sinais instantâneos; multímetro Tektronix TEK DMM830; Gerador de Funções Tektronix modelo FG504; Atenuador de sinais da HP 3750A; RF Network Analyser Hewlett Packard modelo 8714ET de 300kHz a 3GHz com atenuadores de 6dB, 30dB, 20dB do Laboratório de Pesquisas em Comunicações Ópticas e Microondas (LAPCOM-FEEC-UNICAMP); Logic Analysis System Hewlett Packard, modelo 16500 A de 1GHz com o sistema de aquisição feito em Labview do Laboratório Magneti Marelli (LPM-FEEC-UNICAMP); Tanque com o Sistema de Varredura de Campo Acústico com programa em Labview do Grupo de Inovação em Instrumentação Biomédica e Ultra-som (GIIMUS) do Departamento de Física da Faculdade de Filosofia Ciências e Letras de Ribeirão Preto (FFCLRP) da Universidade de São Paulo (USP). A soldagem dos componentes SMD's foi feita pelo aluno e por pessoal da Divisão de Micro-sistemas e Empacotamento do Centro de Tecnologia de Informação Renato Archer.

5.1 Caracterização da Unidade de Controle

Para assegurar que a unidade de controle desenvolvida realmente gerava os pulsos digitais para controle do circuito de transmissão foram feitos diversos testes no laboratório LPM-FEEC-UNICAMP. Os testes realizados permitiram avaliar se os parâmetros largura de pulso, taxa de repetição e atraso entre os pulsos que serão enviados ao circuito de transmissão estão funcionando de acordo com o simulado conforme mostrado na Figura 26.

5.1.1 Largura de Pulso

Os pulsos que são encaminhados ao circuito de transmissão da PCI pulso-eco desenvolvida deverão ter largura de 20ns a 1 μ s com passos de 20ns. Usando o programa QUARTUS simulou-se o circuito digital (Figura 26) e depois com o Logic Analysis System do LPM-FEEC-UNICAMP mediram-se larguras de pulsos gerados de forma aleatória. São mostrados sinais com diferentes larguras de pulsos que podem ser vistos nas Figuras 27 a 31. Todos os pulsos possuem tensão de 3,3V.

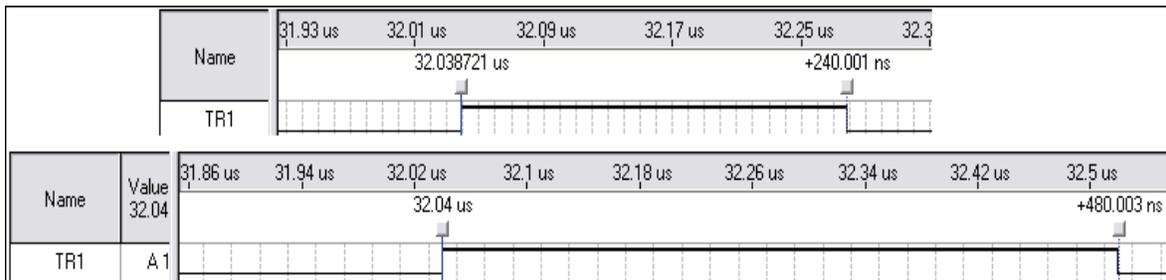


Figura 26. Simulação do circuito gerador de largura de pulso.

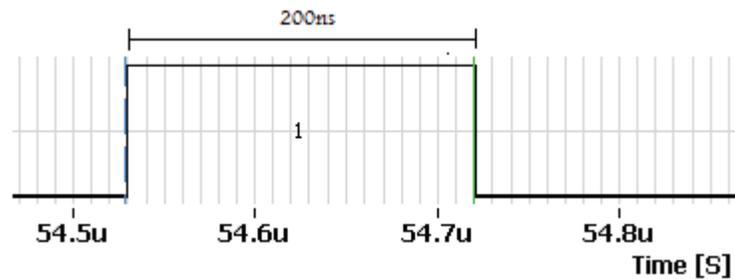


Figura 27. Pulso com 200ns de largura que sai do FPGA para acionar o circuito de transmissão.

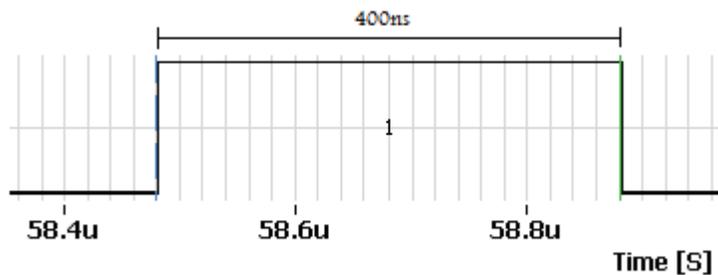


Figura 28. Pulso com 400ns de largura que sai do FPGA para acionar o circuito de transmissão.

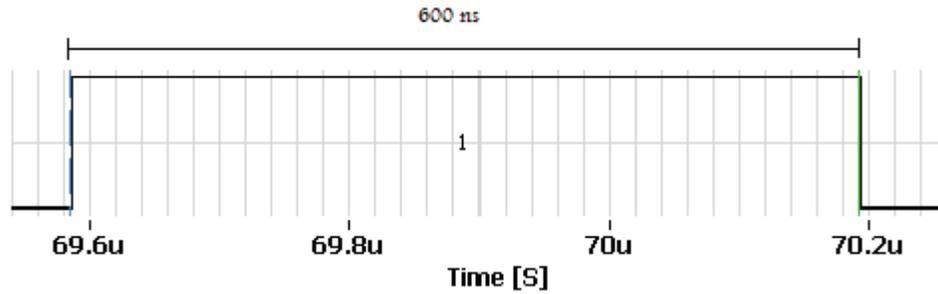


Figura 29. Pulso com 600ns de largura que sai do FGPA para acionar o circuito de transmissão.

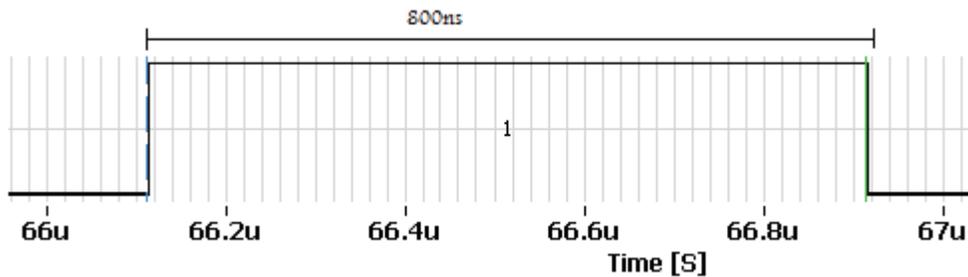


Figura 30. Pulso com 800ns de largura que sai do FGPA para acionar o circuito de transmissão.

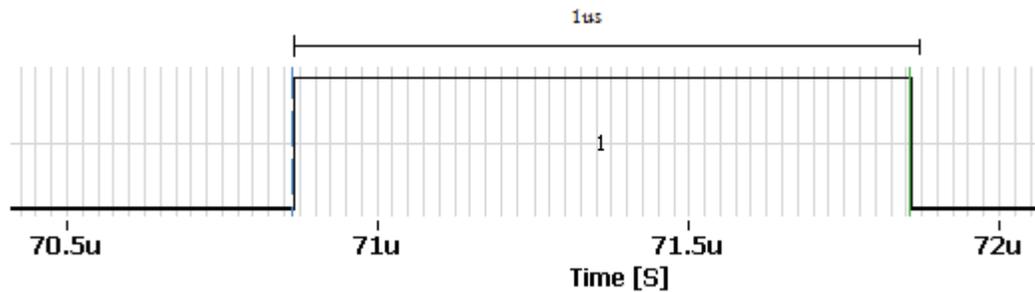


Figura 31. Pulso com 1μs de largura que sai do FGPA para acionar o circuito de transmissão.

5.1.2 Taxa de Repetição

O circuito responsável pelo controle da taxa de repetição foi simulado. As formas de onda TR1 a TR4 representam os pulsos digitais que serão encaminhados para disparar o circuito de excitação e podem ser visualizadas na Figura 32. Nas Figuras de 33 a 36 são apresentados sinais referentes às taxas de repetição dos pulsos que serão encaminhados ao circuito de transmissão da PCI pulso-eco desenvolvida, mostrados na Tabela 5.

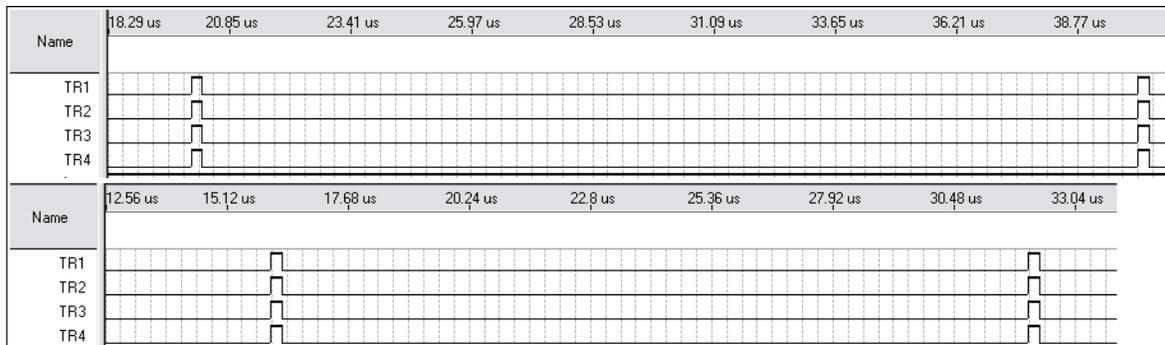


Figura 32. Simulação de tempo entre pulsos de excitação para acionamento dos elementos dos transdutores (sinais TR1, TR2, TR3 e TR4 de 20 μ s e 16 μ s respectivamente).

Tabela 5. Temporização e frequência de excitação pré-definidas para o sistema de controle.

Temporização e frequência de excitação	
Frequência (kHz)	Período (μ s)
1	1000
6,2	161
10	100
16	62,5
20	50

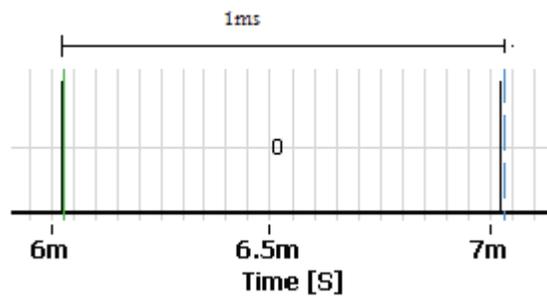


Figura 33. Taxa de Repetição de 1kHz (1ms) dos pulsos de acionamento do circuito de transmissão.

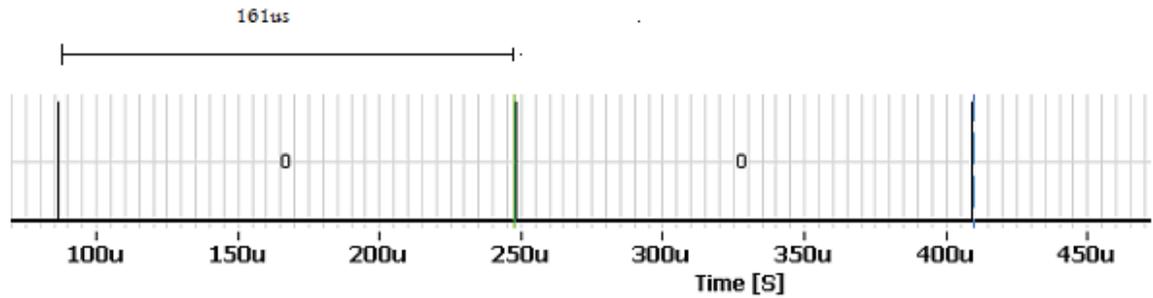


Figura 34. Taxa de Repetição de 6,2kHz (161 μ s) dos pulsos de acionamento do circuito de transmissão.

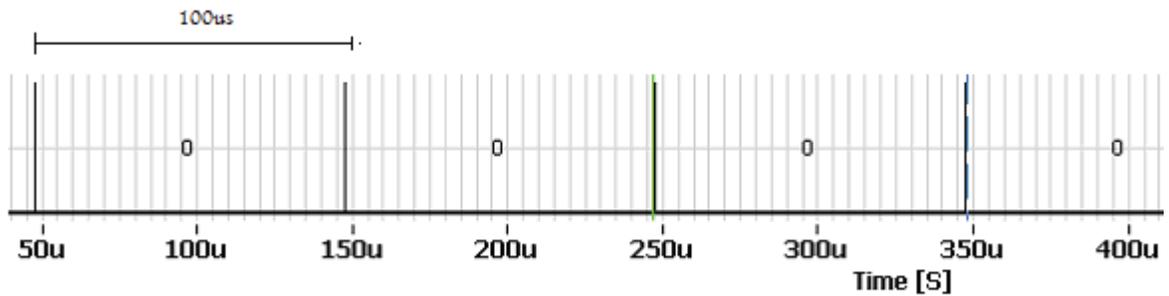


Figura 35. Taxa de Repetição de 10kHz (100 μ s) dos pulsos de acionamento do circuito de transmissão.

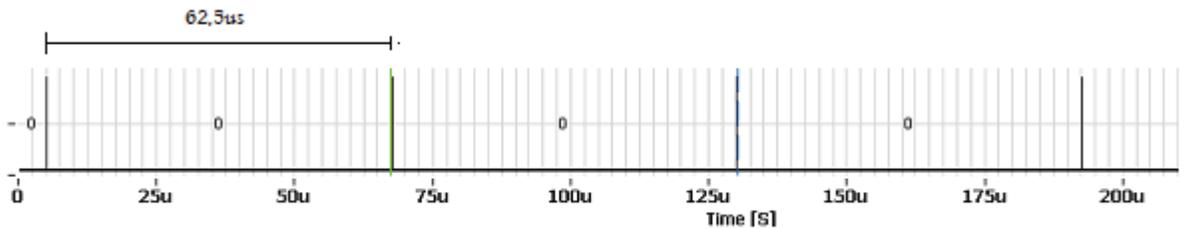


Figura 36. Taxa de Repetição de 16kHz (62,5 μ s) dos pulsos de acionamento do circuito de transmissão.

5.1.3 Atraso entre os Elementos

O circuito responsável pela geração de atrasos entre os elementos de um transdutor matricial foi simulado (Figura 37) e testado. Nas Tabelas 6 e 7 são apresentados os valores dos atrasos (micro-segundos) que os pulsos do circuito de controle deverão ter para que o campo acústico tenha determinado foco e inclinação da frente de onda. A Tabela 6 se refere à excitação de 4 elementos e a Tabela 7 se refere à excitação de 8 elementos de um transdutor matricial. Nas Figuras 38 a 40 são mostrados os pulsos da saída do circuito

digital com os atrasos necessários para gerar campo acústico com diferentes distâncias focais e inclinação relativa à face do transdutor quando utilizados os tempos da Tabela 6 (4 elementos).

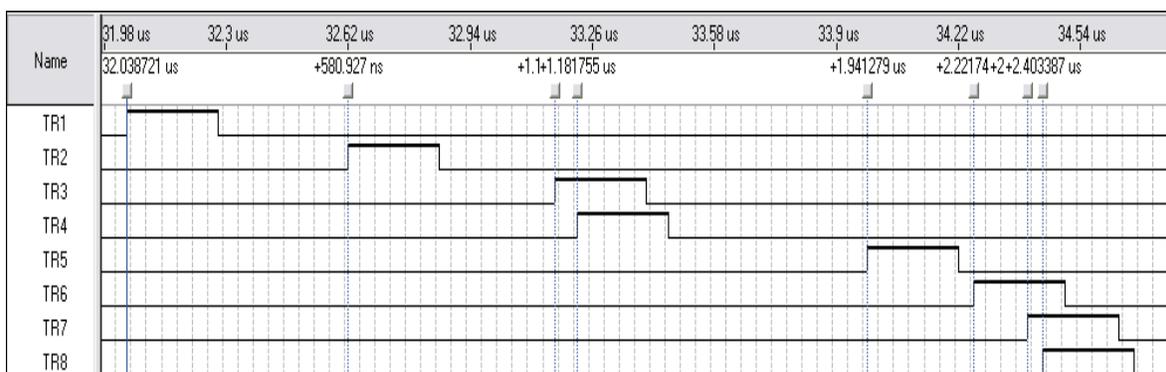


Figura 37. Pulsos de saída do Simulador do circuito gerador de atrasos.

Tabela 6. Valores de atraso entre os pulsos do circuito de controle referente à excitação de 4 elementos de um transdutor matricial.

Foco (mm)	Ângulo (graus)	1o. Elem. (ns)	2o. Elem. (ns)	3o. Elem. (ns)	4o. Elem. (ns)
10	25	0	760	1340	1660
10	50	0	1140	2180	3060
10	60	0	1220	2400	3500
15	25	0	720	1280	1700
15	50	0	1100	2140	3100
15	60	0	1220	2400	3520
20	25	0	680	1260	1700
20	50	0	1100	2300	3120
20	60	0	1200	2380	3520

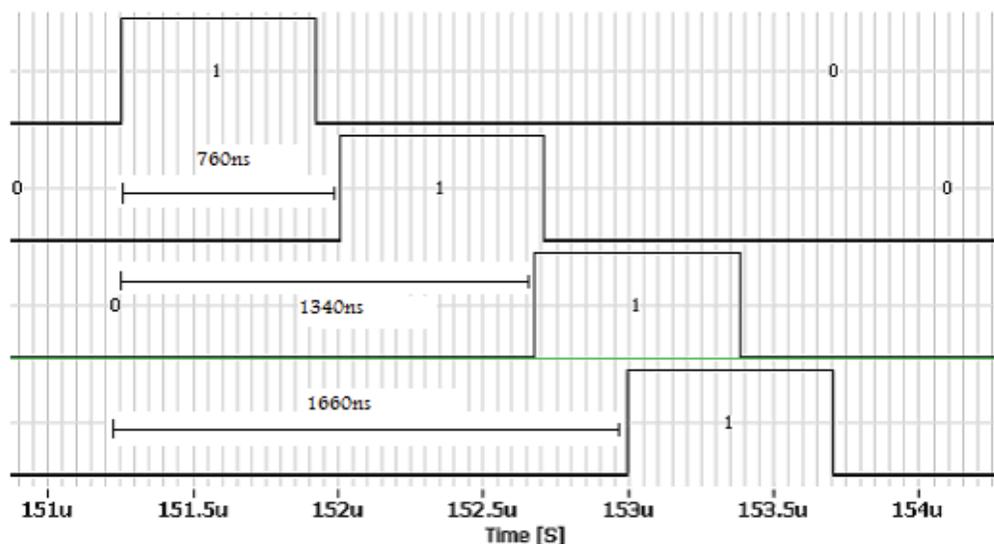


Figura 38. Valores de atraso para foco em 10mm, ângulo 25° entre os pulsos do circuito de controle referente à excitação de 4 elementos.

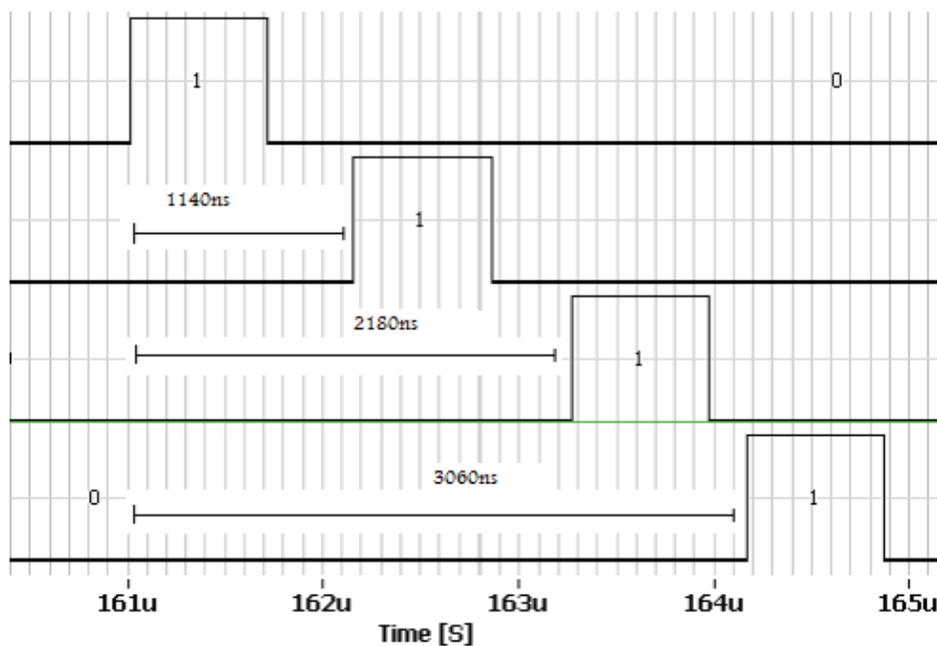


Figura 39. Valores de atraso para foco em 10mm, ângulo 50° entre os pulsos do circuito de controle referente à excitação de 4 elementos.

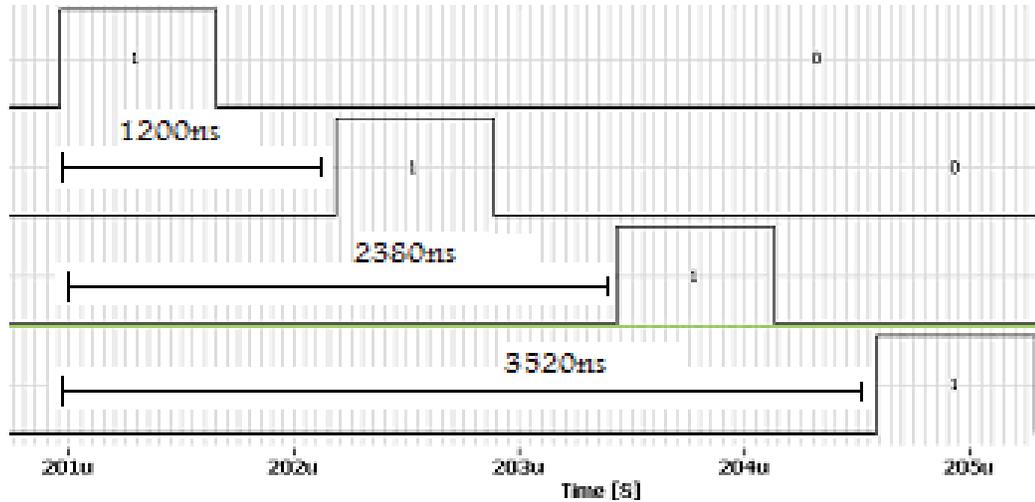


Figura 40. Valores de atraso para foco em 20mm, ângulo 60° entre os pulsos do circuito de controle referente à excitação de 4 elementos.

Tabela 7. Valores de atraso entre os pulsos do circuito de controle referente à excitação de 8 elementos de um transdutor matricial.

Foco (mm)	Ângulo (graus)	1°. Elem. (ns)	2o. Elem. (ns)	3o. Elem. (ns)	4o. Elem. (ns)	5°. Elem. (ns)	6o. Elem. (ns)	7°. Elem. (ns)	8o. Elem. (ns)
10	25	0	1110	1930	2690	3270	3590	3620	3360
10	50	0	1230	2420	3550	4590	5490	6150	6490
10	60	0	1280	2550	3780	4960	6040	6960	7590
15	25	0	913	1730	2440	3020	3430	3660	3690
15	50	0	1190	2340	3450	4490	5440	6270	6950
15	60	0	1260	2500	3720	4900	6020	7060	7990
20	25	0	847	1610	2290	2870	3320	3650	3830
20	50	0	1160	2290	3380	4430	5400	6300	7100
20	60	0	1250	2480	3680	4860	6000	7090	8110

Nas Figuras 41 a 43 são mostrados os pulsos da saída do circuito digital com os atrasos necessários para gerar campo acústico com diferentes distâncias focais e inclinação relativa à face do transdutor quando utilizados os tempos da Tabela 7 (8 elementos).

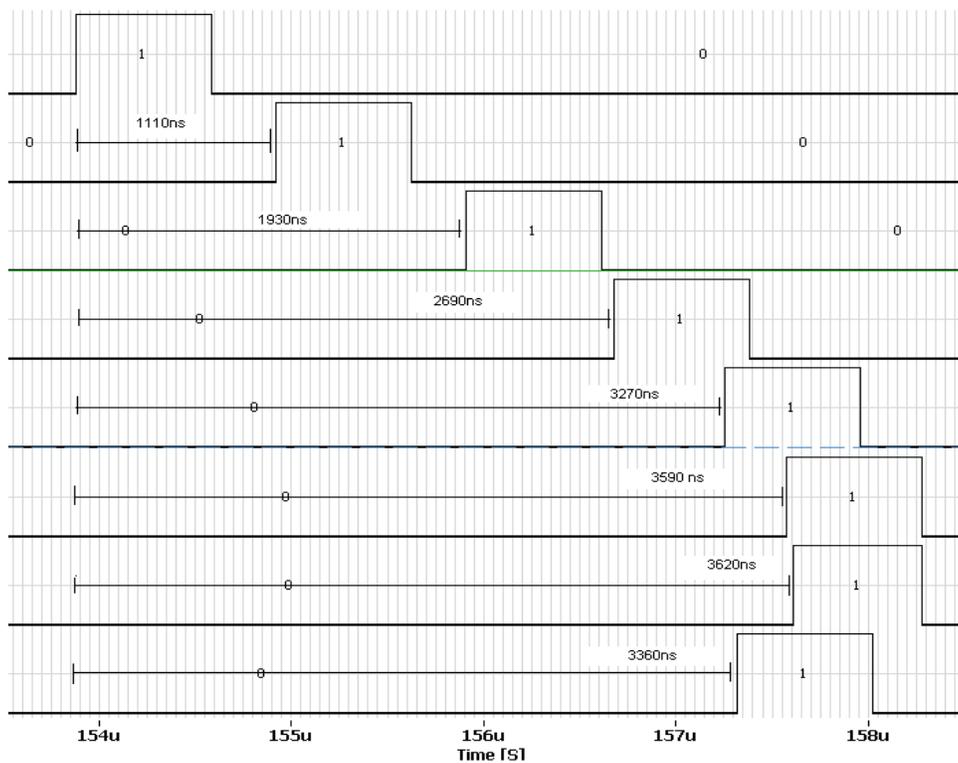


Figura 41. Valores de atraso para foco em 10mm, ângulo 25° entre os pulsos do circuito de controle referente à excitação de 8 elementos.

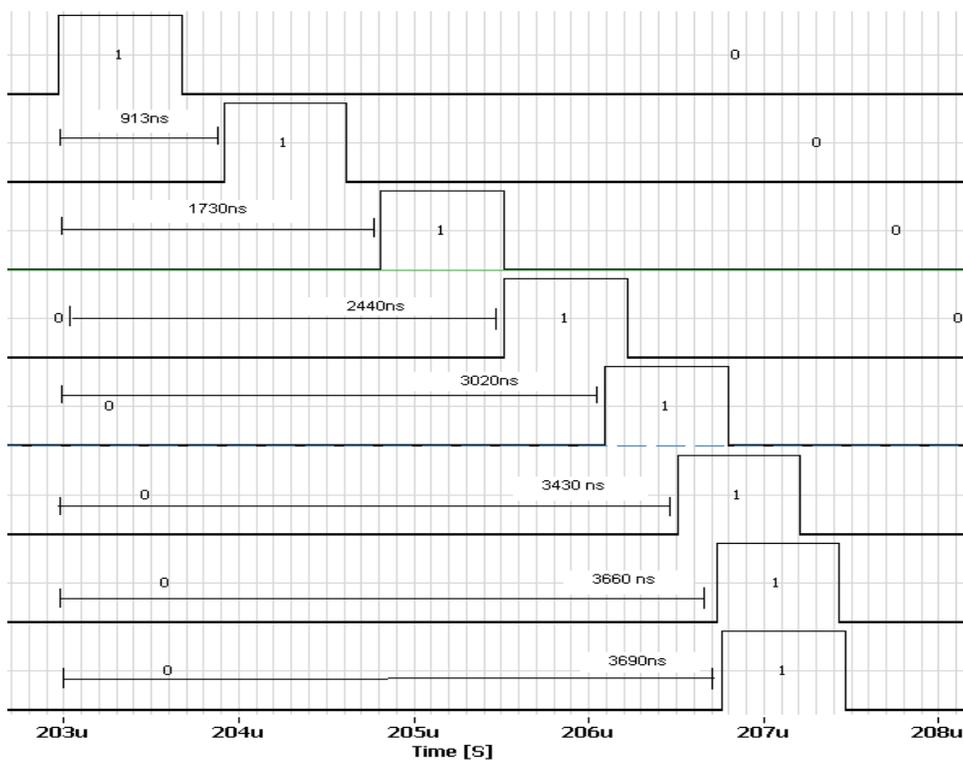


Figura 42. Valores de atraso para foco em 15mm, ângulo 25° entre os pulsos do circuito de controle referente à excitação de 8 elementos.

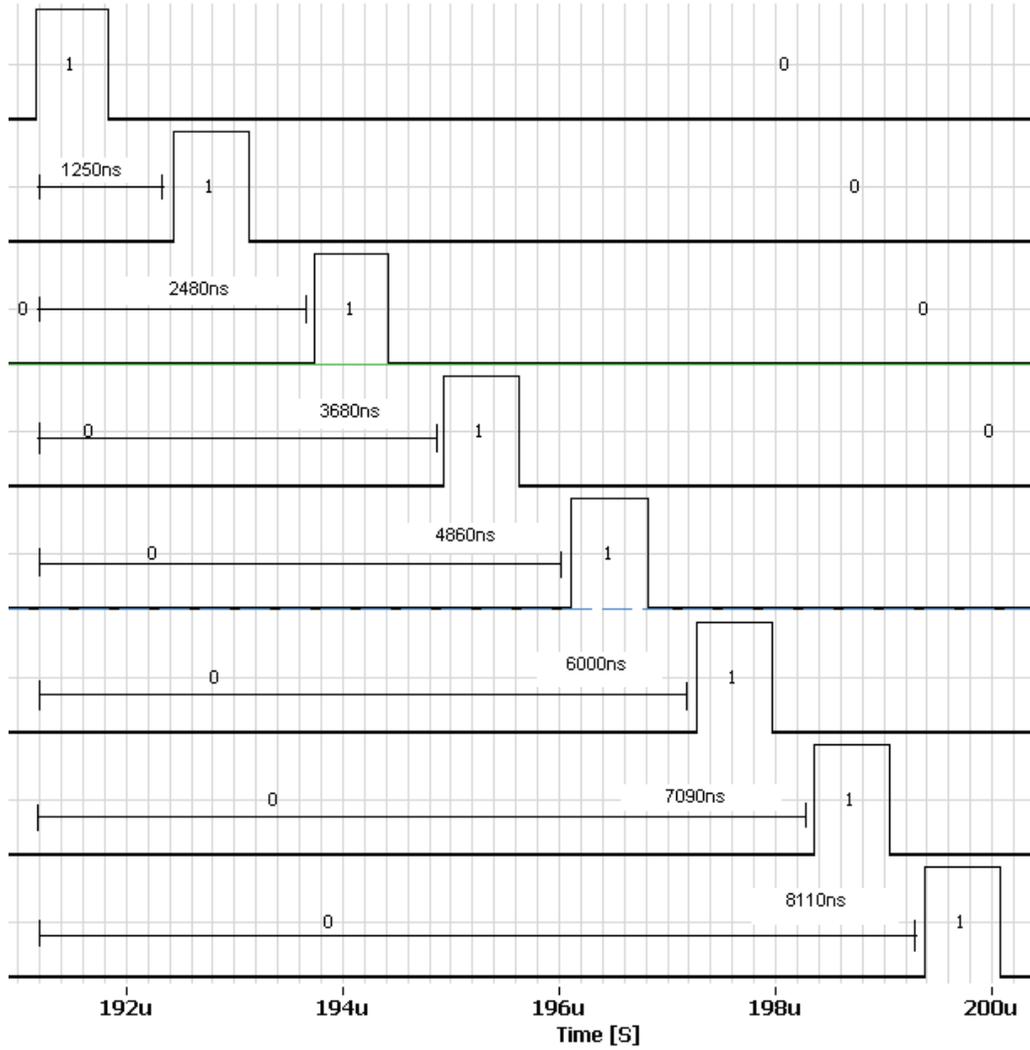


Figura 43. Valores de atraso para foco em 20mm, ângulo 60° entre os pulsos do circuito de controle referente à excitação de 8 elementos.

As simulações e os testes realizados permitem observar que os circuitos digitais desenvolvidos para gerar tempos de largura de pulso, taxa de repetição e atraso entre os pulsos que serão encaminhados ao circuito de excitação dos transdutores estão funcionando corretamente.

5.2 Caracterização dos circuitos de geração e recepção de ondas ultra-sônicas

É importante que seja feita a caracterização dos circuitos de geração e recepção de ondas-ultra-sônicas conforme foi feita a caracterização do circuito de controle. Com isso foram adquiridos os sinais em cada bloco do sistema (circuito de transmissão, circuito de proteção, circuito de recepção e circuito de casamento de impedância). No circuito de recepção optou-se por também determinar a resposta em frequência a fim de observar a coerência na amplificação entre os 4 canais da PCI pulso-eco desenvolvida. Com a unidade de controle gerando pulsos aos circuitos da placa, adquiriram-se os sinais após o circuito de transmissão. Os sinais medidos são iguais para todos os canais e a figura 44 ilustra os sinais adquiridos a partir do canal 1.

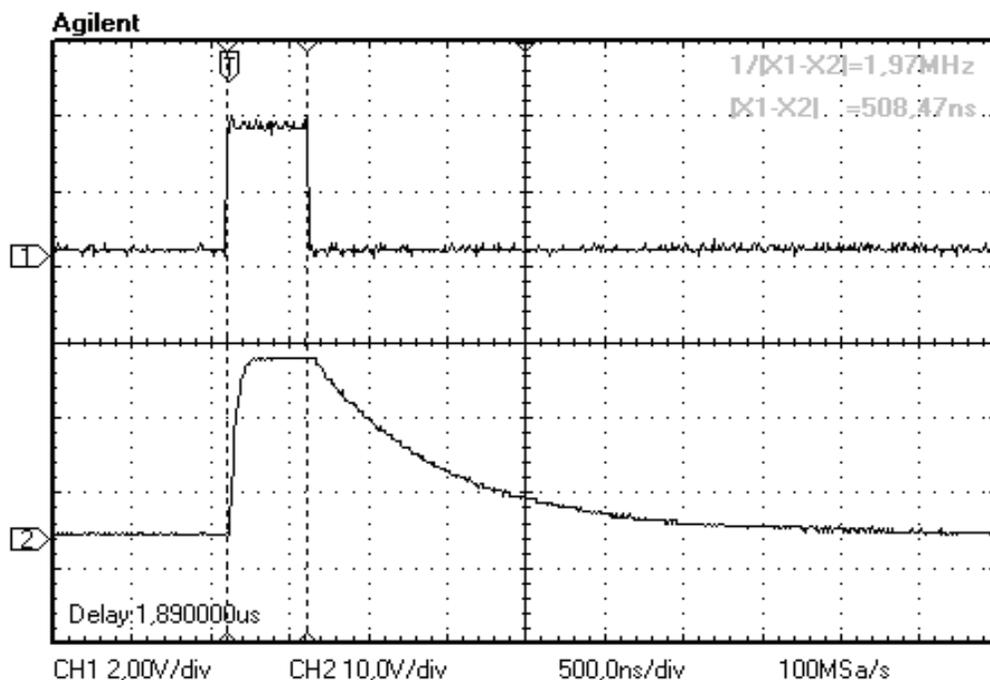


Figura 44. Canal 1 do Osciloscópio – pulso digital na saída do circuito de controle e canal 2 do Osciloscópio - pulso de Alta Tensão na saída do circuito de Transmissão

Pode ser observada na Figura 44 (sinal expandido) que o circuito de controle (canal 1) gerou em sua saída um pulso com tensão de 3,3V e largura de pulso de 500ns. No canal

2 é apresentado o pulso de alta tensão do circuito de transmissão. Na Figura 45 mudou-se a escala tempo/divisão do osciloscópio (de 500ns/divisão para 50us/divisão). Com isso foi possível calcular que o *duty cycle* dos pulsos é de 0,5%.

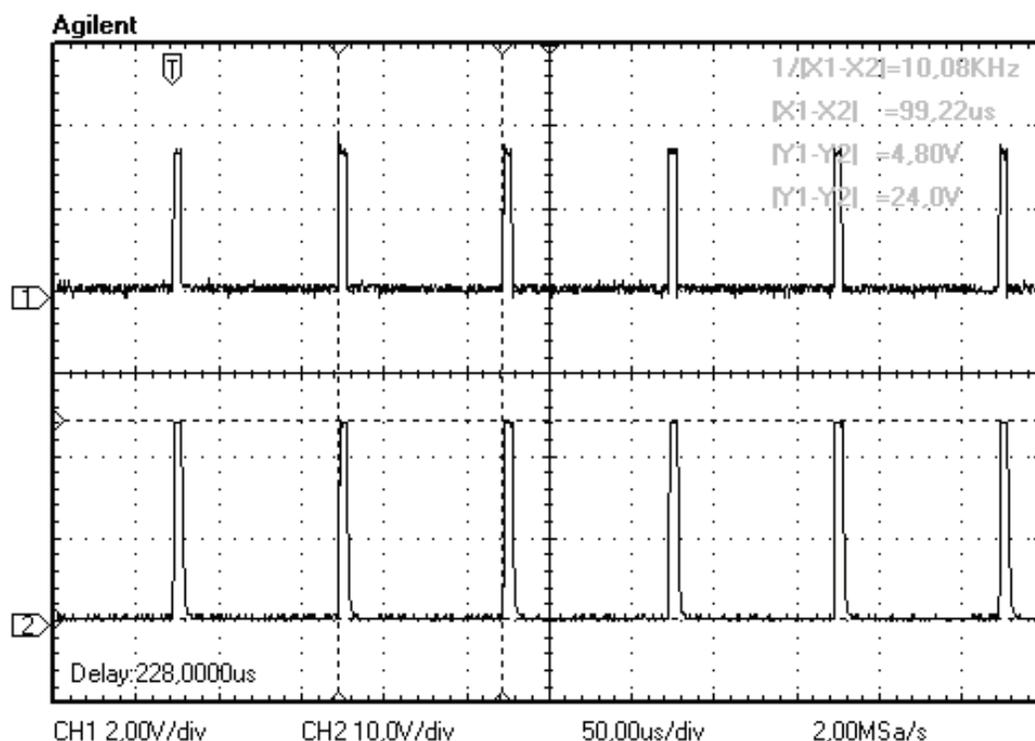


Figura 45. Canal 1 – pulso digital na saída do circuito de controle e canal 2 – pulso de alta na saída do circuito de Transmissão.

É possível observar que o circuito de transmissão foi disparado pelos níveis lógicos do circuito de controle, com isso o circuito de controle gera os pulsos de *trigger* ao circuito de transmissão e que estes pulsos possuem a mesma largura e taxa de repetição do pulso do circuito de controle (largura de pulso de 500ns, taxa de repetição e *duty cycle* de 0,5%). A diferença é que na saída do circuito de transmissão os pulsos podem ter amplitude de até 60V, embora isso não seja mostrado neste trabalho. Os 4 canais da placa de circuito impresso pulso-eco estão sendo ativadas simultaneamente e os sinais mensurados são iguais em todos os canais. Para simular o transdutor foi usado como carga um capacitor de 330pF/250V e um resistor de 2,55kΩ/1W. É válido salientar que a amplitude do pulso de saída do circuito de transmissão é a mesma da fonte de tensão (V_{pp}).

A Figura 46a mostra o pulso na saída do circuito de transmissão. Este pulso é igual em todos os canais que estão conectados ao transdutor. Na Figura 46b é possível observar um pulso de saída com o circuito de transmissão conectado ao transdutor, tendo base de tempo e amplitude diferentes do da Figura 46a. É possível observar que o platô do pulso de alta tensão tem aproximadamente 20ns, que é a largura do pulso digital da unidade de controle. Percebemos também que o *rise time* é em torno de 20 ns e o *fall time* depende do valor da impedância do transdutor conectado ao canal.

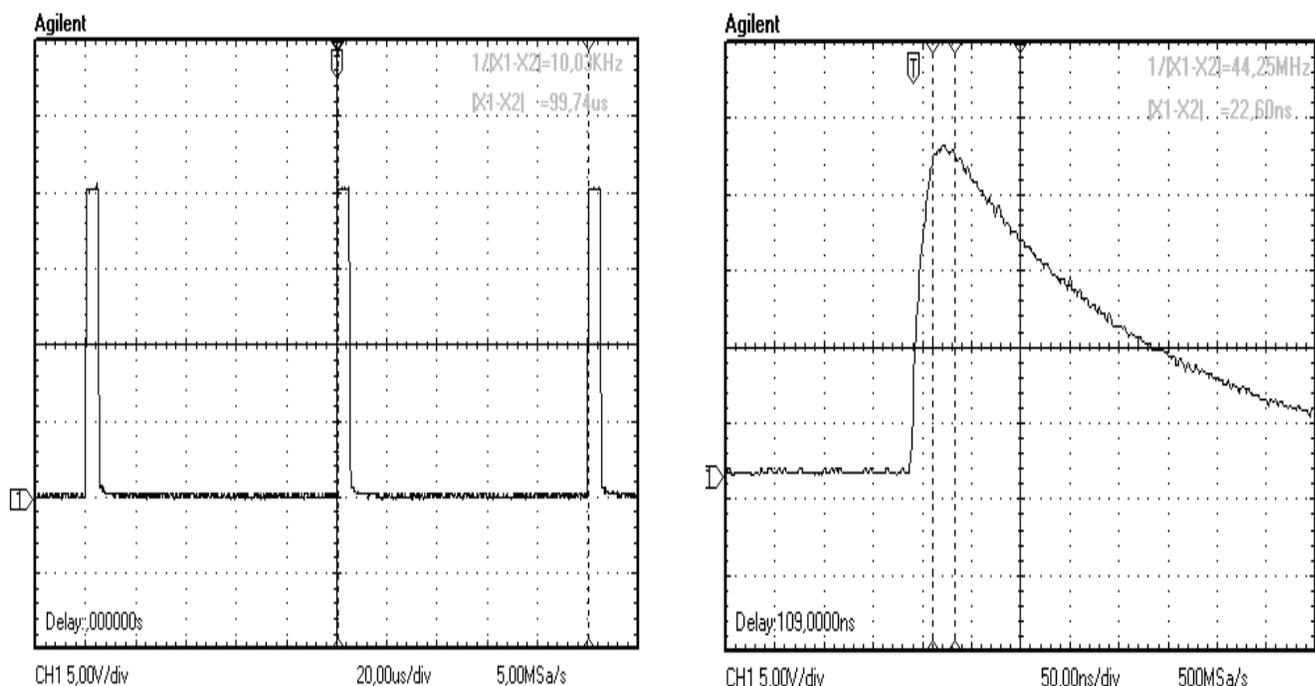


Figura 46. (a) Pulsos de Alta Tensão na saída do circuito de Transmissão com taxa de repetição (10kHz); (b) Mesmo pulso mostrando, em escala de tempo diferente, gerado com aplicação de um pulso digital gerado pelo circuito de controle de 20ns de largura de pulso. O transdutor utilizado é um transdutor matricial de 20 elementos, 1MHz.

Outro teste realizado foi o referente ao circuito de proteção e, neste teste, foram aplicados pulsos de alta tensão a cada 1 ms conforme a Figura 47. Durante a aplicação destes pulsos, os sinais de tensão foram adquiridos após o diodo D5 (Capítulo 4, Figura 23) e na entrada do circuito de recepção.

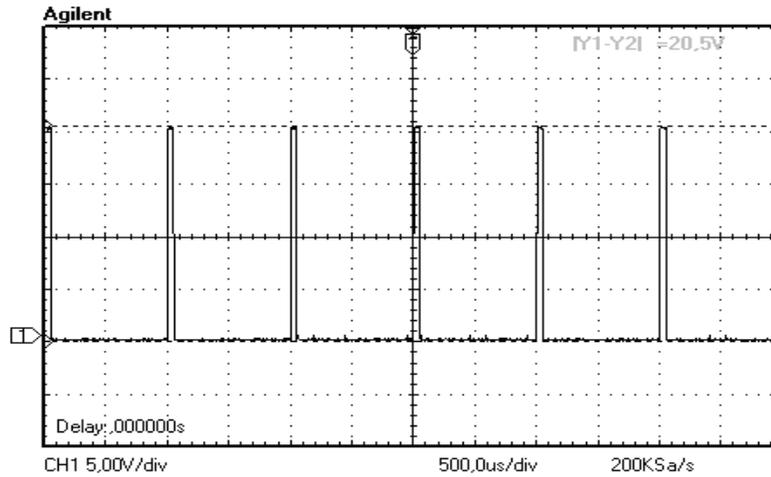


Figura 47. Pulsos de Alta Tensão aplicados na entrada do circuito de proteção.

Na saída do diodo D5 (Capítulo 4, Figura 23) o pulso foi atenuado para 780 mV (Figura 48a) e na entrada do circuito de recepção (Figura 48b) a tensão do pulso foi de 647mV.

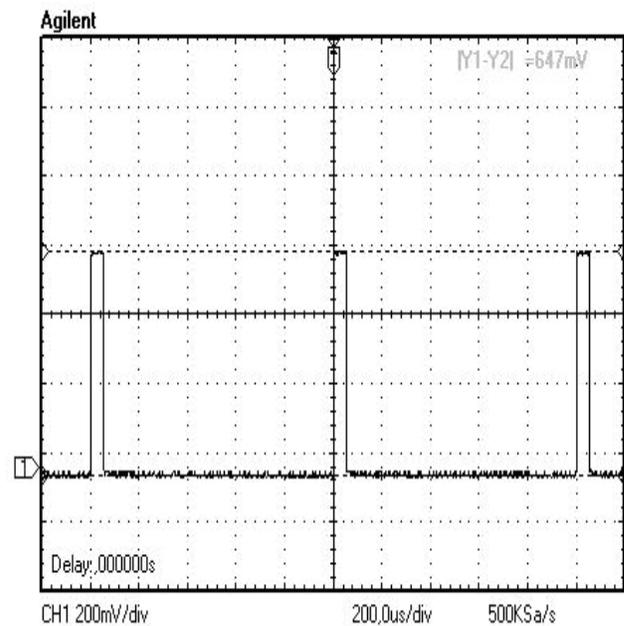
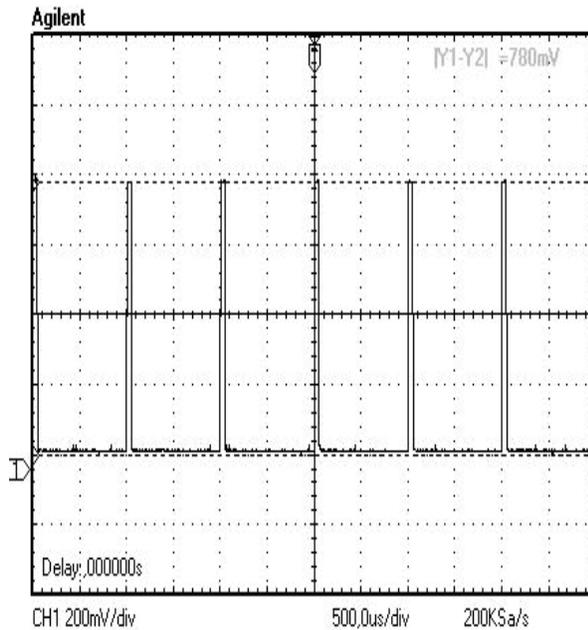


Figura 48. (a) Pulso medido na saída do diodo D5 e –(b) Pulso medido na entrada do circuito de recepção (C17). Referencia-se a Figura 23 do Capítulo 4.

Com isso é possível concluir que o circuito de proteção é eficiente para pulsos de alta tensão. Neste sentido quando o circuito de transmissão estiver excitando o transdutor, o sinal a ser visto pelo circuito de recepção estará atenuado para aproximadamente 650mV.

Na Figura 49 são apresentados os sinais do teste realizado utilizando o Gerador de Funções Tektronix modelo FG504 para simular a passagem de um eco gerado por um transdutor pelo circuito de proteção. No canal 1 observa-se uma onda quadrada de 100mV pico-pico com um *duty cycle* de 50% gerada pelo equipamento e no canal 2 é medido o sinal da entrada do circuito de recepção (C17) da Figura 23 (Capítulo 4).

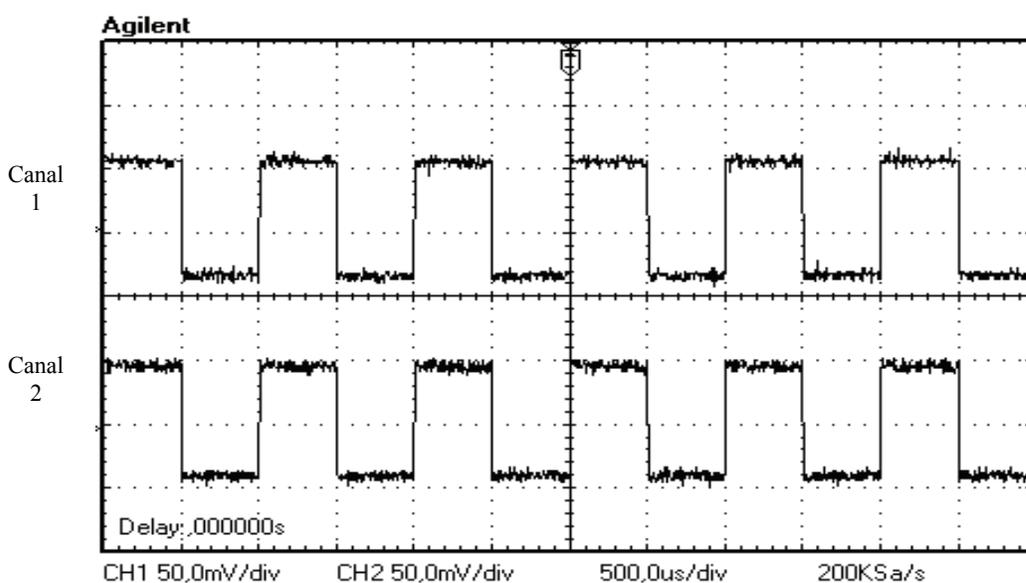


Figura 49. Canal 1 do Osciloscópio – Pulso de 100mVpp de amplitude aplicado na entrada do circuito de proteção para simular um eco e no Canal 2 foi adquirido o sinal que estava presente no C17 (Capítulo 4, figura 23, entrada do circuito de amplificação).

Nos testes realizados para testar o circuito de proteção, foi possível constatar que o circuito de proteção comportou-se de forma satisfatória atenuando os sinais de alta tensão para aproximadamente 650mV no máximo e também possibilitou a passagem dos sinais de ecos para serem amplificados na recepção. Os ecos geralmente têm amplitude em torno de algumas dezenas de milivolts e necessitam de altos ganhos para que possam chegar a amplitudes de 1V a 1,5V. Para isso, quando se selecionam ganhos que permitem a amplificação dos ecos a valores de 1V a 1,5V quando o transdutor estiver sendo excitado

com os pulsos de alta tensão, na entrada do amplificador terá 650mV, fazendo com que o amplificador sature e conseqüentemente a tensão de saída do amplificador tenderá a V_{cc} (2,5V). O amplificador leva 5ns para sair de saturação, tempo suficiente para que o circuito de recepção possa amplificar os ecos provenientes do transdutor sem que haja perda de sinal.

5.2.1 Resposta em Freqüência

A resposta em freqüência dos componentes responsáveis pela amplificação dos ecos provenientes do transdutor é um parâmetro imprescindível, pois através dela se observa o comportamento dos amplificadores em função do sinal aplicado em sua entrada, permitindo determinar para que faixa de freqüência de transdutores o sistema pode operar. Além disso, é importante que a diferença de ganho entre os canais seja mínima, para que os ecos depois de amplificados tenham amplitudes semelhantes. Caso haja diferença significativa entre as amplitudes dos ecos depois de amplificados é necessário que seja feito processamento por software após a digitalização dos sinais para não haver incoerências na imagem provenientes do circuito de recepção.

A configuração do ganho total de amplificação do sistema de recepção é influenciado por 4 fatores, são eles: o ganho do LNA (Amplificador de Baixo Ruído), o ganho do VCA (Amplificador Controlado por Tensão), o ganho do PGA (Amplificador com Ganho Programável) e a atenuação do circuito de casamento de impedância e isolamento. A Figura 51 apresenta o diagrama de blocos geral do circuito de recepção ilustrando as possíveis configurações de ganho para o VCA e PGA do amplificador MD 3880 da Supertex Inc.

O LNA é o primeiro estágio e está integrado ao CI MD3880 e permite um ganho fixo de 18,5dB por canal. O segundo estágio do MD3880 é o bloco VCA. Este bloco permite que o sinal seja atenuado em até 47dB através do nível de tensão TGC (Ganho Controlado por Tempo). Outro nível de tensão que influencia a atenuação é o GSC (Inclinação do Ganho controlado por tensão), este nível de tensão configura a inclinação da atenuação que será realizada ou seja a taxa em dB que será atenuada por tensão, por exemplo, se o GSC = 2,5V a taxa será de 33dB/V e se o TGC = 2,0V a taxa será de

41dB/V. A Figura 51 ilustra esta relação. Nesta figura, para diferentes valores de TGC, variou-se o GSC com 4 níveis diferentes de tensão. Observa-se que a atenuação do segundo estágio do amplificador (VCA) varia conforme varia o GSC, ou seja, a atenuação ocorre a taxas diferentes.

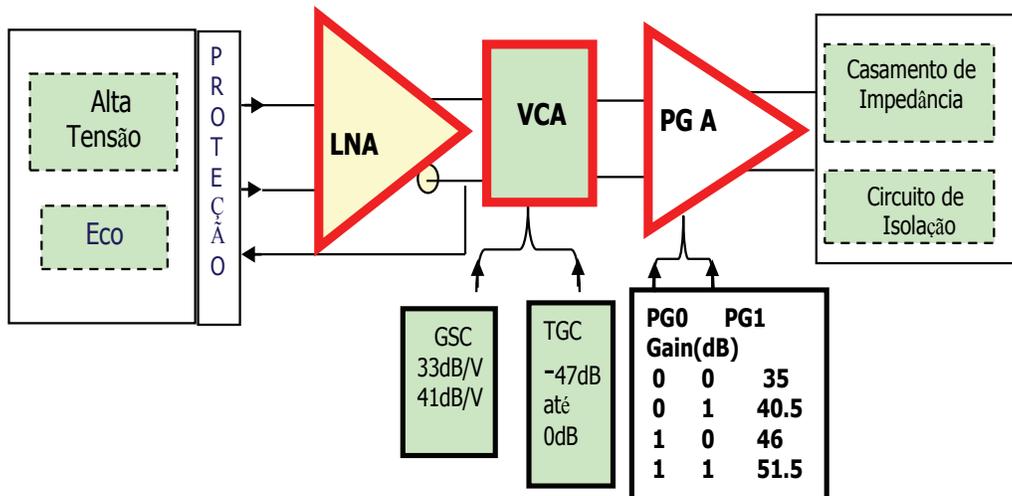


Figura 50. Diagrama que ilustra o circuito de recepção da PCI de pulso-eco.

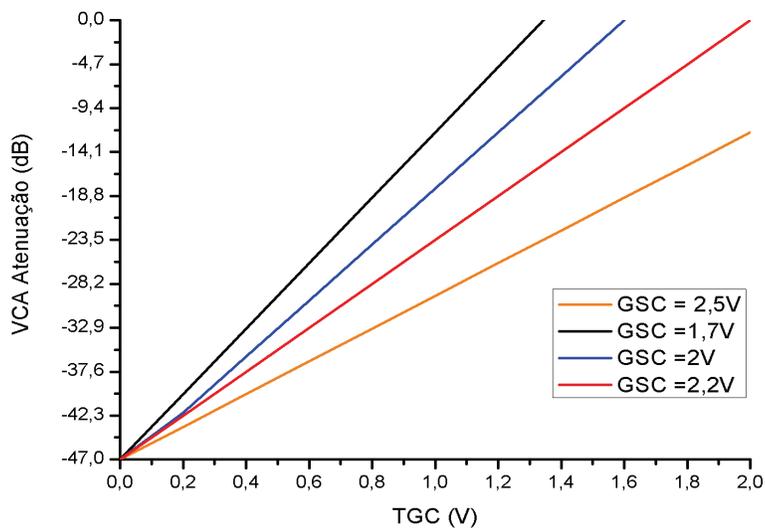


Figura 51. Comportamento do VCA para diferentes valores de tensão do GSC.

Para levantar o diagrama de Bode do circuito de recepção utilizou-se o RF Network Analyser Hewlett Packard, modelo 8714ET de 300kHz a 3GHz com atenuação de -60dBm

na entrada do circuito de amplificação. Os testes foram realizados no LAPCOM-FEEC-UNICAMP e foi realizado o seguinte procedimento.

Primeiro calibrou-se o RF Network Analyser para uma faixa de frequência de 0 a 15MHz com aquisição de 128 pontos por gráfico, após mediu-se o sinal da saída do RF Network Analyser através de um analisador de espectro da *Agilent* calibrado. Com isto pode-se avaliar o sinal emitido pelo *Network Analyser*. Calibrou-se o equipamento de forma a não considerar a atenuação dos cabos que iriam levar o sinal da entrada e saída do RF Network Analyser ao circuito de recepção da PCI desenvolvida.

A seguir são apresentados os resultados das medições realizadas. Na Figura 52 é possível observar a variação do ganho para diferentes valores de GSC. Para calcular esta variação fixou-se o TGC, os níveis lógicos PG0 e PG1 e variou-se o nível de tensão GSC em 5 valores. Como resultado, o ganho variou de aproximadamente 10 dB a 45dB somente alterando o nível de tensão que configura a inclinação da atenuação que será realizada, ou seja, a taxa em dB que será atenuada por volt.

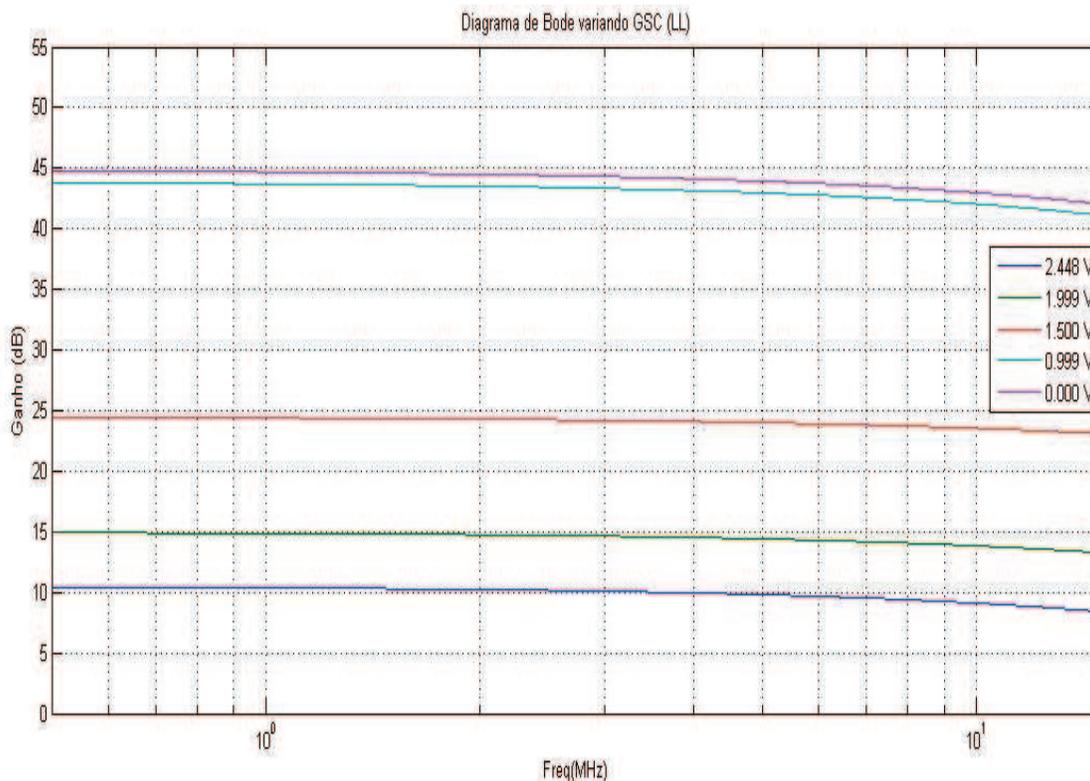


Figura 52. Comportamento do VCA medido para diferentes valores de GSC.

O Amplificador por ganho programável (PGA) é o terceiro e último estágio do CI MD3880. Neste estágio, o ganho pode ser alterado através da combinação de dois níveis lógicos (PG0 e PG1). Estes níveis são controlados pelo FPGA e sua combinação (*Low Low*, *Low High*, *High Low*, *High High*) permite que o ganho seja acrescido em passos de 5,5 dB para cada nível de tensão. A Figura 53 apresenta a variação do ganho para as diferentes combinações dos níveis lógicos.

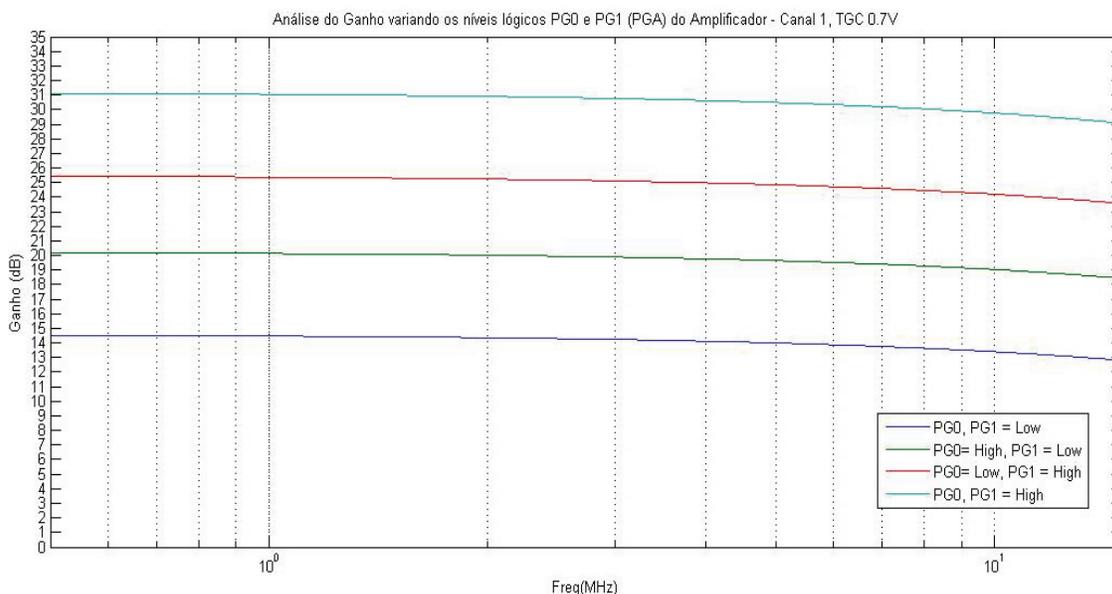


Figura 53. Variação do ganho final do circuito de amplificação conforme a combinação dos níveis lógicos PG0 e PG1.

O último fator que pode influenciar no ganho de todo o sistema de recepção é o circuito de casamento de impedância e isolamento. Este circuito não é integrado ao amplificador e é responsável por efetuar o casamento de impedância entre os instrumentos de medida e a PCI pulso-eco. Este circuito é formado por componentes SMD em que, mesmo sendo de mesmo valor, apresenta diferenças em suas casas decimais o que implica em uma singela diferença entre os quatro canais da PCI pulso-eco desenvolvida. A Figura 54 apresenta o diagrama de Bode do circuito.

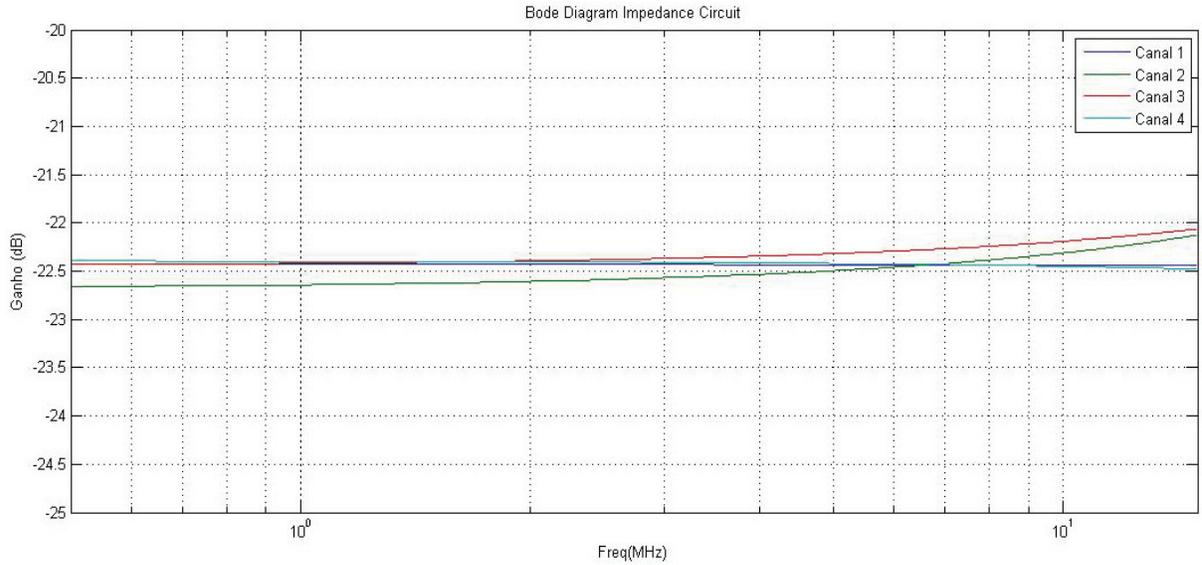


Figura 54. Valor da Atenuação em dB para os quatros canais da PCI Pulso-eco.

Após o levantamento dos blocos que compõem o ganho final do circuito de recepção, pode-se configurar o circuito de diferentes modos e medir-se o diagrama de Bode na faixa de frequência de 0 a 15MHz. As Figuras 55, 56 e 57 apresentam os ganhos de três configurações distintas do circuito de recepção da PCI pulso-eco desenvolvida.

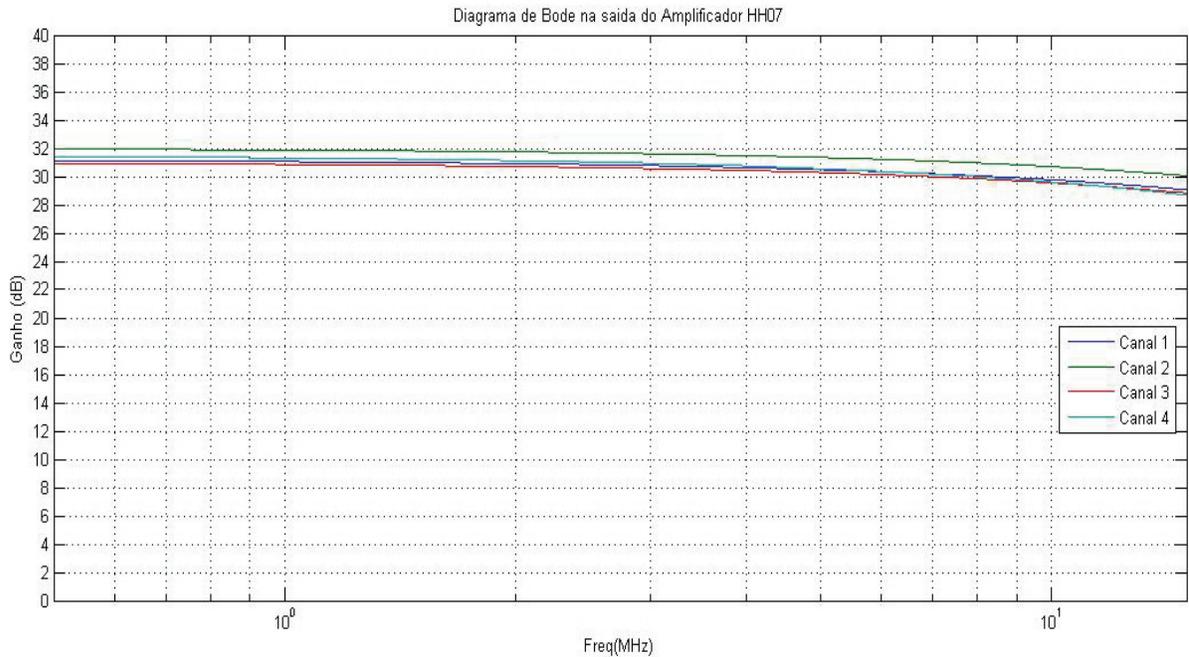


Figura 55. Ganho do Circuito de Recepção para a Configuração PG0 = "1", PG1 = "1", GSC=2V e TGC=0,7V.

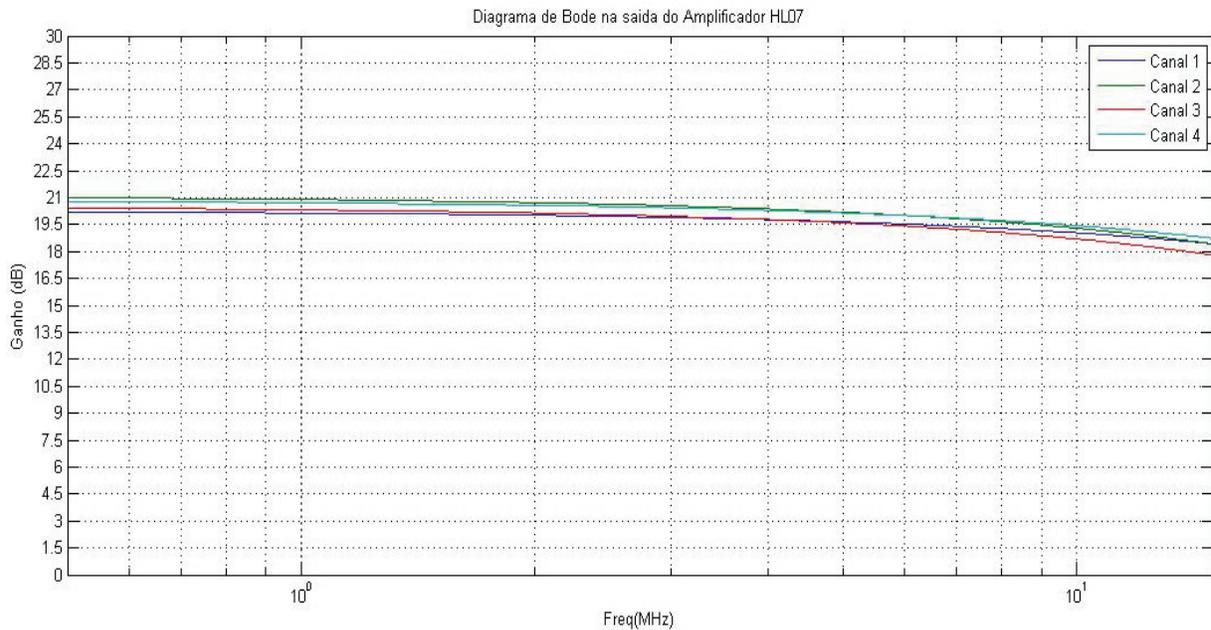


Figura 56. Ganho do Circuito de Recepção para a Configuração PG0 = “1”
PG1= “0”, GSC=2V e TGC=0,7V.

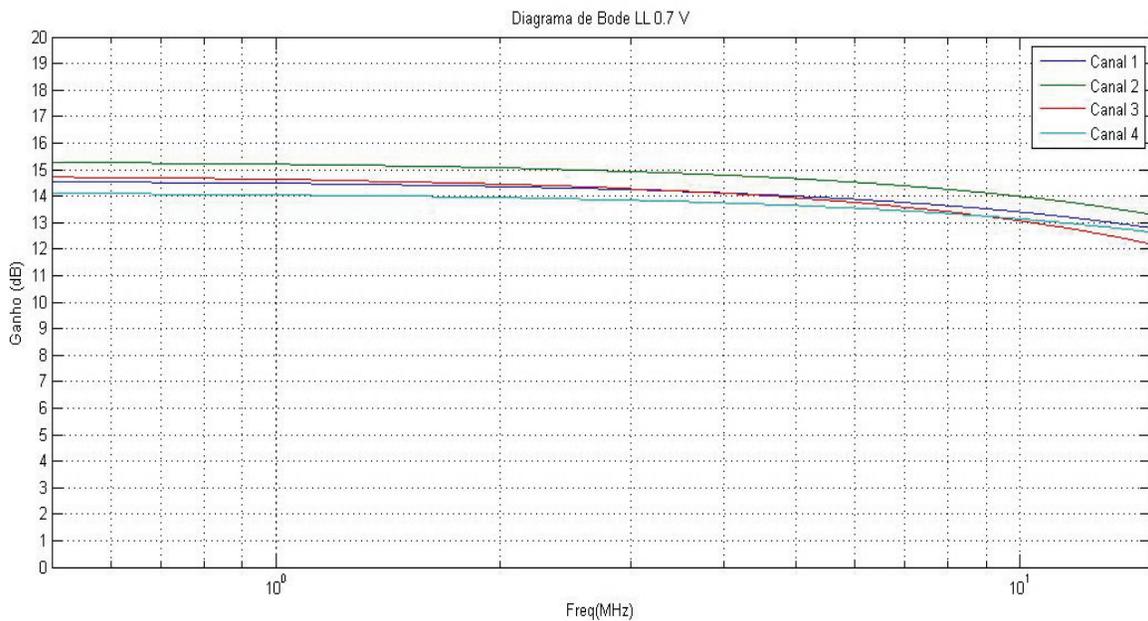


Figura 57. Ganho do Circuito de Recepção para a Configuração PG0 = PG1= “0”,
GSC=2V e TGC=0,7V.

O circuito de amplificação, apesar de complexo, com três estágios de amplificação configurados por tecnologia analógica e digital, seu encapsulamento ser *micro-BGA 84-ball* e sensível, comportou-se de forma satisfatória propiciando uma versatilidade na composição de diferentes ganhos dos ecos provenientes do transdutor. Para a configuração

da Figura 57 o ganho medido ficou entre 14dB e 15dB, com isso para comparação calculou-se o ganho teórico como pode ser visto na Tabela 8.

Tabela 8. Cálculo do Ganho Teórico.

Configuração	Ganho LNA (dB)	Ganho TGC=0,7V (dB)	Ganho GSC=2V (dB)	Ganho PG0= "0" PG1= "0" (dB)	Ganho Teórico Total (dB)
TGC=0.7V GSC=2V PG0= "0" PG1= "0"	18,5	-30,55	-5	35	17,95

Observou-se que a diferença entre o ganho medido (14-15dB) e o ganho teórico (17,95dB) ficou entre 3dB e 4dB. Muitos fatores podem estar influenciando nesta diferença, dentre eles: a precisão dos componentes envolvidos, a impedância das trilhas, a qualidade da placa de circuito impresso, as conexões, a soldagem dos *balls* do integrado.

5.3 Resposta impulsiva do transdutor em modo pulso-eco

Com o objetivo de determinar a resposta impulsiva em modo pulso-eco do transdutor matricial cedido pelo Prof. Dr. Flávio Buiochi, foram realizados testes com o arranjo experimental mostrado na Figura 58. Os elementos do transdutor matricial foram excitados de maneira a produzir pulsos específicos. Para ilustrar os resultados, são mostradas nas Figuras 59 a 65 a resposta impulsiva do transdutor quando acionados os elementos de número 6, 10, 12, 13, 14 e 15 do transdutor de 20 elementos. É de se notar (Figuras 64 e 65) que, embora a cerâmica tenha frequência nominal de 1MHz, sua montagem na forma matricial, com encapsulamento e camada de retaguarda acopladas, mostra que a frequência de ressonância ficou em torno de 650kHz. Para a obtenção das respostas pulso-eco, o transdutor foi excitado com um pulso de 21,5V de amplitude, 700ns

de largura e com uma taxa de repetição de 16kHz. O circuito de recepção foi configurado com o TGC= 1,5V, GSC= 1,7V, PG0=PG1= low.

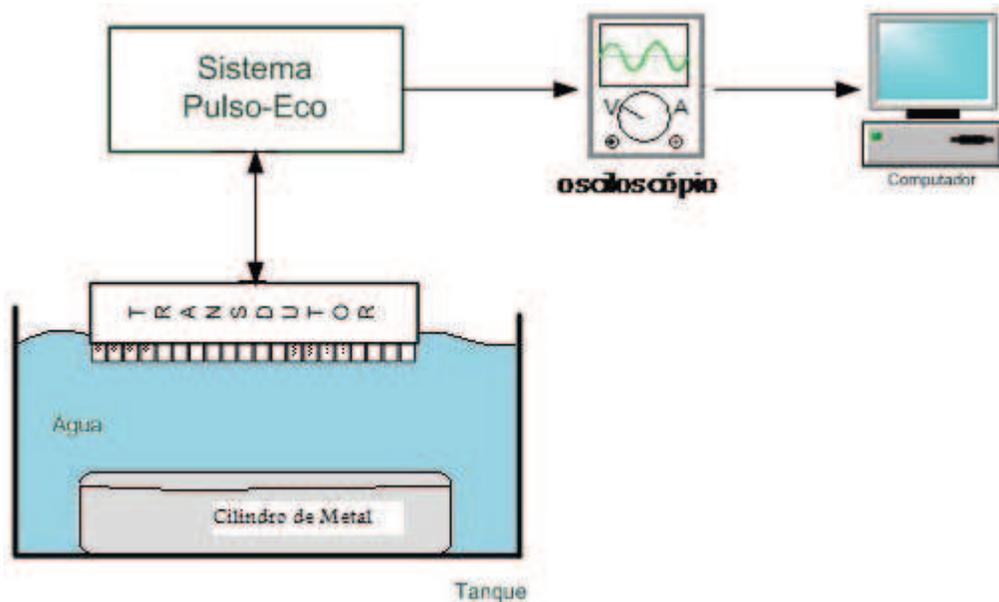


Figura 58. Diagrama esquemático dos testes de caracterização dos ecos do transdutor.

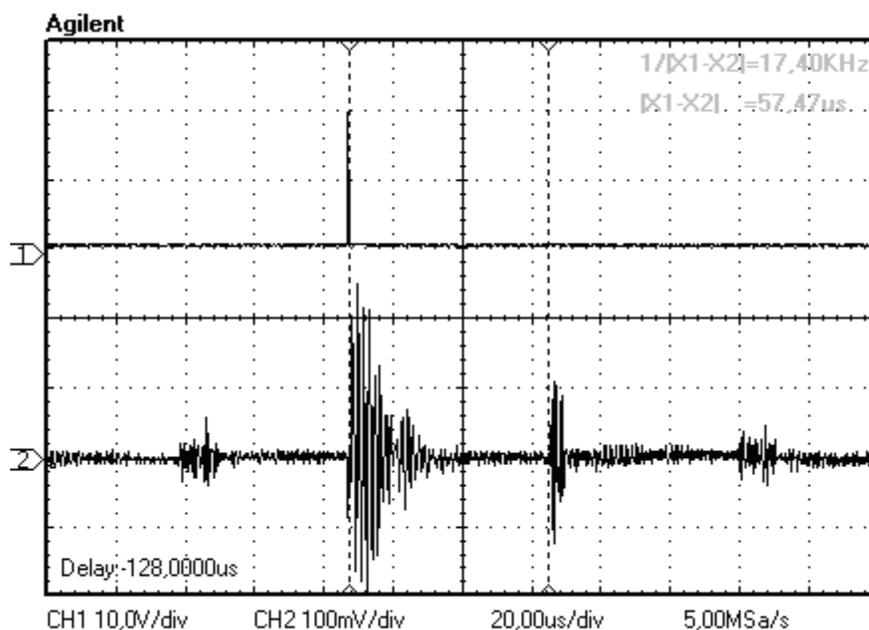


Figura 59. Canal 1 – Pulso de Excitação do Transdutor e no Canal 2 – Exemplo de resposta pulso-eco do transdutor quando apenas o elemento 12 do transdutor matricial era acionado. A medida foi feita a 4,3 cm da face do transdutor.

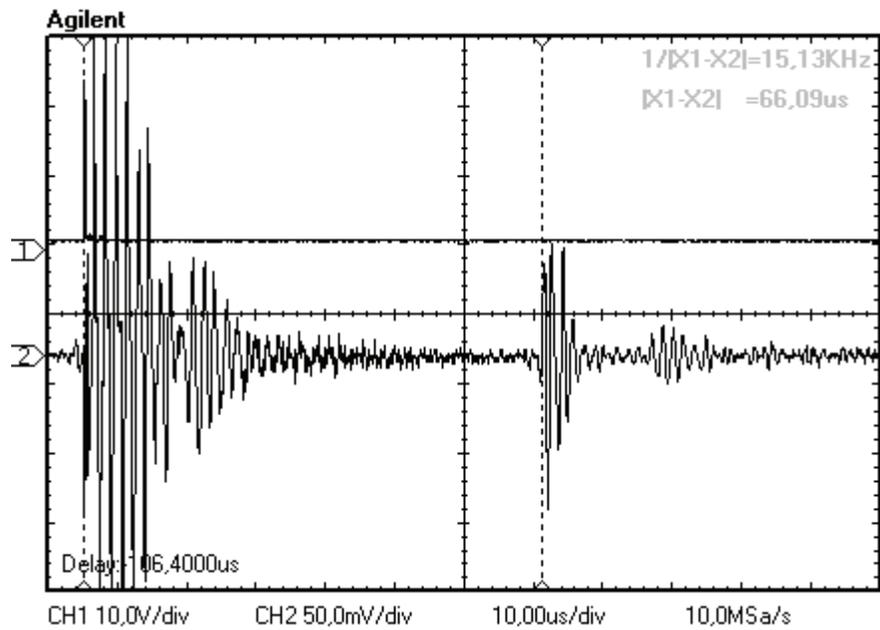


Figura 60. Canal 1 – Pulso de Excitação do Transdutor e no Canal 2 – Exemplo de resposta pulso-eco do transdutor quando apenas o elemento 12 do transdutor matricial era acionado. A medida foi feita a 5 cm da face do transdutor.

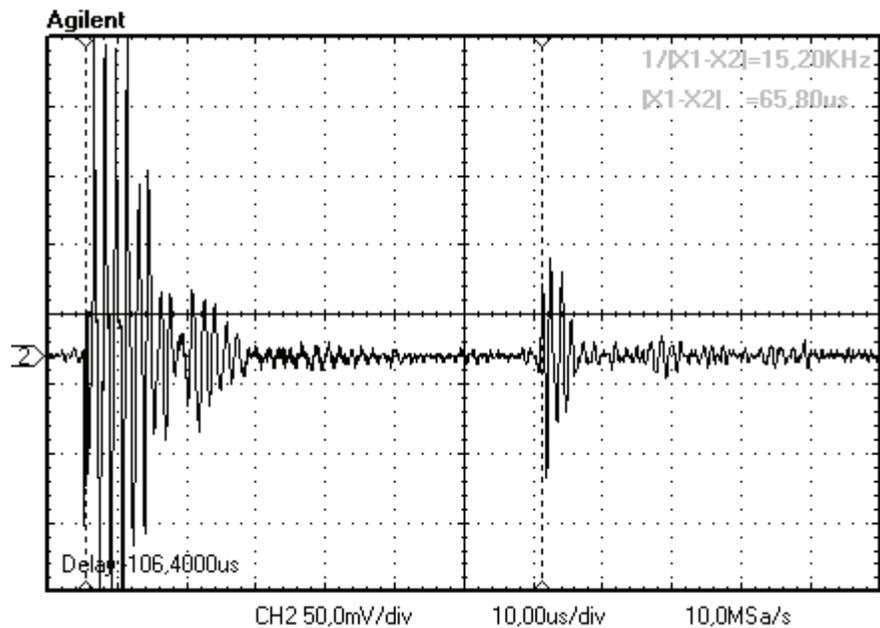


Figura 61. Exemplo de resposta pulso-eco do transdutor quando apenas o elemento 13 do transdutor matricial era acionado. A medida foi feita a 4,9 cm da face do transdutor.

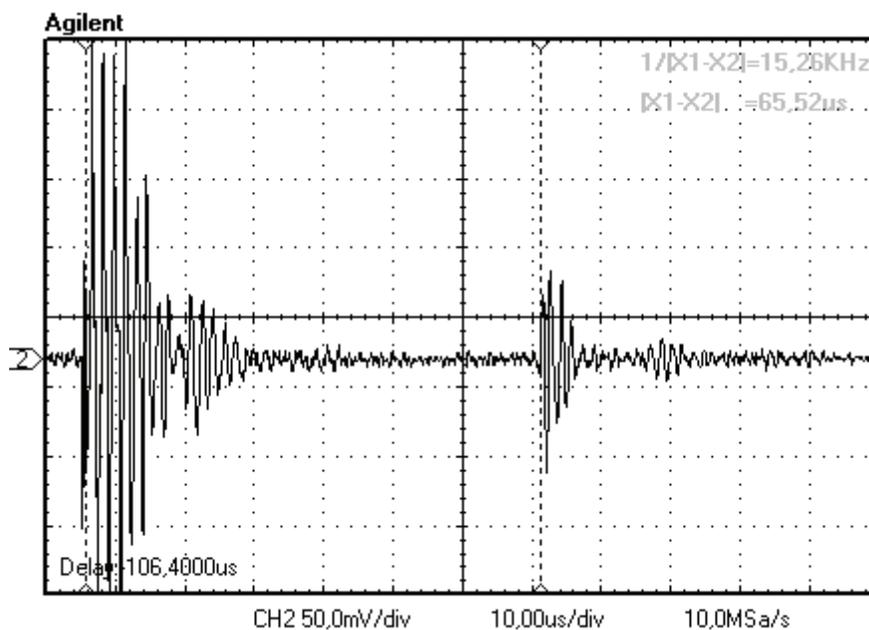


Figura 62. Exemplo de resposta pulso-eco do transdutor quando apenas o elemento 14 do transdutor matricial era acionado. A medida foi feita a 4,9 cm da face do transdutor.

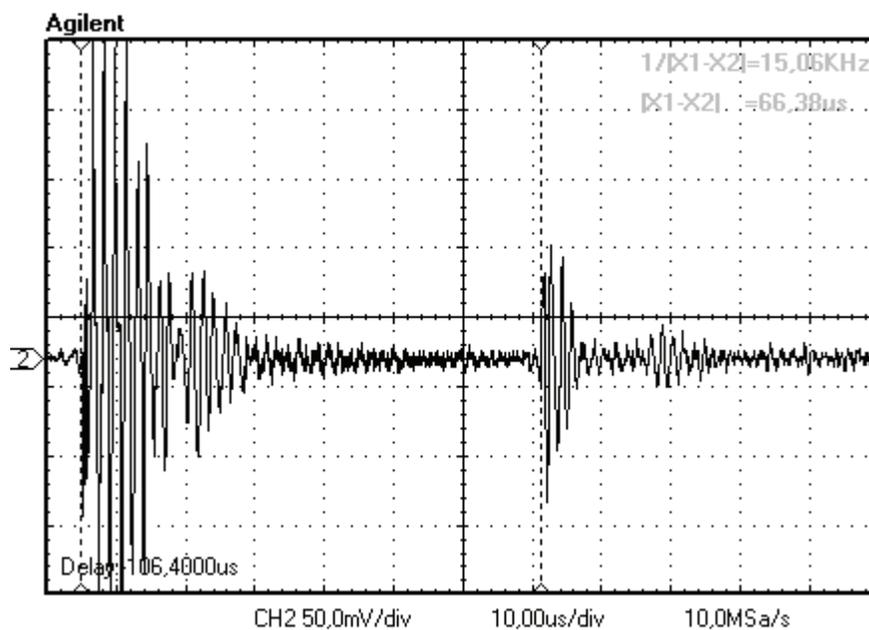


Figura 63. Exemplo de resposta pulso-eco do transdutor quando apenas o elemento 15 do transdutor matricial era acionado. A medida foi feita a 4,9 cm da face do transdutor.

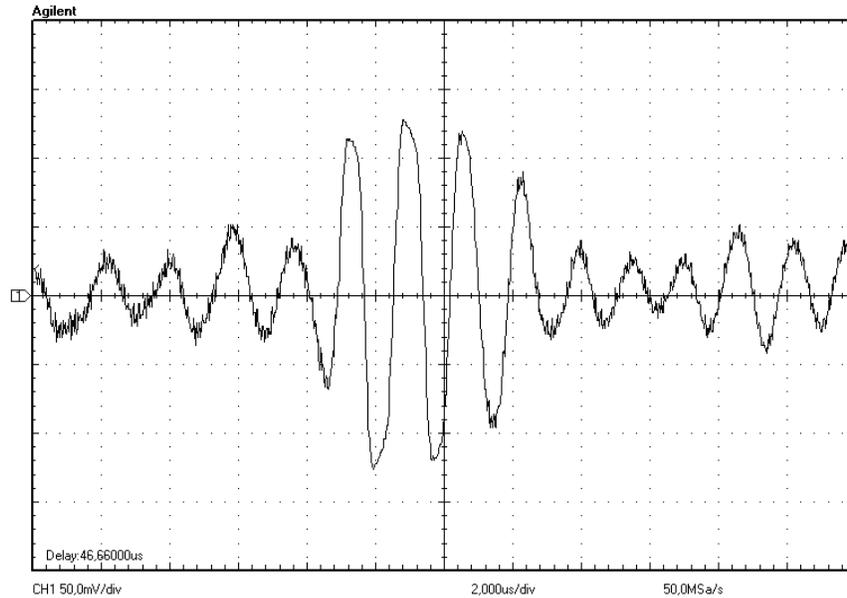


Figura 64. Exemplo de resposta pulso-eco do transdutor quando apenas o elemento 6 do transdutor matricial era acionado. A medida foi feita a 3,5 cm da face do transdutor.

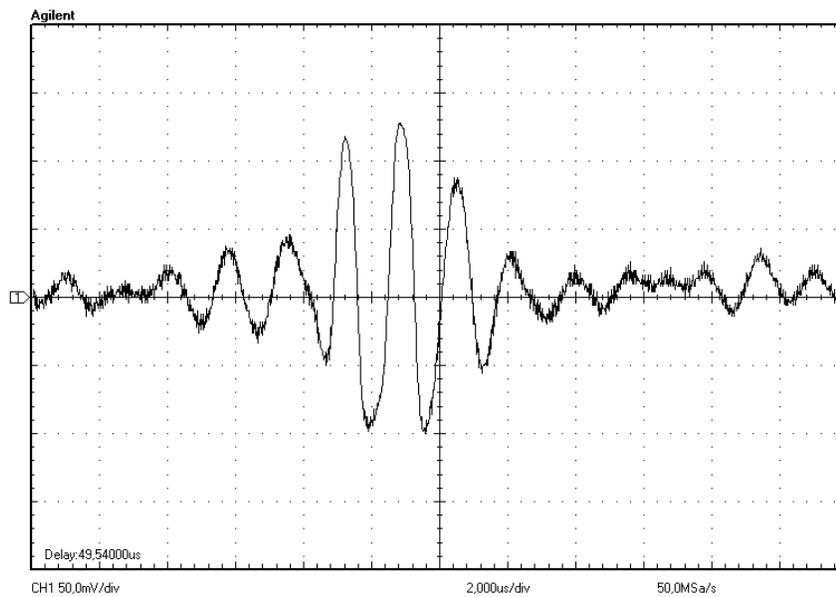


Figura 65. Exemplo de resposta pulso-eco do transdutor quando apenas o elemento 10 do transdutor matricial era acionado. A medida foi feita a 3,5 cm da face do transdutor.

Após as capturas das respostas pulso-eco (mostradas nas Figuras 60 a 65), seguiu-se o teste, agora com foco na análise do comportamento da resposta pulso-eco excitando o elemento individual (elemento 12), que foi o receptor das Figuras 66 e 67 e 4 elementos

excitados simultaneamente (elemento 12 agindo como receptor tanto numa configuração quanto na outra). Todas as respostas apresentadas estão amplificadas com um mesmo ganho, em aproximadamente 25 dB e os pulsos de excitação dos elementos tinham 24V de amplitude e largura de 620ns com uma taxa de repetição de 16kHz.

Na figura 66 é apresentada a resposta pulso-eco correspondente à excitação do elemento 12 que foi excitado individualmente com um pulso de 24V de amplitude, largura de 620ns com uma taxa de repetição de 16kHz.

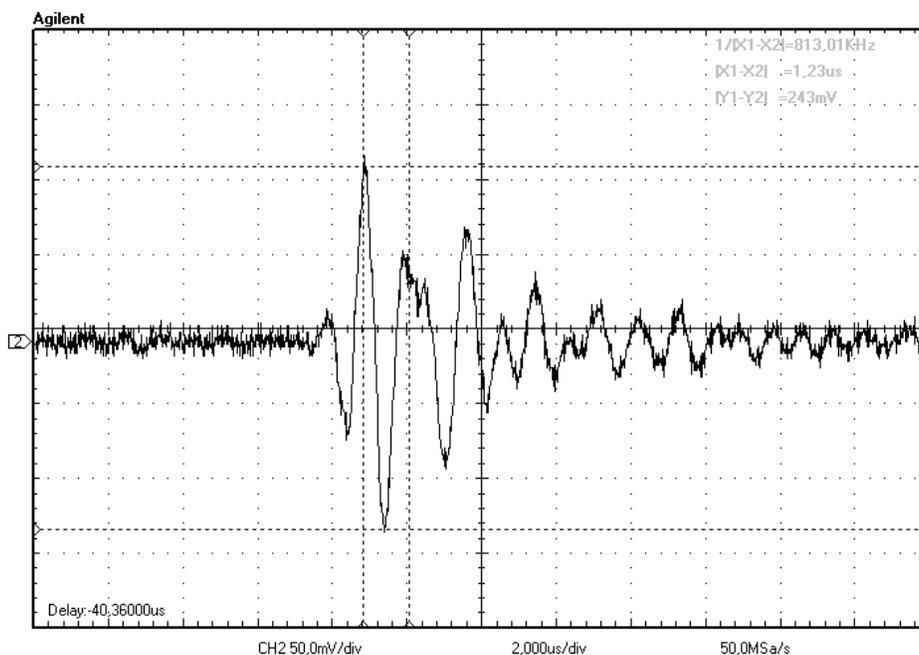


Figura 66. Resposta pulso-eco do elemento 12 do transdutor.

Na figura 67 é apresentada a resposta pulso-eco correspondente ao elemento 12 quando os elementos 12, 13, 14 e 15 eram excitados simultaneamente.

Através da resposta pulso-eco dos elementos é possível observar a mudança de amplitude conforme se altera o número de elementos excitados por grupo. Em relação ao espectro de frequência, observa-se que a frequência teve variação pequena conforme se altera o número de elementos excitados por grupo. Na figura 69 a frequência da resposta pulso-eco medida é em torno de 1MHz (frequência nominal do transdutor).

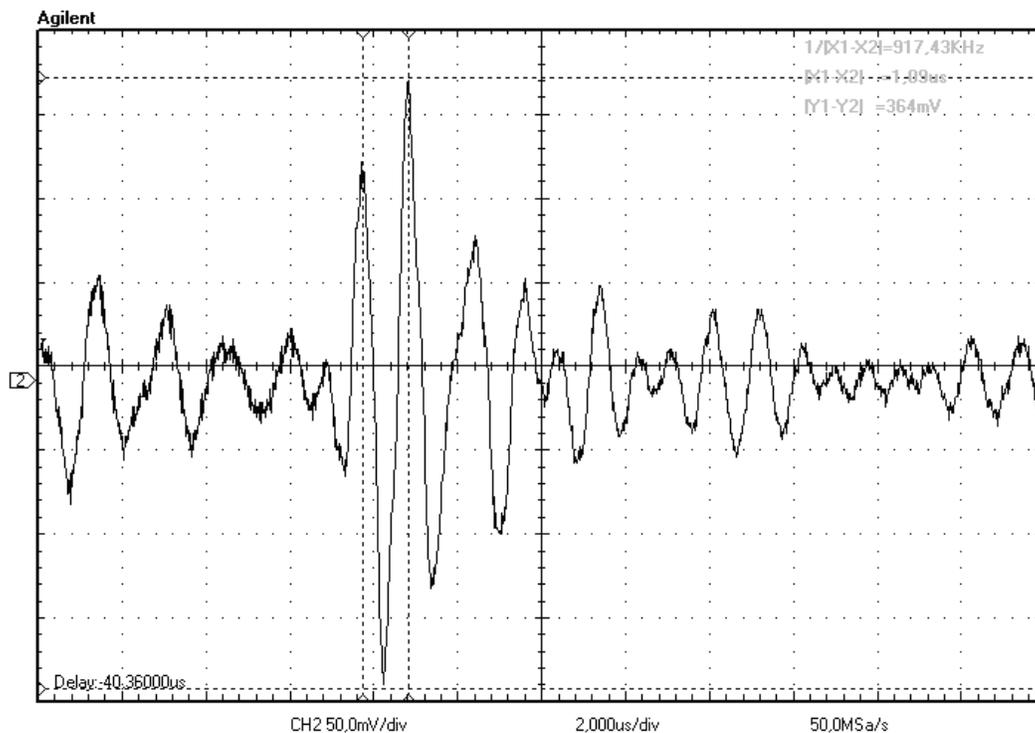


Figura 67. Resposta pulso-eco do elemento 12 do transdutor , quando os elementos 12, 13, 14 e 15 do transdutor eram excitados simultaneamente.

5.3.1 Verificação de acoplamento entre os elementos

Outro teste importante realizado em laboratório foi o de averiguar a presença de *cross talk* entre os canais. Para verificar a existência de acoplamento elétrico entre os canais da PCI pulso-eco, utilizou-se o seguinte procedimento. Um elemento foi excitado com um pulso de 25V e observou-se, com o auxílio de um osciloscópio da marca *Agilent Technologies* modelo DSO3062A, se os canais adjacentes eram influenciados. Primeiro o canal 1 foi excitado e observou-se o comportamento dos outros canais, depois excitou-se dois canais e observou-se o comportamento dos canais adjacentes a eles.

Nas Figuras de 68 a 69 são mostrados os resultados nos elementos adjacentes quando somente um canal do transdutor era excitado. Durante os testes foi possível observar a presença de *cross talk* nos elementos adjacentes, como pode ser visto nas figuras. As amplitudes destes sinais de interferência são em torno de 20mV. Após, seguiu-

se excitando os canais em grupos de dois simultaneamente e mediram-se os canais adjacentes (Figuras 70 a 72).

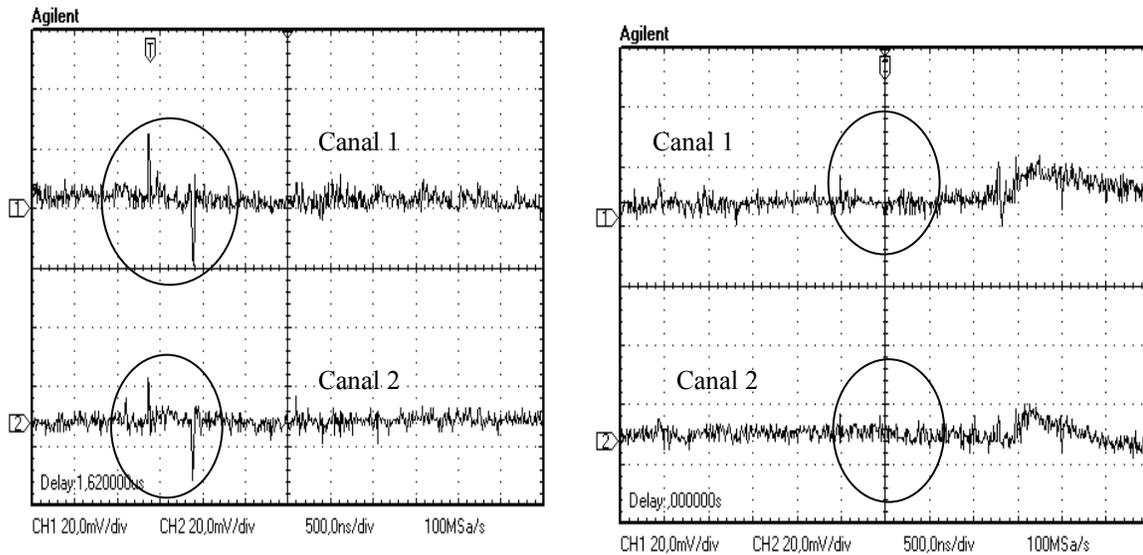


Figura 68. (a) Canal 4 sendo excitado, medindo *Cross Talk* nos canais 1 e 2; (b) Canal 3 sendo excitado, medindo *Cross Talk* nos canais 1 e 2.

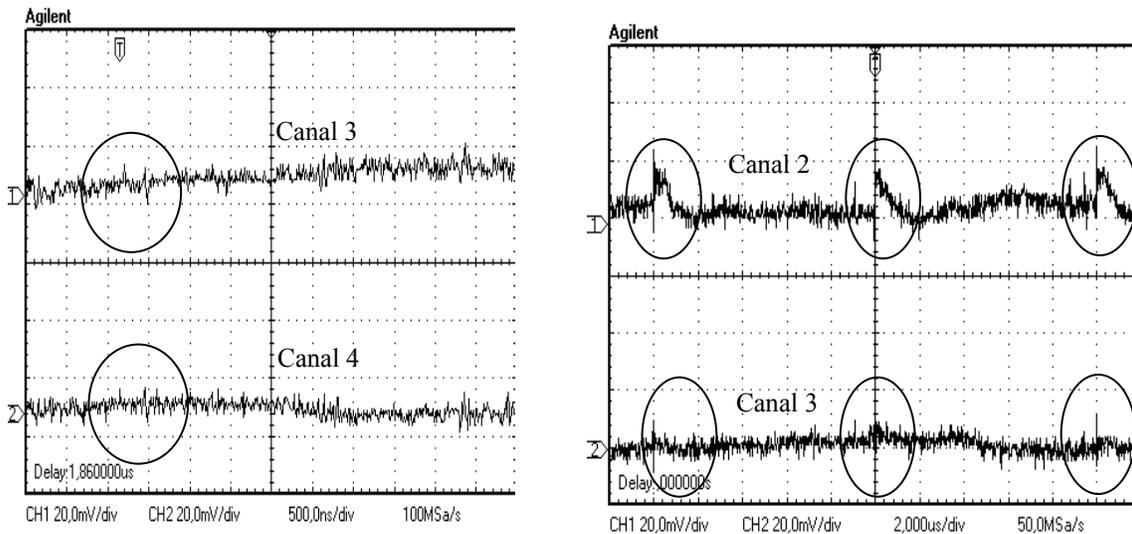


Figura 69. (a) Canal 2 sendo excitado, medindo *Cross talk* nos canais 3 e 4; (b) Canal 1 sendo excitado, medindo *Cross Talk* nos canais 2 e 3.

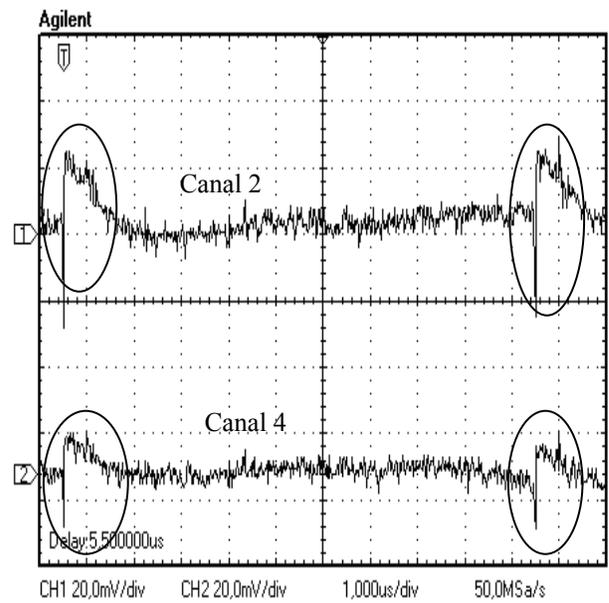
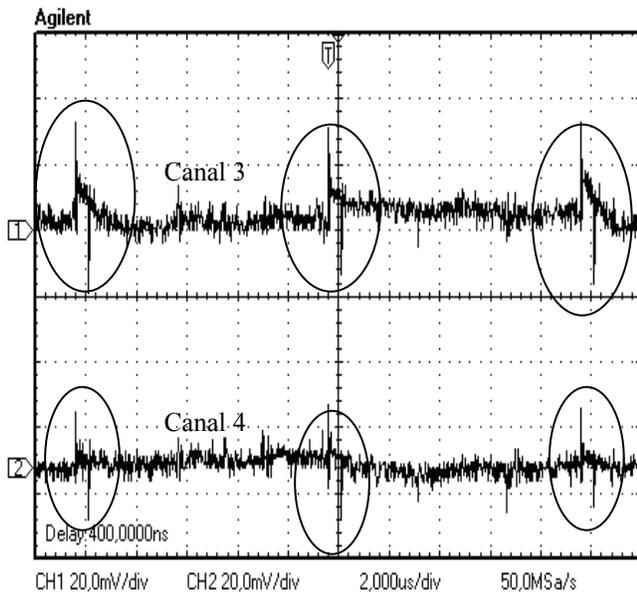


Figura 70. (a) Canais 1 e 2 sendo excitados, medindo o *Cross Talk* nos canais 3 e 4;
 (b) Canais 1 e 3 sendo excitados, medindo o *Cross Talk* nos canais 2 e 4.

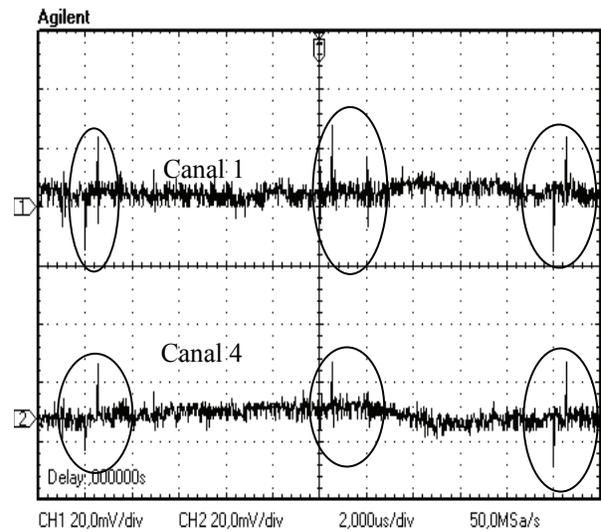
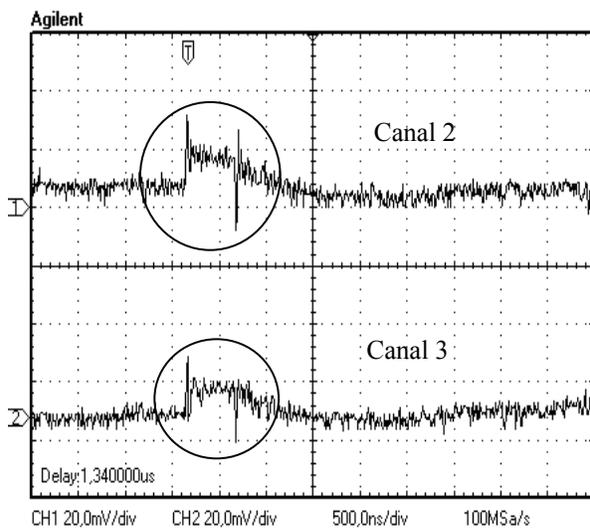


Figura 71. (a) Canais 1 e 4 sendo excitados, medindo o *Cross talk* nos canais 2 e 3;
 (b) Canais 2 e 3 sendo excitados, medindo o *Cross Talk* nos canais 1 e 4.

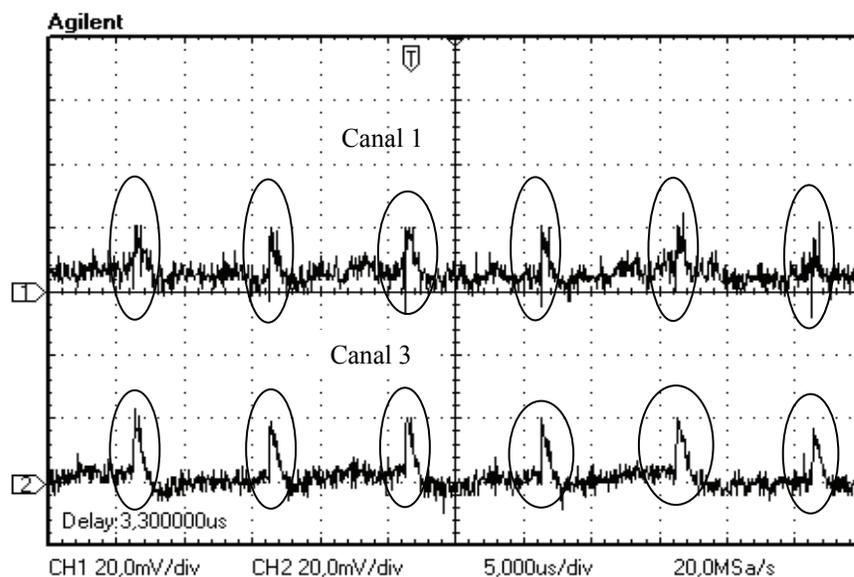


Figura 72. Canais 2 e 4 sendo excitados, medindo o *Cross Talk* nos canais 1 e 3.

Nas Figuras de 70 a 72 os canais foram excitados em grupos de dois e a interferência foi monitorada nos canais adjacentes. Durante os testes foi possível observar a presença de *cross talk* nos elementos adjacentes.

5.4 Mapeamento do Campo Acústico

Para avaliar o comportamento do feixe ultra-sônico emitido pelo transdutor cedido pelo Prof. Dr. Flávio Buiochi, foi levantado seu campo acústico através do mapeamento realizado no Grupo de Inovação em Instrumentação Biomédica e Ultra-som (GIIMUS) do Departamento de Física da Faculdade de Filosofia Ciências e Letras de Ribeirão Preto (FFCLRP) da Universidade de São Paulo (USP) utilizando o esquema ilustrado abaixo.

O transdutor foi ligado ao sistema de geração e recepção desenvolvido (Figura 73). Para que o sistema começasse a funcionar, o FPGA enviava um nível lógico alto (*trigger*) ao sistema de mapeamento de campo acústico do GIIMUS-FFCLRP-USP para que fosse iniciada a aquisição de dados e o controle de posicionamento do hidrofone. Para captação

do campo gerado, foi utilizado um hidrofone pontual (*Precision Acustics Ltd*) de 1mm de diâmetro do LUS-CEB-DEB-UNICAMP.

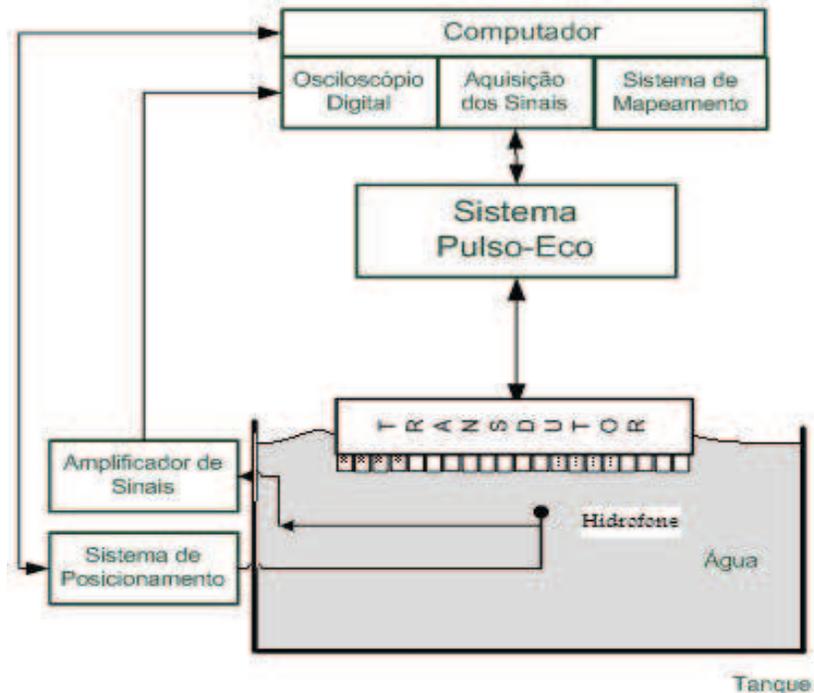


Figura 73. Esquemático da Montagem utilizada para o Mapeamento Acústico.

O hidrofone era responsável pela conversão das ondas ultra-sônicas provenientes do transdutor matricial em sinais elétricos. Após a transdução, estes sinais foram amplificados por um pré-amplificador de 25dB com faixa de frequência de 50kHz a 125MHz também da *Precision Acustics Ltd*. Após amplificados, foram capturados por uma placa de aquisição instalada no computador do sistema de rastreamento. Esta placa de aquisição é um osciloscópio digital programável baseado em PC.

O sistema de mapeamento de campo acústico do GIIMUS adquiria estes sinais e os arquivava em disco rígido. Nas Figuras 74 e 75 é visualizada a tela do sistema de mapeamento acústico utilizado para o mapeamento do transdutor.

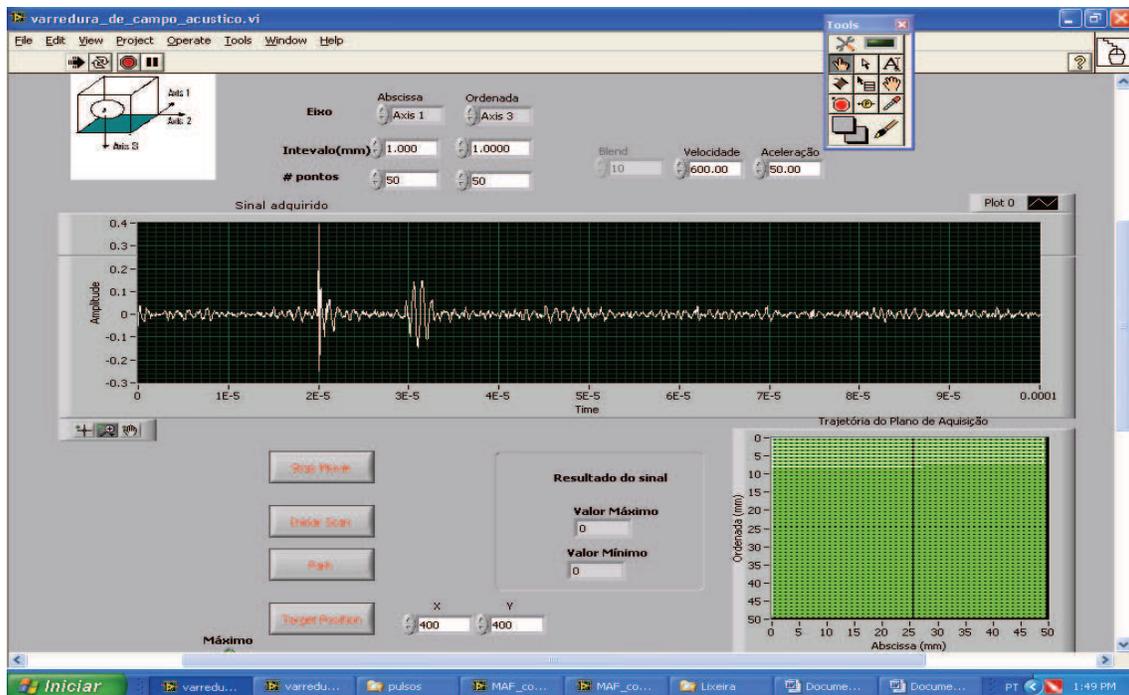


Figura 74. Tela do *Software* responsável pela aquisição do sinal proveniente do hidrofone e mapeamento do campo acústico mostrando o sinal elétrico proveniente do transdutor.

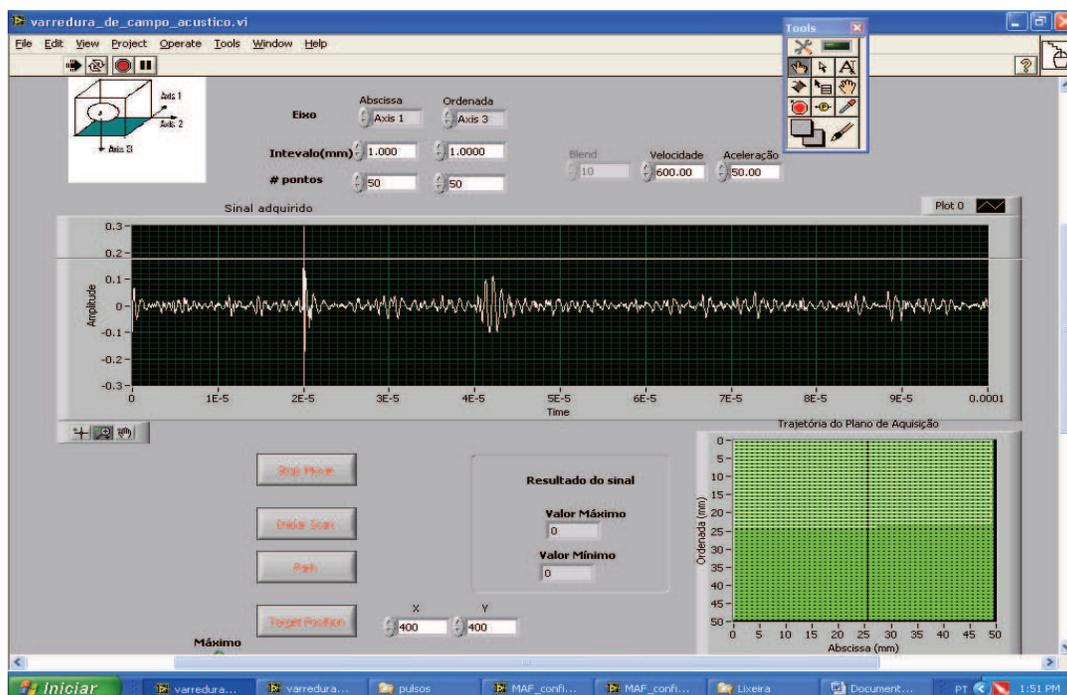


Figura 75. Tela do *Software* responsável pela aquisição do sinal proveniente do hidrofone e mapeamento do campo acústico mostrando o sinal elétrico proveniente do transdutor com hidrofone deslocado da figura 74.

Nas Figuras 74 e 75 são apresentadas duas informações importantes. Uma delas é a possibilidade de visualizar o sinal de excitação do transdutor e o sinal de tensão referente à onda ultra-sônica convertida em sinal elétrico pelo hidrofone. O primeiro sinal à esquerda é referente ao momento de excitação do transdutor e o segundo sinal é a própria onda ultra-sônica convertida em sinal elétrico. A segunda informação importante está no sistema de posicionamento (quadrado verde), sendo que o sistema permite conhecer a posição do hidrofone durante o mapeamento.

Após a aquisição dos sinais, os dados foram posteriormente processados e foram gerados gráficos utilizando o *software* Matlab ®. Os mapeamentos foram feitos no plano xy, com variação de 50 mm em ambos os eixos em passos de 1mm, taxa de amostragem de 20MHz num total de 2000 pontos por mapeamento.

Foram realizados mapeamentos para o caso onde era excitado somente 1 elemento, excitação de 3 elementos e excitação de 4 elementos. A seguir, nas Figuras 76, 77 e 78 são mostrados os mapeamentos acústicos realizados para os três casos (1 elemento, 3 elementos e 4 elementos). No mapeamento acústico do transdutor matricial, o sistema pulso-eco desenvolvido foi parametrizado para que na saída do circuito de transmissão o pulso tenha largura de 480ns e amplitude de 23,4V em todos os 3 casos.

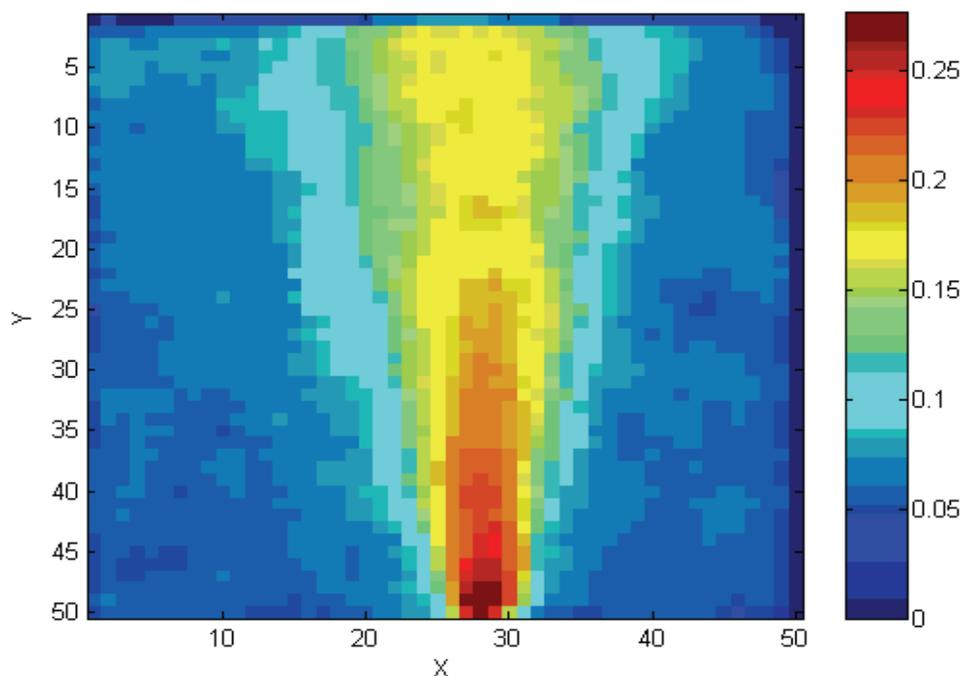


Figura 76. Mapeamento acústico gerado pelo acionamento do elemento 12 do transdutor matricial.

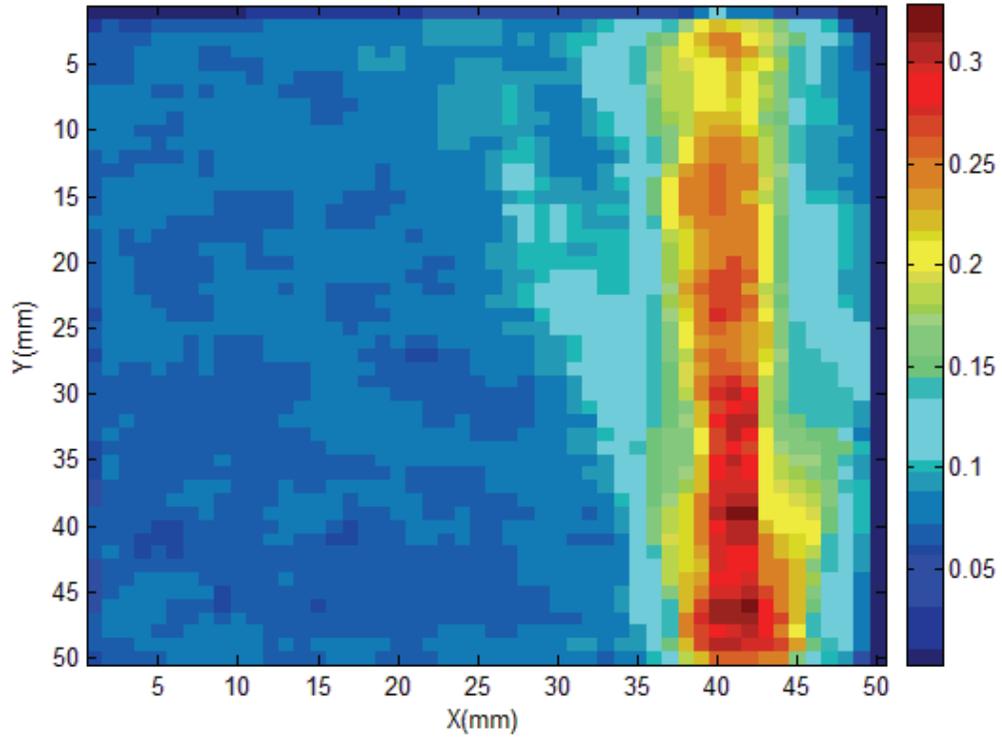


Figura 77. Mapeamento acústico do campo gerado pelo acionamento dos elementos 17, 18 e 19 do transdutor matricial.

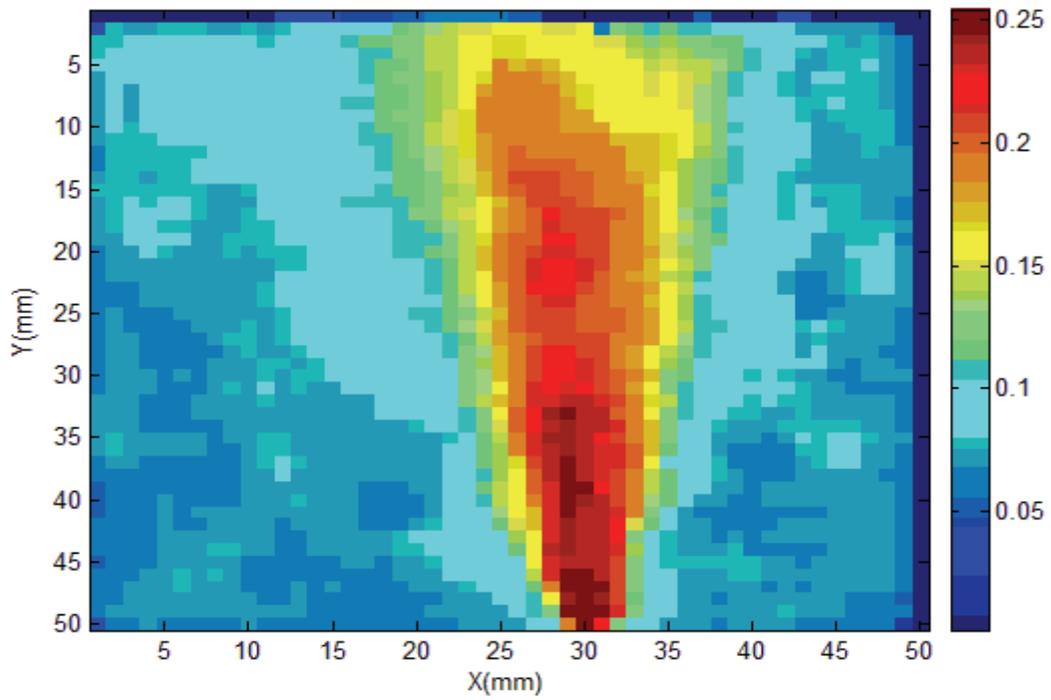


Figura 78. Mapeamento acústico do campo gerado pelo acionamento dos elementos 9, 10, 11 e 12 do transdutor matricial.

Capítulo 6

Discussão e Conclusão

Neste trabalho foi desenvolvido um sistema formado por 2 módulos de 4 canais, cada um composto por circuitos de geração e recepção de ondas ultra-sônicas. Estes circuitos são controlados por uma unidade de controle utilizando FPGA. Os circuitos de geração e recepção de ondas ultra-sônicas foram desenvolvidos utilizando técnicas de *High-Speed Design* e multicamadas para o desenvolvimento das placas de circuitos impressos. Foram utilizados componentes SMD para redução do tamanho do hardware. As fontes de tensão (10 níveis distintos) responsáveis por alimentar o protótipo fazem parte do projeto e para integrar todos os circuitos do sistema criou-se uma placa de interligação de módulos. O sistema proposto foi desenvolvido e está operando no LUS/CEB.

O circuito digital de formação de feixe acústico desenvolvido através do Kit de Desenvolvimento DE2 da Altera, composto por um FPGA modelo EP2C35F672C6N com *freqüência* de trabalho de 50 MHz mostrou-se funcional. Foi possível desenvolver circuitos digitais, através da linguagem de descrição de hardware VHDL, capazes variar largura de pulso, taxa de repetição e defasagem dos elementos do transdutor matricial para focalização e deflexão do feixe acústico. O *clock* de trabalho utilizado pelo circuito digital propiciou tempos mais rápidos (*clock* com ciclos ≥ 20 ns) quando comparado ao trabalho de Kimura (Kimura, 2007).

Os circuitos de potência são formados com circuito integrado de encapsulamento QFN. Estes circuitos podem aplicar pulsos de alta-tensão ao transdutor por meio de qualquer canal com amplitude de até +65V. Estes pulsos de alta tensão são disparados por pulsos digitais de até 20ns provenientes do FPGA e possuem a mesma largura de pulso e *duty cycle* dos pulsos digitais. No trabalho de Zanella (Zanella, 2006) os pulsos de alta

tensão tinham largura mínima de 80ns, impedindo que elementos do transdutor matricial fossem acionados em tempos menores que isso e, portanto, limitando a defasagem entre elementos do transdutor e, conseqüentemente, o direcionamento do feixe acústico.

Os circuitos de proteção funcionam adequadamente e permitem que pulsos de excitação do transdutor sejam atenuados para aproximadamente 630mV na entrada do circuito de recepção além de permitir que os ecos provenientes do transdutor cheguem ao circuito de recepção e possam ser amplificados adequadamente.

Os circuitos de recepção são formados por circuitos integrados (micro-BGA's de 89 *balls* cada um) de tecnologia mista (analógico e digital) e são indicados para uso em equipamentos de ultra-som. Para a faixa de trabalho de transdutores para a área médica, os circuitos de amplificação atuaram até 15MHz com resposta quase plana, mostrando seu possível uso com transdutores de ultra-som da área. Não foi possível comparar resultados com a literatura exceto com trabalhos anteriores do nosso grupo de pesquisa. Neste sentido, nossos resultados são comparáveis aos de Zanella (2006) e Maia (1995) com a vantagem de sua miniaturização.

Nos circuitos de recepção observou-se diferença entre o valor calculado e o valor medido (entre 3dB e 4dB). Se for considerado que o sistema permite amplificação máxima de até 70dB (teórico), esta diferença situa-se entre 4% e 5% o que para um sistema ainda em desenvolvimento é razoável.

Sabe-se que interferências são prejudiciais a todo sistema e devem ser previstas durante o projeto. Durante o projeto da PCI multicamadas, foram calculadas as distâncias entre as trilhas críticas para que a influência do *cross talk* fosse a mínima possível nos circuitos de transmissão e recepção. Em nosso sistema, as amplitudes dos sinais de interferência (*cross talk*) se mantiveram na faixa de 20mV. Esses valores são bastante razoáveis pois os sinais esperados estão na faixa de 500mV-2000mV. Conclui-se que não houve diferença significativa nos valores de amplitudes de tensão entre os dois métodos de medição de *cross talk* (excitação de um canal e recepção nos canais adjacentes ou excitação de dois canais e recepção pelos canais adjacentes aos dois).

Um ponto a ser considerado é a importância da exatidão de componentes (resistores, capacitores, indutores) em nível de casas decimais em circuitos integrados de alto desempenho. Durante o projeto pôde-se perceber valores de ganhos diferentes entre os

canais, devido justamente a porcentagem de 5% ou 10% de tolerância dos componentes. Outro ponto a ser analisado é a exatidão dos níveis de tensão, pois a variação permitida por estes componentes são estreitas. Durante todo o projeto foram construídos 4 circuitos diferentes para alimentar o bloco de alta tensão do sistema. Somente o último circuito se apresentou como satisfatório. Durante o desenvolvimento do projeto também foi verificada a necessidade de equipamentos e suprimentos específicos para trabalhar com a tecnologia SMD tais como equipamentos de inspeção e de retrabalho. Isto de certa forma limita o desenvolvimento da pesquisa comparado com a praticidade que até pouco tempo atrás era prevalecida com componentes PTH's e montagem em *protobords*.

Em trabalhos futuros, pesquisadores podem direcionar esforços para sistemas envolvendo a implementação do FPGA nas próprias placas de circuito impresso multicamadas dos circuitos de excitação e recepção de ondas ultra-sônicas. Os FPGAs a serem utilizados poderão ser modelos mais robustos e modernos contendo frequências de trabalho mais elevadas e com maior espaço de memória para gravar mais perfis de excitação. Com a composição do FPGA na mesma placa dos circuitos integrados o hardware ficaria ainda mais compacto. Verificou-se ainda a necessidade do uso de fontes chaveadas de alta precisão para acionamentos dos diversos dispositivos das placas de transmissão e de recepção.

O presente trabalho contribuiu com a linha de desenvolvimento de instrumentação em ultra-som do LUS/CEB principalmente no tocante à miniaturização dos circuitos de controle, geração e recepção de ondas ultra-sônicas, proporcionando um protótipo que pode ser utilizado para ensino e pesquisa em laboratório, atendendo aos objetivos propostos.

Referências Bibliográficas

Agarwal, A., Y. M. Yoo, F. K. Schneider, C. Gao, L. M. Koh e Y. Kim. New Demodulation Method for Efficient Phase-rotation-based Beamforming. IEEE Transactions on Ultrasonics, Ferroelectrics and Frequency Control, v.54, n.8, August 2007, p.1656-1668, 2007.

Agarwal, A., Y. M. Yoo, F. K. Schneider e Y. Kim. Adaptative Field-of-view Imaging for Efficient Receive Beamforming in Medical Ultrasound Imaging Systems. Ultrasonics, v.48, February 2008, p.384-393, 2008.

Azar, L., Y. Shi e S.-C. Wooh. Beam Focusing Behavior of Linear Phased Arrays. NDT&E International, v.33, p.189-198, 2000.

Bronzino, J. D., Ed. The Biomedical Engineering Handbook: CRC Press, 1995.

Christensen, D. A., Ed. Ultrasonic Bioinstrumentation. New York: John Wiley & Sons, Inc., p.235, 1988.

Costa, E. T. e J. M. Maia, Eds. Capítulo 10 - Equipamentos de Auxílio ao Diagnóstico por Ultra-som. Equipamentos Médico-Hospitalares e o Gerenciamento da Manutenção. Brasília: Editora MS, p.720, Equipamentos Médico-Hospitalares e o Gerenciamento da Manutenção, 2002.

Fish, P., Ed. Physics and Instrumentation of Diagnostic Medical Ultrasound. New York: John Wiley & Sons Ltd., p.250, 1992.

Garcia, F. L. Implementação de um Codificador LDPC para um Sistema de TV Digital usando Ferramentas de Prototipagem Rápida. Dissertação de Mestrado, Faculdade de Engenharia Elétrica e de Computação, UNICAMP, Campinas, 2006, 138 p.

Harvey, J. C., J. M. Pilcher, R. J. Eckersley, M. J. K. Blomley e D. O. Cosgrove. Advances in Ultrasound. Clinical Radiology, v.57, 9 September 2001, p.157-177, 2001.

Hill, C. R., Ed. Physical Principles of Medical Ultrasonics. London: Ellis Horwood, p.495, 1986.

Hu, C. H., K. A. Snook e X. C. Xu. FPGA Based Digital High Frequency Beamformers for Arrays. IEEE Ultrasonics Symposium, p.1347-1350, 2004.

IEEE Standard Verilog Hardware Description Language. D. A. S. C. O. T. I. C. Society. New York - USA: The Institute of Electrical and Electronics, Inc. 879 p., 2001.

IEEE Standard VHDL Language Reference Manual. I. C. Society. New York - USA: The Institute of Electrical and Electronics Engineers, Inc. 309 p., 2002.

Karadayi, K., V. Markandey, J. Golston, R. J. Gove e Y. Kim. Strategies for Mapping Algorithms to Mediaprocessors for High Performance. IEEE Computer Society, July/August 2003, p.58-70, 2003.

Kimura, J. P. E. Programas para Geração de Imagens por Ultra-som e Formação de Feixe Acústico. Dissertação de Mestrado, Faculdade de Engenharia Elétrica e de Computação, UNICAMP, Campinas, 2007, 101 p.

Lima, M. A. D. Focalização e Deflexão Eletrônica do Feixe Ultra-sônico de um Transdutor Linear. (Academic). Dissertação de Mestrado, Universidade Federal do Rio de Janeiro, Rio de Janeiro, 1995, 85 p.

Maia, J. M. Sistema Pulso-eco Microcontrolado para Geração e Medição de Campos Ultra-sônicos. Dissertação de Mestrado, Faculdade de Engenharia Elétrica e de Computação, UNICAMP, Campinas, 1995, 132 p.

Managuli, R. Mediaprocessors in Medical Imaging. Washington: (<http://icls.washington.edu/miworkshop/Presentation/Managuli-WSCCMI07.pdf> acessado em agosto de 2009) 2007.

McDicken, W. N., Ed. Diagnostic Ultrasonics: Principles and Use of Instruments. New York: John Wiley & Sons, Inc., p.381, 1981.

Merritt, C. R. B., Ed. Capítulo 1 - Física do Ultra-som. Tratado de Ultra-sonografia Diagnóstica: Elsevier Editora Ltda., v.1, p.1035, Tratado de Ultra-sonografia Diagnóstica, 2006.

Quistgaard, J. U. Signal Acquisition and Processing in Medical Diagnostic Ultrasound. IEEE SIGNAL PROCESSING MAGAZINE, n.1053-5888/97, p.67-74, 1997.

Schneider, F. K., Y. M. Yoo, A. Agarwal, L. M. Koh e Y. Kim. New Demodulation Filter in Digital Phase Rotation Beamforming. Ultrasonics, v.44, March 2006, p.265-271, 2006.

Sinhori, F. V. F. N., J. M. Maia, E. T. Costa e V. L. S. N. Button. Sistema Ultra-sônico para Operar no Modo Pulso-eco ou Transmissão/Recepção na Faixa de 20KHz a 20MHz. III CLAEB, João Pessoa 2004., p.1607-1610, 2004.

Turnbull, H. D. e F. F. Stuart. Beam Steering with Pulsed Two-Dimensional Transducer Arrays. IEEE Transactions on Ultrasonics Ferroelectrics and Frequency Control, v.38, n.4, July 1991, p.320-333, 1991.

Von Ramm, O. T. e S. W. Smith. Beam Steering with Linear Arrays. IEEE Transactions on Biomedical Engineering, v.BME-30, n.8, p.438-452, 1983.

Webb, S., Ed. The Physics of Medical Imaging. London: IOP Publishing Ltd, p.633, Medical Science, 1988.

Webster, J. G., Ed. Medical Instrumentation: Application and Design. New York: Wiley & Sons, Inc., p.691, 1998.

Wells, P. N. T., Ed. Biomedical Ultrasonics. London: Academic Press Inc., p.635, Medical Physics Series, 1977.

Yao, H. Synthetic Aperture Methods for Medical Ultrasonic Imaging. Department of Informatics, University of Oslo, Oslo, 1997, 121p p.

Zanella, F. P. Sistema Multicanal de Geração e Recepção de Ondas Ultra-sônicas para Transdutor Matricial Linear. Dissertação de Mestrado, Faculdade de Engenharia Elétrica e de Computação, UNICAMP, Campinas, 2006, 108 p.