

UNIVERSIDADE ESTADUAL DE CAMPINAS  
FACULDADE DE ENGENHARIA ELÉTRICA E DA COMPUTAÇÃO  
DEPARTAMENTO DE MICRO-ONDAS E ÓPTICA

# **Um sistema simplificado para transmissão de dados em rede de energia elétrica: Concepção do circuito, protótipo e proposta de integração**

**Autor**

Celso Coslop Barbante

**Orientador**

Prof. Dr. Luiz Carlos Kretly

Banca Examinadora:

Prof. Dr. Luiz Carlos Kretly (FEEC, UNICAMP)

Prof. Dr. Gilmar Barreto (FEEC, UNICAMP)

Prof. Dr. Silvio Ernesto Barbin (EPUSP, USP)

Dissertação apresentada à Faculdade de Engenharia Elétrica e da Computação da Universidade Estadual de Campinas como parte dos requisitos para obtenção do título de Mestre em Engenharia Elétrica.

Campinas, Março de 2009

FICHA CATALOGRÁFICA ELABORADA PELA  
BIBLIOTECA DA ÁREA DE ENGENHARIA E ARQUITETURA - BAE - UNICAMP

B232s Barbante, Celso Coslop  
Um sistema simplificado para transmissão de dados em rede de energia elétrica: Concepção do circuito, protótipo e proposta de integração / Celso Coslop Barbante. -- Campinas, SP: [s.n.], 2009.

Orientador: Luiz Carlos Kretly.  
Dissertação de Mestrado - Universidade Estadual de Campinas, Faculdade de Engenharia Elétrica e de Computação.

1. Intercâmbio eletrônico de dados. 2. Sistemas de transmissão de dados. I. Kretly, Luiz Carlos. II. Universidade Estadual de Campinas. Faculdade de Engenharia Elétrica e de Computação. III. Título.

Título em Inglês: A simplified system for power line data communication:  
Circuit design, prototype and integration proposal

Palavras-chave em Inglês: Electronic data interchange, Transmission of data

Área de concentração: Eletrônica, Microeletrônica e Optoeletrônica

Titulação: Mestre em Engenharia Elétrica

Banca examinadora: Silvio Ernesto Barbin, Gilmar Barreto

Data da defesa: 01/04/2009

Programa de Pós Graduação: Engenharia Elétrica

## COMISSÃO JULGADORA - TESE DE MESTRADO

**Candidato:** Celso Coslop Barbante

**Data da Defesa:** 1 de abril de 2009

**Título da Tese:** "Um Sistema Simplificado para Transmissão de Dados em Rede de Energia Elétrica: Concepção do Circuito, Protótipo e Proposta de Integração"

Prof. Dr. Luiz Carlos Kretly (Presidente):



Prof. Dr. Silvio Ernesto Barbin:



Prof. Dr. Gilmar Barreto:



Dedico esse trabalho aos amigos que colaboraram para minha formação e à minha família pelo valioso apoio aos estudos.

---

## Resumo

---

Foi desenvolvido neste trabalho um circuito de transmissão de dados pela rede de energia elétrica – PLC, que permite transmissão de dados em baixa velocidade, numa topologia de circuito que permite uma futura integração. O protótipo elaborado com componentes discretos apresenta operação compatível com um circuito típico de PLC.

Os circuitos de acoplamento com a rede elétrica são amplamente discutidos. O sinal digital serialmente transmitido passa por um deslocamento de nível que permite ajuste de ganho e deslocamento do valor de sinal, posteriormente sendo aplicado a um VCO que possibilita efetuar de forma simples a modulação do tipo FSK contínua. Medidas de taxa de erro (BER) foram efetuadas e o resultado mostrado numérica e graficamente.

Um circuito integrado monolítico para o VCO, parte do sistema, foi projetado, prevendo uma integração futura. Para isso foram feitas simulações no simulador de circuitos ADS e após no fluxo de projeto foi feito o layout do circuito integrado usando ferramentas de EDA Cadence. O design kit utilizado foi da foundry AMS, tecnologia AMS C35 e mostra a viabilidade de integração de todo o sistema num único CI.

---

## Abstract

---

It was developed in this work a circuit for power line data communication – PLC that enable low speed data transmission in a circuit topology that enable a future integration. The built prototype was elaborated with discrete components and exhibits a compatible operation with a typical PLC circuit.

The coupling circuits with the mains wires are extensively discussed. The signal to be serially transmitted pass through a level shifter that allows a level and *offset* adjust of the signal, later being applied to a voltage controlled oscillator – VCO that performs the continuous FSK modulation in a simplified way. Bit Error Rate (BER) measurements were made, and the results presented numerically and graphically.

A monolithic integrated circuit for the VCO, part of this system, was projected foreseen a possible future integration. For this task was performed simulation in the ADS circuit simulator and later in the project flow an integrated circuit layout was made using Cadence EDA tools. The chosen design kit comes from AMS foundry, in the technology AMS C-35, and shows the system integration viability in a single integrated circuit.

---

## **Agradecimentos**

---

Quero manifestar meus agradecimentos a todos que direta ou indiretamente contribuíram para este trabalho, permitindo esse importante passo para que novos desafios se façam presentes nos dias futuros.

Em especial agradeço a minha esposa pelo carinho, paciência e tolerância aos meus defeitos e limitações, e a meus pais que, cada um a seu modo, deram-me educação e as bases para construção dos valores morais que permitiram ser a pessoa que sou hoje.

---

# Sumário

---

Resumo .....	v
Abstract .....	vi
Agradecimentos .....	vii
Lista de Figuras .....	x
Lista de Tabelas .....	xiv
Lista de Abreviaturas .....	xv
Capítulo 1 : Introdução e objetivos .....	1
Capítulo 2 : Estudo de soluções para PLC .....	3
2.1 Estratégias de projeto para PLC .....	3
2.2 Exemplos de circuitos integrados existentes para PLC .....	6
Capítulo 3 : Análise da Modulação FSK .....	8
Capítulo 4 : Acoplamento e simulação .....	14
4.1 Acoplamento direto .....	14
4.2 Acoplamento isolado com transformador .....	16
4.3 Acoplamento isolado capacitivo .....	18
4.4 Quadro-resumo de acoplamento .....	19
4.5 Simulação da modulação 2-CFSK na rede elétrica .....	21
4.6 Simulação do circuito de acoplamento – filtro .....	25
Capítulo 5 : Projeto do PLC .....	30
5.1 O PLC simplificado .....	30
5.2 Características elétricas .....	32
5.3 Ganho e deslocamento .....	33
5.4 VCO .....	34

5.5	Ajuste de frequência.....	36
5.6	Amplificador .....	37
5.7	Acoplamento .....	37
5.8	Interface serial opcional .....	38
5.9	Protótipo: <i>layout</i> .....	39
Capítulo 6 : Realização e medidas do protótipo .....		41
6.1	Acoplamento direto .....	43
6.2	Acoplamento isolado.....	45
6.3	Placa de teste para os blocos básicos .....	50
6.4	Placa de circuito final.....	52
6.5	Formas de onda medidas .....	54
6.6	Recuperação do sinal transmitido .....	61
6.7	Medida da taxa de erro (BER).....	63
Capítulo 7 : Circuito integrado monolítico .....		68
7.1	Proposta de integração do VCO.....	68
7.2	Tecnologia e layout .....	75
Conclusão.....		82
Referência bibliográfica.....		84
Apêndice A: Regulamentação da ANATEL.....		86
Apêndice B: Esquema elétrico completo .....		87
Apêndice C: Placa de circuito impresso .....		92
Apêndice D: Equipamentos utilizados.....		94

---

## Lista de Figuras

---

Figura 1.1 – Exemplo de utilização de um PLC .....	1
Figura 2.1 – Diagrama genérico de um PLC .....	4
Figura 2.2 – Diagrama de um sistema PLC comercial .....	5
Figura 2.3 – Circuito integrado PLC comercial.....	7
Figura 3.1 – Forma de onda modulada em FM.....	10
Figura 3.2 – Espectro de frequência FM.....	13
Figura 4.1 – Acoplamento direto LC série.....	15
Figura 4.2 – Acoplamento direto tipo T.....	15
Figura 4.3 – Acoplamento isolado série .....	17
Figura 4.4 – Acoplamento isolado com filtro T.....	17
Figura 4.5 – Acoplamento com capacitor T.....	18
Figura 4.6 – Acoplamento isolado simétrico .....	18
Figura 4.7 – Diagrama elétrico para simulação da modulação 2-CFSK.....	22
Figura 4.8 – Representação do sinal 2-CFSK no domínio do tempo.....	23
Figura 4.9 – Espectro de um sinal 2-CFSK sem aplicação de filtro .....	24
Figura 4.10 – Forma de onda e espectro de frequência do sinal de 60Hz da rede.....	25
Figura 4.11 – Espectro da forma de onda após a passagem no filtro.....	26
Figura 4.12 – Composição do sinal da rede com o sinal modulado sobreposto .....	27
Figura 4.13 – Detalhe do sinal senoidal com o sinal modulado superposto .....	27
Figura 4.14 – Simulação da curva de resposta do filtro não-isolado .....	28
Figura 4.15 – Simulação da curva de resposta do filtro isolado .....	29
Figura 5.1 – Diagrama do PLC simplificado .....	31

Figura 5.2 – Ganho e deslocamento.....	33
Figura 5.3 – Diagrama interno do amplificador operacional – LM 741 .....	34
Figura 5.4 – VCO.....	35
Figura 5.5 – Diagrama interno do VCO – LM 566.....	36
Figura 5.6 – Amplificador.....	37
Figura 5.7 – Acoplamento com a rede elétrica .....	38
Figura 5.8 – Interface serial opcional .....	39
Figura 5.9 – Ilustração da placa de circuito final.....	40
Figura 6.1 – Estudo inicial de filtro e modulação.....	41
Figura 6.2 – Bancada de testes e medidas.....	42
Figura 6.3 – Diagrama de ligação dos equipamentos para testes .....	43
Figura 6.4 – Acoplamento capacitivo com 47nF.....	44
Figura 6.5 – Acoplamento capacitivo com 100nF.....	44
Figura 6.6 – Acoplamento capacitivo com 150nF.....	45
Figura 6.7 – Impedância complexa do transformador de acoplamento .....	46
Figura 6.8 – Atenuação natural do transformador até 10 MHz .....	46
Figura 6.9 – Acoplamento isolado com 47nF.....	47
Figura 6.10 – Acoplamento isolado com 100nF.....	48
Figura 6.11 – Acoplamento isolado com 120nF.....	48
Figura 6.12 – Sobreposição dos resultados típicos obtidos para os filtros .....	49
Figura 6.13 – Primeira placa de testes .....	50
Figura 6.14 – Segunda placa de testes .....	51
Figura 6.15 – Placa final: Layout e montagem.....	52
Figura 6.16 – Detalhe da placa final montada .....	53

Figura 6.17 – Placa final durante testes e medidas .....	53
Figura 6.18 – Saída após deslocador de nível.....	54
Figura 6.19 – Entrada do VCO (sinal modulante) .....	55
Figura 6.20 – Saída do VCO, passo de frequência (sinal modulado).....	56
Figura 6.21 – Saída do VCO, com <i>offset</i> removido.....	57
Figura 6.22 – Saída após o filtro intermediário .....	57
Figura 6.23 – Saída do amplificador de potência .....	58
Figura 6.24 – Rede de energia .....	59
Figura 6.25 – Rede de energia – aproximado .....	60
Figura 6.26 – Transmissão do sinal (detalhe) .....	60
Figura 6.27 – Transmissão do sinal .....	61
Figura 6.28 – Recuperação do sinal.....	62
Figura 6.29 – Captura de dados e totalização dos erros.....	64
Figura 6.30 – Eventos de erro no domínio do tempo.....	64
Figura 6.31 – Análise por histograma.....	65
Figura 6.32 – Taxas de erro obtidas.....	66
Figura 7.1 – Topologia do VCO integrado .....	69
Figura 7.2 – Célula do VCO integrado .....	69
Figura 7.3 – VCO integrado (Parte 1).....	71
Figura 7.4 – VCO integrado (Parte 2).....	72
Figura 7.5 – Esquema de simulação para o VCO .....	73
Figura 7.6 – Simulação do VCO no domínio do tempo .....	74
Figura 7.7 – Simulação de linearidade do circuito .....	75
Figura 7.8 – Corte da tecnologia AMS C35 .....	76

Figura 7.9 – Vista de topo do chip, com o VCO situado embaixo à esquerda .....	77
Figura 7.10 – Detalhe do layout do VCO .....	78
Figura 7.11 – Vista ampliada do layout de uma parte do circuito .....	79
Figura 7.12 – PAD de sinal.....	80
Figura 7.13 – PAD de alimentação .....	80

---

## Lista de Tabelas

---

Tabela 4.1 – Tipos de acoplamento .....	20
Tabela 5.1 – Características elétricas desejadas .....	32
Tabela 6.1 – Valores obtidos da taxa de erro.....	67

---

## Lista de Abreviaturas

---

PLC – Comunicação por Linha de Energia, do inglês “Power Line Communications”

BLC – Banda Larga por Rede Elétrica do inglês “Broadband Line Communication”

BRE – “Banda Larga por Rede de Energia Elétrica”, tradução do termo inglês “BLC”

ANATEL – Agência Nacional de Telecomunicações

SPI – Interface Serial-Paralela, do inglês “Serial Parallel Interface”

I<sup>2</sup>C – Interface entre circuitos, do inglês “Inter-Circuit Interface”

BER – Taxa de Erro na Transmissão, do inglês “Bit Error Rate”

IP – Propriedade Intelectual, do inglês “Intellectual Property”

FSK – Variação de Frequência por Nível, do inglês “Frequency Shift Keying”

2-CFSK – Variação de Frequência contínua em dois níveis, do inglês “2-Continuous Frequency Shift Keying”

ASK – Modulação por Chaveamento de Amplitude, do inglês “Amplitude Shift Keying”

ROM – Memória Apenas de Leitura, do inglês “Read Only Memory”

RAM – Memória de Acesso Aleatório, do inglês “Random Access Memory”

PCB – Placa de Circuito Impresso, do inglês “Printed Circuit Board”

ESD – Descarga Eletrostática, do inglês “Electrostatic Discharge”

MDI – Interface Dependente do Meio, do inglês “Medium Dependent Interface-Crossover”

MDI-X – Interface Dependente do Meio - Cruzada, do inglês “Medium Dependent Interface-Crossover”

---

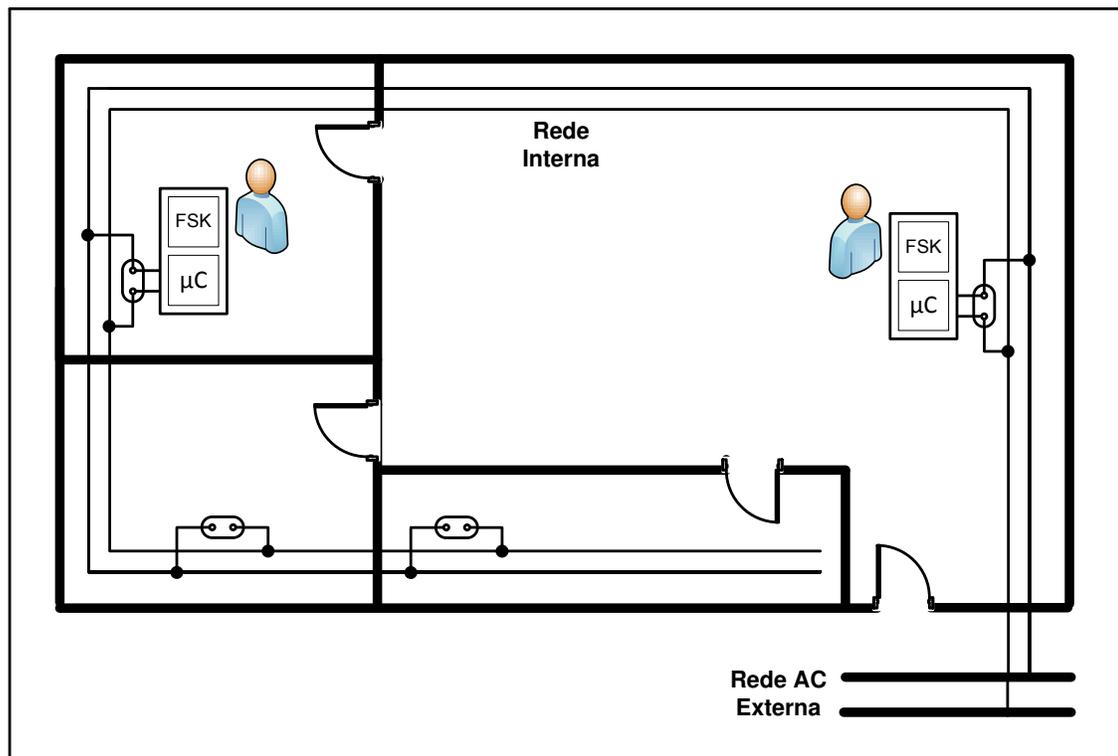
# Capítulo 1: Introdução e objetivos

---

Esse trabalho foi desenvolvido com o objetivo de realizar um estudo e desenvolver um protótipo em PCB para transmissão de dados em baixa velocidade usando a linha de energia. A linha de energia é um meio físico barato e disponível que pode ser usada para transmitir dados em baixa velocidade, buscando como objetivo facilidade de instalação e redução de gastos com cabeamento.

As soluções atuais são direcionadas para dispositivos de alta velocidade usando normalmente o protocolo ethernet com sistemas de modulação complexos, usados para transmitir dados em velocidades na ordem de dezenas de megabits.

O uso do dispositivo PLC ocorre normalmente em ambientes internos e em distâncias relativamente curtas, como mostrado na Figura 1.1, onde há um local comercial usando PLC para comunicação entre dois dispositivos presentes em cômodos diferentes.



**Figura 1.1 – Exemplo de utilização de um PLC**

Entretanto, devido à complexidade esses dispositivos são relativamente caros, (U\$90.00 FOB-USA cada conjunto, preço de Janeiro/2009) e seu elevado desempenho é desnecessário quando há poucos dados a transmitir, como senhas de sistemas de alarmes, dados esporádicos de monitoramento em sistemas embarcados, ou aplicações visando o mercado de baixo custo.

Esse trabalho prevê ainda a possibilidade de integração futura do circuito, constituindo um bloco de interface que pode agregar um grande valor aos sistemas que precisam transmitir dados nas condições citadas acima.

O objetivo desse trabalho é conceber a topologia do circuito sugerido, fazer simulações elétricas, implementar o projeto, efetuar o layout do protótipo em placa de circuito impresso, e efetuar testes de transmissão de dados monitorando instrumentalmente ou com um circuito auxiliar.

Neste trabalho deu-se início a implementação de parte do circuito concebido em tecnologia integrada, mostrando a viabilidade de se integrar o circuito completo com *foundries* e tecnologias convencionais.

---

## Capítulo 2: Estudo de soluções para PLC

---

A idéia de transmitir dados pela rede de energia não é nova, pois este método é usado para transmitir dados pela rede elétrica de alta tensão das usinas hidroelétricas há anos, e recentemente redes de computadores são conectadas via rede de energia para acesso à internet com circuitos de alto desempenho.

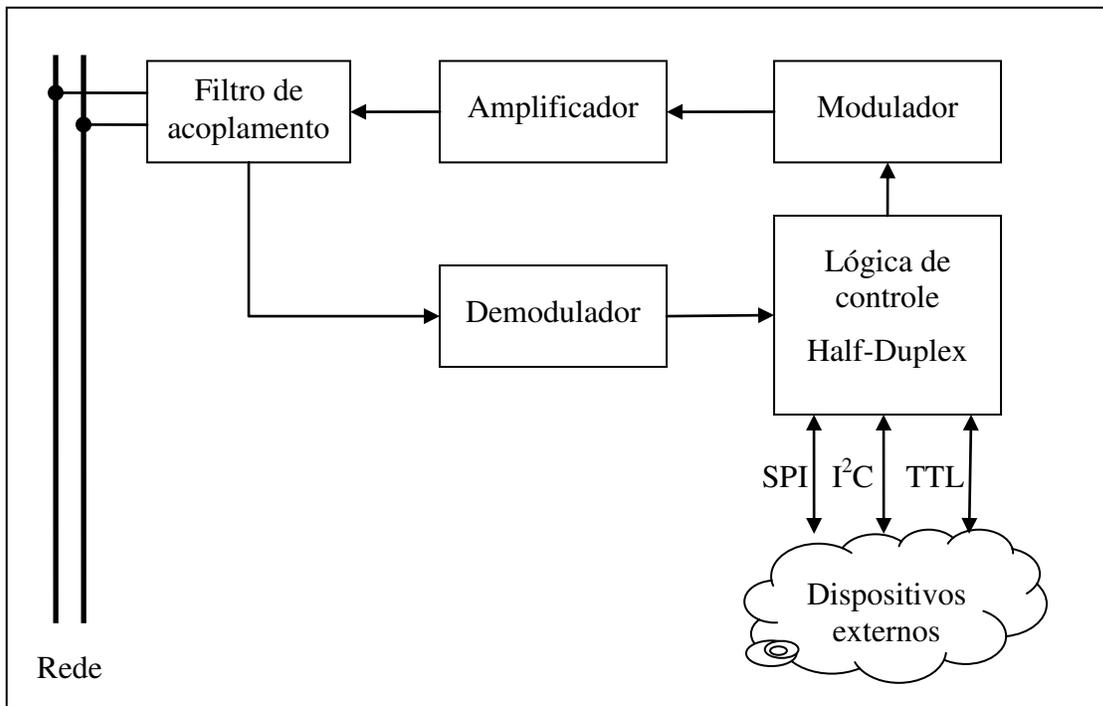
Com essa complexidade, não é surpresa o elevado custo e a pequena quantidade de empresas que oferecem esses produtos ou similares. Nesse capítulo serão analisadas algumas estratégias usadas para o projeto de sistemas PLC, bem como dois circuitos integrados disponíveis no mercado, observando suas características e principais recursos.

### 2.1 Estratégias de projeto para PLC

O uso de circuitos PLC se restringe a ambientes internos, ou seja, para distâncias relativamente curtas. O sinal transmitido por circuitos PLC comerciais e também pelo circuito proposto neste trabalho não são capazes de ultrapassar transformadores, sendo também atenuado na presença de cargas que apresentam baixa impedância em frequências mais altas do que a da rede, como no-breaks e fontes chaveadas.

É importante que o circuito PLC trabalhe em uma frequência que esteja relativamente distante da frequência de 60Hz da rede e ao mesmo tempo esteja abaixo das frequências comuns de operação de fontes chaveadas. A frequência escolhida está ao redor de 120 kHz para este trabalho.

Um diagrama em blocos genérico pode ser visto na Figura 2.1, onde é possível verificar que o filtro (que pode ser tanto passa-alta como passa-faixa) serve de elemento de ligação entre a rede elétrica e o circuito eletrônico de baixa tensão (Ferreira e Grovk, 1996).



**Figura 2.1 – Diagrama genérico de um PLC**

Uma lógica de controle é responsável pela comunicação, geralmente *half-duplex*, entre os dispositivos PLC e o circuito eletrônico que utiliza esse canal de transmissão, geralmente por interfaces digitais simples ou usando interfaces como SPI (*Serial-Parallel Interface*) ou I<sup>2</sup>C (*Inter-Circuit Interface*).

Mais de uma técnica de modulação pode ser usada em circuitos PLC. No entanto, muitos dos circuitos observados se apóiam em algum tipo de modulação em frequência do sinal, não foi encontrado nenhum produto usando a tecnologia de amplitude modulada.

O diagrama na Figura 2.2 mostra uma visão geral de um sistema PLC. É possível ver no diagrama o isolamento do circuito da rede elétrica, e o uso de um circuito integrado comercial da empresa ST, além da presença de uma fonte chaveada que fornece alimentação para o circuito. (Cantone, 2006)

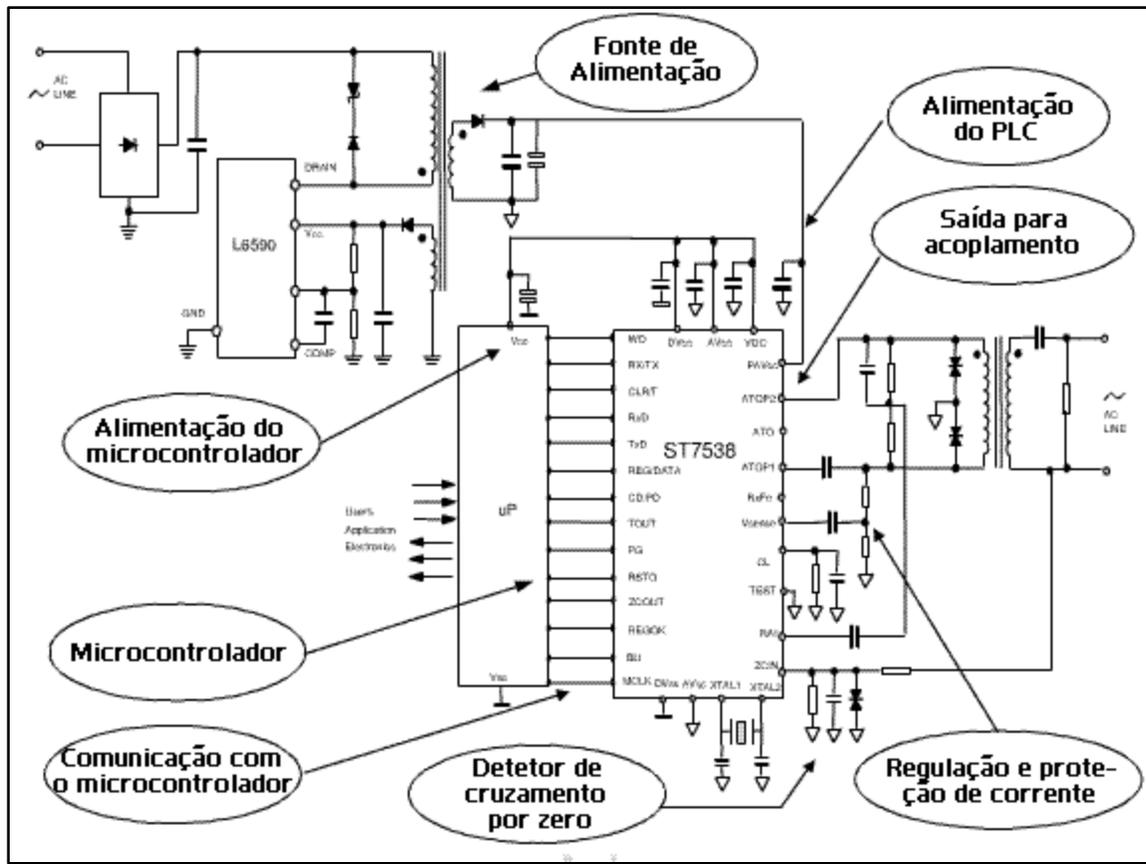


Figura 2.2 – Diagrama de um sistema PLC comercial

A distância para os circuitos PLC de baixa tensão é relativamente limitada em comparação com outras tecnologias atuais de comunicação de dados, mas seu custo pode compensar em algumas aplicações onde a transferência de dados for pequena e não se justifique o custo, por exemplo, de um sistema por radiofrequência.

## 2.2 Exemplos de circuitos integrados existentes para PLC

O circuito integrado INT-550 possui o sistema de comunicação via rede de energia em um único circuito integrado, sendo o primeiro circuito integrado lançado no mercado para esse tipo de aplicação.

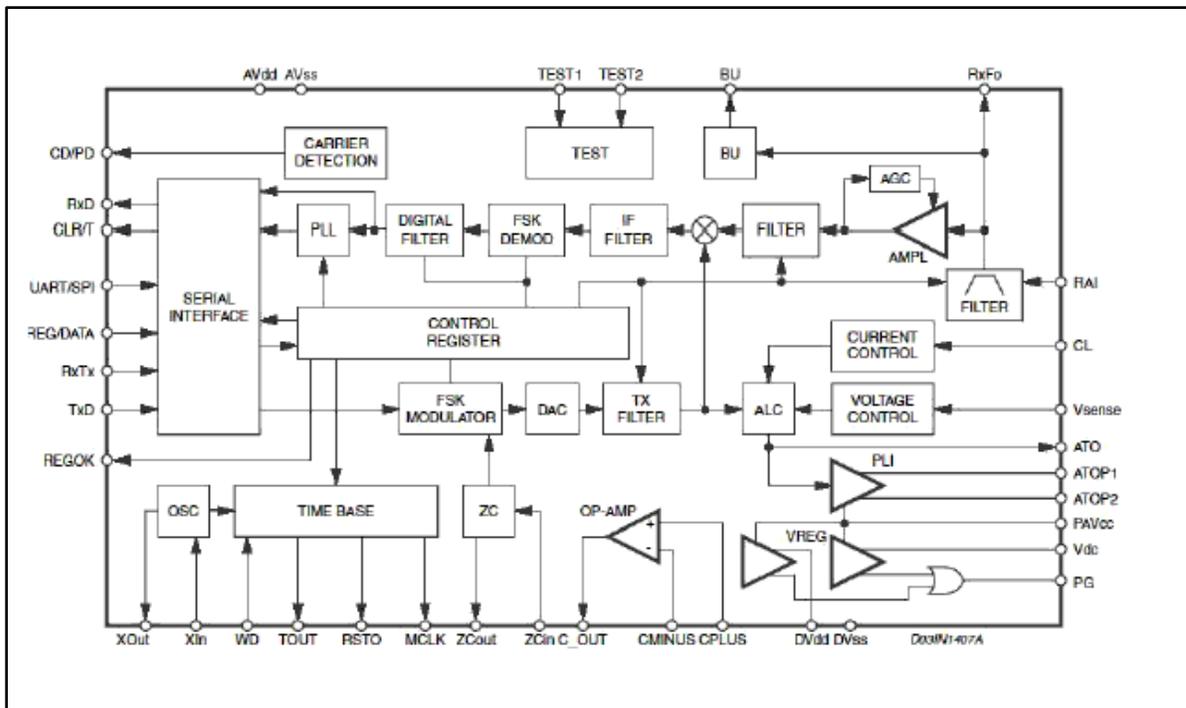
Um diferencial deste circuito, segundo o fabricante, é a capacidade de operar na rede de 127 V até 240 V sem a necessidade de mudanças nos componentes externos. Sua interface de comunicação é ethernet e seleciona automaticamente o modo de conexão física MDI ou MDI-X, possuindo uma *Bridge* com até 256 endereços no buffer.

Detalhes internos adicionais não são fornecidos e o encapsulamento consiste em um TQFP de 144 pinos, sendo possível a montagem desse circuito apenas em placas de circuito impresso profissionais com um custo relativamente alto.

Outro exemplo de circuito integrado consiste no CI P-485, escolhido por ser o circuito de menor custo encontrado. Embora seja um circuito mais simples por não usar a interface de rede ethernet para a conexão com a rede elétrica e sim uma interface serial comum, ainda possui complexidade acima do desejado para o uso como IP de microcontroladores.

O encapsulamento do circuito possui apenas 20 pinos e dessa forma um layout pode ser conseguido com apenas duas camadas de sinal numa placa de circuito impresso, neste caso sendo importante um cuidado com a disposição dos componentes para garantir isolamento. Este circuito codifica o sinal a ser transmitido com um algoritmo de correção de erro não divulgado e após essa codificação é enviado ao modulador usando a tecnologia de espalhamento de espectro. Na recepção é feito o processo inverso, onde eventuais erros de transmissão podem ser corrigidos.

Um outro circuito disponível consiste no ST7538, usado no diagrama mostrado na Figura 2.2. Esse circuito consiste em sistema completo de PLC onde existem diversos blocos integrados em circuito integrado cujo diagrama em blocos é dado na Figura 2.3:



**Figura 2.3 – Circuito integrado PLC comercial**

É possível verificar que nesse circuito, além do PLC propriamente dito existem blocos auxiliares incluindo um gerador de relógio e base de tempo para um microcontrolador, um amplificador operacional e também uma interface serial. O circuito usa a modulação do tipo FSK.

Para que esse trabalho tenha maior importância, é necessário que o mesmo contemple a possibilidade de integração futura em um circuito integrado. Devem-se observar os aspectos práticos da confecção de um circuito em silício, ou seja, os blocos a serem idealizados nos próximos capítulos não devem usar grandes capacitores ou indutores, pois os mesmos são de difícil integração, em especial em frequências baixas.

O trabalho aqui desenvolvido pode também ser transformado futuramente em um bloco de interface de comunicação (IP analógico) e integrado em um sistema micro-processado mais complexo a exemplo do que é feito hoje com a porta serial padrão, presente em diversos microcontroladores.

---

## Capítulo 3: Análise da Modulação FSK

---

A modulação e o acoplamento da rede elétrica são os dois blocos mais críticos deste trabalho, pois deles dependem a qualidade do sinal transmitido. Dentre as diversas possibilidades de modulação temos a FSK como uma modulação clássica e bastante utilizada, incluindo circuitos de modems, transmissão de dados via rádio e outros. (Linx, 1996)

Nessa modulação varia-se o valor instantâneo da frequência enquanto mantém-se a tensão constante, variando o valor instantâneo da frequência enquanto o valor de amplitude permanece com um valor constante.

Deseja-se transmitir um sinal digital, que pode ser representado por um degrau unitário discreto, escrito matematicamente como:

$$u_o[n] = \begin{cases} 1, & n < 0 \\ 0, & n \geq 1 \end{cases} \quad \mathbf{3.1}$$

No entanto, qualquer sinal pode ser expresso em uma série de Fourier com componentes cossenoidais, portanto vamos analisar o caso geral da transmissão de uma onda fundamental cossenoidal, onde as conclusões se estendem a uma forma de onda qualquer evitando dessa forma a complexidade de se trabalhar com um sinal expresso por um degrau unitário como dado na Equação 3.1.

O uso do recurso matemático da série de Fourier simplifica os cálculos, pois a Equação 3.1 simplifica-se para apenas um componente fundamental do sinal desejado.

Seja dessa forma definido o sinal de portadora:

$$v_o(t) = V_o \cos(\omega_o t) \quad \mathbf{3.2}$$

E definido o sinal modulante:

$$v_m(t) = V_m \cos(\omega_m t) \quad \mathbf{3.3}$$

É possível agora desenvolver as expressões para a modulação FSK que será usada no circuito de transmissão para PLC.

A modulação em frequência altera continuamente o período da forma de onda da portadora, mantendo a amplitude constante. Desta forma, a velocidade angular da forma de onda varia com o valor de tensão da onda que se deseja transmitir. Novamente tomando as formas de onda para a portadora e modulante descritas nas equações 3.2 e 3.3, obtém-se:

$$M_f(t) = V_p \cos(\omega_p + V_m \cos(\omega_m t)) \quad 3.4$$

Desta forma, verifica-se que o sinal modulante interfere diretamente no valor da frequência angular instantânea, e é possível simplificar a expressão definindo uma função  $\varphi_i(t)$  para a frequência angular:

$$M_f(t) = V_p \cos(\varphi_i(t)) \quad 3.5$$

Fazendo:

$$\varphi_i(t) = \int \omega_i(t) dt \quad 3.6$$

Definindo agora uma constante  $K_f$  que representa a constante de modulação em frequência, e é dada na unidade rd/s/V, é possível resolver a integral em termos do sinal modulante.

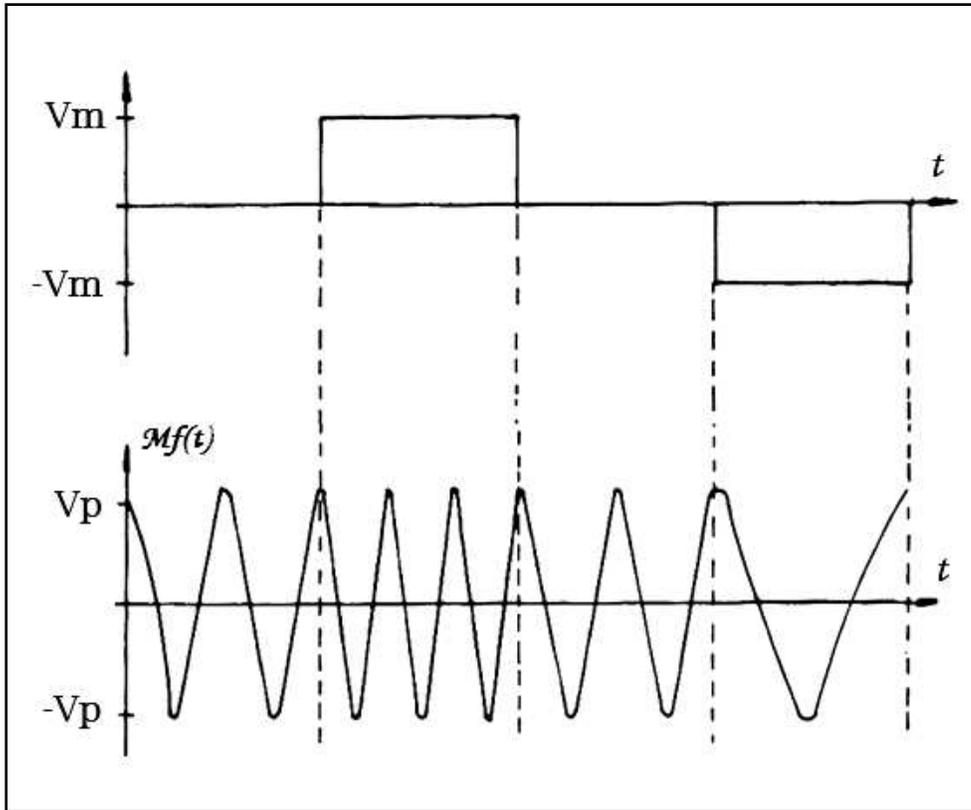
$$\varphi_i(t) = \omega_o t + K_f V_m(t) \quad 3.7$$

O produto  $\omega_o t$  é a fase instantânea da portadora em um instante de tempo qualquer  $t$ . Substituindo este resultado na expressão 3.5 obtém-se:

$$M_f(t) = V_p \cos(\omega_o t + K_f V_m(t)) \quad 3.8$$

A expressão acima mostra a variação de frequência do sinal a ser transmitido,  $M_f(t)$ , em termos da variação do sinal a ser transmitido  $V_m(t)$ .

Na forma de onda da Figura 3.1 a forma de onda de  $M_f(t)$  é mostrada supondo três níveis de tensão para  $V_m(t)$ . As linhas tracejadas mostram claramente onde existe a modulação em frequência com a transição do nível do sinal modulante.



**Figura 3.1 – Forma de onda modulada em FM**

Ainda é possível obter o diagrama de espectro. Para isso, é preciso encontrar as raíais possíveis para um  $V_m(t)$  qualquer. Assumindo que esse sinal interfere diretamente na frequência, obtém-se:

$$\omega_i(t) = \omega_o + K_f V_m(t) \quad 3.9$$

Substitui-se a expressão para  $\omega_i(t)$  na integral da Equação 3.6, sendo assim:

$$\varphi_i(t) = \int \omega_o + K_f V_m(t) dt \quad 3.10$$

$$\varphi_i(t) = \omega_o t + K_f \int V_m(t) dt \quad 3.11$$

Da equação 3.4 temos  $M_f(t) = V_p \cos(\varphi_i(t))$  e substituindo a expressão para  $\varphi_i(t)$  encontrada na Equação 3.11 junto com a suposição inicial para  $V_m(t)$  dada na Equação 3.3, tem-se:

$$M_f(t) = V_p \cos\left(\omega_o t + K_f V_m \int \cos(\omega_m t) dt\right) \quad 3.12$$

O produto da constante de modulação pelo valor de tensão do sinal modulante é chamado de desvio de frequência, e assim:

$$\Delta\omega = K_f V_m \quad 3.13$$

$$M_f(t) = V_p \cos\left(\omega_o t + \Delta\omega \int \cos(\omega_m t) dt\right) \quad 3.14$$

$$M_f(t) = V_p \cos\left(\omega_o t + \frac{\Delta\omega}{\omega} \sin(\omega_m t)\right) \quad 3.15$$

Agora é possível definir também o índice de modulação  $F$  dado por:

$$F = \frac{\Delta\omega}{\omega} \quad 3.16$$

$$M_f(t) = V_p \cos(\omega_o t + F \sin(\omega_m t)) \quad 3.17$$

No caso deseja-se manter a largura de banda reduzida para evitar que o espectro de frequência espalhe-se em demasia. Para isso, o índice de modulação  $F$  deve ser pequeno. Desenvolvendo a expressão 3.17 tem-se:

$$\begin{aligned} M_f(t) &= V_p \cos(\omega_o t) \cos(F \sin(\omega_m t)) \\ &\quad - V_p \sin(\omega_o t) \sin(F \sin(\omega_m t)) \end{aligned} \quad 3.18$$

Com o índice de modulação pequeno, os termos multiplicados por  $F$  na equação 3.18 podem ser simplificados, sendo:

$$\begin{cases} \cos(F \sin(\omega_m t)) = 1, \text{ e também} \\ \sin(F \sin(\omega_m t)) = F \sin(\omega_m t) \end{cases} \quad 3.19$$

Assim, desenvolvendo as expressões trigonométricas obtém-se a expressão para o sinal modulado  $M_f(t)$ :

$$M_f(t) = V_o \cos(\omega_o t) - \frac{F V_o}{2} [\cos((\omega_o - \omega_m)t) - \cos((\omega_o + \omega_m)t)] \quad 3.20$$

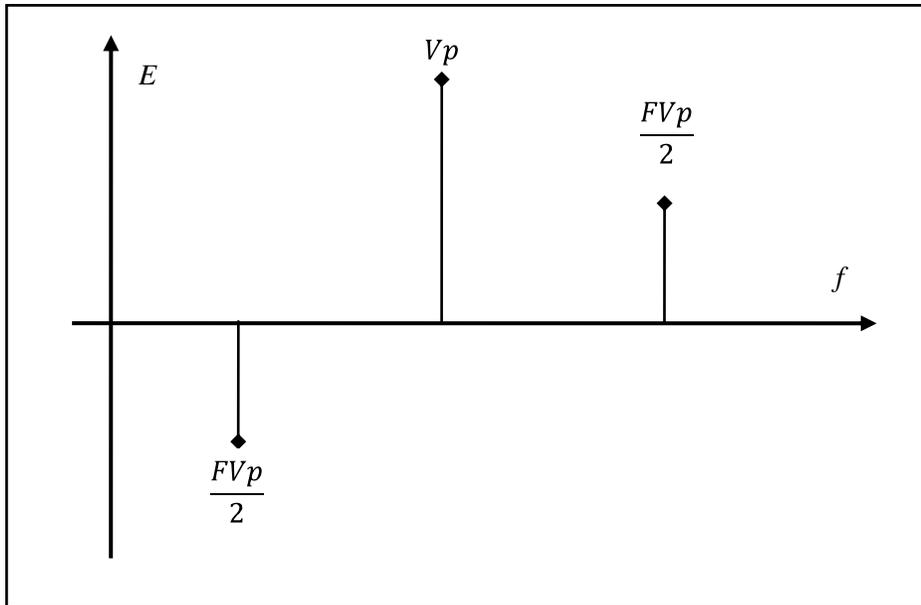
Expandindo os termos entre colchetes, tem-se a expressão final para o sinal modulado  $M_f(t)$  em uma forma conveniente para se obter o espectro do sinal FM:

$$M_f(t) = V_o \cos(\omega_o t) - \frac{F V_o}{2} \cos((\omega_o - \omega_m)t) + \frac{F V_o}{2} \cos((\omega_o + \omega_m)t) \quad 3.21$$

A Equação 3.21 é a expressão genérica para um sinal FM, modulado por uma portadora cossenoidal pura. No caso da modulação FSK existem simplesmente dois valores de  $M_f(t)$  de modo que a frequência se desloca continuamente entre a frequência representativa do nível lógico zero e a frequência representativa do nível lógico um.

Com isso é possível escolher a frequência de modulação e o seu desvio, de modo a colocar o sinal a ser transmitido em uma faixa de frequência que seja menos sujeita a atenuação de fontes chaveadas, circuitos acionadores e similares.

Desta forma, o espectro de frequência calculado para um valor de tensão qualquer pode ser dado pelo diagrama colocado na Figura 3.2:



**Figura 3.2 – Espectro de frequência FM**

Esta modulação foi escolhida por ser simples, não incluir nenhuma descontinuidade no sinal, e a base senoidal foi escolhida para reduzir o número de harmônicas. A modulação CFSK pode ser usada para transmitir diversos valores de tensão, no caso de interesse será transmitido um sinal com apenas dois níveis, ou seja, o nível alto e baixo de tensão, representando o “0” e “1” de uma palavra binária (Smithson, 1998).

A transmissão FSK contínua com dois níveis de tensão (e, portanto, dois níveis de frequência), será referenciada daqui para frente como 2-CFSK. A mesma será simulada usando o programa ADS Designer, de forma a confirmar sua viabilidade de projeto.

O modelo matemático pode ser representado pela Equação 3.22, onde no caso da transmissão 2-CFSK definem-se os níveis de tensão pelas equações  $x_p(t)$  e  $x_q(t)$  onde a amplitude  $A$  da portadora é assumida como um valor constante (tensão fixa), onde é variado continuamente o valor da frequência entre os dois valores fixos finais para a tensão de controle (tensão modulante):

$$\begin{cases} M_f(t) = V_p \cos(\omega_o t) - A \cos((\omega_o - x_p(t))t) + A \cos((\omega_o + x_p(t))t) \\ M_f(t) = V_q \cos(\omega_o t) - A \cos((\omega_o - x_q(t))t) + A \cos((\omega_o + x_q(t))t) \end{cases} \quad 3.22$$

---

## Capítulo 4: Acoplamento e simulação

---

O acoplamento é uma parte fundamental do circuito, pois dele depende a superposição dos dados na forma de onda da rede elétrica.

É necessário que o acoplamento permita a passagem do sinal a ser transmitido para a rede de energia elétrica e que ao mesmo tempo evite que o sinal de 60 Hz da rede entre no circuito, pois isso pode destruir o mesmo (Bilal e Gao, 2004).

Outro ponto a ser considerado é que a posição do fio fase e do fio neutro não é conhecida anteriormente, pois as tomadas ainda são colocadas em qualquer posição na conexão com a rede elétrica, fato que deve mudar com a adoção da NBR-14136 “Novo padrão de tomadas” a ser adotado no Brasil. Dessa forma, é necessário que o acoplamento evite o choque elétrico da pessoa que estiver usando o equipamento.

Foi feito um estudo de acoplamento para verificar qual o tipo mais adequado a aplicação de transmissão de dados em rede de energia, com resultados detalhados a seguir.

### 4.1 Acoplamento direto

O acoplamento direto consiste em um filtro passa-alta, usando apenas componentes discretos como capacitores e indutores.

No acoplamento direto não existe nenhum elemento que ofereça isolamento, ou seja, o circuito é ligado na rede elétrica diretamente e assim há conexão galvânica entre os circuitos. A desvantagem é o risco de choque elétrico e a baixa imunidade em relação a transientes causados por descargas elétricas devido a descargas elétricas ou flutuações da rede.

Assim, é preciso colocar elementos de proteção no circuito para evitar mal funcionamento e proteger as conexões do usuário final, visando evitar possíveis acidentes. Uma medida efetiva consiste em isolar o circuito por meio de capacitores ou transformadores e também no uso de um varistor para absorver surtos rápidos que podem aparecer na linha de energia, semelhante ao filtro de linha que existe em algumas tomadas.

A proteção com varistor foi adotada no presente trabalho, bem como o acoplamento isolado por meio capacitivo da rede elétrica.

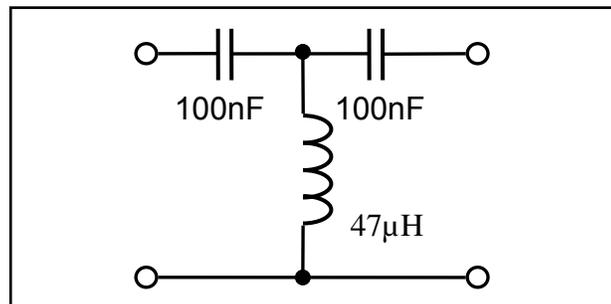
A grande vantagem é não possuir o custo adicional de nenhum elemento de isolamento, ou seja, elimina-se do circuito componentes caros e assim é possível fazer um projeto de forma mais econômica. Este tipo de acoplamento pode ser conseguido de maneira compacta e eficiente, como o filtro série colocado abaixo, mas deve ser garantida a correta conexão dos fios fase e neutro.



**Figura 4.1 – Acoplamento direto LC série**

Se for desejada uma melhor atenuação de baixas frequências, pode-se usar o acoplamento direto tipo “T”, onde existem dois capacitores em série com o indutor, desviando as baixas frequências para o fio terra (Prajapati e Rai, 2006).

Os dois circuitos possuem uma frequência de corte que deve ficar um pouco abaixo da frequência de portadora do sinal a ser transmitido, com base na Tabela 5.1 – Características elétricas vê-se que esse valor deve ficar abaixo de 100 kHz.



**Figura 4.2 – Acoplamento direto tipo T**

Dessa forma, com a frequência de corte  $f_c$  dada por

$$f_c = \frac{1}{2\pi\sqrt{LC}} \quad 4.1$$

Com os valores do Indutor e Capacitor de respectivamente 47  $\mu\text{H}$  e 100 nF, obtém-se uma frequência de corte de 73.4 kHz. Este valor oferece uma margem de segurança para o

valor desejado de transmissão em 100 kHz e atenua grandemente a frequência de 50-60 Hz da rede elétrica.

O valor da impedância é dado pela relação mostrada na Equação 4.2:

$$|Z| = \sqrt{X_{capacitor}^2 + X_{inductor}^2} \quad 4.2$$

As impedâncias do indutor e do capacitor são diretamente dependentes da frequência e são simples de serem calculados:

$$X_C = \frac{1}{2\pi fC} \quad 4.3$$

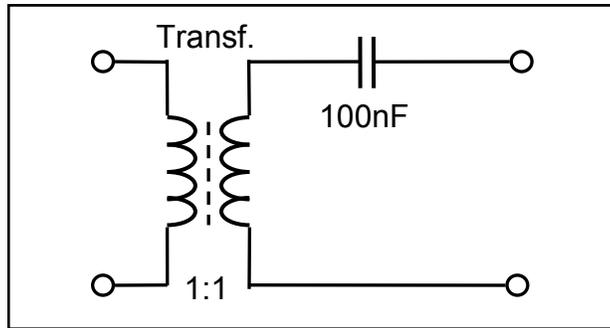
$$X_L = 2\pi fL \quad 4.4$$

Desta forma, obtém-se com a frequência de 60 Hz da rede elétrica um valor de impedância de 26.5 K $\Omega$  e para a frequência de 100 kHz da portadora uma impedância aproximadamente 1000 vezes menor, ou seja, 25.8  $\Omega$ .

## 4.2 Acoplamento isolado com transformador

O acoplamento isolado utiliza um transformador para conseguir melhor isolamento da rede de energia, pois o circuito não se conecta diretamente na rede, mas sim ao primário de um transformador com núcleo de ferrite.

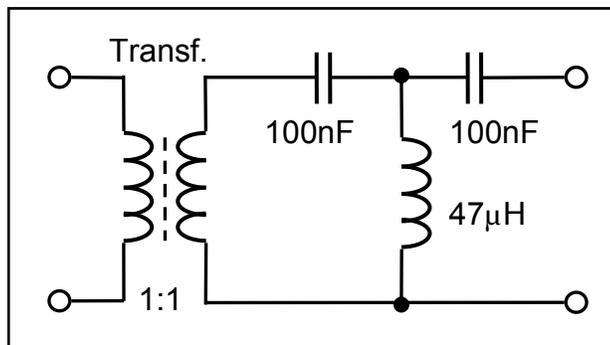
No acoplamento isolado não existe conexão direta entre a rede de energia e o equipamento. Para isto é preciso usar algum elemento que proporcione uma transmissão do sinal sem ter a conexão elétrica, ou seja, é necessário converter o sinal elétrico em outro tipo de energia, transmitir e então voltar o sinal para a forma elétrica. O meio mais comum de fazer este acoplamento é usando isolação galvânica por meio de um transformador.



**Figura 4.3 – Acoplamento isolado série**

Sabe-se que os transformadores de baixo custo possuem uma faixa limitada de frequência, devido à construção do seu núcleo que não permite uma rápida comutação do fluxo magnético. Portanto, não se consegue bons resultados ao utilizar transformadores comuns com núcleo de ferro doce, embora o desempenho dos mesmos seja adequado para baixas frequências, este tipo de componente elimina o sinal de alta frequência sendo transmitido. A alternativa é utilizar transformadores com núcleo de ferrite em granulações mais finas, que trabalham com frequências bastante altas, no entanto será utilizado um componente de custo mais elevado. (Myrra, 2007)

Da mesma forma que no acoplamento direto, pode-se utilizar um filtro “T” e neste caso haverá o ganho adicional de possuir o indutor em paralelo com o transformador, onde existirá uma melhor operação do transformador.



**Figura 4.4 – Acoplamento isolado com filtro T**

O indutor de 47  $\mu\text{H}$  opera em paralelo com o transformador em altas frequências e colabora para que a impedância refletida ao circuito primário seja mais alta. Isto tem a consequência de reduzir o consumo de corrente do circuito de acionamento.

### 4.3 Acoplamento isolado capacitivo

O acoplamento isolado capacitivo pode ser feito de modo simétrico ou assimétrico, de modo a isolar a fase e neutro ou apenas a fase do circuito transmissor. Caso apenas um fio seja isolado, é necessário garantir que o neutro será colocado na referência de terra do circuito.

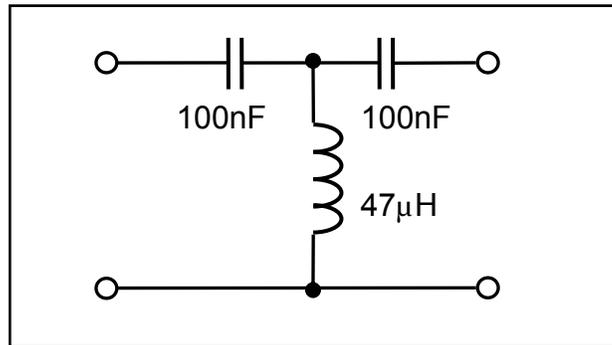


Figura 4.5 – Acoplamento com capacitor T

Há na Figura 4.5 o acoplamento com capacitor, onde o neutro da linha é ligado diretamente na conexão de terra do circuito. Esse tipo de acoplamento funciona adequadamente, mas não se pode inverter fase e neutro sob risco de choque elétrico, e existe o risco de queima caso um curto-circuito se dê pelo fio terra do equipamento.

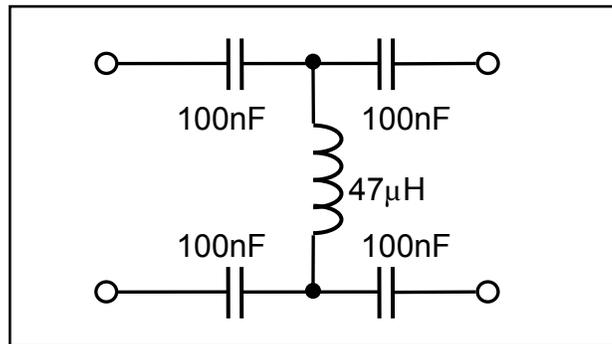


Figura 4.6 – Acoplamento isolado simétrico

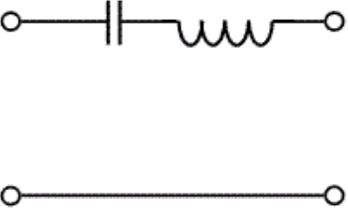
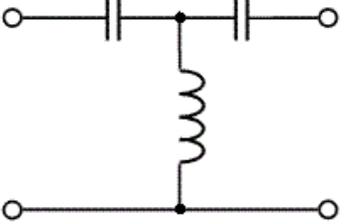
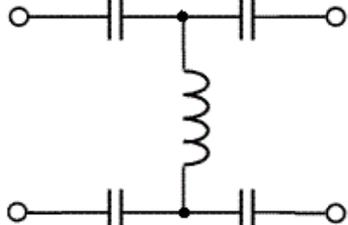
Uma melhor abordagem é o acoplamento simétrico, mostrado na Figura 4.6, onde os capacitores são colocados igualmente na fase e no neutro, dessa forma sendo indiferente a posição dos fios fase e neutro e a ligação dos mesmos.

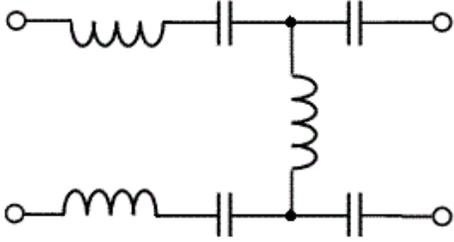
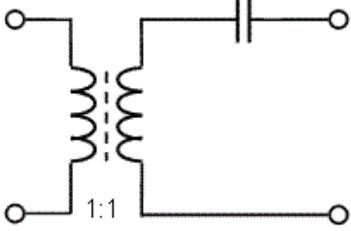
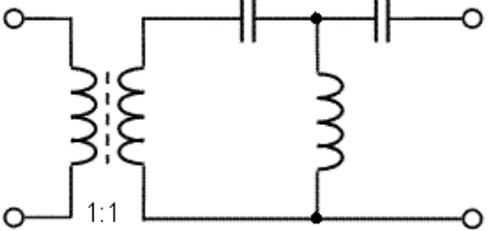
Essa última abordagem permite a ligação em sistemas onde existe a presença de duas fases, como no sistema 220V bifásico comumente usado no estado de São Paulo. Pode-se

ainda reduzir a resistência de inserção dos capacitores colocando indutores em série, como sumarizados na Tabela 4.1 – Tipos de acoplamento, mostrada a seguir.

#### 4.4 Quadro-resumo de acoplamento

É possível agora estabelecer um quadro com os pontos fortes e fracos de cada tipo de acoplamento:

ACOPLAMENTO	PONTO FORTE	PONTO FRACO
 <p data-bbox="440 930 565 961">Direto LC</p>	<p data-bbox="792 779 1052 842">Menor custo possível, simplicidade</p>	<p data-bbox="1138 793 1422 825">Possibilidade de choque</p>
 <p data-bbox="428 1266 574 1297">Direto em T</p>	<p data-bbox="792 1115 1032 1178">Baixo custo, melhor filtragem</p>	<p data-bbox="1138 1129 1422 1161">Possibilidade de choque</p>
 <p data-bbox="337 1602 669 1633">Isolado capacitivo simétrico</p>	<p data-bbox="792 1446 1081 1509">Boa filtragem e isolamento, custo médio</p>	<p data-bbox="1138 1430 1433 1535">Resistência de inserção limita distância da transmissão, custo médio</p>

 <p>Isolado com filtragem dupla em <math>\pi</math> e resistência reduzida</p>	<p>Boa filtragem e isolamento, custo médio</p>	<p>Indutores em série diminuem a resistência de inserção</p>
 <p>Isolado com transformador</p>	<p>Bom isolamento</p>	<p>Sensível aos valores dos componentes e tolerâncias, custo elevado</p>
 <p>Isolado com transformador em T</p>	<p>Isolamento, boa filtragem</p>	<p>Custo mais alto entre os modelos estudados</p>

**Tabela 4.1 – Tipos de acoplamento**

## **4.5 Simulação da modulação 2-CFSK na rede elétrica**

A simulação elétrica foi usada para validar as partes críticas do projeto, desta forma serão simulados a modulação 2-CFSK adotada no Capítulo 3 e o filtro, conforme exposto neste capítulo. O software adotado para as simulações é o “ADS Studio”, com licenças disponíveis para uso nos laboratórios da UNICAMP.

A modulação FSK proposta foi feita de forma contínua, com cada um dos dois níveis de tensão definindo um deslocamento de frequência, sendo que dois níveis de tensão serão usados para transmitir um sinal digital.

Na entrada existem os níveis digitais usados normalmente em circuitos microcontrolados, sendo o nível baixo representado por 0.0 V e o nível alto representado por 5.0 V. Com estes valores definidos, pode-se entrar com os dados para o modelo de simulação do software ADS, que possui diversos blocos prontos para esse tipo de estudo, sendo conveniente e exigindo pouco ou nenhum desenvolvimento de modelos matemáticos específicos.

Dessa forma desenhou-se o esquema elétrico mostrado na Figura 4.7, onde o sistema foi configurado para simulações no domínio do tempo e a frequência:

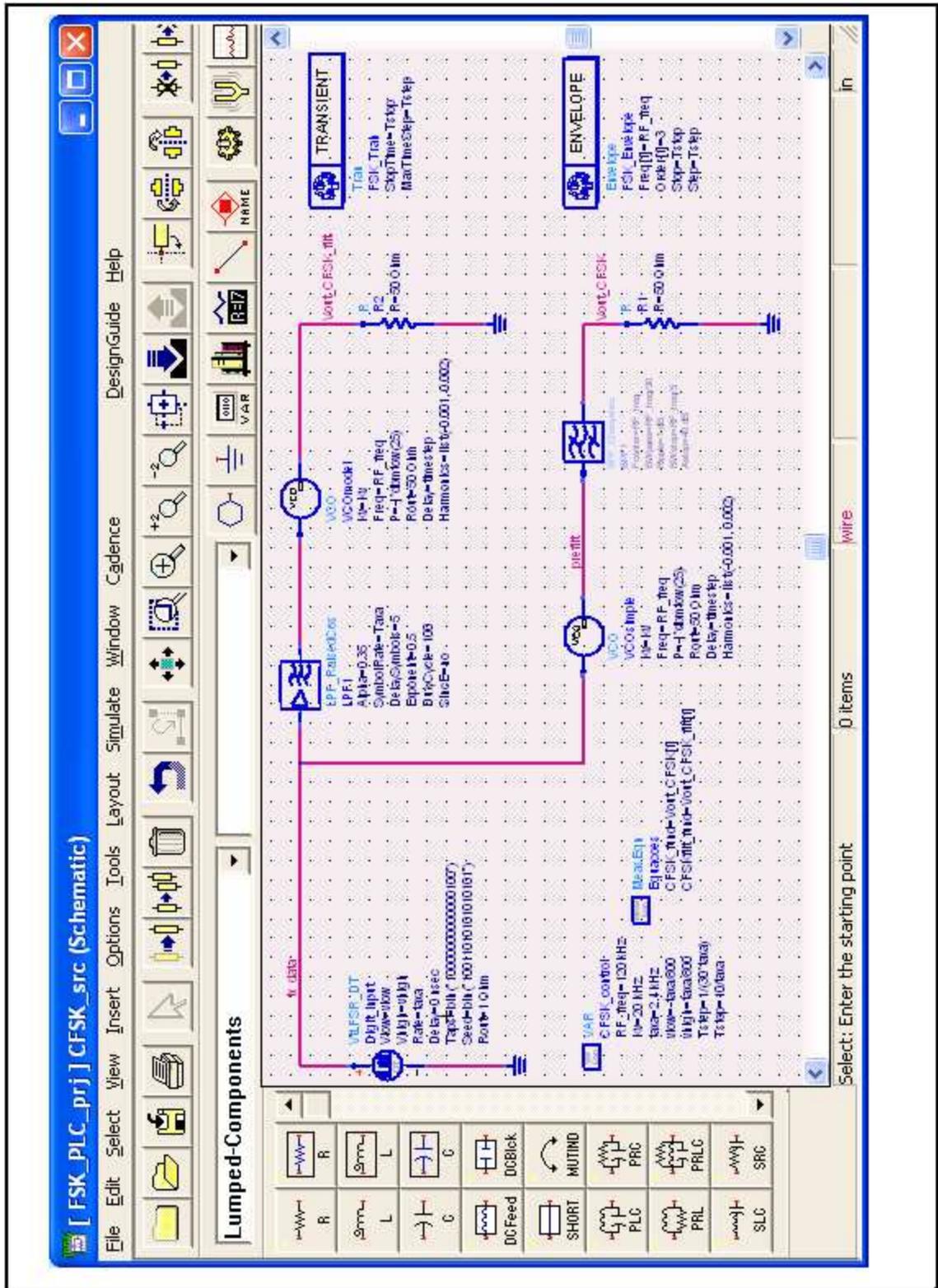
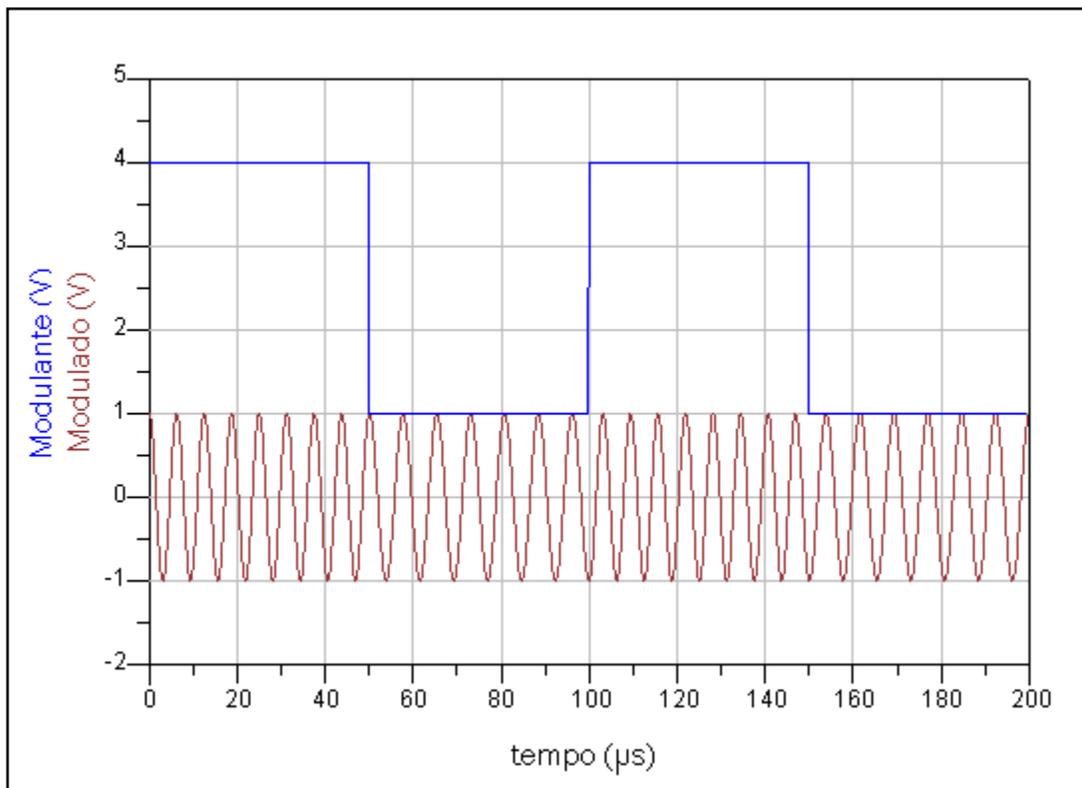


Figura 4.7 – Diagrama elétrico para simulação da modulação 2-CFSK

Neste diagrama elétrico nota-se a fonte à esquerda gerando o valor binário que será transmitido, neste caso uma fonte de dados digitais aleatórios de modo a evitar que um dado fixo seja simulado, aproximando a simulação de um caso real onde não se sabe *a priori* qual o dado que será transmitido.

O modulador 2-CFSK consiste em um oscilador controlado por tensão, representado pelo VCO no esquema elétrico e um filtro de modo a garantir pequena largura de banda que é um dos objetivos ao se projetar um circuito para ser transmitido um ambiente ruidoso como a linha de energia.

A forma de onda de saída para um sinal digital qualquer que foi obtida com essa simulação está na Figura 4.8.

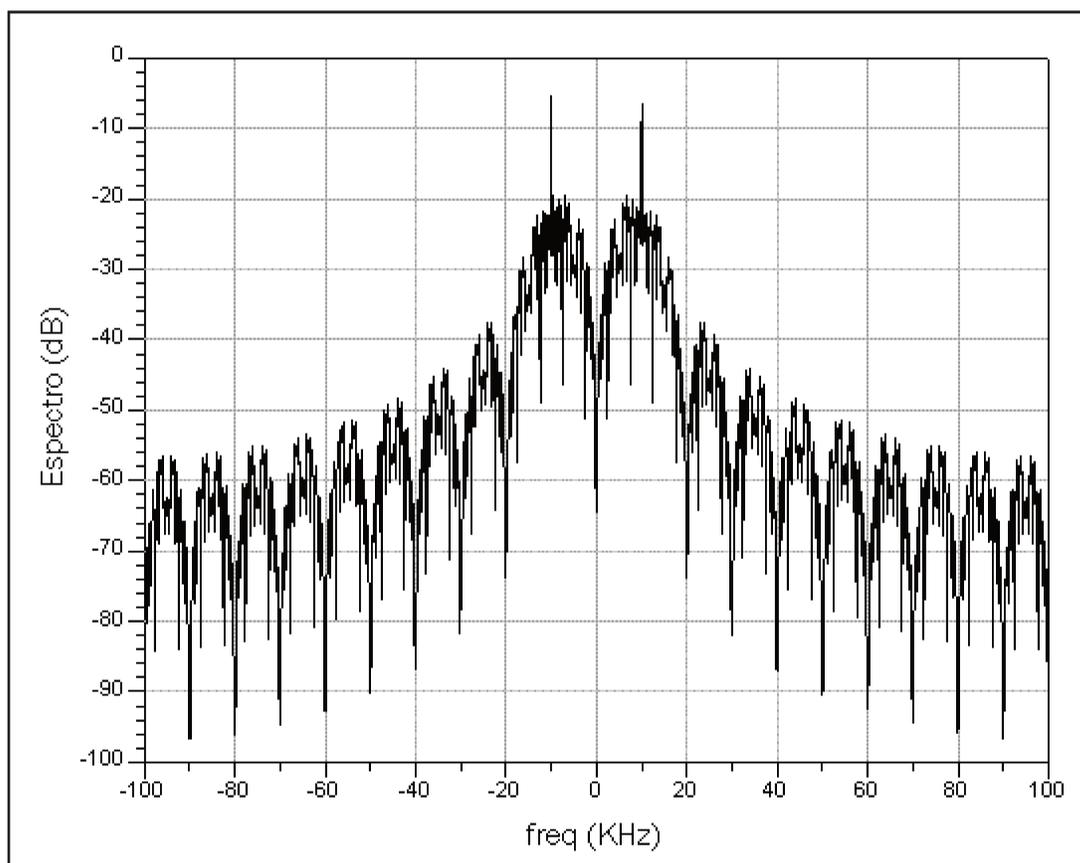


**Figura 4.8 – Representação do sinal 2-CFSK no domínio do tempo**

É possível verificar na forma de onda que o sinal transmitido é contínuo no tempo, ou seja, quando há a transição  $0 \rightarrow 1$  e  $1 \rightarrow 0$  o sinal não apresenta descontinuidades. Isto permite que o espectro fique mais uniforme e facilita o trabalho de filtragem a ser feito posteriormente.

A simulação também permite que se observe o espectro do sinal, colocado na Figura 4.9 abaixo onde se nota o desvio de frequência  $\Delta\omega$  em relação à portadora (que possui um desvio zero).

As duas raias mais altas no espectro correspondem ao nível lógico “1” e “0” sendo transmitidos e elas estão relativamente próximas devido ao índice de modulação  $F$  ser pequeno, como foi assumido no Capítulo 3. Note que existem diversas raias laterais secundárias, devido à ausência do filtro nesse estágio da simulação.



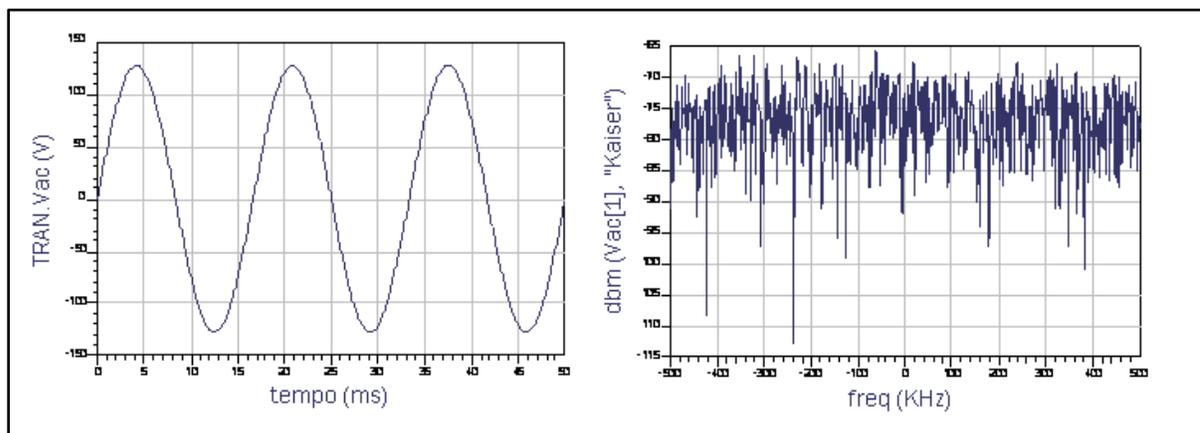
**Figura 4.9 – Espectro de um sinal 2-CFSK sem aplicação de filtro**

## 4.6 Simulação do circuito de acoplamento – filtro

Na série de figuras abaixo, serão demonstrados os diversos passos tomados para simular o filtro de acoplamento na rede elétrica. O simulador inicialmente foi configurado para fornecer uma onda de 60 Hz.

Para aproximar o resultado para valores realistas, além da onda de 60 Hz, foi incluída uma fonte de ruído e uma imprecisão na modulação de forma a modelar melhor a situação real do circuito. Esse ruído e a imprecisão foram incluídos arbitrariamente, ou seja, oferecem uma melhoria no resultado, mas não necessariamente uma correlação com o ruído real, que depende de cada local e das características elétricas dos equipamentos ligados na rede.

Pode-se confirmar isto na Figura 4.10, onde é possível ver que para a onda de 60 Hz isolada há um espectro de frequência com um ruído de fundo uniforme ao longo de toda a faixa do espectro.

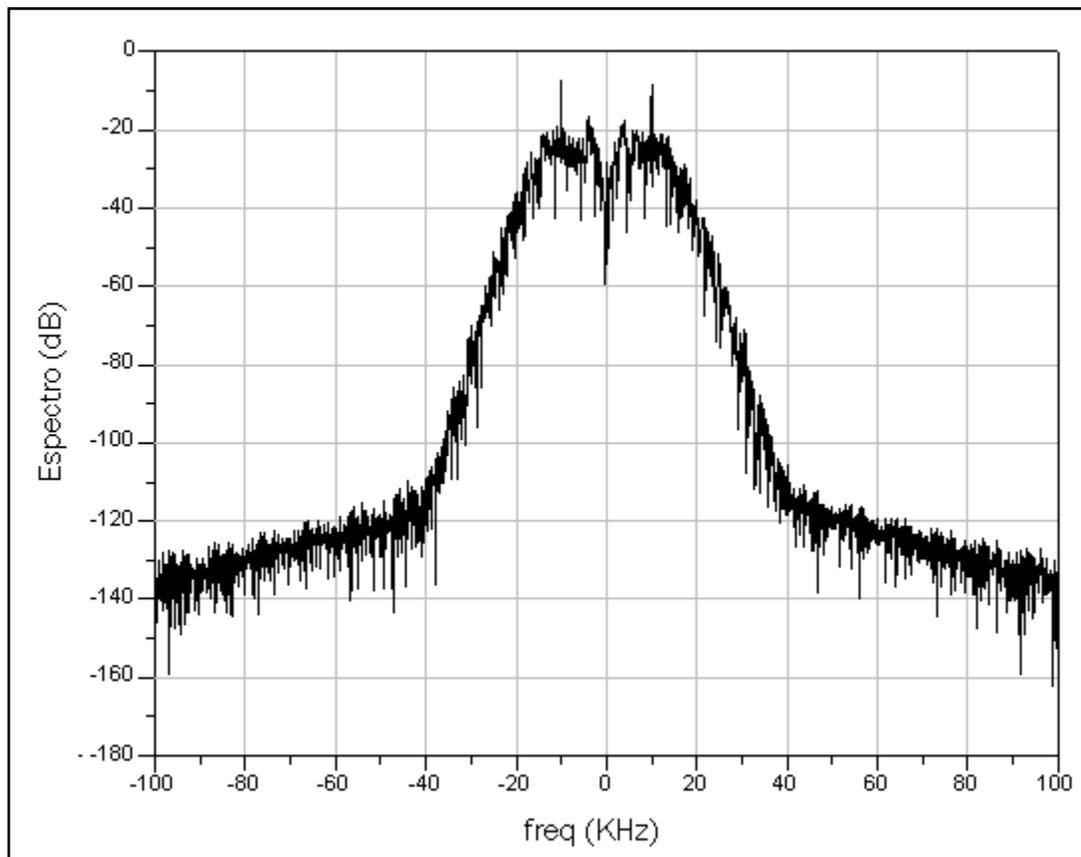


**Figura 4.10 – Forma de onda e espectro de frequência do sinal de 60Hz da rede**

O circuito 2-CFSK deve, idealmente, gerar dois sinais senoidais puros, ou seja, se for mantido um nível de tensão fixo em um período arbitrário de tempo a forma de onda resultante deve ter um espectro único e bem definido com um número de harmônicas imperceptível ou idealmente zero.

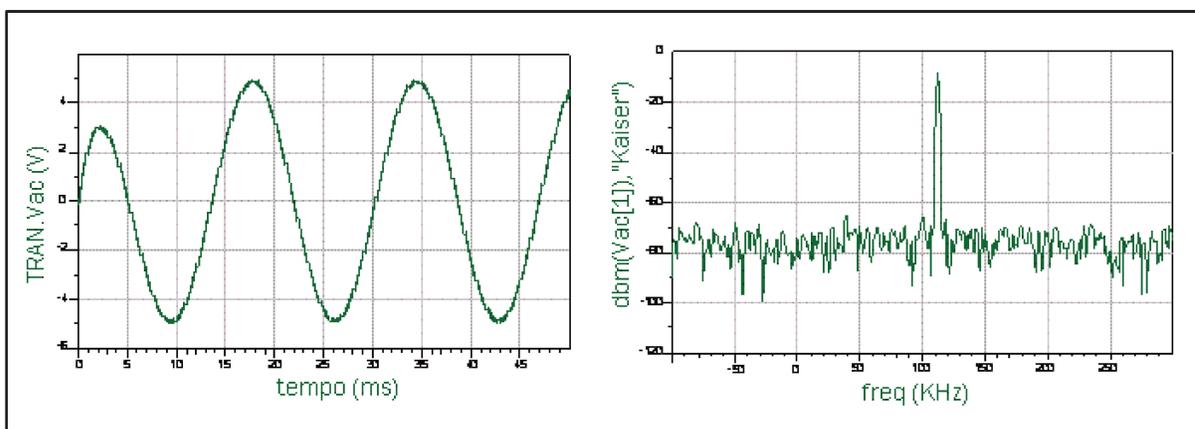
O sinal transmitido completo terá, portanto, dois níveis de tensão e deve ser representado no espectro como duas raias, que na ausência do filtro mostram-se como visto anteriormente na Figura 4.9. A adição do filtro reduz as raias secundárias e para melhor

visualização, o resultado obtido foi colocado no mesmo gráfico do sinal filtrado e sobreposto ao sinal 2-CFSK sem o filtro, na Figura 4.12.



**Figura 4.11 – Espectro da forma de onda após a passagem no filtro**

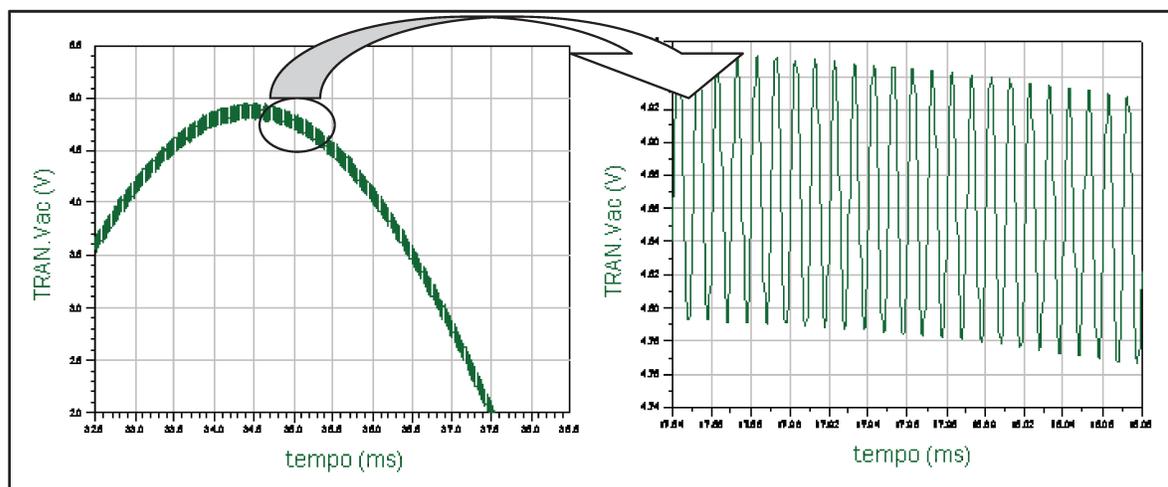
Assim há na Figura 4.12 o funcionamento a ser comprovado na parte experimental, ou seja, a transmissão do dado com modulação FSK contínua com dois níveis. Tomando-se o resultado no domínio da frequência, pode-se verificar o resultado da transmissão de um tom sobreposto ao sinal da rede de 60 Hz, representado na Figura 4.13.



**Figura 4.12 – Composição do sinal da rede com o sinal modulado sobreposto**

Devido à amplitude da onda fundamental de 60 Hz ser muito maior do que a amplitude do sinal transmitido, não é possível ver o mesmo sobreposto a forma senoidal no domínio do tempo na figura anterior.

Para permitir essa visualização foram feitas duas aproximações da forma de onda, de modo que o sinal transmitido fique evidenciado também no domínio do tempo.

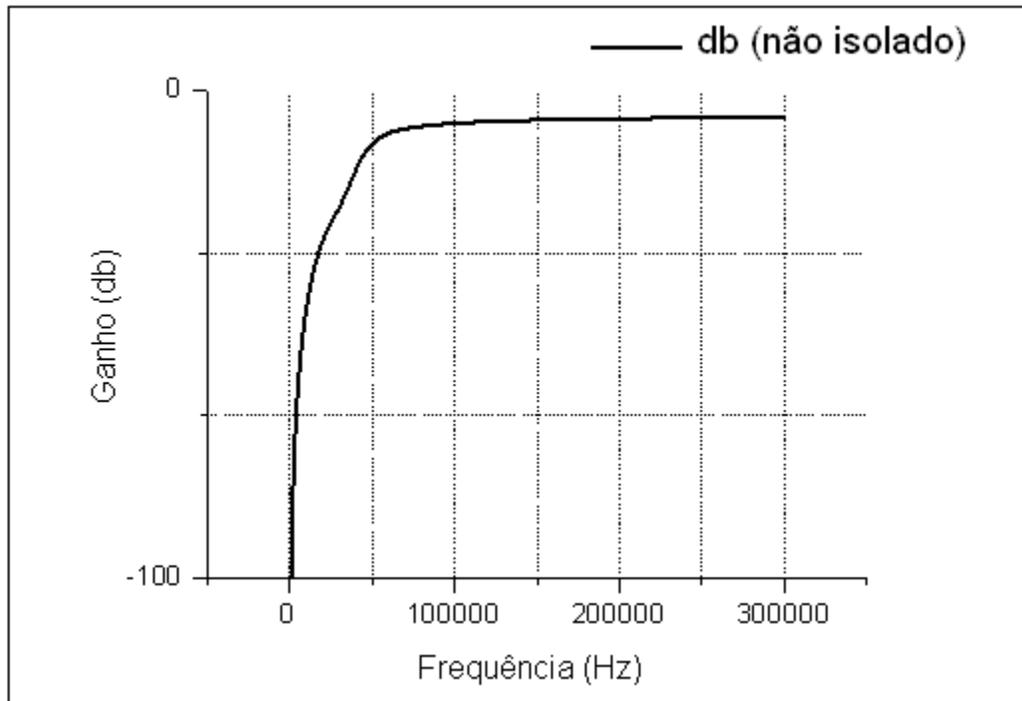


**Figura 4.13 – Detalhe do sinal senoidal com o sinal modulado superposto**

O sinal de pequena amplitude sobreposto à rede de 60 Hz não deve causar interferência aos equipamentos eletrônicos, pois na etapa de entrada existem fontes lineares com transformadores (ou fontes chaveadas, nos projetos mais modernos) e nos dois casos o circuito naturalmente remove a oscilação de alta frequência sendo que a interferência desse circuito em outros equipamentos eletrônicos deve ser desprezível (Myrra, 2007).

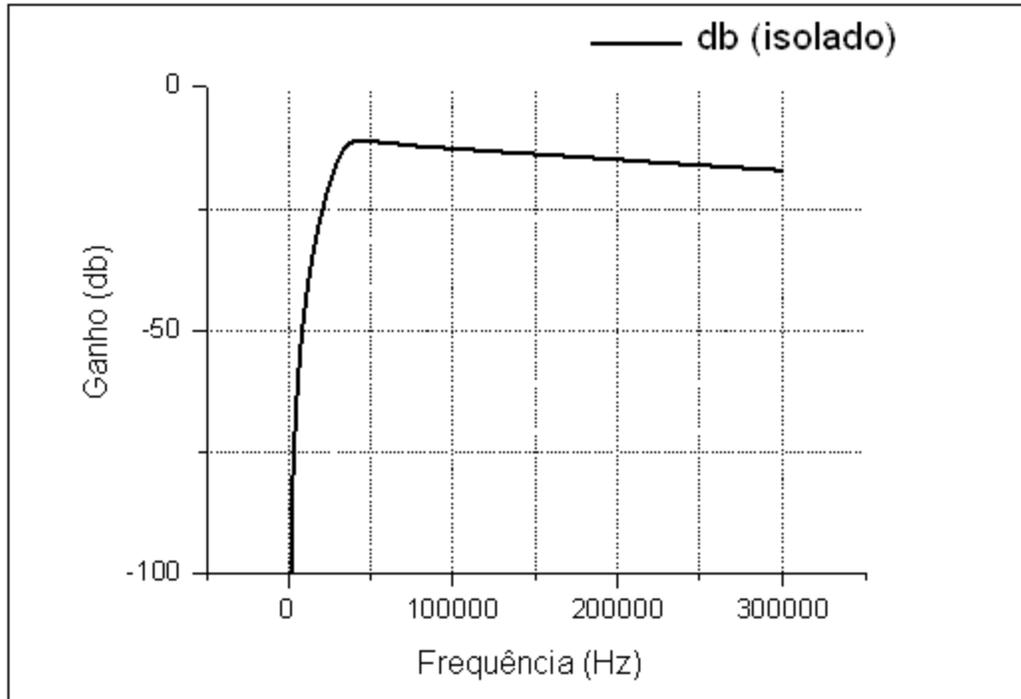
Outros dispositivos elétricos, como motores e similares, não têm o comportamento alterado devido a baixa amplitude do sinal transmitido em relação à rede, e embora o sinal chegue, por exemplo, até os enrolamentos de um motor o mesmo se comportaria simplesmente como se um ruído estivesse presente na linha.

O resultado de simulação do circuito do filtro em acoplamento direto está na figura 4.15, já colocado com a escala vertical em decibéis.



**Figura 4.14 – Simulação da curva de resposta do filtro não-isolado**

Com a inclusão do transformador de isolamento, a simulação mostra a redução que existe para altas frequências, com uma redução do ganho em harmônicas mais altas, cujo resultado está mostrado na Figura 4.16:



**Figura 4.15 – Simulação da curva de resposta do filtro isolado**

Pode-se verificar nas curvas dos filtros que tanto o acoplamento isolado quanto o acoplamento direto são efetivos para transmissão de dados pela rede de energia elétrica, pois os dois filtros atendem as especificações de atenuação em baixas frequências. A redução do ganho em altas frequências do filtro isolado é bem-vinda, pois ajuda a reduzir a interferência na rede elétrica sem comprometer a transmissão.

Medidas práticas feitas com os dois filtros confirmam com resultados práticos que a melhoria na curva obtida com o filtro isolado, seja com isolamento capacitivo ou por transformador justifica o custo adicional do mesmo.

---

## Capítulo 5: Projeto do PLC

---

Muitos dos circuitos usados para PLC atualmente contemplam blocos destinados a recepção, o que encarece o custo de um sistema que deseja apenas transmitir, situação comum no caso de dados isolados provenientes de sensores, sistemas para leitura de senhas, alarmes, etc., que constituem uma possível aplicação desse projeto.

Portanto, um circuito que consiste apenas em um transmissor de sinal é muito conveniente para aplicações industriais e relacionadas à automação, e será o critério de projeto adotado nesse trabalho, consoante com o título do mesmo.

Neste capítulo será visto o diagrama de blocos e o esquema elétrico detalhado para a confecção da placa de circuito impresso e protótipos iniciais.

### 5.1 O PLC simplificado

O diagrama em blocos visa atender alguns requerimentos básicos, ou seja, entrada e saída digital padrão, sem a inclusão de interfaces especiais como I<sup>2</sup>C ou SPI. Isto permite a integração com qualquer microcontrolador usando pinos de dados comum, pois este tipo de interface pode ser implantado facilmente pelo software do microcontrolador.

O esquema elétrico completo pode ser encontrado no Apêndice . Os arquivos que serviram de base para os fotolitos usados na fabricação da placa final também são fornecidos, no Apêndice B.

Como é possível ver através da Figura 5.1, o projeto utiliza uma topologia propositalmente simples, validado em uma placa de circuito impresso e usando componentes facilmente encontrados no mercado brasileiro, indo de encontro à proposta do trabalho, que é criar um sistema simplificado para transmissão de dados pela rede de energia.

A filtragem e o acoplamento devem ser feitos externamente a um possível circuito integrado, e consistem em componentes discretos capaz de suportar a tensão da rede e podem ser montados em diferentes topologias. As normas de segurança recomendam na verdade que os componentes usados no acoplamento suportem o dobro da tensão da rede. (IEEE, 2004).

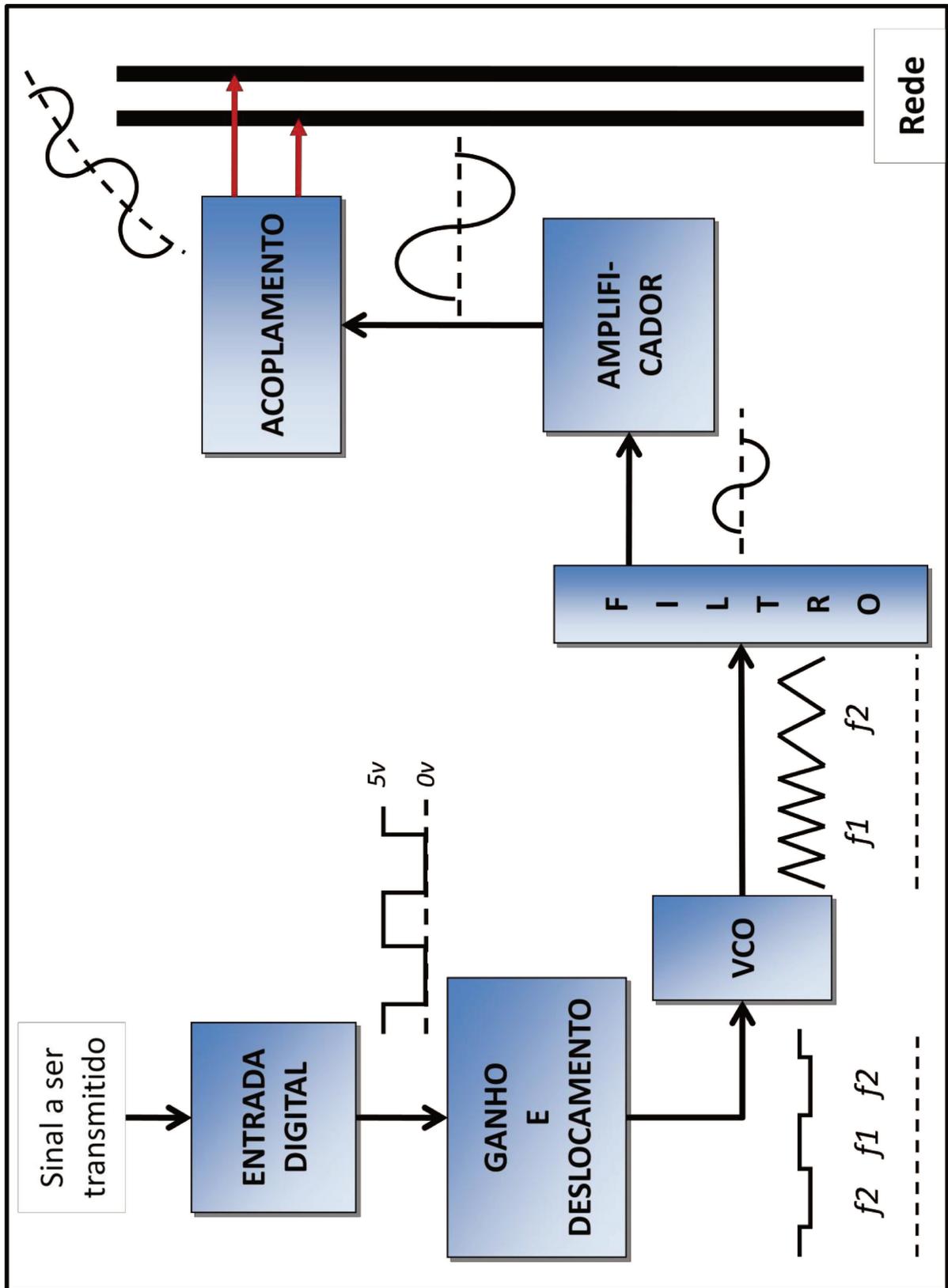


Figura 5.1 – Diagrama do PLC simplificado

Devido a diferenças na rede de energia elétrica dependendo da região, e devido à dificuldade de incluir indutores e capacitores no circuito integrado, esta decisão de projeto é importante para a viabilidade do mesmo e ajuda o mesmo a ser flexível, atendendo um maior número de aplicações.

## 5.2 Características elétricas

As características elétricas apresentadas foram usadas como guias para a elaboração do protótipo, e embora os valores máximos e mínimos não tenham sido determinados existe uma boa margem de ajuste devido ao uso de trim-pots no circuito.

O resultado do projeto teórico que foi simulado nos capítulos subseqüentes serviram de base para essa tabela, que foi colocada neste ponto do trabalho com o objetivo de oferecer um resumo do projeto desenvolvido, facilitando a compreensão do mesmo para o leitor.

Parâmetro	Valor			Notas
	Mínimo	Típico	Máximo	
Temperatura ambiente	0 °C	27 °C	65 °C	Valor usado na simulação elétrica
Frequência central de portadora		130 kHz		Ajustado pelo usuário
Frequência em nível alto		150 kHz		Ajustado pelo usuário
Frequência em nível baixo		110 kHz		Ajustado pelo usuário
Tensão de transmissão	1.0 V	3.0 V	5.0 V	Usando acoplamento isolado da rede AC
Consumo de corrente		0.2 A	0.5 A	Limitado pela proteção interna do amplificador de saída
Tensão da linha	90 V	127 V	140 V	Tensão de 220 V suportada com um novo circuito de acoplamento

**Tabela 5.1 – Características elétricas desejadas**

### 5.3 Ganho e deslocamento

A etapa de ganho e deslocamento consiste em compatibilizar o nível de tensão recebido com o requerimento do circuito VCO usado. O componente escolhido é um circuito integrado que consiste apenas em um VCO, sem blocos adicionais de modo a se aproximar do realizado em um circuito integrado monolítico. Dessa forma, um amplificador operacional simples é usado para controlar o ganho e adicionar o deslocamento de tensão necessário a operação do VCO.

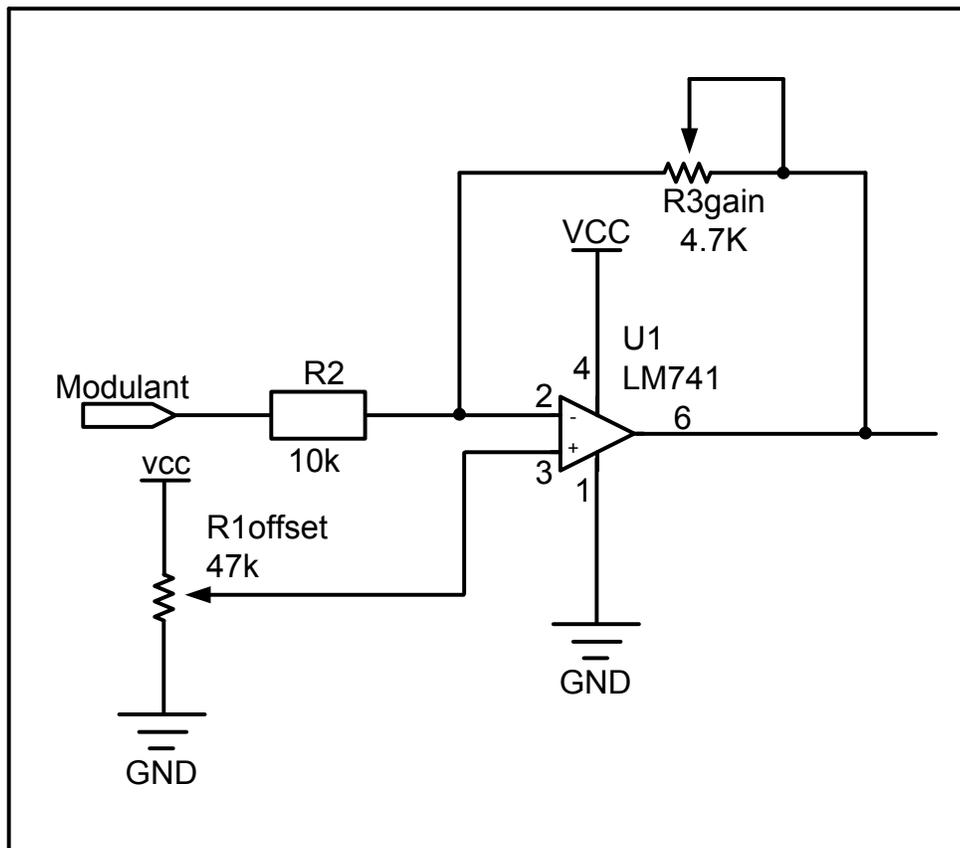
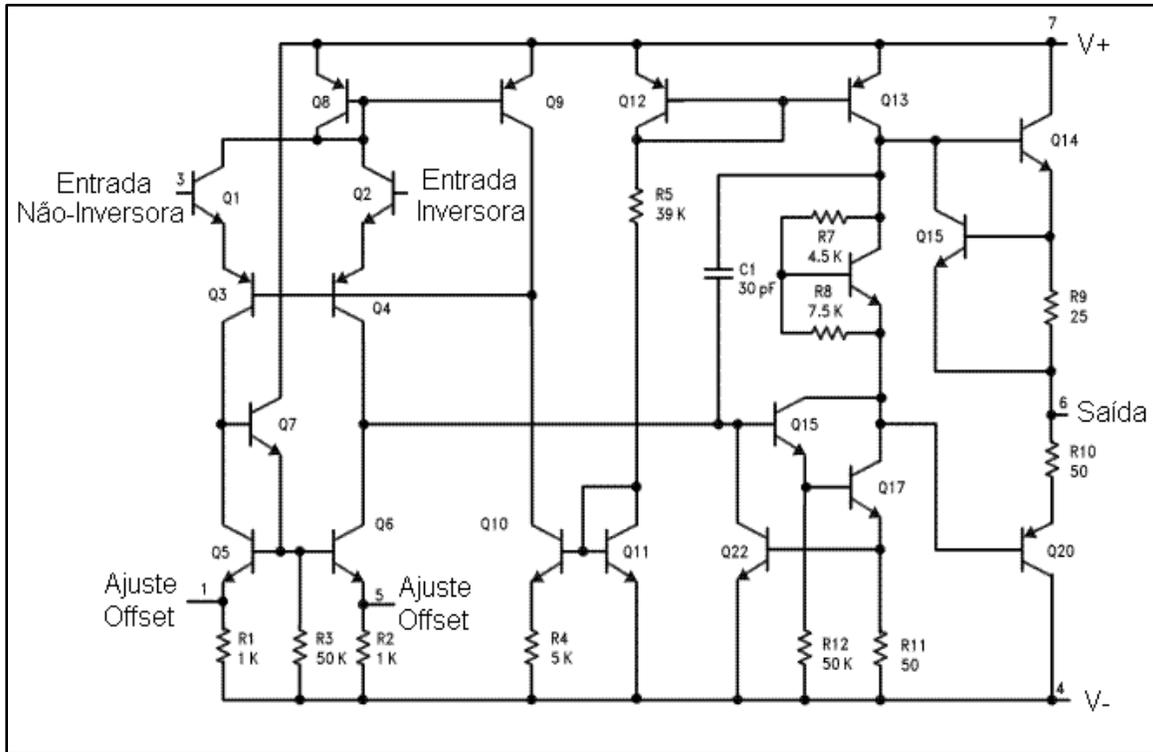


Figura 5.2 – Ganho e deslocamento

O diagrama interno do operacional LM 741 usado está colocado na figura 5.3, note que o mesmo é baseado em tecnologia bipolar e é um dos exemplos clássicos de amplificador operacional, que embora tenha décadas de existência ainda é um circuito em produção e muito usado atualmente. (Nisley, 2008)

Suas características elétricas e resposta em frequência podem ser consideradas modestas quando comparadas com amplificadores operacionais integrados mais modernos, no entanto atende às necessidades desse projeto sendo escolhido devido ao baixo preço.

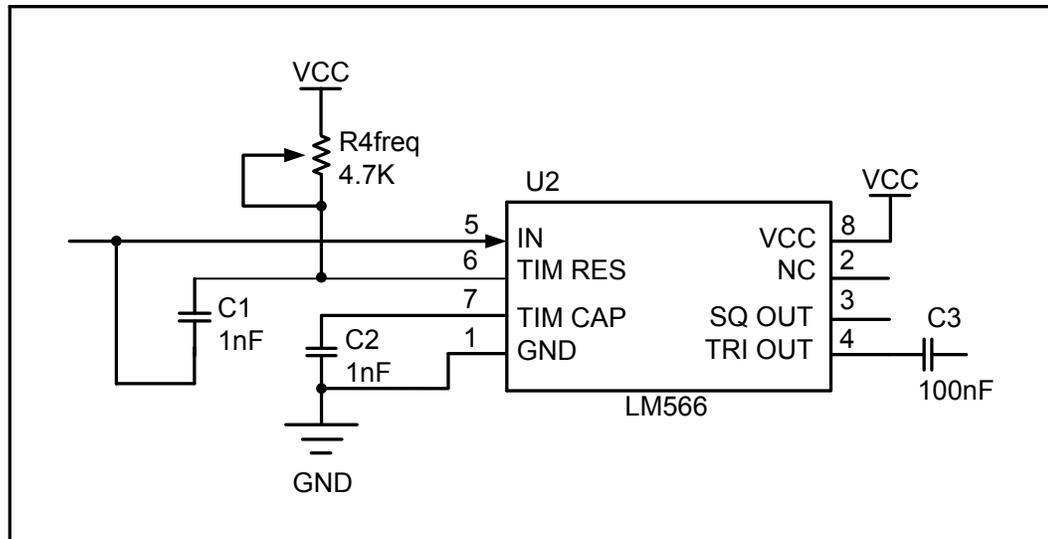


**Figura 5.3 – Diagrama interno do amplificador operacional – LM 741**

## 5.4 VCO

O VCO é um dispositivo que varia a frequência baseado na tensão de entrada. A saída pode ser escolhida entre forma de onda triangular ou retangular, sendo que neste caso foi escolhida a forma de onda triangular de modo a facilitar a filtragem e inserir na linha de energia um sinal mais próximo de uma onda senoidal pura.

O circuito integrado VCO consiste em um LM 566 se trata de um circuito integrado bipolar, com a frequência dada por um capacitor e resistor externo, sendo um requerimento desse componente que o nível de tensão de entrada esteja acima de  $2/3$  da tensão de alimentação.



**Figura 5.4 – VCO**

A entrada de tensão altera a polarização dos transistores envolvidos na carga e descarga do capacitor, e com isso o tempo de um ciclo varia, variando a frequência do sinal de saída.

O sinal de saída pode ser uma onda quadrada ou um sinal triangular, sendo que nesse projeto usou-se a saída triangular a partir do pino quatro do circuito integrado, deixando-se a saída da forma de onda quadrada desconectada.

A forma de onda triangular é conveniente para a etapa de filtro intermediário, onde fica mais simples de aproximar o sinal de saída de uma forma de onda senoidal por uma filtragem simples. Sabe-se que a forma de onda triangular possui menos componentes harmônicos que a forma de onda quadrada e isso colabora para uma boa filtragem intermediária do sinal.

O esquema elétrico interno do circuito integrado do VCO é dado na figura 5.5:

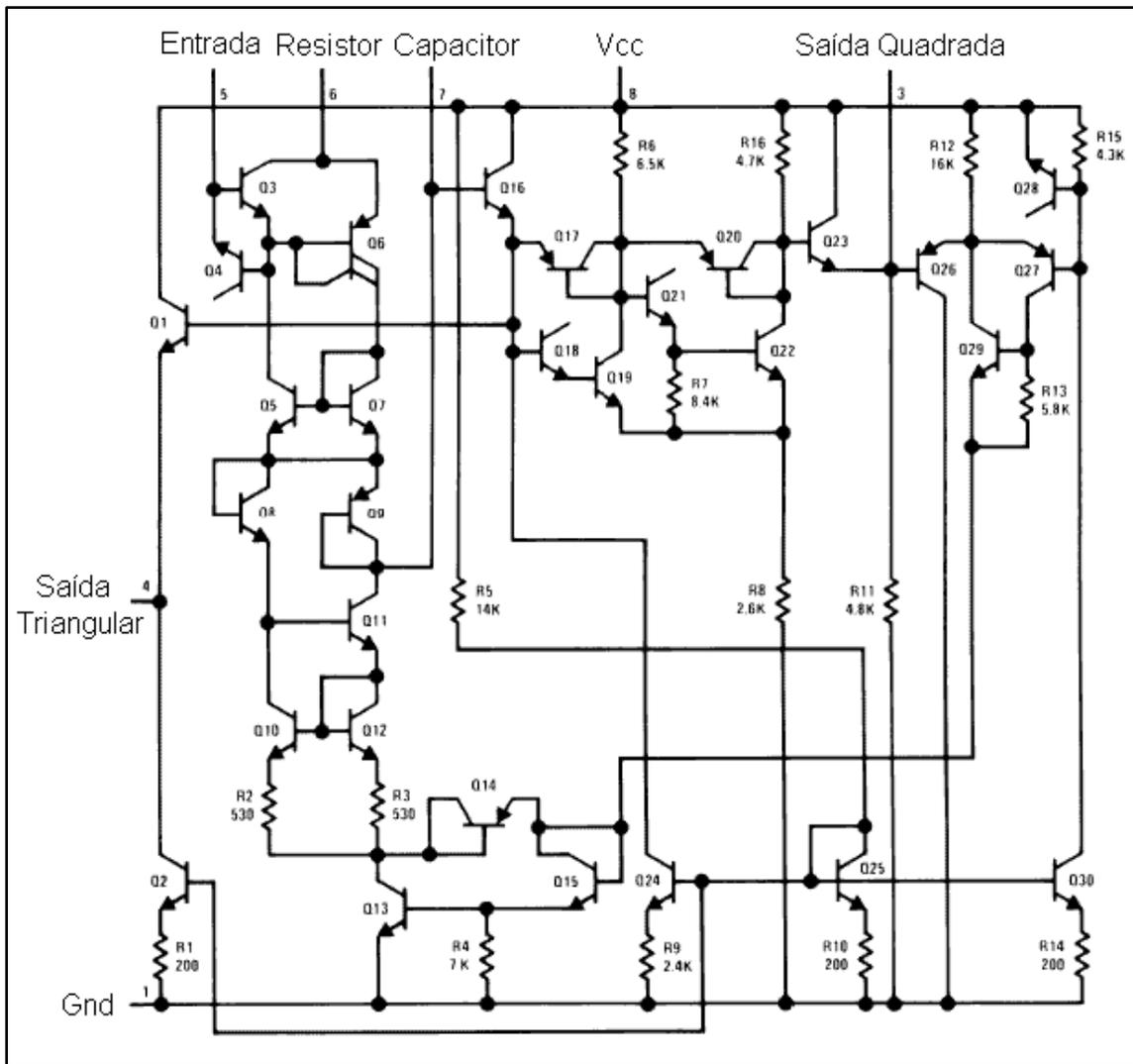


Figura 5.5 – Diagrama interno do VCO – LM 566

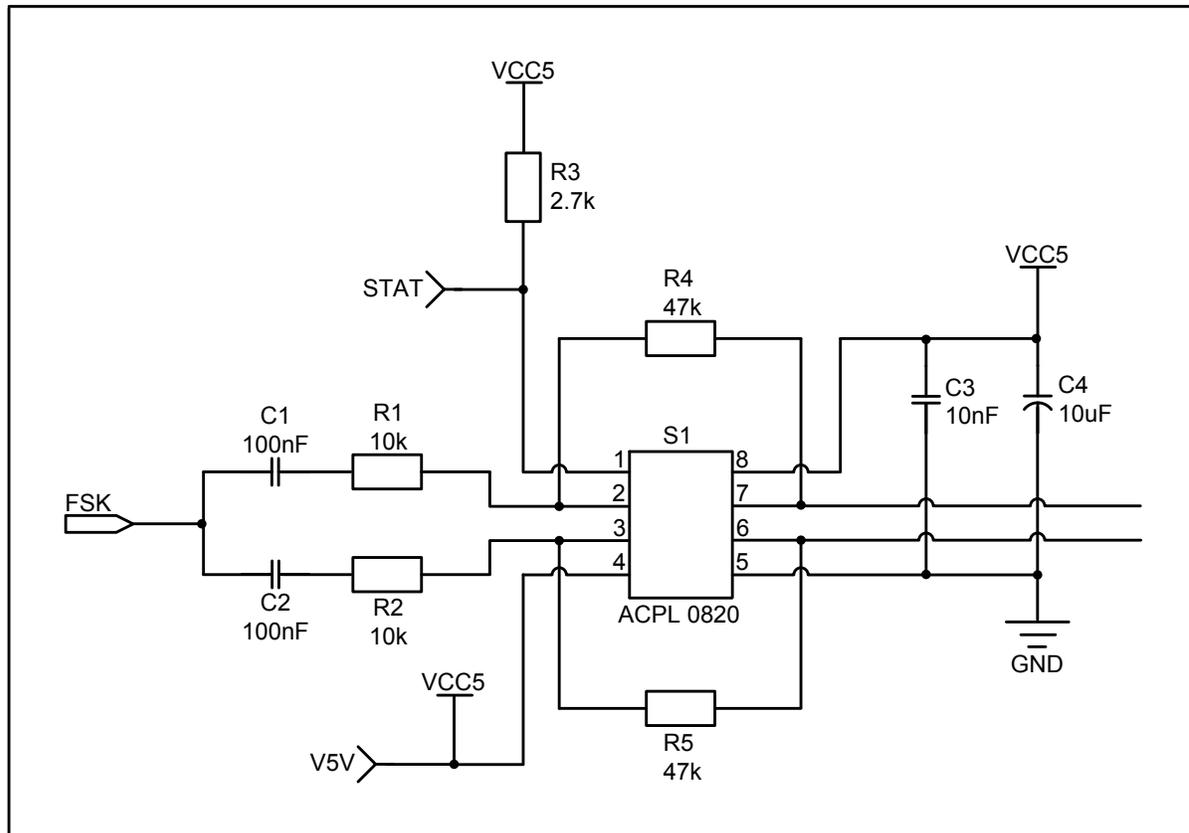
## 5.5 Ajuste de frequência

O ajuste de frequência ocorre de duas formas: É possível variar a frequência central da portadora por meio de um ajuste diretamente no VCO e posteriormente variar os limites máximos e mínimos usando os potenciômetros de controle de ganho e deslocamento vistos nos circuitos dos itens 5.2 e 5.4.

Os dois ajustes combinados permitem um estudo de frequência e uma melhor adequação da transmissão no local escolhido para a utilização pelo usuário final.

## 5.6 Amplificador

O amplificador usado consiste em um comparador de potência, capaz de trabalhar com impedâncias baixas que podem estar presentes na linha de energia. Ainda o mesmo possui uma proteção térmica que é adequada para a fase de protótipo onde diversos tipos de filtros serão estudados.



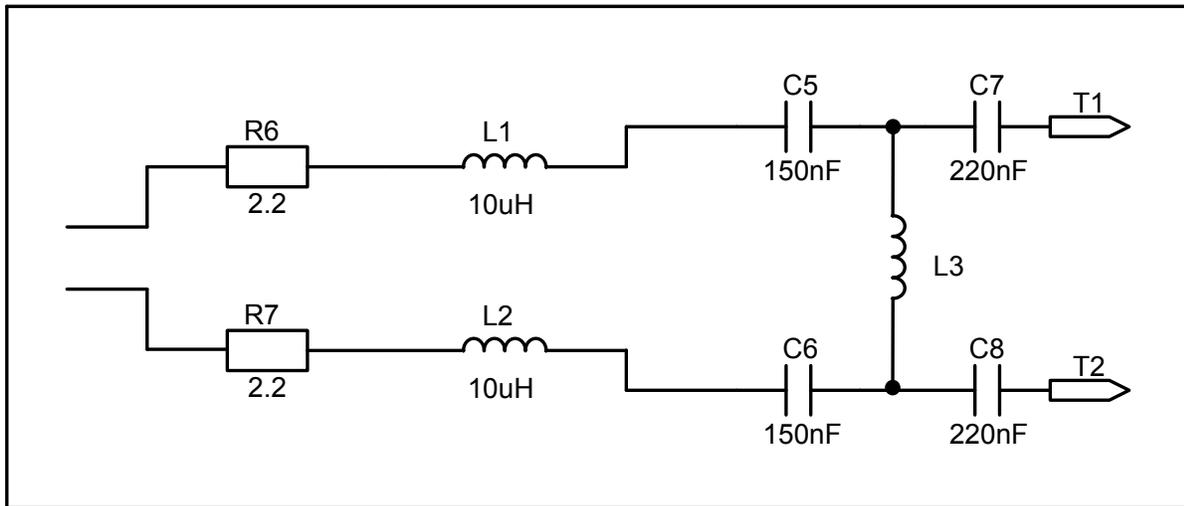
**Figura 5.6 – Amplificador**

O diagrama interno do amplificador de potência não foi divulgado pelo fabricante, dessa forma não temos o mesmo representado nesse trabalho.

## 5.7 Acoplamento

O acoplamento usado foi do tipo isolado e capacitivo usando indutores para reduzir a resistência série dos capacitores. As normas de segurança recomendam usar capacitores para o dobro da tensão da rede elétrica.

Esse tipo de acoplamento tem a vantagem de também ser simétrico, ou seja, é possível inverter fase e neutro sem problemas de curto circuito pelo fio terra.



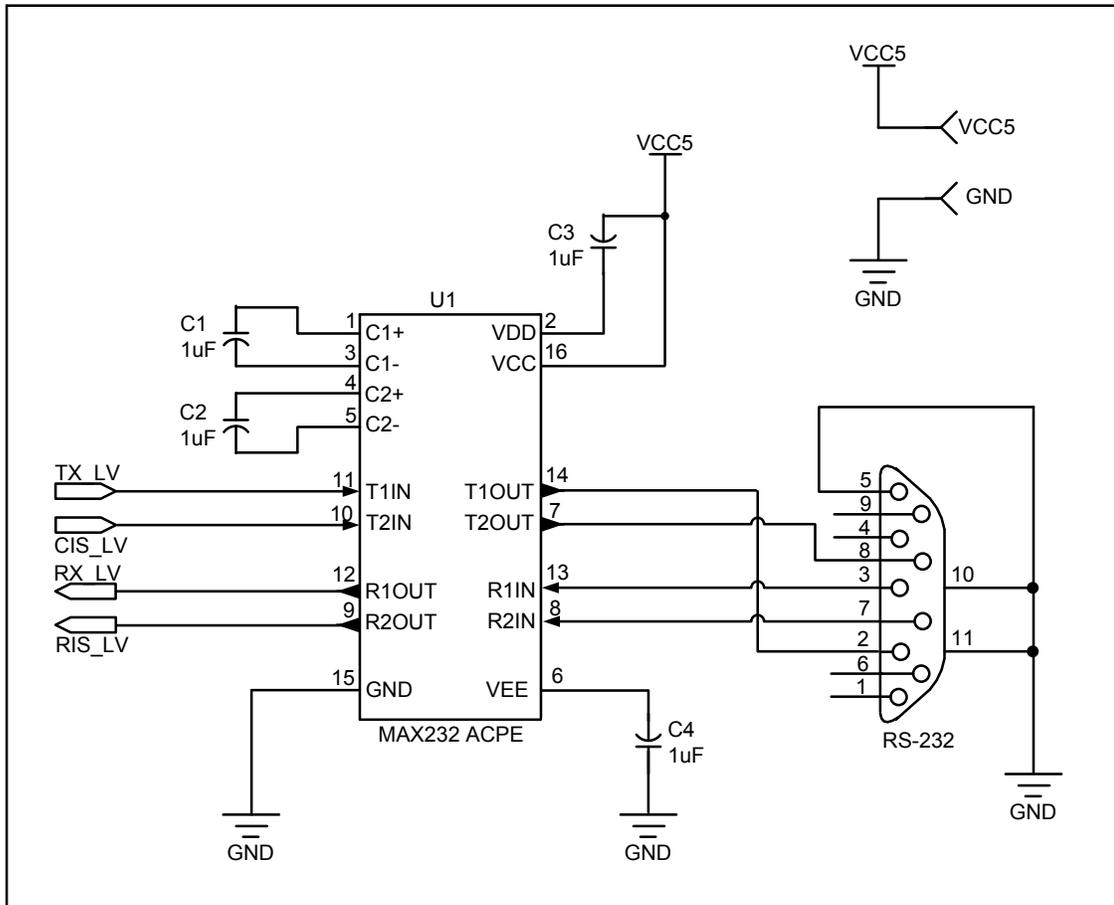
**Figura 5.7 – Acoplamento com a rede elétrica**

Note pela Figura 5.7 que é indiferente se o fio fase está conectado no terminal T1 ou T2, pois há simetria entre os terminais de entrada.

## 5.8 Interface serial opcional

A interface serial é um bloco opcional, usando um circuito integrado que consiste de um deslocador de nível que reduz o nível de tensão da entrada RS-232 ao nível lógico TTL padrão. O circuito usado possui também a capacidade de elevar uma tensão TTL a níveis RS-232, dessa forma pode ser feita uma expansão do projeto para funcionar com um canal serial, caso não se deseje usar o circuito em conjunto com um microcontrolador.

No entanto, essa funcionalidade não é utilizada nesse protótipo, pois optou-se em usar a entrada lógica diretamente, pela conveniência na interface com microcontroladores que podem fazer uso de sistema de PLC.



**Figura 5.8 – Interface serial opcional**

## 5.9 Protótipo: *layout*

O *layout* foi feito com base no diagrama completo do circuito e na lista de materiais utilizados para a escolha do desenho físico correto a ser colocado na placa.

Um diagrama ilustrativo do *layout* foi colocado na Figura 5.9 e contém as informações necessárias para uma visão geral do trabalho efetuado. Note que os pontos de testes foram adicionados posteriormente, no pós-processamento pela ferramenta de CAM, onde foram efetuados os testes de violações elétricas e extração de *netlist*.

A ferramenta CAM também gerou a base de dados para a impressão dos fotolitos entregues para a confecção da placa de protótipo, que foi fabricada externamente usando uma empresa especializada em PCB.

Segue abaixo o desenho ilustrativo do layout final, note que o desenho abaixo não está na escala 1:1, os desenhos completos colocados no apêndice respeitam a escala 1:1 e os arquivos gerados seguem o padrão GERBER 2:3 e NC-DRILL 2:3 (resolução de 1 mil)

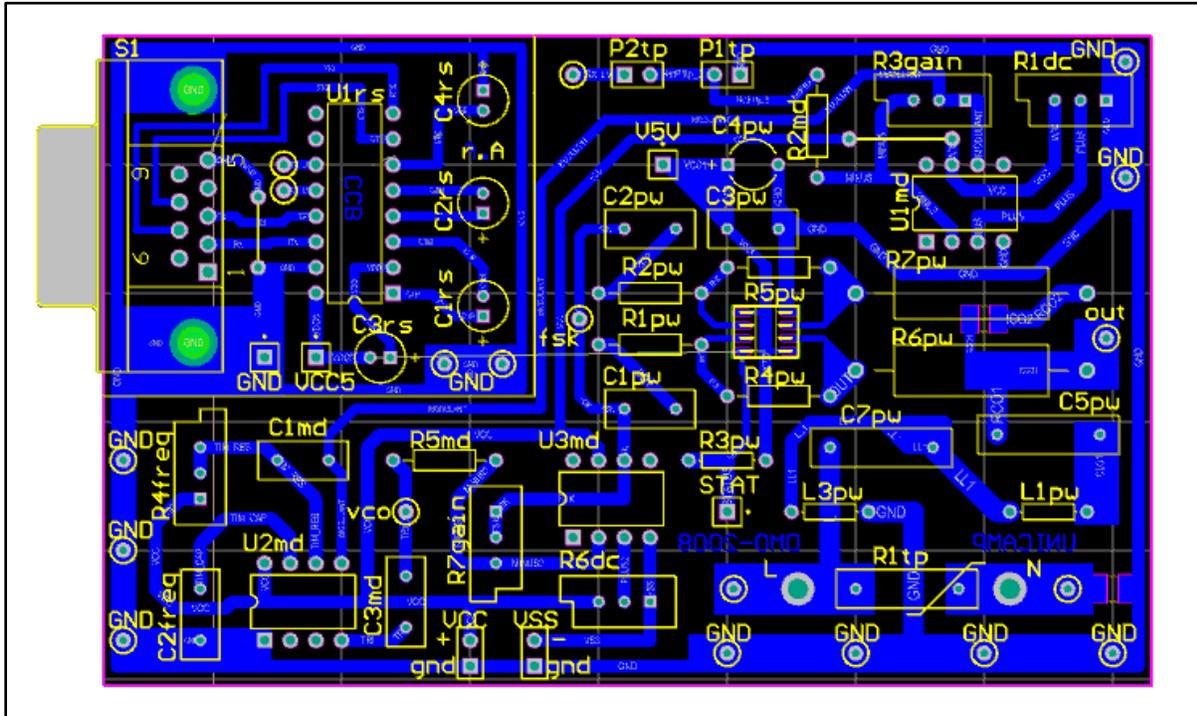


Figura 5.9 – Ilustração da placa de circuito final

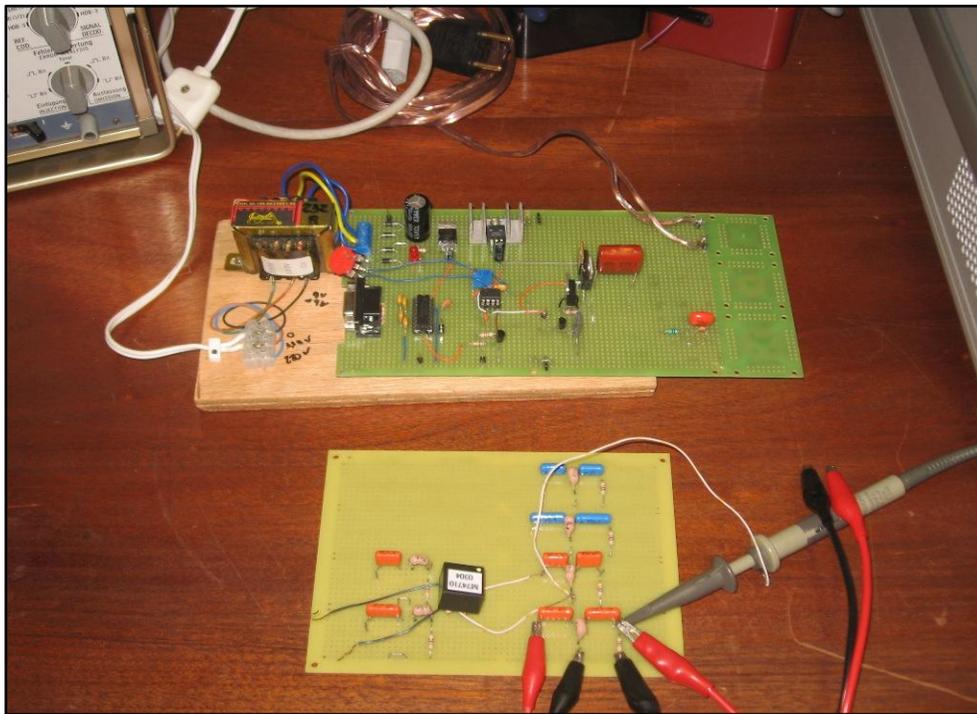
---

## Capítulo 6: Realização e medidas do protótipo

---

Antes da montagem e *layout* definitivo, foi feita a montagem de um protótipo para estudo do acoplamento a rede elétrica. A parte de acoplamento recebeu atenção especial, pois se trata de um bloco crítico do circuito.

Os trabalhos práticos de validação do circuito de acoplamento e o relacionamento do mesmo aos valores simulados originaram a um artigo aceito para publicação no segundo semestre de 2008, na “Revista de Ciências Exatas e Tecnologia”, ISSN 1980-1793 da Editora Anhanguera Publicações. (Barbante e Kretly, 2009).

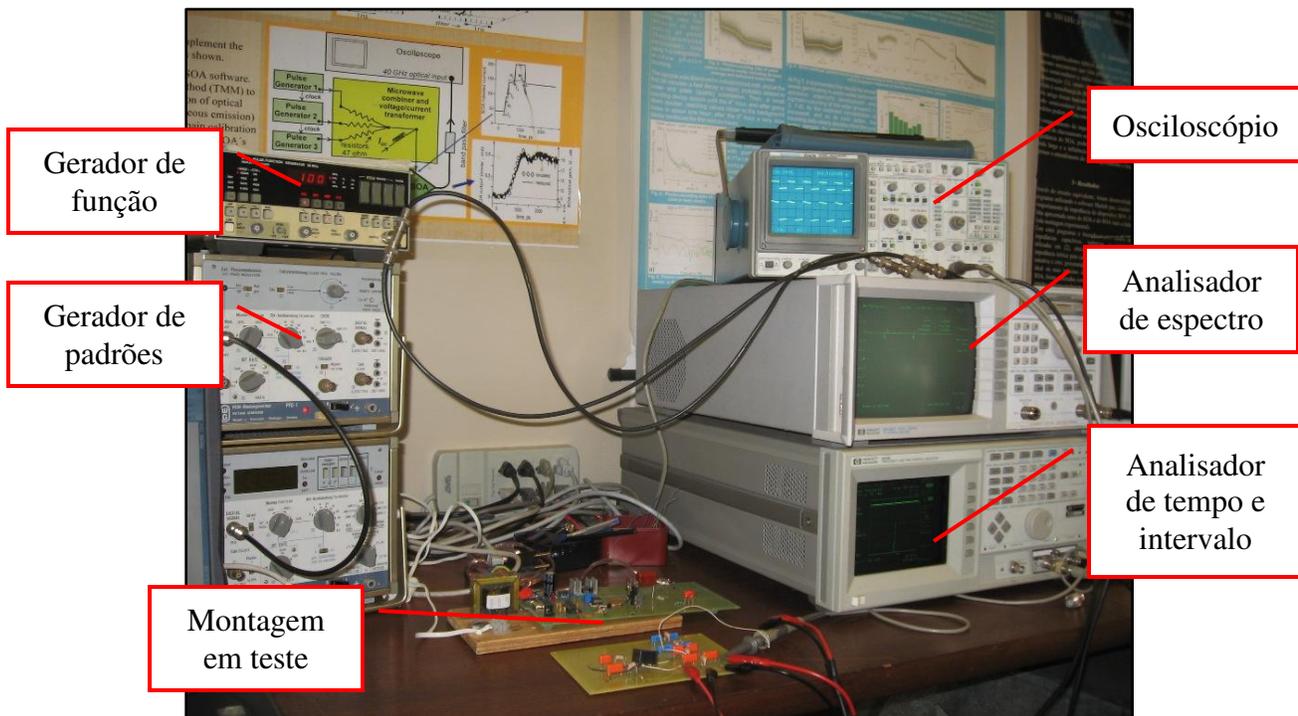


**Figura 6.1 – Estudo inicial de filtro e modulação**

Este trabalho de validação incluiu também a medida da taxa de erro, de modo a ter-se uma estimativa da qualidade de transmissão esperada para o circuito. A geração dos dados a serem transmitidos foi feita por um equipamento ajustado para fornecer uma saída aleatória, semelhante ao simulado, de modo a se obter uma melhor aproximação dos resultados.

Os filtros foram montados em placas de circuito impresso de modo padronizado, as curvas de resposta dos filtros medidas em um analisador de redes vetorial de baixa frequência

ou “*vector network analyser*” e os resultados sobrepostos a seguir para uma comparação direta dos resultados.

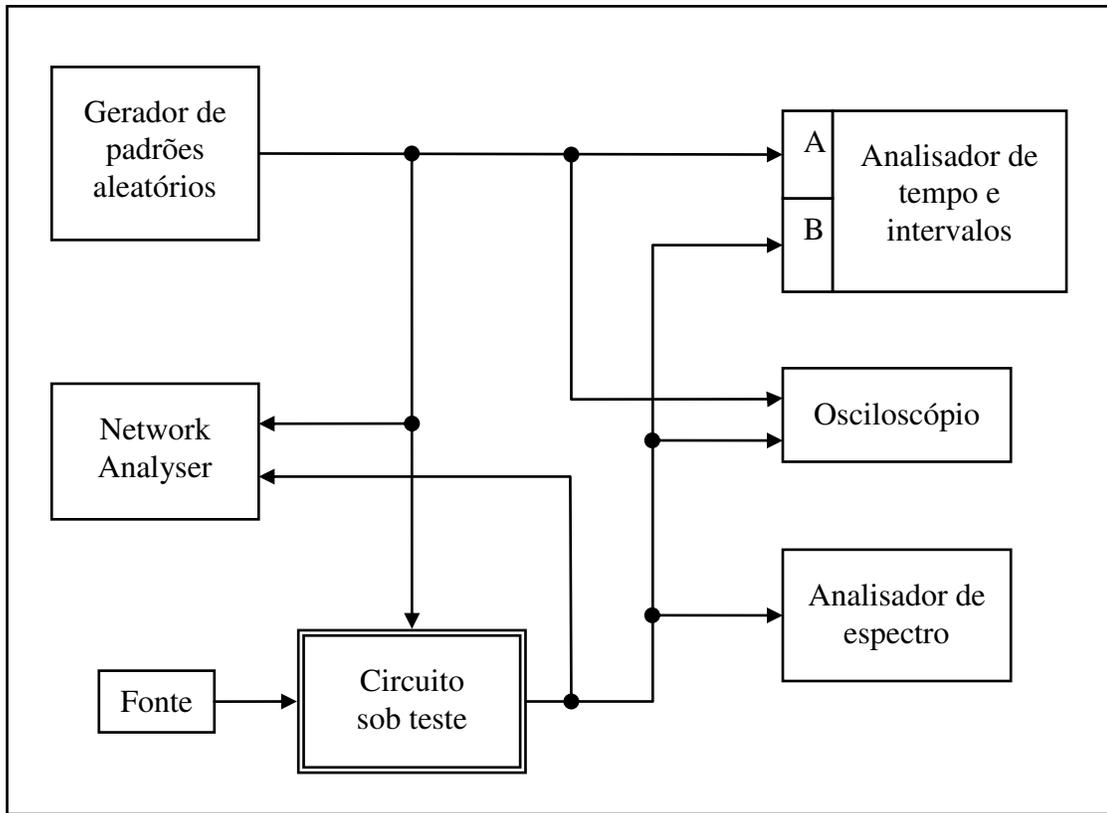


**Figura 6.2 – Bancada de testes e medidas**

Na figura 6.2 há o protótipo montado no ambiente do laboratório da faculdade, sendo as medidas feitas sob a orientação do professor orientador com o objetivo da publicação dos resultados desse estudo do acoplamento.

É possível verificar na Figura 6.3 as ligações dos equipamentos usados o para a realização das medidas. Nem todos os equipamentos foram ligados ao mesmo tempo, pois algumas medidas demandam um circuito em repouso enquanto outras trabalham medindo o circuito em teste sob plena atividade.

O osciloscópio permite monitorar o sinal transmitido, e procurou-se manter os níveis de ruído idênticos nos dois canais do analisador de tempo e intervalo, de modo que seja medido o erro real do circuito e não erro devido à diferença nos níveis de ruídos presentes.

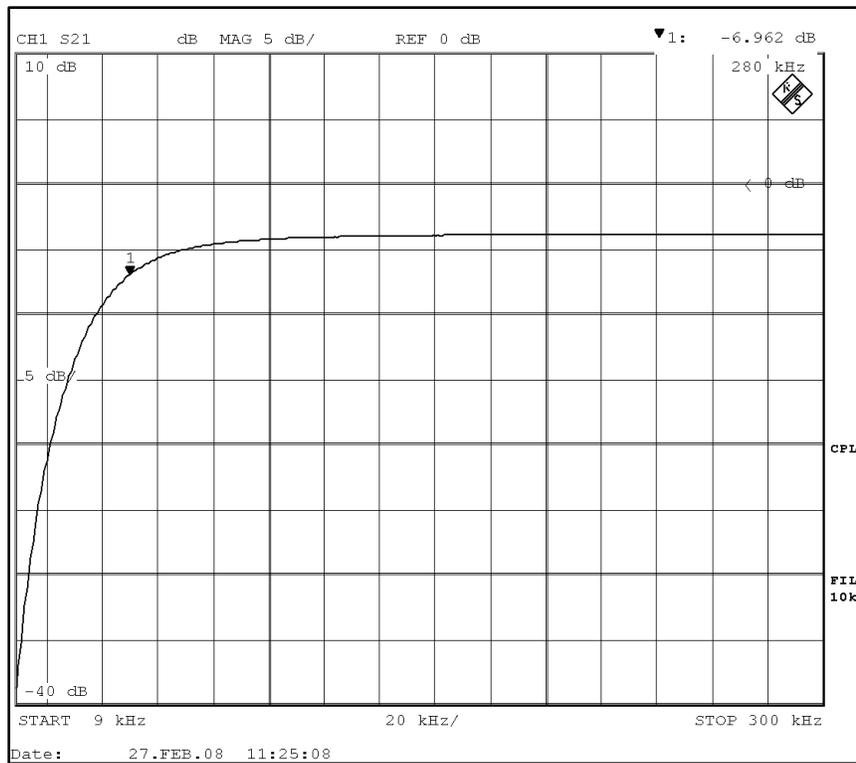


**Figura 6.3 – Diagrama de ligação dos equipamentos para testes**

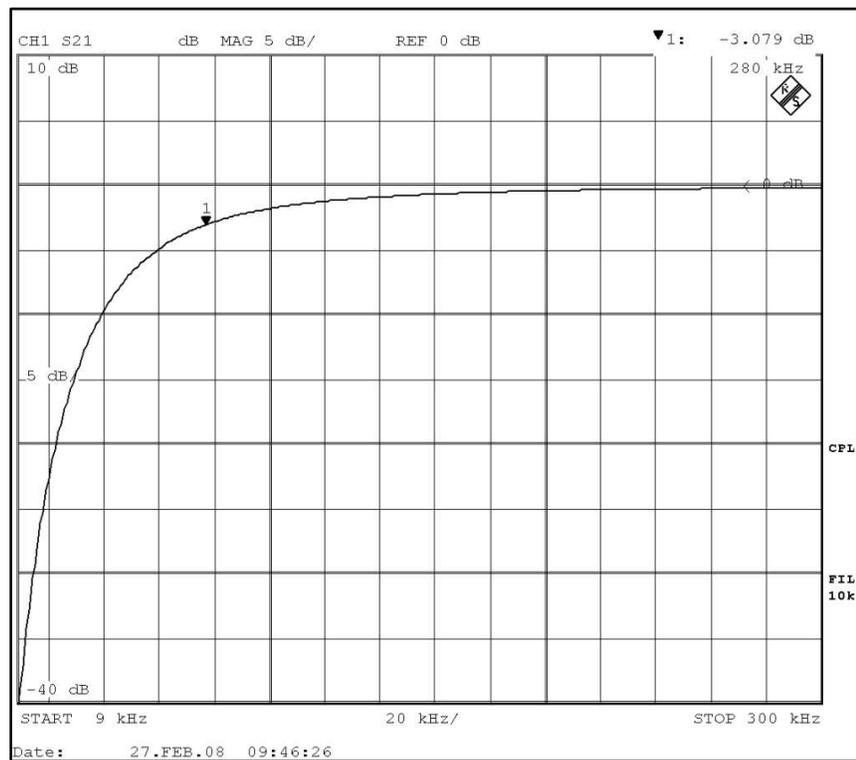
## 6.1 Acoplamento direto

Os resultados para o acoplamento capacitivo direto apresentaram uma envoltória plana nas altas frequências, um resultado que combina perfeitamente com a simulação obtida. Note que embora esse resultado seja suficiente para obter a transmissão de dados, não é um resultado ótimo, pois não há atenuação das altas frequências.

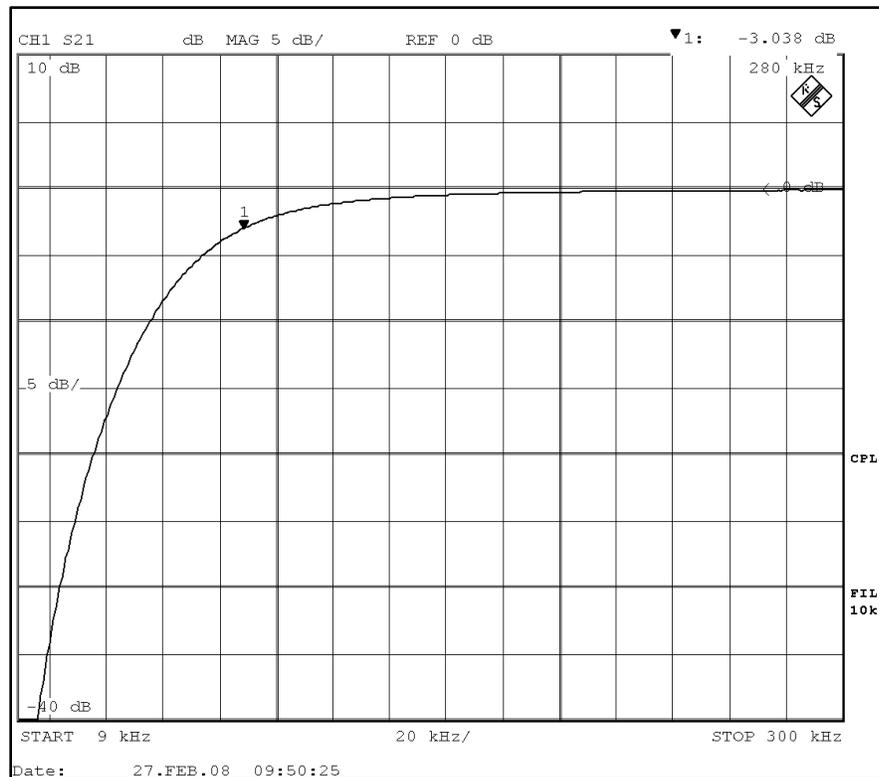
É possível verificar nas Figuras 6.4 a 6.6 os resultados obtidos para os filtros capacitivos que foram vistos no Capítulo 4.



**Figura 6.4 – Acoplamento capacitivo com 47nF**



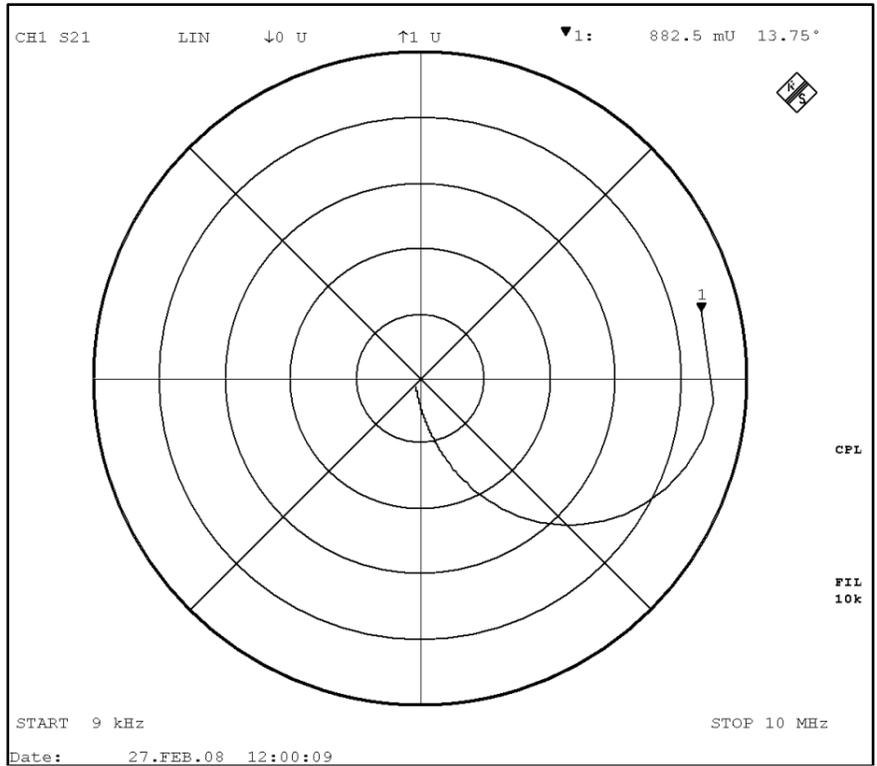
**Figura 6.5 – Acoplamento capacitivo com 100nF**



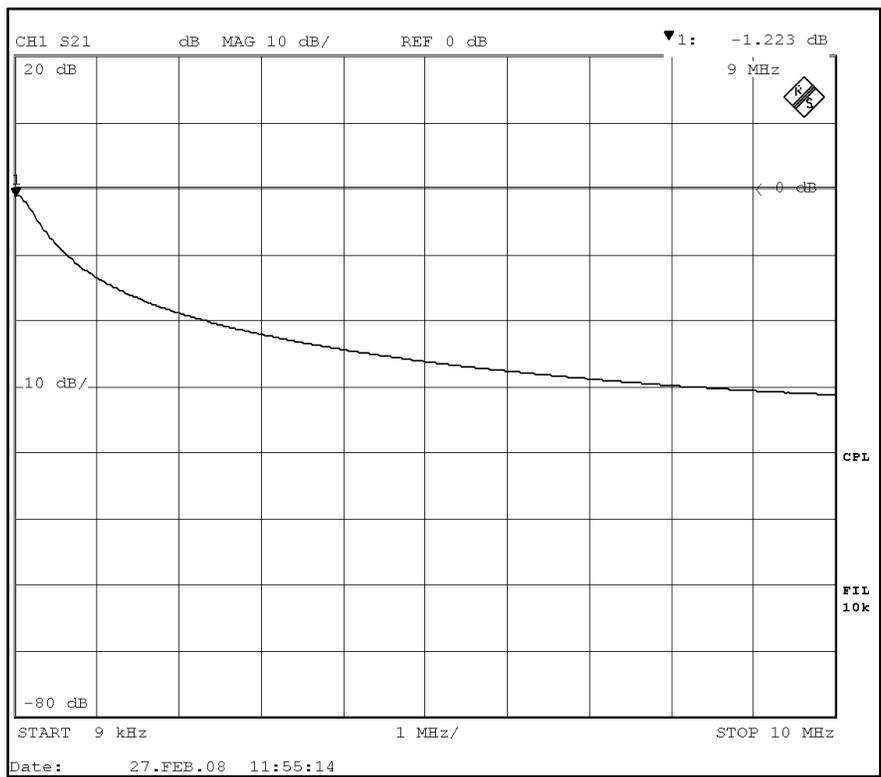
**Figura 6.6 – Acoplamento capacitivo com 150nF**

## 6.2 Acoplamento isolado

Para o acoplamento isolado, além da medida do filtro, foi feita a caracterização do transformador de acoplamento usado. Sua impedância complexa foi medida para uma variação de frequência até 10 MHz. O resultado está apresentado nas Figuras 6.7 e 6.8, e mostra uma característica indutiva para o transformador na frequência de trabalho desejada.



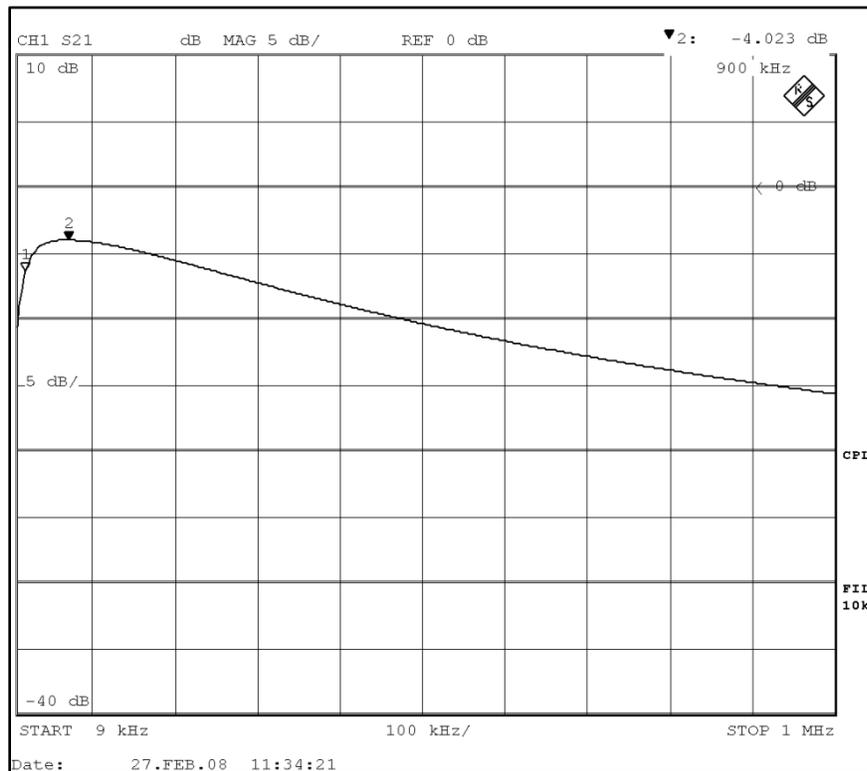
**Figura 6.7 – Impedância complexa do transformador de acoplamento**



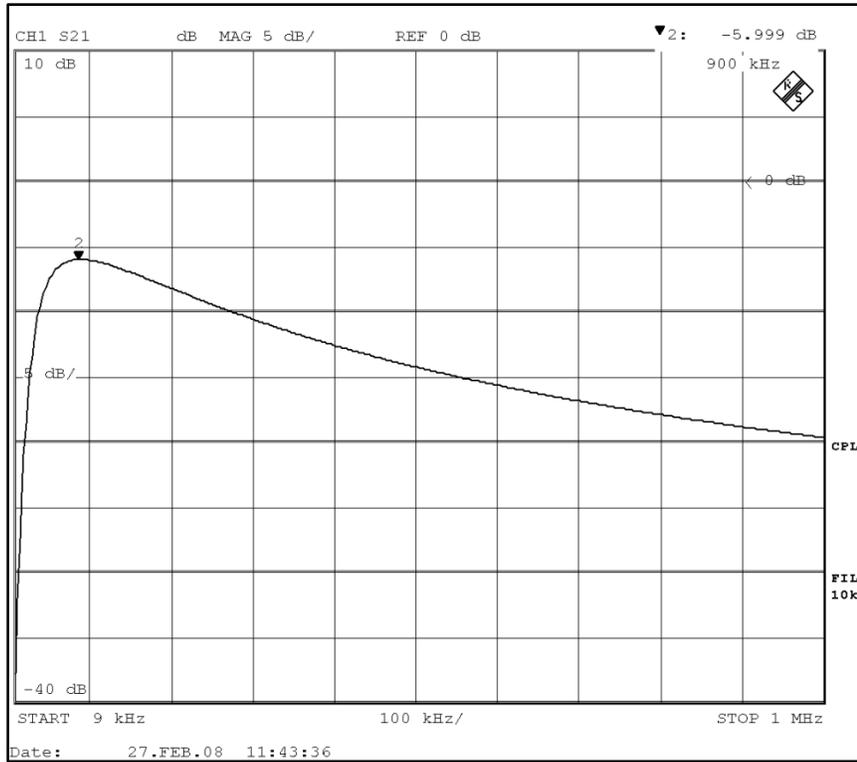
**Figura 6.8 – Atenuação natural do transformador até 10 MHz**

Os resultados medidos para o acoplamento isolado com transformador mostram uma atenuação um pouco maior do que a obtida em simulação para altas frequências, vide figuras 6.9 a 6.11, pois o transformador real possui o núcleo em ferrite que atenua o sinal acima de 400 kHz diferente do modelo de simulação onde esse comportamento não acontece.

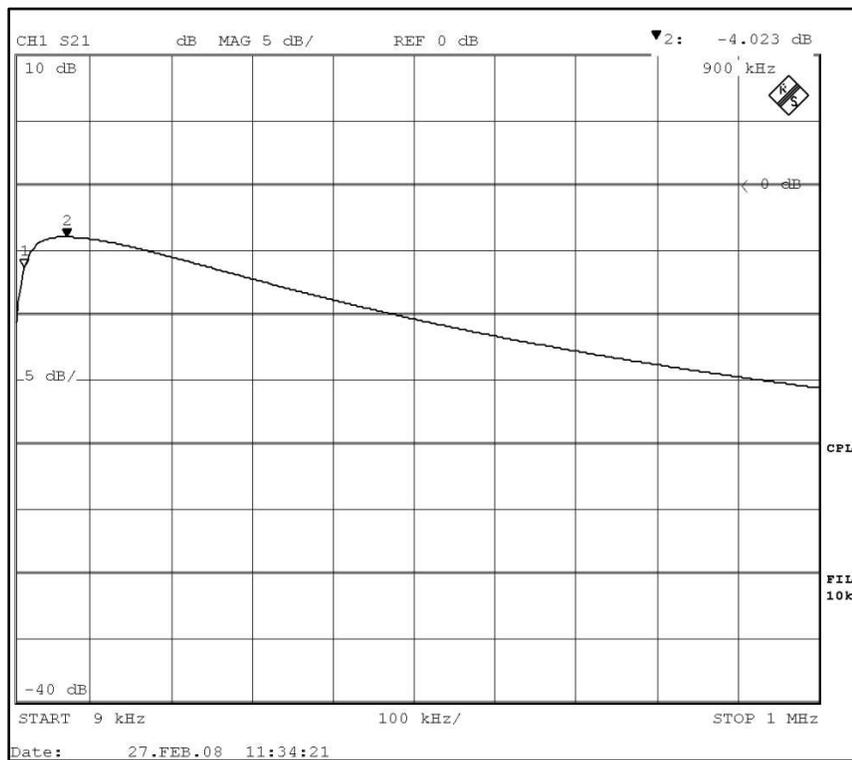
Essa diferença entre o modelo e a valor medido pode se explicado pelo modelo genérico usado para o transformador, que possui diversas componentes em altas frequências que são desconsideradas na simulação, que utiliza um modelo próximo do ideal.



**Figura 6.9 – Acoplamento isolado com 47nF**



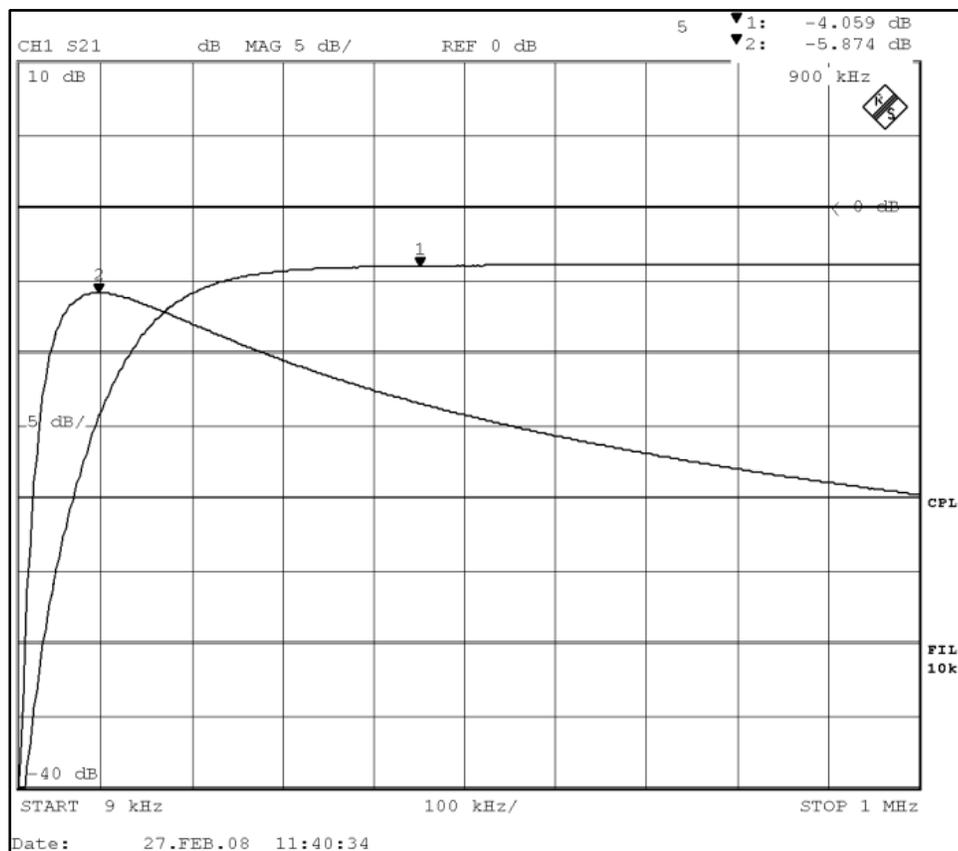
**Figura 6.10 – Acoplamento isolado com 100nF**



**Figura 6.11 – Acoplamento isolado com 120nF**

Assim, com o acoplamento isolado obtém-se ao mesmo tempo a transmissão do sinal, atenuação de altas frequências e o isolamento da rede elétrica. Este resultado na verdade já era esperado com base na simulação elétrica, e também pela atenuação natural do transformador de acoplamento mostrada na Figura 6.8.

Para uma comparação mais direta dos resultados, o resultado típico para o filtro isolado e não-isolado está colocado na Figura 6.12, em um gráfico único na mesma escala para as duas curvas. Note na figura que o ponto máximo nos dois casos tem aproximadamente o mesmo valor, no entanto o filtro isolado apresenta a atenuação esperada em altas frequências, como visto nas figuras anteriores.



**Figura 6.12 – Sobreposição dos resultados típicos obtidos para os filtros**

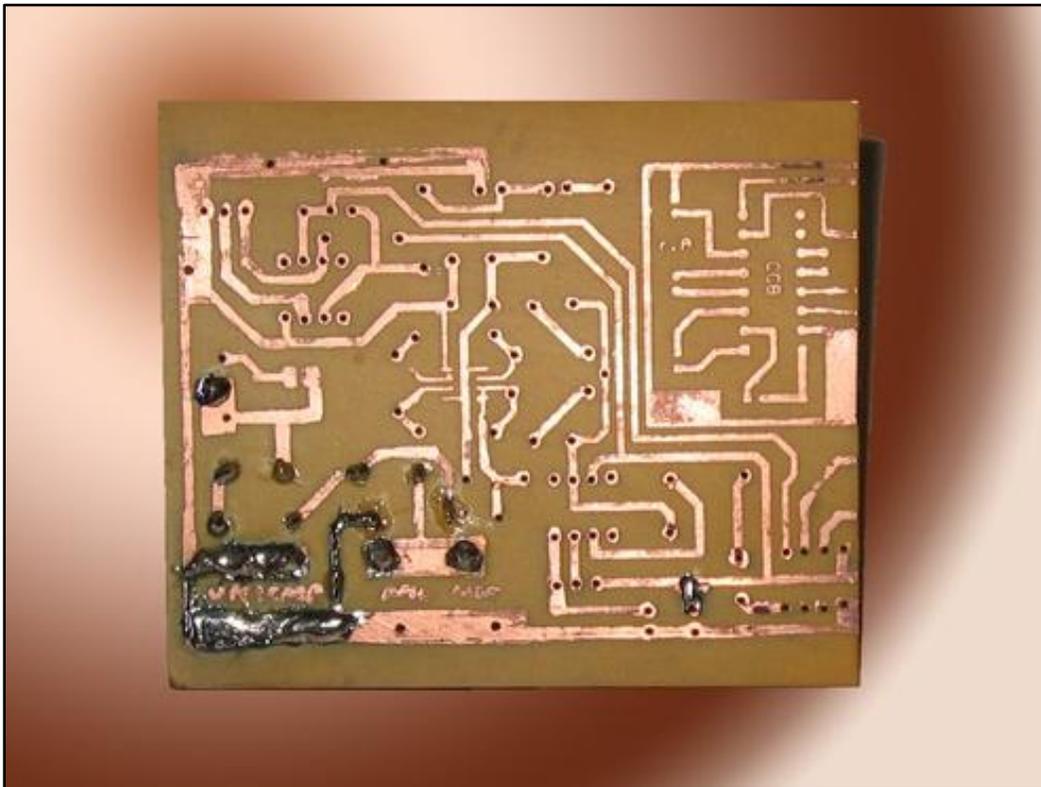
O próximo passo é transmitir uma seqüência de dados pela rede elétrica usando os dois filtros, para medir a taxa de erro na transmissão e assim verificar o comportamento dinâmico do circuito em um caso real.

### 6.3 Placa de teste para os blocos básicos

Antes da versão final da placa, duas outras montagens de teste foram realizadas, com o objetivo de ajustar os limites do circuito de ganho e deslocamento, efetuar testes com o VCO e finalmente efetuar testes com o circuito de acoplamento.

A primeira montagem teve o objetivo de efetuar testes no amplificador de saída e acoplamento, verificando os valores de componentes recomendados pelo fabricante e adequando o projeto a impedância da rede elétrica.

Dessa forma, a montagem da primeira placa de testes (Figura 6.13) não foi total, pois apenas uma pequena parte do circuito foi exercitada. Esses testes iniciais permitiram verificar os pontos fracos do layout e melhorar o mesmo na elaboração de uma segunda placa de testes.

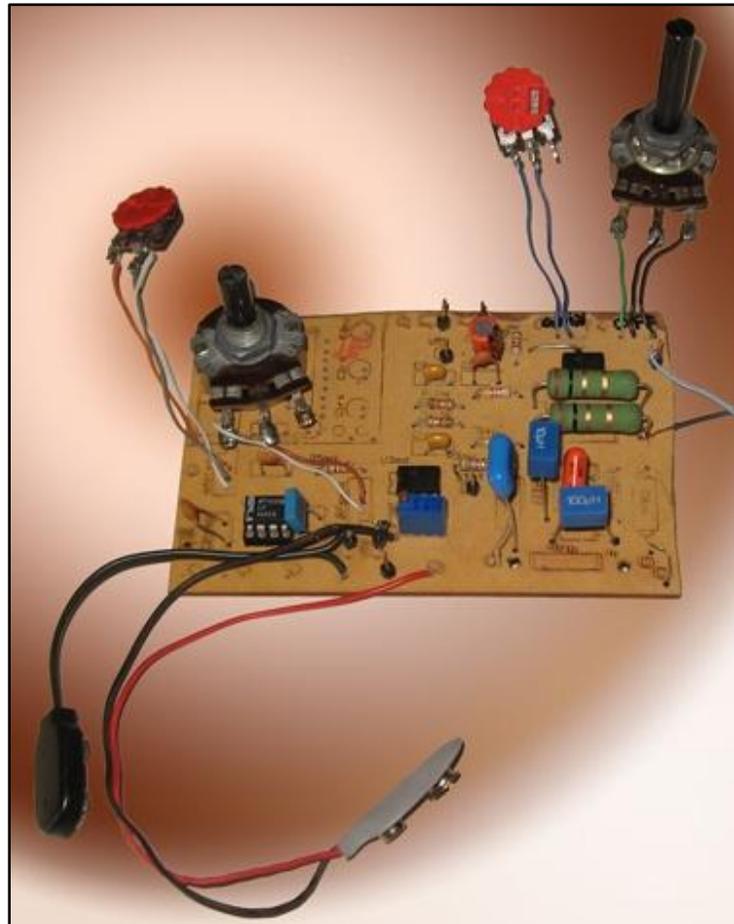


**Figura 6.13 – Primeira placa de testes**

A segunda placa de teste, que pode ser vista na Figura 6.14 com um layout melhorado e com um melhor resultado de confecção, foi totalmente montada e alguns valores de

componentes ajustados para um melhor desempenho. Uma série de potenciômetros e trim-pots permitem uma grande quantidade de ajustes antes da elaboração da versão final.

Há ainda duas entradas para baterias de 9V evitando assim o uso de fontes de alimentação adicionais e mostrando o baixo consumo do circuito usado para o condicionamento do sinal, sendo que apenas o amplificador de potência é ligado em uma fonte de alimentação real, de maior capacidade de corrente.

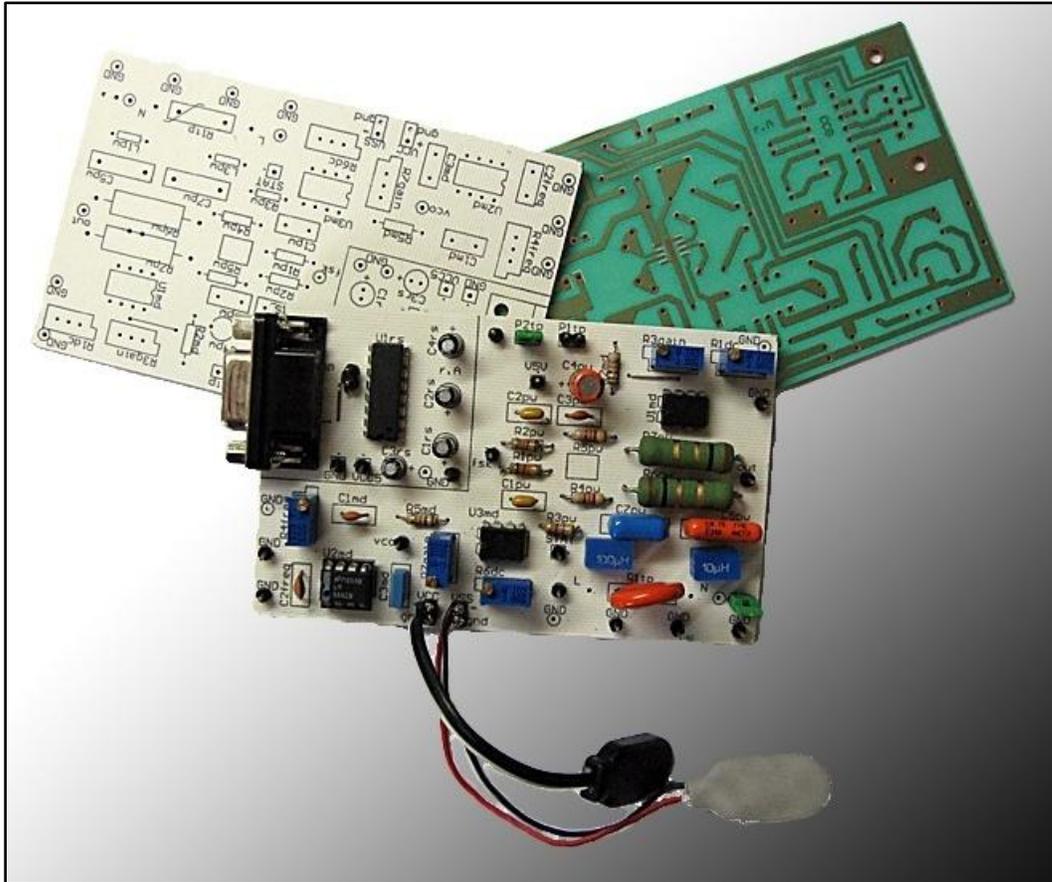


**Figura 6.14 – Segunda placa de testes**

Após a montagem de teste, a placa definitiva foi confeccionada de modo profissional, completamente montada e testada. Os diagramas e fotolitos finais estão colocados nos apêndices, como comentado anteriormente.

## 6.4 Placa de circuito final

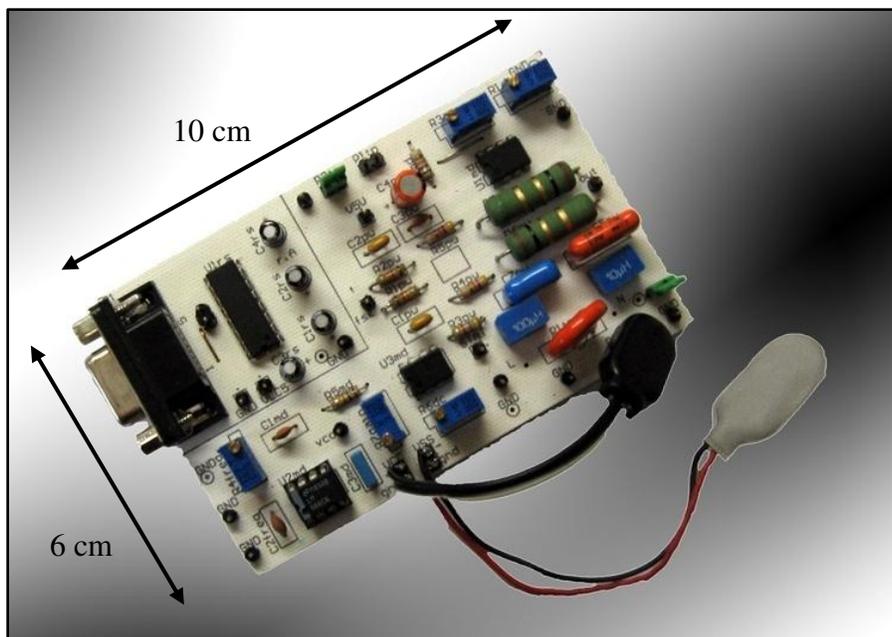
O fotolito originado do layout final mostrado na Figura 6.11 foi enviado à fábrica para que a placa de circuito fosse confeccionada. Na Figura 6.15 temos o resultado, sendo a placa em face simples onde é possível ver a máscara de componentes, a camada inferior com as trilhas e o resultado da placa montada com os componentes vistos anteriormente.



**Figura 6.15 – Placa final: Layout e montagem**

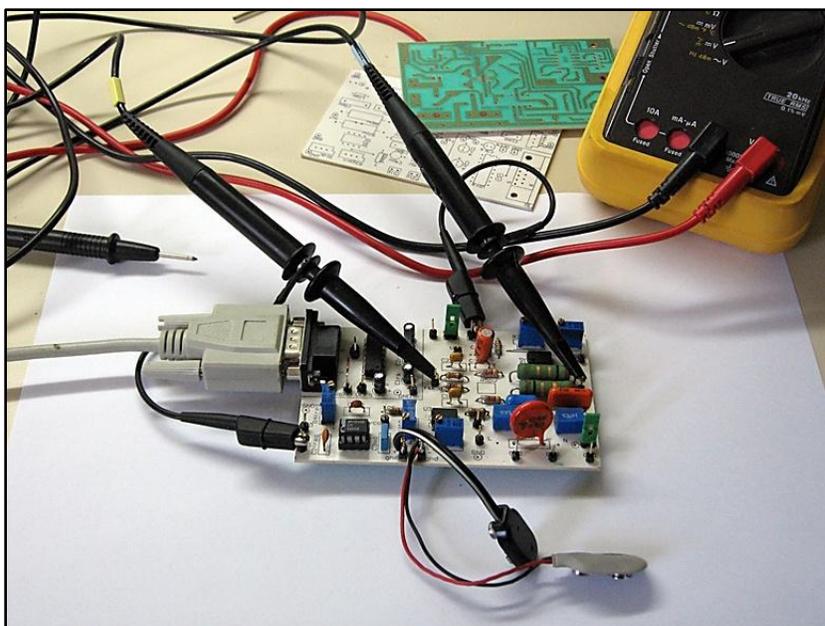
Um detalhe da placa final, colocada na Figura 6.16, mostra que a mesma possui componentes comuns montados em furos e diversos pontos de teste para medidas e extração de formas de ondas.

Essa montagem inclui dispositivos de proteção como o varistor na entrada, e o acoplamento é realizado de forma simétrica como recomendado no Capítulo 4.



**Figura 6.16 – Detalhe da placa final montada**

Após a montagem, verifica-se na Figura 6.17 uma sessão típica de medidas onde se usou primariamente um multímetro e um osciloscópio.



**Figura 6.17 – Placa final durante testes e medidas**

## 6.5 Formas de onda medidas

Abaixo há uma série de medidas práticas feitas com o osciloscópio de forma a estudar o funcionamento prático do circuito.

Iniciou-se com as figuras do sinal e entrada, na forma digital, e terminou-se na onda senoidal modulada que é colocada na rede elétrica. Os critérios para a captura da forma de onda basearam-se no diagrama em blocos que foi mostrado na Figura 5.1, onde existe uma visão geral do circuito e também a forma de onda esperada nas medidas.

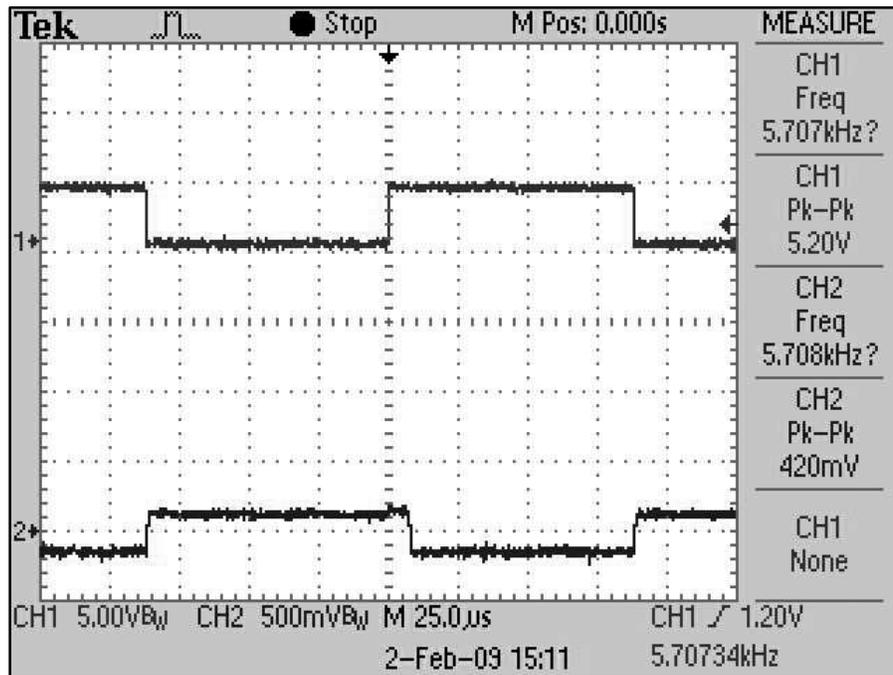
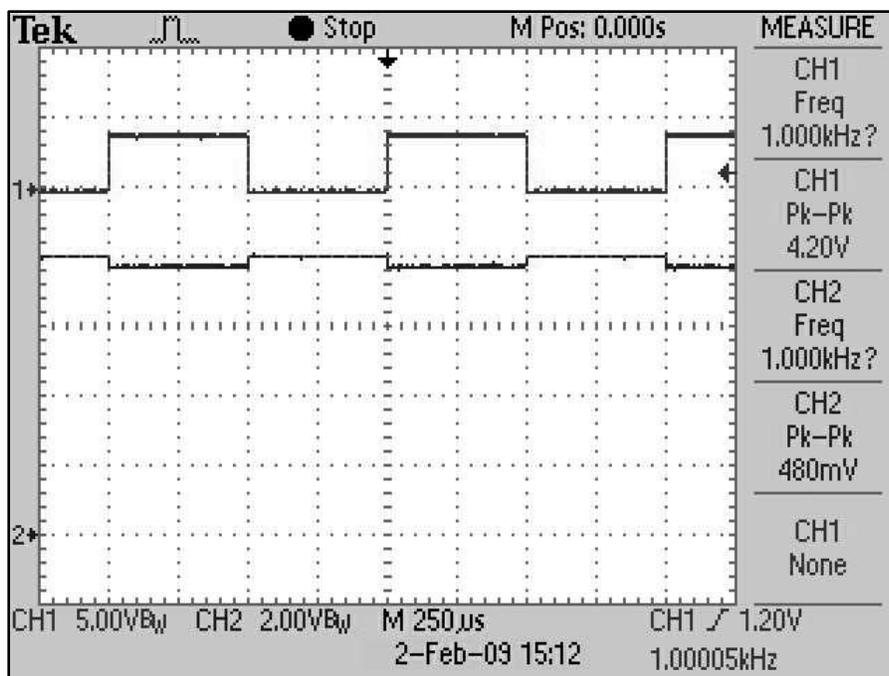


Figura 6.18 – Saída após deslocador de nível

Vê-se na Figura 6.18 a entrada do canal digital e a remoção do *offset* e atenuação para o posterior condicionamento do sinal de entrada do VCO.

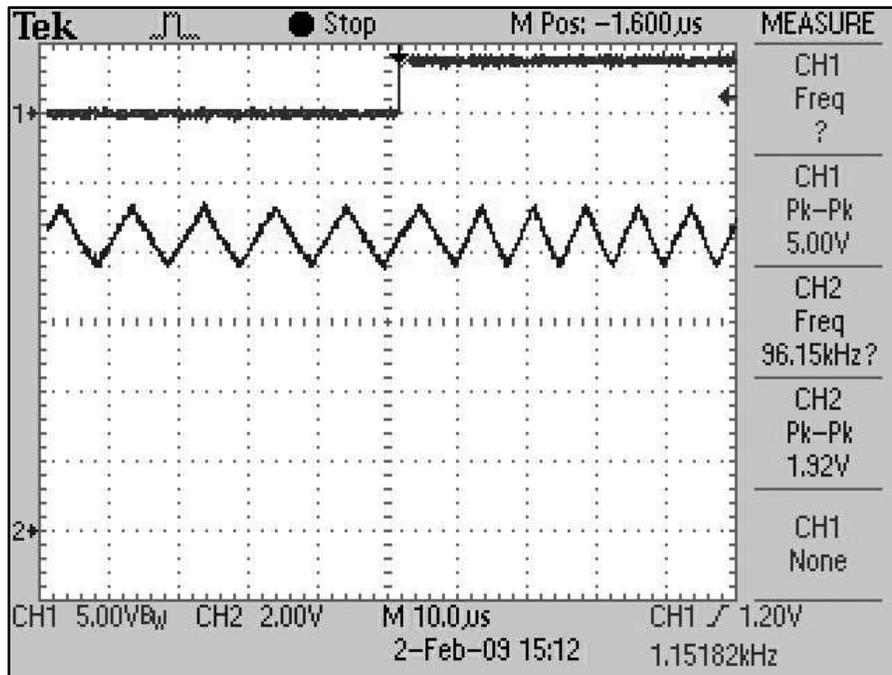


**Figura 6.19 – Entrada do VCO (sinal modulante)**

Vê-se na Figura 6.19 o sinal digital de entrada no Canal 1, e no Canal 2 existe a entrada do VCO. Note que a entrada do VCO é bastante sensível de modo que a tensão de entrada possui uma oscilação de apenas algumas centenas de milivolts.

Uma diferença de tensão maior implica em maior desvio de frequência e isso pode ser ajustado dependendo da necessidade da aplicação do usuário final. Esse nível de sinal é dependente do VCO usado, portanto deve ser ajustado de forma diferente em uma eventual implementação em circuito integrado.

No projeto feito com componentes discretos é possível uma grande variação de frequência, variando de algumas dezenas de Hz até centenas de KHz, sendo um ajuste preciso trabalhoso o que justifica a inclusão de potenciômetro multi-voltas no projeto, de modo a permitir um ajuste mais fino a frequência transmitida pela rede.

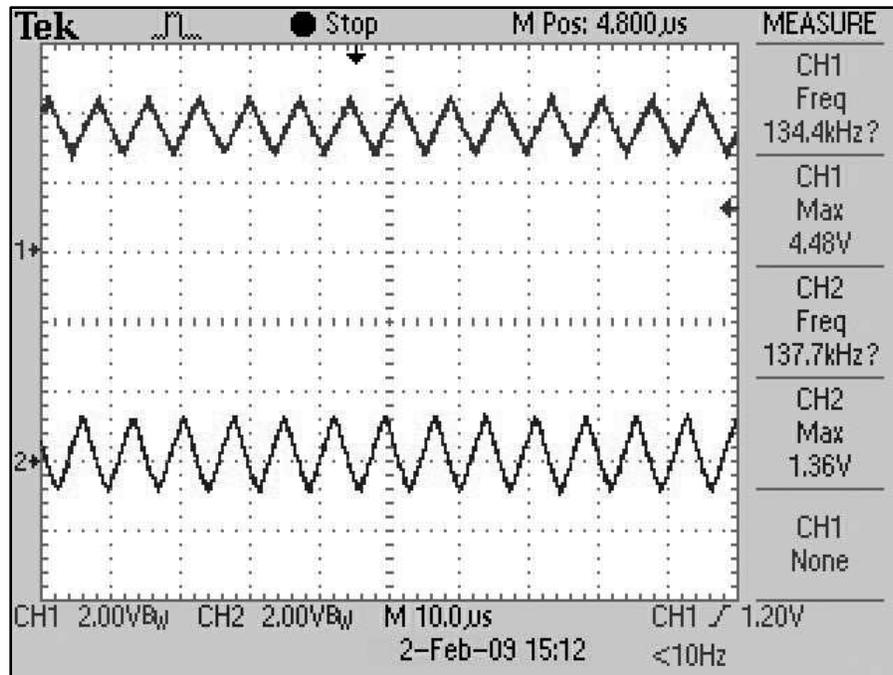


**Figura 6.20 – Saída do VCO, passo de frequência (sinal modulado)**

Na Figura 6.20 vê-se o resultado da modulação do VCO, ou seja, um sinal triangular colocado no Canal 2 com mesma amplitude, mas frequências diferentes, como o desejado para se efetuar a modulação do sinal de entrada. Note que a saída do VCO possui uma componente DC significativa que deve ser removida por meio de filtros.

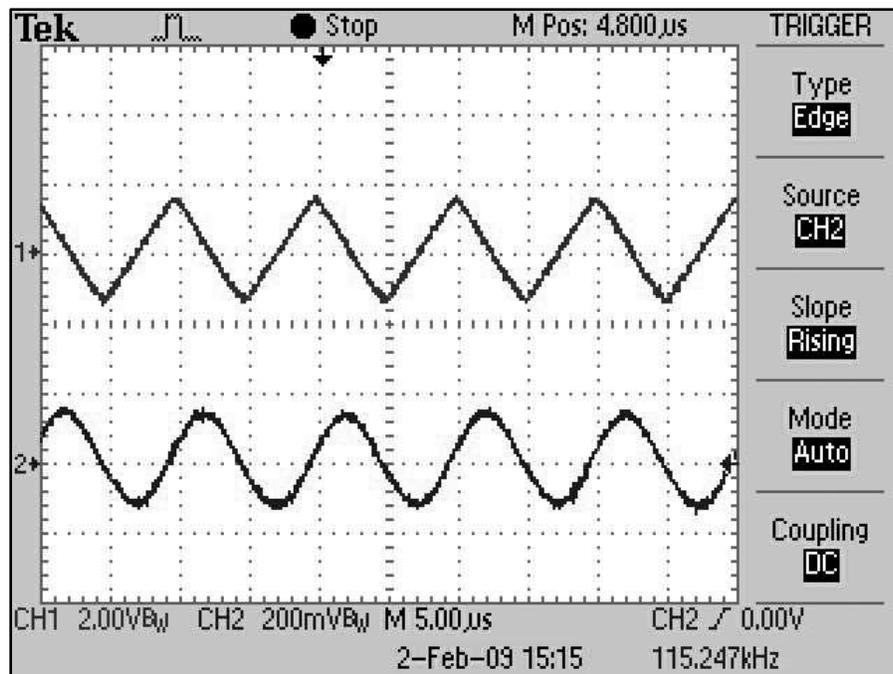
Um simples capacitor remove a componente DC, mas é possível aproveitar e posteriormente aplicar um filtro simples de primeira ordem para fazer uma primeira remoção das componentes de alta frequência.

Embora possa colocar diretamente um sinal triangular na rede elétrica, o espectro fica melhor definido filtrando o sinal e aproximando o mesmo de uma forma de onda senoidal.



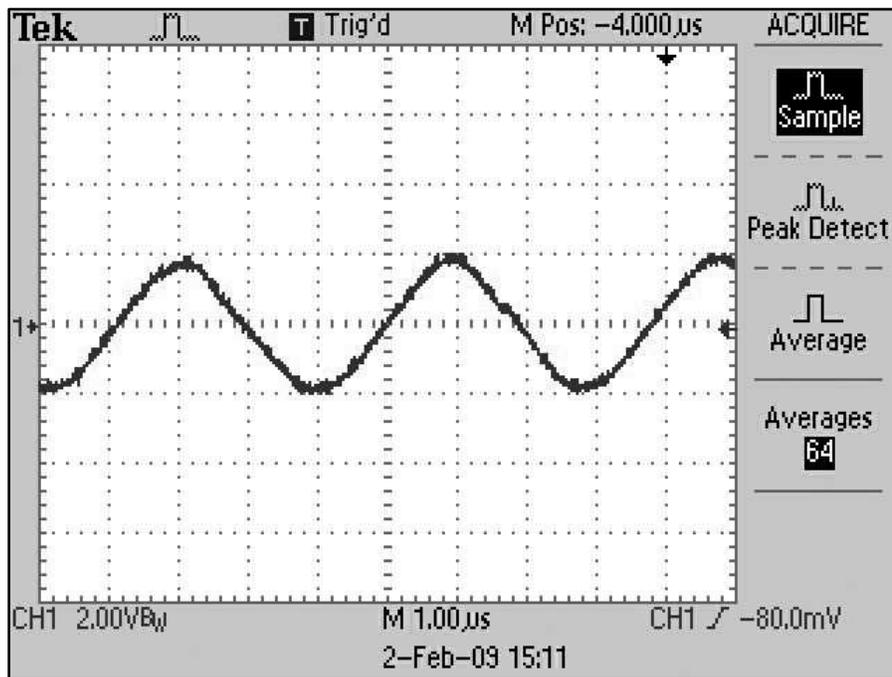
**Figura 6.21 – Saída do VCO, com *offset* removido**

Vê-se na Figura 6.21 o VCO com o *offset* removido por meio de um Capacitor, que retira a componente em corrente contínua do circuito.



**Figura 6.22 – Saída após o filtro intermediário**

Na Figura 6.22 o resultado do filtro de primeira ordem montado com componentes discretos e uma forma de onda que se mostra mais próxima de uma onda senoidal.

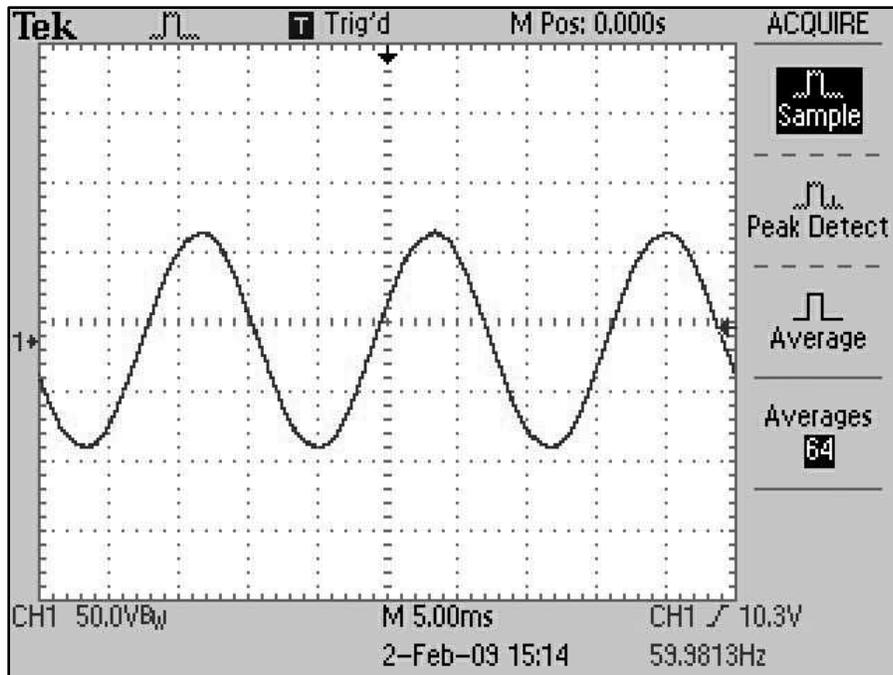


**Figura 6.23 – Saída do amplificador de potência**

Na figura 6.23 vê-se o sinal após o amplificador, já com amplitude de 4 Vpp mas sem a presença de sinal na rede AC. Esse sinal senoidal, por meio do circuito de acoplamento, será sobreposto ao sinal senoidal da rede elétrica.

Certamente o sinal da rede elétrica possui uma amplitude muito maior, e esse pequeno sinal senoidal é visto como ruído pelos aparelhos comuns, não causando nenhum tipo de interferência, pois um sinal dessa frequência não é capaz sequer de atravessar o transformador de uma fonte linear, e será também facilmente eliminado no caso de uma fonte chaveada.

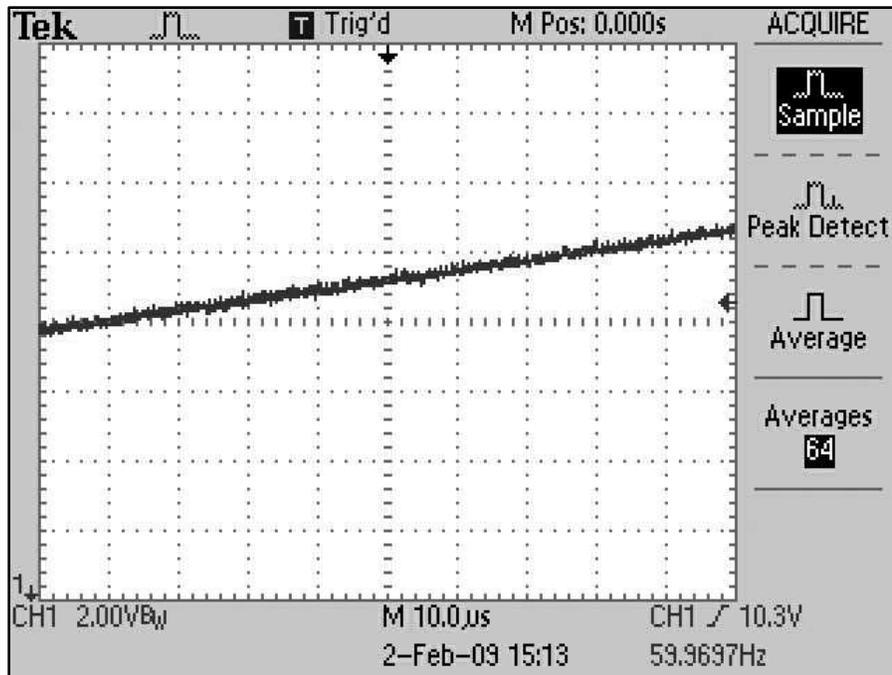
Dessa forma, não existirá interferência em aparelhos comuns ligados nas tomadas onde existem o sinal presente.



**Figura 6.24 – Rede de energia**

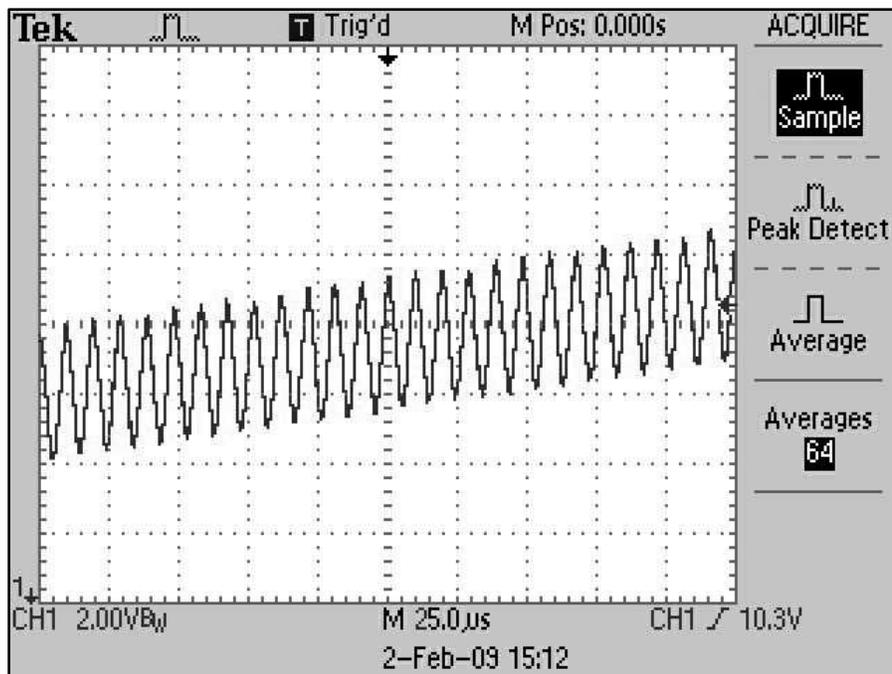
Vê-se na Figura 6.24 o sinal AC presente na rede de energia com o sinal sobreposto. A escala usada foi de 50 V/div e a frequência do sinal chega quase que perfeitamente a frequência de 60 Hz. Nessa escala a amplitude do sinal transmitido é muito pequena e não pode ser percebido.

Para comprovar que o circuito de transmissão realmente funciona, é necessário aproximar a escala fazendo um *zoom* no sinal da rede elétrica de modo a se perceber o sinal transmitido.



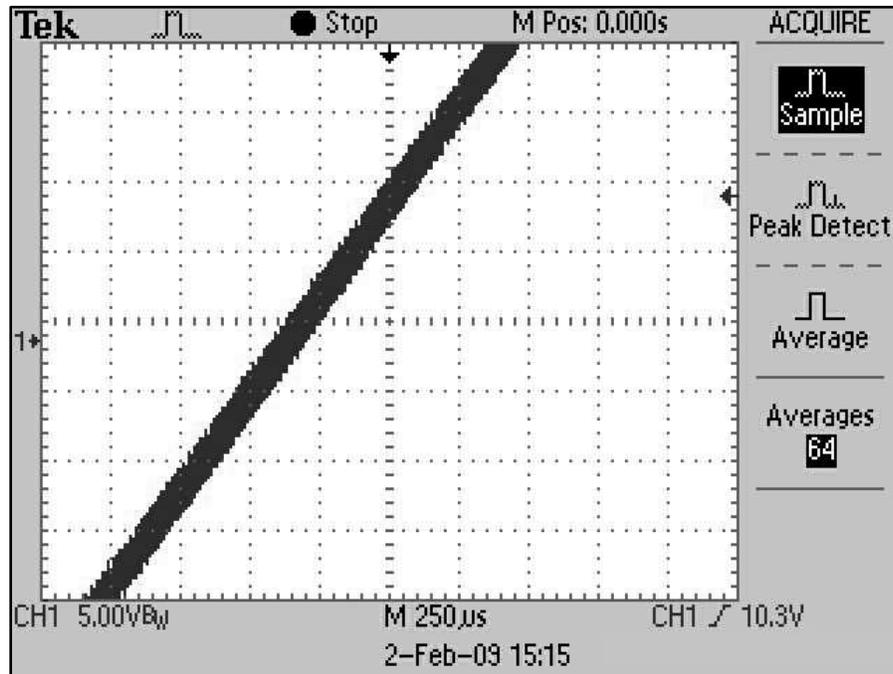
**Figura 6.25 – Rede de energia – aproximado**

Na Figura 6.25 vê-se uma aproximação da rede de energia sem o sinal sendo transmitido.



**Figura 6.26 – Transmissão do sinal (detalhe)**

Na Figura 6.26 vê-se a mesma aproximação da rede de energia feita na Figura 6.25, mas agora com o sinal sendo transmitido. Note a onda quase senoidal sobreposta ao sinal da rede de energia elétrica.



**Figura 6.27 – Transmissão do sinal**

Finalmente na Figura 6.27 existe uma escala de tempo maior, onde se percebe a curva de 60 Hz com o traço muito mais grosso que o esperado, na verdade esse aumento da espessura é simplesmente o sinal transmitido sobreposto, que fica acima da resolução da tela do osciloscópio.

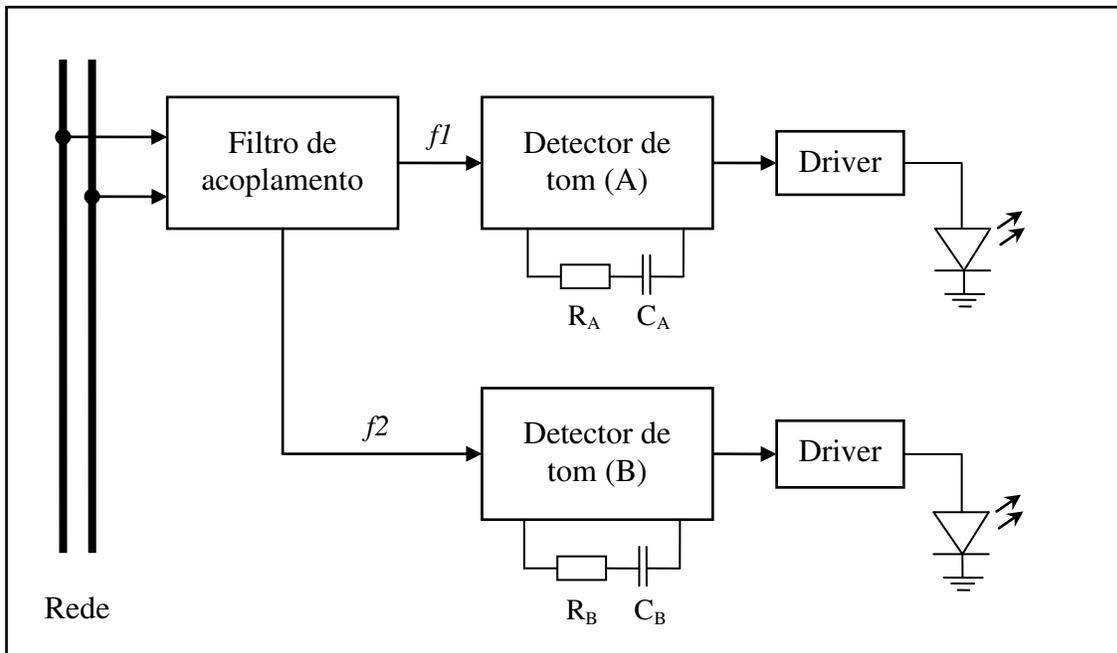
Afastando ainda mais o *zoom*, pode-se voltar a Figura 6.24, e dessa forma fica claramente comprovado o funcionamento do sistema simplificado de transmissão de dados pela linha de energia elétrica.

## 6.6 Recuperação do sinal transmitido

O circuito receptor usado para a recuperação do sinal transmitido não é objetivo inicial deste trabalho, entretanto foram elaboradas duas estratégias para o reconhecimento dos bits transmitidos:

1. Monitoramento com osciloscópio, como mostrado anteriormente nas Figuras 6.24 até Figura 6.27
2. Uso de um circuito específico de demodulação

A idéia básica para o circuito de demodulação consiste em se criar uma etapa de recepção dos dados transmitidos através de um circuito prático que detecta o sinal FSK, demodulando-o. Um diagrama para essa proposta está sugerido na Figura 6.28.



**Figura 6.28 – Recuperação do sinal**

Para esta detecção usou-se um circuito integrado LM 567 que consiste em um detector de tom, sendo possível também empregar um circuito integrado LM 565 que consiste em um PLL, onde as ligações principais dos blocos internos podem ser feitas externamente pelos pinos do circuito integrado.

O objetivo do circuito é confirmar a transmissão dos bits na rede elétrica real por meio de um LED, detectando os dois tons sendo transmitidos sendo essa outra validação possível desse trabalho.

## 6.7 Medida da taxa de erro (BER)

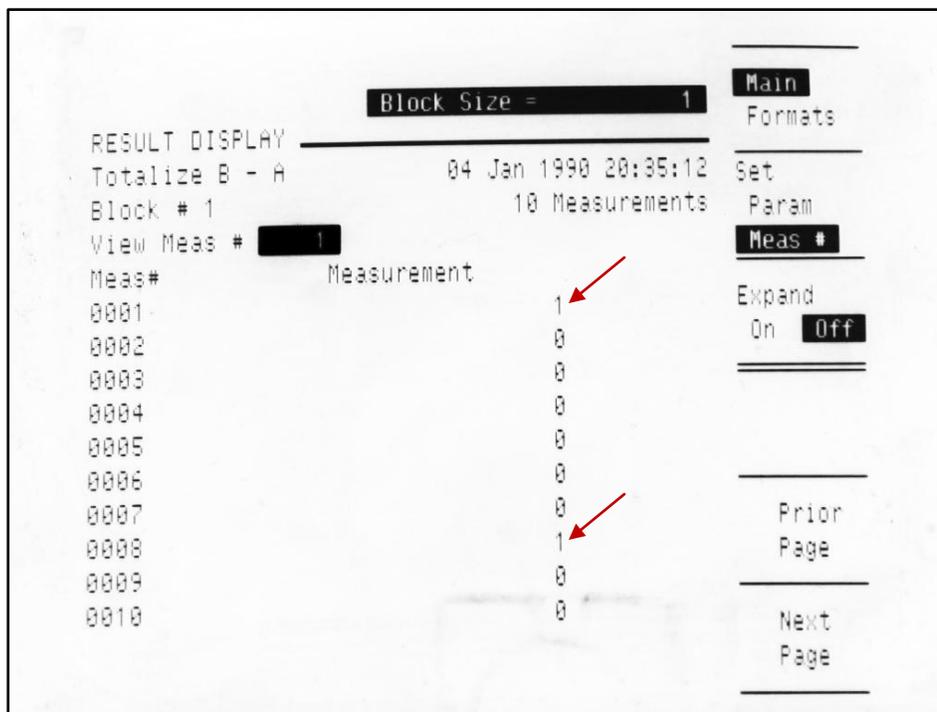
A medida de taxa de erro foi feita por comparação direta dos dados, usando para isto um gerador de padrões aleatórios de bits e um equipamento específico para análise de dados chamado “*Frequency and time interval analyzer*” para comparação e totalização dos resultados obtidos.

Os aparelhos não possuem isolamento da rede elétrica e para evitar a queima dos mesmos, o circuito foi medido sem a presença da tensão elevada da rede. O objetivo foi escolher qual o melhor filtro de acoplamento, e para a escolha do filtro não é fundamental a presença do sinal da rede elétrica (Breed, 2003).

Cada intervalo de amostragem foi definido para conter 500.000 bits, e para cada intervalo de amostragem os erros (caso existam) foram totalizados. Uma seqüência de 10 intervalos define um pacote de 5 Mbits, e tanto o resultado no domínio do tempo quanto a totalização em histogramas podem ser visualizados com o analisador HP5371A (HP, 1995).

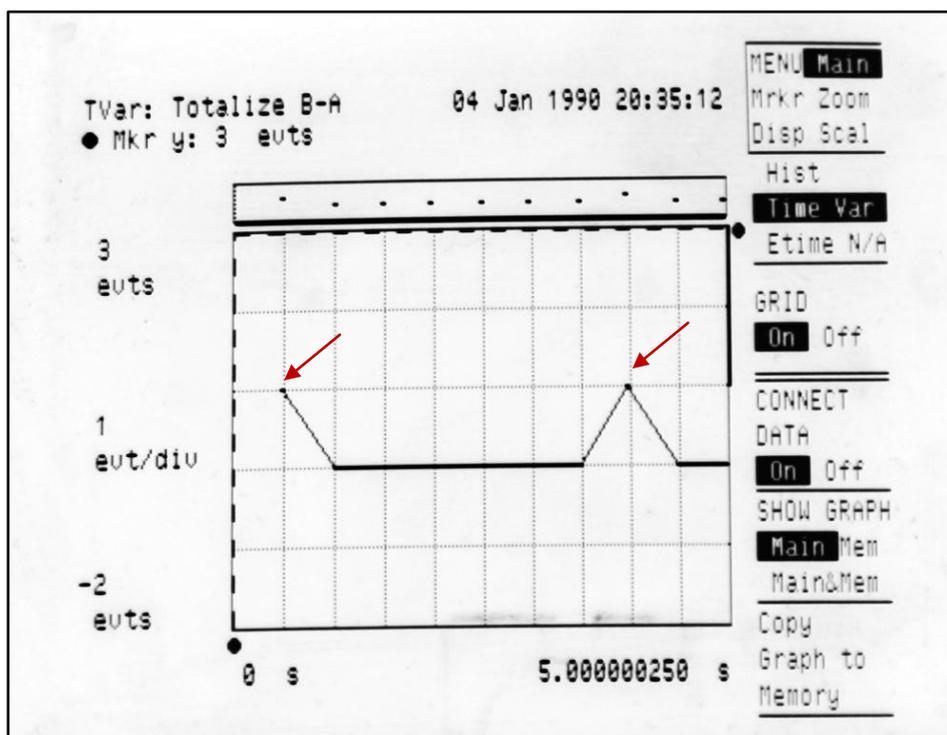
Medidas repetitivas foram feitas até ser obtido um resultado representativo do caso típico e então se calcula a taxa de erro das amostras selecionadas. Cada sessão de medida, portanto, tem três passos principais (Berber, 2004):

- Aquisição numérica de dados (Figura 6.29)
- Análise no domínio do tempo (Figura 6.30)
- Análise por histogramas (Figura 6.31)



**Figura 6.29 – Captura de dados e totalização dos erros**

Note na fotografia acima é mostrada a totalização de 10 pacotes com os erros medidos em cada um deles totalizando neste caso dois erros.



**Figura 6.30 – Eventos de erro no domínio do tempo**

A totalização de erros pode também ser desenhada em um gráfico feito no domínio do tempo. Note o tempo de aquisição relativamente alto (200 segundos) necessário para transmitir o total de 5 Mbits para uma amostra.

Embora esse tempo longo seja uma desvantagem para produção em larga escala, o cálculo direto da taxa de erro mostra-se conveniente para estudo de protótipos e fornece uma grande precisão, pois é necessário inferir nenhum valor, a taxa de erro é calculada diretamente com precisão (Hong e Ong, 2006).

Na Figura 6.31 uma série maior de eventos foi totalizada em um histograma para garantir que um resultado obtido seja representativo dentro de uma amostra maior, determinando assim o chamado “caso típico”.

O centro do histograma neste caso representa transmissão sem erros (zero bits errados), e o desvio para direita e esquerda representa erros em bits “1” e bits “0”, respectivamente.

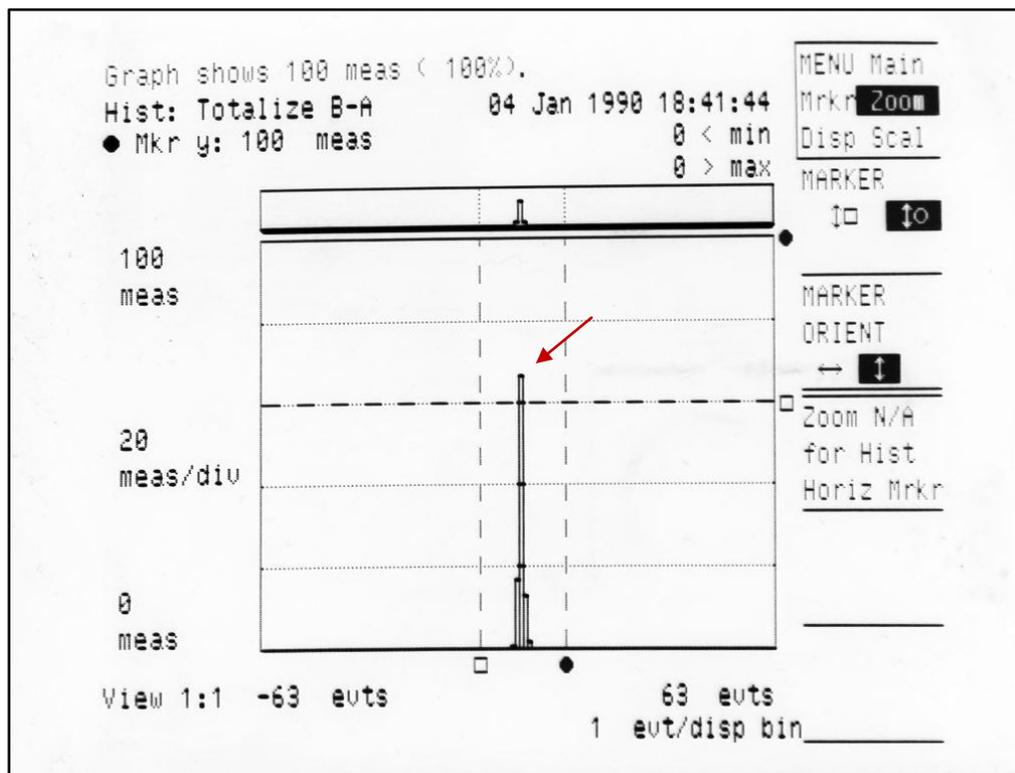
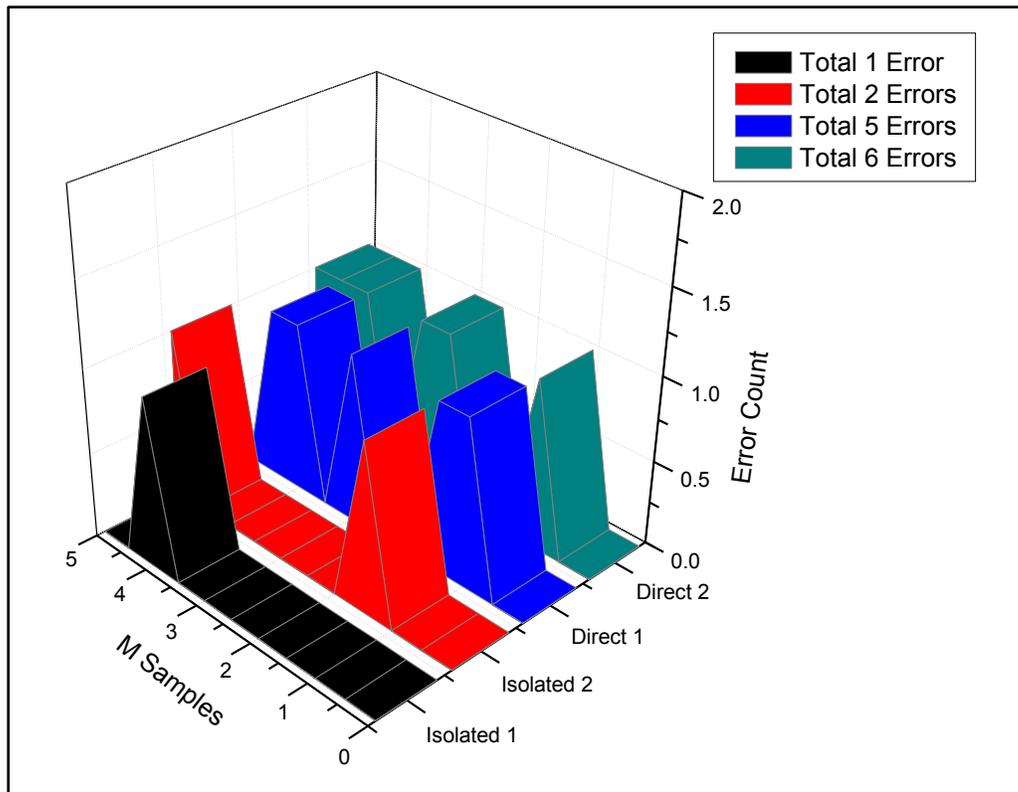


Figura 6.31 – Análise por histograma

Desta forma, é possível notar claramente que não existe em nenhuma amostragem de dados situação onde a taxa de erro apresentou crescimento explosivo, sendo os valores de um ou dois erros de bits neste caso representativos de um caso típico dentro de uma amostragem definida com 100 medidas de 5 Mbits, totalizadas cada uma em 10 pacotes individuais.

Finalmente, diversas sessões completas de medidas foram totalizadas e os resultados finais totalizados no gráfico a seguir, colocados lado a lado para verificar o comportamento dos dois tipos de acoplamentos.

O gráfico da Figura 6.32, portanto, mostra duas sessões de medidas para o acoplamento isolado e duas sessões de medidas para o acoplamento direto, com os respectivos valores de BER.



**Figura 6.32 – Taxas de erro obtidas**

De posse do total de dados transmitidos e da contagem de erros, foi feito o cálculo da taxa de erro. Nota-se uma taxa de erro maior nas duas sessões de medidas feitas com acoplamento direto.

Os resultados numéricos representativos de várias sessões de medidas são apresentados na Tabela 6.1 a seguir.

<b>Seqüência</b>	<b>Contagem de erro</b>	<b>Bits enviados</b>	<b>Valor BER calculado</b>
<b>Isolado 1</b>	1 bit	5 Mbit	$2 \cdot 10^{-7}$
<b>Isolado 2</b>	2 bits	5 Mbit	$4 \cdot 10^{-7}$
<b>Direto 1</b>	5 bits	5 Mbit	$1.0 \cdot 10^{-6}$
<b>Direto 2</b>	6 bits	5 Mbit	$1.2 \cdot 10^{-6}$

**Tabela 6.1 – Valores obtidos da taxa de erro**

---

## Capítulo 7: Circuito integrado monolítico

---

O circuito validado no protótipo feito em placa de circuito impresso pode ainda ser integrado em um circuito monolítico.

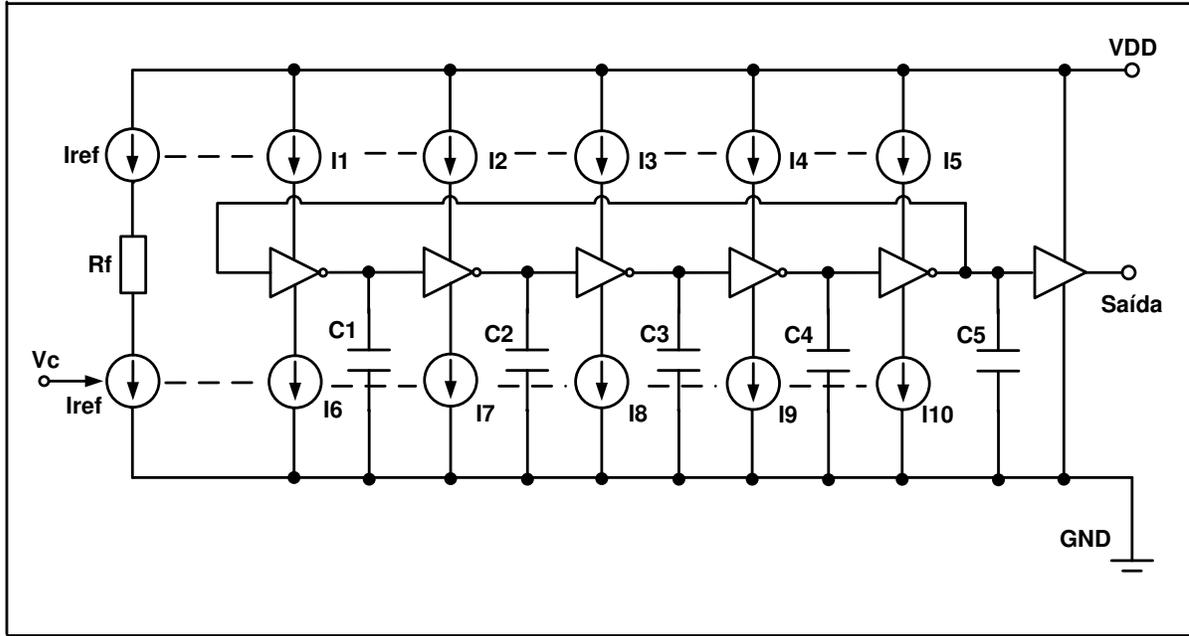
Não é objetivo deste trabalho projetar um circuito integrado, no entanto foi possível avançar além do previsto e projetar um dos blocos na ferramenta ADS, fazendo o layout nas ferramentas EDA da Cadence, usando a biblioteca CMOS da AMS em tecnologia 0.35  $\mu\text{m}$  (C-35) o que no futuro permite que esse trabalho seja continuado com a realização de outros blocos, eventualmente podendo tornar-se um IP analógico para ser integrado diretamente em microcontroladores.

### 7.1 Proposta de integração do VCO

O VCO é o bloco central da proposta de PLC, por isso o mesmo foi escolhido para a integração. A topologia usada como base nesse projeto é em anel, do tipo “*Current Starved VCO*” (VCO com inversores de alta demanda de corrente), onde a variação de frequência é possível por meio de uma seqüência de capacitores e fontes de corrente espelhadas em um circuito ligado ao pino de controle. (Baker, Li, Boyce, 1998)

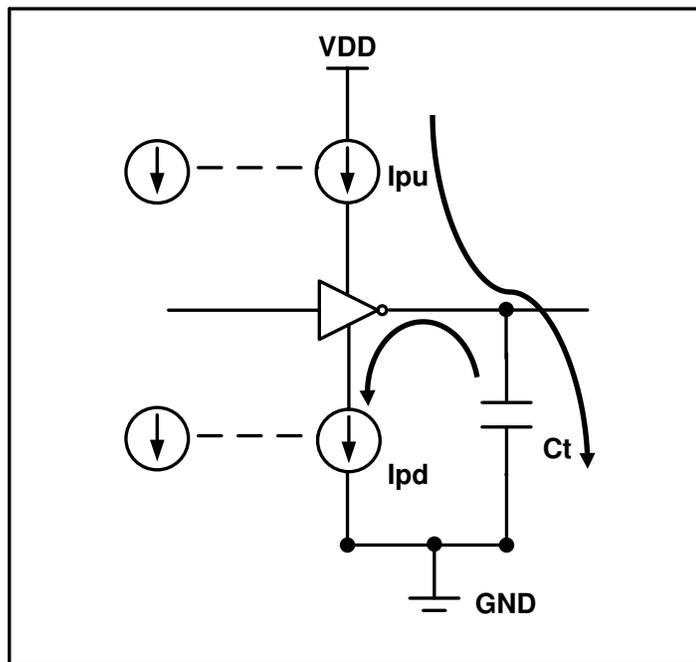
Cada inversor, feito por dois transistores CMOS, carregam o capacitor por meio de uma fonte de corrente durante o tempo que permanecer em nível um, e no tempo que permanecer no nível zero outra fonte de corrente descarrega o capacitor, sendo que as fontes de correntes foram ajustadas para ter a mesma corrente de modo que o VCO tenha um ciclo de trabalho simétrico.

Na saída do VCO não existe diretamente o final do anel, mas sim um buffer feito com transistores de maior área portanto com maior capacidade de corrente. O buffer é então ligado a saída do circuito (Silver, 1997). O diagrama ilustrativo do VCO de cinco estágios está colocado na Figura 7.1, a entrada de tensão controla um espelho de fontes de corrente que por sua vez controlam a carga e descarga dos capacitores, variando a frequência do oscilador.



**Figura 7.1 – Topologia do VCO integrado**

Esse circuito em anel permite boa faixa de frequência e é relativamente simples de ser construído. A célula central do VCO é um inversor conectado em fonte de corrente que controlam a carga e descarga do capacitor, como mostrado na Figura 7.2.



**Figura 7.2 – Célula do VCO integrado**

O inversor C-MOS é feito de forma simétrica, de forma que seu ponto de transição seja no valor de  $V_{DD}/2$ , chamaremos esse ponto de transição de  $V_{TR}$ .

Dessa forma temos o tempo necessário para carregar o capacitor fornecendo o tempo de transição do nível baixo para o nível alto, dado pela Equação 7.1:

$$t_{LH} = C_T \frac{V_{TR}}{I_{pu}} \quad 7.1$$

O tempo de descarga fornece o tempo de transição do nível alto para o nível baixo, e é dado pela Equação 7.2:

$$t_{HL} = C_T \frac{V_{DD} - V_{TR}}{I_{pd}} \quad 7.2$$

De posse dos tempos de transição para as duas bordas do VCO, podemos calcular a frequência central do mesmo, usando a equação 7.3:

$$f_c = \frac{1}{n(t_{HL} + t_{LH})} \quad 7.3$$

Substituindo os valores de  $t_{LH}$  e  $t_{HL}$  na Equação 7.3 finalmente temos a expressão para a frequência central do filtro, dada na Equação 7.4 (Baker, Li, Boyce 1998):

$$f_c = \frac{I_D}{n C_T V_{DD}} \quad 7.4$$

Com o número de estágios  $n$  igual a 5, o capacitor  $C_T$  de 2 pF e a corrente da fonte com a tensão de controle na faixa linear com 10  $\mu$ A temos:

$$f_c = 20 \text{ MHz}$$

Vê-se nas Figuras 7.3 e 7.4 o diagrama completo do circuito projetado, dividido em duas páginas para melhor visualização. Na Figura 7.3 temos os espelhos de corrente com o sinal de entrada e os três estágios iniciais de oscilação do VCO. Na Figura 7.4 existem os dois estágios finais e a etapa de buffer.

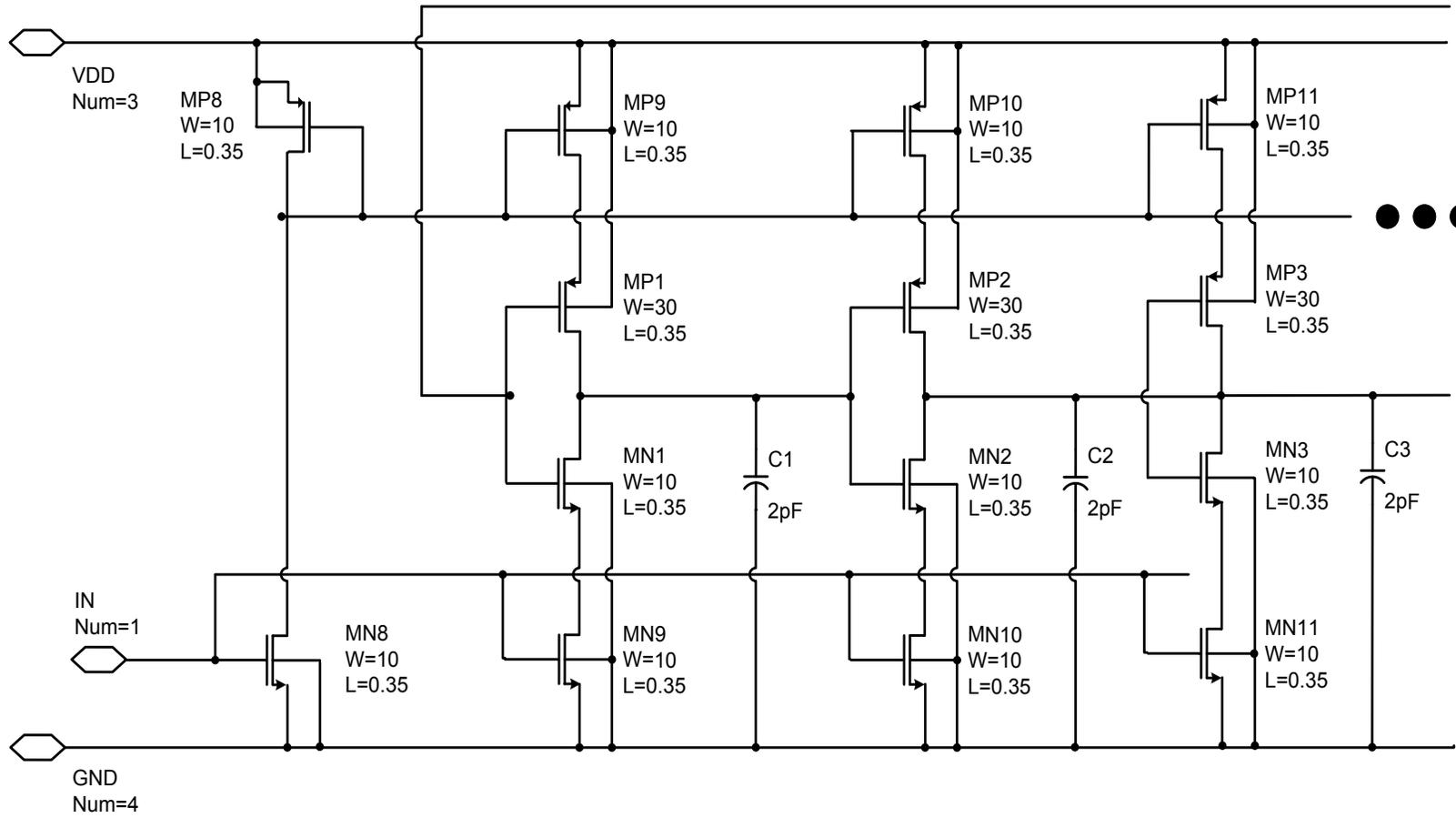


Figura 7.3 – VCO integrado (Parte I)

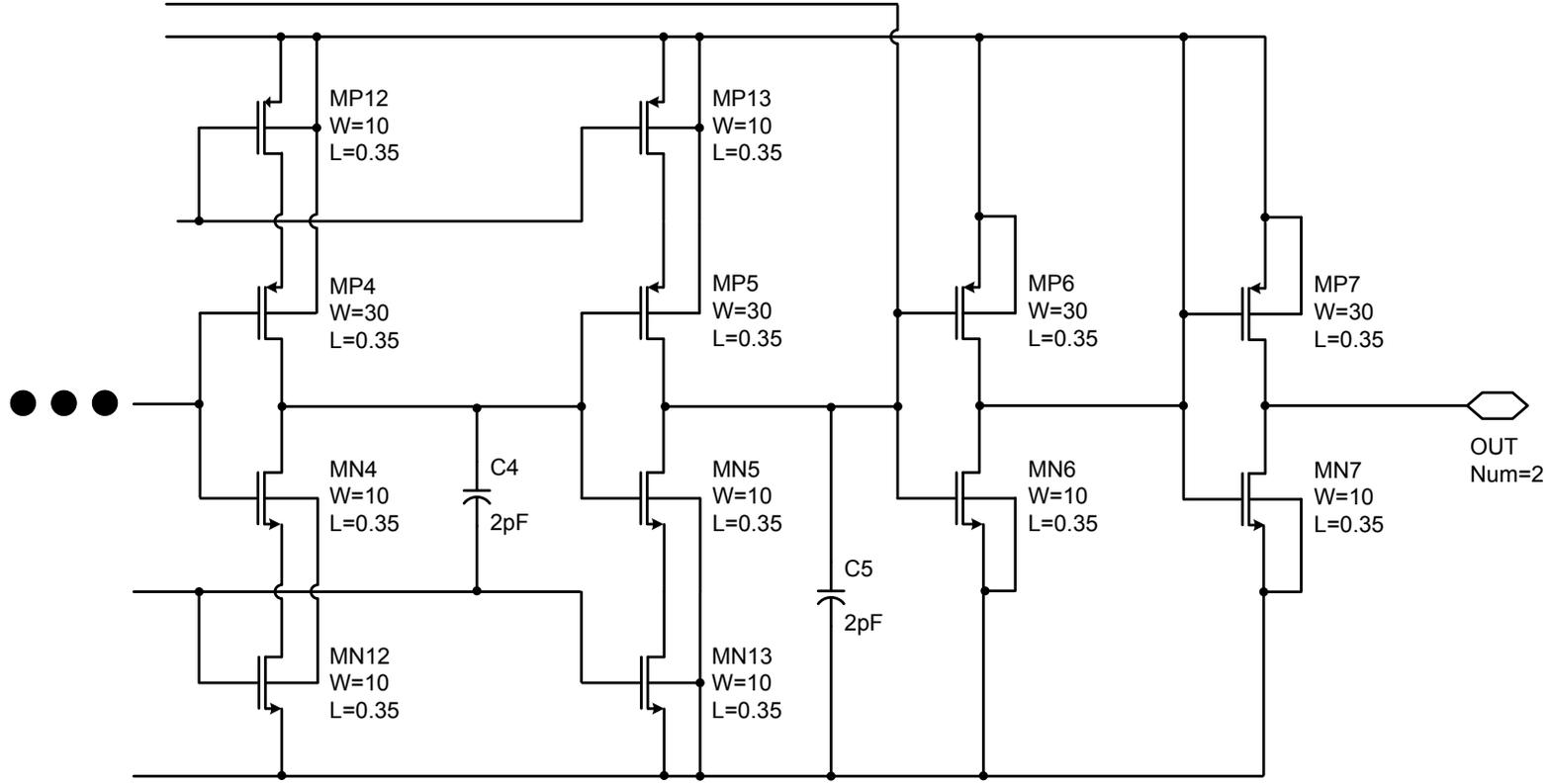


Figura 7.4 – VCO integrado (Parte 2)

A tensão de controle, ao variar, altera o valor fornecido pelos espelhos de corrente de forma a permitir uma variação da frequência de oscilação do VCO.

O circuito acima foi simulado em um *test bench* específico, onde foram feitas análises no domínio do tempo e no domínio da frequência. (Agilent, 2005)

O esquema elétrico completo do ambiente de simulação está colocado na Figura 7.5 e o componente “PLC VCO” é uma instância do circuito já mostrado nas Figuras 7.3 e 7.4:

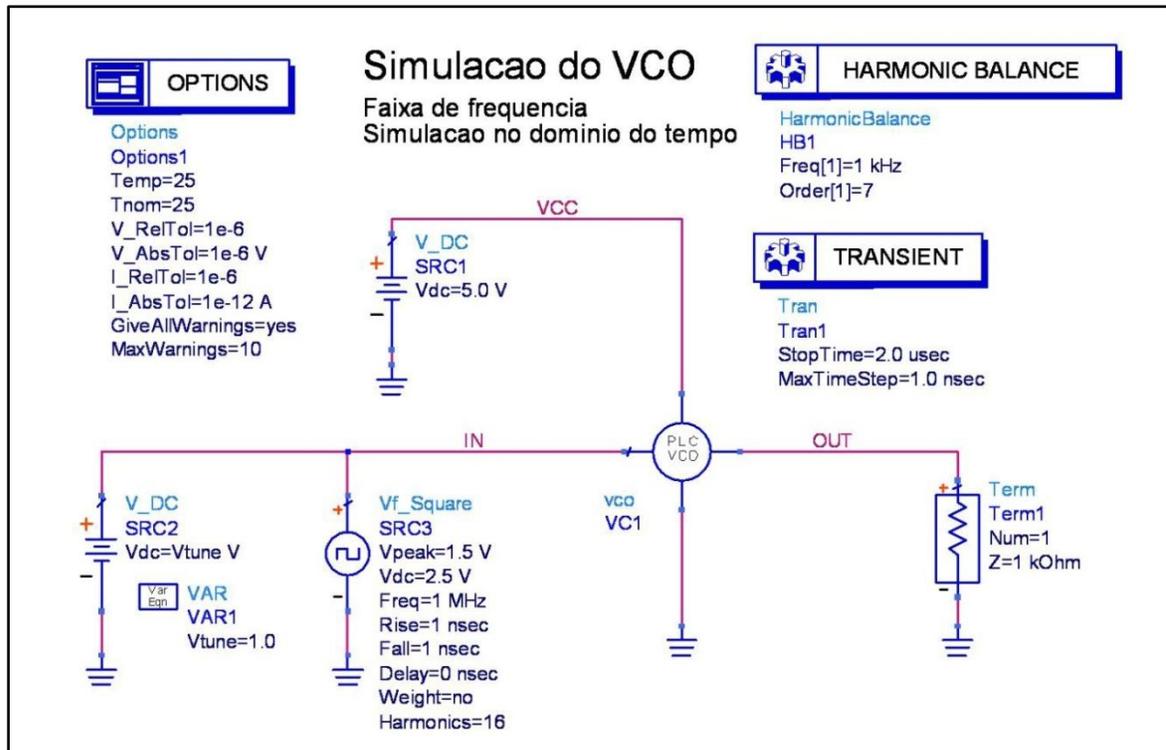
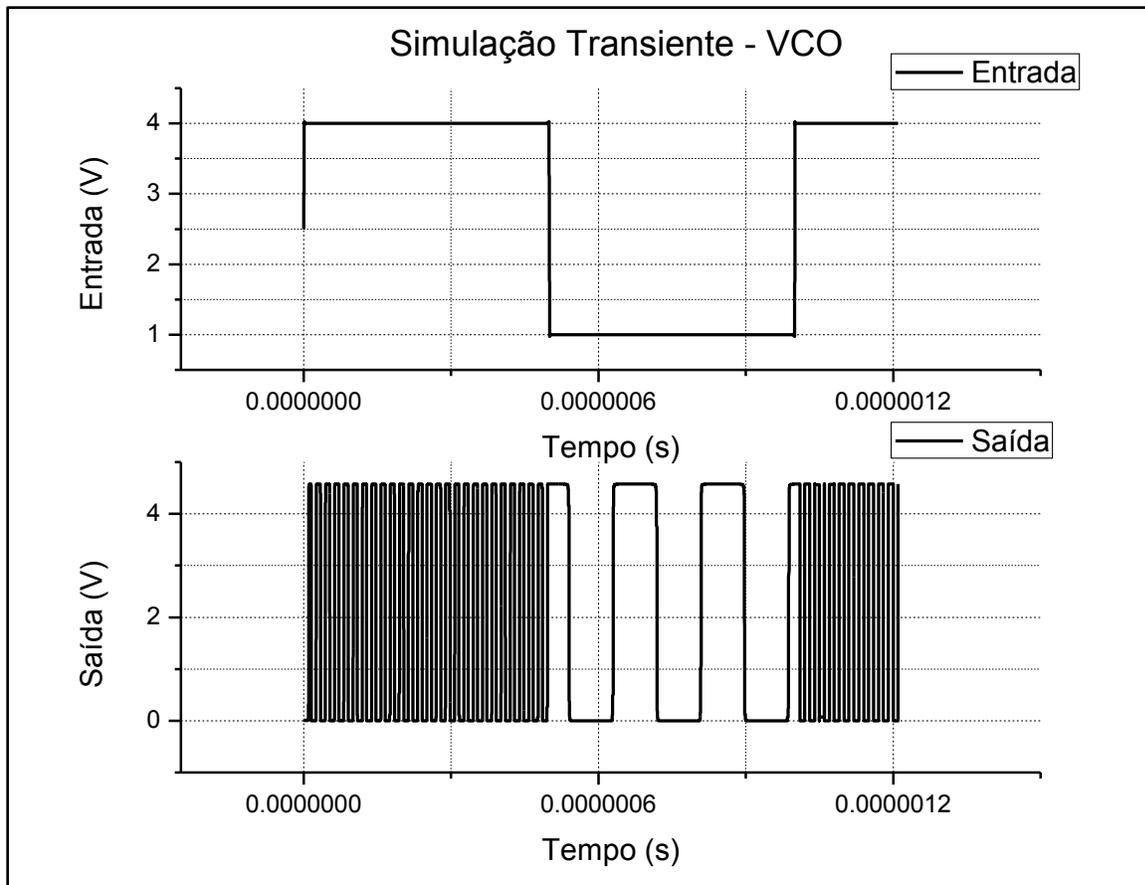


Figura 7.5 – Esquema de simulação para o VCO

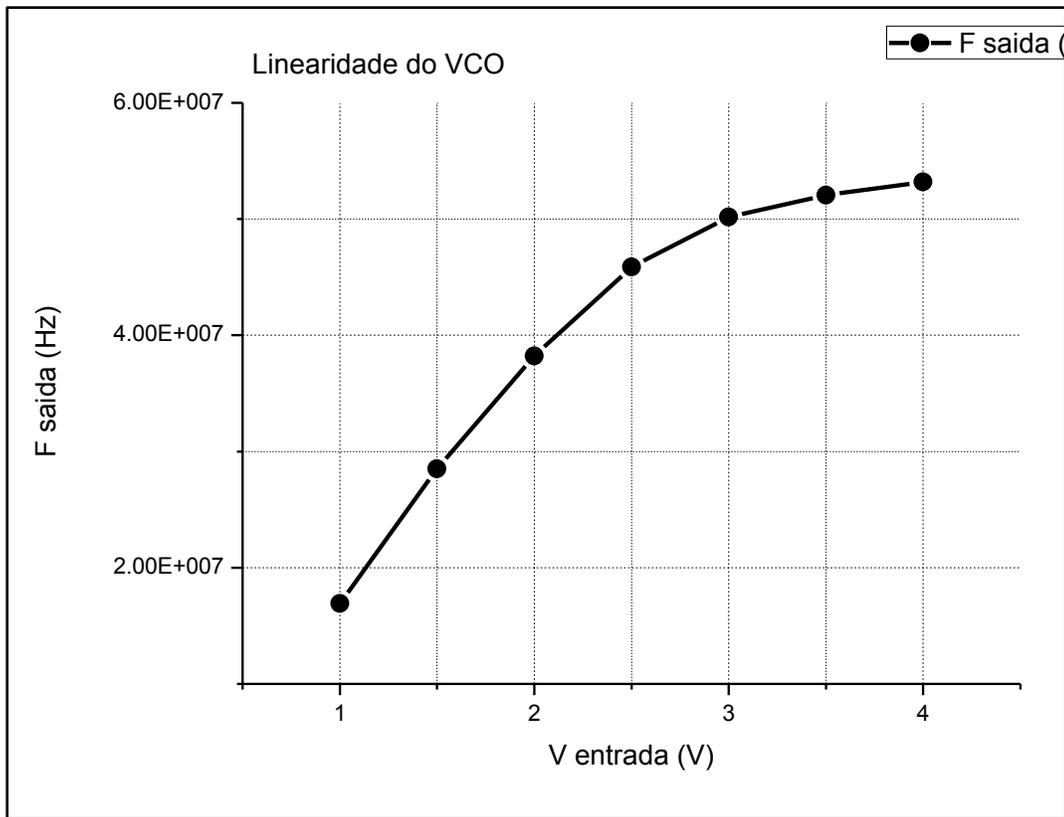
O resultado do VCO, em sua maior variação de frequência está colocado na Figura 7.6 a seguir. Nota-se uma grande variação entre a frequência mínima e máxima.



**Figura 7.6 – Simulação do VCO no domínio do tempo**

O circuito do VCO apresenta a parte inicial da faixa de frequência com a maior linearidade, sendo que a faixa final da frequência é menos linear. Uma simulação de variação de frequência em relação à tensão de entrada foi feita, com a tensão de entrada em passos de 0.5 V e o resultado está na Figura 7.7 a seguir.

Nota-se que o VCO apresenta uma frequência de oscilação relativamente alta com a entrada de tensão no valor mais baixo, e em uma aplicação prática para PLC o mesmo deveria ser usado com um divisor de frequência para adequar sua oscilação ao necessário para um projeto de PLC integrado, e seria uma boa escolha trabalhar na faixa linear que se estende de 1.0 V até 2.5 V.



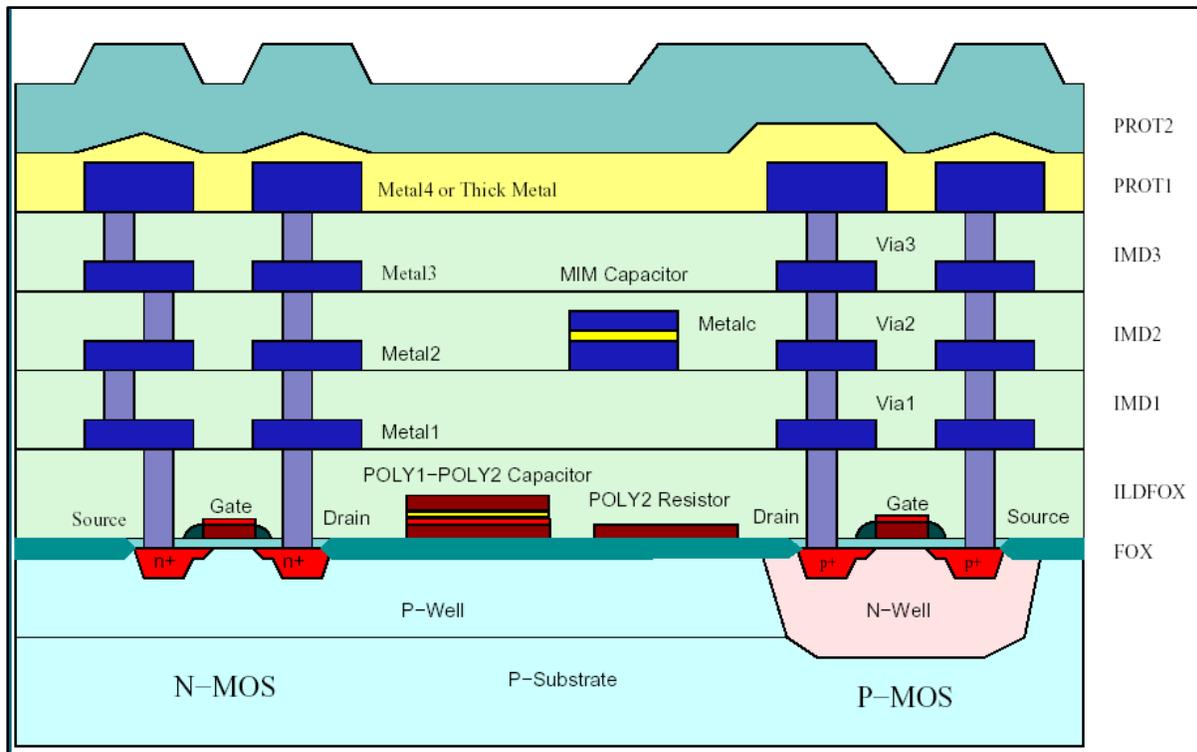
**Figura 7.7 – Simulação de linearidade do circuito**

O circuito do VCO apresenta uma boa parte aproximadamente linear, sendo que a parte inicial da curva é a recomendada para uso, pois apresenta boa linearidade e variação de frequência satisfatória.

## 7.2 Tecnologia e layout

É importante uma discussão da tecnologia para a posterior realização do layout do bloco proposto, ou seja, do módulo VCO. (Cadence, 2007)

A Figura 7.8 mostra a seção transversal do processo de fabricação AMS C-35, esse processo de fabricação oferece quatro camadas de metal, três vias de interconexão entre metais, duas vias de interconexão entre silício poli cristalino e duas camadas de silício poli cristalino.



**Figura 7.8 – Corte da tecnologia AMS C35**

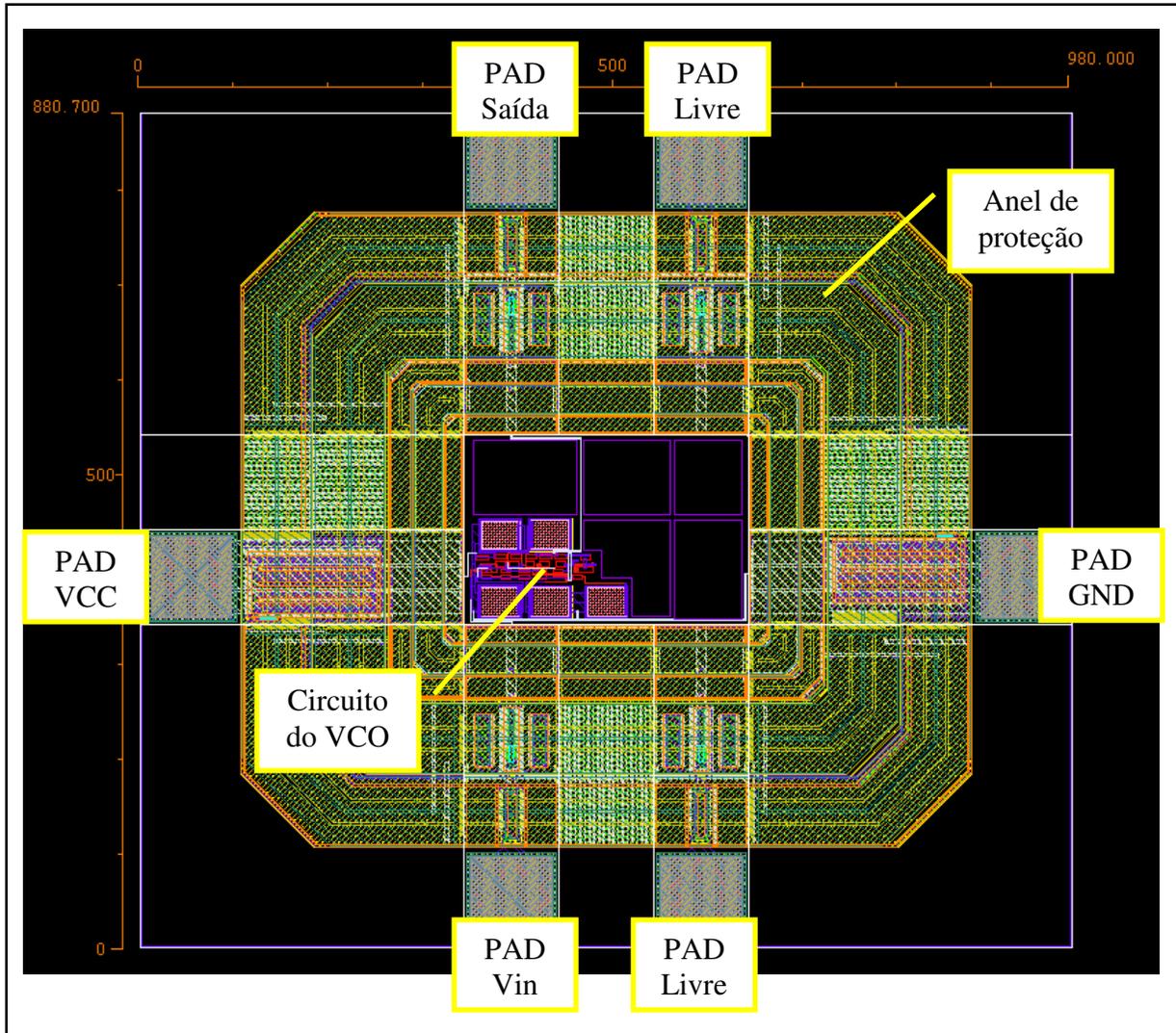
O metal na camada 4 é chamado de “metal grosso”, pois como se observa na Figura 7.8 o mesmo é mais espesso possuindo uma resistência de folha dada por  $40 \text{ m}\Omega/\square$  indicada para trilhas de alta corrente. Os metais 1, 2 e 3 são similares possuindo resistência de folha típica  $70 \text{ m}\Omega/\square$ , sendo usadas para roteamento em geral.

As duas camadas de silício poli cristalino servem para resistores (camada POLY2) ou usadas em conjunto para confecção de capacitores (POLY1+POLY2).

O substrato de silício é do tipo P e possui resistividade típica de  $19 \text{ }\Omega\text{cm}$ , portanto para a confecção de transistores P-MOS precisa-se de um poço tipo N que recebe o nome de N-Well. (AMS, 2004)

Finalizou-se a fabricação de um circuito integrado com a presença de uma camada de passivação, que tem a função de proteger o chip recém fabricado de impurezas. Essa camada de proteção nesse processo é dividida em duas camadas chamadas de PROT1 e PROT2 de modo que seja atingida melhor proteção com diferentes tipos de materiais. (AMS, 2004)

De posse das informações do processo, procedeu-se a confecção do layout na ferramenta CADENCE, incluindo pads e o anel de proteção com estruturas para evitar ESD.



**Figura 7.9 – Vista de topo do chip, com o VCO situado embaixo à esquerda**

Vê-se no layout de topo, Figura 7.9, a presença do anel de proteção recomendado pela AMS, com os PADS espaçados de  $100\ \mu\text{m}$  cada um. A área total do chip é  $880\ \mu\text{m} \times 980\ \mu\text{m}$ , resultando em  $0,8624\text{mm}^2$ .

O anel de proteção possui uma área significativa em relação ao tamanho da área disponível para layout, mas isso já era esperado pois nesse trabalho é mostrado o layout do

VCO, deixando espaço no circuito integrado para outros bloco serem adicionados futuramente.

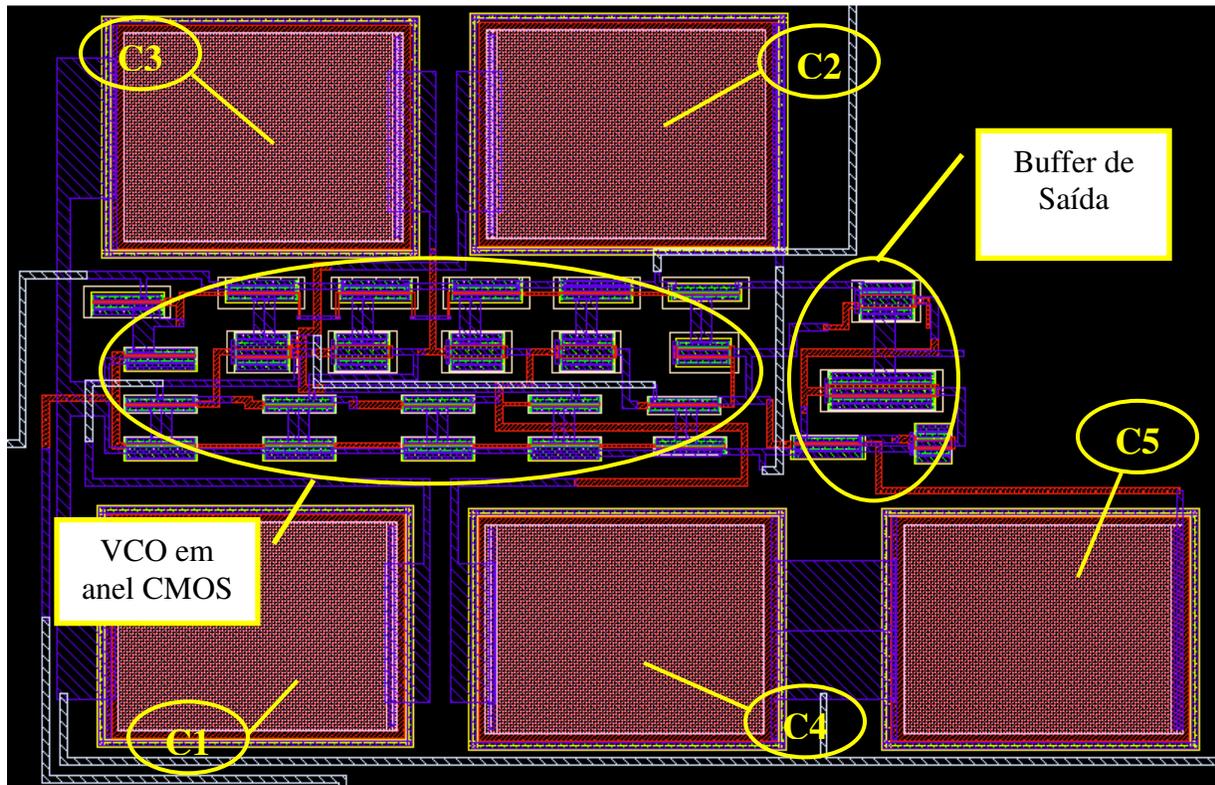
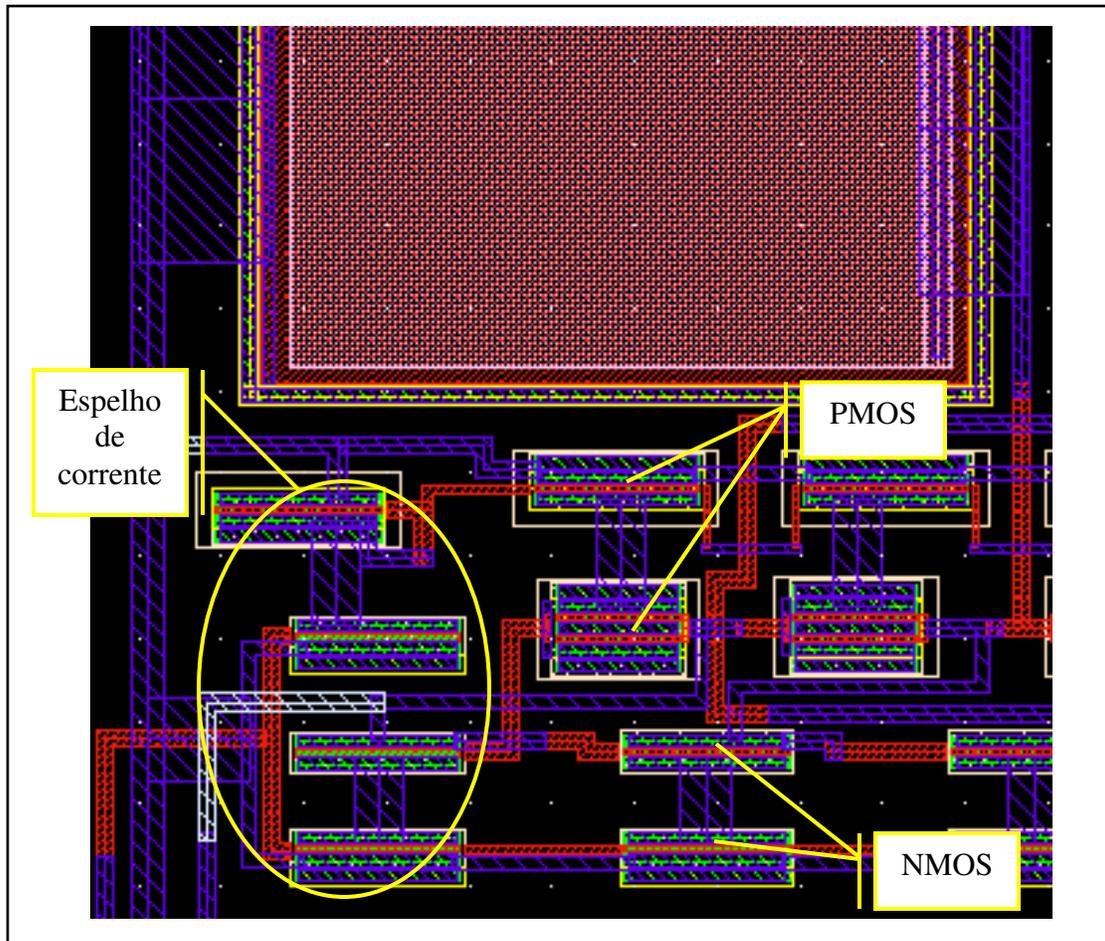


Figura 7.10 – Detalhe do layout do VCO

No detalhe do circuito completo do VCO, Figura 7.10, tem-se o destaque para o buffer de saída a direita que isola a etapa responsável pela oscilação da saída, além de fornecer uma capacidade de corrente maior.

O VCO em anel é composto por 4 estágios e o controle da frequência é feito por meio de um espelho de corrente, onde usa-se a topologia clássica em anel usando transistores CMOS para os inversores, seguindo a topologia apresentada na Figura 7.1 e Figura 7.2.

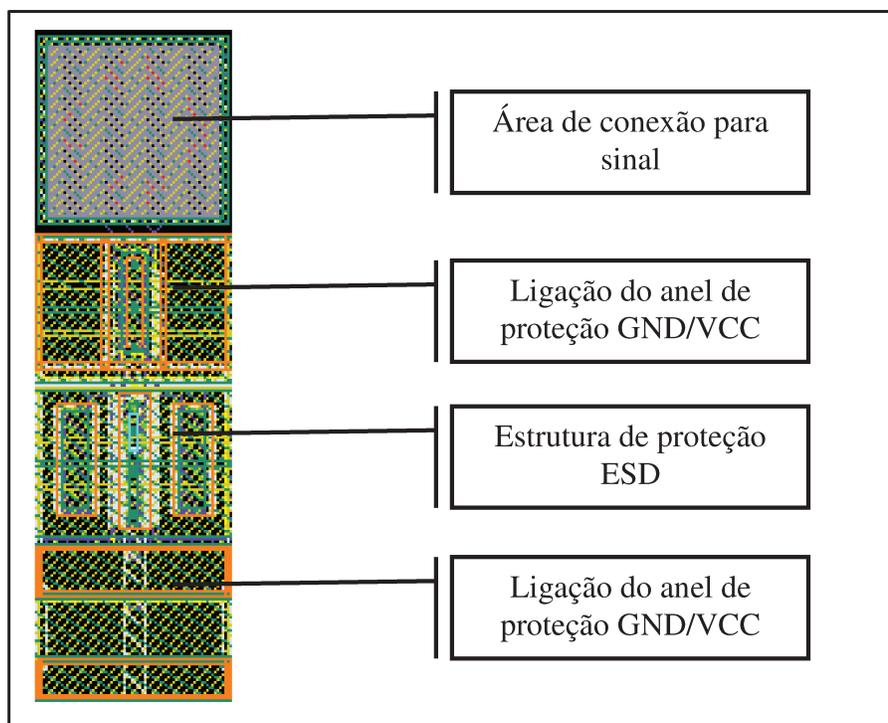


**Figura 7.11 – Vista ampliada do layout de uma parte do circuito**

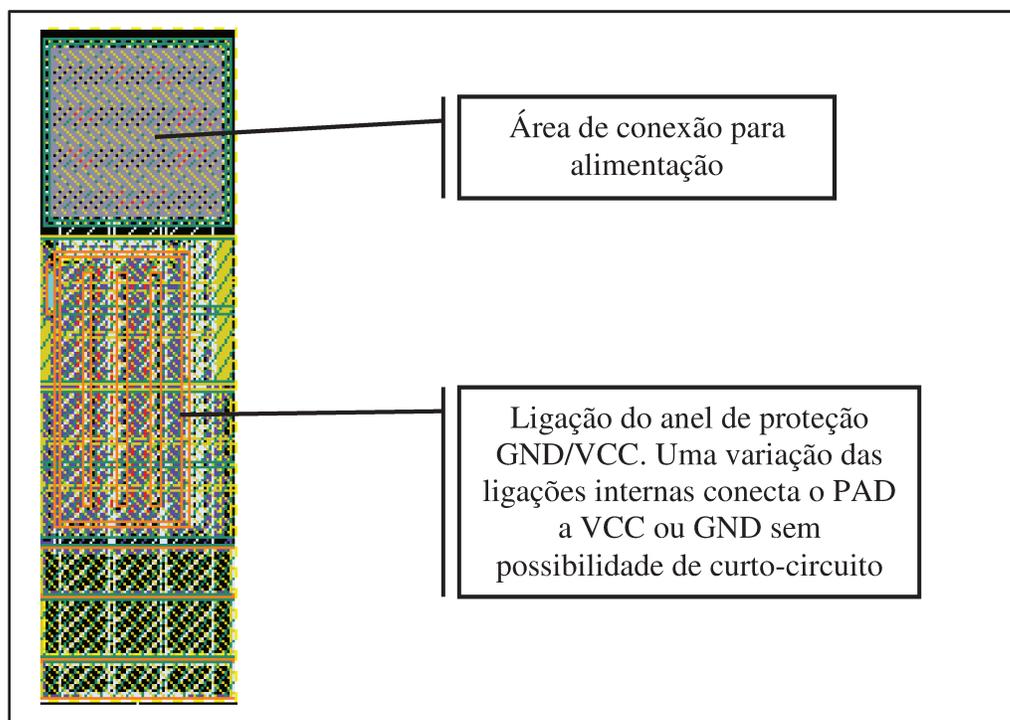
No detalhe do VCO colocado na Figura 7.11 vê-se o layout do espelho de corrente, os transistores PMOS e NMOS que formam os inversores e as fontes de corrente do primeiro estágio e também a ligação do capacitor de silício poli cristalino, mostrado parcialmente na parte superior da figura.

O layout também coloca contatos de substratos nos transistores NMOS inferiores, sendo que os transistores NMOS que compõem o inversor não possuem esses contatos, usando a polarização de substrato dos transistores próximos.

Essa decisão de projeto está coerente com o manual da tecnologia fornecido pela AMS.



**Figura 7.12 – PAD de sinal**



**Figura 7.13 – PAD de alimentação**

Nas Figuras 7.12 e 7.13 tem-se os pads fornecidos com a biblioteca C-35, onde vê-se que os pads de VCC/GND são diferentes dos pads de sinais comuns. Os pads de sinais possuem proteção ESD e os pads de VCC/GND possuem uma ligação específica com o VCC ou com o GND dependendo do pad usado. Em conjunto com as células que formam os cantos e com os espaçadores, formam um anel de proteção em volta do circuito integrado principal.

Como o objetivo do trabalho é explorar a tecnologia PLC simples e com componentes discretos, o projeto do VCO apenas ilustra a possibilidades de entregar o sistema de forma de um circuito integrado monolítico.

---

## Conclusão

---

Foi possível mostrar o funcionamento do circuito e verificar que o mesmo comprova ser possível transmitir dados de uma maneira simplificada pela rede de energia elétrica.

Tanto o filtro acoplado diretamente quanto o filtro isolado são capazes de transmitir dados pela rede de energia. Porém, o acoplamento isolado com capacitores apresenta vantagens significativas em relação ao acoplamento direto, especialmente no Brasil onde as tomadas não possuem um rigor na ligação do fio fase e neutro, justificando o custo adicional para quase a totalidade dos projetos práticos.

Tendo o funcionamento da placa discreta sido confirmado, optou-se por iniciar a integração do projeto em detrimento do circuito receptor, visto que o funcionamento pode ser confirmado com medidas na rede elétrica. Para isso, realizou-se um estudo de topologias, projeto e layout do bloco VCO deixando espaço no circuito integrado para inclusão futura de outros blocos.

Os diversos passos que foram necessários para a conclusão desse trabalho, que se iniciou com um estudo dos circuitos existentes, passando por simulação elétrica, confecção de placas de protótipos, layout profissional de uma placa de circuito e a respectiva montagem e testes, consistiram em um estudo bastante completo, agregando muito conhecimento às atividades efetuadas.

Em especial nas etapas práticas de montagem e testes ocorreram imprevistos cujas soluções vieram a reforçar a teoria estudada ou buscar alternativas melhores de implementação para que o circuito final apresentasse bom desempenho.

Além da parte discreta, foi possível também estudar o fluxo de projeto de um circuito integrado, que se iniciou com um estudo de topologias em artigos científicos e livros, passando por simulação e layout em ferramentas EDA de diferentes fabricantes, o que embora tenha aumentado a dificuldade agregou maior valor ao estudo.

Chegando ao final com uma placa discreta funcionando, e um bloco feito em circuito integrado com layout completo, a conclusão é que a idéia inicial foi implementada de forma bem-sucedida, sendo comprovada na prática como um circuito com potencial para tornar-se

um IP analógico para circuitos integrados no futuro, ou uma placa discreta para aplicação na indústria.

Esse trabalho ainda abre a possibilidade da continuidade das atividades, onde um circuito integrado completo pode ser desenvolvido com características semelhantes à placa de circuito já validada, sendo uma atividade futura desafiadora a conclusão do circuito integrado de transmissão de dados por rede de energia.

---

## Referência bibliográfica

---

- (Agilent, 2005) Agilent, Inc.- ADS Designer User Manual. *ADS Designer Documentation*. Fevereiro-2005, **Capítulos 3, 4 e 5**. pp 3-1 – 5-6
- (AMS, 2004) 0.35 $\mu$ m C35 C-MOS Process Parameters and Manual. *AMS Foundry Documentation*. Março-2004 **Capítulos 1, 2 e 3** pp. 10/62 – 33/62
- (Barbante e Kretly, 2009) C. C. Barbante e L. C. Kretly, Análise Comparativa e Estudo da Taxa de Erro (BER) na Transmissão de Dados pela Rede Elétrica. *Revista de Ciências Exatas e Tecnologia*, ISSN 1980-1793, Abril-2009, **Volume IV**, número 4.
- (Baker, Li, Boyce, 1998) R. J. Baker, H. W. Li, D. E. Boyce CMOS Circuit Design, Layout and Simulation. *IEEE Press on Microelectronic series*. 2008, **Capítulo 19**, pp 204-387.
- (Berber, 2004) S. M. Berber. An automated method for BER Characteristic Measurement. *IEEE Transactions on Instrumentation Measurement and Systems*. Abril-2004, **Volume 53**, Issue 2, pp 575-580.
- (Bilal e Gao, 2004) O. Bilal, L. Y. Gao. Design of broadband coupling circuits for power line communication. *IEEE International Symposium on Power Line Communications (ISPLC)*, Abril-2004, **Volume 1**, Issue 1.
- (Breed, 2003) G. Breed. Bit Error Rate: Fundamental Concepts and Measurement Issues. *High Frequency Electronics*. Janeiro-2003, Summit Technical Media, **Vol. 137**, pp 46-48.
- (Cadence, 2007) Cadence, Inc. VCO Design Using SpectreRF. *SpectreRF Workshop*, Agosto-2007, **MMSIM 6**, revision 2, pp. 33-45
- (Cantone, 2006) G. Cantone. ST7538Q FSK Powerline Transceiver Demonstration Kit Description. *Application Note. ST AN1714*, Junho 2006, pp 1-24.
- (Ferreira e Grovk, 1996) H. C. Ferreira, H. M. Grovk, (1996) Power Line Communications: An overview. *IEEE 4<sup>th</sup> AFRICON*, **Volume 2**, Setembro-1996, pp 558-563.
- (Hong e Ong, 2006) D. Hong, C. K. Ong (2006). Bit Error Rate estimation for high speed serial links. *IEEE Transaction on Circuits and Systems I – Fundamental Theory and Applications*, **Volume 53**, Issue 12. pp 2616-2627.

- (HP, 1995). Hewlet Packard inc (1995). 5371A – Frequency and Time Interval Analyzer. *Operating Manual*. **Capítulo 16**, pp 16.1 – 16.45.
- (IEEE, 2004) IEEE Power Engineering Society. *IEEE Guide for Power-Line Carrier Applications*. **IEEE Std 643™**, Março 2004, pp 52-83.
- (Linx, 1996) Linx inc. (1996) Modulation Techniques For Low-Cost Data Links. *Application Note*. Document **AN-0130**. pp 2-6
- (Marubayashi e Tachikawa, 1996) G. Marubayashi, S. Tachikawa. Spread Spectrum Transmissions on Residential Power Line. *IEEE 4<sup>th</sup> Symposium on Spread Spectrum Techniques and its Applications Proceedings*, **Volume 3**, Issue 1, Setembro-2006. pp 1082-1086.
- (Meng e Guan, 2006). H. Meng, Y. L. Guan (2006). The Correlation between Radiated Emissions and Power Line Network Components on Indoor Power Line Communications. *IEEE International Symposium on Power Line Communications and its Applications*, **Volume 1**. pp 314-418.
- (Myrra, 2007) Myrra, Inc. *Transformers Catalog 2007 – The Power Line Communication Transformers*. **Section M74710**, Abril-2007.
- (Nisley, 2008) E. Nisley. That Was Then, This Is Now: 20th Anniversary Retrospective. *Circuit Cellar*, **Volume 210**. pp 67-69
- (Prajapati e Rai, 2006) R. C. Prajapati, D. Rai (2006). Economic and Simple Power Line Modem Design for the Utility Application in Micro-Hydro Power System of Nepal. *IEEE International Symposium on Power Line Communications and its Applications*. **Volume 1**, Março-2009, pp 44-49.
- (Silver, 1997) J. P. Silver. Feedback Oscillator Design Tutorial. *RF, RFIC & Microwave Theory and Design*. [www.rfic.co.ul](http://www.rfic.co.ul), pp 1-9.
- (Smithson, 1998) – Smithson, G. Introduction to digital modulation schemes. *IEEE Colloquium on the Design of Digital Handsets*. The Institution of Electrical Engineer (IEE), **Volume 1**, Chapter 2, 1998, pp 2.1 – 2.9.

---

## **Apêndice A: Regulamentação da ANATEL**

---

A Resolução n.º 527/2009 da ANATEL aprova o Regulamento sobre Condições de Uso de Radiofrequências por Sistemas de Banda Larga por meio de Redes de Energia Elétrica, definindo o termo em português “BRE”, equivalente ao termo inglês “BLC”.

A norma, publicada no Diário Oficial da União do dia 13/04/2009 traz em anexo detalhes sobre o licenciamento do serviço e condições para oferecimento do mesmo, gerando discussão entre as operadoras de telecomunicações no Brasil em relação a concessionárias de energia elétrica oferecerem serviço de dados em conjunto com a rede elétrica.

Em especial, a regra define o limite das "radiações indesejadas". Assim, para frequências abaixo de 30 MHz, os filtros para evitar interferências devem ser capazes de atenuar as radiações indesejadas a um nível de, pelo menos, 20 dB abaixo dos limites especificados. Para frequências acima de 30 MHz, o nível mínimo é de 10 dB abaixo dos limites do regulamento.

Pela regra da Anatel, o sistema deverá dispor de mecanismo que possibilite, remotamente, a partir de uma central de controle, o desligamento da unidade causadora de interferência prejudicial, caso outra técnica de mitigação não alcance o resultado esperado.

Segundo ainda a resolução, a exploração do serviço de banda larga pela rede elétrica exigirá autorização do Serviço de Comunicação Multimídia ou do Serviço Limitado Privado. A principal prerrogativa é não existir impacto no fornecimento e na qualidade da energia elétrica. Além disso, as concessionárias do setor não poderão atuar diretamente na oferta de banda larga - elas deverão criar uma pessoa jurídica à parte ou firmar contratos de compartilhamento de rede com as prestadoras do serviço.

---

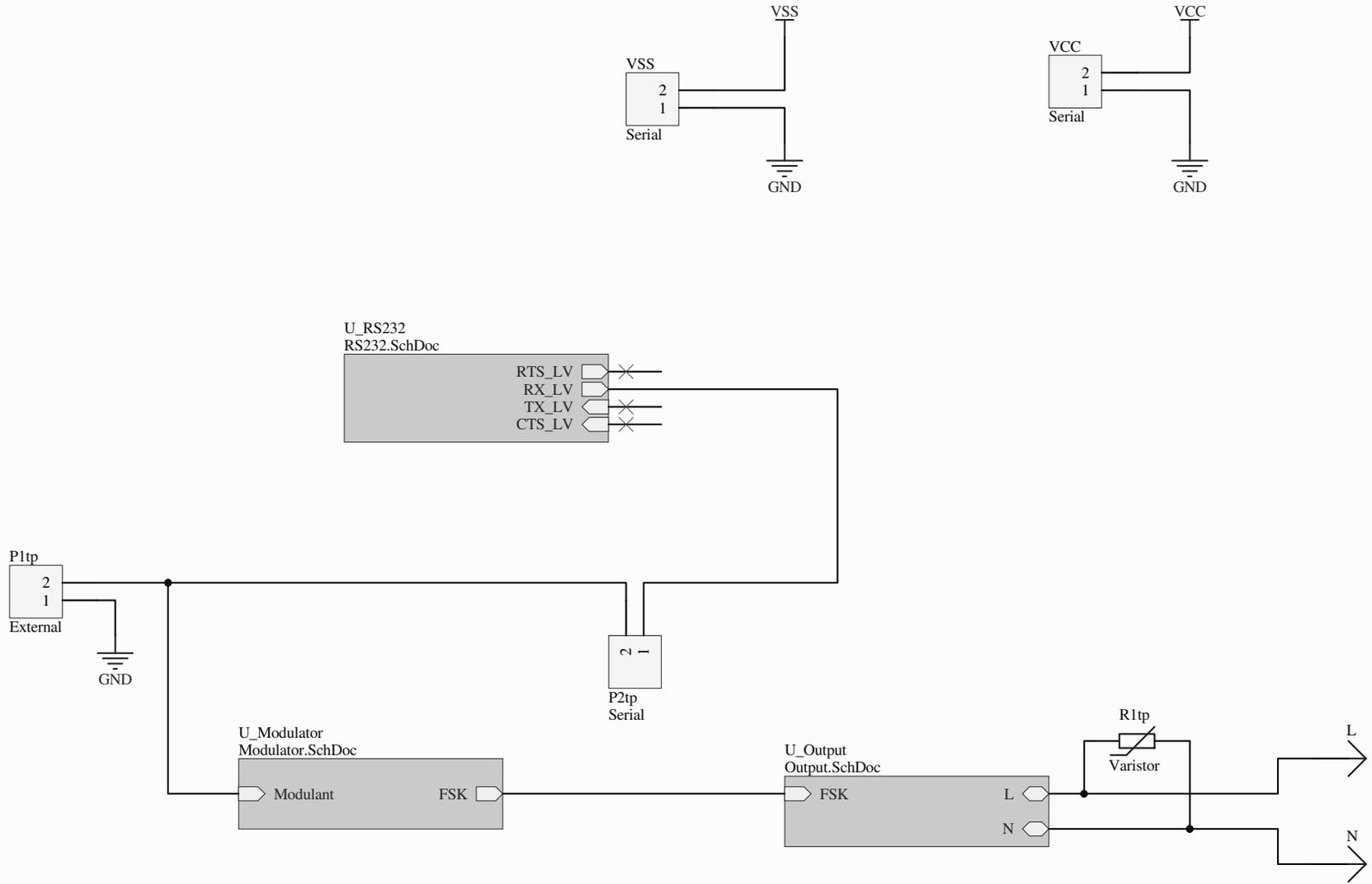
## **Apêndice B: Esquema elétrico completo**

---

Nas quatro páginas a seguir encontra-se o esquema elétrico completo.

- Esquema de topo
- Deslocador de nível e interface de comunicação
- Ganho e deslocamento, VCO e filtragem intermediária
- Amplificador de potência e acoplamento a rede elétrica

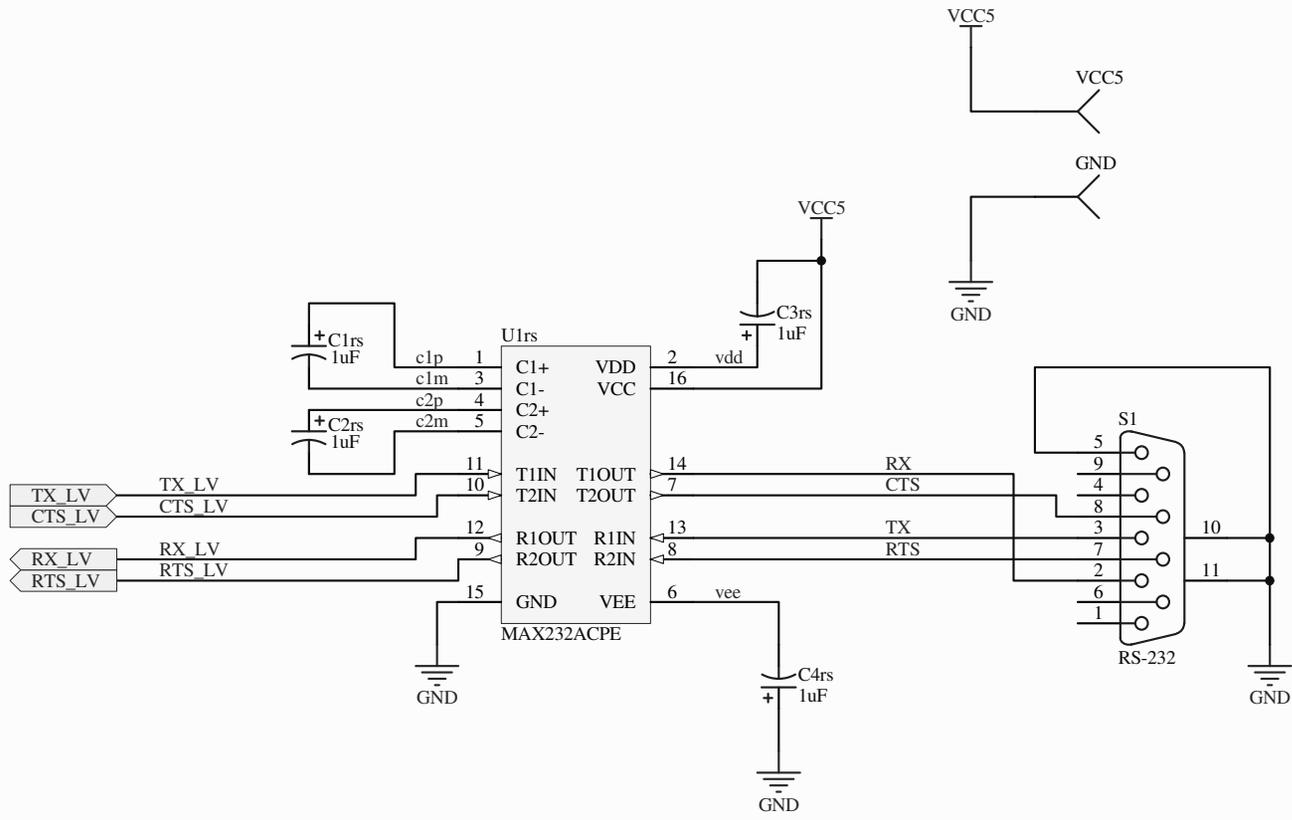
DMO - UNICAMP



Celso Coslop Barbante

Title		
Size	Number	Revision
A		
Date:	2/6/2009	Sheet of
File:	\\.\Top.SchDoc	Drawn By:

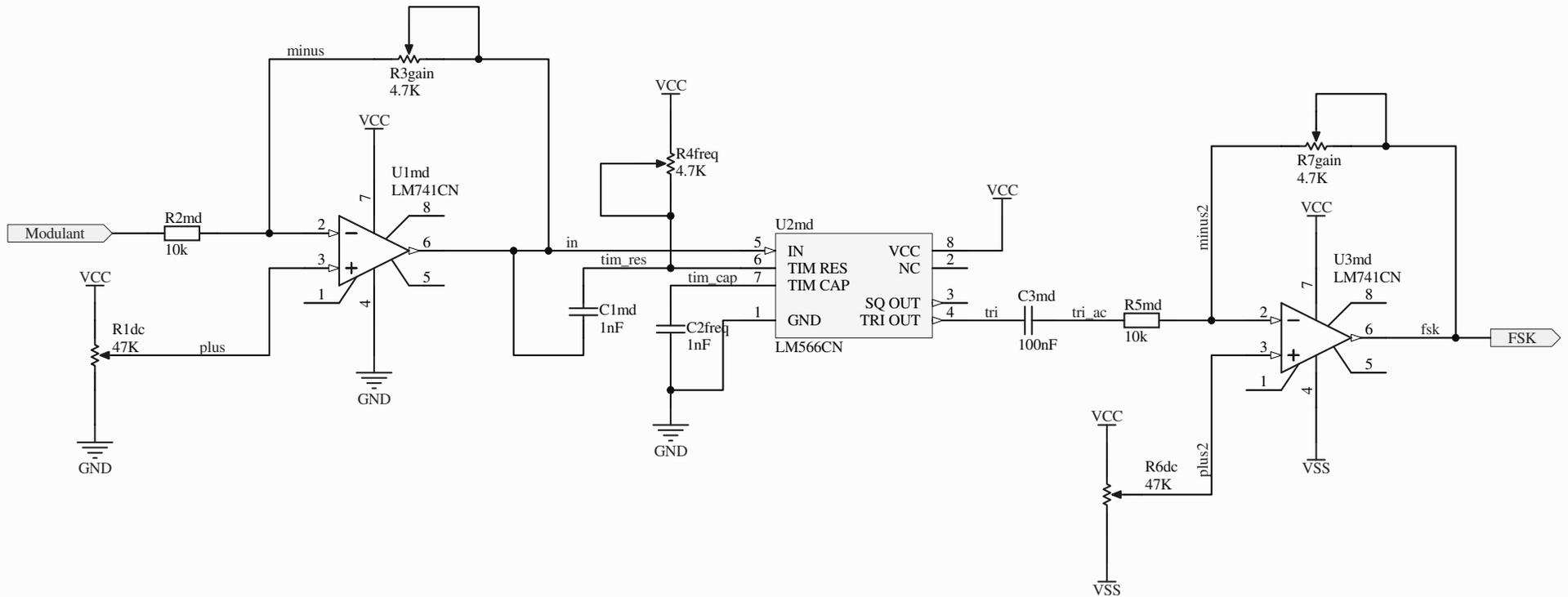
DMO - UNICAMP



Celso Coslop Barbante

Title		
Size	Number	Revision
A		
Date:	2/6/2009	Sheet of
File:	\\.\RS232.SchDoc	Drawn By:

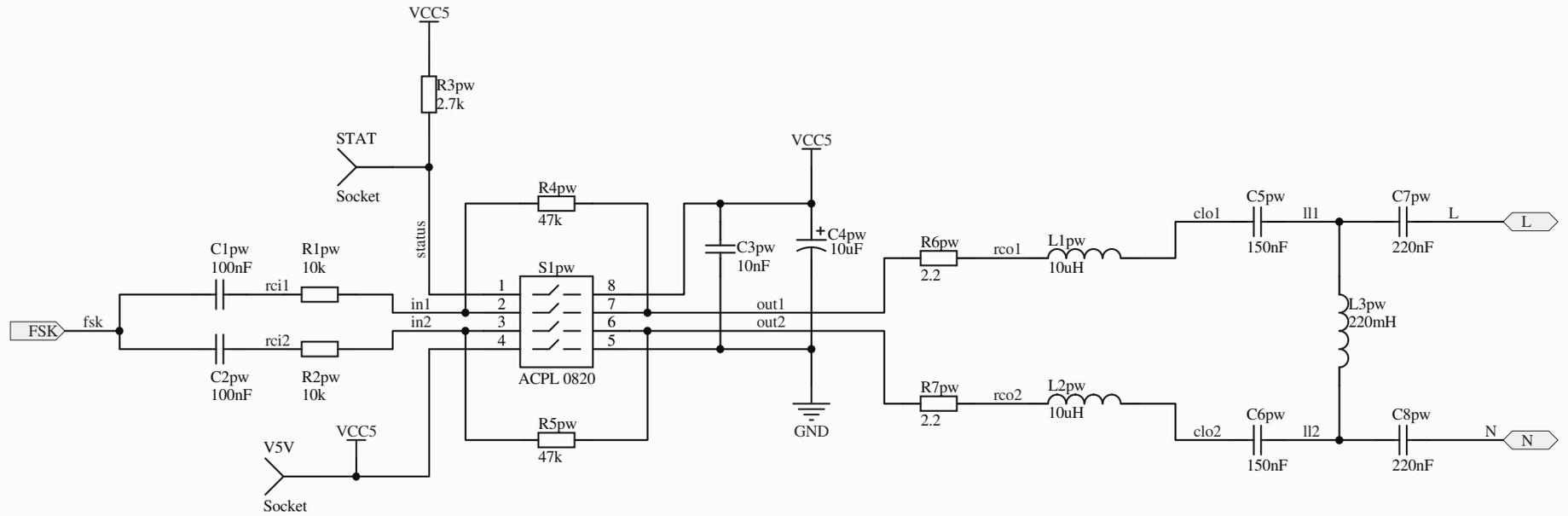
DMO - UNICAMP



Celso Coslop Barbante

Title		
Size	Number	Revision
A		
Date:	2/6/2009	Sheet of
File:	\\.\Modulator.SchDoc	Drawn By:

DMO - UNICAMP



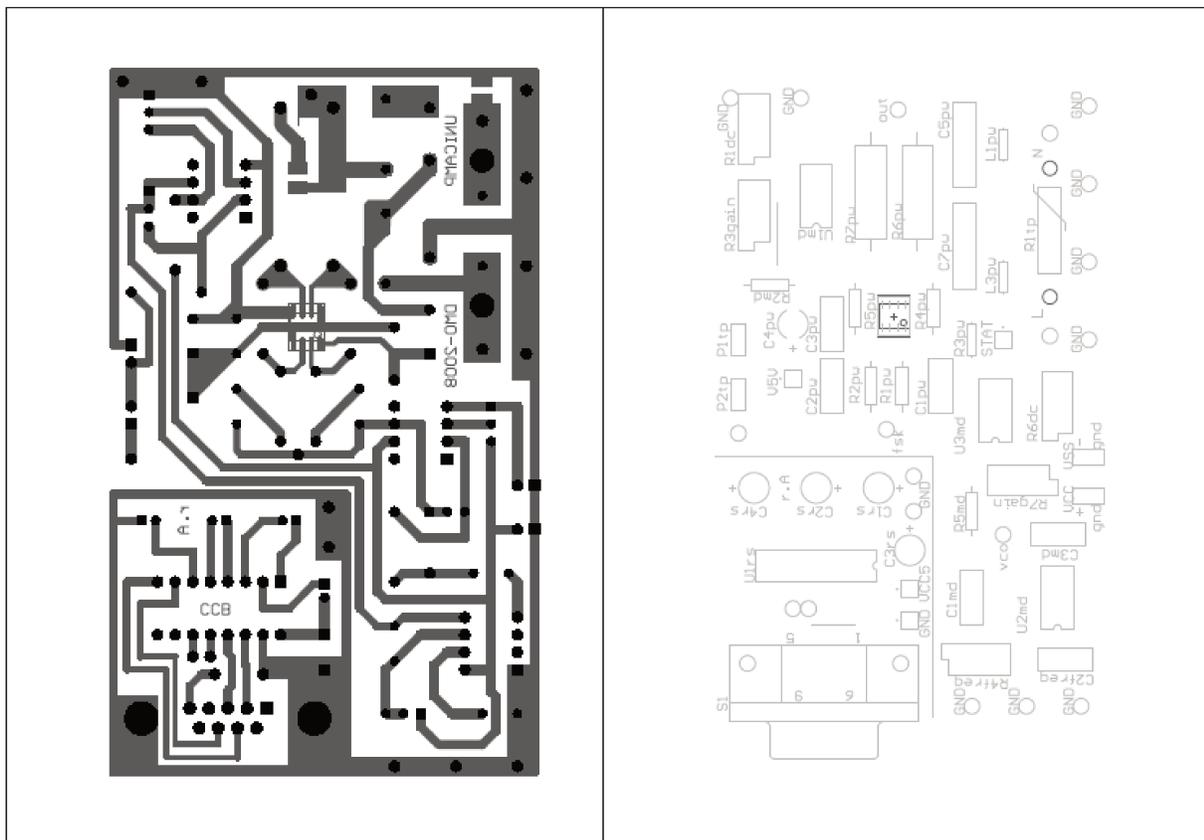
Title		
Size	Number	Revision
A		
Date:	2/6/2009	Sheet of
File:	\\.\Output.SchDoc	Drawn By:

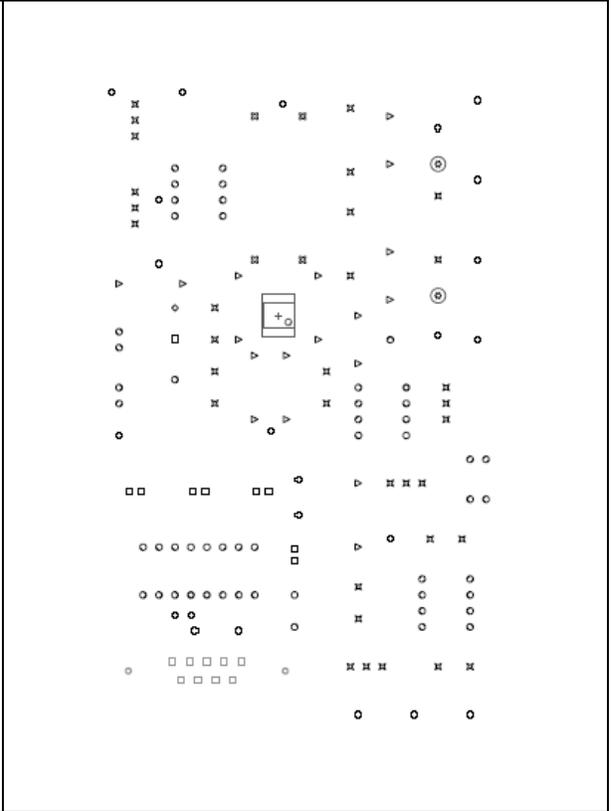
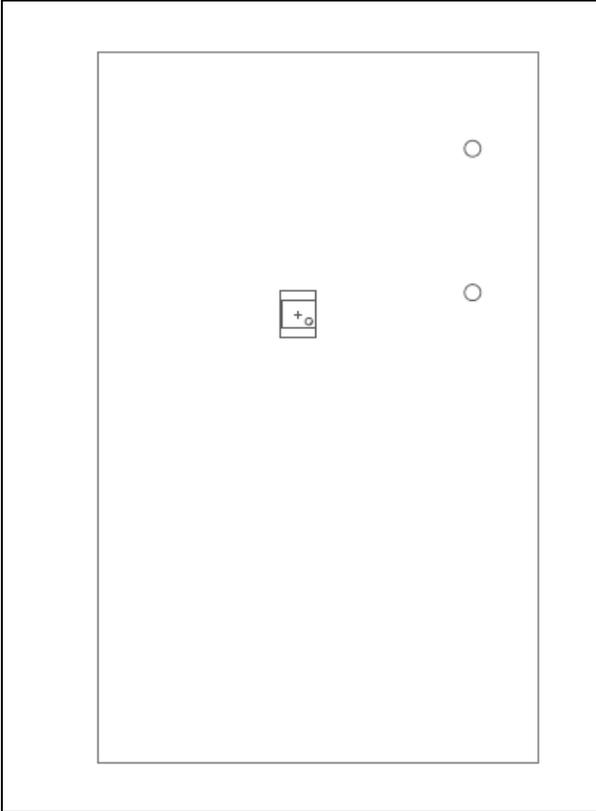
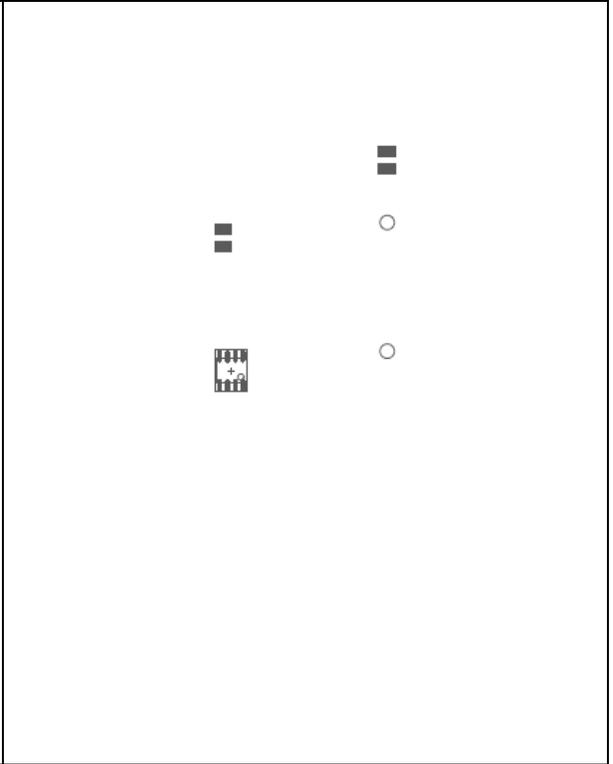
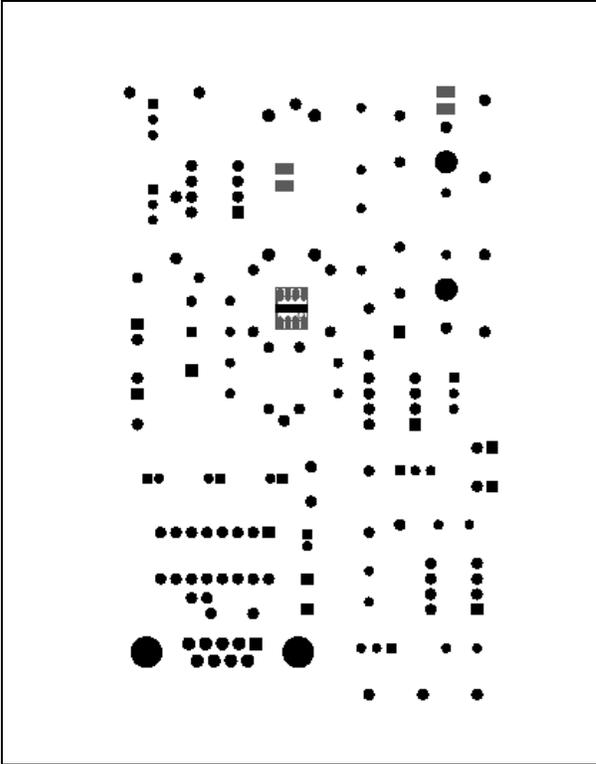
Celso Coslop Barbante

## Apêndice C: Placa de circuito impresso

A seguir encontram-se os arquivos finais usados para confeccionar a placa de circuito impresso, colocados para mera ilustração, sem escala.

- Layer inferior
- Máscara de silk-screen de topo
- Máscara de solda inferior
- Máscara de pasta inferior
- Guia mecânica e de fresa para PCB
- Máscara de furação





---

## Apêndice D: Equipamentos utilizados

---

Segue a lista dos equipamentos usados nas medidas e validações do projeto

- Osciloscópio marca Tektronix, modelo TDS-2014
- Osciloscópio marca Tektronix, modelo 2247A
- Analisador de Rede marca Rohde Shwartz, modelo ZVRE
- Multímetro digital marca Tektronix, modelo TM5003
- Multímetro digital marca HP, modelo 973A
- Fonte de alimentação marca Instrutherm, modelo FA-3003
- Fonte de alimentação marca Instrutherm, modelo FA-3050
- Gerador de padrão de teste marca Wandell Gotermann, modelo PFG-1
- Analisador de erro marca Wandell Gotermann, modelo PFM-1
- Analisador de tempo e intervalo marca HP, modelo HP5371A
- Gerador de função marca GW modelo CFG-8019G
- Estação de solda marca Hakko, modelo HK-931