

UNIVERSIDADE ESTADUAL DE CAMPINAS
FACULDADE DE ENGENHARIA DE CAMPINAS
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

DEFASADOR DE MICROONDAS CONTROLADO
ELETRONICAMENTE UTILIZANDO DIODOS PIN

REGINA MARIA DE FELICE SOUZA

Orientador: PROF. DR. ATTÍLIO JOSÉ GIAROLA

058/82

Tese apresentada à Faculdade de Engenharia de Campinas, da Universidade Estadual de Campinas - UNICAMP, como parte dos requisitos exigidos para a obtenção do título de MESTRE EM CIÊNCIAS

NOVEMBRO 1982

UNIVERSIDADE ESTADUAL DE CAMPINAS
FACULDADE DE ENGENHARIA DE CAMPINAS
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

Classif.	T
Autor	Do 89d
V.	Ex
Tombo BC/	4703/
PC	

CM-000 34390-9

À minha avó Tereza
Aos meus pais Ozimo e Elvira
Às minhas tias Jô e Dorothy
Aos meus irmãos Andrê, Gerardo e Tereza

AGRADECIMENTOS

Ao Professor Giarola pela excelente orientação.

Ao Engenheiro Luis Carlos Kretly e a equipe do LED pela valiosa colaboração na construção dos dispositivos.

Ao INPE por permitir a realização das medidas.

Ao Engenheiro Mário de Souza Barretti pela ajuda incansável durante as medidas.

Ao Professor Sérgio Barroso de Assis Fonseca pela especial atenção com relação ao acompanhamento da confecção da Tese.

À Elza Aoki pelo trabalho de datilografia.

Ao desenhista José Elias de Freitas Zainum pelos desenhos.

Aos colegas pelas sugestões fornecidas durante o transcorrer deste trabalho.

SUMÁRIO

Este trabalho descreve protótipos de defasador utilizando diodos PIN visando a sua utilização no controle do feixe principal de um arranjo de antenas ("phased-array").

A mais significativa aplicação destes defasadores é em radares. Este tipo de radar pode ter milhares de elementos, com um defasador para cada elemento, portanto, o desempenho e o custo do radar são grandemente afetados pelo desempenho e custo dos defasadores. Até o advento dos defasadores eletrônicos era utilizado o defasamento mecânico com limitações. A evolução dos radares com arranjo faseado é baseada em dois fatores: o desenvolvimento de defasadores controlados eletronicamente que podem redirecionar o feixe em poucos micro segundos e a rápida assimilação das informações e decisões programadas por computador. A principal vantagem é que se gasta um tempo mínimo para movimentar o feixe de um alvo a outro e para tomar decisões a respeito de detecção e rastreamento.

Foram construídos dois protótipos, um defasador de 90° e um de 180° , que, juntos, formam a rede defasadora de 0° , 90° , 180° e 270° , na frequência de 2 GHz. Cada defasador utiliza um acoplador híbrido, dois diodos PIN, dois capacitores giga-trim e duas linhas simulando indutores (180°).

As características destes defasadores foram obtidas e verificou-se que os protótipos comportaram-se como previsto teoricamente, desde que os diodos sejam adequadamente polarizados e os capacitores de sintonia ajustados para a operação em 2 GHz.

INDICE

CAPÍTULO I - INTRODUÇÃO	I.1
REFERÊNCIAS	I.4
CAPÍTULO II - O DIODO PIN	II.1
II.1 - Circuitos Equivalentes de Baixa e Alta Frequência	II.3
II.2 - A Resistência R_I . Variação da Resistência R_I em Relação à Corrente de Polarização I_d	II.4
II.3 - Efeitos Parasitas do Encapsulamento	II.5
II.4 - Caracterização do Diodo	II.6
II.5 - Potência	II.7
II.6 - Operação	II.9
II.6.1 - Polarização direta	II.9
II.6.2 - Polarização reversa	II.10
REFERÊNCIAS	II.12
CAPÍTULO III - APLICAÇÕES DO DIODO PIN	III.1
III.1 - Chaves e Atenuadores	III.2
III.1.1 - Chaves SPST refletivas e atenuadores	III.3
III.1.2 - Chaves SPST ressonantes e atenuadores	III.4
III.1.3 - Chaves multi-throw e atenuadores	III.6
III.1.4 - Chaves de impedância constante e atenuadores	III.7
III.1.5 - Alguns tipos de circuitos que utilizam chaves e atenuadores	III.7

III.2 - Defasadores	III.8
III.2.1 - Defasadores tipo linha carregada	III.10
III.2.1.1 - Defasador tipo carregamento na li- nha principal	III.13
III.2.1.2 - Defasador tipo carregamento com to co	III.14
III.2.1.3 - Defasador tipo carregamento com to co chaveado	III.14
III.2.2 - Defasador tipo linha chaveada	III.16
III.2.3 - Defasador tipo passa-alta/passa-baixa	III.16
III.2.4 - Defasadores tipo reflexão	III.17
III.2.5 - Redes de defasadores	III.18
III.2.6 - Circuitos de polarização	III.19
III.2.7 - Diagrama de blocos simplificado de um "phased- array"	III.20
III.3 - Outras Aplicações	III.21
REFERÊNCIAS	III.22
CAPÍTULO IV - DESENVOLVIMENTO TEÓRICO DO PROJETO E CONSTRUÇÃO	IV.1
IV.1 - Defasadores a Diodos	IV.2
IV.2 - Conceitos Básicos	IV.2
IV.3 - Projeto do Acoplador	IV.7
IV.4 - Projeto das Terminações	IV.8
IV.4.1 - Defasador de 90°	IV.12
IV.4.2 - Defasador de 180°	IV.13
IV.5 - Polarização dos Diodos	IV.17

IV.6 - Bloqueio DC	IV.17
IV.7 - Lay-out	IV.17
IV.8 - Construção	IV.18
REFERÊNCIAS	IV.19
CAPÍTULO V - MEDIDAS E RESULTADOS	V.1
V.1 - Equipamentos Utilizados	V.2
V.2 - Procedimento	V.2
V.2.1 - Defasadores de 90° e 180°	V.2
V.2.2 - Rede defasadora de 270°	V.3
V.3 - Resultados	V.3
CAPÍTULO VI - CONCLUSÕES E SUGESTÕES	VI.1
VI.1 - Conclusões	VI.2
VI.2 - Sugestões	VI.2

CAPÍTULO I

INTRODUÇÃO

O objetivo principal deste trabalho é o estudo de um defasador de microondas para utilização em arranjos de antenas para radar ("phased-array"). Neste tipo de arranjo, o controle da fase do feixe principal é feito eletronicamente através de defasadores com diodos PIN ou ferritas. Uma breve comparação entre os dois tipos deve ser feita a fim de justificarmos a escolha dos defasadores a diodos PIN.

O defasamento com ferritas é geralmente realizado através da mudança da permeabilidade magnética, o que ocorre com a aplicação de um campo magnético variável de polarização. O mecanismo de controle de fase por ferritas é basicamente não recíproco e a mudança na direção de propagação tem o mesmo efeito que a mudança de direção do campo aplicado, com exceção de dois tipos de circuitos [1], [2], que fornecem uma operação recíproca. As ferritas têm como vantagens a capacidade de transportar alta potência, menor perda por inserção e menor taxa de onda estacionária.

Os diodos PIN comportam-se como um capacitor entre cujas placas pode-se injetar um plasma condutor por intermédio de uma tensão de polarização. O defasamento resulta do chaveamento da reatância do diodo e para conseguir-se uma menor perda, é evitada a variação contínua da resistência do diodo e é utilizado o chaveamento discreto entre polarização direta e reversa. Os defasadores a diodo PIN têm como vantagens o circuito alimentador mais simples que o para as ferritas, todos os defasadores a diodos são recíprocos e o efeito da temperatura pode ser desprezado pois não influi no desempenho dos defasadores já que os diodos são utilizados apenas como chaves.

Estes fatores e mais tamanho, peso, custo e disponibilidade influenciaram na escolha do defasador a diodos PIN.

Inicialmente faz-se um estudo do diodo PIN, suas características e

aplicações. A seguir parte-se para o projeto e construção do defasador com diodos PIN HP 5082-3302, em 2 GHz. Este defasador é dividido em dois elementos: um fornecendo uma defasagem de 90° e outro de 180° . A interligação dos dois elementos fornece também uma defasagem de 270° . A construção é feita em microfita e o material utilizado é o substrato RT/DUROID 5880 com permissividade relativa (ϵ_r) igual a 2,2. No projeto utilizamos acopladores híbridos em quadratura e capacitores concentrados GIGA-TRIM.

Finalmente são feitos os testes em cada elemento e com os dois interligados fazendo-se um ajuste e verificação do comportamento em 2 GHz, verificação da defasagem em relação à frequência e verificação da amplitude do sinal de saída em relação à frequência.

REFERÊNCIAS

- [1] W. Ince e D. Tenne, *Advances in Microwaves*, vol. 4. New York: Academic, 1969, pp. 2-183.
- [2] L.R. Whicker e C.P. Boyd, Jr., "A New Reciprocal Phaser for Use at Millimeter Wave Lengths", IEEE Trans. Microwave Theory Tech. (corresp.), vol. MTT-19, pp. 944-945, Dezembro 1971.

CAPÍTULO II

O DIODO PIN

O diodo PIN é um semiconductor de silício constituído de uma camada de material intrínseco de alta resistividade, de área e espessura finitas, que está contido entre materiais tipo p e n, altamente dopados. Tipicamente, a camada intrínseca (I) tem uma resistividade de 1000 Ω -cm e pode ser de material tipo p ou tipo n. Sua espessura pode chegar a 200 μm (0.02 cm) [1].

A Fig. II.1 mostra a geometria típica do diodo PIN [2] e a tabela II.1 dá suas dimensões típicas [2]. Quando o diodo é polarizado diretamente, lacunas e elétrons são injetados da região p à região n, através da região I. Estas cargas não se recombinaem completamente, ou seja, uma quantidade finita de carga permanece sempre armazenada, o que resulta, efetivamente, numa diminuição da resistividade da região I. A quantidade de carga armazenada, Q_d , depende do tempo de recombinação, τ , e do nível da corrente direta de polarização, I_d , portanto, se o diodo é polarizado com somente uma corrente constante, a carga armazenada é constante e igual a: [3]

$$Q_d = I_d \cdot \tau \quad (II.1)$$

A densidade de carga na região intrínseca e sua geometria determinam a condutância do dispositivo, enquanto que o tempo de recombinação determina o limite inferior aproximado de frequência para aplicações úteis. Exemplo: para $\tau = 100$ nseg, $f_0 \approx 1.6$ MHz.

A condutância do diodo é proporcional à carga armazenada e esta é relacionada com a corrente do diodo por: [3]

$$i_d = \frac{dQ_d}{dt} + \frac{Q_d}{\tau} \quad (II.2)$$

onde: i_d - corrente do diodo.

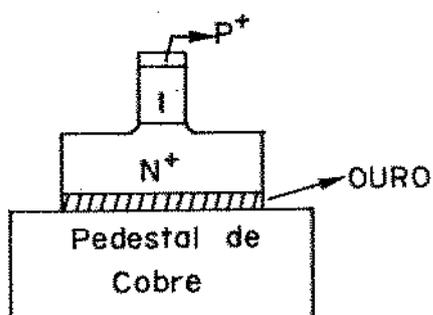


Fig. II.1 - Geometria típica do diodo PIN. Estrutura tipo mesa [2].

TABELA II.1 - DIMENSÕES TÍPICAS [2].

	LARGURA (cm)	ÁREA (cm ²)
CAMADA P ⁺	$0,76 \times 10^{-3}$	2×10^{-3}
CAMADA I	$7,6 \times 10^{-3}$	$3,12 \times 10^{-3}$
CAMADA N ⁺	$10,2 \times 10^{-3}$	$4,5 \times 10^{-3}$
METALIZAÇÃO	$0,127 \times 10^{-3}$	$4,5 \times 10^{-3}$
PEDESTAL	$10,2 \times 10^{-2}$	$12,9 \times 10^{-3}$

Se a polarização consiste de uma corrente constante e um sinal de RF de baixa frequência, ou variante no tempo, então a componente dc de carga armazenada será "modulada" pela presença de uma componente ac. O grau de modulação depende do nível relativo das duas componentes da carga e da frequência do sinal de RF. Esta dependência da frequência pode ser vista facilmente resolvendo-se a transformada de Laplace da equação (II.2), que dá:

$$Q_d(\omega) = \frac{i_d \cdot \tau(\omega)}{1 + j\omega\tau} \quad (II.3)$$

Esta equação é plotada na Fig. II.2 e mostra que a sinais de frequências abaixo de $f_0 = 1/2 \pi\tau$, o sinal de RF tem, praticamente, o mesmo efeito que o da polarização dc. Acima de f_0 , no entanto, o efeito da modulação decresce para cerca de 6 dB/oitava. Portanto, o diodo pode ser visualizado da seguinte maneira:

A frequências bem abaixo de f_0 , o diodo PIN comporta-se como uma junção pn normal. O sinal de RF incidente será retificado e ocorrerá uma distorção considerável. Nas proximidades de f_0 , o diodo começa a comportar-se como um resistor linear. Conseqüentemente, o sinal sofre alguma distorção. A frequências bem acima de f_0 , o diodo comporta-se sensivelmente como uma resistência linear pura, cujo valor pode ser controlado por um sinal dc ou de baixa frequência.

II.1 - CIRCUITOS EQUIVALENTES DE BAIXA E ALTA FREQUÊNCIA

O circuito equivalente do diodo PIN é dependente da frequência devido ao comportamento descrito acima. A frequências muito menores que f_0 , este cir

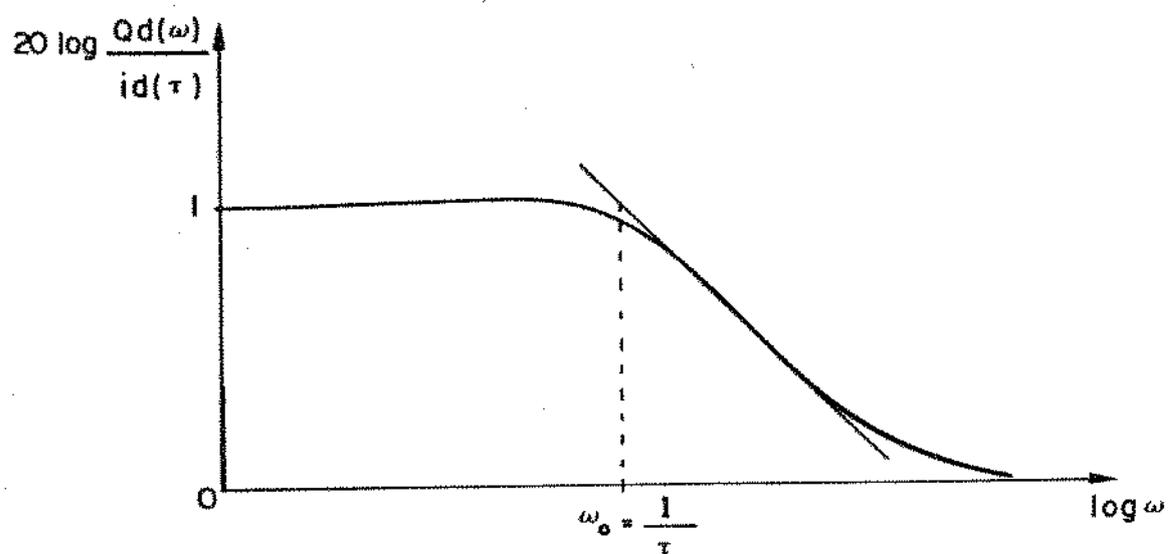


Fig. II.2 - Comportamento do diodo PIN em função da frequência [3].

cuito é mostrado na Fig. II.3 e é uma junção pn normal, onde: L_p é a indutância de encapsulamento; R_s , resistência série; $C_j(v)$, a capacitância de junção, função da tensão aplicada e R_j é a resistência da junção $= nkT/qI_d$. A frequências maiores que f_0 , o circuito equivalente é mostrado na Fig. II.4, onde: L_p , C_p e R_s são idênticas à Fig. II.3; C_I é a capacitância da camada I. Esta capacitância é constante e depende somente da geometria da camada. Pode ser medida pela técnica convencional de pontes e a baixa frequência (~1 MHz) se o diodo estiver polarizado reversamente depois da tensão de "punch-through", a fim de assegurar que a camada I está totalmente deserta. Valores típicos: 0.17 a 0.06 pF. Existem projetos especiais de diodos PIN em que C_I é da ordem de 5 pF ou abaixo de 0.02 pF. R_I é a resistência efetiva de RF na camada I. Esta resistência é constante em relação ao sinal de RF e variável pela corrente dc ou de baixa frequência.

II.2 - A RESISTÊNCIA R_I . VARIAÇÃO DA RESISTÊNCIA R_I EM RELAÇÃO À CORRENTE DE POLARIZAÇÃO I_d .

A resistência da região I na polarização direta é inversamente proporcional a Q_d e pode ser expressa como: [4]

$$R_I = \frac{W^2}{(\mu_N + \mu_p)Q_d} \quad (\text{ohms}) \quad (II.4)$$

onde:

- W - largura da região I
- μ_N - mobilidade do elétron
- μ_p - mobilidade da lacuna

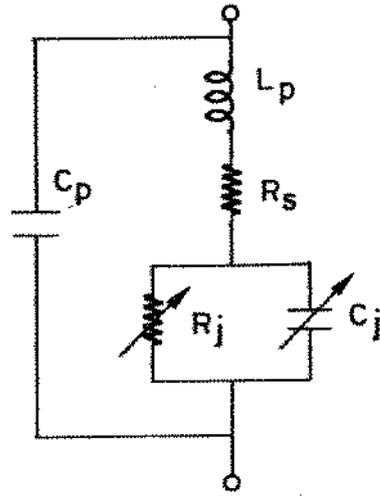


Fig. II.3 - Circuito equivalente em baixa frequência [3].

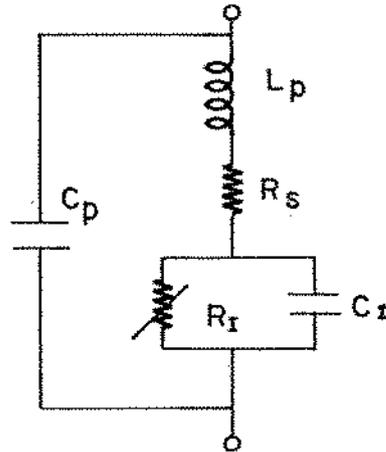


Fig. II.4 - Circuito equivalente em alta frequência [3].

Combinando-se as equações (II.1) e (II.4), a expressão para R_I , como uma função inversa da corrente, é:

$$R_I = \frac{W^2}{(\mu_N + \mu_P) I_d \cdot \tau} \quad (\text{ohms}) \quad (II.5)$$

A Fig. II.5 mostra esta variação [5].

A resistência mínima é especificada a 100 mA de corrente direta e a resistência máxima a 10 μ A. Geralmente, R_I varia de 1 a 10.000 Ω .

II.3 - EFEITOS PARASITAS DO ENCAPSULAMENTO

Os encapsulamentos introduzem elementos reativos na forma de indutância (L_p) e capacitância (C_p), com exceção de dois tipos de diodos especiais, o "Mini-strip" e o "Stripline" [3]. Estes elementos parasitas podem ser eliminados, ou quase totalmente, adicionando-se reatâncias externas formando um circuito ressonante com o diodo. A largura de faixa, entretanto, é limitada. Mas, quando não é feita esta adição de reatâncias, o seu desempenho geralmente será bem menor sobre uma faixa mais larga.

O envólucro do "Stripline" não exhibe estas limitações porque os elementos internos da reatância são construídos de modo a formar uma estrutura de filtro passa baixa com uma frequência de corte bem alta (30 GHz). Pode ser usado no projeto de circuitos com faixas de frequência bem largas.

O "Mini-Strip", por causa de sua construção "aberta" e o aspecto de três terminais, pode ser utilizado para projetos de faixa larga e faixa estreita (ressonante), visto que todos os elementos de reatância externa requeridos

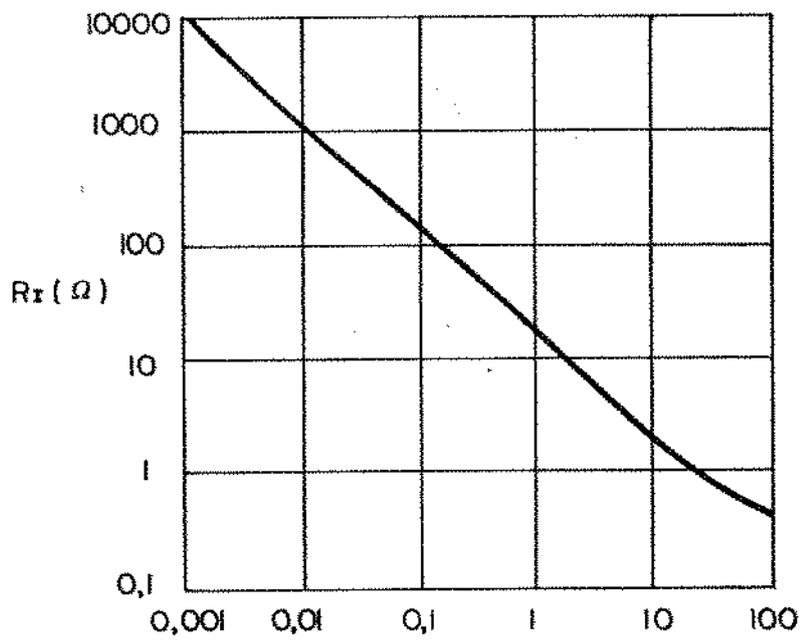


Fig. II.5 - Variação da resistência R_T em relação à corrente de polarização.

podem ser facilmente controlados pelo usuário. A Fig. II.6 mostra estes três tipos de encapsulamento [3].

II.4 - CARACTERIZAÇÃO DO DIODO

Alguns parâmetros importantes:

C_j (pF) - capacitância de junção, determinada a 1 MHz. Dado do fabricante. Pode ser medida da seguinte maneira [6]: com a capacitância de encapsulamento, C_p (pF), dada pelo fabricante, subtraída da capacitância total medida, C_T (pF), o valor então obtido é válido a frequências de microondas se uma polarização dc reversa de amplitude suficiente é utilizada para tornar totalmente deserta a região I.

R_d (Ω) - resistência de polarização direta.

R_R (Ω) - resistência de polarização reversa.

θ ($^{\circ}$ C/w) - resistência térmica. Aumento da temperatura da junção por unidade de potência dissipada na junção.

I_d (mA) - corrente de polarização direta.

V_{BR} (V) - tensão de ruptura.

V_{PR} (V) - tensão de polarização reversa.

Velocidade de chaveamento (μ s) [7] - uma característica importante do diodo. Geralmente definida como o tempo em que o diodo levaria para fazer a transição do caso de mínima perda por inserção para o caso de máxima isolação ou vice-versa. (No diodo PIN, quando utilizado como chave, a atenuação residual que existe quando a chave está "ON" é chamada perda por inserção e a atenuação

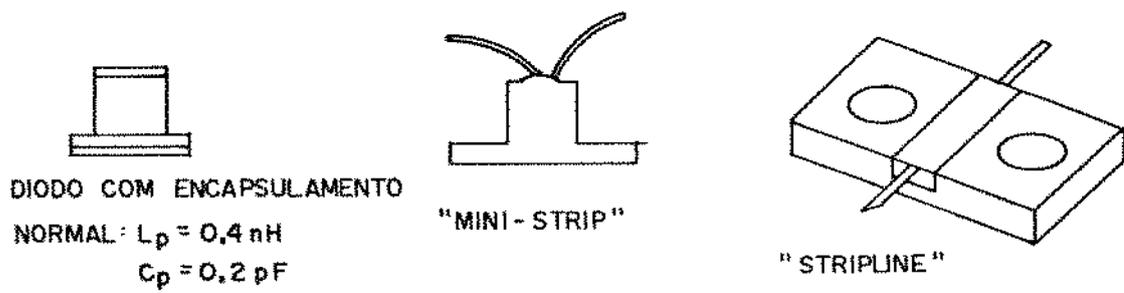


Fig. II.6 - Alguns tipos de encapsulamento.

proporcionada quando a chave está "OFF" é chamada isolação). Pode ser medida de várias maneiras [7], [8].

Uma figura de capacidade de chaveamento comumente usada pela indústria para auxiliar nesta medida é o tempo de recuperação reversa ("reverse recovery time" - T_{rr}).

A velocidade de chaveamento mais rápida, que permitirá o "enchimento" da região I com carga, depende primariamente do tempo de trânsito da região I, isto é, da largura do diodo, e dos níveis de tensão reversa e corrente direta que o circuito de alimentação possa fornecer.

τ (μ s ou ns) - tempo de vida ou de recombinação. τ pode estar na faixa de 0.03 μ s até bem acima de 3 μ s, é determinado pelo projeto do diodo e é geralmente baseado na velocidade de chaveamento desejada.

II.5 - POTÊNCIA

O máximo sinal de RF que um diodo PIN pode transportar é limitado pela sua tensão de ruptura ou sua capacidade de dissipação de potência [2].

A quantidade de potência de sinal que pode ser transportada pelo diodo PIN num circuito é geralmente muito maior que a potência real dissipada nele, porque, normalmente, este tipo de diodo opera no modo refletivo. A razão entre a potência dissipada no diodo e a potência incidente depende de sua impedância relacionada com a impedância do circuito, o número de diodos e seu espaçamento relativo.

Um diodo colocado em série num circuito com uma variação de resistência de 1 a 10 K Ω absorverá cerca de 2% da potência incidente. Se tal diodo puder dissipar 3 watts, poderá transmitir 150 watts de potência de sinal [3].

Visto que a potência transmitida pode ser muitas vezes maior que a potência dissipada, no diodo, esta deveria ser minimizada e cuidadosamente controlada em aplicações de alta potência. A máxima potência que um diodo PIN pode dissipar é dada por [3]:

$$P_{MAX} = \frac{T_{j(MAX)} - T_A}{\theta_{jc} + \theta_{jA}} \quad (\text{watts}) \quad (\text{II.6})$$

onde

$T_{j(MAX)}$ - temperatura máxima de operação da junção.

T_A - temperatura ambiente.

θ_{jc} - resistência térmica junção - encapsulamento.

θ_{jA} - resistência térmica encapsulamento - ambiente.

Se o diodo PIN é usado para controlar potência de RF pulsada, a potência de pico que pode ser transmitida aumenta quando a largura do pulso diminui. Isto ocorre porque a resistência térmica efetiva diminui com a largura do pulso. Para uma determinada largura de pulso, a máxima potência dissipada pode ser determinada segundo um gráfico dado pelo fabricante. Como um exemplo, para uma largura de pulso de 10 μs , a capacidade de transmissão de potência é aumentada em 10 vezes para um determinado diodo.

Em todos os casos, a tensão de ruptura limite deve ser checada. Para circuitos série, isto é expresso como [3]:

$$P_{MAX} = \frac{(V_{BR} - V_{PR})^2}{400} \quad (\text{watts}) \quad (\text{II.7})$$

e para circuitos paralelos:

$$P_{MAX} = \frac{(V_{BR} - V_{PR})^2}{100} \quad (\text{watts}) \quad (\text{II.8})$$

Este limite é otimizado usando-se a polarização reversa, V_{PR} , igual a zero. Entretanto, em baixas frequências e/ou alta potência, a corrente direta pode fluir na oscilação da tensão de RF, reduzindo a impedância do diodo. A polarização reversa, então, se faz necessária nestes casos. A polarização reversa diferente de zero também pode ser necessária para reduzir a velocidade de chaveamento [8].

II.6 - OPERAÇÃO

II.6.1 - Polarização Direta

Quando um diodo PIN está polarizado diretamente, a corrente máxima de RF que ele pode controlar depende da quantidade de carga armazenada fornecida pela polarização direta relativa às variações de carga produzidas pelo sinal de RF [9].

Exemplo: Um diodo PIN operando a uma polarização direta de 100 mA. Considerando $\tau = 5.0 \mu\text{s}$, a carga armazenada (Q_d), calculada da equação (II.1) é 500×10^{-9} coulombs. Vamos agora aplicar um sinal de 50 MHz de amplitude suficiente para produzir uma corrente de RF no diodo de 1 ampère (pico). A Fig. II.7 [4] mostra que a carga incremental armazenada, "q" introduzida ou removida pela corrente de RF, é somente $6,37 \times 10^{-9}$ coulombs, ou quase duas vezes mais

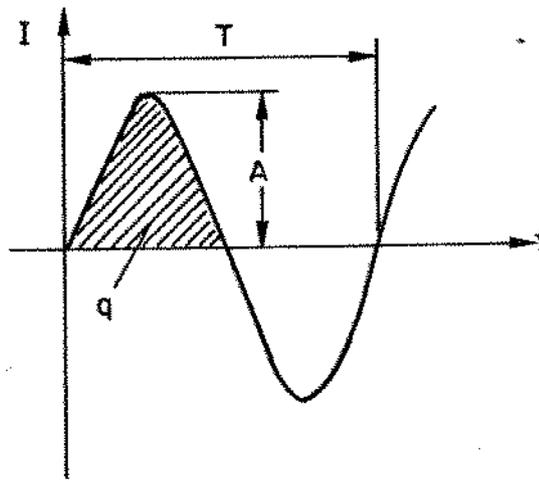


Fig. II.7 - Carga de RF armazenada.

baixa que a carga armazenada, Q_d (equação II.9).

Portanto, pode ser visto que 100 mA de corrente de polarização representa um sinal maior que 1 ampère de corrente de RF, do ponto de vista de carga armazenada.

Deve-se assegurar, portanto, que: [4]

$$Q_d > q \quad \text{ou} \quad I_d \cdot \tau > \frac{I_{RF}}{2\pi f} \quad (\text{coulombs}) \quad (II.10)$$

onde

- I_{RF} - corrente de pico de RF
- I_d - corrente de polarização direta
- f - frequência de operação
- τ - tempo de vida dos portadores do diodo.

Isto indica que a carga armazenada no diodo PIN será capaz de resistir a grandes correntes de RF quando a frequência do sinal de RF aumentar. Também mostra que pode ocorrer uma excursão instantânea da corrente do diodo na direção negativa sem no entanto afetar o estado de baixa resistência do diodo. Em circuitos práticos, é recomendado que o valor da carga dc armazenada seja projetado para ser, pelo menos, 10 vezes a carga armazenada de RF [4]. Esta condição deverá ser encontrada independente da resistência do diodo requerida para satisfazer as exigências de dissipação de potência.

II.6.2 - Polarização Reversa

Quando um diodo está polarizado reversamente, ou com tensão zero,

não há essencialmente carga armazenada e a região intrínseca pode ser considerada como um dielétrico de baixa perda. Para esta região intrínseca permanecer em estado de baixa perda, a tensão máxima negativa não deve exceder a tensão de ruptura do diodo e a excursão da tensão positiva não deve causar perdas térmicas excedendo os limites de dissipação do diodo.

A maioria dos diodos (pode variar de fabricante para fabricante) tem uma tensão reversa mínima especificada, V_R , medida à temperatura ambiente (25°C), onde é garantida que não fluirá uma corrente maior que $10\ \mu\text{A}$ reversa. Esta corrente é principalmente devida às condições de superfície do semicondutor e é, frequentemente, referida como uma corrente de fuga de superfície. A tensão de ruptura do diodo, V_{BR} , que também determina a máxima oscilação de RF permitida, depende permanentemente da intensidade do dielétrico na região I e é diretamente proporcional à espessura da região I. No ponto de ruptura real, a corrente do diodo aumenta rapidamente quando a tensão aplicada aumenta e ocorre o efeito zener ou avalanche.

A Fig. II.8 mostra uma típica relação tensão dc - corrente no diodo PIN com um ciclo de tensão de um sinal de RF, V_1 .

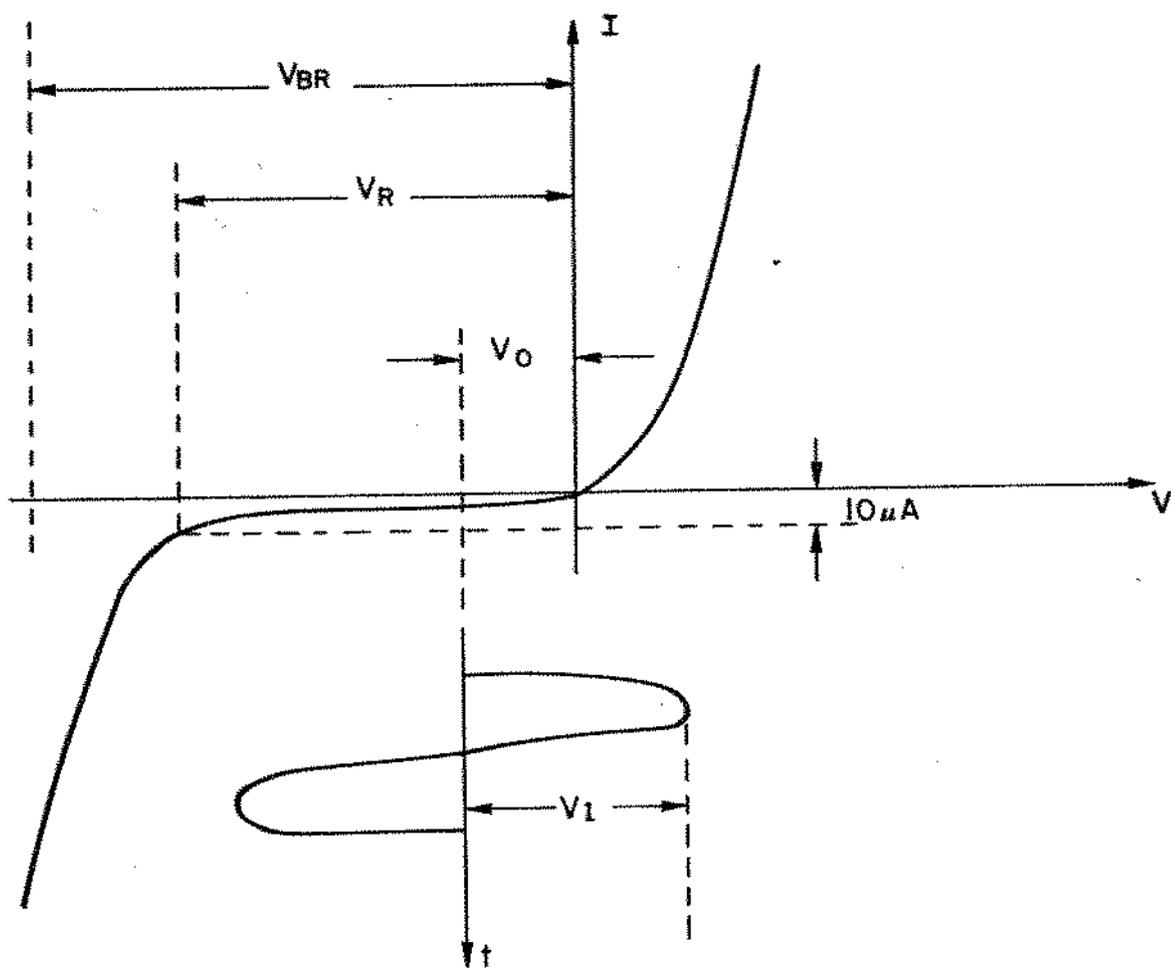


Fig. II.8 - Relação tensão DC reversa - corrente com tensão de RF.

REFERENCIAS

- [1] H.A. Watson, Microwave Semiconductor Devices and Their Circuit Applications. New York; McGraw-Hill, 1969, Capítulo 9.
- [2] F. Dominick, "How Much Pulsed Power Can a PIN Diode Handle?", Microwaves, pp. 56, Fev. 1976.
- [3] Hewlett Packard Application Note 922 - "Applications of PIN Diodes".
- [4] Unirode PIN Diode Designers' Handbook and Catalog, 1979.
- [5] Hewlett Packard. Diode and Transistor Designers' Catalog, 1980.
- [6] J.F. White, "Review of Semiconductor Microwave Phase Shifters", Proceedings of the IEEE, vol. 56, nº 11, pp. 1924-1931, Nov. 1968.
- [7] Hewlett Packard Application Note 929 - "Fast Switching PIN Diodes".
- [8] J.F. White, Semiconductor Control. Dedham, MA: Artech House, 1977.
- [9] D.A. Kleinman, "The Forward Characteristic of the PIN Diode", BSTJ, pp. 685-706, Maio 1956.

CAPÍTULO III

APLICAÇÕES DO DIODO PIN

A propriedade mais importante do diodo PIN é o fato de que ele aparece como uma resistência quase pura em RF, cujo valor pode ser variado sobre uma faixa de aproximadamente 1 a 10.000 ohms, por um controle de corrente dc ou de baixa frequência.

Quando o controle de corrente é variado continuamente, o diodo PIN é útil para:

- atenuação
- nivelamento e modulação em amplitude de um sinal de RF

Quando o controle de corrente é chaveado em "ON" e "OFF" ou em passos discretos, o dispositivo é útil para:

- chaveamento
- modulação de pulso
- defasador

Uma outra aplicação conhecida é o fotodiodo PIN, usado em sistemas optoeletrônicos (fibras ópticas) [1].

III.1 - CHAVES E ATENUADORES

O uso mais comum do diodo PIN é como elemento de chaveamento para controlar sinais de RF. Nestas aplicações, o diodo pode ser considerado como um dispositivo de alta ou baixa impedância, dependendo de sua condição de polarização.

III.1.1 - Chaves SPST Refletivas e Atenuadores

As Figs. III.1 e III.2 mostram dois dos mais simples circuitos que utilizam o diodo PIN como chave ou atenuador. No circuito sêrie, a atenuação de cresce quando a resistênciã de RF do diodo é reduzida pelo aumento da corrente direta. Para a configuração paralela ocorre o oposto. Se o controle é chaveado entre valores alto e baixo (zero), o circuito atua como uma simples chave. Estes dois tipos de chaves mostrados na figura são conhecidos como chaves SPST ("single-pole single-throw") refletivas. Refletivas porque quando a polarização no diodo é variada, a resistênciã de carga vista pela fonte, também varia, consequentemente, a atenuação é realizada primariamente por reflexão e parcialmente pela dissipação no diodo. A máxima isolação depende, principalmente, da capacitância do diodo, enquanto que, a perda por inserção e dissipação de potência são funções da resistênciã do diodo.

Como visto anteriormente, um diodo PIN real contém diversos elementos de reatância devido ao diodo e ao encapsulamento. Consequentemente, as características de atenuação tornam-se dependentes da frequência. Para um circuito equivalente mostrado na Fig. III.3, o valor da atenuação é dado por [2]:

$$\alpha'_{(s\acute{e}rie)} = 10 \log \left[\frac{\left(\frac{R'_s}{Z_0} + 2 \right)^2 + \left(\frac{X'_s}{Z_0} \right)^2}{4} \right] \quad (III.1)$$

$$\alpha'_{(paralelo)} = 10 \log \left[\frac{\left(\frac{R'_s Z_0}{R'_s + X'_s} + 2 \right)^2 + \left(\frac{X'_s Z_0}{R'^2_s + X'^2_s} \right)^2}{4} \right] \quad (III.2)$$

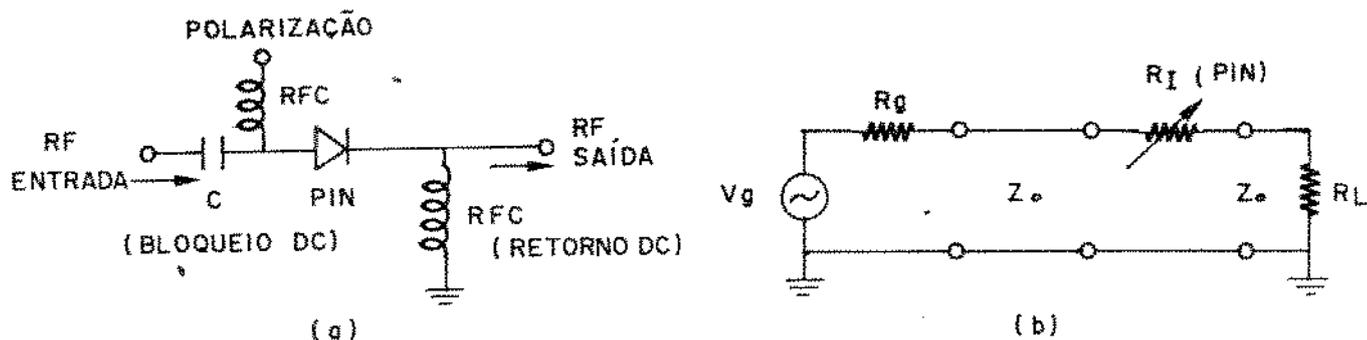


Fig. III.1 - Chave SPST refletiva. (a) Circuito sêrie; b) Circuito equivalente de RF.

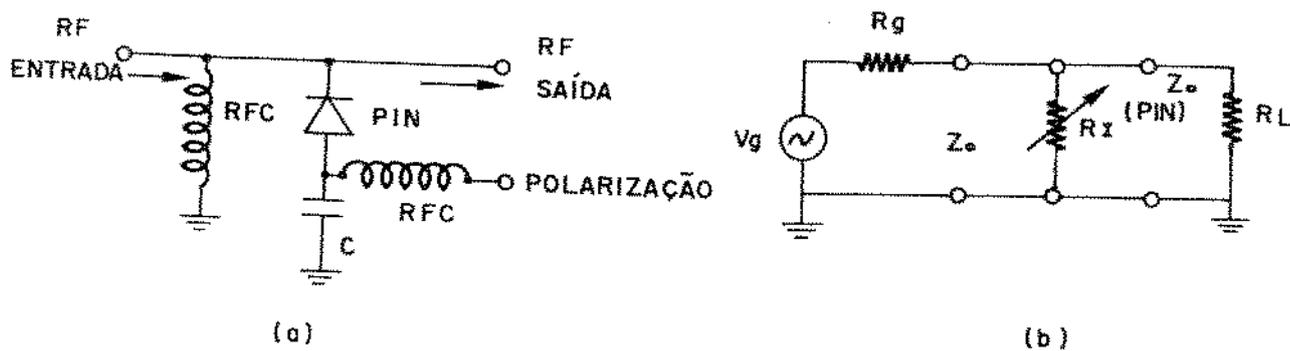


Fig. III.2 - Chave SPST refletiva. (a) Circuito paralelo; b) Circuito equivalente de RF.

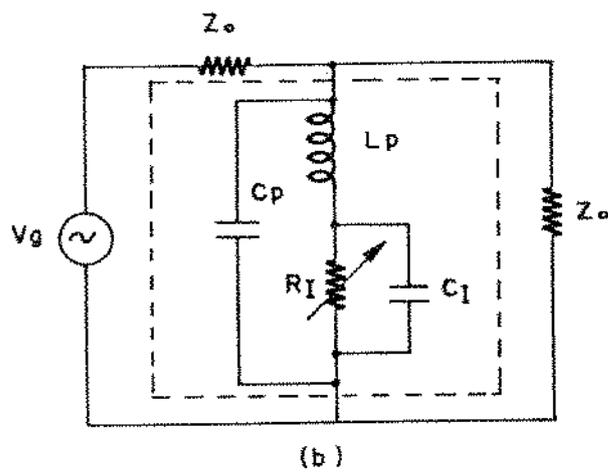
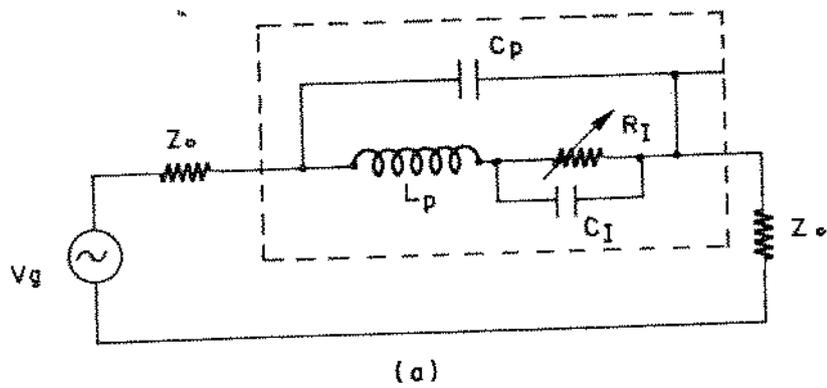


Fig. III.3 - Chaves SPST refletivas mostrando circuito equivalente do diodo PIN. (a) Diodo sêrie; (b) Diodo paralelo.

onde:

$Z_0 = R_G = R_L$ - resistência do circuito, gerador e carga.

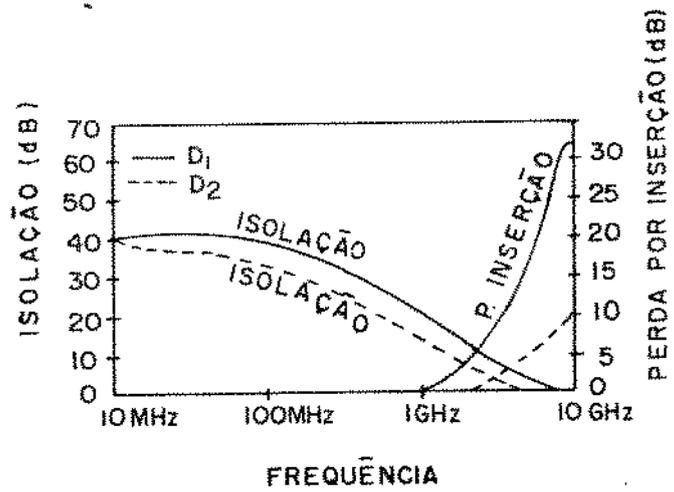
R'_S e X'_S - resistência e reatância equivalente da impedância do diodo ou seja $Z'_d = R'_S + jX'_S$.

Estas funções são plotadas nas Figs. III.4 (a) e (b) que mostram que os valores da isolamento e perda por inserção variam de acordo com o encapsulamento do diodo [2].

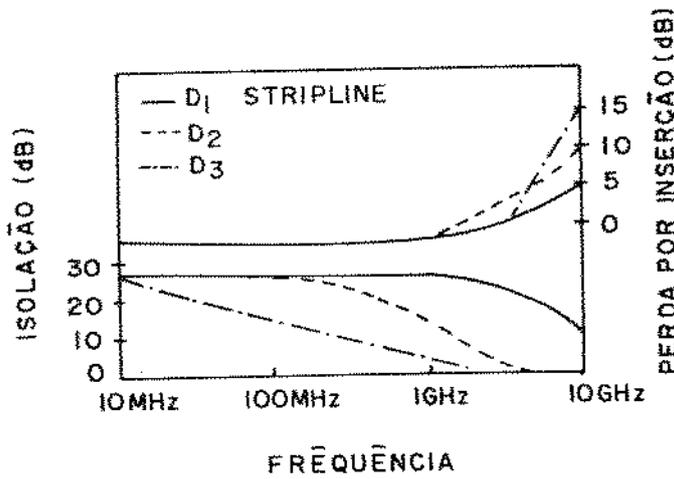
III.1.2 - Chaves SPST Ressonantes e Atenuadores

Uma forma de se melhorar o desempenho de um diodo encapsulado é sintonizar os elementos parasitas pela adição de reatâncias externas. Tais circuitos são conhecidos como chaves ressonantes em que o diodo PIN é utilizado para chavear os parâmetros do circuito de uma condição ressonante paralela a uma condição ressonante série. As impedâncias alta e baixa produzidas pelos circuitos ressonantes paralelo e série, respectivamente, constituem os estados "ON" e "OFF" da chave.

A Fig. III.5 mostra uma chave ressonante útil em frequências abaixo de 1 GHz [2]. Quando o diodo está polarizado diretamente, os elementos L_1 e C_1 estão em ressonância paralela e o circuito entre A e B aparece como uma alta impedância. Quando o diodo está polarizado reversamente, os elementos L_2 e C_1 estão em ressonância série e o circuito entre A e B aparece como uma baixa impedância. Em todos os casos, as impedâncias entre A e B são finitas devido à presença da resistência do diodo e elementos de Q's finitos. Estes efeitos são representados como baixas resistências R_{Sp} e R_{Ss} , respectivamente. A perda por in

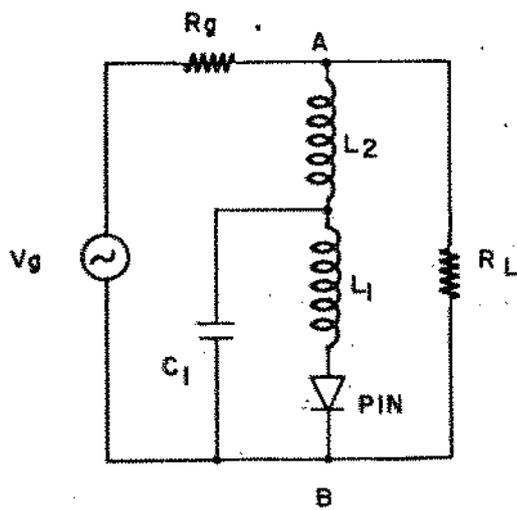


(a)

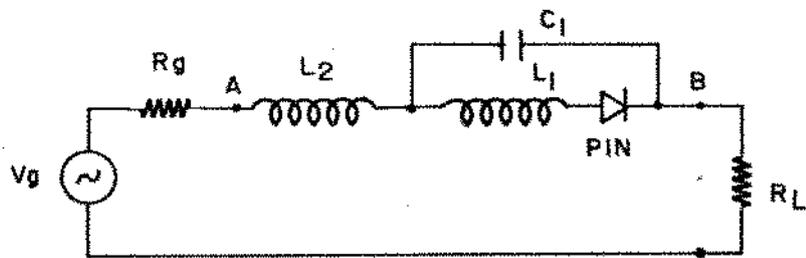


(b)

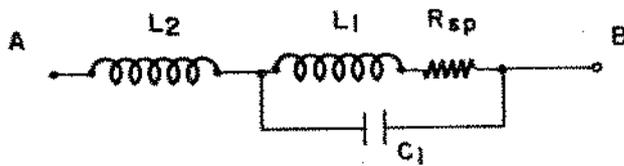
Fig. III.4 - (a) Atenuação do diodo sêrie utilizado como chave num sistema de 50Ω ; (b) Atenuação do diodo paralelo usado como chave num sistema de 50Ω .



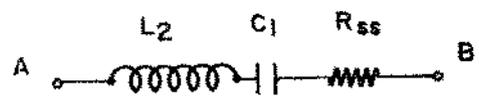
(a)



(b)



(c)



(d)

Fig. III.5 - (a) Modo paralelo; (b) Modo sêrie; (c) Circuito equivalente na polarizaçãõ direta; (d) Circuito equivalente na polarizaçãõ re_ versa. Em todos os casos, L_1 e $L_2 \gg L_p$ e $C_1 \gg C_p$.

serção, máxima atenuação e largura de faixa podem ser obtidas segundo as referências [2] e [3]. Para L_1 e L_2 iguais, a frequência de ressonância é, aproximadamente, em ambos os casos, dada por [4]:

$$f_0 \cong \frac{1}{2\pi \sqrt{L_1 C_1}} \quad (\text{III.3})$$

Na ressonância paralela haverá também uma ressonância série secundária aproximadamente [4] : $f_2 = 1.4 f_0$.

Para frequências maiores que 1 GHz, os circuitos da Fig. III.5 são difíceis de projetar porque os valores das reatâncias externas começarão a se aproximar dos das reatâncias parasitas do diodo e ocorrerá uma interação considerável entre os vários elementos.

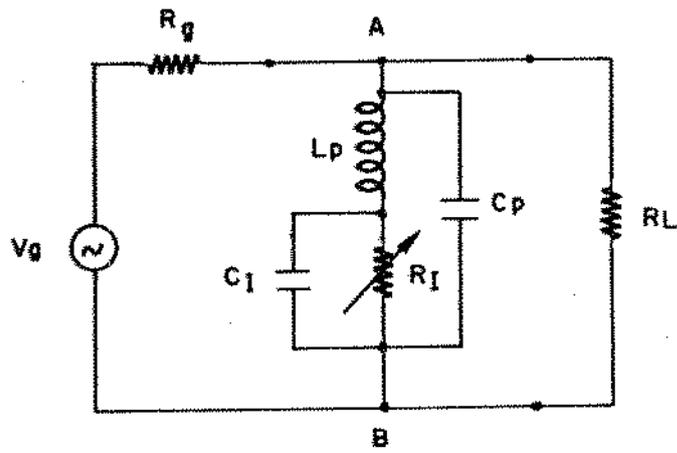
São, então, construídas chaves ressonantes utilizando-se as reatâncias parasitas e a capacitância C_I do diodo. Este tipo de circuito é mostrado na Fig. III.6. Para o diodo polarizado reversamente, L_p e C_I ficarão em ressonância série e para o diodo polarizado diretamente, L_p e C_p ficarão em ressonância paralela. Para a máxima isolação e mínima perda por inserção, as duas frequências de ressonância devem ser iguais de maneira que $C_I = C_p$ [2]. A impedância que aparece através de A-B para as duas condições de ressonância é [2] :

$$\text{Ressonância série - } R_{SR} \quad \text{onde: } R_{SR} = \frac{R_I}{1 + \frac{R_I^2}{XC_I}} \quad (\text{III.4})$$

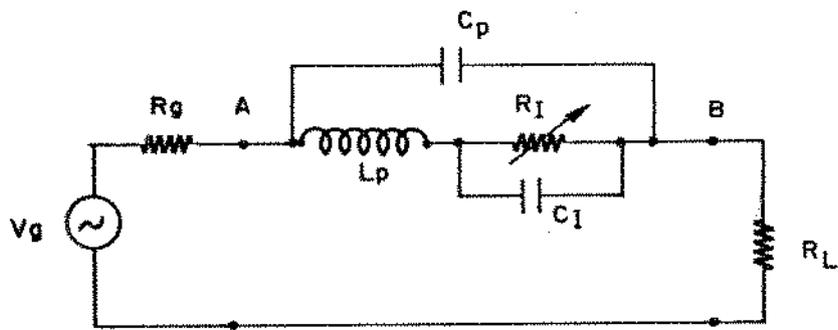
$$\text{Ressonância paralela - } R_S(1 + Q^2) \quad \text{onde: } Q = \frac{X}{R_S} \quad (\text{III.5})$$

$$R_S = R_I \quad \text{na polarização direta}$$

X é a reatância da capacitância ou indutância ressonante



(a)



(b)

Fig. III.6 - (a) Modo paralelo; (b) Modo s̄erie

III.1.3 - Chaves Multi-Throw e Atenuadores

Quando os requisitos de máxima atenuação ou isolação são maiores que os que podem ser obtidos por um simples diodo, podem ser utilizados circuitos usando múltiplos diodos em série, paralelo ou série-paralelo, como mostra a Fig. III.7. Para o circuito (a) teríamos um aumento de no máximo 6 dB na atenuação e a perda por injeção também aumentaria. Para o circuito (b), a atenuação total pode ser aumentada por n vezes mais que um simples diodo. A perda por inserção, se é devida aos elementos parasitas, pode também decrescer porque o espaçamento de $\lambda/4$ produz cancelamento destas reatâncias. Utiliza-se o circuito (c) onde o espaçamento de $\lambda/4$ não é prático.

A Fig. III.8 mostra dois tipos de chaves SPDT ("Single-pole double-throw").

Para estes circuitos deve ser considerada a interação entre os diodos. Para o circuito SPDT da Fig. III.8 (a) quando D_1 está polarizado diretamente e D_2 , reversamente, a potência de RF flui da porta 3 para a porta 2 e a porta 1 é isolada. Quando as duas condições de polarização são invertidas, a potência de RF flui para a porta 1 e a porta 2 é isolada. A fim de minimizar o carregamento reativo da porta aberta pela porta fechada, os diodos são espaçados $\lambda/4$ do ponto de alimentação. O RFC proporciona um retorno dc para a corrente de polarização e um circuito aberto para o sinal de RF. Os capacitores C_1 e C_2 proporcionam um terra de RF para os diodos e um circuito aberto para a corrente de polarização. Para aumentar a isolação, podem ser usados diodos adicionais que são espaçados de $\lambda/4$ do primeiro conjunto (em linhas pontilhadas) [2], [5] e [6].

Quando o espaçamento de $\lambda/4$ é impraticável ou sua restrição de largura de faixa é indesejável, pode ser usada uma configuração série, como mostra a

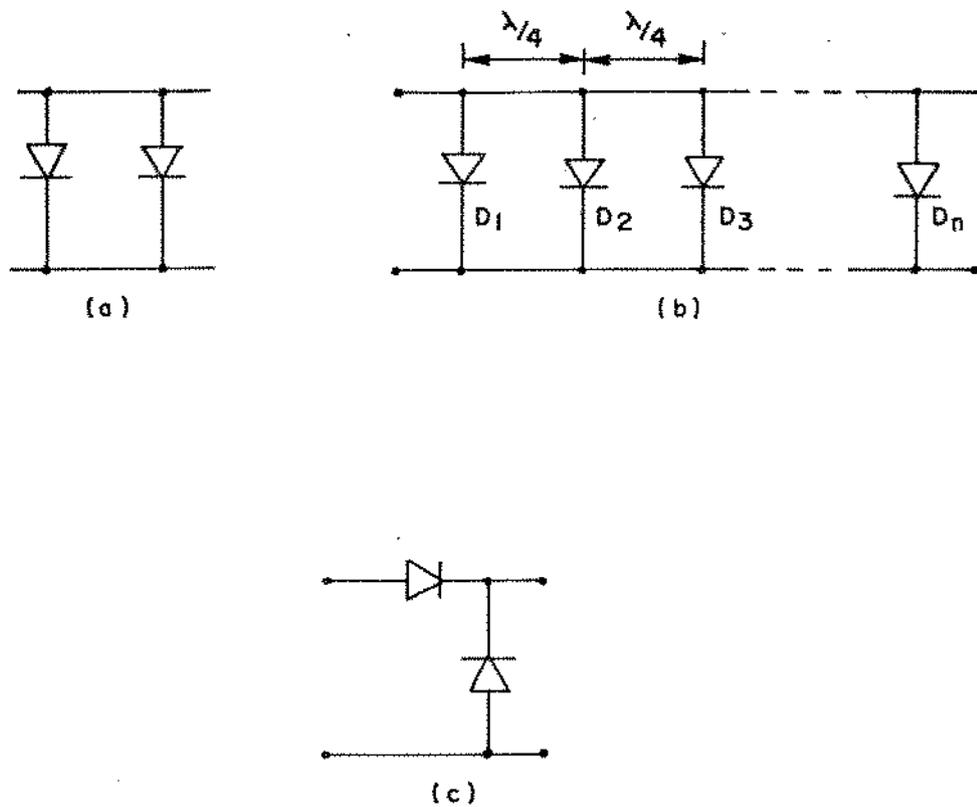
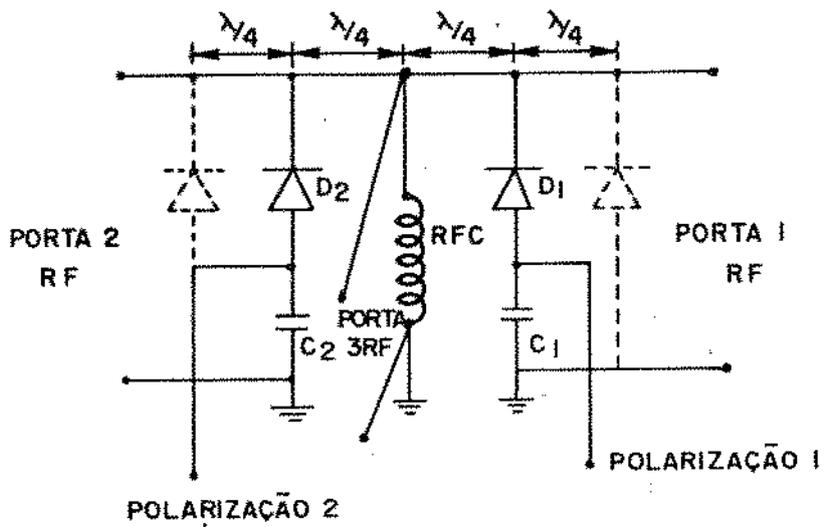
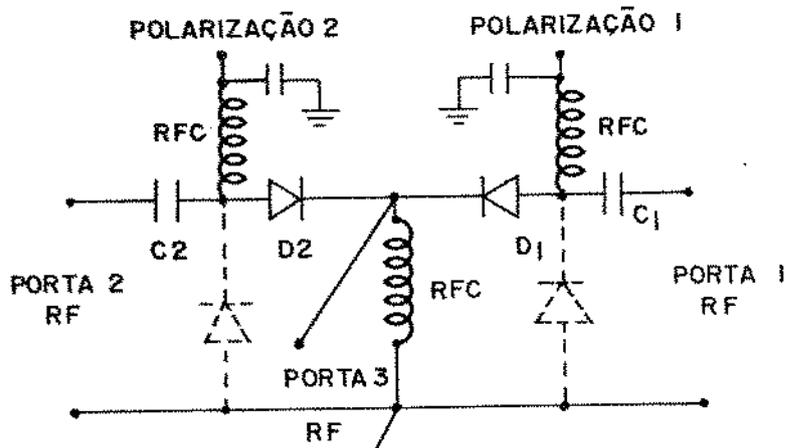


Fig. III.7 - Atenuadores no modo refletivo.



(a)



(b)

Fig. III.8 - (a) Chave SPDT paralela; (b) Chave SPDT sêrie.

Fig. III.8 (b) [2].

Neste circuito, pode-se conseguir um aumento da isolação colocando-se simplesmente diodos em paralelo ou em pares espaçados de $\lambda/4$ nas portas de saída, depois dos diodos sêrie. Esta configuração é particularmente útil para projeto de chaves multi-throw de faixa larga [6]. Para configuração multi-throw, seções adicionais sêrie ou sêrie-paralelo são colocadas no ponto comum de alimentação [6].

III.1.4 - Chaves de Impedância Constante e Atenuadores

Para alguns sistemas de RF, não se pode tolerar um alto coeficiente de reflexão nas portas de RF das chaves refletivas. Para tais aplicações, podem ser construídas uma variedade de chaves de impedância constante e de atenuadores, utilizando-se diodos PIN. Alguns destes circuitos são mostrados na Fig. III.9 [2].

Os circuitos das Figs. III.9 (a), (b) e (c) operam absorvendo a potência de sinal de RF indesejada nos diodos PIN. Os circuitos das Figs. III.9 (d), (e) e (f) operam refletindo a potência para uma porta diferente.

III.1.5 - Alguns Tipos de Circuitos que Utilizam Chaves e Atenuadores

- a - chave T-B (transmit-receive) [7] e [8]
- b - duplexador balanceado [3], [9]
- c - chave optoeletrônica de microondas em banda larga [10]
- d - arranjo de chaves optoeletrônicas em banda larga [11]
- e - atenuador [12]

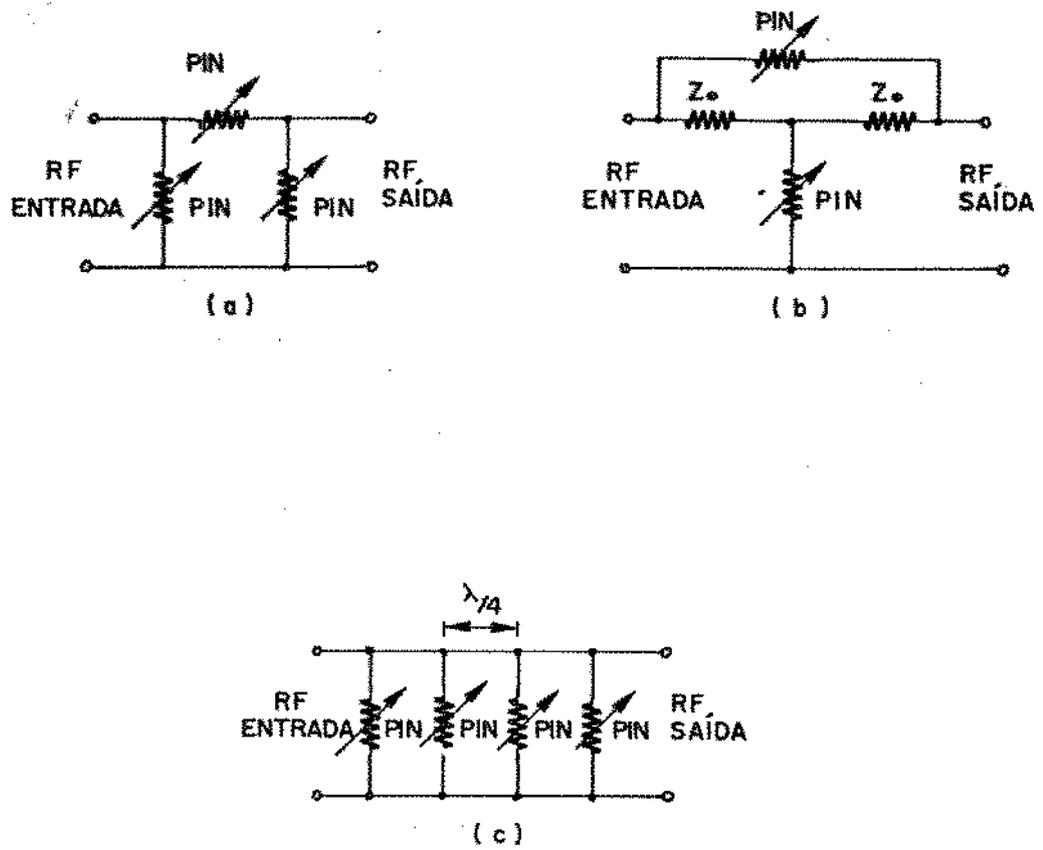


Fig. III.9 - (a) Atenuador π ; (b) Atenuador em ponte; (c) Atenuador resistivo em linha.

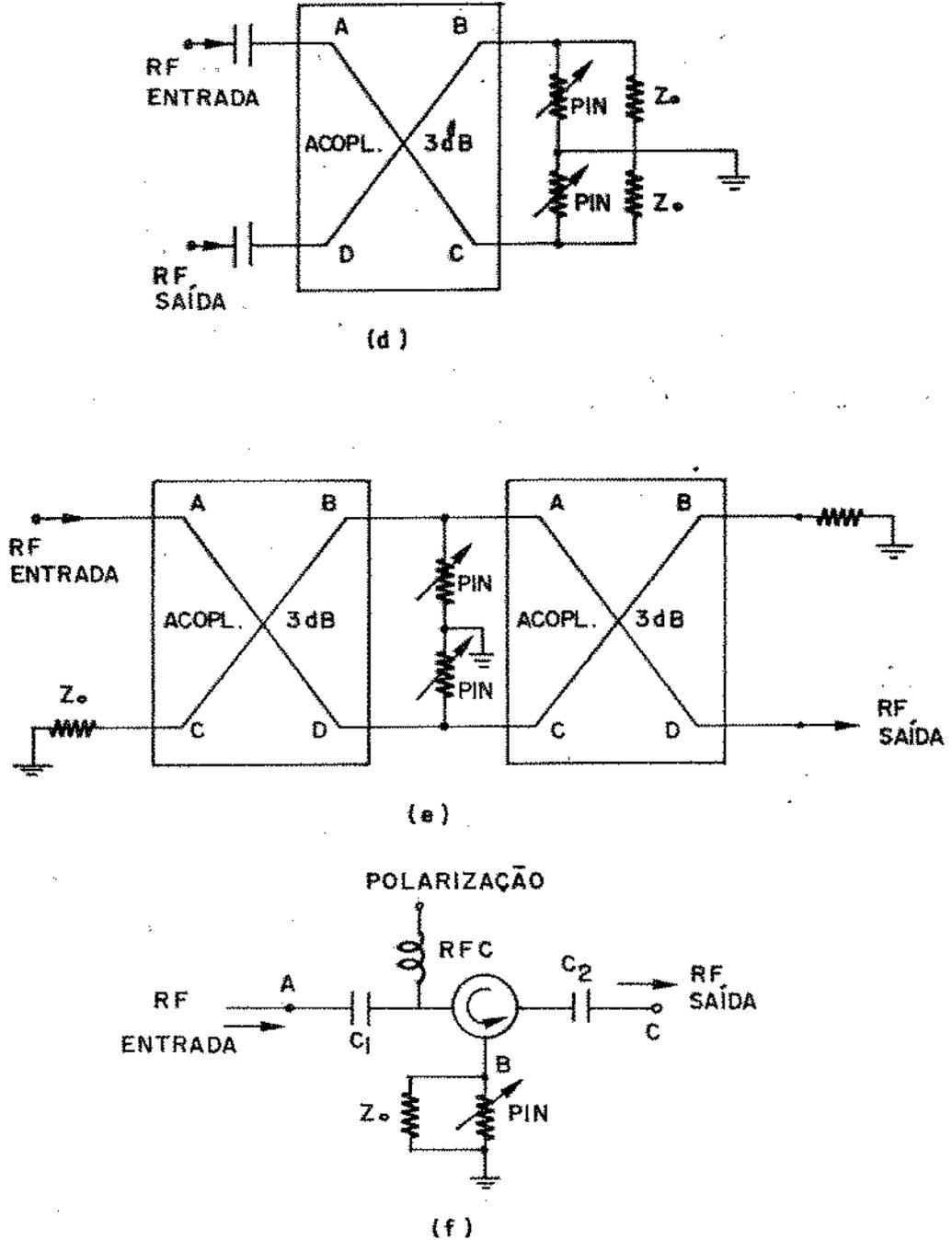


Fig. III.9 - (d) Atenuador com acoplador híbrido; (e) Atenuador com dois acopladores; (f) Atenuador com circulador.

- f - controle automático de ganho (AGG) [13]
- g - atenuadores controlados eletronicamente e moduladores [14], [15], [16].

III.2 - DEFASADORES

Sem dúvida, uma das mais importantes aplicações do diodo PIN atualmente. Controláveis eletronicamente os defasadores são largamente utilizados em "phased-arrays", [17], [18], [19], arranjo de antenas em que a fase relativa de radiação de cada elemento é ajustada eletronicamente utilizando-se defasadores. A direção da onda irradiada (feixe principal) pode ser controlada variando-se o tempo de atraso do sinal da fonte para cada elemento do arranjo. "Phased-arrays" são utilizados para transmissão e recepção de sinal, portanto os defasadores têm que ser recíprocos. Como os arranjos são chaveados digitalmente com auxílio de computador, são utilizados defasadores digitais. Para movimentos rápidos do feixe, são necessários tempos de chaveamento menores que 1 nseg.

Idealmente, um defasador deve possuir as seguintes características [20]:

- executar a mudança de fase rapidamente, com baixa inércia elétrica;
- causar a mudança de fase por meio de uma pequena potência absoluta e pequenas variações na potência;
- ter baixas perdas;
- ser recíproco;
- suas características devem ser reproduzidas entre unidades, de modo que o mesmo impulso de controle dê o mesmo desvio de fase em todas as unidades;

- ser fisicamente pequeno e leve;
- operar com características invariantes à alta potência média e de pico;
- ser projetado de modo que a relação entre o controle de alimentação e fase seja uma função simples;
- ter faixa larga;
- requerer circuito de controle simples, leve e que consuma pouca potência.

Os principais parâmetros a serem especificados na seleção dos diodos são [21]:

- potência total dissipada;
- potência de pico de operação;
- tensão de ruptura;
- tempo de chaveamento (velocidade);
- temperatura de operação e armazenamento;
- diferentes envólucros disponíveis.

Exceto em casos excepcionais, os diodos limitam a máxima potência de operação destes defasadores. Sua capacidade é limitada pela dissipação térmica de RF absorvida e tensão de ruptura. Entretanto, para qualquer tipo de diodo podemos especificar uma corrente ou tensão máxima tolerável de RF para a polarização direta ou reversa. Utilizando estes valores, podemos calcular a potência máxima em que um defasador pode operar.

São conhecidos dois tipos principais de defasadores:

- tipo transmissão
- tipo reflexão

No tipo transmissão, o desvio de fase é obtido pela perturbação dos parâmetros da linha de transmissão. Pode ser de três tipos:

- a) defasador linha carregada ("loaded-line")
- b) defasador linha chaveada ("switched-line")
- c) defasador passa-alta-passa-baixa ("Hi-low")

No tipo reflexão, o desvio de fase é obtido mudando-se o valor ou a localização da impedância da terminação. Para separar a entrada a saída usa-se um circulator ou um acoplador híbrido. Podem ser:

- a) reatância chaveada ("Switched reactance")
- b) comprimento chaveado ("Switched length")

III.2.1 - Defasadores Tipo Linha Carregada ("Loaded-Line")

Os defasadores tipo linha carregada utilizam duas admitâncias $Y_i = G_i + jB_i$, espaçadas de aproximadamente $\lambda/4$ (θ radianos) ao longo de uma linha de transmissão de impedância característica $Z_0 = 1/Y_0$. O índice i tem dois valores 1 e 2, que correspondem aos estados "ON" e "OFF" do diodo. Portanto, um

par simétrico de admitâncias variáveis perturba a fase do coeficiente de transmissão da seção de linha. Seu circuito básico é mostrado na Fig. III.10 [22].

Este tipo de circuito é analisado utilizando-se os parâmetros ABCD [22].

O desvio de fase, Δ_ϕ , de uma rede de duas portas é definido como uma mudança na fase, ϕ , que resulta quando os parâmetros A, B, C e D, da rede completa são perturbados. Isto ocorre porque os valores das admitâncias de cada seção são supostas variáveis. Nos defasadores, os valores das admitâncias são controlados em incrementos discretos por meio de diodos PIN.

Considerando-se a Fig. III.11 na condição sem perda e considerando-se, também, desprezíveis as perdas no diodo ($G_i = 0$), temos as seguintes equações [23]:

$$\theta'_i = \arccos \left[\cos\theta - (B_i/Y_T)\sin\theta \right] \quad i=1,2 \quad (\text{III.6})$$

$$Y_0 = Y_T \left[1 - (B_i/Y_T)^2 + 2(B_i/Y_T)\cot\theta \right]^{1/2} \quad i=1,2 \quad (\text{III.7})$$

$$\Delta_\phi = \theta'_1 - \theta'_2 \quad (\text{III.8})$$

onde Δ_ϕ é o desvio de fase quando as duas susceptâncias chaveiam de B_1 a B_2 .

$$\Delta_\phi = \arccos \left[\cos\theta - \frac{B_1}{Y_T} \sin\theta \right] - \arccos \left[\cos\theta - \frac{B_2}{Y_T} \sin\theta \right] \quad (\text{III.9})$$

Geralmente, as soluções das equações (III.6), (III.7) e (III.8) são divididas em 3 classes, das quais somente as duas últimas têm uma solução fecha

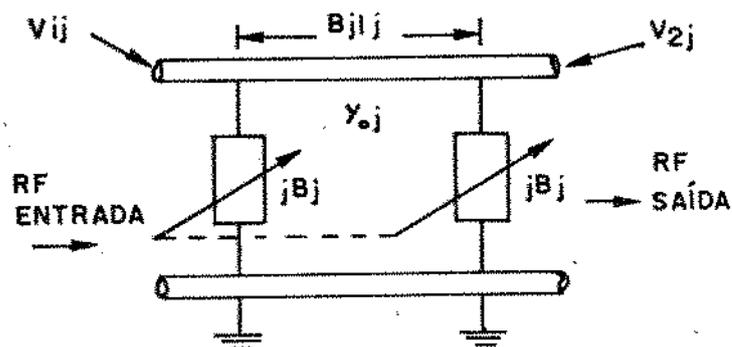


Fig. III.10 - Defasador tipo linha carregada.

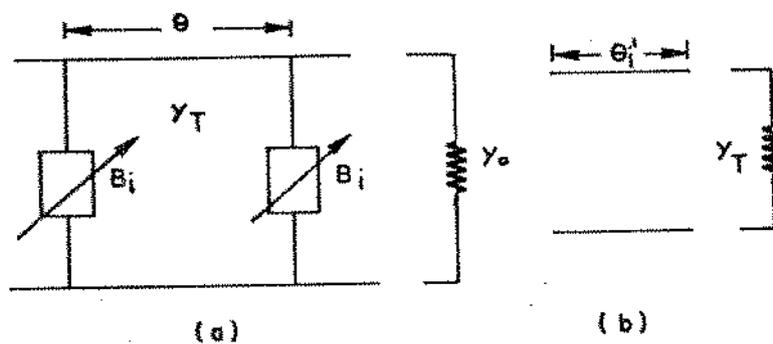


Fig. III.11 - (a) Defasador linha carregada - i -ésima seção;
 (b) Circuito equivalente.

da. A classe 1 é o caso geral onde $B_1 \neq B_2 \neq 0$; a classe 2 é o caso onde B_i chaveia de zero até algum valor diferente de zero e a classe 3 é o caso onde $B_1 = -B_2$. Portanto, as equações (III.6), (III.7) e (III.8) aplicadas ao caso 2 nos dão:

$$\begin{aligned} B_i &= -2 \tan(\Delta_\phi/2) \\ \theta &= \Delta_\phi/2 + \pi/2 \\ \Delta_\phi &= \theta_1^i - \theta_2^i \end{aligned} \tag{III.10}$$

e para o caso 3:

$$\begin{aligned} B_i &= \tan(\Delta_\phi/2) \\ \theta &= 90^\circ \end{aligned} \tag{III.11}$$

As equações (III.7) e (III.8) representam um conjunto de 3 equações a 4 incógnitas (θ , Y_T , B_1 e B_2) em termos de um dado Y_0 (escolhido para assegurar $SWR = 1$) e o desvio de fase Δ_ϕ . A solução para B_1 , B_2 e Y_T terá que ser uma função de θ . Quando (III.7) é resolvida para as duas susceptâncias chaveadas, temos:

$$B_1 = Y_T \cot\theta + \left[Y_T^2 \csc^2\theta - Y_0^2 \right]^{1/2} \tag{III.12}$$

$$B_2 = Y_T \cot\theta - \left[Y_T^2 \csc^2\theta - Y_0^2 \right]^{1/2} \tag{III.13}$$

Substituindo-se em : [24]

$$\tan(\Delta_\phi/2) = \frac{\tan(\theta_1^i/2) - \tan(\theta_2^i/2)}{1 + \tan(\theta_1^i/2)\tan(\theta_2^i/2)} \quad (\text{III.14})$$

A solução encontrada para Y_T desconhecida e os valores das susceptâncias em paralelo B_i , de (III.12) e (III.13), são:

$$Y_T = Y_0 \sec(\Delta_\phi/2) \cos\theta \quad (\text{III.15})$$

$$B_1 = Y_0 [\sec(\Delta_\phi/2) \cos\theta + \tan(\Delta_\phi/2)] \quad (\text{III.16})$$

$$B_2 = Y_0 [\sec(\Delta_\phi/2) \cos\theta - \tan(\Delta_\phi/2)]$$

As expressões (III.15) e (III.16) são utilizadas para projetar um circuito defasador "linha carregada". Existe um grande número de combinações possíveis de B_1 e B_2 dependendo do valor de θ . A seleção do valor ótimo de θ é discutida por Garver [25], Opp and Hoffman [26] e Yahara [27].

Os circuitos defasadores tipo "linha carregada" podem ser realizados utilizando-se três tipos de carregamento:

- a) carregamento na linha principal ("main line mounted")
- b) carregamento com toco ("stub mounted")
- c) carregamento com toco chaveado ("switchable stub length")

III.2.1.1 - Defasador tipo carregamento na linha principal

Este tipo de circuito é mostrado na Fig. III.12. Temos, então, [28]:

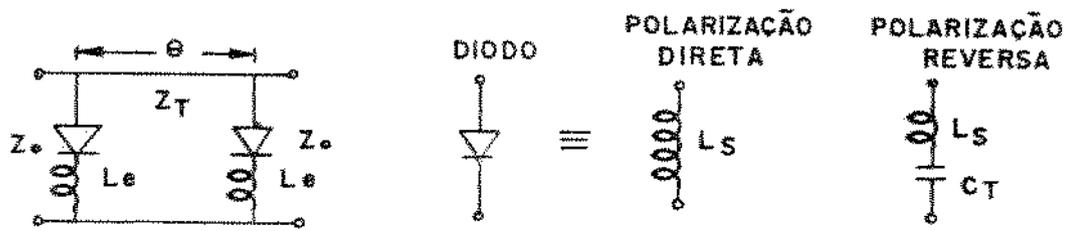


Fig. III.12 - Defasador tipo linha principal carregada.

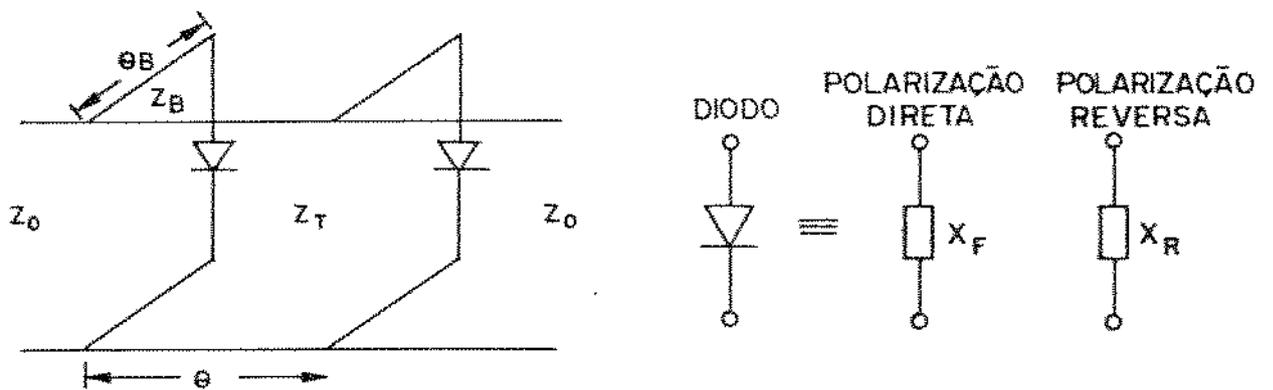


Fig. III.13 - Defasador tipo linha com toco carregado.

$$Y_0 = \frac{\omega C_T \text{sen}(\Delta_\phi)}{[\text{sen}^2(\Delta_\phi/2) - \cos^2\theta]} \quad (\text{III.17})$$

onde C_T é a capacitância total do diodo na polarização reversa. Y_T e L_e são calculados de (III.15) a (III.17) para um dado desvio de fase, Δ_ϕ , e os parâmetros do diodo (L_S e C_T).

III.2.1.2 - Defasador tipo carregamento com toco

A Fig. III.13 mostra este tipo de circuito onde os diodos PIN são mostrados no final de dois tocos de impedância característica Z_B .

Considerando-se diodos de baixa perda, temos [28]:

$$\tan\theta_B = \frac{Z_B(1 + X_F B_1)}{X_F - B_1 Z_B^2} = \frac{Z_B(1 + X_R B_2)}{X_R - B_2 Z_B^2} \quad (\text{III.18})$$

$$e \quad Z_B = \left[\frac{X_F - X_R - X_F X_R (B_1 - B_2)}{B_1 - B_2 - B_1 B_2 (X_F - X_R)} \right]^{1/2} \quad (\text{III.19})$$

O comprimento elétrico, θ_B , e a impedância característica dos tocos, Z_B , são calculados usando-se (III.18) e (III.19), onde: X_F é a reatância do diodo na polarização direta e X_R , reatância do diodo na polarização reversa.

III.2.1.3 - Defasador tipo carregamento com toco chaveado

Neste tipo de circuito, mostrado na Fig. III.14, os diodos são monta

dos, em dois tocos curto circuitados espaçados de $\lambda/4$.

Se Y_F é a admitância na polarização direta e Y_R , a admitância na polarização reversa dos diodos PIN, as admitâncias no plano do diodo PIN podem ser obtidas [28]:

$$\begin{aligned} Y_F'' &= Y_F - j Y_S \cot\theta_{S2} && \text{p/ polarização direta} \\ Y_R'' &= Y_R - j Y_S \cot\theta_{S2} && \text{p/ polarização reversa} \end{aligned} \quad (\text{III.20})$$

As susceptâncias B_F' e B_R' , através da linha principal podem ser escritas em termos das admitâncias do toco e do diodo, como:

$$j B_F' = \frac{Y_S(Y_F'' + j Y_S \tan\theta_{S1})}{Y_S + j Y_F'' \tan\theta_{S1}} \quad (\text{III.21})$$

Estas susceptâncias são relacionadas a Δ_ϕ e Y_T por (III.15) e (III.16) quando $\theta = \pi/2$. Substituindo B_F' por $-B$ e B_R' por B em (III.21), supondo diodos sem perdas ($Y_F = j B_F$ e $Y_R = j B_R$) e resolvendo-se para Y_S e θ_{S2} , temos:

$$Y_S = \left[\frac{B^2 t^2 (B_F - B_R)}{2B + B_F - B_R + 2Bt^2} \right]^{1/2} \quad (\text{III.22})$$

$$\theta_{S2} = \tan^{-1} \left[\frac{Y_S(Y_S + B t)}{Y_S^2 t + Y_S B_R + B B_R t + B Y_S} \right] \quad (\text{III.23})$$

onde $t = \tan\theta_{S1}$. Portanto, para um dado valor de θ_{S1} pode-se calcular Y_S e θ_{S2}

para um dado valor de desvio de fase. Aqui, $B_F = -1/X_F$ e $B_R = -1/X_R$. O comprimento elétrico θ_{S2} , que é menor que $\lambda/4$, aumenta com o aumento de $|X_R|$ [28].

III.2.2 - Defasador Tipo Linha Chaveada

A Fig. III.15 mostra este tipo de circuito que utiliza duas chaves SPDT.

O caminho inferior tem comprimento ℓ , enquanto que o caminho superior tem comprimento $\ell + \Delta\ell$. O desvio de fase é dado por [25]:

$$\Delta_\phi = \frac{2\pi \Delta\ell}{\lambda} \quad (\text{III.24})$$

O defasador tipo linha chaveada é um dispositivo de atraso de tempo. O desvio de fase será proporcional à frequência. Por causa das limitações da capacitância do diodo PIN, este projeto é utilizado mais frequentemente em frequências abaixo de 1 GHz [29].

III.2.3 - Defasador Tipo Passa-Alta/Passa-Baixa

A Fig. III.16 mostra um defasador "Hi-Low". O filtro passa baixa (indutores série e capacitores paralelo) proporciona um atraso na fase do sinal que passa através dele e o filtro passa-alta (capacitores série e indutores paralelo) proporciona um avanço de fase.

Fazendo-se a análise deste circuito por matriz ABCD e matriz espalhamento, considerando o defasador sem perdas e perfeitamente casado, encontramos

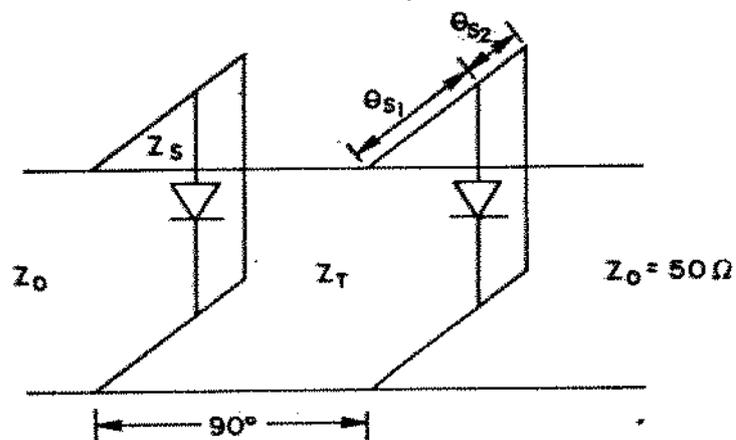


Fig. III.14 - Defasador tipo linha com toco chaveado.

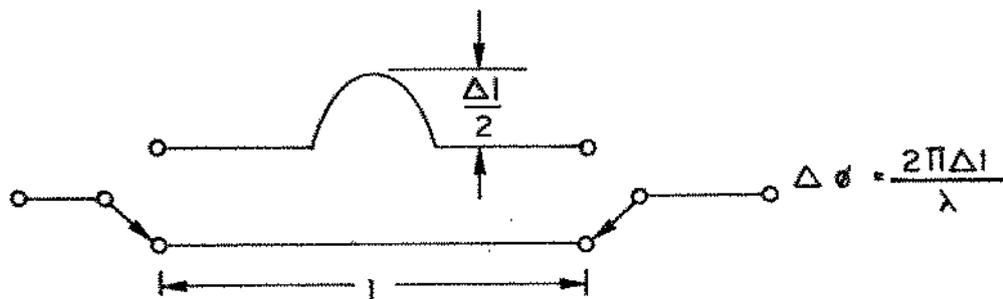


Fig. III.15 - Defasador tipo linha chaveada.

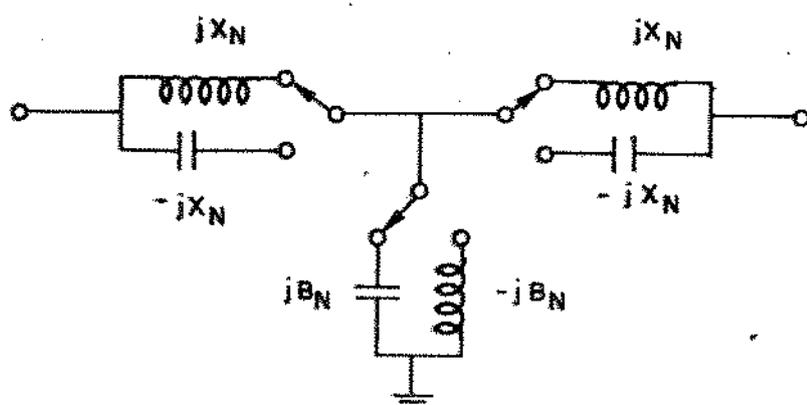


Fig. III.16 - Defasador Passa-Alta - Passa-Baixa.

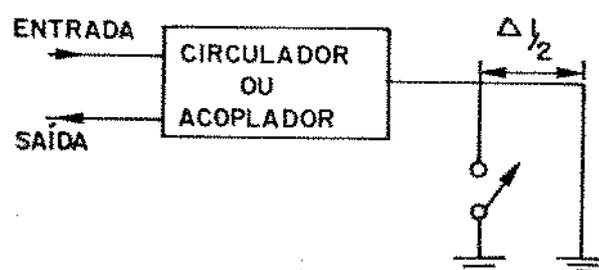


Fig. III.17 - Defasador tipo reflexão.

[25]:

$$X_N = \tan(\Delta_\phi/4) \quad (\text{III.25})$$

$$B_N = \text{sen}(\Delta_\phi/2) \quad (\text{III.26})$$

Para uma seção π ao invés de T , trocaríamos (III.25) por (III.26) ou X_N por B_N .

III.2.4 - Defasadores Tipo Reflexão

Um defasador tipo reflexão pode ser realizado com um diodo em paralelo a uma linha terminada em curto circuito, como mostra a Fig. III.17; um diodo série com uma linha aberta; ou com um circuito concentrado, incluindo diodos.

Devido aos descasamentos entre as impedâncias da terminação e o circulador ou acoplador, haverá uma fonte de erro neste tipo de defasador que não se encontra presente nos outros.

O erro máximo de fase, ϵ_ϕ , para defasadores de baixa perda é [25]:

$$\epsilon_\phi = \pm 4 \text{ sen}^{-1} |\Gamma_M| \quad (\text{III.27})$$

onde Γ_M é o coeficiente de reflexão. Por exemplo, um circuito que tem 20 dB de isolamento tem um coeficiente de reflexão interno de 0,1, que dá:

$$\epsilon_\phi = \pm 4 \text{ sen}^{-1} |0,1| = 22,8^\circ \text{ de erro máximo.}$$

O erro máximo está relacionado com a taxa de onda estacionária por

[25]

$$\epsilon_{\phi} = \pm 100^0 (\text{SWR} - 1) \quad (\text{III.28})$$

Neste tipo de circuito pode ser obtido qualquer desvio de fase com um projeto apropriado dos circuitos das terminações. Desta forma, as terminações podem ser otimizadas com relação ao desvio de fase versus frequência e balanço de perda por inserção nos dois estados, ou capacidades de transmissão de potência.

III.2.5 - Redes de Defasadores

Uma rede de defasadores é constituída colocando-se em cascata algumas destas seções apresentadas. Uma análise geral desta rede é realizada com a ajuda de programas de computador e, quaisquer modificações devidas à interação entre seções, perda, ou requisitos de largura de faixa, são melhor determinados desta forma.

Os fatores gerais a serem considerados em tais aplicações são [26]:

- a) desempenho elétrico
- b) segurança
- c) tamanho
- d) complexidade do circuito
- e) requisitos do diodo
- f) requisitos dos circuitos de polarização
- g) considerações do processo.

A Fig. III.18 mostra um diagrama esquemático de uma rede defasadora [30].

Os desvios de fase de 180° , 90° e 45° são realizados por defasadores com acoplador híbrido e os desvios de $22,5^{\circ}$ e $11,25^{\circ}$, por defasadores tipo linha carregado.

Neste circuito podemos então obter desvios de fase de 0° ; $11,25^{\circ}$; $22,5^{\circ}$; $33,75^{\circ}$; 45° ; $56,25^{\circ}$; $67,5^{\circ}$; $78,75^{\circ}$; 90° ; $101,25^{\circ}$; $112,5^{\circ}$; $123,75^{\circ}$; 135° ; 175° ; 180° ; $191,25^{\circ}$; $202,5^{\circ}$; $213,75^{\circ}$; 225° ; $236,25^{\circ}$; $247,5^{\circ}$; $250,75^{\circ}$; 270° ; $281,25^{\circ}$; $292,5^{\circ}$; $303,75^{\circ}$; 315° ; $326,25^{\circ}$; $337,5^{\circ}$ e $348,75^{\circ}$. Sendo que estes valores são controlados pelos circuitos de polarização dos diodos, aplicando-se nestes, quando necessário, tensões diretas ou reversas. Este comando é realizado através do computador.

III.2.6 - Circuitos de Polarização

Os três requisitos fundamentais que definem as características de um circuito de polarização para um defasador são [29]:

- a) A natureza do sinal de entrada - a interface do "phased array" com o computador deverá ser compatível com a lógica TTL.
- b) A tensão no estado estacionário e níveis de corrente de polarização - os requisitos de polarização no estado estacionário para um defasador com dois diodos variam com a capacidade de transmissão de potência e, conseqüentemente, com o tamanho dos diodos PIN utilizados.

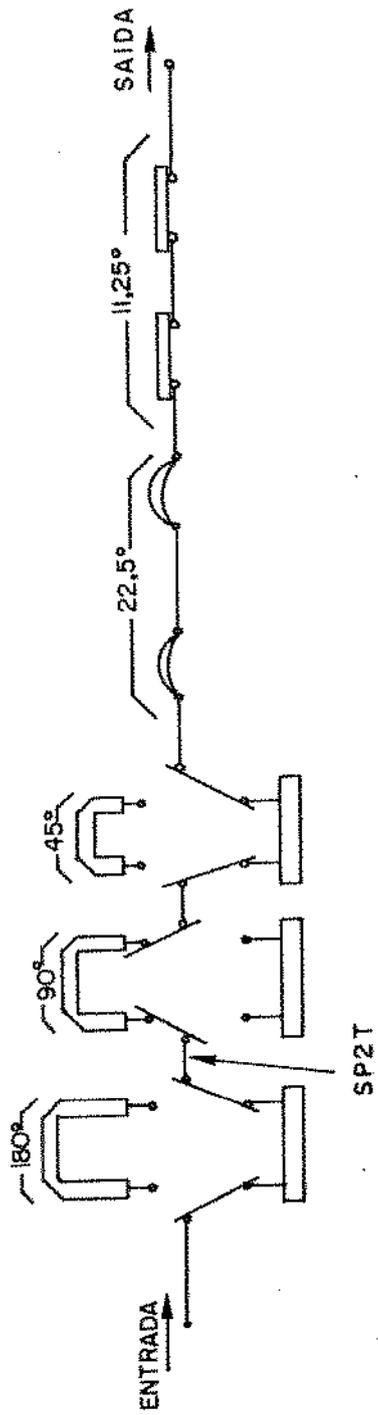


Fig. III.18 - Rede de defasadores.

c) Velocidade de chaveamento

A Fig. III.19 mostra um típico circuito de polarização TTL utilizado em um defasador simples [31].

No estado lógico "um" o transistor T_1 estará cortado, portanto, o diodo PIN ficará conectado diretamente à polarização reversa V_R .

O estado de polarização direta é obtido atenuando-se o sinal de entrada (correspondente ao estado TTL "zero"). Isto provoca uma corrente proveniente da fonte $+V_F$, que fluirá através do emissor e base de T_1 , ligando T_1 , para conectar a fonte $+V_F$ à carga através do diodo D_1 . Para minimizar a amplitude da corrente que fluirá também da fonte $-V_R$, o valor de R_1 deverá ser tão grande quanto possível.

III.2.7 - Diagrama de Blocos Simplificado de um "Phased-Array"

Basicamente, o diagrama seria o mostrado na Fig. III.20, onde:

- 1) Controle - o circuito de controle fornece os níveis lógicos "0" e "1" necessários aos circuitos de polarização.
- 2) Circuitos de polarização - estes circuitos, por sua vez, acionam a rede defasadora, fornecendo o desvio de fase desejado.
- 3) Rede defasadora - basicamente o conjunto de defasadores mostrado na Fig. III.18.
- 4) Arranjo de antenas.

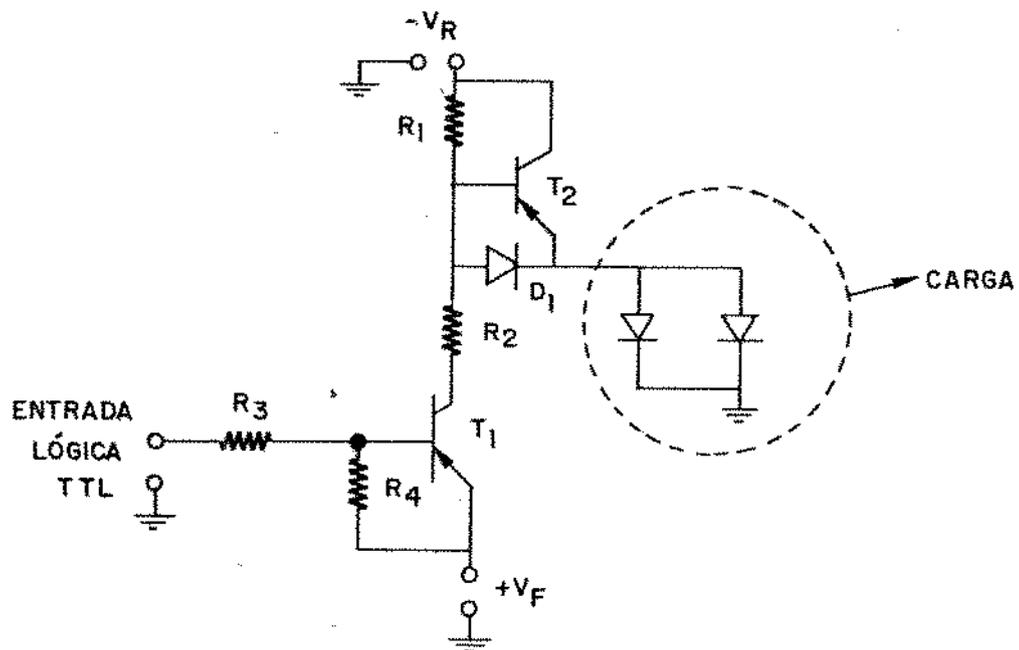


Fig. III.19 - Circuito compatível à lógica TTL para polarização dos diodos.

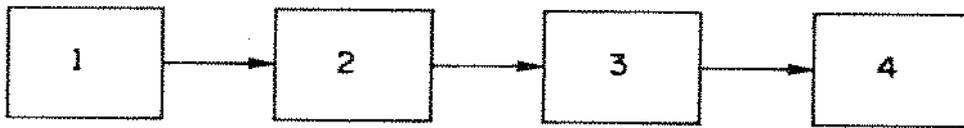


Fig. III.20 - Diagrama de blocos simplificado do "Phased-Array".

III.3 - OUTRAS APLICAÇÕES

Existem outras aplicações decorrentes das três citadas anteriormente, ou sejam:

- Modulação em amplitude [32] e pulso [14]
- Limitadores [31], [33]
- Circuito "driver" utilizando diodo PIN [34]
- Sistemas optoeletrônicos: o fotodiodo PIN é melhor utilizado em aplicações a curta distância onde a sensibilidade do receptor não é tão crítica [35], [36].

REFERÊNCIAS

- [1] Manual de Optoeletrônica - Hewlett Packard.
- [2] Hewlett Packard Application Note 922 - "Applications of PIN Diodes".
- [3] Unitrode PIN Diode Designers' Handbook and Catalog, 1979.
- [4] R.V. Garver, "PIN Diode Switches - Speed versus Power" - Microwave Journal, pp. 53-58, Fev. 1978.
- [5] P. Chorney, "Multi-Octave, Multi-Throw, PIN Diode Switches" - Microwave Journal, pp. 39-48, Set. 1974.
- [6] R. Tenenholtz, "Broadband MIC Multi-Throw PIN Diode Switches" - Microwave Journal, pp. 25-30, Julho 1973.
- [7] P. Chorney, "Low-Drain PIN Diode TR Switch" - Microwave Journal, pp. 16-20, Fev. 1973.
- [8] G. Hiller, "Discrete PIN Diodes Toggle UHF Switches" - Microwaves, pp. 58-65, Ago. 1980.
- [9] R. Tenenholtz, "Designing Megawatt Diode Duplexers" - Microwave Journal, pp. 30-34, Dez. 1978.
- [10] E.M. Hara and R.I. Mac Donald, "A Broad-Band Optoelectronic Microwave Switch" - IEEE, MTT-28, nº 6, pp. 662-665, Junho 1980.
- [11] R.I. Mac Donald and E.M. Hara, "Optoelectronics Broadband Switching Array", Electronics Letters, vol. 14, nº 16, pp. 502-503, Ago. 1978.

- [12] F.G. Ananasso, "A Low Phase Shift Step Attenuator Using PIN Diodes Switches" - IEEE, MTT-28, nº 7, pp. 774-776, Julho 1980
- [13] Hewlett Packard Application Note 936 - "High Performance PIN Attenuator for Low Cost AGC Applications".
- [14] F. Ananasso, "Get Back to Basics with Step Attenuator Design" - Microwaves, pp. 76-81, Fev. 1979.
- [15] J.K. Hunton and A.G. Ryals - "Microwave Variable Attenuators and Modulators Using PIN Diodes" - IRE Trans. on MTT, pp. 262-273, Julho 1962.
- [16] W.J. Parris, "PIA Variable Attenuator with Low Phase Shift" - IEEE, MTT, pp. 618-619, Set. 1972.
- [17] N. Amitay, V. Galindo and C.P. Wu, Theory and Analysis of Phased Array Antennas, New York: Wiley - Interscience, 1972.
- [18] D.O. Reudink and Y.S. Yeh, "Phased Arrays for Communication Satellites - Part One - System Concepts" - Microwave Journal, pp. 33-36, Jan. 1979.
- [19] M.E. Davis, "Integrated Diode Phase - Shifter Elements for an X - Band Phased Array Antenna" - IEEE, MTT, pp. 1080, 1084 Dez. 1975.
- [20] W.H. Kummer, "Feeding and Phase Scanning" - Microwave Scanning Antennas - vol. III. "Array Antennas" - Cap. 1, pp. 3-4.
- [21] D.J. Roulston and P.K. Wahi, "Design of Microstrip Circuits" - Microwave Integrated Circuits: New York - John Wiley and Sons Inc., p. 227, 1974.

- [22] J.F. White, "High Power PIN Diode Controlled, Microwave Transmission Phase Shifters" - IEEE, MTT-13, pp. 233-242, Março 1965.
- [23] W.A. Davis, "Design Equations and Bandwidth of Loaded-Time Phase Shifters", IEEE, MTT-22, pp. 561-563, Maio 1974.
- [24] M. Spiegel, Manual de Fórmulas e Tabelas Matemáticas, Schaum.
- [25] R.V. Garver, "Broad-Band Diode Phase Shifters" - IEEE, MTT-20, nº 5, pp. 314-323, Maio 1972.
- [26] F.L. Opp and W.F. Hoffman, "Design of Digital Loaded Live Phase Shift Networks for Microwave Thin-Film Applications", IEEE Trans. on Electron. Devices (Special Issue on Microwave Integrated Circuits), vol. ED-15, pp. 524-530, Julho 1968.
- [27] T. Yahara, "A Note on Designing Digital Diode - Loaded - Live Phase Shifters", IEEE, MTT-20, (Short Papers), pp. 703-704, Out. 1972.
- [28] I.J. Bahi and K.C. Gupta, "Design of Loaded - Live PIN Diode Phase Shifter Circuits", IEEE, MTT-28, pp. 219-224, Março 1980.
- [29] J.F. White, "Diode Phase Shifters for Array Antennas", IEEE, MTT-22, pp. 658-674, Junho 1974.
- [30] R.W. Burns, R.L. Holden and R. Tang, "Low Cost Design Techniques for Semiconductor Phase Shifters", - IEEE, MTT-22, pp. 675-688, Junho 1974.
- [31] J.F. White, Semiconductor Control, Dedham, MA: Artech House, 1977.
- [32] W.J. Clemetson, N.O. Kenyon, K. Kurokawa, B. Owen and W.O. Schlossen, "An Experimental MM-Wave Path Length Modulator" - BST J, vol. 50, nº 9, pp. 2917-2945, Nov. 1971.

- [33] H.A. Watson, *Microwave Semiconductor Devices and Their Circuit Applications*. New York: McGraw-Hill, 1969, Cap. 10.
- [34] H. Meinel, A. Plattner and R. Breitschädel, "A 35 GHz Transmission Link for Railway Applications". Communications Engineering International, pp. 15-19, Abril 1980.
- [35] T. Nahara, H. Kumamaru and S. Takenchi, "An Optical Fiber Video System"-IEEE Trans. on Communication, vol. COM-26, nº 7, pp. 955-961, Julho 1978.
- [36] D.R. Nicol, J.T. Harvey, V. Snoboda, F.A. Donagmy, C.H. Storey and K.R. Ballinger, "A 2 km Optical Fiber Communication Trial", IEEE Trans. on Communication, vol. COM-26, nº 7, Julho 1978.

CAPÍTULO IV

DESENVOLVIMENTO TEÓRICO DO PROJETO E CONSTRUÇÃO

IV.1 - DEFASADORES A DIODOS

Um dos primeiros trabalhos sobre defasadores [1] sugeria o chaveamento na banda X com diodos semicondutores de germânio. Riebman [2] estudou uma teoria para isolação e provou boas possibilidades do uso de diodos varactores [3] e Bloom [4] desenvolveu defasadores utilizando diodos de contato de ponta em linhas de transmissão coaxiais. Garver [5] em 1961 e depois Hines [6] em 1964 desenvolveram teorias sobre chaveamento. A utilização de diodos PIN começou a ser estudada por Leenov [7] seguido depois por White [8], Burns e Stark [9]. Defasadores utilizando linha chaveada foram inicialmente desenvolvidos em 1957 por Rutz e Dye [10] e aperfeiçoados em 1967 por Little et al. [11]. Os do tipo linha carregada em 1962 por Dawirs e Swarner [12] e em 1965 por White [8]. Os do tipo reflexão em 1962 por Cohen [13] e 1968 por Battershall e Emmons [14] e utilizando filtros em 1970 por Onno e Plitkins [15]. Finalmente White em 1974 [16] fez um apanhado geral de todos os tipos de defasadores apresentando conceitos básicos sobre os diodos PIN, defasadores e circuitos de alimentação e desenvolvendo projetos.

IV.2 - CONCEITOS BÁSICOS

Dentre os tipos de defasadores vistos iremos utilizar para o projeto o defasador tipo reflexão com acoplador mostrado na Fig. IV.1. A vantagem deste circuito é que ele utiliza um mínimo de dois diodos e pode-se obter qualquer desvio de fase com um projeto apropriado das terminações [16].

A defasagem independe do projeto do acoplador e, portanto, este é realizado separado do projeto das terminações. Desta forma, as terminações podem ser otimizadas com relação ao desvio de fase versus frequência e perda por

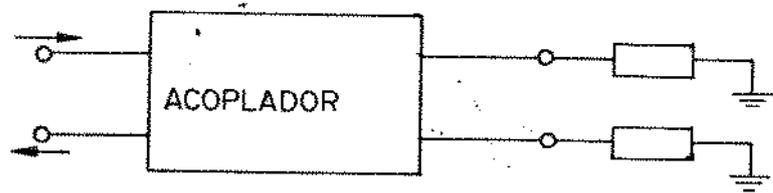


Fig. IV.1 - Defasador tipo reflexão com acoplador.

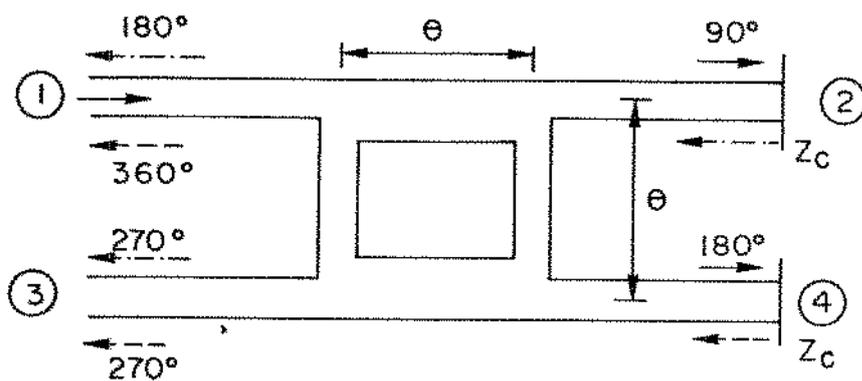


Fig. IV.2 - Diagrama esquemático da operação do acoplador.

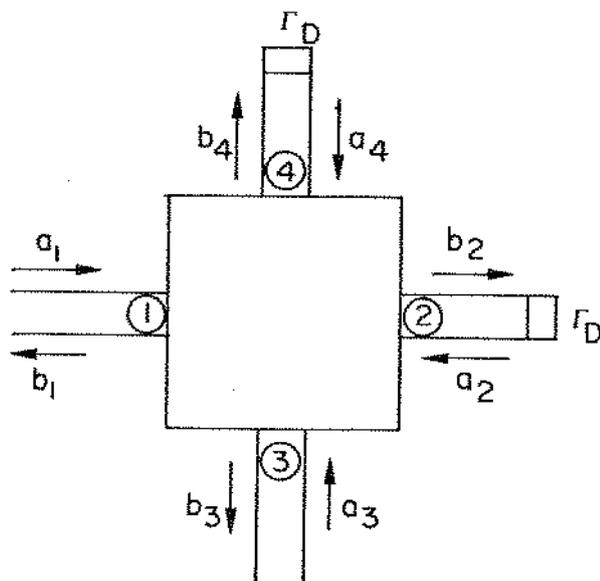


Fig. IV.3 - Estrutura de quatro portas.

IV.1 - DEFASADORES A DIODOS

Um dos primeiros trabalhos sobre defasadores [1] sugeria o chaveamento na banda X com diodos semicondutores de germânio. Riebman [2] estudou uma teoria para isolação e provou boas possibilidades do uso de diodos varactores [3] e Bloom [4] desenvolveu defasadores utilizando diodos de contato de ponta em linhas de transmissão coaxiais. Garver [5] em 1961 e depois Hines [6] em 1964 desenvolveram teorias sobre chaveamento. A utilização de diodos PIN começou a ser estudada por Leenov [7] seguido depois por White [8], Burns e Stark [9]. Defasadores utilizando linha chaveada foram inicialmente desenvolvidos em 1957 por Rutz e Dye [10] e aperfeiçoados em 1967 por Little et al. [11]. Os do tipo linha carregada em 1962 por Dawirs e Swarner [12] e em 1965 por White [8]. Os do tipo reflexão em 1962 por Cohen [13] e 1968 por Battershall e Emmons [14] e utilizando filtros em 1970 por Onno e Plitkins [15]. Finalmente White em 1974 [16] fez um apanhado geral de todos os tipos de defasadores apresentando conceitos básicos sobre os diodos PIN, defasadores e circuitos de alimentação e desenvolvendo projetos.

IV.2 - CONCEITOS BÁSICOS

Dentre os tipos de defasadores vistos iremos utilizar para o projeto o defasador tipo reflexão com acoplador mostrado na Fig. IV.1. A vantagem deste circuito é que ele utiliza um mínimo de dois diodos e pode-se obter qualquer desvio de fase com um projeto apropriado das terminações [16].

A defasagem independe do projeto do acoplador e, portanto, este é realizado separado do projeto das terminações. Desta forma, as terminações podem ser otimizadas com relação ao desvio de fase versus frequência e perda por

dois caminhos: um através de θ chegando à porta ① com uma diferença de fase de 180° e outro através de $2\theta = \pi$ chegando à porta ③ com uma defasagem igual a 270° . O sinal que volta da porta ④ percorrerá, também, dois caminhos: um através de 2θ chegando à porta ① com uma defasagem de 360° , portanto, em oposição de fase à parte do sinal que voltou da porta ② havendo aí um cancelamento; e outro através de θ chegando à porta ③ com uma defasagem igual a 270° , em fase com o sinal que voltou da porta ②, portanto, somando-se em fase, mostrando que as reflexões das terminações simétricas nos braços de 3 dB sairão pela porta ③, normalmente desacoplada. A fase deste sinal dependerá da fase do coeficiente de reflexão das terminações, como pode ser visto a seguir, demonstrando-se a partir da matriz espalhamento de um acoplador ideal [17]. Considerar a estrutura de quatro portas da figura IV.3, onde:

a_1, a_2, a_3 e a_4 - sinais entrando nas portas ①, ②, ③ e ④, respectivamente.

b_1, b_2, b_3 e b_4 - sinais saindo das portas ①, ②, ③ e ④, respectivamente.

Γ_D - coeficiente de reflexão das terminações colocadas nas portas ② e ④.

Sabe-se que:

$$a_2 = \Gamma_D b_2 \quad (IV.1)$$

$$a_4 = \Gamma_D b_4 \quad (IV.2)$$

$$S = \begin{bmatrix} 0 & \alpha & 0 & j\beta \\ \alpha & 0 & j\beta & 0 \\ 0 & j\beta & 0 & \alpha \\ j\beta & 0 & \alpha & 0 \end{bmatrix} \quad (IV.3)$$

onde:

$$\beta = \sqrt{1 - \alpha^2} \quad \text{ou} \quad \alpha^2 + \beta^2 = 1 \quad (\text{IV.4})$$

O fator de acoplamento (C) é igual a 3 dB.

$$C = 3 \text{ dB} \quad (\text{IV.5})$$

Sabe-se, também, que [17]:

$$C = 20 \log \frac{1}{|S_{41}|} = 20 \log \frac{1}{|j\beta|} = 20 \log \frac{1}{\sqrt{1 - \alpha^2}} = 3 \text{ dB} \quad (\text{IV.6})$$

Resolvendo-se a equação (IV.6) chega-se ao valor de α e de (IV.4), o valor de β , portanto:

$$\alpha = 0,7062667813$$

$$\beta = 0,7079457844$$

Podemos dizer que, para $C = 3 \text{ dB}$, $\alpha \cong \beta$.

Sabemos que; $b = Sa$, logo:

$$b_1 = \alpha a_2 + j\beta a_4 \quad (\text{IV.7})$$

$$b_2 = \alpha a_1 + j\beta a_3 \quad (\text{IV.8})$$

$$b_3 = j\beta a_2 + \alpha a_4 \quad (\text{IV.9})$$

$$b_4 = j\beta a_1 + \alpha a_3 \quad (\text{IV.10})$$

Substituindo (IV.8) e (IV.10) em (IV.1) e (IV.2) e, conseqüentemente

em (IV.7) e (IV.9) e lembrando que $\alpha \approx \beta$, teremos:

$$b_1 = 2j\beta \alpha \Gamma_D a_3 \quad (\text{IV.11})$$

$$b_2 = 2j\beta \alpha \Gamma_D a_1 \quad (\text{IV.12})$$

mas: $\alpha \cdot \beta = 0,5$

logo: $b_3 = j \Gamma_D a_1 \quad (\text{IV.13})$

A equação (IV.11) nos mostra que se $a_3 = 0$ (carga casada) e α , β e Γ_D são diferentes de zero, $b_1 = 0$, ou seja, não existirá sinal de volta na porta ① e a equação (IV.13) nos mostra que existirá um sinal saindo na porta ③, de amplitude igual a a_1 cuja fase dependerá de Γ_D . Em vista do que foi demonstrado, a natureza refletiva das terminações é utilizada para operação de transmissão casada para o defasador.

As propriedades de 3 dB e 90° do acoplador podem ser realizadas em micro-fita com pelo menos, 3 tipos diferentes de circuitos, mostrados esquematicamente na figura IV.4.

O acoplador híbrido em quadratura tem a desvantagem de sua largura de faixa ser limitada porque a defasagem de 90° , a potência de 3 dB nos braços de saída, a transmissão casada e a diretividade são realizadas perfeitamente em somente uma frequência para a qual todos os comprimentos das linhas sejam 90° .

O acoplador em anel não é rigorosamente um híbrido porque suas duas portas de saída são defasadas de 180° ao invés de 90° . No entanto, as fases requeridas são obtidas simplesmente estendendo-se o plano de referência de uma porta por 90° .

O acoplador com linhas acopladas tem a banda mais larga de todos.

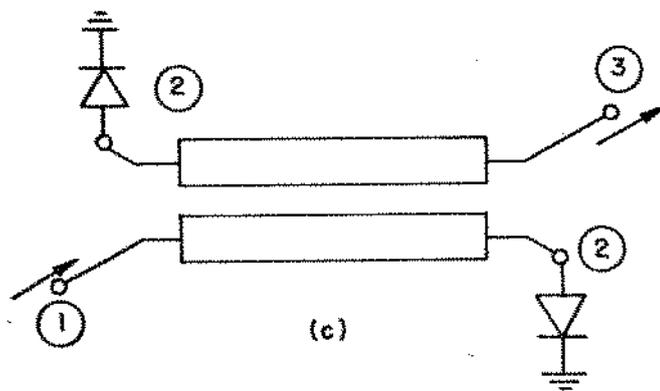
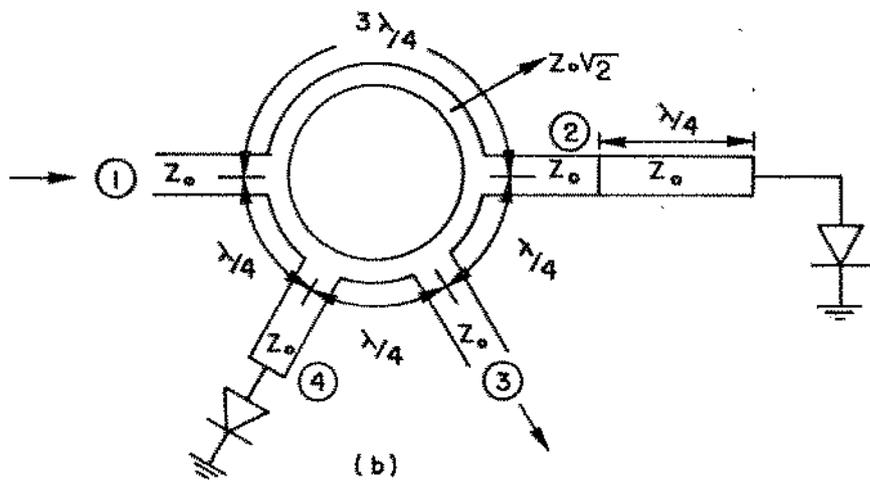
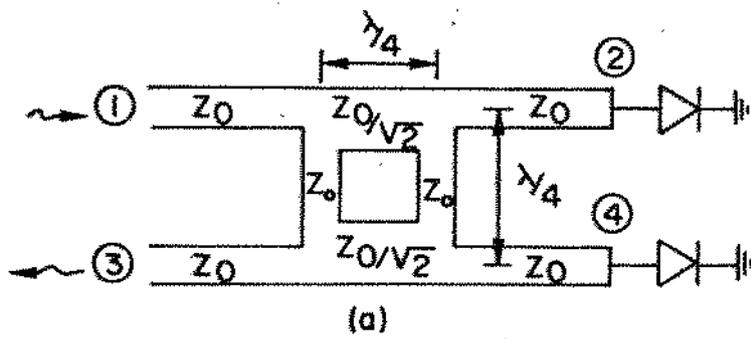


Fig. IV.4 - (a) Acoplador híbrido em quadratura.
 (b) Acoplador em anel
 (c) Acoplador com linhas acopladas

Isto provém do fato de que, embora a divisão de potência seja realizada somente na frequência central, a diferença de fase de 90° entre os braços de saída, o casamento e a diretividade são teoricamente independentes da frequência [9].

IV.3 - PROJETO DO ACOPLADOR

O acoplador escolhido para o projeto, devido a facilidade de construção, foi o híbrido em quadratura [18]. Para a determinação das larguras e comprimentos das linhas foi utilizado um programa de computador com as equações de Bryant e Weiss [19] para linhas de microfita simples. O material utilizado, RT/DUROID 5880, tem uma permissividade relativa, ϵ_r , igual a 2,2; com altura do dielétrico, h , igual a 0,7874 mm. Os valores encontrados foram:

a) para impedância $Z_0 = 50 \Omega$

$$W/h = 3,134 \quad ; \quad W = 2,47 \text{ mm} \quad - \text{ largura da fita}$$

$$\epsilon_{\text{eff}} = 1,883 \quad - \text{ permissividade efetiva}$$

Sabendo que [18]:

$$\frac{\lambda_m}{\lambda_0} = \frac{1}{\sqrt{\epsilon_{\text{eff}}}}$$

onde:

λ_m - comprimento de onda guiado

λ_0 - comprimento de onda no vácuo = c/f

Na frequência do projeto, 2 GHz, o comprimento de onda, λ_0 , é igual a 15 cm, portanto: $\lambda_m = 10,931$ cm.

Logo, o comprimento da fita ($\lambda_m/4$) é igual a 2,73 cm.

b) para a impedância $Z_0/\sqrt{2} = 35,35 \Omega$

$$W/h = 5,104 \quad \text{e} \quad \epsilon_{\text{eff}} = 1,940$$

Repetindo o procedimento do item a, encontramos:

$$W = 4,02 \text{ mm} \quad \text{e} \quad \lambda_m/4 = 2,69 \text{ cm}$$

O esquema do acoplador com suas dimensões é mostrado na figura IV.5.

IV.4 - PROJETO DAS TERMINAÇÕES

Necessitamos, inicialmente, fazer uma análise do comportamento dos diodos ideais como terminações. Estes diodos quando polarizados diretamente apresentam uma impedância nula e quando polarizados reversamente, uma impedância in finita. Introduzindo estes valores na equação do coeficiente de reflexão [17], temos:

$$\Gamma_D = \frac{Z - Z_0}{Z + Z_0} \quad (\text{IV.14})$$

onde:

- Γ_D - coeficiente de reflexão do diodo
- Z - impedância do diodo
- Z_0 - impedância característica da linha

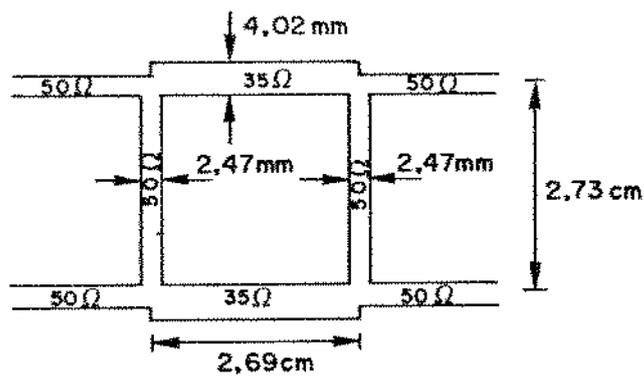


Fig. IV.5 - Acoplador híbrido em quadratura (dimensões).

Quando: $Z = 0 \Omega$, $\Gamma_D = -1 = e^{j\pi}$ (IV.15)

$Z = \infty$, $\Gamma_D = 1 = e^{j0^0}$ (IV.16)

Substituindo (IV.15) e (IV.16) em (IV.13), respectivamente, dá:

$b_3 = j e^{j\pi} a_1 = e^{j\pi/2} e^{j\pi} a_1 = e^{j3\pi/2} a_1$ na polarização direta (IV.17)

$b_3 = j e^{j0^0} a_1 = e^{j\pi/2} e^{j0^0} a_1 = e^{j\pi/2} a_1$ na polarização reversa (IV.18)

Subtraindo (IV.18) de (IV.17), temos:

$$\Delta_\phi = \frac{3\pi}{2} - \frac{\pi}{2} = \pi \quad (IV.19)$$

Valor que encontramos, também, se efetuarmos a diferença das fases dos coeficientes de reflexão:

$$\Delta_\phi = \pi - 0^0 = \pi \quad (IV.20)$$

Portanto, se tivéssemos diodos ideais nas portas normalmente acopladas, obteríamos na porta normalmente desacoplada um sinal defasado de 180^0 da entrada.

Para os diodos não ideais temos que a impedância na polarização direta é menor do que zero e a impedância na polarização reversa é menor do que infinito, portanto, a defasagem será menor que no caso ideal.

O primeiro passo para o projeto das terminações será, então, a deter

minação das impedâncias direta e reversa do diodo PIN a ser utilizado (HP 5082-3302). O circuito equivalente deste diodo é mostrado na figura IV.6, onde, segundo dados do fabricante:

$$C_p = 0,2 \text{ pF} - \text{capacitância do encapsulamento}$$

$$L_p = 0,4 \text{ nH} - \text{indutância do encapsulamento}$$

$$C_I = 0,12 \text{ pF} - \text{capacitância da camada I}$$

$$R_{ID} = 0,8 \text{ } \Omega - \text{resistência na polarização direta}$$

$$R_{IR} = 10 \text{ K}\Omega - \text{resistência na polarização reversa.}$$

A impedância é dada por:

$$Z = R + jX \quad (\text{IV.21})$$

onde:

$$R = \frac{R_K}{1 + \left(\frac{R_K}{X_K}\right)^2} \quad (\text{IV.22})$$

$$X = \frac{X_K}{1 + \left(\frac{X_K}{R_K}\right)^2} \quad (\text{IV.23})$$

$$R_K = \left[W + \frac{(X_{Lp} - Y)^2}{W} \right] \quad (\text{IV.24})$$

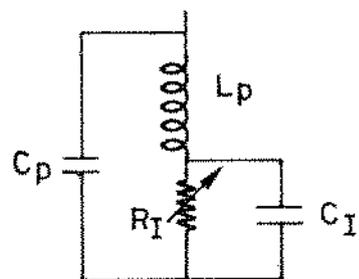


Fig. IV.6 - Circuito equivalente do diodo PIN HP 5082-3302.

$$X_K = \frac{-X_{cp} \left[X_{Lp} - Y + \frac{W^2}{X_{Lp} - Y} \right]}{\left[X_{Lp} - Y + \frac{W^2}{X_{Lp} - Y} \right] - X_{cp}} \quad (\text{IV.25})$$

$$W = \frac{R_I}{1 + \left(\frac{R_I}{X_{C_I}} \right)^2} \quad (\text{IV.26})$$

$$Y = \frac{X_{C_I}}{1 + \left(\frac{X_{C_I}}{R_I} \right)^2} \quad (\text{IV.27})$$

$$X_{cp} = 1/\omega C_p \quad (\text{IV.28})$$

$$X_{Lp} = \omega L_p \quad (\text{IV.29})$$

$$X_{C_I} = 1/\omega C_I \quad (\text{IV.30})$$

$$\omega = 2\pi f \quad (\text{IV.31})$$

Os valores encontrados para a frequência de 2 GHz, foram:

$$Z_1 = 6,239 - j 247,81 \, \Omega \quad \text{polarização reversa}$$

$$Z_2 = 0,8206 + j 5,088 \, \Omega \quad \text{polarização direta}$$

Os coeficientes de reflexão obtidos a partir da equação (IV.14) foram:

$$\Gamma_{D1} = 0,913 - j 0,384 \quad ; \quad |\Gamma_{D1}| = 0,9903 \quad ; \quad \phi_1 = 337,2^\circ$$

$$\Gamma_{D2} = -0,948 + j 0,195 \quad ; \quad |\Gamma_{D1}| = 0,968 \quad ; \quad \phi_2 = 168,4^\circ$$

Portanto, o desvio de fase produzido pelo diodo do projeto é de:

$$\Delta_\phi = 337,2^\circ - 168,4^\circ = 168,8^\circ$$

Como o interesse do projeto é conseguir defasagens de 90° e 180° , o problema foi resolvido adicionando-se reatâncias ao diodo, ou seja, varia-se a impedância da terminação, variando, portanto, o coeficiente de reflexão.

Após simulação no computador com 10 tipos diferentes de circuitos verificou-se ser possível a obtenção de defasagens de 90° e 180° , com os circuitos mostrados na figura IV.7 atuando como terminações.

IV.4.1 - Defasador de 90°

A impedância do circuito da figura IV.7 (a) é dada por:

$$Z'_A = \frac{-X_C^2 R}{R^2 + (X - X_C)^2} + j \frac{X_C (X X_C - X^2 - R^2)}{R^2 + (X - X_C)^2} \quad (IV.32)$$

onde:

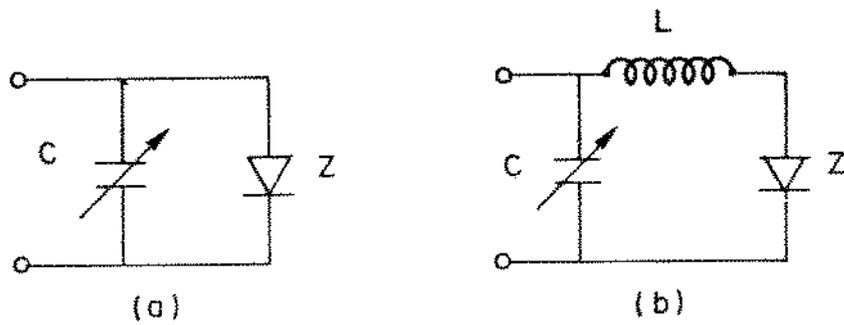


Fig. IV.7 - (a) Circuito das terminações para defasagem de 90°
 (b) Circuito das terminações para defasagem de 180° .

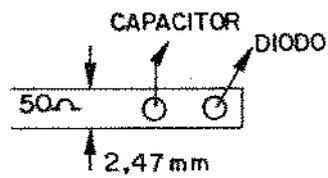


Fig. IV.8 - Circuito em microfita da terminação para defasagem de 90° .

$R + j X$ - impedância do diodo

X_C - reatância capacitiva de C.

Observou-se que aumentando o valor do capacitor, a impedância na polarização reversa (Z_1) diminui enquanto que a impedância na polarização direta (Z_2) aumenta. Em vista disto o desvio de fase diminui. Após testes no computador o valor ótimo encontrado a fim de proporcionar uma defasagem de 90° foi:

$$C = 1,67874 \text{ pF}$$

resultando: $Z_1 = 0,1607852 - j 39,79504 \ \Omega$

$$Z_2 = 1,029917 + j 5,679802 \ \Omega$$

$$\Gamma_1 = -0,2235084 - j 0,97067 ; |\Gamma_1| = 0,9960705 ; \phi_1 = 77,03305^\circ$$

$$\Gamma_2 = -0,935655 + j 0,2154449 ; |\Gamma_2| = 0,960139 ; \phi_2 = -12,96698^\circ$$

$$\Delta_\phi = 77,03305 + 12,96698 = 90^\circ$$

A fim de possibilitar um ajuste fino durante as medidas, optamos por um capacitor concentrado variável, gigatrim 27271 da Johanson com uma faixa de variação de 0,6 a 4,5 pico farads. O circuito em microfita é mostrado na figura IV.8.

IV.4.2 - Defasador de 180°

A impedância do circuito da figura IV.7 (b) é dada por:

$$Z'_E = \frac{X_C^2 R}{R^2 + (X + X_L - X_C)^2} + j \frac{X_C [X_C(X + X_L) - (X + X_L)^2 - R^2]}{R^2 + (X + X_L - X_C)^2} \quad (\text{IV.33})$$

onde:

R, X e X_C - idem à equação (IV.32)

X_L - reatância indutiva de L .

A colocação apenas da indutância em série com o diodo aumenta o valor da impedância na polarização reversa e diminui o valor da impedância na polarização direta, resultando num aumento da defasagem. Devido às dificuldades de se variar o valor da indutância para ajuste fino como feito no caso anterior com o capacitor, optou-se por determinar um valor fixo de indutância que fornecesse uma defasagem acima de 180° colocando, então, um capacitor variável em paralelo a fim de diminuir-se a fase até o valor desejado (180°). Após os testes no computador, os valores encontrados foram:

$$L = 1,784908 \text{ nH}$$

$$C = 1,58324 \text{ pF}$$

resultando: $Z_1 = 0,2073329 - j 41,10217$

$$Z_2 = 4,004111 + j 60,66587$$

$$\Gamma_1 = -0,1925265 - j 0,9762604 ; |\Gamma_1| = 0,9950632 ; \phi_1 = 78,84402^\circ$$

$$\Gamma_2 = 0,1813579 + j 0,9196269 ; |\Gamma_2| = 0,9373389 ; \phi_2 = 78,84403^\circ$$

$$\Delta_\phi = 180^\circ + (78,84402 - 78,84403) = 180^\circ$$

Com a simulação da indutância em microfita há o aparecimento de uma capacitância parasita, mostrada na figura IV.9 (a), que somada ao valor do capacitor C modifica o valor da impedância total alterando a defasagem. O novo circuito é mostrado na figura IV.9 (b). Torna-se necessário, então, que o valor desta capacitância seja encontrado a fim de se determinar o novo valor de C que possa compensar a diferença. Da figura IV.9 (a), pode-se dizer que [20]:

$$X = \omega L = Z_L \operatorname{sen} \beta d \quad (\text{IV.34})$$

$$\frac{B}{2} = \frac{1}{Z_L} \tan \frac{\beta d}{2} = \frac{\omega C_L}{2} \quad (\text{IV.35})$$

onde:

$$\omega = 2\pi f$$

$$Z_L = \text{impedância da linha}$$

$$\beta = \omega/v - \text{constante de propagação}$$

$$v = \text{velocidade de propagação}$$

$$d = \text{comprimento da linha}$$

De (IV.34), temos:

$$d = \frac{v}{\omega} \operatorname{sen}^{-1} \frac{\omega L}{Z_L} \quad (\text{IV.36})$$

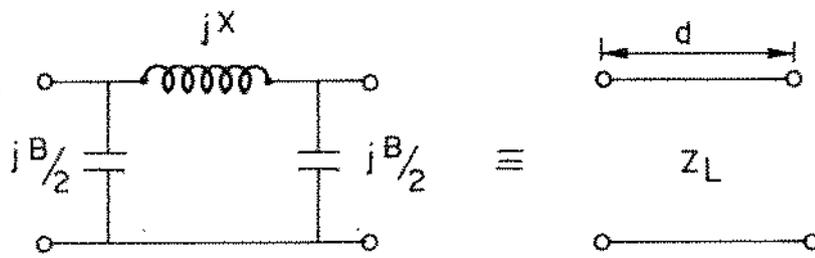
Resolvendo a equação (IV.36) para os seguintes dados:

$$Z_L = 120 \, \Omega$$

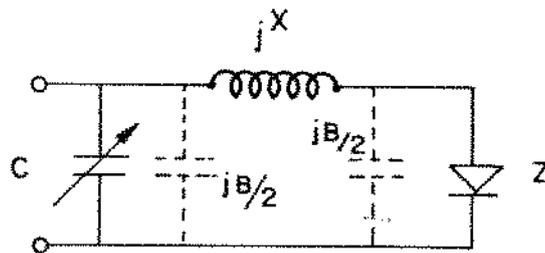
$$f = 2 \, \text{GHz}$$

$$v = 0,2273 \times 10^8 \, \text{m/s}$$

$$L = 1,784908 \, \text{nH}$$



(a)



(b)

Fig. IV.9 - (a) Linha de transmissão simulando indutância e seu equivalente em parâmetros concentrados.

(b) Novo circuito das terminações para defasagem de 180° .

encontra-se: $d = 3,4 \text{ cm.}$

Substituindo-se estes valores em (IV.35), encontramos:

$$C_L/2 = 0,063 \text{ pF}$$

A figura IV.10 mostra o circuito equivalente total. Somando-se o valor de 0,063 pF à capacitância parasita do diodo (0,2 pF) encontra-se o valor $C_p' = 0,263 \text{ pF}$. Recalculando o valor de C a fim de proporcionar uma defasagem de 180° , obtem-se:

$$C' = C + C_L/2 = 1,700611 \text{ pF} \quad (\text{IV.37})$$

resultando: $Z_1 = 0,1780342 - j 37,34055 \ \Omega$

$$Z_2 = 4,875818 + j 66,72229 \ \Omega$$

$$\Gamma_1 = -0,2826198 - j 0,9544760 ; |\Gamma_1| = 0,9951388 ; \phi_1 = 73,50607^\circ$$

$$\Gamma_2 = -0,2647165 + j 0,8940149 ; |\Gamma_2| = 0,9323826 ; \phi_2 = 73,50612^\circ$$

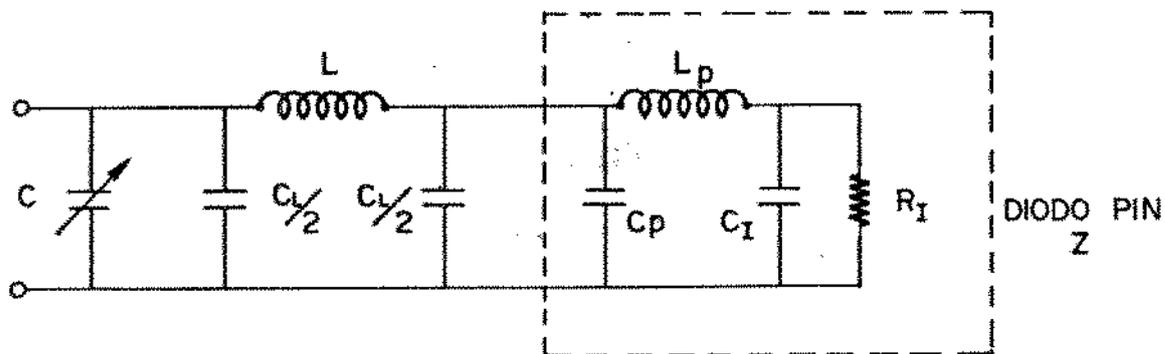
$$\Delta_\phi = 180^\circ + (73,50607 - 73,50612) = 180^\circ$$

Para encontrar-se o valor de C, basta resolver a equação (IV.37):

$$C = C' - C_L/2 = 1,700611 - 0,063$$

Portanto, o capacitor a ser colocado em paralelo ao circuito deverá ser de 1,637611 pF

Para encerrar o projeto da linha simulando a indutância fica faltan-



III

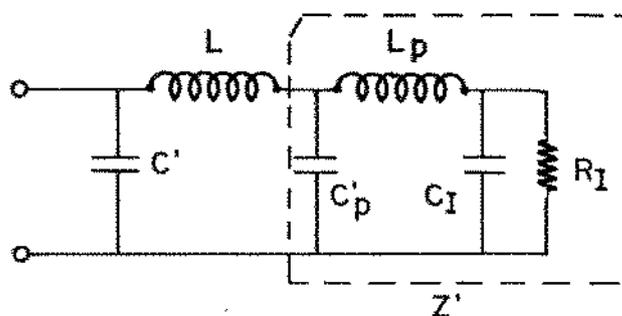


Fig. IV.10 - Circuito equivalente da terminação junto com o diodo.

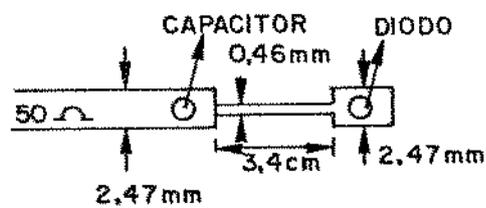


Fig. IV.11 - Circuito em microfita da terminação para defasagem de 180° .

do, então, a sua largura, determinada através do programa de computador utilizando as equações de Bryant e Weiss [19]. O valor encontrado foi:

$$W = 0,46 \text{ mm} .$$

A figura IV.11 mostra o circuito da terminação em microfita.

IV.5 - POLARIZAÇÃO DOS DIODOS

Uma das técnicas existentes, em microfita, a fim de introduzir polarização aos diodos é mostrada na figura IV.12 [21].

No projeto optou-se pela utilização de uma seção série/paralelo. Para a linha mais fina adotou-se o valor de impedância igual a 110 Ω e para a outra, 30 Ω . Portanto, os valores das larguras e comprimentos encontrados foram [19]:

$$\begin{array}{lll} Z = 30 \Omega & ; & W = 4,98 \text{ mm} & ; & d = 2,675 \text{ cm} \\ Z = 110 \Omega & & W = 0,57 \text{ mm} & ; & d = 2,833 \text{ cm} \end{array}$$

IV.6 - BLOQUEIO DC

Para o bloqueio DC utilizaram-se capacitores 11C0805 COG/01 no valor de 100 pF, isolando, assim, entrada e saída de RF da fonte DC de polarização.

IV.7 - LAY-OUT

O lay-out final dos dois elementos defasadores é mostrado na figura

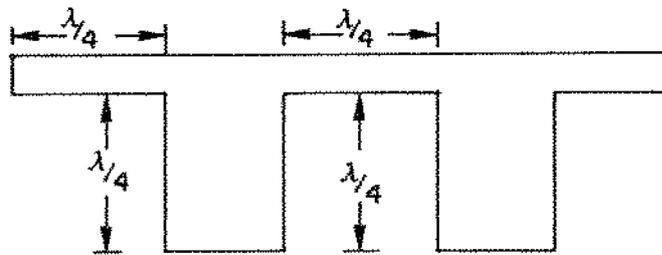


Fig. IV.12 - Seções s̄erie/paralelo de um quarto de onda.

IV.13.

IV.8 - CONSTRUÇÃO

Os dispositivos foram construídos no Laboratório de Eletrônica e Dispositivos da Universidade Estadual de Campinas (LED).

Fases da construção:

- a) desenhos dos esquemas ampliados 2 vezes, através do computador, utilizando a linguagem especial LPG implementada no LED.
- b) foto-redução e confecção das máscaras.
- c) aplicação de KPR (Kodak Photo Resistor) nas placas, cobertura com a máscara e exposição à luz ultra-violeta.
- d) corrosão
- e) integração dos diodos e capacitores
- f) solda dos conectores

Após a conclusão dos dispositivos foram efetuadas medidas cujo procedimento e resultados serão tratados no capítulo seguinte.

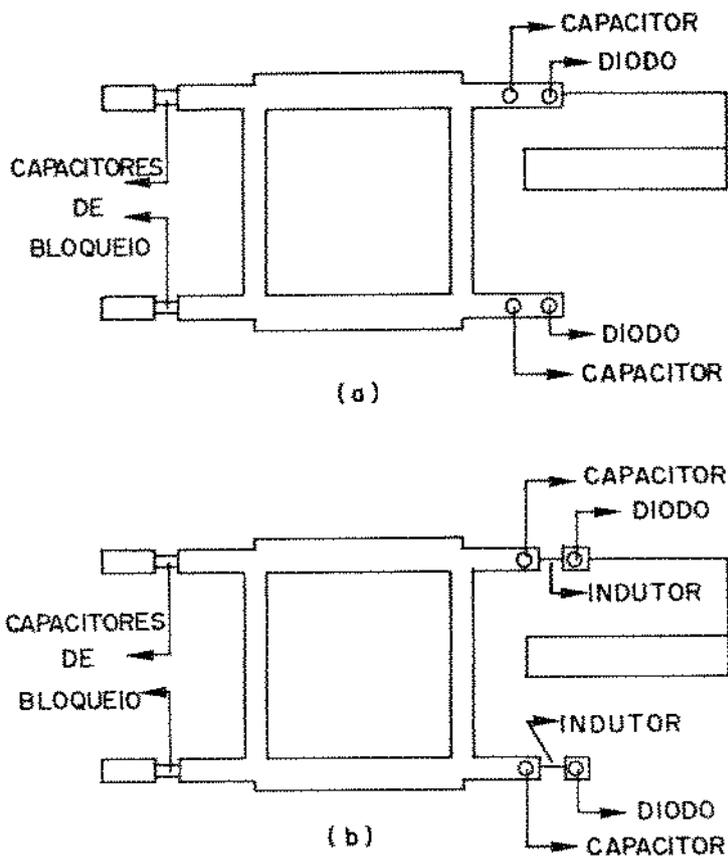


Fig. IV.13 - (a) Defasador de 90° ; (b) Defasador de 180° .

REFERÊNCIAS

- [1] M.A. Armistead, E.G. Spencer e R.D. Hatcher, "Microwave Semiconductor Switch", Proc. IRE, vol. 44, pp. 1875, Dezembro 1956.
- [2] L. Riebman, "Study of Wide-Open Receiver Detection Capabilities Interim Report", American Electronic Labs., Inc., Philadelphia, PA., AEL Tech. Rept. 57052-3, Signal Corps. Contract DA-36-039-SC-74813; Julho - Dezembro 1958.
- [3] L. Riebman, "Study of Wide-Open Receiver Detection Capabilities Final Progress Report", American Electronic Labs., Inc., Philadelphia, PA., AEL Tech. Rept. 57052-F, Signal Corps. Contract DA-36-039-SC-74813, Outubro - Junho 1959.
- [4] M. Bloom, "Single-Pole Double-Throw Wide Band Microwave Switch", Apresentado no PGMTT Nath. Symp., Harvard University, Cambridge, Mass; Junho, 1959.
- [5] R.V. Garver, "Theory of TEM Diode Switching", IRE Transactions on Microwave Theory and Tech., pp. 224-238, Maio 1961.
- [6] M.E. Hines, "Fundamental Limitations in RF Switching and Phase Shifting Using Semiconductor Diodes", Proc. IEEE, pp. 697-708, Junho 1964.
- [7] D. Leenov, "The Silicon PIN Diode as a Microwave Radar Protector at Megawatt Levels", IEEE Trans. on Electron Devices, vol. ED-11, pp. 53-61, Fevereiro 1964.

- [8] J.F. White, "High Power, PIN Diode Controlled, Microwave Transmission Phase Shifters", IEEE Transactions, MTT vol. MTT-13, pp. 233-242 Março 1965.
- [9] R.W. Burns e L. Starr, "PIN Diodes Advance High-Power Phase Shifting", Microwaves, vol. 5, pp. 38-48, Novembro 1965.
- [10] E.M. Rutz e J.E. Dye, "Frequency Translation by Phase Modulation", IRE Wescon. Conv. Rec. pt. 1, pp. 201-207, 1957.
- [11] W.A. Little, J. Yuan, e C.C. Snellings, "Hybrid Integrated Circuit Digital Phase Shifters", IEEE Int. Solid-State Circuits Conf. Dig., pp. 58-59, 1967.
- [12] H.N. Dawirs e W.G. Swarner, "A Very Fast, Voltage-Controlled, Microwave Phase Shifter", Microwave Journal, pp. 99-107, Junho 1962.
- [13] A.E. Cohen, "Some Aspects of Microwave Phase Shifters Using Varactors", Proc. 6th Nat. Conv. Military Electron., pp. 328-332, 1962.
- [14] B.W. Battershall e S.P. Emmons, "Optimization of Diode Structures for Monolithic Integrated Circuits", IEEE Trans. Microwave Theory Tech., vol. MTT-16, pp. 445-450, Julho 1968.
- [15] P. Onno e A. Plitrins, "Lumped Constant, Hard Substrate, High Power Phase Shifters", Apresentado em IEEE Mic (Materials and Design) Seminar, Monmouth College, West Long Branch, N.J., Junho 1970.
- [16] J.F. White, "Diode Phase Shifters for Array Antennas", IEEE Trans. Microwave Theory Tech., vol. MTT-22, pp. 658-674, Junho 1974.

- [17] R.E. Collin, "Foundations for Microwave Engineering", Tokyo, McGraw Hill Kogakusha, 1966.
- [18] H. Howe, Jr., "Stripline Circuit Design", Mass., Artech House, Inc., 1974.
- [19] T.G. Bryant e J.A. Weiss, "Parameters of Microstrip Transmission Lines and of Coupled Pairs of Microstrip Lines", IEEE Trans. on Microwave Theory and Tech., p. 418, April 1971.
- [20] G. Matthaei, L. Young e E. Jones, "Microwave Filters, Impedance-Matching Networks and Coupling Structures", N.Y., McGraw Hill, 1964.
- [21] K.C. Gupta, A. Singh, "Microwave Integrated Circuits", N.Y., John Wiley and Sons, Inc., 1974.

CAPITULO V

MEDIDAS E RESULTADOS

As medidas foram realizadas no Instituto de Pesquisas Espaciais (INPE). A montagem é mostrada na figura V.1.

V.1 - EQUIPAMENTOS UTILIZADOS

HP 8745 A	-	S-Parameter Test Set
HP 8410 B	-	Network Analyser
HP 5245 L	-	Electronic Counter
HP 8690 B	-	Sweep Oscillator
HP 6204 B	-	DC Power Supply
HP 11605 A	-	Flexible Arm
HP 8692 B	-	Module 2,0 - 4,0 GHz
HP 8699 B	-	Module 0,1 - 2,1 GHz
HP 8411 A	-	Harmonic Frequency Converter 0,11 - 18,0 GHz
HP 8412 A	-	Phase - Magnitude Display
HP 5254 C	-	Frequency Converter 0,15 - 3,0 GHz

V.2 - PROCEDIMENTO

Foram realizadas medidas, primeiramente, nos dois elementos em separado e depois interligados. Os diodos foram polarizados diretamente com uma corrente $I_d = 10$ mA e reversamente com 0 volts.

V.2.1 - Defasadores de 90^0 e 180^0

a) Ajuste dos capacitores variáveis a fim de obter-se a defasagem de

sejada (90° e 180°) na frequência central, 2 GHz.

- b) Medida da taxa de onda estacionária (VSWR) nas polarizações direta e reversa, em 2 GHz.
- c) Verificação da defasagem com relação à frequência.
- d) Verificação da VSWR com relação à frequência.

V.2.2 - Rede Defasadora de 270°

Interligaram-se os dois defasadores, conforme mostrado no esquema da figura V.6 (a). A operação é sintetizada na figura V.6 (b). Obteve-se uma defasagem de 270° na frequência central e para as medidas restantes procedeu-se como nos casos anteriores.

V.3 - RESULTADOS

Como visto anteriormente, o acoplador híbrido em quadratura perde suas propriedades de 3 dB e 90° quando opera fora da frequência de projeto. Sabe-se, também, que as impedâncias das terminações nas polarizações direta e reversa variam, fazendo com que a diferença de fase diminua, à medida que a frequência aumenta. As curvas teóricas mostradas nas figuras V.2 para o defasador de 90° , V.4 para o defasador de 180° e V.7 para a rede defasadora de 270° , foram calculadas através de simulação no computador, com base nestas variações, supondo o acoplador ideal. As curvas experimentais mostradas nestas mesmas figuras, apresentaram uma inclinação maior que as obtidas teoricamente mostrando uma variação mais rápida. Esta diferença já era esperada já que as impedâncias

dos diodos foram obtidas teoricamente e o acoplador real não tem diretividade infinita na frequência central. Como o nosso interesse era obterem-se defasagens de 90° , 180° e 270° na frequência de 2 GHz, ou seja, defasadores de faixa estreita, já que o acoplador utilizado não permitia uma operação em faixa maior, podem-se considerar os resultados satisfatórios. O mesmo raciocínio pode ser empregado para análise das curvas mostradas nas figuras V.3, V.5 e V.8 que mostram a variação da taxa de onda estacionária em relação à frequência para os defasadores de 90° , 180° e 270° , respectivamente. Na frequência central para o defasador de 90° obtivemos na referência (0°), ou seja, na polarização reversa, uma taxa de onda estacionária igual a 1,08. Na polarização direta (90°) obtivemos o valor 1,14. Para o defasador de 180° , obteve-se, na referência, uma VSWR igual a 1,11 e, na polarização direta (180°), 1,16. Para a rede defasadora de 270° , na referência (0°), mediu-se 1,19 de VSWR e na polarização direta (270°), 1,31, sendo este o maior valor de VSWR encontrado na frequência central, 2 GHz. Fora desta frequência houve um aumento da VSWR. Este aumento era esperado ao já citado acima.

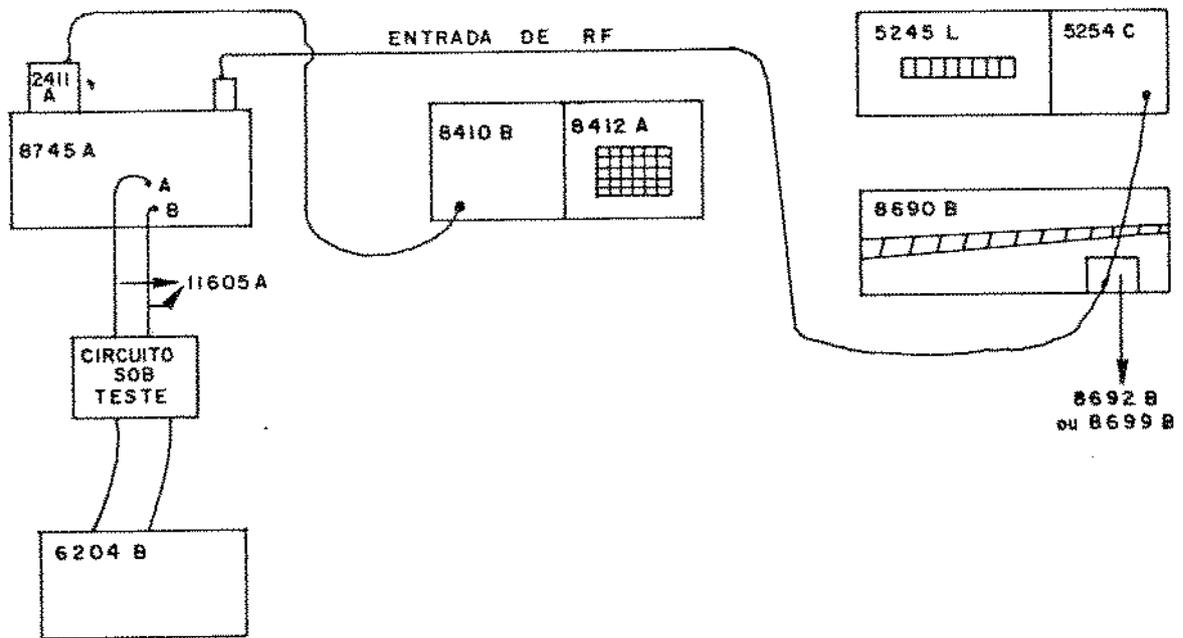


Fig. V.1 - Esquema da montagem realizada para as medidas.

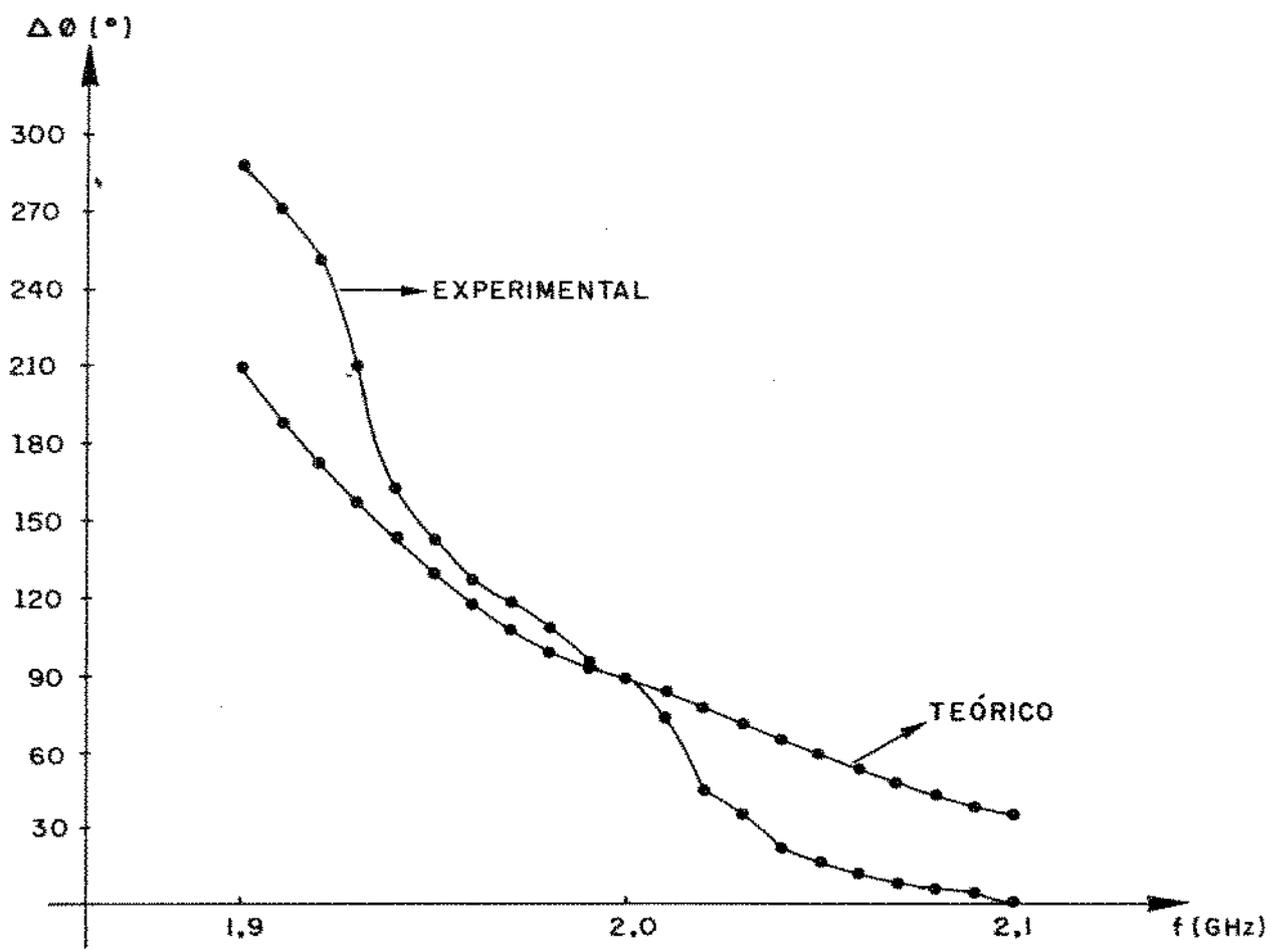


Fig. V.2 - Defazagem x frequência para o defasador de 90° .

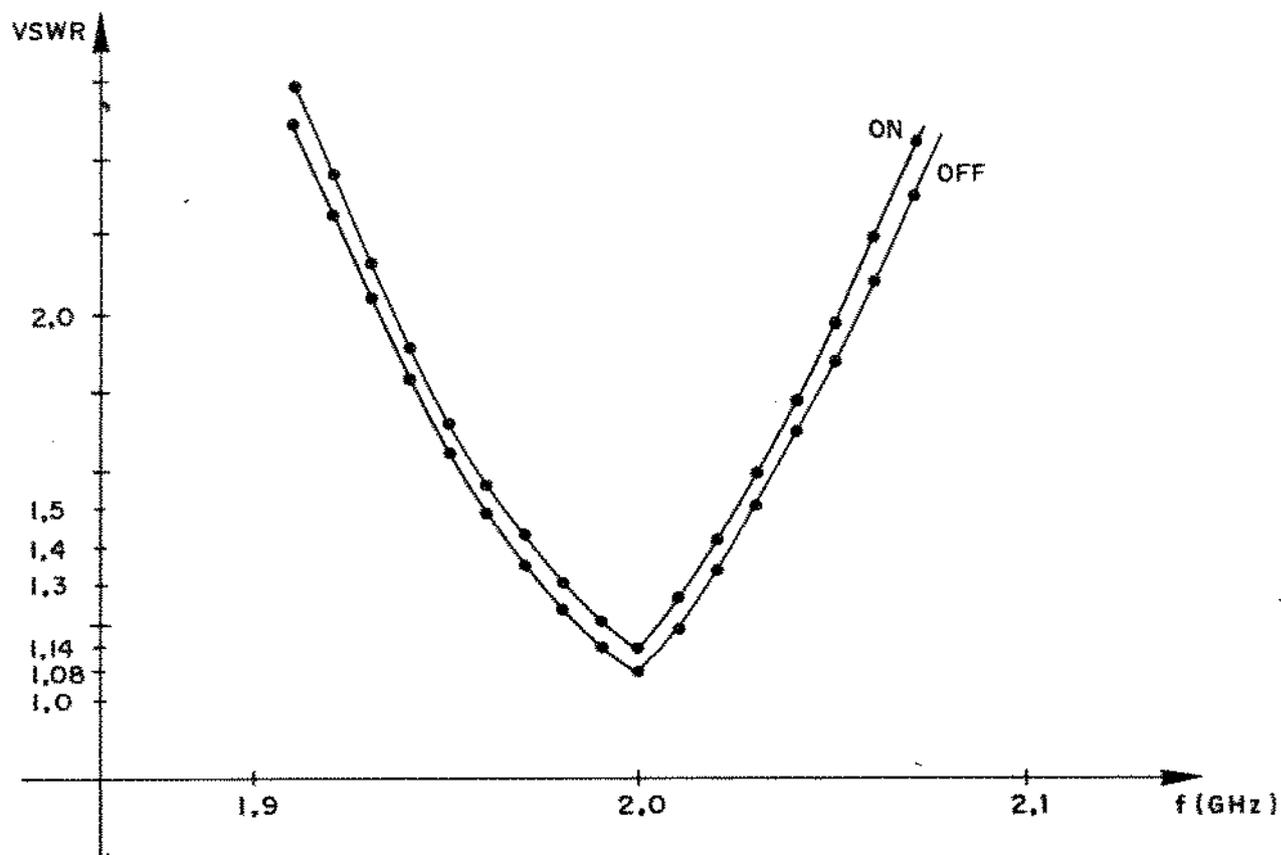


Fig. V.3 - VSWR x frequência para o defasador de 90° .

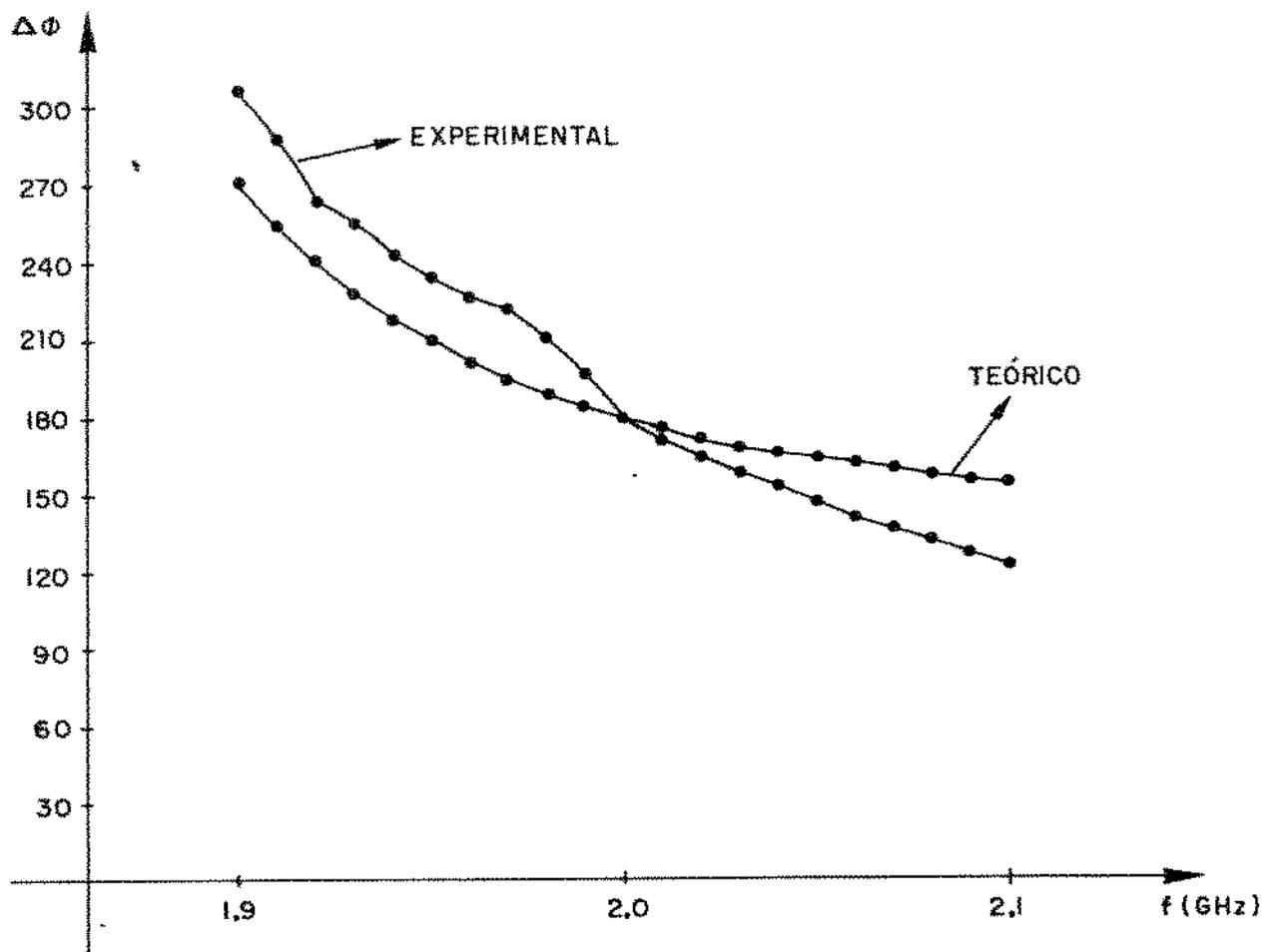


Fig. V.4 - Defasador x frequência para o defasador de 180° .

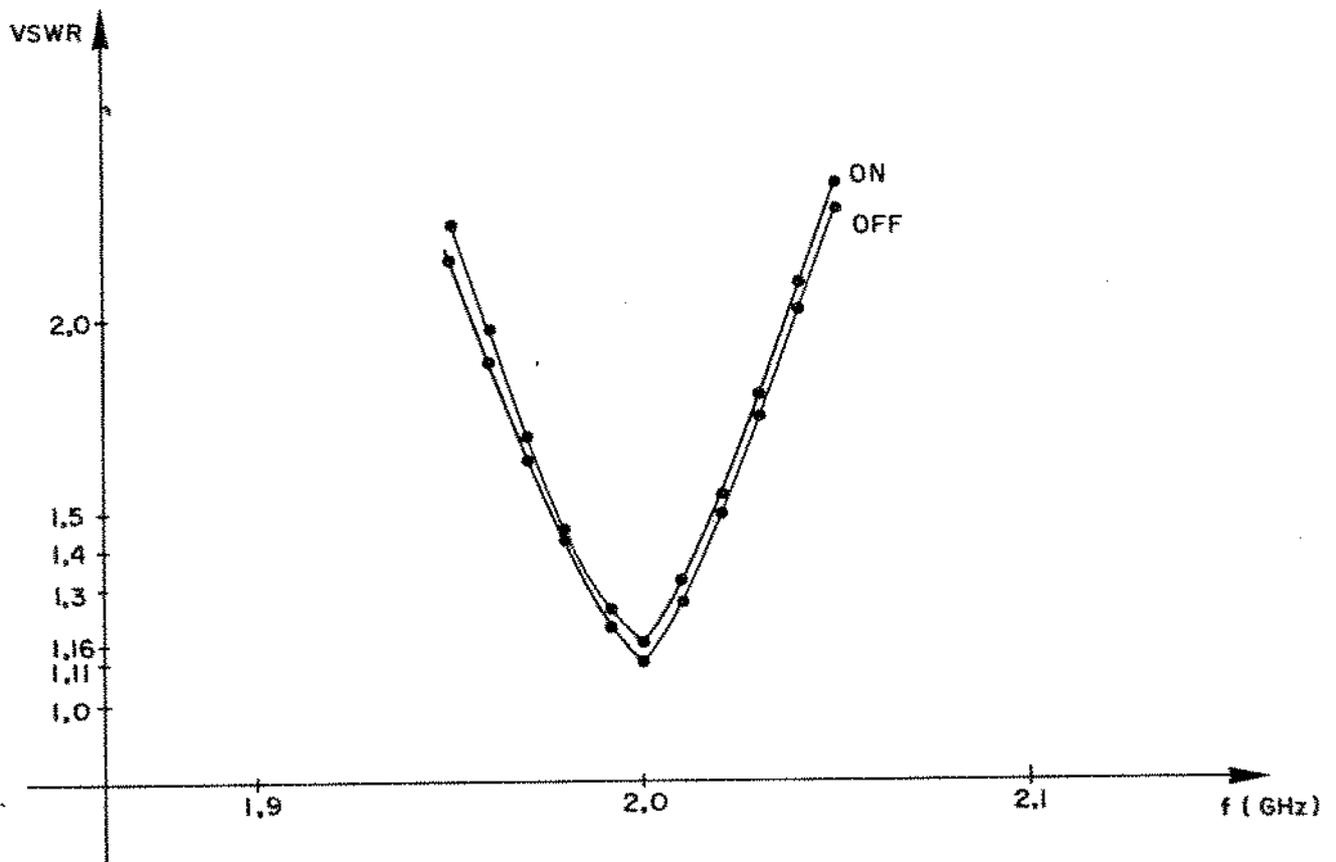
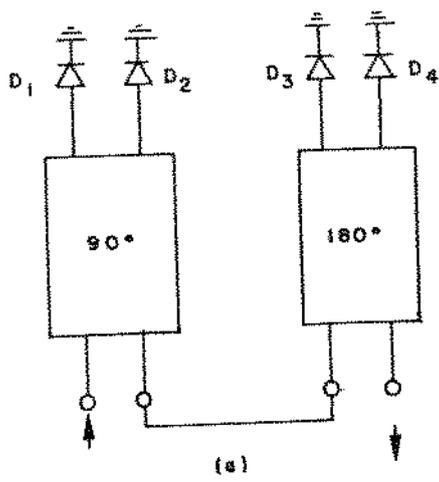


Fig. V.5 - VSWR x frequência para o defasador de 180° .



FASE	D ₁	D ₂	D ₃	D ₄
0°	OFF	OFF	OFF	OFF
90°	ON	ON	OFF	OFF
180°	OFF	OFF	ON	ON
270°	ON	ON	ON	ON

(b)

Fig. V.6 - (a) Os dois defasadores interligados; (b) Tabela mostrando a operação.

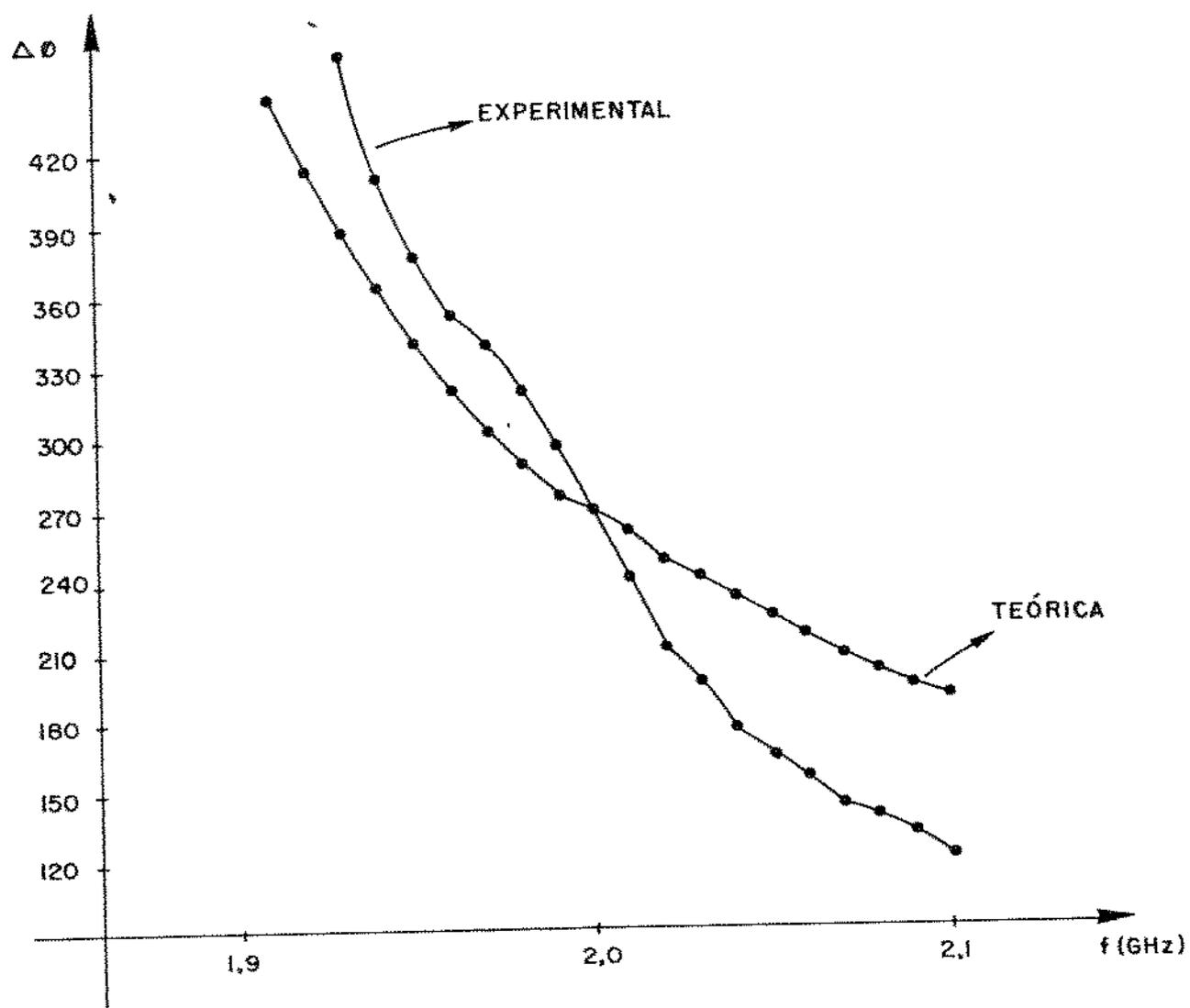


Fig. V.7 - Defasagem x frequência para o defasador de 270° .

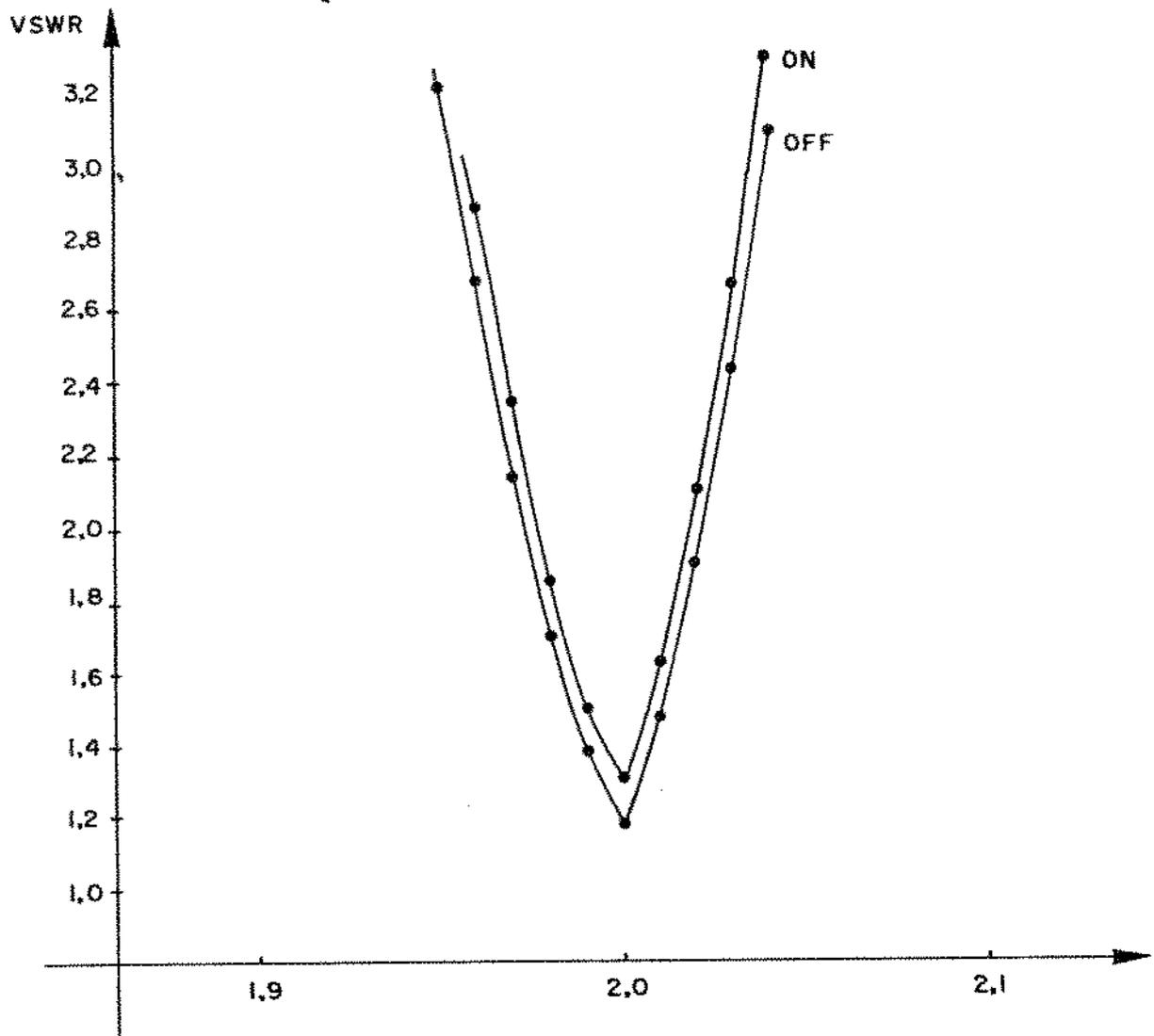


Fig. V.8 - VSWR x frequência para o defasador de 270° .

CAPÍTULO VI

CONCLUSÕES E SUGESTÕES

VI.1 - CONCLUSÕES

Este trabalho mostrou estudos realizados de um defasador de microondas para utilização em arranjos de antenas para radar.

Foram projetados e construídos dois elementos, um de 90° e outro de 180° , permitindo a utilização de ambos como uma rede defasadora de 270° .

Realizadas as medidas, os resultados, quando comparados com os esperados, foram considerados satisfatórios. O objetivo do trabalho foi atingido já que se obtiveram as defasagens pretendidas na frequência do projeto, com uma baixa taxa de onda estacionária.

A operação em faixa estreita já era esperada devido ao comportamento do acoplador híbrido em quadratura e às impedâncias das terminações serem variáveis com a frequência.

Este estudo demonstra a viabilidade de construção de unidades com defasagens discretas possibilitando a construção de dispositivos com um número maior de degraus de defasagem com uma variação mais suave entre degraus.

VI.2 - SUGESTÕES

A fim de melhorar a faixa de operação pode-se aumentar o número de seções para polarização dos diodos e também aumentar para duas o número de seções do acoplador híbrido ou utilizar um acoplador de linhas acopladas.