UNIVERSIDADE ESTADUAL DE CAMPINAS
FACULDADE DE ENGENHARIA DE CAMPINAS
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

Este exemplar corresponde a redação final da Tese defendida por Lee Luan Ling e aprovada pela Comissão Julgadora em 24/09/84

Dalton S. Arantes

ESTÚDO E DIMENSIONAMENTO DE UM SISTEMA DE CONTROLE DE SINCRONIZAÇÃO - AMDT PARA COMUNICAÇÕES VIA SATÉLITE

LEE LUAN LING
Orientador: DALTON SOARES ARANTES

Tese apresentada à Faculdade de Engenharia da Universidade Estadual de Campinas - UNICAMP - como parte dos requisitos exigidos para obtenção do título de MESTRE EM CIÊNCIAS.

SETEMBRO 1984

UNICAMP
BIBLIOTECA CENTRAL

" A ameixeira da China só floresce,

exalando uma fragrância doce e suave,

após a passagem de um rigoroso inverno ",

Lute !

不先一翻寒澈骨

怎得梅花撲鼻香

努力!

DEDICATÓRIA:

Dedico este trabalho a meu pai, Lee Chang Euan, e minha mãe, Lee Jeng Jing Huei, pelo incentivo ao conhecimento, apoio, compreensão e orientação mesmo nas horas difícieis.

獻給我的父親和母親，
感謝他們对人生的啓蒙，
謝謝他們的支持，諒解和指導，
尤期是在那最艱難的一刻！！

AGRADECIMENTOS

Ao Prof. Dr. Dalton Soares Arantes pela oportunidade de realizar este trabalho sob sua orientação, bem como suas contribuições e valiosas discussões para que pudesse completá-lo;

Ao Engº Renato Baldini Filho pelas suas sugestões e colaborações na elaboração e redação deste trabalho;

À Srta. Sayuri Kubo pelo seu apoio e correção deste trabalho;

Ao Engº Adelino Manuel de Oliveira Cabral pelas sugestões e discussões valiosas;

Aos Engenheiros do CPqD/Telebrás : Cláudio Aparecido Violato, Luis Antonio Quintana F. da Costa , Gildo Confortin , Jurandir Pitschi , pelo apoio.

À secretária Maria Júlia pelo serviço de datilografia;

Ao desenhista Luís pela confecção dos desenhos;

E a todos que, direta ou indiretamente, incentivaram e colaboraram na realização deste trabalho.

ÍNDICE

CAPÍTULO I - ALGUMAS CONSIDERAÇÕES GERAIS SOBRE AS COMUNICAÇÕES VIA SATÉLITE 01

I.1 - Introdução 02

I.2 - Os Sistemas Terrestres e os Sistemas Espaciais - vantagens e desvantagens 02

I.3 - Posição Geográfica do Satélite Geosíncrono e suas Funções Básicas 04

I.4 - A Transmissão Digital Via Satélite 07

CAPITULO II - A TÉCNICA DE ACESSO MÚLTIPLO POR DIVISÃO TEMPORAL 09

II.1 - Introdução 10

II.2 - Acesso Múltiplo por Divisão Temporal e sua Estrutura de Quadro e de Surto 10

II.3 - Eficiência de Quadro 16

II.4 - Capacidade de Transmissão do Canal-Satélite 18

II.5 - Os Problemas de Sincronização em Sistemas AMDT..... 21

II.5.1 - Sincronização de Quadro 22

II.5.2 - Sincronização de Surto 23

II.5.3 - Sincronização da Rede Terrestre com o Sistema AMDT 25

II.6 - Sistemas AMDT por Chaveamento no Satélite e por "Transponder Hopping" 30

II.7 - Alocação por Demanda em Sistemas AMDT..... 31

CAPÍTULO III - DIAGRAMA DE BLOCOS DO CONTROLE DE UM SISTEMA AMDT: EQUIPAMENTO COMUM DE CONTROLE 34

III.1 - Introdução 35

III.2 - Multiplexador e Demultiplexador 41

III.3 - Controlador de Multiplexagem 43

III.3.1. Contador Intra-Quadro 45

III.3.2. Memória de Controle RAM 45

III.3.3. Contador de Endereço 48

III.3.4. Unidade de Controle de Memória 49

III.3.5. Comparador Temporal 49

III.3.6. Matriz de Controle 50

III.3.7. Gerador de Sinal de Controle de Transmissão 51

III.3.8. Gerador de Sinal de Controle de Buffer.. 52

III.3.9. Combinador de Dados 53

III.3.10. Observação sobre o Multiplexador 53

III.4 - Controlador de Demultiplexagem (DEMUX) 54

III.4.1. Contador Intra-Surto 54

III.4.2. Memória de Controle RAM 56

III.4.3. Contador de Endereço 58

III.4.4. Comparador Temporal 58

III.4.5. Matriz de Controle 59

III.4.6. Distribuidor de Sinal de Controle de Recepção..... 61

III.4.7. Gerador de Sinal de Controle de Buffer. 62

III.4.8. Distribuidor de Dados 63

CAPÍTULO IV - CARACTERÍSTICAS DO GERADOR DE PRÊAMBULO, EMBARALHADOR E DESEMBARALHADOR, UNIDADE DE CANAL DE SERVIÇO E ESTRATÉGIA DE SUBSTITUIÇÃO DA ESTAÇÃO DE REFERÊNCIA 64

IV.1 - Introdução..... 65

IV.2 - Unidade Geradora de Preâmbulo 65

IV.2.1. Gerador de Super-Quadro 69

IV.2.2. Observações sobre o Gerador de Preâmbulo. 73

IV.3 - Embaralhador e Desembaralhador 74

IV.3.1. Embaralhador 75

IV.3.2. Desembaralhador 75

IV.4 - Unidade de Canal de Serviço 77

IV.5 - Estratégia de Substituição da Estação de Referência 79

CAPÍTULO V - UNIDADE DETECTORA DE PREÂMBULO 84

V.1 - Introdução 85

V.2 - Detetor de Palavra Única 91

V.3 - Gerador de Abertura 98

V.4 - Estratégia de Sincronização de Quadro 106

V.4.1 - Considerações para o Caso de Dois Surtos de Referência 112

V.5 - Unidade de Controle de Aquisição e Detecção de PU 116

V.5.1 - Circuito Detalhado da Unidade de Controle de Aquisição e Detecção de PU..... 122

V.6 - Unidade de Controle de PU DADOS e Imitação e Unidade de Controle de Dados e Relógio 132

V.7 - Detector de CIE e Detetor de Super-Quadro ... 133

CAPÍTULO VI- UNIDADE DE AQUISIÇÃO DE JANELA TEMPORAL 135

VI.1 - Introdução 136

VI.2 - Técnica On-Off Keying/Varredura 136

VI.3 - Descrição do Procedimento de Aquisição e da Unidade de Aquisição de Janela Temporal (UAJT) 140

VI.4 - Algumas Considerações Adicionais sobre o Processo de Aquisição Inicial de Janela Temporal 152

CAPÍTULO VII - SINCRONIZADOR DE SURTO 155

VII.1 - Introdução 156

VII.2 - Princípio de Operação do Sincronizador de Surto 156

VII.3 - Precisão da Sincronização de Surto e Tempo de Guarda 164

VII.4 - Descrição Detalhada do Sincronizador de Surto. 168

REFERÊNCIAS BIBLIOGRÁFICAS 182

SUMÁRIO

O objetivo principal deste trabalho é descrever as características básicas de um sistema de comunicações digitais via satélite, utilizando a técnica de acesso múltiplo por divisão temporal - AMDT. São tratados inicialmente os problemas de sincronização de quadro, aquisição inicial de janela temporal, sincronização de surto e sincronização com a rede digital terrestre.

A contribuição principal do trabalho se resume na caracterização e detalhamento de um sistema de controle comum em banda-base, para a sincronização global e gerenciamento de interfaces em um sistema AMDT de grande porte.

CAPÍTULO I

ALGUMAS CONSIDERAÇÕES GERAIS SOBRE AS COMUNICAÇÕES VIA SATÉLITE

I.1. INTRODUÇÃO

Neste capítulo introdutório, vamos analisar os aspectos mais básicos dos sistemas de comunicações terrestres e dos sistemas espaciais, a fim de podermos melhor enfatizar as suas vantagens e desvantagens. Descrevemos também as funções básicas dos satélites geosíncronos e, ao final do capítulo, analisamos as vantagens da transmissão digital sobre a transmissão analógica, através de satélite.

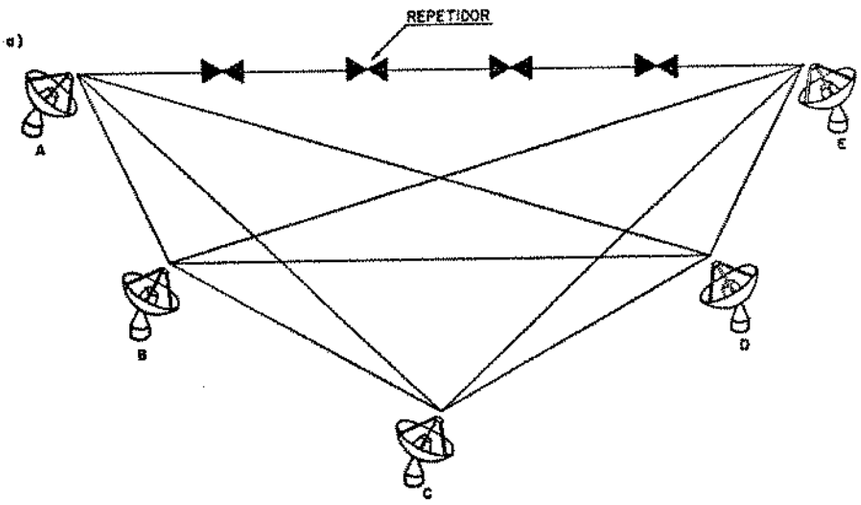
I.2. OS SISTEMAS TERRESTRES E OS SISTEMAS ESPACIAIS - VANTAGENS E DESVANTAGENS

O problema da interligação de vários pontos distantes entre si, tem sido resolvido através dos sistemas terrestres via rádio ou mesmo via cabo e, mais recentemente, através dos sistemas espaciais, via satélite. Na Fig. I.1. apresentamos um esquema simples dessas duas alternativas para comunicações a grandes distâncias.

É bem sabido que o sistema espacial apresenta as seguintes vantagens em relação ao sistema terrestre para comunicações a grandes distâncias [20],[21]:

- Alta qualidade de transmissão;
- Alta flexibilidade;
- Possibilidade de cobrir áreas extensas e atingir locais isolados (ilhas, desertos, etc.);
- Livre de interferências de acidentes geográficos na transmissão;
- Facilidade de difusão de rádio e televisão;
- Possibilidade de alocação de tráfego por demanda;
- Utiliza apenas um repetidor intermediário, enquanto os enlaces terrestres necessitam de vários repetidores ou regeneradores intermediários;
- Baixa susceptibilidade dos sinais às condições ambientais (praticamente livre de desvanecimento).

Por outro lado, a comunicação espacial possui algumas desvantagens em relação à comunicação terretre, que relacionamos a seguir:



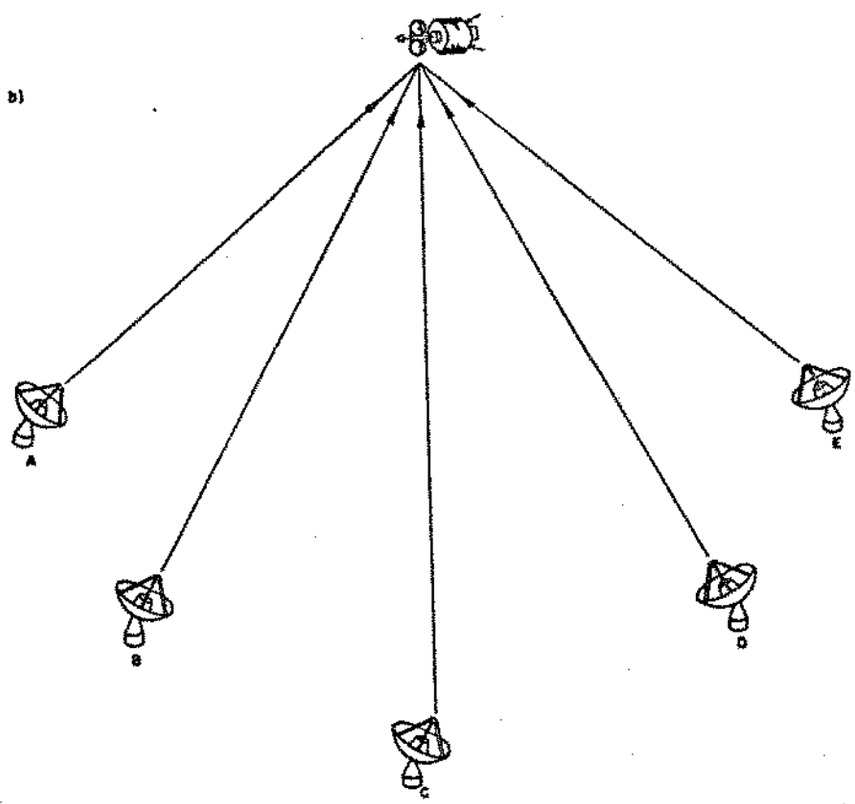


Fig. I.1 - a) O sistema terrestre
b) O sistema espacial

- Maior atraso devido ao tempo de propagação dos sinais;
- Grande atenuação da potência dos sinais devido a longa distância;
- Limitação da fonte de energia no satélite;
- Exigência de alta confiabilidade nos dispositivos do satélite.

I.3. POSIÇÃO GEOGRÁFICA DO SATÉLITE GEOSÍNCRONO E SUAS FUNÇÕES BÁSICAS

Os primeiros satélites de comunicações lançados situavam-se em órbitas elípticas. Atualmente, porém, a maioria dos satélites de comunicações encontram-se em órbitas geosíncronas, isto é, localizam-se próximos ao plano equatorial e a uma distância de aproximadamente 36.000 Km acima da superfície terrestre, completando uma rotação em torno da Terra em um período de 24 horas. Portanto, os satélites geosíncronos permanecem praticamente imóveis em relação às estações terrenas. Porém, devido às forças de atração do sol e da lua, e devido a excentricidade da órbita terrestre, os satélites geosíncronos apresentam deslocamentos em torno de suas posições nominais [17]. Assim sendo, uma correção periódica da posição do satélite é exigida, a fim de mantê-lo dentro de uma região pré-estabelecida, conforme mostrado na Fig. I.2.

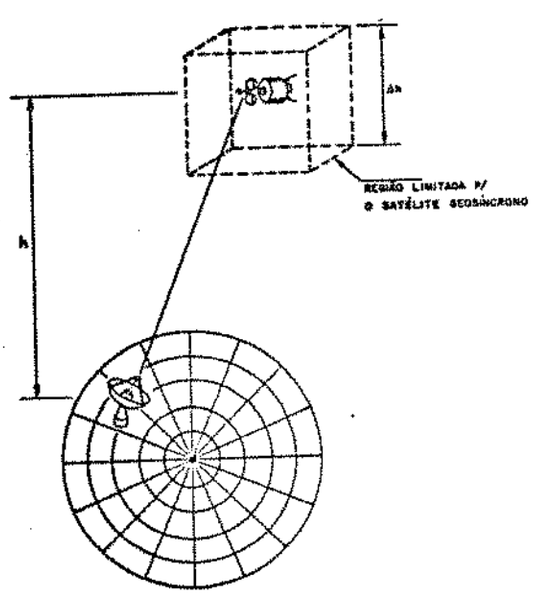


Figura I.2

Os satélites geosíncronos estão tipicamente especificados para permanecer dentro de uma região no espaço limitada por um quadrado com lado de $0,1^{o}$. Sua altitude síncrona pode variar de $\pm$ 0,1% devido a elipticidade da órbita. Assim sendo, o satélite pode estar em qualquer lugar no espaço dentro de um volume de aproximadamente 25 Km x 25 Km x 75 Km, cuja diagonal vale ~ 83 Km, o que equivale a aproximadamente 500 μs de variação de atraso no sinal em sua viagem de ida e volta à estação terrena, no pior caso [11].

É importante ressaltar que, devido ao efeito Doppler, a constante movimentação do satélite pode modular o sinal por ele retransmitido, resultando em um pequeno desvio de frequência no sinal original.

O atraso sofrido pelo sinal via satélite geosíncrono é de aproximadamente 270 ms, variando porém de estação para estação. Este atraso pode apresentar efeitos de ordem psicológica para os usuários telefônicos e deve ser levado em consideração no projeto de alguns tipos de sistemas de comunicações.

Podemos destacar as seguintes vantagens da transmissão via satélite geosíncrono em relação à transmissão via satélite com órbita elíptica [17],[20]:

- Permite a utilização de antena fixa pela estação terrena;
- Não há necessidade de chavear os sinais de um satélite para outro, visto que a comunicação entre as estações terrenas e o satélite é permanente;
- Três satélites geosíncronos podem cobrir praticamente toda a área do globo terrestre, excetuando as regiões polares;
- Permite a contínua comunicação entre grande número de estações terrenas;
- Mínimo efeito Doppler causado pelo satélite geosíncrono.

O elemento básico para a comunicação via satélite é o transponder, conforme representado na Fig. I.3, em diagrama de blocos. A função do transponder é receber o sinal proveniente das

estações terrenas, transladar sua frequência, amplificá-lo e enviá-lo de volta para a Terra. O satélite brasileiro possuirá 24 transponders [26]. Cada um desses possuirá uma faixa de passagem de 36 MHz, recebendo sinais de aproximadamente 6 GHz e retransmitindo-os em 4 GHz de volta para a Terra.

Tipicamente, um transponder de faixa de 36 MHz tem capacidade para retransmitir qualquer um dos seguintes conjuntos de sinais [17]:

- Um canal de televisão a cores com modulação FM;
- 1200 canais de voz;
- Dados à taxa de 60 Mbits/segundo, se a modulação for QPSK.

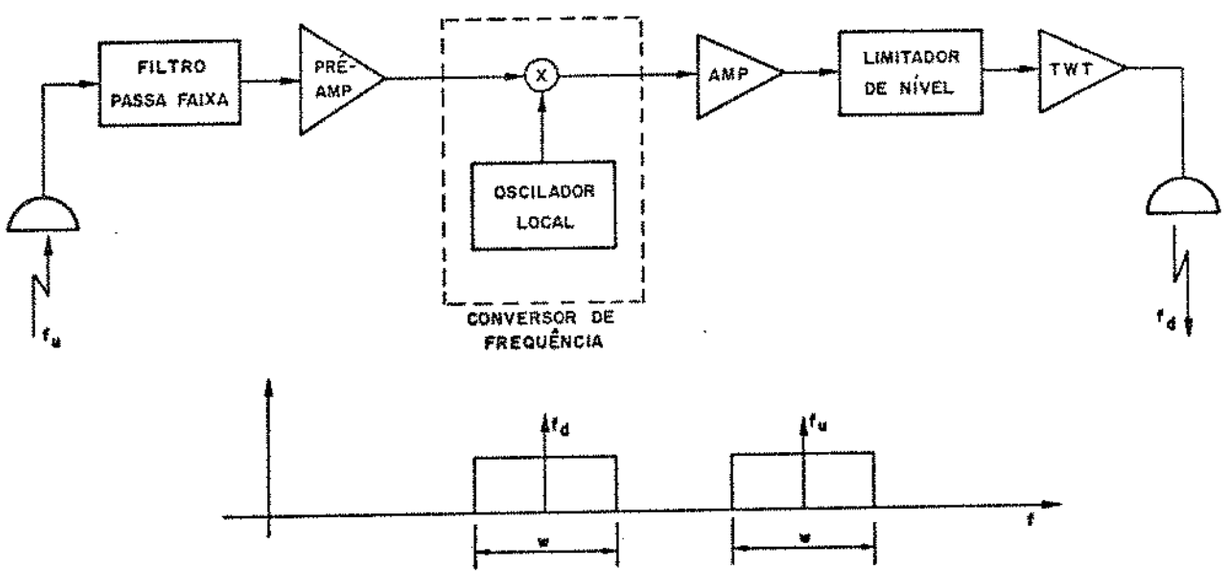


Fig. I.3 - O transponder

É mostrada na Fig. I.4 uma curva normalizada da potência de saída versus potência de entrada para um transponder típico, onde podemos notar que esta função de transferência não é linear. Essa não-linearidade, que é provocada pelo TWT, pode distorcer o sinal, gerando frequências harmônicas, ou provocar interferências de intermodulação, quando o sistema opera com múltiplas portadoras .

A fim de minimizar os efeitos da intermodulação em sistemas com mais de uma portadora, deve-se operar numa região linear da curva de potência do transponder, o que exige um recuo ("back-

-off") de 3 a 6 dB em relação ao nível máximo de potência de saída do transponder.

Em sistemas digitais, onde normalmente se utiliza modulação de fase com apenas uma portadora, não há necessidade de se operar na região linear do transponder, o que representa um ganho de eficiência igual ao "back-off" de 3 a 6 dB.

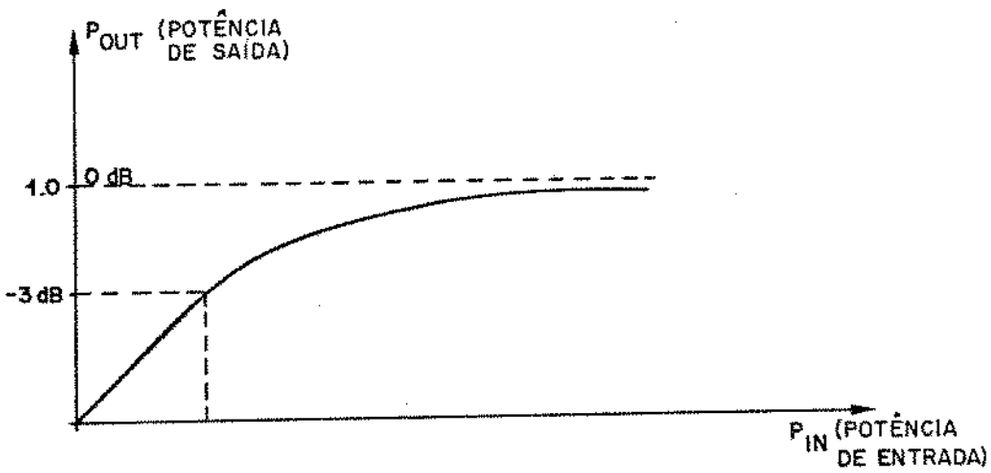


Figura I.4.

I.4. A TRANSMISSÃO DIGITAL VIA SATÉLITE

A grande ampliação da utilização da transmissão digital em comunicações se deve basicamente às seguintes vantagens apresentadas sobre a transmissão analógica [20]:

- Facilidade e eficiência de manipulação de sinais multiplexados;
- Baixa susceptibilidade dos circuitos digitais ao ruído de transmissão;
- Capacidade de redução da taxa de erro através da utilização de códigos corretores de erros;
- Privacidade nas comunicações;
- Compatibilidade de interfaceamento com microprocessadores;
- Possibilidade de integração das redes de comunicações.

A transmissão digital associada à comunicação via saté

lite apresenta, por sua vez, os seguintes aspectos positivos [19]:

- Grande eficiência de transmissão através do uso de técnicas de acesso múltiplo;
- Qualidade de transmissão praticamente independente da distância e da topologia do sistema;
- Baixo custo de interfaceamento com a rede digital terrestre;
- Alta flexibilidade de operação e fácil planejamento.

Em comunicações digitais via satélite, a modulação de fase é amplamente utilizada, devido aos seguintes aspectos [24]:

- Bom aproveitamento espectral;
- Bom aproveitamento da potência disponível no satélite;
- Baixa complexidade de "hardware".

Uma forma de se aumentar a eficiência e a flexibilidade nas comunicações via satélite é utilizar as técnicas de múltiplo acesso. Estas técnicas podem ser divididas basicamente em dois tipos distintos [21]:

- Acesso Múltiplo por Divisão de Códigos (AMDC);
- Acesso Múltiplo por Divisão Temporal (AMDT).

Neste trabalho, estudaremos especificamente a técnica de Acesso Múltiplo por Divisão Temporal (AMDT), usando a modulação QPSK. Serão apresentados os princípios básicos de funcionamento dessa técnica, bem como o ante-projeto de um Equipamento Comum de Controle para um sistema AMDT típico de grande porte.

CAPÍTULO II

A TÉCNICA DE ACESSO MÚLTIPLO POR DIVISÃO TEMPORAL

II.1. INTRODUÇÃO

Neste capítulo introduziremos os sistemas de Acesso Múltiplo por Divisão Temporal (AMDT), mostrando uma estrutura típica de quadro e de surto e descrevendo cada uma de suas funções. Apresentaremos também uma expressão para o cálculo da capacidade do canal-satélite e definiremos a eficiência de transmissão em sistemas AMDT.

Estudaremos, ainda, os vários problemas de sincronização em sistemas AMDT e discutiremos, brevemente, outras versões mais avançadas de AMDT, tais como "Transponder Hopping" e chaveamento no satélite.

II.2. ACESSO MÚLTIPLO POR DIVISÃO TEMPORAL E SUA ESTRUTURA DE QUADRO E DE SURTO

O Acesso Múltiplo por Divisão Temporal (AMDT) em comunicações via satélite, permite que várias estações terrenas compartilhem um transponder comum, transmitindo portadoras moduladas por surtos de bits que chegam e passam pelo transponder sequencialmente, sem sobreposição [17],[18]. Cada uma destas portadoras moduladas utilizam toda a faixa disponível do transponder durante um certo intervalo de tempo exclusivo, evitando assim, os problemas de intermodulação decorrentes da não-linearidade do transponder, quando este amplifica mais de uma portadora simultaneamente.

Na Fig. II.1 apresentamos uma ilustração da técnica AMDT, onde quatro estações terrenas transmitem seus surtos de bits que chegam sequencialmente no transponder. Ao receber um determinado surto, o transponder translada sua frequência, amplifica-o e o envia de volta para as demais estações terrenas que compõem a rede.

As principais características de um sistema AMDT são:

1. Utilização de uma única portadora em cada instante de tempo.
2. Possibilidade de operar o transponder na região de saturação, devido a ausência de intermodulação, viabi

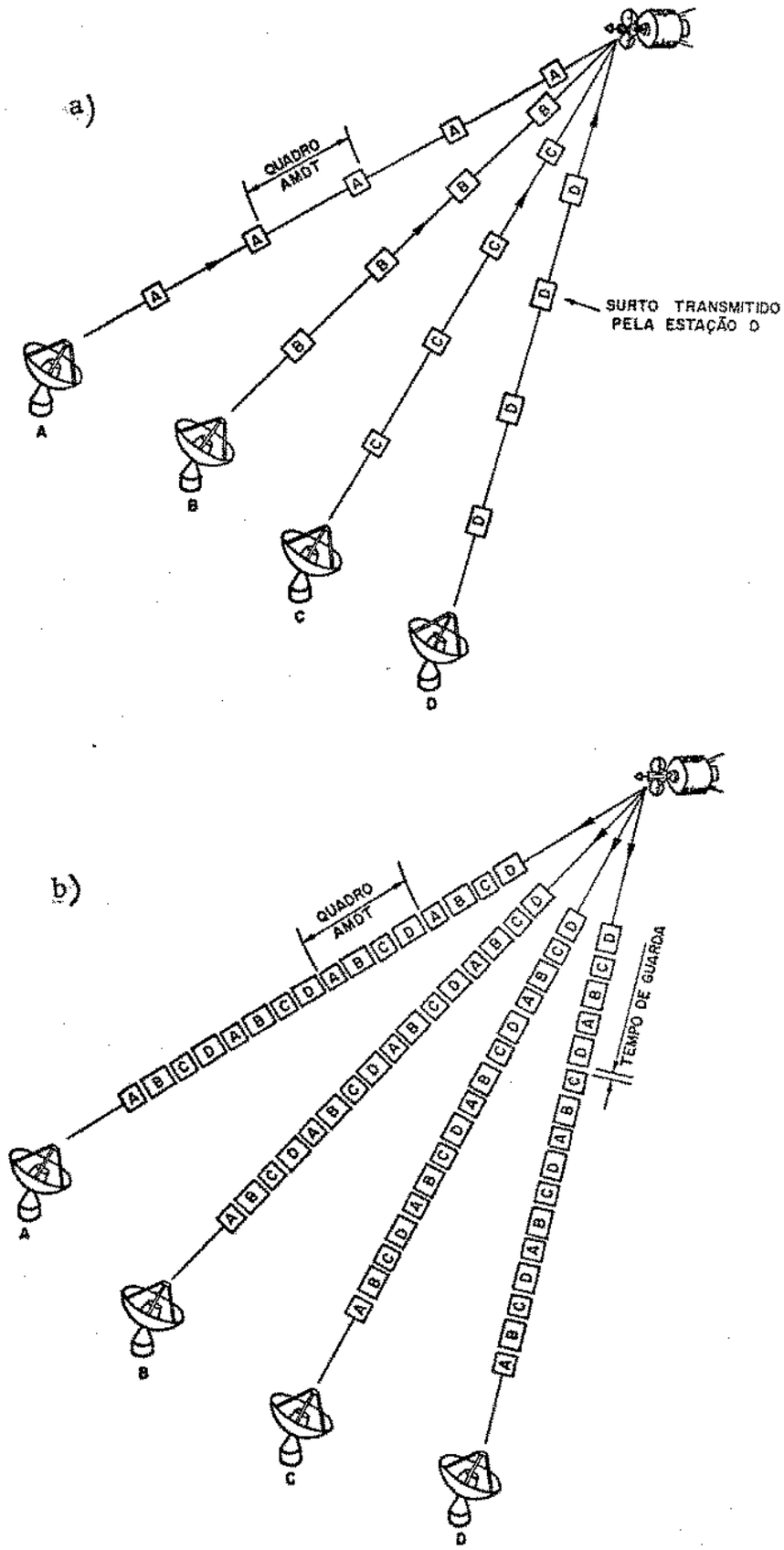


Fig. II.1 - a) Representação dos surtos transmitidos pelas estações terrenas

b) Representação dos surtos a serem recebidos pelas estações terrenas

lizando assim o máximo aproveitamento da potência disponível do satélite.

3. Não necessita de faixa de guarda, utilizando toda a faixa do transponder.
4. Facilidade de execução do plano de frequência .
5. Não necessita de controle rigoroso do nível de potência de transmissão nas estações terrenas.
6. Possui alta flexibilidade para acomodar o crescimento do tráfego de informação, devido a facilidade de modificação e redistribuição da capacidade de transmissão para cada estação terrena.
7. É compatível com o sistema de comunicação digital terrestre, permitindo a transmissão de voz, de dados e TV digitalmente.
8. Permite o uso de códigos corretores de erros, a fim de melhorar a confiabilidade de transmissão.
9. Permite uma alta eficiência na transmissão de voz digitalizada, através da técnica de Interpolação Digital de Voz (DSI).

Um surto de bits é definido como um bloco de bits de duração finita, contendo informações de controle e dados, transmitido por uma dada estação terrena com uma frequência determinada.

Em sistema AMDT, uma estação terrena atua como referência temporal, transmitindo um surto de referência periodicamente e sem controle por realimentação. As outras estações terrenas que compõem a rede transmitem seus surtos referenciados ao surto de referência, através de uma realimentação pelo satélite, ou seja, elas obtêm a sincronização através da recepção do surto de referência e da recepção de seu próprio surto de bits. Assim, o conjunto de todos os surtos, um de cada estação terrena, inclusive a de referência, é denominado de quadro AMDT. A localização de cada surto dentro do quadro é fixa e previamente estabelecida. A distância temporal entre dois surtos de referência consecutivos é denominada de período de quadro (T_q).

Uma estrutura de quadro típica para um sistema AMDT pode ser definida como na Fig. II.2 [18]:

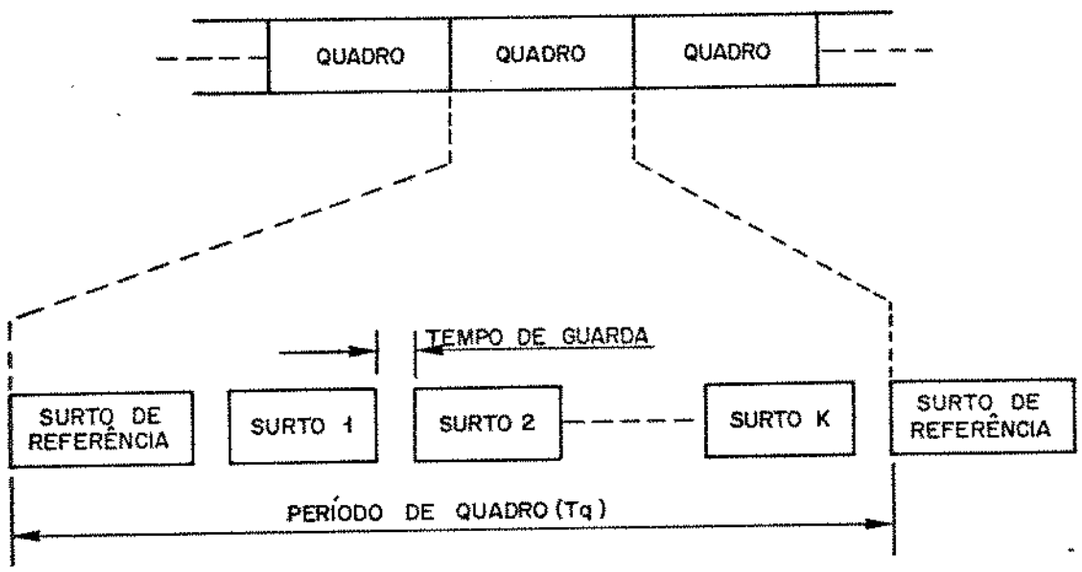


Fig. II.2 - Estrutura de quadro AMDT

onde os surtos de 1 a K são surtos de dados.

O espaço temporal propositalmente deixado entre dois surtos adjacentes é denominado de tempo de guarda, necessário devido às imperfeições na sincronização.

O surto de referência, em geral, não contém dados, apenas carrega informações de controle para fornecer uma referência de quadro para as demais estações terrenas. Uma estrutura típica do surto de referência é dada abaixo:

CR/BTR	PU	CIE

Fig. II.3 - Estrutura típica do surto de referência

onde:

CR/BTR = Sequência de bits utilizada pelo demodulador em cada receptor, para recobrar a portadora e o relógio digital da estação transmissora para

demodulação coerente. Esta sequência é projetada de tal modo que o relógio e a portadora são recuperados simultaneamente.

PU = Sequência de sincronismo denominada palavra única, utilizada para estabelecer uma referência temporal nas estações terrenas.

CIE = Padrão binário denominado de código de identificação de estação, utilizado para especificar a estação transmissora do surto.

Os demais surtos que compõem o quadro são constituídos de um preâmbulo, onde estão todas as informações de controle, e de dados. Assim, a estrutura básica de um surto de dados tem a seguinte configuração [18]:

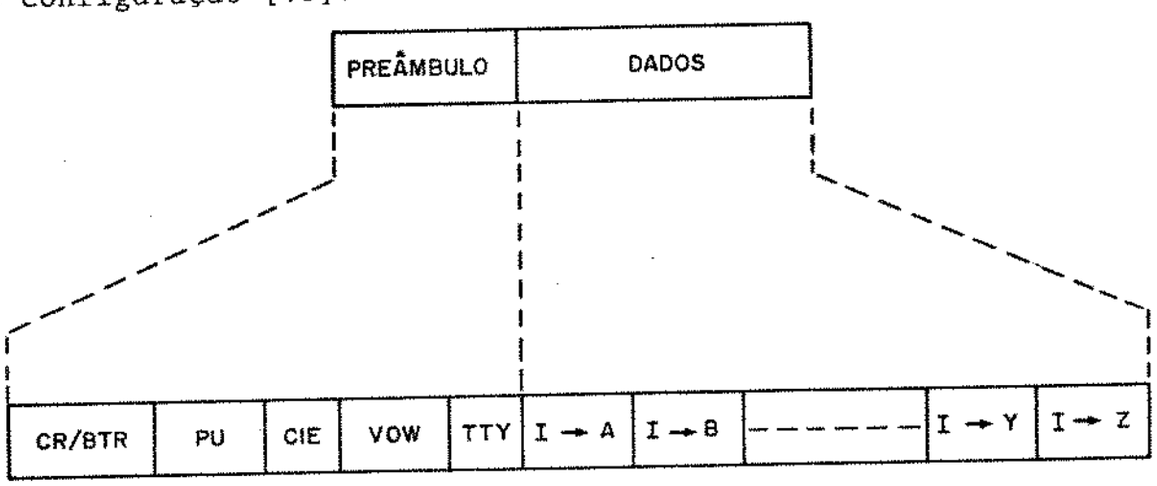


Fig. II.4 - Estrutura típica de um surto de dados

Note que a estrutura do preâmbulo possui as mesmas sequências de bits contidas no surto de referência, além de:

VOW = Sequência de bits reservada para comunicação por telefone entre as estações;

TTY = Sequência de bits reservada para transmitir informações por teletipo;

I→A,I→B,...,I→Z = Dados originados da estação I e destinados às estações A, B,...,Z, respectivamente.

As sequências de bits VOW e TTY são utilizadas para su

pervisionar as estações que compõem a rede do sistema AMDT.

A recepção de um surto é feita por meio da detecção de sua palavra única (PU) e de seu código de identificação de estação (CIE). Todavia, como a estrutura de quadro é previamente especificada uma vez que o surto de referência é detectado, a posição de cada surto de dados dentro do quadro AMDT pode ser determinada. Assim, todos os surtos de dados podem possuir uma mesma palavra única, denominada PU DADOS. A fim de diferenciar o surto de referência dos surtos de dados, empregamos uma PU para o surto de referência distinta da PU DADOS. A palavra única que identifica o surto de referência, é denominada PU SINC. É importante observar que usando PU SINC e PU DADOS, os códigos de identificação de estação tanto para o surto de referência quanto para os surtos de dados tornam-se redundantes.

Obviamente, a perda definitiva de detecção do surto de referência em uma dada estação terrena, causa a perda do sincronismo de quadro, e em consequência,a perda do sincronismo de surto. Quando isto ocorre , a estação deve interromper sua transmissão de dados para evitar uma possível interferência sobre os outros surtos presentes no quadro AMDT. Um dos procedimentos mais comuns utilizados para minimizar a probabilidade desse evento , consiste no emprego de dois surtos de referência no quadro AMDT, ao invés de apenas um. Neste caso, para a máxima confiabilidade os dois surtos são transmitidos por duas estações terrenas distintas, sendo que a detecção de pelo menos um dos surtos de referência garante a manutenção do sincronismo de quadro.

A estação terrena designada para transmitir um surto de referência livremente à taxa de quadro, é denominada de estação de referência principal. O surto de referência gerado por esta estação é denominado SINC 2. A estação de referência secundária transmite o outro surto de referência, denominado SINC 1, referenciado ao surto de referência principal.

Na Fig. II.5, mostramos uma possível forma de localização no quadro dos surtos de referência SINC 1 e SINC 2, que em geral possuem a mesma palavra de sincronismo, PU SINC. Quando isto ocorrer, o meio para diferenciar os dois surtos de referência é através do código de identificação de estação (CIE).

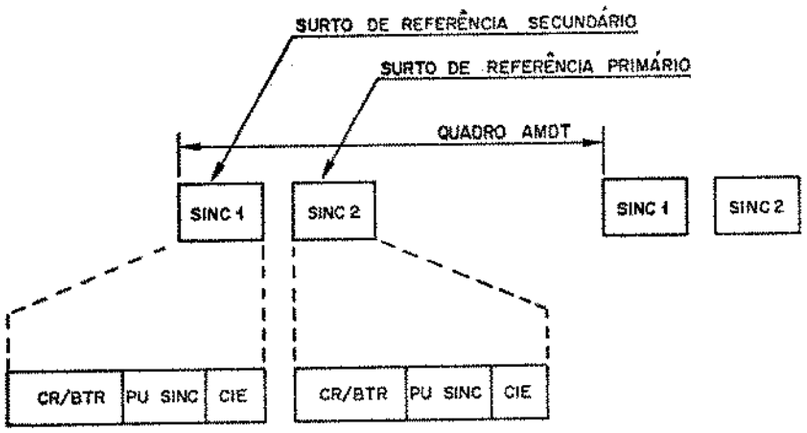


Figura II.5

É importante salientar que com esta estrutura de quadro, onde são usadas apenas duas PU's, PU SINC e PU DADOS, obtém-se as seguintes vantagens:

1. Facilidade no projeto do sistema AMDT;
2. Baixa complexidade de circuito, ocasionando baixo custo de implementação.

II.3. EFICIÊNCIA DE QUADRO

A eficiência de quadro (η) do sistema AMDT pode ser definida como a razão entre o número de bits de dados contidos no quadro e o número total de bits do quadro. Para o sistema AMDT, onde existem dois surtos de referência, a eficiência de quadro é dada por:

$$\eta = 1 - \frac{\left[2 \cdot SR + \sum_{i=1}^{N_K} P_i + (N_K + 2) \cdot N_G\right]}{F} \qquad (II.1)$$

onde:

SR = Número de bits contidos em um surto de referência;

N_K = Número de surtos de dados;

P_i = Número de bits do preâmbulo do i-ésimo surto de dados;

N_G = Quantidade de bits correspondentes do tempo de guarda;

F = Número máximo de bits que comporta o quadro AMDT ,

dado por $F = f_b \times T_q$, onde f_b é a taxa de bits de transmissão e T_q é o período de quadro.

Utilizando a eq.(II.1), podemos traçar um gráfico da eficiência em função do tamanho do preâmbulo, conforme mostrado na Fig. II.6, onde assumimos uma taxa de transmissão de 60×10^6 bits/segundo, um período de quadro de 750 μsegundos e mesmo tamanho de preâmbulo para todos os surtos de dados. Note que quando aumentamos o tamanho do preâmbulo, a eficiência de quadro diminui. Além disso, a eficiência de quadro é inversamente proporcional ao número de surtos de dados, pois neste caso o período de quadro foi mantido constante.

Aumentando o período de quadro para 1,5 ms, obtemos o gráfico de eficiência dado na Fig. II.7. Efetuando comparações entre este gráfico com o da Fig. II.6, podemos concluir que a eficiência é diretamente proporcional ao período de quadro, desde que os outros parâmetros, tais como tamanho do preâmbulo, taxa de transmissão e número de surtos permaneçam constantes.

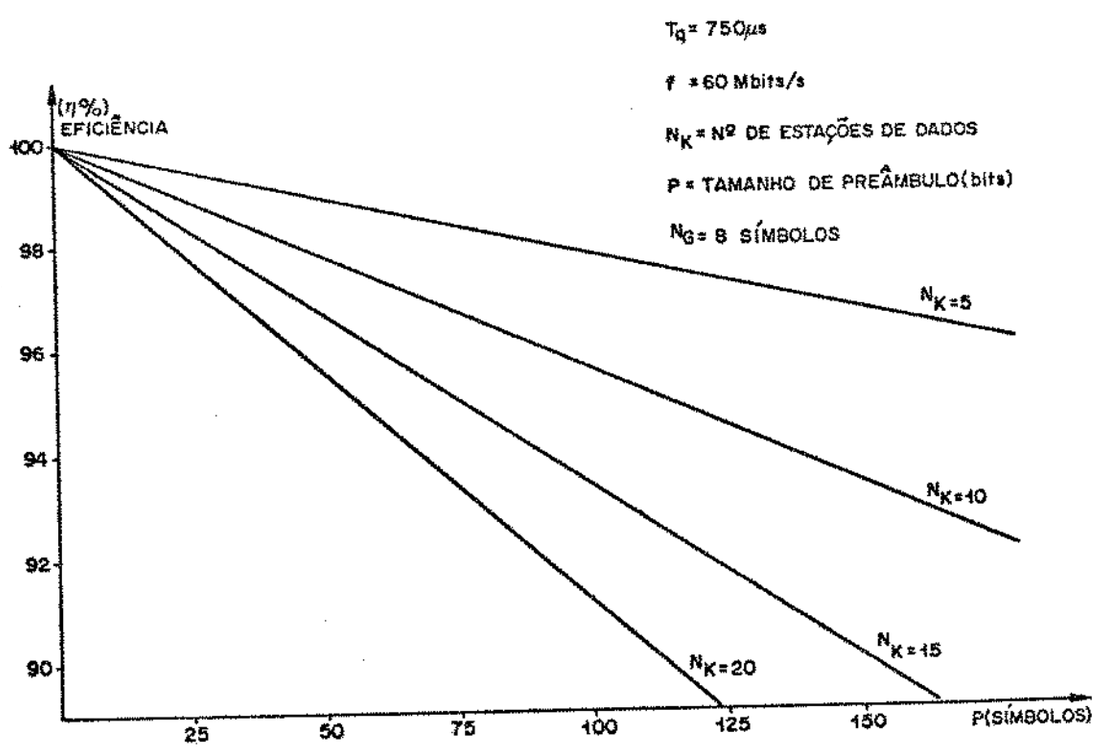


Fig. II.6 - Eficiência de quadro para T_q = 750μs

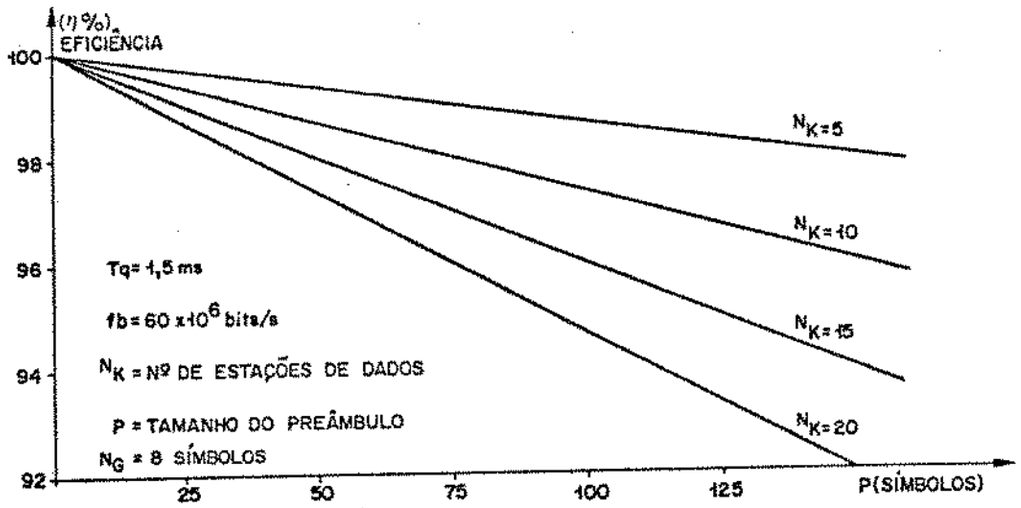


Fig. II.7 - Eficiência de quadro para T_q = 1,5 ms

II.4. CAPACIDADE DE TRANSMISSÃO DO CANAL-SATÉLITE

Em qualquer sistema de comunicações, existem dois casos extremos de operação onde a eficiência de transmissão pode ser melhorada: o caso de limitação de potência e o caso de limitação de faixa. No primeiro caso, a eficiência pode ser otimizada utilizando-se códigos corretores de erros, onde um acréscimo de faixa possibilita a economia de potência. No segundo caso, onde existe pouca faixa e excesso de potência, em geral pode-se conseguir uma melhoria da eficiência utilizando-se um esquema de modulação com um número maior de símbolos.

Em geral, o ponto ótimo de operação coincide com o caso onde não existe nem limitação de faixa nem de potência.

Nesta seção, apresentaremos alguns resultados já conhecidos sobre a capacidade do canal-satélite, com o objetivo de se determinar quais os sistemas de modulação e/ou codificação mais apropriados para um dado satélite. Para isso, vamos supor que o Demodulador utiliza um receptor convencional com decisão símbolo-a-símbolo. Neste caso, supõe-se que o sistema ótimo não deve apresentar interferência intersimbólica significativa nos instantes de amostragem.

Caso de Faixa Limitada

Neste caso, a capacidade do canal-satélite pode ser aproximada pela seguinte expressão [18]:

$$C_F = W + B - R_W \quad [dB] \quad (bits/seg) \qquad (II.2)$$

onde: C_F = Taxa de transmissão (bits/seg) em dB do canal-satélite para o caso de faixa limitada;

W = Faixa de 3 dB do transponder;

B = Razão entre a taxa de bits e a taxa de símbolos (1 para modulação PSK, 2 para QPSK, 3 para 8PSK, etc);

$R_W = 1+\alpha$ = Razão entre a faixa do transponder e uma possível taxa de símbolos limitada em faixa, onde α é o fator de excesso de faixa (valor típico entre 0,2 e 0,3).

Para o satélite brasileiro [26] e supondo uma modulação QPSK, temos

W = 36 MHz ≅ 75,56 dB

B = 3 dB

Supondo ainda R_W = 0,79 dB (α = 0,2), temos uma taxa de transmissão C_F = 77,77 dB, ou seja, $C_F = 60 \times 10^6$ bits/segundo, aproximadamente. É importante salientar que se usarmos a modulação 8 PSK, teremos uma taxa de transmissão de 90×10^6 bits/segundo, aproximadamente.

Caso de Potência Limitada no "Link" de Descida

Se o canal-satélite for limitado pela potência disponível no satélite, a capacidade de transmissão será dada por [18]:

$$C_P = EIRP - P_L + G/T - K - E_b/N_0 - M \quad [dB] \qquad (II.3)$$

onde: EIRP = Potência equivalente isotropicamente irradiada pelo transponder;

G = Ganho da antena de recepção da estação terrena;

P_L = Perda de potência no "link" de descida;

G/T = Razão entre o ganho e a temperatura de ruído da antena de recepção;

E_b/N_0 = Razão entre a energia de bit e a densidade de potência do ruído para uma dada probabilidade de erro de bit (P_e);

K = Constante de Boltzmann (-228,6 dBw /Hz^{o}K);

M = Margem de tolerância total do sistema AMDT.

Para o satélite brasileiro podemos supor EIRP = 34 dBw [26]. Supondo ainda que:

G/T = 28,5 dB/^{o}K (para antena com ϕ = 7 m);

E_b/N_0 = 8,4 dB (para $P_e = 10^{-4}$);

P_L = 197 dB (em 36.000 Km)

e M = 8 dB ,

a taxa de transmissão para o caso de potência limitada é de aproximadamente 60 x 10^6 bits/segundo, que coincide com o caso de faixa limitada. Assim sendo, daqui para a frente consideraremos a capacidade ótima de transmissão (f_b) igual a 60 x 10^6 bits/segundo, com modulação QPSK.

Uma vez conhecida a taxa de transmissão f_b, podemos calcular a capacidade de canais de voz (C_V) para o sistema AMDT, usando a expressão abaixo [18]:

$$C_V = \frac{1}{f_V} \left[f_b - \frac{2 \cdot SR + (N_K + 2) \cdot N_G + N_K \cdot P}{T_q} \right] \quad (II.4)$$

onde f_V é a taxa de bits para um canal de voz telefônico e os demais parâmetros já foram definidos anteriormente. Supondo que:

SR = 88 bits (44 símbolos);

N_K = 10 estações de dados;

N_G = 16 bits (8 símbolos);

P = 112 bits (56 símbolos);

T_q = 750 μsegundos;

f_b = 60 x 10^6 bits/segundo;

e f_V = 64 x 10^3 bits/segundo,

obtemos 907 canais de voz telefônicos para este sistema AMDT.

Se f_V for a taxa de tributários MCP-30, isto é, 2,048 x 10^6 bits/segundo, e mantendo-se os demais parâmetros do exemplo anterior, da expressão (II.4) podemos concluir que o canal satélite comportará um número máximo de 28 tributários MCP-30. Por outro lado, se reduzirmos para dois o número de estações de dados (N_K), podemos transmitir 29 sinais MCP-30, já que neste caso precisaremos de menos bits de controle (preâmbulo e tempo de guarda) em relação ao caso anterior.

Usando a técnica de Interpolação Digital de Voz (DSI), podemos dobrar essa capacidade de transmissão, obtendo aproximadamente 1800 canais de voz telefônicos [18].

II.5. OS PROBLEMAS DE SINCRONIZAÇÃO EM SISTEMAS AMDT

Embora os sistemas AMDT apresentem as vantagens de alta capacidade, alta eficiência e alta flexibilidade de transmissão, as estações terrenas enfrentam vários problemas de sincronização, tais como:

- Sincronização de quadro;
- Aquisição inicial de janela temporal por uma dada estação terrena;
- Sincronização de surto de dados;
- Sincronização da rede terrestre com o sistema AMDT.

Estudaremos, a seguir, cada um destes problemas e as suas possíveis soluções práticas.

II.5.1. Sincronização de Quadro

Em comunicações terrestres, quando a técnica de Multiplexagem por Divisão Temporal (MDT) é usada, a recuperação dos dados também requer a detecção de uma palavra de sincronismo (PS), que tem a mesma função da palavra única (PU) dos sistemas AMDT, fornecendo uma referência temporal. Todavia, conforme ilustrado na Fig. II.8.a, a detecção da PS nos sistemas terrestres ocorre em uma posição fixa, pois o tempo de propagação do sinal entre duas estações terrestres é constante.

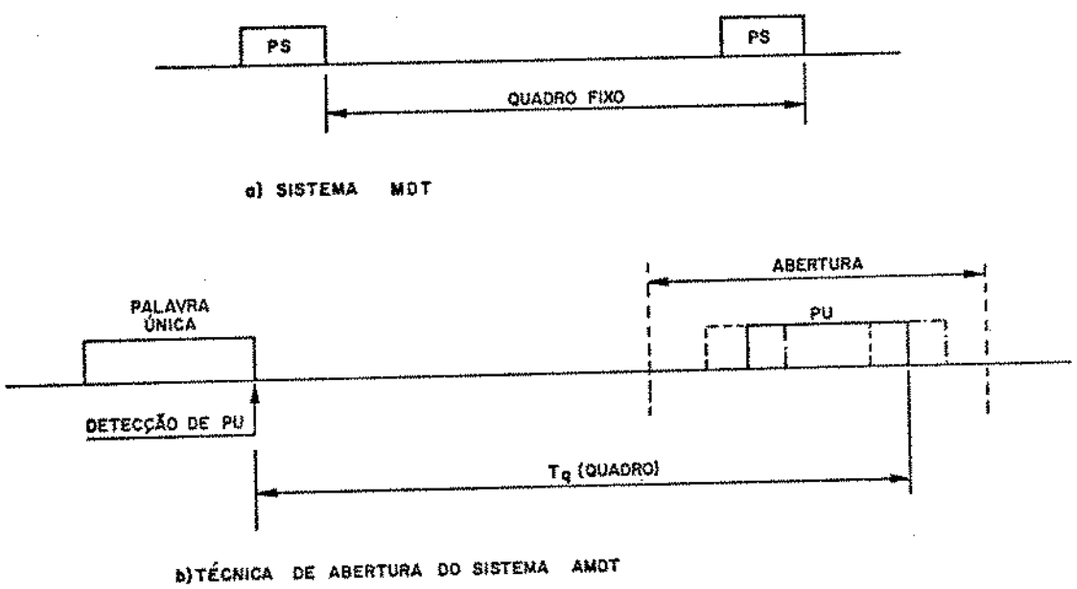


Figura II.8

O sincronismo de quadro em sistemas AMDT é feito através da detecção do surto de referência, ou seja, da detecção da PU SINC. Porém, a distância temporal entre duas PU SINC's consecutivas varia constantemente devido aos seguintes fatores:

- Movimentação constante do satélite
- Variação dos relógios digitais nas estações terrenas.

Assim sendo, pode acontecer que ao se esperar T_q segundos para detectar a PU seguinte, ela não seja encontrada em sua posição esperada.

Um método muito utilizado para se resolver este problema consiste na técnica de abertura de janela temporal [5], onde a estação terrena abre uma janela temporal centrada no instante mais

provável de ocorrência da PU SINC no quadro recebido, conforme representado na Fig. II.8.b. A duração da abertura da janela temporal deve ser escolhida de tal modo que o surto de referência seja detectado sempre dentro da janela, contornando assim os desvios do surto em torno de sua posição nominal.

Outras providências devem ser tomadas a fim de se aumentar a confiabilidade do sincronismo de quadro. Por exemplo, deve-se tomar cuidado na escolha do padrão binário a ser utilizado como PU, a fim de se evitar falsas detecções [3]. Além disso, deve-se escolher uma estratégia adequada de busca e manutenção do sincronismo de quadro [2].

II.5.2. Sincronização de Surto

Devido a incerteza da posição do satélite, a estação terrena não conhece o instante exato de transmissão de seus surtos quando esta inicia sua operação. O surto de cada estação ocupa uma posição pré-estabelecida no quadro AMDT, conforme já visto e repetido na Fig. II.9.

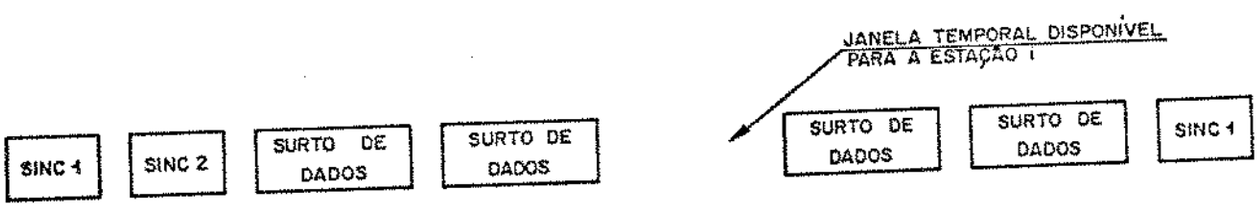


Figura II.9

A sincronização de surto é um processo para que o surto local seja transmitido em sua posição correta no quadro AMDT.

Basicamente, podemos dividir a sincronização de surto em dois estágios:

- Aquisição inicial de janela temporal
- Manutenção de sincronização de surto

A aquisição inicial de janela temporal é um processo para se determinar o instante inicial de transmissão do surto local . Existem vários métodos de aquisição inicial [11], porém, neste trabalho descreveremos apenas a técnica de varredura utilizando uma sub-portadora (On-Off Keying/Sweep), devido a sua simplicidade e confiabilidade [vide Cap. VI].

Ao iniciar o processo de aquisição inicial, a estação terrena envia ao satélite uma portadora com um nível de potência bem menor que o da portadora dos surtos, conforme representado na Fig. II.10. Esta sub-portadora é pulsante e varre o quadro AMDT a uma taxa fixa. Além disso, a estação terrena abre uma janela temporal de recepção em uma posição dentro da janela temporal de recepção normal de seu próprio surto. Assim sendo, logo que a sub- portadora é detectada dentro dessa janela temporal, a estação terrena é capaz de determinar o instante de transmissão do surto local, a partir da taxa de varredura e da distância nominal do satélite [vide Cap. VI]. Obviamente, o uso de uma sub-portadora de baixo nível de potência, por exemplo 15 dB abaixo da portadora dos surtos, tem como objetivo minimizar a interferência sobre os surtos já presentes no quadro.

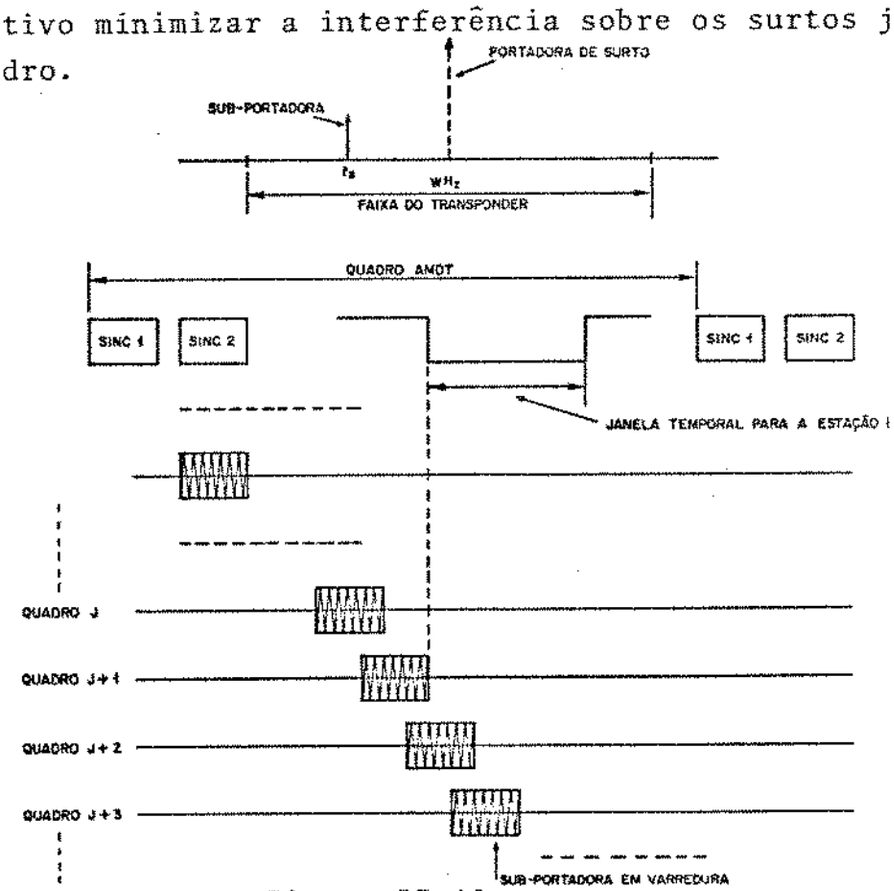


Figura II.10

Mesmo depois de concluído o processo de aquisição inicial, o instante de transmissão do surto apresentará ainda uma imprecisão, devido aos mesmos fatores que afetam a sincronização de quadro, ou seja, o movimento do satélite e as instabilidades dos relógios digitais. Assim sendo, é necessária a utilização de um processo de manutenção do sincronismo de surto que corrija permanentemente o erro de fase do surto local em relação ao surto de referência.

A técnica de abertura de janela temporal pode ser usada também para detectar a PU do surto local, assim como os demais surtos que compõem o quadro. Porém, o cálculo da duração da abertura da janela temporal deve também levar em consideração o erro causado pelo processo de correção de fase do surto local [vide Cap. VII].

II.5.3. Sincronização da rede terrestre com o sistema AMDT

Os dados contínuos provenientes de um tributário da rede digital terrestre, à velocidade f_i, são transmitidos pela estação terrena em forma de surtos, com taxa de bits f_b ($f_b >> f_i$). Para isso, os dados contínuos são armazenados temporariamente em um buffer de compressão e transmitidos durante um intervalo de tempo T_s, processo que é repetido a cada período de quadro (T_q), conforme mostrado na Fig. II.11.a.

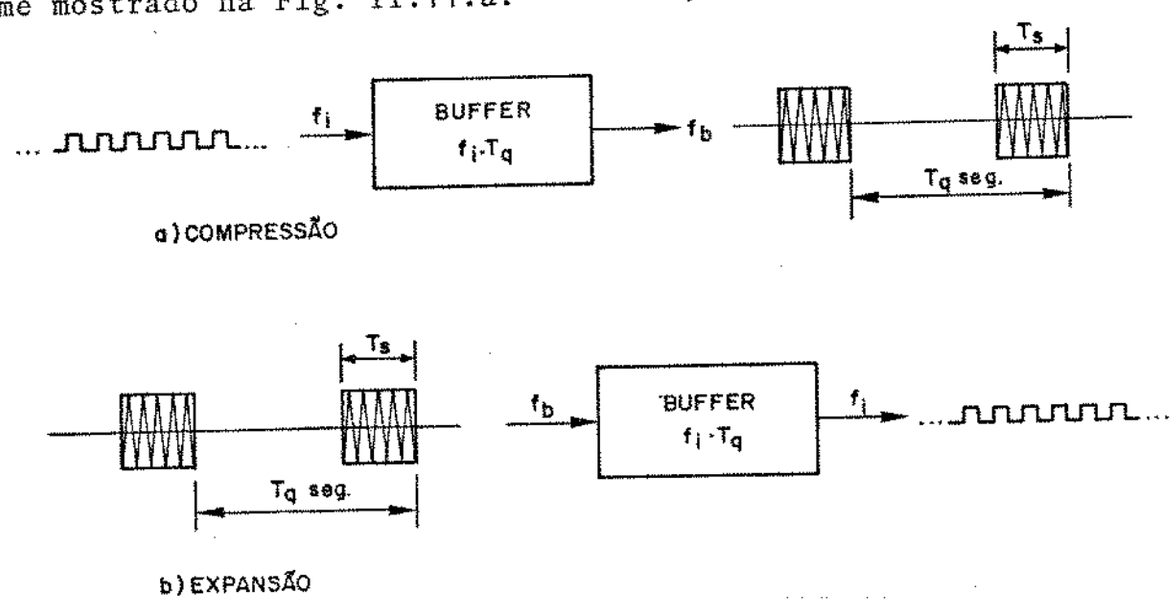


Figura II.11

Do lado da estação receptora, os dados na forma de surtos são recebidos e armazenados temporariamente num buffer de expansão, para que sejam extraídos continuamente à taxa original f_i, e entregues a seu destinatário.

À primeira vista, parece óbvio que para se manter a integridade de bits em um período de quadro T_q, devemos garantir a seguinte relação:

$$f_i \cdot T_q = f_b \cdot T_s = A$$

onde A é um valor inteiro correspondente ao número de bits do tributário, à taxa f_i, transmitido em um quadro. É claro que se garantirmos esse sincronismo entre a taxa de quadro $1/T_q$ e a taxa f_i do tributário em questão, então a solução anterior, para o buffer de compressão, é perfeitamente plausível.

Todavia, na maioria dos casos práticos os tributários não são necessariamente sincronizados à rede AMDT, isto é, os produtos $f_i \cdot T_q$ em geral são fracionários. Neste caso, uma forma alternativa de sincronização deve ser utilizada, pois do contrário teríamos sempre um esvaziamento ou um transbordamento do Buffer de Compressão.

Duas soluções distintas podem ser aplicadas na solução desse problema. Uma delas consiste na supressão ou na repetição de blocos de bits, quando se fizer necessário, a fim de se evitar o "overflow" ou o "underflow" da memória de compressão. Obviamente, esta solução é viável apenas quando essas supressões ou repetições de blocos de dados ocorrerem raramente, o que só se verificará se os osciladores dos tributários e da rede AMDT forem suficientemente estáveis.

Outra solução interessante para este problema, consiste no processo de justificação de bits análogo ao utilizado nos sistemas MCP plesíocronos (MCP-120, MCP-480, etc.). Neste caso, a taxa do tributário em questão, f_i, é transformada para uma nova taxa f_i' de tal forma que $f_i' \cdot T_q = A^*$, onde A^* é um inteiro ligeiramente superior a A, isto é,

$$A^* \geq \text{INT}\,\{f_i \cdot T_q\} + 1$$

A conversão da taxa f_i para f_i' é feita através da introdução de um bit de recheio e de bits de controle de recheio nos dados provenientes do tributário. Na Fig. II.12.a mostramos um esquema simples de um justificador juntamente com o Buffer de Compressão.

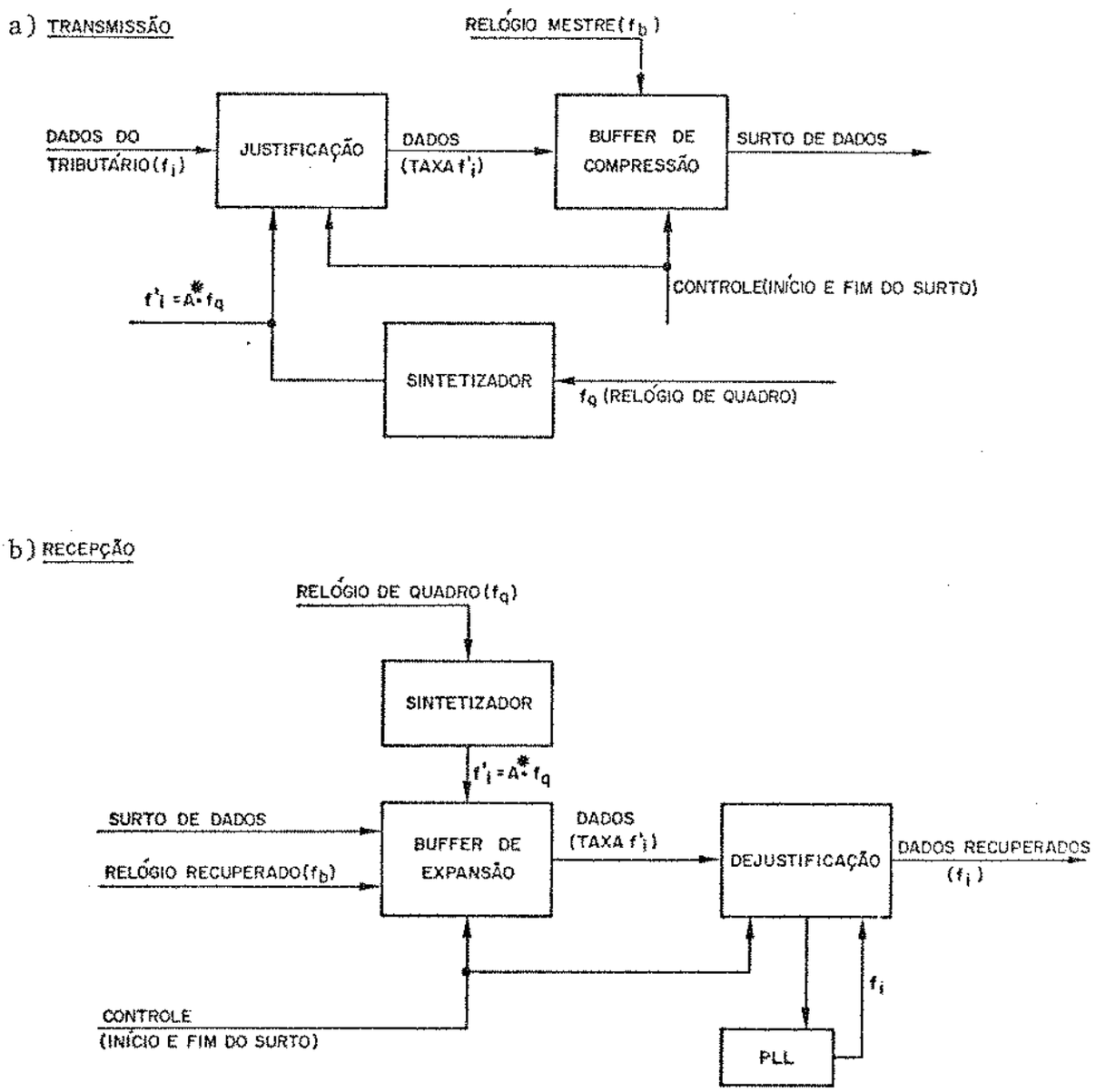


Figura II.12

É importante ressaltar que o bit de recheio, quando introduzido no buffer de compressão, ocupa uma posição pré - determinada dentro do surto, o que facilita sua remoção pela estação destinatária. Como o bit de recheio não é introduzido em todos os surtos, ou seja, a posição do bit de recheio (BR) pode ser ocupada ora por um bit que não carrega informação ora por um bit de dados, devemos inserir bits de controle de justificação, por exemplo, (J_1 J_2 J_3), que têm como função indicar se o bit de um determinado quadro carrega dados ou não, conforme mostrado na Fig. II.13.a.

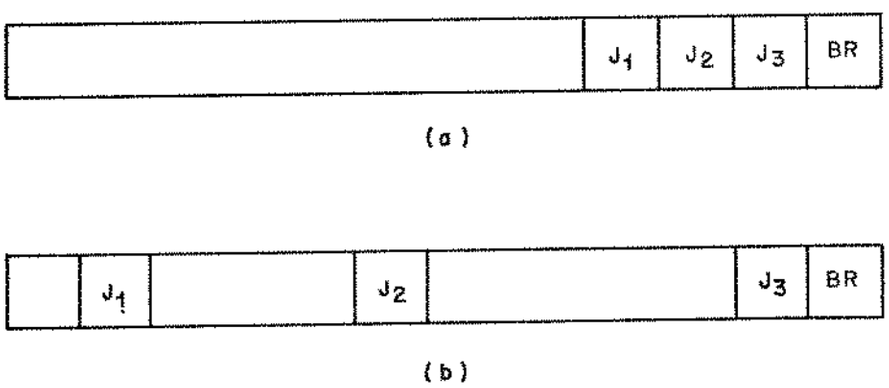


Figura II.13

Neste caso em particular, podemos adotar o seguinte critério para os bits de controle:

(J_1 J_2 J_3) = (000) → BR = bit de informação

(J_1 J_2 J_3) = (111) → BR = bit sem informação

Com isso, a estação destinatária poderá utilizar uma decisão majoritária sobre (J_1 J_2 J_3), a fim de determinar se o bit de recheio carrega ou não informação.

O agrupamento dos bits de controle (J_1 J_2 J_3), conforme mostrado na Fig. II.13.a, pode tornar o sistema muito susceptível a surtos de erros de transmissão. Uma melhor solução seria aquela mostrada na Fig. II.13.b, onde (J_1 J_2 J_3) são espalhados ao longo do surto. Na Fig. II.12.b apresentamos uma possível solução em diagrama de blocos para o dejustificador e para o buffer de expansão.

Sincronização da rede terrestre com o sistema AMDT devido ao deslocamento do satélite

Conforme já visto no Cap. I, o satélite desloca-se constantemente na sua órbita geosíncrona, o que causa uma variação ΔT no tempo de propagação dos sinais. Esta variação depende da frequência de correção da posição do satélite, podendo ser limitada em 300 μs, já que a variação máxima da distância entre a estação terrena e o satélite é limitada em ~83 Km [19].

Os sistemas AMDT convencionais absorvem facilmente os efeitos provocados pelo deslocamento do satélite, visto que a taxa de quadro AMDT, obtida pela detecção do surto de referência, sofre um ligeiro desvio, o que conduz a uma variação da velocidade de leitura nos buffers.

Por outro lado, se o tributário possui um relógio f_i de alta precisão e o processo de justificação de bits não é utilizado, uma memória elástica deve ser empregada.

A memória elástica nada mais é que um buffer com capacidade suficientemente grande para acomodar uma quantidade variável de bits a serem armazenadas. A figura II.14 ilustra a operação das memórias elásticas, onde a quantidade de bits armazenados nestas memórias é uma função do número de bits em trânsito, consequentemente da posição do satélite. Além disso, o processo de expressão/repetição de quadro deve ser utilizado, quando for necessário, evitando assim uma possível ocorrência da perda do sincronismo na rede digital terrestre, visto que a relação $f_i.T_q$ não é constante.

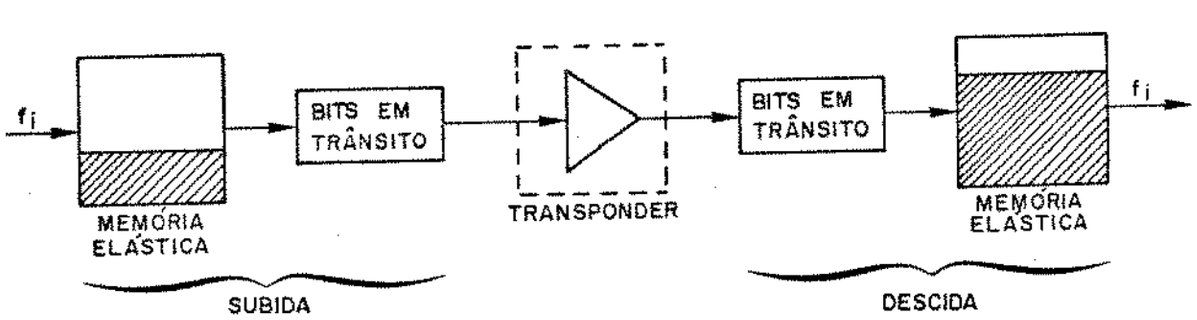


Figura II.14

II.6. SISTEMAS AMDT POR CHAVEAMENTO NO SATÉLITE E POR "TRANSPONDER HOPPING"

Os sistemas AMDT por chaveamento no satélite (AMDT - CS) diferem do sistema AMDT convencional pela possibilidade de processamento do sinal no próprio satélite. Além disso, os sistemas AMDT-CS permitem o uso de antenas de alta diretividade, que cobrem pequenas áreas denominadas de zonas de feixe estreito. Em outras palavras, os surtos provenientes de uma determinada zona são chaveados para uma antena pertencente a outra zona de feixe estreito, de acordo com uma programação previamente feita na matriz de chaveamento do satélite, conforme ilustrado na Fig. II.15. Obviamente, a estrutura de quadro do sistema AMDT-CS é mais complexa que a do AMDT convencional, visto que sua organização leva em consideração todos os transponder's do sistema.

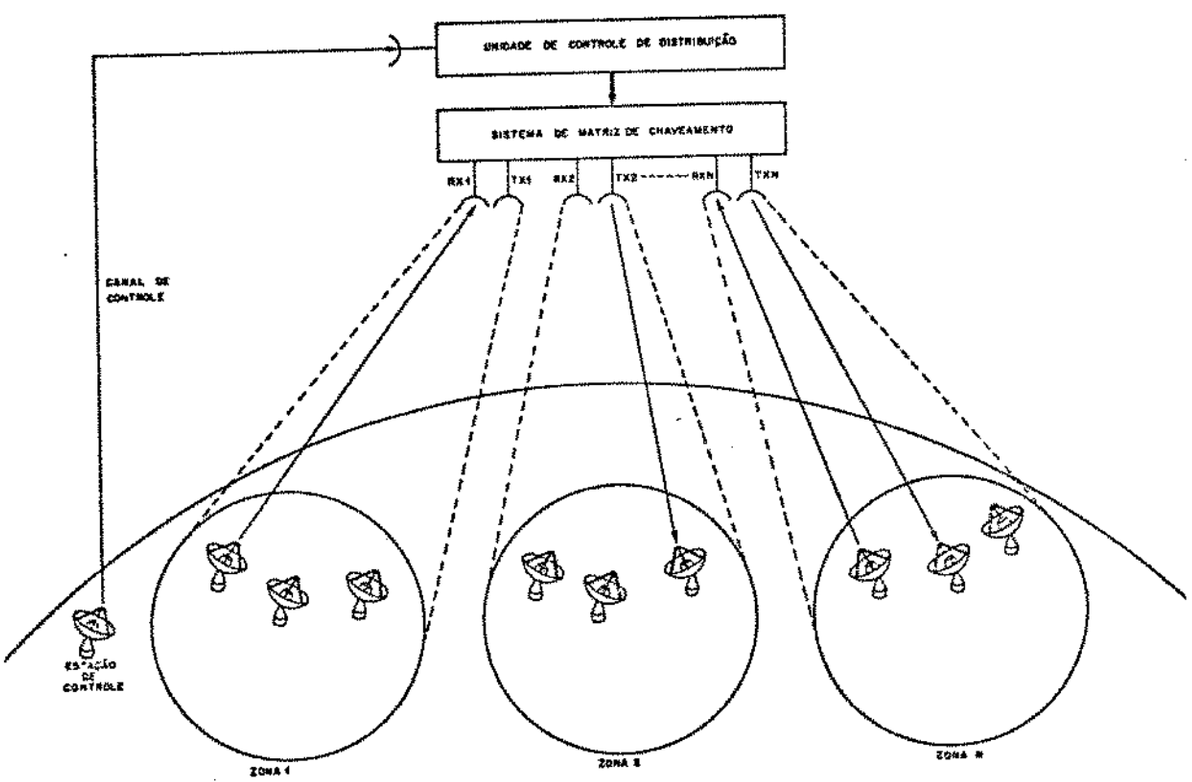


Fig. II.15 - Sistema AMDT-CS

Note que o elemento essencial do sistema AMDT-CS é uma matriz de chaveamento de alta velocidade de operação, que é controlada por uma estação de controle. Qualquer modificação ou re

programação da estrutura de quadro no sistema AMDT-CS é também feita na matriz de chaveamento através da estação de controle.

O uso de antenas de feixe estreito com alto ganho, possibilita uma maior eficiência do sistema, tanto do ponto de vista das estações receptoras quanto da eficiência espectral.

É importante ressaltar que, além do aumento da complexidade nos processos de sincronização, o sistema AMDT-CS exige maior confiabilidade no satélite, ou seja, na sua matriz de controle.

Ao invés de processar o sinal diretamente no satélite, podemos empregar a técnica de "Transponder Hopping" [19], onde o chaveamento dos transponder's é feito nas próprias estações terrenas, ou seja, transmitimos surtos em frequências diferentes, de tal modo que quando chegam no satélite, eles são retransmitidos pelos seus respectivos transponder's e enviados para suas zonas de feixe estreito.

As Figs. II.16.a e b ilustram, através dos surtos da estação I recebidos e transmitidos pelo satélite, o processamento do sinal pelo sistema AMDT-CS e pela técnica de "Transponder Hopping", respectivamente. Note que para o segundo caso, a antena de recepção do satélite deve ser de feixe global para que as estações terrenas tenham acesso a todos os transponder's.

II.7. ALOCAÇÃO POR DEMANDA EM SISTEMAS AMDT

Em geral, a demanda de tráfego em um sistema de comunicações via satélite pode variar constantemente com o tempo. Portanto, seria desejável que os sistemas AMDT pudessem estar sempre preparados para atender às variações de tráfego, o que proporcionaria a máxima flexibilidade e eficiência a todo instante.

Uma forma de se acomodar as variações de tráfego é através da redistribuição dos comprimentos e/ou das quantidades dos surtos no quadro. Este processo de alocação por demanda pode ser feito dinamicamente ou de forma estática. A alocação dinâmica tem a capacidade de atender a variações rápidas na demanda de tráfego, podendo ser implementada com o uso de microprocessadores. Por outro

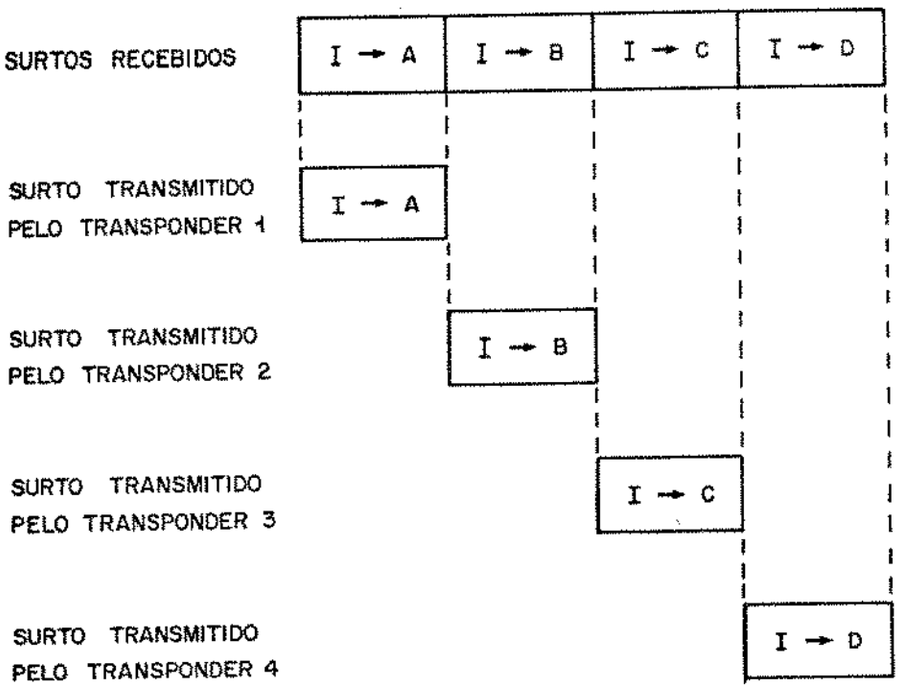


Fig. II.16.a - AMDT-CS

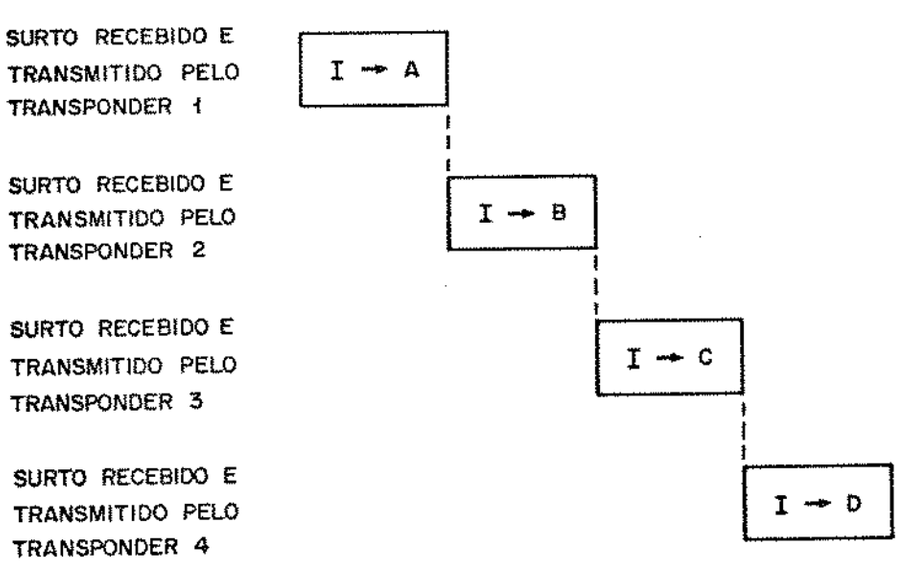


Fig. II.16.b - Transponder Hopping

lado, a alocação estática é mais utilizada quando a variação de tráfego é lenta. Neste caso, a simples reprogramação das memórias (ROM's) das estações terrenas viabiliza a alocação estática.

CAPÍTULO III

DIAGRAMA DE BLOCOS DO CONTROLE DE UM SISTEMA AMDT: EQUIPAMENTO COMUM DE CONTROLE

III.1. INTRODUÇÃO

O objetivo deste capítulo é apresentar um diagrama de blocos do Equipamento Comum de Controle (ECC) de um sistema AMDT típico, bem como estudar a função de cada bloco, mostrando seu inter-relacionamento com o sistema e sugerindo algumas realizações práticas.

As finalidades básicas do Equipamento Comum de Controle (ECC) são:

1. Controlar as interfaces da rede terrestre com o sistema AMDT, realizando as funções de codificação/decodificação e de multiplexagem/demultiplexagem dos sinais de informação;
2. Gerar os sinais de controle para a formação dos surtos, providenciar a transmissão dos surtos formados e a detecção dos surtos recebidos, extraindo desses últimos as informações relevantes.

Antes de introduzirmos o ECC propriamente dito, é conveniente definirmos o Módulo de Interface Terrestre (MIT) e a Interface MIT-ECC, mostrando suas características e funções básicas.

O módulo de interface terrestre (MIT) transforma os sinais provenientes da rede terrestre em uma forma apropriada para transmissão via satélite pelo sistema AMDT. As funções básicas desempenhadas pelo MIT são:

a) Interfacear a rede digital terrestre com o sistema AMDT. Em alguns casos, o MIT poderá também realizar as conversões analógica-digitais.

b) Converter os sinais digitais contínuos em forma de surto apropriado, e vice-versa.

As unidades que geralmente fazem parte do MIT estão relacionadas a seguir:

1. Interface com os sistemas MCP-30, MCP-120 ou MCP-480 ;
2. Memória elástica;
3. Codificador e decodificador para correção de erro;

4. Buffer de compressão e de expansão.

O codificador/decodificaodr para correção de erro é uma unidade opcional do sistema. Embora a memória elástica, o codificador/decodificador e o buffer de compressão/expansão façam parte do MIT, eles são controlados diretamente pelo ECC. Assim, o conjunto de unidades pertencentes ao MIT mas controladas pelo ECC, é denominado Interface MIT-ECC.

Conforme mostrado na Fig. III.1, o controle do sistema AMDT é composto pelas seguintes unidades:

1. Controlador de Multiplexagem;
2. Controlador de Demultiplexagem;
3. Gerador de Preâmbulo;
4. Embaralhador e Desembaralhador;
5. Unidade de canal de serviço (TTY/VOW);
6. Unidade de Controle de Referência;
7. Detector de Preâmbulo;
8. Unidade de Aquisição Inicial da Janela Temporal (UAJT);
9. Sincronizador de Surto (SS).

Para facilitar a discussão de cada bloco, adotaremos como exemplo neste trabalho um sistema AMDT típico, capaz de gerar o quadro mostrado na Fig. III.2. Este sistema apresenta os seguintes parâmetros e características:

a. A taxa de transmissão de símbolos é de 30×10^6 símbolos/segundo, equivalente à taxa de 60 Mbits/seg.;

b. A estabilidade do relógio mestre é da ordem de 1×10^{-9}/dia ("short term") e uma parte em 10^7 por 6 meses ("long term");

c. A duração do quadro AMDT é de 750μs, valor que foi escolhido por ser múltiplo do período de amostragem (125μs) do canal de voz de 4 KHz, permitindo assim uma melhor compatibilidade com os equipamentos MCP em cada terminal terrestre (MIT);

d. Dois surtos de referência adjacentes no quadro AMDT são transmitidos por duas estações terrenas distintas, com a finalidade

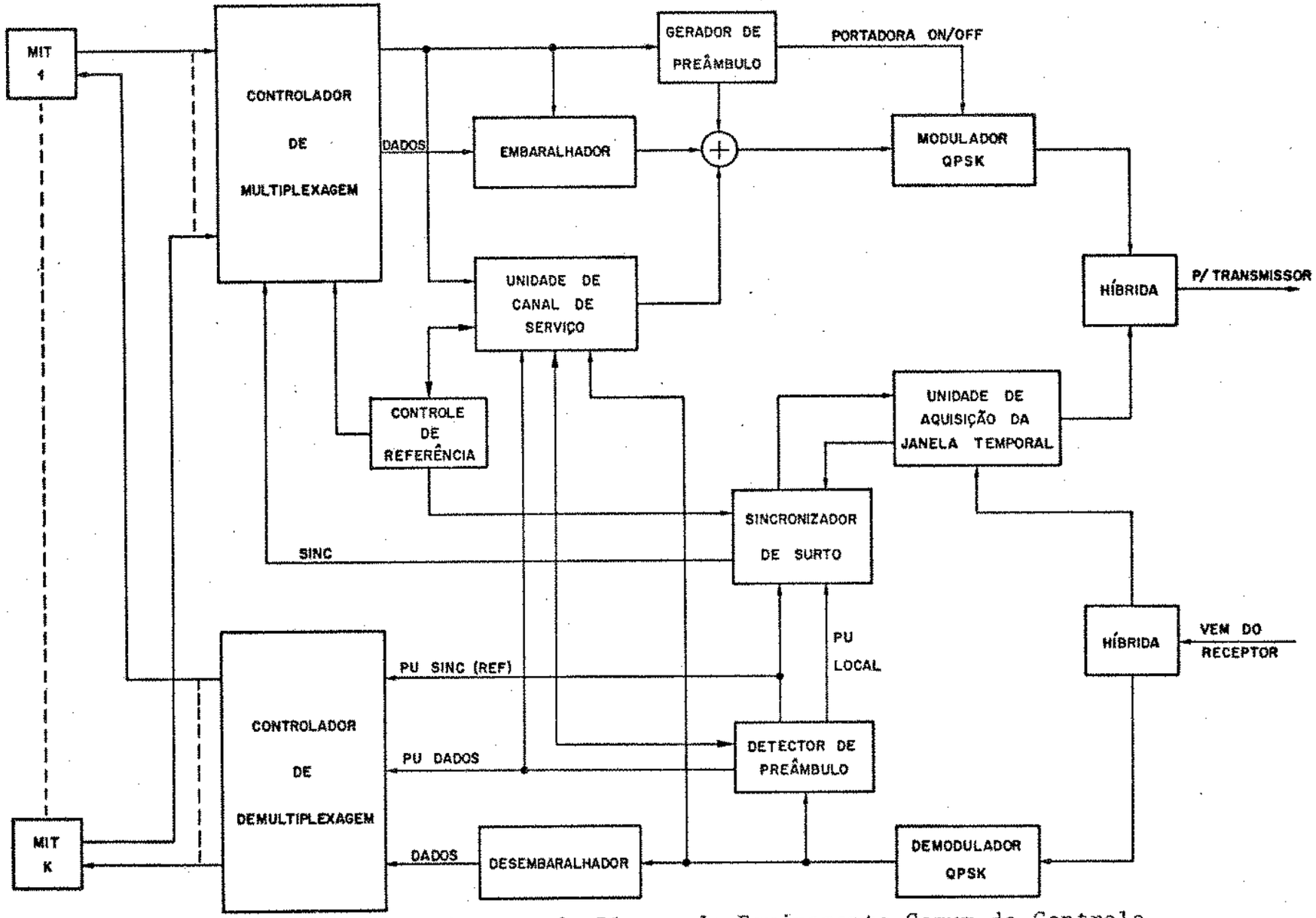


Fig. III.1 - Diagrama de Blocos de Equipamento Comum de Controle de Sistema AMDT (ECC)

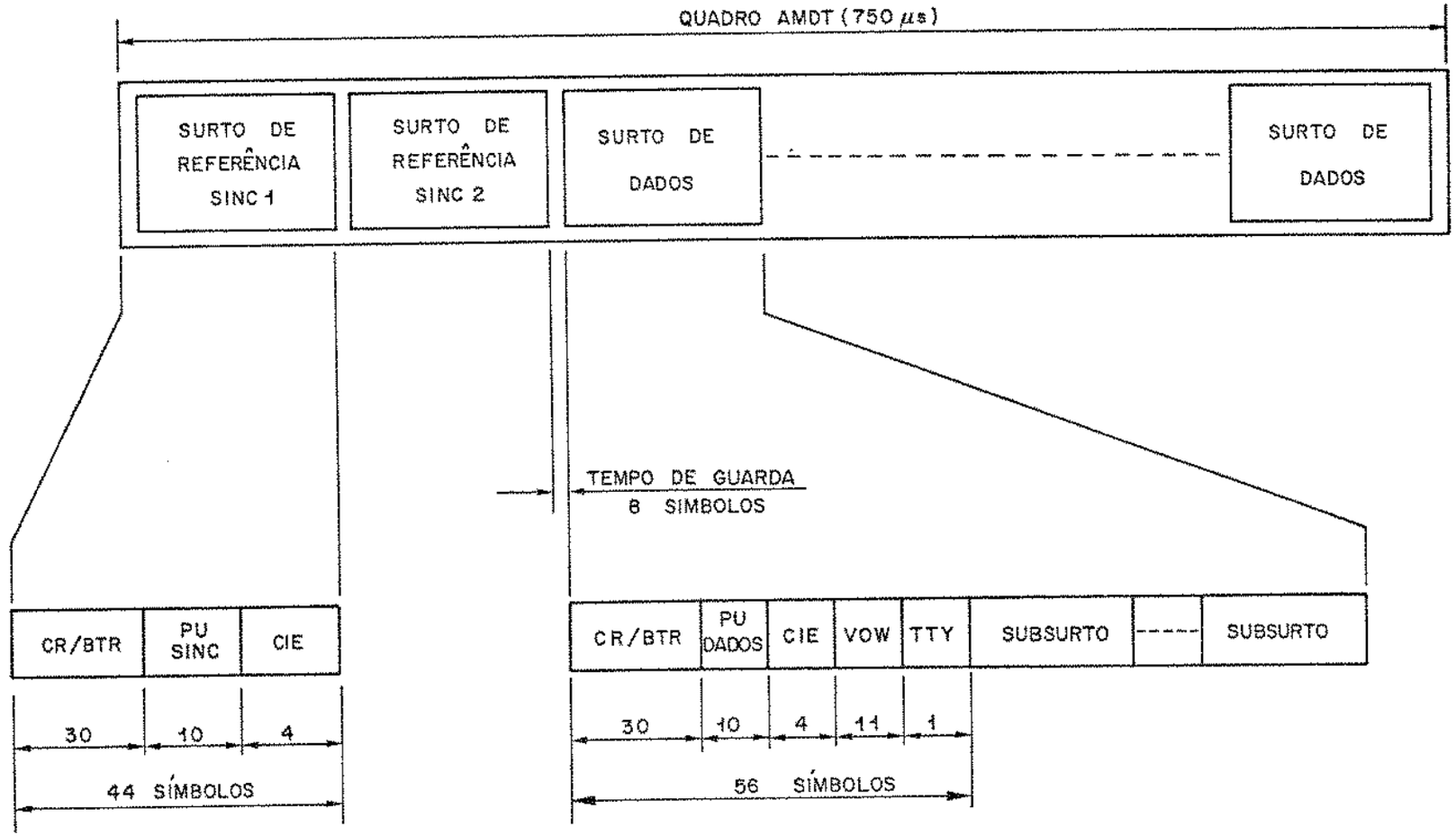


Fig. III.2 - Estrutura de Quadro e de Surto

de minimizar a perda do sincronismo de quadro pela estação local. Neste caso, quando a estação local deixa de receber o surto de uma das estações de referência, ela continua automaticamente sincronizada no outro surto de referência, mantendo assim o sincronismo de quadro. Somente na falta simultânea e definitiva das duas estações de referência é que o sincronismo de quadro estará irremediavelmente perdido;

e. Dado que período de quadro é de 750μs e a taxa de transmissão de 60 Mbits/seg., tem-se 45.000 bits (22.500 símbolos) em um quadro;

f. O processo de aquisição inicial da janela temporal no quadro AMDT é completamente automático, utilizando-se a técnica da sub-portadora OOK ("On-Off Keying") com a técnica de "Time - sharing" de super-quadro (Vide UAJT, Cap. VI) [1];

g. A técnica de modulação empregada é a QPSK coerente com a codificação diferencial, onde a portadora é modulada por dois canais de dados paralelos, P e Q, cada um operando à taxa de 30×10^6 bits/segundo (a codificação diferencial pode ser dispensada se a resolução da ambiguidade de fase do demodulador QPSK for feita através da própria PU) [2];

h. O Embaralhador e o Desembaralhador são usados para uniformizar a densidade de fluxo de potência transmitido, mesmo quando os dados contêm um padrão fixo ou um padrão quase-periódico. O processo é feito através da soma módulo-2 dos dados digitais com uma sequência pseudo-aleatória de comprimento $2^n - 1$ (no nosso caso $n = 15$ e $2^n - 1 = 32.767$ bits);

i. O sistema provê dois canais de serviço de teletipo e um canal de voz de 29.33 Kbits/segundo;

j. A codificação corretora de erro é usada opcionalmente na interface MIT-ECC, para baixar a taxa de erro de bit;

k. A unidade de tempo de transmissão será originada de um relógio mestre com as seguintes especificações típicas:

1. Freqüência: 30 MHz;
2. Estabilidade: $\pm 1 \times 10^{-9}$/dia ("short term");
   $\pm 1 \times 10^{-7}$/6 meses ("long term")
   $\pm 5 \times 10^{-10}$/160 mseg.

(recentemente, o CCITT padronizou a estabilização do relógio mestre em 1×10^{-11}/72 dias [9]);

3. Estabilidade devido à variação de temperatura: $\pm 1 \times 10^{-8}$ entre $0^{o}C$ e $50^{o}C$;

4. Distorção harmônica: -25 dB;

5. Distorção sub-harmônica: -45 dB;

6. Componentes Espúrios: -60 dB;

7. Ajuste mecânico: Suficiente para 15 anos de uso.

O Equipamento Comum de Controle do sistema AMDT (ECC) é em geral redundante, sendo constantemente supervisionado pela Unidade de Monitoração de Desempenho (UMD), que automaticamente providencia a substituição da unidade defeituosa pela unidade reserva. É importante notar que os contadores e o relógio da unidade reserva estão sempre em fase com os da unidade ativa, o que permite que a unidade reserva passe a substituir a unidade ativa imediatamente e sem grandes transtornor ao tráfego.

Retornando à Fig. III.1, vemos que o Multiplexador recebe os dados originados dos vários MIT's, após ele ter fornecido a estes os sinais de controle de tempo para a leitura das memórias de compressão. O Demultiplexador, por sua vez, recebe os dados do Desembaralhador e seleciona as partes relevantes, as quais são enviadas às memórias de expansão e em seguida a cada destinário, através dos MIT's.

O objetivo do Embaralhador, conforme já dissemos, é gerar uma sequência pseudo-aleatória, a qual é somada aos dados a fim de se obter as vantagens da uniformização espectral da energia transmitida, bem como facilitar a sincronização de portadora e de relógio na recepção. O Desembaralhador realiza a operação inversa, extraindo as informações originais dos dados embaralhados.

O Gerador de Preâmbulo gera as sequências de CR/BTR, de PU e de CIE na transmissão, ao passo que o Detector de Preâmbulo no receptor detecta as PU's dos surtos de referências e as PU's dos surtos de dados nos instantes corretos.

O Sincronizador de Surto é usado para manter o sincronismo de surto no quadro AMDT, durante a operação normal ou estacionária, tendo a função também de mover o preâmbulo do surto local

transmitido para sua posição correta na janela temporal, durante o processo de aquisição inicial.

A Unidade de Canal de Serviço permite a comunicação entre as estações, através de seu canal de voz de 11 símbolos/quadro (VOW) e teletipo (TTY) de 1 símbolo/quadro. A Unidade de Aquisição da Janela Temporal (UAJT) a ser discutida mais tarde, tem por objetivo efetuar a aquisição inicial da janela temporal para o surto local.

Neste capítulo analisaremos detalhadamente o funcionamento do Multiplexador e do Demultiplexador. Os demais blocos do Equipamento Comum de Controle serão discutidos com maiores detalhes nos próximos capítulos.

III.2. MULTIPLEXADOR E DEMULTIPLEXADOR

Nos sistemas AMDT, o controle de tempo é fundamental, pois uma vez que o quadro AMDT é formado, apenas determinados intervalos de tempo estarão disponíveis para a estação local. Assim sendo, a função principal do Multiplexador consiste em gerenciar as interfaces de conversão de velocidade, formando e construindo subsurtos e surtos que serão transmitidos nos instantes corretos. No Demultiplexador, que executa exatamente a operação inversa do Multiplexador, os surtos e subsurtos são selecionados e convertidos para baixa velocidade, sendo em seguida entregues a cada destinatário (MIT).

Tendo em vista que a posição de cada surto no quadro AMDT é pré-fixada, a utilização de memória ROM (Memória Apenas de Leitura) facilita grandemente a implementação do sistema, pois as operações a serem executadas podem ser gravadas na ROM sob a forma de instruções. Todavia, em geral emprega-se uma RAM (Memória de Acesso Aleatório) de alta velocidade, procedendo-se a uma transferência de informação da ROM para RAM, automaticamente, toda vez que o sistema é ligado. Daí resulta que qualquer eventual mudança na estrutura de quadro AMDT é facilmente realizada pela simples reprogramação da ROM, o que permite uma maior flexibilidade e otimização do sistema de acordo com a demanda das estações.

A Fig. III.3 mostra o diagrama da interface MIT-ECC. À entrada dessas interfaces existem dados digitais contínuos

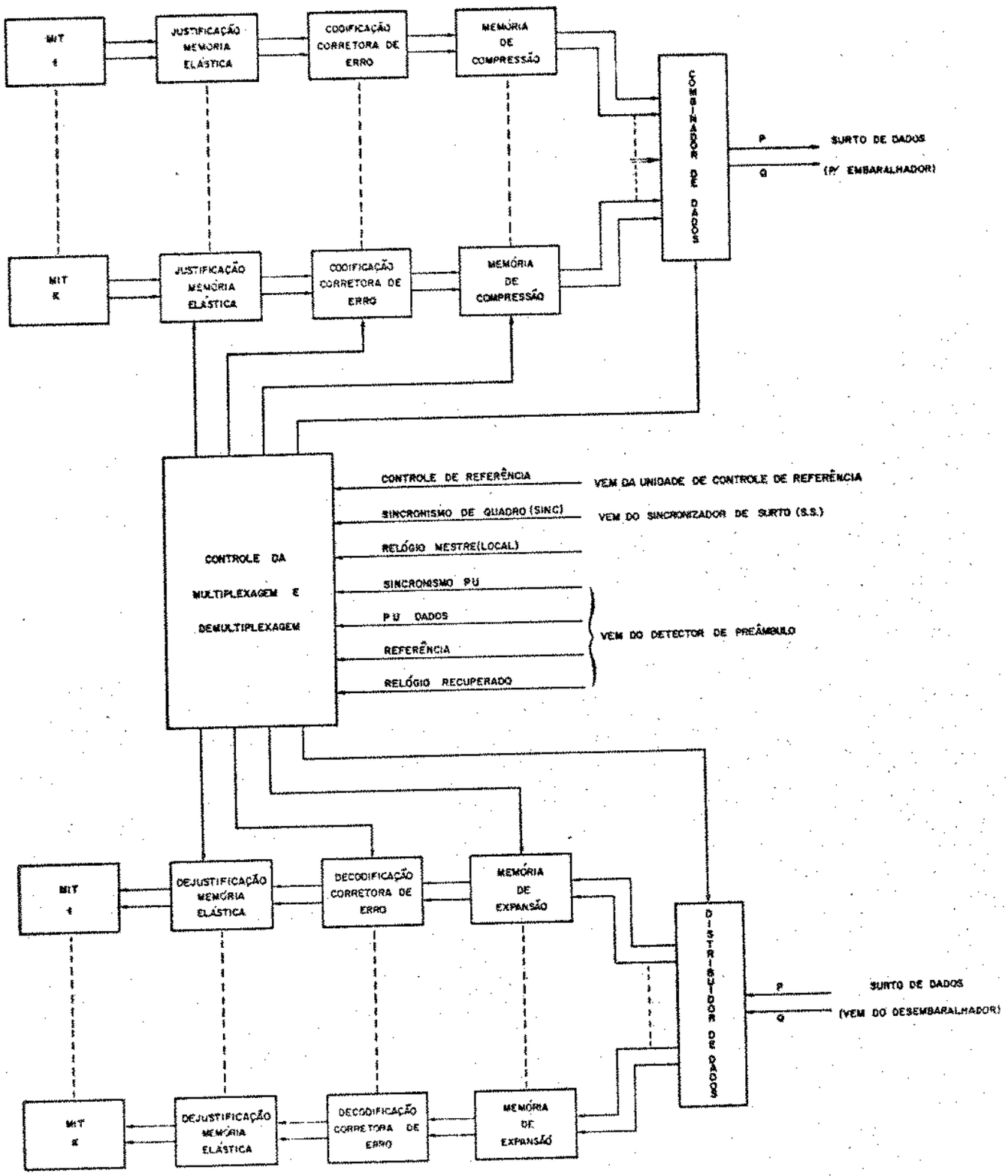


Fig. III.3 - Diagrama de Blocos da Interface MIT-ECC

de baixa velocidade, geralmente sinais agrupados tais como MCP - 30 e MCP-120 às taxas de 2,048 MHz e 8,448 MHz, respectivamente. A finalidade dessa interface é justamente a interconexão desses sinais de diferentes taxas, formando um trem de pulso com taxa de transmissão de aproximadamente 60 Mbits/s, que é exatamente a taxa de bits do surto à saída da memória de compressão. Por outro lado, a memória de expansão executa exatamente a operação inversa da memória de compressão, transformando os surtos de alta velocidade em dados contínuos de baixa velocidade.

Tendo em vista que em geral a taxa de transmissão não é múltipla nem relacionada com as taxas de dados contínuos, faz - se necessária a utilização de uma memória elástica, que tem por objetivo a uniformização das taxas,usando uma técnica de justificação (vide Cap. II) [10].

Na Fig. III.3 são apresentados também os blocos de codificação e decodificação corretora de erro, que são opções que o sistema dispõe para os usuários que necessitam de uma alta confiabilidade de transmissão, isto é, de uma baixa taxa de erro de bit.

Nas próximas seções, serão apresentados os diagramas detalhados do Multiplexador e do Demultiplexador. As funções de cada bloco serão descritas de tal forma a se manterem compatíveis com o restante do sistema AMDT, ou seja, os sinais de controle, a taxa de transmissão e os princípios de operações de cada bloco serão sempre tratados de forma coerente com as funções das outras unidades do sistema.

III.3. CONTROLADOR DE MULTIPLEXAGEM

Na Fig. III.4 é apresentado o diagrama de blocos do controlador de multiplexagem. Tendo em vista que a função das memórias de compressão é armazenar os dados provenientes dos MIT's,transformando-os da forma contínua para a forma de pequenos sub-surtos, cabe ao Multiplexador a função de gerenciar estas memórias sequencialmente, formando o surto total a partir dos vários sub-surtos, de tal modo que estes estejam alinhados sucessivamente. O Multiplexador é composto por um Contador Intra-quadro, um Contador de Endere

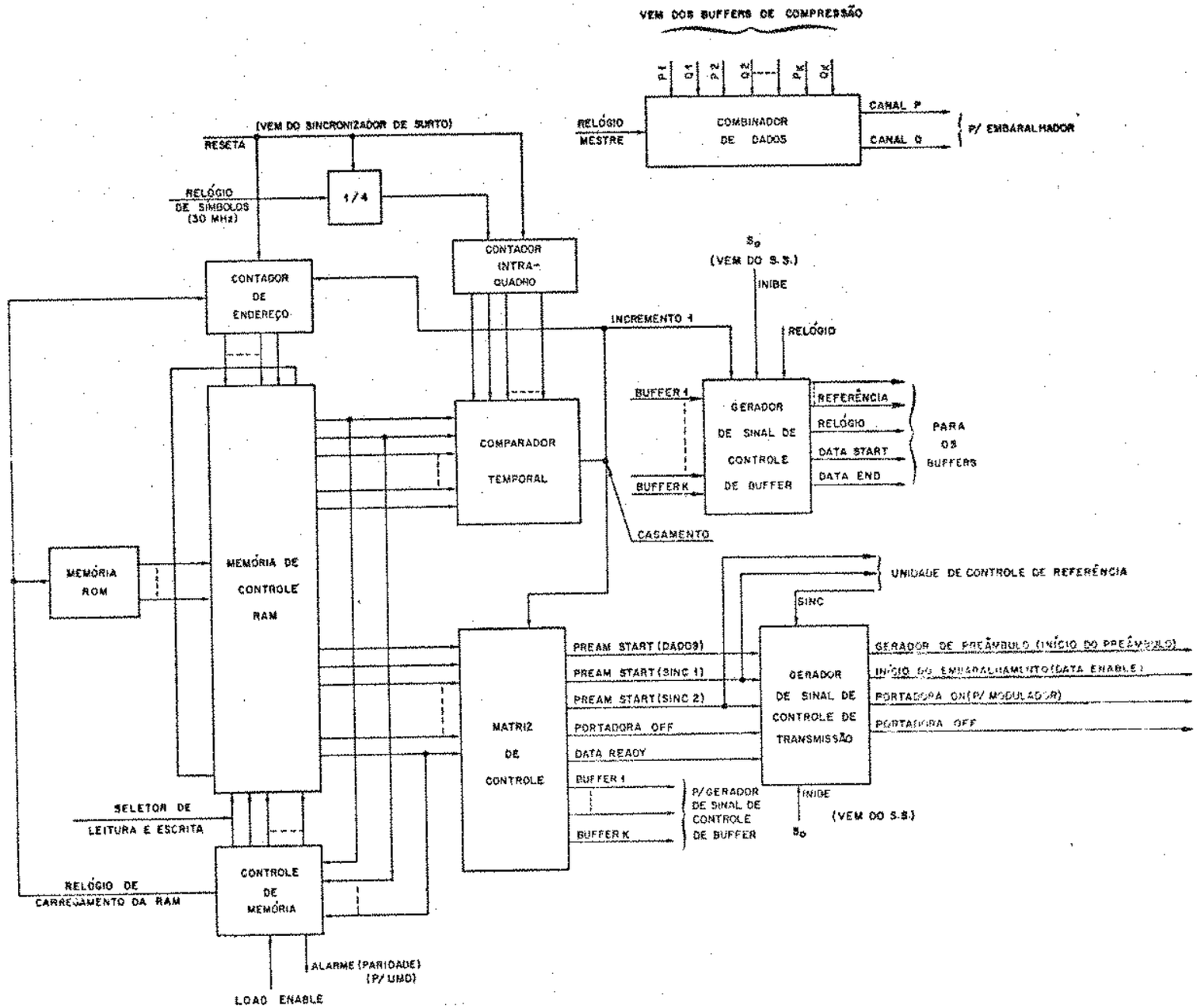


Fig. III.4 - Diagrama do Multiplexador

ço, um Comparador Temporal, uma Memória ROM, uma Memória de Controle RAM, uma Matriz de Controle, um Gerador de Sinal de Controle de Transmissão, um Gerador de Sinal de Controle de Buffer e um Combinador de Dados. As características de cada um desses blocos serão descritas a seguir.

III.3.1. Contador Intra-Quadro

A função principal do Contador Intra-Quadro é dividir o quadro em pequenas unidades temporais, formando assim uma referência de tempo, onde o instante de cada operação pode ser precisamente definido. Este Contador Intra-Quadro consiste de um contador módulo-4 e um contador binário de 14 estágios. O contador módulos-4 simplesmente transforma a taxa de símbolos f_s, no caso 30 MHz, para outra taxa $f_s/4$. Essa transformação faz com que o contador de 14 estágios opere a uma unidade de tempo correspondente a 4 vezes a duração de um símbolo. A finalidade dessa conversão é permitir que o sistema opere em baixa velocidade, simplificando os circuitos e viabilizando a sua implementação. O Contador Intra-Quadro é zerado toda vez que recebe um pulso RESET do Sincronizador de Surto, correspondente ao início de cada quadro. A saída do Contador é injetada no Comparador Temporal, onde serão feitas as comparações com as palavras provenientes da RAM.

Para um sistema AMDT típico, cujo período de quadro é de 750μs e a taxa de símbolo de 30 MHz, o Contador Intra-Quadro conta até 5625 unidades de tempo, significando que o número de estágios exigidos para o contador é de pelo menos 13. Um contador de 14 estágios deve ser usado se uma expansão futura do sistema AMDT for desejável. Daquí em diante, vamos supor que o contador possui 14 estágios.

III.3.2. Memória de Controle RAM

A função da Memória de Controle RAM é armazenar as informações necessárias para que o ECC construa seus surtos e os mantenha em sincronismo com a rede AMDT. Controlada pelo Contador de Endereço, A Memória de Controle RAM é simplesmente uma RAM de alta velocidade de operação, cuja capacidade de armazenamento depende dos seguintes parâmetros:

N_{SR} = nº de surtos de referência ;

N_{SD} = nº de surtos de dados;

N_{SB_i} = nº de subsurtos do surto i;

T_q = período de quadro (segundos);

f_s = taxa de transmissão (símbolos/seg);

N_p = nº máximo de subsurtos no quadro AMDT.

O quadro, no pior caso, é composto por um surto da dados e pelos surtos de referência. Assim, a mínima capacidade de armazenamento (N_M) exigida da RAM para esta situação é dada pela expressão abaixo:

$$N_M = 2 \times N_{SR} + (N_p + 2) \qquad \text{(III.1)}$$

A Fig. III.5 mostra, através de setas, os instantes em que as informações contidas em cada palavra da RAM devem ser lidas e executadas pela Matriz de Controle.

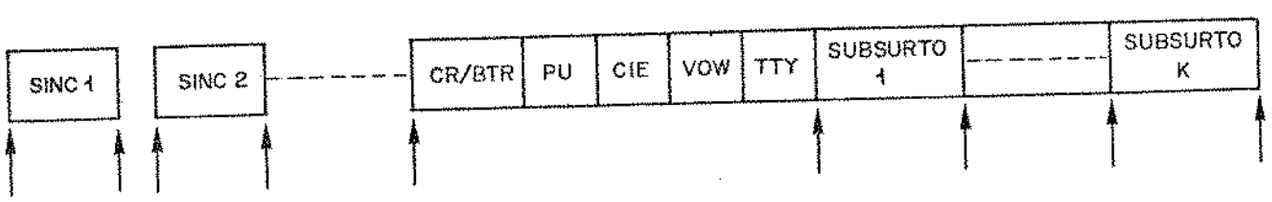


Figura III.5

Conforme já calculamos no Capítulo II, para o nosso exemplo típico, onde a taxa de transmissão é 60 Mbits/seg., a capacidade do canal satélite comporta N_p = 29 subsurtos de MCP-30, portanto uma RAM de pelo menos 35 palavras é necessária. Porém, se a rede AMDT tiver mais de uma estação transmissora, uma RAM de capacidade de armazenamento menor pode ser usada. Se a técnica de "Transponder Hopping" for usada, pode ocorrer o caso em que uma estação terrena utilize toda a sua capacidade de transmissão, transmitindo o número máximo de surtos de dados possíveis.Dessa forma, no nosso caso típico, cada surto de dados possui apenas um subsurto, logo a capacidade míni

nima da RAM (N_M) é dada por:

$$N_M = 2 \times N_{SR} + 3 \times N'_p$$

onde N'_p é o número máximo de subsurtos transmitidos neste caso. Para nosso caso típico, onde $N'_p = 28$, precisamos portanto de uma RAM de no mínimo 88 palavras.

Caso o surto de dados seja composto por subsurtos menores que os de capacidade igual ao MCP-30, por exemplo Telex, isto implicará num aumento da capacidade de armazenamento da RAM.

A RAM é carregada automaticamente, através de uma ROM, pelo Controle de Memória, quando o sistema inicia sua operação. Este esquema permite que o sistema AMDT seja reprogramado através de uma simples troca de ROM. Durante a operação normal, o Controle de Memória também monitora a RAM.

Cada palavra da memória RAM deve possuir um comprimento suficiente para que as informações de controle do sistema sejam armazenadas corretamente. Para o nosso caso típico, podemos utilizar palavras de comprimento 26 bits, conforme a configuração abaixo:

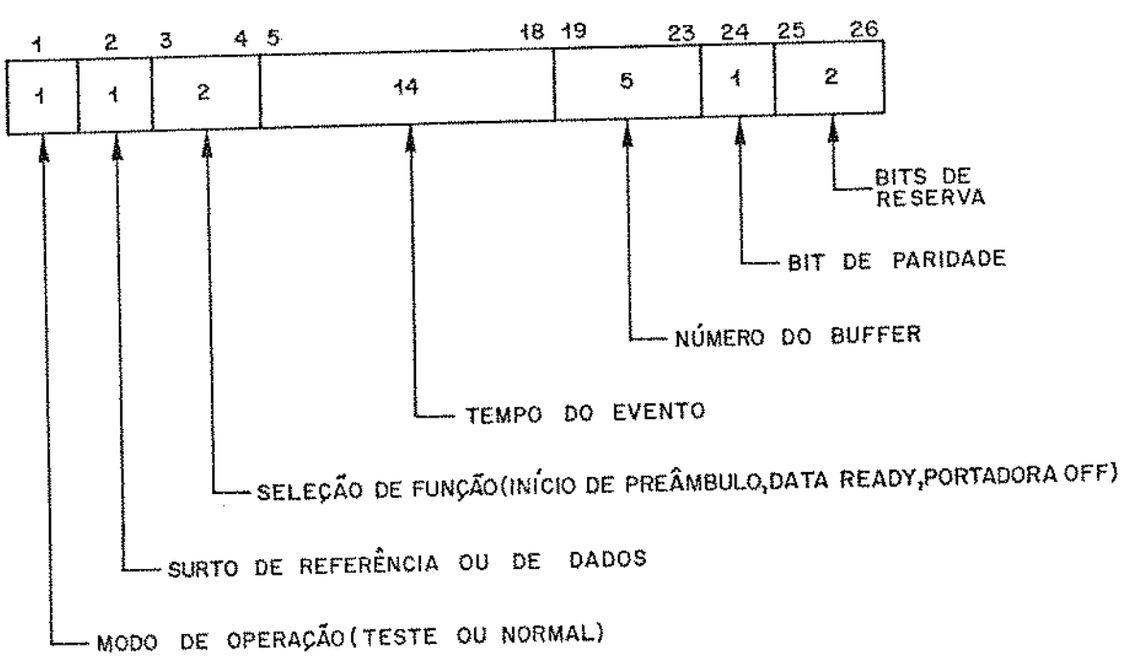


Fig. III.6 - Organização da Palavra da RAM do Multiplexador

onde,

- bit 1 → Especifica o modo de operação do sistema:normal ou teste;
- bit 2 → Especifica o tipo de surto a ser gerado: de referência ou de dados;
- bit 3 a bit 4 → Especificam o tipo de operação: gerar o preâmbulo (PREAM START) ou transmitir os dados (DATA READY) ou desligar a portadora (PORTADORA OFF);
- bit 5 a bit 18 → Especificam o instante de execução da função dada pelos bits 3 e 4. Estes 14 bits são selecionados pelo Comparador Temporal e comparados constantemente com o conteúdo do Contador Intra-Quadro. Se coincidirem, o Comparador Temporal gerará um sinal de casamento, comunicando à Matriz de Controle que esta operação deve ser executada. Este sinal de casamento também incrementa o Contador de Endereço, a fim de que a próxima palavra da RAM seja selecionada;
- bit 19 a bit 23 → Especificam o Buffer de Compressão. Estes 5 bits só serão analisados pelo Gerador de Sinal de Controle de Buffer, se a operação indicada pelos bits 3 e 4 for de transmissão de dados;
- bit 24 → É um bit de paridade, cuja função é testar cada palavra da RAM toda vez que ela é lida. Caso ocorra uma falha, o ECC reserva do sistema AMDT entra em operação, substituindo o ativo;
- bit 25 a bit 26 → São bits de reserva, para uma possível expansão futura do sistema.

III.3.3. Contador de Endereço

O Contador de Endereço possui duas funções: indicar a posição de cada palavra da RAM, durante o carregamento das informações da ROM para RAM e selecionar as palavras da RAM, sequencialmente , quando o sistema já transmite seus surtos normalmente.

Se a Memória de Controle RAM possui N_M palavras, então , para que as posições de todas as palavras sejam especificadas, precisamos usar um contador binário de N estágios, onde $2^N \geq N_M$. Assim, no caso típico aqui considerado, um contador de 7 estágios pode ser utilizado como Contador de Endereço, satisfazendo essa desigualdade.

Incrementado de uma unidade pelo sinal CASAMENTO do Comparador Temporal, o Contador de Endereço seleciona a próxima palavra da RAM. Além disso, ele é zerado no início de cada quadro de transmissão pelo sinal RESET, proveniente do Sincronizador de Surto. O Contador de Endereço também é controlado pela Unidade de Controle de Memória, mas apenas durante o carregamento da RAM pela ROM.

III.3.4. Unidade de Controle de Memória

A Unidade de Controle de Memória supervisiona o Contador de Endereço, fornecendo o relógio de carregamento da RAM, quando o sistema é inicialmente ligado. Além disso, ela monitora os possíveis erros nas palavras lidas desta RAM.

Detectando um erro de paridade numa palavra da RAM, a Unidade de Controle de Memória comunica à Unidade de Monitoração de Desempenho (UMD), para que esta tome as devidas providências.

III.3.5. Comparador Temporal

O Comparador Temporal indica o instante em que cada operação deve ser executada. Este bloco compara o conteúdo de parte da palavra selecionada da Memória RAM (bits 5 a 18) com o estado atual do Contador Intra-Quadro. Quando ocorre uma coincidência, o Gerador de Sinal de Controle de Buffer e a Matriz de Controle são informados pelo sinal CASAMENTO. Logo após, a Matriz de Controle analisa esta palavra para determinar qual operação deve ser executada. Concomitantemente, o Contador de Endereço é incrementado de uma unidade , selecionando a próxima palavra da Memória RAM, tornando-a apta para o próximo teste de coincidência.

III.3.6. Matriz de Controle

Interpretando as palavras provenientes da RAM, a função da Matriz de Controle é gerar os sinais que controlarão a formação dos surtos. Para isso, a Matriz é comandada pelo sinal CASAMENTO originado do Comparador Temporal. A Matriz de Controle decompõe as palavras da RAM, nos seguintes sinais de controle: PREAM START (SINC 1), PREAM START (SINC 2), PREAM START (DADOS), PORTADORA OFF, DATA READY, BUFFER 1,..., BUFFER K. Estes sinais são enviados para o Gerador de Sinal de Controle de Buffer e para o Gerador de Sinal de Controle de transmissão.

Vamos, agora, descrever a função de cada um destes sinais gerados pela Matriz de Controle:

- PREAM START (SINC 1): Enviado para o Gerador de Sinal de Controle de Transmissão e para a Unidade de Controle de Referência, marcando o início da geração do surto de referência SINC 1. Conforme definida na seção IV.5, a Unidade de Controle de Referência é usada para comandar a substituição de uma das estações de referência AMDT (vide seção IV.5);
- PREAM START (SINC 2): Tem a mesma função do PREAM START (SINC 1), porém, marca o início da geração do surto de referência SINC 2;
- PREAM START (DADOS): Enviado para o Gerador de Sinal de Controle de Transmissão, indicando o início do surto de dados;
- PORTADORA OFF: Enviado para o Gerador de Sinal de Controle de Transmissão, indicando o fim do surto e consequentemente desligando a portadora;
- DATA READY: Enviado para o Gerador de Sinal de Controle de Buffer, apontando o início da transmissão dos dados;
- BUFFER 1,...,BUFFER K: Enviados para o Gerador de Sinal de Controle de Buffer, especificando qual o buffer de compressão que será ativado.

É importante notar que os três primeiros sinais acima comandam o Gerador de Sinal de Controle de Transmissão, que por sua

vez ativa a portadora do modulador. Note ainda que os cinco primeiros sinais só são gerados a partir dos quatro primeiros bits da palavra da RAM. Somente quando o sinal DATA READY é gerado é que os bits de 19 a 24 são analisados pela Matriz de Controle e o buffer corresponde é ativado.

Os comandos gerados pelos sinais PREAM START (SINC 1) e PREAM START (SINC 2) só serão executados pelo Gerador de Sinal de Controle de Transmissão, se a estação local estiver operando como uma estação de referência. Caso contrário, apenas os surtos de dados são gerados, logo só teremos o sinal PREAM START (DADOS).

III.3.7. Gerador de Sinal de Controle de Transmissão

Basicamente, podemos resumir as funções do Gerador de Sinal de Controle de Transmissão nos três ítens a seguir:

a. Ao receber os sinais PREAM START, o Gerador de Sinal de Controle de Transmissão ativa o Gerador de Preâmbulo e liga o modulador;
b. Quando recebe o sinal DATA READY, ele ativa o Embaralhador de Dados;
c. Ao receber o sinal PORTADORA OFF, ele desliga o modulador.

Os sinais recebidos pelo Gerador de Sinal de Controle de Transmissão nem sempre são executados, pois podem ser inibidos por um comando do Sincronizador de Surto ou pelo sinal SINC (REFERÊNCIA) da Unidade de Controle de Referência.

Durante o processo de aquisição inicial da janela temporal, apenas o preâmbulo do surto de dados é transmitido. Isso faz com que o comando do início de embaralhamento (ou DATA ENABLE) permaneça inibido pelo Sincronizador de Surto (vide Capítulo VII). É importante ressaltar que, nesta fase, o Gerador de Sinal de Controle do Buffer também é inibido pelo Sincronizador de Surto.

Quando uma estação for a estação de referência SINC 1, sua Unidade de Controle de Referência autorizará a geração de surto de referência SINC 1 e, possivelmente, também seu surto de

dados, inibindo, então, a geração do surto de referência SINC 2. Assim sendo, o sinal PREAM START (SINC 2) é inibido. Caso a estação seja a de referência SINC 2, o comando PREAM START (SINC 1) é inibido. Se a estação for apenas de dados, teremos uma proibição para ambos sinais de geração de referência. Dessa forma, a Unidade de Controle de Referência desempenha a função de indicar o modo de operação, autorizando a geração correta do surto.

III.3.8. Gerador de Sinal de Controle de Buffer

Tendo o objetivo de formar os sub-surtos e, em seguida, transmití-los adequadamente, o Gerador de Sinal de Controle de Buffer produz os seguintes sinais de controle:

- REFERÊNCIA → especifica o buffer de compressão a ser ativado;
- RELÓGIO → controla a velocidade de transmissão dos dados;
- DATA START → indica o início da transmissão dos dados;
- DATA END → indica o fim da transmissão dos dados.

Para gerar esses sinais, o Gerador de Sinal de Controle de Buffer tem que receber o sinal CASAMENTO do Comparador Temporal e o DATA READY da Matriz de Controle. O sinal CASAMENTO comunica ao Gerador que algumas operações vão ser executadas. E ao mesmo tempo, o Gerador recebe o sinal da Matriz de Controle identificando qual o buffer de compressão a ser ativado. Além disso, ele transmite os sinais mencionados acima para este buffer de compressão, onde os dados são lidos, para em seguida serem enviados ao Combinador de Dados.

É importante ressaltar que o sinal DATA END pode ser gerado tanto pelo DATA READY para o subsurto seguinte quanto pelo PORRADORA OFF, se se tratar do último sub-surto dos dados. Conforme já mencionado, o Gerador de Sinal de Controle de Buffer pode ser inibido pelo Sincronizador de Surto (SS).

III.3.9. Combinador da Dados

A função do Combinador de Dados é multiplexar os sub - surtos provenientes de cada buffer de compressão (MIT), formando um único surto de dados. A multiplexagem dos dados é controlada pelos sinais do Gerador de Sinal de Controle de Buffer. Tendo em vista que a modulação utilizada é a QPSK, os dados combinados são transmitidos para o Embaralhador através de dois canais P e Q.

III.3.10. Observação sobre o Multiplexador

Devido à utilização da ROM, conseguimos armazenar totalmente as instruções para a geração do quadro de transmissão. Além disso, como a RAM é carregada pela ROM, podemos alterar o surto transmitido, consequentemente o quadro AMDT, pela simples substituição da ROM anterior por uma nova. Como as instruções para gerar os surtos são todas gravadas na ROM, qualquer estação pode em princípio funcionar como uma estação de referência. Assim, podemos substituir a estação de referência com eficiência, sem comprometer o funcionamento do sistema.

Para diminuir a complexidade do circuito do Multiplexador, abaixamos a frequência de operação de f_s para $f_s/4$, através de um divisor por 4. Porém, essa modificação acarreta as seguintes restrições:

- o intervalo de tempo entre 2 sinais de casamento é necessariamente um múltiplo do período de 4 símbolos.
- tanto o preâmbulo quanto os sub-surtos devem possuir comprimentos múltiplos de 4 símbolos, portanto o próprio surto também será múltiplo de 4 símbolos.

Pode-se observar que o Multiplexador ativa e desativa o transmissor, através dos sinais PREAM START e PORTADORA OFF da Matriz de Controle, respectivamente. Isso significa que o transmissor é ativado durante o intervalo de tempo em que o surto é formado. Este fato caracteriza o sistema AMDT, pois ele usa apenas uma portadora em cada instante.

III.4. CONTROLADOR DE DEMULTIPLEXAGEM (DEMUX)

O diagrama de blocos do Demultiplexador (DEMUX) mostrado na Fig. III.7, assemelha-se ao Multiplexador. Contudo, o Demultiplexador executa exatamente a operação inversa do Multiplexador. O DEMUX recupera os sub-surtos a ele destinados, a partir de cada surto recebido, e os transmite para seus respectivos MIT's, para que sejam convertidos para a forma contínua.

Basicamente, o Demultiplexador é composto de um Contador Intra-Surto, uma Memória de Controle RAM, um Contador de Endereço , um Comparador Temporal, uma Matriz de Controle, um Controle de Memória, um Distribuidor de Sinal de Controle de Recepção, um Gerador de Sinal de Controle de Buffer e um Distribuidor de Dados.

É importante ressaltar que o Demultiplexador utiliza o relógio mestre da estação local e também o relógio recuperado através de cada surto recebido. A seguir descreveremos cada bloco isolado do Demultiplexador.

III.4.1. Contador Intra-Surto

Embora o princípio de operação do Contador Intra-Surto seja idêntico ao do Contador Intra-Quadro do Multiplexador, eles têm finalidades distintas. A função do Contador Intra-Surto é dividir cada surto de dados recebido em pequenas unidades de tempo, a fim de recuperar cada sub-surto nele contido.

O Contador Intra-Surto é composto de um divisor por 4 e um contador binário, que são zerados toda vez que ocorre o pulso PU DADOS, proveniente do Detector de Preâmbulo, pulso este que indica o início do surto de dados recebido. A saída do Contador Intra - Surto é injetada no Comparador Temporal para o teste com as palavras armazenadas na RAM. É importante notar que o Contador Intra-Surto usa somente o relógio recuperado pelo demodulador, através da sequência CR/BTR de cada surto.

Como o surto de dados pode ter seu tamanho expandido até o limite de um quadro, o contador binário deve, portanto, ser capaz de contá-lo até este limite.

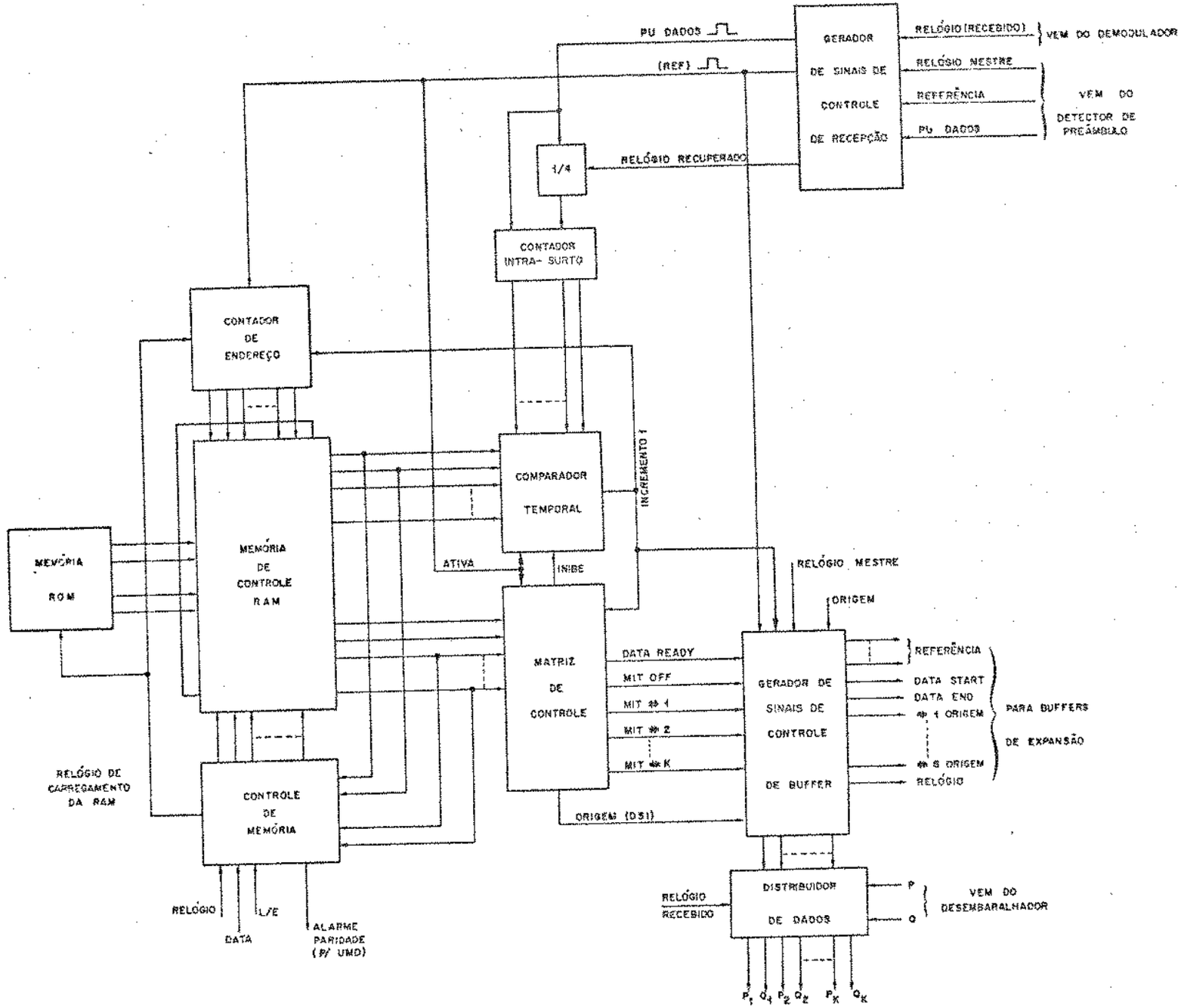


Fig. III.7 - Diagrama do Demultiplexador

III.4.2. Memória de Controle RAM

A Memória de Controle RAM armazena as informações necessárias para que os sub-surtos recebidos sejam enviados corretamente para os respectivos MIT's. Controlada pelo Contador de Endereço, a Memória de Controle é simplesmente uma RAM de alta velocidade, cujo princípio de operação é idêntico ao da RAM do Multiplexador. Os parâmetros que influenciam a capacidade de armazenamento da RAM são exatamente os mesmos dados no item III.3.2. No nosso caso típico, o pior caso para a RAM do Demultiplexador é quando existe apenas um sub-surto em cada surto de dados e o quadro possui o número máximo de surtos permitidos. Consequentemente, se o sistema AMDT consegue transmitir no máximo N_p sub-surtos por quadro, então, a capacidade de armazenamento da RAM neste caso deve ser no mínimo:

$$N_D = 2 \cdot N_p$$

O fator 2 na expressão acima se deve à necessidade de haver uma palavra para especificar o início do sub-surto e uma palavra para o fim do surto.

O número máximo (N_p) de sub-surtos transmitidos depende do nº de surtos de dados (N_{SD}) no quadro AMDT. Quando N_{SD} é grande, o nº total de bits usados para transmitir os surtos de referência e os preâmbulos dos surtos de dados não é mais desprezível. Consequentemente, isto reduz o nº de sub-surtos transmitidos no quadro. Para o nosso caso típico, podemos transmitir apenas 28 sub - surtos de sinal MCP-30, portanto, no máximo 28 surtos de dados. Logo, precisamos de uma RAM que armazene no mínimo 56 palavras. Supondo que o comprimento da palavra RAM é de 26 bits, podemos dividir cada palavra na forma dada na Fig. III.8, onde:

bit 1 → especifica o modo de operação: normal ou teste;

bit 2 → especifica o tipo de operação:

1. recuperar o sub-surto, marcando seu início;
2. desligar o último MIT, indicando o fim do último sub-surto de interesse da estação local;

bit 3 a bit 16 → especificam o instante de execução da função dada pelo bit 2. Estes 14 bits são selecionados pelo Comparador Temporal e comparados constantemente com o conteúdo do Contador Intra-Surto. Se coincidirem, o Comparador Temporal gerará um sinal de casamento, incrementando o Contador de Endereço de uma unidade, a fim de que a próxima palavra da RAM seja selecionada;

bit 17 a bit 20 → indicam o código de origem, que são utilizados em algumas estratégias de DSI adotadas.. A estratégia DSI derivada do MCP-60 não exige a utilização desse código de origem, pois o sistema AMDT apresentado é totalmente transparente ao sinal MCP-60, tomando o sinal MCP-60 como se fosse um MCP-30, visto que as taxas são idênticas[10];

bit 21 a bit 25 → especificam para qual buffer de expansão (ou MIT), os dados do sub-surto devem ser enviados. Estes bits só serão decodificados caso o bit 2 autorize a recuperação do sub-surto;

bit 26 → é o bit de paridade, cuja função é exatamente a mesma mencionada no item III.3.2.

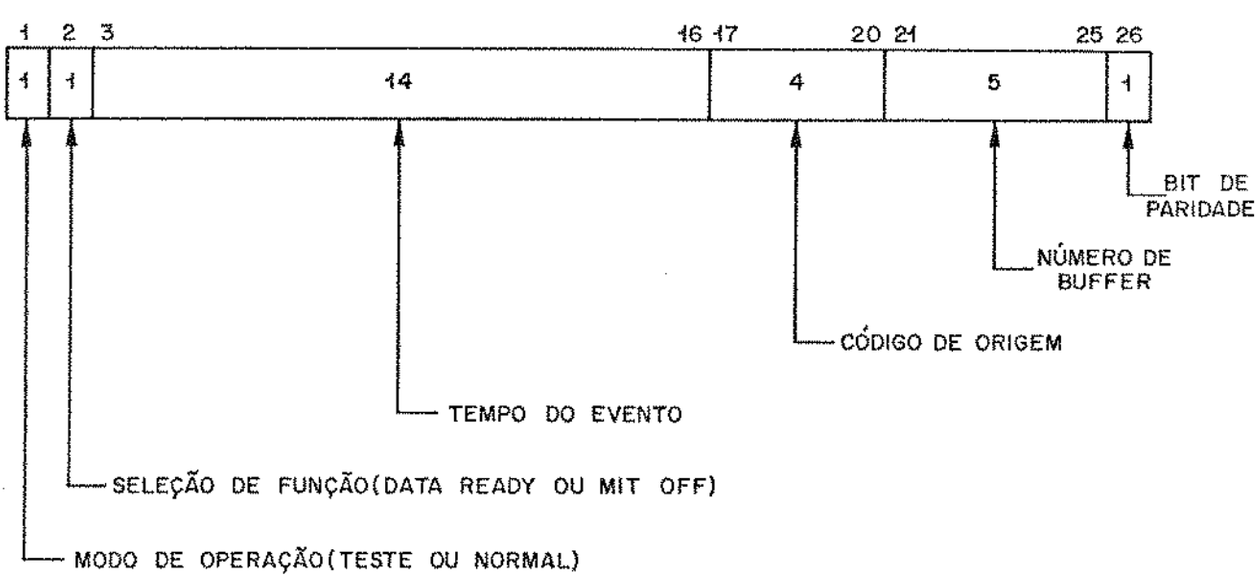


Fig. III.8 - Organização da palavra da RAM no Demultiplexador

III.4.3. Contador de Endereço

O Contador de Endereço indica a posição de cada palavra da RAM, durante o carregamento das informações da ROM para a RAM e seleciona as palavras da RAM, sequencialmente, quando o sistema já recupera os dados normalmente.

Se a Memória de Controle RAM possui N_D palavras, precisamos de um contador binário de N bits, onde $2^N \geq N_D$. Logo, para nosso caso típico, onde $N_D = 56$, $N = 6$ satisfaz essa desigualdade.

Incrementado de uma unidade pelo sinal CASAMENTO do Comparador Temporal, o Contador de Endereço seleciona a próxima palavra da RAM. Além disso, ele é zerado no início do quadro pelo pulso REFERÊNCIA detectado, proveniente do Distribuidor de Sinal de Controle de Recepção. O pulso REFERÊNCIA é um pulso gerado a partir da detecção dos surtos de referência , ou simplesmente através de um pulso imitação gerado pelo Detector de Preâmbulo, fornecendo uma referência temporal de quadro de recepção.

III.4.4 - Comparador Temporal

O Comparador Temporal indica o instante em que cada operação deve ser executada. Este bloco compara o conteúdo de parte da palavra selecionada da Memória RAM com o estado presente do Contador Intra-Surto. Quando ocorre uma coincidência, o Gerador de Sinal de Controle de Buffer e a Matriz de Controle são informados pelo sinal CASAMENTO. Assim sendo, a Matriz de Controle analisa cada palavra da RAM para determinar que operação deve ser executada. Ao mesmo tempo, o Contador de Endereço é incrementado de uma unidade, selecionando a próxima palavra da Memória RAM, tornando-a apta para o teste de coincidência seguinte.

O Comparador Temporal do Demultiplexador pode ser inibido pela Matriz de Controle através do sinal MIT OFF, sendo impedido de efetuar as comparações, até a chegada do próximo surto.

III.4.5 - Matriz de Controle

Ao comando do sinal CASAMENTO do Comparador Temporal, a Matriz de Controle decompõe a palavra proveniente da RAM, gerando sinais que são enviados para o Gerador de Sinal de Controle de Buffer. Vamos, então, descrever a função de cada um destes sinais:

- DATA READY → informa o início do sub-surto ao Gerador de Sinal de Controle de Buffer.
- MIT 1,...,MIT K especificam qual o buffer de expansão (ou MIT) que deve ser ativado.
- ORIGEM → é usado exclusivamente para DSI, dependendo da estratégia de interpolação digital adotada.
- MIT OFF → desliga todos os buffers de expansão para recepção dos dados e inibe o Comparador Temporal, marcando o fim da recuperação dos Dados do surto processado. A finalidade do sinal MIT OFF é evitar a recuperação errada dos dados pelo Demultiplexador.

Na Fig. III.9, por exemplo, temos a configuração de dois surtos C e D consecutivos no quadro. Seja B a estação local que está recuperando os dados a ela destinados nesses dois surtos de dados. Quando o preâmbulo do surto C é detectado, o Contador Intra - Surto é zerado. Representamos este instante do estado do Contador Intra-Surto pelo Estado "0", que marca o início dos dados. Neste caso particular, o estado "0" também marca o início do sub - surto C → A, que é destinado à estação A. O estado "4" representa o instante do fim do sub-surto C → A e também o início do sub-surto C → B, que é o destinado à estação local B. Neste instante, ocorre um casamento no Comparador Temporal, entre o estado do Contador Intra-Surto (estado "4") com a palavra da RAM. Este sinal de casamento faz com que a Matriz de Controle autorize ao Gerador de Sinal de Controle de Buffer recuperar este sub-surto. O recuperação dos dados destinados à estação B é feita até o próximo casamento no Comparador Temporal. O próximo casamento ocorrerá no instante representado pelo estado "9" na Fig. III.9. Como no surto C, neste caso, só

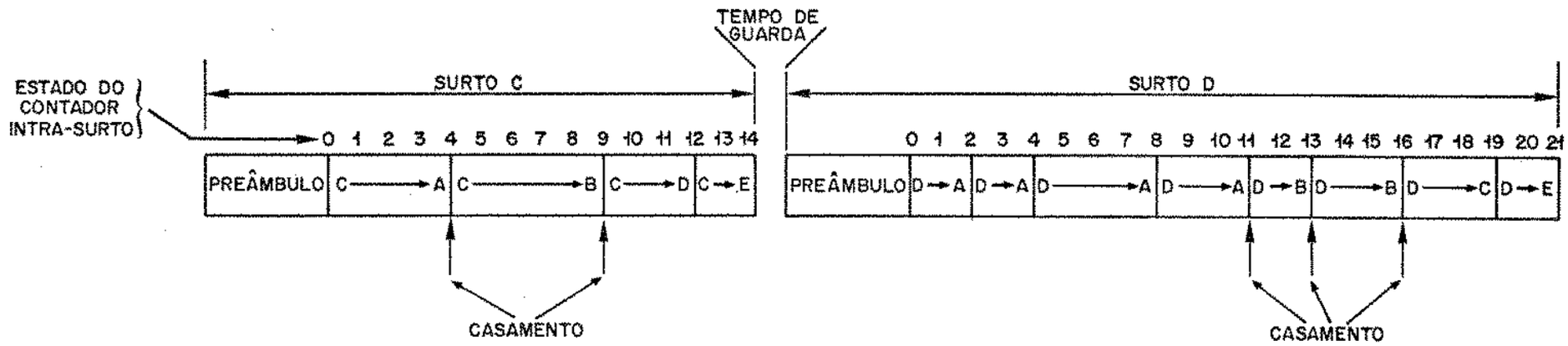

TEMPO DE GUARDA
ESTADO DO CONTADOR INTRA-SURTO
SURTO C
SURTO D
0 1 2 3 4 5 6 7 8 9 10 11 12 13 14
0 1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16 17 18 19 20 21
PREÂMBULO
C → A
C → B
C → D
C → E
PREÂMBULO
D → A
D → A
D → A
D → A
D → B
D → B
D → C
D → E
CASAMENTO
CASAMENTO

Figura III.9

existe um único sub-surto destinado à estação B, a palavra da RAM analisada no estado "9" gera o sinal MIT OFF. Este sinal é sempre gerado no fim do último sub-surto endereçado à estação local, no mesmo surto. Uma das funções do MIT OFF é inibir o funcionamento do Comparador Temporal até que chegue o pulso PU DADOS do próximo surto. Com a chegada do pulso PU DADOS, o Contador é zerado novamente e o Comparador é desinibido.

Podemos notar que, neste caso particular, o surto D contém quatro sub-surtos que são destinados à estação A e dois à B. Então, na estação B ocorrerá três casamentos durante a recepção do surto D, nos instantes representados pelos estados "11", "13" e "16", respectivamente. A estação B recupera os dois sub-surtos D → B a partir dos instantes "11" e "13", respectivamente, encerrando o processo de recuperação dos dados no estado "16". Consequentemente, o sinal MIT OFF é novamente gerado no estado "16", inibindo a operação do Comparador Temporal. Novamente, o Comparador Temporal só voltará a funcionar quando chegar o próximo pulso PU DADOS do próximo surto.

Se não ocorresse a suspensão do funcionamento do Comparador Temporal pelo sinal MIT OFF no estado "9" do surto C, este estaria sempre operando. Podemos então notar que o próximo casamento ocorreria no instante em que o Contador Intra-Surto estivesse no instante relativo ao estado "11", mas no surto C, pois os bits da palavra da RAM que marcam o evento temporal correspondente ao estado "11" estariam no Comparador para teste de casamento. Este sinal de casamento faria com que o Demultiplexador recuperasse parte do surto C→D no surto C, consequentemente extraindo erradamente os dados, pois este casamento deveria ocorrer no instante do estado "11", porém no surto D.

Para evitar este tipo de erro, é que a Matriz de Controle deve inibir o Comparador Temporal após a recuperação do último sub-surto de interesse da estação local.

III.4.6. Distribuidor de Sinal de Controle de Recepção

O Distribuidor de Sinal de Controle de Recepção recebe os sinais provenientes de outras unidades e os redistribui para cada

bloco do Demultiplexador. Assim sendo, suas funções básicas são:

1. Zerar o Contador de Endereço com o pulso REFERÊNCIA, a partir do sinal de detecção dos surtos de referência.
2. Zerar o Contador Intra-Surto com os pulsos PU DADOS, que são os sinais de detecção dos preâmbulos dos surtos de dados.
3. Distribuir adequadamento o relógio recuperado e o local para cada bloco do Demultiplexador.

III.4.7. Gerador de Sinal de Controle de Buffer

Tendo como objetivo recuperar os sub-surtos e enviá-los para seus respectivos buffers de expansão, o Gerador de Sinal de Controle gera os seguintes sinais:

- REF (BUFFER) → especifica o buffer de expansão a ser ativado;
- RELÓGIO → Controla a velocidade de escrita dos dados enviados ao buffer de expansão;
- DATA START → indica o início do sub-surto;
- DATA END → indica o fim do sub-surto;
- ORIGEM → é o sinal utilizado em DSI.

Estes sinais são enviados tanto para o Distribuidor de Dados quanto para os buffers de expansão.

Para gerar esses comandos, o Gerador de Sinal de Controle do Buffer tem que receber o sinal CASAMENTO do Comparador Temporal, além dos sinais gerados pela Matriz de Controle e os relógios provenientes do Distribuidor de Sinal de Controle de Recepção. O sinal CASAMENTO comunica ao Gerador o início de mais uma operação no Demultiplexador. Se o sinal DATA READY for recebido pelo gerador, ele enviará o sinal DATA END para desligar o buffer anterior, determinando o fim da recuperação do sub-surto precedente. No mesmo instante, o sinal DATA START ativa o buffer seguinte para receber o próximo sub-surto.

III.4.8. Distribuidor de Dados

Controlado pelos sinais orginados do Gerador de Sinal de Controle de Buffer, o Distribuidor de Dados recebe os dados dos sub-surtos pelos canais P e Q, provenientes do Desembaralhador e envia-os para os respectivos MIT's (ou Buffers de Expansão).

CAPÍTULO IV

CARACTERÍSTICAS DO GERADOR DE PRÊAMBULO, EMBARALHADOR E DESEMBARALHADOR, UNIDADE DE CANAL DE SERVIÇO E ESTRATÉGIA DE SUBSTITUIÇÃO DA ESTAÇÃO DE REFERÊNCIA

IV.1. INTRODUÇÃO

Neste capítulo, vamos estudar a função e o modo de operação do Gerador de Preâmbulo, do Embaralhador e Desembaralhador e da Unidade de Canal de Serviço. Em seguida, sugerimos uma estratégia de substituição das estações de referência, executada pela Unidade de Controle de Referência.

IV.2. UNIDADE GERADORA DE PREÂMBULO

Conforme vimos no Capítulo II, o preâmbulo tem a função de fornecer informações de controle e de tempo para as estações terrenas. Embora ele dependa do tipo de sistema AMDT empregado, seu objetivo é sempre o mesmo: a sincronização do sistema. Geralmente, o surto de referência é semelhante ao preâmbulo dos surtos de dados. No nosso caso típico, os dois surtos de referência são compostos pelas sequências CR/BTR, PU SINC e CIE, conforme mostrado na Fig. III.2. A razão pela qual adotamos surtos de referência sem canais de serviço e dados, é que, em geral, uma estação de referência também transmite um surto de dados dentro do quadro. Além disso, o surto de referência e o preâmbulo do surto de dados diferem na palavra única (PU) empregada. Estas palavras são as chaves na identificação do tipo de surto, bem como na sincronização no sistema AMDT [2],[3].

Na Fig. IV.1 mostramos o diagrama de blocos do Gerador de Preâmbulo, cuja função é gerar um dos surtos de referência e/ou o preâmbulo do surto de dados. Esta unidade é composta por um Gerador de Porta, um Contador de 4 bits, um Decodificador, vários Seletores, um Gerador de Super-Quadro e circuitos combinacionais.

O Gerador de Porta é ativado ao receber o comando PREAM START, proveniente do Multiplexador. Em seguida, ele abre sequencialmente as seguintes janelas temporais: CR/BTR GATE, PU GATE, CIE GATE, VOW GATE e TTY GATE. Nestas janelas são geradas e transmitidas as sequências de CR/BTR, PU, CIE, VOW e TTY, respectivamente.

Na forma de um diagrama temporal, temos na Fig. IV.2 todas as funções executadas pelo Gerador de Porta, onde cada janela temporal corresponde exatamente à duração da sequência a ser gerada.

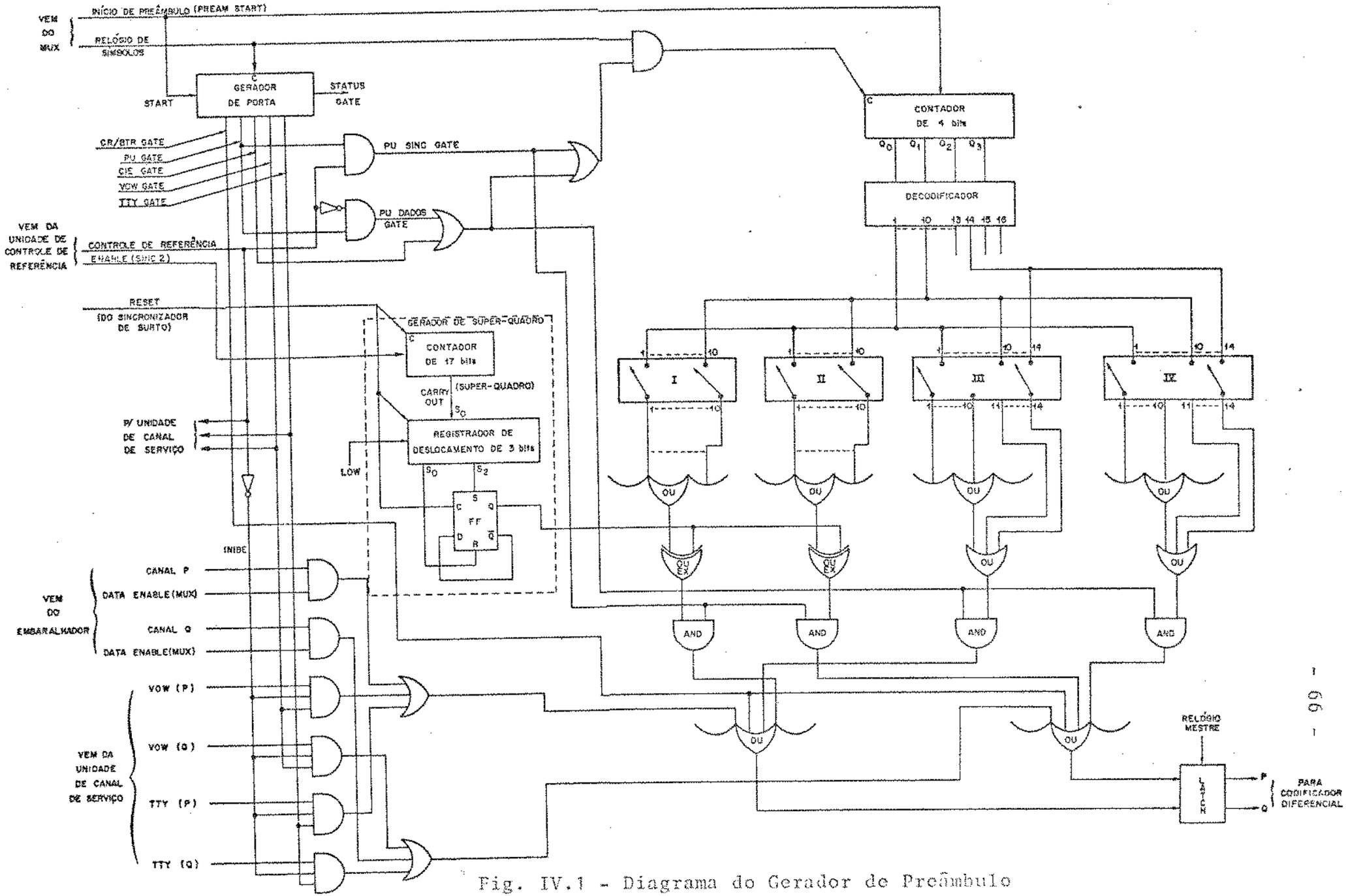


Fig. IV.1 - Diagrama do Gerador de Preâmbulo

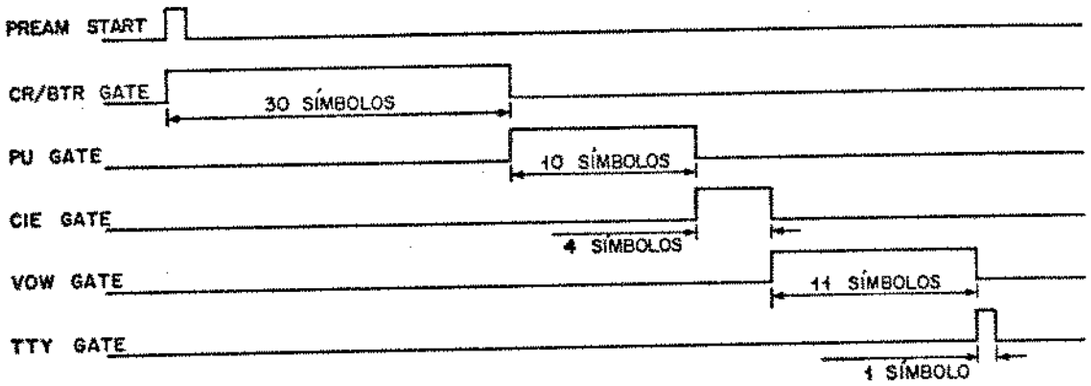


Figura IV.2

Neste trabalho, utilizamos a lógica positiva, onde o pulso positivo é o nível alto, ou "1", e o pulso negativo é o nível baixo ou "0".

A fim de gerar o sinal CR/BTR, o Gerador de Preâmbulo gera duas sequências de uns durante a janela temporal correspondente ao sinal CR/BTR GATE. Estas sequências são introduzidas em um codificador diferencial que produzirá em sua saída duas sequências com alternâncias de zeros e uns. A saída do codificador é a sequência CR/BTR. Caso não exista codificação diferencial, o Gerador de Preâmbulo deve construir a sequência CR/BTR diretamente.

Para gerar a palavra única (PU), o sinal PU GATE ativa o Contador de 4 bits, previamente zerado pelo sinal PREAM START do Multiplexador. A seguir, o Contador de 4 bits é incrementado à taxa do relógio de símbolos. Este Contador endereça as 4 entradas do Decodificador, selecionando a cada pulso do relógio mestre uma de suas 16 saídas possíveis. Esta operação é mostrada na Fig. IV.3. Como a PU possui a duração de 10 símbolos, então o estado 1001 corresponde ao instante da geração do último símbolo da palavra única.

Cada saída do Decodificador seleciona uma entrada de cada um dos 4 Seletores. O Seletor, nada mais é que um conjunto de chaves, onde cada chave conecta ou desconecta uma saída com a entrada correspondente, conforme uma programação prévia. No caso da Fig. IV.1, temos os Seletores I e II com 10 chaves e o III e IV com 14 chaves. Ao varrermos todas as chaves dos Seletores, sequencialmente, produzimos as sequências desejadas.

A PU SINC é gerada pelos Seletores I e II e a PU DADOS pelos Seletores IIIe IV. Os Seletores I e III geram as partes das PU's referentes ao canal P e os Seletores II e IV, as partes das PU's

do canal Q. O sinal CONTROLE DE REFERÊNCIA que seleciona a geração da PU de referência (PU SINC), vem da Unidade de Controle de Referência. Este sinal ativa as lógicas "AND" às saídas dos Seletores I e II, dando passagem aos sinais a serem transmitidos como PU SINC. Ao mesmo tempo, ele inibe as lógicas "AND" às saídas dos Seletores III e IV, impedindo a transmissão da PU DADOS.

ESTADO DO CONTADOR DE 4 BITS				SAÍDA SELECIONADA DO DECODIFICADOR
Q_3	Q_2	Q_1	Q_0	
0	0	0	0	1
0	0	0	1	2
0	0	1	0	3
0	0	1	1	4
0	1	0	0	5
0	1	0	1	6
0	1	1	0	7
0	1	1	1	8
1	0	0	0	9
1	0	0	1	10
1	0	1	0	11
1	0	1	1	12
1	1	0	0	13
1	1	0	1	14
1	1	1	0	15
1	1	1	1	16

Figura IV.3

É importante notar que o sinal CONTROLE DE REFERÊNCIA só existe durante a geração do surto de referência, quando a estação local estiver operando como estação de referência. Em nosso sistema típico, existem duas estações de referência, onde a estação de referência principal gera o surto SINC 2 e a estação de referência secundária gera o surto SINC 1.

É importante adiantar, neste ponto, que a estação de referência principal (SINC 2) gera e transmite PU SINC e $\overline{\text{PU SINC}}$ alternadamente a cada quadro, ou seja,

----- , PU SINC , $\overline{\text{PU SINC}}$, PU SINC , $\overline{\text{PU SINC}}$, PU SINC , $\overline{\text{PU SINC}}$, -----

onde $\overline{\text{PU SINC}}$ é o complementar da PU SINC. Por outro lado, a estação de referência secundária (SINC 1) transmite apenas PU SINC sem inversão. Como veremos mais tarde, esta inversão de PU SINC viabiliza a formação de um super-quadro, a ser utilizado na aquisição inicial de janela temporal.

Logo depois do sinal PU GATE, o Gerador de Porta gera o sinal CIE GATE, que possui duração igual ao tamanho da sequência CIE , ou seja, 4 símbolos. No início deste sinal, o Contador de 4 bits está no estado 1010, ativando então , a saída 11 do Decodificador. Durante o sinal CIE GATE, as saídas 11, 12, 13 e 14 do Decodificador são selecionadas sequencialmente, gerando-se assim a sequência CIE através das lógicas "AND" à saída dos Seletores IIIe IV. Note que,mesmo para o caso de geração do surto de referência, os Seletores III e IV são responsáveis também pela montagem da sequência CIE.

Após o sinal CIE GATE, o comando VOW GATE é gerado pelo Gerador de Porta, possuindo a duração de 11 símbolos. Neste intervalo de tempo, o sinal de voz codificado do operador é transmitido, estabelecendo um canal direto entre a estação local e outra estação terrena do sistema.

As informações de teletipo são transmitidas sob comando do sinal TTY GATE de duração de 1 símbolo. Este sinal é gerado logo após o sinal VOW GATE pelo Gerador de Porta.

Conforme vimos anteriormente, os surtos de referência não possuem os canais de serviço. Assim sendo, o sinal CONTROLE DE REFERÊNCIA, proveniente da Unidade de Controle de Referência, tem a função de impedir a Unidade de Canal de Serviço de transmitir o sinal de voz codificado do operador e o sinal de teletipo, durante a geração de surto de referência.

IV.2.1. Gerador de Super-Quadro

O Gerador de Preâmbulo pode gerar também a marca de super

quadro, dependendo da técnica de aquisição inicial de janela temporal empregada pelo sistema AMDT [1]. A função da marca de super-quadro é fornecer uma referência temporal para todas as estações terrenas da rede de transmissão, para que elas consigam realizar seu processo de aquisição dejanela temporal em intervalos de tempo distintos, sem a ocorrência de aquisição simultânea por duas ou mais estações. O super-quadro é definido como sendo uma somatória dos tempos exigidos por todas as estações do sistema para realizar este processo. Supondo que o tempo T gasto para adquirir uma janela temporal seja praticamente o mesmo para todas as estações, então a duração do super-quadro é dada por:

$$T_{SQ} = N \times T$$

onde N é o número de janelas temporais a serem adquiridas.

A grande vantagem da técnica de super-quadro é que todas as estações podem usar a mesma portadora de baixa potência, o que permite que as Unidades de Aquisição Inicial de Janela Temporal (UAJT) sejam idênticas. No nosso caso típico, onde o quadro possui duração de 750 μsegundos, o tempo médio para uma dada estação encontrar sua janela temporal é um pouco inferior a 3 segundos. Assim, supondo que existam no máximo 28 janelas a serem adquiridas, necessitamos de um super-quadro de 112.000 quadros, onde concluímos que precisamos de um contador de 17 bits para gerá-lo.

Uma possível forma de se gerar a marca do super-quadro é através de uma dupla inversão das PU SINC's transmitidas pela estação de referência principal (SINC 2). Neste caso, existem duas possibilidades de representar a marca de superquadro:

$$---,\overline{\text{PU SINC}},\text{PU SINC},\overline{\text{PU SINC}},\underbrace{\text{PU SINC},\text{PU SINC},\overline{\text{PU SINC}},\overline{\text{PU SINC}}}_{\text{marca de super-quadro}},\text{PU SINC},\overline{\text{PU SINC}},---$$

ou

$$---,\overline{\text{PU SINC}},\text{PU SINC},\underbrace{\overline{\text{PU SINC}},\overline{\text{PU SINC}},\text{PU SINC},\text{PU SINC}}_{\text{marca de super-quadro}},\overline{\text{PU SINC}},\text{PU SINC},\overline{\text{PU SINC}},---$$

Pode-se mostrar [3] que o tempo médio para a perda de de

tecção dessa marca de super-quadro é de aproximadamente 7 meses, para os seguintes parâmetros:

Tamanho do quadro: 750 μs

Probabilidade de erro de bit: 10^{-2}

Tamanho da PU: 20

Limiar de detecção da PU: 16

O Gerador de Super-Quadro, conforme mostrado na Fig. IV.1, é composto por um Contador de 17 bits, um Registrador de Deslocamento de 3 bits e um Flip-Flop tipo D, que são todos controlados pelo sinal RESET do Sincronizador do Surto.

Incrementado de uma unidade a cada quadro pelo sinal RESET proveniente do Sincronizador de Surto, o Contador de 17 bits gera um pulso positivo a cada 2^{17} quadros e o envia para a célula S_0 do Registrador de Deslocamento de 3 bits (S_0, S_1, S_2).

O Registrador de Deslocamento desloca o conteúdo de S_0 para S_1 e de S_1 para S_2 à taxa de quadro. Durante a contagem dos $2^{17}-1$ quadros, a entrada do Registrador recebe um nível lógico baixo. Os bits S_0 e S_2 são usados para estabelecer ("set") e zerar ("reset"), respectivamente, o Flip-Flop tipo D, cuja tabela-verdade é mostrada abaixo:

Modo de operação	Entradas				Saídas	
	Assíncronas		Sícronas			
	S	R	C	D	Q	$\overline{Q}$
Set assíncrono	1	0	X	X	0	1
Reset assíncrono	0	1	X	X	1	0
Proibido	1	1	X	X	0	0
Set (estabelecer)	0	0	↑	0	0	1
Reset (zerar)	0	0	↑	1	1	0

Tabela IV.1

É importante ressaltar que as entradas assíncronas S e R ("set" e "reset") têm prioridade sobre a entrada síncrona D e o relógio C .

Como a saída $\overline{Q}$ do Flip-Flop D é realimentada para $\overline{Q}$ então, quando $S_0 = S_1 = S_2 = 0$, a saída Q alternará 1 e 0 à taxa de quadro. Esta alternância na saída Q chaveia as lógicas OU-EXCLUSIVO gerando PU SINC e $\overline{\text{PU SINC}}$, ou seja,

----- , PU SINC , $\overline{\text{PU SINC}}$, PU SINC , $\overline{\text{PU SINC}}$, -----

Para gerar a marca de super-quadro, é necessário que o Contador de 17 bits gere o pulso "CARRY OUT" positivo, que será introduzido no Registrador de Deslocamento, resultando no seguinte estado:

S_0	S_1	S_2
1	0	0

Supondo que neste momento o Flip-Flop tipo D esteja com sua saída Q no nível "1" e analisando a tabela IV.1, podemos concluir que no quadro seguinte é gerada a PU SINC novamente, pois Q = 1 e $\overline{Q} = 0$. Ao mesmo tempo, desloca-se "1" de S_0 para S_1, introduzindo um zero em S_0 . Assim, temos a seguinte combinação no Registrador

S_0	S_1	S_2
0	1	0

Este padrão (010) faz com que a saída Q do Flip-Flop obedeça ao comando da entrada D, originado de $\overline{Q}$ por realimentação. Assim, Q e $\overline{Q}$ assumem os valores 0 e 1, respectivamente, gerando então uma PU SINC complementar ($\overline{\text{PU SINC}}$). O próximo sinal RESET introduz um novo nível zero em S_0, logo temos o seguinte estado no Registrador

S_0	S_1	S_2
0	0	1

O sinal "1" de S_2 estabelece ("set") nas saídas do Flip-Flop $Q = 0$ e $\overline{Q} = 1$, gerando novamente uma $\overline{\text{PU SINC}}$. É importante notar que esta $\overline{\text{PU SINC}}$ determina o fim da marca do super-quadro, pois o próximo sinal RESET introduzirá um novo zero no S_0, resultando novamente o padrão (0 0 0) no Registrador. O Gerador de Super-Quadro retorna então a sua atividade normal, gerando PU SINC e $\overline{\text{PU SINC}}$, alternadamente. Resumindo todo o processo, temos a seguinte evolução no conteúdo do Registrador:

S_0 →	0	0	0	1	0	0	0	0	---
S_1 →	0	0	0	0	1	0	0	0	---
S_2 →	0	0	0	0	0	1	0	0	
PU GERADA →	PUSINC	$\overline{\text{PUSINC}}$	PUSINC	PUSINC	$\overline{\text{PUSINC}}$	$\overline{\text{PUSINC}}$	PUSINC	$\overline{\text{PUSINC}}$	---

marca de super-quadro

onde, neste caso, temos uma marca de super-quadro do tipo (PU SINC, PU SINC, $\overline{\text{PU SINC}}$, $\overline{\text{PU SINC}}$).

Podemos notar que, no exemplo anterior, uma PU SINC foi gerada um quadro antes da chegada do pulso positivo do Contador de 17 bits, que estabelece "1" em S_0. Porém, no caso onde uma $\overline{\text{PU SINC}}$ é gerada primeiro que a PU SINC, teremos então outra marca de super-quadro, conforme mostrado abaixo:

S_0 →	0	0	0	1	0	0	0	0	
S_1 →	0	0	0	0	1	0	0	0	
S_2 →	0	0	0	0	0	1	0	0	
	$\overline{\text{PUSINC}}$	PUSINC	$\overline{\text{PUSINC}}$	$\overline{\text{PUSINC}}$	PUSINC	PUSINC	$\overline{\text{PUSINC}}$	PUSINC	---

marca de super-quadro

IV.2.2. Observações sobre o Gerador de Preâmbulo

Imediatamente após a geração do preâmbulo do surto de dados

o Multiplexador ativa o Embaralhador para receber os dados dos buffers de compressão. Os dados controlados pelo sinal DATA ENABLE são então embaralhados e colocados em seguida ao preâmbulo, formando um surto de dados que é enviado ao modulador.

Em virtude da não existência de canais de serviço nos surtos de referência, a Unidade de Controle de Referência inibe a Unidade de Canal de Serviço logo após a geração da sequência CIE. Simultaneamente, conforme visto no Capítulo III, o Multiplexador gera o sinal PORTADORA OFF, desativando o modulador.

É importante enfatizar que ao invés de usarmos o Decodificador e os Seletores programáveis para gerar os padrões de PU's e CIE desejados, poderíamos substituí-los por uma ROM. Neste caso,qualquer alteração nos padrões das PU's e dos CIE's pode ser feita simplesmente trocando-se a memória ROM.

IV.3. EMBARALHADOR E DESEMBARALHADOR

Uma sequência de bits com longo período sem transições pode causar vários problemas em sistemas digitais. Entre eles podemos destacar:

1. Geração de raias de alta potência no espectro de frequência do sinal modulado QPSK, provocando interferências indesejáveis em outros canais adjacentes.
2. Degradação da operação do demodulador pela falta de informação de relógio, que é obtida através dos próprios sinais modulados.

A fim de minimizar estes problemas, o Embaralhador gera uma sequência pseudo-aleatória, que é somada aos dados para uniformizar a densidade espectral e garantir uma alta densidade de transições. O Desembaralhador executa a operação inversa do Embaralhador,recuperando os dados originais dos sinais embaralhados.

IV.3.1. Embaralhador

O diagrama de blocos do Embaralhador, mostrado na Fig. VI.4, é composto por um Registrador de Deslocamento de 15 bits realimentado, um Seletor de 15 chaves e circuitos lógicos para o processo de adição.

A programação das realimentações no Registrador é baseada no seguinte polinômio primitivo:

$$h(x) = 1 + x + x^{15}$$

onde a realimentação para a célula Q_0 é feita através da operação módulo-2 (OU-EXCLUSIVO) entre os bits Q_{13} e Q_{14}. Nestas condições o Registrador consegue gerar uma sequência pseudo-aleatória de máximocomprimento, isto é, $2^{15}-1$ bits [13].

O comando PREAM START (MUX), proveniente do Multiplexador, carrega uma condição inicial no Registrador de Deslocamento de 15 bits, preparando a operação de embaralhamento. Esta condição inicial é selecionada e gravada no Seletor pelo operador e especifica a parte inicial da sequência pseudo-aleatória. Recebendo o sinal de início de embaralhamento (ou DATA ENABLE) do Multiplexador, o Registrador inicia a geração dessa sequência através do bit Q_{14}. Essa sequência é então somada módulo-2, através de dois OU-EXCLUSIVOS, aos dados do canal P e Q provenientes do Combinador de Dados. Estes dados embaralhados são enviados ao Gerador de Preâmbulo, adicionados com o preâmbulo e transmitidos para o modulador.

O processo de embaralhamento se interrompe no fim do surto de dados, quando o sinal DATA ENABLE é inibido pelo Multiplexador.

É importante notar que o processo de embaralhamento se repete ciclicamente a cada quadro, mantendo-se a mesma condição inicial.

IV.3.2. Desembalharador

O Desembaralhador, representado na Fig. IV.5, é idêntico ao Embaralhador, sendo porém controlado pelos sinais originados do Detector de Preâmbulo.

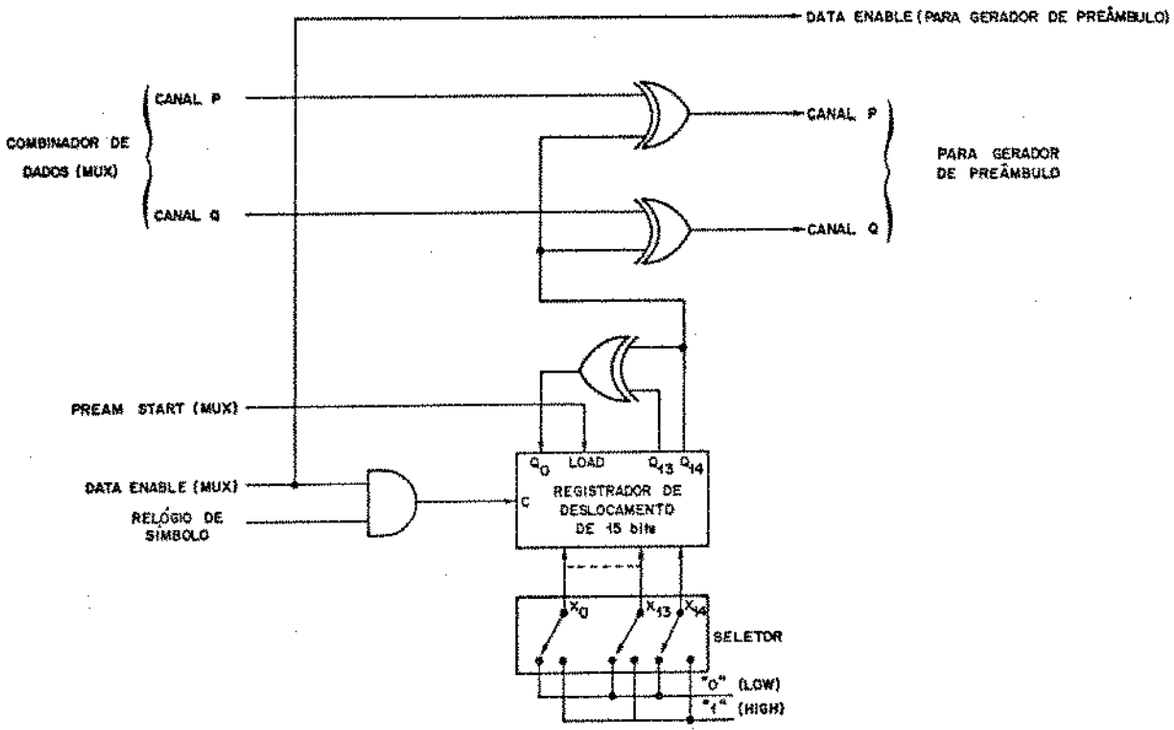


Fig. IV.4 - Diagrama de Blocos do Embaralhador

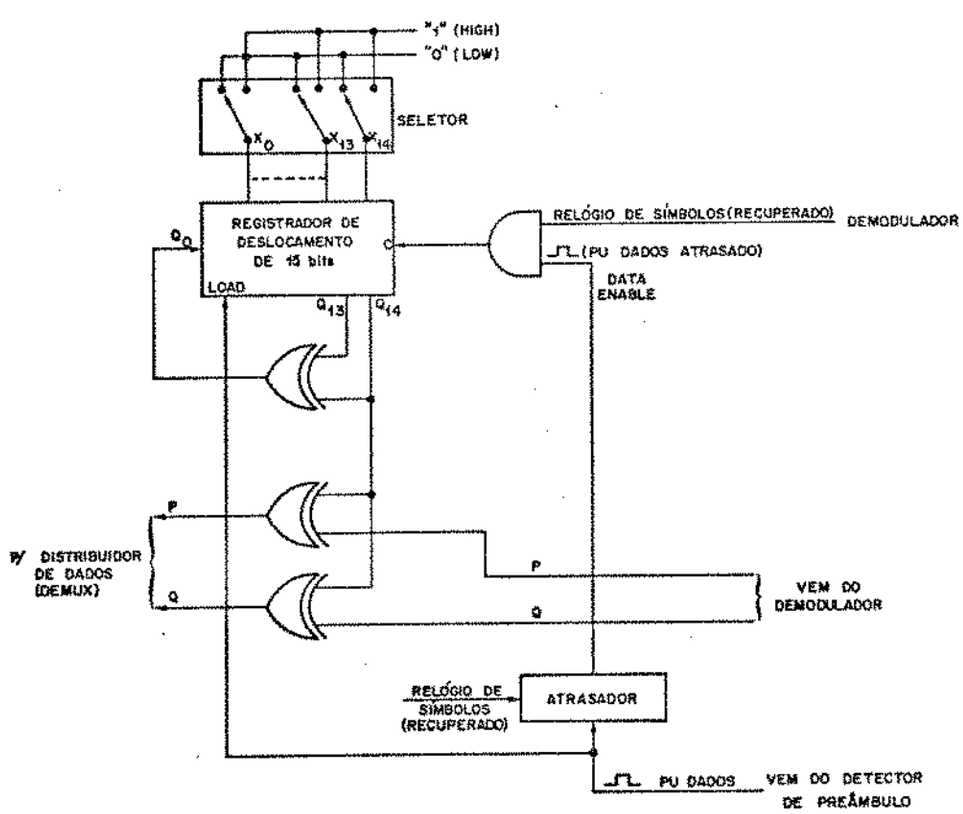


Fig. IV.5 - Diagrama de Blocos do Desembaralhador

O pulso PU DADOS do Detector de Preâmbulo carrega o Registrador de 15 bits com a mesma condição inicial do Embaralhador da estação transmissora, o que permite ao Desembaralhador a recuperação correta dos dados originais. O sinal PU DADOS, antes de chegar ao Desembaralhador, sofre um atraso de 16 símbolos, relativo à distância temporal entre PU DADOS e dados propriamente ditos no mesmo surto. O sinal PU DADOS atrasado ativa o Registrador, iniciando portanto a geração da mesma sequência pseudo-aleatória do Embaralhador da estação transmissora.

Somando módulo-2 esta sequência aos dados demodulados dos canais P e Q, recuperamos os dados originais, que em seguida são enviados para o Distribuidor de Dados do Demultiplexador.

É importante ressaltar que o relógio usado no desembaralhamento é o relógio recuperado a partir do surto de dados recebido, enquanto no Embaralhador o sinal de relógio utilizado é proveniente do relógio mestre local.

IV.4. UNIDADE DE CANAL DE SERVIÇO

A Unidade de Canal de Serviço estabelece um canal de comunicação direto entre as estações, transmitindo e recebendo as informações para controle e supervisão do sistema. Para isto, existem dois tipos de canais de serviço: canal telefônico (VOW) e teletipo (TTY OW).

A complexidade do circuito desta unidade depende do seu princípio de operação, ou seja, da estratégia usada na comunicação. Tendo em vista a simplicidade dos circuitos, vamos supor que não mais que uma chamada seja feita simultaneamente, ou seja, uma estação comunica-se com apenas uma outra estação. Para que isso seja feito, o operador disca um Código de Identificação de Chamada (CIC) da estação destinatária, transmitindo-o através de seu canal de serviço. Caso a estação local não obtenha qualquer resposta da estação chamada, o operador tenta novamente. Este método é simples e prático, evitando o uso de técnicas mais complexas. Se a estação necessitar transmitir uma mensagem para todas as demais estações do sistema, isto é, uma "mensagem comum", o operador simplesmente disca um código pré-deter

minado, de tal forma que todas as estações que estiverem com seus canais de serviço livres receberão essa mensagem unidirecional.

A Unidade de Canal de Serviço é mostrada na Fig. IV.6. Para transmitir a voz do operador ou o sinal de teletipo, o operador utiliza o Painel de Controle, informando ao Gerador de Chamada do Canal de Serviço qual o tipo de canal (VOW ou TTY OW) e qual a estação destinatária. Decodificando estas informações, o Seletor ativa então a interface correspondente, ou seja, se o canal escolhido for TTY OW, a Interface TTY OW será selecionada. A Interface TTY OW recebe os sinais provenientes de seu terminal teletipo, armazenando-os nos buffers e transmitindo-os a uma taxa apropriada. A Interface VOW digitaliza a voz do operador e a transmite também a uma taxa adequada. É importante notar que tanto o sinal do teletipo como o da voz do operador digitalizada são transmitidos apenas quando o Seletor recebe os sinais TTY GATE ou VOW GATE, respectivamente. Além disso, antes de transmitirmos os sinais de VOW e TTY, o Seletor recebe do Gerador de Chamada do Canal de Serviço o Código de Identificação de Chamada (CIC) da estação destinatária, que é transmitido à frente dos sinais de VOW e TTY. Assim sendo, antes de recuperar quaisquer sinais de VOW e TTY, é necessário que a estação detecte este Código de Identificação de Chamada (CIC).

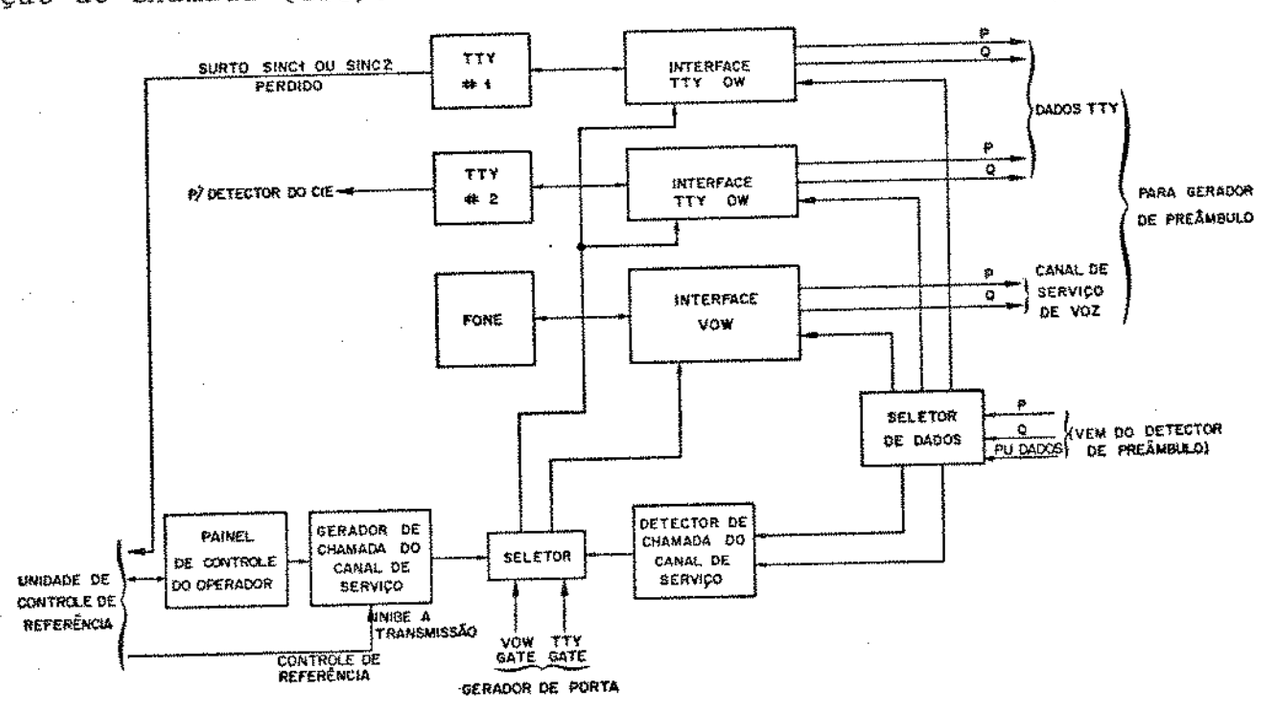


Fig. IV.6 - Diagrama de Blocos da Unidade de Canal de Serviço

Na recepção, o Seletor de Dados e o Detector de Chamada do Canal de Serviço são preparados pelo sinal PU DADOS, proveniente do Detector de Preâmbulo, para detectar o Código de Identificação de Chamada (CIC). Caso afirmativo, o Seletor ativa a Interface correspondente para que ela recupere os dados recebidos pelo Seletor de Dados. Os dados são transformados para a forma adequada e enviados a seus respectivos terminais.

Não existe a necessidade de se transmitir os canais de serviço nos surtos de referência, pois estas estações enviam também no quadro seus surtos de dados, que já contêm no preâmbulo os canais de serviço.

É importante ressaltar que a Unidade de Canal de Serviço mantém comunicação constante com a Unidade de Controle de Referência, informando o estado de sincronismo do sistema AMDT de cada estação, com intuito de manter a operação normal do sistema.

IV.5. ESTRATÉGIA DE SUBSTITUIÇÃO DA ESTAÇÃO DE REFERÊNCIA

Conforme já vimos, normalmente os sistemas AMDT possuem dois surtos de referência, SINC 1 e SINC 2 (vide Fig. III.2). A estação que transmite o SINC 1 é denominada estação de referência secundária e a estação que transmite o SINC 2 é a estação de referência principal ou primária. A razão principal pela qual distinguimos as estações de referência é que, embora ambas transmitam os surtos de referência, somente a estação de referência principal envia seu surto livremente com frequência $1/T_q$. Isto é, a estação de referência secundária e as demais estações que compõem a rede, mantêm o sincronismo através do surto da estação de referência principal, SINC 2 (vide Cap. VII). Assim sendo, a detecção do SINC 2 predomina sobre a detecção do SINC 1 (vide Cap. V).

Para que o processo de substituição da estação de referência seja rápido e eficiente, hierarquizamos previamente todas as estações do sistema AMDT, conforme mostrado na Tabela IV.2.

1	ESTAÇÃO	A
2	ESTAÇÃO	B
3	ESTAÇÃO	C
4	ESTAÇÃO	D
5	ESTAÇÃO	E
⋮		⋮
N	ESTAÇÃO	Z

Tabela IV.2

Neste caso, as estações A e B são de referência principal e secundária, respectivamente. A estação C, dessa forma, será a candidata mais próxima para a substituição de uma das estações de referência, quando ocorrer alguma falha em A ou B. Caso a estação C não seja capaz de desempenhar essa função, a estação D entrará automaticamente. E assim sucessivamente para as demais estações.

O processo de substituição só é iniciado quando tivermos pelos menos um número Nm, pré-fixado, de estações do sistema que comunicaram a todas as outras estações, através de seu canal de serviço, que elas deixaram de receber o surto de referência.

A unidade que comanda o processo de substituição é denominada Unidade de Controle de Referência, a qual mantém comunicação constante com a Unidade de Canal de Serviço, obtendo assim as informações do sistema AMDT. Além disso, esta unidade, representada na Fig. IV.7, é responsável pela geração dos surtos de referência. Assim, esta unidade possui as seguintes funções:

1. Ao receber o sinal PREAM START (SINC 1) ou PREAM START (SINC 2), a unidade gera o sinal CONTROLE DE REFERÊNCIA para:

- gerar o surto de referência SINC 1 ou SINC 2;
- inibir a geração do sinal de Início de Embaralhamento;
- impedir a transmissão do sinal de VOW e TTY (vide seção IV.4);

2. Se a estação local for de referência principal, a Unidade de Controle de Referência autoriza o Sincronizador de Surto, através

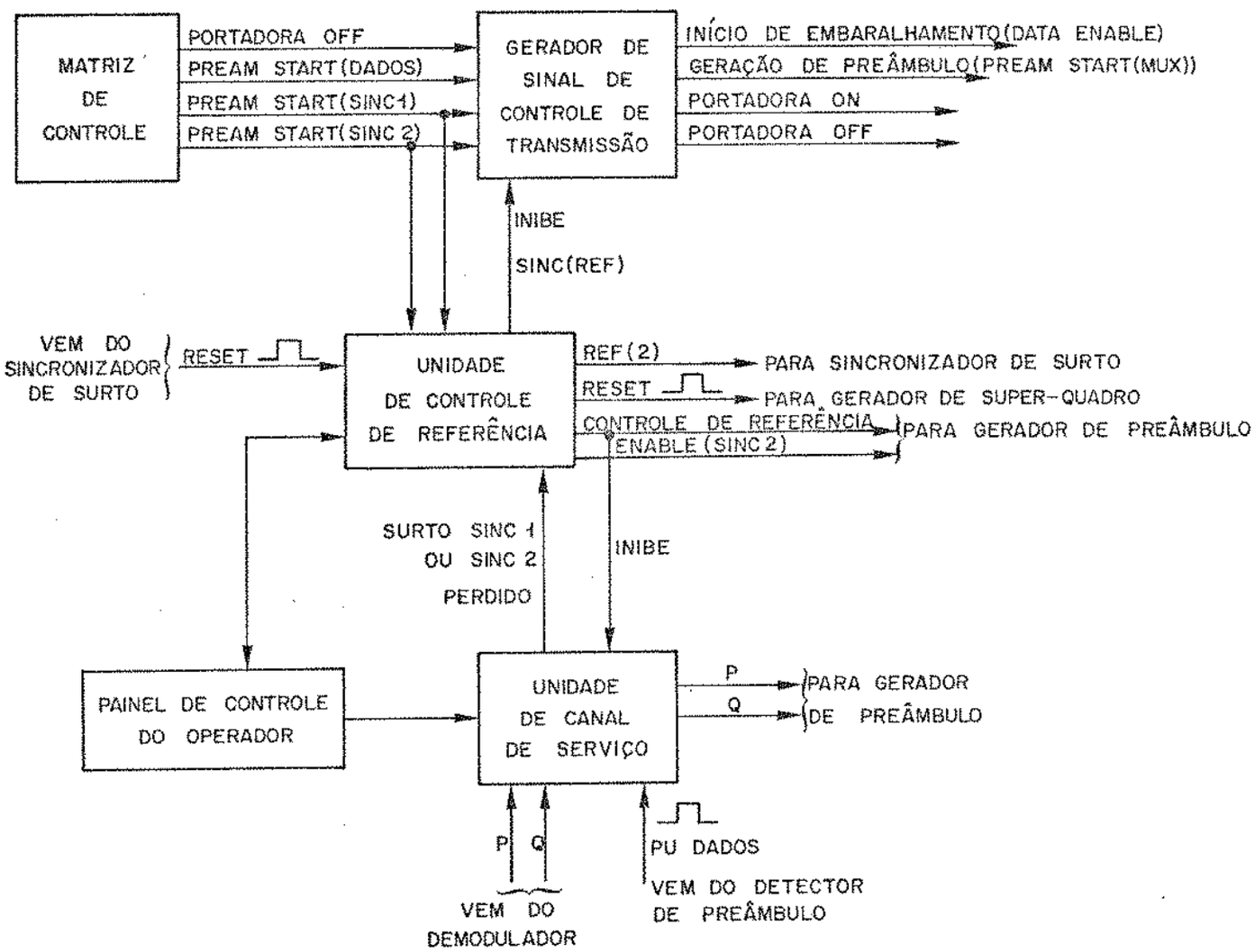


Fig. IV.7 - Estratégia de Controle de Referência

de REF(2), a gerar o sinal RESET livremente a cada T_q segundos. Recebendo o sinal RESET, a Unidade de Controle de Referência envia-o para o Gerador de Super-Quadro a fim de incrementar o Contador de 17 bits à taxa de quadro.

3. Interpretando as informações provenientes da Unidade de Canal de Serviço, a Unidade de Controle de Referência pode iniciar o processo de substituição de uma das estações de referência automaticamente ou com a interveniência do operador. Temos então os seguintes casos:

I. Supondo que Nm ou mais estações deixem de detectar o surto SINC 1, estas estações comunicarão, através de seus canais de serviço, este evento às demais estações. Assim sendo, as seguintes medidas devem ser tomadas:

a. A estação de referência secundária interrompe a transmissão do surto SINC 1.

b. A estação de referência principal continua a operar normalmente, transmitindo o surto SINC 2 livremente a cada T_q segundos. Assim, todas as estações que compõem o sistema continuam sincronizadas a ela.

c. Uma nova estação, a primeira da hierarquia dada pela tabela anterior, inicia a transmissão dos surtos SINC 1, tornando-se a estação de referência secundária.

II. Supondo que o surto SINC 2 deixe de ser recebido por Nm ou mais estações, as seguintes providências devem ser tomadas:

a. A estação de referência principal interrompe a sua transmissão dos surtos SINC 2.

b. A estação de referência secundária passa a transmitir seus surtos SINC 1 independentemente da detecção do surto SINC 2. Assim, as demais estações estarão sincronizadas aos surtos SINC 1.

c. A primeira estação da hierarquia pré-estabelecida, dada pela tabela anterior, inicia a transmissão dos surtos SINC 2, porém sincronizada ao SINC 1.

d. Quando esta estação substituta começar a receber seus próprios surtos, ela passa a transmití-los livremente com período T_q, retomando a função da estação de referência principal.

e. Quando a estação de referência secundária começar a receber novamente os surtos SINC 2 transmitidos pela nova estação de referência, ela imediatamente interrompe a transmissão livre do surto SINC 1, passando a sincronizá-lo com o surto SINC 2.

CAPÍTULO V

UNIDADE DETECTORA DE PREÂMBULO

V.1. INTRODUÇÃO

Basicamente, temos dois processos temporais distintos em um sistema AMDT: o processo de transmissão e o de recepção, onde o primeiro é comandado pelo sinal RESET do Sincronizador de Surto, enquanto o segundo pela detecção do surto de referência. À primeira vista pode parecer que estes processos são independentes entre si, mas veremos que o primeiro processo está estreitamente subordinado ao segundo.

A Unidade Detectora de Preâmbulo, ou simplesmente o Detector de Preâmbulo, tendo como objetivo determinar uma acurada referência temporal para cada surto, possui as seguintes funções:

1. Receber os surtos demodulados e decodificados diferencialmente;
2. Efetuar o processo de sincronização de quadro,onde a retenção do sincronismo é feita através da geração de aberturas temporais de 7 símbolos para detecção das PU SINC's. O dimensionamento da abertura da janela temporal para detecção da PU encontra-se detalhada no Cap. VII;
3. Gerar aberturas temporais de 7 símbolos para a detecção das PU DADOS's;
4. Gerar uma abertura de 250 símbolos para o processo de aquisição inicial de janela temporal (vide Capítulo VI);
5. Gerar pulsos de imitação, quando as PU SINC's ou PU DADOS's não forem detectadas dentro das janelas de 7 símbolos;
6. Enviar pulsos de detecção ou de imitação de PU DADOS ao Demultiplexador e à Unidade de Canal de Serviço;
7. Enviar pulsos de detecção do surto de referência e de detecção do surto local ao Sincronizador de Surto, para o processo de sincronização de surto;
8. Detectar a marca de super-quadro para o processo de aquisição inicial de janela temporal.

O Detector de Preâmbulo, mostrado na Fig. V.1, é composto pelas seguintes unidades: um Detector de PU, um Gerador de Abertura , uma Unidade de Aquisição e Detecção de PU (CADPU), uma Unidade de

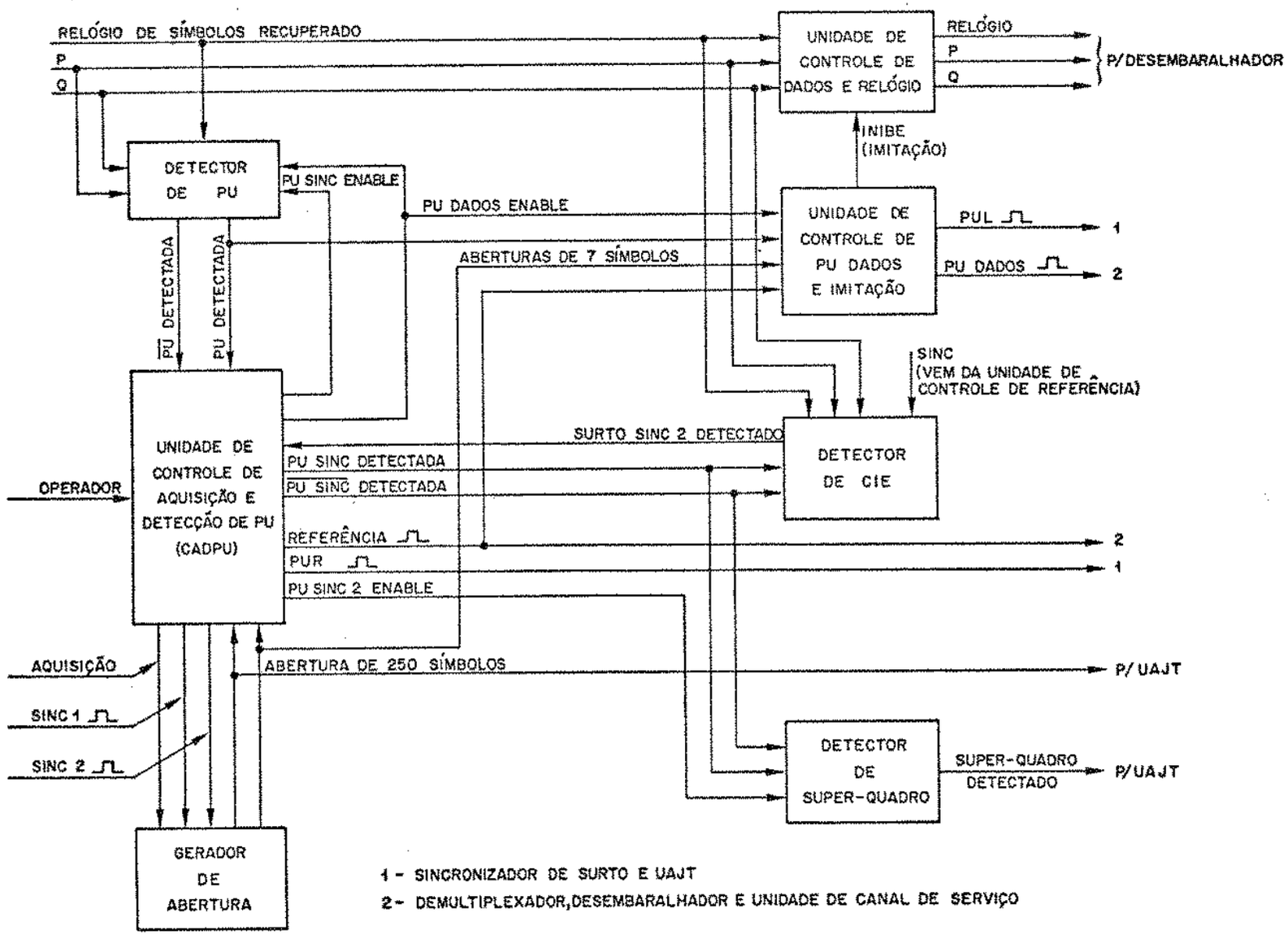


Fig. V.1 - Diagrama de Blocos do Detector de Preâmbulo

UNICAMP BIBLIOTECA CENTRAL

Controle de Dados e Relógio, uma Unidade de Controle de PU DADOS e Limitação, um Detector de CIE e um Detector de Super-Quadro.

Os dados demodulados em fase e quadratura, P e Q, são decodificados diferencialmente e introduzidos no Detector de Palavra de Sincronismo, à taxa de símbolos. O Detector de Palavra de Sincronismo, ou Detector de PU, detecta a PU SINC e sua complementar, $\overline{\text{PU SINC}}$, bem como a PU DADOS, dependendo dos sinais PU SINC ENABLE ou PU DADOS ENABLE provenientes da Unidade de Aquisição e Detecção de PU (CADPU). Isto é, se o sinal for PU SINC ENABLE, o Detector de PU detectará a PU SINC ou $\overline{\text{PU SINC}}$, ao passo que se o sinal for PU DADOS ENABLE, o Detector procurará apenas PU DADOS.

Controlado pela CADPU, o Gerador de Abertura abre uma janela temporal de 7 símbolos para a detecção de cada PU contida no quadro durante a operação normal. Além disso, ele abre uma janela de 250 símbolos, permitindo que a estação local realize seu processo de aquisição inicial de janela temporal.

A Unidade de Controle de Aquisição e Detecção de PU, ou simplesmente CADPU, é um dos blocos mais importantes de um sistema AMDT, pois ela é responsável tanto pelas estratégias de sincronismo (aquisição inicial e retenção de sincronismo de quadro) como também pelo controle e supervisão do funcionamento normal do sistema AMDT.

De acordo com o tipo de operação executada pelo Detector de Preâmbulo, podemos separar em cinco os estados internos da Unidade de Aquisição e Detecção de PU (CADPU), conforme ilustrado na tabela V.1.

Quando o sistema AMDT é inicialmente ligado, a CADPU encontra-se automaticamente no estado E_1, processo de busca, no qual o Detector de PU procura apenas o surto de referência SINC 2 [2]. Note que, neste estado, a detecção do surto SINC 2 é dada pela detecção da PU SINC mais o CIE do surto de referência principal. Embora haja dois surtos de referência, SINC 1 e SINC 2, procuramos apenas o surto SINC 2 (Principal) no estado de busca. Para isto, o sinal PU SINC ENABLE da CADPU ativa o Detector de PU para detectar apenas PU SINC ou $\overline{\text{PU SINC}}$. Quando a primeira PU SINC é encontrada, a CAPDU ativa o Detector de CIE e verifica se este corresponde à estação principal. Uma vez declarada a detecção do surto SINC 2, a CADPU passa para o estado E_2 de confirmação. Caso contrário, a CADPU continua seu pro

ESTADOS	OPERAÇÕES EFETUADAS
E_1: Estado de busca	Busca inicial do surto de referência SINC 2
E_2: Estado de Confirmação	Detecção do surto SINC 2 em M quadros consecutivos
E_3: Estado normal sem transmissão do surto local	Recepção e detecção normal dos surtos de referência e de dados contidos no quadro
E_4: Estado de aquisição inicial local	União do estado E_3 com o processo de aquisição inicial de janela temporal pela estação local
E_5: Estado Normal com transmissão do surto local	Recepção e detecção normal dos surtos de referência e de dados contidos no quadro, inclusive do surto local

Tabela V.1

cesso de busca símbolo a símbolo até que o surto SINC 2 seja encontrado.

O Gerador de Abertura é ativado no estado E_2 pela CADPU . Neste estado a CADPU seleciona apenas uma janela temporal de 7 símbolos para a detecção do surto SINC 2, com objetivo de eliminar falsas detecções. Embora normalmente sejam geradas várias janelas temporais de 7 símbolos, no estado E_2 a CADPU seleciona somente aquela referente a PU do surto SINC 2, ignorando os restantes que são para a detecção do surto SINC 1 e de dados. O processo de confirmação (E_2) só é considerado completo se tivermos a detecção do surto SINC 2 em M quadros consecutivos, declarando assim o sincronismo de quadro. A CADPU entra, então, no processo normal de operação, E_3, iniciando a recepção de todos os surtos presentes no quadro.

No estado E_3, a CADPU gera vários sinais de controle para a execução das seguintes operações:

a. Enviar o sinal SINC 1 ao contador intra-quadro do Gerador de Abertura para carregá-lo ("PRESET") com um valor pré-estabelecido;

b. Gerar o sinal SINC 2 para zerar ("RESET") o mesmo contador;

c. Realizar o processo de retenção de sincronismo, ou seja, M' fracassos consecutivos na detecção de ambos os surtos de referência faz com que a CADPU declare a perda de sincronismo de quadro, retornando ao processo de busca (E_1);

d. Gerar um pulso SINC 1 imitação caso a PU do surto SINC 1 não seja eventualmente detectada dentro da janela de 7 símbolos;

e. Enviar o sinal PU DADOS ENABLE para a Unidade de Controle de PU DADOS e Imitação para a detecção dos surtos de dados;

f. Gerar um pulso REFERÊNCIA (REF) a partir de SINC 1, SINC 2 ou SINC 1 imitação para estabelecer o início do quadro de recepção ao Demultiplexador e à Unidade de Canal de Serviço.

O estado de aquisição inicial local (E_4) da CADPU é uma

união do processo normal de operação (E_3) com o processo de aquisição inicial de janela temporal. A CADPU comanda o processo de aquisição inicial de janela temporal através do sinal AQUISIÇÃO, cuja duração é um pouco maior que 250 símbolos. Em geral, a CADPU só inicia o processo E_4 com a intervenção do operador, que autoriza o início desta operação. Este sinal faz com que o Gerador de Abertura gere uma janela de 250 símbolos, que é enviada à Unidade de Aquisição de Janela Temporal (UAJT). Assim sendo, o sinal AQUISIÇÃO só aparece em um determinado intervalo de tempo no quadro, onde a estação local poderá receber o seu próprio surto via satélite.

Com o processo de aquisição de janela temporal realizado, a UAJT comunica à CADPU o fim do processo, levando-a ao estado E_5, operação normal com transmissão do surto local. Assim sendo, o Sincronizador de Surto ativa as unidades de transmissão, para a formação e transmissão do surto local.

No estado E_5, a CADPU executa as mesmas operações do estado E_3, comandando a detecção de cada surto presente no quadro AMDT, inclusive o próprio surto da estação local dentro de uma janela de 7 símbolos. Neste estado ainda é realizada a operação da geração e envio do pulso PUR para o Sincronizador de Surto, com a finalidade de estabelecer uma referência temporal de quadro recebido, para a manutenção do sincronismo de surto. A CADPU desligará o Sincronizador de Surto, quando ocorrer a perda de sincronismo de quadro ou de surto, retornando ao estado E_1 ou E_3, respectivamente. Neste caso, a CADPU também interrompe a transmissão do surto local.

Ao receber o pulso de detecção de PU, a Unidade de Controle de PU DADOS e Imitação gera um pulso PU DADOS, que será usado pelo Demultiplexador, pelo Desembaralhador e pela Unidade de Canal de Serviço na recuperação dos dados corretamente. Também é gerado o pulso PU DADOS imitação, caso a PU DADOS não seja detectada dentro da janela temporal de 7 símbolos, o qual terá as mesmas funções do pulso PU DADOS. Com este pulso imitação, a Unidade de Detecção de PU DADOS e Imitação impede que os dados demodulados e decodificados diferencialmente sejam recuperados, inibindo a Unidade de Controle de Dados e Relógio. Esta medida elimina a possibilidade de recuperação errônea dos dados, já que o início do surto de dados recebido não é obtido.

O Detector de Super-Quadro detecta a marca do super - quadro, gerando e enviando um pulso de detecção à Unidade de Aquisição de Janela Temporal (UAJT), permitindo que a estação local realize seu processo de aquisição de janela temporal num intervalo de tempo pré-determinado.

Estudaremos a seguir, mais detalhadamente, cada bloco que compõe a Unidade Detectora de Preâmbulo, sugerindo uma possível implementação.

V.2. DETECTOR DE PALAVRA ÚNICA

Devido a sua versatilidade, os correladores digitais, ou detectores digitais, têm sido constantemente usados na detecção de padrões binários em comunicações. Basicamente, um detector digital é composto por um registrador de n bits, n somadores módulo-2, somadores binários e um comparador de limiar [5],[7].

Nesta seção apresentaremos um detector digital típico, controlado pela Unidade de Controle de Aquisição e Detecção de PU (CADPU) e usado para a detecção de PU SINC, $\overline{\text{PU SINC}}$ e PU DADOS. Este detector, cujo diagrama de bloco é mostrado na Fig. V.2, possui as seguintes características:

1. Detecta PU's com até 20 bits de comprimento;
2. Todas as operações são executadas digitalmente;
3. O limiar de tolerância de erro para a detecção de PU pode variar de 0 a 20 bits;
4. Possui capacidade de operação em alta velocidade;
5. É de baixa complexidade.

Após a demodulação e decodificação diferencial, os dados binários nos canais P e Q são introduzidos, respectivamente, em dois registradores de deslocamento de 10 bits à taxa de símbolos. Obviamente, o relógio de símbolos é extraído do próprio surto recebido pelo demodulador. Os registradores de 10 bits, ao receberem esses dados, geram internamente seus complementares binários.

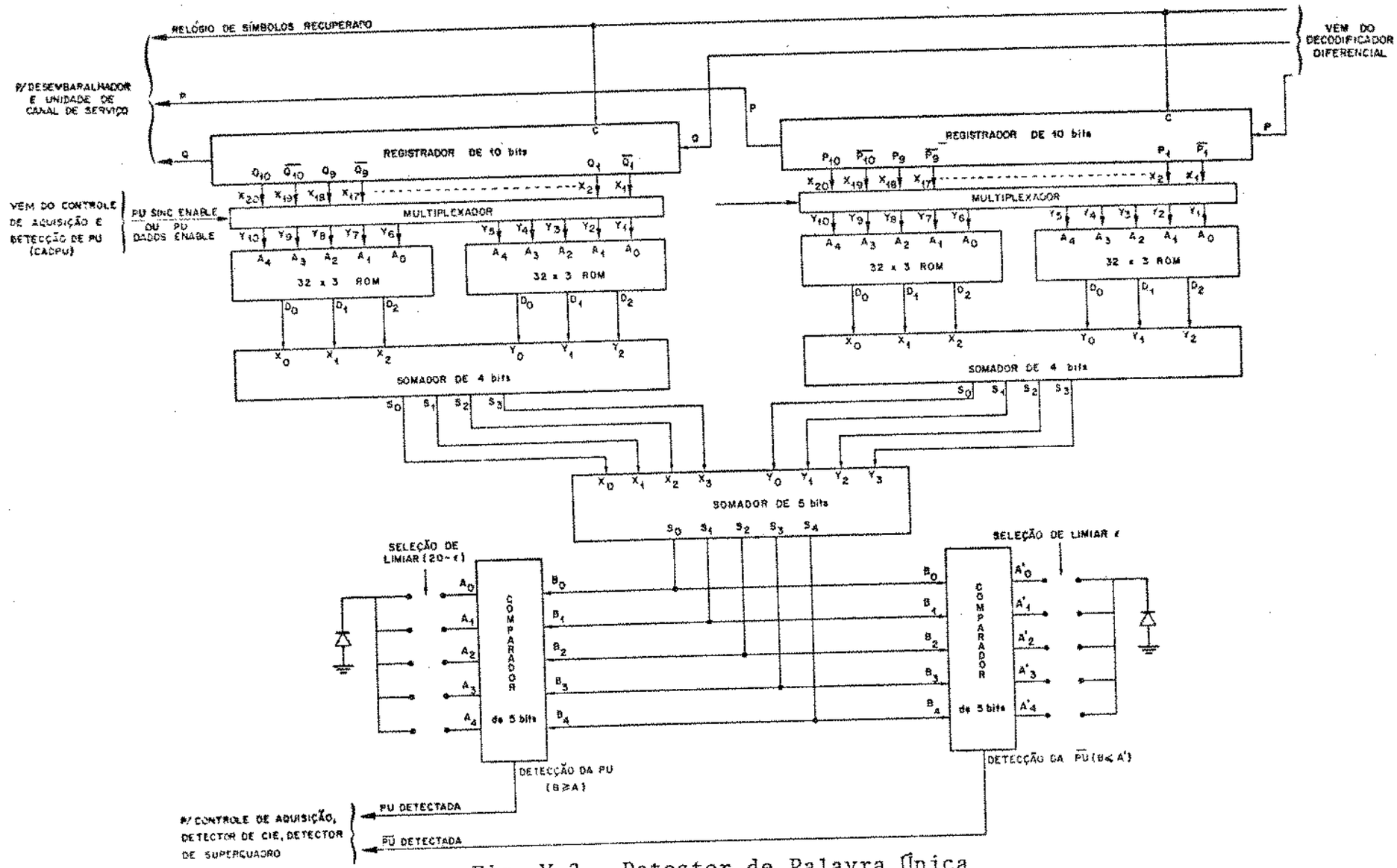


Fig. V.2 - Detector de Palavra Única

Dessa forma, temos uma sequência de 20 bits na saída de cada registrador. Isto é, supondo que as sequências contidas nos dois registradores sejam (Q_{10} Q_9 Q_8 ... Q_1) e (P_{10} P_9 P_8 ... P_1), teremos nas saídas dos registradores duas novas sequências (Q_{10} $\overline{Q}_{10}$ Q_9 $\overline{Q}_9$ ..... Q_1 $\overline{Q}_1$) e (P_{10} $\overline{P}_{10}$ P_9 $\overline{P}_9$ ... P_1 $\overline{P}_1$). Cada uma destas sequências de 20 bits é introduzida em um multiplexador, que seleciona um padrão de 10 bits provenientes da sequência de 20 bits introduzida. A seleção deste padrão de 10 bits é comandada pelo sinal PU SINC ENABLE ou PU DADOS ENABLE provenientes da CADPU. Em outras palavras, se o sinal for PU SINC ENABLE, o multiplexador escolherá o padrão de 10 bits correspondente à PU SINC, ao passo que se o sinal for PU DADOS ENABLE, ele escolherá o padrão correspondente à PU DADOS. Assim sendo, o Detector de PU é capaz de detectar duas sequências distintas.

Uma maneira prática para implementar o multiplexador é usar uma ROM (ou PROM), devido a sua versatilidade na reprogramação do padrão de PU.

A reprogramação do multiplexador é feita previamente pelo operador de acordo com as PU's, por exemplo, se a PU SINC no canal Q for (1101000101), então o multiplexador será programado para escolher as saídas do registrador que fornecem o padrão Q_{10} Q_9 $\overline{Q}_8$ Q_7 $\overline{Q}_6$ $\overline{Q}_5$ $\overline{Q}_4$ Q_3 $\overline{Q}_2$ Q_1, conforme representado na Fig. V.3. Este padrão selecionado pelo multiplexador dará, quando ocorrer o casamento perfeito

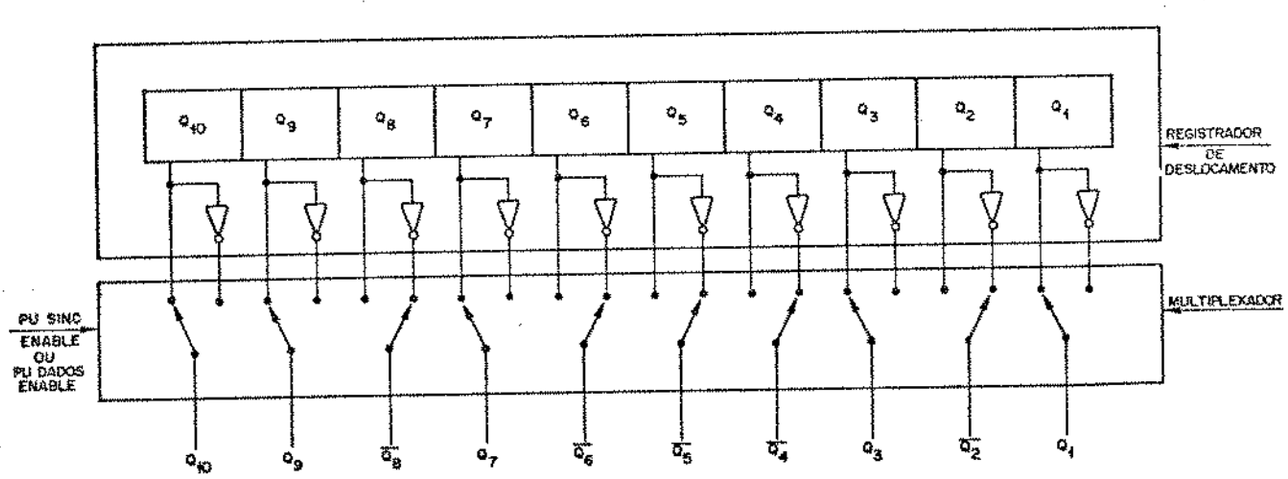


Fig. V.3 - Programação do Multiplexador

com a parte da PU contida no canal Q, o número máximo de 1's à sua saída. Isto é, teremos na saída do multiplexador um padrão de 10 bits de "1's", se ocorrer uma coincidência total da sequência contida nos registradores com a PU pré-determinada. Note também que esta transformação feita pelo multiplexador permite que determinemos facilmente os bits discordantes ou concordantes entre a palavra recebida e palavra única.

A decisão de detecção de PU SINC ou PU DADOS será baseada no número de coincidências em relação a um limiar pré-estabelecido. A saída de 10 bits de cada multiplexador é dividida em 2 grupos de 5 bits, que são introduzidos, respectivamente, em duas ROM's (32x3) idênticas, cuja tabela-verdade é dada abaixo:

ENTRADAS					SAÍDAS		
A_4	A_3	A_2	A_1	A_0	D_1	D_2	D_3
0	0	0	0	0	0	0	0
0	0	0	0	1	0	0	1
0	0	0	1	0	0	0	1
0	0	0	1	1	0	1	0
0	0	1	0	0	0	0	1
0	0	1	0	1	0	1	0
0	0	1	1	0	0	1	0
0	0	1	1	1	0	1	1
0	1	0	0	0	0	0	1
0	1	0	0	1	0	1	0
0	1	0	1	0	0	1	0
0	1	0	1	1	0	1	1
0	1	1	0	0	0	1	0
0	1	1	0	1	0	1	1
0	1	1	1	0	0	1	1
0	1	1	1	1	1	0	0
1	0	0	0	0	0	0	1
1	0	0	0	1	0	1	0
1	0	0	1	0	0	1	0
1	0	0	1	1	0	1	1
1	0	1	0	0	0	1	0
1	0	1	0	1	0	1	1
1	0	1	1	0	0	1	1
1	0	1	1	1	1	0	0
1	1	0	0	0	0	1	0
1	1	0	0	1	0	1	1
1	1	0	1	0	0	1	1
1	1	0	1	1	1	0	0
1	1	1	0	0	0	1	1
1	1	1	0	1	1	0	0
1	1	1	1	0	1	0	0
1	1	1	1	1	1	0	1

Tabela V.2

A saída (D_0 D_1 D_2) de cada ROM mostra, em forma binária, os números de "1's" nela introduzidos. Para obter o número total de coincidências em cada canal, usamos um somador de 4 bits, que soma as saídas das duas ROM's. Os resultados (S_0 S_1 S_2 S_3) obtidos nas saídas de cada somador de 4 bits dos canais P e Q são enviados a um somador de 5 bits, onde é efetuado o cálculo final do número total de coincidências entre as sequências nos dois registradores com a PU desejada. Nota-se que, pela Fig. V.2, existe uma perfeita simetria dos circuitos descritos para os canais P e Q, isto é, temos os mesmos componentes para cada canal.

As saídas (S_0 S_1 S_2 S_3 S_4) do somador de 5 bits são introduzidas em dois comparadores, onde são feitas comparações com dois limiares: limiar de detecção ($20-\varepsilon$) e limiar de erros permitido (ε).

Se o número de coincidências na saída do somador de 5 bits for superior ou igual a ($20-\varepsilon$), o comparador C_1 de 5 bits declara a detecção da PU, gerando então o pulso PU DETECTADA. Caso o número de coincidências seja inferior ou igual ao número de erros permitidos (ε), o comparador C_2 indica a detecção da $\overline{PU}$, produzindo o pulso $\overline{PU}$ DETECTADA. Os pulsos exclusivos PU DETECTADA e $\overline{PU}$ DETECTADA são transmitidos para a CADPU, para o Detector de CIE e para o Detector de Super-Quadro.

O limiar de detecção ($20-\varepsilon$) e o limiar de erro permitido (ε) são previamente programados nos seletores em forma binária (A_0, A_1, A_2, A_3, A_4) e (A_0', A_1', A_2', A_3', A_4'), respectivamente. A programação dos limiares e o princípio de operação dos seletores são análogos aos seletores do Gerador de Preâmbulo discutidos na seção IV.2.

É importante ressaltar que a escolha dos limiares deve ser feita criteriosamente, pois dependendo da aplicação e das condições do meio de transmissão, podemos otimizar a confiabilidade do sistema através da utilização de uma estratégia de sincronismo adequada[2].

Por outro lado, a escolha do padrão de PU SINC e PU DADOS, também deve ser feita com critérios, a fim de minimizar as falsas detecções [3].

Tendo em vista a ocorrência da ambiguidade de fase de múltiplos inteiros de 90° na demodulação QPSK, foi utilizada uma codificação diferencial dos dados transmitidos. Uma outra forma de se re

solver o problema da ambiguidade de fase em sistema AMDT pode ser obtida através da própria PU do surto recebido, que já possui a função de sincronização. Um circuito, em forma de diagrama de blocos, que resolve a ambiguidade de fase em sistemas AMDT é dado a seguir [7], [2]:

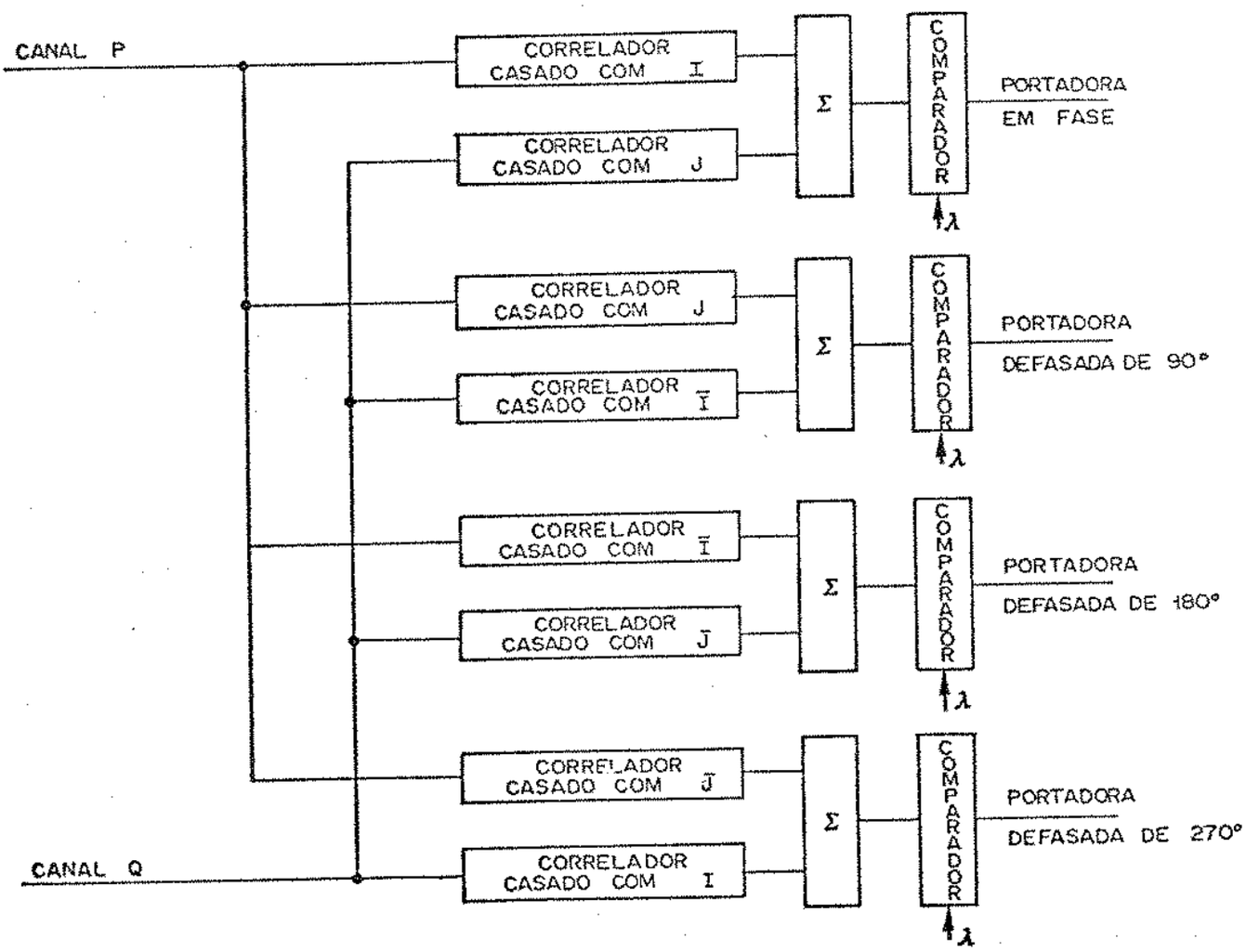


Figura V.4

Neste circuito são utilizados 4 pares de correladores, sendo que cada par está casado com uma das 4 possíveis rotações de fase, ou seja, casado com (I,J), $(J,\bar{I})$, $(\bar{I},\bar{J})$ e $(\bar{J},I)$, onde I é a porção da PU contida no canal P, enquanto J é a parte da PU contida no canal Q.

O conjunto de pares de correladores casados com (I,J) e $(\bar{I},\bar{J})$ corresponde exatamente ao Detector de PU da Fig. V.2. Assim sendo, um novo detector que resolve completamente a ambiguidade de fase como o mostrado na Fig. V.5, é composto de dois detectores semelhantes aos dados na Fig. V.2. Um dos detectores é casado com $(\bar{J},I)$ e $(J,\bar{I})$, enquanto o outro é casado com (I,J) e $(\bar{I},\bar{J})$. Além disso, existe um circuito de correção de fase na saída destes dois detectores, cujo objetivo é converter os dados para a fase nula [2].

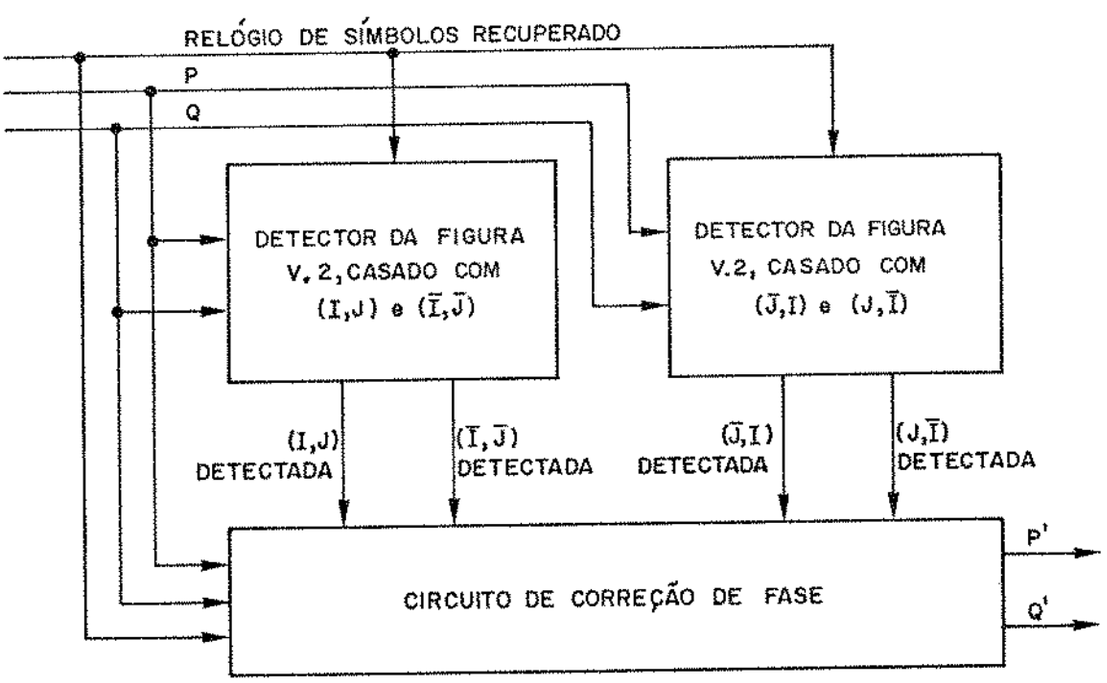


Fig. V.5 - Detector de PU que corrige ambiguidade de fase

É importante salientar que a utilização da PU na resolução da ambiguidade de fase implica no abandono do uso de PU PU $\overline{PU}$ $\overline{PU}$ ou $\overline{PU}$ $\overline{PU}$ PU PU na detecção da marca do super-quadro, visto que sempre existirá uma correção de fase, mesmo quando a PU invertida é transmitida com fase nula. Todavia, neste caso podemos empregar uma dupla inversão de CIE do surto de referência principal para a determinação da marca de super-quadro. Assim, a detecção da marca $\overline{CIE}$ $\overline{CIE}$ CIE CIE ou CIE CIE $\overline{CIE}$ $\overline{CIE}$ indicará o início de um período de super-quadro.

V.3. GERADOR DE ABERTURA

A técnica de abertura de janela temporal tem como principal função a eliminação de falsas detecções de PU durante o processo de retenção de sincronismo, bem como auxiliar na aquisição do sincronismo de quadro. Esta técnica utiliza-se do fato da palavra de sincronismo (PU) ser periódica e dos pulsos de falsa detecção estarem aleatoriamente distribuídos dentro do quadro. Assim, a técnica de abertura nada mais é do que um método de previsão da posição mais provável de ocorrência do pulso da PU seguinte à PU detectada num dado instante.

Na Fig. V.6, apresentamos o diagrama lógico de um Gerador de Abertura, cujas principais funções são:

1. Gerar até 32 janelas temporais de 7 símbolos em um período de quadro para detecção das PU SINC's e PU DADOS's;
2. Gerar, quando necessário, uma janela temporal de 250 símbolos para o processo de aquisição inicial da estação local.

Nota-se que a configuração e o princípio de operação deste Gerador é semelhante ao do Multiplexador de transmissão descrito na seção III.2.

Todos os instantes de geração das janelas estão gravados sequencialmente em uma ROM, que transfere estas informações para uma RAM quando o sistema inicia sua operação. A RAM, assim como a ROM ,

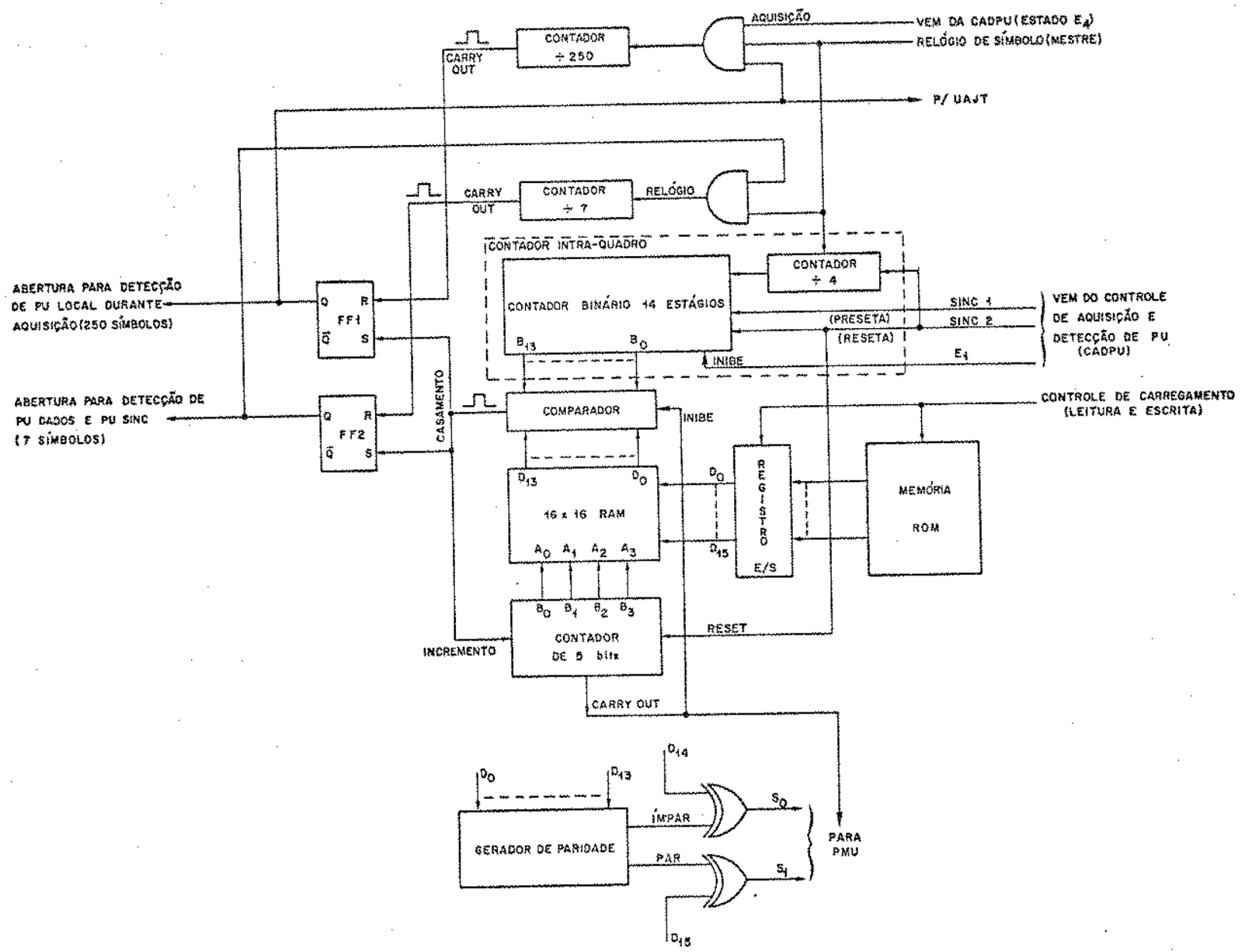


Fig. V.6 - Gerador de Abertura

deve possuir uma capacidade de armazenamento suficiente para que sejam geradas as aberturas temporais para todos os surtos presentes no quadro, inclusive para os surtos de referência. Logo, devemos escolher a RAM e a ROM com capacidades mínimas de 30 palavras de 16 bits para o nosso caso típico, visto que no máximo temos 28 surtos de dados e 2 surtos de referência.

Um contador de 5 bits é utilizado para especificar todas as palavras da RAM. Para o nosso caso típico, este contador determina no máximo 32 palavras, que é suficiente para o número de surtos de um quadro. O contador de 5 bits é incrementado pelo sinal de casamento sempre que ocorre uma coincidência entre a palavra da RAM e o estado do contador de 14 estágios. Como o contador de 5 bits é capaz de especificar todas as palavras da RAM, jamais gerará um pulso CARRY OUT, que informa o estouro da máxima capacidade do contador. Caso seja gerado o sinal CARRY OUT, a Unidade de Monitoração de Desempenho (UMD) deve tomar uma medida adequada.

O processo de carregamento da ROM para a RAM é supervionado pela unidade de controle de carregamento. Cada palavra transferida possui 16 bits, onde os 14 primeiros bits $(D_0,D_1,\ldots,D_{13})$ especificam o instante de geração da abertura da janela temporal, enquanto os dois restantes (D_{14},D_{15}) são bits de imparidade e paridade, respectivamente. Assim sendo, toda vez que uma palavra da RAM é lida, um gerador de paridade calcula as paridades da sequência $(D_0,\ldots,D_{13})$, ou seja, se o número de "1's" da sequência $(D_0,\ldots,D_{13})$ for par, o gerador de paridade coloca "1" na saída par e "0" na saída ímpar, caso contrário, temos "0" na saída par e "1" na saída ímpar. A saída ímpar do gerador de paridade é comparada com o bit D_{14}, enquanto a saída par é comparada com o bit D_{15}. Os resultados destas comparações (S_0,S_1), obtidos através de dois OU-EXCLUSIVOS, obedecem à tabela V.3, a seguir.

Note que "1" na saída S_0 e/ou S_1 corresponde a erros na palavra transferida no gerador de paridade, ocasionando a ativação da UMD que desliga o equipamento ECC ativo e o substitui pelo reserva.

A razão pela qual usamos dois bits de paridade, par e ímpar, é que podemos detectar a ocorrência de um bit errado na sequência $(D_0,\ldots,D_{13})$ e/ou um bit errado nos bits de paridade (D_{14},D_{15}).

CASO	SAÍDA ÍMPAR	SAÍDA PAR	D_{14}	D_{15}	S_0	S_1	
* 1	0	0	0	0	0	0	casos proibidos
2	0	0	0	1	0	1	(ocasionados por mal
3	0	0	1	0	1	0	funcionamento do Gerador de Paridade)
4	0	0	1	1	1	1	
5	0	1	0	0	0	1	
6	0	1	0	1	0	0	
7	0	1	1	0	1	1	
8	0	1	1	1	1	0	
9	1	0	0	0	1	0	
10	1	0	0	1	1	1	
11	1	0	1	0	0	0	
12	1	0	1	1	0	1	
13	1	1	0	0	1	1	casos proibidos
14	1	1	0	1	1	0	(ocasionados por mal
15	1	1	1	0	0	1	funcionamento do Gerador de Paridade)
*16	1	1	1	1	0	0	

* Erro não detetável

Tabela V.3

Porém, a ocorrência de dois ou mais bits errados na sequência (D_0, ...,D_{13}) ou em ambos (D14, D15) não serão detectados.

Note, normalmente, as saídas par e ímpar do gerador de paridade devem ser sempre complementares entre si, bem como os bits D_{14} e D_{15}. Assim sendo, se ambas as saídas par e ímpar do Gerador tiverem o mesmo valor, concluiremos o mal funcionamento do gerador de paridade. Por outro lado, se os bits D_{14} e D_{15} coincidirem, isto indicará um erro em um dos bits de paridade. Note que os casos de 1 a 4 e de 13 a 16 da tabela V.3 só existirão quando ocorrer o mal funcionamento do gerador de paridade, ocasionando então a troca de ECC pela UMD.

Quando o ECC é ligado, o Gerador de Abertura encontra-se

no estado inativo, que corresponde ao estado E_1 da CADPU. Neste instante, o Detector de Preâmbulo estará realizando o processo de busca livre símbolo a símbolo do surto SINC 2, a fim de adquirir o sincronismo de quadro. A primeira detecção do surto SINC 2 zera ("reset") um contador intra-quadro, marcando então o início do estado E_2 de confirmação na CADPU. O contador intra-quadro consiste de um contador módulo-4 e um contador binário de 14 estágios. Os princípios de operação e as funções destes contadores são semelhantes aos do Contador Intra-Quadro do Multiplexador de transmissão (vide sub-seção III.3.1). A diferença reside no fato deste contador de quadro contar o quadro de recepção.

Conforme mostrado na Fig. V.6, a cada 4 símbolos o padrão de 14 bits (B_0, B_1,...,B_{13}) do contador binário de 14 estágios é comparado com uma palavra proveniente da RAM. A coincidência no comparador gera um pulso de casamento, incrementando o contador binário de 5 bits. Este contador então seleciona a próxima palavra da RAM que será comparada novamente com o conteúdo do contador binário de 14 estágios, e assim sucessivamente. O sinal CASAMENTO ativa ("set") dois Flip-Flops tipo RS (FF1 e FF2), colocando em suas saídas Q's um nível lógico "1". Esta mudança de estado nos Flip-Flops faz com que um contador ÷7 e um contador ÷250 sejam zerados e ativados para iniciar suas operações. Isto marca então o início das aberturas de 7 e 250 símbolos, respectivamente.

Quando o "Contador ÷7" alcança 7 símbolos, um pulso CARRY OUT zera ("reset") o Flip-Flop FF1. Isto determina o fim da abertura de 7 símbolos. Analogamente, o contador ÷250 gera um pulso CARRY OUT, após 250 símbolos contados, zerando a saída Q do FF2 e indicando o fim da abertura de 250 símbolos.

É importante ressaltar que a geração das aberturas de 7 e 250 símbolos dependerá do estado da CADPU. Conforme vimos anteriormente, o Gerador de Abertura permanece inativo durante o estado E_1, logo não há geração das janelas temporais. As aberturas de 7 símbolos são geradas normalmente durante os estados E_2, E_3, E_4 e E_5. A abertura de 250 símbolos só é gerada no estado E_4 da CADPU, quando a estação local realiza seu processo de aquisição inicial de janela temporal.

No estado E_4, a CADPU gera o sinal AQUISIÇÃO no instante

normal em que a estação local poderá receber seu próprio surto transmitido. A duração deste sinal AQUISIÇÃO deve ser um pouco maior que 250 símbolos, a fim de abrigar a geração da abertura temporal de 250 símbolos integralmente na saída Q do Flip-Flop FF1. Todavia, o sinal de aquisição deve ser suficientemente pequeno para que não atinja surtos adjacentes. A abertura de 250 símbolos é enviada então para a Unidade de Aquisição de Janela Temporal (UAJT) durante o estado E_4 da CADPU [1].

A utilização de dois surtos de referência pelo sistema AMDT tem como objetivo garantir ao sistema maior tempo em sincronismo. A detecção do surto de referência secundário gera o pulso SINC 1 e a deteção do surto principal gera o pulso SINC 2 que, respectivamente, carrega ("Preset") e zera ("reset") o contador binário de 14 estágios [2]. O pulso SINC 2 é gerado após e tem prioridade sobre o pulso SINC 1. O efeito do pulso SINC 1 é anulado sempre que se detecta o surto de referência principal já que a estação principal deve prevalecer sobre a secundária.

A importância do pulso SINC 1 está na falha de detecção do surto SINC 2. Ele carrega ("preset") o contador binário de 14 estágios num estado pré-determinado, de modo que o contador é automaticamente zerado no instante mais provável de ocorrência do pulso SINC 2.

É importante salientar que o contador binário de 14 estágios recebe sempre o pulso SINC 1, independente da detecção do surto de referência secundária, exceto no estado E_1. Este pulso SINC 1, proveniente da CADPU, pode ser o de detecção ou de imitação. O pulso SINC 1 imitação é gerado no instante relativo ao fim do surto de referência SINC 1, quando não ocorre a sua detecção.

Este pulso de imitação SINC 1 desempenha um papel importante no processo de sincronismo no estado de operação normal, pois ele garante a continuidade de operação do sistema, gerando o pulso REFERÊNCIA, mesmo quando ambos os surtos de referência não são detectados devido ao ruído. Além disso, o pulso SINC 1 imitação é essencial para a abertura da janela temporal de 7 símbolos para a detecção do surto SINC 2 no estado normal de operação, bem como no processo de confirmação de sincronismo.

Supondo que não existe desvio dos surtos de referência em

relações às posições nominais , podemos construir um diagrama temporal, como mostrado na Fig. V.7, para o conteúdo do contador binário de 14 estágios nos vários casos possíveis de detecção dos surtos de referência.

a) Apenas detecção do surto de referência SINC 1:

Neste caso, o pulso SINC 1 é originado da detecção do surto de referência secundário, carregando então o contador binário de 14 estágios no valor 16371, que é obtido através da expressão $2^{14} - 1 - y/4$, onde y é a distância nominal entre os dois surtos de referência SINC 1 e SINC 2 em unidades de símbolos. Para a estrutura de quadro dada na Fig. III.2, temos y = 52 símbolos. A divisão de y por 4 na expressão acima é devido à presença de contador ÷4 no Gerador de Abertura, utilizado para reduzir a taxa de símbolos. Antes do carregamento do contador de 14 estágios para o valor de 16731 , ele se encontrava no valor 5612. Este valor de 5612 é obtido através da equação $(T_q \cdot f_s - y)/4$, onde $T_q \cdot f_s - y$ é a distância temporal, medida em símbolos, a partir do surto SINC 2 até o surto SINC 1, conforme indicado na Fig. V.7. Como o surto SINC 2 não é detectado neste caso particular, não há a geração do pulso SINC 2, porém o contador é zerado automaticamente após o valor máximo $2^{14} - 1$, indicando o início do quadro de recepção (vide Fig. V.7.a).

b) Detecção apenas do surto SINC 2:

Neste caso, conforme mostrado na Fig. V.7.b, não temos o pulso SINC 1 de detecção, mas apenas um pulso SINC 1 imitação e o pulso SINC 2 de detecção. Este pulso SINC 1 imitação tem a mesma função do pulso SINC 1 de detecção, carregando novamente o valor $2^{14} - 1 - y/4$ no contador binário de 14 estágios. Além disso, a chegada do pulso SINC 2 zera ("reset") o contador no mesmo instante em que o contador atinge seu valor máximo, já que foi suposto a não existência de desvios dos surtos.

c) Detecção de ambos os surtos de referência:

Este caso consiste da união do caso a e b, onde o contador de 14 estágios é carregado pela detecção do surto SINC 1 e zerado pelo pulso SINC 2, conforme ilustrado na Fig. V.7.c. Note que neste caso não existe a geração do pulso SINC 1 imitação.

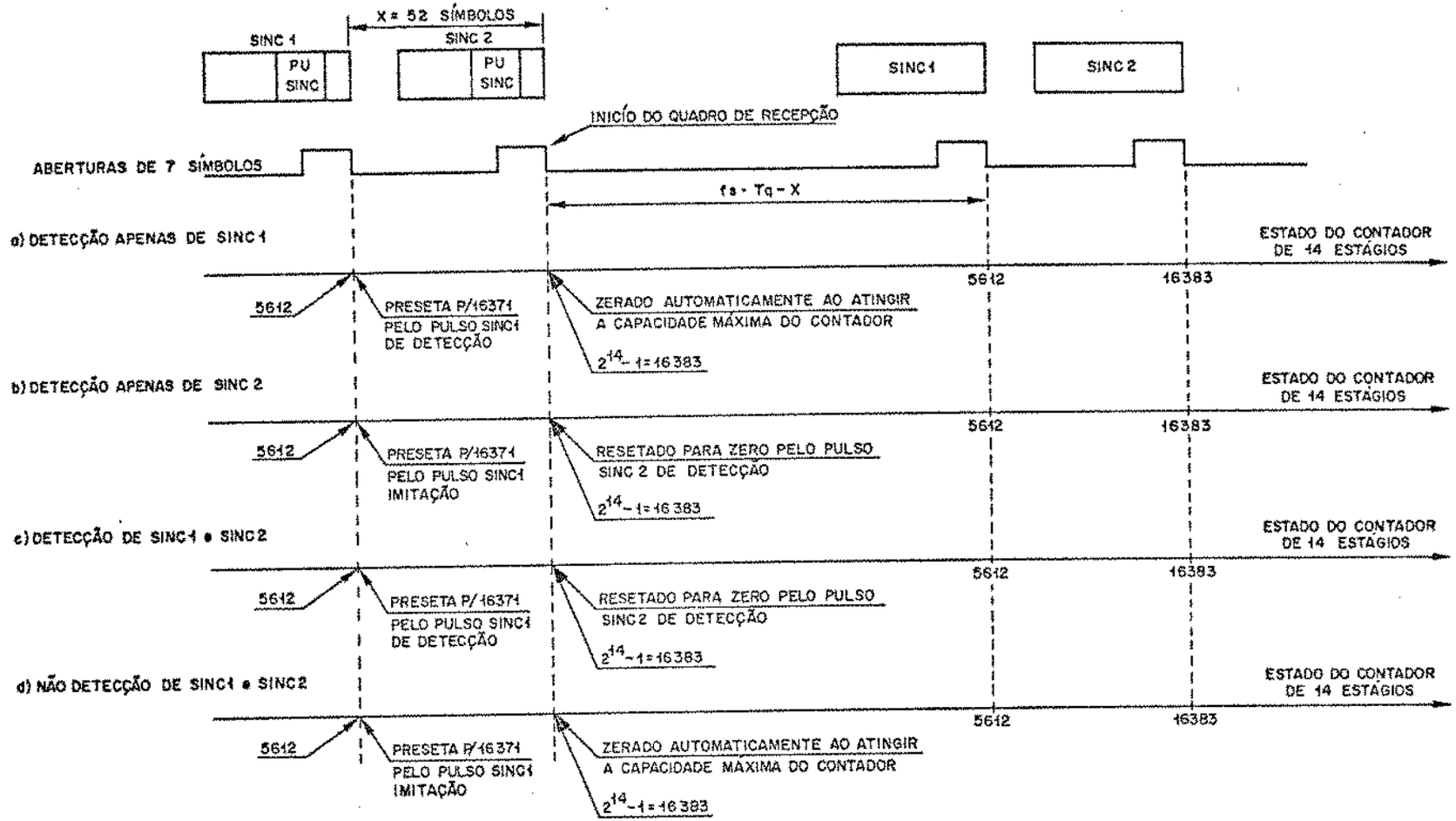


Fig. V.7 - Diagrama de Estado do Contador de 14 Estágios

d) Não detecção de ambos os surtos de referência:

Temos uma situação semelhante ao caso a. Porém, o pulso SINC 1 imitação gerado desempenha a mesma função do pulso SINC 1 de detecção, carregando o contador de 14 estágios no valor $2^{14} - 1 - y/4$. Daí em diante, o procedimento é idêntico ao descrito no caso a (vide Fig. V.7.d).

Devemos enfatizar a importância do pulso SINC 1 imitação, pois sua ausência causaria a perda instantânea do sincronismo de quadro, quando ambos os surtos de referência não são detectados. Isto ocorre devido ao fato da abertura temporal de 7 símbolos, para a detecção da PU SINC do surto SINC 2, ser gerada no instante errado, o que faria com que o surto SINC 2, mesmo presente, não fosse detectado, portanto o contador não zeraria no fim do surto SINC 2.

V.4. ESTRATÉGIA DE SINCRONIZAÇÃO DE QUADRO

Em geral, o processo de sincronização de quadro em um sistema engloba desde o processo de busca, quando o sistema AMDT é ligado, passando pelo processo de confirmação, até o processo de operação normal, ou de retenção de sincronismo, onde a estação recebe normalmente os surtos presentes no quadro.

Nesta seção é apresentada uma estratégia de sincronização de quadro para o sistema AMDT típico proposto. Na seção seguinte, descreveremos a unidade responsável pela realização desta estratégia, denominada Unidade de Controle de Aquisição e Detecção de PU (CADPU).

Uma boa estratégia de sincronização de quadro para sistemas AMDT deve possuir as seguintes propriedades [2]:

- Rápida aquisição de sincronismo de quadro;
- Rápida detecção de perda de sincronismo de quadro;
- Rápida recuperação da sincronização;
- Confiabilidade na indicação de que o sistema se encontre em sincronismo;
- Baixa complexidade de "handware".

A estratégia de sincronização a ser aqui utilizada é a do tipo I proposto em [2], cujo fluxograma encontra-se na Fig. V.8, onde cada círculo do fluxograma representa um estado e cada ramo direcional uma transição entre estados. Associamos a cada um desses ramos probabilidades referentes à detecção correta ou detecção falsa da PU, conforme o caso.

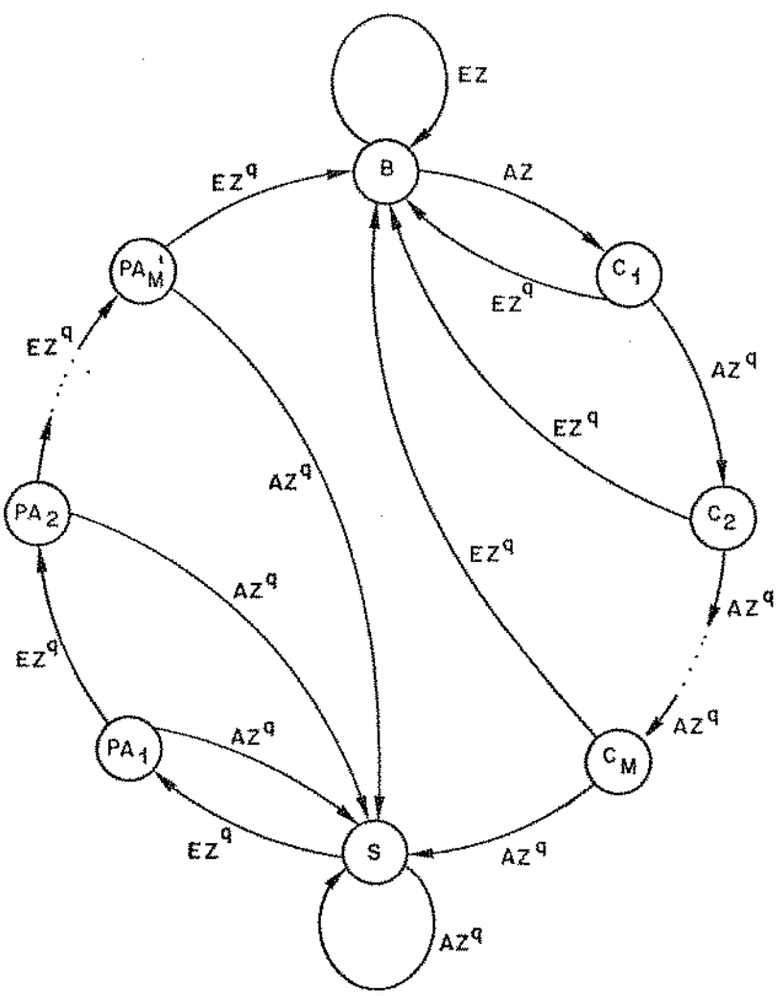


Fig. V.8

A cada transição é atribuído um atraso, representado por Z^i, onde Z é o operador de atraso unitário e i é o atraso total sofrido durante a transição de um estado para outro. É importante ressaltar que as transições entre estados são instantâneas e o tempo dispendido pa

ra uma decisão de mudança de estado é totalmente gasto no próprio estado.

Esta estratégia de sincronização de quadro pode ser decomposta em 3 processos distintos, correspondentes aos estados E_1, E_2 e E_3 da CADPU. Supondo a existência de somente um surto de referência no quadro AMDT, teremos então:

Processo de Busca (E_1):

Neste estágio, a CADPU busca a PU de referência símbolo a símbolo, até que seja detectada uma PU SINC, que pode ser a verdadeira ou uma imitação. Após a primeira detecção da PU SINC, a CADPU inicia o processo de confirmação, representado pelo estado E_2. Colocando o processo de busca em forma de fluxograma, obtemos a configuração da Fig. V.9, abaixo:

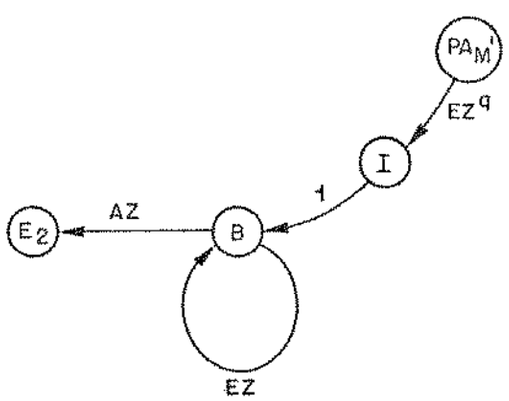


Fig. V.9

onde:

A : probabilidade de detecção de PU;

E = 1-A : probabilidade de não-detecção de PU;

B : estado de busca;

E_2 : estado referente ao processo de confirmação;

Z : operador de atraso de um símbolo;

I : estado inicial, que representa o início de operação da estação ou um estado auxiliar entre o último estado de pré-alarme (PA'_M) e o estado de busca (B);

$PA_{M'}$: é o M'-ésimo estado de verificação da perda de sincronismo de quadro.

Processo de Confirmação (E_2):

É o processo usado para confirmar se o surto detectado realmente é o de referência. A verificação é feita através de M detecções consecutivas de PU de referência. Caso não seja detectada uma PU de referência antes de se completar o processo, o sistema retorna ao estado E_1, reiniciando o processo de busca. Colocando o processo de confirmação em forma de fluxograma, temos a configuração da Fig. V.10, abaixo:

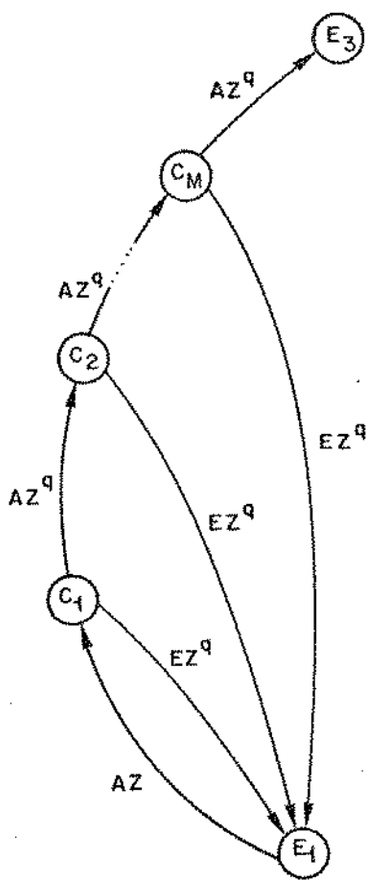


Fig. V.10

onde:

E_1 : Estado referente ao processo de busca;

E_3 : Estado referente ao processo de retenção de sincronismo;

C_i , $i = 1,\ldots,M$: i-ésimo estado de confirmação.

É importante notar que a transição entre dois estados de confirmação adjacentes, C_i e C_{i+1}, dispende um período de quadro. A transição entre o estado de confirmação e o de busca também gasta um tempo igual a um período de quadro.

Processo de Operação Normal (E_3):

É o processo de retenção de sincronismo de quadro, onde o ECC procura manter o sincronismo de quadro obtido, após o processo de confirmação, tentando detectar a PU de referência em todos os quadros. O sistema só abandonará este processo quando ocorrer a não-detecção da PU de referência em M' quadros consecutivos, retornando então ao processo de busca livre. O processo de operação normal em forma de fluxograma é mostrado na Fig. V.11 abaixo:

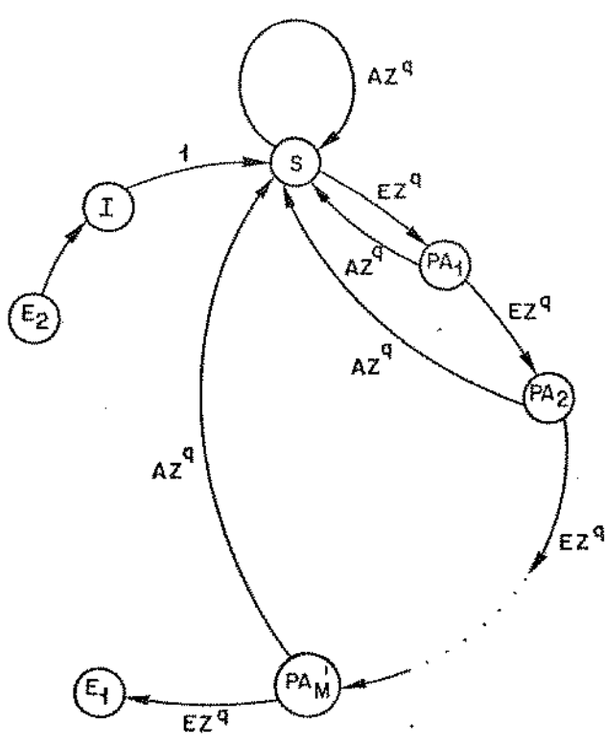


Fig. V.11

onde:

E_1 : Estado referente ao processo de busca livre;

E_2 : Estado referente ao processo de confirmação;

S : Estado de sincronismo;

PA_i , $i = 1,\ldots,M'$: Estados de pré-alarme.

Na Fig. V.11 o estado I é simplesmente um estado fictício auxiliar entre o processo E_2 e E_3, simbolizando o início do processo de retenção de sincronismo. A realimentação própria do estado S gasta um período de quadro, assim como a transição de um estado a outro.

Para avaliar o desempenho de uma estratégia de sincronismo de quadro, podemos utilizar os seguintes parâmetros [2],[3]:

$\overline{t_r}$ = Tempo médio de retenção de sincronismo: tempo médio entre duas perdas consecutivas da sincronização de quadro devido a taxa de erro de bit na transmissão;

$\overline{t_d}$ = Tempo médio de detecção de perda de sincronismo de quadro;

$\overline{t_s}$ = Tempo médio de recuperação de sincronismo de quadro.

Pode-se mostrar que esses tempos médios para a estratégia da Fig. V.8 são dados pelas seguintes expressões [2],[8]:

$$\overline{t_r} = M' + 1 + \frac{P_d}{P_m^{M'}} \cdot \sum_{i=0}^{M'} (i+1) \cdot P_m^i \quad \text{[quadros]} \qquad (V.1)$$

$$\overline{t_d} = M' + 1 + \frac{P_F}{(1 - P_F)^{M'+1}} \cdot \sum_{i=0}^{M'} (i+1) \cdot (1-P_F)^i \quad \text{[quadros]} \qquad (V.2)$$

$$\overline{t_s} = M + \frac{1}{q} + \frac{(q-1)\left\{ P_F^{M+1} \cdot [q\,\overline{t}_d + M \cdot q + 1] + (1-P_F)\left[1 + \sum_{i=1}^{M} (iq+1) P_F^i\right]\right\} + P_m \cdot \sum_{i=0}^{M} (iq+1) P_d^i}{q\, P_d^{M+1}} \quad \text{[quadros]} \qquad (V.3)$$

onde:

M' = Número de estados de pré-alarme;

M = Número de estados de confirmação;

q = Tamanho do quadro (símbolos);

P_d = Probabilidade de detecção correta da PU em sua exata posição dentro do quadro;

$P_m = 1 - P_d$: Probabilidade de perda de detecção da PU;

P_F = Probabilidade de falsa detecção da PU,

sendo que essas probabilidades são definidas por:

$$P_d = \sum_{i=0}^{\lambda} \binom{N}{i} P_e^i (1 - P_e)^{N-1} \qquad (V.4)$$

$$P_m = 1 - P_d = \sum_{i=\lambda+1}^{M} \binom{N}{i} P_e^i (1 - P_e)^{N-i} \qquad (V.5)$$

$$P_F = \frac{1}{2^N} \sum_{i=0}^{\lambda} \binom{N}{i} \qquad (V.6)$$

onde λ é a tolerância de erro de bits admitida pelo Detector de PU, P_e a taxa de erro de bits e N o tamanho da PU.

É importante ressaltar que as probabilidades E e A da Fig. V.8 são denotações genéricas. A probabilidade A pode assumir o valor P_d ou P_F, dependendo do processo em que se encontra o sincronizador.

V.4.1. Considerações para o Caso de Dois Surtos de Referência

Ao introduzirmos mais um surto de referência no quadro , modificamos o comportamento da estratégia de sincronismo, pois geramos novas possibilidades de detecção de surto de referência no processo de sincronização. Além disso, o processo para a identificação do surto de referência também é alterado, visto que a detecção apenas da PU SINC não é mais suficiente para distinguir o tipo do surto de referência recebido, ou seja, SINC 1 ou SINC 2. Por conseguinte, os tempos médios terão seus valores alterados, visto que

a probabilidade de detecção do surto de referência não mais será apenas a da PU SINC.

Procuremos aqui manter a mesma representação da estratégia de sincronismo da Fig. V.8 e as mesmas expressões para o cálculo dos tempos médios, porém adaptando-as para o caso de dois surtos de referência no quadro.

1. Tempo médio de retenção de sincronismo de quadro ($\bar{t}_r$)

Levando-se em consideração a presença de dois surtos de referência SINC 1 e SINC 2 no quadro, vamos supor que as detecções destes surtos sejam independentes entre si, dado que o sistema está em sincronismo. Definindo a probabilidade de detectar corretamente a PU do surto SINC 1 como P_{d1} e a do surto SINC 2 como P_{d2}, obtemos a probabilidade P_{ds} de detecção de pelo menos um surto de referência dada por:

$$P_{ds} = P_{d1} + P_{d2} - P_{d1} \cdot P_{d2} \qquad (V.7)$$

O novo tempo médio de retenção de sincronismo de quadro é deduzido supondo-se que o sistema se encontra no estado E_3 de operação normal, logo a detecção do surto de referência é dada apenas pela detecção da PU SINC a partir dos surtos SINC 1 ou SINC 2, desconsiderando-se o CIE, pois O ECC conhece, a priori, a posição mais provável de cada surto dentro do quadro com certo grau de precisão. Porém, isto não é verdade durante o processo de busca e de confirmação, onde a detecção do CIE é imprescindível.

Assim sendo, o tempo médio de retenção de sincronismo de quadro levando-se em conta os dois surtos de referência é dado por:

$$\bar{t}_r = M' + 1 + \frac{P_{ds}}{P_{ms}^{M'}} \cdot \sum_{i=0}^{M'} (i+1) \cdot P_{ms}^{i} \quad \text{[quadros]} \qquad (V.8)$$

onde $P_{ms} = 1 - P_{ds}$ é a probabilidade de perda de detecção de ambas as PU SINC's no mesmo quadro.

As probabilidades de detecção correta da PU SINC do surto

SINC 1 e do surto SINC 2 são dadas por:

$$P_{d1} = \sum_{i=0}^{\lambda} \binom{N}{i} P_{e1}^{i} (1 - P_{e1})^{N-i} \qquad (V.9.a)$$

$$P_{d2} = \sum_{i=0}^{\lambda} \binom{N}{i} P_{e2}^{i} (1 - P_{e2})^{N-i} \qquad (V.9.b)$$

onde P_{e1} e P_{e2} são as taxas de erro de bit para a detecção do surto SINC 1 e do surto SINC 2, respectivamente. Se $P_{e1} = P_{e2} = P_e$, então $P_{d1} = P_{d2} = P_d$, o que resulta em:

$$P_{ds} = P_d \cdot (2 - P_d) \qquad (V.10)$$

Como a probabilidade P_{ds} é maior que P_d da equação V.4, obviamente o tempo de retenção de sincronismo para o caso de dois surtos de referência no quadro será maior do que para o caso de um único surto.

2. Tempo médio de detecção da perda do sincronismo de quadro ($\bar{t}_d$)

Analogamente ao caso anterior, a probabilidade P_{Fs} de falsa detecção de PU SINC é dada por:

$$P_{Fs} = P_{f1} + P_{F2} \cdot (1 - P_{F1}) \qquad (V.11)$$

onde P_{F1} é a probabilidade de falsa detecção da PU SINC do surto SINC 1 e P_{F2} é a probabilidade de falsa detecção da PU SINC do surto SINC 2. Assim, o tempo médio de detecção da perda do sincronismo será dado pela seguinte expressão:

$$\bar{t}_d = M' + 1 + \frac{P_{Fs}}{(1 - P_{Fs})^{M'-1}} \sum_{i=0}^{M'} (i + 1) \cdot (1 - P_{Fs})^{i} \quad \text{[quadros]} \qquad (V.12)$$

Novamente, supondo

$$P_F = P_{F1} = P_{F2} = \frac{1}{2^N} \sum_{i=0}^{\lambda} \binom{N}{i} \qquad (V.13)$$

temos

$$P_{Fs} = (2 - P_F) \cdot P_F \qquad (V.14)$$

Note que, usando dois surtos de referência no quadro, aumentamos o tempo médio de detecção da perda de sincronismo em relação ao calculado para o caso de um único surto, já que a probabilidade de falsa detecção P_{Fs} é maior do que P_F.

3. Tempo médio de recuperação do sincronismo de quadro ($\bar{t}_s$)

Embora tenhamos dois surtos de referência no quadro AMDT, vamos supor que apenas o surto SINC 2 é utilizado no processo de recuperação ou de aquisição do sincronismo de quadro. Obviamente, a identificação do surto SINC 2 agora exige a detecção da PU SINC e de seu CIE. Assim sendo, podemos continuar utilizando a equação V.3 no cálculo do tempo de recuperação do sincronismo ($\bar{t}_s$), efetuando, no entando, as seguintes modificações nas probabilidades P_d, P_m e P_F:

$$\text{a) } P_d = \left[\sum_{i=0}^{\lambda} \binom{N}{i} P_e^i (1 - P_e)^{N-i} \right] \cdot P_{CIE} \qquad (V.15)$$

onde P_{CIE} é a probabilidde de detectar o CIE do surto SINC 2 na posição correta. Para um CIE de tamanho N', temos

$$P_d = \left[\sum_{i=0}^{\lambda_1} \binom{N'}{i} P_e^i (1 - P_e)^{N'-i} \right] \cdot \left[\sum_{i=0}^{\lambda} \binom{N}{i} P_e^i (1 - P_e)^{N-i} \right] \qquad (V.16)$$

sendo λ_1 a tolerância de erro de bit para a detecção de CIE do surto SINC2.

b) $P_m = 1 - P_d$, onde P_d é dada pela equação (V.15).

$$c)\ P_F = \left[\frac{1}{2^{N'}} \sum_{i=0}^{\lambda_1} \binom{N'}{i}\right] \cdot \left[\frac{1}{2^{N}} \sum_{i=0}^{\lambda} \binom{N}{i}\right] \qquad (V.17)$$

pois a falsa detecção do surto SINC 2 praticamente só ocorre no estado de aquisição quando detectamos tanto a PU SINC falsa quanto o CIE falso para o surto SINC 2.

$$d)\ \overline{t}_d = M' + 1 + \frac{P_F}{(1-P_F)^{M'-1}} \cdot \sum_{i=0}^{M'} (i+1)(1-P_F)^i \ \text{[quadros]} \qquad (V.18)$$

onde P_F é dada pela expressão do item c) acima.

Assim sendo, o tempo médio de recuperação ou de aquisição inicial do sincronismo de quadro ($\overline{t}_s$), é dado por:

$$\overline{t}_s = N + \frac{1}{q} + \frac{(q-1)\left\{P_F^{M+1} \cdot [q\,\overline{t}_d + M.q + 1] + (1-P_F)\left[1 + \sum_{i=1}^{M} (i.q+1)P_F^i\right]\right\} + P_m \sum_{i=0}^{N} (i.q+1)P_d^i}{q \cdot P_d^{M+1}}$$

[quadros]

(V.19)

onde P_d, P_m, P_F e $\overline{t}_d$ são os obtidos nos ítens a, b, c e d.

V.5. UNIDADE DE CONTROLE DE AQUISIÇÃO E DETECÇÃO DE PU (CADPU)

A Unidade de Controle de Aquisição e Detecção de PU é uma importante unidade do sistema AMDT, pois ela controla todas as operações de sincronismo do sistema. Nesta seção, vamos descrever a CADPU inicialmente sob a forma de diagrama de blocos, sugerindo em seguida alguns possíveis circuitos para a sua implementação.

Na Fig. V.12 é apresentado o diagrama de blocos da CADPU, composto por: um seletor de processos (ou estados), um circuito seletor de abertura, um circuito combinacional, um circuito de busca, um circuito confirmatório, um circuito de verificação de sincronismo e um circuito de controle de referência e imitação.

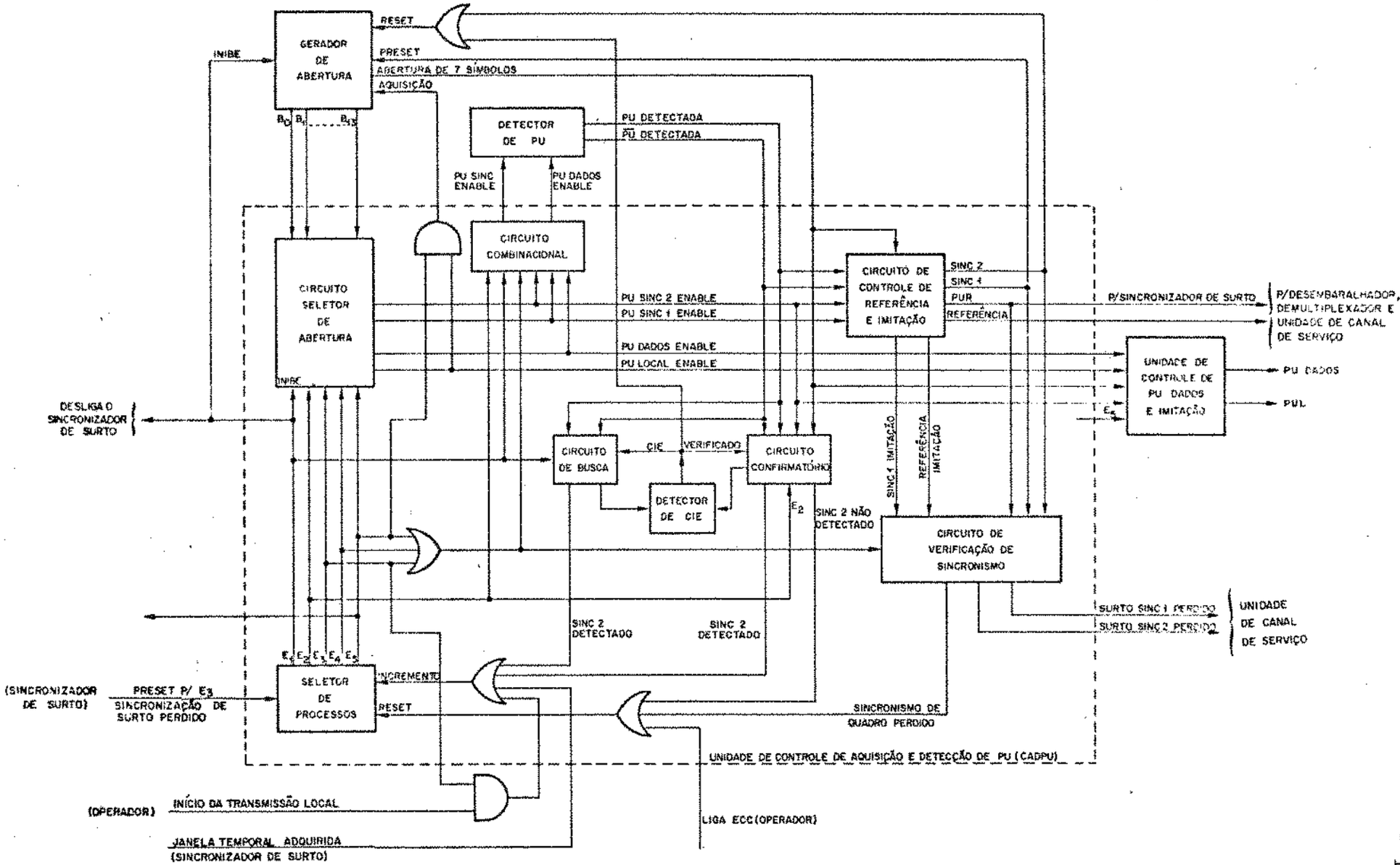


Fig. V.12 - Diagrama de Blocos da Unidade de Controle de Aquisição e Detecção de PU (CADPU)

Conforme já visto, a CADPU possui cinco estados internos mutuamente exclusivos:

- E_1 : Estado de busca;
- E_2 : Estado de confirmação;
- E_3 : Estado de operação normal sem transmissão local;
- E_4 : Estado de operação normal com processo de aquisição de janela temporal;
- E_5 : Estado de operação normal com transmissão do surto local.

O seletor de processos tem como função a especificação dos estados da CADPU. Quando o equipamento ECC inicia sua operação, o seletor de processos é zerado e colocado no estado E_1, iniciando o processo de busca de sincronismo de quadro. O sinal E_1, gerado pelo seletor de processos, inibe o circuito seletor de abertura e ativa o circuito combinacional, que por sua vez, chaveia o multiplexador do Detector de PU para a detecção da PU SINC somente. O circuito combinacional controla o Detector de PU através dos sinais PU SINC ENABLE e PU DADOS ENABLE para a detecção de PU SINC e PU DADOS, respectivamente. O sinal PU SINC ENABLE é gerado e permanece ativo durante toda a duração do estado E_1 de busca.

O sinal E_1 ainda ativa o circuito de busca para a recepção do pulso PU DETECTADA ou $\overline{\text{PU}}$ DETECTADA, ambos provenientes do Detector de PU. Ao receber estes pulsos, o circuito de busca comunica ao Detector de CIE que verifica se o surto de referência é o principal, SINC 2. Caso seja detectado o CIE do SINC 2, o circuito de busca colocará o seletor de processos no estado E_2 de confirmação do surto SINC 2 detectado. Ao mesmo tempo este pulso de detecção do surto SINC 2 ativa o Gerador de Abertura, zerando seus contadores e fazendo o contador binário de 14 estágios iniciar sua contagem do quadro de recepção.

Caso o CIE do surto SINC 2 não seja detectado, a CADPU continua seu processo de busca, mantendo ativado o sinal E_1 do seletor de processos. É importante ressaltar que os outros blocos pertencentes à CADPU, assim como o Gerador de Abertura, permanecem inativos durante todo o processo de busca.

Ao receber o sinal E_2 do seletor de processos e o estado $(B_0, B_1, \ldots, B_{13})$ do contador de 14 estágios do Gerador de Abertura, o circuito seletor de abertura gerará o sinal PU SINC 1 ENABLE e PU SINC 2 ENABLE. O sinal PU SINC 2 ENABLE ativa o Detector de PU para a detecção da PU SINC no seu instante de ocorrência. O sinal PU SINC 1 ENABLE ativa o circuito de controle de referência e imitação, que gerará um pulso de imitação SINC 1, que é indispensável para o carregamento do contador binário de 14 estágios do Gerador de Abertura. Embora o Gerador de Abertura tenha função semelhante ao circuito seletor de abertura, gerando aberturas de sete símbolos, ele não nos fornece nenhuma informação sobre as PU's detectadas. Assim sendo, o uso do circuito seletor de abertura especifica se o surto recebido é o SINC 1, o SINC 2, o surto local ou um surto de dados.

O sinal E_2 é enviado ainda para o circuito confirmatório, que realiza o processo de confirmação, conforme vimos anteriormente. Caso não seja feita a detecção consecutiva da PU SINC ou a confirmação do CIE do surto SINC 2, antes que o processo de confirmação seja completado, o circuito confirmatório coloca o seletor de processos de novo no estado E_1. Isso faz com que a CADPU reinicie o processo de busca de sincronismo. Caso o processo de confirmação seja completado, o circuito confirmatório colocará o seletorde processos no estado E_3, indicando o sincronismo de quadro adquirido.

No estado E_3, o seletor de processos produz em sua saída um sinal que fará o circuito seletor de abertura gerar os sinais PU SINC 1 ENABLE, PU SINC 2 ENABLE e PU DADOS ENABLE, em seus respectivos instantes dentro do quadro. O circuito combinacional,ao receber estes sinais, gera os sinais PU SINC ENABLE e PU DADOS ENABLE, que comandam o Detector de PU para a detecção das PU SINC's e PU DADOS's, respectivamente.

O circuito de controle de referência e imitação, ao receber os sinais PU SINC 1 ENABLE e PU SINC 2 ENABLE executará as seguintes funções:

- Detecção de PU SINC 1 e PU SINC 2 em suas respectivas janelas de 7 símbolos provenientes do Gerador de Abertura;
- Geração do pulso SINC 1 de detecção ou imitação conforme o caso;

- Geração do pulso SINC 2 de detecção, caso a PU SINC 2 seja detectada dentro da sua janela de 7 símbolos;
- Geração do pulso REFERÊNCIA para a Unidade de Canal de Serviço e o Demultiplexador, fornecendo uma referência temporal do quadro de recepção;
- Geração do pulso PUR ou REFERÊNCIA imitação. O pulso PUR, gerado pela detecção de pelo menos uma PU SINC por quadro, zera o circuito de verificação de sincronismo. O pulso REFERÊNCIA imitação incrementa o circuito de verificação de sincronismo quando não ocorre a detecção de nenhuma PU SINC em um quadro. O circuito de verificação de sincronismo tem por função a retenção do sincronismo de quadro, conforme vimos anteriormente.

O sinal PU DADOS ENABLE, gerado no estado E_3 pelo circuito seletor de abertura, é enviado para a Unidade de Controle de PU DADOS e Imitação. Esta unidade, ao receber o sinal PU DADOS ENEBLE, pode detectar todos os surtos de dados presentes no quadro, gerando, então, o pulso PU DADOS de detecção ou de imitação, conforme o caso.

O pulso PU DADOS de detecção tem por função ativar o Desembaralhador, o Demultiplexador e a Unidade de Canal de Serviço, permitindo a recuperação dos dados. Por outro lado, se o pulso for PU DADOS imitação, somente o Demultiplexador e a Unidade de Canal de Serviço são informados. O pulso imitação não permite a recuperação dos dados, porém é necessário para incrementar os contadores garantindo a recuperação dos dados do surto seguinte (vide seção III.4).

Duas condições são necessárias para a CADPU passar a operar no estado E_4 : ela deve se encontrar no estado E_3 e devem existir dados para serem transmitidos. Assim sendo, o operador faz com que o seletor de processos passe a operar no estado E_4, resultando em sua saída o sinal E_4. Durante este sinal, a CADPU executa as mesmas operações do estado E_3, além de gerar o sinal AQUISIÇÃO, que é usado pelo Gerador de Abertura na geração da janela temporal de 250 símbolos. O sinal AQUISIÇÃO é a combinação do sinal E_4 com o sinal PU LOCAL ENABLE, onde este último é originário do circuito seletor de abertura, enquanto o sinal E_4 está presente.

A estação local realiza seu processo de aquisição inicial da janela temporal pela Unidade de Aquisição de Janela Temporal (UAJT), durante o estado E_4. Uma vez adquirida a janela temporal, a UAJT muda o seletor de processos para o estado E_5. Esta mudança causa a extinção do sinal AQUISIÇÃO, fazendo o Gerador de Abertura gerar apenas aberturas de 7 símbolos. Além disso, a estação local inicia a detecção da presença do seu próprio surto, transmitido via satélite, dentro da janela de 7 símbolos.

Durante o estado E_5, o sinal PU LOCAL ENABLE é enviado à Unidade de Controle de PU DADOS e Imitação para que seja gerado o pulso PU LOCAL (PUL). Este pulso PUL e o PUR são enviados ao Sincronizador de Surto para o processo de correção de erro de fase do surto local.

É importante salientar que as operações executadas pela CADPU no estado E_5 englobam as mesmas do estado E_3. Assim sendo, durante o estado E_5 o circuito de verificação de sincronismo continua monitorando o sincronismo de quadro. A perda do sincronismo de quadro, declarada pelo circuito de verificação de sincronismo, causará o desligamento automático do Sincronizador de Surto, já que é impossível manter o sincronismo de surto sem o sincronismo de quadro. Caso isto ocorra, a CADPU retorna ao estado E_1, reiniciando todo o processo de busca e sincronização já discutidos.

Se a estação perder o sincronismo de surto, o Sincronizador de Surto comunica à CADPU, retornando ao estado E_3 do seletor de processo e preparando-se para a nova aquisição de sincronismo de surto.

A CADPU mantém um canal de comunicação com a Unidade de Canal de Serviço através do seu circuito de verificação de sincronismo, informando-o sobre a situação dos surtos de referência. O circuito de verificação de sincronismo supervisiona a frequência de detecção dos surtos de referência. Caso um dos surtos de referência não seja detectado em M' quadros consecutivos, a CADPU informará a perda deste surto de referência à Unidade de Canal de Serviço. A estação local transmitirá esta informação através do seu canal de serviço para todas as demais estações terrenas do sistema AMDT. Ao receber esta informação, a Unidade de Controle de Referência de ca

da estação tomará as providências já discutidas na seção IV.4.

V.5.1. Circuito Detalhado da Unidade de Controle de Aquisição e Detecção de PU

Na Fig. V.13 é mostrado uma possível implementação da Unidade de Controle de Aquisição e Detecção de PU (CADPU), onde descrevemos mais detalhadamente cada um dos blocos da Fig. V.12.

Seletor de Processos:

É composto por um contador de 3 bits e um multiplexador. As saídas (000, 001, 010, 011, 100) do contador de 3 bits especificam os estados E_1, E_2, E_3, E_4 e E_5 da CADPU, respectivamente. Desse modo, o multiplexador ativa uma das suas 5 saídas de acordo com o estado do contador. É importante observar que estes cinco estados são mutuamente exclusivos.

Circuito Seletor de Abertura:

Consiste de 5 comparadores (C_1, C_2, C_3, C_4 e C_5), 3 Flip-Flops tipo RS (FF1, FF2 e FF3) e alguns circuitos lógicos. Os Flip-Flops, cuja configuração e tabela-verdade estão mostradas na Fig. V.14, apresentam como condição inicial nível "1" nas saídas Q's.

As sequências binárias α, β, γ, λ e δ, pré-determinadas por seletores de chave de acordo com a estrutura de quadro, são comparadas com os estados do contador binário de 14 estágios (B_0, B_1, ..., B_{13}) do Gerador de Abertura através dos comparadores C_1, C_2, C_3, C_4 e C_5, respectivamente. Assim sendo, ocorrem cinco casamentos:

1. Casamento no comparador C_1: a saída $\overline{Q}$ do FF2 é carregada com nível "1", marcando então o início do sinal PU SINC 1 ENABLE e o fim do sinal PU DADOS ENABLE.

2. Casamento no comparador C_2: quando o contador binário de 14 estágios estiver no estado que corresponde à sequência β, o comparador C_2 gerará um pulso de casamento. Isso faz com que a saída $\overline{Q}$ do FF2 seja zerada, indicando o fim

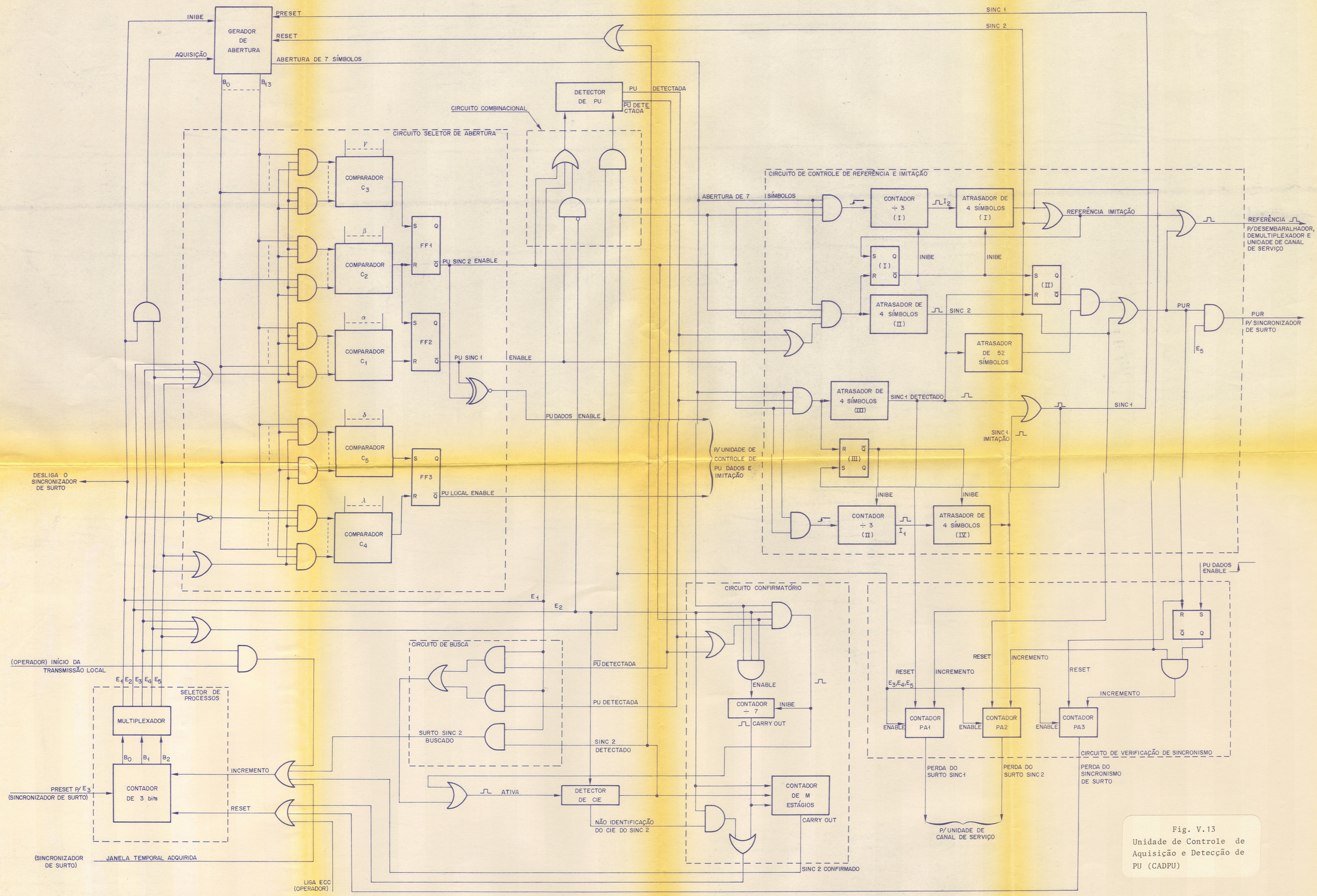


Fig. V.13
Unidade de Controle de Aquisição e Detecção de PU (CADPU)

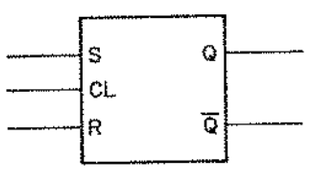
Fig. V.13 - Unidade de Controle de Aquisição e Detecção de PU

do sinal PU SINC 1 ENABLE. Simultaneamente, a saída $\overline{Q}$ do FF1 é carregada com nível "1", marcando o início do sinal PU SINC 2 ENABLE.

3. Casamento no comparador C_3: quando o estado do contador binário de 14 estágios coincide com a sequência γ, a saída $\overline{Q}$ do Flip-Flop FF1 é carregada com o nível "0",marcando então o fim do sinal PU SINC 2 ENABLE, consequentemente o início do sinal PU DADOS ENABLE.

4. Casamento no comparador C_4: carrega a saída $\overline{Q}$ do FF3 no nível "1", indicando o início do sinal PU LOCAL ENABLE.

5. Casamento no comparador C_5: zera a saída $\overline{Q}$ do FF3,marcando então o fim do sinal PU LOCAL ENABLE.



MODO DE OPERAÇÃO	ENTRADAS			SAÍDAS	
	CL	S	R	Q	$\overline{Q}$
MANTENHA	↑	0	0	Q	$\overline{Q}$
RESET	↑	0	1	0	1
SET	↑	1	0	1	0
PROIBIDO	↑	1	1	1	1

Fig. V.14 - Multivibrador biestável tipo RS

Para nosso caso típico, relacionamos abaixo as sequências selecionadas, que serão comparadas no circuito seletor de abertura. Para facilitar, representamos estas sequências na forma decimal:

α = 16359
β = 16372
γ = 2
λ = K
δ = k+300

Supondo que não existem desvios na posição nominal de detecção dos surtos, mostramos na Fig. V.15 os sinais PU SINC 1 ENABLE,

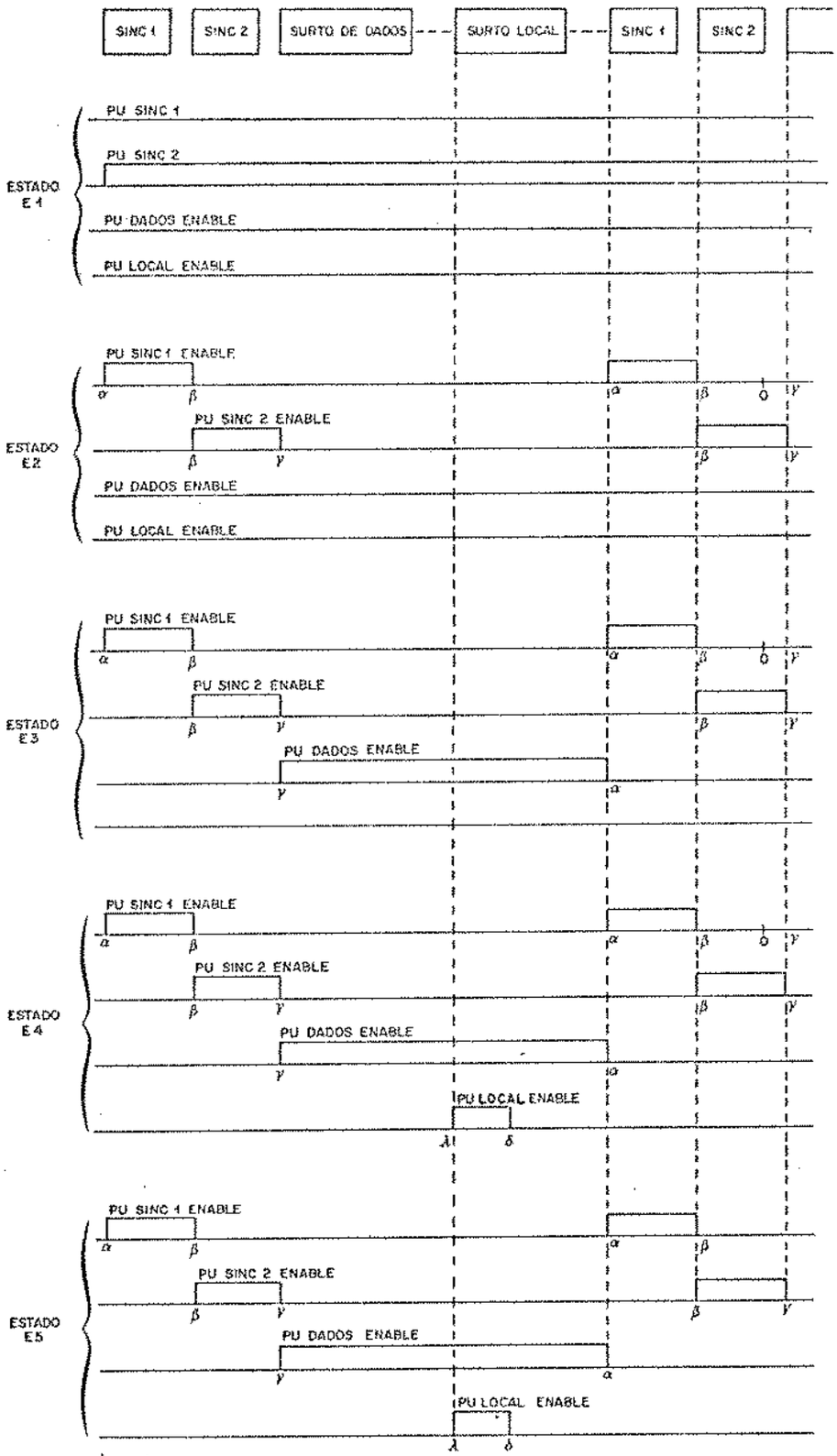


Fig. V.15 - Diagrama Temporal de Sinais de Seleção para Detecção de PU

PU SINC 2 ENABLE, PU DADOS ENABLE e PU LOCAL ENABLE, para cada um dos cinco estados da CADPU, em função dos estados do contador binário de 14 estágios, isto é, em função das sequências α, β, γ, λ e δ.

Note que o sinal PU DADOS ENABLE, obtido através de uma lógica "Não-ou-exclusivo" (NOU-EXCLUSIVO), é simplesmente o complemente dos sinais PU SINC 1 ENABLE e PU SINC 2 ENABLE. A sequência λ (ou K) usada no comparador C_4 é a distância temporal, medida em unidade de 4 símbolos, entre o pulso SINC 2 e o início do surto local.

Circuito Combinacional:

Ao receber os sinais (E_1, E_2, E_3, E_4 e E_5) do seletor de processos e os sinais de aberturas temporais PU SINC 1 ENABLE, PU SINC 2 ENABLE e PU DADOS ENABLE, o circuito combinacional pode gerar os seguintes sinais:

- PU SINC ENABLE durante os estados E_1 e E_2;
- PU SINC ENABLE e PU DADOS ENABLE durante os estados E_3, E_4 e E_5,

os quais são usados para controlar a detecção das PU SINC's e das PU DADOS's. Supondo novamente que não existe o desvio na posição de detecção dos surtos, ilustramos na Fig. V.16, os sinais PU SINC ENABLE e PU DADOS ENABLE em função da estrutura do quadro e dos estados da CADPU.

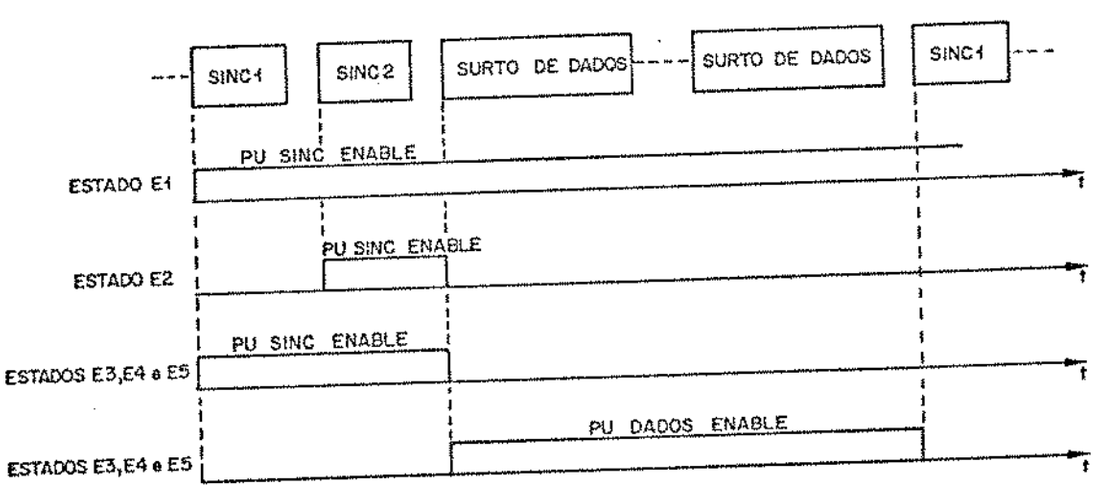


Fig. V.16 - Diagrama Temporal de Sinais PU SINC ENABLE e PU DADOS ENABLE

Circuito de Busca:

É ativado pelo sinal E_1 do multiplexador, esperando pelo pulso de detecção PU DETECTADA ou $\overline{PU}$ DETECTADA provenientes do Detector de PU. O circuito de busca comunica ao Detector de CIE a chegada deste pulso para que este realize a detecção do CIE do surto SINC 2. A confirmação do CIE faz com que o circuito de busca incremente o contador de 3 bits do seletor de processo, mudando-o para o estado E_2 (001).

Circuito Confirmatório:

É utilizado para confirmar a detecção do surto SINC 2 durante o estado E_2. Ele consiste de um contador de M estágios, um contador ÷7 e alguns circuitos lógicos. Quando o pulso PU DETECTADA ou $\overline{PU}$ DETECTADA ocorre dentro da abertura temporal de 7 símbolos com o sinal PU SINC 2 ENABLE ativo, este pulso liga o Detector de CIE. Caso o Detector de CIE confirme a detecção do CIE do surto SINC 2, o contador de M estágios, inicialmente zerado, é incrementado de uma unidade. A detecção do surto SINC 2 no próximo quadro incrementará novamente o contador de M estágios. Se isto ocorrer durante M quadros consecutivos, o contador de M estágios gerará um pulso "CARRY OUT", que mudará o seletor de processos para o estado E_3 (010). É importante notar que o pulso detectado PU e $\overline{PU}$ dentro da janela temporal de 7 símbolos inibe a atividade do contador ÷7, que foi ativado no começo da janela. Caso a PU SINC não seja detectada dentro da janela de 7 símbolos, o contador ÷7 gera seu pulso "CARRY OUT", zerando o contador de 3 bits do seletor de processos. Isto significa que a CADPU retornou ao estado E_1 de busca, (000). É importante lembrar que no estado E_1 e E_2, a detecção do surto SINC 2 consiste da detecção da PU SINC com o seu CIE.

Circuito de Controle de Referência e Imitação:

Gera o pulso SINC 1 e sua imitação, o pulso SINC 2, o pulso REFERÊNCIA e sua imitação e o pulso PUR, cujas funções já foram descritas no início desta seção. O pulso SINC 1 é gerado em todos os estados da CADPU, exceto no estado E_1, enquanto que os pulsos PUR e REFERÊNCIA são gerados somente nos estados E_3, E_4 e E_5. O pulso

PUR é enviado à UAJT durante o estado E_4 e ao Sincronizador de Surto durante o estado E_5. O circuito de geração de cada um destes pulsos pode ser melhor entendido utilizando-se de diagramas temporais:

Pulso SINC 2:

Este pulso só é gerado quando os sinais PU SINC 2 ENABLE, aberturas de 7 símbolos e o pulso de detecção de PU ou $\overline{PU}$ ocorrem simultaneamente, como mostrado na Fig. V.17.

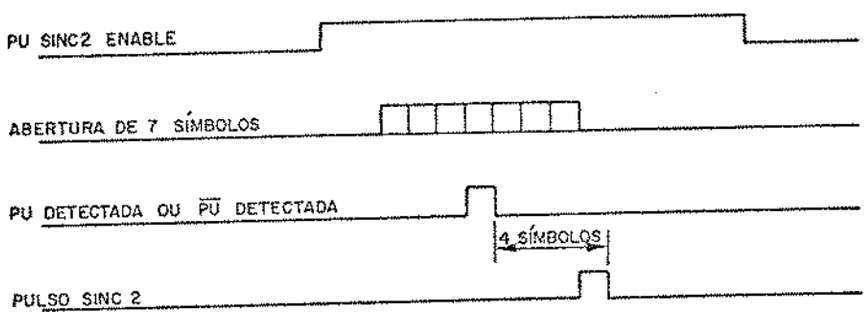


Fig. V.17

Pode-se observar que o pulso SINC 2 é obtido através do atraso de 4 símbolos do pulso PU DETECTADA ou $\overline{PU}$ DETECTADA. Este pulso SINC 2 só é gerado quando o surto principal se encontra em um dos estados E_3, E_4 e E_5. Note que os 4 símbolos de atraso correspondem exatamente ao tamanho do CIE, a fim de que o pulso SINC 2 seja gerado no fim do surto de referência principal. Por outro lado, se a detecção da PU SINC e $\overline{PU\ SINC}$ não ocorrer dentro da abertura temporal de 7 símbolos, não haverá a geração do pulso SINC 2.

Pulso SINC 1:

- Pulso SINC 1 detectado: para gerar este pulso, exige - se os sinais PU SINC 1 ENABLE, abertura de 7 símbolos e PU DETECTADA, conforme mostrada na Fig. V.18. Analogamente ao caso anterior, o pulso PU DETECTADA é atrasado por um atrasador (III) de 4 símbolos. É importante salientar que o pulso $\overline{PU}$ DETECTADA não é usado na geração do pulso SINC 1, mesmo quando a $\overline{PU\ SINC}$ é detectada dentro da janela de 7 símbolos, visto que a estação de referência secundária não transmite a $\overline{PU\ SINC}$.

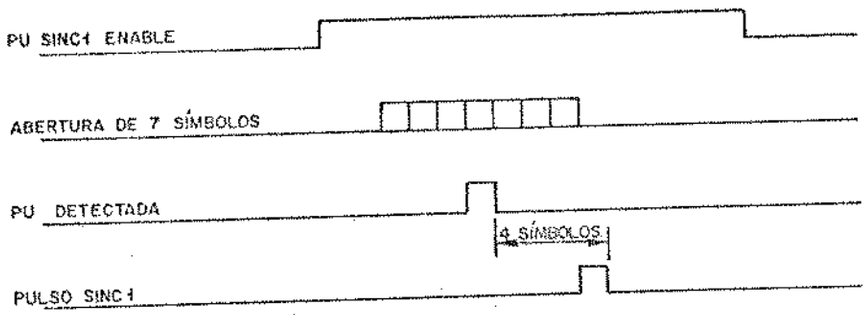


Fig. V.18

- Pulso SINC 1 imitação: Este pulso SINC 1 só é gerado quando não ocorre a detecção da PU SINC do surto SINC 1 dentro da janela temporal de 7 símbolos. Assim sendo, é gerado um pulso I_1, a partir de um contador ÷3 (II), que é ativado no início da abertura de 7 símbolos. Portanto, o pulso I_1 é gerado no centro da janela, que corresponde ao fim da PU SINC, quando não ocorre desvio na detecção do surto. O pulso I_1 passa pelo atrasador de 4 símbolos (IV), resultando no pulso SINC 1 imitação, conforme ilustrado na Fig. V.19.

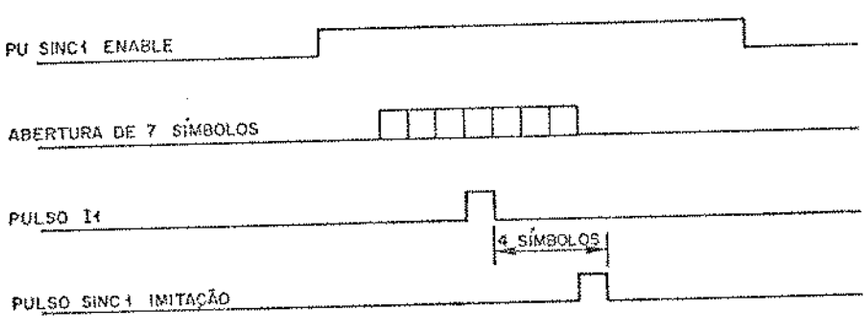


Fig. V.19

A geração do pulso SINC 1 imitação deve ser inibido quando ocorrer a detecção da PU SINC 1 dentro da janela de 7 símbolos. Para que isso ocorra, o pulso PU DETECTADA deve colocar a saída $\overline{Q}$ do multivibrador (III) no nível "1", que por sua vez, inibirá o contador ÷3 (II) e o atrasador (IV) de 4 símbolos. A razão destas inibições se deve ao fato de que a PU SINC 1 pode ser detectada depois da geração do pulso I_1. Assim sendo, temos três possibilidades:

a) A detecção da PU SINC 1 ocorrer antes da geração do pulso I_1, como mostrada na Fig. V.20.a. Neste caso, não será gerado o pulso I_1, já que o Flip-Flop (III) impede que isto aconteça.

b) A detecção da PU SINC 1 ocorrer no centro da janela de 7 símbolos, como mostrada na Fig.V.20.b. O pulso I_1 é gerado exatamente no instante da detecção da PU SINC, porém não causa a geração do pulso SINC 1 imitação, pois o atrasador (IV) de 4 símbolos é inibido pelo Flip-Flop RS (III).

c) A detecção da PU SINC 1 ocorrer depois da geração do pulso I_1, conforme mostrada na Fig. V.20.c. Embora a geração do pulso I_1 ocorra antes da detecção da PU SINC, o atrasador(IV) de 4 símbolos é inibido pelo Flip-Flop RS (III) antes que o pulso SINC 1 imitação seja gerado.

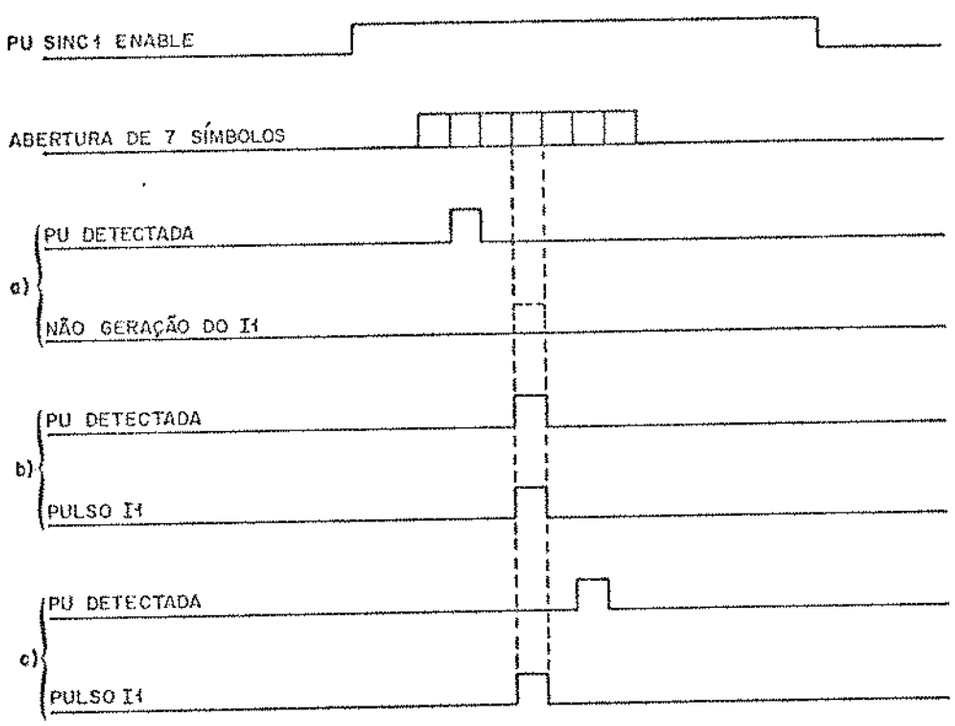


Fig. V.20

Pulso REFERÊNCIA:

O procedimento da geração do pulso REFERÊNCIA é semelhante ao do pulso SINC 1, onde o pulso REFERÊNCIA pode ser originado da detecção do surto SINC 2 ou de um pulso REFERÊNCIA imitação. Analogamente ao pulso SINC 1 imitação, o pulso REFERÊNCIA imitação é originário do pulso I_2 atrasado de 4 símbolos. O pulso I_2 é gerado pelo contador ÷3 (I) no centro da janela de 7 símbolos para a detecção da PU SINC 2. A detecção da PU SINC do surto de referência

principal dentro da janela de 7 símbolos inibe a geração do pulso REFERÊNCIA imitação pelo Flip-Flop RS (I).

Pulso PUR:

É um pulso obtido, a partir da detecção do surto SINC 1 e/ou surto SINC 2 durante os estados de operação normal da CADPU. O pulso PUR possui as seguintes funções:

a) O fornecimento do sincronismo de quadro ao sistema AMDT local;

b) Viabilizar o processo de sincronização de surto. Note que o pulso PUR só é enviado para o Sincronizador de Surto durante o estado E_5, visto que o processo de sincronização de surto exige que a estação local receba o seu próprio surto transmitido. Quando apenas o surto SINC 1 é detectado no quadro, o PUR é obtido atrasando-se o pulso SINC 1 de uma distância temporal equivalente a distância entre o fim do surto SINC 1 e o fim do surto SINC 2. Por outro lado lado, se o surto SINC 2 é detectado, o pulso PUR é o próprio pulso SINC 2, inibindo a possível chegada do pulso SINC 1 atrasado. Quando da detecção de ambos os surtos de referência, o pulso PU DETECTADA ou $\overline{\text{PU}}$ DETECTADA coloca a saída $\overline{Q}$ do Flip-Flop RS (II) no nível "0", impedindo os efeitos do pulso SINC 1 atrasado.

Circuito de Verificação de Sincronismo:

Tendo como objetivo a manutenção do sincronismo de quadro, o circuito de verificação de sincronismo monitora a frequência de detecção dos surtos de referência durante os estados E_3, E_4 e E_5 da CADPU. O circuito de verificação de sincronismo é composto por três contadores de M' estágios (PA1, PA2 e PA3) e um Flip-Flop RS. O primeiro contador (PA1) de M' estágios, conta o número de quadros consecutivos, onde o surto SINC 1 não é detectado. Este contador é incrementado de uma unidade toda vez que ele recebe o pulso SINC 1 imitação e é sempre zerado a cada pulso SINC 1 detectado. Se por ventura, a contagem atingir M', o contador PA1 comunicará este even

to, a Unidade de Canal de Serviço, declarando a perda definitiva do surto SINC 1.

Tendo uma função análoga ao contador PA1, o segundo contador de M' estágios (PA2), monitora a frequência de detecção do surto SINC 2. Assim sendo, este contador é incrementado pelo pulso REFERÊNCIA imitação e zerado pela detecção do surto SINC 2. Se a perda de detecção do surto SINC 2 persiste em M' quadros consecutivos, a Unidade de Canal de Serviço será informada da perda definitiva do surto SINC 2.

O contador (PA3) de M' estágios tem como função o controle do número de quadros consecutivos em que ambos os surtos não são detectados. O contador PA3 é incrementado a cada pulso REFERÊNCIA imitação recebido, ou seja, quando o pulso PUR não é gerado. Conforme já visto anteriormente, o pulso PUR é obtido pela detecção de pelo menos um dos surtos de referência durante um período de quadro. Assim sendo, o pulso PUR zera o contador PA3 e impede que o pulso REFERÊNCIA imitação incremente este contador, por intermédio de um Flip-Flop RS. Se o contador PA3 atingir sua capacidade máxima, ele gerará um pulso que colocará o seletor de processos no estado E_1, o que significa a perda definitiva do sincronismo de quadro da estação local.

V.6. UNIDADE DE CONTROLE DE PU DADOS E IMITAÇÃO E UNIDADE DE CONTROLE DE DADOS E RELÓGIO

A Unidade de Controle de PU DADOS e Imitação tem um funcionamento semelhante ao circuito de controle de referência e imitação da CADPU, gerando o pulso PU DADOS que pode ser o de detecção dos surtos de dados ou simplesmente uma imitação. O pulso PU DADOS imitação é gerado no fim das janelas temporais de 7 símbolos, quando a PU DADOS não é detectada. Basicamente, dois fatores contribuem para a não detecção da PU DADOS: ausência do surto de dados no quadro e ruído.

Os pulsos PU DADOS de detecção ou imitação são sempre gerados para a indicação do início de cada surto de dados. O Desembaralhador, a Unidade de Canal de Serviço e o Demultiplexador, ao receberem os pulsos PU DADOS, conseguem recuperar os dados de seu in

téresse. Porém, se o pulso for o de imitação, ele inibirá a Unidade de Controle de Dados e Relógio, impedindo assim que os dados demodulados sejam transmitidos para as três unidades acima mencionadas. Essa medida é necessária para que não ocorra a recuperação dos dados erradamente, devido à imprecisão do instante de chegada dos surtos de dados.

É importante ressaltar que a recuperação dos surtos de dados consiste somente na detecção da PU DADOS, embora os surtos de dados possam conter os CIE's referentes à estação transmissora. Como se sabe, a estação local só recuperará os surtos de dados depois de ter adquirido o sincronismo de quadro, assim, a localização mais provável de cada surto no quadro pode ser determinada.

Outra função da Unidade de Controle de PU DADOS e Imitação é gerar o pulso PUL durante os estados E_4 e E_5. O pulso PUL, derivado da detecção da PU DADOS do surto local, fornece à UAJT e ao Sincronizador de Surto a posição do surto local relativa ao surto de referência SINC 2. Isto permite à UAJT e ao Sincronizador do Surto ajustarem o quadro de transmissão, ou seja, realizar o processo de sincronização de surto.

A Unidade de Controle de Dados e Relógio possui as seguintes funções:

a) Receber os dados demodulados e decodificados e enviá-los para o Desembaralhador, para a Unidade de Canal de Serviço e para o Demultiplexador.

b) Receber os relógios recuperados pelo demodulador e distribuí-los para as mesmas unidades mencionadas no item a).

c) Impedir a transmissão dos dados demodulados, ao receber o comando "inibe" gerado pela Unidade de Controle de PU DADOS e Imitação, quando da não detecção da PU do surto de dados.

V.7. DETECTOR DE CIE E DETECTOR DE SUPER-QUADRO

O Detector de CIE tem a função de identificar a estação de origem do surto recebido, quando uma PU é detectada. Nos estados

E_1 e E_2, a verificação do CIE é indispensável, já que somente o surto de referência principal é utilizado. Nos estados E_3, E_4 e E_5, o Detector de CIE opera normalmente, sendo que o resultado da detecção do CIE é meramente informativo, tanto para surto de referência como para os surtos de dados.

O Detector de CIE mantém constantemente um canal de comunicação com a Unidade de Controle de Referência, estanto atendo a uma possível substituição da estação de referência, pois tal substituição acarreta numa mudança do código de identificação da estação de referência.

O Detector de Super-Quadro, conforme mencionamos no início do capítulo, detecta a marca do super-quadro, ou seja, PU PU $\overline{PU}$ $\overline{PU}$ ou $\overline{PU}$ $\overline{PU}$ PU PU, transmitida pela estação de referência principal. Assim, temos representado em diagrama de blocos na Fig. V.21, o Detector de Super-Quadro que consiste de dois contadores ÷2 e um contador binário de 17 estágios. Os dois contadores ÷2 contam as detecções da PU SINC e $\overline{PU\ SINC}$, respectivamente. Assim, a detecção da marca de super-quadro determina o início de um novo período de super-quadro, zerando o contador binário de 17 estágios. O emprego do contador binário de 17 estágios é necessário, pois ele zera automaticamente ao atingir sua capacidade máxima, mesmo quando a marca do super-quadro não é detectada. Uma vez detectado o início super-quadro, a Unidade de Aquisição de Janela Temporal estará apta a realizar o aquisição local.

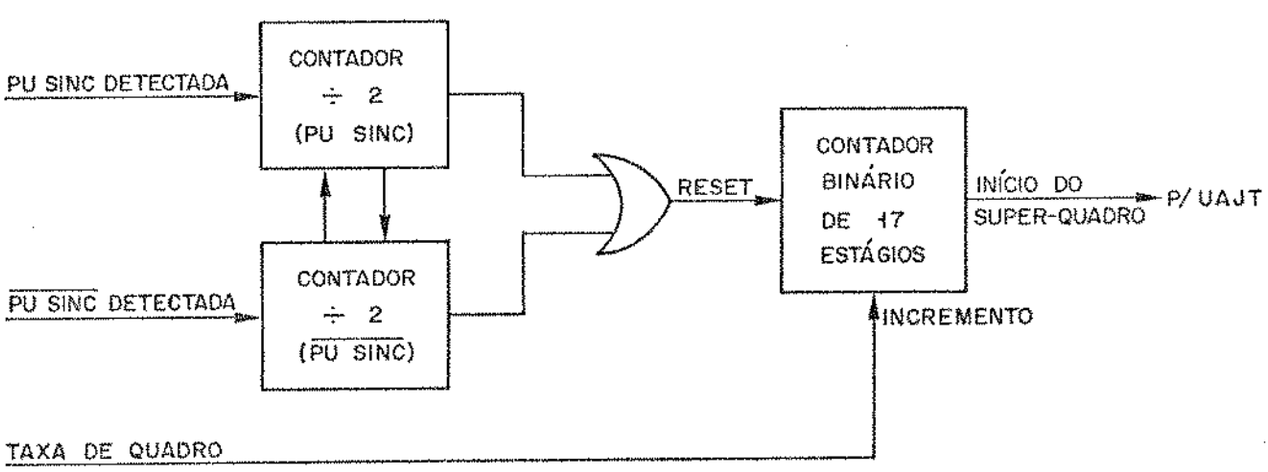


Fig. V.21 - Diagrama do Detector de Super-Quadro

CAPÍTULO VI

UNIDADE DE AQUISIÇÃO DE JANELA TEMPORAL

VI.1. INTRODUÇÃO

A fim de determinar o instante exato de transmissão de seu surto de dados no quadro AMDT, sem causar interferências significativas nos surtos provenientes das outras estações terrenas, a estação local deve utilizar um processo adequado de aquisição inicial de janela temporal. Este processo de aquisição inicial de janela temporal nada mais é que um procedimento para o cálculo da distância entre a estação e o satélite com certo grau de precisão, resultanto então no instante de transmissão do surto local.

Vários métodos para realizar a aquisição inicial, têm sido propostos e empregados em sistemas AMDT [11],[1]. Neste trabalho, adotaremos especificamente um método denominado ON-OFF Keying/Varredura (OOK/Varredura), proposto por Kurihara e outros [12]. Descreveremos a seguir o princípio de operação deste método, apresentando uma Unidade de Aquisição de Janela Temporal responsável pela realização deste processo. Ao final deste capítulo, analisaremos alguns parâmetros importantes que são usados para avaliar o desempenho deste método [1].

VI.2. TÉCNICA ON-OFF KEYING/VARREDURA

Devido a sua simplicidade e confiabilidade, a técnica de On-Off Keying/Varredura tem sido amplamente utilizada em sistemas AMDT . Neste método, a estação local transmite para o satélite uma portadora modulada por um pulso de pequena duração a uma taxa um pouco inferior à taxa de quadro. Este pulso de portadora, cuja duração é de T_p segundos, varre o quadro AMDT à velocidade de R_v segundos por quadro.

Na Fig. VI.1, mostramos um diagrama temporal deste procedimento de varredura, referente aos surtos de referência, sendo T_q o período de quadro e f_s a taxa de símbolos. Assim, dado que o produto $f_s.T_q$ é o número de símbolos contido em um quadro AMDT, duas portadoras adjacentes são separadas de um período de quadro mais $f_s.R_v$ símbolos.

Após o tempo de propagação de ida e volta do sinal via satélite, $2T_d$ segundos, a estação pode começar a receber estas porta

doras pulsadas. Para que isso ocorra, o ECC da estação local abre uma janela temporal no quadro de recepção. É importante ressaltar que esta janela temporal é aberta na posição onde, normalmente, a estação local deverá receber seus próprios surtos transmitidos, conforme ilustrado na Fig. VI.2.

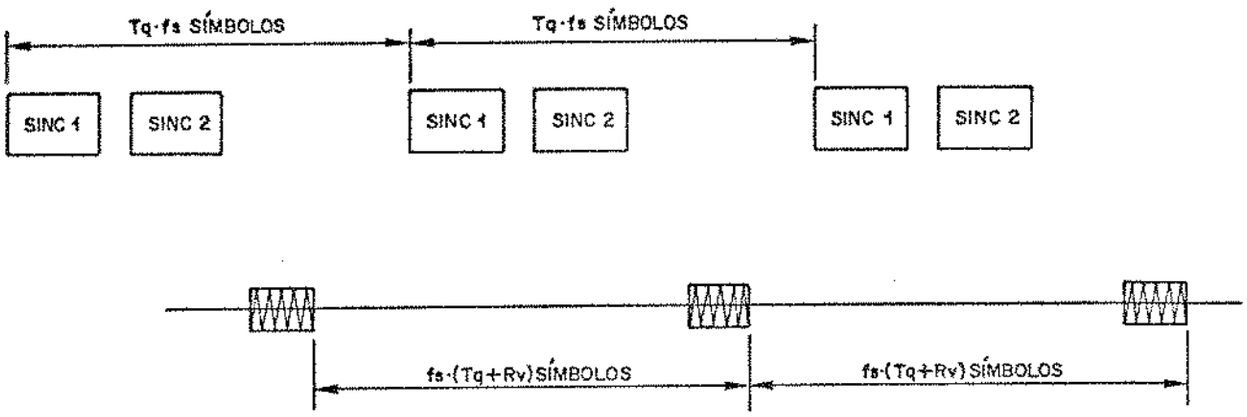


Figura VI.1

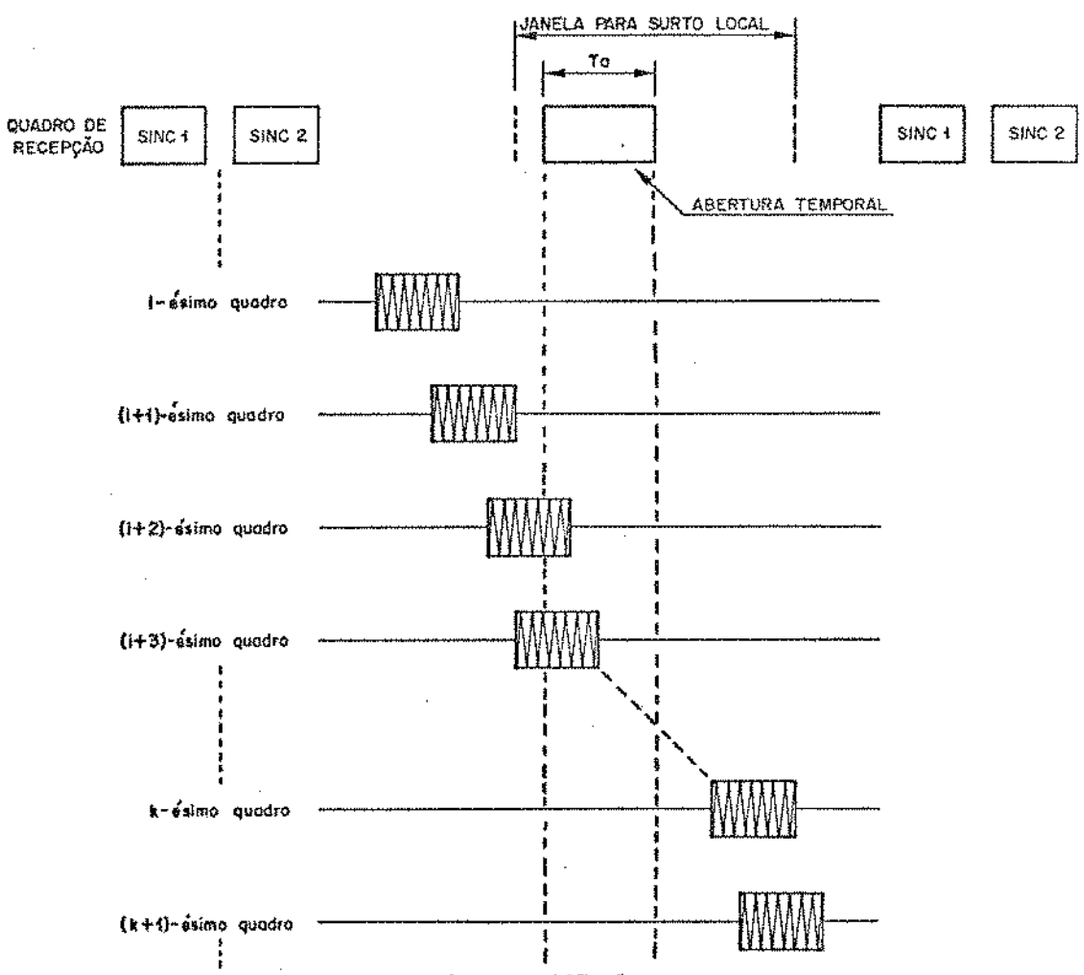


Figura VI.2

A Fig. VI.2 mostra que, embora a portadora varra o quadro inteiro, ela só será considerada detectada quando for recebida dentro da abertura temporal de T_a segundos. Ao detectar a portadora pulsada, a estação local pode então determinar o instante T_0 em que ela deve transmitir seu surto, a fim de que este seja recebido após $2T_d$ segundos em sua posição nominal.

O cálculo de T_0 envolve também a taxa de varredura e a distância nominal entre a estação local e o satélite. Mostraremos que o valor de T_0 obtido não é fixo, podendo variar entre outros limites devido às seguintes incertezas:

a) Incerteza em relação à distância real do satélite: A posição do satélite varia constantemente em torno de sua posição nominal, porém sempre confinado em um volume de aproximadamente 25 Km x 25 Km x 75 Km [11]. Assim sendo, a variação máxima Δd da distância entre a estação local e o satélite é de aproximadamente 83 Km. Portanto, a máxima incerteza temporal devido a Δd é dada por

$$\Delta T_0 = \pm \frac{\Delta d}{c} \quad \text{(segundos)},$$

onde c é a velocidade da luz em km/segundo.

b) Incerteza no instante de detecção da portadora pulsada [1]: Esta incerteza depende tanto do critério de detecção, como do circuito de detecção utilizado, pois o pulso é adicionado ao ruído e sofre deformações nos filtros de recepção. Esta incerteza, todavia, pode ser minimizada, tornando-se desprezível em comparação com as outras incertezas envolvidas. Entretanto, isso resultará possivelmente num aumento da complexidade do processo de detecção, bem como dos circuitos envolvidos [1].

c) Incerteza devido a instabilidade dos osciladores, efeito doppler, resolução básica dos relógios e tremor dos circuitos: Em virtude das dificuldades práticas para

se eliminar esta incerteza, a técnica de abertura temporal é utilizada, conforme já visto na seção V.3. Trataremos com maiores detalhes sobre este assunto no Capítulo VII.

Para diminuir ou contornar os efeitos prejudiciais causados por estas incertezas, utilizamos um processo de confirmação de detecção, transmitindo a portadora pulsada para que seja detectada no centro da abertura temporal de T_a segundos. Assim sendo, o tamanho da abertura da janela temporal deve ser tal que contorne a ocorrência da máxima incerteza. Dessa forma, garante-se que a portadora pulsada será sempre detectada dentro da abertura temporal durante o processo de confirmação.

É importante ressaltar que completado o processo de confirmação, eliminamos a incerteza do item a acima, resultando em um instante de transmissão mais preciso.

Tendo por objetivo a eliminação da incerteza de detecção da portadora pulsada, transmitimos a seguir o surto local apenas com o preâmbulo no lugar da portadora pulsada. Ao detectarmos a PU deste surto, após aproximadamente $2T_d$ segundos, determinamos então o instante exato da recepção do surto, porém existirá ainda a incerteza relativa ao item c. Embora o surto local, neste momento, seja detectado dentro da janela temporal, ele continua sendo transmitido e recebido fora da sua posição nominal. A seguir, devemos antecipar ou atrasar o instante de transmissão do surto local de forma a trazê-lo para a posição nominal de operação, conforme mostrado na Fig. VI.3.

Uma vez feita essa correção, temos certeza de que o surto local enviado será recebido em torno do instante nominal de recepção. Assim sendo, podemos diminuir a abertura temporal, cuja duração é calculada levando-se em consideração todas as incertezas máximas ocorridas em um período de $2T_d$ segundos. Daí em diante, a correção da posição do surto é feita a cada $2T_d$ segundos aproximadamente, dentro da nova janela temporal [vide Capítulo VII].

O processo de aquisição inicial de janela temporal é com

pletado assim que efetuarmos a primeira correção do instante de transmissão do surto local. O processo de manutenção da posição do surto dentro da abertura temporal reduzida é denominado de Sincronização de Surto.

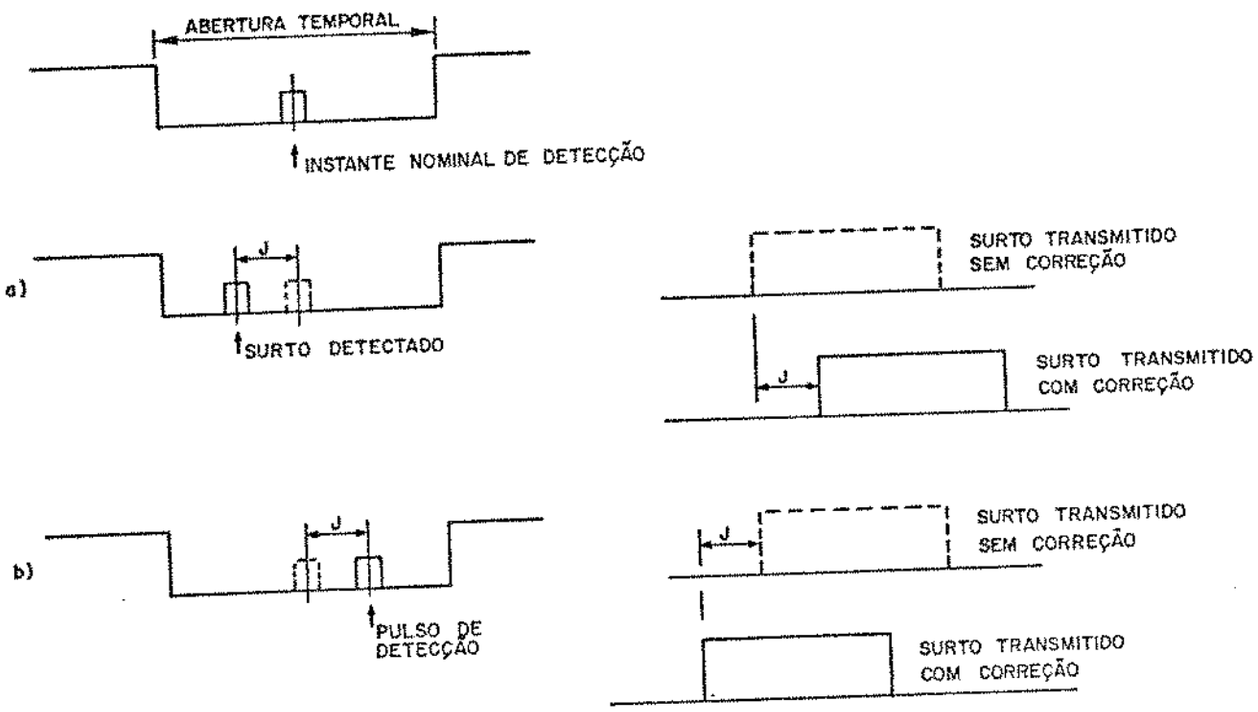


Figura VI.3.

VI.3. DESCRIÇÃO DO PROCEDIMENTO DE AQUISIÇÃO E DA UNIDADE DE AQUISIÇÃO DE JANELA TEMPORAL (UAJT)

O processo de aquisição inicial de janela temporal pode ser dividido em 5 estágios distintos:

- Estágio 0: Inicialização;
- Estágio 1: Calibração;
- Estágio 2: Varredura e detecção;
- Estágio 3: Confirmação da detecção da portadora pulsada;
- Estágio 4: Confirmação com detecção do preâmbulo.

Descreveremos a seguir cada um destes estágios, os quais serão implementados pela Unidade de Aquisição de Janela Temporal representada em diagrama de blocos na Fig. VI.4.

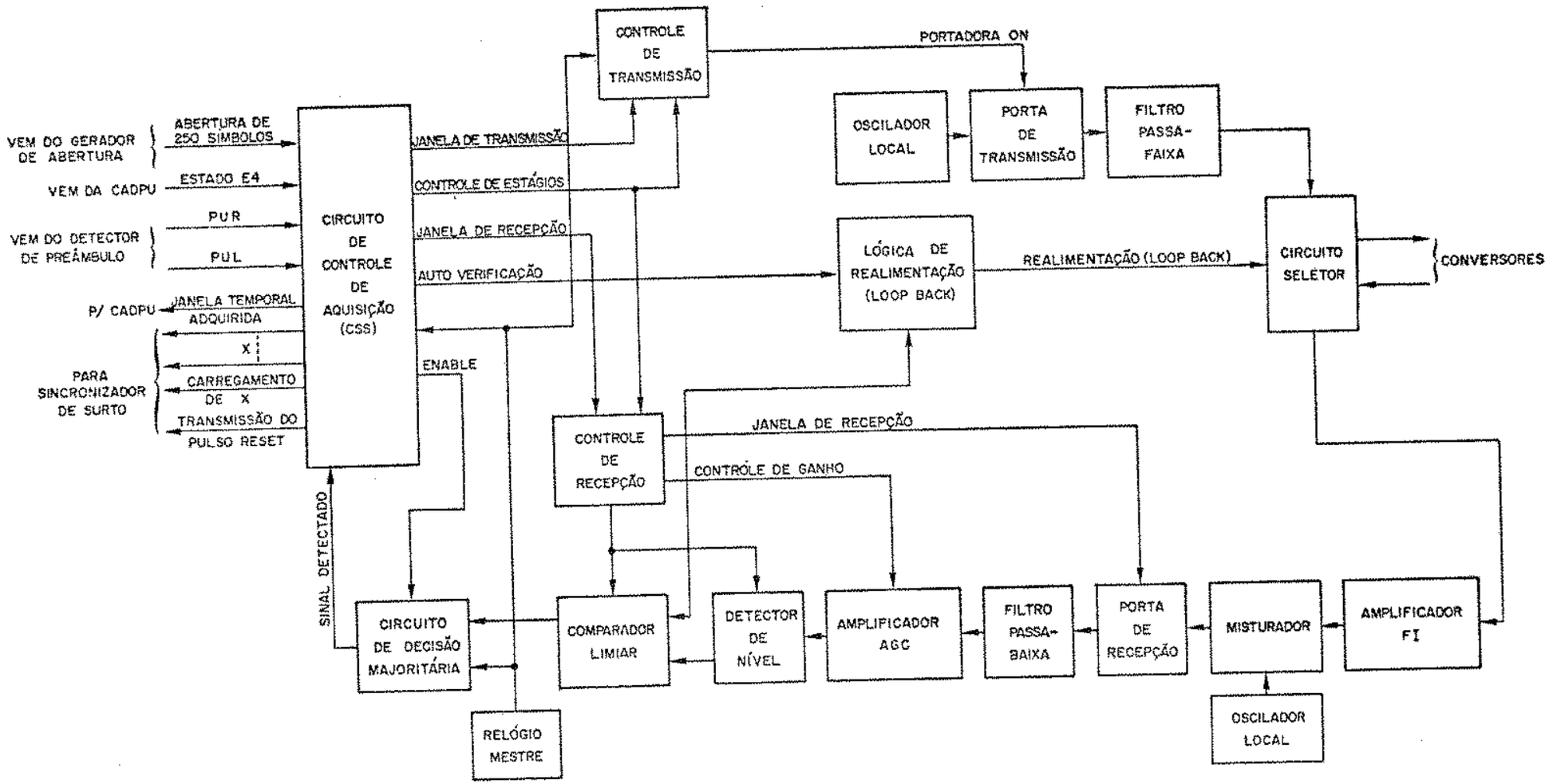


Fig. VI.4 - Diagrama da Unidade de Aquisição de Janela Temporal

Estágio 0: É iniciado assim que o ECC é ligado e é um estágio preparatório para o processo de aquisição inicial, onde a UAJT efetua o processo de auto-verificação, alimentando diretamente a portadora pulsada na entrada do receptor. Assim, o Circuito de Controle de Aquisição ativa o Circuito Seletor, que por sua vez, ao invés de enviar a portadora pulsada para o conversor, a conduz diretamente para o Amplificador FI. Simultaneamente, o Circuito de Controle de Aquisição comanda a recepção desta portadora pulsada, por intermédio do Controle de Recepção ativando a Porta de Recepção. Note que,neste caso, não existe atraso de propagação de sinal, então tanto a Porta de Transmissão como a Porta de Recepção são ativadas no mesmo instante. O fim do estágio 0 é marcado pela chegada do sinal E_4 da CADPU do Detector de Preâmbulo, que então determina o início do estágio 1 decalibração. É importante ressaltar que a frequência de portadora usada pela UAJT, não é a mesma utilizada para transmitir os surtos normais.Além disso, essa portadora possui um nível de potência muito menor que o dos surtos normalmente transmitidos da ordem de 15 a 25 dB abaixo.Obviamente, este baixo nível de potência causa baixa interferência sobre os surtos já presentes no quadro AMDT.

Estágio 1: É um estágio de calibração, onde a portadora é transmitida continuamente sem modulação ("Continuous Wave"). Para isso, o Controle de Transmissão manterá o sinal PORTADORA ON sobre a Porta de Transmissão, fazendo com que a portadora FI seja enviada para o conversor , convertida para RF e transmitida continuamente para o satélite.

Durante o estágio E_4 da CADPU, o Circuito de Controle de Aquisição recebe um sinal de abertura temporal proveniente do Gerador de Abertura. Para o nosso caso típico, esta abertura temporal possui duração de $T_a = 250$ símbolos. Usando este sinal de abertura,o Controle de Recepção chaveia a Porta de Recepção para que o sinal recebido seja processado. Isto é, a UAJT só analisará a portadora recebida durante a presença da abertura da janela temporal. No estágio 1 a UAJT sempre receberá a portadora durante a abertura temporal, pois a portadora é transmitida continuamente, conforme ilustrado na Fig. VI. 5.

Com o sinal recebido dentro da abertura temporal, o Contro

le de Recepção ajusta o Amplificador de Controle de Ganho (AGC) num valor pré-estabelecido, eliminando possíveis desvios no nível do sinal [1].

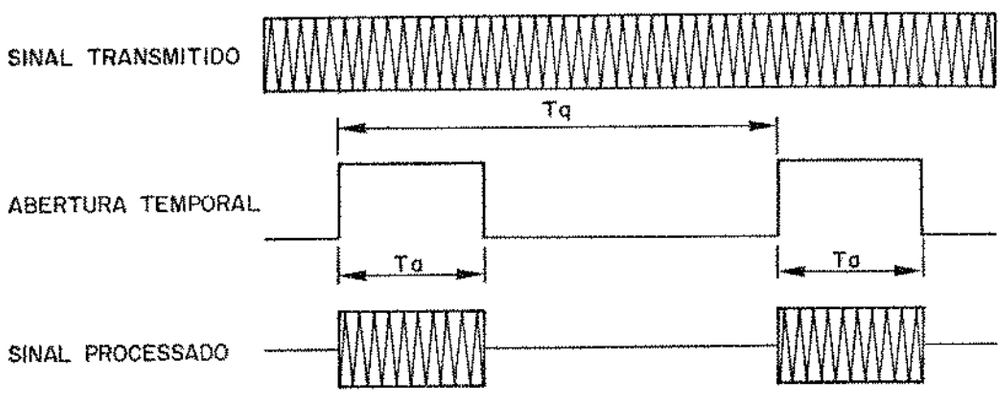


Figura VI.5

Em geral, o tempo gasto τ_1 no estágio 1 está compreendido entre 0,3 e 0,4 segundos, sendo que a maior parte dele é consumida pelo tempo de propagação do sinal via satélite, que é de aproximadamente 0,27 segundos. Completado o estágio 1, temos a certeza de que existe realmente um caminho direto para o sinal via satélite e que o AGC está calibrado.

Estágio 2: Neste estágio, a UAJT transmite a portadora pulsada com largura de T_p segundos, varrendo o quadro a uma taxa de R_v segundos por quadro. Simultaneamente, a UAJT prepara-se para receber este sinal retransmitido pelo satélite. A duração do pulso T_p é obtida em função da relação sinal-ruído (S/N) desejada, a qual, por sua vez, é determinada pela probabilidade de erro, P_e, de detecção do sinal [1]. Além disso, para diminuir a probabilidade de falsa detecção, a UAJT efetua um processo de decisão majoritária.O Circuito de Decisão Majoritária só comunicará a detecção da portadora ao Circuito de Controle de Aquisição, quando ela for detectada N_1 vezes em N_2 quadros consecutivos. Assim sendo, a duração mínima da abertura temporal (T_a), mostrada na Fig. VI.6, é obtida usando a seguinte expressão:

$$T_a \geq T_p + (N_2 - 1) \cdot R_v \quad \text{[segundos]} \qquad \text{(VI.1)}$$

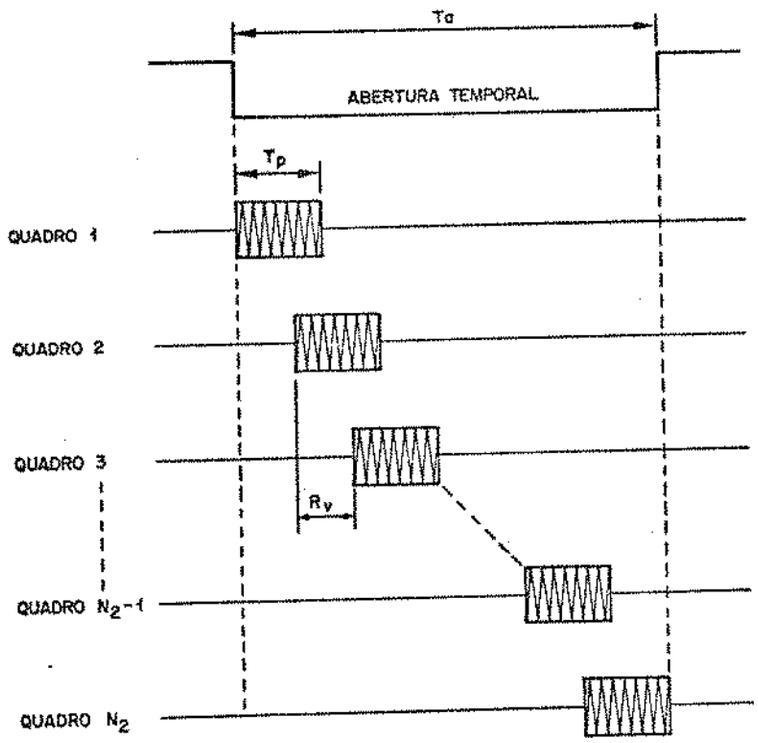


Figura VI.6

Note que, em princípio, a UAJT pode detectar a portadora pulsada N_2 vezes consecutivas. Para o nosso caso típico, podemos arbitrar $N_2 = 16$, $R_v = 0{,}5\mu s$ (=15 símbolos) e $T_p = 1\mu s$ (=30 símbolos), o que resulta em $T_a = 8{,}5\mu s$ (abertura de aproximadamente 250 símbolos).

Neste procedimento, a detecção da portadora pulsada consiste de 16 amostragens durante uma abertura de 250 símbolos. Isto é, o Controle de Recepção divide a abertura temporal em 16 partes iguais, onde uma amostragem ocorre no centro de cada parte, conforme apresentado na Fig. VI.7.

Cada uma destas amostras é comparada com um limiar λ_a pré-determinado. A cada amostra maior que λ_a, o Comparador de Limiar incrementa de uma unidade o Circuito de Decisão Majoritária. A decisão final é feita após os 16 pulsos amostrados.

Uma outra forma de efetuar o processo de aquisição é fixar o instante de amostragem, por exemplo no fim da abertura temporal [1]. Isto é, a UAJT só amostrará o sinal recebido uma vez por quadro, como mostrado na Fig. VI.8.

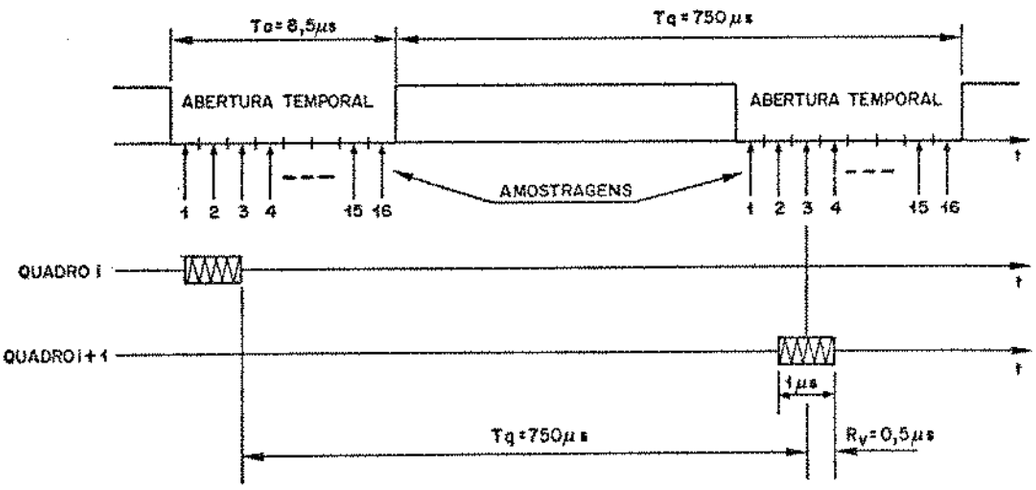


Figura VI.7

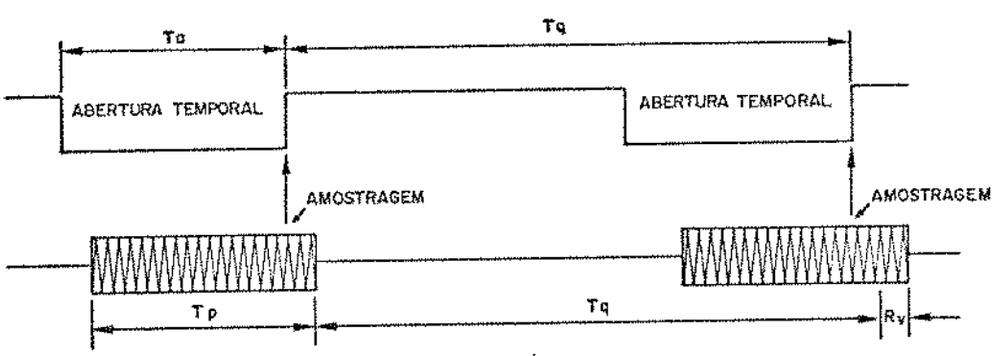


Figura VI.8

Note que, neste caso, para que a detecção seja confirmada pelo Circuito de Decisão Majoritária, a portadora pulsada deve possuir uma duração um pouco maior que o tamanho da abertura temporal ($T_p \geqslant T_a$). As principais vantagens deste método são:

- Simplicidade de circuito, pois ele dispensa a geração dos instantes de amostragem.
- Maior imunidade ao ruído, devido a maior energia do sinal e às menores faixas dos filtros. Note que estas faixas são inversamente proporcionais à duração do pulso ($\sim 1/T_p$).

Uma vez completado o processo de decisão majoritária (fim do estágio 1), o Circuito de Controle de Aquisição calcula o instante T_1 de transmissão da portadora pulsada, para que ela seja recebi

da no centro da abertura temporal de 250 símbolos.

Consideremos a Fig. VI.9.a e suponhamos que o satélite se encontra fixo em sua posição nominal. Suponhamos também que a última detecção da portadora pulsada P_1, no processo de decisão majoritária, ocorreu no fim da abertura temporal. Se transmitirmos uma portadora pulsada P_2 neste instante, ela será recebida $2T_d/T_q \times R_v$ segundos depois do fim de uma abertura temporal.

Consequentemente, para que a portadora P_2 também seja recebida no fim da abertura temporal, como ocorrido com a portadora P_1, teríamos que esperar $T_q - 2T_d/T_q \times R_v$ segundos para transmití-la, a partir do instante em que P_1 é detectada, conforme ilustrado na Fig. VI.9.b.

Porém, se quisermos que o pulso P_2 seja recebido no centro da abertura temporal, teríamos que enviá-lo $T_a/2$ segundos antes, como representado na Fig. VI.9.c, ou seja, temos que esperar $T_q - 2T_d/T_q \times R_v - T_a/2$ segundos, após a portadora P_1 ser recebida, logo

$$T_1 = T_q - \frac{2T_d}{T_q} \times R_v - \frac{T_a}{2} \quad \text{[segundos]} \qquad \text{(VI.2)}$$

onde R_v tem como unidade segundos/quadro e T_a, T_q e $2T_d$ são dados em segundos.

O tempo gasto τ_2, para o pior caso neste estágio, é pouco maior que $T_q \times T_q/R_v + 2T_d$, onde $T_q \times T_q/R_v$ é o tempo gasto para a portadora varrer o quadro inteiro de T_q segundos numa velocidade R_v. Este é o pior caso, pois o início da varredura do sinal pulsado se inicia logo após o fechamento da janela temporal. Para o nosso caso típico, τ_2 será um pouco maior que 1,4 segundos.

Estágio 3: Aqui a UAJT realiza novamente o processo de decisão majoritária na detecção da portadora pulsada, com as seguintes finalidades:

- Garantir que a portadora pulsada esteja realmente sendo detectada;
- Eliminar a incerteza na posição do satélite em torno de sua posição nominal.

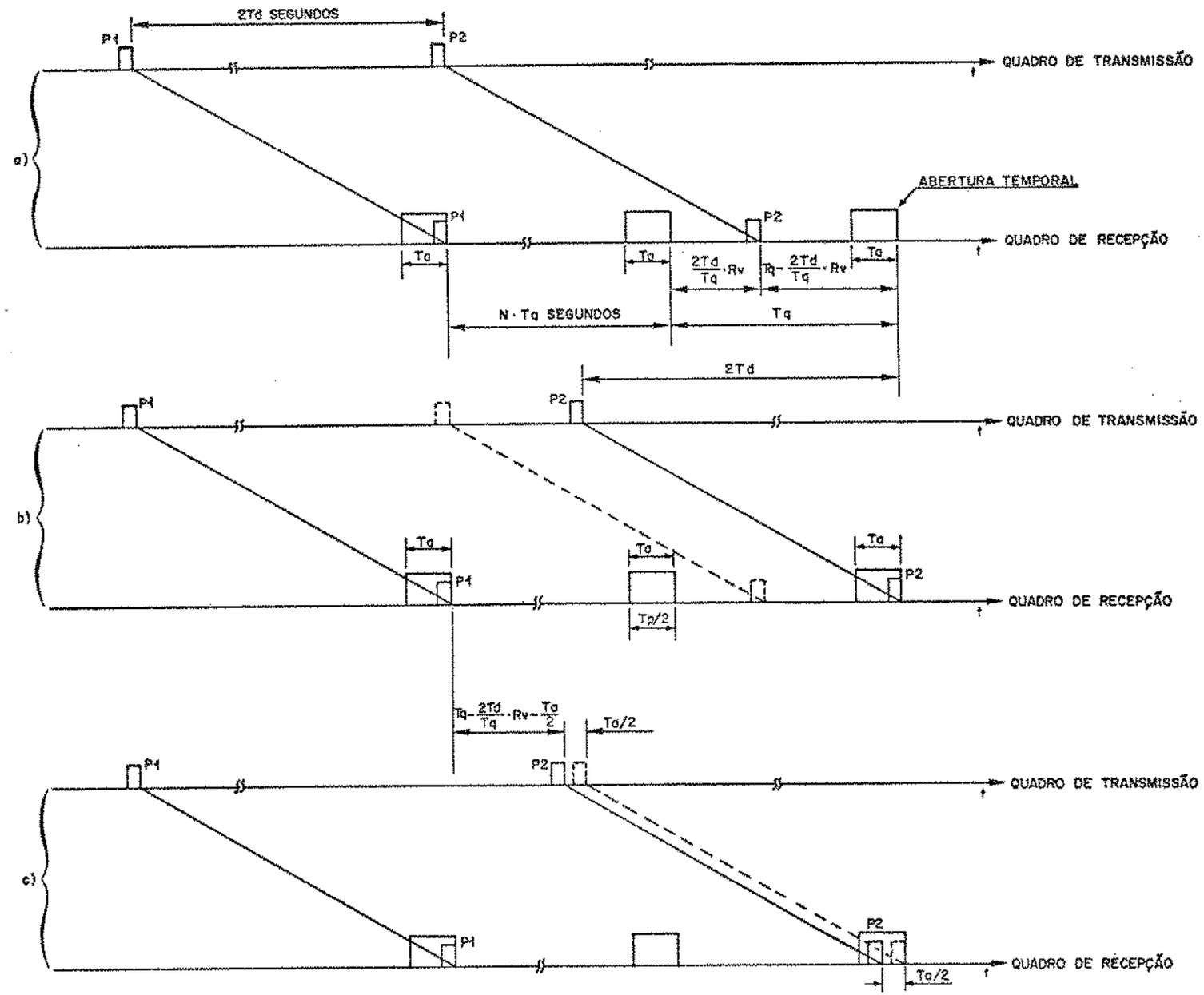

2Td SEGUNDOS
P1
P2
QUADRO DE TRANSMISSÃO
a)
ABERTURA TEMPORAL
QUADRO DE RECEPÇÃO
Tq
2Td/Tq · Rv
Tq - 2Td/Tq · Rv
N · Tq SEGUNDOS
2Td
b)
Tp/2
c)
Tq - 2Td/Tq · Rv - Tq/2
Tq/2

Figura VI.9

Este estágio é também denominado de estágio de confirmação, onde a transmissão da portadora pulsada é feita exatamente na frequência de quadro. Para que isso ocorra, o Circuito de Controle de Aquisição comanda a transmissão da portadora pulsada, a cada T_q segundos, iniciando-a no instante T_1 obtido a partir da expressão VI. 2. Esta portadora, em princípio, poderia ser recebida após $2T_d$ segundos, aproximadamente no centro da abertura temporal, mas existe os desvios devido às várias incertezas, que podem ser obtidos usando-se as seguintes expressões:

a) Desvio devido à incerteza da posição do satélite:

$$H_1 = \pm \frac{\Delta d}{c} \cdot \frac{R_v}{T_q}$$

b) Desvio devido ao instante de detecção da portadora pulsada:

$$H_2 \leq \frac{T_p}{2}$$

c) Desvio devido à instabilidade dos relógios, resolução básica dos circuitos, efeito doppler e tremor dos circuitos:

H_3 (vide Capítulo VII) .

Para o nosso caso típico, temos:

$H_1 = \pm$ 0,18μs ($\pm$ 5,6 símbolos)

$H_2 = \pm$ 0,5μs ($\pm$ 15 símbolos)

$H_3 = \pm$ 0,117μs ($\pm$ 3,5 símbolos)

Logo, o máximo desvio é dado por $H = H_1 + H_2 + H_3 =$ 0,797 μs (24,1 símbolos). Note que neste caso a abertura temporal de 250 símbolos é suficiente para englobar este desvio máximo H.

É importante salientar que a incerteza H_1 é eliminada ao

completarmos o processo de confirmação. Novamente, o tempo τ_3 gasto neste estágio está compreendido entre 0,3 e 0,4 segundos, onde a maior parte dele é ocupado pelo tempo de propagação do sinal, $2T_d \approx$ 0,27 segundos.

Estágio 4: Terminado o estágio 3 de confirmação, onde foram feitas as detecções da portadora no centro da abertura temporal, a UAJT inicia o estágio 4, onde o preâmbulo do surto local é transmitido no lugar da portadora pulsada. Este estágio elimina a incerteza H_2 (Desvio) em relação ao instante de detecção da portadora pulsada, pois a detecção da PU local é feita com grande precisão.

No estágio 4, a UAJT ativa o Sincronizador de Surto que irá gerar um pulso RESET (início do quadro de transmissão). O Multiplexador de transmissão recebe este pulso e gera um surto local, composto apenas pelo preâmbulo, no instante em que uma portadora pulsada estava sendo transmitida. É importante lembrar que o pulso RESET do Sincronizador de Surto indica o início do quadro de transmissão, não coincidindo necessariamente, com o começo do surto local. Assim sendo, conforme representado na Fig. VI.10, o Circuito de Controle de Aquisição deve liberar a geração do pulso RESET T_2 segundos antes do instante de transmissão do surto local, onde T_2 (conhecido a priori) é exatamente a distância temporal entre o início do quadro de transmissão e o início do surto local.

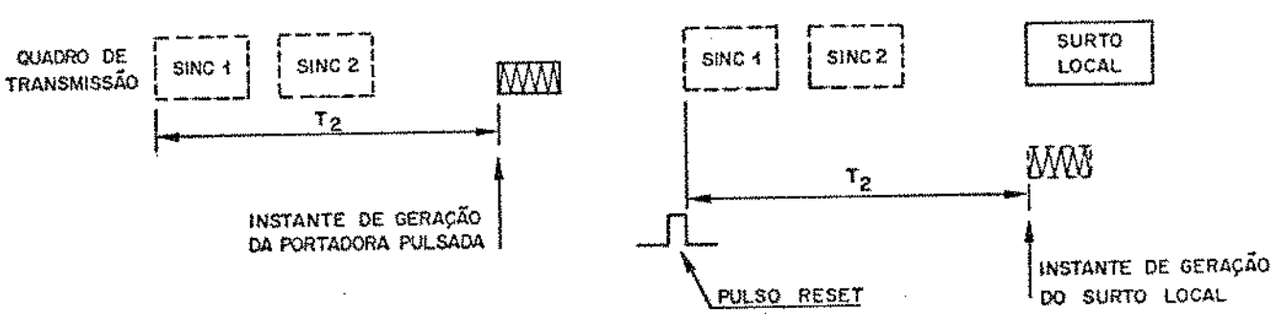


Figura VI.10

Após o tempo $2T_d$ segundos de propagação do surto local via satélite, a UAJT recebe o pulso PUL da detecção deste surto no centro da abertura temporal. Note que este pulso, na prática, deve ser recebido em torno do centro da abertura, devido às incertezas H_2 e H_3. Todavia, após a detecção da PU do surto local, a incerteza H_2 é eliminada. Assim, a única incerteza restante em relação ao tempo de recepção do surto local é dada por H_3, isto é, pela instabilidade dos relógios, resolução básica dos circuitos, efeito doppler e tremor dos circuitos. Para o nosso caso típico, entretanto, esta incerteza H_3 pode ser contornada usando-se uma abertura de 7 símbolos [vide Capítulo VII].

Note que, neste estágio, embora o surto local seja detectado dentro da janela temporal de 250 símbolos, ele continua sendo transmitido e recebido fora da sua posição nominal, visto que o mesmo deve ser detectado, em operação normal, dentro da abertura de 7 símbolos, conforme ilustrado na Fig. VI.11.

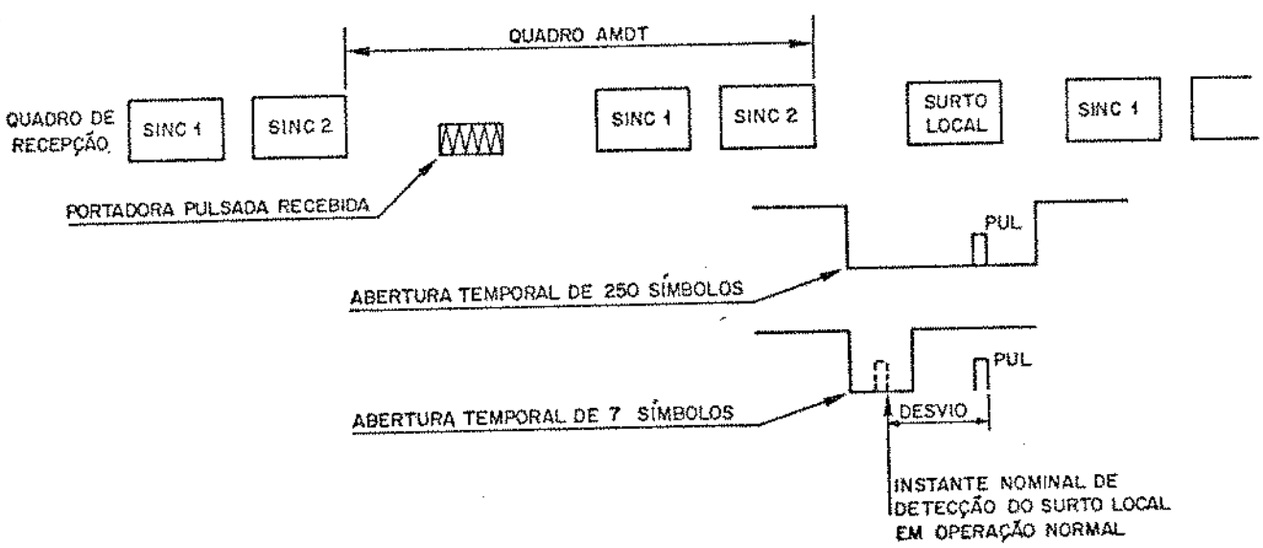


Figura VI.11

A Fig. VI.12.a mostra um circuito que corrige a posição do surto dentro da janela temporal de 250 símbolos, a fim de que o mesmo seja recebido em seu instante nominal. Na Fig. VI.12.b, apresentamos vários sinais temporais que ilustram melhor a operação deste circuito. A abertura temporal de 250 símbolos é atrasada de 3 símbolos, sendo que o seu início é então utilizado para zerar e

ativar um contador binário. Note que neste instante poderíamos receber o pulso PUL, se o surto fosse transmitido no instante correto. O estado do contador é então incrementado à taxa de símbolos, até a chegada do pulso PUL. Este pulso PUL inibe o contador e simultaneamente ativa uma ROM, que decodificará imediatamente o estado do contador.

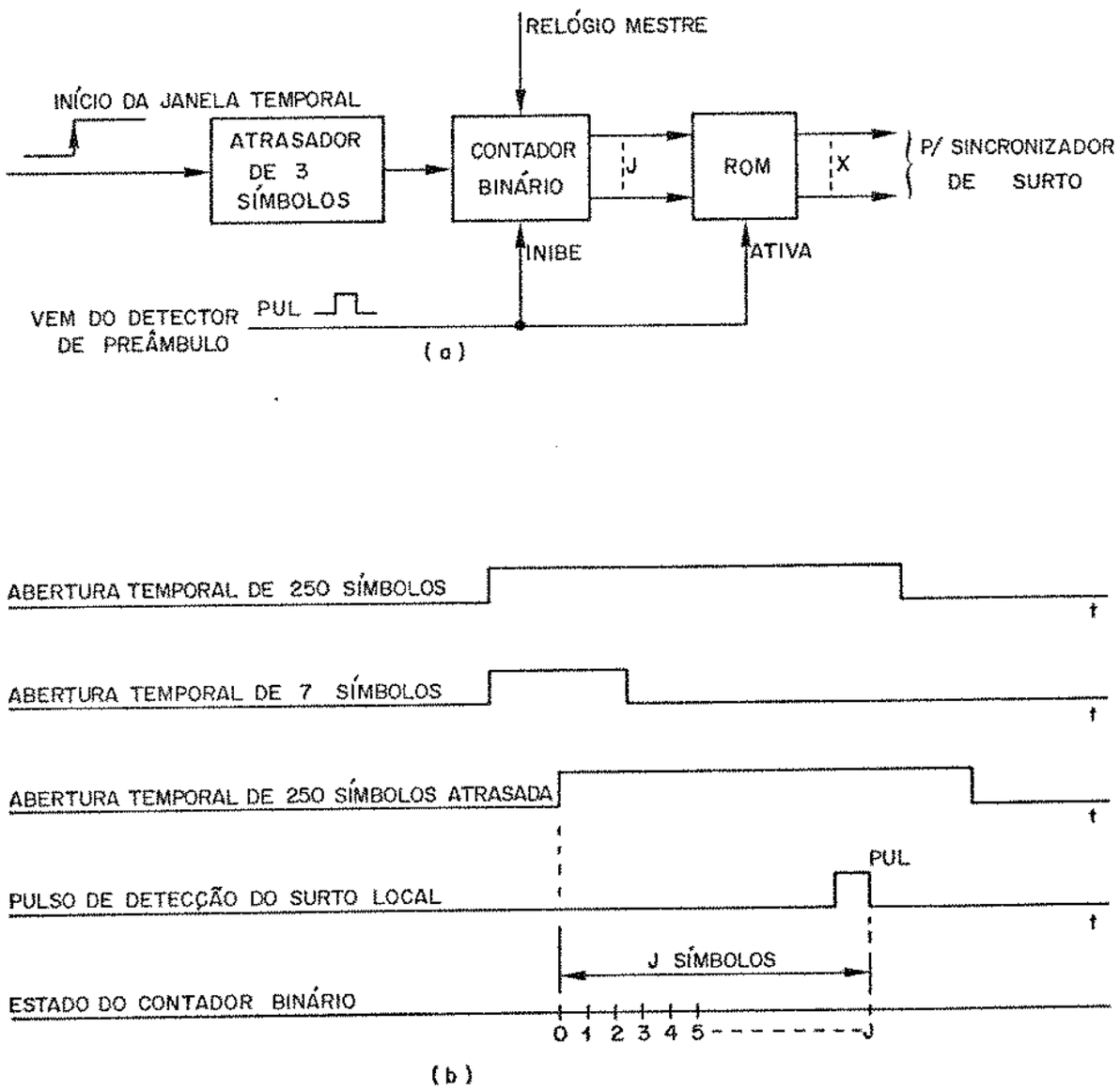


Figura VI.12

Supondo que o estado final do contador seja J, a ROM gera uma sequência X apropriada, a partir deste valor final. É importante notar que o valor J é exatamente o tempo, medido em símbolos,

que a estação local deve antecipar a transmissão do surto local, e consequentemente o instante de geração do pulso RESET, para que o surto local seja detectado no centro da janela temporal de 7 símbolos. Esta sequência X é enviada para o Sincronizador de Surto, carregando o Contador Intra-Quadro em um valor apropriado a fim de que o pulso RESET seja gerado J símbolos antecipados.

Ao receber a sequência X proveniente da UAJT, o Sincronizador de Surto incrementa o Contador de Estados da CADPU, colocando-o no estado E_5, ou seja, no estado de operação normal onde a transmissão do surto de dados é feita regularmente. Simultaneamente, o Sincronizador de Surto autorizará o Multiplexador a transmitir o surto local juntamente com os dados. Desse modo, a estação completa o processo de aquisição inicial de janela temporal, resultando no posicionamento correto do surto local.

VI.4. ALGUMAS CONSIDERAÇÕES ADICIONAIS SOBRE O PROCESSO DE AQUISIÇÃO INICIAL DE JANELA TEMPORAL

Além do nível de potência reduzido, a portadora pulsada utilizada no processo de aquisição inicial de janela temporal possui uma frequência distinta da portadora de transmissão normal dos surtos. As várias estações terrenas podem usar uma frequência de portadora comum ou frequências diferentes. No primeiro caso não se permite mais de uma estação realizando o processo de aquisição em um dado instante. Consequentemente, cada estação deve ter seu intervalo de tempo exclusivo para realizar a aquisição inicial. Com esta técnica de "Time Sharing", também denominada de técnica de super-quadro, evita-se que duas ou mais estações tentem efetuar suas aquisições simultaneamente.

Podemos definir então o super-quadro como a soma dos intervalos de tempo que cada estação gasta no processo de aquisição inicial. O super-quadro é obviamente periódico, sendo determinado pela detecção da marca de super-quadro transmitida pela estação de referência principal, conforme já visto no Capítulo IV, item IV.2.1.

Para o nosso caso típico, o super-quadro possui duração

de 2^{17} quadros (~ 98,3 segundos) e cada estação terrena tem 2^{12} quadros (~ 3,07 segundos) para completar seu processo de aquisição inicial, conforme mostrado na Fig. VI.13 abaixo.

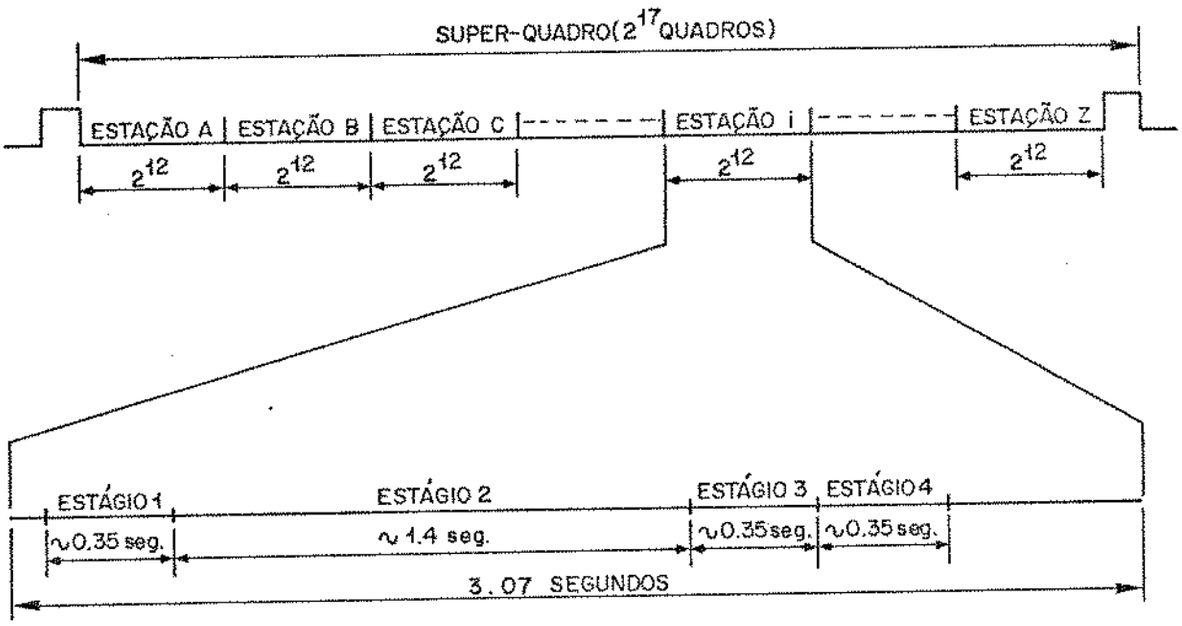


Figura VI.13

Caso uma dada estação não consiga adquirir sua janela temporal em 2^{12} quadros ou perca o sincronismo de surto, ela tem que esperar seu próximo intervalo de 2^{12} quadros no super-quadro seguinte.

Ao invés de "Time-Sharing", podemos usar a técnica de "Frequency-Sharing" no processo de aquisição inicial, onde cada estação possuirá sua própria portadora, conforme mostrado na Fig. VI.14. A grande vantagem desta última técnica é que a estação pode realizar seu processo de aquisição imediatamente quando for exigida. A desvantagem é o aumento da complexidade do sistema, visto que o filtro FI deve ser projetado de acordo com a frequência FI usada em cada estação.

Para melhor quantificar este processo de aquisição inicial de janela temporal, pode-se mostrar [1] que os seguintes parâmetros são necessários:

a) P_c : Probabilidade de detecção correta da portadora pulsada;

b) $P_m = 1 - P_c$: Probabilidade de perda de detecção da portadora pulsada;

c) P_f : Probabilidade de falsa detecção da portadora pulsada.

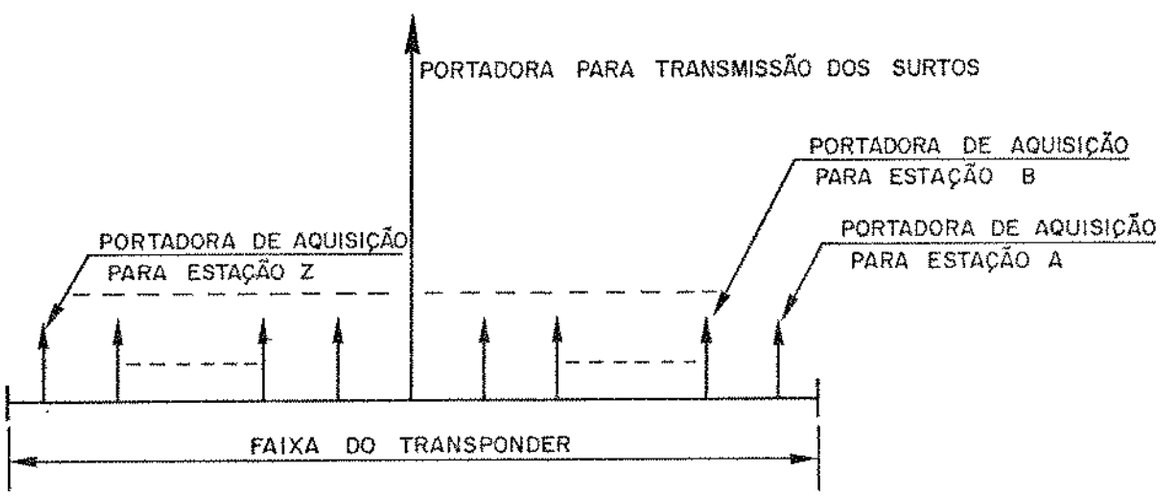


Figura VI.14

CAPÍTULO VII

SINCRONIZADOR DE SURTO

VII.1. INTRODUÇÃO

A sincronização de surto é um processo que a estação terrena utiliza com o objetivo de posicionar seu surto local em uma janela temporal relativa aos surtos das estações de referência, processo este que pode ser dividido em duas etapas:

1. Aquisição inicial de janela temporal;
2. Sincronização de surto propriamente dita.

A aquisição inicial de janela temporal é o procedimento usado pela estação local, conforme descrito no Capítulo VI, para determinar o instante inicial de transmissão do surto local.

A sincronização de surto ou sincronização estacionária de surto, que segue a aquisição inicial de janela temporal, é um processo para conservar continuamente a fase do surto local em uma determinada posição relativa aos surtos de referência.

Uma sincronização de surto deficiente pode provocar sobreposição entre surtos, o que obviamente degrada o desempenho do sistema. Daí a necessidade de se esmerar no projeto do Sincronizador de Surto.

Neste capítulo, apresentaremos um método de sincronização estacionária de surto, sugerindo um esquema de um Sincronizador de Surto em diagrama de blocos e mostrando sua interação com outras unidades que fazem parte do sistema AMDT. Em seguida, discutiremos alguns fatores que influenciam a precisão da sincronização, justificando os métodos usados para diminuir os efeitos desses fatores. Apresentaremos também um procedimento para o cálculo de tempo de guarda. Finalmente, sugerimos alguns circuitos práticos para a implementação dos vários blocos do Sincronizador de Surto, ilustrando o princípio de operação de cada um.

VII.2. PRINCÍPIO DE OPERAÇÃO DO SINCRONIZADOR DE SURTO

O problema da sincronização de surto foi inicialmente estudado por Hultberg e outros [14], que apresentaram algumas soluções para o problema. O Sincronizador de Surto que será apresentado

neste trabalho foi proposto por Gabbard [15] e implementado e testado por Sekimoto e outros [16]. Aqui introduziremos algumas modificações, adaptando-o especificamente para nosso sistema AMDT.

Na Fig. VII.1 , é apresentado o diagrama de blocos do Sincronizador de Surto cuja função básica é medir e corrigir os erros de fase do surto local em relação aos surtos de referência. O Sincronizador de Surto é constituído de um Controle de Sincronismo de Surto, um Detector de Par de Pulsos, um Atrasador Digital, um Comparador de Fase, um Contador Up-Down, um Decodificador, um Detector de Polaridade de Erro, um Controle de Reset e um Contador Intra-Quadro.

O Controle de Sincronismo de Surto (CSS) é talvez o bloco mais importante do Sincronizador de Surto, sendo o responsável pela realização da estratégia de sincronização de surto. Basicamente, o Controle de Sincronismo de Surto (CSS) possui três estados internos:

S_0 : Estado inativo ou de perda de sincronismo de surto;

S_1 : Estado de operação normal de sincronização de surto;

S_2 : Estado de verificação de sincronismo.

O estado S_0 do Controle de Sincronismo de Surto (CSS) corresponde a qualquer um dos primeiros quatro estados da Unidade de Controle de Aquisição e Detecção de PU (CADPU) do Detector de Preâmbulo, E_1, E_2, E_3 e E_4, conforme visto no Capítulo V. Durante o estado E_4 da CADPU, o Sincronizador de Surto permanece inativo, mas pode ocorrer que a Unidade de Aquisição de Janela Temporal (UAJT) gere e transmita ao Multiplexador o pulso RESET, por intermédio do Sincronizador de Surto. O Multiplexador, ao receber o pulso RESET, formará o surto local composto unicamente pelo preâmbulo, pois o sinal S_0 do CSS inibe a transmissão dos dados [vide Capítulo III].

Uma vez adquirida a janela temporal, a CADPU muda para o estado E_5, chaveando então o CSS do Sincronizador de Surto para o estado S_1 de sincronização estacionária de surto. No estado S_1, o CSS autoriza o Seletor de Par de Pulsos a selecionar o pulso de detecção dos surtos de referência (PUR) e o de detecção do surto local (PUL), ambos do mesmo quadro, a cada $2T_d + \delta$ segundos.

Conforme já visto, $2T_d$ é o tempo nominal de propagação do

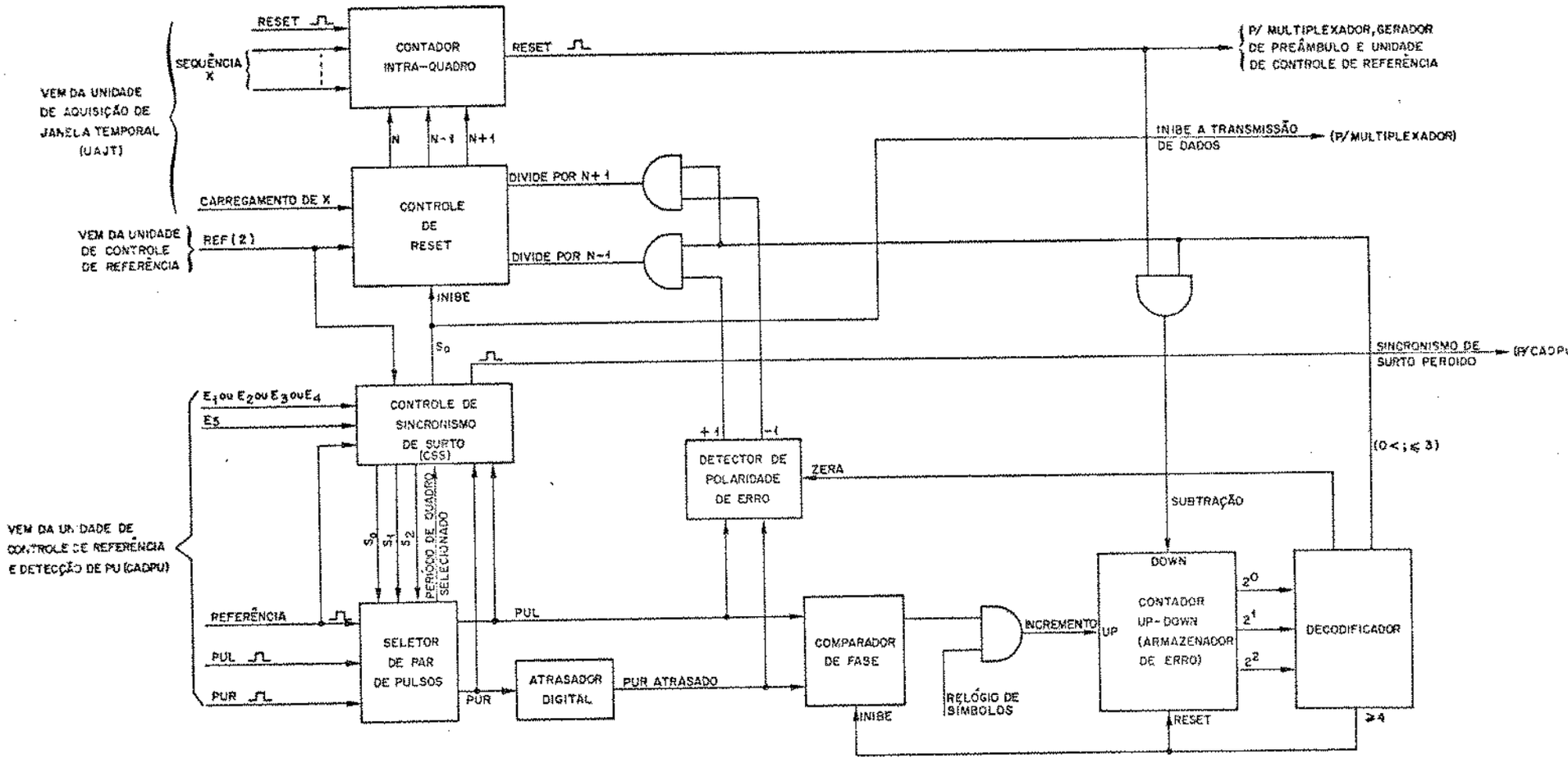


Fig. VII.1 - Diagrama de Blocos do Sincronizador de Surto

sinal via satélite e δ é uma tolerância sobre o desvio do tempo $2T_d$, que discutiremos na próxima seção. A razão pela qual o par de pulsos PUR e PUL pertencentes ao mesmo quadro é selecionado a cada $2T_d + \delta$ segundos, é que a estação local só efetuará uma nova correção da posição do surto local quando ela já tiver recebida a confirmação da correção feita anteriormente. Esta medida elimina possíveis instabilidades no processo de correção de fase do surto local.

O estado S_2 de verificação de sincronismo de surto só será iniciado quando o Seletor de Par de Pulsos fracassar na detecção dos pulsos PUR e/ou PUL no quadro escolhido, a cada $2T_d+\delta$ segundos. Se isto ocorrer, o CSS comandará o Seletor de Par de Pulsos para procurar os pulsos PUR e PUL em todos os quadros, até que ambos os pulsos de um mesmo quadro sejam recebidos. Porém, se os pulsos PUR e/ou PUL não forem recebidos durante um certo intervalo de tempo pré-determinado (Nps quadros consecutivos), o CSS comunicará à CADPU do Detector de Preâmbulo a perda do sincronismo de surto.

A perda do sincronismo de surto faz com que a CADPU retorne ao estado E_3 ou E_4, dependendo de onde a estação pretende recomeçar o processo de aquisição inicial de janela temporal. Independentemente do estado da CADPU, neste momento o Sincronizador de Surto permanece inativo e a transmissão é cessada.

Por outro lado, durante o estado S_2, se o Seletor de Par de Pulsos detecta PUL e PUR pertencentes a um mesmo quadro, antes que Nps quadros sejam completados, o CSS retorna ao estado S_1 de sincronização de surto.

É importante salientar que o pulso PUR, em geral, é o de detecção do surto de referência principal SINC 2, sendo gerado na posição real de detecção deste surto. Todavia, o pulso PUR pode ser gerado mesmo quando o surto SINC 2 não é detectado. Neste caso, o pulso PUR é originado da detecção do surto de referência secundário SINC 1, porém gerado sempre na posição nominal do surto SINC 2. Dessa forma, a não-geração do pulso PUR ocorre quando ambos os surtos de referência não são detectados no mesmo quadro [vide seção V.5].

Para medir o erro de fase do surto local, necessita - se dos pulsos PUR e PUL. Para isso, o pulso PUR escolhido pelo Seletor de Par de Pulsos é introduzido no Atrasador Digital, atrasando-o de τ símbolos, que é exatamente a distância nominal entre o surto SINC 2 e a PU do surto local, conforme ilustrado na Fig. VII . 2 abaixo.

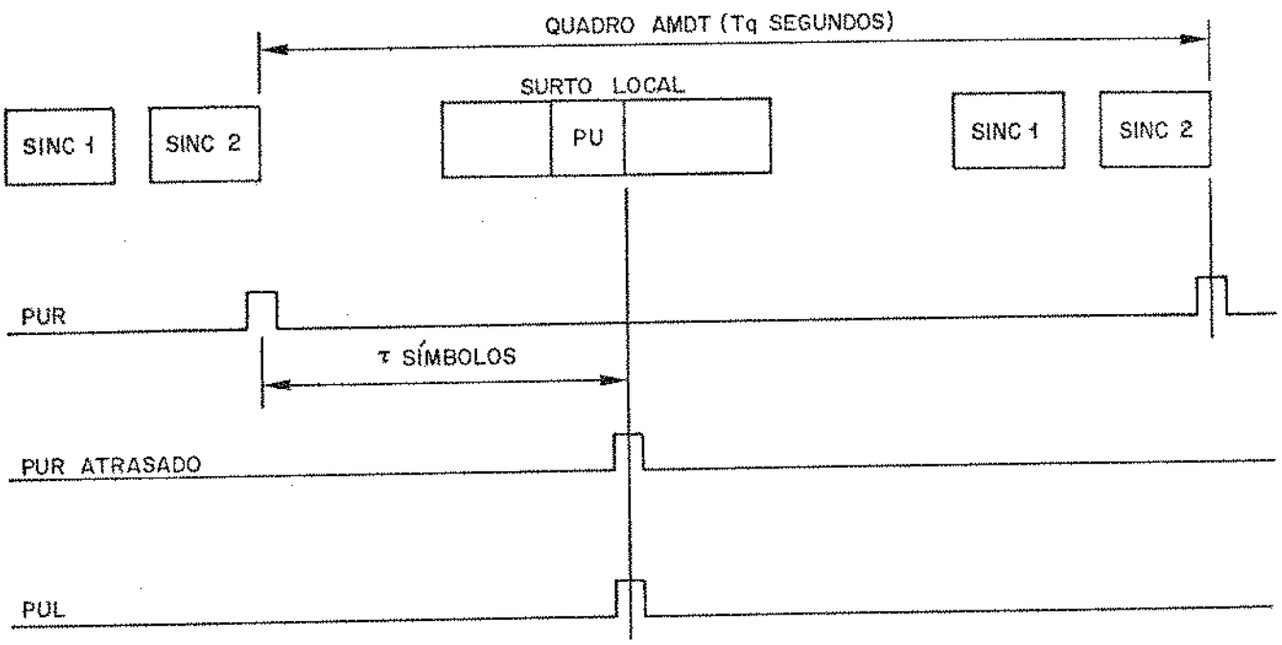


Figura VII.2

Note que este atraso τ varia de acordo com a estação terrena, visto que cada surto de dados ocupa uma posição distinta dentro do quadro AMDT. O pulso PUR atrasado e o pulso PUL são introduzidos no Comparador de Fase e no Detector de Polaridade de Erro, simultaneamente. Ao receber o pulso PUR atrasado e o PUL, o Comparador de Fase gera um sinal de erro que indica a diferença de fase entre os dois pulsos. O Detector de Polaridade de Erro determina a ordem de chegada dos pulsos. Assim sendo, de acordo com a ordem de chegada dos pulsos PUR atrasado e PUL, temos três possibilidades:

A - Surto local é recebido antes da sua posição nominal;

B - Surto local é recebido depois da sua posição nominal;

C - Surto local é recebido em sua posição nominal.

onde a posição nominal do surto local corresponde ao centro da abertura da janela de 7 símbolos para a detecção da PU do surto local [vide Capítulo V].

No caso A, ilustrado na Fig. VII.3.a, o pulso PUL é recebido antes do pulso PUR atrasado, o que significa que o surto local está sendo detectado antes de sua posição nominal. Assim sendo, a medida corretiva, neste caso, seria adiar a transmissão do surto local, para que seja recebido na posição correta. Por outro lado, no caso B, representado na Fig. VII.3.b, o surto local está sendo recebido atrasado, indicando que é preciso antecipar a transmissão do surto local. Finalmente, o caso C representa o sincronismo de surto perfeito, onde o surto local está sendo recebido na posição nominal, indicando que a estação deve manter a mesma posição de transmissão do surto local.

O Contador Up-Down (ou Armazenador de Erro) tem a função de medir e armazenar a magnitude do erro de fase do surto local. O processo de medição é feito a partir do sinal de erro gerado pelo Comparador de Fase, onde o Contador Up-Down é incrementado à taxa de símbolos enquanto o sinal de erro estiver presente.

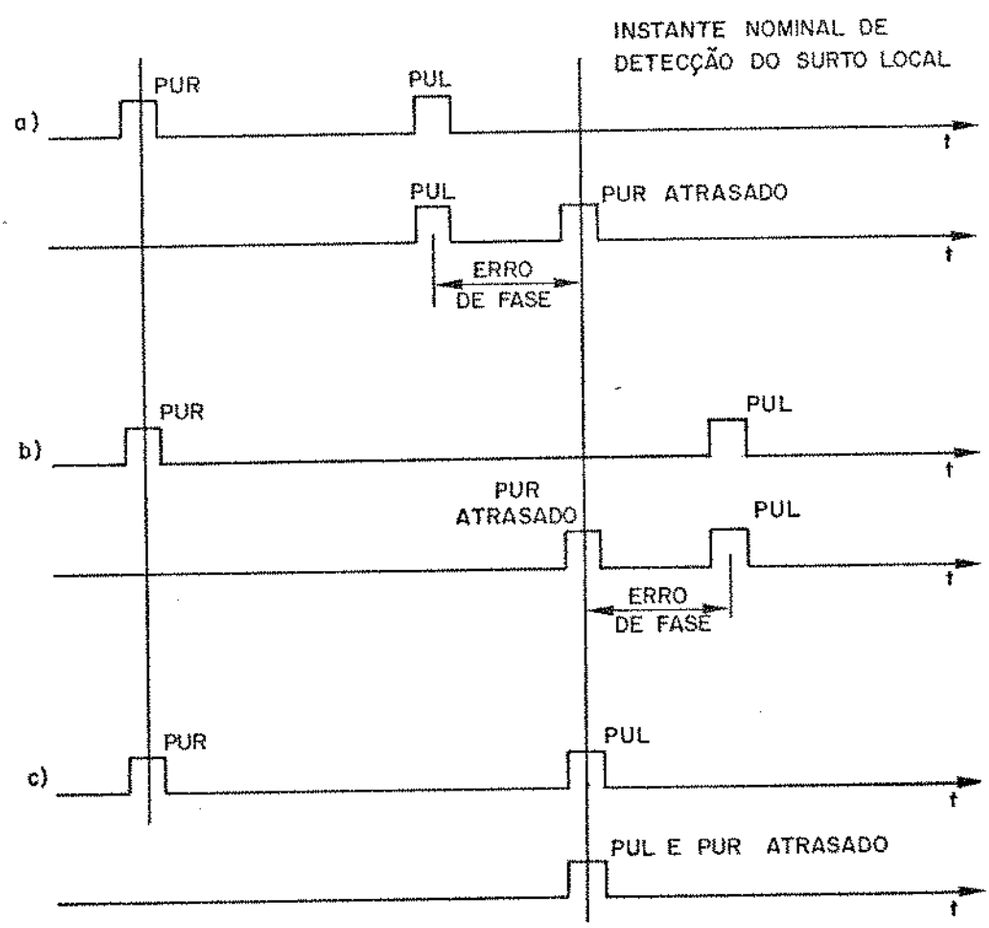


Figura VII.3

Assim, o Conteúdo do Contador Up-Down é exatamente o erro de fase do surto local em unidade de símbolos. Este valor permanece inalterado no Contador Up-Down, até que a correção seja iniciada.

Ao determinar a ordem de chegada dos pulsos PUR atrasado e PUL, o Detector de Polaridade de Erro providencia uma correção adequada. Em outras palavras, se o pulso PUR atrasado é recebido primeiro, a saída +1 é colocada no nível alto. Caso o pulso PUL chegue antes do pulso PUR atrasado, o Detector coloca o níve alto na saída -1.

Combinando a saída +1 ou -1 com o sinal proveniente do Decodificador, geramos o sinal "Divide por N-1" ou "Divide por N+1", respectivamente. Ao receber o sinal "Divide por N-1", o Controle de Reset comanda o Contador Intra-Quadro para dividir por N-1, onde N é o número de símbolos contido em um quadro, dado por $N = f_s \times T_q$, onde T_q é o período de quadro AMDT e f_s é a taxa de símbolos. Neste caso, o quadro AMDT terá o tamanho de N-1 símbolos, ou seja, o pulso RESET do Contador Intra-Quadro será gerado um símbolo mais cedo do que normalmente é feito. Consequentemente, o surto local é transmitido um símbolo antecipadamente.

Analogamente, o sinal "Divide por N+1" faz com que o Contador Intra-Quadro gere o pulso RESET após N+1 símbolos contados, atrasando portanto a transmissão do surto local de um símbolo.

Os comandos "Divide por N-1" e "Divide por N+1" devem ser mantidos por L quadros consecutivos se o erro de fase for L símbolos, para em seguida, o Contador Intra-Quadro voltar a dividir por N e a estação local voltar a transmitir seu surto a cada T_q segundos. Para que isso seja feito, o Decodificador decodifica o conteúdo do Contador Up-Down, colocando o nível "1" em sua saída ($0<;\leq 3$), desde que o valor gravado no Contador não seja nulo. Autorizado pelo nível da saída ($0<;\leq 3$) do Decodificador, o Contador Up-Down é decrescido de uma unidade a cada quadro, pelo pulso RESET. Esta operação se prolonga até que o conteúdo do Contador retorne ao valor nulo. Consequentemente, o Decodificador coloca, a partir deste instante, o nível "0" na saída ($0<;\leq 3$).

Outra função importante do Decodificador é prevenir que o conteúdo do Contador Up-Down aumente indefinidamente, quando apenas um pulso é recebido (PUR ou PUL). Se isso ocorrer, a saída ≥ 4 do

Decodificador zerará o Contador Up-Down e o sinal de erro do Comparador de Fase.

É importante notar que o erro de fase é gravado em alta velocidade, ou seja, à taxa de símbolos, ao passo que a correção do erro é feita em baixa velocidade, à taxa de quadro. O motivo pelo qual corrigimos o erro de fase à taxa de um símbolo por quadro, ao invés de corrigí-lo de uma só vez, é para evitar problemas nas interfaces entre o sistema AMDT e os equipamentos MCP, onde uma grande variação de fase pode provocar a perda de dados.

No estado S_1 do CSS, quando o erro de fase for igual a zero, o Controle de Reset comandará o Contador Intra-Quadro para dividir por N. Uma vez detectado um erro de fase, o Controle de Reset autoriza o Contador Intra-Quadro a dividir por N+1 ou N-1, conforme a polaridade do erro. Logo após a correção de fase, o Contador Intra-Quadro retorna à divisão por N.

O Controle de Reset também recebe um sinal "CARREGAMENTO DE X" proveniente da UAJT quando da transição do estado S_0 para o S_1. Neste instante, a UAJT transmite uma sequência binária X para o Contador Intra-Quadro. Ao receber este comando "CARREGAMENTO DE X", o Controle de Reset ativa o Contador Intra-Quadro para carregar a sequência X. Conforme visto no Capítulo VI, esta sequência X tem como objetivo permitir que o surto seja transmitido no instante adequado e, consequentemente, detectado em torno de sua posição nominal, ou seja, em torno do centro da abertura temporal de 7 símbolos.

Note que durante o estado S_0, o Sincronizador de Surto pode transmitir o pulso RESET, gerado pela UAJT, com o objetivo de confirmar a detecção do preâmbulo do surto local no centro da janela de aquisição de 250 símbolos [vide Capítulo VI].

É importante observar que não existirá correção de fase do surto local quando a estação operar como estação de referência principal. Isto porque a estação que opera como referência principal transmite seu surto de referência SINC 2 (e, possivelmente, seu surto de dados) livremente a cada período de quadro. Neste caso, o Controle de Reset, comandado pela Unidade de Controle de Referência através do pulso REF(2), imporá ao Contador Intra-Quadro a divisão por N. Além disso, a Unidade de Controle de Referência também inibe

qualquer operação de medição de erro, não permitindo a atividade de seleção de par de pulsos.

VII.3. PRECISÃO DA SINCRONIZAÇÃO DE SURTO E TEMPO DE GUARDA

O Sincronizador de Surto descrito na seção anterior pode ser visto como um Phase-Lock Loop (PLL) digital especial, de alta capacidade de resolução, sendo que o sinal de realimentação de fase do surto local se completa via satélite, sofrendo um atraso de $2T_d + \delta$ segundos, onde δ varia constantemente com o tempo. Para que o Sincronizador de Surto seja estável, não ocasionando "overshoot", o período de correção de fase deve ser maior que $2T_d + \delta$ segundos.

Conforme definido, δ é uma tolerância que abriga o desvio do tempo $2T_d$ de propagação do sinal. Este valor δ é computado levando-se em conta os seguintes fatores [15],[1]:

- Máximo desvio da distância do satélite em relação a sua posição nominal;
- Precisão de operação dos componentes usados;
- Máximo intervalo de tempo gasto na correção do erro de fase, equivalente ao número de quadros necessários para corrigir o máximo desvio de fase armazenado no Contador Up-Down.

Portanto, o valor δ deve ser suficientemente grande para evitar qualquer possibilidade de uma nova correção de fase de surto antes da obtenção do resultado da correção anterior. Caso contrário, poderíamos gerar um novo erro quando mais de uma correção de fase for efetuada para um único desvio. Para o nosso caso típico, podemos escolher ± 50 quilômetros como um limite superior para o máximo desvio do satélite e 3 períodos de quadro como o máximo período de correção de erro de fase. Com estes valores limítrofes e levando em consideração que o sistema AMDT obedece as especificações dadas no Capítulo III, podemos computar o valor δ apropriado.

A precisão da sincronização de surto está diretamente relacionada com os fatores que causam as incertezas H_1, H_2 e H_3, con

forme visto no Capítulo VI. Devido ao processo de aquisição inicial de janela temporal, conseguimos contornar a incerteza sobre a posição do satélite (H_1), eliminando também a incerteza do instante de detecção da portadora pulsada (H_2).

Uma maneira de se eliminar a incerteza H_3 (originada do movimento constante do satélite, da instabilidade dos relógios, dos tremores dos circuitos lógicos e da resolução básica) é determinar a fase correta do surto local, corrigindo os possíveis erros através do Sincronizador de Surto. Como a medição e a correção de fase só pode ser executada a cada $2T_d+\delta$ segundos, a precisão da sincronização de surto está condicionada à incerteza H_3 acumulada neste período. Para minimizar os efeitos prejudiciais desta incerteza H_3, é necessário que se introduza um tempo de guarda entre os surtos adjacentes. Desse modo, o tempo de guarda deve ser suficientemente grande para que não haja sobreposição entre os surtos. Por outro lado, esse tempo de guarda não deve ser exageradamente grande para não diminuir a eficiência do sistema.

A precisão da sincronização de surto determina o tempo de guarda e especifica também a abertura de janela temporal para a detecção de PU. Assim, analisaremos a seguir cada fator que contribui para a incerteza H_3, calculando a precisão da sincronização de surto [15].

a) Deslocamento do satélite: Pode-se mostrar [15] que o erro máximo da posição do surto (E_D), devido ao deslocamento do satélite, é dado por:

$$E_D = 2 \cdot \frac{(dR/dt)_{máx}}{C \cdot F_{máx}} \quad \text{[segundos]} \qquad \text{(VII.1)}$$

onde,

$\left(\frac{dR}{dt}\right)_{máx}$: Máxima velocidade de deslocamento do satélite em sua região de confinamento [m/s];

C : Velocidade da luz ($2{,}9979 \times 10^8$ m/s);

e

$F_{máx} = \frac{1}{2T_d+\delta} \cong \frac{C}{2\,R_{máx}}$: Máxima taxa de correção de

erro, sendo que $R_{máx}$ é a máxima distância entre a estação local e o satélite, em metros.

É importante salientar que o erro devido ao deslocamento do satélite é limitado pela expressão VII.1, onde a correção de erro ocorrerá a cada $2T_d+\delta$ segundos.

b) Resolução básica e instabilidade dos relógios: A taxa do relógio de símbolos, f_s, determina o menor erro que o Sincronizador de Surto consegue detectar e corrigir, ou seja, o período de um símbolo. Este erro mínimo é simplesmente a resolução básica do relógio, isto é:

$$E_R = \frac{1}{f_s} \quad \text{[segundos]} \qquad \text{(VII.2)}$$

Um dos parâmetros usados na escolha do relógio mestre é sua estabilidade (S_f), que é definida como a razão entre o máximo desvio de frequência (Δf), durante um período fixo de observação, e a frequência nominal do relógio (f), ou seja

$$S_f = \frac{\Delta f}{f} \qquad \text{(VII.3)}$$

Tendo em vista que $f = 1/T$, temos

$$\frac{df}{dT} = -\frac{1}{T^2}$$

ou seja,

$$\frac{\Delta f}{\Delta T} \cong -\frac{1}{T^2}$$

Portanto,

$$\Delta f \cong -\frac{1}{T} \cdot \frac{\Delta T}{T}$$

ou

$$\frac{\Delta f}{f} \cong -\frac{\Delta T}{T}$$

Assim, uma maneira prática para determinar a estabilidade de relógio é medir o deslocamento temporal (ΔT) sofrido pelo sinal de relógio num intervalo de tempo fixo de observação (T), isto é [15],

$$S_f = \frac{\Delta f}{f} \cong -\frac{\Delta T}{T} \qquad \text{(VII.4)}$$

Assim sendo, tendo em vista que a estabilidade S_f por 0,27 segundos é inferior a $S_f = 1 \times 10^{-9}$/dia e $T = 2T_d = 0,27$ segundos, conclui-se que erro de fase de surto ΔT, devido a instabilidade do relógio é inferior a $2,7 \times 10^{-10}$ segundos.

c) Tremores dos circuitos lógicos: Em geral, não existe uma expressão matemática para calcular os tremores dos circuitos lógicos, visto que eles variam com as condições ambientais e com os componentes digitais utilizados. Com o uso de componentes de alta velocidade e com precaução de não se utilizar no projeto um número elevado de elementos ligados em série, podemos abaixar o erro de fase devido aos tremores dos circuitos (E_T) a níveis desprezíveis, quando comparados com os outros erros já discutidos.

Supondo que os erros são aditivos, podemos definir a precisão da sincronização de surto (P_S) como uma soma das magnitudes dos erros E_D, E_R, ΔT e E_T:

$$P_S = E_D + E_R + \Delta T + E_T \quad \text{[segundos]} \qquad \text{(VII.5)}$$

A precisão P_S é o maior erro que pode ocorrer no processo de sincronização de surto, isto é, o surto local pode desviar para a esquerda ou para a direita de sua posição nominal, no máximo P_S segundos. Assim, para evitar a sobreposição entre dois surtos adjacentes no quadro AMDT, o tempo de guarda (T_G) deve ser duas vezes a precisão da sincronização:

$$T_G = 2 \times P_S \quad \text{[segundos]} \qquad \text{(VII.6)}$$

Analogamente ao cálculo do tempo de guarda, a abertura temporal também deve possuir uma duração de no mínimo $2P_S$ para a detecção da PU, pois o surto local pode deslocar P_S segundos tanto para a esquerda como para a direita de sua posição nominal.

Utilizando-se as expressões acima e supondo que a máxima velocidade $(dR/dt)_{máx}$ seja 30 pés/segundos [15] e que os tremores dos circuitos sejam desprezíveis, obtém-se que P_S é da ordem de dois símbolos. Consequentemente, tanto o tempo de guarda (T_G) como a abertura de janela temporal para a detecção da PU devem possuir uma duração maior que 4 símbolos.

VII.4. DESCRIÇÃO DETALHADA DO SINCRONIZADOR DE SURTO

Nesta seção, sugerimos um circuito prático para cada bloco do Sincronizador de Surto, mostrando o princípio de operação e as características de cada um.

Controle de Sincronismo de Surto (CSS)

A Fig. VII.4 mostra o diagrama do Controle de Sincronismo de Surto (CSS). Note que o sinal S_0 corresponde a união dos estados E_1, E_2, E_3 e E_4 da CADPU, inibindo a atividade de cada componente do CSS e consequentemente mantendo o Sincronizador de Surto inativo. Além disso, o sinal S_0 é enviado ao Multiplexador de transmissão para impedir a transmissão dos dados, pois durante o estado E_4 da CADPU, o Multiplexador forma o surto local com apenas o preâmbulo.

Quando a CADPU passar do estado E_4 para o E_5, o CSS passará para o estado S_1, pois o nível "1" da saída Q do Flip-Flop tipo RS (FF1) será liberado. Recebendo o sinal S_1, o Seletor de Par de Pulsos seleciona os pulsos PUR e PUL e os envia para o CSS a cada $2T_d+\delta$ segundos. O contador ÷2(I) é incrementado de uma unidade com a chegada de cada um destes pulsos e gera um pulso CARRY OUT quando ambos os pulsos são recebidos. O sinal CARRY OUT zera o contador ÷2 (I), preparando-o para a nova recepção dos pulsos, $2T_d + \delta$ segundos mais tarde. Outra função importante do pulso CARRY OUT do

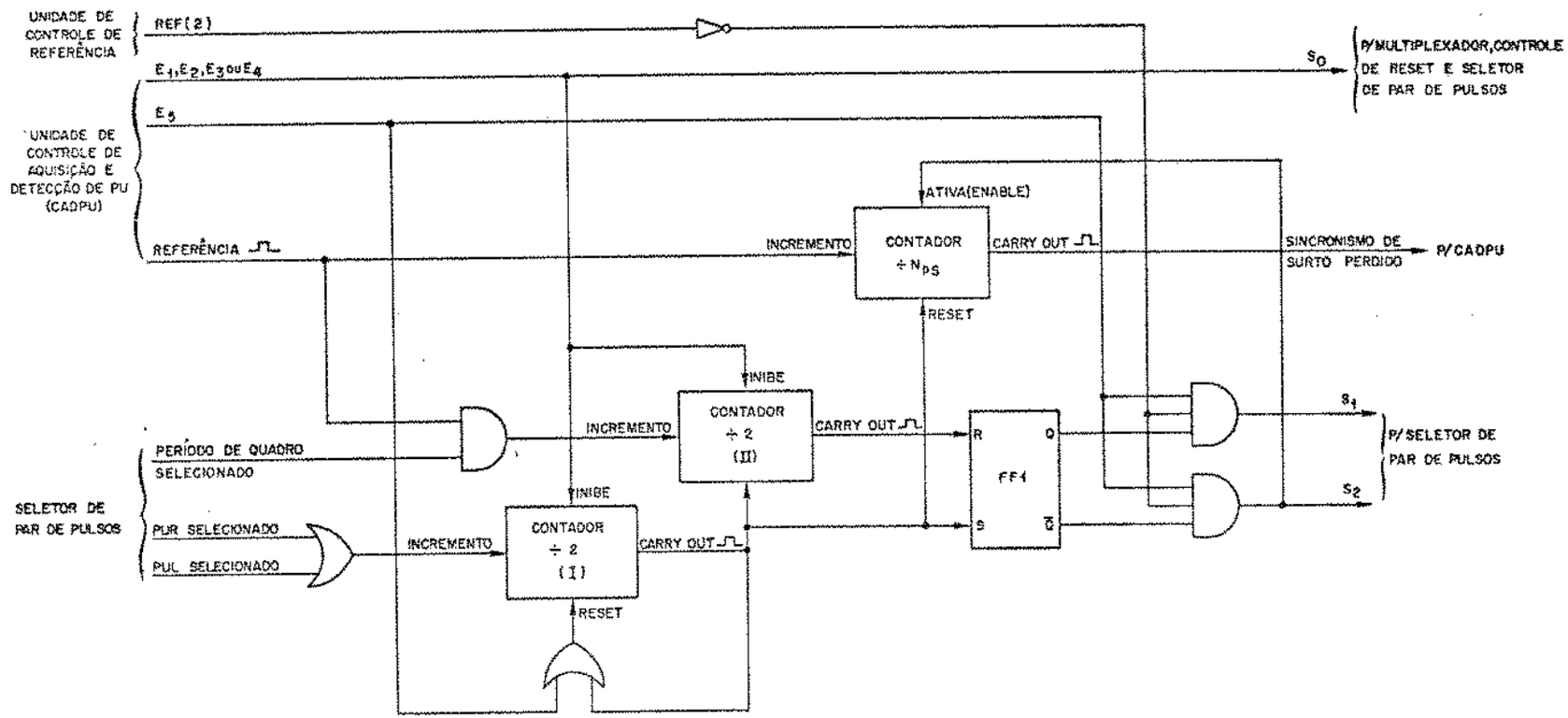


Fig.VII.4 - Diagrama do Controle de Sincronismo de Surto (CSS)

contador ÷2 (I) é zerar o conteúdo do contador ÷2 (II). O contador ÷2 (II) tem como função verificar se os surtos de referência (representados por PUR) e o surto local (PUL) foram detectados durante o período de quadro selecionado a cada $2T_d+\delta$ segundos. Com a ausência de pelo menos um dos pulsos PUR e PUL, o contador ÷2 (II) gera seu pulso CARRY OUT, colocando a saída $\overline{Q}$ do Flip-Flop tipo RS (I) no nível "1", o que significa o início do estado S_2 de verificação de sincronismo de surto. Note que o contador ÷2 (II) é incrementado pelo pulso REFERÊNCIA, durante o período de quadro selecionado, sendo que o pulso REFERÊNCIA pode ser o de detecção dos surtos de referência ou um pulso de imitação, marcando o início do quadro de recepção, conforme visto na seção V.5.

Durante o estado S_2, o Seletor de Par de Pulsos faz a detecção dos pulsos PUL e PUR a cada quadro. Além disso, o sinal S_2 ativa o contador ÷Nps para contar o número de quadros consecutivos, onde não ocorrem ambos os pulsos. Se este número atingir Nps, o contador ÷Nps informará à CADPU a perda de sincronismo de surto, fazendo com que a CADPU deixe o estado E_5 e o CSS retorne ao estado S_0. Por outro lado, se os pulsos PUR e PUL forem recebidos no mesmo quadro, antes que sejam completados Nps quadros, o contador ÷2 (I) carrega a saída Q do Flip-Flop RS (I) no nível "1", colocando o CSS novamente no estado S_1 de sincronismo de surto.

Quando a estação local for a estação de referência principal, o sinal REF(2) da Unidade de Controle de Referência desativa o CSS, colocando os sinais S_1 e S_2 no nível "0".

Seletor de Par de Pulsos

É mostrado na Fig. VII.5 o circuito detalhado do Seletor de Par de Pulsos, que permanece inativo no estado S_0. A seleção dos pulsos PUR e PUL no estado S_1 é executada pelo contador $2T_d+\delta$ segundos e um Flip-Flop tipo RS (FF2). O contador $2T_d+\delta$ segundos é incrementado à taxa de quadros pelo pulso REFERÊNCIA atrasado de $T_q - J_1$ segundos, onde J_1 tem a duração de algums símbolos. Isto se faz necessário porque o pulso PUR e o pulso REFERÊNCIA são sempre recebidos no mesmo instante, o que poderia causar a não - detecção do pulso PUR durante o período de quadro selecionado pelo Flip-Flop

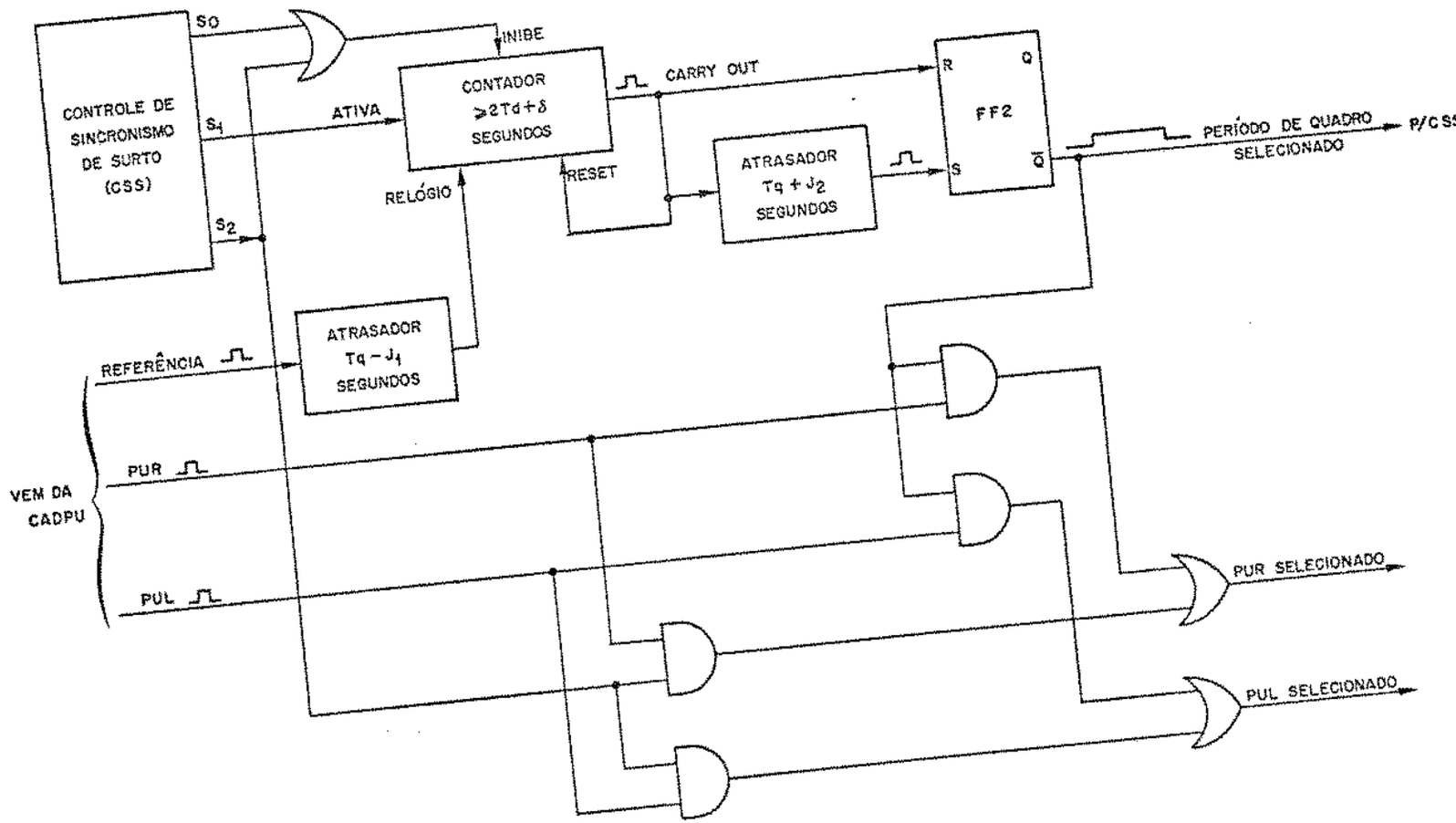


Fig. VII.5 - Diagrama do Seletor de Par de Pulsos

tipo RS (FF2), a cada $2T_d+\delta$ segundos, se não existisse o atraso de $T_q - J_1$ segundos.

Toda vez que o contador atinge sua capacidade máxima, um pulso CARRY OUT é gerado colocando o nível "1" na saída $\overline{Q}$ do Flip-Flop (FF2), marcando o início do período de quadro selecionado. Além disso, o pulso CARRY OUT é introduzido num atrasador T_q+J_2 segundos ($0 < J_1 < J_2$), que colocará a saída $\overline{Q}$ no nível "0", determinando então o fim do período de quadro selecionado. A Fig. VII.6 mostra em diagrama temporal esses sinais descritos acima. Observe que o sinal do período de quadro selecionado, na verdade tem duração superior a T_q segundos, pois o atraso do pulso CARRY OUT do contador $2T_d+\delta$ segundos é um pouco maior do que o período de quadro (T_q segundos). Assim sendo, temos certeza de que os dois pulsos REFERÊNCIA serão sempre recebidos durante o período de quadro. Estes dois pulsos REFERÊNCIA recebidos desempenham um papel importante quando o pulso PUR e/ou PUL não são gerados pela CADPU, conforme descrito anteriormente.

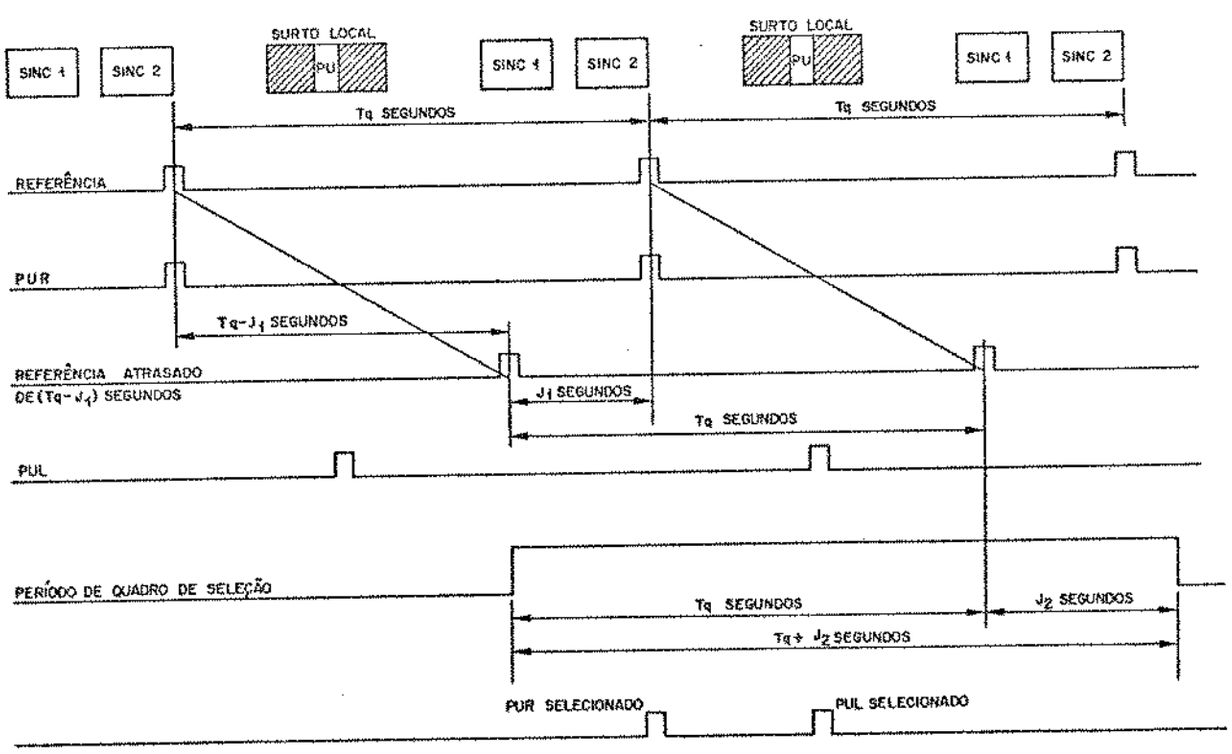


Figura VII.6

No estado S_2 do CSS, a seleção dos pulsos PUR e PUL é feita em todos os quadros, assim sendo, além de inibir o contador $2T_d+\delta$ segundos, o sinal S_2 dá passagem aos pulsos PUR e PUL provenientes da CADPU.

Atrasador Digital

O Atrasador Digital pode ser implementado facilmente utilizando-se um contador binário. Esta solução apresenta vantagens em relação a outros procedimentos pela facilidade de reprogramação, já que a distância temporal δ entre o surto referência principal SINC 2 e o surto local varia de estação para estação.

Comparador de Fase

É composto por dois Flip-Flops tipo RS (FF3 e FF4) e uma porta lógica OU-EXCLUSIVO, conforme mostrado na Fig. VII.7. Devido a ordem de chegada dos pulsos PULe PUR atrasado, conforme já discutido na seção VII.2, existem três casos distintos, que estão representados através de diagramas temporais dos sinais A, B, A', B' e S, mostrados na Fig. VII.8, onde S é o sinal de erro de fase.

É importante ressaltar que o erro de fase do surto, para nosso caso típico, nunca excede a três símbolos, conforme mostrado na seção VII.3. Na Fig. VII.9 são ilustrados os dois casos extremos, onde o pulso PUL é ora recebido no começo e ora no fim da abertura para a detecção da PU. O sinal de erro de fase é introduzido no Contador Up-Down, que determina então a magnitude, em símbolos, do erro de fase do surto local.

Contador Up-Down

O Contador Up-Down, para nosso caso típico, é um contador binário dos três estágios, onde as células b_0, b_1 e b_2 são exatamente as saídas 2^0, 2^1 e 2^2, respectivamente. Este Contador, inicialmente zerado, é incrementado à taxa de símbolos, quando a saída S do Comparador de Fase apresenta-se no nível alto. Assim, quando o

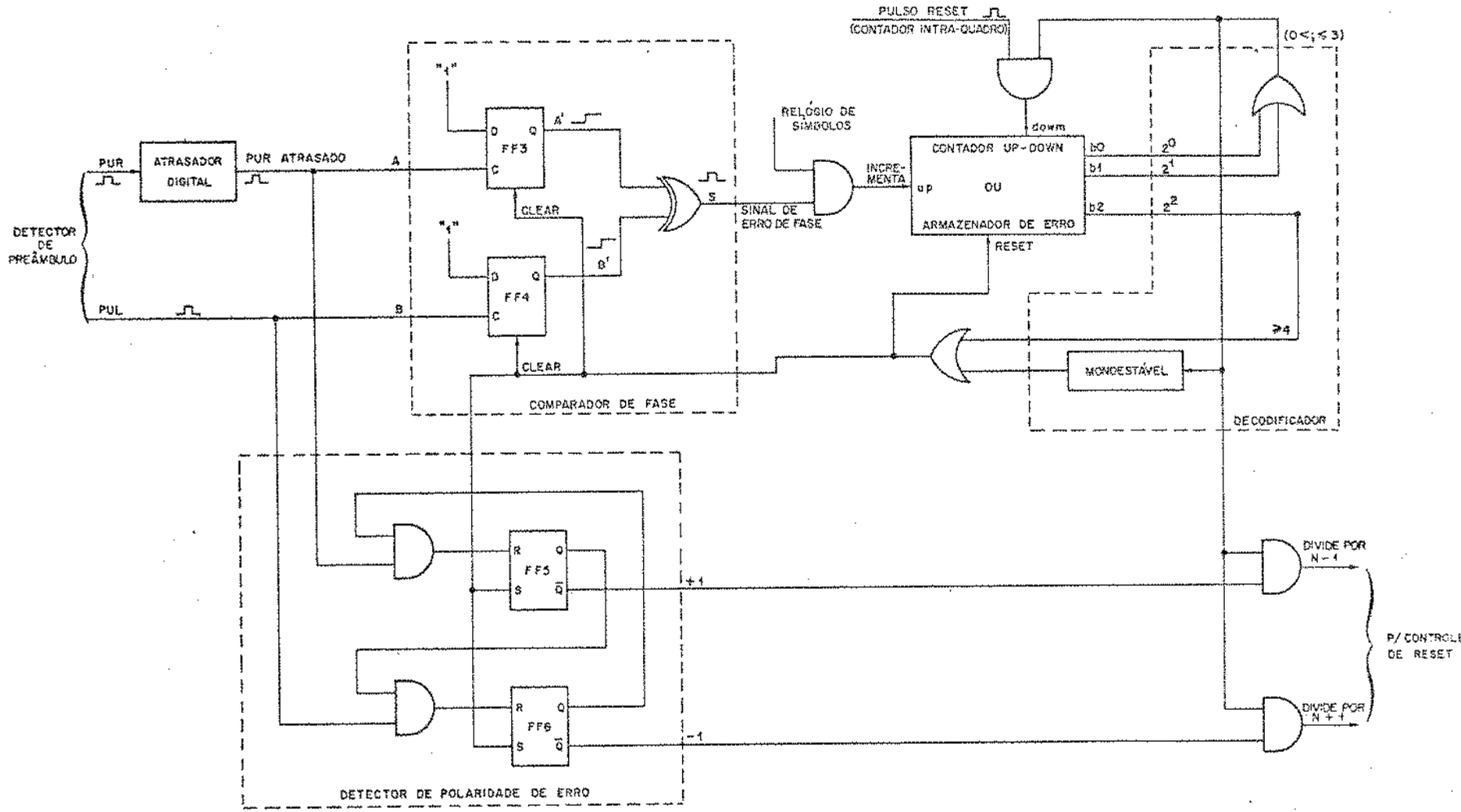


Fig. VII.7 - Diagrama do Comparador de Fase, Detector de Polaridade de Erro, Contador Up-Down e Decodificador

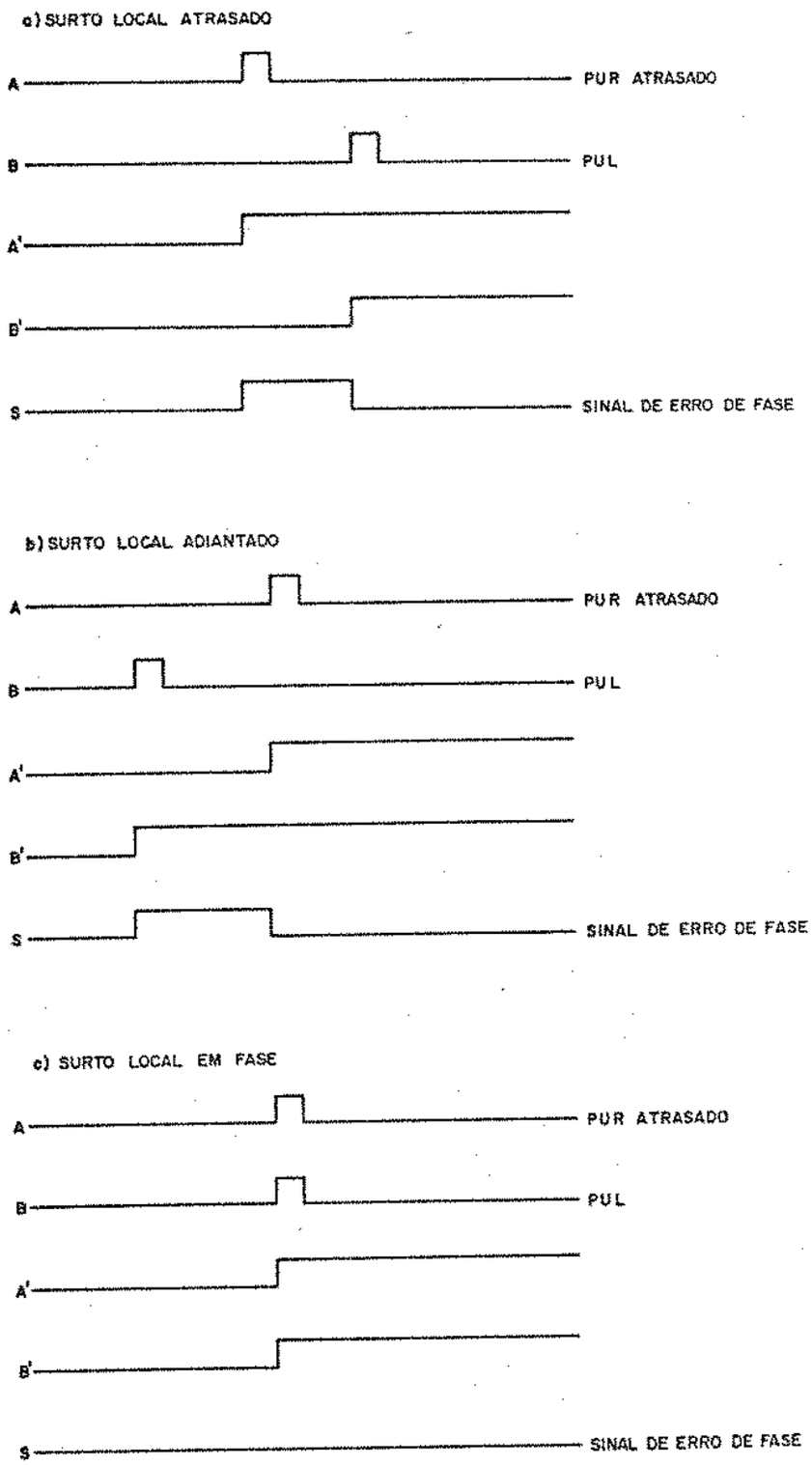


Fig. VII.8 - a) Surto Local Atrasado
b) Surto Local Adiantado
c) Surto Local em Fase

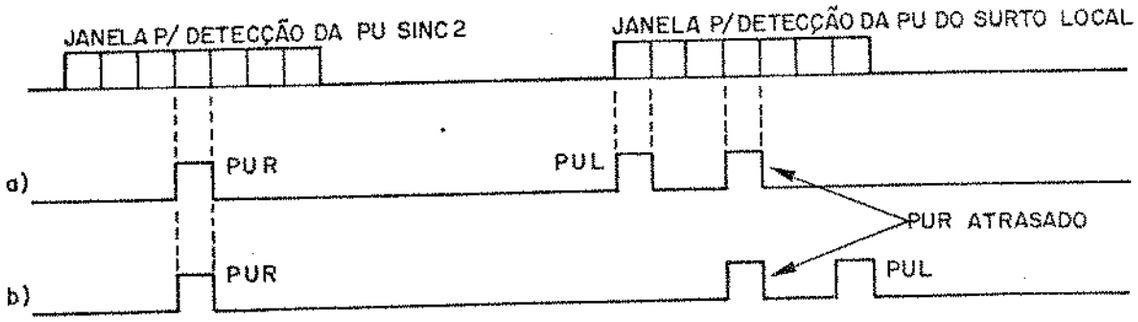


Figura VII.9

sinal de erro S retorna ao nível zero, o conteúdo do Contador Up-Down marca exatamente a duração do sinal S em unidades de símbolo, permanecendo inalterado até a chegada do pulso RESET. Pode ocorrer o caso, conforme ilustrado na Fig. VII.10, de apenas um pulso (PUR ou PUL) ser recebido. Isso faz com que o sinal de erro S mantenha-se sempre no nível lógico "1", consequentemente o conteúdo do Contador Up-Down cresce, em princípio, indefinidamente. Para evitar que isso aconteça, o pulso na saída 2^2 do Contador Up-Down (correspondente ao conteúdo igual a 4) faz com que o Decodificador zere o sinal S e o Contador Up-Down, conforme mostrado na Fig.III. 7. Tomando os sinais não nulos das saídas 2^0 e 2^1 do Contador, o Decodificador permite que o pulso RESET subtraia o conteúdo do Contador de uma unidade, à taxa de quadros. Este processo de subtração é mantido até que o Contador se apresente no estado (000).

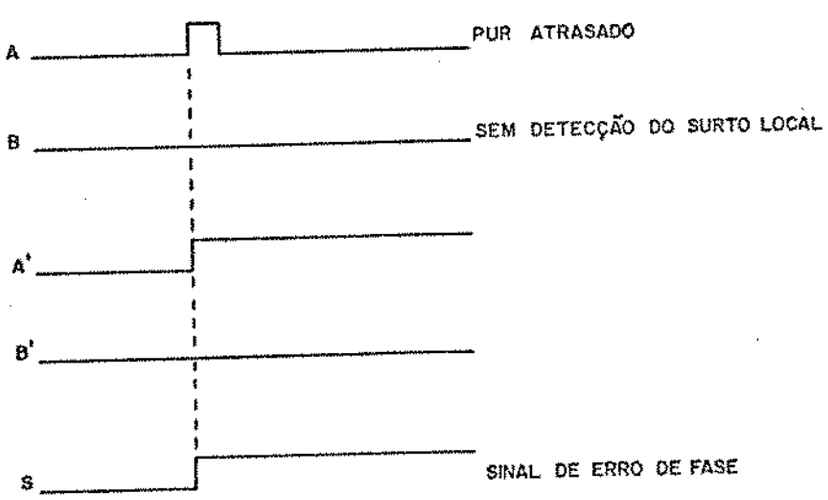


Figura VII.10

Detector de Polaridade de Erro

Na Fig. VII.7, apresentamos também o Detector de Polaridade de Erro, que é composto por dois Flip-Flops tipo RS (FF5 e FF6). Este Detector tem a finalidade de determinar se o erro de fase do surto local é positivo ou negativo. Se o pulso PUR atrasado chega primeiro, ele coloca o nível "1" na saída $\bar{Q}$ do FF5, que é exatamente a saída +1 do Detector. Combinando esta saída +1 com a saída (0<;≤3) do Decodificador, geramos o sinal "Divide por N-1". Por outro lado, se o pulso PUL precede o pulso PUR atrasado, obtemos o nível "1" na saída $\bar{Q}$ do FF6 (ou saída -1), gerando então o sinal "Divide por N+1". Ambos os sinais "Divide por N+1" e "Divide por N-1" são enviados para o Controle de RESET.

Controle de RESET e Contador Intra-Quadro

A Fig. VII.11 mostra o circuito detalhado do Controle de RESET e do Contador Intra-Quadro, que executam as seguintes operações:

a) Envio do pulso RESET gerado pela UAJT para o Multiplexador de transmissão, durante o estado S_0 do Controle de Sincronismo de Surto (CSS);

b) Geração do pulso RESET no instante correto através do carregamento de X;

c) Divisão do quadro AMDT por N+1, a fim de compensar o adiantamento de fase do surto local;

d) Divisão do quadro AMDT por N-1, a fim de corrigir o atraso do surto local;

e) Divisão do quadro AMDT por N, mantendo o sincronismo de surto obtido.

No nosso caso típico, onde $T_q = 750$ μ segundos e $f_s = 30 \times 10^6$ símbolos/segundo , o tamanho N do quadro AMDT é igual a 22.500 símbolos, logo necessitamos de um contador binário de 15 estágios para contá-lo. Porém, planejando uma expansão futura do sistema AMDT, adotamos um contador binário de 16 estágios como sendo nosso Contador Intra-Quadro. Além disso, para facilitar o projeto e a implemen

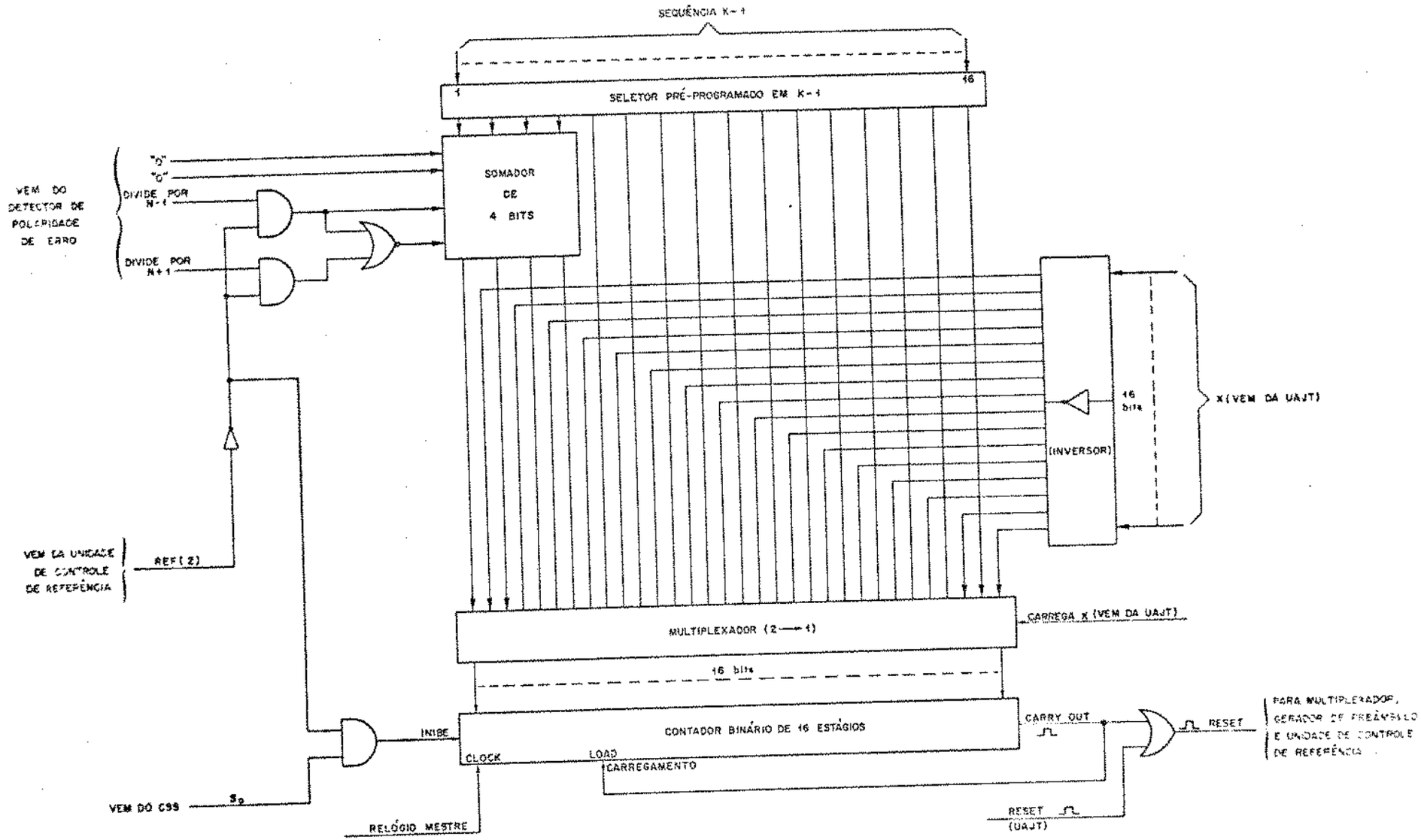


Fig. VII.11 - Diagrama do Controle de Reset e Contador Intra-Quadro

tação do Controle de Reset e do Contador Intra-Quadro, transformamos a operação de subtração, no caso N-1, numa operação de soma, baseando na seguinte expressão:

$$65.535 - K = N$$

onde 65.535 é a máxima capacidade do contador binário de 16 estágios, dada por $2^{16} - 1$. Assim sendo, representando o valor K na forma decimal e também na forma binária, obtemos:

$$N = 22.500 \Rightarrow K = 43.035 \quad \text{ou} \quad (1010100000011011)$$

$$N+1 = 22.501 \Rightarrow K-1 = 43.034 \quad \text{ou} \quad (1010100000011010)$$

$$N-1 = 22.499 \Rightarrow K+1 = 43.036 \quad \text{ou} \quad (1010100000011100)$$

sendo que o valor binário de K-1 está gravado no seletor com 16 chaves.

Quando o Sincronizador de Surto se encontra no estado S_0, o contador binário de 16 estágios está inativo. No início do estado S_1, uma sequência X' obtida à partir da sequência X proveniente da UAJT, é selecionada e carregada no contador binário de 16 estágios, como sendo uma condição inicial. A transformação da sequência X para X' se deve à forma de implementação do Controle de Reset e do Contador Intra-Quadro, logo X' será obtida pela expressão X' = 65535-X, implementada através de um simples inversor, neste caso em particular. A seleção e o carregamento da sequência X' são feitos pelo multiplexador (2 → 1), controlado pelo sinal "CARREGA X" da UAJT.

Note que o contador binário de 16 estágios só é carregado uma única vez pela sequência X'. Nos quadros seguintes, o contador é carregado pela sequência K-1, K ou K+1, conforme o sinal N+1 , N ou N-1, respectivamente. O nível lógico "1" no sinal "Divide por N+1" faz com que o somador de 4 bits gere uma sequência (0000), que é somada com os 4 bits menos significativos da sequência K-1 gravada no seletor. O resultado da soma é então selecionado e carregado através do multiplexador(2 → 1), toda vez em que o contador binário de 16 estágios gera seu pulso CARRY OUT. Observe que este pulso CARRY OUT é exatamente o pulso RESET, que tem a função de indicar o início do quadro de transmissão. Com o sinal "Divide por N-1", o somador gera a sequência (0010), logo a sequência carregada no contador

de 16 estágios é K+1. Caso não existam os sinais "Divide por N + 1" ou "Divide por N-1", o contador de 4 bits gera a sequência (0001), somando-a com a sequência K-1 do seletor e produzindo assim a sequência K que é carregada no contador de 16 estágios. Neste caso, teremos o quadro AMDT com exatamente N símbolos.

Se a estação local for a estação de referência principal, o Contador Intra-Quadro dividirá sempre por N, visto que não existe necessidade de efetuar a correção de fase do surto SINC 2. Para que isso seja feito, o sinal REF(2) proveniente da Unidade de Controle de Referência inibirá qualquer operação de correção de fase. É importante lembrar que, durante o processo de substituição da estação de referência principal, a estação de referência secundária pode temporariamente transmitir um surto SINC 1 livremente, fornecendo a referência de quadro para as demais estações do sistema. Neste caso, o sinal REF(2) também será gerado pela Unidade de Controle de Referência, impondo então ao Contador Intra-Quadro a divisão por N.

Na Fig. VII.12, temos um esquema mais detalhado do Sincronizador de Surto, onde os vários blocos anteriormente descritos estão interligados.

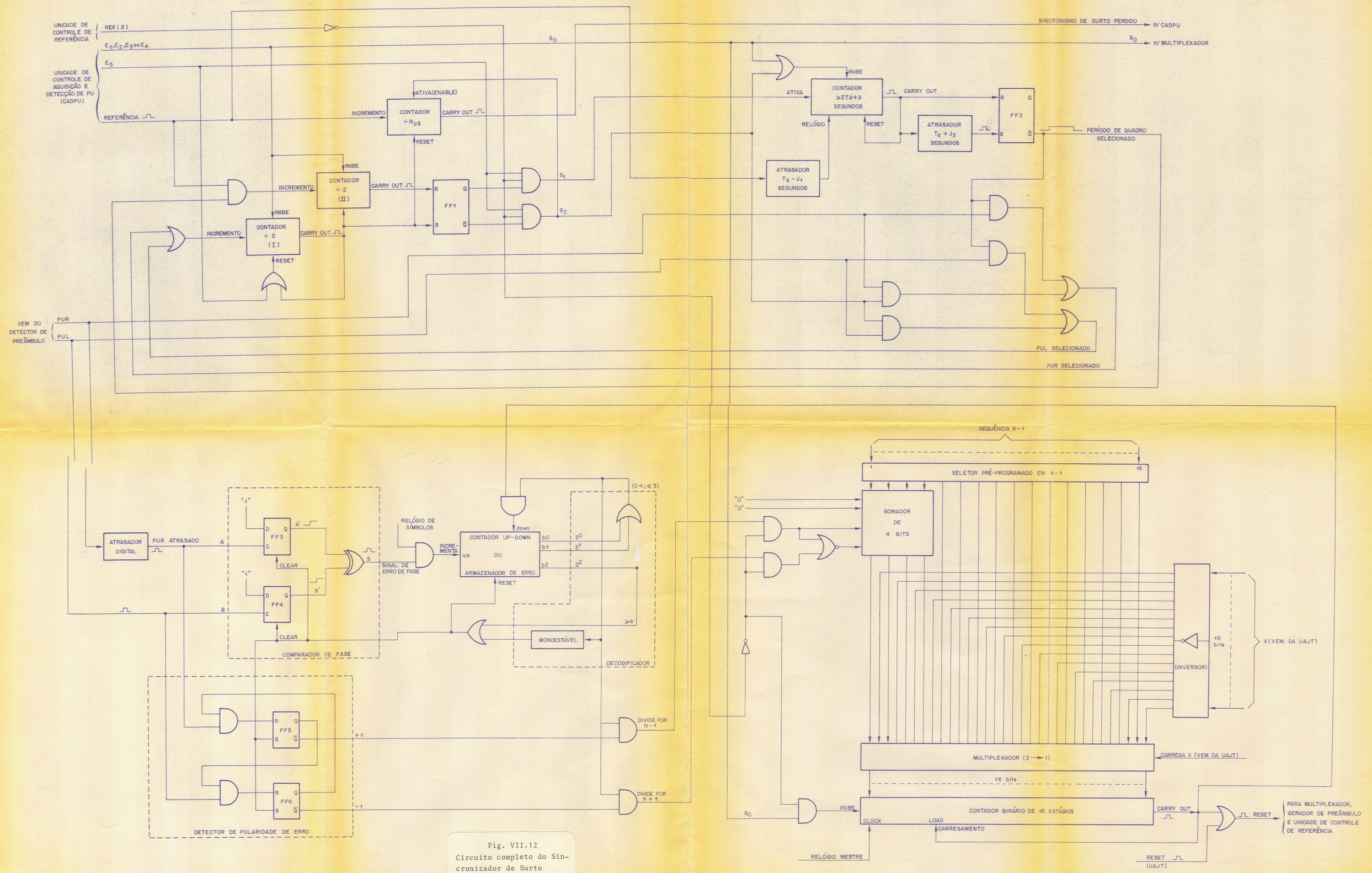


Fig. VII.12
Circuito completo do Sincronizador de Surto

REFERÊNCIAS BIBLIOGRÁFICAS

[1] A.M.CABRAL, Tese de Mestrado em elaboração, DEE/FEC/UNICAMP.

[2] R.BALDINI Fº; L.L.LING e D.S.ARANTES, "Estratégias de Sincronização de Quadro para Sistemas AMDT", DEE/FEC/UNICAMP, Contrato TELEBRÁS 024A/83, RT-109, Setembro 1983.

[3] L.L.LING; R. BALDINI Fº e D.S.ARANTES, Relatório Técnico em elaboração, DEE/FEC/UNICAMP, Contrato TELEBRÁS 024A/83.

[4] Y.S.YEM and D.C.REUDINK, "The Organization and Synchronization of a Switch Spot-Beam System", Proc. ICDSC-4; Montreal, Oct., 1980, pp. 191-196.

[5] W.SHREMPP and T.SEKIMOTO, "Unique Word Detection in Digital Burst Communications", IEEE Trans. Commun. Techn., Vol. COM-16, Aug. 1968, pp. 597-605.

[6] B.H.WARNER, Jr., "Build High-Speed Sync-Pattern Detectors", Electronic Design 21, Oct. 11, 1975.

[7] A.S.ACAMPORA and R.E.LANGSETH, "Baseband Processing in a High-Speed Burst Modem for a Satellite Switched TDMA System", IEEE Trans. Commun., Vol. COM-27, Nº 10, Oct. 1979, pp. 1496-1499.

[8] R.BALDINI Fº; L.L.LING e D.S.ARANTES, "Algorítmos de Sincronização de Quadro", 1º Simpósio Brasileiro de Telecomunicações, Rio de Janeiro, 5 a 9 de setembro de 1983, pp. 11.34 - 11.43.

[9] CCITT, "Performance of Clock Suitable for Plesiochronous Operation of International Digital Links", Vol. III, 1981.

[10] A.V. RODRIGUES; KANNO, G., " Sistema de Multiplexagem MCP de 60 Canais à Taxa de 2 Mbits/s", DEE/FEC/UNICAMP, Contrato Telebrás/UNICAMP nº 139/76, RT-69, Fevereiro 1980.

[11] P.P.NUSPL; R.E.BROWN; W.STEENAART and B.CHICOPOULOS, "Synchronization Methods for TDMA, Proc. IEEE, Vol. 65, March 1977,pp. 434-444.

[12] H.KURIHARA; A.OGAWA and Y.HIRATA, "A New Initial Acquisition Technique for PCM-TDMA Satellite Communication Systems", in INTELSAT/IECE/ITE, 3rd. Int. Conf. Digital Satellite Commun., 1969, London, pp. 428-440.

[13] W.W.PETERSON and E.J.WELDON, Jr., Error-Correcting Codes, 2nd. edition, Cambridge, MA, MIT Press, 1972.

[14] R.M.HULTBERG;F.H.JEAN and M.E.JONE, "Time Division Access for Military Communications Satellites", IEEE Trans. Aerospace and Electronic Systems, Vol. AES-1, Dec. 1965, pp. 272-282.

[15] O.G.GABBARD, "Design of a Satellite Time Division Multiple Access Burst Synchronizer", IEEE Trans. Commun. Techn., Vol. COM-16, Nº 4, Aug. 1968, pp. 589-596.

[16] T.SEKIMOTO and J.G.PUENTE, "A Satellite Time Division Multiple Access Experiment", IEEE Trans. Commun. Techn., Vol. COM-16, Nº 4, Aug. 1965, pp. 581-588.

[17] J.MARTIN, Communications Satellite Systems, Prentice-Hall, New Jersey, 1978.

[18] O.G.GABBARD and P.KAUL, "Time Division Multiple Access", IEEE Electron. Et Aerospace Syste, Conv., (EASCON), Oct. 7-9, 1974, pp. 179-184.

[19] K.FEHER, Digital Communications, Prentice-Hall, Englewwod Cliffs, New Jersey, 1983.

[20] L.L.SPILKER, Digital Communications by Satellite, Prentice-Hall, Englewood Cliffs, New Jersey , 1980.

[21] R.L.FREEMAN, Telecommucanition System Engineering, John Wiley & Sons, Inc., 1980.

[22] J.MARTIN, Telecommunications and Computer, Prentice-Hall, Inc., Englewwod Cliffs, New Jersey, 1976.

[23] V.K.BHARGAVA; D.HACCOUN; R.MATYAS and P.NUSPL, Digital Commun. by Satellite, John Wiley & Sons, Inc., 1981.

[24] R.S.SHANMUGAM, Digital and Analog Communication Systems, John Wiley & Sons, Inc., 1979.

[25] G.D.DILL, "TDMA, The State of the Art", IEEE Electron. Et Aerosp. Syst. Conv., (EASCON), Sept. 26-28, 1977, pp. 31-5A-31-51.

[26] EMPRESA BRASILEIRA DE TELECOMUNICAÇÕES S.A. - EMBRATEL, "SBTS Transmission Characteristics to be used in Coordination Process",(January, 1983), MT/01/83.