

UNIVERSIDADE ESTADUAL DE CAMPINAS

FACULDADE DE ENGENHARIA ELÉTRICA

DEPARTAMENTO DE COMUNICAÇÕES

Este exemplar corresponde à redação final da
tese defendida por Elio Pithon Sarno Filho e
aprovada pela Comissão Julgadora em 25 de setembro
de 1989.

Yuzo Iano

INTERFACES DE ENTRADA E SAÍDA

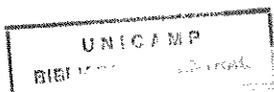
PARA UM CODEC DE VIDEO

Autor : ELIO PITHON SARNO FILHO

Orientador: DR. YUZO IANO

Tese apresentada à Faculdade
de Engenharia Elétrica da
Universidade Estadual de
Campinas - UNICAMP - como
parte dos requisitos exigidos
para obtenção do título de
MESTRE EM ENGENHARIA ELÉTRICA

SETEMBRO 1989



À minha família,

Meu pai, Elio

Minha mãe, Maria Tereza

Meus avós, Maria e Luis

Aurelina e Vicente (in memoriam)

Meus irmãos, Enio, Leila e Katia

e minha querida sobrinha e afilhada Juliana

"... Mas, afinal, qual o feito dessa gente que construiu esta catedral e outras semelhantes a ela? Simplesmente tomaram uma pilha de pedras sem vida, que não é uma catedral, e a transformaram numa obra de arte ao explorar as forças naturais da gravidade, da maneira pela qual os blocos de pedra se assentaram naturalmente nos planos de construção, a brilhante invenção dos arcobotantes, do arco, enfim, e assim por diante. A estrutura por eles criada se desenvolveu a partir da análise da natureza para atingir uma síntese majestosa. O mesmo tipo de homem de hoje se interessa pela arquitetura da natureza foi o artífice dessa obra de oitocentos anos passados. Há um dom humano que é só dele, do homem entre todos os outros animais, e esse dom se mostra por toda parte na arte gótica: o imenso prazer do exercício e aprimoramento de suas próprias habilidades..."

J. BRONOWSKI

... e pacientemente percorre cada ciclo, gota a gota, desenvolvendo uma intrincada trama, como num imenso fractal.

AGRADECIMENTOS

A raiz etimológica da palavra "agradecer" é "reconhecer". Portanto reconheço, de início, o esforço e dedicação do meu orientador Prof. Yuzo Iano, sempre paciente, atencioso e presente.

Agradeço também aos colegas de equipe Rosivaldo Ferrarezi, Roberto Petri, Marcelo Gilli, Sérgio Canesin, José Antonio, Cláudio França e Guilherme Baird, pela constante troca de idéias na busca de soluções aos diversos problemas encontrados no transcorrer do projeto e em especial a Dante Conti, Marcos Manhães e Nilson que tiveram uma participação mais direta na realização deste trabalho. Agradeço também aos demais amigos do CPqD-Telebrás, em especial, Gorou Kanno, Roberto Vivaldi, Antonio Vivaldi, Janjulio, Henrique, Heloisa e Roberta.

Aproveito também para expressar minha profunda gratidão a Ana Maria Silva, Ieda Aguiar Eberlin, Cleuza Ramos e Ademilde Félix pela paciência e dedicação com que realizaram os serviços de datilografia e ao técnico Ituo e a desenhista Lúcia Cardoso pela confecção laboriosa das figuras.

Quero agradecer aos professores da FEE/UNICAMP, Dalton S. Arantes, Luiz Cesar Martini, João Yabu-uti, Afonso O. Alonso, Clayton Bezzan e aos demais do grupo de vídeo, e também aos professores Wilmar Bueno, Luiz Carlos Kretley e Jorge Martins do Laboratório de Eletrônica e Dispositivos, pelo incentivo na conclusão deste trabalho.

Agradeço a Nina, minha irmã espiritual, a minha grande amiga Rita e a Clélia Virgínia, esta mulher apaixonada pela vida.

Agradeço aos meus queridos amigos, Núbia, Pedro e a todo pessoal de Nazaré Paulista e da fazenda Figueiras.

Agradeço a minha professora Jane, seu companheiro Pedro e filhos. Aos meus amigos de infância e juventude Duda, Toni, Joaquim, Henrique, Ivan, José Américo e Fábio.

Agradeço a Newton, meu grande "irmão" campineiro e a Joe Valladares que me "apontou" Campinas há 8 anos atrás, bem como a Marcelo Lyra e Antonio Augusto, ao lado dos quais comecei minha vida nesta cidade.

Agradeço ao Prof. Durval Checcinato, ao Dr. Matheus Marin e ao Dr. Wanderley, grandes amigos e conselheiros.

Agradeço a Clayton Lino, este apaixonado e protetor de nossas cavernas.

Agradeço a Joaquim e todo o pessoal da Germano's Phisical Center pelos momentos de alegria e descontração por que tenho passado naquela academia.

Finalmente um agradecimento especial a Dolores, minha eterna amiga.

A todos amigos, colegas e camaradas que direta e indiretamente contribuíram para o desenvolvimento deste trabalho, quero expressar minha eterna gratidão.

O AUTOR

ELIO

ÍNDICE

CAPITULO I - INTRODUÇÃO

I.1.	Considerações Iniciais	02
I.2.	Esquema Geral	07
I.3.	Objetivos e Limitações	09

CAPITULO II - O SINAL DE VIDEO

II.1.	INTRODUÇÃO	11
II.2.	TESTES ESPECÍFICOS DE SISTEMA DE VIDEO	12
II.2.1.	Padrão de Barras Coloridas	19
II.2.2.	Padrão CCIR I	24
II.2.3.	Padrão CCIR II	25
II.3.	DISTORÇÕES DE SINAL DE VIDEO	26
II.3.1.	Distorções Lineares	26
II.3.2.	Distorções Não-Lineares	27
II.4.	ANÁLISE ESPECTRAL DO SINAL DE VIDEO	29

CAPITULO III - PROJETO DAS INTERFACES

III.1.	INTRODUÇÃO	32
III.2.	DESCRIÇÃO FUNCIONAL DAS INTERFACES	32
III.2.1.	Interface de Entrada	32
III.2.2.	Interface de Saída	34
III.3.	ESPECIFICAÇÕES DE PROJETO	35

III.4.	IMPLEMENTAÇÃO FÍSICA	37
III.4.1.	Restaurador de Nível DC e Controle Automático de Ganho	37
III.4.2.	Filtros Passa Baixas	41
III.4.2.1.	Filtro Passa-Baixas de Entrada	41
III.4.2.2.	Filtro Passa-Baixas de Saída	47
III.4.2.3.	Filtro em 4.2 MHz	48
III.4.2.4.	Filtro em 4.6 MHz	49
III.4.3.	Conversores A/D e D/A	53
III.4.3.1.	Características e Especificações	54
III.4.3.2.	Descrição dos Blocos Funcionais	56
III.4.3.2.1.	A/D	56
III.4.3.2.2.	D/A	62
III.4.3.3.	Testes e Caracterização	63
III.4.3.3.1.	Definição de Parâmetros DC ..	64
III.4.3.3.2.	Relação Sinal-Ruído	72
III.4.3.3.3.	Calibração e Medidas DC	74
III.4.4.	AMPLIFICADORES	80
III.4.5.	EQUALIZADOR DE AMPLITUDE	92
III.4.6.	EQUALIZADOR DE ATRASO DE GRUPO	98
III.4.6.1.	Conceituação de Atraso de Grupo	98
III.4.6.2.	Equalizador de Atraso de Grupo de Entrada	102
III.4.6.3.	Equalizador de Atraso de Grupo de Saída	104
III.5.	CONSIDERAÇÕES PRÁTICAS	106

CAPITULO IV - RESULTADOS

IV.1.	CARACTERIZAÇÃO DOS FILTROS E EQUALIZADORES DE ATRASO DE GRUPO	112
IV.2.	CARACTERIZAÇÃO DAS INTERFACES E DO SISTEMA	116
IV.2.1.	Resposta em Frequência	116
IV.2.2.	Sinais de Teste	118
IV.2.3.	Ganho Diferencial e Fase Diferencial	120
IV.2.4.	Linearidade	121
IV.2.5.	Relação Sinal-Ruído	122
IV.2.6.	Testes Subjetivos	123

CAPITULO V - CONCLUSOES

REFERENCIAS BIBLIOGRAFICAS	128
----------------------------------	-----

APENDICES	131
-----------------	-----

CAPÍTULO I

INTRODUÇÃO

I.1. CONSIDERAÇÕES INICIAIS

A digitalização dos sinais de televisão comercial já é uma realidade. O seu processamento digital já vem sendo feito a nível de terminais do sistema de radiodifusão a algum tempo, tanto na geração em mesas de corte e regeneração de pulsos de sincronismo, quanto na recepção, para eliminação de efeitos fantasmas e melhorar a definição. Mais recentemente, esta tendência vem se ampliando para a transmissão de sinais de vídeo de um modo geral, através dos diversos canais de comunicação para voz e dados existentes: fac-símile, vídeo-fone, vídeo-conferência, fazendo usos de canais de baixas taxas e os sinais de televisão comercial, utilizando os canais de altas taxas, (família MCP de alta hierarquia).

Dessa forma, tanto a nível de estúdio, usuário e meio de transmissão, nota-se a presença dos sinais de TV na sua forma digital.

No Brasil, o CPqD-Telebrás está desenvolvendo um CODEC para codificação digital e transmissão de sinais de televisão comercial, o sistema CODEC P/M-34. O objetivo deste CODEC é a codificação do sinal composto de TV PAL-M, de forma a alcançar taxas compatíveis com sistemas que trabalhem com feixes de 34 MBit/s. A transmissão nesta taxa requer utilização de esquemas de redução de faixa, o que é feito através da extração de redundância do sinal. O esquema escolhido para tal fim é o MCPD.

A proposta dessa codificação digital é apresentada na Fig.I.1. Neste trabalho, a fonte consiste em um sinal de TV analógico padrão do sistema em cores PAL-M.

Deve-se, no entanto, frisar que este sinal não é necessariamente o original de estúdio, procedente de uma câmera de TV, de um gerador de sinais de teste padrão ou de um gravador-reprodutor de VT ("Video-Tape"), mas pode ser o sinal já enviado por um estúdio a um centro de distribuição de TV.

O primeiro bloco deste esquema é uma Interface de Entrada (IE), que realiza todo o tratamento analógico necessário a conversão A/D e a conversão A/D, propriamente dita. Esta conversão deve ser realizada uniformemente a uma frequência de amostragem Super-Nyquist em torno de 10 MHz, o que o levaria a uma taxa serial de transmissão da ordem de 80 Mbit/s. Torna-se assim claro a necessidade de um processamento adicional do sinal de vídeo digitalizado para se reduzir a taxa inicial a menos da metade, a fim de respeitar a taxa de bits permitida pelo canal. No presente trabalho, a taxa - metaé de 34 Mbit/s, que corresponde ao sistema de 3^a hierarquia MCP para telefonia. Essa redução deve ser efetuada por métodos que aproveitem as correlações existentes no sinal de vídeo devido a presença de redundâncias. O elemento que realiza tal redução é aqui denominado Redutor de Redundância R^2 . Muitos esquemas tem sido propostos na literatura pertinente para implementação de esquemas para extração de redundâncias visando a diminuição da taxa de bits final na linha. Para o sistema CODEC P/M-34 a opção foi o MCPD [1].

O bloco Interface Digital de Saída (IDS) realiza o interfaceamento do receptor com o canal de 34 Mbit/s, que consiste na montagem do quadro digital e codificação de linha.

O bloco Interface Digital de Entrada (IDE) realiza o interfaceamento do transmissor com o canal de 34 Mbit/s, que consiste na decodificação de linha e desmontagem do quadro digital.

O bloco Repositor de Redundância \bar{R}^2 realiza a decodificação com reposição de redundância.

O bloco Interface de Saída (IS) realiza a conversão D/A do sinal digitalizado e um tratamento analógico necessário à recuperação do sinal de vídeo na sua forma analógica original.

Existem dois métodos de codificação digital de sinais de TV: a codificação composta e a codificação de componentes. A forma

composta é a mais direta, sendo a que se obtém na saída de uma câmara de TV; nesta forma trabalha-se com o sinal E'M (TAB. II.6). A forma de componentes é a mais apropriada para trocas internacionais, uma vez que a tríade (Y, CR, CB) é muito compatível entre os sistemas de TV em cores (PAL, NTSC e SECAM). Propicia também melhores esquemas de redução da taxa de bits de transmissão. O preço é a maior complexidade de implementação quando comparada com a codificação composta. Há necessidade de filtros pente para separação dos componentes, se o sinal original estiver na forma composta. Para a implementação do CODEC P/M-34 escolheu-se a forma composta.

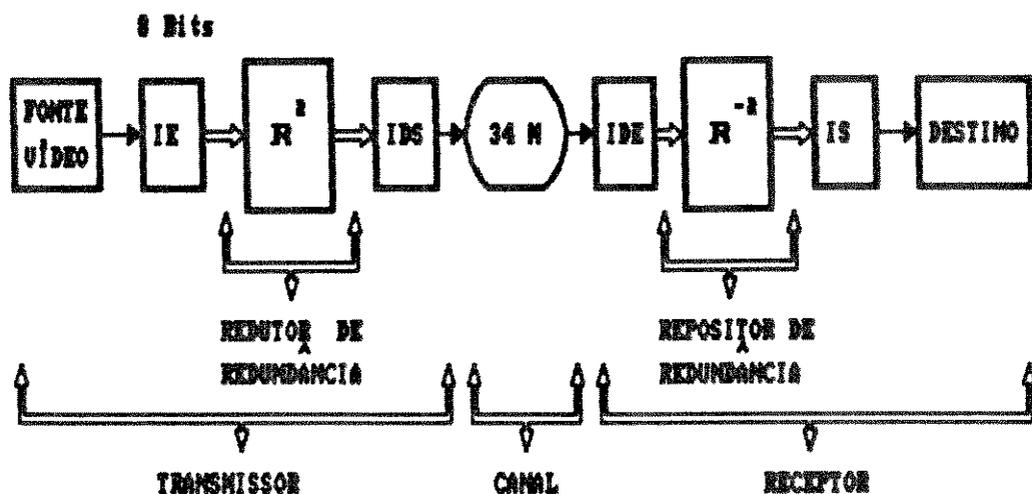


Fig. I.1 - Esquema para codificação digital do sinal de TV.

O esquema MCPD escolhido, apresentado na Fig. I.2, tem como elementos constituintes principais um quantizador não uniforme "Q", um preditor "P" e somadores aritméticos "SUB" e "SOM". O bloco "CC" é um conversor de código que apresenta uma relação biunívoca com os níveis de quantização, sendo responsável pela geração das palavras-código com comprimento variável. Deve-se enfatizar que o MCPD é o responsável pela extração de redundância do sinal de vídeo composto ativo.

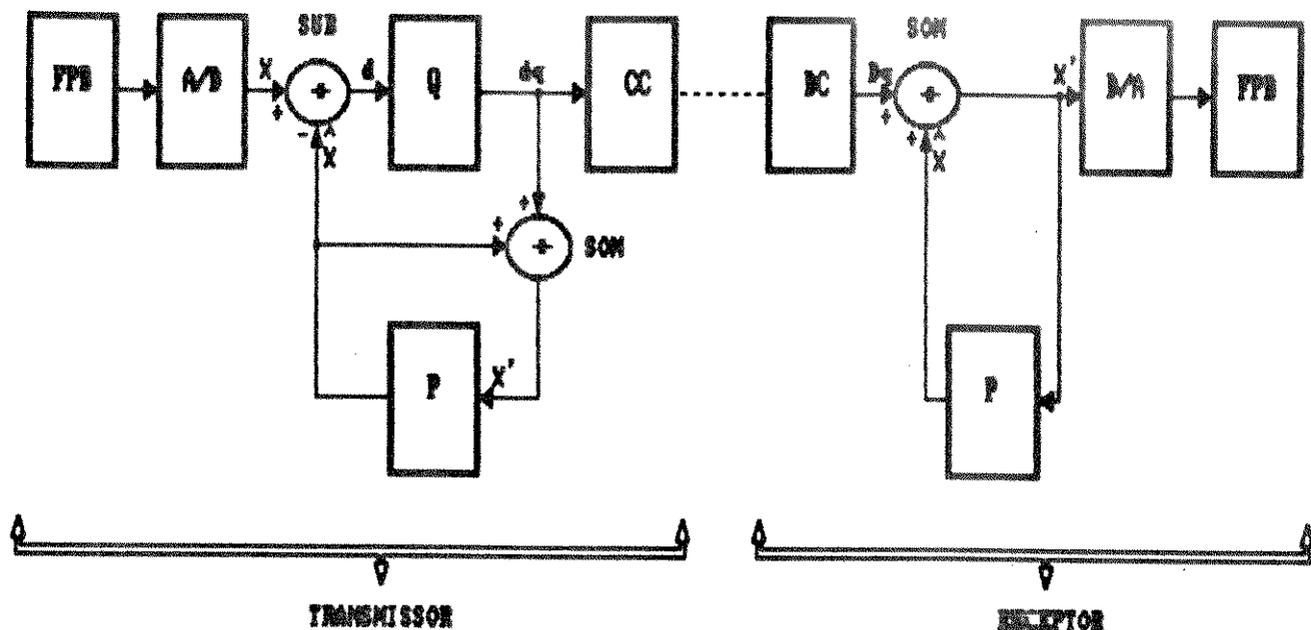


Fig.I.2 - Esquema MCPD para codificação digital do sinal de TV.

Deve-se lembrar, porém, que no sinal de vídeo composto total também estão presentes os intervalos de apagamento horizontal "APH" e vertical "APV", que contém o pulso de sincronismo horizontal, salva de sub-portadora de cor, pulsos de sincronismo vertical e de intervalos de linhas, que por serem sinais determinísticos de forma bem conhecida são considerados informação redundante. Estas redundâncias são em parte eliminadas no transmissor pelo bloco SEL (Fig.I.3), utilizando-se parte do intervalo de tempo que ocupam para envio de bits correspondentes ao sinal de vídeo ativo e de outras informações pertinentes ao quadro digital, como por exemplo bits corretores de erro. A reposição destes sinais de sincronismo é realizada no receptor pelo bloco sintetizador APH/APV.

O diagrama de blocos da Fig.I.3. apresenta os principais estágios do transmissor e do receptor do CODEC P/M-34.

Nestes diagramas são enfatizados os blocos Interface de Entrada (IE) e Interface de Saída (IS), temas principais deste trabalho.

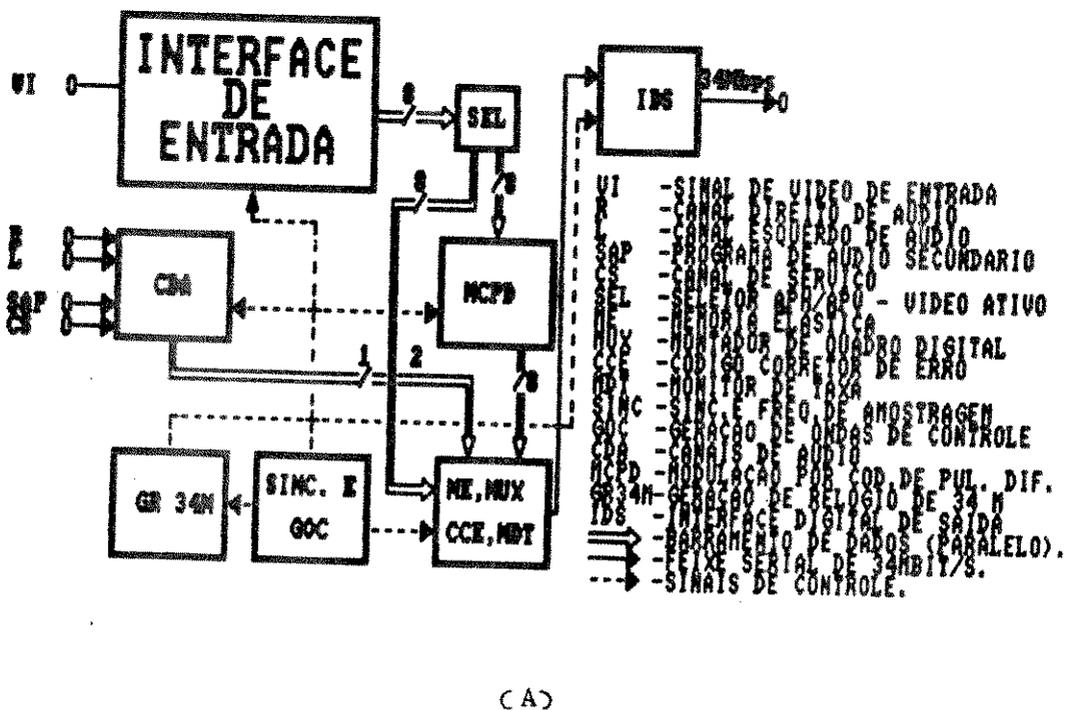
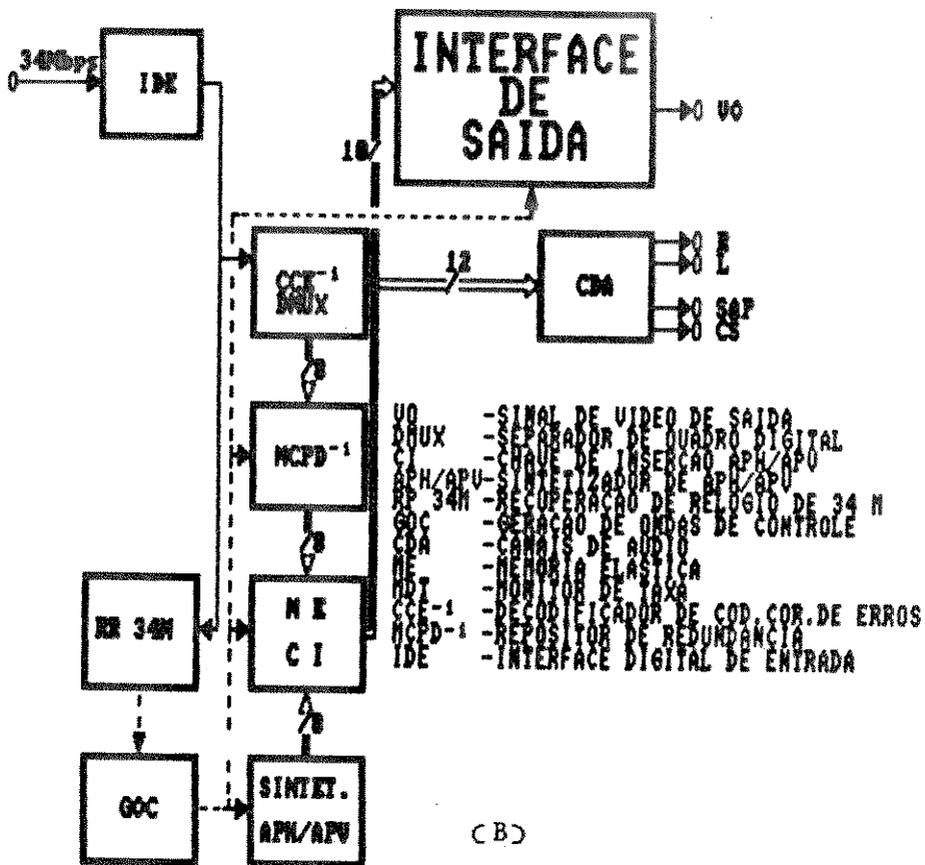


Fig. I.3 - Diagrama de Blocos do CODEC P/M - 34.

(a) Transmissor; (b) Receptor

I.2. ESQUEMA GERAL

Seguindo a tendência mundial de transmissão digital de sinais de voz, desenvolveu-se e vem se desenvolvendo no CPqD-Telebrás vários equipamentos digitais das famílias denominadas MCP, RADI e ELO (MCP-30, MCP-60, MCP-120, MCP-480, RADI-234, RADI-X14, ELO-34, ELO-434, ELO-140). Mais recentemente, esta tendência tem se ampliado para a transmissão de sinais de vídeo. Considerando-se a existência dos canais citados anteriormente, torna-se interessante o desenvolvimento de equipamentos codificadores digitais de sinais de vídeo comercial para radiodifusão, visando ocupar os canais de altas taxas de voz. As alternativas de rotas de transmissão para os sinais gerados pelo CODEC P/M-34 são apresentadas na Fig.I.4. Nessa figura, "D" representa um centro de distribuição do sinal de vídeo, "C" é o canal entre a fonte original "S" e o centro "D". A figura mostra o esquema do transmissor. O receptor realiza as operações inversas.

Assim, os equipamentos CODEC devem fornecer o sinal digitalizado de vídeo à taxa de 34 Mbit/s ou 2 x 34 Mbit/s e terão duas alternativas de meios de comunicação, quais sejam a via meio óptico e/ou via rádio-digital. O sinal codificado de vídeo em 1 ou 2 feixes poderá ser o sinal único de entrada dos canais de 34 Mbit/s ou então um dos tributários de sistemas ou MUX de alta hierarquia.

Deve-se ressaltar que estes equipamentos são unidirecionais por natureza.

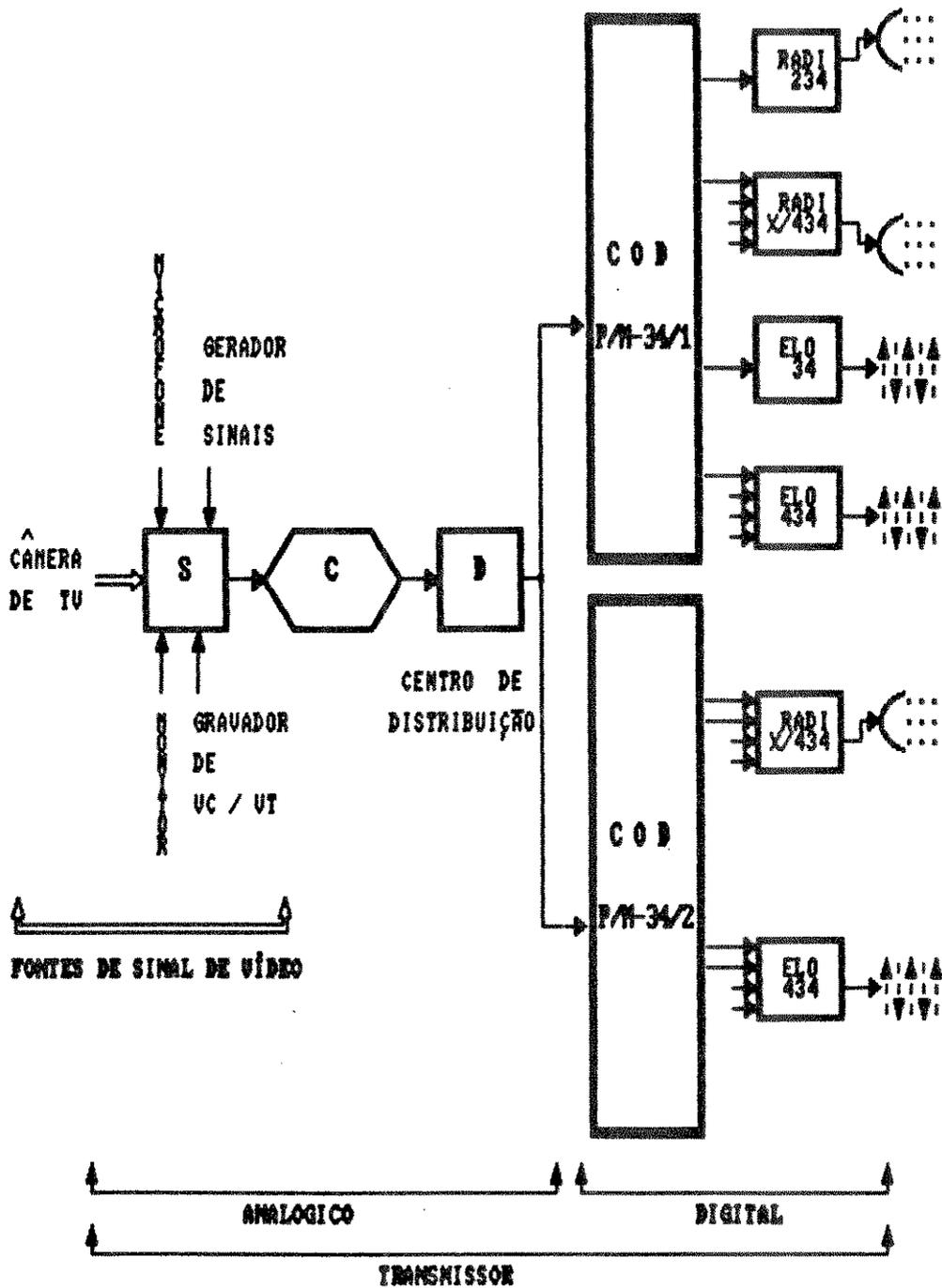


Fig.I.4 - Aplicações do CODEC P/M. Alternativas em estudo: 1x34M e 2x34M.

I.3. OBJETIVOS E LIMITAÇÕES

Este trabalho aborda o projeto, implementação física e resultados até então obtidos dos estágios de entrada e de saída do sistema CODEC P/M-34, responsáveis pelo pré-processamento e pós-processamento do sinal de vídeo composto, respectivamente.

O pré-processamento, realizado sobre o sinal analógico desde sua entrada no sistema até a codificação digital em palavras de 8 bits, a serem processadas digitalmente pelo MCPD, consiste no tratamento inicial necessário para adequar este sinal para a conversão A/D. Este tratamento abrange as etapas de restauração DC, controle automático de ganho, filtragem, equalização de fase, amplificação com isolamento e casamento de impedâncias e conversão A/D propriamente dita. Após a transmissão, recepção e reposição de redundância, é realizado o pós-processamento do sinal de vídeo, realizado no receptor do sistema e que consiste nas etapas de conversão D/A, filtragem, equalização de fase e amplitude e amplificação com isolamento e casamento de impedâncias.

O pré-processamento é realizado pelo bloco do sistema denominado Interface de Entrada, enquanto o pós-processamento é realizado pelo bloco Interface de Saída.

CAPÍTULO II
O SINAL DE VÍDEO

II.1. INTRODUÇÃO

Neste capítulo se pretende fazer uma abordagem sucinta dos principais sinais de teste utilizados para analisar o desempenho de sistemas de processamento de sinais de informação de imagem em cores PAL-M. Esta exposição pretende tão somente fornecer as informações necessárias a compreensão dos parâmetros de desempenho utilizados na avaliação das interfaces implementadas. Informações mais detalhadas a respeito destes sinais, bem como de outros são disponíveis em uma vasta literatura [2,3,4].

Os testes empregados na avaliação da qualidade de sistemas de processamento de sinais de vídeo se dividem em subjetivos e objetivos. Os testes subjetivos são realizados com uma fonte de sinal, que pode ser uma câmera ou um gerador VCR, permitindo a avaliação de cenas em movimento em um monitor colorido. Existem normas de procedimento padronizadas pelo CCIR [5] a serem observadas em avaliações subjetivas. Estes testes não são, no entanto, conclusivos com respeito ao desempenho do sistema, uma vez que são incapazes de acusar aspectos de mal funcionamento imperceptíveis a visão humana, porém importantes para o funcionamento global do sistema.

Na atual fase de desenvolvimento do protótipo experimental do CODEC P/M-34 não foram realizados testes subjetivos segundo as normas padronizadas, limitando-se a uma avaliação visual pelos membros da equipe de cenas em movimento obtidas com uma câmera de TV (SONY BVP 3000).

Os testes objetivos fornecem informações mais amplas acerca do desempenho global do sistema. Através destes testes é possível se detetar problemas de mal funcionamento, sendo desta forma imprescindíveis durante a fase de desenvolvimento do sistema.

Os principais testes objetivos, específicos para a avaliação da qualidade de sistemas de processamento de sinais de vídeo, são aqueles pradroneizados pelo CCIR [5] e que são realizados com equipamentos dedicados. Esses equipamentos reúnem fontes de sinais-padrão (TEK 145M: "PAL-M Gen Lock Test Signal Generator", TEK 148M: "PAL-M Insertion Test Signal Generator", TEK 1412R: "SYNC, Color Bar, Switcher, Linearity, Pulse & Bar, Multibursts Generator"), e monitores para visualização dos mesmos (TEK 522A: "PAL Vectorscope", TEK 1742: "Waveform/Vector Monitor"). Entretanto existem outros testes realizados com equipamentos de uso geral (analisador de redes e analisador de espectro). Os testes específicos utilizados na avaliação das interfaces são descritos a seguir.

II.2. TESTES ESPECÍFICOS DE SISTEMAS DE VÍDEO

Os sinais de teste utilizados na avaliação de sistemas de vídeo possuem algumas características comuns no que se referem aos padrões utilizados para sincronizar a fonte geradora com o receptor de vídeo. Estes padrões, no caso do sistema PAL-M são três:

- A. Pulsos de sincronismo de linha (sincronismo horizontal)
- B. Pulsos de sincronismo de campo (sincronismo vertical)
- C. Salva de subportadora de cor.

A Fig. II.1 mostra os pulsos de sincronismo horizontal presentes no APH (Intervalo de Apagamento Horizontal). Esses pulsos são transmitidos no início da varredura horizontal (um pulso por linha) ocupando cerca de 45% do APH, cujos níveis de tensão e intervalos de tempo são mostrados, respectivamente, nas Tab. II.1 e II.2. A presença desses pulsos se faz necessária para permitir a sincronização das linhas de varredura no receptor, ou seja, as bordas de descida dos pulsos de sincronismo horizontal fornecem informações periódicas aos osciladores existentes na TV, permitindo assim a recuperação do

sincronismo de linha, já que as informações de sincronismo horizontal devem ser extraídas do próprio sinal de vídeo composto. Cabe ressaltar que a borda de descida desses pulsos é demarcado na Fig. II.1 pelo θ_H (início de varredura horizontal).

As Fig. II.2(a) e (b) mostram os pulsos de sincronismo vertical (m) presentes no Intervalo de Apagamento Vertical APV (j). Esses pulsos são transmitidos no início da varredura vertical ocupando $(20 \pm 1) T_H$, onde T_H é definido na Tab. II.2. Os intervalos de tempo referentes às Fig. II.2 (a) e (b) são dados na Tab. II.3. Aqui também, a presença dos pulsos de sincronismo de campo é necessária para que o receptor identifique o início e o término da varredura de cada um dos quatro campos (1° , 2° , 3° e 4°). Pode-se observar nas Fig. II.2(a) e (b) que a estrutura de varredura dos campos ímpares e pares diferem entre si no início e no fim. Devido a essas diferenças existem os pulsos pré-equalizadores (l) e pós-equalizadores (n) que fornecem informações aos osciladores responsáveis pela recuperação de sincronismo vertical a fim de ajustar os níveis de tensão tanto no início quanto no término da varredura. Detalhes dos pulsos equalizadores e de sincronismo vertical são apresentados na Fig. II.3 e Tab. II.4. É importante notar que o APV tem $(20 \pm 1)T_H$ dos quais θT_H já foram descritos (pulsos equalizadores e serrados), restando $(11 \pm 1)T_H$ reservados para os VITS ("Video Insertion Test Signals") que são gerados pelas emissoras, para que possam supervisionar a qualidade de suas transmissões. Convém ressaltar que os instantes de θ_H , nas Fig. II.(a) e (b), estão demarcados por setas.

A salva de subportadora de cor, transmitida durante o APH (Fig. II.1), e suas características são apresentadas nas Tab. II.1 e Tab. II.2. Este padrão é utilizado para a recuperação da informação de frequência e fase da subportadora de cor no receptor de TV.

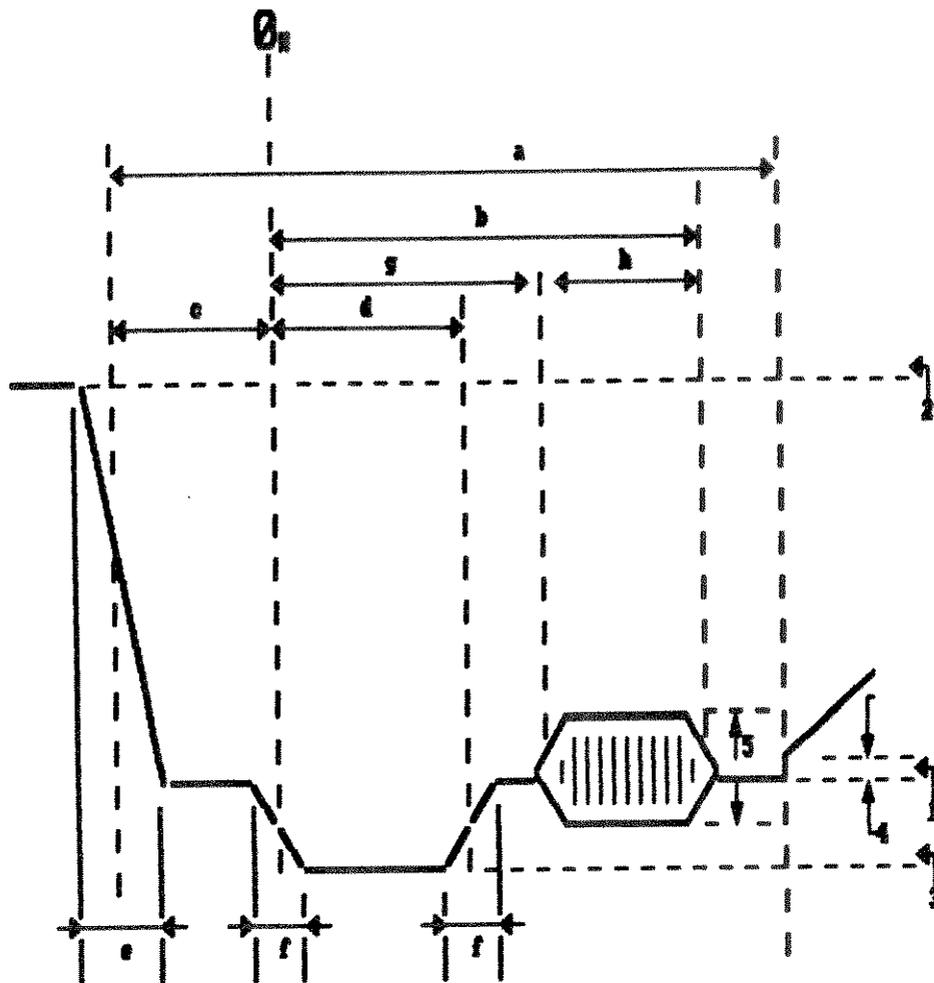


FIG. II.1 - Intervalo de Apagamento APH para os sistemas PAL e NTSC.

NIVEL	DENOMINACAO	%	mV
1	Nivel de apagamento (Nivel de referencia)	0%	0
2	Nivel de pico do branco	100%	700
3	Nivel de sincronizacao	-40%	-300
4	Diferenca entre o nivel de apagamento e o nivel de preto	$7,5 \pm 2,5\%$	52,5
5	Valor pico-a-pico da salva de cor	$3/7$ (Nivel 2 Nivel 1) $\pm 10\%$	

TAB. II.1 - Níveis nominais do sinal durante o APH.

T_H	período nominal da linha	68,492 μ S (P&B) 69,5555 μ S (PAL-M)
a	intervalo de apagamento de linha (APH)	10,2 a 11,4 μ S
b	intervalo entre a referência de tempo (O_H) e a borda final do sinal de apagamento de linha	8,0 a 10,3 μ S
c	portico frontal	1,27 a 2,54 μ S
d	pulso de sincronização horizontal	4,19 a 5,71 μ S
e	tempo de subida ou descida (10 a 90%) das bordas do sinal de apagamento de linha	$\leq 0,64 \mu$ S
f	tempo de subida ou descida (10 a 90%) das bordas do pulso de sincronização horizontal	$\leq 0,25 \mu$ S
g	início da salva de cor após tempo de referência O_H	$5,8 \pm 0,1 \mu$ S
h	duracao da salva de cor	$2,52 \pm 0,28 \mu$ S (0 ± 1 ciclos)

TAB. II.2 - Intervalos de tempo nos pulsos de apagamento e de sincronismo horizontais e salva de subportadora de cor.

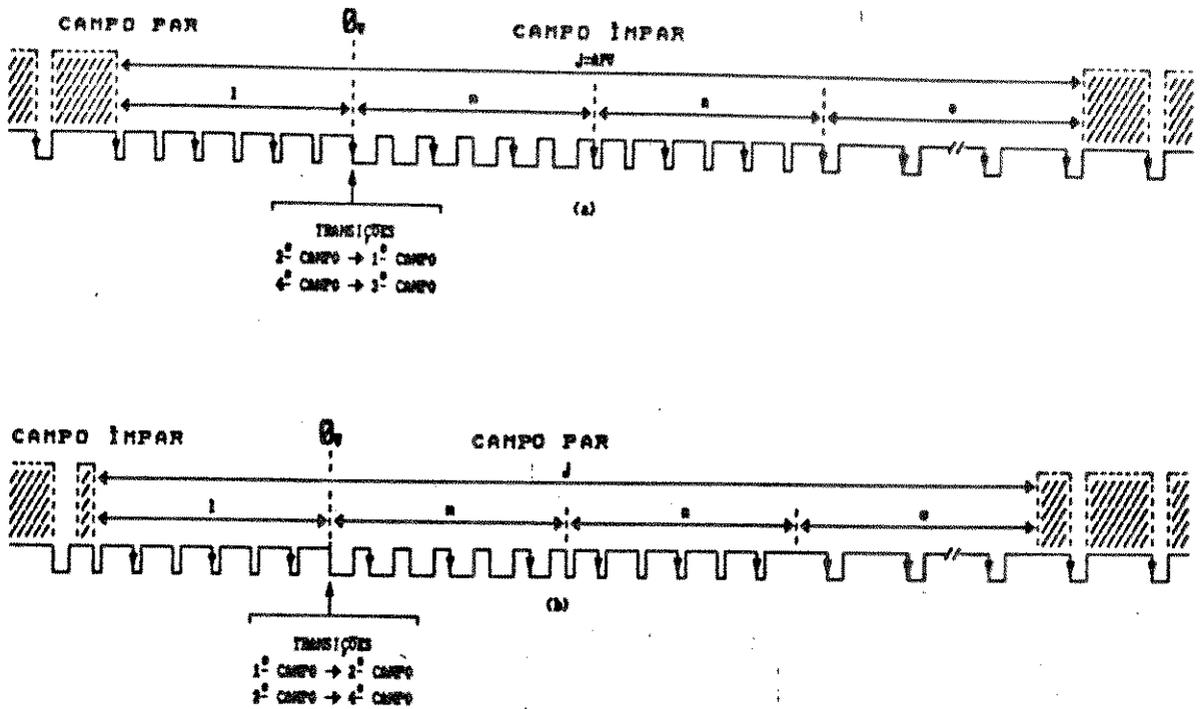


FIG. II.2 - Formas de onda dos pulsos de sincronismo de campo
 (a) Transição de campo par para campo ímpar
 (b) Transição de campo ímpar para campo par

SIMBOLO	CARACTERISTICA	TEMPO
T_V	periodo de campo	16,667 ms (PB) 16,6899ms (PAL-M)
j	periodo de apagamento de campo (APV)	$(1D a 2i) T_H + a$
l	duracao da 1 ^a sequencia de pulsos de equalizacao	$3 T_H$
m	duracao da sequencia de pulsos de sincronismo vertical (serrador)	$3 T_H$
n	duracao da 2 ^a sequencia de pulsos de equalizacao	$3 T_H$
o	duracao da sequencia de pulsos relativos a parte do APV nao utilizada	$10 T_H$

TAB. II.3 - Intervalos de tempo dos sinais de sincronismo de campo.

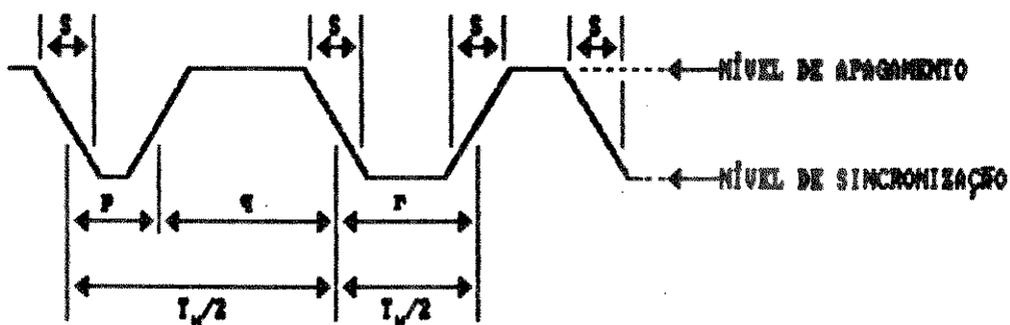


FIG. II.3 - Detalhes dos pulsos de equalização e de sincronismo vertical

SIMBOLO	CARACTERISTICA	TEMPO
p	duracao do pulso de equalizacao	$2,9 \pm 0,1 (\mu S)$
q	duracao do pulso de sincronismo de campo	$27,1 (\mu S)$
r	intervalo entre pulsos de sincronismo de campo	$4,7 \pm 0,1 (\mu S)$
s	tempo de subida ou descida (10 a 90%) dos pulsos de sincronismo vertical e de equalizacao	$\leq 0,25 (\mu S)$

TAB. II.4 - Intervalos de tempo dos pulsos de sincronismo vertical e de equalização.

A seguir são apresentados os principais sinais de testes utilizados na caracterização das interfaces.

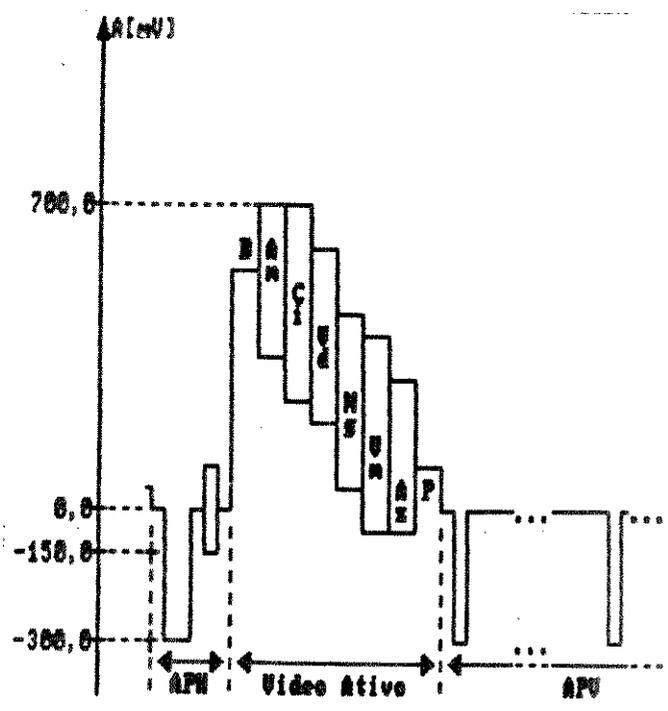
II.2.1. PADRÃO DE BARRAS COLORIDAS

Este sinal de teste, mostrado na Fig. II.4, é utilizado para ajustar circuitos de crominância e luminância, bem como para avaliar o desempenho de sistemas de vídeo. As distorções provocadas no sistema podem ser verificadas pela simples observação da forma do sinal na saída do sistema, ou pelo diagrama fasorial de cores, obtido a partir deste sinal e pela monitoração com um vectorscópico. A partir deste diagrama é possível se avaliar distorções de fase e amplitude do sinal de crominância, utilizando-se para tanto uma máscara padronizada pelo CCIR (Fig. IV.12). Esta máscara é constituída de 8 quadrados graticulados circunscritos em 8 quadrados maiores; cada um destes 8

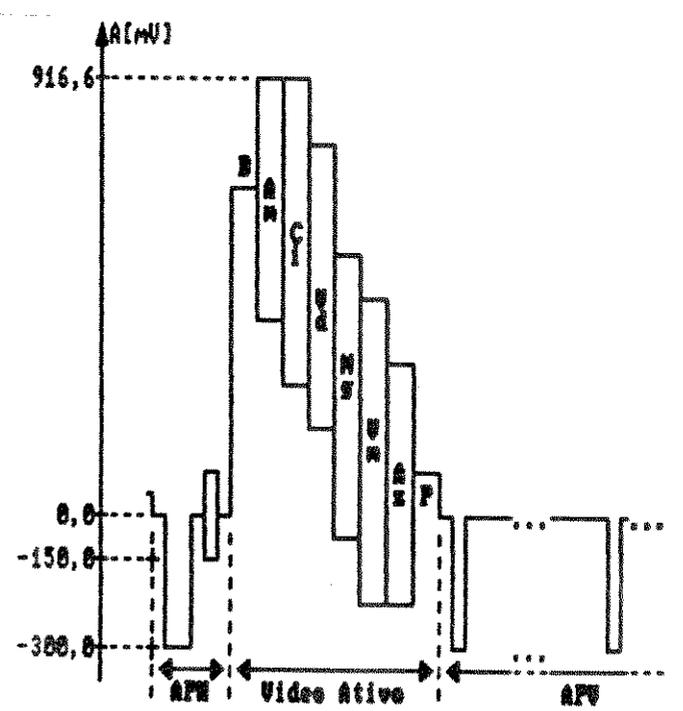
conjuntos corresponde a uma cor do padrão de barras. Na direção radial, os quadrados menores indicam um desvio de $\pm 2,5$ IRE da amplitude padrão correspondente aquela cor, enquanto que os quadrados maiores indicam um desvio de $\pm 20\%$ de amplitude. Com relação as distorções de fase, os quadrados pequenos indicam um desvio de $\pm 2,5^\circ$ na direção circunferencial, enquanto que os quadrados maiores indicam um desvio de $\pm 10^\circ$. Deve-se lembrar que desvios de amplitude da crominância ocasionam distorções de brilho, enquanto que desvios de fase ocasionam variações de tonalidade.

Resta acrescentar que a sequência de cores estabelecida no padrão de barras é de fundamental importância, pois o brilho decresce uniformemente com a mudança de cor. Essa característica facilita a avaliação de alguns parâmetros, em particular o equilíbrio de branco para diferentes níveis de brilho. As Fig. II.4 e Tab. II.5 resumem as características dos padrões de barras com 75% e 100% de modulação.

A Tab. II.6 mostra também características relevantes do sinal de vídeo PAL-M bem como o seu equacionamento.



(a)



(b)

Fig. II.4 - Padrão de barras coloridas

(a) Modulação 75%

(b) Modulação 100%

75%							
COR	COMPONENTES (R, G, B)			COMPONENTES (Y, U, V, C)			
	$ E'_R $	$ E'_G $	$ E'_B $	$ E'_Y $	$ E'_U $	$ E'_V $	$ E'_C $
Branco	537,5	537,5	537,5	537,5	0,0	0,0	0,0
Amarelo	537,5	537,5	50,0	481,9	-425,9	97,5	218,5
Cian/Turquesa	50,0	537,5	537,5	391,7	143,7	-599,4	388,2
Verde	50,0	537,5	50,0	336,2	-282,2	-581,9	287,9
Magenta/Purpura	537,5	50,0	537,5	251,3	282,2	581,9	287,9
Vermelho	537,5	50,0	50,0	195,7	-143,7	599,4	388,2
Azul	50,0	50,0	537,5	185,6	425,9	-97,5	218,5
Preto	50,0	50,0	50,0	50,0	0,0	0,0	0,0

100%							
COR	COMPONENTES (R, G, B)			COMPONENTES (Y, U, V, C)			
	$ E'_R $	$ E'_G $	$ E'_B $	$ E'_Y $	$ E'_U $	$ E'_V $	$ E'_C $
Branco	700,0	700,0	700,0	700,0	0,0	0,0	0,0
Amarelo	700,0	700,0	50,0	625,9	-567,8	138,0	291,2
Cian/Turquesa	50,0	700,0	700,0	585,7	191,6	-799,2	418,9
Verde	50,0	700,0	50,0	431,6	-376,2	-669,2	383,9
Magenta/Purpura	700,0	50,0	700,0	318,4	376,2	669,2	383,9
Vermelho	700,0	50,0	50,0	244,3	-191,6	799,2	418,9
Azul	50,0	50,0	700,0	124,1	567,8	-138,0	291,2
Preto	50,0	50,0	50,0	50,0	0,0	0,0	0,0

Cálculo de E'_R , E'_G , E'_B , E'_Y (75% nível de branco, 50mV de preto).

BRANCO (B) $E'_Y = 0,75 \times 1,000 \times 650mV + 50mV = 537,5mV$
 AMARELO (Am) $E'_Y = 0,75 \times 0,886 \times 650mV + 50mV = 481,9mV$
 CIAN (Ci) $E'_Y = 0,75 \times 0,781 \times 650mV + 50mV = 391,7mV$
 VERDE (Vd) $E'_Y = 0,75 \times 0,587 \times 650mV + 50mV = 336,2mV$
 MAGENTA (Mg) $E'_Y = 0,75 \times 0,413 \times 650mV + 50mV = 251,3mV$
 VERMELHO (Vm) $E'_Y = 0,75 \times 0,299 \times 650mV + 50mV = 195,7mV$
 AZUL (Az) $E'_Y = 0,75 \times 0,114 \times 650mV + 50mV = 185,6mV$

Tab. II.5 - Características do padrão de barras coloridas

PARAMETRO	VALOR
Sinal de Luminancia	$E'_Y = 0,299E'_R + 0,587E'_G + 0,114E'_B$ <p>onde: o apóstrofo indica pré-correção gama (γ), no caso igual a 2,8.</p>
Sinais de Crominancia (Sinais Diferença de Cor)	$E'_U = -0,493(E'_B - E'_Y) = -0,493C_B$ $E'_V = 0,877(E'_R - E'_Y) = 0,877C_R$
Equação do Sinal Composto	$E'_H = E'_Y + E'_U \sin(\omega_{sc} t) + m(t) E'_V \cos(\omega_{sc} t)$ <p>onde:</p> $\omega_{sc} = 2\pi f_{sc}$ $f_{sc} = (3.575.611,49 + 10,00) \text{Hz}$ $m(t) = \pm 1 \text{ com período } T_H$
Fase da Salva da Subportadora de Cor	$s(t) = K \cdot 0,707 \cdot [-\sin(\omega_{sc} t) + m(t) \cos(\omega_{sc} t)]$ <p>onde :</p> $K = 150\mu\text{V}$
IAS (Intervalo de Ausência de Salva)	<p>11 linhas do APU quais sejam :</p> <ul style="list-style-type: none"> _ 260 a 270 _ 522 a 7 _ 259 a 269 _ 523 a 8
Frequencia de Subportadora de Cor	$(909/4)f_H$ <p>onde:</p> $f_H = \text{frequencia de linha}$

Tab. II.6 - Características do sinal de vídeo PAL-M

II.2.2. PADRÃO CCIR I

Este padrão, apresentado na Fig. II.5, é utilizado para avaliar distorções lineares e não lineares do sinal de vídeo. A estrutura deste sinal é analisada a seguir:

- (a) O Pulso T-BAR é utilizado para medir distorções na forma de onda dentro do período de uma linha e resposta ao degrau. Juntamente com o pulso 2T, é utilizado para avaliar a resposta de amplitude em baixas frequências,
- (b) O Pulso 2T é utilizado para monitorar respostas transientes nos intervalos de curta duração (resposta ao pulso),
- (c) O Pulso 12.5T é utilizado para monitorar diferença nos ganhos e atrasos de crominância e luminância (atraso de grupo),
- (d) O Sinal escada E5, com cinco degraus sobreposto pela frequência da subportadora de cor, é utilizado para medida de distorções não lineares, mais especificamente, ganho diferencial e fase diferencial.

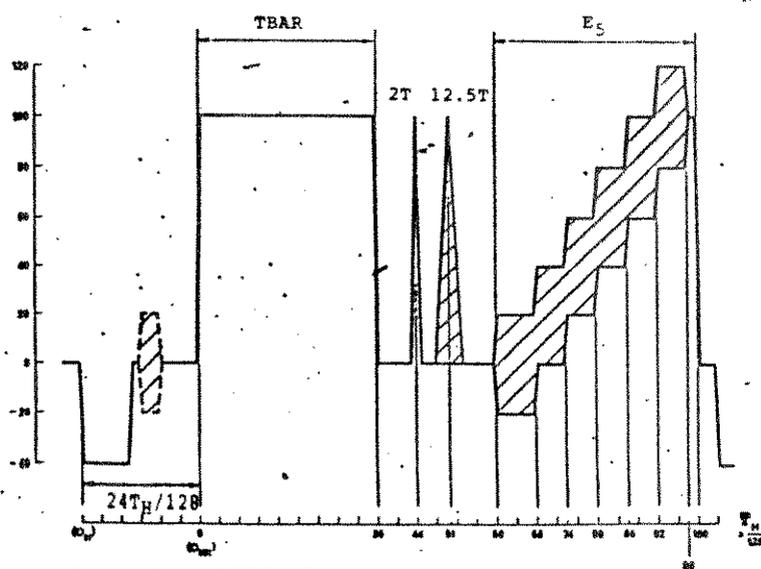


Fig. II.5 - Padrão CCIR I

II.2.3. PADRÃO CCIR II

Este sinal de teste, apresentado na Fig. II.6 é utilizado, também, para avaliar distorções lineares e não lineares. A estrutura deste sinal é a seguinte:

- (a) Seis sequências de salvas de cor com as frequências de 0.5, 1.0, 2.0, 3.0, 3.58, 4.2 MHz, dispostas sobre um pedestal. Essa sequência, conhecida como "multi-burst", é utilizada para testar a resposta de frequência em altas do sistema. O salva de 4,2 MHz corresponde ao limite superior da faixa de vídeo. O salva de 3,58 MHz é usada para checar as características de passagem de crominância.
- (b) O pulso "G" é utilizado para detetar interferência da crominância sobre a luminância (distorção não linear). Sua estrutura consiste em um pulso quadrado de luminância sobreposto a um sinal de crominância modulado em amplitude por um degrau.

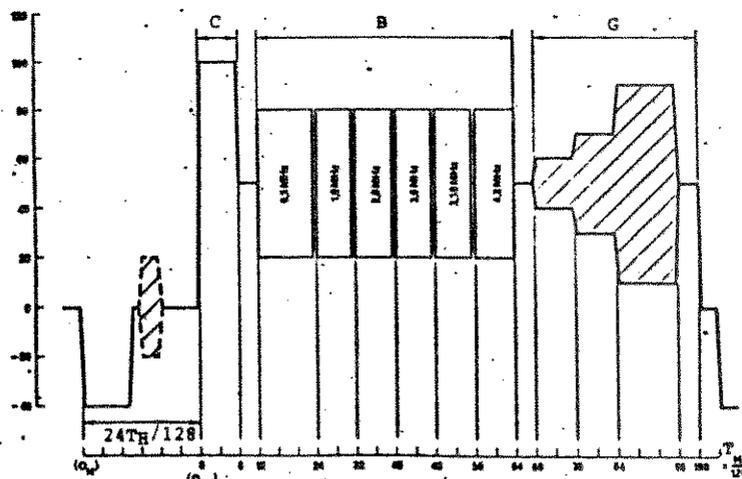


Fig. II.6 - Padrão CCIR II

II.3. DISTORÇÕES DO SINAL DE VIDEO

As distorções introduzidas por um sistema de vídeo são divididas em lineares e não-lineares.

II.3.1. DISTORÇÕES LINEARES

As distorções lineares são aquelas relativas a resposta em frequência do sistema e são avaliadas em termos dos desvios entre as características reais e ideais de amplitude e fase do sistema. Idealmente um sistema deveria responder uniformemente dentro da faixa de frequência em que se concentra a maior parte da potência do sinal processado, no caso 0-4,2 MHz para o sinal de vídeo em banda base. Esta uniformidade implica em uma resposta de amplitude constante e uma resposta de fase linear. Como será visto no Cap. III, prefere-se avaliar a derivada da resposta de fase, uma vez que a medida da característica de fase requer comparação das fases do sinal na entrada e na saída do sistema em várias frequências, o que é uma operação difícil em certas situações. A derivada da característica de fase com respeito a frequência é denominada atraso de grupo e pode ser usada para avaliar distorções de fase introduzidas no sistema.

A medida das distorções lineares são realizadas com equipamentos de uso geral (analisadores de redes) ou específicos de vídeo. No primeiro caso, obtém-se medidas mais precisas, o que é interessante na fase de desenvolvimento de protótipos em que se almeja atingir as especificações estabelecidas em termos quantitativos.

No segundo caso, as medidas realizadas com os sinais de teste padrão fornecem resultados quantitativos mais grosseiros. Essas medidas são particularmente úteis para uma avaliação qualitativa final do desempenho do sistema e em testes de em campo.

No que se refere a medida de distorções lineares, é possível avaliar o comportamento em baixas frequências com o sinal de teste

CCIR I, pela comparação das alturas relativas dos pulsos T-BAR e 2T, enquanto que a resposta em altas pode ser avaliada pela deformação das salvas do "multi-burst" no sinal de teste CCIR II.

Cabe ressaltar que as distorções lineares em baixas frequências se manifestam na imagem como um tremor ou como uma variação lenta do brilho, enquanto que as distorções em altas ocasionam dois fenômenos distintos, dependendo se ocorre atenuação ou acentuação excessiva destas componentes. No primeiro caso, a imagem apresenta perda de detalhes finos das cenas e da intensidade de cor, enquanto que no segundo apresenta o efeito "Fantasma".

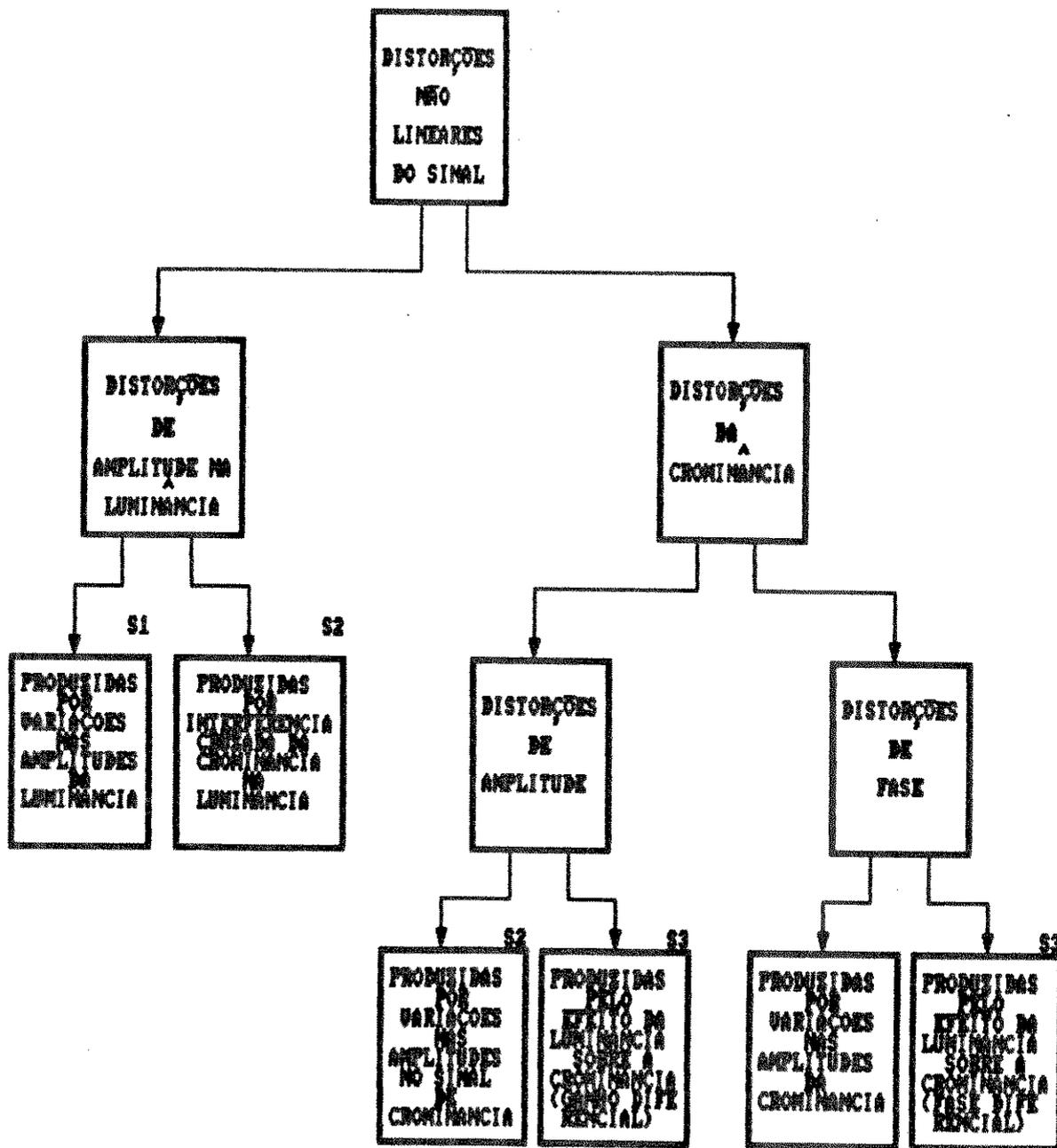
II.3.2. DISTORÇÕES NÃO-LINEARES

As distorções não-lineares, dependentes do nível do sinal de vídeo, são originadas pela interferência cruzada entre os sinais de luminância E_y e crominância E_c , quando transmitidos por um canal ou processados por um sistema de característica de amplitude não-linear.

As distorções não-lineares mais importantes são a fase diferencial, definida como a mudança de fase da crominância produzida por uma mudança de nível da luminância, e o ganho diferencial, que é a mudança na amplitude da crominância produzida por uma mudança de nível da luminância. Os efeitos na imagem originados por alterações na amplitude e fase da crominância, foram citados no item II.2.1. As medidas de ganho e fase diferencial são realizadas com os sinais de teste escada (5 ou 10 degraus) ou rampa, modulados pela subportadora de cor. As alterações de ganho e fase da crominância em função do nível de luminância são então visualizados em um vectorscópico ou em um monitor de forma de onda. Neste último é necessário passar antes o sinal por um filtro de crominância.

Os diversos tipos de distorções não lineares são apresentados na Tab. II.7, juntamente com os sinais de teste usados para medi-las.

Para finalizar cabe ressaltar que, no caso das interfaces do CODEC P/M-34, as não linearidades estão associadas ao processo de conversão A/D e D/A.



S1 - Escada sem modulação (SIG III)

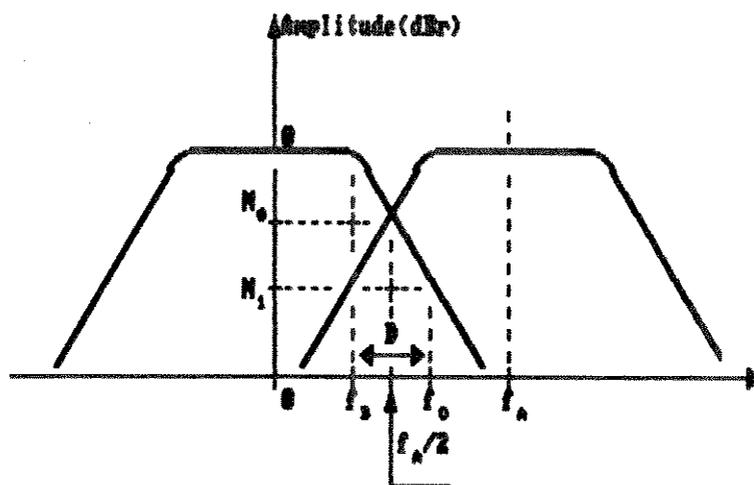
S2 - Pulse G (CCIR II)

S3 - Escada/Rampa com modulação (CCIR I)

TAB. II.7 - Distorções não-lineares de sinais de vídeo.

II.4. ANÁLISE ESPECTRAL DO SINAL DE VÍDEO

Esta análise teve como principal objetivo obter parâmetros mais realistas acerca da distribuição espectral de potência dos sinais típicos de vídeo, visando o projeto dos filtros passa-baixas. Além de sete (7) sinais de teste padrões, foi também analisado o sinal de vídeo fornecido por uma câmera de TV, correspondente a imagens em movimento. Os resultados destas medidas são resumidos na Tab. II.8, onde os parâmetros N_0 e N_1 são definidos na Fig. II.7.



f_b = limite superior da faixa de passagem (4,2 MHz)

f_a = frequência de amostragem (9,53 MHz)

f_0 = frequência crítica = $f_a - f_b = 5,33$ MHz

$D = f_0 - f_b = 1,33$ MHz

Fig. II.7 - Definição dos parâmetros N_0 e N_1 .

IVEL (dbr)	1	2	3	4	5	6	7	8
N_0	14,0	11,6	29,8	12,9	12,9	11,8	12,5	6,4
N_1	10	11,6	12,0	19,4	16,7	16,2	17,0	1,0

- 1 - Barras Coloridas
- 2 - CCIR I
- 3 - CCIR II
- 4 - Sig III
- 5 - MOD Pulse e Bar
- 6 - Linearity
- 7 - Flat Field
- 8 - Câmera

Tab. II.8 - Características espectrais de sinais de vídeo típicos

Os espectros para as Barras Coloridas e para o sinal da câmera são mostrados nas Fig. II.8 e Fig. II.9, respectivamente onde os 2 pontos luminosos indicam as frequências f_b e f_o . O pico dentro da faixa de passagem (0-4,2 MHz) é relativo a subportadora de cor ($f_{sc} = 3,575611$ MHz).

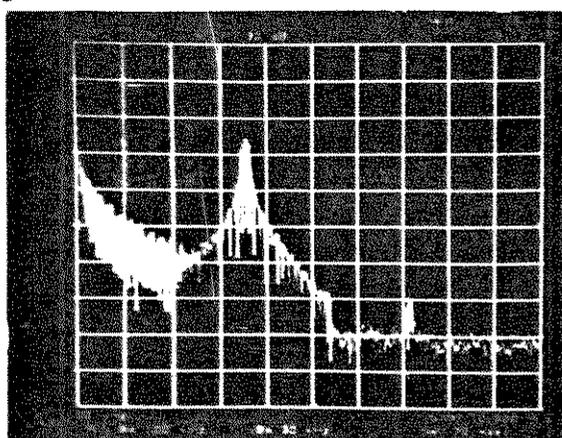


Fig. II.8- Espectro do sinal de barras coloridas

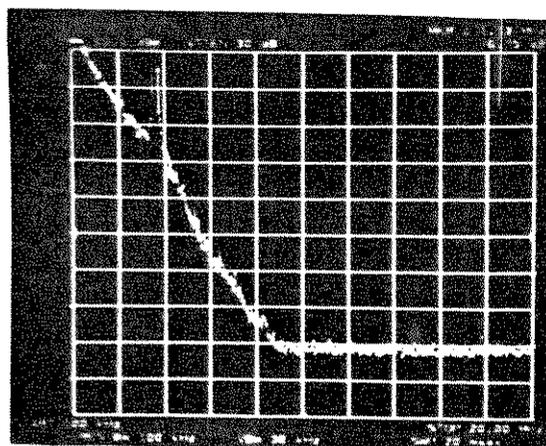


Fig. II.9 - Espectro do sinal de uma câmera de TV

CAPÍTULO III

PROJETO DAS INTERFACES

III.1. INTRODUÇÃO

Este capítulo trata do projeto e implementação das interfaces de entrada e saída. A apresentação seguirá uma metodologia semelhante àquela utilizada durante todo o projeto e implementação, qual seja uma metodologia modular. Com isto queremos dizer que cada bloco será tratado separadamente. Existem casos, como os equalizadores de atraso de grupo e equalizador de amplitude, em que a função do bloco em questão é corrigir um aspecto relacionado ao funcionamento de outros blocos, no caso o atraso de grupo dos filtros e equalizador de amplitude, e o efeito de abertura do conversor D/A, respectivamente. Nestes casos os blocos estão fortemente relacionados, uma vez que o projeto de um deles se baseou em resultados da caracterização dos outros, que foram incluídos no capítulo. Agindo desta forma, a apresentação seguirá a ordem natural com que se desenvolveu o projeto.

São também apresentadas as fases de integração dos blocos, como também os cuidados tomados na implementação física, cuidados estes decisivos para a otimização do funcionamento das interfaces.

III.2. DESCRIÇÃO FUNCIONAL DAS INTERFACES

III.2.1. INTERFACE DE ENTRADA

A função desta interface é tratar o sinal de vídeo composto na sua forma analógica, a fim de adequar este sinal para sua conversão analógico-digital e realizar esta conversão. O diagrama de blocos desta interface é apresentado na Fig. III.1, analisado a seguir.

O controle Automático do Ganho (CAG) estabiliza o nível do sinal de luminância em 1 volt pico a pico, em função de variações na entrada de sistema, a fim de otimizar a ocupação do intervalo de conversão A/D e evitar saturação.

O restaurador do Nível DC (RNDC) realiza a extração de flutuações de baixa frequência, (principalmente 60 Hz) introduzidas, por exemplo, no canal entre a emissora de televisão e o centro de distribuição, onde ficará o transmissor do CODEC.

O Amplificador de Entrada (AE), juntamente com o Amplificador-Transladador de Nível de Entrada (ATE), compensa a atenuação do sinal no casamento entre os estágios (75 ohms) e no EAGE, além de isolarem este bloco e o FPBE, aumentando a perda de retorno do conjunto. O bloco ATE também translada o nível DC, a fim de otimizar a ocupação do intervalo de conversão A/D.

O Filtro Passa-Baixas de Entrada (FPBE) limita a faixa do sinal, evitando superposição espectral ("Aliasing") do sinal amostrado e digitalizado após sua recuperação no receptor.

O Equalizador de Atraso de Grupo de Entrada (EAGE) corrige este efeito gerado no FPBE.

O conversor Analógico-Digital (A/D) realiza a amostragem ($F_A = (8/3) f_{sc} \cong 9,53 \text{ MHz}$) e digitalização uniforme do sinal. As amostras, digitalizadas em 8 bits paralelos, passam pelo Isolador-Transmissor (IT), sendo então enviadas para o Seletor APH/APV- Video Ativo, (SEL) onde são separados os sinais de sincronismo horizontal e vertical do vídeo ativo, para aproveitamento dos intervalos de apagamento horizontal (APH) e vertical (APV) na transmissão de informação útil.

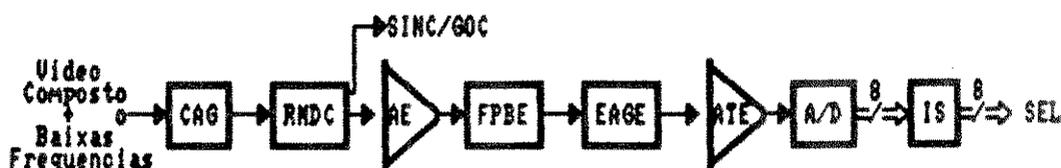


Fig. III.1 - Diagrama de Blocos da Interface de Entrada

III.2.2. INTERFACE DE SAÍDA

A função desta interface é recuperar o sinal digitalizado no transmissor para sua forma analógica original, garantindo a transparência do sistema. O diagrama de blocos desta interface, mostrado na Fig. III.2 é analisado a seguir.

O Conversor Digital-Analógico (D/A) realiza a recuperação das amostras digitalizadas enviadas pela chave de Inserção APH/APV, (CI) onde são reinseridos os sinais de sincronismo; as amostras passam antes pelo Isolador-Receptor (IR).

O Amplificador-Translador de Nível de Saída (ATS), juntamente com o Amplificador de Saída (AS), compensam a atenuação no casamento entre estágios e nos blocos EAGS e EAMP, além de isolarem estes blocos e o FPBS, do resto do sistema, aumentando a perda de retorno do conjunto. Restitui também o nível DC original.

O Filtro Passa-Baixa de Saída (FPBS) elimina espúrios gerados na conversão D/A. Estes espúrios estão relacionados com as transições abruptas do sinal recuperado.

O Equalizador de Amplitude (EAMP) compensa a distorção do tipo $((\sin x)/x)$, inerente ao processo usado na digitalização e recuperação do sinal.

O Equalizador de Atraso de Grupo de saída (EAGS) compensa este efeito gerado pelo FPBS e EAMP.

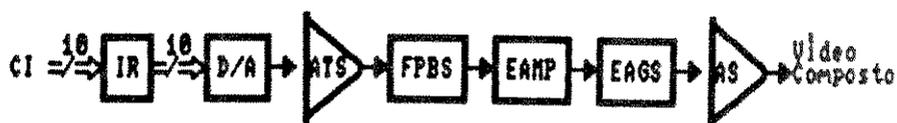


Fig. III.2 - Diagrama de Blocos da Interferência de Saída

III.3. ESPECIFICAÇÕES DO PROJETO

O projeto das interfaces baseou-se nas recomendações CCIR [5] e especificações de fabricantes [6, 7, 8], resultando no seguinte conjunto de especificações para o sistema:

- (a) Máscara de resposta em frequência (Fig. III.3)
- (b) Ganho diferencial - 5%
- (c) Fase diferencial - 4°
- (d) Relação sinal ruído RMS (S/R) - 30 dB

Tendo em vista o desconhecimento de valores práticos destes parâmetros para o MCPD, as especificações de projeto adotadas para as interfaces foram bastante conservadoras. A distribuição destes valores pelos vários estágios das interfaces e os valores arbitrados para o MCPD ⁽¹⁾ são apresentados na Tab. III.1. Nas Figs. III.4(a) e (b) são apresentadas as máscaras de amplitude e atraso de grupo, respectivamente, das interfaces. Estas máscaras, no caso da Interface de Entrada, se referem ao conjunto FPBE + EAGE. No caso da interface de saída, elas se referem ao conjunto FPBS + EAMP + EAGS.

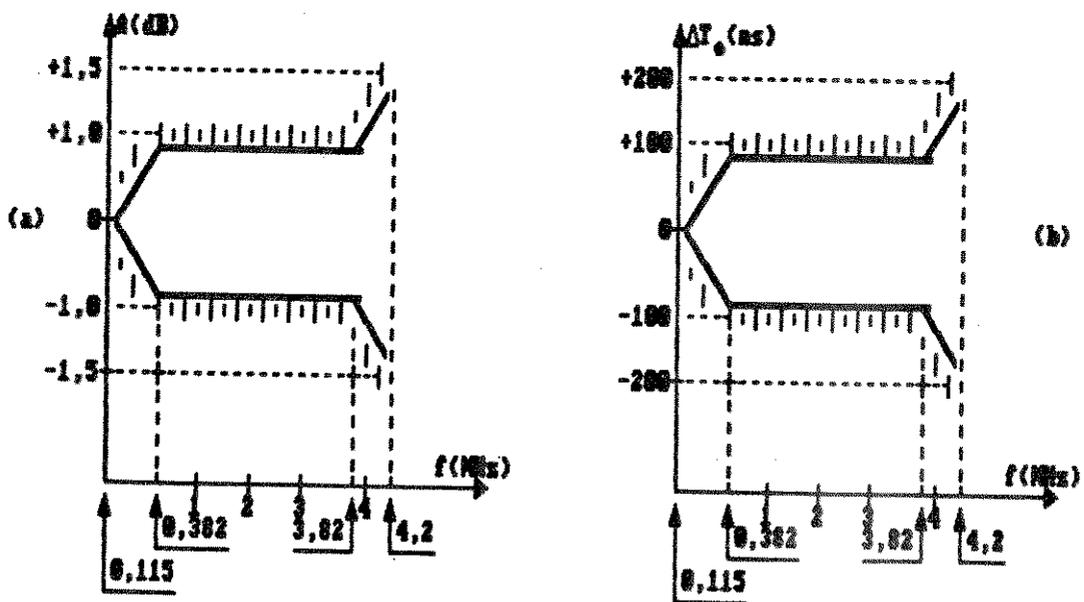
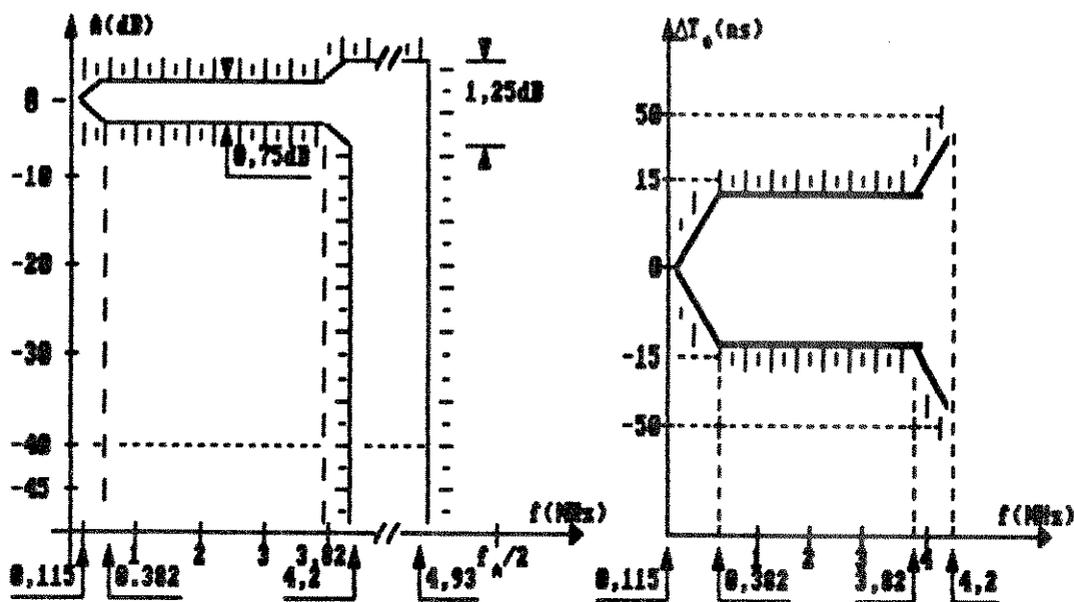


Fig. III.3 - Máscaras de Especificação de Resposta em Frequência para o CODEC P/M-34
a) Amplitude; b) Atraso de Grupo

(1) No caso da relação S/R, o valor adotado é resultado de simulações em computador (20)

BLOCO	Δ AMPLITUDE (dB) @ 3,82 MHz	Δ AMPLITUDE (dB) @ 4,20 MHz	Δ ATRASO DE GRUPO (ns) @ 3,82 MHz	Δ ATRASO DE GRUPO (ns) @ 4,20 MHz	GANHO DIFERENCIAL (%)	FASE DIFERENCIAL (GRAU)	SINAL/ROUIDO RMS (dB)
RESTAURADOR DC	0	0	0	0	0	0	↑
FILTRO DE ENTRADA (FPE)							↑
EQUALIZADOR DE ATRASO DE GRUPO DE ENTRADA (EAGE)	0,75	1,25	30	100	0	0	↑
A/D					1,7	1	
D/A	0,5	0,5	50	80	1,5	1	41(8bits)
MCPD					1,0	2	30(8bits)
FILTRO DE SAIDA (FPEB) EQUALIZADOR DE AMPLITUDE (EAMP) EQUALIZADOR DE GRUPO DE SAIDA (EAGS)	0,75	1,25	40	100	0		↑
AMPLIFICADORES	0	0	0	0	0	0	↑

Tab. III.1 - Distribuição dos Parâmetros de Especificação do CODEC. Obs: ↑ corresponde a >> 50 dB.



(a)

(b)

Fig. III.4 - Máscaras de especificação de resposta em frequência das interfaces.

(a) Amplitude ; (b) Atraso de grupo

III.4. IMPLEMENTAÇÃO FÍSICA

III.4.1. RESTAURADOR DE NÍVEL DC (RNDC) E CONTROLE AUTOMÁTICO DE GANHO (CAG)

Existem dois tipos de variações que podem ocorrer sobre o sinal de vídeo em relação ao sinal padrão gerado pela fonte. Variações do nível de luminância em relação aos valor padrão de $1 v_{pp}$, no caso de 75% de modulação, resultam de uma super-saturação ou sub-saturação intencional ou não. No caso de ser intencional se presta a ênfase/obscurecimento de cenas em estúdio "S" (Fig. I.4) pelo

aumento/diminuição excessiva do brilho. O caso não-intencional se refere a sub-saturação que pode eventualmente ocorrer no trânsito pelo canal "C". O outro tipo de variação, já comentado anteriormente, se refere a incidência de componentes de baixa frequência (principalmente 60 Hz) eventualmente ocorrida desde a geração em estúdio até o centro de distribuição "D". Estes dois tipos de variações, mostradas nas Figs. III.5 (a) e (b), são corrigidos pelos blocos RNDC e CAG, respectivamente, apresentados na Fig. III.6 e descritos a seguir.

A estabilização do nível de luminância do sinal para variações de luminância do sinal V_1 é realizada pelo Amplificador Controlado a Tensão (ACT). O controle é do tipo integral, e as variações de amplitude do sinal são detetadas durante o intervalo da salva de subportadora de cor. Essa detecção é feita pelo amostrador-segurador (AS1) sobre o sinal já clampeado V_4 ; o nível de tensão amostrado por AS1 e filtrado (V_5) está portanto livre das flutuações de baixa frequência, que são eliminadas pelo RNDC, tendo como referência o nível estabilizado de clamp (V_{clamp}). V_5 é então comparado a uma tensão de referência V_{ref1} e a diferença Δ_V relativa a uma variação instantânea do nível de luminância de V_1 é usada para ajustar o ganho de ACT, mantendo o nível de luminância de V_2 estabilizado em um valor que é função de V_{ref1} . Caso $V_{ref1} = V_{clamp} + 300 \text{ mv}$, este valor será $1 V_{pp}$, ou seja o ganho de ACT é 1. A fase R1 é obtida a partir do próprio sinal V_1 por um detetor de limiar do pulso de sincronismo horizontal e de um circuito lógico defasador. É interessante salientar que esta operação funciona como um pré-clamp para R1 uma vez que V_1 está sujeito a flutuações de baixa frequência.

A correção de variações lentas, até aproximadamente 300 Hz, é realizada pela amostragem do pulso de sincronismo horizontal, que possui um nível bem definido em relação ao restante do sinal. É interessante notar que V_4 já possui o nível de luminância estabilizado pelo CAG possibilitando desta forma a atuação do RNDC em seu ponto ótimo. O valor de tensão (V_6) na saída do Amostrador-segurador (AS2) é renovado no final de cada linha e comparado com uma tensão de referência (V_{ref2}). A fase R2 é obtida de forma analoga a R1. A

ocorrência de uma variação do nível médio do sinal durante a linha gera uma diferença entre o valor de tensão amostrado e a referência (V_{ref2}); a integração desta diferença (I2) gera um sinal que é utilizado para corrigir a flutuação no Amplificador Diferencial (AD). O sinal (V_4) se mantém estável, pois a frequência destas flutuações é bem menor que a frequência de linha (15 KHz). Este sinal é levado para o bloco AE e para o estágio Extrator de Sincronismo (SINC) e Gerador de Ondas de Controle (GOC). Deve-se finalmente ressaltar que o tempo de correção da malha α (Fig. III.6.a) do RNDC é bem menor ($80\mu s$) que o da malha β do CAG (5ms), o que possibilita utilizar o sinal já clampeado V_4 como referência para o CAG. Maiores detalhes sobre estes dois blocos, consultar a referência [9].

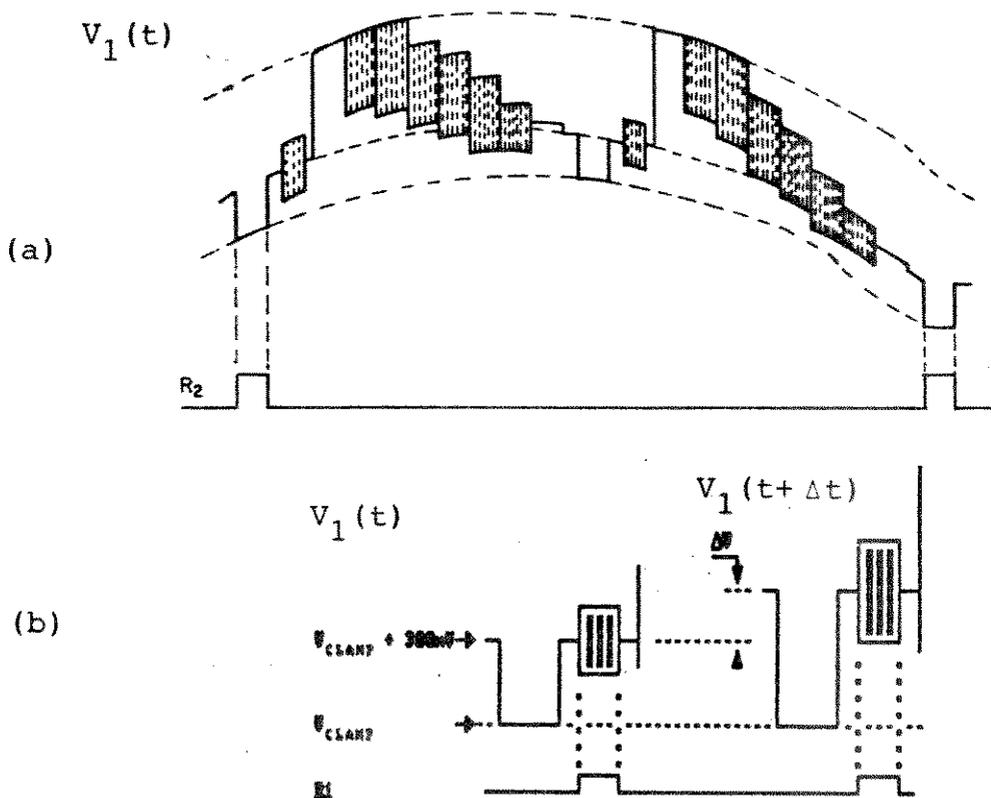
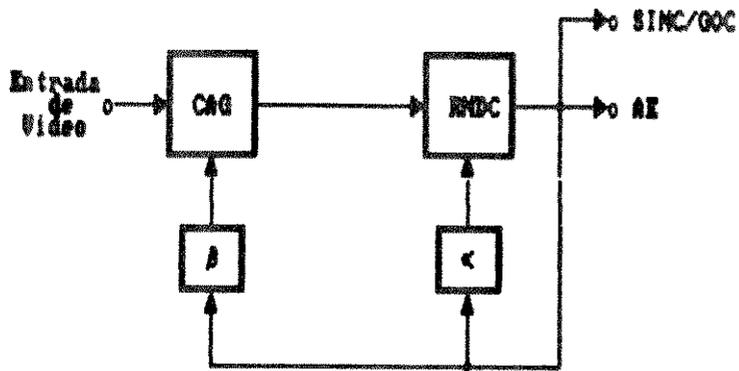
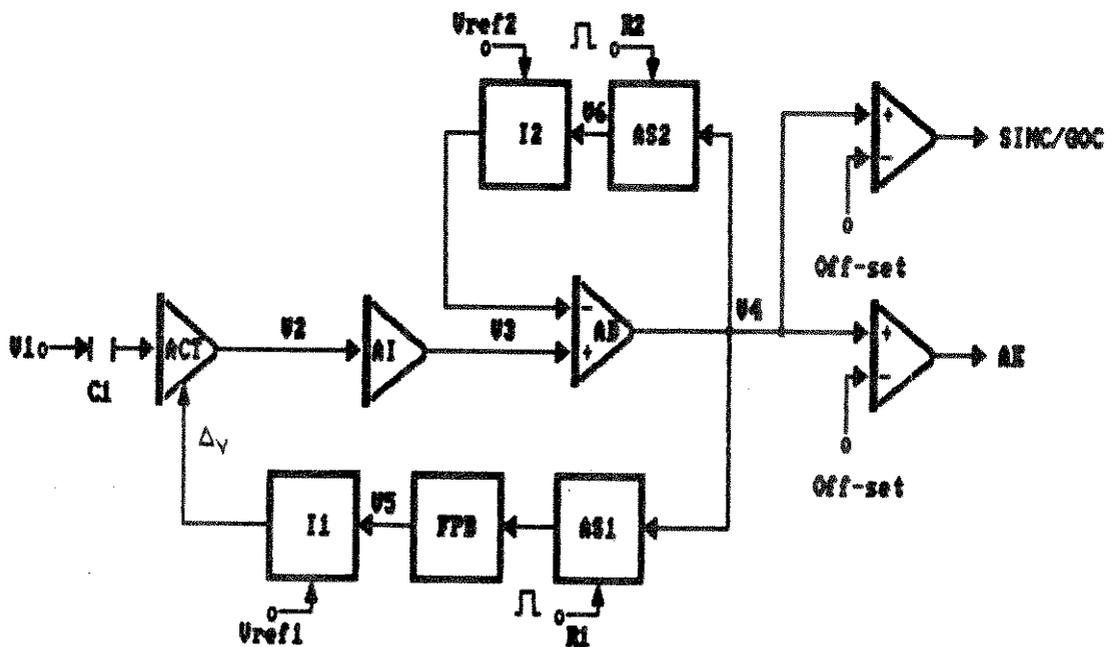


Fig. III.5 - Variações do sinal de vídeo e fases dos sinais controle.
 (a) Flutuação de baixa frequência; (b) Variação do nível de luminância.



(a)



(b)

Fig. III.6 - Diagrama de blocos do CAG/RNDC
 (a) Geral; (b) Detalhado.

III.4.2. FILTROS PASSA-BAIXAS

Devido a semelhança das especificações dos filtros de entrada e saída, foi possível a realização destes dois blocos a partir da mesma estrutura.

Tendo em vista que a frequência de amostragem utilizada no sistema em questão de $f_a = (8/3)f_{sc} = 9,53$ MHz está apenas 13% acima do limite de Nyquist (Super-Nyquist), os filtros foram especificados com corte suficientemente abrupto a fim de evitar degradação da imagem pela superposição espectral decorrente do processo de digitalização e posterior recuperação na forma analógica do sinal. Naturalmente essa especificação seria mais folgada se fosse empregada uma frequência f_a maior. Ocorre, porém, que um aumento de f_a é desfavorável à redução da taxa de transmissão de bits R , dada pela equação (III.1), uma vez que, neste caso o fator N deve diminuir a fim de se manter a taxa de 34 Mbit/s, o que provoca degradação na qualidade da imagem.

$$R = f_a \cdot N$$

$$N = N^\circ \text{ médio de bit/amostra}$$

(III.1)

III.4.2.1 - FILTRO PASSA-BAIXAS DE ENTRADA (FPBE)

A função deste bloco é de limitar a faixa do sinal de vídeo de entrada, a fim de evitar a superposição (aliasing) do sinal amostrado e digitalizado após sua recuperação no receptor.

Considerando que a maior parte da potência de um sinal de vídeo típico está concentrada na faixa de 0 a f_b , conforme mostra a Fig. III.7, temos que, no caso de filtragem ideal (Fig. III.8), o espectro do sinal filtrado é o mostrado na Fig. III.9.

Desconsiderando-se a princípio a natureza não linear do processo de digitalização e recuperação do sinal na forma analógica, a distribuição espectral do sinal recuperado, após o conversor D/A é a mostrada na Fig. III.10.

Ocorre que, devido a irrealizabilidade de tal filtragem, pela impossibilidade de implementação física de um filtro com tal declividade, o que se obtém na prática é o espectro da Fig. III.11, onde, $S_g(f)$ corresponde ao espectro pós-filtragem. Após os processos de digitalização e recuperação, D/A, o espectro, se apresenta como na Fig. III.12. A conclusão é que, na prática, o fenômeno de superposição espectral não pode ser totalmente evitado, o que significa distorção do sinal processado.

A minimização da distorção do sinal recuperado se faz garantindo no processo de filtragem uma atenuação mínima B (Fig. III.11) a partir da frequência $f_o = f_a - f_b$, onde f_a é a frequência de amostragem.

A distribuição espectral bilateral do sinal amostrado e recuperado, mostrado na Fig. III.12 é dada por:

$$S_d(f) = \sum_{n=-\infty}^{\infty} S_g(f - n f_a) \quad (\text{III.2})$$

Considerando como significativa apenas a contribuição da parcela $S_g(f - f_a)$ dentro da faixa de interesse $0-f_b$, tem-se que:

$$S(f) \approx S_g(f) + S_g(f-f_a) \quad (\text{III.3})$$

Esta distribuição espectral aproximada é apresentada na Fig. III.13, onde o valor máximo N2 dB da superposição espectral dentro da faixa de interesse ocorre em $f=f_b$. Dado a simetria par do espectro $S_g(f-f_a)$ em torno de $f=f_a$, tem-se que:

$$S_g(f_b - f_a) = S_g(f_o) \quad (\text{III.4})$$

$$f_o = \frac{f_a}{2} + \delta \quad (\text{III.5})$$

$$\delta = \frac{f}{2} - f_b \quad (\text{III.6})$$

portanto:

$$f_o = f_a - f_b \quad (\text{III.7})$$

Se o filtro garantir uma atenuação mínima de B para $f \geq f_o$, a superposição espectral de $S_g(f-f_a)$ sobre $S_g(f)$ em $f=f_b$ será de $N_2 = N_1 - B$, Fig. III.14.

O valor de f_o para $f_b = 4,20$ MHz e $f_a = 9,53$ MHz é de 5,33 MHz. O valor recomendado para B é de 20 dB [10].

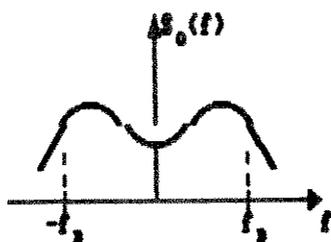


Fig. III.7 - Esboço do espectro de um sinal de vídeo típico

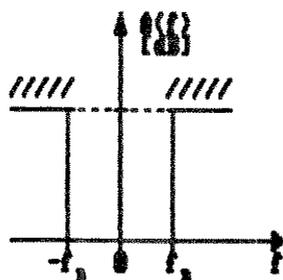


Fig. III.8 - Característica de atenuação de um filtro passa-baixas ideal $A(f)$

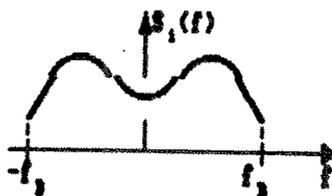


Fig. III.9 - Filtragem ideal de S_o por $A(f)$

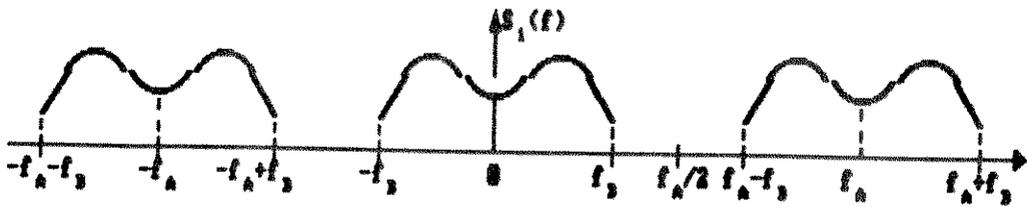


Fig. III.10 - Espectro de $S_1(f)$ amostrado e recuperado

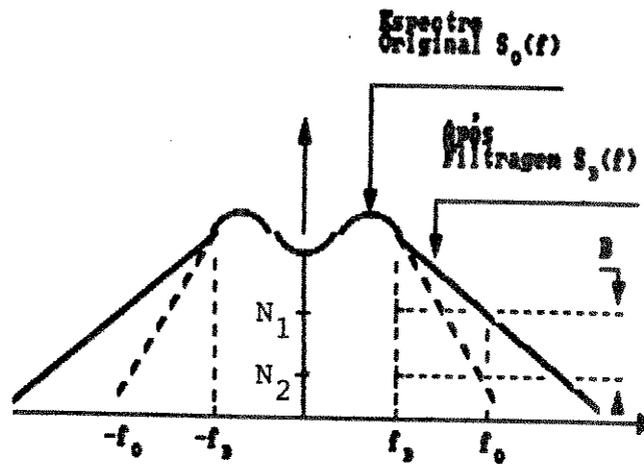


Fig. III.11 - Filtragem real de $S_0(f)$

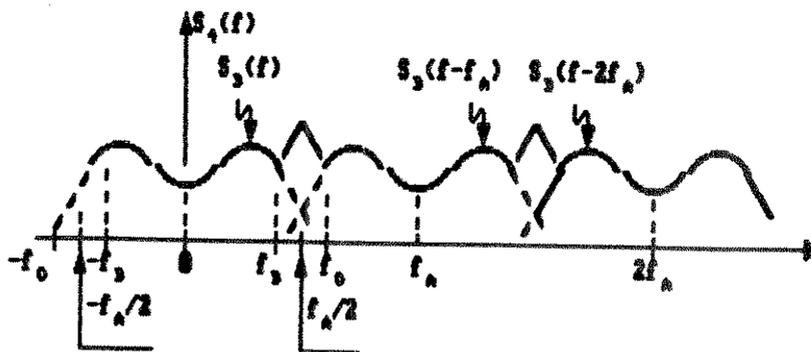


Fig. III.12 - Espectro de $S_3(f)$ amostrado e recuperado

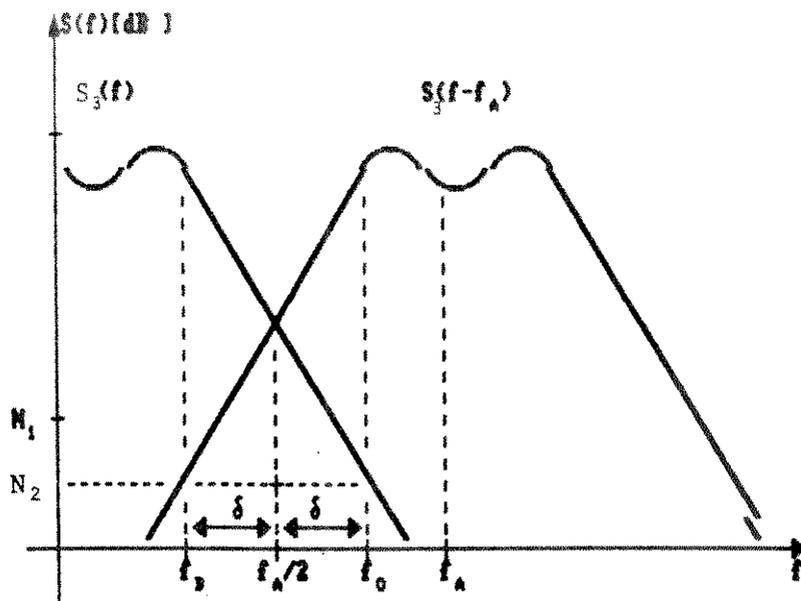


Fig. III.13 - Espectro $S(f)$

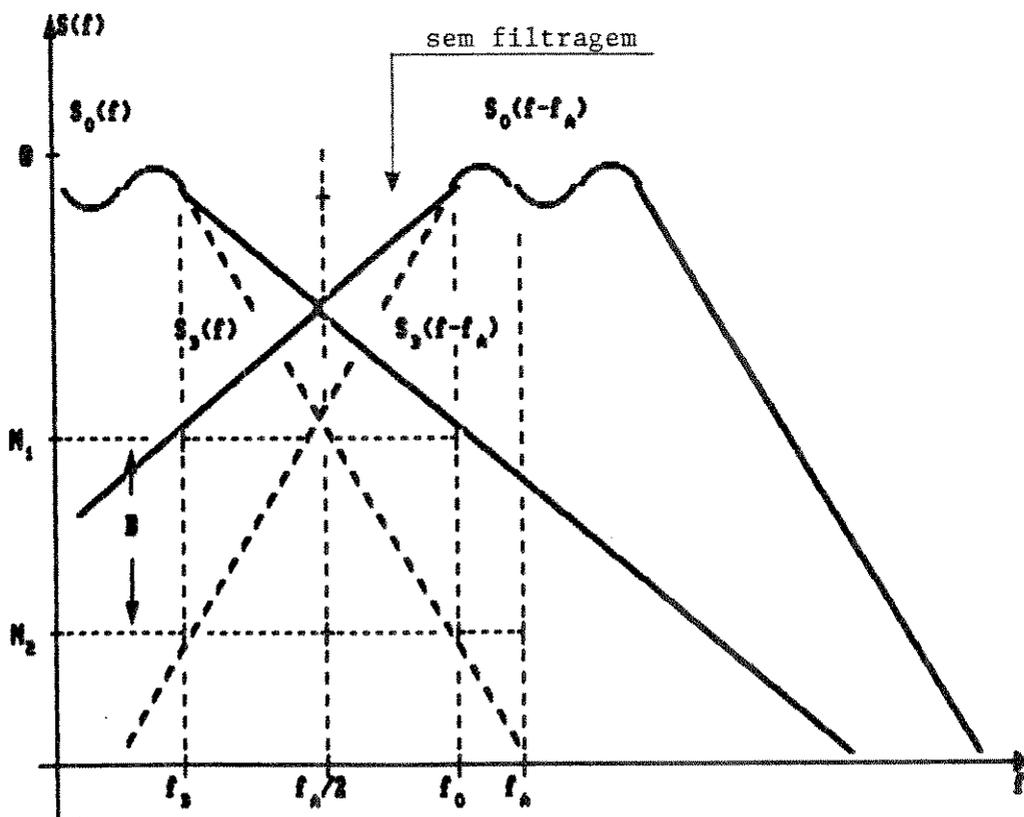


Fig. III.14 - Efeito da Filtragem em $S_0(f)$.

Um outro aspecto da faixa de passagem do filtro que deve ser considerado no projeto é a ondulação ("Ripple") e a declividade da curva característica na faixa de passagem, que são resultados das perdas resistivas nos componentes indutivos.

Uma vez definidas as características do filtro na faixa de passagem e de transição, resta definir a faixa de rejeição. A atenuação mínima nesta faixa foi definida em função do passo de quantização Δ_q do conversor A/D. Tendo por base este valor, fixou-se uma atenuação mínima para componentes fora da faixa de interesse $(0-f_b)$ a fim de não serem reconhecidas pelo conversor, ou seja, as amplitudes destes componentes devem ser menores que $\Delta_q/2$.

Considerando-se que para o A/D utilizado $\Delta_q = 3,9$ mv, as componentes fora da faixa de interesse devem ser atenuadas a um nível não maior que $\Delta_q/2 \simeq 2$ mv. Adotando-se, a princípio, a hipótese pessimista de que estas componentes possam assumir amplitudes da ordem do fundo de escala do A/D (1 volt), tem-se que a atenuação mínima X_{dB} é aproximadamente:

$$X_{dB} = 20 \text{ Log} \left[\frac{1000 \text{ mv}}{2 \text{ mv}} \right] \simeq 54 \text{ dB} \quad (\text{III.8})$$

Os dados da Tab. II.8 indicam que para frequências acima de f_o , relativas às componentes que são rebatidas dentro da faixa $0 - f_b$ após a amostragem, os sinais típicos de vídeo estão, no caso mais crítico, 6,4 dB abaixo do limite superior desta faixa.

Tendo em vista estas constatações de ordem prática com relação à composição espectral de sinais típicos e o valor pessimista X_{dB} , tem-se que, em um projeto conservador, dever-se-ia adotar uma atenuação mínima na faixa de rejeição de $A_{MIN} = X_{dB} - 6,4 \text{ dB} = 47,6 \text{ dB}$.

Existem, no entanto, limitações de ordem prática no que diz respeito à implementação física dos filtros. Uma vez fixados o limite

superior da faixa de passagem (f_b) e o início da faixa de rejeição (f_r), a declividade da característica de amplitude do filtro cresce proporcionalmente com a atenuação mínima nesta última faixa A_{\min} (Fig. III.15). A declividade, por sua vez, cresce na razão direta da ordem L da estrutura passiva utilizada na implementação do filtro, o que, além de aumentar a complexidade desta estrutura, aumenta o efeito de atraso de grupo.

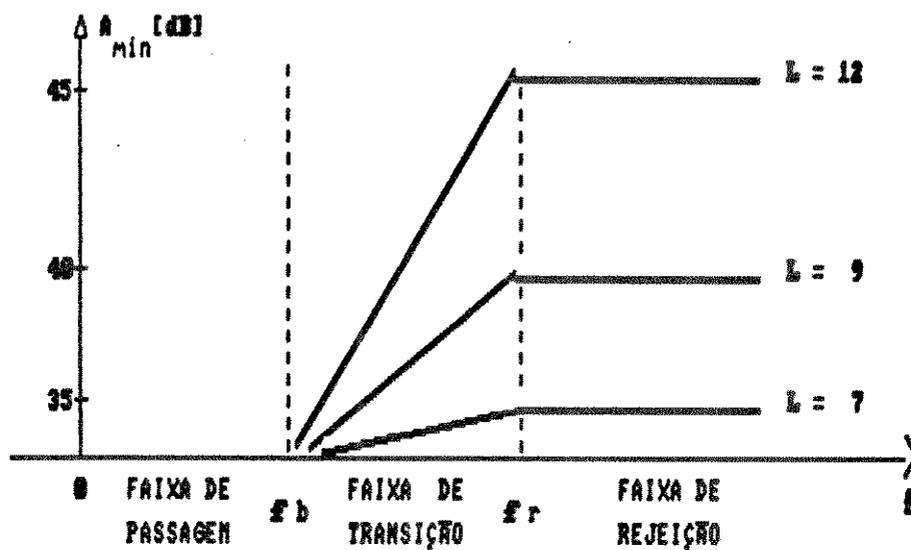


Fig. III.15 - Declividade da característica da atenuação do filtro para alguns valores de A_{\min} .

III.4.2.2 FILTRO PASSA-BAIXAS DE SAÍDA (FPBS)

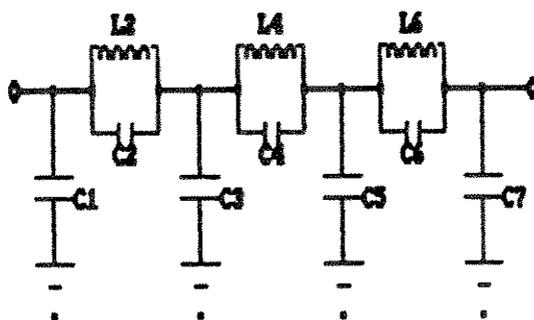
A função deste filtro é atenuar as componentes de frequência acima do limite da faixa de interesse f_b que são enfatizadas no processo de digitalização e recuperação pela superposição espectral, de $S_g(f-f_a)$ sobre $S_g(f)$. Esta superposição atinge o valor máximo em $(f_a/2) = 4.77$ MHz e aparece sobre a forma de transições abruptas do sinal na saída do D/A. A partir destas considerações fixou-se o início da faixa de rejeição em 4,77 MHz. Deve-se notar que a condição $A_{\min} \geq 20$ dB engloba a condição $B \geq 20$ dB uma vez que $f_o > f_a/2$.

III.4.2.3. FILTRO EM 4.2 MHz

Tendo por base as considerações de III.4.2.1 e III.4.2.2, foi projetado e implementado um filtro com corte em 4,2 MHz, que, em sua versão final, obedeceu o seguinte conjunto de especificações:

- Tipo : Elíptico de 7.^a ordem;
- Impedância de entrada/saída: 75 ohm;
- Início de faixa de passagem: 0,115 MHz;
- Fim da faixa de passagem: 4,2 MHz;
- Ripple na faixa de passagem: 0,01 dB
- Declividade na faixa de passagem entre 0,1MHz e 3,57 MHz: 0,2dB
- Início da faixa de rejeição: 4,77 MHz;
- Atenuação Mínima na faixa de rejeição: 35 dB;
- Perda de retorno mínima (Direta/Reversa): 23 dB

A partir deste conjunto de especificações, com auxílio de tabelas de filtros [11] e PAC [12], sintetizou-se a estrutura da Fig. III.16.



C1 - 288 pF

C2 - 187 pF

C3 - 499 pF

C4 - 598 pF

C5 - 478 pF

C6 - 478 pF

C7 - 124 pF

L2 - 3288 nH (8,5 espiras)

L4 - 1839 nH (6,5 espiras)

L6 - 1811 nH (6,5 espiras)

Implementação das bobinas:

- Núcleo RM5 - AL40

- Material KI - Fio Litz.

Fig. III.16 - Filtro 4.2 MHz

III.4.2.4. FILTRO EM 4.6 MHz

Apesar da maior parte da potência dos sinais de vídeo típicos se concentrarem na faixa 0 - 4,2 MHz, a limitação destes sinais pela filtragem passa-baixas leva as distorções como as apresentadas nas Fig. III.17 e Fig. III.18 para o pulso 4,2 MHz do sinal de CCIR II e para a salva de sub-portadora de cor, respectivamente. Estas distorções são resultado da atenuação das componentes em frequência acima de 4,2 MHz.

Os resultados da limitação destes espectros em alguns valores de f_b são apresentados nas Fig. III.16c e III.17c, onde nota-se o aumento do número de ondulações do pulso filtrado a medida que a faixa do filtro aumenta, mantendo-se, no entanto, com uma forma mais próxima da original. Existe, por outro lado, o valor máximo teórico $f_a/2$ para o limite superior da faixa (limite de Nyquist).

Tendo em vista que, a medida em que f_b se aproxima de $f_a/2$ a declividade do filtro aumenta, buscou-se uma solução de compromisso, que no caso foi $f_b = 4,6$ MHz, o que deixa passar o 1.º lóbulo do pulso 4,2 MHz e praticamente até o 3.º lóbulo do espectro da salva, mantendo uma declividade dentro dos limites de realizabilidade do filtro.

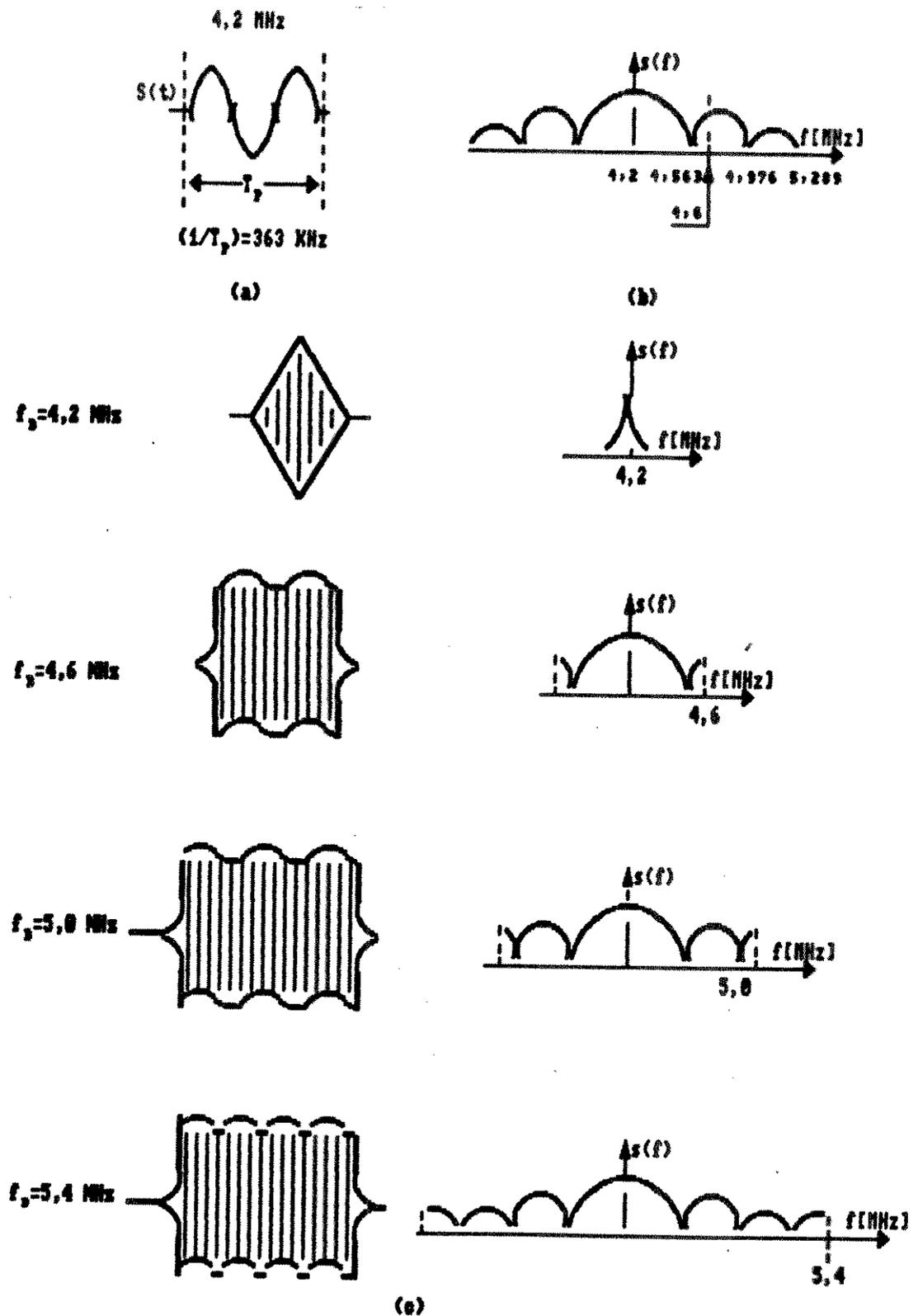


Fig. III.17 - Burst de sub-portadora 4,2 MHz do Sinal de teste CCIR II

(a) Forma de onda

(b) Espectro de potência

(c) Efeito da limitação espectral em alguns valores de F_b .

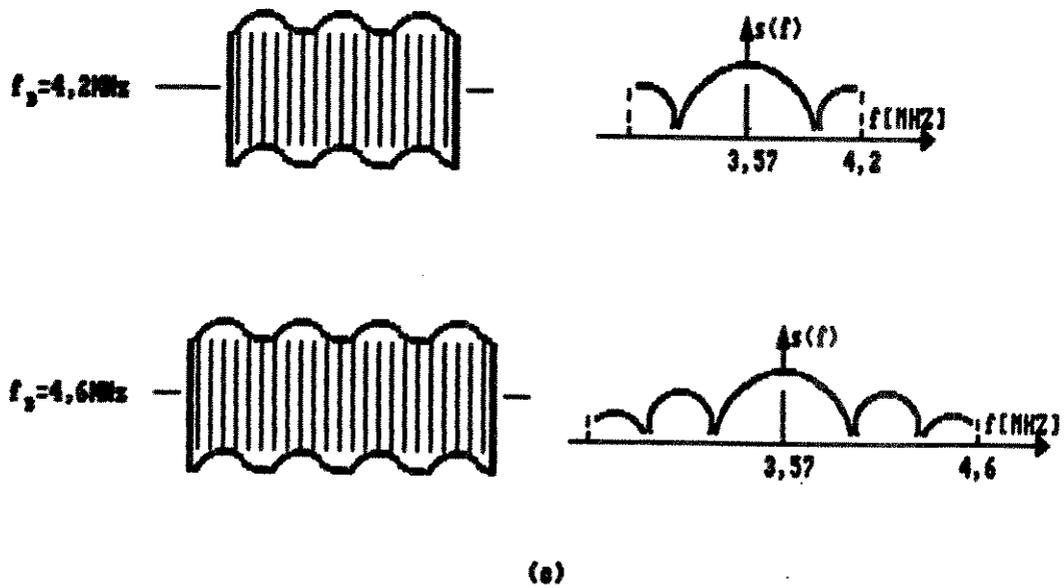
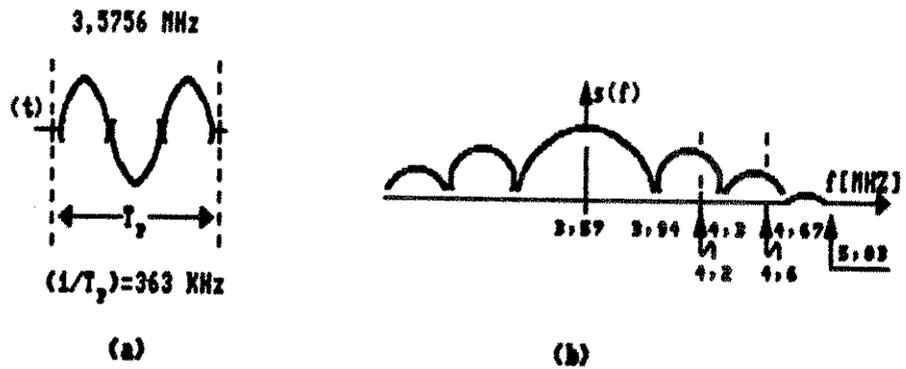


Fig. III.18- Salva de sub-portadora de cor
 (a) forma de onda; (b) Espectro de potência;
 (c) Efeito da limitação espectral em alguns valores de f_B

Deslocando-se o limite superior da faixa de passagem e o início da faixa de rejeição f_r para 4,6 MHz e 4,93 MHz, respectivamente, conseguiu-se com uma estrutura de 2 ordens acima da anterior um aumento significativo da atenuação mínima na faixa de rejeição. O valor de 4,93 MHz corresponde ao valor de f_o , discutido anteriormente. Na sua versão final, o filtro obedeceu ao seguinte conjunto de especificações:

- Impedância de entrada/saída - 75 Ohm;
- Início da faixa de passagem - 0,115 MHz;
- Fim da faixa de passagem - 4,6 MHz;
- Ripple na faixa de passagem - 0,0109;
- Início da faixa de rejeição - 4,93 MHz;
- Atenuação mínima na faixa de rejeição - 40 dB;
- Perda de retorno mínima (direta e reversa) - 23 dB;
- Declividade entre 0,1 MHz e 3,57 MHz - 0,2 dB.

Para o projeto deste filtro utilizou-se das mesmas ferramentas do projeto anterior [11] e [12].

Após a montagem e ajuste, obteve-se a estrutura da Fig. III.19, que integra as interfaces de entrada e saída do 1º protótipo experimental do CODEC P/M-34/1 e CODEC P/M-34/2.

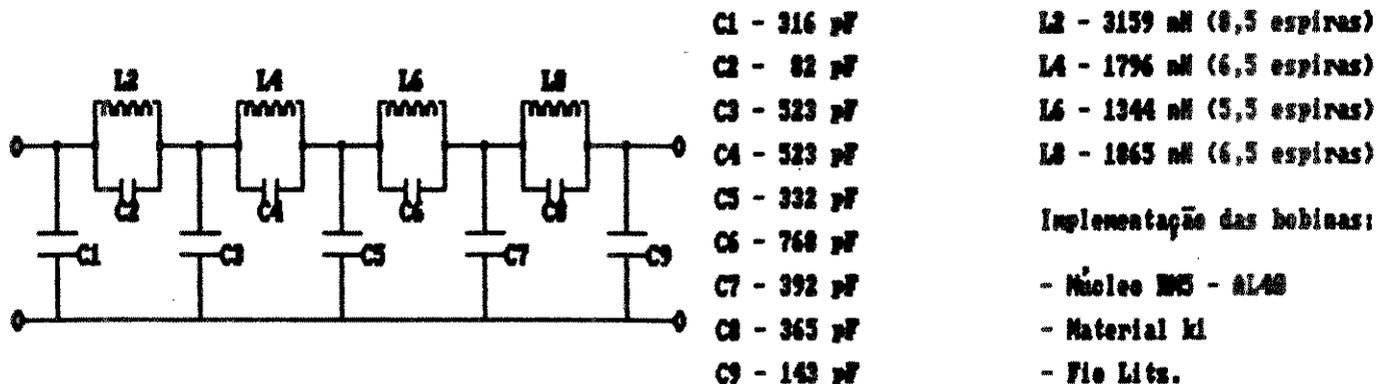


Fig. III.19 - Filtro em 4,6 MHz.

III.4.3. CONVERSORES A/D E D/A

Os conversores Analógico-Digital (A/D) e Digital Analógico (D/A) que integram o sistema CODEC P/M-34 são do tipo comercial. A opção por estes conversores em lugar de implementá-los à nível discreto deve-se, basicamente, a um motivo de ordem técnica, qual seja a compatibilização de suas especificações com aquelas estabelecidas para o sistema, no que diz respeito à frequência de operação, consumo, ganho diferencial, fase diferencial, relação SNR, dimensões físicas, parâmetros estes otimizados quando se integra um circuito.

Além do mais considerou-se os aspectos críticos envolvidos na integração destes conversores, como por exemplo o alto grau de precisão exigido para as malhas resistivas do A/D e do D/A e a complexidade envolvida na implementação dos comparadores rápidos de tensão do A/D.

Tendo em vista estes e outros aspectos críticos de ordem técnica envolvidos, constata-se que a implementação destes circuitos integrados deveria ser em "Full-custom", utilizando uma tecnologia bipolar ou CMOS. No entanto, o maior obstáculo ao desenvolvimento destes circuitos é a baixa demanda destes conversores face ao estágio inicial em que o Brasil se encontra na área de processamento digital de imagens e o alto custo envolvido. Portanto o fator custo/benefício ainda não justifica o desenvolvimento destes conversores no Brasil, situação esta que só deve se alterar com incentivo ao desenvolvimento e abertura de mercados de sistemas que exigem conversores rápidos (Processadores de Imagem, HDTV, radar e outros).

Deve-se ressaltar que ao se introduzir estes conversores no sistema, haverá uma degeneração de alguns dos seus parâmetros de funcionamento, podendo-se, no entanto, minimizar este efeito pela observação de alguns cuidados na montagem, como por exemplo distribuição de terras, blindagem eletromagnética, desacoplamento de fontes, e outros relativos a EMI/EMC discutidos mais adiante.

III.4.3.1. CARACTERÍSTICAS E ESPECIFICAÇÕES

Como foi dito, os conversores A/D e D/A escolhidos para desenvolvimento do protótipo exploratório do sistema CODEC PM-34 é do tipo comercial.

Entre as diversas opções existentes no mercado (vide Tab. III.2), foram escolhidos os conversores A/D TDC 1007 e D/A TDC 1016, fabricados pela TRW, por satisfazerem as especificações de "Timing", banda de passagem, ganho diferencial, fase diferencial e relação SNR do sistema.

A/D	RES. BITS	E_{LC} (% FSR)	FAIXA (MHZ)	TAXA CONVERSAO (MSPS)	FABRICANTE
MATV-8020	8	0,15	20	20	ANALOG DEVICES
UVC 3100	8	1	50	30	ITT

D/A	RES. BITS	E_{LC} (% FSR)	SETTLING TIME (NS)	TAXA CONVERSAO (MSPS)	FABRICANTE
HDD-0810	8	0,10	10	-	ANALOG DEVICES
HDD-0807	8	0,20	14	50	ANALOG DEVICES
HDS-1015	10	0,10	15	100	ANALOG DEVICES
UVC-3100	10	1	-	30	ITT

Tab. III.2 - Conversores A/D e D/A comerciais.

Testes subjetivos relatados por vários autores [13] a [15] tem mostrado consenso no que diz respeito aos valores adequados da frequência de amostragem e da resolução para a codificação de sinais de vídeo composto. Estes valores são de 3 ou 4 vezes a frequência da subportadora de cor (f_{sc}) e 8 bit/amostra. As razões da escolha de frequência de amostragem de $(8/3)f_{sc} = (9.5311 \text{ MHz})$ para o CODEC P/M-34 são analisadas na referência [16].

Desta forma os conversores escolhidos, especificados para operarem a taxas de 20 MSPS (mega samples per second) com 8 bit/amostra no caso do A/D e 10 bit/amostra no caso do D/A, são portanto adequados. Como será visto no item III.4.4, o fato de o D/A possuir 2 bits a mais que o A/D foi aproveitado para se obter um aumento da relação SNR.

A Tab. III.3 resume as principais características destes conversores. Maiores detalhes, consultar a referência [7].

	PARAMETRO	TDC 1007	TDC 1016
E_{LC}	Erro linearidade integral	0,9% FSR	0,05% FSR
E_{LD}	Erro de linearidade diferencial	0,3%	0,2%
E_{OS+}	Erro de offset superior	35mv	-
E_{OS-}	Erro de offset inferior	-22mv	-
E_G	Erro absoluto de ganho	-	$\pm 5\%$ FSR
B_V	Banda de passagem	7 MHz	-
SNR	Relacao sinal-ruído RMS (entrada 2,498 MHz)	41dB (2,498MHz) 44dB (1,248MHz)	-
DP	Fase diferencial	1°	1°
DG	Ganho diferencial	1,7%	1,5%

Tab. III.3 - Características do TDC 1007 e do TDC 1016

III.4.3.2. DESCRIÇÃO DOS BLOCOS FUNCIONAIS

III.4.3.2.1. A/D

O bloco A/D da Interface de Entrada é composto de quatro sub-blocos funcionais, mostrados na Fig. III.20: amplificador-isolador de entrada (B), gerador de tensão de referência interna, reguladores de tensão e conversor A/D. Os três primeiros são responsáveis por compatibilizar os níveis do sinal de

entrada (A_{in}) com aqueles admitidos na entrada do conversor A/D. O sub-bloco conversor A/D é responsável pela realização das funções lógicas necessárias ao processo de conversão A/D.

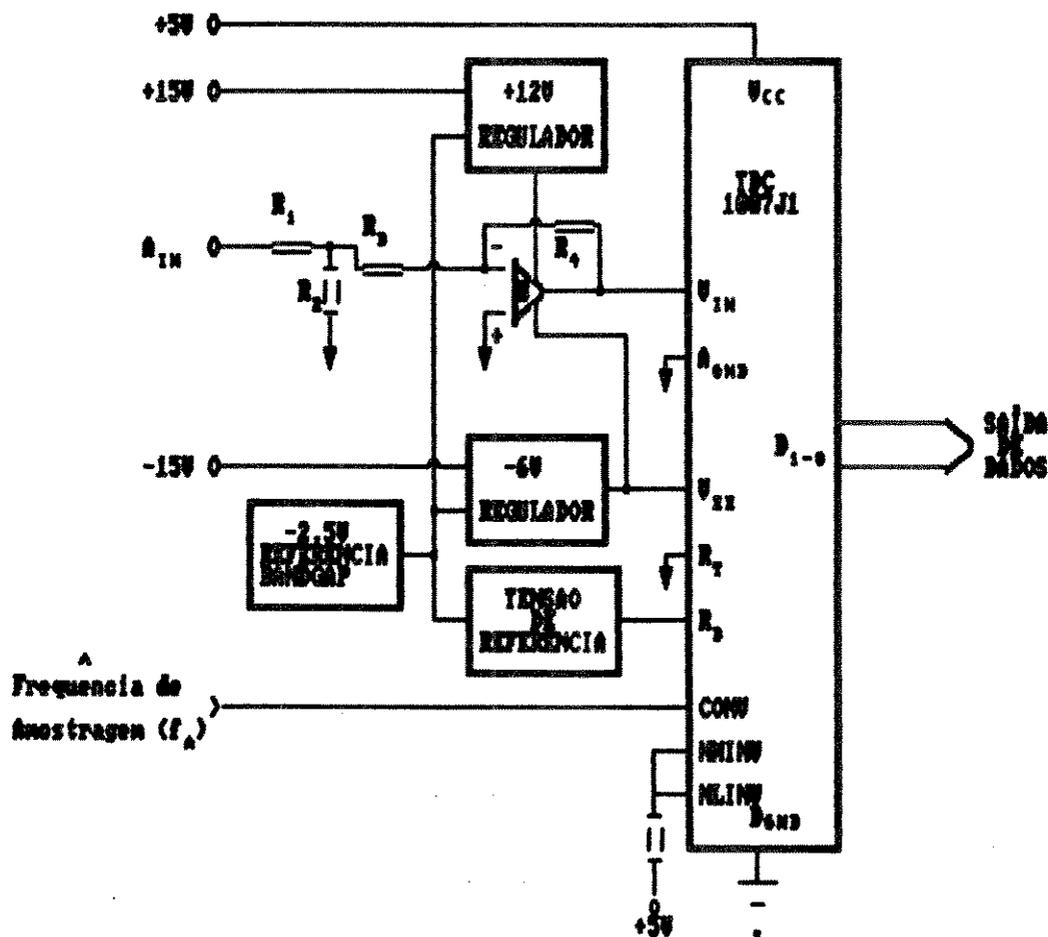


Fig. III.20 - Estrutura do Bloco A/D.

III.4.3.2.1.1. AMPLIFICADOR-ISOLADOR DE ENTRADA

Este amplificador (B) foi projetado especificamente para sinais de vídeo em banda base, possuindo portanto características de entrada 75 ohm e níveis dentro da faixa de 0 a 1v. Através de um ganho de -2 e da introdução de uma tensão de offset, ele conforma o sinal de entrada A_{in} para os níveis especificados para o conversor A/D, que devem estar na faixa de -2 a 0 v. Como veremos, estes ajustes são necessários para colocar o A/D dentro da faixa de operação linear ótima.

O valor dos resistores R_1 , R_2 , R_3 e R_4 são calculados a seguir:

$$R_1 = Z_{in} - \left(\frac{R_2 \cdot R_3}{R_2 + R_3} \right) \quad (\text{III.9})$$

$$R_2 = \left[\frac{R_4}{Z_3 Z_{in}} \cdot \frac{V_R}{V_{in}} - \frac{1}{R_3} \right]^{-1} \quad (\text{III.10})$$

Para os níveis de entrada na faixa de 0 a 1v e impedância de 75 Ω , temos que:

$$\begin{aligned} Z_{in} &= 75 \Omega \\ R_3 &= 1 \text{ k } \Omega \\ R_4 &= 2 \text{ k } \Omega \\ V_R &= 1 \text{ v} \end{aligned}$$

Logo :

$$\begin{aligned} R_2 &= 80,6 \Omega \\ R_1 &= 0 \Omega \end{aligned}$$

III.4.4.2.1.2. GERADOR DE TENSÃO DE REFERÊNCIA INTERNA

Este bloco é responsável por gerar uma tensão de referência (-2 v) para a rede de resistores interna ao conversor. Esta rede gera as tensões de referência para os comparadores de tensão.

III.4.4.2.1.3. REGULADORES DE TENSÃO

As tensões de alimentação dos circuitos analógicos do bloco A/D são reguladas localmente a fim de garantir uma alta rejeição ao ruído de fonte.

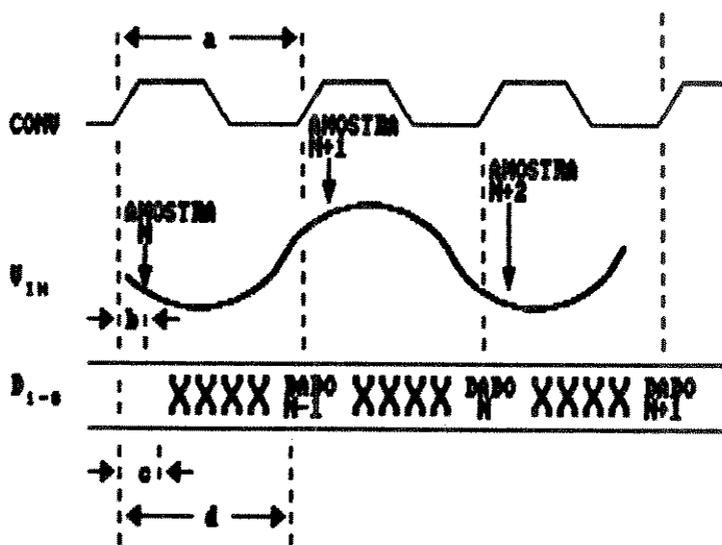
III.4.4.2.1.4 CONVERSOR A/D

O diagrama de blocos da Fig. III.22 mostra a estrutura interna do conversor A/D TDC1007, que opera controlado por um único sinal, sem necessitar de amplificador amostrador-segurador (S/H) externo. Consiste de 3 blocos funcionais básicos: Rede de comparadores, codificador 255/8 e armazenadores de dados de saída. O formato dos dados de saída é selecionado a partir das entradas de controle NMINV e NLINV. Quando NMINV é fixada no nível lógico "0" (0 volt), o bit mais significativo do dado de saída é invertido. Quando NLINV é fixado no nível lógico "0", os 7 bits menos significativos deste dado são invertidos. Desta forma, o dado de saída pode ser representado em binário, binário invertido, complemento de 2 ou complemento de 2 invertido. A opção feita para o CODEC PM-34 foi a aritmética binária, tendo-se portanto $NMINV = 1$ e $NLINV = 1$.

Considerando, simultaneamente, o diagrama de tempo da Fig. III.21 e o diagrama de blocos da Fig. III.22, vê-se que um único sinal de relógio CONV controla a operação de conversão na sua borda de subida. A frequência deste relógio, no presente caso, é a de amostragem ($f_a = 9,5311$ MHz).

O processo de conversão consiste na comparação do nível de tensão presente na entrada V_{in} do conversor com 255 níveis de tensão fornecidos pela rede de resistores. Aos 255 bits nas saídas destes comparadores, é associada uma palavra-código de 8 bits, processo este realizado pelo bloco codificador. Esta palavra-código é então armazenada em registradores de saída, passando antes por uma lógica "ou-exclusivo", onde é invertida ou não, dependendo dos valores lógicos das entradas de controle NMINV e NLINV, o que permite a escolha do formato do dado de saída.

Como se vê pelo diagrama de tempo da Fig. III.21, são necessários 2 ciclos de relógio para a realização da conversão de uma amostra, o que equivale aproximadamente, a 208 ns.



INTERVALO	CARACTERÍSTICAS	TEMPO (ns)
a	PERÍODO DE AMOSTRAGEM ($1/f_A$)	104
b	ATRASO DE AMOSTRAGEM	10
c	HOLD TIME	10
d	ATRASO DE SAÍDA DE DADOS	40

Fig. III.21 - Diagrama de tempo das ondas de controle do TDC
1007

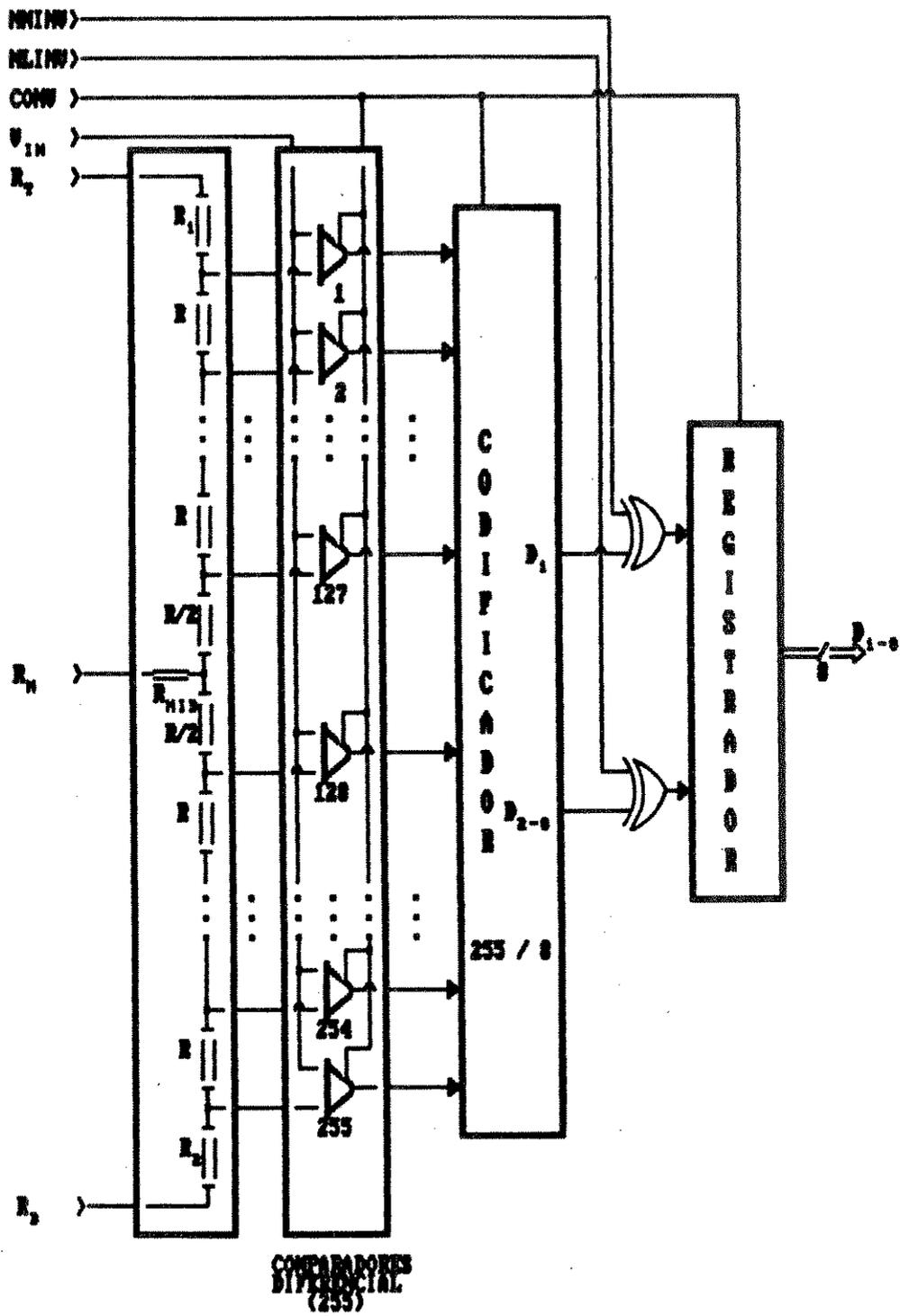


Fig. III.22 - Diagrama de Blocos do TDC 1007 (conversor A/D)

III.4.4.2.2. CONVERSOR D/A

Referindo-se ao diagrama em blocos da Fig. III.24 e ao diagrama de tempo da Fig. III.23, vê-se que na borda de subida do pulso, CLK, o dado de entrada (D_{1-10}) é transferido para o registrador interno de 10 bits (RD), sendo liberado para a conversão D/A realizada pelas chaves de corrente e rede R-2R na borda de descida.

Como se vê pelo, é necessário 1 ciclo de relógio para a realização da conversão D/A de 1 amostra.

A calibração de ganho do TDC 1016 é realizada ajustando-se a tensão de referência V_{ref} (-1v), que no caso é gerada por uma fonte de tensão externa ao conversor. Devido a sua simplicidade esta fonte não será descrita neste trabalho (vide Fig. III.51).

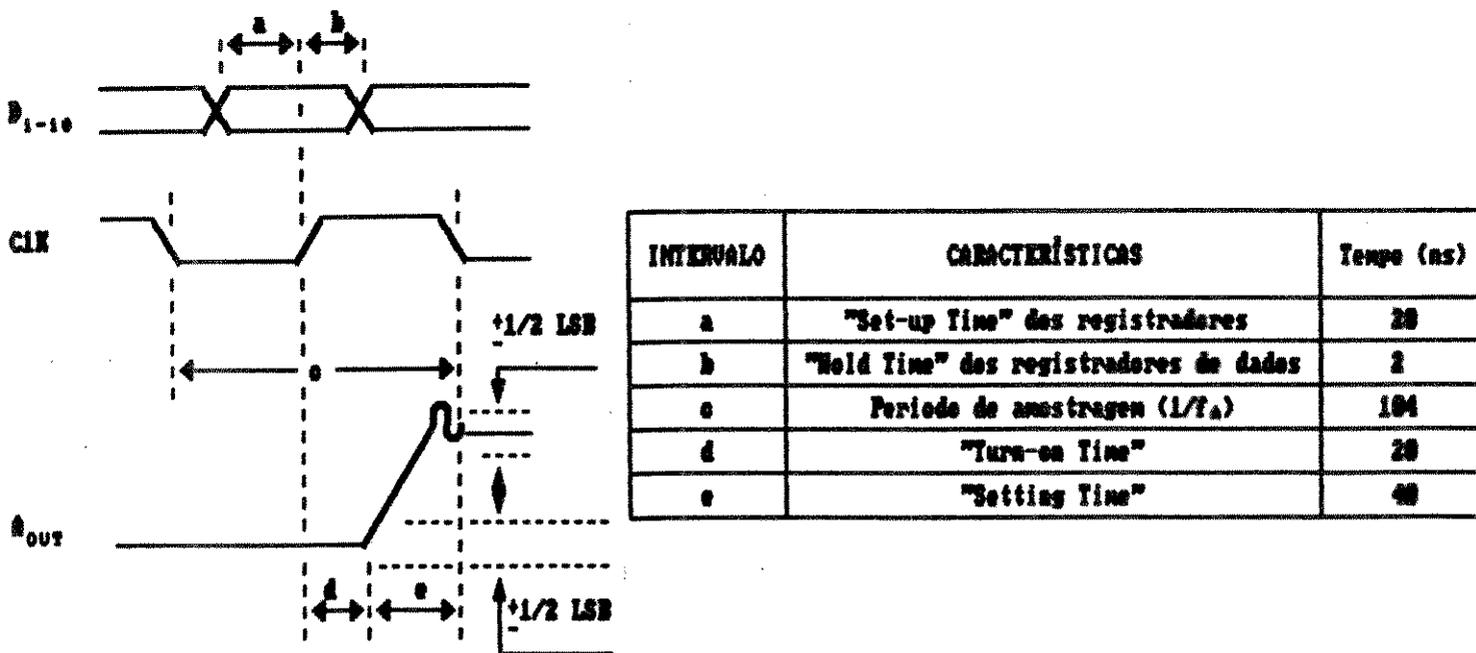
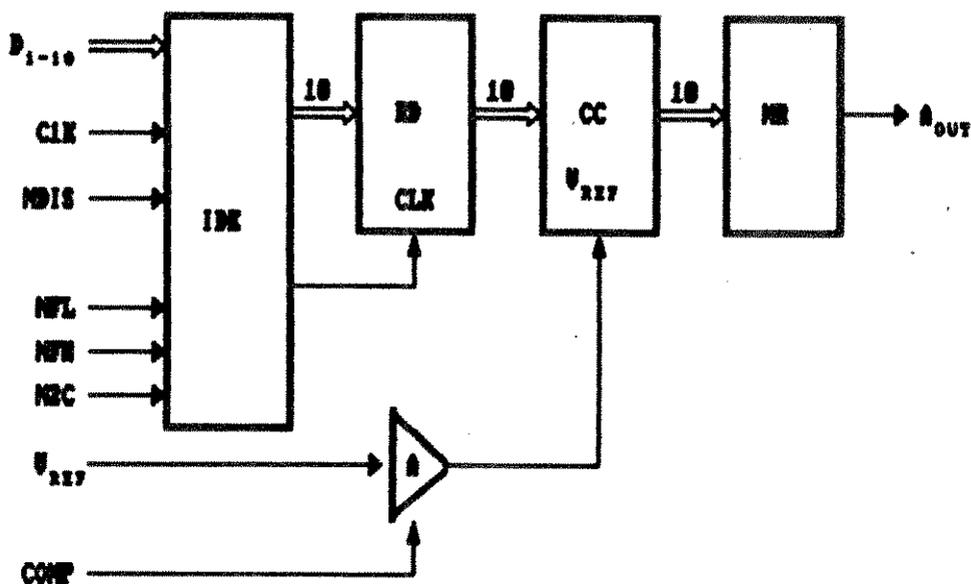


Fig. III.23 - Diagrama de tempo do TDC 1016.



IDE - Isolador Digital de Entrada
RD - Registradores de Dados
CC - Chaves de Corrente
NR - Malha de Resistores R-2R

Fig. III.24 - Diagrama de blocos do TDC 1016 (conversor D/A)

III.4.3.3. TESTES E CARACTERIZAÇÃO

Foram realizadas medidas nos conversores operando isoladamente fora do sistema visando a avaliação do comportamento DC. A importância desta avaliação inicial deve-se a maior facilidade de se descobrir possíveis fontes de erro do que utilizando todo o conjunto de parâmetros medidos no sistema, tais como relação SNR, pois naquele caso a avaliação é feita em cada nível de quantização. Também nesta fase foram realizados ajustes iniciais de ganho e "offset", visando colocar os conversores em uma região de operação mais linear possível.

III.4.3.3.1. DEFINIÇÃO DE PARÂMETROS DC

A seguir são definidos os principais parâmetros associados ao comportamento estático dos conversores A/D e D/A.

III.4.3.3.1.1. LINEARIDADE

Existem dois tipos de não-linearidade associadas à um CODEC, que são medidos através de parâmetros comumente referidos como erros de linearidade cumulativa (integral) e diferencial. Em ambos os casos o que se pretende quantificar é a máxima diferença (pico de desvio) entre um valor medido e aquele esperado (valor nominal). Estes erros são expressos como uma fração de LSB ("Least Significant Bit") ou uma percentagem de FSR ("Full Scale Range").

A medida de 1 LSB corresponde ao valor analógico de tensão (também chamado de quantum) associado a um incremento entre dois códigos digitais adjacentes.

Já a medida de 1 FSR corresponde ao valor de tensão do nível de quantização mais elevado, que é associado ao código digital com todos os bits iguais a "1", acrescido de 1LSB. Na Fig.III.25 é dado um exemplo de um D/A de 3 bits

Da Fig. III.25.b, tem-se que:

$$V_{fo} = V_n [1 - 1\text{LSB}] = 1 \left[1 - \frac{1}{8} \right] V = \frac{7}{8} \text{ volt} \quad (\text{III.11})$$

$$V_o = V_n (B_1 2^{-1} + B_2 2^{-2} + B_3 2^{-3}) = \sum_{i=0}^3 B_i 2^{-i} \quad (\text{III.12})$$

Devemos observar que existe uma relação linear entre a entrada digital ($B_1 B_2 B_3$) e a saída analógica V_o .

Senão vejamos:

da relação III.12, fazendo cada um dos B_i iguais a 1 isoladamente, temos que:

$$V_o \Big|_{b_i} = V_n 2^{-i} \quad \text{(III.13)}$$

ou seja:

$$\left. \begin{aligned} V_o \Big|_{B_1} &= \frac{1}{2} \\ V_o \Big|_{B_2} &= \frac{1}{4} \\ V_o \Big|_{B_3} &= \frac{1}{8} \end{aligned} \right\} \quad \text{(III.14)}$$

Assim sendo, definindo:

$$V_{ol} = \sum_{i=1}^3 V_o \Big|_{b_i} \quad \text{(III.15)}$$

e observando que, para a entrada $B_1 B_2 B_3 = 111$, a tensão de saída é:

$$V_o = V_n (1 \cdot 2^{-1} + 1 \cdot 2^{-2} + 1 \cdot 2^{-3}) = \frac{7}{8} \text{ volt} \quad (\text{III.16})$$

Temos que:

$$V_{ol} = V_o \quad (\text{III.17})$$

ou seja, a soma dos valores das saídas analógicas obtidos para qualquer dos bits B_i agindo individualmente é igual à saída analógica obtida quando todos os bits desta combinação são aplicados simultaneamente. Como será visto mais adiante, este é o princípio de um teste simples de linearidade.

A curva característica estática de transferência entrada (código digital) e saída (tensão analógica) ideal (que engloba os valores nominais esperados para os diversos níveis de quantização) é portanto uma reta (Fig. III.25.c).

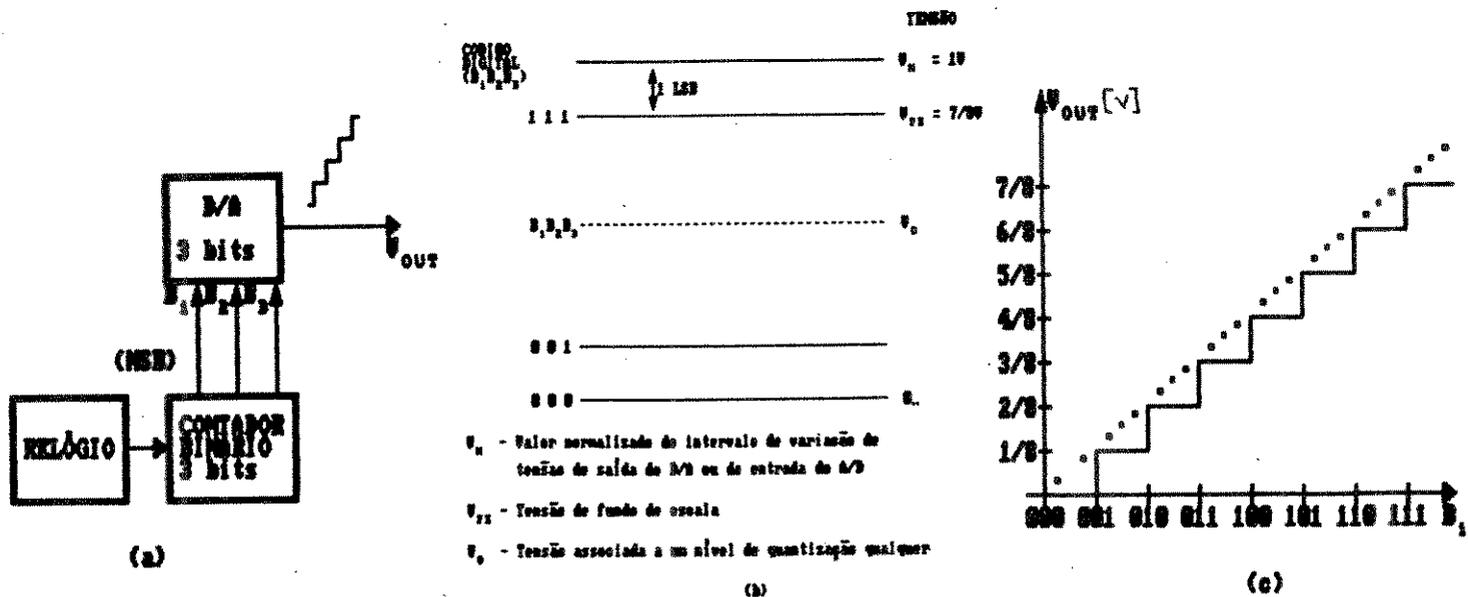


Fig. III.25 - Conversor D/A de 3 bits

(a) Esquema de conversão;

(b) Níveis de quantização;

(c) Característica estática ideal

III.4.3.3.1.1.1. LINEARIDADE INTEGRAL

O erro de linearidade DC cumulativa integral, ou (E_{lc}) ou simplesmente erro de linearidade, DC, é definido como a máxima diferença entre os valores real (medido) e nominal (esperado) de um nível de quantização da característica estática, após zerados os erros de ganho e offset (Fig. III.26.a).

O erro de off-set (e_{os}) é o desvio de um ponto de referência da curva característica de transferência estática real (medida) do seu valor nominal (Fig. III.26.b). Este ponto pode ser o nível de zero volt ou o nível mais negativo em se tratando de um conversor bipolar.

O erro de ganho (e_g) é a diferença entre os níveis ideal e real, tomados no ponto mais positivo da característica, após zerado o erro de off-set (Fig. III.26.b). Este erro também pode ser visto como a diferença entre as declividades das retas características real e ideal.

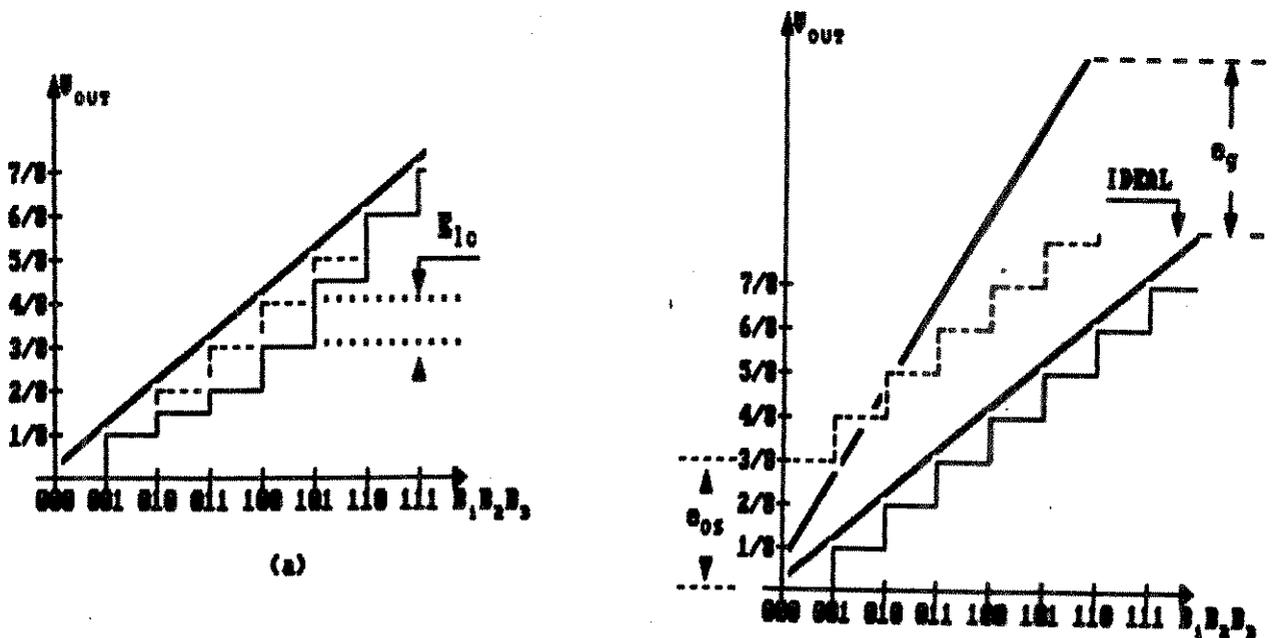


Fig. III.26 - Linearidade cumulativa DC

- (a) erro de linearidade cumulativa
- (b) erros de ganho e offset

III.4.3.3.1.1.2. LINEARIDADE DIFERENCIAL

A variação da tensão analógica que ocorre com a mudança de 1 bit na palavra digital associada, para um A/D ou um D/A deveria estar associada igualmente com uma mudança incremental constante (1LSB) do sinal analógico em qualquer ponto da curva característica de entrada/saída.

O erro de linearidade diferencial E_{LD} para um conversor binário de n bits, dado em termos de fração de LSB, é definido por:

$$E_{LD} = (\Delta V - \Delta V_N) / \Delta V_N \quad (\text{III.18})$$

$$\Delta V_N = V_N 2^{-n} \quad (\text{III.19})$$

onde ΔV é a variação real da tensão analógica associada à mudança de 1 bit, ΔV_N é a variação incremental de tensão normalizada em função da largura total V_S da faixa dinâmica do conversor.

No valor máximo deste erro ocorre nas transições de código binário associado aos níveis mais significativos.

No caso do D/A de 3 bits, tem-se que idealmente dever-se-ia produzir na saída o sinal escada tracejado da Fig. III.27 com degraus de mesmo tamanho (1 LSB). Se o peso do bit B1 (MSB) é 1/2 bit menor, a transição na saída correspondente à mudança de código 011 (3/8) para 100 (4/8) será 1/2 bit menor. Apesar das transições seguintes possuírem amplitude correta, os valores das saída associados com os códigos 5/8, 6/8 e 7/8 serão 1/2 bit menores em termos do valor absoluto de calibração. Neste caso, um erro $E_{LD} = 1/2$ bit ocorre na transição correspondente à mudança do MSB.

De outra forma:

$$\eta = 3 \quad , \quad V_N = 1 \text{ v} \quad \text{(III.20)}$$

$$\Delta V_N = \frac{1}{8} \text{ v} \quad \text{(III.21)}$$

No caso:

$$1 \text{ LSB} = \frac{1}{8} \text{ v} \quad \text{(III.22)}$$

$$\Delta V = 1/2 \text{ LSB} = 1/16 \quad \text{(III.23)}$$

$$E_{LD} = \left(\frac{1}{16} - \frac{1}{8} \right) / (1/8) = - \frac{1}{2} \text{ LSB} \quad \text{(III.24)}$$

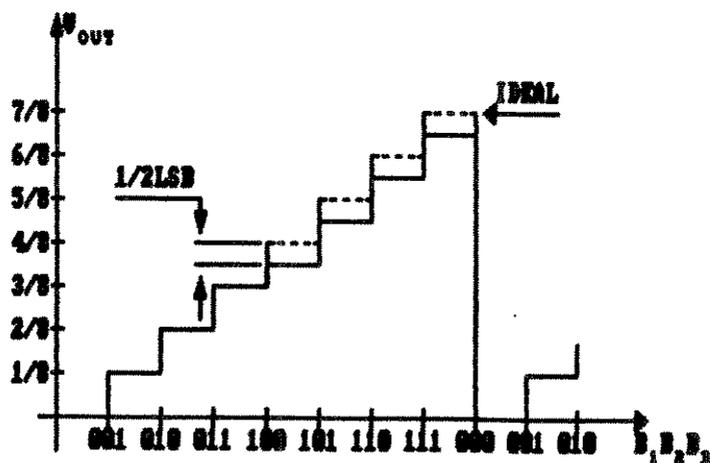


Fig. III.27 - Erro de linearidade diferencial

III.4.3.3.1.2. MONOTONICIDADE

Um sinal de saída de um A/D ou D/A é dito monotônico se cresce ou permanece estável quando a entrada cresce. Matematicamente, uma função contínua é monotônica se a primeira derivada da função de transferência Entrada/Saída é maior ou igual a zero. No caso de uma variável discreta, o mesmo se aplica à primeira diferença. Como exemplo de uma situação de não monotonicidade, tomemos o caso do D/A de 3 bits em que o peso do MSB é 1LSB menor em relação ao peso dos bits menos significativos. Neste caso, a transição de código 3/8 para 4/8 será negativa como mostrado na Fig. III.28. Deve-se ressaltar que a especificação de $E_{LD} = \pm 1/2 \text{ LSB}$ é mais que suficiente para garantir monotonicidade. Para uma saída ser não-monotônica, é necessário $E_{LD} > 1\text{LSB}$.

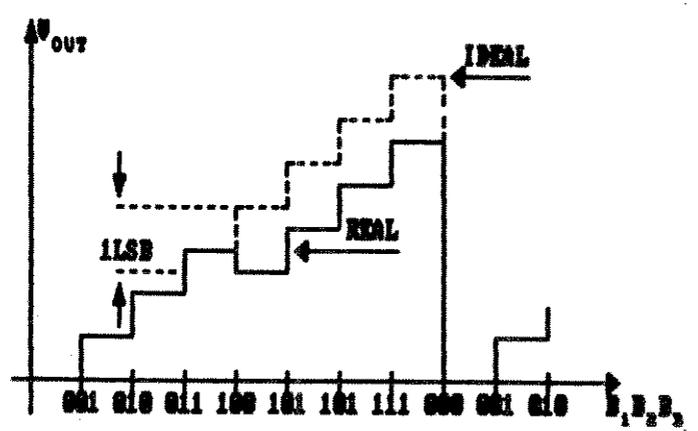


Fig. III.28 - Característica entrada/saída não-monotônica

III.4.3.3.1.3. PRECISÃO

A precisão de um conversor A/D ou D/A pode ser especificada em termos de valores absolutos de tensão correspondente a 1 bit ou combinação de bits com respeito a um padrão externo, ou relativa ao fundo de escala. Em testes destes conversores, a precisão relativa é normalmente de maior interesse, uma vez que, a partir desta medida, pode-se avaliar a calibração da rede resistiva e o funcionamento dos elementos chaveadores.

A avaliação da precisão relativa é feita a partir da curva característica do conversor. Em conversores não lineares, o erro máximo de linearidade cumulativa DC define a precisão relativa e depende do ponto escolhido para calibração do ganho, como mostrado nas Fig. III.29 (a) e (b). Na Fig. III.29a, o ajuste é feito de modo a se ter erro nulo no nível zero e no fundo de escala, e erro máximo de 1 LSB em algum ponto da curva. Na Fig. III.29.b, o ajuste é feito de modo a minimizar o erro máximo, obtendo-se a melhor aproximação da reta ideal. Um valor normalmente especificado para a precisão relativa é de $\pm 1/2$ LSB.



(a)

(b)

Fig. III.29 - Ajuste de linearidade de conversores A/D e D/A

(a) Erro nulo nos extremos da faixa

(b) Minimização do erro máximo na faixa.

III.4.3.3.1.4. FAIXA DE INDEFINIÇÃO

A faixa de tensão Δ_n , mostrada na Fig. III.30, corresponde a região de indecisão que existe na transição entre dois níveis de quantização adjacentes (V_I e V_{I+1}) de um conversor A/D. Nesta região não se tem na saída nenhum dos 2 códigos correspondentes (C_I e C_{I+1}) a estes 2 níveis. Teoricamente deveria-se ter um limiar de decisão V_{IL} situado na metade da faixa que separa V_I e V_{I+1} , acima do qual a decisão é feita por C_{I+1} e abaixo da qual se decide por C_I . O valor de Δ_n deve ser menor que $1/2$ LSB pois, caso contrário, haverá erro de decisão, contribuindo para a degradação da relação SNR.

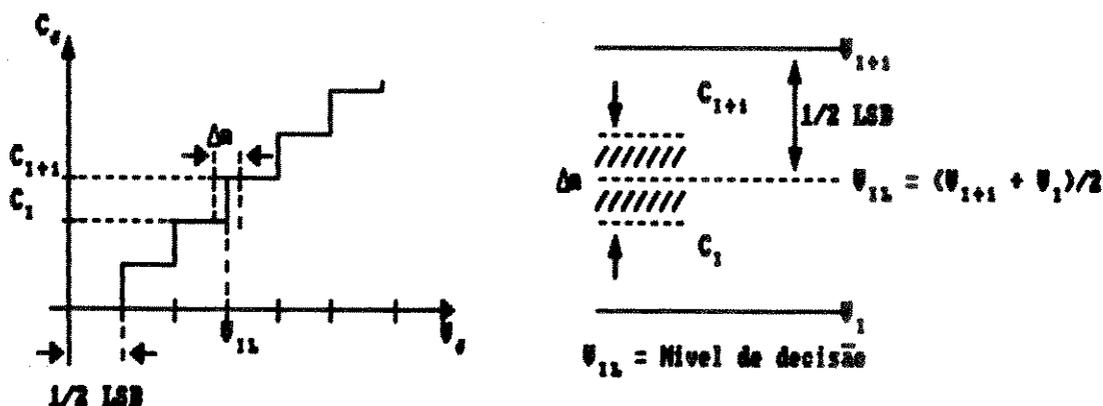


Fig. III.30 - Faixa de Indefinição de um Conversor A/D

III.4.3.3.2. RELAÇÃO SINAL-RUIDO

A relação sinal-ruído RMS (SNR) teórica de um CODEC de "N" bits, considerando um sinal senoidal na entrada de amplitude pico-a-pico igual a 1FSR, é dada por [25]:

$$SNR = \left[10 \log \left(\frac{POTENCIA \text{ RMS SINAL}}{POTENCIA \text{ RMS RUÍDO}} \right) \right] \text{ dB} \quad (\text{III.25})$$

$$SNR = (6N + 1,8) \text{ dB} \quad (\text{III.26})$$

Para um CODEC de 9 bits, tem-se que:

$$SNR = 49,8 \text{ dB} \quad (\text{III.27})$$

No caso dos conversores utilizados, os valores especificados pelo fabricante constam da Tab. III.3.

Se elevarmos em conta as recomendações CCIR, a avaliação da figura de mérito de ruído de um sistema de vídeo deve ser feita a partir da razão em decibéis entre a amplitude nominal do sinal de luminância (diferença "1" entre os níveis de branco e preto) e a amplitude RMS do ruído, medida após limitação em faixa e ponderação com uma rede especificada [15]. Neste caso:

$$SNR_p = 20 \log \frac{L}{(N_{RMS})_p} \quad (\text{III.28})$$

onde $(N_{RMS})_p$ é o nível RMS de ruído ponderado na faixa de interesse.

O método usual de avaliação de SNR em sistemas de vídeo analógico consiste em medir a quantidade de ruído na porção plana de um sinal de teste de luminância constante.

Em sistemas de vídeo digital, este sinal só exercita o CODEC se o seu valor de pico cair na zona de transição de dois níveis adjacentes.

Um método que fornece melhores resultados, e que foi utilizado neste trabalho, consiste em processar um sinal senoidal puro $S(t)$, com amplitude igual a 1FSR, pelo CODEC. O nível RMS do sinal na saída $S_R(t)$ é então medido em 2 etapas (Fig. III.31):

- (1) com a chave na posição fechada, mede-se o nível RMS do sinal $S_R(t)_{RMS} = S(t)_{RMS} + n(t)_{RMS}$.
- (2) com a chave na posição aberta, o filtro rejeita-faixa elimina $S(t)$, obtendo-se o valor RMS do ruído $n(t)$.

$$SNR = 20 \log \left[\frac{S_R(t)_{RMS} - n(t)_{RMS}}{n(t)_{RMS}} \right] \text{ dB} \quad (\text{III.29})$$

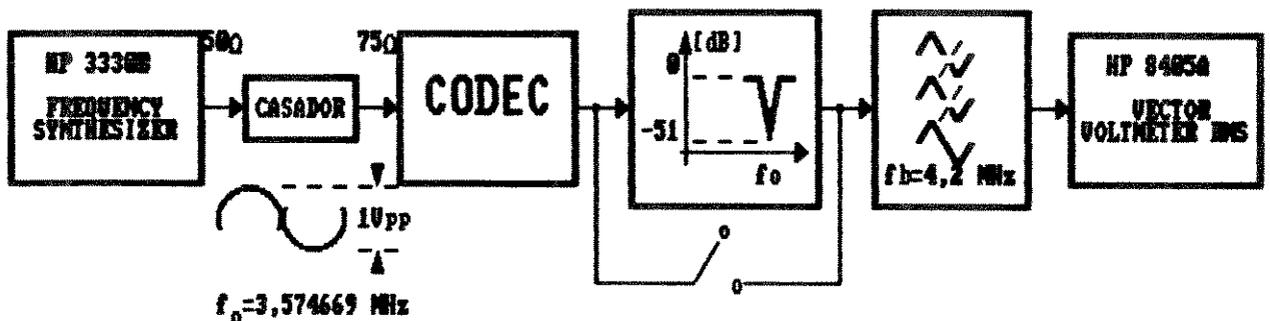


Fig. 31 - Esquema para medida de SNR.

III.4.3.3.3. CALIBRAÇÃO E MEDIDAS DC.

Os esquemas de montagem utilizados na calibração inicial e caracterização dos conversores A/D TDC 1007 e conversor D/A TDC 1016, são apresentados nas Fig. III.32 (a) e (b), respectivamente.

A calibração do A/D é feita fixando-se $V_{IN} = 1,95$ mv, correspondente a 1/2 LSB acima do nível zero e ajustando-se o potenciômetro de "offset" até o dado de saída oscilar entre 00000000 e 00000001. O ganho é ajustado de modo semelhante, fixando-se $V_{IN} = 998,05$, correspondente a 1/2 LSB abaixo do fundo de escala, e ajustando-se então o potenciômetro de ganho até o dado de saída oscilar entre 11111110 e 11111111.

No caso do D/A, procede-se apenas o ajuste de ganho, o que é feito fixando-se o dado 11111111 na entrada e ajustando-se a tensão de referência até se obter $V_o = -1v$.

O procedimento adotado para o levantamento das curvas características destes conversores, no caso do A/D, foi variar a tensão de entrada V_{IN} , até se observar mudança de código na saída. O início V_{i-} e o fim V_{i+} da região de indefinição $\Delta n_i = V_{i+} - V_{i-}$ entre níveis de quantização adjacentes foram registrados monitorando-se o bit menos significativo (LSB). O valor obtido de $\Delta n_{max} = 1,3$ mv é menor que 1/2 LSB que no caso vale 1,95 mv.

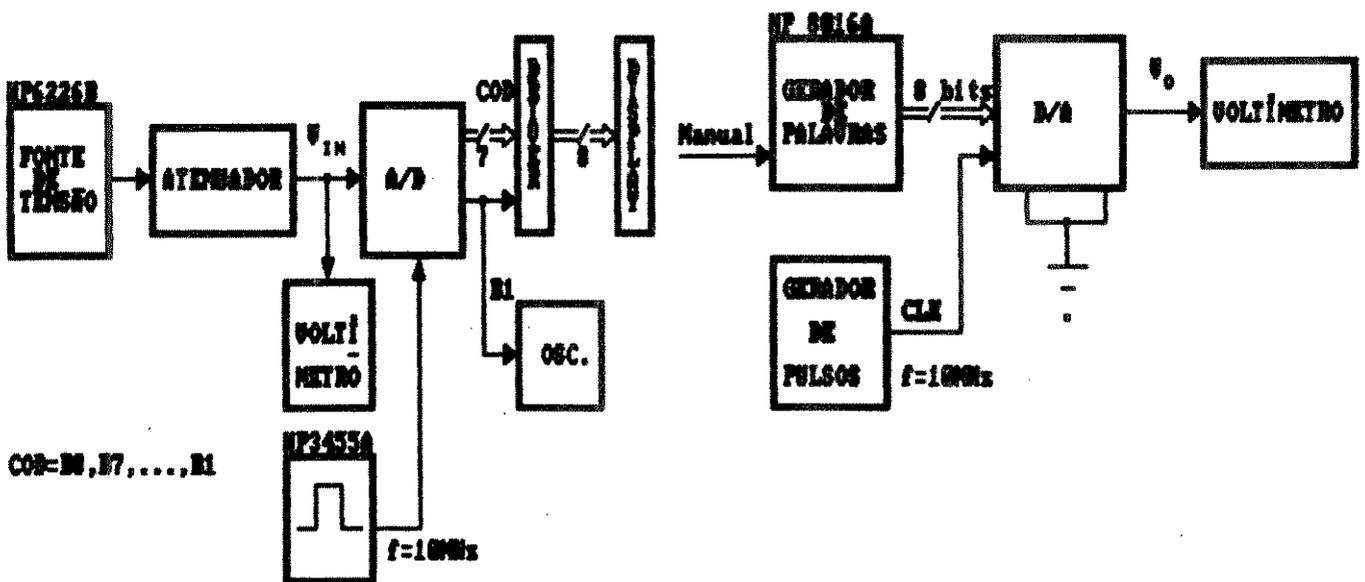


Fig. III.32 - Esquemas de montagem para caracterização do comportamento DC dos conversores A/D e D/A. (a) Conversor A/D ;(b) Conversor D/A

III.4.3.3.3.1. MEDIDA DO ERRO DE LINEARIDADE DIFERENCIAL

O erro de linearidade diferencial de pico medido foi $E_{LD} = 0,28\%$ enquanto que o especificado (Tab. III.3) é $E_{LD_{max}} = 0,3\%$ do fundo de escala, o que corresponde a 3 mv (3/4 LSB). No caso do D/A, o procedimento para o levantamento da curva característica foi variar a palavra de entrada e registrar a tensão de saída. Comparando com a reta teórica, constatou-se um $E_{LD_{MAX}} = 0,08\%$, enquanto que o especificado é 0,05% do fundo de escala, o que corresponde a 0,5 mv (1/2 LSB). Considerando-se que esses 2 erros ocorrem em níveis diferentes, não provocam degradação apreciável. Tanto o A/D como o D/A não apresentaram comportamento não-monotônico e a precisão está dentro do especificado de $\pm 1/2$ LSB.

III.4.3.3.3.2. MEDIDA DO ERRO DE LINEARIDADE CUMULATIVA DC

A medida do erro de linearidade integral possibilita uma avaliação global do desempenho do conversor em toda a faixa dinâmica, pois leva em conta a degradação proporcionada por todos os bits atuando em conjunto, enquanto que o diferencial, medido nas transições entre níveis, fornece uma avaliação pontual de pior caso ($E_{LD_{MAX}}$). A seguir são apresentados 2 métodos de medida do erro integral.

III.4.3.3.3.2.1. MEDIDA COM DVM (VOLTÍMETRO DIGITAL)

Como foi dito, a relação III.17 sugere um método simples e preciso de medida do erro integral. No caso de um D/A de 3 bits, os procedimentos são os seguintes:

- (A) Aplicar as várias combinações de $B_i = 1$. No caso do conversor de 3 bits, dado como exemplo, são três.
- (B) Medir as tensões de saída correspondentes $V_o \Big|_{B_i}$, $i = 1, 2, 3$

- (C) Somar estas tensões obtendo V_{ol}
- (D) Medir a tensão V_o para a entrada $B_1 B_2 B_3 = 111$
- (E) O erro de linearidade cumulativa E_{lc} (soma de erros acumulada dos 3 níveis de quantização) é dado por:

$$E_{lc} = |V_o - V_{ol}| \quad (\text{III.30})$$

No caso de um conversor A/D, o processo de medida é semelhante, podendo inclusive ser utilizado como procedimento para ajuste da linearidade deste conversor.

No caso de um A/D de 3 bits, temos pela relação III.12:

$$V_o = V_n (B_1 2^{-1} + B_2 2^{-2} + B_3 2^{-3}) = V_{in} \pm \frac{1}{2} \text{LSB} \quad (\text{III.31})$$

onde o termo $\pm \frac{1}{2} \text{LSB}$ é a faixa de incerteza de quantização (erro E_q).

A tensão V_{in} necessária para "setar" cada bit isoladamente em "1" na saída do A/D é dada pela relação III.13

Os procedimentos de medida são os seguintes:

- (A) Definir uma determinada palavra-código $B_1 B_2 B_3$ como padrão de teste;
- (B) Medir as diversas tensões $V_{in} \Big|_{B_i}$ necessárias para setar um B_i na saída do A/D;
- (C) Aplicar então a tensão resultado da soma destas várias tensões; a palavra obtida na saída do A/D deverá ter todos os bits padrão em "1" e apenas estes.

Por exemplo:

Se escolhermos o padrão $B_1 B_2 B_3 = 110$ e medirmos as tensões $V_{in}|_{B_1}$ e $V_{in}|_{B_2}$ necessárias para se obter na saída do A/D as palavras 1000 e 010, deveríamos obter, idealmente, a palavra 110 quando fosse aplicada a tensão :

$$V_{it} = V_{in}|_{B_1} + V_{in}|_{B_2} \quad (\text{III.32})$$

Digamos, no entanto, que a tensão necessária seja V'_{it} . O erro de linearidade para o nível associado àquela palavra é portanto:

$$E_{LC} = |V_{it} - V'_{it}| \quad (\text{III.33})$$

A fim de medir-se o valor máximo E_{LCMAX} , escolhe-se o padrão $B_1 B_2 B_3 = 111$.

III.4.3.3.3.2.2. MEDIDA COM SINAL RAMPA

O erro integral (E_{LC}) de um CODEC não deve ser maior que $\pm 1/2$ LSB. Este erro deve ser acrescentado de mais $\pm 1/2$ LSB relativo ao erro quantização (E_q) inerente ao processo de digitalização. Portanto o erro total (E_T) da função de transferência não deve exceder ± 1 LSB ($E_T \leq 2$ LSB). Se o CODEC for convenientemente projetado e implementado, pode-se esperar um desempenho melhor que este.

O erro de linearidade DC pode ser medido utilizando-se o esquema da Fig.III.33. Neste teste utiliza-se uma rampa de baixa frequência (500 Hz) como entrada do CODEC. O sinal de saída é subtraído da entrada, convenientemente atrasado, a fim de compensar o tempo de

atraso no processamento do CODEC. Esta operação é realizada por um osciloscópio no modo diferencial. A onda obtida na tela (sinal de erro $e(t)$) possibilita visualizar o desempenho do CODEC em toda sua faixa dinâmica, bem como ajustes finos de ganho e "off-set" do A/D. A amplitude de $e(t)$ indicada na Fig. III.33.b como E_t , é o erro E_{LCMAX} .

Um sinal de teste que pode ser usado para observação de não linearidades e ausência de níveis é a rampa não-modulada (CCIR I). O esquema de medida é semelhante ao anterior. Pode-se também simplesmente aplicar o sinal de saída do CODEC a um monitor de onda (waveform). A presença de qualquer discontinuidade em algum nível da característica de transferência do CODEC aparece como uma linha vertical na tela. A presença de "glitches" nas transições de bit do conversor D/A também aparece como linhas verticais. Este último método é vantajoso em testes de campo, onde se utiliza os intervalos VIT'S para testes do sistema sem interrupção da operação normal.

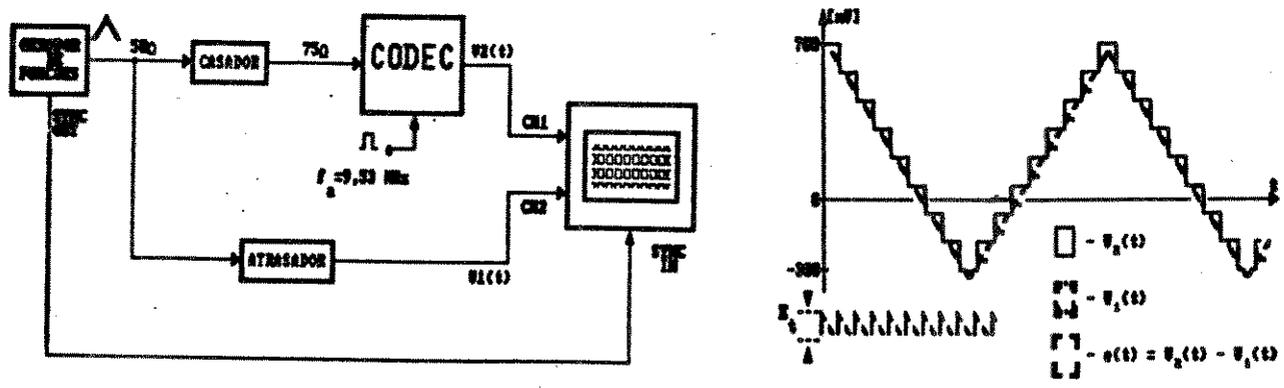


Fig. III.33 - Medida de E_{LC} pelo método do sinal rampa
 (a) esquema de montagem; (b) sinal de erro $e(t)$

III.4.4. AMPLIFICADORES

As funções desempenhadas pelos amplificadores nas interfaces são as seguintes:

- Compensar atenuação do sinal no casamento entre blocos;
- Aumentar a perda de retorno do sistema pelo isolamento das estruturas passivas FPBE-EAGE e FPBS+EAMP+EAGS;
- Compensar atenuação do sinal nos atenuadores dos blocos EAGE e EAGS;
- Translação de nível DC a fim de otimizar a ocupação do intervalo de conversão do D/A (ATE);
- Restituição do nível DC original (ATS).
- Isolar o sistema do ambiente externo (AS)

A estrutura escolhida para implementar os blocos AE, ATE e ATS é a da Fig.III.34.a, enquanto que o bloco AS foi implementado com a estrutura da Fig.III.34.b, onde:

$$V_{OI} = - \frac{R_B}{R_A} (V_1 + V_B) \quad (\text{III.34})$$

$$V_{ON} = \left(1 + \frac{R_B}{R_A} \right) \quad (\text{III.35})$$

V_i - sinal de entrada ($i = 1, 2$)

V_B - tensão de "offset"

Além destas estruturas, foram testadas outras utilizando transistores bipolares. Também foram testados AMP-OP de diversos fabricantes. A escolha destas estruturas se deve às seguintes razões:

- Ganho Diferencial, e Fase Diferencial praticamente nulos;
- Aumento Significativo da perda de retorno de entrada e saída de sistema;
- Vantagens inerentes aos AMP-OP.

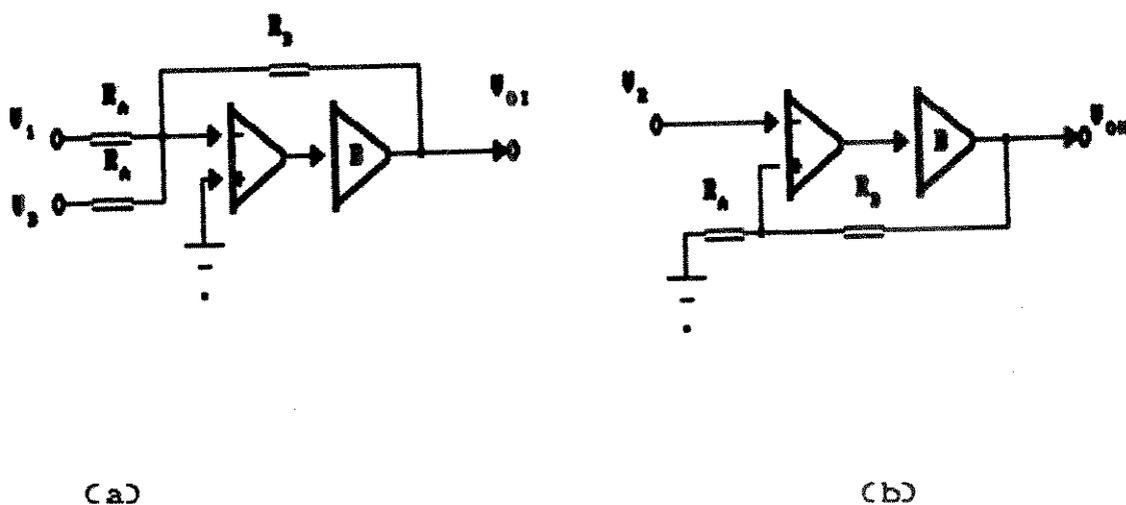


Fig. III.34 - Configurações dos Amplificadores
(a) inversora ; (b) não-inversora

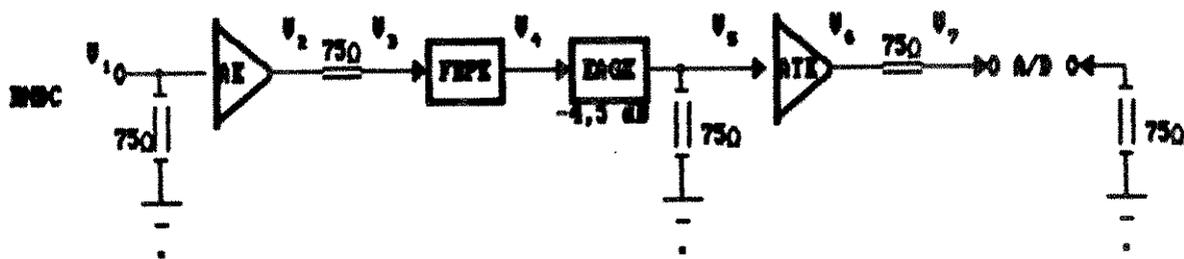
A definição dos valores dos ganhos dos amplificadores foi feita em função da atenuação total ocorrida nos diversos blocos das interfaces, apresentados nas Fig.III.35.a e b, e das especificações a seguir:

(A) Interface de Entrada

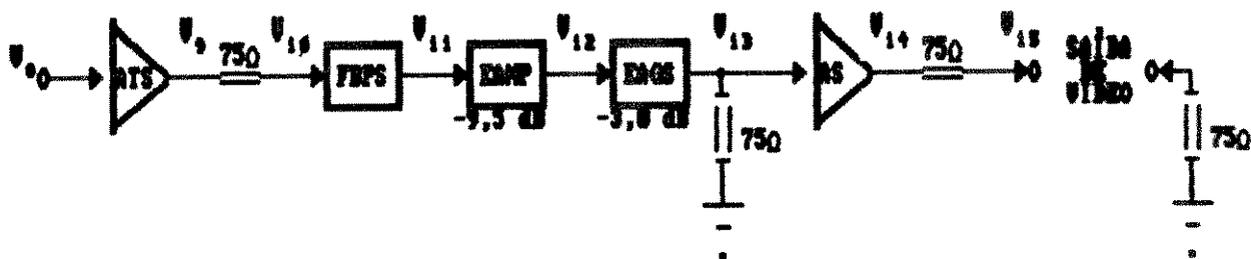
- Limites do sinal de entrada V_1 : - 0,3v/0,7v (75% modulação)
- Limites do sinal de saída V_7 : - $V_I/1v$, onde $V_I=-0,15$ conforme será visto a seguir
- Impedância de entrada: 75 Ω
- Impedância de saída: 75 Ω
- Impedância de casamento entre blocos: 75 Ω

(B) Interface de saída

- Limites do sinal de entrada V_8 : -1v/0v
- Limites do sinal de saída V_{15} : -0,3v/0,7v
- Impedância de entrada: 5 K Ω
- Impedância de saída: 75 Ω
- Impedância de casamento entre blocos: 75 Ω



(a)



(b)

Fig.III.35 - Diagrama de blocos das interfaces com a distribuição das fontes de atenuação.

(a) Interface de entrada; (b) Interface de saída

A seguir são apresentados os cálculos dos ganhos A_1 e A_2 , dos amplificadores AE e ATE, respectivamente:

$$\begin{aligned}
 V_2 &= A_1 V_1 \\
 V_3 &= \frac{V_2}{2} \\
 V_4 &\cong V_3 \\
 V_5 &= (10^{-4,5/20}) V_4 = 0,6 V_4 = \frac{3}{5} V_4 \\
 V_6 &= A_2 V_5 \\
 V_7 &= \frac{V_6}{2}
 \end{aligned}
 \quad \left. \vphantom{\begin{aligned} V_2 \\ V_3 \\ V_4 \\ V_5 \\ V_6 \\ V_7 \end{aligned}} \right\} \text{(III.36)}$$

$$\frac{V_7}{V_1} = \frac{1}{2} \times A_2 \times \frac{3}{5} \times \frac{1}{2} \times A_1 = \frac{3}{20} A_1 A_2 \quad \text{(III.37)}$$

Por carregarem informação reduntante, os sinais de sincronismo não são transmitidos, aproveitando-se os intervalos APH e APV para transmissão de vídeo ativo e outras informações definidas pela estrutura de quadro digital, tais como bits corretores de erros, de alarme, de supervisão e outros. Como o sinal de vídeo ativo ocupa apenas 87% da faixa de conversão dinâmica do A/D (0-1V), obtém-se um aumento da relação SNR do sistema de 1,2dB ao se fazer os limites A e B da Fig.III.36 coincidirem com os daquela faixa, o que é feito pelo ajuste do ganho de AE e do nível DC de ATE. Desta forma, os níveis correspondentes às regiões hachuradas são codificados como nível zero.

Como o sinal de vídeo ativo é codificado em 8 bits, a reposição dos sinais de sincronismo no receptor requer a utilização de pelo menos 1 bit a mais a fim de que esses sinais possam ser reconstruídos. Utilizou-se, no caso um D/A de 10 bits.

O sinal da entrada do A/D, amplificado e sem "offset" é mostrado na Fig.III.37.

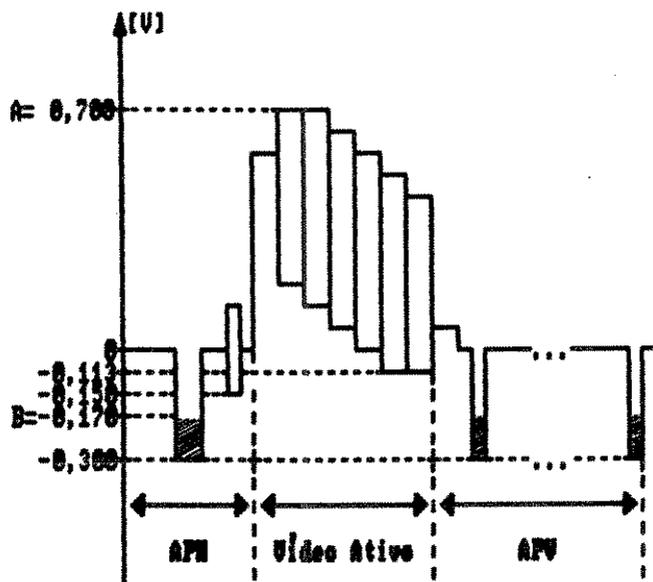


Fig.III.36 - Sinal na entrada de AE (V_1).

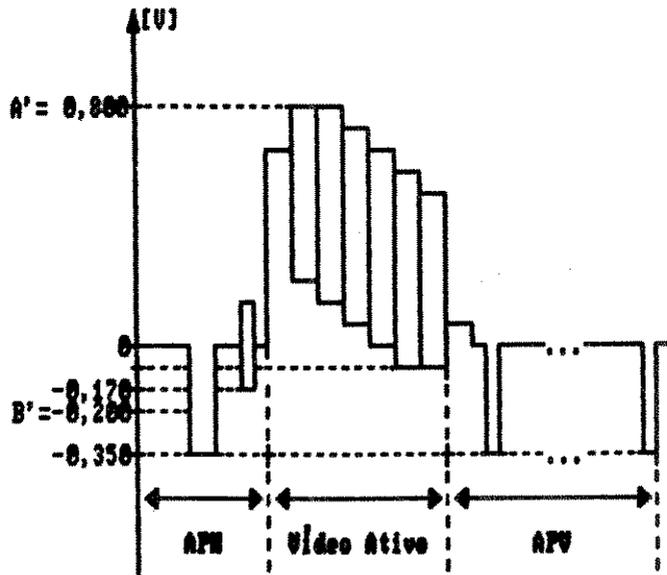


Fig.III.37 - Sinal na entrada do A/D sem "offset" (V_7)

Tem-se, portanto, que:

$$\frac{V_7}{V_1} = \frac{1V}{0,87V} = 1,15$$

(III.38)

Igualando-se: (III.37) e (III.38) tem-se:

$$A_1 A_2 = 7,66 \quad (\text{III.39})$$

Tendo em vista que a máxima excursão de sinal possível na saída do AMP-OP escolhido é de $2,7V_{pp}$ e que V_1 excursiona $1V_{pp}$, fixou-se:

$$\left. \begin{array}{l} A_1 = 1,96 \\ A_2 = 3,9 \end{array} \right\} \quad (\text{III.40})$$

As Fig.III.38.a e b mostram as estruturas finais dos amplificadores AE e ATE. Da expressão III.34, tem-se que:

$$|A_1| = \frac{R_B}{R_A} = \frac{P_1 + R_2}{R_1} \quad (\text{III.41})$$

$$|A_2| = \frac{R_B}{R_A} = \frac{R_4}{R_3} \quad (\text{III.42})$$

Fixando-se $R_1 = R_3 = 1K$, tem-se que:

$$\left. \begin{array}{l} P_1 + R_2 = 2K \\ R_4 = 3K9 \end{array} \right\} \quad (\text{III.43})$$

A tensão de "offset" V_7 de $V_{70S} = 0,20v$, (Fig. III.37) necessária para se ocupar toda a faixa do A/D (0/1v), é dada por:

$$V_{70S} = -V_{B1} \times A_2 \times 0,5 = -1,95V_{B1} \quad (\text{III.44})$$

onde o fator 0,5 é relativo ao casamento na saída de ATE.

Fixando $0 \leq V_{70S} \leq 0,50V$ tem-se que

$$V_{B_{1MAX}} = \frac{0,5}{-1,95} = -0,26 \quad (\text{III.45})$$

$$V_{B_{1MAX}} = \frac{R_{eq1}}{R_{eq1} + R_5} V_{cc1} \quad (\text{III.46})$$

$$R_{eq1} = \frac{R_9 \cdot P_{2MAX}}{R_9 + P_{2MAX}} \quad (\text{III.47})$$

Fixando $P_2 = 1K$, $V_{cc1} = -5v$, tem-se de (III.45), (III.46) e (III.47) que $R_5 = 9K1$.

Para obter-se a impedância de entrada de ATE igual a 75Ω , devemos ter $R_0 = 80,6\Omega$.

Portanto:

$$\begin{aligned} R_0 &= 80,6\Omega \\ R_1 &= 1K \\ R_2 &= 1K5 \\ R_3 &= 1K \\ R_4 &= 3K9 \\ P_1 &= 1K \\ P_2 &= 1K \end{aligned} \quad (\text{III.48})$$

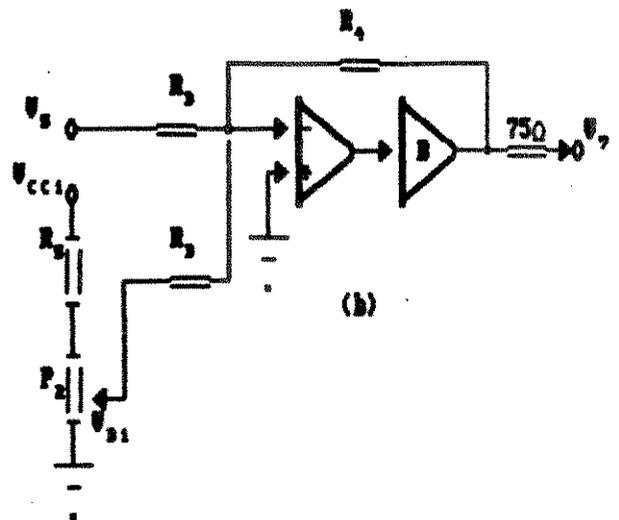
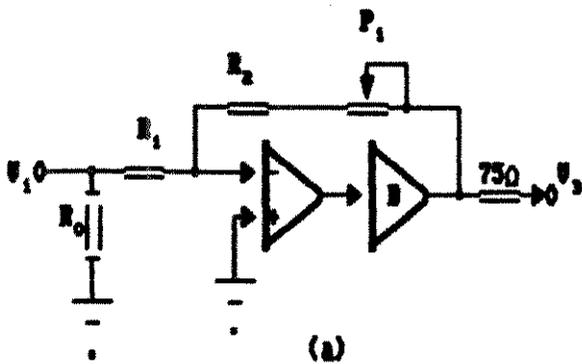


Fig. III.38 - Amplificadores AE e ATE.

A seguir são apresentados os cálculos dos ganhos A_3 e A_4 dos amplificadores ATS e AS, respectivamente.

$$V_9 = A_3 V_8$$

$$V_{10} = \frac{V_9}{2}$$

$$V_{11} \cong V_{10}$$

$$V_{12} = (10^{-0,5/20}) V_{11} = 0,33 V_{11}$$

$$V_{13} = (10^{-3,0/20}) V_{12} = 0,71 V_{12}$$

$$V_{14} = A_4 V_{13}$$

$$V_{15} = \frac{V_{14}}{2}$$

(III.48)

$$\frac{V_{15}}{V_8} = \frac{1}{2} \times A_4 \times 0,71 \times 0,33 \times \frac{1}{2} A_3 \cong 0,0593 A_3 A_4 \quad (\text{III.50})$$

Considerando o sinal na saída do D/A (V_8) e o sinal na saída do sistema (V_{15}) mostrados nas Fig.III.39.a e Fig.III.39.b respectivamente, tem-se que:

$$\frac{V_{15}}{V_8} = \frac{1V}{0,86} \quad (\text{III.51})$$

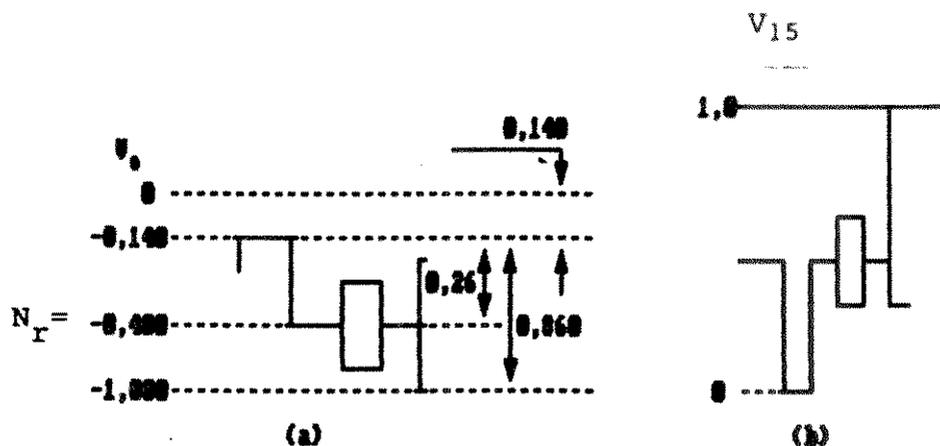


Fig. III.39 - Sinais na saída D/A (V_o) e do sistema (V_{15} sem "offset")

Igualando-se (III.50) e (III.51) obtém-se:

$$A_3 A_4 = 19,56 \quad (\text{III.52})$$

Pelo mesmo motivo de limitação da excursão de sinal na saída dos AMP-OP, fixou-se:

$$\left. \begin{array}{l} A_3 = 2 \\ A_4 = 9,78 \end{array} \right\} \quad (\text{III.53})$$

As Fig. III.40 a e b mostram as estruturas finais dos amplificadores AS e ATS. Das expressões III.34 e III.35, tem-se que:

$$|A_3| = \frac{R_B}{R_A} = \frac{R_7}{R_6} \quad (\text{III.54})$$

$$|A_4| = 1 + \frac{R_B}{R_A} = 1 + \left[\frac{P_4 + R_{10}}{R_9} \right] \quad (\text{III.55})$$

Tendo em vista a especificação de impedância de entrada de 5k, escolhida alta o suficiente para não carregar a saída do D/A, e fixando-se $R_q = 1K$.

tem-se que:

$$\begin{aligned} R_7 &= 10K \\ P_4 + R_{10} &= 10K \end{aligned} \quad (\text{III.57})$$

A tensão de "offset" em V_{10} necessária para colocar V_{15} nos limites especificados $-3v/0,7v$ é:

$$V_{100S} = |N_r| \times A_g \times 0,5 = 0,4v \quad (\text{III.58})$$

onde o fator 0,5 é relativo ao casamento na saída de ATS.

Fixando $0 \leq V_{100S} \leq 0,8v$ obtem-se:

$$0 \leq V_{b2} \leq 0,8v \quad (\text{III.59})$$

$$V_{b2MAX} = \frac{R_{eq2}}{R_{eq2} + R_g} V_{cc2} \quad (\text{III.60})$$

$$R_{eq2} = \frac{R_g + P_{3MAX}}{R_g + P_{3MAX}} \quad (\text{III.61})$$

De (III.59), (III.60) e (III.61) e fazendo $P_g = 1k$ e $V_{cc2} = 12v$, tem-se que $R_g = 12k$

Portanto:

$$\begin{aligned} R_g &= 5k1 \\ R_7 &= 10k \\ R_g &= 12k \\ R_g &= 1k \\ R_{10} &= 9k1 \\ P_g &= 1k \\ P_4 &= 1k \end{aligned} \quad (\text{III.62})$$

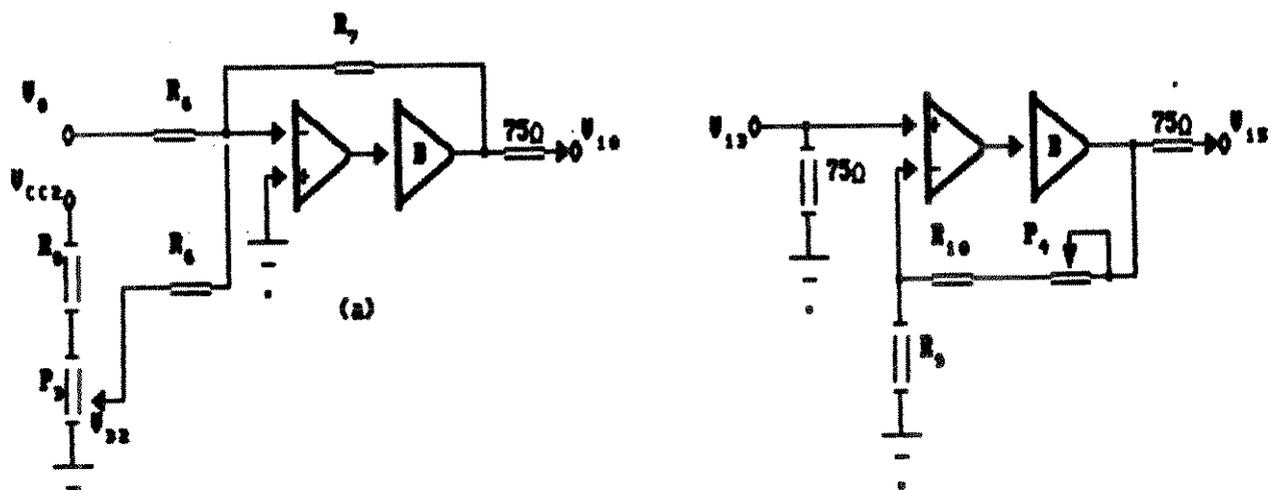


Fig. III. 40 - Amplificadores AS e ATS.

III.4.5. EQUALIZADOR DE AMPLITUDE

Um equalizador de amplitude possui uma característica de amplitude que varia com a frequência segundo uma dada função, sendo portanto empregado em sistemas eletrônicos como um meio de estabelecer ou corrigir a característica de ganho deste sistema.

O emprego de um equalizador de amplitude no receptor de CODEC P/M-34 visa corrigir a deformação da característica de amplitude gerada na reconstrução do sinal de vídeo a partir do sinal digital recebido.

O sinal de vídeo reconstruído na saída do conversor D/A é da forma mostrada na fig. III.41.a.

Considerando que não há espalhamento dos pulsos, ou seja, um dado pulso do intervalo $[nT_a, (n+1)T_a]$ não sofre interferência dos pulsos adjacentes, podemos afirmar que a distribuição espectral de amplitude deste sinal é a mostrada na fig. III.41.b. Tem-se portanto que:

$$P(t) = \sum_{k=1}^{\infty} A(kT_a) \operatorname{ReT} [(t-k) T_a/2] \quad (\text{III.63})$$

$$|p(f)| \Big|_{kT_a} = A(kT_a) \operatorname{Sinc} [fT_a] \quad , \quad k=1,2,\dots \quad (\text{III.64})$$

$$\operatorname{Arg}[p(f)] \Big|_{kT_a} = \exp [-j kT_a/2] \quad (\text{III.65})$$

Considerando um intervalo genérico $k=N$ e $A(NT_a) = A$, tem-se que:

$$|p(f)| = AT_a \operatorname{Sinc} [fT_a] = A T_a \frac{\operatorname{sen} [\pi T_a f]}{\pi T_a f} \quad (\text{III.66})$$

No caso da frequência de amostragem $f_a = \frac{8}{3} \text{ fsc}$

$$\left. \begin{aligned} f_a &= 9,53496397 \text{ MHz} \\ T_a &= \frac{1}{f_a} = 104,877 \text{ ns} \end{aligned} \right\} \quad \text{(III.67)}$$

Normalizando $AT_a = 1$, tem-se que

$$|p(f)| = \text{Sinc}[0,104877f] \quad , f \text{ em MHz} \quad \text{(III.68)}$$

Como na faixa de passagem ($0 \leq f \leq 4,6 \text{ MHz}$) a característica de amplitude do filtro passa-baixas é praticamente plana ($\Delta A = 0,37 \text{ dB}$), a característica de amplitude do equalizador deve ser:

$$|E_a(f)| = \frac{1}{|F(f)|} = \frac{1}{\text{Sinc}[0,104877f]} \quad \text{(III.69)}$$

$$|E_a(f)| = \frac{1,383822f}{\text{Sen}[1,383822f]} \quad 0 \leq f \leq 4,6 \quad \text{(III.70)}$$



Fig. III.41 - Sinal na saída do D/A

A estrutura de equalização cuja função melhor aproxima a expressão (III.70) é a Ponte-T tipo VI apresentada na Fig. III.42.a e de característica de atenuação dada por:

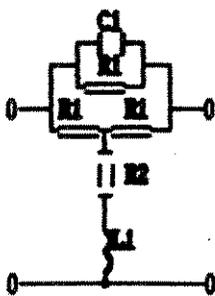
$$\left. \begin{aligned} A(f/f_s) &= 10 \log_{10} \left[1 + \frac{K^2 - 1}{1 + K(f/f_s)^2} \right] \\ A_{MAX} &= A(0,1) = 20 \log_{10} [K] \end{aligned} \right\} \text{(III.71)}$$

onde f_s é um fator de normalização.

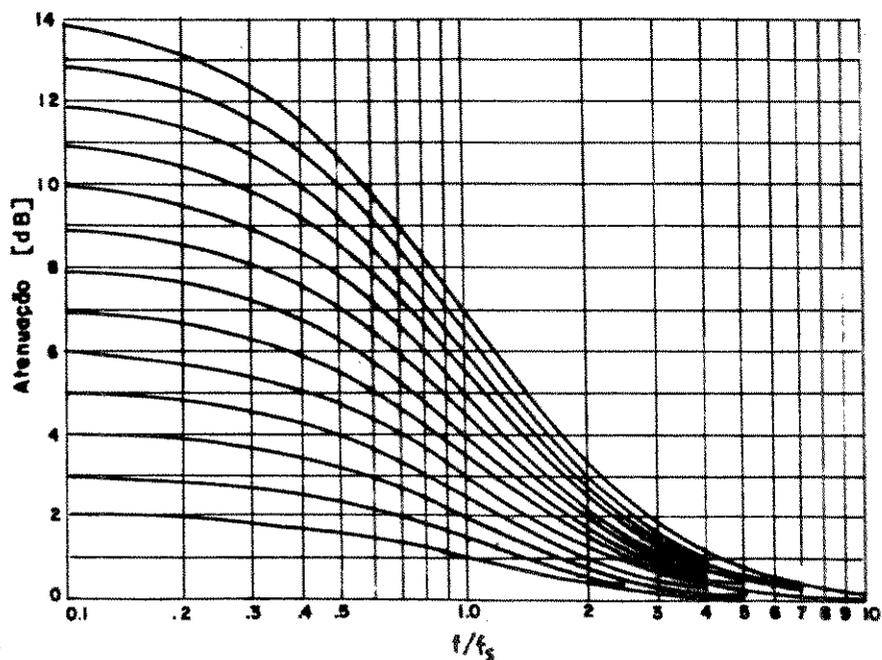
Colocando a expressão (III.70) na forma de (III.71):

$$|E'_A(f/f_s)| = 10 \log_{10} \left[\frac{\text{sen}(1,3838 f_s (f/f_s))^2}{1,3838 f_s (f/f_s)} \right] \text{(III.72)}$$

A Fig. III.42.b mostra a família de curvas de atenuação da estrutura da Fig. III.42.a.



(a)



(b)

Fig. III.42 - Equalizador de Amplitude.

O valor de f_s para o qual se obteve a melhor aproximação foi

$$\frac{f_b}{f_s} = 0,95, \quad (\text{III.73})$$

onde $f_b = 4,2$ MHz é o limite superior da faixa de passagem do sistema.

Portanto:

$$f_s = 4,41 \text{ MHz} \quad (\text{III.74})$$

O limite inferior f_i é portanto

$$\left. \begin{aligned} \frac{f_i}{f_s} &= 0,1 \\ f_i &= 0,44 \text{ MHz} \end{aligned} \right\} \quad (\text{III.75})$$

A melhor aproximação obtida entre as expressões III.63 e III.64, em termos de erro quadrático médio mínimo, obteve-se para $A_{\text{MAX}} = 8\text{dB}$. Pela relação (III.47), tem-se que:

$$K = 2,5119 \quad (\text{III.76})$$

A partir dos valores de f_s e K , calcula-se os valores de $A(f/f_s)$ pela relação (III.71), que comparados com os valores $A_M(f/f_s)$ medidos na saída do filtro FPBS, obtém-se o desvio Δ_o :

$$\Delta_o = A(f/f_s) - A_M(f/f_s) - 1\text{db} \quad (\text{III.77})$$

A Tab. III.2 apresenta valores de $A(f/f_s)$, $A_M(f/f_s)$ e Δ_o para algumas frequências.

f (MHz)	f/f_c	$A_M(f/f_c)$ (db)	$A(f/f_c)$	Δ_e (db)
0,500	0,11	6,85	7,89	0,04
0,905	0,21	6,68	7,62	-0,06
1,500	0,34	6,34	7,04	-0,25
2,007	0,46	5,94	6,50	-0,44
2,503	0,57	5,60	5,94	-0,66
3,009	0,68	4,99	5,39	-0,60
3,504	0,80	4,21	4,82	-0,39
4,010	0,91	3,52	4,35	-0,17
4,201	0,95	3,18	4,19	0,01

Tab. III.2 - Valores Medidos e esperados da característica de atenuação do equalizador.

O desvio total de aproximação na faixa $0,5 \leq f \leq 4,20$ é:

$$\Delta_T = |\Delta_+| + |\Delta_-| = 0,04 + 0,66 = 0,70\text{db} \quad (\text{III.78})$$

A partir dos valores de k e f_c , determina-se os valores dos componentes da rede equalizadora:

$$\begin{aligned}
 C_1 &= C_B \frac{\sqrt{k}}{k-1} \\
 R &= R (k-1) \\
 R_2 &= R_0 \frac{1}{k-1} \\
 L_2 &= L_B \frac{\sqrt{k}}{k-1} \\
 L_B &= \frac{R_0}{2\pi f_s} \\
 C_B &= \frac{1}{2\pi f_s R_0} \\
 N_{\bullet z} &= \sqrt{\frac{L_2 [\text{nH}]}{40}}
 \end{aligned}
 \tag{III.79}$$

Substituindo-se os valores nas fórmulas, obtêm-se os valores dos componentes

$$\begin{aligned}
 R_0 &= 75 \text{ OHM} \\
 K &= 2,5119 \\
 f_s &= 4,41 \text{ MHz} \\
 C_1 &= 504 \text{ PF} \\
 R_1 &= 51 \text{ OHM} \\
 R_1 &= 110 \text{ OHM} \\
 L_2 &= 2800 \text{ nH} \\
 N_{\bullet z} &= 8 \text{ espiras}
 \end{aligned}
 \tag{III.80}$$

III.4.6. EQUALIZADORES DE ATRASO DE GRUPO

III.4.6.1. CONCEITUAÇÃO DE ATRASO DE GRUPO

Considere a rede genérica da Fig. III.43.a, que ilustra um sistema linear sem distorção linear. Tem-se que:

$$\left. \begin{aligned} e_2(t) &= H e_1(t-T) \\ H &= \text{constante} \end{aligned} \right\} \quad \text{(III.81)}$$

$$\frac{e_2(j\omega)}{e_1(j\omega)} = e^{-\gamma(\omega)} \quad \text{(III.82)}$$

$$\gamma(\omega) = -\alpha(\omega) - j\beta(\omega) \quad \text{(III.83)}$$

$$\alpha(\omega) = H \quad \text{(III.84)}$$

$$\beta(\omega) = \omega T \quad \text{(III.85)}$$

ou seja, a fase varia linearmente com a frequência ω (fig. II.43.b). Demonstra-se que esta estrutura não pode ser implementada com um número finito de elementos. Portanto, tal característica é irrealizável, ou seja, nas redes reais a atenuação $\alpha(\omega)$ não é suficientemente constante e a fase $\beta(\omega)$ não é suficientemente linear. Pode-se, no entanto, sintetizar uma estrutura que aproxime esta característica em um intervalo restrito $\Delta\omega$ (fig. III.43.c), onde se concentra a maior parte da potência do sinal. Tem-se, portanto que o atraso do grupo, definido por

$$T_g(\omega) = \frac{d\beta(\omega)}{d\omega} \quad \text{(III.86)}$$

é constante, no intervalo $\Delta\omega$, o que equivale a dizer que a fase é linear neste intervalo.

Como foi dito no item III.4.2, o atraso de grupo em estruturas elípticas, como as utilizadas na implementação dos filtros, aumenta proporcionalmente com a ordem da estrutura. Uma curva característica típica $T_g(\omega)$, neste caso, é do tipo mostrado na fig. III.43.d para um filtro elíptico. A estrutura de equalização utilizada para corrigir esta curva característica deve ser do tipo:

$$\alpha_{\circ}(\omega) = k, \quad k = \text{constante} \quad (\text{III.87})$$

$$T_{\circ}(\omega) = [T_g(\omega)]^{-1} \quad (\text{III.88})$$

Desta forma a resposta de atraso de grupo do conjunto Filtro + Equalizador deve ser plana, sem alterar a resposta de amplitude do filtro. A Fig. III.43.e mostra a forma da característica que o equalizador deve assumir.

Considerando que as impedâncias de saída do filtro $Z_g(f)$, de entrada $Z_I(f)$ e de saída $Z_o(f)$ do equalizador de atraso de grupo variam em função da frequência das componentes espectrais do sinal de vídeo ($\Delta f/f_c = \pm 100\%$), conforme mostra a fig. III.44a) e (b), tem-se que a perda de retorno direta s_{11} e inversa s_{22} (apêndice I) também variam ao longo da faixa $0 \leq f \leq 4,2$ MHz, uma vez que, para algumas frequências, o gerador (filtro) e o equalizador não estão casados, o mesmo ocorrendo com o equalizador e a carga (amplificador). Dito de outra forma:

$$\left. \begin{aligned} Z_g(f) &\neq Z_I(f) \\ Z_c(f) &\neq Z_o(f) \end{aligned} \right\} (\text{III.89})$$

para alguns valores de f na faixa $0 \leq f \leq 4,2$ MHz.

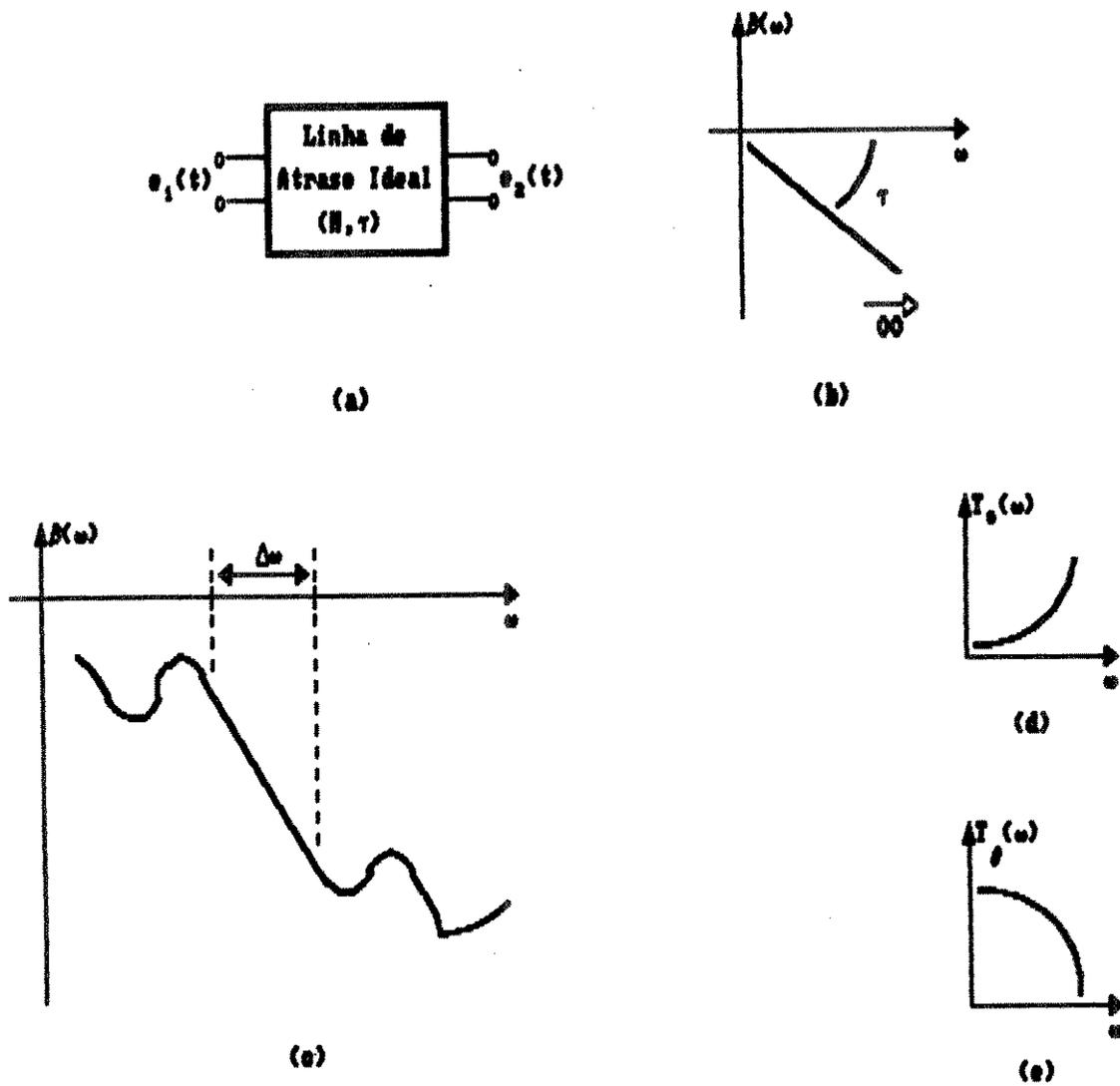


Fig. III.43- Fase de uma rede genérica

(a) Rede; (b) Fase ideal; (c) Fase real;

(d) atraso de grupo; (e) característica de ataso de grupo do equalizador.

Desta forma haverá reflexões múltiplas, uma vez que, não havendo transferência total de potência do gerador a carga, a parcela de sinal refletido V_{R1} que retorna a entrada é significativa, o mesmo se dando com a parcela que retorna ao equalizador V_{R2} . Estas múltiplas reflexões ocasionam distorções significativas do sinal de vídeo.

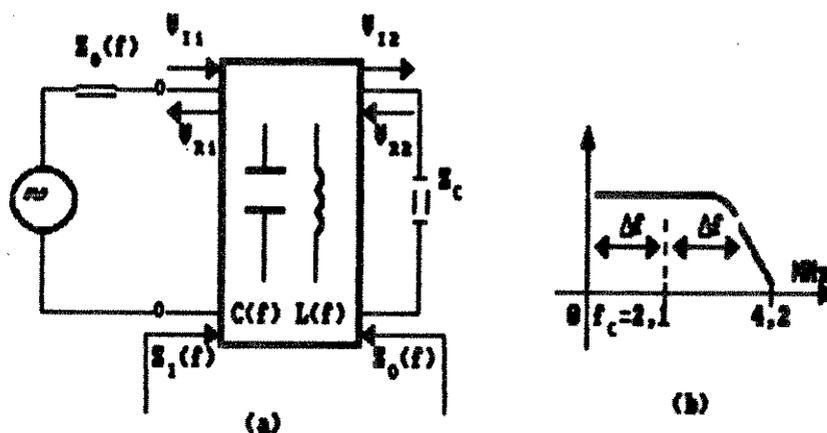


Fig. III.44 -

Uma forma de contornar este problema é utilizar as redes atenuadoras T entre os estágios do equalizador e entre este e o filtro. Uma outra forma é o isolamento destas estruturas do resto do sistema com amplificadores operacionais. No caso das redes atenuadoras, a estratégia é aumentar a atenuação relativa entre as componentes incidentes e as refletidas, que passam por estas redes 1 vez a mais que as primeiras.

O cálculo destas redes é feito a partir das relações

$$R_1 = \frac{Z_R \sqrt{N} - 1}{\sqrt{N} + 1} \quad (\text{III.90})$$

$$R_2 = \frac{2 Z_R \sqrt{N}}{N-1} \quad (\text{III.91})$$

$$N = \frac{\text{POTENCIA ENTRADA}}{\text{POTENCIA SAIDA}} = 10 \quad (\text{LdB}/10) \quad (\text{III.92})$$

No caso, utkilizou-se $Z_R = 75 \text{ ohms}$ e $\text{LdB} = 1,5 \text{ dB}$

O fator de atenuação Adb foi fixado empiricamente.

III.4.6.2. EQUALIZADOR DE ATRASO DE GRUPO DE ENTRADA (EAGE)

A função deste bloco é compensar o atraso de grupo gerado pelo FPBE, uma vez que este efeito para os demais blocos do transmissor é insignificante, conclusão está confirmada na caracterização final.

Inicialmente procedeu-se uma caracterização do filtro passa-baixas de entrada ($f_b = 4,6 \text{ MHz}$) em termos atraso de grupo. O resultado encontra-se no gráfico apresentado na Fig. III.45.

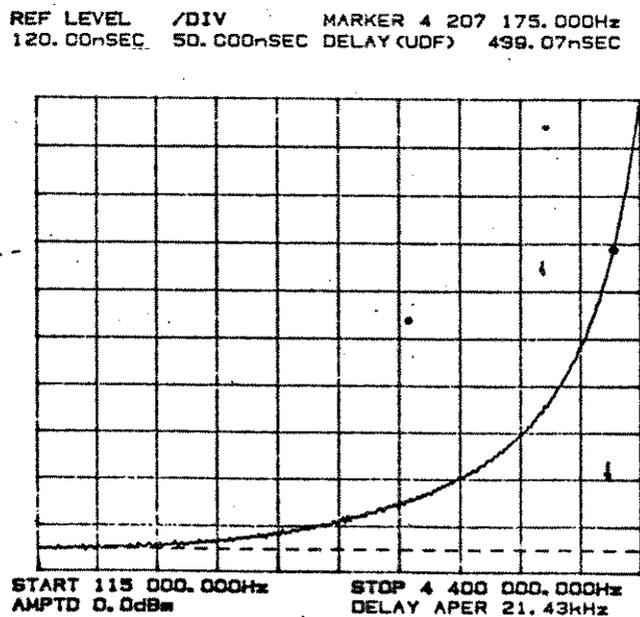
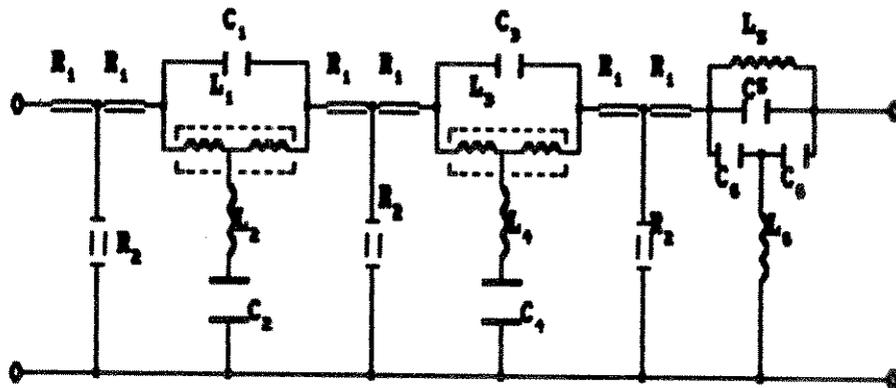


Fig. III.45 - Atraso de grupo do FPBE/FPBS

Por este gráfico vemos que a variação do atraso de grupo na faixa 0.115MHz/4.2 MHz é de 319 ns, o que está fora da máscara de especificação da Fig. III.3.

A partir destes dados e utilizando-se auxílio PAC [12] sintetizou-se uma estrutura tipo passa-tudo de 3 seções como mostra a Fig. III.46.



- R1 - 6,2 Ohm
 - R2 - 430 Ohm
 - C1 - 432 pF
 - C2 - 5360 pF
 - C3 - 442 pF
 - C4 - 1820 pF
 - C5 - 280 pF
 - L1 - 30 uH (13,5 espiras)
 - L2 - 2,46 uH (7,5 espiras)
 - L3 - 10,32 uH (7,5 espiras)
 - L4 - 2,47 uH (7,5 espiras)
 - L5 - 4,3 uH (9,5 espiras)
 - L6 - 2,67 uH (7,5 espiras)
- Implementação das bobinas
- Núcleo - RMS - AL40
 - Material - K1
 - Fio Litz

Fig. III. 46- Equalizador de Atraso de Grupo EAGE

III.4.6.3. EQUALIZADOR DE ATRASO DE GRUPO DE SAÍDA (EAGS)

A função deste bloco é compensar o atraso de grupo gerado pelo FPBS e EAMP, uma vez que este efeito para os demais blocos do receptor é desprezível, conclusão esta confirmada na caracterização final.

Os procedimentos de projeto deste bloco foram semelhantes aos do EAGE. Procedeu-se, inicialmente, a caracterização do conjunto Interface de Entrada + Interface de saída (esta última sem o bloco EAGS) em termos de atraso de grupo. O resultado é apresentado na Fig. III.47.

REF LEVEL /DIV MARKER 4 189 787.500Hz
1.2604µSEC 50.000mSEC DELAY (UDF) 1.6764µSEC

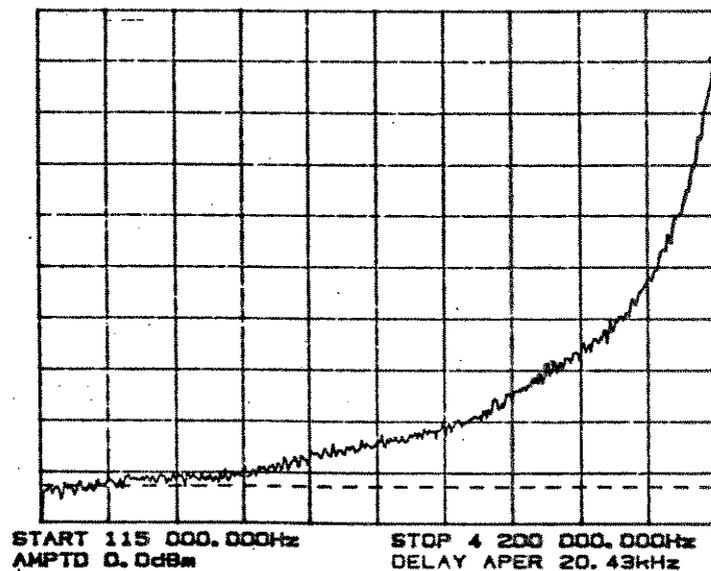
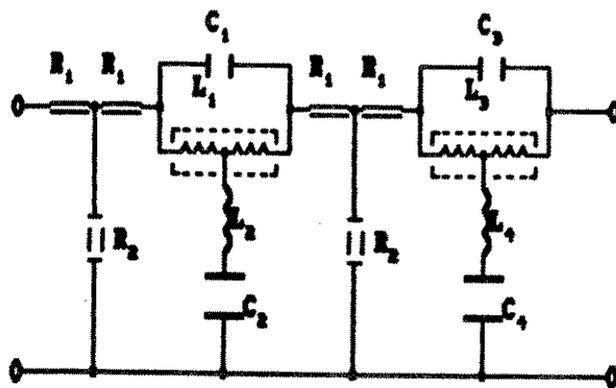


Fig. III.47 - Característica de atraso de grupo das interfaces

Por este gráfico vemos que a variação do atraso na faixa 0,115 MHz/4,189 MHz é de 416 ns, o que está fora da máscara de especificação global do sistema da Fig. III.3.

A partir destes dados e utilizando-se auxílio PAC [12], sintetizou-se uma estrutura tipo passa-tudo de 2 seções mostrada na Fig. III.48.



- R1 - 6,2 ohm
- R2 - 430 ohm
- C1 - 294 pF
- C2 - 3920 pF
- C3 - 332 pF
- C4 - 1430 pF
- L1 - 22,22 uH (11,5 espiras)
- L2 - 1,64 uH (5,5 espiras)
- L3 - 8,06 uH (6,5 espiras)
- L4 - 1,86 uH (6,5 espiras)
- Implementação das bobinas
 - Núcleo - RMS - AL40
 - Material - K1
 - Fio Litz

Fig. III.48 - Equalizador de atraso de grupo EAGS

III.5 CONSIDERAÇÕES PRÁTICAS

Como foi colocado anteriormente, alguns cuidados especiais foram fundamentais para a realização física das interfaces. Alguns destes cuidados são referidos na literatura [19] como EMC (Electromagnetic Compatibility) e EMI (Electromagnetic Interference) e são comentados a seguir.

Tendo em vista que a impedância de seus condutores nunca é nula, um plano Terra nunca é equipotencial. Qualquer corrente entrando ou saindo deste plano gera tensões de ruído através desta impedância distribuída. Dependendo da potência deste ruído, a relação SNR do sistema pode ser degradada.

Portanto, um bom aterramento é fundamental para se atingir compatibilidade eletromagnética (EMC), bem como minimizar os efeitos de irradiação e captação eletromagnética (EMI).

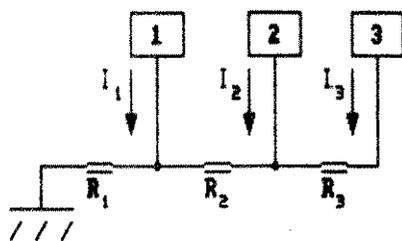
Existem duas regras básicas para se atingir uma boa EMC/EMI em um sistema: minimizar tensões de ruído geradas por correntes circulando entre dois ou mais circuitos através de impedâncias em comum (Fig. III.49a) e evitar "Loops" de terra (Fig. III.49b), que são susceptíveis a campos magnéticos e diferenças no potencial de terra. Uma melhor opção de aterramento é mostrada na Fig. III.49c, em que cada circuito é conectado individualmente a um plano terra de baixa impedância R_T . Neste caso, o potencial de terra de cada circuito é função da impedância e da corrente para o terra daquele circuito, eliminando o efeito de acoplamento entre circuitos.

A seguir são apresentadas algumas medidas relativas a EMC/EMI adotadas na implementação das placas das interfaces:

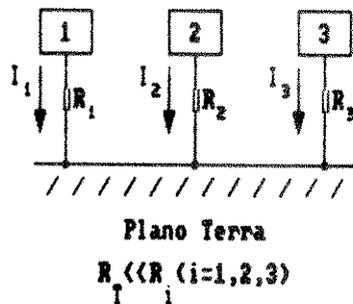
- (A) Separação entre planos de terra analógico e digital, no sentido de obter um terra analógico "Limpo", minimizando a interferência de componentes espúrias geradas pelos circuitos digitais;
- (B) Localização do ponto "P", onde se unem os planos terra digital e analógico, na saída da placa. Este ponto é a referência de baixa impedância de todo o sistema;

- (C) Disposição dos blocos de forma a não colocar dois ou mais blocos em paralelo, evitando-se acoplamentos indesejáveis;
- (D) Compactação dos blocos, a fim de diminuir o tamanho das trilhas, diminuindo assim as capacitâncias parasitas;
- (E) Casamento de impedância entre os blocos (75Ω), a fim de minimizar distorções do sinal geradas por reflexões múltiplas;
- (F) Acesso à placa via conectores BNC, para sinais analógicos e "back-plane"(ainda não implementado) para sinais de dados e relógio de amostragem;
- (G) Isolamento por "Buffers" de linha dos sinais de dados das entradas/saídas dos conversores D/A e A/D do resto do sistema;
- (H) Utilização de reguladores de tensão a fim de aumentar a rejeição ao ruído de fonte de alimentação;
- (I) Utilização de barras (funcionando como uma terceira camada) para distribuição das tensões de alimentação, facilitando a otimização do "layout" dos caminhos do sinal de vídeo.

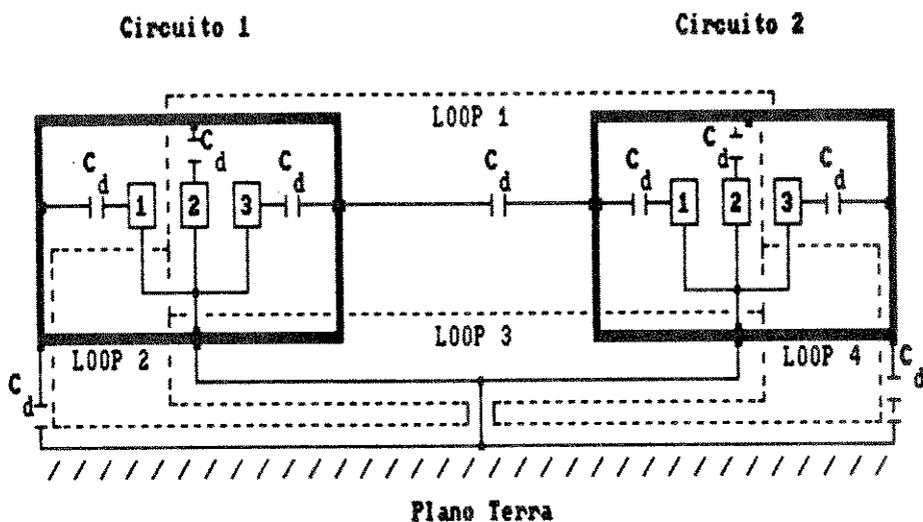
As Figuras III.50 e III.51 apresentam os esquemas elétricos finais das interfaces de entrada e de saída.



(a)



(c)



(b)

Fig. III.49 - Modos de aterramento

(a) Aterramento em ponto único modo série

(b) "Loop" de terra

(c) Utilização de plano de terra

CAPÍTULO IV

RESULTADOS

A seguir, são apresentados os resultados da implementação física do primeiro protótipo das interfaces, avaliados a partir da medida dos principais parâmetros característicos e confrontados com os valores especificados. É também avaliada a degradação proporcionada pelo MCPD, na configuração adotada com quantizador principal Q979038, quantizador forçado Q942003 e preditor P8058 [1].

IV.1. CARACTERIZAÇÃO DOS FILTROS E EQUALIZADORES DE ATRASO DE GRUPO

As características de amplitude dos filtros FPBE/FPBS e de atraso de grupo do conjunto FPBE + EAGE são mostrados nas Fig.IV.1 e Fig.IV.2 respectivamente.

Com relação a resposta em amplitude, constata-se que a atenuação mínima na faixa de rejeição de 39 db e a variação de amplitude (ΔA) de 0,37 db na faixa de 0,115 MHz - 4,2 MHz e 0,85 db na faixa 0,115 MHz - 4,6 MHz, atendem a máscara de especificações da Fig.(III.4). Observa-se também que a característica de amplitude na faixa de passagem deixa de ser plana a partir de 2,82 MHz, quando às perdas resistivas nos componentes indutivos do filtro e equalizador começam a ser significativas.

Com relação a resposta de atraso de grupo (ΔT_g), o valor de aproximadamente 10 ns na faixa 0,115 MHz - 3,82 MHz e de 75 ns na faixa 0,115 MHz - 4,2 MHz atendem a máscara da Fig.(III.4). O aumento que se verifica na faixa 3,82 MHz - 4,2 MHz se deve a limitação da faixa de equalização no projeto do equalizador (0,115 MHz - 3,77 MHz). A razão deste procedimento foi a limitação da ordem do equalizador, sem que isso implicasse em prejuízo para a resposta global de atraso de grupo do sistema.

Deve-se acrescentar que é possível realizar uma característica de amplitude plana até 4,2 MHz. A ordem do filtro e o atraso de grupo, no entanto, aumentam muito. A diminuição do atraso de grupo é possível às custas de um aumento da complexidade do equalizador.

As características de perda de retorno (direta/reversa) são

apresentadas na Fig.IV.3, onde se percebe um aumento significativo proporcionado pela isolação dos amplificadores, passando de 22,5 db para aproximadamente 41,6 db. Um valor normalmente aceito é de 23 db.

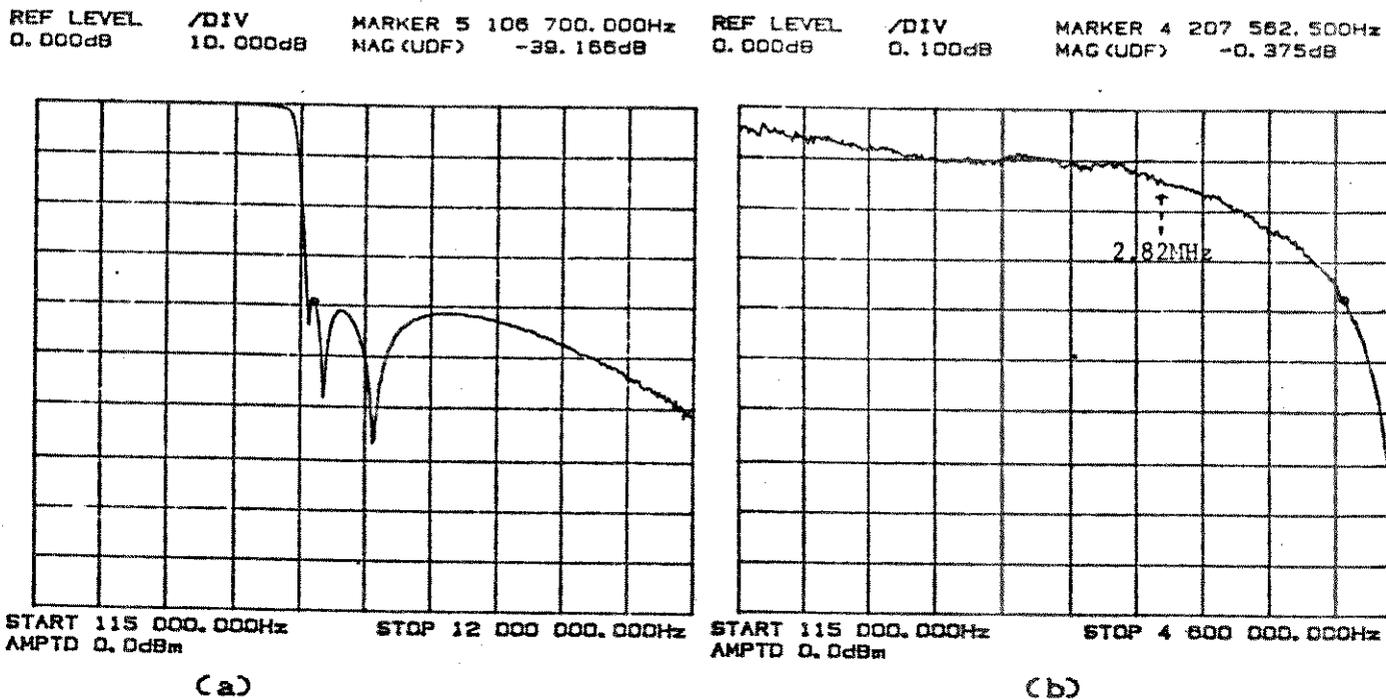


Fig.IV.1 - Característica de amplitude

(a) global ; (b) detalhado na faixa de passagem.

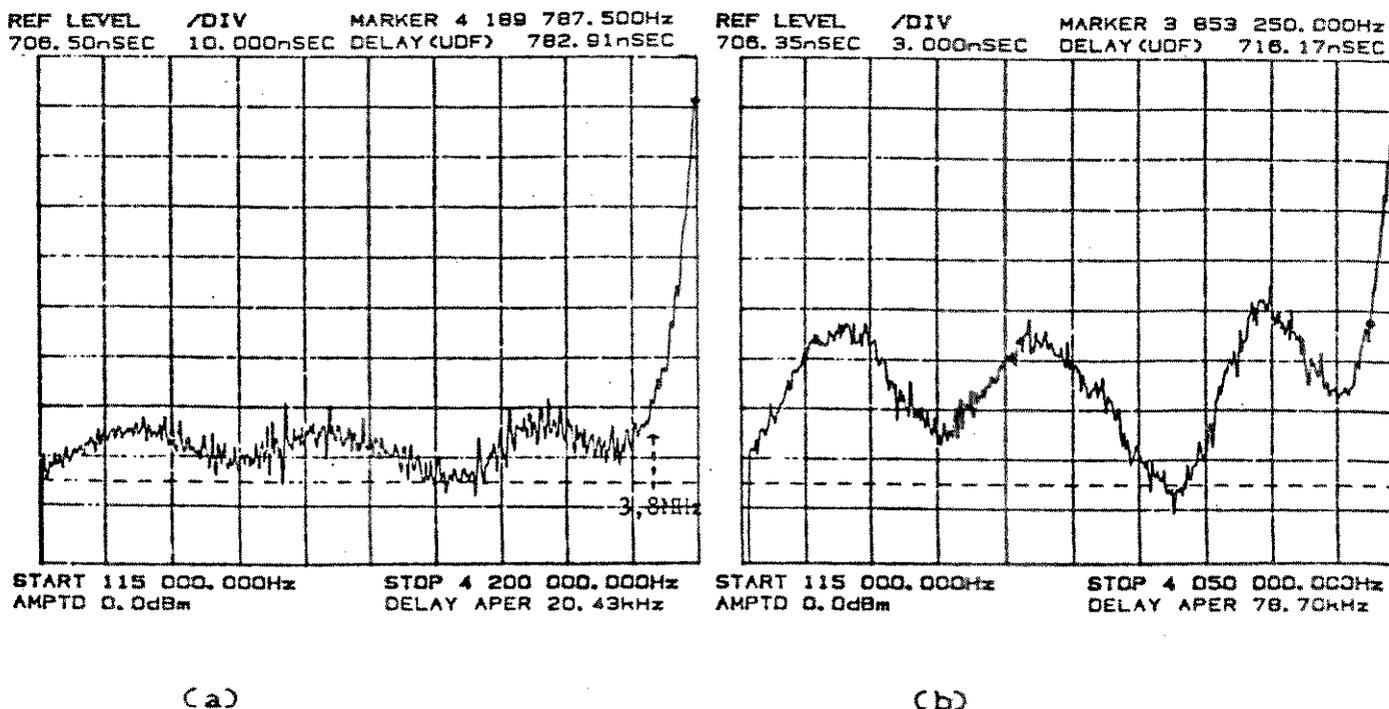


Fig.IV.2 - Características de atraso de grupo do filtro equalizado (FPBE + EAGE) com $f_c = 4,6$ MHz.

REF LEVEL 0.000dB /DIV 10.000dB MARKER 1 400 000.000Hz MAG (UDF) -22.473dB

REF LEVEL -8.380dB /DIV 10.000dB MARKER 4 208 750.000Hz MAG (A/R) -49.974dB

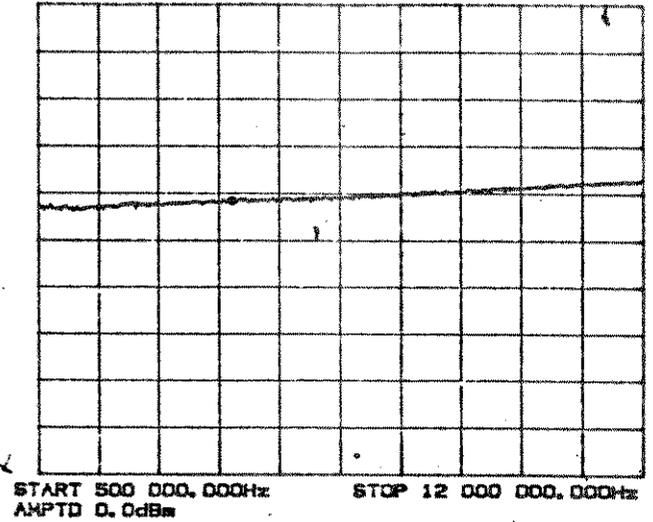
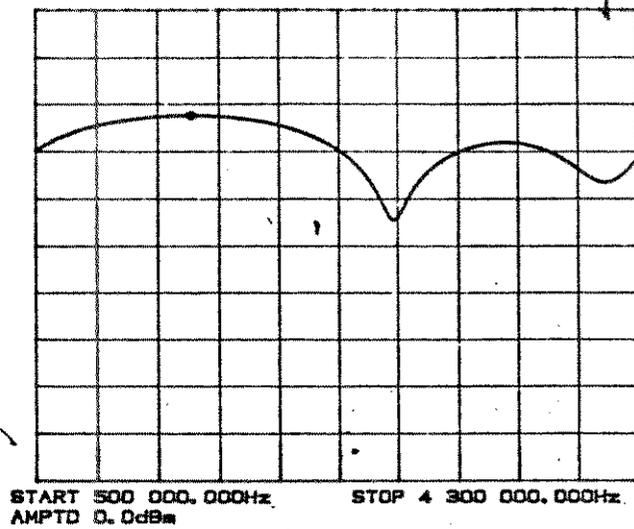
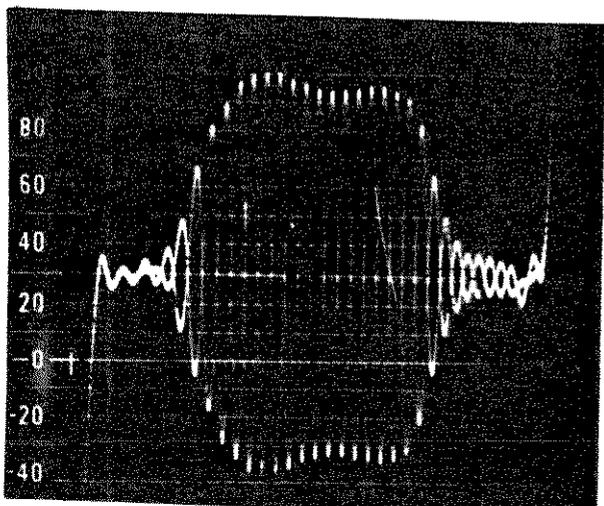


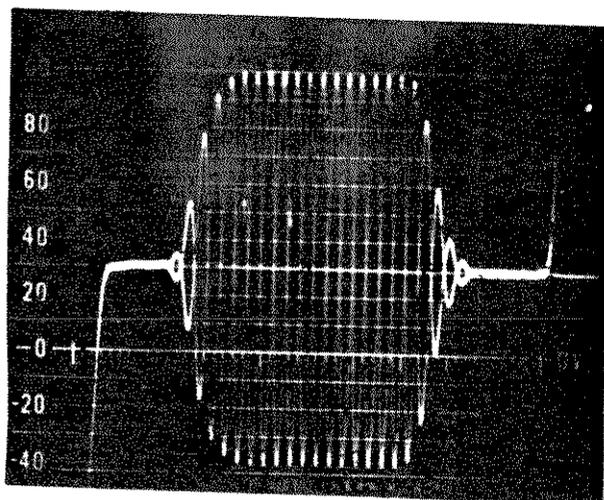
Fig. IV.3 - Características de perda de retorno (direita/reversa)

(a) FPBE/FPBS + EAGE ; (b) AE + FPBE + EAGE + ATE

O efeito da limitação da faixa do sinal de vídeo para a salva de subportadora (mostrada na fig. IV.4. a) em 4,2 MHz e 4,6 MHz pode ser visto nas fig. IV.4. b e fig. IV.4. c, respectivamente, conforme foi comentado no item III.4.3., onde se percebe diminuição da distorção com o aumento da faixa de passagem.



(b)



(c)

Fig.IV.4 - Salva de subportadora de cor.

(a) Sinal original

(b) Filtragem em $f_b = 4,2\text{MHz}$

(c) Filtragem em $f_b = 4,6\text{MHz}$

IV.2. Caracterização das Interfaces para o Sistema

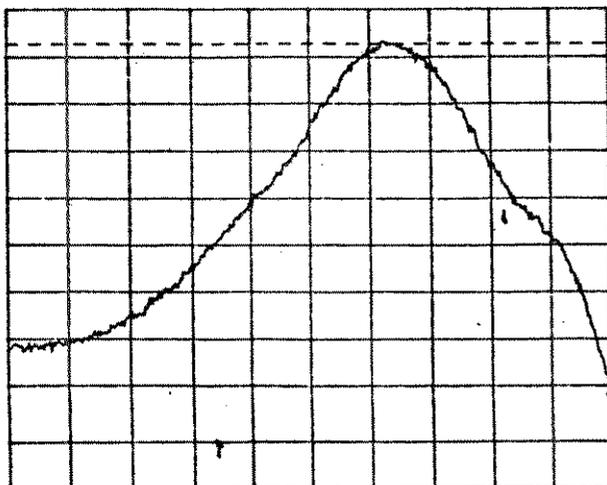
A caracterização final do protótipo implementado das interfaces consistiu de testes objetivos e subjetivos. Os resultados destes testes, bem como uma avaliação da degradação proporcionada pelo MCPD, são apresentados a seguir.

A caracterização das interfaces (Interface de Entrada + Interface de Saída) foi realizada conectando-se as mesmas, enquanto que a avaliação de degradação do MCPD foi feita a partir da caracterização do sistema completo (Interface de Entrada + MCPD + MCPD⁻¹ + Interface de Saída), além do estágio SINC/GOC.

IV.2.1. Resposta em Frequência

As características de amplitude na faixa de passagem das interfaces e do sistema completo são apresentadas nas Fig.IV.5 e Fig.IV.6 respectivamente. A ondulação de 0,72 db verificada na faixa 0,115 MHz - 4,2 MHz nestas características é resultado do desvio de aproximação na correção do efeito de abertura e está dentro da máscara de especificação da Fig.III.3, que admite até 2 db na faixa 0,115 MHz - 3,82 MHz.

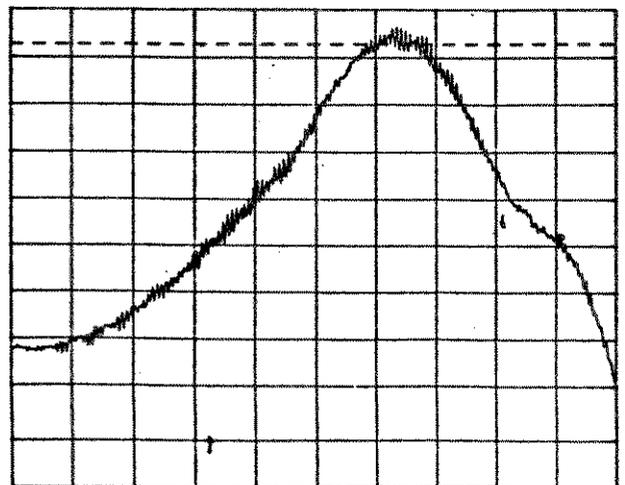
REF LEVEL 0.950dB /DIV 0.100dB
MARKER 4 200 000.000Hz
MAG (UDF) 0.208dB



START 115 000.000Hz STOP 4 200 000.000Hz
AMPTD 0.0dB

Fig.IV.5- Característica de amplitude das interfaces

REF LEVEL 0.950dB /DIV 0.100dB
MARKER 3 822 137.500Hz
MAG (UDF) 0.541dB



START 115 000.000Hz STOP 4 200 000.000Hz
AMPTD 0.0dB

Fig.IV.6. -Característica de amplitude do sistema

As características de atraso de grupo na faixa de passagem das interfaces e do sistema na ausência do bloco EAGS são apresentadas nas Fig.IV.7 e Fig.IV.8 respectivamente. Com a introdução do bloco EAGS, o valor máximo do atraso de grupo na faixa 0,115 MHz - 4,2 MHz é $\Delta T\theta$ 202ns, o que atende a máscara de especificação. Confrontando-se as características das Fig.IV.5 e Fig.IV.6, constata-se que a resposta de amplitude do MCPD é plana. Procedendo-se da mesma forma com as características das Fig.IV.7 e Fig.IV.8, constata-se que o atraso de grupo do MCPD é nulo.

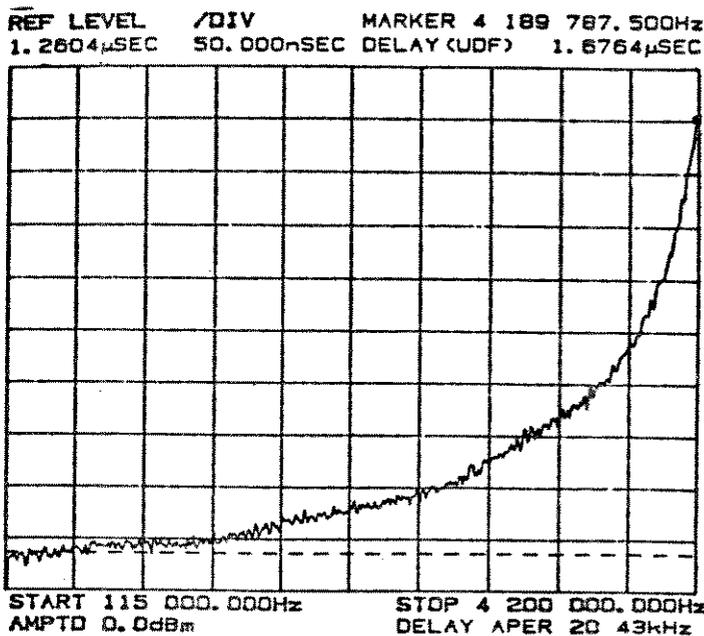


Fig.IV.7- Característica de atraso de grupo das interfaces (EAGS ausente)

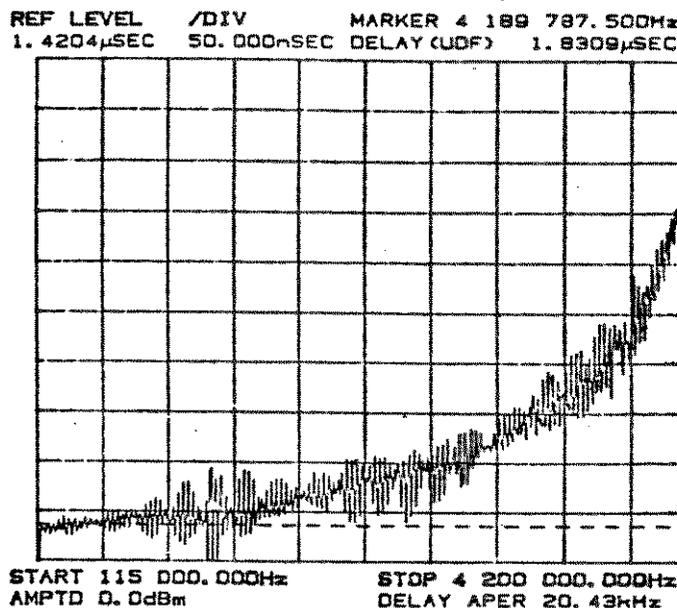


Fig. IV.8- Característica de atraso de grupo do sistema (EAGS ausente)

As ondulações nas respostas em frequência de amplitude e atraso de grupo podem ser diminuídas reprojetoando-se os filtros e equalizadores de forma que, na superposição das características dos blocos FPBE, EAGE, FPBS, EAMP e EAGS, hajam cancelamentos.

No caso do atraso de grupo, verificou-se cancelamentos. Comparando-se as características do FPBE + EAGE (Fig.IV.2) e das interfaces (Figs.IV.9.a e b), percebe-se que até aproximadamente 3,7 MHz, a ondulação das duas está em torno de 15 ns. Levando-se em conta que houve um acréscimo de atraso de grupo com a introdução dos blocos FPBS e EAMP e que a correção de atraso de grupo proporcionada por EAGS não é perfeita, conclui-se que houveram cancelamentos na superposição das características de atraso de grupo dos blocos.

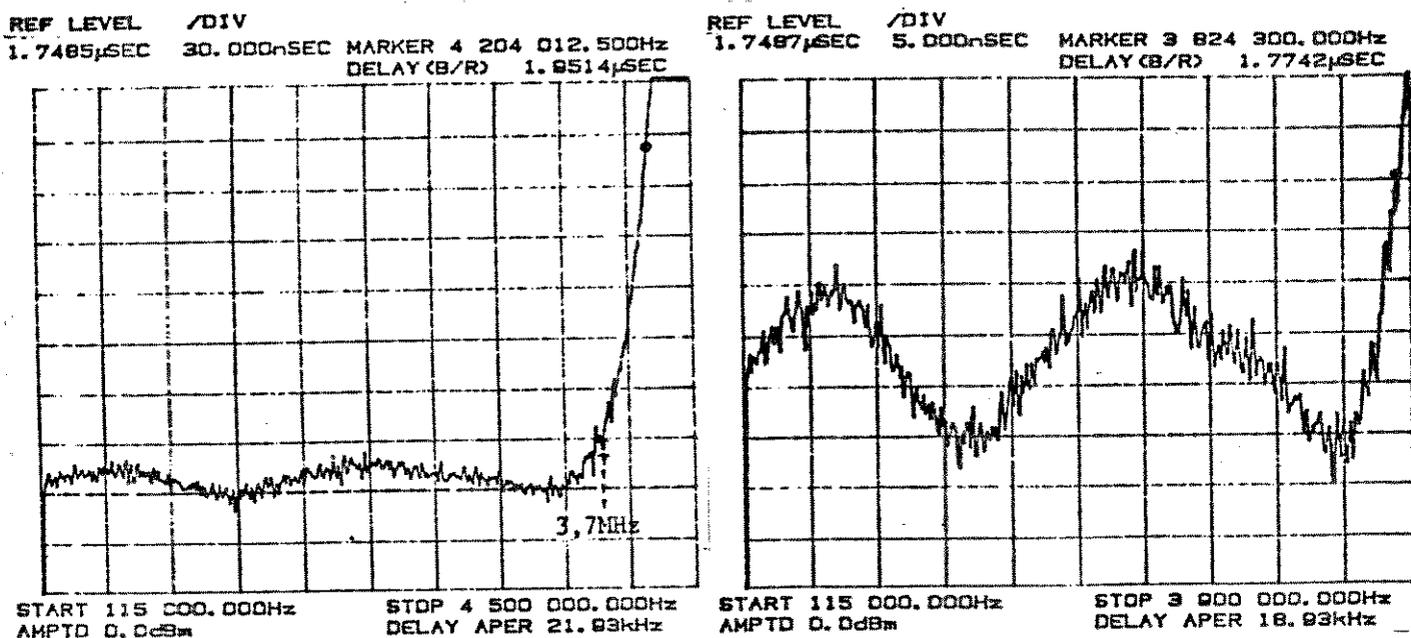


Fig.IV.9 - Características de atraso de grupo das interfaces (EAGS presente).

IV.2.2. Sinais de Teste

O desempenho global do sistema e das interfaces, em particular, pode ser avaliado a partir das respostas aos principais sinais de teste padronizados pelo CCIR, apresentadas nas Fig.IV.10 a Fig.IV.18.

As ondulações observadas próximo às transições entre as barras coloridas (Fig.IV.10 e Fig.IV.11) são causadas pela distorção de atraso de grupo na faixa acima de 3,7 MHz (Fig.IV.9). Estas ondulações não causam efeitos sensíveis na qualidade subjetiva da imagem.

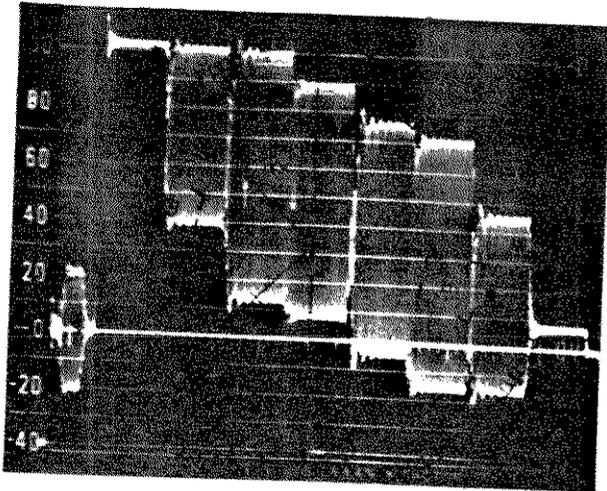


Fig. IV.10-Barras coloridas/
interfaces

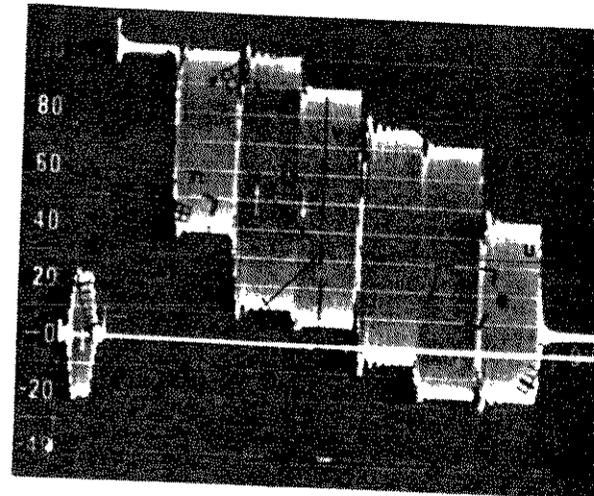


Fig. IV.11-Barras coloridas/
sistemas.

O diagrama Fasorial de cores (Fig. IV.12 e Fig. IV.13) atende a máscara CCIR com uma precisão de $\pm 2,5$ IRE e $\pm 2,5^\circ$, indicando ausência de grandes distorções de amplitude ou fase na crominância.

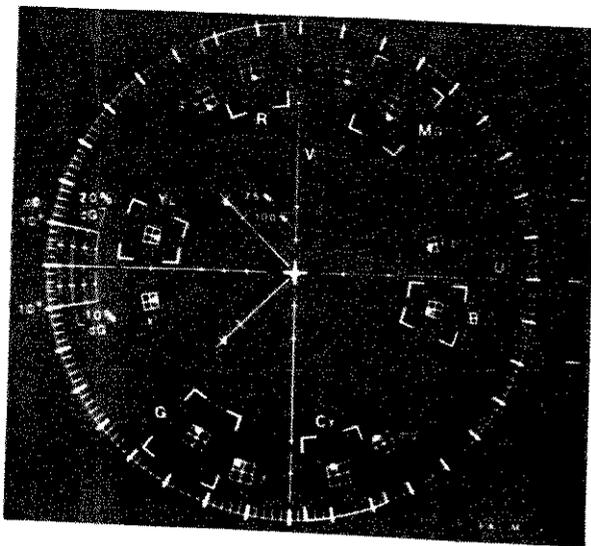


Fig. IV.12-Diagrama Fasorial de
cores/Interfaces.

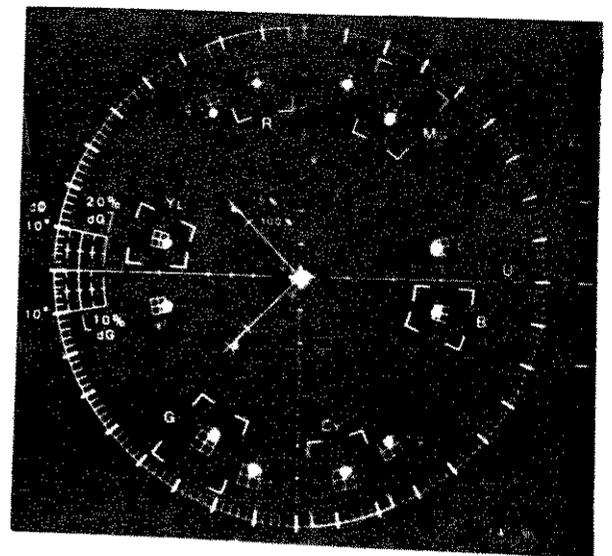
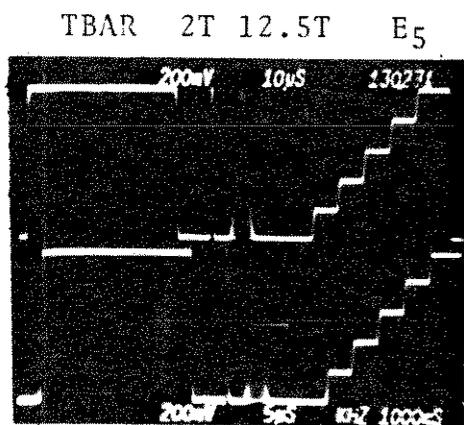


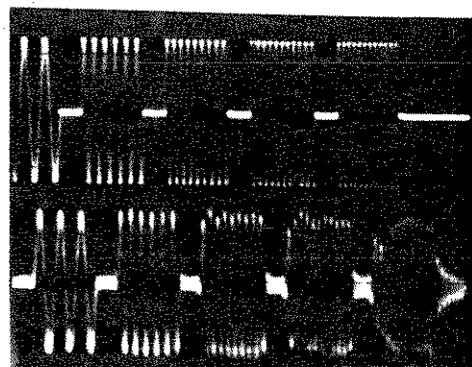
Fig. IV.13-Diagrama Fasorial de
cores/sistemas.

A resposta de amplitude pode ser avaliada pelos sinais CCIR (Fig.IV.14) e CCIR II (Fig.IV.15). No primeiro caso, contata-se a partir das alturas relativas dos pulsos 2T e T-Bar o bom desempenho embaixas frequências, enquanto que no segundo, as distorções nas altas são causadas pela limitação de faixa em 4,6 MHz pelos filtros. O sinal CCIR I ainda fornece a resposta de atraso de grupo, que é plana, tendo em vista o pulso 12,5 T. Não se observa degradação apreciável dos demais parâmetros que podem ser avaliados por estes 2 sinais. (vide itens II.2.2 e II.2.3).



ENTRADAS

SAÍDAS



1,0 2,0 3,0 3,58 4,2 (MHz)

Fig. IV.14-CCIR I.

Fig. IV.15-CCIR II

IV.2.3. Ganho Diferencial e Fase Diferencial

As medidas destas distorções não lineares, resultantes da intermodulação da luminância na crominância, são realizados com o sinal de teste escada de 10 degraus E_{10} com subportadora como foi visto no Cap.II. As respostas das interfaces a estas medidas são apresentadas nas Fig.IV.17 e Fig.IV.18. Os valores de $\pm 2\%$ e 2° obtidos são relativos aos conversores A/D - D/A e estão dentro das especificações.



Fig.IV.16-Fase diferencial das interfaces.

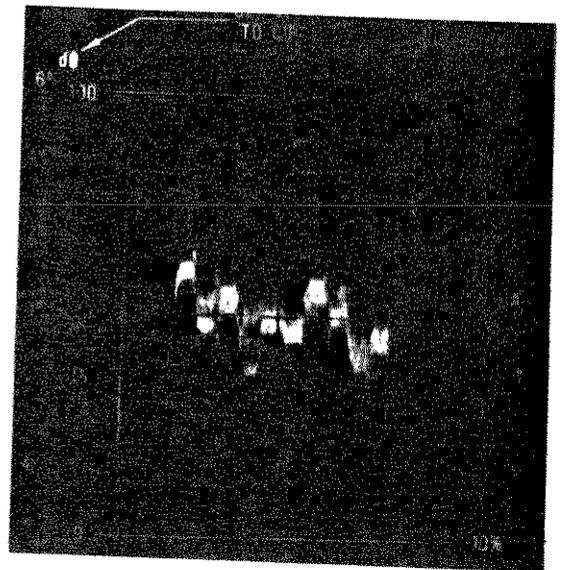
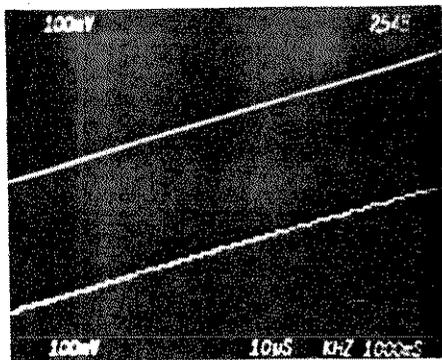


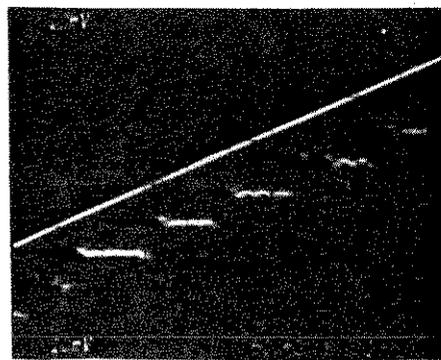
Fig. IV.17-Ganho diferencial das interfaces.

IV.2.4. Linearidade

Nas figuras IV.18 e IV.19 são apresentadas as respostas das interfaces a uma rampa de 2,5 KHz e amplitude igual a 1 FSR (256 LSB) e a escada E_{10} (CCIR I), com degraus entre os níveis de quantização 77 LSB e 179 LSB. Por estes resultados não se percebe nenhuma distorção séria da linearidade do processo de conversão A/D - D/A, confirmados que são pela aplicação do método da rampa (item III.4.4.4.2.2) para medida do erro de linearidade integral (E_{LD}). O resultado a aplicação deste método é mostrado na Fig.IV.20 onde, utilizando a menor escala do osciloscópio corresponde a aproximadamente 1,28 LSB/div. As ondulações observadas são de $\pm 0,5\%$ FSR e ocorrem nos pontos de cruzamento entre as rampas de entrada e de saída do CODEC. Verificou-se que, aplicando a rampa da saída do gerador simultaneamente nos 2 canais do osciloscópio, estas ondulações persistiam com uma menor amplitude. A conclusão a que se chegou é que são resultado de diferenças de atraso do sinal entre os 2 amplificadores verticais daquele instrumento.



(Ca)



(Cb)

Fig. IV.18-Resposta a rampa.

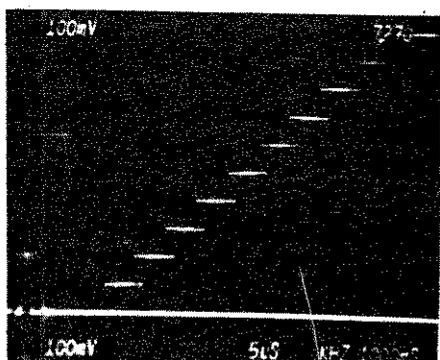


Fig. IV.19-Resposta ao sinal E_{10}

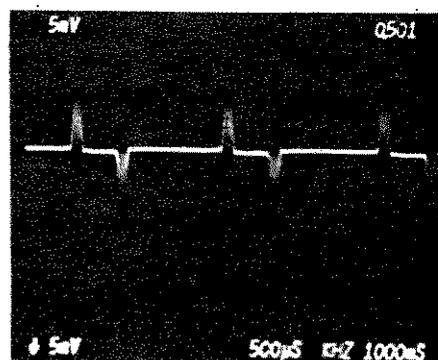


Fig. IV.20-Medida de E_{LC}

IV.2.5. Relação Sinal-Ruído

O resultado obtido pela aplicação do método de medida apresentado no item III.4.3.3.2 foi $SNR \cong 38$ dB. Deve-se salientar que, dado a limitação do método (leva-se em conta a degradação do processo de quantização para uma componente espectral apenas) este

valor serve tão somente como uma referência da ordem de grandeza do ruído de quantização, para avaliações futuras do efeito deste ruído na degradação da SNR do sistema como um todo.

IV.2.6. Testes Subjetivos

Estes testes consistiram de uma avaliação subjetiva, por parte de vários membros da equipe, de cenas em movimento obtidas através de uma câmara de TV servindo de fonte de sinal. Os resultados obtidos são considerados satisfatórios.

CAPÍTULO V

CONCLUSÕES

A filosofia adotada para o projeto das interfaces foi a de implementá-las a partir de especificações que garantissem sua transparência quando em funcionamento no sistema. Assim sendo, a degradação dos principais parâmetros de mérito, tais como relação sinal-ruído, ganho diferencial, fase diferencial e atraso de grupo, gerada pelo processador digital (MCPD), poderá ser avaliada de uma forma mais realista do que aquela realizada até então a partir de simulações computacionais. Esta avaliação permitirá a validação e o aprimoramento dos modelos em que se baseiam tais simulações, imprescindíveis para a otimização dos preditores e quantizadores.

Tendo em vista o desconhecimento inicial de valores práticos destes parâmetros para o MCPD, as especificações adotadas para as interfaces foram mais rigorosas que aquelas recomendadas pelo CCIR. Alguns destes parâmetros já foram avaliados para o MCPD; no caso a resposta de amplitude, que é praticamente plana e a de atraso de grupo que é praticamente nula.

A medida do erro de linearidade integral dos conversores apresentou alguns problemas devido a utilização do osciloscópio no modo diferencial. Uma avaliação mais criteriosa deste parâmetro será feita utilizando-se um amplificador diferencial de precisão a ser implementado.

O método de medida da relação sinal-ruído RMS (SNR) utilizado (fonte de sinal senoidal) é bem simples. A figura de mérito fornecida por esta medida pode ser bem diferente daquela obtida pela observação direta da degradação da imagem processada. Um método mais realista, utilizando ruído branco gaussiano como fonte de sinal está em vias de ser implementado. A obtenção de valores conclusivos, no entanto, está na pendência da aquisição de medidor específico para sistemas de vídeo. O valor obtido de 38 dB pelo método empregado, serve, no entanto, para avaliar o desempenho das interfaces em relação ao especificado pelo fabricante dos conversores A/D e D/A (41dB).

Em um outro ensaio realizado, constatou-se que a eliminação dos 3 bits menos significativos das amostras codificadas não acarreta distorções perceptíveis na imagem correspondente ao padrão de barras

coloridas, bem como em cenas em movimento. Isto corresponde a uma degradação em torno de 18 dB da relação SNR. Pode-se então afirmar que este é um valor aceitável para a degradação de SNR pelo MCPD, em relação ao das interfaces.

Na fase seguinte de otimização do desempenho global, objetiva-se reduzir ao máximo o ruído de chaveamento do sistema, através de realizações com especificações mais rigorosas de "Lay-out", distribuição de sinais críticos, separação de terras digital e analógico e outras relativas a EMI/EMC. Nesta fase, também será definida a melhor configuração para o MCPD.

Também se atuará no sentido de otimizar o equalizador de amplitude com respeito ao fator de atenuação excessiva que introduz nas interfaces, o que deve contribuir para o aumento de SNR. Um esquema que vem se pensando é colocar esta estrutura na malha de realimentação de um AMP-OP. Não se descarta, no entanto, a possibilidade de utilização de uma estrutura ativa para equalização de fase.

A otimização dos filtros e equalizadores para a obtenção de uma resposta de amplitude mais plana na faixa 0,115 MHz - 4,2 MHz e uma menor distorção de atraso de grupo na faixa 3,7 MHz - 4,2 MHz, a fim de diminuir distorções como as mostrada na Fig.10, não se justifica. Estas distorções não estão associadas a uma degradação visível da imagem, não justificando portanto o aumento da complexidade daquelas estruturas. O desempenho obtido é satisfatório para as operações ponto-a-ponto (1 elance PCMD a que se destina o sistema.

Deve-se ressaltar que as implementações físicas dos circuitos relativos ao presente trabalho foram feitas nas dependências do CPqD/Telebrás, tendo-se como alvo principal a construção de um equipamento codificador de sinal de televisão comercial. Nesta primeira versão em forma de protótipo exploratório de laboratório, foi possível avaliar a viabilidade técnica do projeto CODEC, do qual as interfaces de entrada e de saída fazem parte.

O desempenho dessas interfaces foi avaliado em termos de parâmetros objetivos, tais como relação sinal-ruído, ganho diferencial, fase diferencial e resposta em frequência. Sinais de teste padrão, gerados por equipamentos dedicados de estúdio foram usados e teve-se também a oportunidade de se observar cenas captadas por uma câmara de TV em cores semi-profissional. Os resultados obtidos são promissores e outrasmetas deverão ser buscadas em direção à obtenção do equipamento, tendo-se por base as informações adquiridas tanto através da presente pesquisa como de outras que estão sendo atualmente conduzidas e realizadas.

REFERENCIAS BIBLIOGRAFICAS

- [1] Yuzo Iano; Normands Alens; Afonso de O. Alonso; João B. T. Yabu-Uti; Luiz C. Martini, "Processamento Digital de Sinais de TV PAL-M por um Sistema MCPD Usando Predição e Quantização", Contrato TELEBRÁS 024/83, Relatório Técnico RT-134, Fevereiro 1986, DECOM/FEE/UNICAMP.

- [2] Luiz Cesar Martini; Normands Alens, "Sinais de Teste Para Sistema de Televisão PAL-M", Contrato TELEBRÁS 033/80, Relatório Técnico RT-23, DECOM/FEE/UNICAMP.

- [3] Yuzo Iano; João B.T. Yabu-Uti; Afonso de O. Alonso; Luiz C. Martini; Amauri Lopes, "Definições e Medidas de Distorções em Sinais de TV", Contrato TELEBRÁS 208/87, Relatório Técnico RT-160, Fevereiro 1988, DECOM/FEE/UNICAMP.

- [4] M. Krivosheev; V. Dvorkovich, "Measurement in Television Channels".

- [5] Recomendações CCIR para Transmissão de Sinais de Vídeo no Sistema PAL-M (vol. XII Rec. 567 D.3.5.4 [4.3]), Livro Verde.

- [6] Catálogo de Fabricante da Matthey, "Matthey Video Filters", 1986, England.

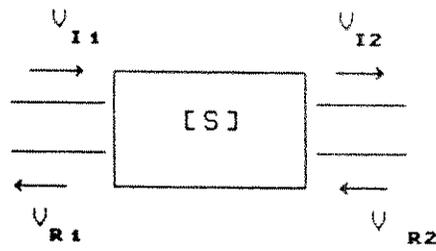
- [7] Catálogo de Fabricante TRW, "VLSI DATA BOOK", TRW Elec. Components 1985.

- [8] Catálogo de Fabricante da NEC, "NETEC-XV TV CODEC", NEC America, Inc.

- [9] Scientific-Atlanta Satellite Communications Symposium'81.
- [10] G.W. Bartlett, ed., "National Association of Broadcasters Engineering Handbook", Sixth Ed., Washington DC., USA.
- [11] Saal, R., "Handbook of Filter Design", Berlin, AEG-Telefunken, 1979.
- [12] Júlio S. Madrid M., Programas para Projeto de Filtros Assistido
- [13] V.G. Devereux; "Pulse code modulation of video signals: Subjetive Study of coding parameters", BBC Research Dep., Rep. No.1971/40.
- [14] A.A. Goldberg; "PCM encoded NTSC color television subjective tests", T.SMPTE, vol.82, pg.649-654, Agosto 1973.
- [15] C.P.Ginsburg; "Report of the SMPTE digital television study group", J.SMPTE, vol.85, pag.150-153, Março 1976.
- [16] J.B.T. Yabu-Uti; Normands Alens; Yuzo Iano; A.de O. Alonso; L.C. Martini; "Redução da Taxa de Bits Para Transmissão do Sinal de TV Composto PAL-M", Contrato TELEBRÁS 033/80, Relatório Técnico RT-99, Março 1983, DECOM/FEE/UNICAMP.
- [17] D. Seitzer; G. Pretzl; N.A. Hamdy; "Electronic analog-to-digital converters", Wiley-Interscience Pub., 1983.

- [18] W. A. Kester; "Characterizing and testing A/D and D/A Converters for color video applications", IEEE trans. on circ. and systems, vol. Cas-25, N^o7, pag. 539-549, Julho 1976.
- [19] J. H. Bogar; "Grounding for Eletromagnetic Compatibility", Design News, Fevereiro 1987, pag. 101-108.
- [20] G. B. Baird; "Um Sistema MCPD para Transmissão Digital de Sinais de TV em cores com Predição Linear e Quantização Otimizada", Tese de Mestrado, Setembro 1989, DECOM/FEE/UNICAMP.
- [21] V. G. Devereux; "Tests on eight video p.c.m. codecs in tandem handling composite PAL and monochrome video signals"; BBC research Dep.; October 1982.

Apêndice I - Definição dos Parâmetros "S" de uma REDE



$$V_{R1} = S_{11} V_{I1} + S_{12} V_{R2}$$

$$V_{I2} = S_{21} V_{I1} + S_{22} V_{R2}$$

$$S_{11} = \left. \frac{V_{R1}}{V_{I1}} \right|_{V_{R2} = 0}$$

- Saída Casada -

$$S_{22} = \left. \frac{V_{I2}}{V_{R2}} \right|_{V_{I1} = 0}$$

- Entrada Casada -

$$S_{12} = \left. \frac{V_{R1}}{V_{R2}} \right|_{V_{I1} = 0}$$

- Entrada Casada -

$$S_{21} = \left. \frac{V_{I2}}{V_{I1}} \right|_{V_{R2} = 0}$$

- Saída Casada -