

Impl. 7.10.92

IVAN CARDOSO MONSÃO *Ivan*

Engenheiro Eletricista, Modalidade Eletrônica - UFBA, 1984

Este exemplar corresponde à redação final da tese defendida por Ivan Cardoso Monsão e aprovada pela Comissão Julgadora em 28/11/88

pro. Ant. S. Dias

PROJETO DE UM GERADOR DE FUNÇÕES
EM UM CI SEMI-DEDICADO

Tese apresentada à Faculdade de Engenharia Elétrica da UNICAMP como requisito parcial para a obtenção do título de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. José Antonio Siqueira Dias *J. A. S. Dias*

UNIVERSIDADE ESTADUAL DE CAMPINAS
FACULDADE DE ENGENHARIA ELÉTRICA
DEPARTAMENTO DE ELETRÔNICA E MICROELETRÔNICA
LABORATÓRIO DE ELETRÔNICA E DISPOSITIVOS

OUTUBRO DE 1988



Aos meus pais;

Felício Renato Monsão e Terezinha da Cruz Monsão

AGRADECIMENTOS

- Ao Professor Dr. José Antonio Siqueira Dias, pela orientação e incentivo.
- Aos Professores Oséas, Elnatan e Galdenoro, pelas inúmeras discussões e sugestões.
- À Dulcina, pelo trabalho de Datilografia.
- À Dodô, pelos Desenhos.
- Ao Daniel, pelo Suporte Computacional.

Enfim, a todos que contribuíram de alguma forma para a realização deste trabalho.

Este trabalho foi realizado com suporte financeiro da
FINEP, sob contrato nº 52.87.0876/00

RESUMO

Este trabalho descreve o projeto de um Gerador de Funções Integrado, desde a sua concepção em blocos, simulação, "Breadboard" utilizando Arrays de transistores e medidas, até a geração da máscara de metal, visando a sua integração em um circuito integrado do tipo Semi-Custom.

O circuito tem três formas de onda na saída (triangular, quadrada e senoidal), sendo que os resultados obtidos na medida do "Breadboard" indicam a possibilidade de utilização do CI em frequências de até 200 kHz.

ABSTRACT

This work describes the design of an Integrated Circuit Function Generator. The simulations Breadboard measurements and the metal interconnection mask that will be used to fabricate the circuit in a Semi-Custom Master-Slice are also presented.

The IC generates three output waveforms (triangle, square and sine) and the measurements done with the Breadboard showed a maximum output frequency of 200 kHz.

ÍNDICE

I.	INTRODUÇÃO	01
II.	TÉCNICAS USUAIS DE GERAÇÃO DE FUNÇÕES	
	2.1 Introdução	02
	2.2 Técnicas de Geração da Triangular	02
	2.3 Conversão Triangular Senóide	04
III.	CHAVE DE CORRENTE	
	3.1 Introdução	07
	3.2 Chave Utilizando uma Ponte de Diodos	07
	3.3 Chave de Corrente Empregando um Par Diferencial	08
	3.4 Projeto da Chave	10
	3.5 Projeto dos Espelhos	12
	3.6 "Breadboard" do Circuito	15
	3.7 Cálculo dos Resistores do Controle de Simetria	18
IV.	CONVERSOR TENSÃO CORRENTE	
	4.1 Considerações Gerais	21
	4.2 Limites de Operação	24
	4.3 Efeitos da Temperatura	31
	4.4 Polarização do Circuito	31
	4.5 Versão Final do Conversor V/I	33
	4.6 "Breadboard" do Circuito	36
V.	SCHMITT TRIGGER	
	5.1 Introdução	38
	5.2 Circuito 1	38
	5.3 Circuito 2	40
	5.4 Dimensionamento do Circuito	42
	5.5 "Breadboard" do Circuito	48

VI. CONVERSOR TRIANGULAR-SENÓIDE	
6.1 Introdução	49
6.2 Descrição do Conversor	49
6.3 Projeto do Conversor	51
6.4 "Breadboard" do Circuito	54
VII. AMPLIFICADOR BUFFER	
7.1 Introdução	55
7.2 Alternativas para o Projeto	55
7.3 Projeto do Circuito	57
VIII. RESULTADOS EXPERIMENTAIS E DISCUSSÕES	
8.1 "Breadboard" do Circuito	61
8.2 Medidas	63
8.3 Integração	64
8.4 Conclusão	66
REFERÊNCIAS BIBLIOGRÁFICAS	69
APÊNDICE	A1

CAPÍTULO I

INTRODUÇÃO

No desenvolvimento e calibração de equipamentos nas áreas de áudio, vídeo e R.F., existe a constante necessidade de utilização de um instrumento que sirva como fonte de sinais, ou seja, um gerador de funções.

A possibilidade de geração de várias formas de onda (senoidais para a realização de medidas de resposta em frequência, quadradas para análise de resposta transiente e triangulares para medidas de nível de disparo), além da disponibilidade destas mesmas formas de onda, numa ampla faixa de frequências, fazem com que o gerador de funções tenha um lugar de destaque entre os instrumentos de teste tradicionais.

Praticamente todos os geradores de funções disponíveis atualmente no mercado utilizam circuitos discretos para a geração e conversão das formas de onda.

As técnicas utilizadas na geração, modulação e conversão na maioria destes instrumentos, podem ser utilizadas ou adaptadas à tecnologia de circuitos integrados. Os CI's oferecem algumas vantagens ao projetista, como, por exemplo, um grande número de dispositivos ativos com alto grau de casamento, inclusive no comportamento com a temperatura.

Utilizando-se as vantagens oferecidas pelos componentes integrados, é possível projetar geradores de funções com desempenhos comparáveis ao dos seus equivalentes discretos.

Este trabalho, que descreve o projeto de um gerador de funções integrado, desde a sua concepção em blocos passando pelo desenho e análise de cada um deles, até o "breadboard" do conjunto, geração da máscara, teste e aplicações, tem como objetivos a formação de recursos humanos na área de projeto de circuitos integrados analógicos e a obtenção de um equivalente nacional de um "chip" gerador de funções.

CAPÍTULO II

TÉCNICAS USUAIS DE GERAÇÃO DE FUNÇÕES

2.1 Introdução

A grande maioria dos geradores de funções possui o mesmo princípio básico de funcionamento. Uma onda triangular é gerada a partir da carga e descarga lineares de um capacitor, entre níveis bem determinados de tensão; um circuito detetor de nível responde à tensão sobre o capacitor e chaveia a direção do fluxo de corrente a cada vez que um dos limites de tensão é alcançado.

A escolha da onda triangular, como forma de onda básica, prende-se aos seguintes fatos:

- Simplicidade de construção de osciladores que geram esta forma de onda com uma faixa de operação que vai das baixas frequências até dezenas de MHz.

- Conteúdo harmônico relativamente baixo, facilitando sua conversão numa senoidal de baixa distorção.

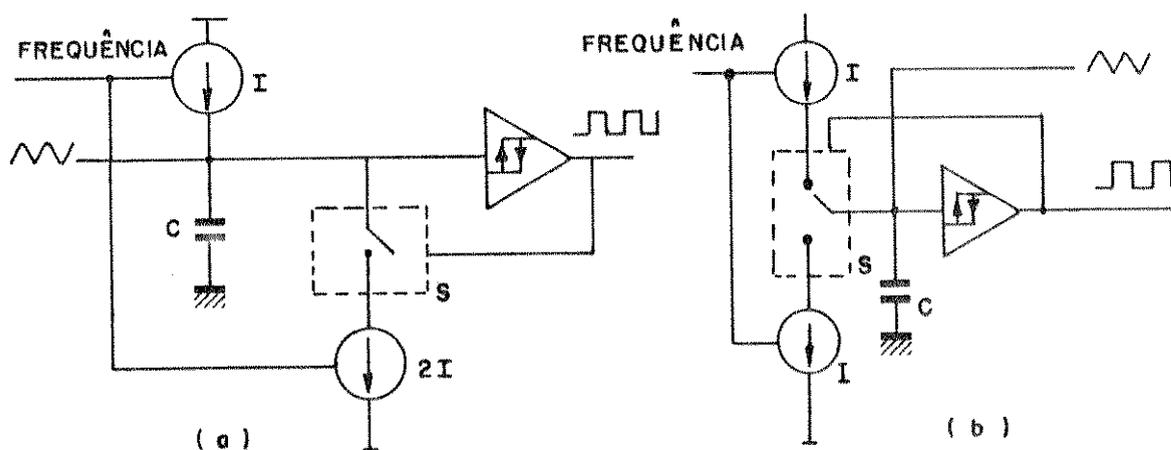


Figura 2.1 - Técnicas utilizadas na geração da triangular.

2.2 Técnicas de geração da triangular

Dentre as técnicas utilizadas na geração da forma de onda triangular, foram escolhidas duas que serão analisadas

a seguir.

- A figura 2.1 mostra o diagrama simplificado de dois circuitos que empregam o princípio descrito anteriormente.

- O circuito mostrado na figura 2.1.a é utilizado como oscilador triangular no gerador de funções integrado ICL-8038 fabricado pela INTERSIL [11].

Uma fonte de corrente de intensidade I , carrega constantemente o capacitor C . Um circuito comparador com HISTERESE (SCHMITT TRIGGER) monitora constantemente a tensão sobre o capacitor C e, quando o limite superior de tensão é alcançado, fecha a chave S , incluindo a fonte de corrente de intensidade $2I$ no circuito. O capacitor passa então a ser descarregado com uma corrente efetiva de intensidade I .

O circuito permanece neste estado, até que o limite de tensão inferior é atingido. Nesse instante, um sinal vindo do comparador desliga a chave S , desconectando, deste modo, a fonte de corrente $2I$ do circuito e fazendo com que o ciclo se repita.

A forma de onda triangular pode ser obtida a partir da tensão sobre o capacitor, empregando-se um amplificador com alta impedância de entrada, a fim de não introduzir distorções.

Pela figura 2.1 pode-se ver ainda como a forma de onda quadrada é obtida a partir do sinal que controla a chave de corrente S (saída do SCHMITT TRIGGER).

Com as correntes de carga e descarga iguais, a onda quadrada resultante terá um DUTY CYCLE de 50% e bastará apenas ser amplificada para tornar-se uma das formas de onda de saída do gerador.

- Na figura 2.1.b, as fontes de corrente possuem módulos iguais. O circuito comparador chaveia o capacitor entre elas, a cada vez que um dos níveis de comparação é atingido, carregando-o ou descarregando-o com uma corrente de intensidade I .

O esquema ora descrito é utilizado no gerador de funções da HEWLETT PACKARD modelo 3311 A [3].

- O ritmo de carga e descarga ou a frequência das for

mas de onda para ambos os circuitos é dado por:

$$f = \frac{I}{2CV_H} \quad (2.1)$$

Onde I é a corrente de carga ou descarga, em ampères, C o valor do capacitor em Farads e V_H é a Histerese ou diferença entre os níveis de disparo superior e inferior do Schmitt Trigger.

A relação acima mostra as grandezas com que se pode controlar a frequência da onda triangular e, conseqüentemente, das formas de onda fornecidas pelo gerador.

Na realidade, apenas a corrente I e o valor do capacitor C são utilizados para o controle da frequência, já que, como veremos mais tarde, a Histerese do comparador é uma das constantes do circuito.

2.3 - Conversão Triangular - Senóide

Após a geração da forma de onda básica (triangular), a próxima etapa é a sua conversão numa senóide com baixa distorção.

Existem basicamente duas técnicas utilizadas no projeto de geradores de funções para efetuar a conversão triangular-senóide.

- APROXIMAÇÃO POR SEGMENTOS DE RETA, UTILIZANDO-SE UMA REDE DE RESISTORES E DIODOS.

- CONVERSÃO POR AMPLIFICAÇÃO NÃO LINEAR.

2.3.1 Aproximação por Segmentos de Reta

Na chamada técnica de aproximação por segmentos de reta, a onda triangular passa por um circuito não linear constituído de diodos e resistores polarizados, de modo a prover um número de "pontos de quebra" simétricos nos ciclos positivo e negativo.

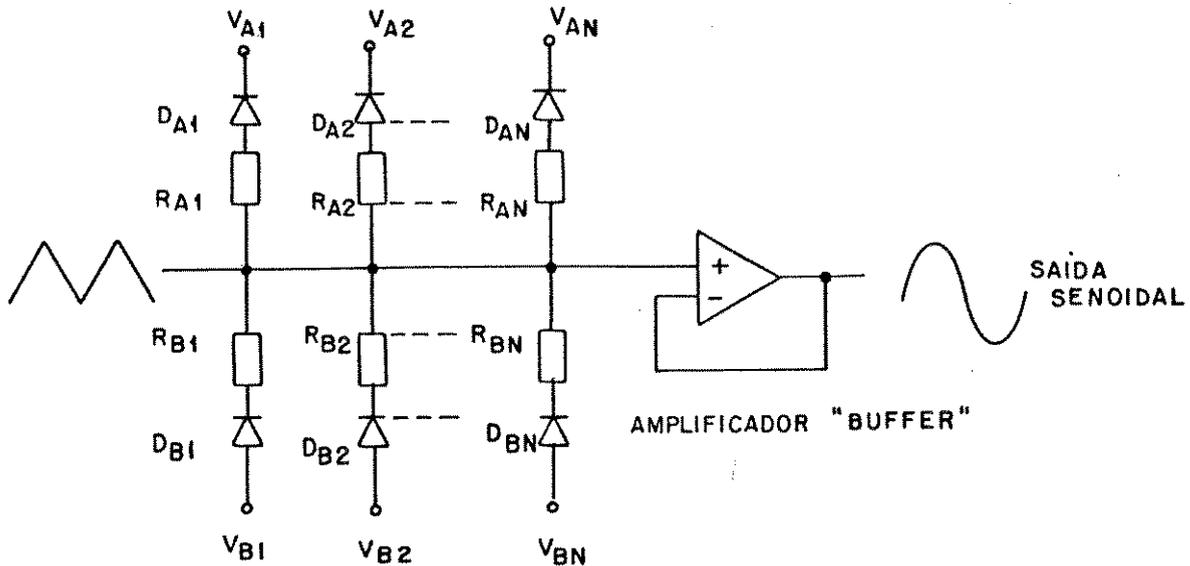


Figura 2.2 - Conversão utilizando a aproximação por segmentos de reta.

A figura 2.2 ilustra o princípio descrito acima [11].

Os diodos D_{A1} a D_{AN} têm seus catodos conectados às tensões de polarização V_{A1} a V_{AN} cada vez mais positivas, e entram em condução sequencialmente, durante o ciclo positivo da triangular de entrada.

Os resistores em série com os diodos (R_{A1} a R_{AN}) são responsáveis pela introdução dos N "pontos de quebra" no ciclo positivo da triangular, mudando a resistência vista pela entrada.

Um conjunto simétrico de resistores e diodos é utilizado para se obter o mesmo efeito com o ciclo negativo, sendo que, nesse caso, os diodos têm seus anodos conectados a tensões progressivamente mais negativas (V_{B1} a V_{BN}).

As tensões V_{AN} e V_{BN} possuem módulos iguais, porém

polaridades opostas em relação ao nível DC da triangular.

A saída senoidal é, então, isolada através de um "buffer", para evitar que o circuito conversor seja carregado.

Para que a senóide obtida apresente uma distorção harmônica total menor ou igual a 1%, pelo menos quatro "pontos de quebra" são necessários para cada semiciclo.

2.3.2 Conversão por Amplificação não Linear

A conversão triangular senóide pode também ser realizada através da amplificação não linear de uma onda triangular simétrica [2].

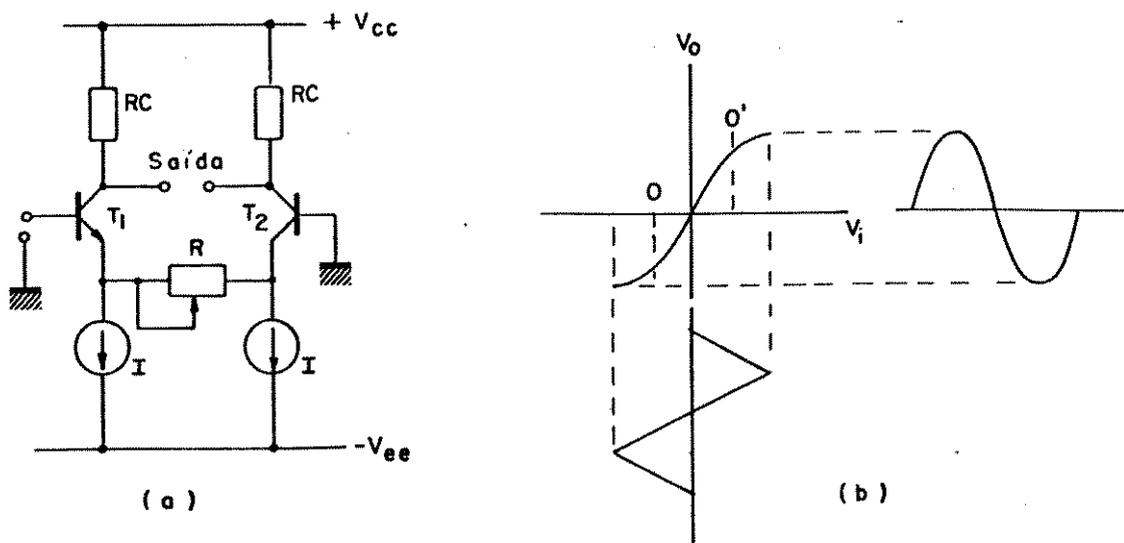


Figura 2.3 - Conversão por Amplificação não Linear

A figura 2.3 mostra a implementação desta técnica, empregando-se um estágio de ganho diferencial com os emissores dos transistores degenerados.

Na figura 2.3.b podemos ver a característica de transferência para esse circuito. A região compreendida entre os pontos 0 e 0' é linear, enquanto os extremos da curva têm comportamento logarítmico. Isto faz com que uma triangular, com amplitude adequada, tenha seus picos arredondados, aproximando-se bastante de uma senóide.

A vantagem desse conversor, em relação ao descrito anteriormente, é a baixa amplitude do sinal de entrada requerido.

CAPÍTULO III

CHAVE DE CORRENTE

3.1 Introdução

Neste capítulo será examinado em detalhes o circuito responsável pelo controle das correntes que carregam e descarregam o capacitor externo, usado para gerar a forma de onda triangular.

3.2 Chave utilizando uma Ponte de Diodos

A figura 3.1 mostra uma chave de corrente que utiliza uma Ponte de Diodos.

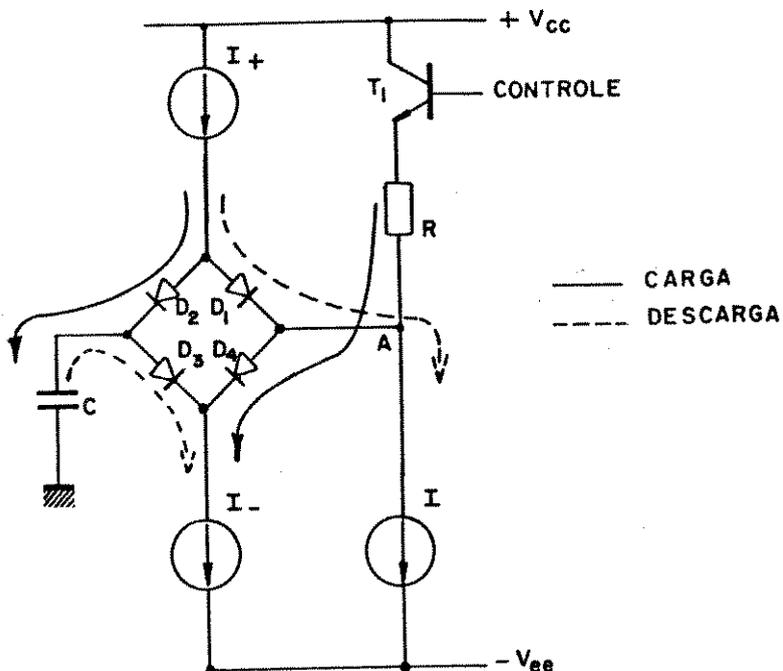


Figura 3.1 - Chave de Corrente empregando uma Ponte de Diodos

Este circuito é utilizado em alguns equipamentos comerciais, chegando a operar em frequências da ordem de 250 MHz [4]. Seu funcionamento pode ser descrito da seguinte

maneira:

O capacitor C é carregado pela corrente de intensidade constante I_+ e descarregado pela corrente I_- , também de intensidade constante (para uma determinada frequência). O chaveamento destas correntes é feito pela Ponte de Diodos (D_1 a D_4), a qual é controlada por um comparador rápido com HISTERESE (SCHMITT TRIGGER).

Durante a fase de carga, toda a corrente I_+ é dirigida para o capacitor, enquanto a corrente I_- flui através do diodo D_4 , vinda do transistor T_1 . Isto ocorre quando o ponto A, na Figura 3.1 está num potencial mais alto que o maior valor da excursão positiva da triangular sobre o capacitor. Nesta condição, os diodos D_1 e D_3 estão reversamente polarizados.

Assim que a tensão sobre o capacitor atinge o nível adequado, o Schmitt Trigger muda de estado e o potencial no ponto A torna-se mais baixo que o mínimo valor da excursão decrescente da triangular. O diodo D_1 passa a conduzir, enquanto os diodos D_2 e D_3 estarão cortados.

A corrente I_- descarrega o capacitor, enquanto a corrente I_+ flui através do diodo D_1 para a fonte de corrente I.

Pela discussão acima, fica claro que, durante o ciclo de carga, o transistor T_1 deve ser capaz de fornecer uma corrente que é igual à soma das correntes I_- e I, ou seja:

$$I_{T_1} \text{ CARGA} = I_- + I \quad (3.1)$$

Durante o ciclo de descarga a corrente I_+ deve ser totalmente absorvida pela fonte de corrente de intensidade I, portanto:

$$I_{T_1} \text{ DESCARGA} = I - I_+ \quad (3.2)$$

3.3 Chave de Corrente empregando um Par Diferencial

Uma outra alternativa para a implementação da chave

de corrente é mostrada na Figura 3.2.

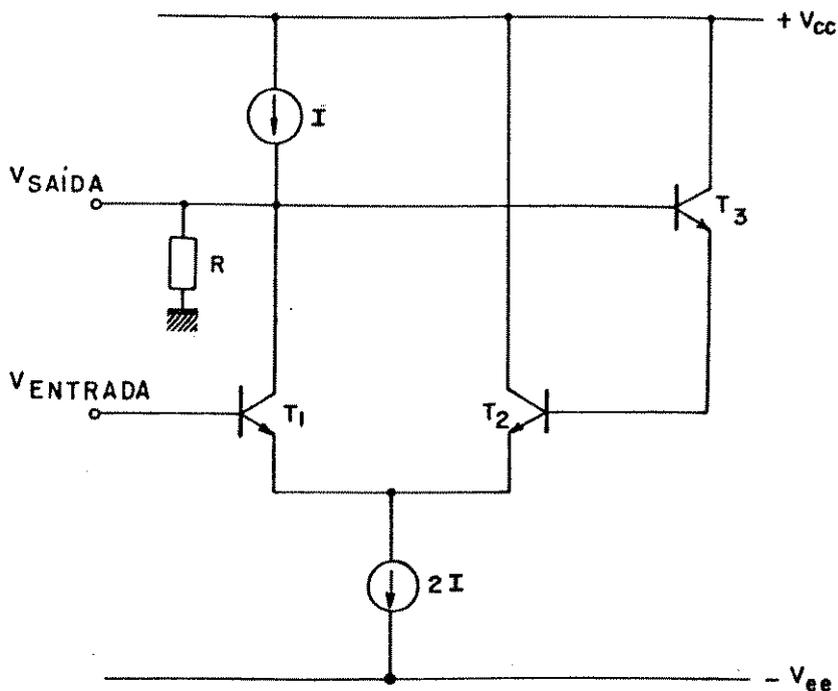


Figura 3.2 - Chave de Corrente empregando Par Diferencial

O circuito proposto é constituído basicamente por um par diferencial e duas fontes de corrente, uma de valor I e outra de valor $2I$.

O transistor T_1 tem sua base ligada a um potencial V , menor que o valor mínimo da tensão sobre o capacitor, para evitar sua saturação e o transistor T_2 tem sua base conectada à saída do Schmitt Trigger.

Quando o sinal vindo do Schmitt Trigger tem um nível maior que a tensão V presente na base de T_1 , T_2 estará conduzindo e T_1 estará cortado. A corrente de módulo $2I$ flui totalmente através de T_2 , enquanto o capacitor é carregado linearmente pela fonte de corrente de intensidade I .

No momento em que a tensão sobre o capacitor atinge um valor adequado, o Schmitt Trigger muda de estado. Isto faz com que a tensão na base de T_2 seja menor que aquela presente na base de T_1 , levando o transistor T_2 ao corte e T_1 à condução.

O capacitor continua sendo carregado pela fonte de corrente I e descarregado pela fonte $2I$ através do transistor T_1 , ou seja, sofre uma descarga linear com uma corrente de intensidade I .

O processo de descarga continua até que o nível inferior da triangular seja alcançado, quando o comparador muda mais uma vez de estado e o ciclo se repete.

3.4 Projeto da Chave

A chave utilizada neste projeto é a que emprega a ponte de diodos, implementados a partir da utilização das junções base emissor dos transistores $T_{15} - T_{18}$ (Figura 3.3).

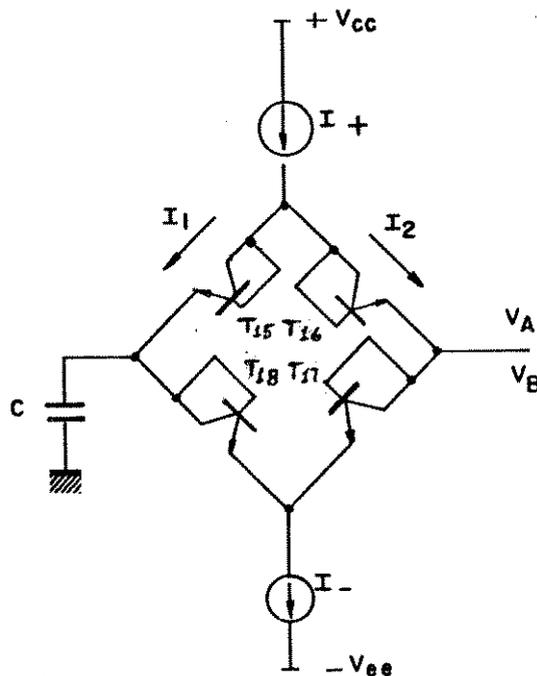


Figura 3.3 - Chave de Diodos

A chave deve controlar o fluxo de corrente no capacitor, de acordo com as tensões V_A e V_B presentes no lado oposto da ponte.

A tensão sobre o capacitor, como veremos no capítulo VI, tem para valores máximo e mínimo os seguintes:

$$V_C \text{ máx} = 2.4 \quad (3.3)$$

$$V_C \text{ mín} = 0,4 \quad (3.4)$$

A partir destes dados pode-se calcular os valores das tensões V_A e V_B necessárias ao controle da chave.

A tensão V_A é calculada do seguinte modo:

Pela Figura 3.3 temos que:

$$I_+ = I_1 + I_2 \quad (3.5)$$

e

$$V_A = V_C \text{ máx} + V_{BE1} - V_{BE2} \quad (3.6)$$

$$\text{Com } V_{BE1} = V_T \ln \frac{I_1}{I_S} \quad (3.7)$$

e

$$V_{BE2} = V_T \ln \frac{I_2}{I_S} \quad (3.8)$$

onde V_T é a tensão termodinâmica e I_S é a corrente de saturação dos transistores.

Partindo das equações 3.7 e 3.8, teremos:

$$V_{BE1} - V_{BE2} = V_T \ln \frac{I_1}{I_2} \quad (3.9)$$

Deve-se determinar o valor mínimo de V_A para que o diodo T_{16} seja cortado e o T_{15} seja colocado em condução.

Substituindo a equação 3.9 na 3.6 e utilizando os dados já conhecidos, teremos:

$$V_D \text{ máx} = 2,4 + V_T \ln \frac{I_1}{I_2} \quad (3.10)$$

I_1 vale 99,9% de I_+ , V_A valerá:

$$V_D \text{ máx} = 2,59 \text{ V} \quad (3.11)$$

ou seja, para que o diodo T_{16} esteja garantidamente cortado, utiliza-se para V_A o valor:

$$V_D \text{ máx} = 2,7 \text{ V} \quad (3.12)$$

Um raciocínio análogo ao acima pode ser feito para mostrar que o diodo D_{18} também estará bloqueado e D_{17} estará conduzindo.

Para determinar a tensão V_B , a equação 2.6 torna-se:

$$V_D \text{ mín} = V_C \text{ mín} + V_{BE1} - V_{BE2} \quad (3.13)$$

Utilizando o raciocínio anterior e substituindo os valores conhecidos, no caso de I_2 valendo 99,9% de I_1 , teremos para valor da tensão $V_D \text{ mín}$:

$$V_D \text{ mín} = 0.21 \text{ V} \quad (3.14)$$

ou seja, para valores abaixo daquele dado pela equação 3.14 o diodo D_{18} estará certamente cortado. Raciocínio semelhante pode ser empregado para mostrar que o diodo D_{17} está cortado e o D_{16} conduzido.

3.5 Projeto dos Espelhos

3.5.1 Projeto do Espelho Superior

A faixa de operação em frequência do gerador de funções integrado vai de 1 Hz a 100 kHz, implicando na escolha de uma faixa de correntes que vai de 5 μA a 50 μA e capacitores num range de 125 pf a 1.25 μF (Cap.IV).

Para a reflexão da corrente I_+ , torna-se necessário o emprego de transistores do tipo PNP no projeto do espelho responsável por aquela corrente.

Devido ao baixo valor do beta apresentado pelos transistores do tipo PNP, a configuração escolhida foi o espelho completo de Wilson, já que este apresenta a melhor relação de transferência [10]; que é dada por:

$$\eta = \frac{\beta (\beta + 2)}{\beta (\beta + 2) + 2} \quad (3.15)$$

Para transistores do tipo PNP com $\beta = 10$, a relação dada pela equação 3.15 vale:

$$\eta = 0.97 \quad (3.16)$$

ou seja, teremos um erro de 3% entre a corrente de referência gerada pelo conversor tensão-corrente e a corrente refletida I_+ .

A figura 3.4 mostra uma sugestão inicial para o circuito, onde os transistores T_1 a T_4 formam o espelho de Wilson.

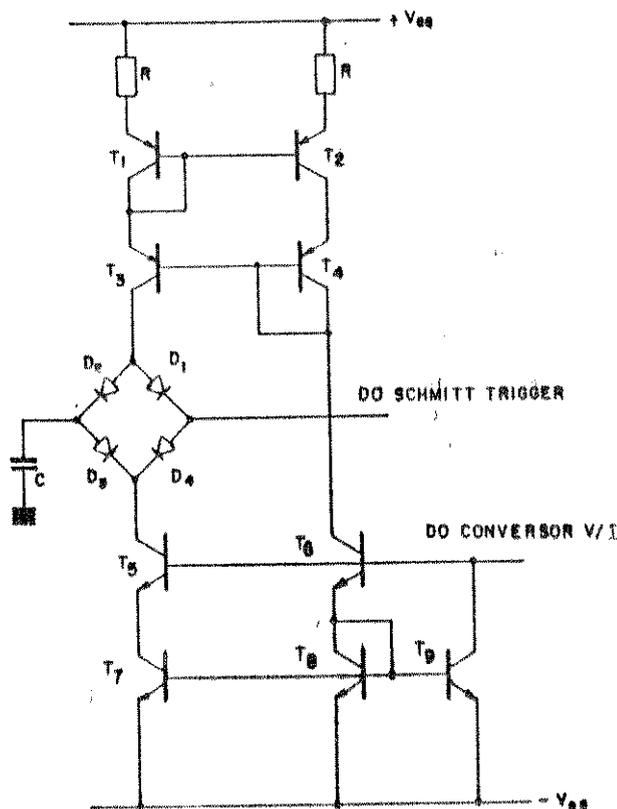


Figura 3.4 - Chave de Corrente incluindo Espelhos

3.5.2 Projeto do Espelho Inferior

Os transistores $T_5 - T_9$ formam o espelho que reflete a corrente I_- a partir da corrente de referência gerada pelo conversor tensão corrente.

Este espelho foi projetado de modo a fazer com que a razão entre a corrente que entra e a que sai da chave de diodos seja a mais próxima da unidade, garantindo, deste modo, que o erro na simetria da onda triangular seja mínimo.

Os transistores T_5 e T_6 atuam como "cascodes" para evitar que os transistores $T_7 - T_9$ sofram a influência do efeito Early. [17]

A fim de demonstrar como o erro de simetria é minimizado, deve-se supor que a função de transferência do espelho superior é dada por:

$$\eta = T \quad (3.17)$$

A corrente de referência do espelho superior é dada por:

$$I_{REF+} = \alpha_{NPN} I_{E6} \quad (3.18)$$

onde

I_{E6} é a corrente de emissor do transistor T_6

α = ganho de corrente em base comum.

A corrente I_+ será então:

$$I_+ = T\alpha_{NPN} I_{E6} \quad (3.19)$$

Se os transistores possuem betas iguais, pode-se escrever:

$$I_{E6} = I_{E5} + 3I_b \quad (3.20)$$

onde

I_b é a corrente de base dos transistores.

Substituindo a equação 3.20 na 3.19, teremos:

$$I_+ = T\alpha_{\text{NPN}} I_{E6} = T\alpha_{\text{NPN}} I_{E5} + T\alpha_{\text{NPN}} 3I_b \quad (3.21)$$

A razão entre a corrente que entra e a que sai da ponte de diodos é:

$$r = \frac{T\alpha_{\text{NPN}} I_{E6}}{\alpha_{\text{NPN}} I_{E5}} = \frac{T\alpha_{\text{NPN}} I_{E5} + T\alpha_{\text{NPN}} 3I_b}{\alpha_{\text{NPN}} I_{E5}} \quad (3.22)$$

ou

$$r = T \left(1 + \frac{3I_b}{I_{E5}} \right) \quad (3.23)$$

Com

$$\frac{I_D}{I_E} = \frac{\alpha_{\text{NPN}}}{\beta_{\text{NPN}}} \quad (3.24)$$

$$\text{e } \beta_{\text{NPN}} \approx 100 \quad (3.25)$$

Substituindo a equação 3.16 na 3.23 teremos:

$$r = 0,9964 \quad (3.26)$$

A equação 3.26 mostra que, utilizando-se o esquema proposto, garante-se um erro de 0,3% na simetria da forma de onda triangular.

3.6 Breadboard do Circuito

Foi feito o Breadboard do circuito mostrado na Figura 3.4, visando caracterizar o seu desempenho.

Foram utilizados arrays de transistores do tipo CA 3046 da RCA para os transistores do tipo NPN e transistores discretos BC 557, para os do tipo PNP.

O circuito teve um desempenho muito bom até frequências de chaveamento em torno de 50 kHz, apresentando problemas de distorção, na forma de onda triangular, para frequências próximas de 100 kHz.

Notou-se também que, para uma mesma frequência (acima de 50 kHz), a distorção apresentava-se de modo mais perceptível nos capacitores de menor valor de capacitância e aumentava à medida que esta capacitância se aproximava do valor das capacitâncias internas dos transistores.

A solução adotada foi a de escalonar o valor dos capacitores (TAB 3.1) e das correntes I_+ e I_- uma década acima e modificar o circuito dos espelhos para possibilitar sua operação no novo range de correntes.

A Tabela 3.1 mostra os novos valores dos capacitores, bem como as faixas de frequências cobertas por eles.

10 kHz - 100 kHz	$c = 1.25 \text{ nF}$
1 kHz - 10 kHz	$c = 12.5 \text{ nF}$
100 kHz - 1 kHz	$c = 125 \text{ nF}$
10 Hz - 100 Hz	$c = 1.25 \text{ } \mu\text{F}$
1 Hz - 10 Hz	$c = 12.5 \text{ } \mu\text{F}$

Tabela - 3.1

A principal modificação foi feita no espelho superior já que este, sendo constituído de transistores do tipo PNP laterais, não é capaz de fornecer correntes acima de algumas dezenas de microamperes.

A figura 3.5 mostra a chave de corrente completa, já incluindo as modificações no espelho superior.

Os transistores T_1 , T_2 , T_{19} e T_{20} formam um amplificador diferencial que controla a corrente fornecida ao espelho superior, limitando-a numa faixa de 5 μA a 50 μA . O controle é feito a partir da tensão na entrada do par diferencial, que é obtida em um divisor de tensão formado por dois resistores e um potenciômetro externos (R_1 , R_2 e POT_1).

A saída do espelho superior ganhou mais dois transis

tores (T_5 e T_8) em paralelo, com a finalidade de dobrar a corrente de saída.

O arranjo formado pelos transistores $T_9 - T_{14}$ tem a função de multiplicar a corrente de saída do espelho por cinco, fazendo com que a corrente I_+ seja dez vezes maior que a corrente de entrada (controlada pelo par $T_1 - T_2$).

Existe ainda a possibilidade de conectar mais dois transistores T_{24} e T_{25} , de modo a manter o espelho funcionando como antes. A entrada da ponte de diodos poderia ser comutada entre o espelho normal e o multiplicador de corrente, de modo que, chaveando simultaneamente os resistores que definem a faixa de correntes no conversor tensão-corrente, a faixa de décimos e centésimos de Hertz pudesse ser coberta.

3.7 Cálculo dos Resistores do Controle de Simetria

Uma faixa de 50 mV a 100 mV foi estabelecida para operação do controle de simetria. Os resistores e potenciômetro externos podem então ser determinados como segue:

A corrente que passa pelo divisor de tensão é estabelecida como sendo igual a 10 μ A.

Quando o potenciômetro está na posição de mínima resistência, a tensão na base de T_1 é igual à queda sobre o resistor R_2 , portanto:

$$56 \text{ mV} = R_2 \cdot 10 \mu\text{A} \quad (3.27)$$

Logo

$$R_2 = 5,6 \text{ K}\Omega \quad (3.28)$$

A tensão no ponto de máxima resistência é igual a 100 mV, portanto a resistência do potenciômetro vale:

$$100 \text{ mV} = R_{\text{POT1}} (100 \text{ mV} - 56 \text{ mV}) \quad (3.29)$$

$$R_{POT1} = 4,4 \text{ K}\Omega \quad (3.30)$$

A resistência R_1 é então:

$$R_1 = \frac{V_{CC} + V_{EE}}{10 \text{ }\mu\text{A}} - (R_{POT} + R_2) \quad (3.31)$$

Logo

$$R_1 \approx 1.6 \text{ M}\Omega \quad (3.32)$$

O circuito mostrado na Figura 3.5, e ora descrito, foi simulado no "SPICE" e o resultado pode ser visto na Figura 3.6.

O gráfico mostra as correntes na entrada e saída do espelho multiplicador, bem como a razão entre elas (escalonada para melhor visualização).

Pela figura vê-se claramente que, para tensões de entrada no controle de simetria variando entre 56 mV e 200 mV, a corrente de saída pode ser controlada entre 500 μA e $\approx 0 \text{ }\mu\text{A}$.

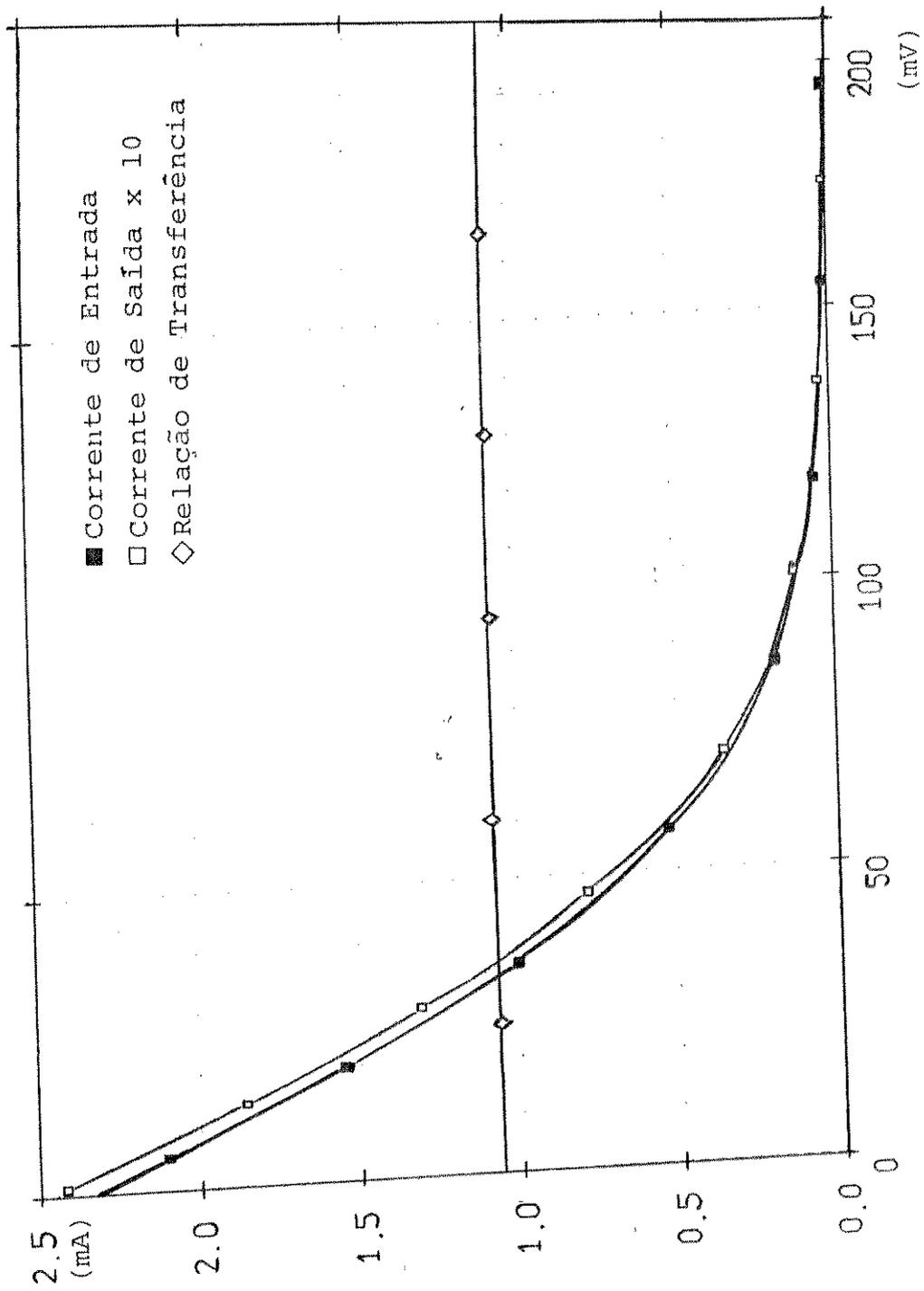


Figura 3.5 - Resultado da Simulação com PSPICE

CAPÍTULO IV

CONVERSOR TENSÃO-CORRENTE

4.1 Considerações Gerais

No capítulo anterior mostrou-se como a onda triangular é gerada a partir da carga e descarga lineares de um capacitor por espelhos de corrente. Para isso, é necessária uma corrente de referência independente de variações da fonte de alimentação e da temperatura. Além disso, como esta corrente é responsável pela frequência das formas de onda de saída do gerador, deve-se procurar obter, também, o máximo de linearidade entre a corrente de referência e o sinal vindo do dispositivo externo responsável pela escolha da frequência.

O controle de frequência é feito a partir de um potenciômetro instalado no painel do instrumento.

A posição do potenciômetro é convertida na corrente de referência que, por sua vez, controla as correntes que carregam e descarregam o capacitor, definindo, portanto, a frequência.

Existem várias maneiras de realizar a conversão posição corrente [3]. Optamos por uma solução bastante simples, mas que atende perfeitamente aos requisitos deste projeto

A figura 4.1, mostra a proposta inicial para o conversor.

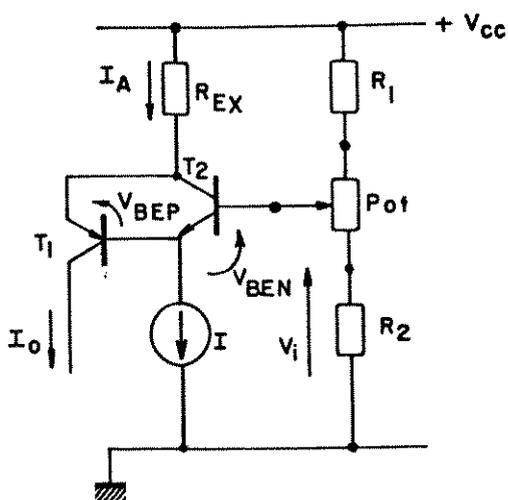


Figura 4.1 - Proposta inicial para o conversor V/I

Como o potenciômetro que define a frequência é ligado como divisor de tensão, consegue-se uma tensão de saída que varia linearmente com a sua posição angular.

O circuito mostrado na Figura 4.1 converte a tensão de saída do divisor na corrente de referência para a chave de corrente.

Pelo exame do circuito, desprezando as correntes de base, temos as seguintes relações:

$$I_A = I_X + I_0 \quad (4.1)$$

$$\frac{V_{CC} - V_i + V_{BEN} - V_{BEP}}{R_{EX}} = I_A \quad (4.2)$$

O resistor R_{EX} é externo, devido aos requisitos de precisão e estabilidade com a temperatura.

Analisando a equação 4.2, vemos que a tensão de entrada V_i cai de um V_{BE} e é acrescida de outro, e a tensão resultante é dividida pelo resistor externo R_{EX} , definindo a corrente I_A .

Se as tensões de base-emissor dos transistores forem iguais, a equação 4.2 torna-se:

$$\frac{V_{CC} - V_i}{R_{EX}} = I_A \quad (4.3)$$

Substituindo a equação 4.3 na 4.1, temos:

$$\frac{V_{CC} - V_i}{R_{EX}} - I_X = I_0 \quad (4.4)$$

A corrente I_X , constante, polariza o transistor T_2 , enquanto I_0 é a corrente de saída resultante da conversão.

Analisando a equação 4.2, vemos que a corrente I_A e consequentemente I_0 , dependem das tensões de base emissor dos transis

tores T_1 e T_2 , ou melhor, da diferença entre elas. Desprezando as correntes de base, esta diferença é dada por:

$$\Delta V_{BE} = V_T \ln \left(\frac{I_0 I_{SN}}{I_X I_{SP}} \right) \quad (4.5)$$

onde

V_T Tensão Termodinâmica
 I_{SN} Corrente de Saturação do Transistor NPN
 I_{SP} Corrente de Saturação do Transistor PNP

A corrente de saída I_0 será então:

$$I_0 = \frac{V_i + \Delta V_{BE}}{R_{EX}} - I_X \quad (4.6)$$

A equação mostra que, no caso de valores não nulos de ΔV_{BE} , a corrente de saída sofrerá efeitos não lineares.

No caso de um perfeito casamento entre os V_{BE} 's dos transistores, desapareceriam os efeitos não lineares e a influência da temperatura embutida em V_T .

Também a corrente I_X tem influência sobre a corrente de saída I_0 , influência esta que pode ser bastante atenuada efetuando-se algumas modificações no circuito básico.

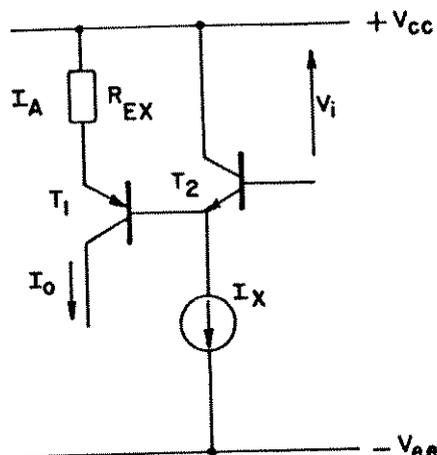


Figura 4.2 - Conversor V/I modificado

A figura 4.2 mostra o conversor V/I modificado. O coletor de T_2 foi desconectado do emissor de T_1 e conectado à linha de alimentação $+V_{CC}$.

O circuito é alimentado por fontes de tensão simétricas, para aproximar-se mais das condições reais de funcionamento.

Da análise do circuito mostrado, temos que:

$$I_0 = \alpha \text{ PNP } I_A \quad (4.7)$$

A corrente I_A é dada por (Tensões em Relação ao Terra).

$$I_A = \frac{V_{CC} - V_i - V_{BEN} + V_{BEP}}{R_{EX}} \quad (4.8)$$

onde

$$V_{BEN} = V_T \ln (I_X/I_{SN}) \quad (4.9)$$

$$V_{BEP} = V_T \ln (I_0/I_{SP}) \quad (4.10)$$

Na equação 4.8 foi desprezada a corrente de base de T_2 .

4.2 - Limites de Operação

Foi estabelecido como limite superior de frequência, para o gerador de funções integrado, o valor de 100 KHz para um capacitor de 125 pf.

Com os dados acima, calculamos a corrente máxima a ser fornecida pelo conversor V/I, sendo esta:

$$\frac{\Delta V}{\Delta t} = \frac{I_{0\text{máx}}}{C} \quad (4.11)$$

$$I_{0\text{máx}} = 50 \mu\text{A} \quad (4.12)$$

onde

- C Valor da Capacitância em Farads
 ΔV Amplitude pico a pico da triangular
 Δt Metade do período da triangular

Substituindo os dados conhecidos tem-se:

$$I_{0\text{ máx}} = 50\mu\text{A} \quad (4.13)$$

Utilizando-se um capacitor para cada década de frequência, teremos um total de cinco num range entre $1.25\ \mu\text{F}$ e $125\ \text{pF}$, para correntes entre $5\mu\text{A}$ e $50\mu\text{A}$.

Como foi visto no capítulo III, o range de corrente acima não permite a obtenção de uma boa forma de onda triangular, sendo necessário o deslocamento, uma década acima, do range de corrente e dos capacitores.

A corrente máxima de saída será portanto:

$$I_{0\text{ máx}} = 500\mu\text{A} \quad (4.14)$$

E o capacitor para a última década de frequências será, então:

$$C = 1.25\ \text{nF} \quad (4.15)$$

Pela tabela 3.1, vê-se claramente que, para a gama de frequência requerida, o conversor V/I deve ser capaz de fornecer uma corrente de saída numa faixa que vai de $50\mu\text{A}$ a $500\mu\text{A}$.

Uma vez estabelecidos os limites da corrente de saída e os valores dos capacitores necessários à operação do gerador, foi feita uma análise da performance do conversor V/I.

A partir da equação 4.8, temos que:

$$I_A = \frac{V_{CC} - (V_i + V_{BEN} - V_{BEP})}{R_{EX}} \quad (4.16)$$

com

$$V_{BEN} - V_{BEP} = \Delta V_{BE} \quad (4.17)$$

e

$$\Delta V_{BE} = V_T \ln (I_X/I_0) \quad (4.18)$$

A partir das equações acima, foram obtidas algumas curvas que mostram a variação de ΔV_{BE} com a corrente de saída I_0 , tendo a corrente I_X como parâmetro.

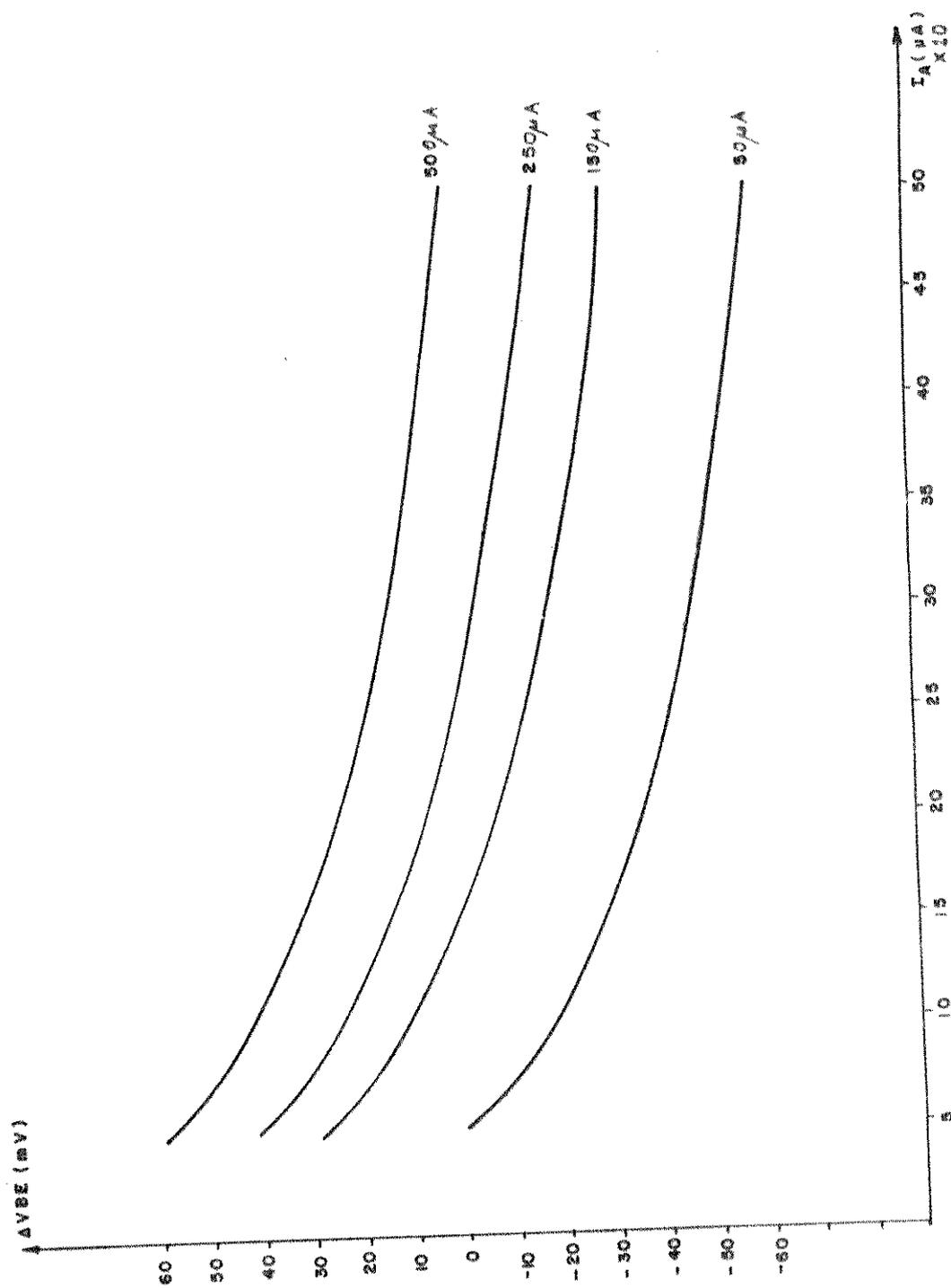


Figura 4.3 - Variação de ΔV_{BE} em função de I_0

Das curvas mostradas na Figura 4.3, a que apresenta o comportamento mais simétrico, para ΔV_{BE} em torno do zero, é aquela para o valor de I_X igual a $250 \mu A$, sendo este valor adotado para a polarização do transistor T_2 .

O passo seguinte foi a determinação da gama de tensões de entrada (V_i) para a operação do conversor V/I na faixa de correntes já definida anteriormente.

Mais uma vez, através da equação 4.9, temos:

$$I_A = \frac{V_{CC} - (V_i + V_{BEN} - V_{BEP})}{R_{EX}}$$

onde

$$V_{BEP} = V_T \ln (I_0 / I_{SP})$$

e

$$I_0 = \alpha_{PNP} \cdot I_A \quad (4.19)$$

ou seja

$$V_{BEP} = \frac{V_{CC} - (V_i + V_{BEN} - V_{BEP}(I_A))}{R_{EX}} \quad (4.20)$$

Na equação 4.20, onde foi explicitada a dependência de V_{BEP} em I_A , vê-se claramente que esta é do tipo transcendental. Como queremos obter a tensão correspondente a um determinado valor de corrente, a equação é rearranjada, tornando-se:

$$V_i = V_{CC} - R_{EX} I_A + V_{BEN} - V_{BEP} \quad (4.21)$$

A equação 4.21 mostra a relação entre a corrente de saída I_0 e a corrente sobre o resistor externo R_{EX} . Para um beta típico de 10 esta relação vale:

$$I_0 = 0.91 I_A \quad (4.22)$$

Visando a simplificação dos cálculos que se seguem, vamos supor que a corrente sobre o resistor R_{EX} (I_A) seja igual à corrente de saída I_0 .

A partir da equação 4.21, foi gerada uma tabela de valores para a tensão de entrada (V_i) como função da corrente sobre o resistor externo R_{EX} , o qual teve seu valor escolhido como sendo:

$$R_{EX} = 10K \quad (4.23)$$

I_A	V_i
50 μ A	7.484460
100 μ A	6.966430
150 μ A	6.455890
200 μ A	5.948410
250 μ A	5.442610
300 μ A	4.937870
350 μ A	4.433860
400 μ A	3.930390
450 μ A	3.427330
500 μ A	2.924590

Tabela 4.1

Com o intuito de verificar a linearidade na conversão V/I obtida, fez-se a regressão linear com os pontos mostrados na Tabela 4.1.

A equação da melhor reta obtida com este processo, é então:

$$V_i = -101176.81 \times I_A + 7.97790 \quad (4.24)$$

A linearidade dos pontos da Tabela 4.1 foi verificada plotando-se uma curva que mostra a diferença percentual em relação à melhor reta (Figura 4.4).

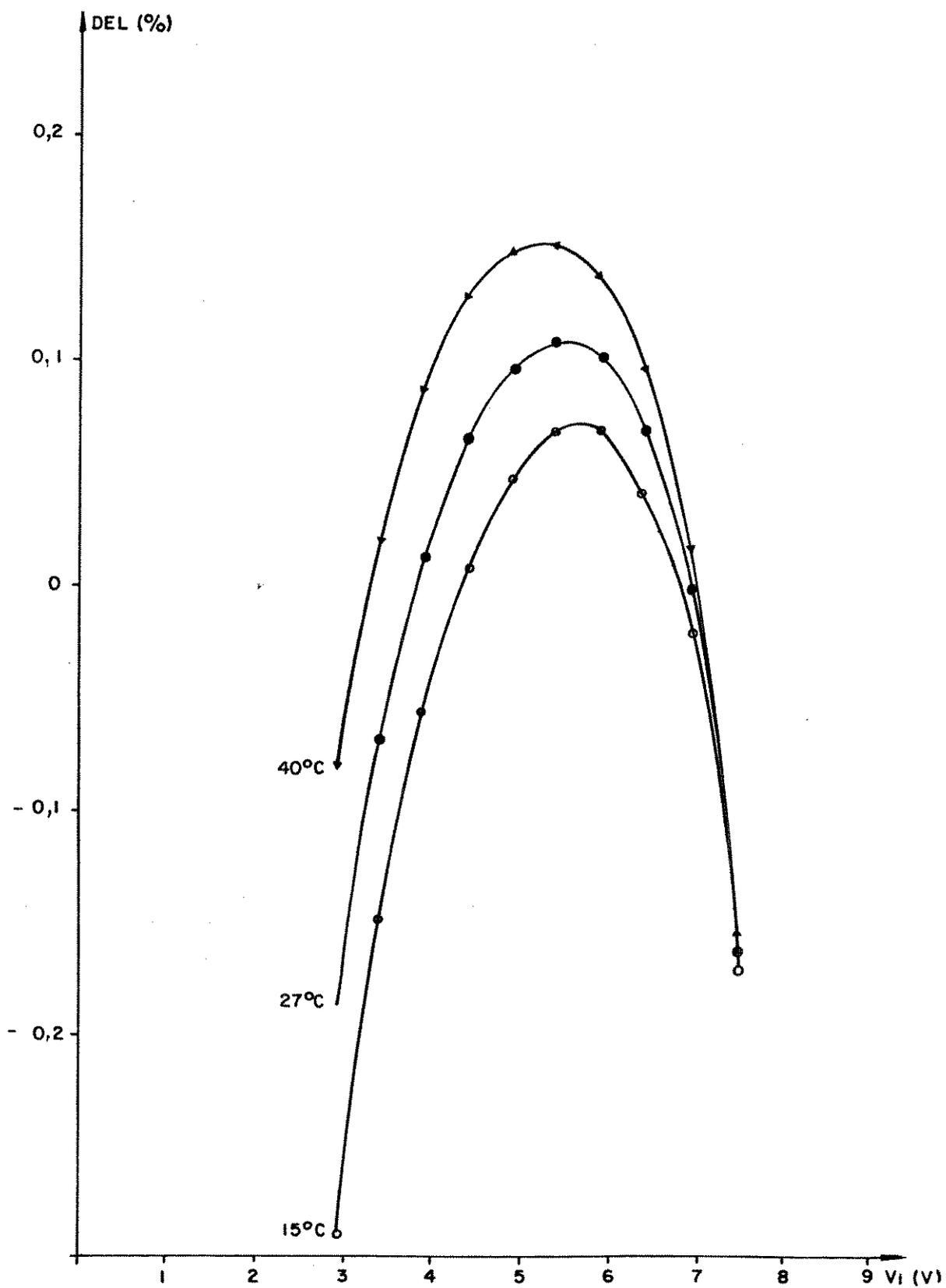


Figura 4.4 - Diferença percentual em relação a melhor reta.

Analisando-se a curva da Figura 4.4, verifica-se claramente que o erro de linearidade (DEL) é menor que 0,2%.

4.3 Efeitos da Temperatura

Até aqui não foram feitas quaisquer considerações sobre o efeito da temperatura neste bloco. Todos os cálculos foram feitos para a temperatura ambiente (27°C).

Foi estabelecida como faixa de operação em temperatura para o gerador de funções integrado, a que vai de $+15^{\circ}\text{C}$ a $+40^{\circ}\text{C}$. A fim de verificar o comportamento da corrente de saída com a temperatura, foram plotadas mais duas curvas na figura 4.4 para os valores extremos da faixa de operação em relação à temperatura ambiente.

4.4 Polarização do Circuito

Uma vez definidas as faixas de operação do conversor V/I, trataremos agora do problema relativo à alimentação e polarização deste circuito, para que possa atender aos requisitos de linearidade e estabilidade com a temperatura.

Foi visto que a frequência das formas de onda de saída do gerador é função da corrente de referência gerada pelo conversor V/I. Pela equação 4.16, vê-se também que esta mesma corrente depende da fonte de alimentação.

Para conseguir uma boa estabilidade da corrente de referência, torna-se imprescindível a utilização de uma referência de tensão independente da fonte de alimentação e da temperatura.

Existem muitas maneiras de se realizar uma referência de tensão, sendo que as do tipo Band-Gap apresentam o melhor desempenho [10].

Uma outra maneira de se construir uma referência de tensão é utilizando uma junção base-emissor reversamente polarizada a qual, nesta condição, funciona como um zener com uma tensão reversa BV_{BE0} , num range que vai de 6 a 8 Volts.

A figura 4.5 mostra o esquema utilizado como fonte de referência de tensão.

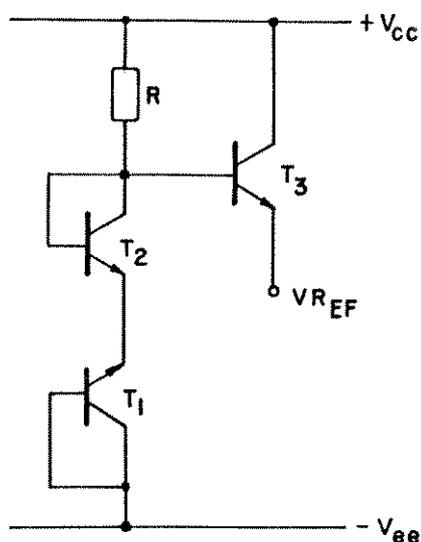


Figura 4.5 - Referência de Tensão para o Conversor V/I.

Na figura acima, o transistor T_1 é o Zener, o transistor T_2 é usado como diodo, o resistor define a corrente de polarização e o transistor T_3 atua como "Buffer", evitando perturbações na corrente de polarização do Zener.

O Zener construído a partir de T_1 possui um coeficiente de temperatura que varia entre $+2$ a $+4$ $\text{mV}/^\circ\text{C}$ (para BV_{BE0} entre 6 a 8 Volts); por este motivo, o diodo formado por T_2 , o qual possui um coeficiente de temperatura da ordem de -2 $\text{mV}/^\circ\text{C}$, é colocado em série com o Zener T_1 , fazendo com que o coeficiente térmico total varie entre 0 a $+2$ $\text{mV}/^\circ\text{C}$, para BV_{BE0} no range já citado.

O conjunto formado pelos transistores T_1 e T_2 é conhecido como Zener compensado e, além do coeficiente térmico bastante reduzido, possui a vantagem de poder ser integrado numa mesma ilha.

No caso de um perfeito casamento entre as tensões de base-emissor dos transistores T_2 e T_3 , a tensão de referência seria dada por:

$$V_{REF} = BV_{BE0} \quad (4.25)$$

Com a inclusão do transistor T_3 no circuito, o coeficiente térmico da sua tensão base emissor deverá ser levado em conta nos cálculos do coeficiente térmico total, fazendo com que este agora esteja num range que vai de $+2 \text{ mV}/^\circ\text{C}$ a $+4 \text{ mV}/^\circ\text{C}$.

4.5 Versão Final do Conversor V/I

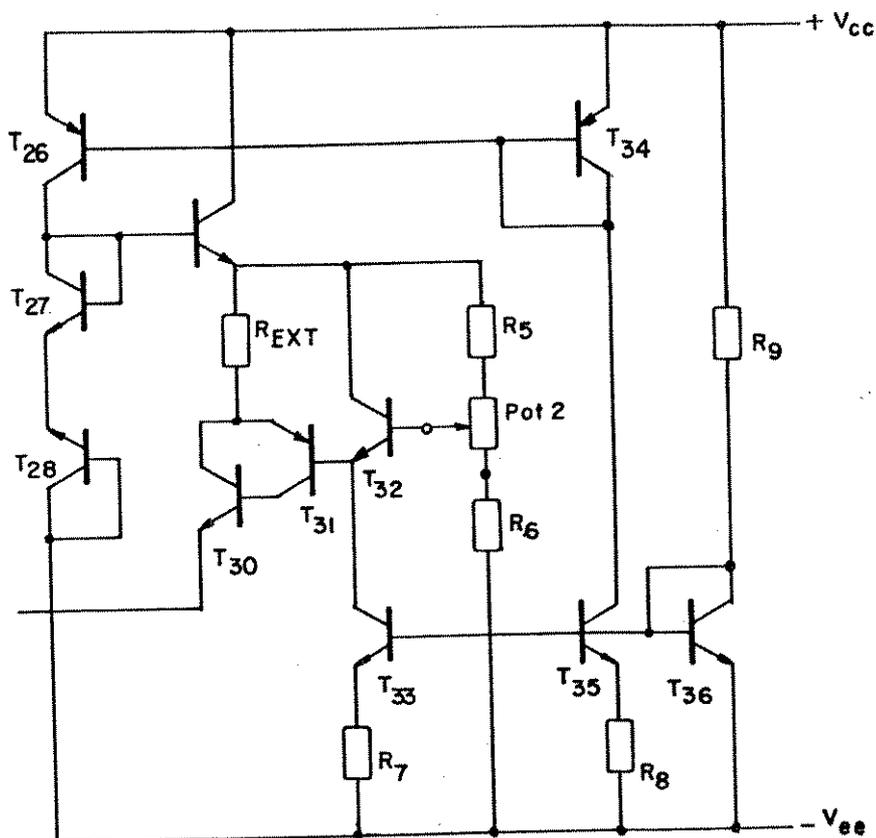


Figura 4.6 - Conversor V/I Completo.

A figura 4.6 apresenta a versão final do conversor V/I, na qual estão incluídas algumas modificações visando a futura versão integrada.

O resistor R foi substituído pela fonte de corrente formada pelos transistores T_{26} , T_{34} , T_{35} e pelo resistor R_8 .

O Zener necessita de uma corrente de polarização da ordem de $10 \mu\text{A}$ [15]. A partir deste dado, pode-se determinar o resistor R_8 da seguinte forma:

Os transistores T_{26} e T_{34} formam um espelho de corrente simples, cuja característica de transferência [10] é dada por:

$$\eta = \frac{1}{1 + 2/\beta} \quad (4.26)$$

Para um transistor do tipo PNP com $\beta = 10$, esta característica vale

$$\eta = 0.833 \quad (4.27)$$

ou seja, para que flua através de T_{26} uma corrente de $10 \mu\text{A}$, é necessário que a corrente gerada por T_{36} e espelhada por T_{35} seja de $12 \mu\text{A}$.

A corrente de referência para os espelhos vale:

$$I_9 = 500 \mu\text{A} \quad (4.28)$$

A tensão Base-Emissor para esta corrente pode ser calculada do seguinte modo:

Sabe-se que:

$$V_{BE_{36}} = V_T \ln\left(\frac{I_9}{I_S}\right) \quad (4.29)$$

onde

$$\begin{aligned} I_{S_{36}} &\cong 89.5\text{E-}18 & (4.30) \\ V_{T_{36}} &\cong 26 \text{ mV para } 27^\circ\text{C} \end{aligned}$$

Portanto

$$V_{BE} = 763 \text{ mV} \quad (4.31)$$

R_9 vale então:

$$R_9 = \frac{V_{CC} + V_{ee} - V_{BEX}}{I_X} = 30\text{K} \quad (4.32)$$

A queda de tensão em R_8 vale:

$$VR_8 = 12 \mu A \cdot R_8 = V_{BE_{36}} = V_{BE_{36}} - V_{BE_{35}} = V_T \ln\left(\frac{I_9}{12\mu A}\right) \quad (4.33)$$

Substituindo os valores já conhecidos, encontra-se o valor de R_8 , sendo então:

$$R_8 = 8k\Omega \quad (4.34)$$

Do mesmo modo, a queda em R_7 vale:

$$VR_7 = 25 \mu A \cdot R_7 = V_{BE_{36}} - V_{BE_{33}} = V_T \ln\left(\frac{I_9}{25\mu A}\right) \quad (4.35)$$

O resistor R_7 vale, portanto:

$$R_7 = 3,1k\Omega \quad (4.36)$$

Os resistores R_5 e R_6 são externos e, juntos com o potenciômetro de controle de frequência (POT_2), formam um divisor de tensão necessário ao estabelecimento do range de tensões de trabalho para o conversor V/I.

Pela Tabela 4.1, vê-se que os valores extremos da tensão de entrada V_i deverão ser:

$$V_{i \text{ mín}} = 2,92 \text{ V} \quad (4.37)$$

$$V_{i \text{ máx}} = 7,48 \text{ V} \quad (4.38)$$

Assumindo que a tensão de referência V_{REF} seja igual ao valor máximo de V_i , o resistor R_1 será substituído por um curto e a queda sobre o resistor R_2 deverá ser igual ao valor dado pela equação 4.38.

Com os dados acima, podemos calcular o valor do resistor R_2 .

$$V_{i \text{ mín}} = \frac{V_{i \text{ máx}}}{R_{POT} + R_2} \cdot R_2 \quad (4.39)$$

Se $R_{POT} = 25 \text{ K}\Omega$

$$R_2 \cong 16 \text{ K}\Omega \quad (4.40)$$

4.6 "Breadboard" do Circuito

Uma vez definidos o Lay-Out final do circuito e os valores dos resistores de polarização, fez-se o "Breadboard" do circuito utilizando-se arrays de transistores do tipo CA 3046 da RCA, para os transistores NPN, e transistores discretos BC 557, para os do tipo PNP.

Os valores para os resistores externos (R_{EX}) e para o potenciômetro de controle de frequência são, respectivamente, $10 \text{ K}\Omega \pm 1\%$ e $25 \text{ K}\Omega$. A tensão BV_{BE0} medida foi de $7,42$ Volts.

Na caracterização do circuito, conectou-se um resistor de carga de $10 \text{ K}\Omega \pm 1\%$ na saída do conversor e foram medidas as tensões de saída para cada valor de tensão de entrada dada pela Tabela 4.2.

A característica de transferência real e a teórica são mostradas juntas na Figura 4.7, para efeito de comparação.

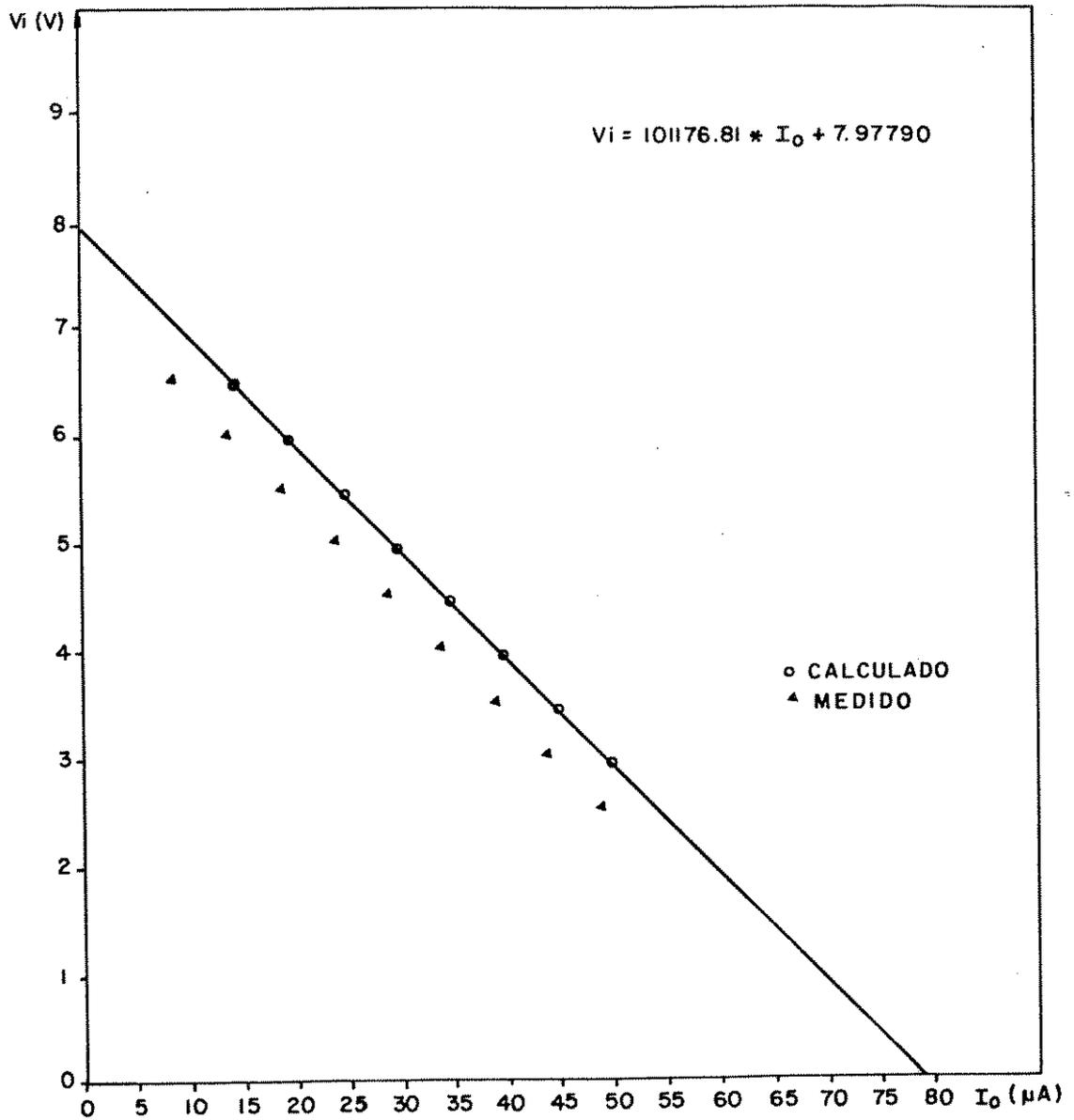


Figura 4. 7- Características de Transferência do Conversor V/I

CAPÍTULO V

SCHMITT TRIGGER

5.1 Introdução

A forma de onda básica no gerador de funções integrado é a triangular, a partir da qual são obtidas a quadrada, por comparação, e a senoidal, utilizando-se técnicas de conversão especiais.

Neste capítulo, serão descritos e analisados alguns circuitos de comparadores com histerese, que, a partir da comparação da tensão sobre o capacitor C, com níveis internos de tensão bem determinados, podem gerar o sinal de controle para a chave de corrente. Veremos também que, sendo este sinal uma onda quadrada, esta poderá ser utilizada como forma de onda de saída do gerador de funções integrado.

5.2 Circuito 1

A célula básica deste circuito é um par diferencial realimentado, funcionando como um comparador com dois estados estáveis, sendo que a permanência em cada um destes estados é determinada pela tensão presente em uma de suas entradas, figura 5.1.

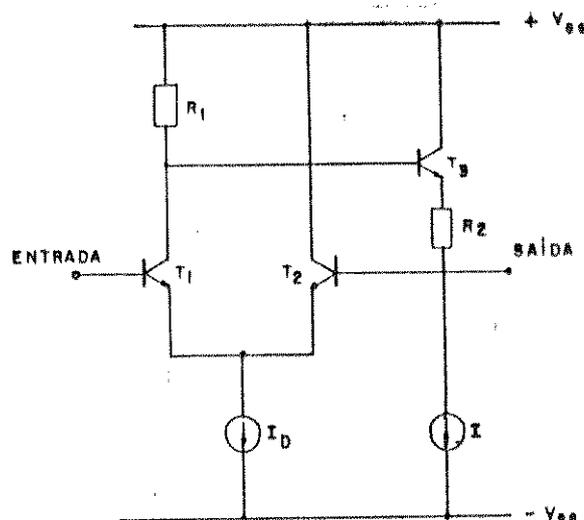


Figura 5.1 - Circuito 1

Para entendermos o funcionamento deste circuito, suponhamos inicialmente que a tensão na entrada (base de T_1) seja insuficiente para colocar o transistor T_1 em condução. Pela análise do circuito vê-se que, desprezada a corrente de base, a tensão na base do transistor T_2 será:

$$V_{BT_{2_1}} = V_{CC} - V_{BE_3} - R_2 I \quad (5.1)$$

ou seja, T_1 só começará a conduzir quando a tensão na entrada do circuito aproximar-se do valor determinado pela equação 5.1.

Suponhamos agora o oposto: o transistor T_1 está na região de condução, enquanto T_2 está cortado, a tensão na base deste transistor é dada por:

$$V_{BT_{2_2}} = V_{CC} - R_1 I_0 - V_{BE_3} - R_2 I \quad (5.2)$$

A partir da equação 5.2 nota-se que, para levar o transistor T_1 à sua condição inicial (corte), deve-se fazer com que a tensão na entrada seja menor que a dada pela equação 5.1.

Pela discussão acima, vê-se que o circuito analisado possui dois estados estáveis para tensões de entrada bem determinadas, diferindo de um fator dado por:

$$V_H = R_1 I_0 = V_{BT_{2_2}} - V_{BT_{2_1}} \quad (5.3)$$

A grandeza V_H na equação acima é a histerese do sistema e pode ser controlada tanto pela corrente que polariza o par diferencial, quanto pelo resistor R_1 .

A figura 5.2 mostra a forma de onda de saída do circuito descrito, para uma entrada triangular simétrica com valores máximo e mínimo, dados pelas equações 5.1 e 5.2, respectivamente.

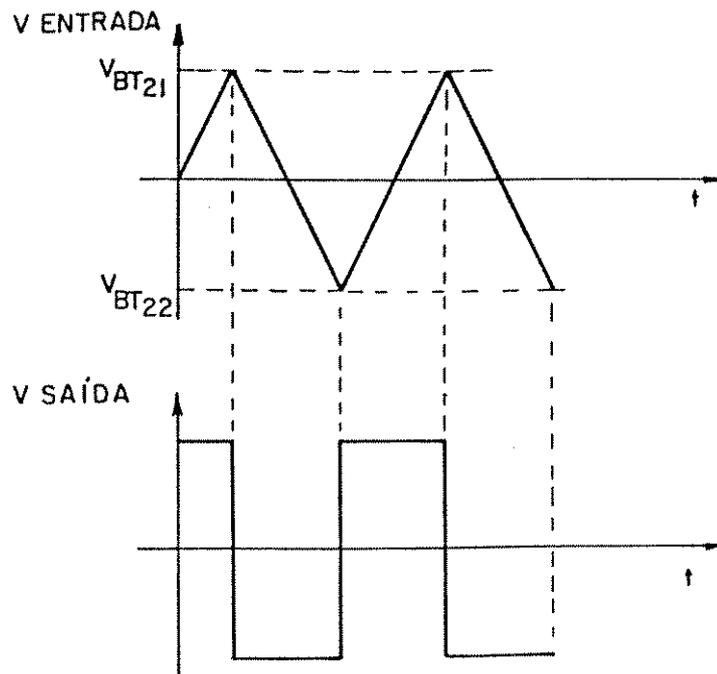


Figura 5.2 - Formas de onda de entrada e saída para o circuito 1

Pela figura, vê-se claramente que, para a condição de simetria triangular mencionada anteriormente, a forma de onda na saída será uma onda quadrada com Duty Cycle de 50%.

Nota-se também, pela Figura 5.2, que a tensão de saída mantém-se alta durante todo ciclo crescente da triangular (carga do capacitor) até o valor máximo ser alcançado. Neste momento, a tensão de saída assume o valor mínimo, e o mantém até o fim do ciclo decrescente da triangular (descarga do capacitor). É este sinal quadrado, naturalmente sincronizado com a forma de onda triangular, que será utilizado para controlar a chave de corrente.

5.3 Circuito 2

Uma estrutura alternativa para o comparador com Histerese é mostrada na Figura 5.3.

Novamente, aqui, o par diferencial realimentado é a célula básica do circuito.

Suponhamos que o transistor T_1 esteja inicialmente cortado; nesta condição, a corrente I fluirá totalmente para o terra através do resistor R_1 (desprezando a corrente de base de T_3) enquanto a corrente $2I$ fluirá através do transistor T_2 .

Neste estado, a tensão na base de T_2 será:

$$V_{BT_2} = RI - V_{BE_3} \quad (5.4)$$

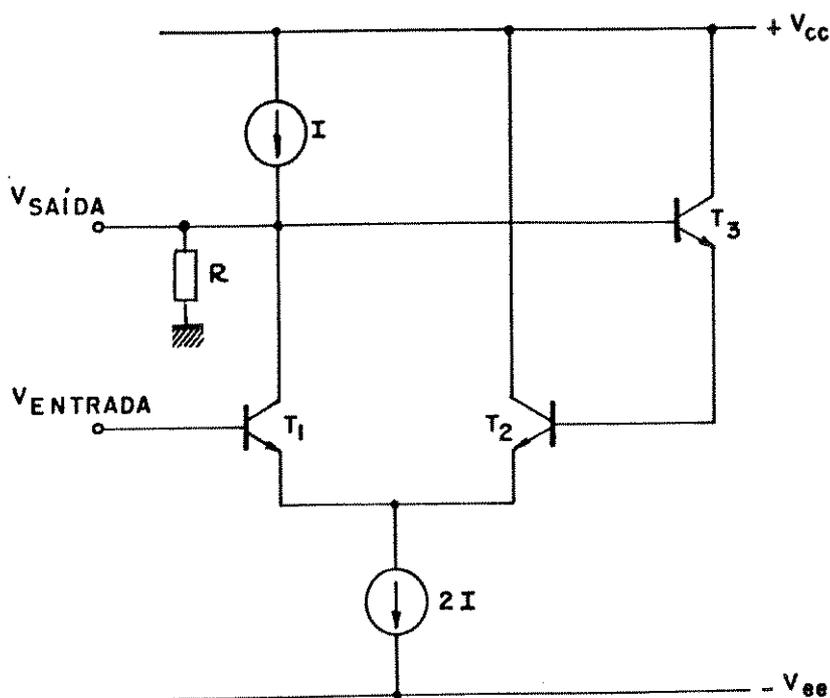


Figura 5.3 - Circuito 2

e a tensão de saída correspondente:

$$V_{saída} = RI \quad (5.5)$$

Aumentando a tensão de entrada até que o valor dado pela equação 5.4 seja atingido, o transistor T_1 entrará em condução, enquanto T_2 será cortado. A corrente de intensidade $2I$ flui agora através de T_1 , fazendo com que uma corrente efetiva de intensidade I flua do terra para o circuito através do resistor R .

As tensões na base de T_2 e na saída serão dadas por:

$$V_{BT_2} = -RI - V_{BE_3} \quad (5.6)$$

$$V_{saída} = -RI \quad (5.7)$$

Para uma tensão de entrada triangular simétrica com valores máximo e mínimo dados pelas equações 5.4 e 5.6, respectivamente, teremos como forma de onda de saída uma onda quadrada com Duty Cycle de 50% (Figura 5.4) e valores máximo e mínimo dados pe

las equações 5.5 e 5.7, respectivamente.

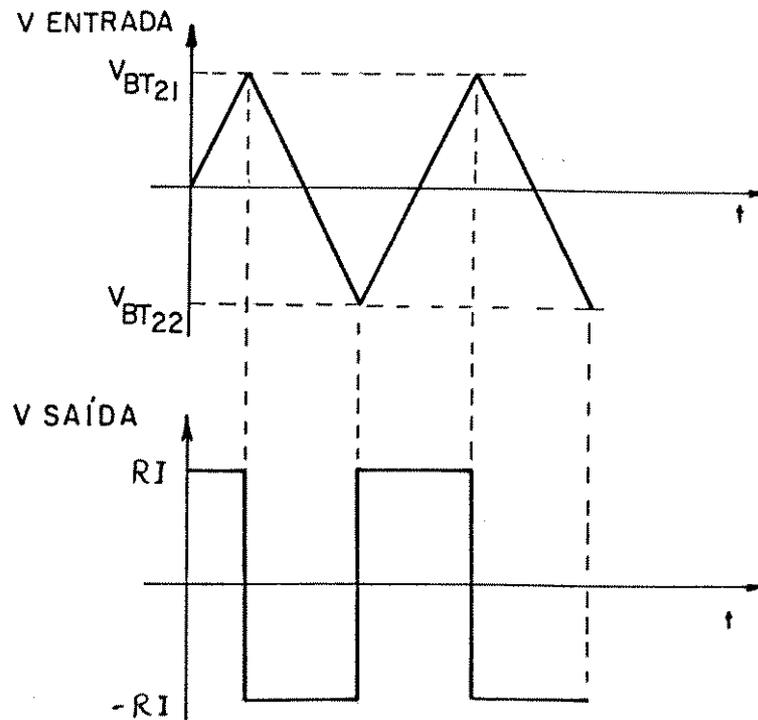


Figura 5.4 - Formas de onda de entrada e saída para o circuito 2.

Este circuito, porém, apresenta uma desvantagem em relação ao anterior. A velocidade de operação do Schmitt Trigger é função da corrente que polariza o par diferencial (as capacitâncias internas são carregadas e descarregadas mais rapidamente), sendo esta da ordem de alguns miliampêres. Como a fonte de corrente de intensidade I é constituída por transistores do tipo PNP, os quais sô conseguem manipular correntes da ordem de microampêres, seriam necessários muitos transistores em paralelo para conseguir a quantidade de corrente adequada; além do mais, a capacitância do conjunto prejudicaria enormemente a velocidade de chaveamento.

O circuito escolhido para ser usado neste projeto foi o primeiro a ser descrito devido à sua simplicidade.

5.4 Dimensionamento do Circuito

A figura 5.5 mostra o diagrama completo do Schmitt Trigger, incluindo o driver para chave de corrente.

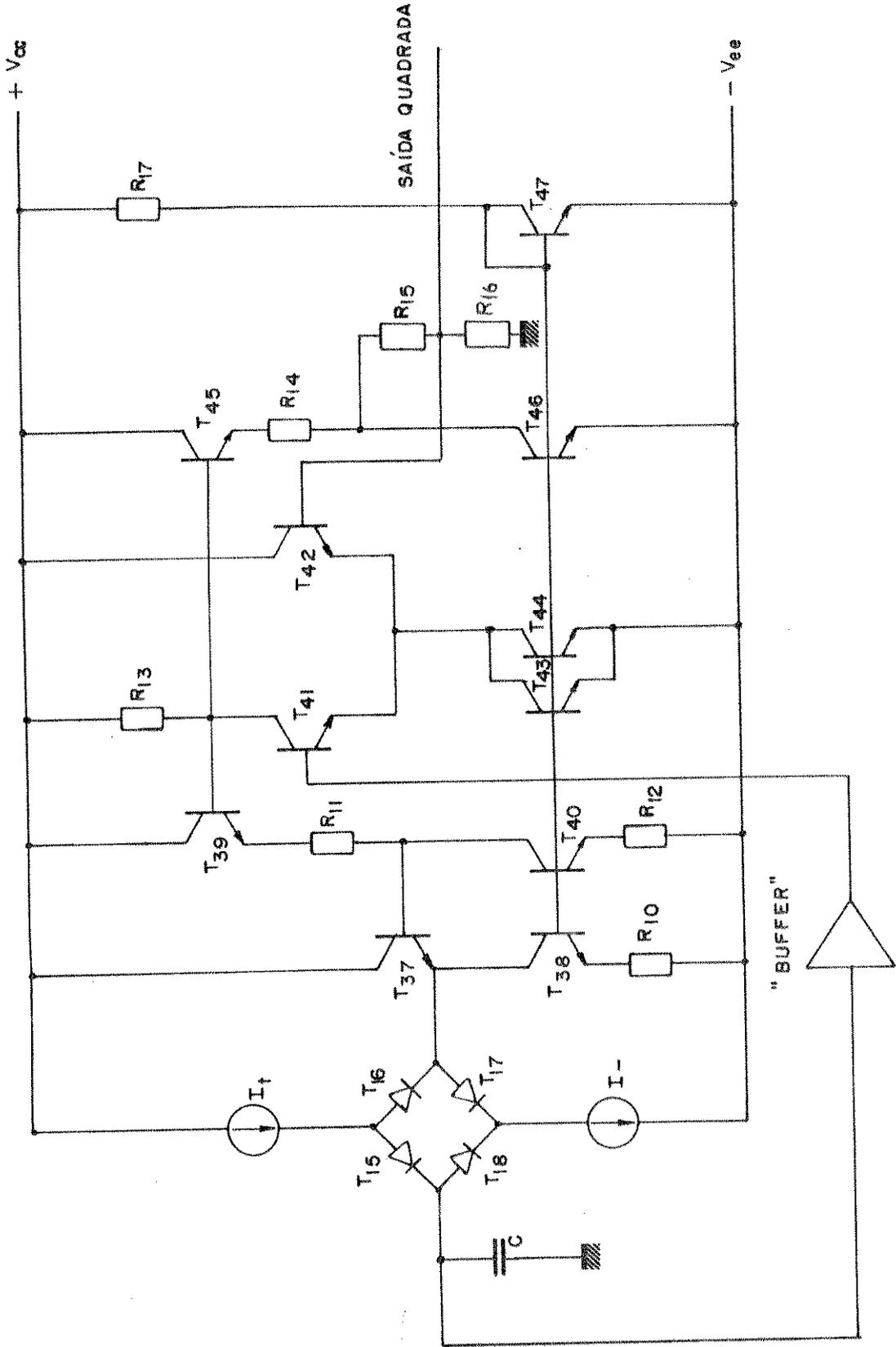


Figura 5.5 - Diagrama Completo do Schmitt Trigger

Para o dimensionamento dos componentes do circuito são necessários além das tensões de alimentação, os seguintes dados:

Tensões de controle para a chave de corrente:

$$V_{Dm\acute{a}x} = 2.7 \quad (5.10)$$

$$V_{Dm\grave{i}n} < 0.21 \quad (5.11)$$

Tensões fornecidas ao comparador, pelo amplificador "Buffer":

$$V_{Bm\acute{a}x} = 1V \quad (5.12)$$

$$V_{Bm\grave{i}n} = -1V \quad (5.13)$$

A partir destes dados, pode-se calcular o valor dos resistores e das fontes de corrente que polarizam o circuito.

5.4.1 Cálculos dos Resistores de Polarização

Os Resistores R_{11} , R_{13} , R_{14} e R_{15} são responsáveis pelas quedas de tensão necessárias à operação da chave de corrente e pela determinação das tensões de comparação internas do Schmitt Trigger.

Como já foi visto anteriormente, para que o capacitor seja carregado, é necessário que o emissor do transistor T_{37} esteja num potencial maior que o valor máximo alcançado pela tensão sobre o capacitor. Nestas condições, o transistor T_{41} deve estar cortado e não existe queda de tensão sobre o resistor R_{13} , portanto a queda sobre o resistor R_{11} será:

$$V_{R11} = V_{CC} - V_{BE39} - V_{BE37} - V_{Dm\acute{a}x} \quad (5.14)$$

Portanto

$$V_{R11} = 3.9V \quad (5.15)$$

A corrente espelhada por T_{40} vale $250 \mu\text{A}$. O valor do resistor R_{11} é determinado através da equação 5.15; então:

$$I_{T40} = 250 \mu\text{A} \quad (5.61)$$

$$R_{11} = 15.6 \text{ K}\Omega \quad (5.17)$$

Como veremos no capítulo seguinte, a saída do Buffer da triangular segue exatamente a tensão na sua entrada a menos de uma diferença de $2 V_{BE's}$ ($\approx 1,4 \text{ V}$). Quando a tensão sobre o capacitor alcança o valor máximo, a tensão de saída do Buffer é dada pela equação 5.12.

Devido aos valores das tensões de alimentação do circuito e às tensões necessárias ao acionamento da chave, não é possível conseguir que as tensões de comparação internas do Schmitt Trigger sejam iguais aos valores máximo e mínimo de tensões fornecidas pelo amplificador Buffer (equações 5.12 e 5.13), senão exatamente o dobro delas. Daí o motivo da presença do divisor de tensão por dois formado pelos resistores R_{15} e R_{16} , os quais têm para valor:

$$R_{15} = R_{16} = 5 \text{ K} \quad (5.18)$$

No estado ora descrito, a tensão de comparação interna do Schmitt Trigger (base de T_{42}) é dada pela equação 5.12. Isto significa uma tensão de 2 volts no coletor de T_{46} .

A partir da discussão acima, pode-se definir o valor do resistor R_{14} . Aplicando a lei dos nós no ponto de conexão entre R_{14} e R_{15} , temos:

$$\frac{V_{CC} - V_{BE45} - 2}{R_{14}} = I_{C45} + \frac{2}{R_{15} + R_{16}} \quad (5.19)$$

onde I_{C45} é a corrente de coletor do transistor T_{45} e vale $1 \mu\text{A}$:

$$R_{14} \text{ vale, portanto, } R_{14} = 4,5 \text{ K}\Omega \quad (5.20)$$

Quando o Schmitt Trigger muda de estado, o transistor T_{42} é cortado e o T_{41} entra em condução; a corrente que polariza o par diferencial passa agora por R_{15} e a queda neste resistor deve fazer com que a tensão no emissor do transistor T_{37} obedeça à inequação 5.11.

A queda sobre R_{13} é também necessária à obtenção da outra tensão de comparação interna do Schmitt Trigger (dada pela equação 5.13), a qual é obtida a partir de uma tensão de -2 volts sobre o divisor $R_{15} - R_{16}$. Como esses valores de tensão são exatos e não dados por uma inequação como a 5.11, serão usados para a determinação do resistor R_{13} , deixando a inequação para confirmação do resultado.

Mais uma vez, aplicando a lei dos nós na conexão entre R_{14} e R_{15} , temos:

$$\frac{V_{CC} - V_{R_{13}} - V_{BE_{45}} + 2}{R_{14}} = I_{C_{45}} - \frac{2}{R_{15} + R_{16}} \quad (5.21)$$

Da relação acima tem-se, para $V_{R_{13}}$:

$$V_{R_{13}} = 5,73 \text{ V} \quad (5.22)$$

Com a corrente de polarização do par diferencial igual a 2 mA, temos para R_{13} :

$$R_{13} = 2.87 \text{ K} \quad (5.23)$$

Pode-se verificar agora se a queda mostrada na equação 5.21 satisfaz à inequação 5.11. Computando todas as quedas, temos no emissor de T_{37} :

$$V_{E_{37}} = V_{CC} - V_{R_{13}} - V_{BE_{39}} - V_{R_{11}} - V_{BE_{37}} \quad (5.24)$$

Substituindo os dados anteriores temos então:

$$V_{E_{37}} = -3V \quad (5.25)$$

o que satisfaz plenamente a inequação 5.11.

5.4.2 Cálculos das Fontes de Corrente

As correntes que polarizam o Schmitt Trigger, bem como o driver da chave de corrente, são definidas pelo transistor T_{47} e pelo resistor R_{17} , o qual é dimensionado para uma corrente de referência de 1 mA.

A tensão V_{BE} para a obtenção desta corrente é dada por:

$$V_{BE_{47}} = V_T \ln \left(\frac{1 \text{ mA}}{I_s} \right) \quad (5.26)$$

onde I_s é a corrente de saturação do transistor T_{47} .

Portanto

$$V_{BET_{47}} = 0,66V \quad (5.27)$$

O resistor R_{17} é calculado pela relação:

$$R_{17} = \frac{V_{CC} + V_{ee} - V_{BET_{10}}}{1 \text{ mA}} \quad (5.28)$$

Substituindo, temos:

$$R_{17} = 15,3 \text{ K}\Omega \quad (5.29)$$

O par diferencial é polarizado com uma corrente de 2 mA, portanto o transistor T_{44} deve ter área de emissor dupla ou dois transistores devem ser conectados em paralelo.

O transistor T_{38} e o resistor R_{10} , bem como o transis

tor T_{40} e o resistor R_{12} , formam espelhos de Widlar. [16]

Os valores dos resistores podem ser facilmente calculados a partir das correntes que passam por cada um deles.

A queda de tensão sobre o resistor R_{12} é:

$$V_{R_{12}} = 250 \mu\text{A} \cdot R_{12} = V_{BE_{47}} - V_{BE_{40}} = V_T \ln \left(\frac{1 \text{ mA}}{250 \mu\text{A}} \right) \quad (5.30)$$

O resistor R_{12} tem seu valor determinado como sendo:

$$R_{12} \approx 144 \Omega \quad (5.31)$$

O resistor R_{10} é determinado da mesma maneira, sabendo-se que a corrente que passa pelo transistor T_{38} é de $500 \mu\text{A}$.

Portanto

$$I_{38} = 500 \mu\text{A} \quad (5.32)$$

e a queda em R_{10} vale:

$$V_{R_{10}} = 500 \mu\text{A} \cdot R_{10} = V_{BE_{47}} - V_{BE_{38}} = V_T \ln \left(\frac{1 \text{ mA}}{500 \mu\text{A}} \right) \quad (5.33)$$

R_{10} vale, então:

$$R_{10} \approx 36 \Omega \quad (5.34)$$

5.5 "Breadboard" do Circuito

Do mesmo modo que para os blocos anteriormente descritos, foi feito o "breadboard" do circuito, utilizando-se arrays de transistores CA 3046 para os transistores do tipo NPN e transistores discretos tipo BC 557 para os do tipo PNP.

O circuito apresentou boa performance até frequências de chaveamento da ordem de 300 kHz , o que é mais do que suficiente para aplicações neste projeto.

CAPÍTULO VI

CONVERSOR TRIANGULAR-SENÓIDE

6.1 Introdução

No capítulo II foram descritas algumas técnicas utilizadas na conversão triangular-senóide.

Neste capítulo, é descrito e analisado em detalhes o conversor triangular senóide usado no gerador de funções integrado, o qual utiliza a técnica da amplificação não linear por um par diferencial.

6.2 Descrição do Conversor

A figura 6.1 mostra o diagrama do conversor triangular-senóide proposto por Meyer [2], bem como sua função de transferência.

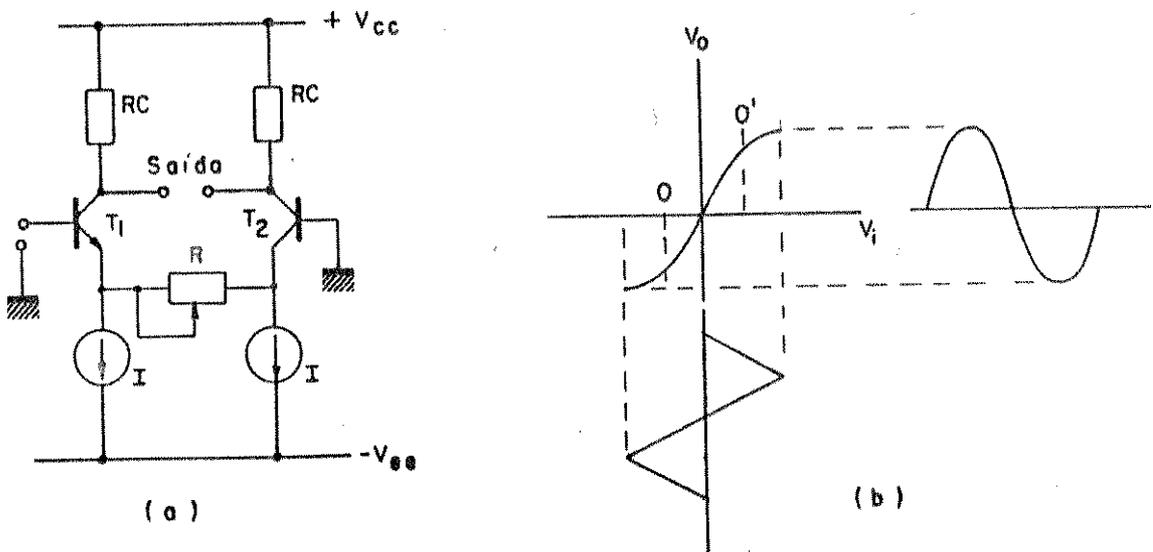


Figura 6.1 - Conversor Triangular-Senóide e sua função de Transferência

Simulações por computador mostram que a distorção harmônica mínima é obtida para as seguintes condições: [2]

$$\frac{V_M}{V_T} = 6.6 \quad (6.1)$$

$$\frac{I \cdot R}{V_T} = 2.5 \quad (6.2)$$

onde

V_M é a tensão de pico da triangular

e

V_T é a tensão termodinâmica

Através da equação 6.1, pode-se calcular a amplitude do sinal triangular de entrada.

Para uma temperatura de 25°C , V_T vale 26 mV, portanto:

$$V_M \cong 175 \text{ mV} \quad (6.3)$$

Este resultado mostra que, para a condição de distorção mínima da onda senoidal, a amplitude pico a pico do sinal triangular deve ser igual a:

$$V_{Tpp} \cong 350 \text{ mV} \quad (6.4)$$

A corrente de polarização I vale:

$$I_{50} = 500 \text{ } \mu\text{A} \quad (6.5)$$

A equação 6.2 nos permite obter o valor do resistor de degeneração R a partir da equação 6.5.

$$R = 130 \text{ } \Omega \quad (6.6)$$

A forma de onda de saída pode ser obtida a partir dos

A tensão mínima na saída, sem o efeito do "Level-Shifter", no emissor de T_{53} , é dada por:

$$V_{0\text{mín}} = V_{CC} - R_{19} \cdot 500 \mu\text{A} - V_{BE_{53}} \quad (6.8)$$

ou

$$V_{0\text{mín}} = 5.3 \text{ V}$$

Por sua vez, a tensão de saída máxima é:

$$V_{0\text{máx}} = V_{CC} - V_{BE_{53}} \quad (6.9)$$

ou

$$V_{0\text{máx}} = 7.3 \text{ V} \quad (6.10)$$

A forma de onda de saída terá então uma amplitude de saída:

$$V_{0\text{pp}} = 2 \text{ V} \quad (6.11)$$

e estará centrada em

$$V_{0\text{DC}} = 6.3 \text{ V} \quad (6.12)$$

A corrente espelhada por T_{54} vale $20 \mu\text{A}$, ou seja:

$$I_{T_{54}} = 20 \mu\text{A} \quad (6.13)$$

Para que a tensão de saída também esteja em torno do zero, é necessário que a queda sobre a resistência de POT_3 seja igual ao valor dado pela equação 6.12. Portanto:

$$POT_3 = 630 \text{ K}\Omega \quad (6.14)$$

Na prática, porém, um potenciômetro com uma resistência um pouco maior que a dada pela equação 6.14 deve ser usado para permitir que o nível DC da forma de onda de saída possa ser controlado. A corrente de referência para os espelhos vale:

$$I_{48} = 1 \text{ mA} \quad (6.15)$$

A tensão base-emissor no transistor T_{48} , para obter a corrente dada pela equação 6.15, é, portanto:

$$V_{\text{BET}_{48}} = V_T \ln \left(\frac{I_{48}}{I_{\text{S}_{48}}} \right) \quad (6.16)$$

onde $I_{\text{S}_{48}}$ é a corrente de saturação do transistor T_{48} e vale:

$$I_{\text{S}_{48}} = 89.5 \text{E} - 18 \quad (6.17)$$

Portanto, para a temperatura ambiente, a equação 6.16 torna-se:

$$V_{\text{BET}_{48}} = 0,7 \quad (6.18)$$

E o resistor R_{18} vale:

$$R_{18} = \frac{V_{\text{cc}} + V_{\text{ee}} - V_{\text{BET}_{48}}}{I_{48}} \quad (6.19)$$

ou

$$R_{18} = 15,2 \text{ K}\Omega \quad (6.20)$$

Os resistores de degeneração R_{22} e R_{23} são iguais, e são calculados para uma corrente de polarização dada pela equação 6.5. Logo,

$$R_{22} = R_{23} = \frac{V_T}{I_{50}} \ln \left(\frac{I_{48}}{I_{50}} \right) \quad (6.21)$$

ou seja

$$R_{22} = R_{23} = 36\Omega \quad (6.22)$$

6.4 "Breadboard" do Circuito

O circuito mostrado na figura 6.2 foi caracterizado utilizando-se a mesma metodologia que para os blocos anteriormente descritos.

Notou-se, durante a caracterização do circuito, que a amplitude e o valor do resistor de degeneração são grandezas críticas o suficiente para fazer com que estes ajustes tenham que ser feitos exteriormente ao circuito integrado; ou seja, um potenciômetro (POT_4) deverá ser usado para o ajuste de amplitude e um resistor de precisão, para a degeneração do par diferencial.

Também a temperatura é um fator que influencia o desempenho deste circuito. A literatura reporta um coeficiente térmico de aproximadamente $-2000\text{ppm}/^\circ\text{C}$ para a amplitude do sinal de saída. Este problema pode ser resolvido com a inclusão de uma fonte de corrente do tipo PTAT.

CAPÍTULO VII

AMPLIFICADOR BUFFER

7.1 Introdução

Já foi visto, em capítulos anteriores, como a carga e descarga de um capacitor por fontes de correntes e um Schmitt Trigger são utilizados para gerar as formas de onda triangular e quadrada.

O sinal amostrado no capacitor deve ser obtido através de um circuito que tenha uma alta impedância de entrada, evitando, deste modo, que o sinal seja distorcido (Figura 7.1).

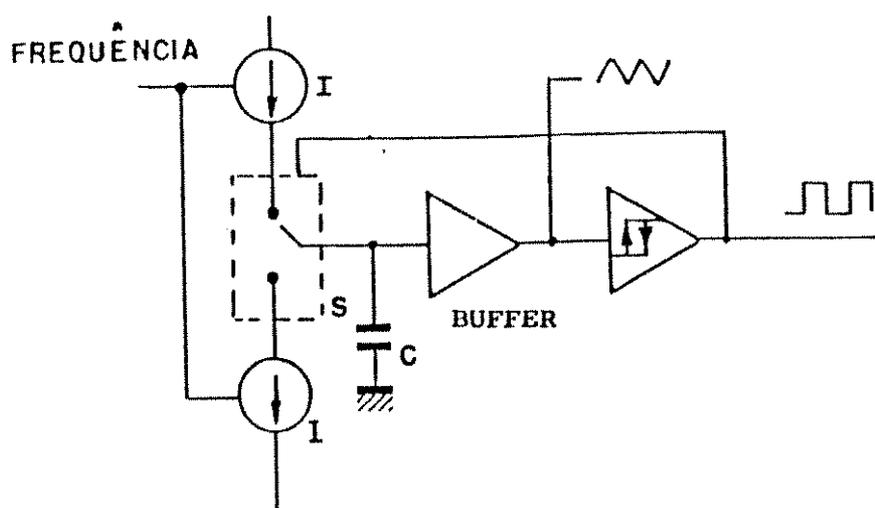


Figura 7.1 - Amplificador "BUFFER"

7.2 Alternativas para o Projeto

A figura 7.2 mostra uma alternativa para implementação do circuito.

O JFET T_1 garante uma alta impedância de entrada e consequentemente, uma corrente muito baixa será drenada do capacitor.

A Fonte de Corrente I polariza o transistor na sua região de operação. Neste circuito, a tensão de saída sofre um des

locamento de nível em relação à entrada igual à tensão V_{GS} do transistor.

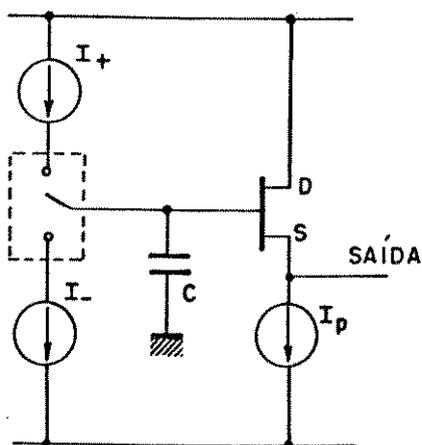


Figura 7.2 - "Buffer" utilizando um JFET

Embora o circuito da Figura 7.2 seja muito simples, só pode ser utilizado em um circuito integrado construído a partir de uma tecnologia que permita a integração de JFET's, ou utilizando o transistor como elemento externo.

Uma outra alternativa, que emprega somente transistores bipolares, pode ser vista na Figura 7.3. Os transistores T_4 e T_5 formam um par Darlington com um ganho de aproximadamente 10.000. Como a corrente de entrada deste circuito é mais alta que a do anterior, os transistores T_1 - T_8 são utilizados para "repor" a corrente que é retirada do capacitor.

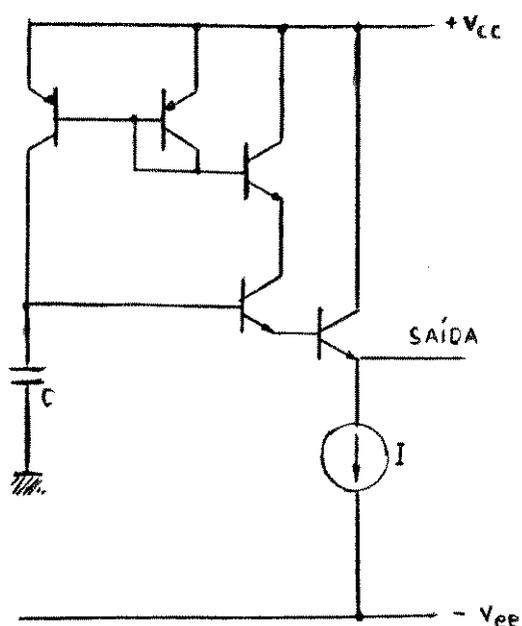


Figura 7.3 - "Buffer" de saída realimentado

7.3 Projeto do Circuito

Neste projeto optou-se pela integração do amplificador Buffer em sua totalidade, tendo sido escolhido, portanto, o último circuito descrito, com algumas modificações.

Já que o capacitor é carregado e descarregado por correntes que possuem um módulo relativamente elevado ($50\mu\text{A}$ - $500\mu\text{A}$), não existe a necessidade da utilização do espelho que "repõe" a corrente no capacitor.

A Figura 7.4 mostra o diagrama do circuito utilizado como amplificador Buffer da triangular no gerador de funções integrado.

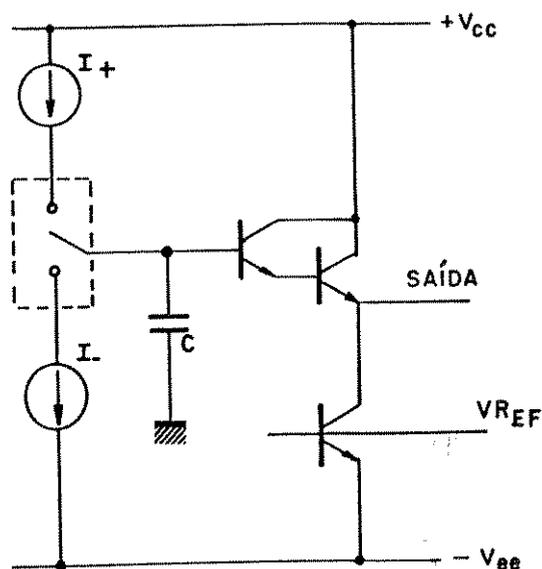


Figura 7.4 - Amplificador "Buffer"

A corrente espelhada pelo transistor T_{57} polariza o par Darlington e deve ter um módulo tal que faça com que os HFE's dos transistores sejam os mais altos possíveis, de modo que a corrente retirada do capacitor seja desprezível.

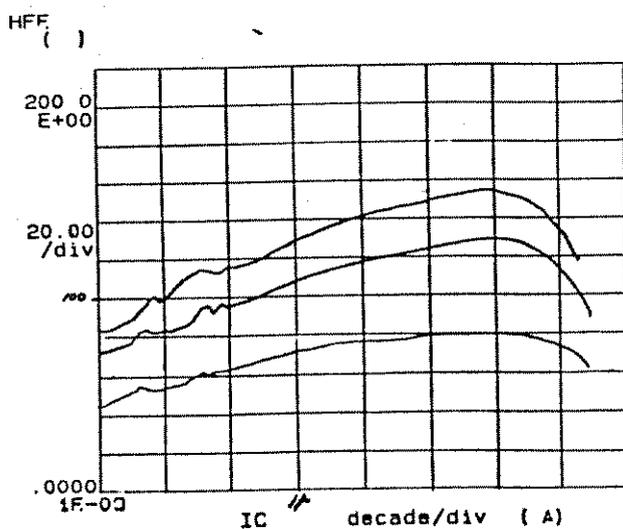


Figura 7.5 - Variação de HFE x I_C

A Figura 7.5 mostra a variação de $HFE \times I_C$ para os transistores utilizados neste projeto. Pelas curvas, vê-se que, se a corrente de coletor do transistor T_{56} vale $10\mu A$, o HFE correspondente será:

$$HFE_{56} \cong 140 \quad (7.2)$$

Isto nos leva a uma corrente de base (corrente de emissor para T_{55}) igual a:

$$I_{B56} = I_{E55} = 71.4 \text{ nA} \quad (7.3)$$

Assumindo que as correntes de coletor e emissor do transistor T_{55} sejam iguais, consultamos novamente as curvas da figura 7.5 e retiramos o valor de HFE correspondente à corrente dada pela equação 7.4, sendo portanto:

$$HFE_{55} \cong 100 \quad (7.4)$$

E a corrente de base correspondente é dada por:

$$I_{B55} = 714 \text{ pA} \quad (7.5)$$

sendo bastante pequena, conforme requerido.

A partir dos valores numéricos obtidos e da Figura 7.4, é possível determinar o valor do resistor R_{25} .

A corrente de referência para o espelho formado por T_{56} e R_{25} vale:

$$I_{REF} = 1 \text{ mA} \quad (7.6)$$

e o resistor R_{25} pode ser calculado como segue:

$$R_{25} = \frac{V_T}{I_{C56}} \ln \left(\frac{I_{REF}}{I_{C56}} \right) \quad (7.7)$$

Substituindo, teremos, então:

$$R_{25} \cong 12 K \quad (7.8)$$

CAPÍTULO VIII

RESULTADOS EXPERIMENTAIS E DISCUSSÕES

8.1 "Breadboard" do Circuito

Foi realizado o "Breadboard" do Circuito como um todo, utilizando-se os mesmos tipos de componentes que para as células individuais descritas nos capítulos anteriores.

O circuito resultante, mostrado na Figura 8.1, foi alimentado com tensões simétricas, sendo:

$$V_{cc} = + 8V \quad (8.1)$$

$$- V_{ee} = - 8V \quad (8.2)$$

Para esta finalidade foram utilizados reguladores de tensão integrados dos tipos 7808 e 7809, [13] para as tensões positiva e negativa, respectivamente.

Foram realizadas medidas para frequências no range de 1 Hz a 200 kHz.

A Figura 8.2 mostra a qualidade das formas de onda de saída em 100 kHz.

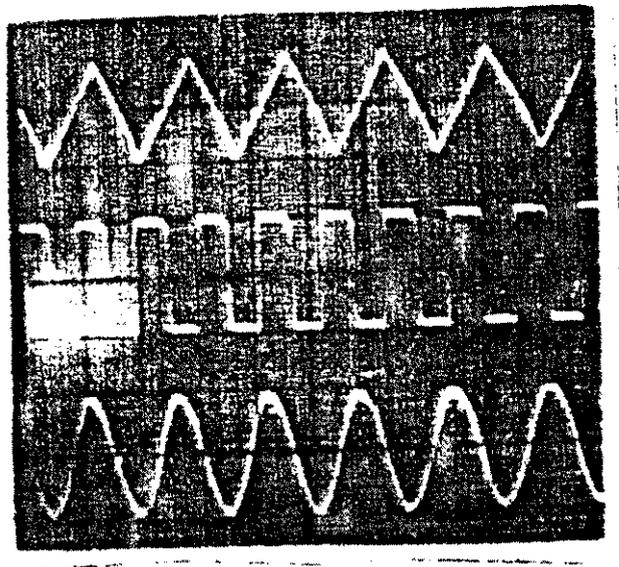


Figura 8.2 - Formas de onda de saída em 100 kHz.

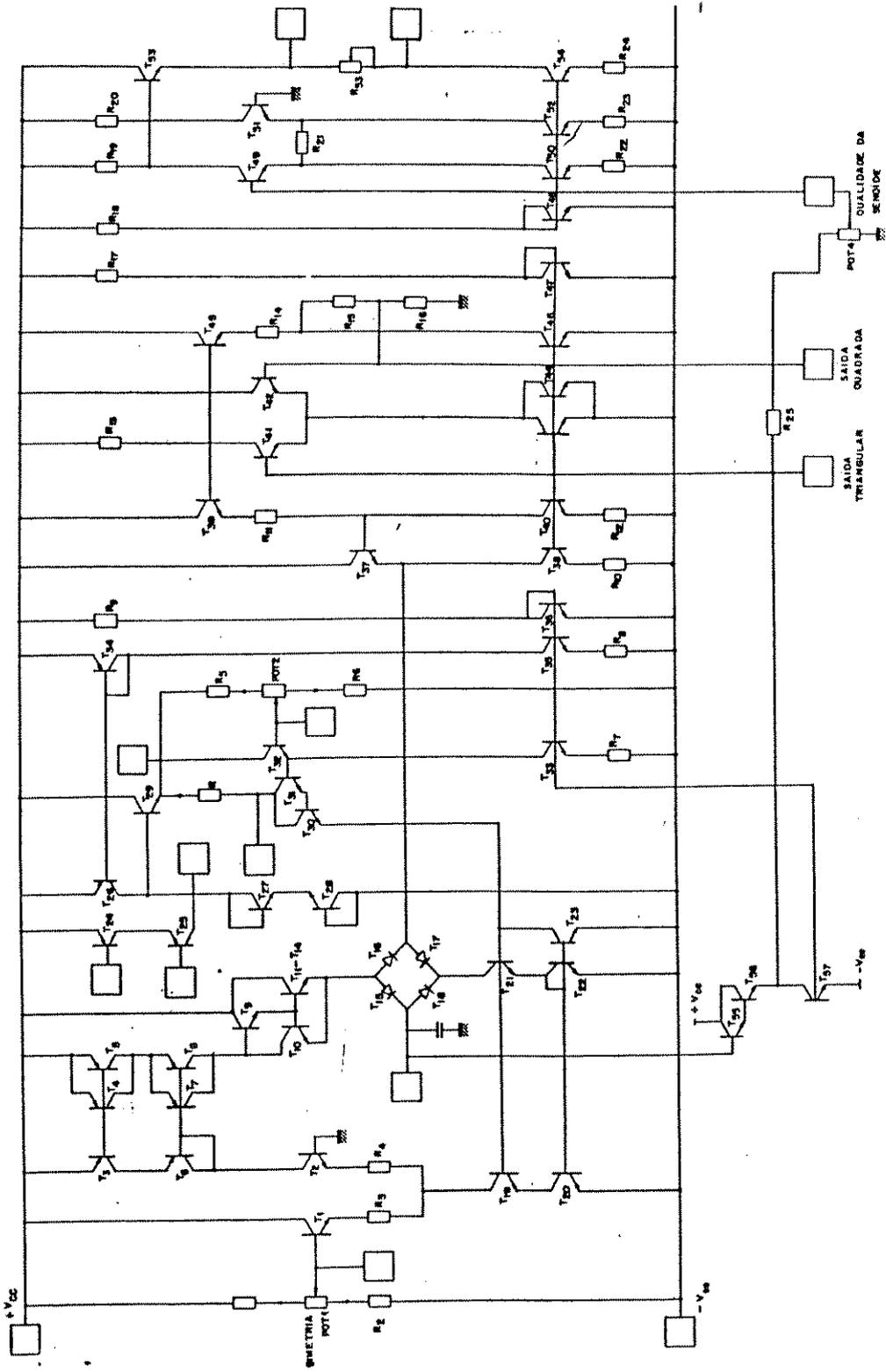


Figura 8.1 - Diagrama Completo de Gerador de Funções Integrado

8.2 Medidas

Foram realizadas algumas medidas com a finalidade de verificar a frequência máxima de operação, tempos de subida e descida e sensibilidade da amplitude e frequência com variações nas fontes de alimentação.

A frequência máxima de um gerador de funções é, normalmente, limitada pelo tempo de subida da onda quadrada. Uma expressão usualmente utilizada para a definição da frequência máxima de operação de um gerador é:

$$t_s + t_d = \frac{20}{100} \times \left[\frac{1}{f_{\text{m\grave{a}x}}} \right] \quad (8.3)$$

onde t_s e t_d são os tempos de subida e descida, respectivamente, e $f_{\text{m\grave{a}x}}$ a frequência máxima. No nosso caso, como os valores medidos para T_s e T_d foram iguais, e valem $1 \mu\text{s}$, temos que a frequência máxima de utilização do C.I. será de 200 kHz.

Devemos lembrar no entanto, que as capacitâncias do "Proto-Board", onde a montagem foi realizada, influem bastante nos tempos de subida e descida e a sua diminuição nos faz antever a possibilidade de operação em frequências acima de 200 kHz. A Figura 8.3 apresenta as três formas de onda para $f = 200 \text{ kHz}$.

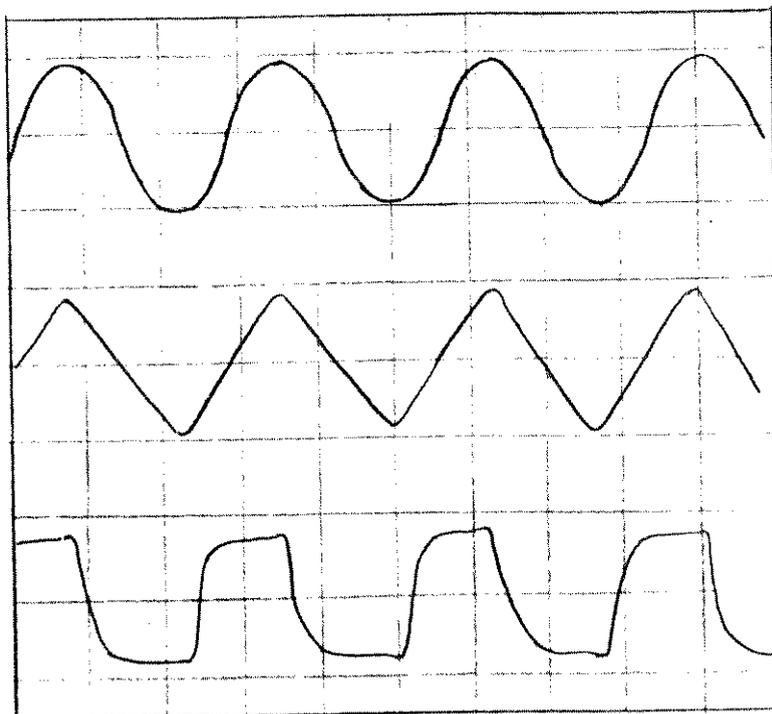


Figura 8.3 - Formas de onda de saída para $f = 200 \text{ kHz}$.

O circuito apresentou boas características no que se refere à rejeição à fonte. As variações verificadas na frequência foram muito pequenas, principalmente se lembrarmos que o circuito foi especificado para ser alimentado por reguladores tipo 7808 e 7809. A taxa de variação da frequência de oscilação com a tensão das fontes foi de:

$$\frac{df_0}{dV_{cc}(ee)} \approx 110 \text{ ppm/mV} \quad (8.4)$$

para $f_0 = 100 \text{ kHz}$

O mesmo pode-se dizer a respeito da amplitude do sinal de saída, cuja taxa de variação com as fontes foi de:

$$\frac{dV_0}{dV_{cc}(ee)} \approx 100 \text{ ppm/mV} \quad (8.5)$$

para $V_0 = 2 \text{ Vpp}$

8.3 Integração

Pretende-se realizar a integração deste circuito num "chip" semi-dedicado utilizado na Universidade de Tecnologia de Delft (Delft, Holanda).

O "chip", que é apresentado na Figura 8.4, consiste num conjunto de transistores dos tipos NPN e PNP, resistores com Taps, crossunder's, transistores de potência e capacitores.

Uma relação do número de componentes, encontra-se no Apêndice A.

A utilização do D.S.C. (Delft Semi-Custom) é bastante simples, bastando apenas gerar uma máscara de metal e efetuar uma etapa de metalização, como num circuito integrado convencional.

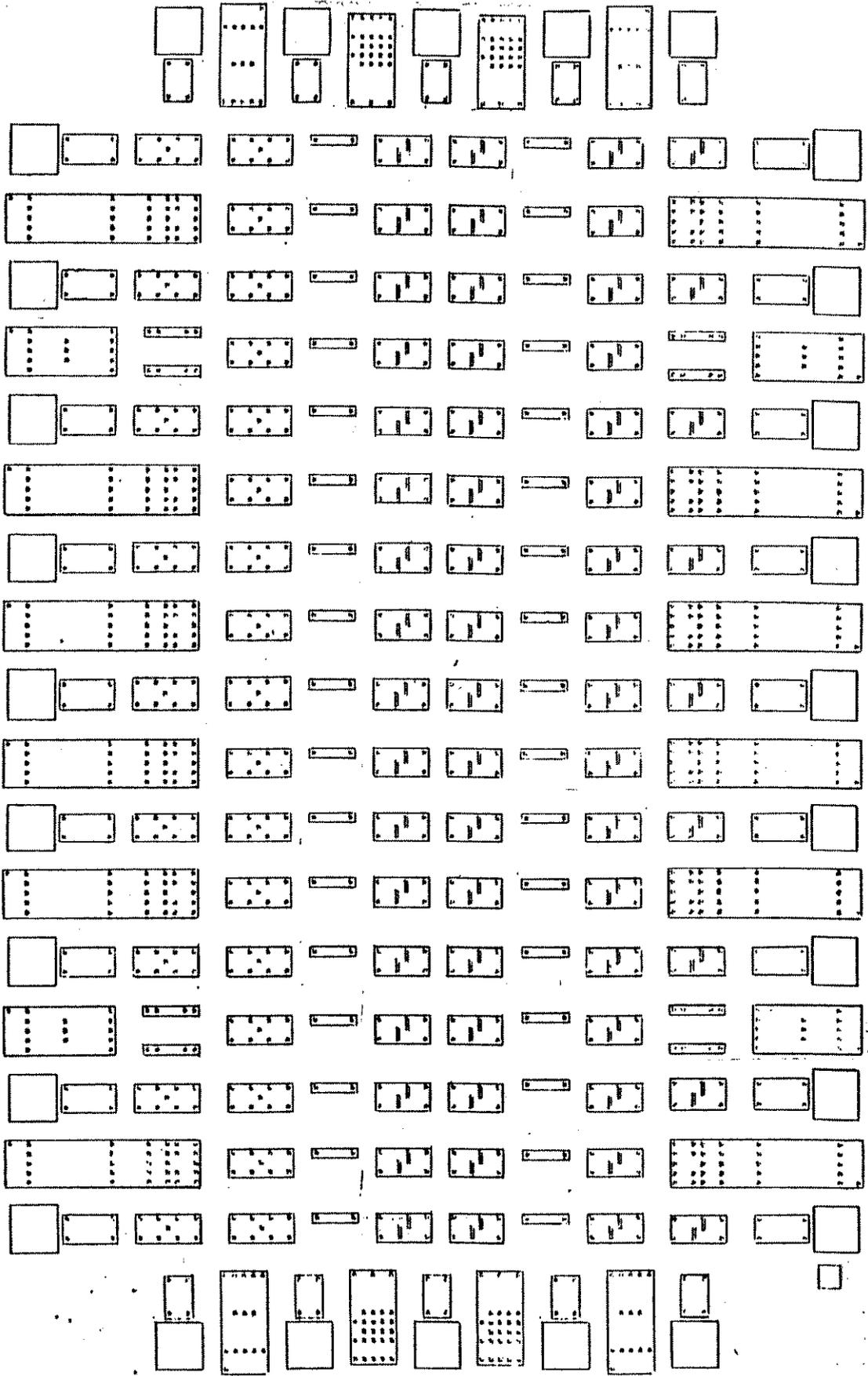


Figura 8.4 - Folha de Lay-Out do D.S.C.

Neste projeto, a máscara de metal foi gerada utilizando-se o programa EDMAS [14].

Após a digitação da folha de Lay-Out do D.S.C., utilizou-se o roteador do EDMAS para efetuar as várias interconexões entre as diversas células.

As figuras 8.5 e 8.6 mostram a máscara de metal e a sobreposição desta com a folha de Lay-Out.

Após a integração, espera-se do circuito resultante uma performance igual ou mesmo superior ao do "Breadboard" realizado, já que, como anteriormente citado, as capacitâncias parasitas associadas à montagem e os efeitos causados pelos descasamentos entre os componentes serão minimizados.

8.4 Conclusão

Foi realizado o projeto, simulação e "Breadboard" de um gerador de funções integrado. Foi também realizado o projeto das interconexões de metalização para utilização do chip semi dedicado da Universidade de Delft.

No "Breadboard" do circuito completo, verificou-se que era possível operar o circuito em uma frequência bem acima da considerada satisfatória para um gerador de funções integrado, que era de 100 kHz. Nesta frequência, as formas de onda medidas eram de excelente qualidade, sendo melhores ou iguais às obtidas no circuito integrado da Intersil ICL 8038, um dos mais importantes geradores de função integrados existentes no mercado.

Uma caracterização no que diz respeito a efeito da temperatura não foi realizada, já que alguns componentes do circuito eram discretos e as medidas não refletiriam a performance da versão integrada.

Como sugestões para continuação deste trabalho, temos a implementação de uma referência de tensão interna e de um circuito de compensação PTAT para o conversor triangular senóide.

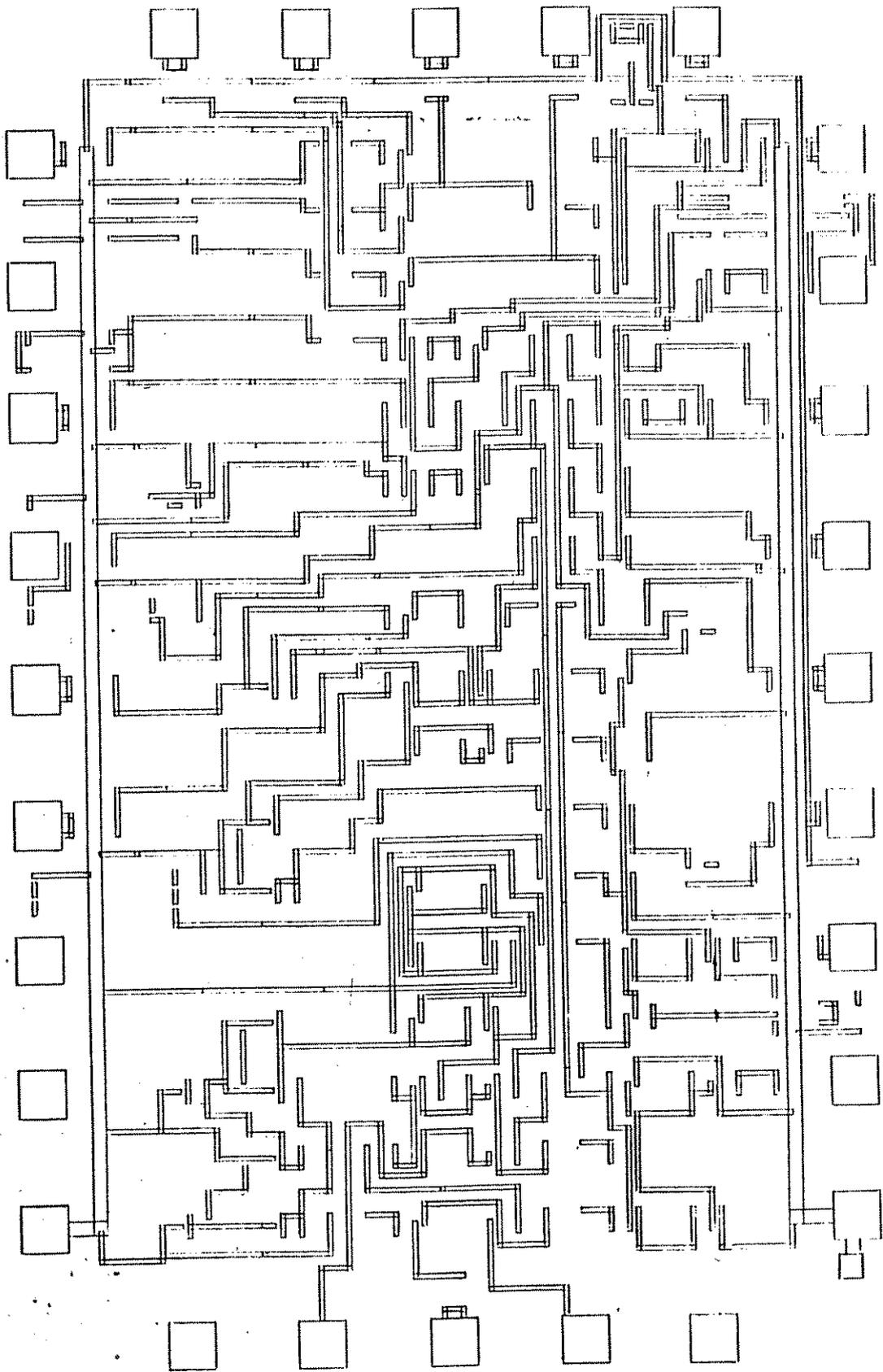


Figura 8.5 - Máscara de Metal gerada com o EDMAS.

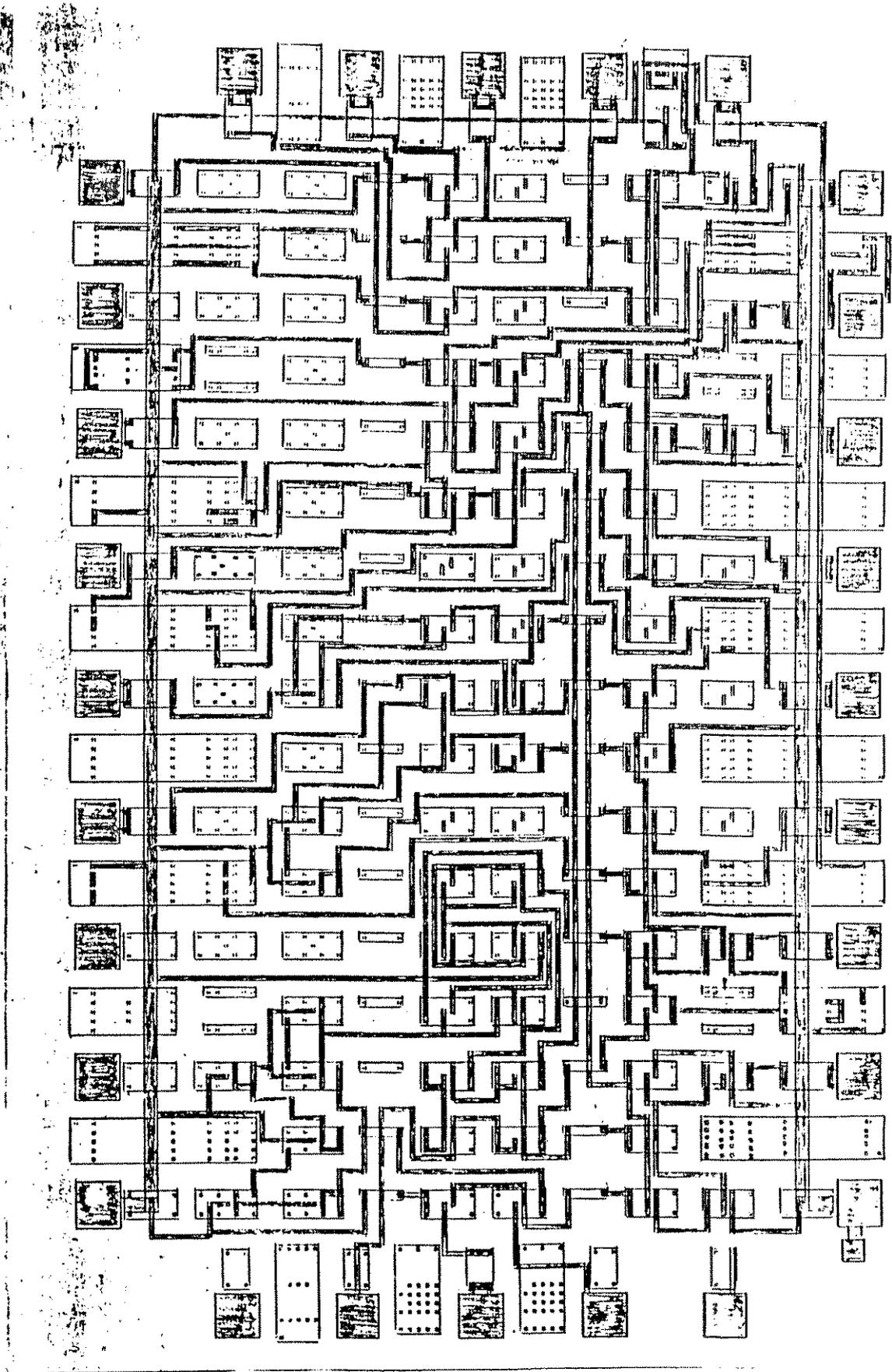


Figura 8.6 - Máscara de Metal sobreposta à Folha de Lay-Out

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] GREBENE, ALAN B.
"Bipolar and MOS Analog Integrated Circuit Design"
John Wiley e Sons, 1984.
- [2] MEYER, R.G., SANSSEN W.M.C., LUI S. and PEETERS, S.
"The Differential Pair As a Triangle-Sine Wave Converter"
IEEE Journal of Solid State Circuits, June 1976 Volume SC 11
Number 8.
- [3] HEFLIN, E. HARRY
"Compact Function Generator With Enhanced Capability/Cost
Ratio"
Hewlett-Packard Journal, July 1973 Volume 24 Number 11 Pag. 15.
- [4] GLOBAS, G., ZELLMER, J., CORNISH, E.
"A 250 MHz Pulse Generator With Transition Times Variable
to Less Than 1 ns"
Hewlett-Packard Journal, September 1974 Volume 26 Number 1
Pag. 2.
- [5] KUKIELKA, JOSEPH F., MEYER, ROBERT G.
" A High Frequency Temperature-Stable Monolithic VCO"
IEEE Journal Of Solid-State Circuits, Volume SC-16 Number 6
December 1981 Pag. 639.
- [6] HEUTSCHEL, C., LEITER, A., TRAUB, S., SCHWEIKARDT, H. and
EBERLE, V.
"Designing Bipolar Integrated Circuits for a Pulse/Function
Generator Family"
Hewlett Packard Journal, June 1983 Volume 34 Number 6 Pag. 33.
- [7] RIEDER, J.R., DANIELSON, D.
"The Dual Function Generator a Source of a Wide Variety
Of Test Signals"
Hewlett Packard Journal, March 1975 Volume 26 Number 9
Pag. 18.

- [8] ROBINSON, V.
"Handbook of Electronic Instrumentation, Testing and Troubleshooting"
Reston Publishing Company Inc. 1974
- [9] Herrick, C.N.
"Electronic Service Instruments"
- [10] DIAS, J.A.S.
"Projeto de um Conversor D/A não Linear Integrado (LEI A-128) em Tecnologia Bipolar"
Tese de Doutorado, FEC/UNICAMP, junho de 1985.
- [11] "ICL 8038 Waveform Generator", In I.C. Data Book, Intersil Corp., Cupertino, CA July 1979, Pag. 5-274.
- [12] GREBENE, A.B.
"The Monolithic Waveform Generator"
IEEE Spectrum, 34-40, april 1972.
- [13] "LM 78XX SERIES VOLTAGE REGULATOR", in Voltage Regulator Handbook, National Semiconductor Corp., Santa Clara Califórnia, 1975, pp. 10-28.
- [14] SILVEIRA, D. R.
Manual do EDMAS "Editor de Máscaras para Circuitos Integrados, Publicação Interna - LED/FEE/UNICAMP, 1986.
- [15] "Monochip Application Note", Interdesign Inc. 1255 Reamwood Avenue, Sunnyvale, California 94086.
- [16] HAMILTON, D.; HOWARD, W.
"Basic Integrated Circuits Engineering"
Mc Graw - Hill, 1975.
- [17] EARLY, J.M.
"Effects of Space-Charge Layer Widening in Junction Transistors"
Proc. IRE, V. 40, p. 1401-6, NOV. 1952.

APÊNDICE A
ESPECIFICAÇÕES D.S.C. DELFT SEMI CUSTOM

Sub chip Size: 2 x 3 mm²

Sub number : 6

Sub contains :

PNP TR. Split collector	:	25
NPN TR.	:	60
NPN TR. Power	:	4
Test TR.	:	NPN or PNP
Resistor's 3.2 K Ω incl. taps:		60
3.6 K Ω incl. taps:		20
7.2 K Ω incl. taps:		20
pinch K Ω	:	8
Capacitor's 75 pF	:	2
Cross under's ca 10 Ω	:	34
ca 10 Ω	:	28
Bonding Pads	:	28
Sub chip Raster	:	20 μ m

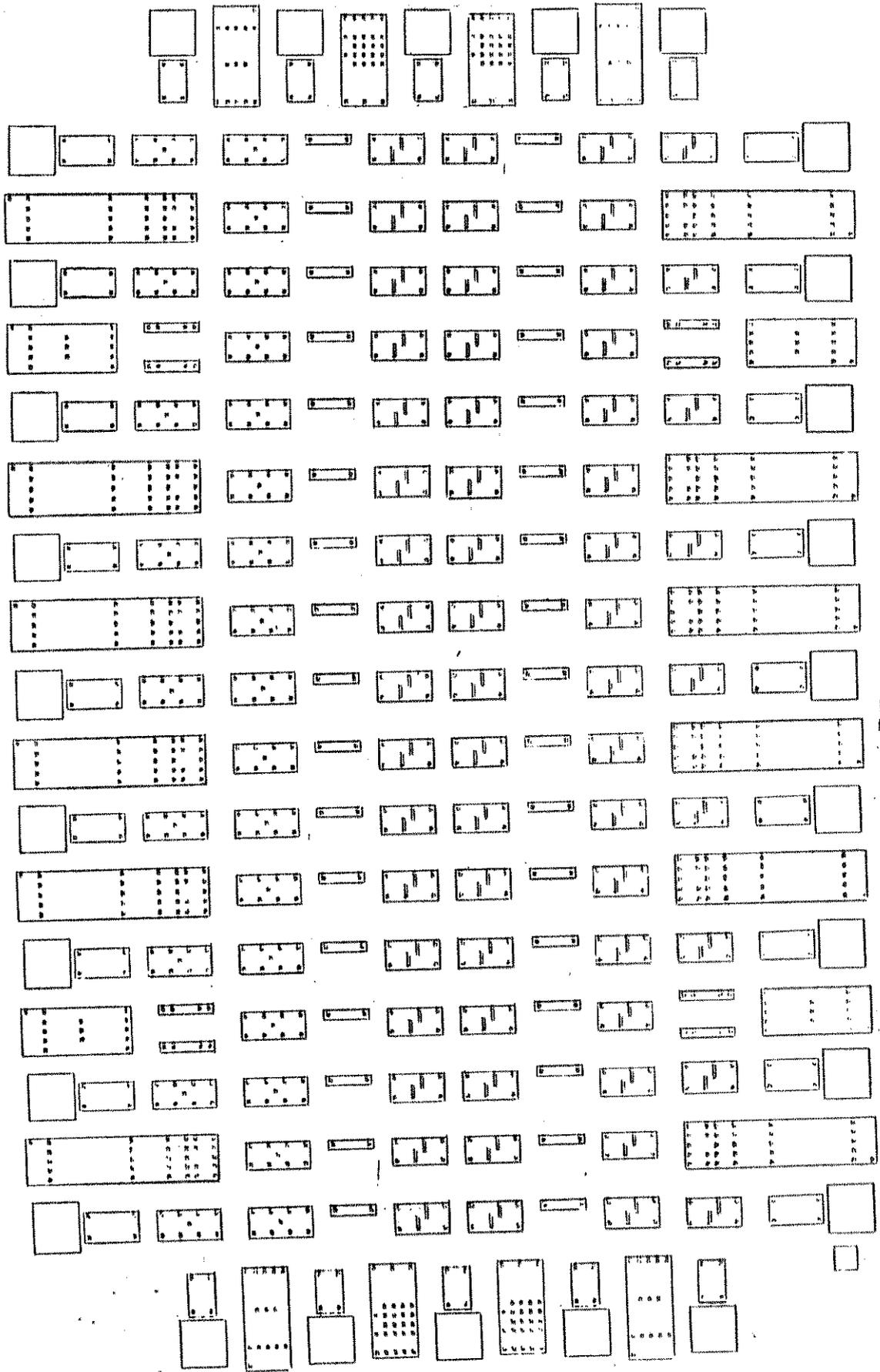


Figura A1 - Distribuição dos Componentes no D.S.C.