



Universidade Estadual de Campinas

Faculdade de Engenharia Elétrica e de Computação

Departamento de Semicondutores, Instrumentação e Fotônica

COMPENSAÇÃO EM FREQUÊNCIA DE AMPLIFICADORES CMOS DE DOIS E TRÊS ESTÁGIOS

Autor

André Luís Fortunato

Dissertação submetida à Faculdade de Engenharia Elétrica e de Computação da Universidade Estadual de Campinas, como requisito parcial à obtenção do título de Mestre em Engenharia Elétrica, sob orientação do Prof. Dr. Carlos Alberto dos Reis Filho.

Banca Examinadora:

Prof. Dr. Carlos Alberto dos Reis Filho – FEEC/UNICAMP

Prof. Dr. Rafael Santos Mendes – FEEC/UNICAMP

Dr. Richard Titov Lara Saez – MOTOROLA/JAGUARIÚNA

Campinas, 8 de julho de 2004

Este exemplar corresponde ao original da tese	
defendida por <u>André Luís Fortunato</u>	
e aprovada pela Comissão	
Julgada em <u>08.07.04</u>	<u>[Assinatura]</u>
	Orientador

UNICAMP
BIBLIOTECA CENTRAL
SEÇÃO CIRCULANTE

UNIDADE	73C
Nº CHAMADA	UNICAMP
	F779C
V	EX
	62076
PROC.	16.P.0086-05
C	02
PREÇO	11,00
DATA	10/02/05
Nº CPD	

Bit id 342388

FICHA CATALOGRÁFICA ELABORADA PELA
BIBLIOTECA DA ÁREA DE ENGENHARIA - BAE - UNICAMP

F779c

Fortunato, André Luís

Compensação em frequência de amplificadores
CMOS de dois e três estágios / André Luís Fortunato. --
Campinas, SP: [s.n.], 2004.

Orientador: Carlos Alberto dos Reis Filho.

Dissertação (mestrado) - Universidade Estadual de
Campinas, Faculdade de Engenharia Elétrica e de
Computação.

1. Amplificadores eletrônicos. 2. Amplificadores
operacionais. 3. Curvas de frequência. I. Reis Filho,
Carlos Alberto dos. II. Universidade Estadual de
Campinas. Faculdade de Engenharia Elétrica e de
Computação. III. Título.

RESUMO

Este trabalho analisa os critérios e técnicas de projeto para compensação em frequência de amplificadores operacionais em tecnologia CMOS. Foram projetados 10 amplificadores operacionais (amp-ops), incluindo amplificadores de dois e de três estágios de ganho. Serão usados os parâmetros de consumo, frequência de ganho unitário e estabilidade na comparação do desempenho e uso de determinado método de compensação em frequência. Mostraremos, também, como ocorre a movimentação dos pólos no circuito. Em especial, para o amplificador de dois estágios, foram relacionados os parâmetros que influenciam nessa movimentação.

Ao projetar estes amplificadores foram estabelecidas as seguintes especificações: no caso dos amplificadores de dois estágios, a tensão de alimentação é simétrica ($\pm 2\text{ V}$), carga composta de um resistor de $100\text{ k}\Omega$ em paralelo com um capacitor de 50 pF , ganho DC mínimo de 60 dB , frequência de ganho unitário de 1 MHz . Para os amplificadores de três estágios, a tensão de alimentação é de $\pm 1,5\text{ V}$, carga composta de um resistor de $25\text{ k}\Omega$ em paralelo com um capacitor de 50 pF , ganho DC mínimo de 100 dB e frequência de ganho unitário de 1 MHz .

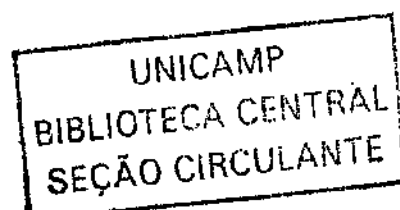
ABSTRACT

This dissertation analyzes the project techniques used in frequency compensation of CMOS operational amplifiers (op-amps). A collection of 10 op-amps, including two and three stages amplifiers was fabricated for test. Power consumption, unity gain frequency and stability were aimed for performance comparison. Poles movement analysis was extensively exploited in circuits understanding. Specially, for the two-stage amplifier, poles movement condition was obtained.

Two distinct specifications were focused. For two stage amplifiers, specifications included nominal power supply of $\pm 2\text{ V}$, an external load of $100\text{ k}\Omega$

in parallel with 50pF, a minimum open-loop gain of 60dB and a unity gain frequency of 1MHz. A more rigorous specification were aimed for three stage amplifiers: $\pm 1,5\text{ V}$ power supply, minimum DC gain of 100dB and 1MHz unity gain frequency driving an external load of 25k Ω in parallel with 50pF.

Agradeço aos meus pais
pelo imenso apoio
durante este meu
pequeno passo.



Agradeço ao meu orientador
pela oportunidade, confiança
e pelo apoio.

Agradeço ao Cenpra, especialmente
a Carlos Oliveira, pelas fotomicrografias,
a Wellington por verificar os *chips* e a
Saulo Finco por ter cedido o espaço.

SUMÁRIO

Índice de Figuras e Tabelas	xiii
Notação Utilizada	xxiii
1 Introdução	1
2 Amplificador Operacional de Transcondutância	5
2.1 Amplificador Operacional de Dois Estágios	5
2.1.1 Polarização	7
2.1.2 Ganho em Baixa Frequência	11
2.1.3 Ganho em Alta Frequência	14
2.1.4 Análise dos Resultados Obtidos	24
2.2 Amplificador Operacional de Três Estágios	25
2.2.1 Polarização	27
2.2.2 Ganho em Baixa Frequência	34
2.2.3 Ganho em Alta Frequência	39
3 Compensação em Frequência para Amplificadores de Dois Estágios	53
3.1 Compensação em Frequência Tipo Miller	53
3.1.1 Critério de Estabilidade para Compensação Miller	67
3.2 Compensação em Frequência Tipo Miller com Cancelamento de Zero por Resistor	71
3.3 Compensação em Frequência Tipo Miller com Cancelamento de Zero por Multi-Caminho	77
3.4 Compensação em Frequência Tipo Miller com Cancelamento do Segundo Pólo por Multi-Caminho	83
3.5 Efeito de g_{mII} no Amplificador de Transcondutância de Dois Estágios	87

4 Compensação em Frequência para Amplificadores de Três Estágios	91
4.1 Compensação em Frequência Tipo Miller Aninhada	91
4.1.1 Critério de Estabilidade para Compensação Miller Aninhada	104
4.2 Compensação em Frequência Tipo Miller Aninhada com Cancelamento de Zero por Resistor	110
4.3 Compensação em Frequência Tipo Miller Aninhada com Multi-Caminho	118
4.3.1 Critério de Estabilidade para Compensação Tipo Miller Aninhada com Multi-Caminho	122
4.4 Compensação em Frequência Tipo $g_m - C$ Aninhada	127
4.4.1 Critério de Estabilidade para Compensação $g_m - C$ Aninhada	129
4.5 Compensação em Frequência Tipo Miller Aninhada com Antecipação	133
4.5.1 Critério de Estabilidade para Compensação Miller Aninhada com Antecipação	136
4.6 Compensação em Frequência com Controle do Fator de Amortecimento	138
4.6.1 Critério de Estabilidade para Compensação com Controle do Fator de Amortecimento	148
5 Implementação e Resultados Experimentais	155
5.1 Implementação	155
5.2 Resultados Experimentais	158
5.2.1 Compensação em Frequência Tipo Miller (MC)	160
5.2.2 Compensação em Frequência Tipo Miller com Cancelamento de Zero por Resistor (MCNR)	161
5.2.3 Compensação em Frequência Tipo Miller com Cancelamento de Zero por Multi-Caminho (MCMZC)	163
5.2.4 Compensação em Frequência Tipo Miller com Cancelamento do Segundo Pólo por Multi Caminho (MCMPC)	165
5.2.5 Compensação em Frequência Tipo Miller Aninhada (NMC)	167
5.2.6 Compensação em Frequência Tipo Miller Aninhada com Cancelamento de Zero por Resistor (NMCNR)	169

5.2.7 Compensação em Frequência Tipo Miller Aninhada com Multi-Caminho (MNMC)	170
5.2.8 Compensação em Frequência Tipo $g_m - C$ Aninhada (NGCC)	173
5.2.9 Compensação em Frequência Tipo Miller Aninhada com Antecipação (NMCF)	174
5.2.10 Compensação em Frequência com Controle do Fator de Amortecimento (DFCFC)	177

6 Conclusões	183
--------------	-----

Referências	185
-------------	-----

Apêndice A	189
------------	-----

Apêndice B	209
------------	-----

ÍNDICE DE FIGURAS E TABELAS

Figura 1-1.....	3
Estruturas de compensação em frequência. (a) MC. (b) MCNR. (c) MCMPC. (d) MCMZC. (e) NMC. (f) NMCNR. (g) MNMC. (h) NGCC. (i) NMCF. (j) DFCFC.	
Figura 2-1.....	6
Amplificador de dois estágios. (a) Diagrama de blocos. (b) Esquema elétrico do amplificador (c) Modelo de pequenos sinais em baixas frequências.	
Figura 2-2.....	8
Definição dos pontos de polarização para o estágio de entrada do amp-op de dois estágios.	
Tabela 2-1.....	8
Definição dos valores de tensão do estágio de entrada para o amp-op de dois estágios.	
Figura 2-3.....	10
Definição dos pontos de polarização para o segundo estágio do amp-op de dois estágios.	
Tabela 2-2.....	10
Definição dos valores de tensão do estágio de entrada para o amp-op de dois estágios.	
Figura 2-4.....	15
Modelo AC de pequenos sinais definindo as capacitâncias parasitas no amplificador de dois estágios.	
Figura 2-5.....	17
Modelo de pequenos sinais equivalente em torno da frequência de 500MHz para cálculo de p_1 e z_1 .	
Figura 2-6.....	18
Modelo de pequenos sinais equivalente para cálculo de p_2 e z_{23} .	
Figura 2-7.....	19
Gráfico de (2-20) representando os efeitos de p_2 e z_{23} .	
Figura 2-8.....	21
Modelo de pequenos sinais equivalente para cálculo de p_1 , p_2 e z_1 .	
Figura 2-9.....	25
Análise na frequência do amplificador sem realimentação.	
Figura 2-10.....	26
Amplificador de três estágios. (a) Diagrama de blocos. (b) Esquema elétrico do amplificador projetado. (c) Modelo de pequenos sinais em baixas frequências.	
Figura 2-11.....	28
Definição dos pontos de polarização para o estágio de entrada do amp-op de três estágios.	
Tabela 2-3.....	28
Definição dos valores de tensão do segundo estágio para o amp-op de três estágios.	
Figura 2-12.....	31
Definição dos pontos de polarização para o segundo estágio do amp-op de três estágios.	

Tabela 2-4	31
Definição dos valores de tensão do segundo estágio para o amp-op de três estágios.	
Figura 2-13	32
Diagrama de blocos do funcionamento do segundo estágio de ganho.	
Figura 2-14	33
Definição dos pontos de polarização para o terceiro estágio do amp-op de três estágios.	
Tabela 2-5	33
Definição dos valores de tensão do terceiro estágio para o amp-op de três estágios.	
Figura 2-15	34
Par diferencial de entrada seguido de estrutura <i>folded-cascode</i> para aumentar a resistência de saída do primeiro estágio do amplificador de três estágios.	
Figura 2-16	35
Realimentação negativa do transistor cascode.	
Figura 2-17	39
Modelo AC de pequenos sinais definindo as capacitâncias parasitas no amplificador de três estágios.	
Figura 2-18	42
Modelo AC de pequenos sinais equivalente para cálculo de p_1 e z_1 .	
Figura 2-19	43
Circuito equivalente para cálculo das resistências incrementais nos nós ② e ③.	
Figura 2-20	45
Circuito equivalente para cálculo da resistência equivalente conectada a fonte V_p .	
Figura 2-21	45
Circuito equivalente para cálculo dos pólos nos nós ② e ③.	
Figura 2-22	46
Circuito equivalente para cálculo dos pólos nos nós ④ e ⑤.	
Figura 2-23	48
Circuito equivalente para cálculo do pólo no nó ⑥.	
Figura 2-24	49
Circuito equivalente para cálculo dos pólos nos nós ⑦ e ⑧.	
Figura 3-1	54
Amplificador de dois estágios sem compensação em frequência. (a) Diagramas de Bode. (b) Posicionamento de pólos e zeros.	
Figura 3-2	55
Diagrama de Bode obtido pela simulação do amplificador de dois estágios sem compensação em frequência.	
Figura 3-3	57
Variação da posição dos pólos com parâmetros do amplificador. (a) Posição dos pólos <i>versus</i> C_{34} . (b) Posição dos pólos <i>versus</i> C_1 . (c) Posição dos pólos <i>versus</i> C_{23} . (d) Posição dos pólos <i>versus</i> C_3 . (e) Posição dos pólos <i>versus</i> g_{M5} . (f) Posição dos pólos <i>versus</i> G_1 .	

Figura 3-4.....	59
Variação da razão entre produto ganho-banda e segundo pólo com g_{M5} .	
Figura 3-5.....	61
Modelo tradicional de um amplificador de dois estágios.	
Figura 3-6.....	63
Movimentação dos pólos dominante e não dominante com o aumento do valor da capacitância de compensação C_C .	
Figura 3-7.....	65
Circuitos equivalentes para cálculo das frequências dos pólos dominante e não dominante. (a) Cálculo da frequência do pólo não dominante. (b) Cálculo da frequência do pólo dominante.	
Figura 3-8.....	66
Amplificador operacional de dois estágios com compensação em frequência tipo Miller.	
Figura 3-9.....	67
Variação dos valores de p_D , p_{ND} , z , GB e MF com C_C .	
Figura 3-10.....	70
Diagrama de Bode teórico do amplificador de dois estágios com compensação Miller.	
Figura 3-11.....	75
Diagrama de Bode simulado para o circuito com compensação em frequência tipo Miller com cancelamento de zero por resistor.	
Figura 3-12.....	76
Comparação do posicionamento dos pólos e zeros dos circuitos com compensação em frequência tipo Miller com cancelamento de zero por resistor.	
Figura 3-13.....	76
Amplificador com compensação em frequência tipo Miller com cancelamento de zero por resistor.	
Figura 3-14.....	78
Diagrama de blocos mostrando o princípio de funcionamento do efeito de cancelamento do zero feito pela corrente de antecipação.	
Figura 3-15.....	79
Amplificador de dois estágios compensado em frequência. (a) Compensação em frequência tipo Miller com cancelamento de zero por multi-caminho. (b) Modelo de pequenos sinais para o amplificador compensado em frequência cancelamento de zero por multi-caminho.	
Figura 3-16.....	82
Simulações para o amplificador compensado em frequência por cancelamento de zero por multi-caminho. (a) Diagrama de Bode. (b) Posicionamento dos pólos e zeros.	
Figura 3-17.....	86
Simulações para o amplificador compensado em frequência por cancelamento do segundo pólo por multi-caminho. (a) Diagrama de Bode. (b) Posicionamento dos pólos e zeros.	
Figura 3-18.....	88
Movimentação dos pólos e do zero quando g_{MII} aumenta.	

Figura 4-1.....	92
Simulação do amplificador de dois estágios sem compensação em frequência. (a) Diagramas de Bode. (b) Posicionamento dos pólos e zeros.	
Figura 4-2.....	93
Amplificador de dois estágios com compensação em frequência tipo Miller. (a) Diagrama de blocos. (b) Resposta em frequência desprezando efeitos do zero.	
Figura 4-3.....	93
Troca do transistor de estágio de saída por um amplificador de dois estágios compensado em frequência.	
Figura 4-4.....	95
Obtenção da função de transferência simplificado do amplificador de dois estágios. (a) Função de transferência do integrador. (b) Efeito das frequências além da frequência do pólo dominante no caminho de realimentação. (c) Integrador com fonte de corrente substituída por um bloco de transcondutância.	
Figura 4-5.....	97
Obtenção da função de transferência simplificado do amplificador de três estágios com compensação tipo Miller aninhada. (a) Efeito das frequências além da frequência do pólo dominante no caminho de realimentação. (b) Função de transferência do integrador. (c) Integrador com fonte de corrente substituída por um bloco de transcondutância.	
Figura 4-6.....	98
Amplificador de três estágios. (a) Compensação em frequência tipo Miller aninhada. (b) Modelo de pequenos sinais do amplificador com compensação tipo Miller aninhada.	
Figura 4-7.....	100
Movimentação dos pólos com a inclusão dos capacitores de compensação. (a) Amplificador sem compensação. (b) Efeito da inclusão de C_{C2} . (c) Efeito da inclusão de C_{C1} .	
Figura 4-8.....	101
Efeito da inclusão dos capacitores de compensação C_{C1} e C_{C2} no diagrama de Bode.	
Figura 4-9.....	102
Movimentação dos pólos com a inclusão de C_{C1} e C_{C2} . A cruz representa posição inicial dos pólos. O quadrado vazio representa a posição intermediária dos pólos com a inclusão de C_{C2} . O quadrado cheio representa a posição final dos pólos com a inclusão de C_{C1} . (a) $p_I < p_{II} < p_{III}$. (b) $p_I < p_{III} < p_{II}$. (c) $p_{II} < p_I < p_{III}$. (d) $p_{II} < p_{III} < p_I$. (e) $p_{III} < p_I < p_{II}$. (f) $p_{III} < p_{II} < p_I$.	
Figura 4-10.....	104
Circuito equivalente para demonstração do efeito Miller. (a) Modelo de pequenos sinais de um amplificador de três estágios. (b) Efeito de transposição do capacitor C_{C1} para saída do primeiro estágio. (c) Efeito do aumento da condutância de C_{C1} .	
Figura 4-11.....	109
Movimentação da posição dos pólos de malha aberta (cruz) para a posição em malha fechada (quadrado).	
Figura 4-12.....	109
Diagrama de Bode simulado para o amplificador de três estágios em malha fechada.	

Figura 4-13.....	111
Simulação do amplificador de três estágios com compensação tipo Miller aninhada. (a) Diagrama de Bode do amplificador em malha aberta. (b) Posicionamento dos pólos e zeros em malha aberta.	
Figura 4-14.....	112
Diagrama de blocos do amplificador com compensação tipo Miller aninhada com cancelamento de zero por resistor.	
Figura 4-15.....	113
Amplificador de três estágios com compensação em frequência tipo Miller aninhada com cancelamento de zero por resistor.	
Figura 4-16.....	117
Simulações do amplificador com compensação tipo Miller aninhada com cancelamento de zero por resistor. (a) Diagrama de Bode. (b) Posicionamento dos pólos e zeros.	
Figura 4-17.....	118
Movimentação dos pólos do amplificador de três estágios com a inserção de C_{C1} .	
Figura 4-18.....	119
Amplificador de três estágios com compensação em frequência tipo Miller aninhada com multi-caminho.	
Figura 4-19.....	120
Diagramas de Bode antes e depois de C_{C1} . (a) Diagrama de Bode do amplificador considerando apenas C_{C2} . (b) Diagrama de Bode após a colocação de C_{C1} e do estágio de corrente direta.	
Figura 4-20.....	121
Modelo de pequenos sinais para cálculo da função de transferência.	
Figura 4-21.....	123
Comparação da movimentação dos pólos para o amplificador com compensação Miller aninhada (curva tracejada) e para o amplificador para compensação Miller aninhada com multi-caminho (curva pontilhada).	
Figura 4-22.....	126
Simulações do amplificador com compensação tipo Miller aninhada com multi-caminho. (a) Posicionamento de pólos e zeros. (b) Diagrama de Bode.	
Figura 4-23.....	128
Implementação sistemática do amplificador com compensação $g_M - C$.	
Figura 4-24.....	128
Amplificador de três estágios. (a) Compensação em frequência $g_M - C$ aninhada. (b) Modelo de pequenos sinais do amplificador com compensação $g_M - C$ aninhada.	
Figura 4-25.....	132
Simulações do amplificador com compensação em frequência $g_M - C$ aninhada. (a) Diagrama de Bode. (b) Posicionamento de pólos e zeros.	
Figura 4-26.....	134
Amplificador de três estágios. (a) Compensação em frequência tipo Miller aninhada com antecipação. (b) Modelo de pequenos sinais do amplificador com compensação Miller aninhada com antecipação.	

Figura 4–27.....	139
Simulações do amplificador com compensação em frequência tipo Miller aninhada com antecipação. (a) Diagrama de Bode. (b) Posicionamento de pólos e zeros.	
Figura 4–28.....	140
Diagrama de blocos do amplificador de três estágios com compensação em frequência com controle do fator de amortecimento.	
Figura 4–29.....	141
Comparação da compensação de um amplificador de três estágios com C_{C2} (linha tracejada) e sem C_{C2} (linha cheia).	
Figura 4–30.....	142
Modelamento da função de transferência. (a) Modelo do amplificador quando a impedância equivalente de C_{C2} comporta-se como um curto-circuito. (b) Circuito equivalente com a malha de realimentação formada por C_{C1} fechada.	
Figura 4–31.....	145
Amplificador de três estágios. (a) Amplificador com compensação em frequência com controle do fator de amortecimento. (b) Modelo de pequenos sinais para cálculo da função de transferência.	
Figura 4–32.....	147
Movimentação dos pólos com a inclusão de C_{C1} e C_{C2} . A cruz representa posição inicial dos pólos. O quadrado vazio representa a posição intermediária dos pólos com a inclusão de C_{C2} . O quadrado cheio representa a posição final dos pólos com a inclusão de C_{C1} . (a) $p_I < p_{II} < p_{III}$. (b) $p_I < p_{III} < p_{II}$. (c) $p_{II} < p_I < p_{III}$. (d) $p_{II} < p_{III} < p_I$. (e) $p_{III} < p_I < p_{II}$. (f) $p_{III} < p_{II} < p_I$.	
Figura 4–33.....	152
Comparação da compensação de um amplificador de três estágios com C_{C2} (linha tracejada), sem C_{C2} (linha cheia) e com controle do fator de amortecimento (linha grossa).	
Figura 4–34.....	153
Simulações do amplificador com compensação em frequência com controle do fator de amortecimento. (a) Posicionamento de pólos e zeros. (b) Diagrama de Bode.	
Tabela 5–1.....	155
Comparação dos valores das áreas ocupadas pelos amplificadores.	
Figura 5–1.....	156
Fotomicrografia do <i>die</i> contendo cinco amplificadores.	
Figura 5–2.....	157
Fotomicrografia do <i>die</i> contendo um amplificador.	
Figura 5–3.....	157
Fotomicrografia do <i>die</i> contendo quatro amplificadores.	
Figura 5–4.....	158
Configuração dos circuitos de teste. (a) Seguidor de tensão. (b) Amplificador de tensão.	
Figura 5–5.....	160
Arranjo de teste com o Network Analyser HP4195A e a placa de teste. O <i>chip</i> de teste encontra-se no meio da placa de teste.	

Figura 5-6.....	161
Diagrama de Bode do amplificador com compensação em frequência tipo Miller para corrente de polarização de segundo estágio de $100\mu\text{A}$.	
Figura 5-7.....	162
Diagrama de Bode do amplificador com estrutura de compensação em frequência tipo Miller com cancelamento de zero com resistor para a configuração de seguidor de tensão.	
Figura 5-8.....	162
Curvas de ganho para a configuração amplificador inversor.	
Figura 5-9.....	163
Diagrama de Bode do amplificador com estrutura de compensação em frequência tipo Miller com cancelamento de zero por multi-caminho para a configuração de seguidor de tensão.	
Figura 5-10.....	164
Curvas de ganho para a configuração amplificador inversor.	
Figura 5-11.....	165
Diagrama de Bode do amplificador com estrutura de compensação em frequência tipo Miller com cancelamento do segundo pólo por multi-caminho para a configuração de seguidor de tensão.	
Figura 5-12.....	166
Curvas de ganho para a configuração amplificador inversor.	
Figura 5-13.....	167
Diagrama de Bode do amplificador com estrutura de compensação em frequência tipo Miller aninhada para a configuração de seguidor de tensão.	
Figura 5-14.....	168
Curvas de ganho para a configuração amplificador inversor.	
Figura 5-15.....	169
Diagrama de Bode do amplificador com estrutura de compensação em frequência tipo Miller aninhada com cancelamento de zero por resistor para a configuração de seguidor de tensão.	
Figura 5-16.....	170
Curvas de ganho para a configuração amplificador inversor.	
Figura 5-17.....	171
Diagrama de Bode do amplificador com estrutura de compensação em frequência tipo Miller aninhada com multi-caminho para a configuração de seguidor de tensão.	
Figura 5-18.....	172
Curvas de ganho para a configuração amplificador inversor.	
Figura 5-19.....	173
Diagrama de Bode do amplificador com estrutura de compensação em frequência tipo $g_m - C$ aninhada para a configuração de seguidor de tensão.	
Figura 5-20.....	174
Curvas de ganho para a configuração amplificador inversor.	
Figura 5-21.....	175
Diagrama de Bode do amplificador com estrutura de compensação em frequência tipo Miller aninhada com antecipação para a configuração de seguidor de tensão.	

Figura 5-22	176
Curvas de ganho para a configuração amplificador inversor.	
Figura 5-23	177
Diagrama de Bode do amplificador com estrutura de compensação em frequência com controle do fator de amortecimento para a configuração de seguidor de tensão.	
Figura 5-24	178
Curvas de ganho para a configuração amplificador inversor. (a) Ganho variando de 1 a 10. (b) Ganho de 100 com curva extrapolada para desprezar a ondulação.	
Figura A-1	189
Sistema realimentado com ganho de malha aberta A e ganho de realimentação β .	
Figura A-2	192
Nó de realimentação transformado em subtração de tensões.	
Figura A-3	193
Nó de realimentação transformado em subtração de correntes	
Figura A-4	193
Amostragem do sinal de tensão na saída na saída do amplificador.	
Figura A-5	194
Amostragem do sinal de tensão na saída na saída do amplificador.	
Figura A-6	195
Circuitos elétricos realimentados. (a) Paralelo-paralelo. (b) Paralelo-série. (c) Série-paralelo. (d) Série-série.	
Figura A-7	197
Circuito com realimentação paralela-paralela.	
Figura A-8	198
Modelo do circuito realimentado. (a) Modelo de pequenos sinais. (b) Modelo de pequenos sinais modificado.	
Figura A-9	202
Cálculo da razão de retorno.	
Figura A-10	206
Modelamento de ruído e distorções.	
Figura B-1	209
Sistema realimentado com ganho de malha aberta $A = H(s)$, ganho de realimentação $\beta = K$ e $\alpha = 1$.	
Figura B-2	210
Amplificadores realimentados com sinais de entrada em diferentes frequências. (a) Sistema estável com sinal de entrada com frequência $\omega < \omega_2$. (b) Sistema instável com sinal de entrada com frequência $\omega = \omega_2$. (c) Sistema instável com sinal de entrada com frequência $\omega > \omega_2$.	
Figura B-3	212
Resposta ao impulso de um sistema linear com pólos reais positivos e negativos, imaginários e complexos com parte real positiva e negativa.	

Figura B-4	213
Mapeamento no plano complexo. (a) Contorno C_1 no plano complexo que não envolve pólos ou zeros. (b) Mapeamento de C_1 por $H_1(s)$ não sofre rotação de $2 \cdot \pi$.	
Figura B-5	214
Mapeamento no plano complexo. (a) Contorno C_1 no plano complexo que envolve pólos e zeros. (b) Mapeamento de C_1 por $H_1(s)$ sofre rotação de $2 \cdot \pi$.	
Figura B-6	215
Contorno padrão para avaliar a existência de pólos e zeros no semi-plano direito do plano s .	
Figura B-7	218
Margem de fase e margem de ganho definidos a partir do gráfico de Nyquist.	
Figura B-8	219
Gráficos de Bode de magnitude e fase. MG define a margem de ganho e MF define a margem de fase.	
Figura B-9	220
Amplificador de um único transistor alimentado por uma fonte de corrente.	
Figura B-10	221
Diagrama de magnitude e fase para o circuito da Figura B- com $g_{M1} = 80 \mu\Omega^{-1}$, $g_{M2} = 349,5 \mu\Omega^{-1}$, $z_i = 5 M\Omega$, $R_{Eq} = 10 k\Omega$, $C_{GS} = 270 fF$, $C_L = 10 pF$ e $C_C = 5 pF$.	
Figura B-11	222
Gráfico de Nyquist com a presença de um capacitor $C_C = 5 pF$. A margem de fase é de $64,5^\circ$.	
Figura B-12	223
Gráfico de Nyquist com a ausência do capacitor C_C . A margem de fase é de 6° .	
Figura B-13	223
(a) Relação entre margem de fase e fator de amortecimento. (b) Resposta ao degrau para o circuito da Figura B- com capacitor na linha tracejada e sem capacitor na linha cheia.	

NOTAÇÃO UTILIZADA

SÍMBOLO	SIGNIFICADO
C_C	Capacitância de compensação do amplificador de dois estágios
C_{C1}	Capacitância de compensação da malha externa do amplificador de três estágios
C_{C2}	Capacitância de compensação da malha interna do amplificador de três estágios
g_{M1}	Transcondutância associada ao primeiro estágio
g_{MII}	Transcondutância associada ao segundo estágio
g_{MIII}	Transcondutância associada ao terceiro estágio
g_{MFi}	Transcondutância de compensação de zero associada à entrada do estágio i
g_{MA}	Transcondutância do amplificador auxiliar
V_{NI}	Entrada não-inversora
V_I	Entrada inversora
C_{pi}	Capacitância parasita associada ao nó i
C_i	Capacitância total associada ao nó i
g_{Mi}	Transcondutância do transistor i
g_{DSi}	Condutância de saída do transistor i
C_L	Capacitância de carga
R_L	Resistência de carga
T_xS	Taxa de subida
V_{GS}	Tensão porta-fonte
V_{DS}	Tensão dreno-fonte
I_D	Corrente de dreno quiescente
μ_N	Mobilidade do elétron livre
μ_P	Mobilidade do elétron livre
λ_N	Fator de modulação de canal do transistor canal N
λ_P	Fator de modulação de canal do transistor canal P
V_{TH}	Tensão de limiar

W	Largura de canal
L	Comprimento de canal
r_{oi}	Resistência incremental de saída associada ao estágio i
GB	Produto ganho-banda
A_i	Ganho DC associado ao estágio i
C_{GSi}	Capacitância porta-fonte associada ao transistor i
C_{DBi}	Capacitância dreno-substrato associada ao transistor i
C_{GDi}	Capacitância porta-dreno associada ao transistor i
V_{DSsati}	Tensão dreno-fonte de saturação
C_{ij}	Capacitância entre os nós i e j
p_i	Pólo associado ao nós i
z_{ij}	Zero associado aos nós i e j
p_I	Pólo associado à saída do primeiro estágio
p_{II}	Pólo associado à saída do segundo estágio
p_{III}	Pólo associado à saída do terceiro estágio
G_I	Condutância associada à saída do primeiro estágio
G_{II}	Condutância associada à saída do segundo estágio
G_{III}	Condutância associada à saída do terceiro estágio
G_{I-II}	Condutância de conversão tensão-corrente
C_{ox}	Capacitância por área de porta-canal
A_o	Ganho total do amplificador
γ_N	Efeito de corpo
ϕ_{FN}	Tensão correspondente ao nível de Fermi
V_{SB}	Tensão fonte-substrato

Capítulo 1

Introdução

Três influências têm mudado, nos últimos tempos, a tendência dos projetos de circuitos integrados. A primeira é a crescente demanda por circuitos *mixed-signal* [1], [2] que integram circuitos analógicos e digitais em um mesmo substrato. A segunda influência diz respeito ao escalonamento, cada vez mais intenso, dos processos de fabricação [3], [4]. A terceira, e mais importante, é a necessidade crescente de operação em baixa tensão e com o mínimo possível de potência consumida, ou seja, baixa potência [5].

Para tentar lidar com essas novas tendências, um vasto universo de novos circuitos analógicos tem surgido, dentre os quais se destacam as novas estruturas de amplificadores operacionais [6], [7], que por sua vez trouxeram novos desafios relacionados à estabilidade em frequência.

Foi com o intuito de entender e de aplicar mecanismos eficientes de compensação em frequência no projeto de amplificadores operacionais que este trabalho foi desenvolvido. Para isso, foram projetados 10 amp-ops, cada um implementando um mecanismo de compensação em frequência distinto: compensação Miller (MC), compensação Miller com compensação de zero por resistor (MCNR), compensação Miller com compensação de segundo pólo por zero de multi-caminho (MCMPC), compensação Miller com compensação de zero por multi-caminho (MCMZC), compensação Miller aninhada (NMC), compensação Miller aninhada com compensação de zero por resistor (NMCNR), compensação Miller aninhada com compensação de segundo pólo por zero de multi-caminho (MNMC), compensação Miller tipo $g_m - C$ aninhada (NGCC), compensação Miller aninhada com compensação de zero do semiplano direito por multi-caminho (NMCF) e, por fim, compensação Miller com controle de fator de amortecimento (DFCFC).

Foram estudados e implementados amplificadores de transcondutância [7], [8], [9] de dois e de três estágios. Para os amplificadores de dois estágios foi

estabelecida como carga uma associação paralela de $R = 100\text{k}\Omega$ e $C = 50\text{pF}$. Para os de três estágios, $R = 25\text{k}\Omega$ e $C = 50\text{pF}$.

As estruturas de compensação citadas acima são resumidas e mostradas através de diagrama de blocos na Figura 1-1.

Este trabalho está dividido em 6 capítulos. Os métodos de compensação em frequência são analisados de uma forma cronológica-evolutiva de forma a dar uma visão evolutiva do assunto. Após esta introdução, o Capítulo 2 trata do projeto de amplificadores de dois e três estágios, analisando seu comportamento tanto em baixas como em altas frequências. O Capítulo 3 analisa as várias estruturas de compensação em frequência de amplificadores de dois estágios. O Capítulo 4 utiliza dos conhecimentos adquiridos no capítulo anterior para analisar as estruturas de compensação em frequência de amplificadores de três estágios. Nestes dois últimos capítulos foram estabelecidos critérios para se calcular os componentes das estruturas de compensação em função de parâmetros do circuito. O Capítulo 5 traz a implementação e os resultados experimentais. No Capítulo 6 é apresentada a conclusão do trabalho. Finalmente, o Apêndice A e o Apêndice B fazem uma revisão de teoria de rede, modelamento e análise na frequência pelos métodos de Bode e de Nyquist, mostrando como aplicá-los a amplificadores operacionais.

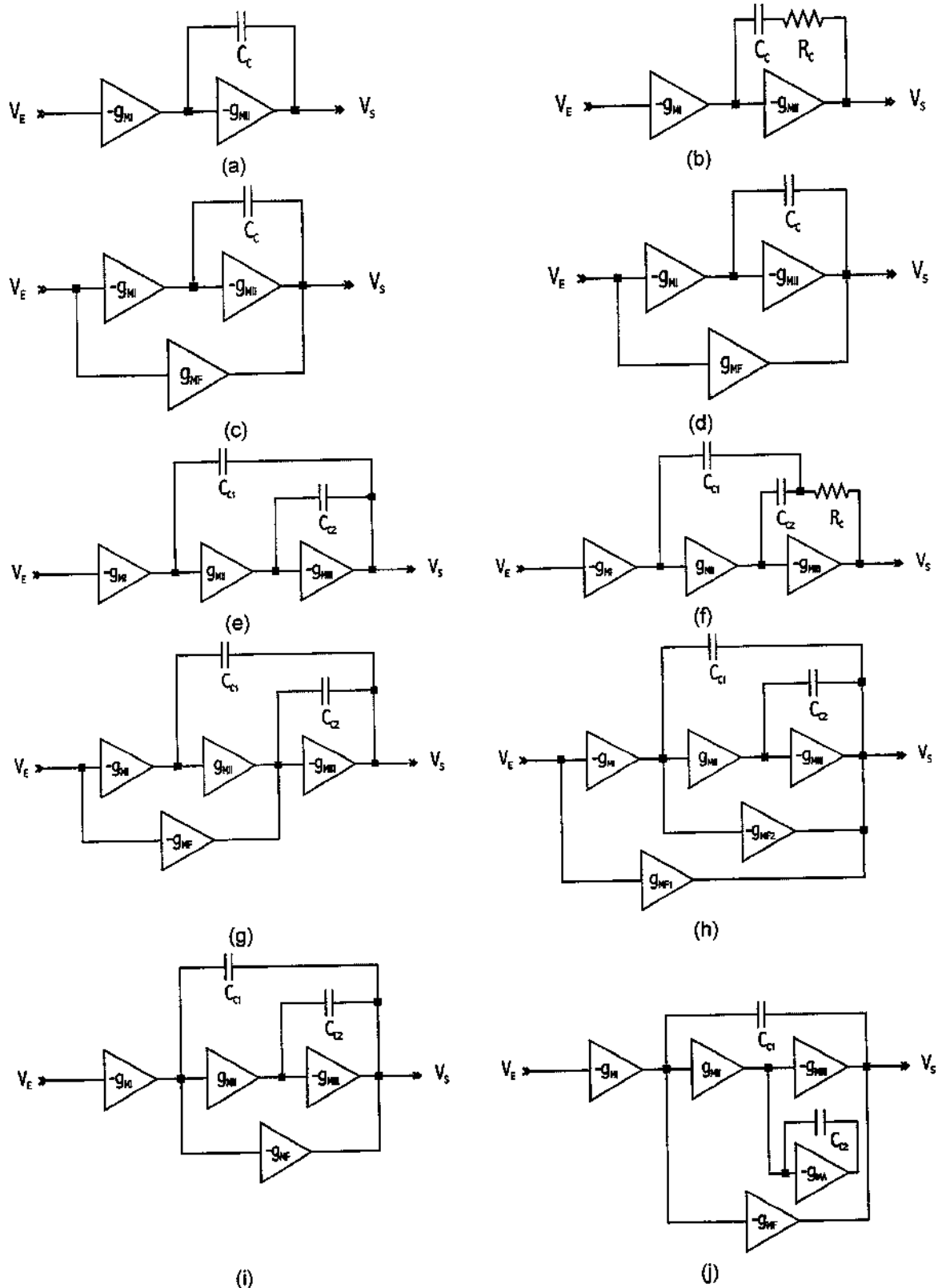


Figura 1-1. Estruturas de compensação em frequência. (a) MC. (b) MCNR. (c) MCMPC. (d) MCMZC. (e) NMC. (f) NMCNR. (g) MNMC. (h) NGCC. (i) NMCF. (j) DFCFC.

Capítulo 2

Amplificador Operacional de Transcondutância

Diferente dos amplificadores operacionais¹ comerciais, os amplificadores implementados neste trabalho, que serviram como prova material dos estudos realizados, não incorporam um estágio de saída, seja ele do tipo seguidor de tensão ou inversor. Sendo assim, seria mais apropriado considerá-los amplificadores de transcondutância (em inglês, OTA - *Operational Transconductance Amplifier*), tal como é comum vê-los citado na literatura. Porém, ao conectar uma carga no seu terminal de saída e considerarmos a tensão sobre a carga como sendo a variável de saída, estes amplificadores assumem a forma de um amplificador de tensão, podendo, portanto, manter a denominação de amp-op.

2.1 AMPLIFICADOR OPERACIONAL DE DOIS ESTÁGIOS

O amp-op de dois estágios é constituído de um par diferencial de entrada, que perfaz o primeiro estágio de ganho, e o segundo estágio de ganho que é composto por um simples transistor polarizado em fonte comum [8], [10]. As Figura 2-1a, Figura 2-1b e Figura 2-1c apresentam, respectivamente, o diagrama de blocos, a topologia e o circuito equivalente de pequenos sinais para baixas frequências do amplificador de dois estágios.

Foram projetados três amplificadores deste tipo. Nestes três casos foram estabelecidas as seguintes especificações: tensão simétrica de $\pm 2V$, ganho mínimo em baixas frequências de 60 dB, ou seja $1.000 \frac{V}{V}$, e produto ganho-

¹ O nome amplificador operacional é atribuído a Ragazzini *et al.* [11] que demonstrou que um amplificador eletrônico ideal de alto ganho pode realizar operações arbitrárias na variável laplaciana s .

banda, *a priori*, de 1 MHz para uma carga resistiva de 100k Ω em paralelo com um capacitor de 50 pF. As especificações do processo são dadas em [12] e [13].

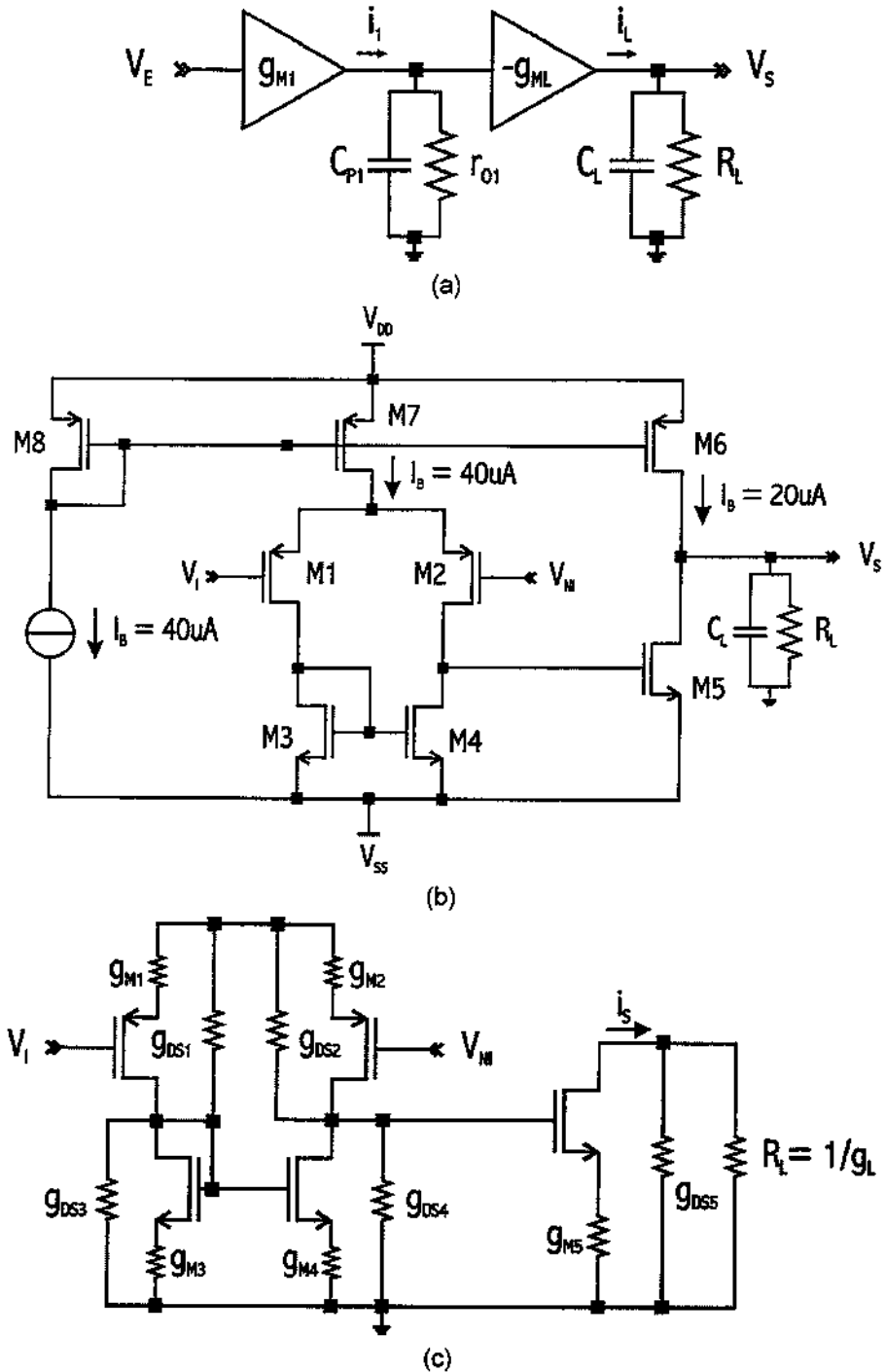


Figura 2-1. Amplificador de dois estágios. (a) Diagrama de blocos. (b) Esquema elétrico do amplificador (c) Modelo de pequenos sinais em baixas frequências.

2.1.1 POLARIZAÇÃO

O estágio de saída foi polarizado com uma corrente de $20\mu\text{A}$, o suficiente para garantir a excursão de $\pm 2\text{V}$ sobre a carga resistiva de $100\text{k}\Omega$. Projetando esta corrente para os transistores de entrada temos, então, $20\mu\text{A}$ em cada transistor PMOS do par diferencial de entrada. Desta forma, a polarização do par diferencial é dada por uma fonte de $40\mu\text{A}$. Apesar desta polarização garantir ganhos de tensão moderados e excursão de saída, a taxa de subida na saída é prejudicado. Para a carga capacitiva de 50pF e sem compensação temos uma taxa de subida (TxS) dado por

$$|I_{S_{\text{MAX}}}| = C_L \cdot \text{TxS} \Rightarrow \text{TxS} = 0,4 \text{ V}/\mu\text{s}. \quad (2-1)$$

O valor baixo da taxa de subida na saída é uma consequência de um compromisso entre o valor do capacitor de compensação - portanto, a área ocupada - e consumo de potência. Como será visto, o valor do capacitor de compensação é inversamente proporcional ao valor da transcondutância do transistor de saída. Assim, para aumentar da taxa de subida é necessário aumentar a corrente do transistor de saída e, portanto o consumo. Por outro lado, o aumento da corrente faz aumentar sua transcondutância e, deste modo, diminuir o capacitor de compensação. Assim, o equilíbrio entre baixo consumo e área ocupada pelo capacitor de compensação depende das especificações do projeto. Neste projeto foi optado pelo favorecimento de um baixíssimo consumo em detrimento da área e da velocidade.

Para o primeiro estágio foram definidas as polarizações mostradas na Figura 2-2 a seguir e resumidas na Tabela 2-1.

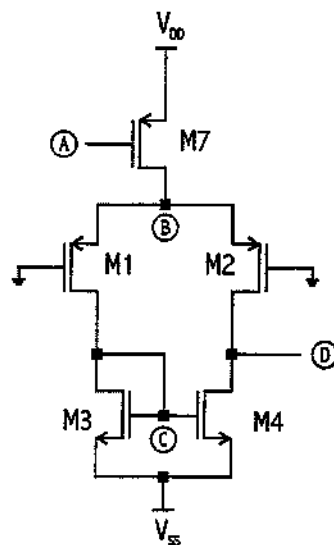


Figura 2-2. Definição dos pontos de polarização para o estágio de entrada do amp-op de dois estágios.

$$V_A = 1V$$

$$V_B = 1,1V$$

$$V_C = -0,9V$$

$$V_D = -0,9V$$

Tabela 2-1. Definição dos valores de tensão do estágio de entrada para o amp-op de dois estágios.

A tensão no ponto A em relação ao terra foi escolhida de forma a polarizar a fonte de corrente M7 na saturação. A tensão dreno-fonte de saturação em M7 é dada por $|V_{DSATM7}| = V_{GSM7} - V_{TH} = 1 - 0,85 = 150mV$. Isso permitiria que a tensão no ponto B fosse até aproximadamente 1,8 V. Porém, para a corrente de $40\mu A$ e tensão $V_{GSM1} = -1,8V$ em M1 o ganho do primeiro estágio seria reduzido, pois diminui-se o valor do comprimento W dos transistores M1 e M2. Deste modo optou-se por um valor de tensão menor no ponto B de modo a garantir uma transcondutância maior em M1 e M2. O valor da tensão no ponto B foi de 1,1V em relação ao terra. A tensão no ponto C deve ser a menor possível. No entanto, como esta tensão é a tensão de porta do transistor M3 e M4 ela está limitada a tensão de limiar do transistor NMOS. Foi escolhido $V_C = -0,9V$ em relação ao terra para este ponto.

A escolha da maior tensão possível no ponto B e da menor tensão possível no ponto C é guiada pela maximização da excursão da tensão de modo comum. Porém, o projeto não se fixou de forma rigorosa nesse requisito, pois o interesse era obter um alto ganho de tensão em detrimento a outros requisitos.

Para garantir que a tensão no ponto D seja igual a tensão no ponto C, ou seja, $V_D = -0,9\text{ V}$ em relação ao terra, o tamanho dos transistores M1 e M2 do par diferencial e M3 e M4 do espelho de corrente é feito igual.

Considerando o casamento entre M1 e M2, e M3 e M4 perfeito, e portanto $g_{M1} = g_{M2}$ e que $g_{M3} = g_{M4}$, podemos calcular as dimensões dos transistores e o ganho de pequenos sinais do primeiro estágio.

Deste modo, para a equação do transistor $I_D = \frac{1}{2} \cdot \mu_N \cdot C_{ox} \cdot \frac{W}{L} \cdot (V_{GS} - V_{TH})^2$ [8], [14] ou $I_D = K' \cdot \frac{W}{L} \cdot (V_{GS} - V_{TH})^2$, onde $K' = K/2$, sendo K chamado de parâmetro de transcondutância [12] com unidade de A/V^2 e para uma alimentação simétrica de $\pm 2\text{ V}$, temos para os transistores M1 e M2 do par diferencial PMOS

$$\frac{W_{M1}}{L_{M1}} = \frac{W_{M2}}{L_{M2}} = \frac{I_D}{K' \cdot (V_{GS} - V_{TH})^2} = \frac{20 \cdot 10^{-6}}{40 \cdot 10^{-6} / 2 \cdot (1,05 - 0,825)^2} \approx \frac{20}{1}. \quad (2-2)$$

Para o par M3 e M4 do espelho de corrente NMOS temos

$$\frac{W_{M3}}{L_{M3}} = \frac{W_{M4}}{L_{M4}} = \frac{20 \cdot 10^{-6}}{110 \cdot 10^{-6} / 2 \cdot (1,1 - 0,88)^2} \approx \frac{7,5}{1}. \quad (2-3)$$

E para a fonte de corrente PMOS, formada pelo transistor M7 que polariza o estágio de entrada temos

$$\frac{W_{M7}}{L_{M7}} = \frac{40 \cdot 10^{-6}}{40 \cdot 10^{-6} / 2 \cdot (0,93 - 0,822)^2} \approx \frac{171}{1}. \quad (2-4)$$

Para M7, o valor de V_{GS} obtido na simulação foi $0,93\text{ V}$ em vez do valor de 1 V definido na Tabela 2-1. Apesar da pequena diferença em relação ao valor

nominal - apenas 4% - a diferença nas dimensões do transistor é substancial - 78%.

O segundo estágio possui uma polarização que é consequência da polarização do primeiro estágio. A Figura 2-3 mostra as tensões de polarização para o segundo estágio do amplificador e a Tabela 2-2 resume os valores dessas tensões.

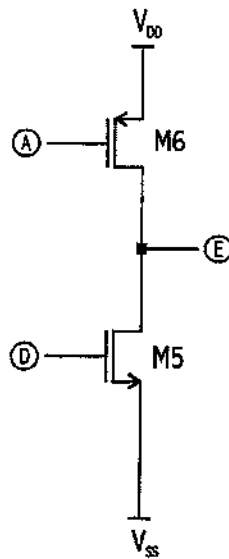


Figura 2-3. Definição dos pontos de polarização para o segundo estágio do amp-op de dois estágios.

$V_A = 1V$
$V_D = 1,1V$
$V_E = 0V$

Tabela 2-2. Definição dos valores de tensão do estágio de entrada para o amp-op de dois estágios.

Para garantir uma margem de fase em torno de 60° o segundo pólo ω_{P2} deve estar por volta de uma oitava acima da frequência de ganho unitário [9]. Para uma frequência de ganho unitário $\omega_o = 2 \cdot \pi \cdot 1 \cdot 10^6 \text{ rad/s}$, teríamos $\omega_{P2} = 2 \cdot \pi \cdot 2 \cdot 10^6 \text{ rad/s}$ e seria necessário ter uma corrente mínima em M5 dada pela expressão [8]

$$I_{DM5_{MIN}} = - \frac{C_D}{\left(\frac{1}{V_{GSM5} - V_{THN}} \right) \cdot \left(\frac{3}{\omega_{P2}} + \frac{2 \cdot L_{M7}^2}{\mu_N \cdot (V_{GSM7} - V_{THN})} \right)}, \quad (2-5)$$

onde μ_N é a mobilidade dos portadores do tipo N. A capacitância C_D é a capacitância vista do dreno do transistor M5. Neste caso, temos a capacitância vista do dreno aproximadamente igual capacitância da carga, ou seja, $C_D \approx C_L = 50\text{pF}$. Fazendo as substituições obtemos uma corrente mínima de $I_{DM5} \approx 7\mu\text{A}$. Portanto adotamos $I_{DM5} = 20\mu\text{A}$, pois assim

$$\frac{W_{M5}}{L_{M5}} = \frac{W_{M4}}{L_{M4}} = \frac{W_{M3}}{L_{L3}} = \frac{7,5}{1}. \quad (2-6)$$

Para que a tensão de saída seja zero é necessário que a corrente da fonte formada pelo transistor M6 seja igual a corrente de M5, ou seja, $20\mu\text{A}$. Para isso, basta fazer W_{M6} aproximadamente metade da dimensão de W_{M7} , pois ambos os transistores possuem o mesmo valor de tensão entre porta e fonte. Da mesma forma, para que M8 também conduza $40\mu\text{A}$ com o mesmo V_{GS} de M7, as dimensões de M8 e M7 devem ser iguais. Portanto

$$\frac{W_{M6}}{L_{M6}} = \frac{W_{M7}/2}{L_{M7}} = \frac{92,5}{1} \quad (2-7)$$

e

$$\frac{W_{M8}}{L_{M8}} = \frac{W_{M7}}{L_{M7}} = \frac{185}{1}. \quad (2-8)$$

2.1.2 GANHO EM BAIXA FREQUÊNCIA

O ganho do estágio de entrada é projetado para ser muito maior que o ganho do segundo estágio. Este critério visa garantir um ganho DC moderado, já que o ganho do segundo estágio é baixo devido à baixa resistência de saída proporcionada pela carga.

O ganho em baixas frequências para o primeiro estágio é o ganho de um par diferencial tendo como carga um espelho de corrente e alimentado por uma fonte de corrente. O par diferencial, juntamente com o espelho de corrente, transforma tensão diferencial de entrada em uma variação de corrente. Para pequenos sinais, essa variação é linear e proporcional a tensão de entrada. A variação de corrente gerada flui por uma resistência de saída incremental no dreno de M4 e M2. Esse fluxo de corrente sobre a resistência de saída gera uma tensão incremental de saída. A relação entre as variações da tensão de saída e as variações da tensão de entrada resulta no ganho de pequenos sinais do primeiro estágio do circuito da Figura 2-1b. Assim, o ganho A_1 do primeiro estágio em baixas frequências é dado por [9]

$$A_1 \cong \frac{g_{M1}}{g_{DS2} + g_{DS4}}, \quad (2-9)$$

onde g_{M1} é a transcondutância do transistor M1, g_{DS2} é a condutância de saída do transistor M2 e g_{DS4} é a condutância de saída do transistor M4. O valor de A_1 considera o par diferencial PMOS e o espelho de corrente NMOS perfeitamente casados, além de considerar a resistência de saída da fonte de corrente M7 infinita. Esta aproximação é muito boa para cálculos práticos e apresenta uma boa concordância com as simulações.

Em baixas frequências, o segundo estágio não carrega a saída do primeiro estágio. Desta forma, para saber o ganho DC total, basta calcular o ganho do segundo estágio e multiplicar pelo valor do ganho do primeiro.

O ganho em baixas frequências do segundo é o ganho de um amplificador fonte comum. Pequenas variações de tensão na porta de M5 geram pequenas variações de corrente no dreno de M5. Esta corrente de dreno incremental sente uma resistência incremental, dada pela resistência de saída da fonte de corrente formada por M6 em paralelo com a resistência da carga em paralelo com a resistência no dreno de M5. O produto da corrente pela resistência incremental equivalente resulta na tensão incremental de saída do segundo estágio. A relação

entre esta tensão e a tensão de entrada deste estágio é o ganho de pequenos sinais do segundo estágio do circuito da Figura 2-1b.

O ganho A_{II} do segundo estágio é dado aproximadamente por [9]

$$A_{II} = \frac{g_{M5}}{g_{DS6} + g_{DS5} + g_L}. \quad (2-10)$$

A expressão para calcular g_M pode ser obtida a partir dos parâmetros de grandes sinais [8]. O valor de g_{DS} é difícil de calcular, por isso mesmo é normalmente impreciso. Uma estimativa razoável do seu valor pode ser obtida com a expressão [8], [9]

$$g_{DS} \cong \frac{I_D}{\frac{1}{\lambda} + V_{DS}} \approx \frac{I_D}{\frac{1}{\lambda}}, \quad (2-11)$$

onde o parâmetro λ é o fator de modulação de canal. A modulação de canal é difícil de se modelar e calcular, daí a imprecisão no resultado de g_{DS} . De forma geral o valor da resistência de saída $r_{DS} = \frac{1}{g_{DS}}$ está na faixa de várias centenas de kilohms até alguns megaohms para o transistor MOS saturado. Uma aproximação plausível é considerar $\lambda_p = 0,01$ e $\lambda_n = 0,02$ para a tecnologia usada [8]. Esses valores de modulação de canal são valores práticos e conduzem a aproximações razoáveis nos resultados das condutâncias de saída para a maioria dos casos. Um valor mais preciso pode ser encontrado a partir do arquivo de parâmetros de simulação gerado pelo simulador. Para as dimensões calculadas temos as condutâncias de saída $g_{DS2} = 5 \cdot 10^{-7} \Omega^{-1}$ e $g_{DS4} = 3,9 \cdot 10^{-7} \Omega^{-1}$. A transcondutância é dada por $g_{M1} = \sqrt{2 \cdot K \cdot \frac{W_{M1}}{L_{M1}} \cdot I_{DM1}} = 177,8 \mu\Omega^{-1}$. Portanto, de (2-9) o ganho será

$$A_1 = \frac{177,8 \cdot 10^{-6}}{5 \cdot 10^{-7} + 3,9 \cdot 10^{-7}} \approx 200 \text{ V/V}. \quad (2-12)$$

Como comentado anteriormente, o ganho do primeiro estágio para pequenos sinais é bastante grande. Se usássemos a aproximação apresentada para a modulação de canal teríamos $A_1 \approx 167 \text{ V/V}$; uma diferença de cerca de 5%. Essa diferença é pequena visto que o processo apresenta variações de até 20% em alguns parâmetros.

É possível neste momento calcular o ganho do segundo estágio. Dos parâmetros do arquivo de simulação temos que $g_{DS5} = 2,4 \cdot 10^{-7} \Omega^{-1}$ e $g_{DS6} = 6,8 \cdot 10^{-7} \Omega^{-1}$. Para uma carga de $100 \text{ k}\Omega$, a aproximação $g_{DS5} + g_{DS6} + g_L \approx g_L$ não é válida, pois o valor de g_L não é muito maior que g_{DS5} e g_{DS6} neste caso. De (2-10) tem-se o ganho do segundo estágio. Neste caso,

$$A_{II} = \frac{181 \cdot 10^{-6}}{10^{-5} + 2,4 \cdot 10^{-7} + 6,8 \cdot 10^{-7}} \approx 16,6 \text{ V/V}. \quad (2-13)$$

Assim, o ganho total de pequenos sinais para baixas frequências será

$$A_o = A_1 \cdot A_{II} \approx 3320 \text{ V/V}. \quad (2-14)$$

A partir dos parâmetros do arquivo de simulação é possível calcular o valor do ganho total com mais precisão. Temos $A_o \approx 2385 \text{ V/V}$, o que resulta em uma diferença de aproximadamente 28%.

2.1.3 GANHO EM ALTA FREQUÊNCIA

Para analisar a resposta em frequência do amplificador da Figura 2-1b é necessário considerar as capacitâncias parasitas e a capacitância da carga. A Figura 2-4 define as capacitâncias encontradas no circuito.

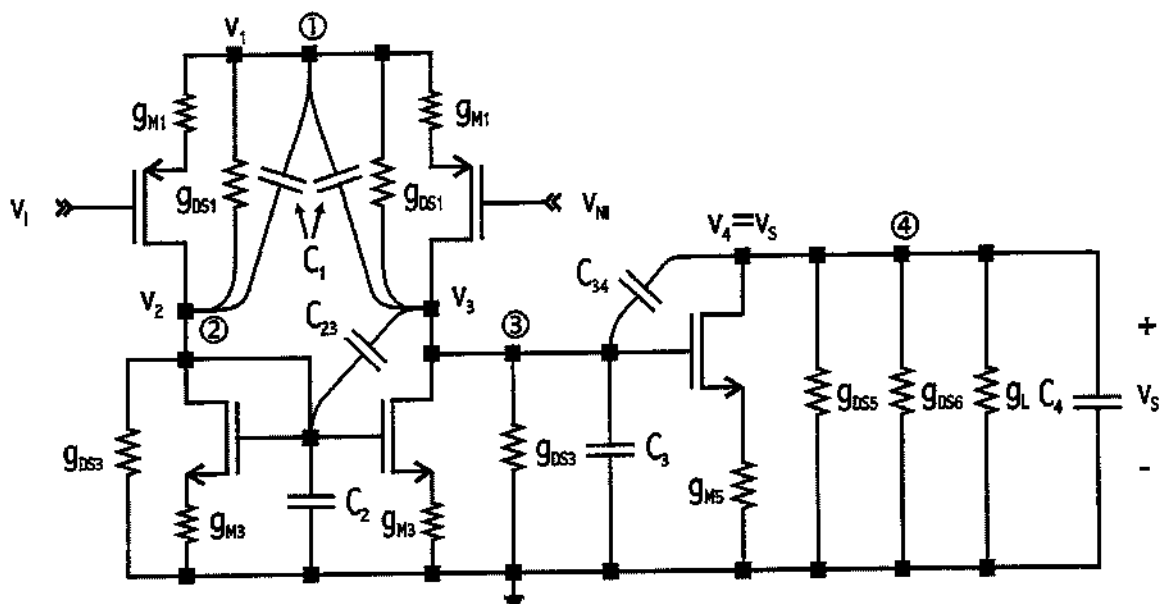


Figura 2-4. Modelo AC de pequenos sinais definindo as capacitâncias parasitas no amplificador de dois estágios.

As equações de nós deste circuito são listadas abaixo. Cada equação faz referência a um nó, conforme a numeração indicada. Essas equações definem uma função de transferência com quatro pólos e três zeros.

$$\begin{aligned}
 \textcircled{1} \quad & (V_1 + V_{NI}) \cdot g_{M1} + V_2 \cdot (g_{DS1} + s \cdot C_1) + V_3 \cdot (g_{DS1} + s \cdot C_1) = 2 \cdot V_1 \cdot (g_{M1} + g_{DS1} + s \cdot C_1) \\
 \textcircled{2} \quad & V_1 \cdot g_{M1} + V_2 \cdot (g_{M3} + g_{DS1} + g_{DS2} + s \cdot C_1 + s \cdot C_{23} + s \cdot C_2) = \\
 & = V_1 \cdot (g_{M1} + g_{DS1} + s \cdot C_1) + V_3 \cdot s \cdot C_{23} \\
 \textcircled{3} \quad & V_{NI} \cdot g_{M1} + V_3 \cdot (g_{DS1} + g_{DS3} + s \cdot C_1 + s \cdot C_{23} + s \cdot C_3) + V_2 \cdot (g_{M3} - s \cdot C_{23}) = \\
 & = V_1 \cdot (g_{M1} + g_{DS1} + s \cdot C_1) + V_S \cdot s \cdot C_{34} \\
 \textcircled{4} \quad & V_3 \cdot (g_{M5} - s \cdot C_{34}) + V_S \cdot (g_L + g_{DS5} + g_{DS6} + s \cdot C_4 + s \cdot C_{34}) = 0
 \end{aligned} \tag{2-15}$$

Sua resolução é complexa e demorada. Felizmente, após várias simplificações é possível chegar a uma função de transferência simples e significativa.

Primeiramente, é possível obter

$$\frac{v_s}{v_E} = A_o \cdot \frac{\left(1 + \frac{s}{g_{M1}/C_1}\right) \cdot \left(1 + \frac{s}{2 \cdot g_{M3}/C_2}\right) \cdot \left(1 - \frac{s}{g_{M5}/C_{34}}\right)}{\left(\frac{s}{g_{M1}/C_1} + 1\right) \cdot \left(\frac{s}{g_{M3}/C_2} + 1\right) \cdot H_1(s)}, \quad (2-16)$$

onde a função de transferência $H_1(s)$ é dada por

$$H_1(s) = 1 + s \cdot \left[\frac{C_{34} + C_4}{G_{II}} + \frac{C_1 + C_{23} + C_3 + C_{34}}{G_I} + \frac{g_{M5} \cdot C_{34}}{G_I \cdot G_{II}} \right] + s^2 \cdot \frac{C_{34} \cdot (C_1 + C_{23} + C_3 + C_4) + C_4 \cdot (C_1 + C_{23} + C_3)}{G_I \cdot G_{II}}, \quad A_o$$

é o ganho DC dado por (2-14) e $v_E = v_{Ni} - v_i$, sendo

$$G_I = g_{DS2} + g_{DS4}, \quad (2-17a)$$

$$G_{II} = g_L + g_{DS5} + g_{DS6}, \quad (2-17b)$$

$$C_1 = C_{DB1} \quad (2-17c)$$

$$C_2 = 2 \cdot C_{GS3} + C_{DB3} + 2 \cdot C_{GB3} \quad (2-17d)$$

$$C_{23} = C_{GD4}, \quad (2-17e)$$

$$C_3 = C_{GS5} + C_{DB4} + C_{GB5}, \quad (2-17f)$$

$$C_{34} = C_{GD5}, \quad (2-17g)$$

e

$$C_4 = C_L + C_{DB5} + C_{DB6} + C_{GD6}. \quad (2-17h)$$

Analisando a equação (2-16), existem um pólo e um zero que se cancelam automaticamente na função de transferência. Essas raízes são

$$p_1 = z_1 = -\frac{1}{2 \cdot \pi} \cdot \frac{g_{M1}}{C_1} \approx -543 \text{ MHz}. \quad (2-18)$$

Como é visto, tais raízes estão muito além da banda de operação desejada. Tal valor justificará a negligência destas raízes nos cálculos futuros. De fato, esta é uma excelente aproximação neste caso. Desprezando as raízes (2-18), não resultaria em alterações na resposta em freqüência para a banda de interesse, pois o sinal de saída praticamente não existe mais. Isto acontece devido à atuação

de outros pólos em mais baixas frequências. Esta hipótese pode ser analisada com a ajuda do circuito abaixo.

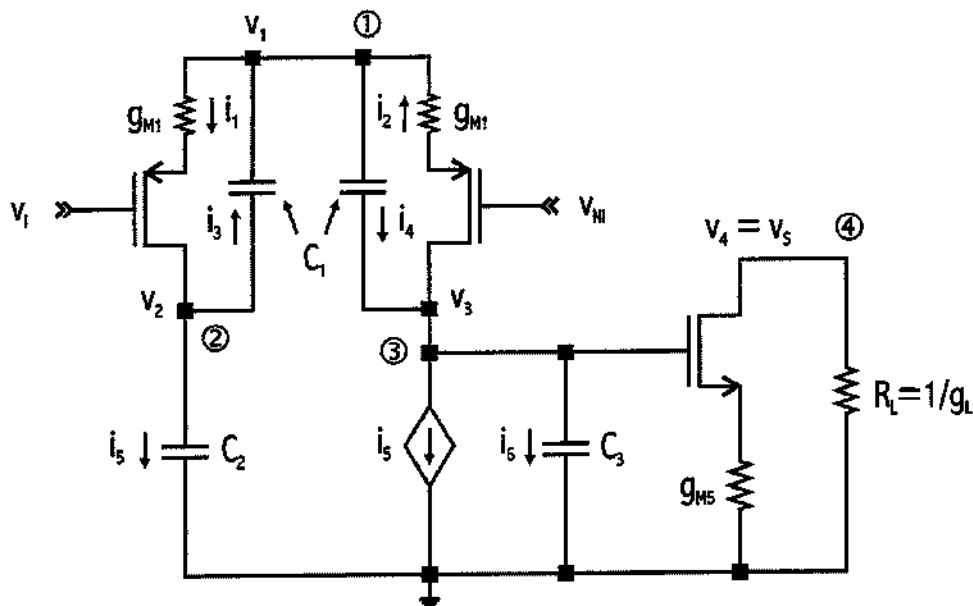


Figura 2-5. Modelo de pequenos sinais equivalente em torno da frequência de 500MHz para cálculo de p_1 e z_1 .

Para frequências em torno de 500MHz, o pólo p_1 é explicado pelo modelo da Figura 2-5. Nestas frequências temos as condutâncias $\omega \cdot C_2 \gg g_{DS3}, g_{M3}$ e $\omega \cdot C_3 \gg g_{DS4}, g_{M4}$. Nesse caso é plausível considerar apenas os capacitores C_2 e C_3 nos nós ② e ③. Como C_2 e C_3 são compostos, respectivamente, por C_{GS3} e C_{GS5} , a impedância devida a estes capacitores é muito menor que a impedância devida a $C_1 = C_{DB1}$ e, portanto, é possível aproximar os pontos ② e ③ marcados na Figura 2-5 como terra. Dessa forma, o sinal de saída é praticamente inexistente, o que já era esperado. Nessas condições, fazendo a função de transferência das entradas para o ponto ① obtemos o pólo dado por (2-18).

Não só isso, mas também um zero é definido. Pelo mesmo modelo ainda é possível compreender a origem deste zero. A função de transferência do ponto ① para a saída irá definir um zero devido ao caminho direto que o sinal pode fazer através de C_1 . O valor do zero é coincidente com (2-18).

Na função de transferência total, ou seja, das entradas para a saída, o pólo p_1 se cancela com o zero z_1 . O cancelamento de fato era esperado, pois, considerando-se entradas perfeitamente diferenciais, o ponto ① define um ganho de modo comum. Para um circuito de entrada diferencial perfeitamente simétrica, esse ganho deveria ser zero.

O terceiro pólo e o segundo zero aparecem devido à influência do espelho de corrente NMOS. Examinando a Figura 2-6. abaixo, vê-se destacado o capacitor C_2 . O valor deste capacitor é dado por (2-17a). É considerado uma entrada diferencial que gera duas correntes $i_1 = i_2 = g_{M1} \cdot \frac{v_E}{2}$ em sentidos contrários conforme a Figura 2-6. A corrente i_3 que passa por g_{M3} é a mesma corrente i_4 que passa por $g_{M4} = g_{M3}$, considerando os transistores perfeitamente casados. A corrente incremental i_5 que sai para o segundo estágio é a soma de i_2 com i_4 .

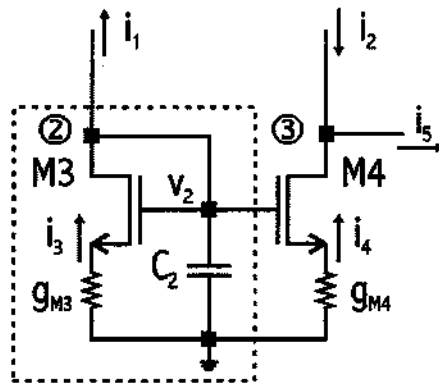


Figura 2-6. Modelo de pequenos sinais equivalente para cálculo de p_2 e z_{23} .

Resolvendo as equações deste circuito pode-se chegar a uma função de transferência de $v_E = v_{NI} - v_I$ para i_5 dada por

$$\frac{i_5}{v_E} = \frac{g_{M1}}{2} \cdot \frac{2 \cdot g_{M3} + s \cdot C_2}{g_{M3} + s \cdot C_2} \quad (2-19)$$

Esta função de transferência também pode ser utilizada para relacionar a corrente do par diferencial i_1 . Neste caso

$$\frac{i_5}{i_1} = \frac{2 \cdot g_{M3} + s \cdot C_2}{g_{M3} + s \cdot C_2} \quad (2-20)$$

O gráfico de Bode desta última função de transferência pode ser visto a seguir no gráfico da Figura 2-7.

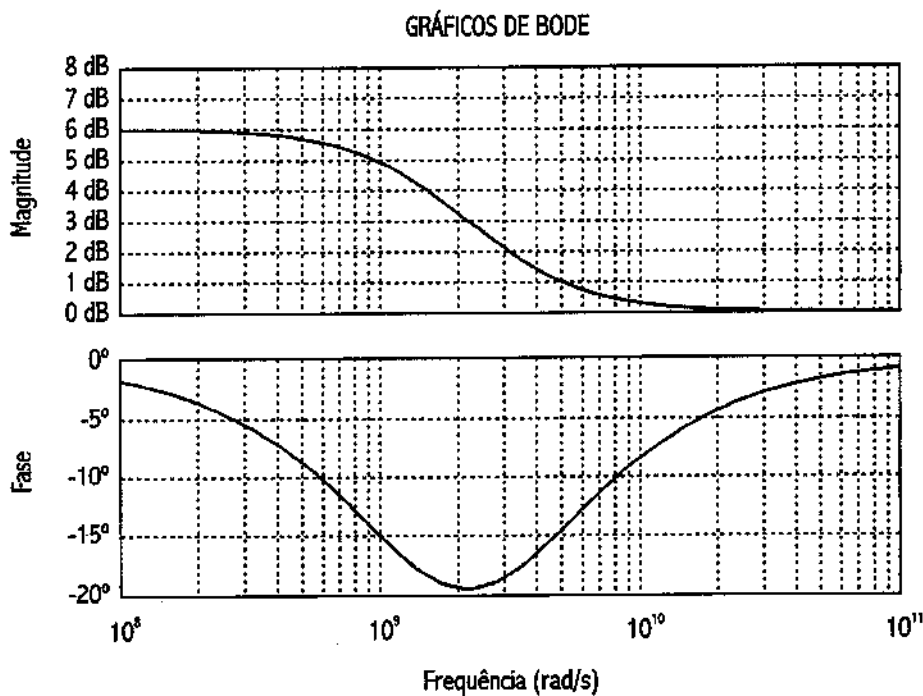


Figura 2-7. Gráfico de (2-20) representando os efeitos de p_2 e z_{23} .

Neste gráfico é visível o conhecido fato de que $i_5 \approx 2 \cdot i_1$ para baixas frequências. Além disso, temos um pólo em $p_2 = -\frac{1}{2 \cdot \pi} \cdot \frac{g_{M3}}{C_2}$ e um zero com o dobro da frequência do pólo, ou seja, $z_{23} = -\frac{1}{2 \cdot \pi} \cdot \frac{2 \cdot g_{M3}}{C_2}$. Em frequências mais altas que z_{23} a função se estabiliza em um ganho assíntoto de 1, ou seja, $i_5 \approx i_1$.

É fácil justificar este comportamento. Na Figura 2-6, dentro da região pontilhada, temos g_{M3} em paralelo com C_2 . Este par define um caminho para o terra e, portanto temos aí um pólo. A condutância g_{M3} e o capacitor C_2 formam um divisor de corrente. Conforme a frequência cresce, a impedância devido a C_2 diminui e a tensão v_2 no ponto ② diminui. Aumentando ainda mais a frequência da corrente i_1 , chegará o ponto onde a tensão v_2 cai de $\sqrt{2}$ em relação ao seu valor DC. Neste ponto v_2 caiu de 3dB e, portanto, temos o pólo p_2 . Se ajustarmos a frequência da corrente i_1 para outra frequência de valor maior do que a frequência do pólo p_2 , existirá um momento onde a impedância devido a C_2 será muito pequena. Observando esta consideração, podemos supor $v_2 \approx 0$. Com isso também $i_4 \approx 0$ e podemos aproximar i_5 apenas por i_2 , que é constante neste caso. O valor do zero está na frequência correspondente ao cruzamento entre a assíntota causada pelo pólo com a assíntota $i_5 = i_2 = i_1$. Também é possível analisar a presença do zero considerando que na frequência do zero a função de transferência se anula [15]. Para isto é necessário $i_5 = 0$, e portanto $i_2 = -i_4$. Tais considerações resultam em

$$p_2 = -\frac{1}{2 \cdot \pi} \cdot \frac{g_{M3}}{C_2} \approx -246\text{MHz} \quad (2-21)$$

e

$$z_{23} = -\frac{1}{2 \cdot \pi} \cdot \frac{2 \cdot g_{M1}}{C_2} \approx -491\text{MHz}. \quad (2-22)$$

A função $H_1(s)$ define mais dois pólos. Para analisar estes pólos consideremos o modelo de pequenos sinais abaixo, na Figura 2-8. A saída do primeiro estágio é representada por uma fonte de corrente incremental i_5 que

alimenta o segundo estágio. A impedância de saída do primeiro estágio é representada pela condutância G_1 em paralelo com os capacitores C_1 e $2 \cdot C_{23}$.

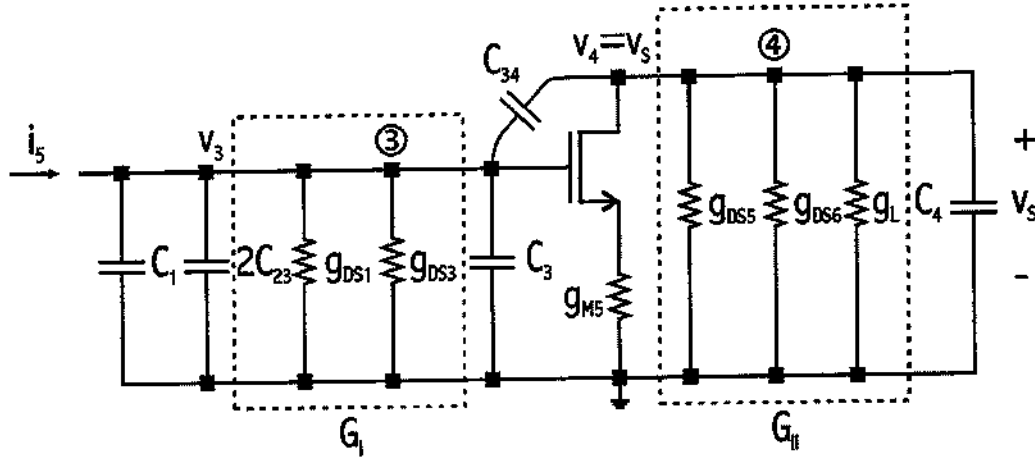


Figura 2-8. Modelo de pequenos sinais equivalente para cálculo de p_1 , p_2 e z_1

Essa função não tem uma solução analítica que conduza a um resultado simples e fisicamente significativo se considerarmos todos os termos sem simplificações. Porém, considerando algumas simplificações é possível conduzir a resultados expressivos. Usando as equações dos nós ③ e ④ obtemos $H_1(s)$ dada por

$$1 + s \cdot \left[\frac{C_4 + C_{34}}{G_{II}} + \frac{C_1 + C_{23} + C_3 + C_{34}}{G_1} + \frac{g_{M5} \cdot C_{34}}{G_1 \cdot G_{II}} \right] + s^2 \cdot \left[\frac{C_{34} \cdot (C_1 + C_{23} + C_3) + C_4 \cdot (C_1 + C_{23} + C_3 + C_{34})}{G_1 \cdot G_{II}} \right]. \quad (2-23)$$

Se for considerado que os pólos p_3 e p_4 guardam uma relação mínima de 1:10 entre si, então os pólos desta função estão suficientemente espaçados e é possível achar p_4 e p_3 por uma aproximação analítica simples [9], [16]. Considerando que a corrente de dreno de M5 é muito pequena e que a constante de tempo no nó ④ é lenta devido à alta capacitância e ao alto valor de resistência da carga temos

$$p_4 = -\frac{1}{2 \cdot \pi} \cdot \frac{1}{\frac{C_4 + C_{34}}{G_{II}}} \approx -\frac{G_{II}}{C_4} \approx -34,5 \text{ kHz} \quad (2-24a)$$

e

$$p_3 = -\frac{1}{2 \cdot \pi} \cdot \frac{\frac{C_4 + C_{34}}{G_{II}}}{\frac{C_4 \cdot (C_1 + C_{23} + C_3 + C_{34})}{G_I \cdot G_{II}}} \approx -\frac{1}{2 \cdot \pi} \cdot \frac{G_I}{C_1 + C_{23} + C_3 + C_{34}} \approx -1,2 \text{ MHz} . \quad (2-24b)$$

Por hora, observemos nos resultados (2-24a) e (2-24b) um fato interessante. Devido a baixa corrente em M5, a alta resistência de saída e ao alto valor de C_4 , o pólo p_4 , que é devido a carga, está em uma frequência menor que o pólo p_3 , ou seja $|p_3| > |p_4|$. Normalmente usam-se valores de g_{M5} maiores, tal que a impedância vista na carga é bem menor que a impedância vista na saída do primeiro estágio. Isto equivale no domínio da frequência à $|p_4| > |p_3|$. Veremos no próximo capítulo como isto afeta significativamente a movimentação dos pólos e o valor da capacitância de compensação.

Apesar desta grande diferença em relação aos resultados usuais [9], é possível compreender facilmente o significado da expressão (2-24b). O pólo p_3 é o pólo visto na saída do primeiro estágio. Para se calcular este pólo é comum usar a capacitância entre porta e fonte de M5 em paralelo com a resistência de saída de M4 e M2 [9]. A partir de (2-24b) vemos que alguns termos desprezados na literatura, aqui são considerados. Se, em vez de apenas ver a resistência de saída do primeiro estágio, for vista a impedância de saída, temos que esta impedância será a impedância vista em M2 em paralelo com a impedância vista em M4. A impedância de saída de M2 é a resistência $1/g_{DS2}$ em paralelo com a reatância $1/s \cdot C_{DB2}$. A impedância de saída de M4 é a resistência $1/g_{DS4}$ em paralelo com a reatância $1/s \cdot C_{DB4}$ e com $1/s \cdot 2 \cdot C_{GD4}$. Note que, devido ao espelho de corrente, o valor de C_{GD4} aparece dobrado na saída do primeiro estágio. Na frequência em

torno de p_3 , isto é verdade enquanto o capacitor C_2 representar um circuito aberto. Do lado de M5 temos uma resistência infinita devido à porta. A impedância vista, no entanto, não é infinita. Como já comentado, vemos a impedância devido ao capacitor C_{GS5} , devido a C_{GB5} e também vemos uma impedância devido ao capacitor C_{GD5} . Esta última deve-se ao fato de que devido a alta resistência da carga e a alta capacitância da carga, para frequências em torno da frequência de p_3 , a impedância da carga é baixa comparada com $1/s \cdot C_{GD5}$. Portanto, vale a aproximação de considerar a saída próximo de zero. Neste caso, C_{GD5} aparece também em paralelo com a capacitância C_{GS5} . Estas informações levam à conclusão de que na saída do primeiro estágio existe uma impedância dada pela condutância $G_1 = g_{DS1} + g_{DS3}$ e o paralelo das capacitâncias C_{GD4} , C_{DB1} , C_{GB5} , C_{GS5} , C_{DB4} e C_{GD5} . Isto resulta no pólo dado por (2-24b).

Para achar o pólo p_4 é necessário examinar o significado da realimentação através de C_{34} [15]. Na frequência em torno de p_4 , a condutância devido a C_{34} é desprezível. Por isso, uma fonte de tensão de teste que esteja sendo aplicada na saída do amplificador sentirá uma impedância dada G_{Π} em paralelo com C_4 . Isto resultaria no pólo dado por (2-24a).

Por fim, existe um zero que está a altíssimas frequências. Este zero é o resultado da atuação da capacitância C_{34} . Como proposto anteriormente o valor deste zero é encontrado quando a função de transferência se anula. Neste caso, se toda a corrente que passa por C_{34} for absorvida por M5, nenhuma corrente vai para a carga, portanto $v_s = 0V$. Para esta condição ser verdadeira, devemos ter $g_{M5} \cdot v_3 = j \cdot \omega_z \cdot C_{34} \cdot v_3$. Assim achamos $\omega_1 = \omega_z$, ou seja,

$$z_{34} = \frac{1}{2 \cdot \pi} \cdot \frac{g_{M5}}{C_{34}} \approx 5,2 \text{ GHz.} \quad (2-25)$$

Como é possível ver, com exceção dos pólos dominantes, as raízes estão em frequências muito acima da banda de interesse para o projeto. Isto significa

que eles podem ser desprezados sem trazer prejuízo para o resultado final. Por fim, é possível concluir que a função de transferência sem compensação pode ser, com boa precisão, aproximada por

$$\frac{v_s}{v_E} \approx \frac{A_o}{1 + s \cdot \left[\frac{C_{34} + C_4}{G_{II}} + \frac{C_1 + 2 \cdot C_{23} + C_3 + C_{34}}{G_I} + \frac{g_{M5} \cdot C_{34}}{G_I \cdot G_{II}} \right] + s^2 \cdot \frac{C_{34} \cdot (C_1 + 2 \cdot C_{23} + C_3 + C_4) + C_4 \cdot (C_1 + 2 \cdot C_{23} + C_3)}{G_I \cdot G_{II}}} \quad (2-26)$$

2.1.4 ANÁLISE DOS RESULTADOS OBTIDOS

O gráfico de Bode da simulação é mostrado a seguir. O gráfico da Figura 2–9 mostra o diagrama de Bode com os dois pólos dominantes destacados e também a queda de aproximadamente 40 dB/dec após o segundo pólo. O valor do pólo p_1 simulado é 1MHz , enquanto o valor teórico achado é 1,2MHz . O valor do pólo p_2 simulado é 34 kHz , assim como o valor teórico previu.

Com exceção dos pólos p_1 e p_2 , chamados pólos dominantes, os outros pólos são difíceis de serem verificados na simulação e não apresentam boa concordância entre valores calculados e simulados. Isto acontece devido a dificuldade de se considerar todas as capacitâncias parasitas inclusas no modelo. Além disso, para um resultado preciso, deveríamos incluir o circuito de polarização do amplificador e as capacitâncias parasitas inseridas pela montagem do aparato de teste e pelo encapsulamento. Estes elementos foram totalmente desprezados nesta análise de pequenos sinais, pois idealmente eles não deveriam existir.

Apesar disto, o procedimento de análise pode ser considerado adequado porque leva à concordância entre o cálculo e o resultado experimental na região de operação típica destes circuitos.

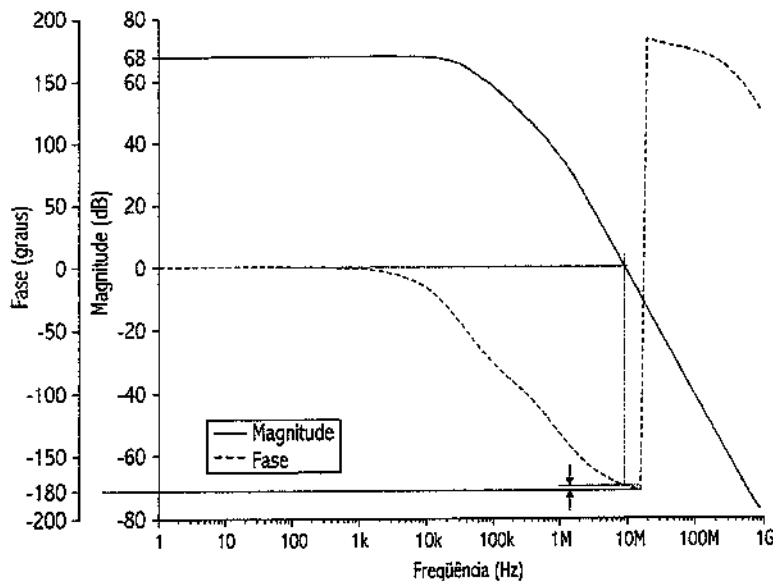


Figura 2–9. Análise na frequência do amplificador sem realimentação.

2.2 AMPLIFICADOR OPERACIONAL DE TRÊS ESTÁGIOS

A segunda classe de amplificadores são os amplificadores de três estágios de ganho [6]. Como foi exemplificado logo na Introdução, o uso deste tipo de amplificador se faz cada vez mais necessário.

Desta forma, foi implementado um amplificador de três do tipo *Folded Cascode*² [9], [17] e [18]. Nesta implementação, o sinal de entrada é aplicado a um par diferencial PMOS. A corrente incremental gerada no par diferencial tem sua direção invertida por meio de uma inversão no caminho do sinal e é aplicada sobre um par de transistores *cascodes*. O transistor *cascade* é uma configuração em porta comum e serve como um *buffer* de corrente. Estes transistores têm como carga um espelho de corrente PMOS com o terminal de fonte em V_{DD} . A saída do primeiro estágio é a entrada do segundo. O segundo estágio é um estágio não inversor. No segundo estágio de ganho, a tensão de saída do primeiro estágio é convertida em uma corrente e esta corrente é refletida em um espelho de corrente. A corrente do segundo estágio é convertida novamente em tensão sobre a resistência incremental de saída do segundo estágio. A tensão de saída do

² O nome *cascade* vem de *cascaded triode*, sendo esta estrutura uma herança dos circuitos feitos com válvula.

segundo estágio alimenta a entrada do terceiro estágio de ganho. Assim como no amplificador de dois estágios, aqui foi usada uma saída classe A inversora. As Figura 2-10a, a Figura 2-10b e a Figura 2-10c mostram respectivamente o diagrama de bloco do circuito, a topologia do amplificador implementada e o modelo DC para pequenos sinais.

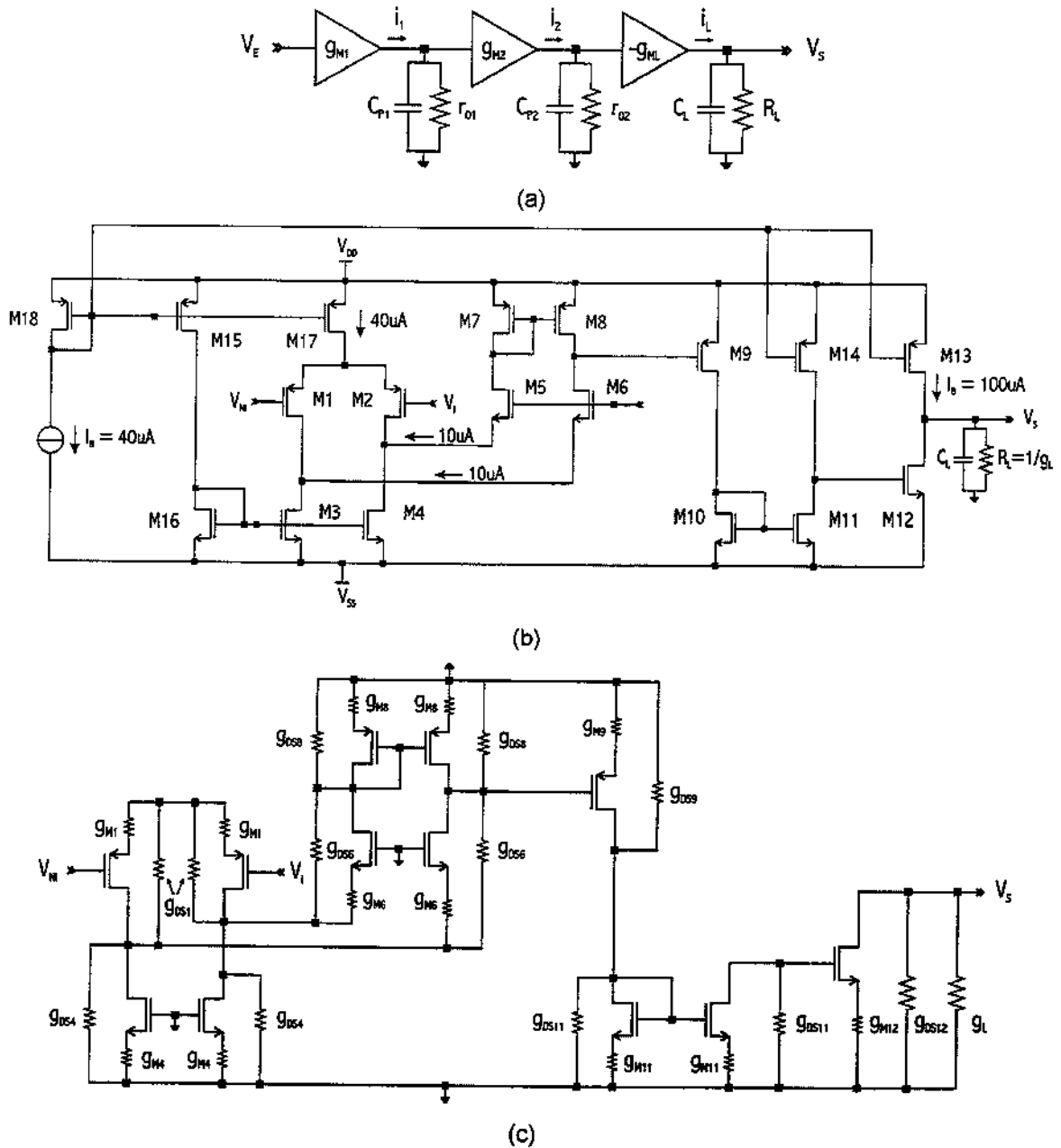


Figura 2-10. Amplificador de três estágios. (a) Diagrama de blocos. (b) Esquema elétrico do amplificador projetado. (c) Modelo de pequenos sinais em baixas frequências.

Após o aprendizado obtido pelo projeto do amplificador operacional de dois estágios, as especificações para o projeto do amplificador de três estágios foram mais restritivas. Elas consistem de uma tensão de alimentação simétrica de $\pm 1,5V$, com ganho mínimo em baixas frequências de 120dB, ou seja $1.000.000 \frac{V}{V}$, e produto ganho-banda mínimo de 1MHz para uma carga resistiva de 25k Ω em paralelo com um capacitor de 50pF. Todos os amplificadores foram feitos na mesma rodada, portanto as especificações do processo são as mesmas que aquelas aplicadas aos amplificadores de dois estágios.

2.2.1 POLARIZAÇÃO

A partir do projeto anterior vimos que uma corrente de polarização de baixa amplitude na saída resultou em um péssimo desempenho em relação à taxa de subida na saída para uma carga capacitiva elevada. Com isso, para este amplificador, a corrente de saída foi aumentada em cinco vezes aumentando em cinco vezes o valor dado em (2-1). Apesar disto, ainda mantivemos a especificação de obter um circuito de baixo consumo. Com isso tivemos duas vantagens em relação ao circuito anterior: diminuição da área ocupada pelo capacitor de compensação que é inversamente proporcional à raiz quadrada da corrente de saída e a possibilidade de se acionar cargas mais pesadas, ou seja, menores resistências. Para uma corrente de saída de 100 μA e uma excursão que deve ser de $\pm 1,5V$, a menor resistência que garante esta excursão é 15k Ω . Porém, o estágio de saída classe A não é adequado para acionamento de cargas altas, pois sua eficiência é muito baixa [19]. Por isso optou-se por uma carga um pouco menor e foi usado um resistor de 25k Ω na saída.

O segundo estágio não necessita muita corrente, pois na saída do segundo estágio tem uma resistência de saída infinita, que é a porta do transistor MOS do terceiro estágio. Neste caso foi estabelecida uma corrente de 10 μA . A função do segundo estágio é realizar um ganho extra no amplificador.

Com isso, todas as correntes de polarização do circuito foram definidas. Como a equação do transistor possui dois graus de liberdade, ainda é necessário estabelecer uma segunda variável para finalizar a tarefa de dimensionamento dos transistores. Foram definidas as tensões de polarização. Para o primeiro estágio foram definidas as polarizações mostradas na Figura 2-11 a seguir e resumidas na Tabela 2-3.

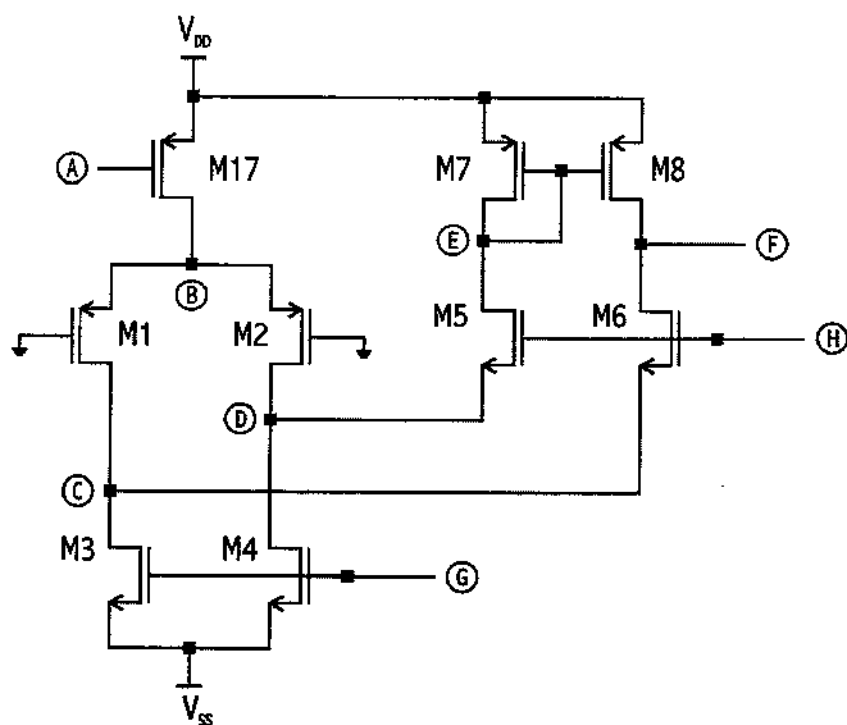

$$\begin{aligned} V_A &= 0,5 \text{ V} \\ V_B &= 1,1 \text{ V} \\ V_C &= -1 \text{ V} \\ V_D &= -1 \text{ V} \\ V_E &= 0,5 \text{ V} \\ V_F &= 0,5 \text{ V} \\ V_G &= -0,5 \text{ V} \\ V_H &= 0,2 \text{ V} \end{aligned}$$

Tabela 2-3. Definição dos valores de tensão do segundo estágio para o amp-op de três estágios.

A tensão no ponto A em relação ao terra foi modificada para $V_A = 0,5\text{ V}$ de forma a manter a mesma tensão entre porta e fonte no transistor de polarização do par diferencial. Dessa forma as dimensões de M17 são idênticas ao transistor M7 da Figura 2-1b. No entanto, o fato da tensão no ponto B ser a mesma que a anterior, faz com que o valor de V_{DS17} seja menor que V_{DS7} . Isso limita a excursão de modo comum, comparando com o circuito anterior.

Mantida a tensão entre porta e fonte e a corrente de dreno nos transistores do par diferencial, as mesmas dimensões de W e L podem ser usadas. Feitas as considerações acima, o cálculo de W_{M1}/L_{M1} e W_{M2}/L_{M2} é dado por (2-2) e W_{M17}/L_{M17} é dado por (2-4).

Novamente, a tensão no ponto C deve ser a menor possível. Neste circuito, isso é possível, pois o ponto C não está ligado à porta do transistor M3. Portanto o limite para o ponto C é a tensão de saturação do transistor M3. Para os valores usados esta tensão é $|V_{DSATM3}| = V_{GS3} - V_{TH} = 1 - 0,85 = 150\text{ mV}$. Devido a imprecisão no valor de V_{TH} , foi escolhida uma tensão um pouco maior para V_{DSATM3} . Fixando $V_C = -1\text{ V}$ temos $V_{DSATM3} = 0,5\text{ V}$, valor suficiente para se ter uma margem de segurança em relação a variações do valor de V_{TH} . Como até este momento o circuito é simétrico, o mesmo raciocínio é válido para a tensão no ponto D. As dimensões dos pares M1 e M2, M3 e M4 são feitas iguais novamente. Isto basta para que V_C seja igual a V_D , conforme desejado.

Pelas fontes de corrente formadas pelos transistores NMOS M3 e M4 devem passar a corrente proveniente dos transistores do par diferencial mais a corrente proveniente do caminho que reverte o sinal. Para o circuito da Figura 2-11 esta corrente é de $30\mu\text{A}$. Então temos

$$\frac{W_{M3}}{L_{M3}} = \frac{W_{M4}}{L_{M4}} = \frac{30 \cdot 10^{-6}}{110 \cdot 10^{-6} / 2 \cdot (1 - 0,88)^2} \approx \frac{38}{1} \quad (2-27)$$

Uma parte da corrente de M3 e M4 vem dos pares M5/M7 e M6/M8. Esta parte é $10\mu\text{A}$ como já dito. Para dimensionar os transistores do espelho PMOS formado por M7 e M8 considera-se $V_{GS7} = 0,932\text{ V}$. Temos

$$\frac{W_{M7}}{L_{M7}} = \frac{W_{M8}}{L_{M8}} = \frac{10 \cdot 10^{-6}}{40 \cdot 10^{-6} / 2 \cdot (0,932 - 0,82)^2} \approx \frac{40}{1}. \quad (2-28)$$

Para dimensionar os transistores M5 e M6 do par *cascode* consideramos que a tensão da fonte está em um potencial V_C tal que $V_{DS\text{SAT}M3} = 0,5\text{ V}$. Portanto

$$\frac{W_{M5}}{L_{M5}} = \frac{W_{M6}}{L_{M6}} = \frac{10 \cdot 10^{-6}}{110 \cdot 10^{-6} / 2 \cdot (V_G - V_C - V_{TH})^2}. \quad (2-29)$$

Aqui é necessário notar que o terminal de corpo dos transistores M5 e M6 não estão em curto-circuito com o terminal de fonte, portanto, teremos o chamado efeito de corpo [9], [14]. Apesar destes terminais não serem mostrados na Figura 2-11, entende-se que o leitor reconhece a existência deles. Para o processo adotado, o corpo do transistor NMOS é o próprio substrato (tipo P) e portanto deve conectado ao menor potencial do circuito, ou seja, V_{SS} . Neste caso, o valor de V_{TH} é aumentado por um determinado fator proporcional ao coeficiente de efeito de corpo γ_N . É possível calcular o valor do novo V_{TH} . Temos

$$V_{THM5} = V_{THM6} = V_{TON} + \gamma_N \cdot \left(\sqrt{|2 \cdot \phi_{FN}| + V_{SB}} - \sqrt{|2 \cdot \phi_{FN}|} \right) = 1,08\text{ V}. \quad (2-30)$$

Pela Tabela 2-3 temos que $V_C = -1\text{ V}$. Não podemos escolher o valor de V_H negativo pois o efeito de corpo faria com que o transistor cortasse. Escolher um valor de V_G muito grande também não é muito vantajoso, pois teríamos uma relação de dimensões desnecessariamente grande. Teríamos uma desvantagem tanto nas dimensões do transistor quanto no ganho, pois a função do transistor

cascode é aumentar a resistência de saída e conseqüentemente o ganho do primeiro estágio. Uma relação de dimensões grande implica em um valor de W grande e portanto uma menor resistência de saída dos transistores $M5$ e $M6$. Portanto a melhor opção é fazer o valor de V_H tal que $V_H - V_C$ seja um pouco maior que V_{THM5} . Foi escolhido $V_H = 200\text{mV}$. Neste caso, temos $V_H - V_C = 1,2\text{V}$. Portanto

$$\frac{W_{M5}}{L_{M5}} = \frac{W_{M6}}{L_{M6}} \approx \frac{12,5}{1}. \quad (2-31)$$

A polarização do segundo estágio é mostrada na Figura 2-12 a seguir. A Tabela 2-4 mostra os valores das tensões em cada nó.

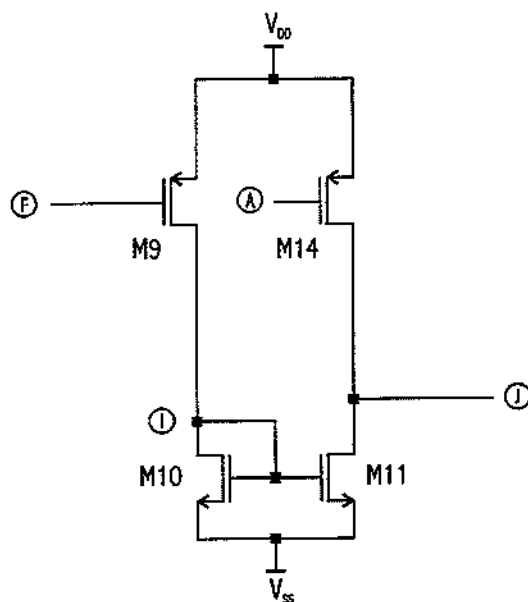


Figura 2-12. Definição dos pontos de polarização para o segundo estágio do amp-op de três estágios.

$V_A = 0,5\text{V}$
$V_F = 0,5\text{V}$
$V_I = -0,5\text{V}$
$V_J = -0,5\text{V}$

Tabela 2-4. Definição dos valores de tensão do segundo estágio para o amp-op de três estágios.

Para o segundo estágio é necessário um estágio amplificador não inversor. Para obtê-lo, a corrente que entra no segundo estágio deve estar 180° defasada da corrente que sai do segundo estágio. Considerando que a transcondutância

que transforma a tensão de entrada do segundo estágio em corrente de entrada do segundo estágio guarda uma relação também de 180° , temos no final uma tensão de saída do segundo estágio que está em fase com a tensão de entrada. A Figura 2–13 ilustra o processo usando um diagrama de blocos.

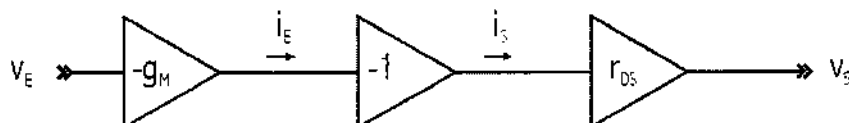


Figura 2–13. Diagrama de blocos do funcionamento do segundo estágio de ganho.

No diagrama acima, a transcondutância g_M representa o transistor M9, o bloco de defasagem de 180° representa o espelho de corrente, e a resistência r_{DS} representa a resistência de saída do segundo estágio.

Considerando que o segundo estágio não carrega a saída do primeiro estágio em baixas frequências temos a tensão dreno-fonte de M8 é igual à tensão porta-fonte de M9. Como M8 e M9 conduzem a mesma corrente e possuem as mesmas tensões, eles devem estar casados. Portanto da expressão (2-28) temos

$$\frac{W_{M9}}{L_{M9}} \approx \frac{42}{1}. \quad (2-32)$$

Para os transistores M10 e M11 do espelho NMOS temos $V_t = -0,5V$ e $I_D = 10\mu A$, portanto

$$\frac{W_{M10}}{L_{M10}} = \frac{W_{M11}}{L_{M11}} = \frac{10 \cdot 10^{-6}}{110 \cdot 10^{-6} / 2 \cdot (0,98 - 0,88)^2} \approx \frac{18}{1}. \quad (2-33)$$

A fonte de corrente formada pelo transistor M14 deve ser quatro vezes menor que M17, pois a relação de corrente delas é 4 : 1. Portanto

$$\frac{W_{M14}}{L_{M14}} = \frac{10 \cdot 10^{-6}}{30 \cdot 10^{-6} / 2 \cdot (0,96 - 0,835)^2} \approx \frac{42,5}{1}. \quad (2-34)$$

Com isso podemos calcular o terceiro estágio de ganho. Este estágio é o próprio estágio de saída que é formado pelos transistores M13 e M12. Devido a relação de corrente do segundo estágio para o terceiro estágio ser 1:10, ambos transistores de saída guardam uma relação de 1:10 com M14 e M11. As tensões de polarização deste último estágio é apresentada a seguir na Figura 2-14.

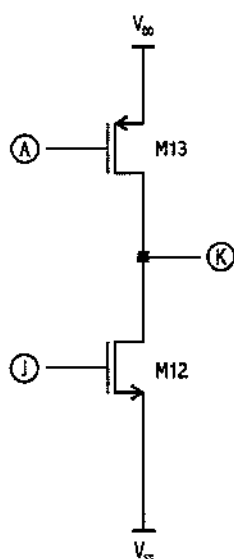


Figura 2-14. Definição dos pontos de polarização para o terceiro estágio do amp-op de três estágios.

$$\begin{aligned} V_A &= 0,5 \text{ V} \\ V_J &= -0,5 \text{ V} \\ V_K &= 0 \text{ V} \end{aligned}$$

Tabela 2-5. Definição dos valores de tensão do terceiro estágio para o amp-op de três estágios.

Dessa forma temos

$$\frac{W_{M12}}{L_{M12}} = \frac{100 \cdot 10^{-6}}{110 \cdot 10^{-6} / 2 \cdot (0,98 - 0,88)^2} \approx \frac{180}{1} \quad (2-35)$$

e

$$\frac{W_{M13}}{L_{M13}} = \frac{100 \cdot 10^{-6}}{30 \cdot 10^{-6} / 2 \cdot (0,96 - 0,835)^2} \approx \frac{425}{1}. \quad (2-36)$$

Com isto finalizamos a tarefa de polarização do amplificador de três estágios. Através de simulação, alguns ajustes nos valores encontrados foram efetuados.

2.2.2 GANHO EM BAIXA FREQUÊNCIA

Usando o modelamento para baixas frequências mostrado na Figura 2-10c é possível estimar o ganho de tensão de pequenos sinais do amplificador de três estágios da Figura 2-10a. O amplificador *folded cascode* possui um caminho que reverte as correntes incrementais de entrada geradas pelo par diferencial. A Figura 2-15 mostra de forma explícita esta reversão.

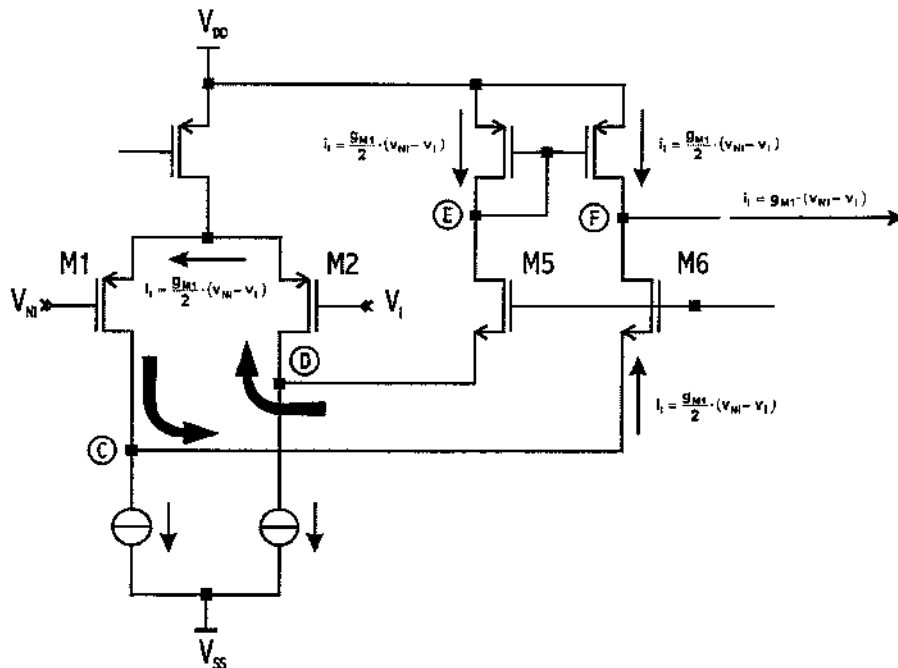


Figura 2-15. Par diferencial de entrada seguido de estrutura *folded-cascode* para aumentar a resistência de saída do primeiro estágio do amplificador de três estágios.

Nesta figura, os transistores M5 e M6 formam o par *cascode*. Cada um destes transistores absorve a corrente diferencial gerada pelo par M1/M2. Com isso, as variações de tensão nos nós C e D são mínimas, melhorando o desempenho das fontes de corrente. O fato da corrente das fontes de corrente serem constantes também pode ser visto do seguinte modo: os transistores *cascode* funcionam como *buffer* de corrente incremental. A impedância vista no ponto C é a resistência entre dreno e fonte do transistor M1, a resistência de saída da fonte de corrente e a resistência de canal de M6, todas em paralelo. Assim, qualquer pequena variação de tensão no ponto C é suprida por uma alta corrente vinda do caminho de menor resistência, neste caso M6, perfazendo o seu papel de *buffer* de corrente.

Além disso, os transistores M5 e M6 funcionam como um deslocador de nível, determinando as tensões nos pontos C e D e possibilitando que as tensões nos pontos E e F sejam determinadas de forma independente pelo espelho PMOS formado pelo par M7 e M8.

Do ponto de vista da saída (nó F), o uso do par *cascode* aumenta a resistência de saída. Pela Figura 2-16 é possível entender de forma simplificada como acontece este aumento da resistência de saída. Basta notar que o *cascode* introduz uma realimentação negativa na corrente de saída.

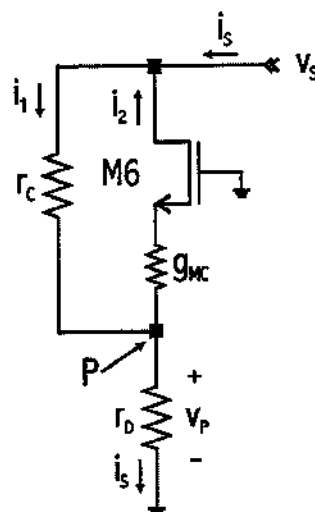


Figura 2-16. Realimentação negativa do transistor cascode.

Se for colocada uma fonte de teste v_s na saída, uma corrente começa circular por r_c e por r_D . Inicialmente estas resistências formam um divisor de tensão e, portanto, a tensão no ponto marcado como P irá subir, ou seja, v_p irá subir. Com isso, o valor da corrente i_2 subirá. Como $i_s = i_1 - i_2$, o aumento de i_2 fará i_s diminuir. A resistência de saída é $r_s = v_s / i_s$ e, portanto, se i_s diminuir, r_s aumentará. Como a realimentação é negativa, a resistência r_s estabiliza em um valor fácil de se calcular. Basta notar que a corrente que sai da fonte de teste, i_s , é a mesma corrente que passa por r_D e, portanto, $v_p = r_D \cdot i_s$. O ganho do terminal de fonte para o terminal de dreno da configuração porta comum dos transistores M5 e M6 é $v_s / v_p = g_{MC} \cdot r_c$. Combinando estas duas últimas equações temos

$$r_s = \frac{v_s}{i_s} = g_{MC} \cdot r_c \cdot r_D \quad (2-37)$$

Seguindo este raciocínio, podemos comparar a Figura 2-16 a Figura 2-10c. Deste modo, a resistência incremental r_D é representada por $1/g_{DS1}$ em paralelo com $1/g_{DS4}$. A resistência r_c é representada por $r_{DS6} = 1/g_{DS6}$ e g_{MC} é a transcondutância representada por g_{M6} , ambos do transistor *cascade* M6. A resistência r_s é a resistência de saída vista do nó F, dreno de M6, para o terra.

A partir do ponto F olhando para o dreno do transistor M8 também temos uma resistência de saída incremental para o terra. Esta resistência, $1/g_{DS8}$, está em paralelo com r_s . Este equivalente paralelo compõe a resistência de saída do primeiro estágio, $R_i = 1/G_i$, onde

$$G_i = \frac{g_{DS1} + g_{DS4}}{g_{M6} \cdot r_{DS6}} + g_{DS8} \quad (2-38)$$

Como vemos na Figura 2-15, a corrente incremental que sai do primeiro estágio é $i_i = g_{M1} \cdot (v_{NI} - v_i)$. Esta corrente flui pela condutância incremental (2-38). Com isto esta corrente é convertida em tensão na saída do primeiro estágio. Esta tensão de saída é uma função da tensão diferencial incremental de entrada. Desta forma, obtemos o ganho DC do primeiro estágio, dado por

$$A_i = \frac{g_{M1}}{\frac{g_{DS1} + g_{DS4}}{g_{M6} \cdot r_{DS6}} + g_{DS8}} \quad (2-39)$$

O valor de A_i considera o par diferencial PMOS, o espelho de corrente PMOS e as fontes de correntes formadas por M3 e M4 perfeitamente casados, além de considerar a resistência de saída da fonte de corrente M7 infinita. Estas aproximações são muito boas para cálculos práticos e apresentam uma boa concordância com as simulações. Os valores de g_{DS1} , g_{DS3} , g_{DS6} e g_{DS8} foram obtidos a partir do arquivo de parâmetros de simulação gerado pelo simulador. O valor de g_{M1} é o mesmo que o calculado na Seção 2.1.2. Para g_{M6} temos

$$g_{M6} = \sqrt{2 \cdot K \cdot \frac{W_{M6}}{L_{M6}} \cdot I_{DM6}} = 166 \mu\Omega^{-1} \text{ e, portanto,}$$

$$A_i = \frac{177,8 \cdot 10^{-6}}{\frac{4,9 \cdot 10^{-7} + 1,33 \cdot 10^{-6}}{166 \cdot 10^{-6} / 1,9 \cdot 10^{-7}} + 4,2 \cdot 10^{-7}} = 421 \text{ V/V} \quad (2-40)$$

Usando os valores de transcondutâncias dados pelo arquivo de parâmetros de simulação gerado pelo simulador obtemos um ganho $A_i = 347 \text{ V/V}$. Uma diferença de aproximadamente 18%.

A tensão de saída do primeiro estágio é a tensão de entrada do segundo estágio. O segundo estágio funciona como um conversor tensão-corrente-tensão. Referindo-se a Figura 2-10c, a tensão de entrada é convertida em uma corrente através da transcondutância de M9. Essa corrente é copiada pelo espelho de

corrente formado pelo par M10/M11 e em seguida é reconvertida para tensão pela resistência incremental de saída do segundo estágio. Seguindo este raciocínio, a corrente de entrada é $i_{II} = -g_{M9} \cdot v_E$ e $i_S = -i_{II}$. Como $v_S = r_S \cdot i_S$, então $v_S = r_{II} \cdot g_{M9} \cdot v_E$. A resistência de saída do segundo estágio é o paralelo entre a resistência vista no dreno de M14 e no dreno de M11, ou seja, $1/r_{II} = G_{II} = g_{DS11} + g_{DS14}$. Desta maneira

$$A_{II} = \frac{g_{M9}}{g_{DS11} + g_{DS14}}. \quad (2-41)$$

Usando as informações da polarização e da resistência de saída obtemos

$$A_{II} = \frac{178 \cdot 10^{-6}}{3 \cdot 10^{-7} + 3,6 \cdot 10^{-7}} = 270 \text{ V/V}. \quad (2-42)$$

O terceiro estágio, como já dito, é um amplificador fonte comum formando uma saída classe A. O seu ganho é

$$A_{III} = \frac{g_{M12}}{g_{DS12} + g_{DS13} + g_L}. \quad (2-43)$$

O valor da transcondutância de M12 é $g_{M12} = \sqrt{2 \cdot 110 \cdot 10^{-6} \cdot \frac{180}{1} \cdot 100 \cdot 10^{-6}} \approx 1 \cdot 10^{-3} \Omega^{-1}$ e portanto o ganho será

$$A_{III} = \frac{1 \cdot 10^{-3}}{3,5 \cdot 10^{-6} + 2,2 \cdot 10^{-6} + 40 \cdot 10^{-6}} \approx 22 \text{ V/V}. \quad (2-44)$$

Como o segundo estágio não carrega o primeiro e nem o terceiro estágio carrega o segundo, para o ganho DC é possível calcular o ganho total pela multiplicação dos ganhos dos três estágios. Obtemos

$$A_o = A_I \cdot A_{II} \cdot A_{III} = 421 \cdot 270 \cdot 22 = 2.500.000 \text{ V/V}, \quad (2-45)$$

ou seja, 128 dB, satisfazendo, portanto, a especificação de projeto.

2.2.3 GANHO EM ALTA FREQUÊNCIA

A análise feita na Seção 2.1.3 para a obtenção de pólos e zeros será aplicada ao amplificador de três estágios de ganho. Apesar da complexidade aumentar bastante, agora já temos uma noção muito maior do comportamento do sinal para frequências mais elevadas. Assim, considerando o modelo de pequenos sinais em alta frequência, conforme ilustra a Figura 2-17, é possível prever a existência de alguns pólos e zeros mesmo antes de uma análise mais acurada.

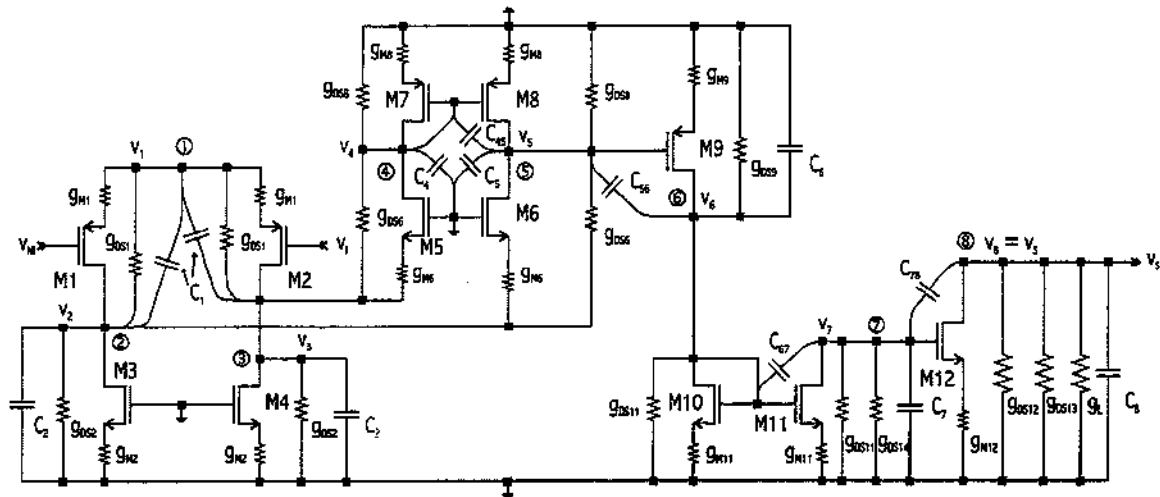


Figura 2-17. Modelo AC de pequenos sinais definindo as capacitâncias parasitas no amplificador de três estágios.

Observando a Figura 2-17 podemos prontamente concluir que teremos três pólos dominantes definidos pelas constantes de tempo que estão associadas aos nós ⑤, ⑦ e ⑧. A impedância equivalente em cada um destes nós é bastante alta. No primeiro, nó ⑤, isto se deve à estrutura *cascode*. No segundo estágio, nó ⑦, a alta impedância resulta da associação paralela de $1/g_{DS1}$ com $1/g_{DS4}$. No terceiro estágio, nó ⑧, a impedância será tão alta quanto for a impedância da carga conectada ($1/g_L$). Além disso, outros pólos não dominantes devem aparecer.

Basta observar na Figura 2-17 os nós dos quais há um caminho para o terra através de um capacitor. Pensando desta maneira e fazendo uma analogia com a Figura 2-4 temos mais cinco pólos: nos pontos ①, ②, ③, ④ e no ponto ⑥. Para localizar onde estariam os possíveis zeros do circuito, devemos observar que um zero é o efeito de um caminho de passagem direta para o sinal. Portanto, observamos a presença de pelo menos cinco zeros no circuito. Estes zeros estariam entre os pontos ① e ② (③), ④ e ⑤, ⑤ e ⑥, ⑥ e ⑦, e ⑦ e ⑧.

Para a obtenção formal dos valores destas raízes devemos proceder conforme a metodologia da Seção 2.1.3, analisando as equações dos nós e simplificando a função de transferência. Para o circuito da mostrado na Figura 2-17 obtemos o conjunto de 8 equações abaixo.

$$\begin{aligned}
 \textcircled{1} \quad & (v_1 + v_{NI}) \cdot g_{M1} + v_2 \cdot (g_{DS1} + s \cdot C_1) + v_3 \cdot (g_{DS1} + s \cdot C_1) = 2 \cdot v_1 \cdot (g_{M1} + g_{DS1} + s \cdot C_1) \\
 \textcircled{2} \quad & v_1 \cdot g_{M1} + v_2 \cdot (g_{M5} + g_{DS1} + g_{DS2} + g_{DS5} + s \cdot C_1 + s \cdot C_2) = \\
 & \quad \quad \quad = v_1 \cdot (g_{M1} + g_{DS1} + s \cdot C_1) + v_5 \cdot g_{DS5} \\
 \textcircled{3} \quad & v_{NI} \cdot g_{M1} + v_3 \cdot (g_{M5} + g_{DS1} + g_{DS2} + g_{DS5} + s \cdot C_1 + s \cdot C_2) = \\
 & \quad \quad \quad = v_1 \cdot (g_{M1} + g_{DS1} + s \cdot C_1) + v_4 \cdot g_{DS5} \\
 \textcircled{4} \quad & v_3 \cdot (g_{M5} + g_{DS5}) + v_5 \cdot s \cdot C_{45} = v_4 \cdot (g_{M8} + g_{DS5} + g_{DS8} + s \cdot C_4 + s \cdot C_{45}) \\
 \textcircled{5} \quad & v_5 \cdot (g_{DS5} + g_{DS8} + s \cdot C_{45} + s \cdot C_5 + s \cdot C_{56}) = v_4 \cdot (s \cdot C_{45} - g_{M8}) + \\
 & \quad \quad \quad + v_2 \cdot (g_{M5} + g_{DS5}) + v_6 \cdot s \cdot C_{56} \\
 \textcircled{6} \quad & v_6 \cdot (G_{I-II} + s \cdot C_{56} + s \cdot C_6 + s \cdot C_{67}) = v_5 \cdot (s \cdot C_{56} - g_{M9}) + v_7 \cdot s \cdot C_{67} \\
 \textcircled{7} \quad & v_7 \cdot (G_{II} + s \cdot C_{67} + s \cdot C_7 + s \cdot C_{78}) = v_6 \cdot (s \cdot C_{67} - g_{M10}) + v_8 \cdot s \cdot C_{78} \\
 \textcircled{8} \quad & v_8 \cdot (G_{III} + s \cdot C_{78} + s \cdot C_8) = v_7 \cdot (s \cdot C_{78} - g_{M12})
 \end{aligned} \tag{2-46}$$

Onde

$$C_1 = C_{DB1}, \tag{2-47a}$$

$$C_2 = C_3 = C_{DB4} + C_{GD4} + C_{GS5} + C_{BS5}, \tag{2-47b}$$

$$C_4 = C_{DB7} + C_{DB5} + C_{GD5} + 2 \cdot C_{GS7} + 2 \cdot C_{GB7}, \tag{2-47c}$$

$$C_{45} = C_{GD8}, \tag{2-47e}$$

$$C_5 = C_{DB7} + C_{DB5} + C_{GD5} + C_{GS9} + C_{GB9}, \quad (2-47f)$$

$$C_{56} = C_{GD9}, \quad (2-47g)$$

$$C_6 = C_{DB9} + C_{DB10} + 2 \cdot C_{GS10} + 2 \cdot C_{GB10}, \quad (2-47d)$$

$$C_{67} = C_{GD11}, \quad (2-47e)$$

$$C_7 = C_{DB10} + C_{DB14} + C_{GD14} + C_{GS12} + C_{GB12}, \quad (2-47f)$$

$$C_{78} = C_{GD12}, \quad (2-47g)$$

$$C_8 = C_L + C_{DB12} + C_{DB13} + C_{GD13}, \quad (2-47h)$$

$$G_{I-II} = g_{M10} + g_{DS9} + g_{DS10}, \quad (2-47i)$$

$$G_{II} = g_{DS10} + g_{DS14}, \quad (2-47j)$$

e

$$G_{III} = g_{DS12} + g_{DS13}. \quad (2-47k)$$

A partir das Equações (2-46) foi possível com auxílio computacional obter a função de transferência mostrada em (2-48).

$$\frac{v_S}{v_E} = \frac{A_o \cdot \left(1 + \frac{s}{\frac{g_{M1}}{C_1}}\right) \cdot \left(1 + \frac{s}{\frac{2 \cdot g_{M8}}{C_4}}\right) \cdot \left(1 - \frac{s}{\frac{g_{M9}}{C_{56}}}\right) \cdot \left(1 - \frac{s}{\frac{g_{M10}}{C_{67}}}\right) \cdot \left(1 - \frac{s}{\frac{g_{M12}}{C_{78}}}\right)}{\left(\frac{s}{\frac{g_{M1}}{C_1}} + 1\right) \cdot \left(\frac{s}{\frac{1}{R_{T2} \cdot (C_1 + C_2)}} + 1\right) \cdot \left(\frac{s}{\frac{1}{R_{T3} \cdot (C_1 + C_2)}} + 1\right) \cdot \left(\frac{s}{\frac{g_{M5}}{C_4 + C_{45}}} + 1\right) \cdot \left(\frac{s}{\frac{C_1}{2 \cdot C_{45} + C_5 + C_{56}}} + 1\right) \cdot \left(\frac{s}{\frac{G_{I-II}}{C_{56} + C_6 + C_{67}}} + 1\right) \cdot H_1(s)} \quad (2-48)$$

A função de transferência (2-48) inclui os pólos e zeros que são possíveis identificar a partir da Figura 2-17. Isto não significa que são os únicos pólos e zeros existentes neste amplificador, mas significa que é o melhor que este modelo pode fazer em termos analíticos. O termo A_o é o ganho DC definido conforme (2-45) e G_I é a resistência de saída do primeiro estágio dada por (2-38). Os outros parâmetros são definidos pelas Equações (2-47). A expressão de $H_1(s)$ é dada por $H_1(s) = 1 + s \cdot \left[\frac{2 \cdot C_{67} + C_7 + C_{78}}{G_{II}} + \frac{C_8 + C_{78}}{G_{III}} + \frac{g_{M12} \cdot C_{78}}{G_{II} \cdot G_{III}} \right] + s^2 \cdot \left[\frac{C_{78} \cdot (2 \cdot C_{78} + C_7) + C_8 \cdot (2 \cdot C_{67} + C_7 + C_{78})}{G_{II} \cdot G_{III}} \right]$.

O pólo p_1 e o zero z_1 associados ao nó ① se cancelam do mesmo modo que no caso do amplificador de dois estágios na Seção 2.1.3. Este cancelamento

perfeito é devido ao fato de o amplificador ser um amplificador diferencial e devido às simplificações feitas. Isto indica que o ganho de modo comum é teoricamente zero. Na prática isto não se verifica devido a presença dos termos que foram desprezados e principalmente devido ao descasamento entre os transistores do par diferencial M1/M2, das fontes de corrente M3/M4 e dos espelhos M7/M8 e M10/M11 da Figura 2-10b. Estas raízes são

$$p_1 = z_1 = -\frac{1}{2 \cdot \pi} \cdot \frac{g_{M1}}{C_1} \approx -539 \text{ MHz} . \quad (2-49)$$

Na banda de interesse, os termos $s \cdot C_1$ são desprezíveis perto de g_{M1} e se cancelam. Nas frequências em torno da frequência de p_1 e z_1 , os nós ② e ③ estão virtualmente aterrados e a saída tem amplitude desprezível. Com o modelo da Figura 2-18 abaixo podemos utilizar os mesmos argumentos utilizados para as raízes p_4 e z_3 da Seção 2.1.3 para concluir que $p_1 = z_1 = -\frac{1}{2 \cdot \pi} \cdot \frac{g_{M1}}{C_1}$.

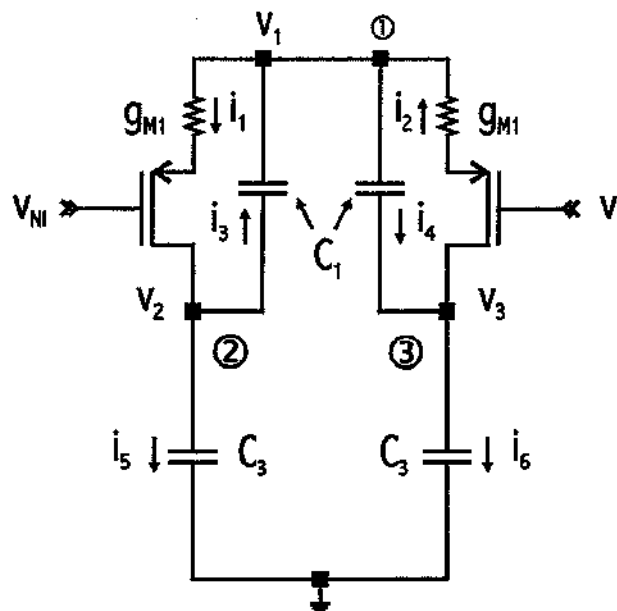


Figura 2-18. Modelo AC de pequenos sinais equivalente para cálculo de p_1 e z_1 .

Seguindo o fluxo do sinal diferencial gerado pelo par diferencial de entrada encontramos os nós ② e ③ das fontes de correntes. Praticamente toda a corrente incremental que chega a esses nós é desviada para os transistores M5/M6 do par cascode devido a sua baixa impedância. A impedância no nó ② é o resultado do paralelo da impedância de saída de M1, da fonte de corrente e da impedância vista através do transistor M6 do cascode. Para calcular a impedância vista através de M6 usamos o modelo da Figura 2-19.

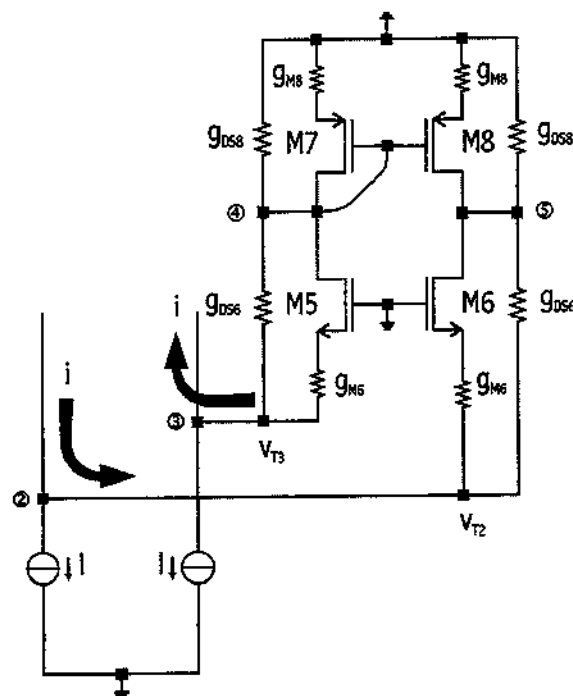


Figura 2-19. Circuito equivalente para cálculo das resistências incrementais nos nós ② e ③.

Pela figura, desprezando a resistência de saída das fontes de corrente, a corrente diferencial do par de entrada segue rumo ao transistor M6. Esta corrente flui pela transcondutância g_{M6} e encontra a resistência $\frac{1}{g_{DS8}}$. De forma semelhante, a impedância vista no nó ③ é o resultado do paralelo da impedância de saída de M2, da impedância da fonte de corrente e da impedância vista através do transistor M5 do cascode. Esta impedância, também calculada através da Figura 2-19, é formada pela transcondutância g_{M6} e influenciada pelo ganho do

transistor *cascode* M6. Da Figura 2–19, usando as simplificações pertinentes obtemos

$$R_{T2} = \frac{v_{T2}}{i} = \frac{1}{g_{M6}} + \frac{2}{A_{CAS} \cdot g_{DS6}} \quad (2-50a)$$

e

$$R_{T3} = \frac{v_{T3}}{i} = \frac{1}{g_{M6}} + \frac{1}{A_{CAS} \cdot g_{M8}}, \quad (2-50b)$$

onde $A_{CAS} = \frac{g_{M6}}{g_{DS6}}$. Ou seja, as resistências equivalentes calculadas a partir dos drenos de M5 e M6 aparecem divididas pelo ganho do *cascode* quando transferidas para os nós das fontes destes transistores.

Para compreender porque as resistências nos nós ② e ③ diminuem podemos fazer uma análise semelhante à que foi feita para a resistência de saída do primeiro estágio na Figura 2–16. Observando a Figura 2–20, supomos que uma fonte de tensão de teste v_p é colocada em P. Inicialmente uma corrente i_p sai dessa fonte e segue pela condutância g_M . Portanto, inicialmente a fonte sentirá apenas uma resistência $\frac{1}{g_M}$, que é menor que r_D . Porém, como o transistor funciona como uma fonte controlada, a corrente i_p também entra em S. Neste caso, teremos $v_S = r_D \cdot i_p > v_P = g_M \cdot i_p$. Assim, uma pequena parte Δi da corrente que entrava em S retorna para P. Como a tensão em P é constante, a corrente em g_M permanece constante e a corrente Δi segue para a fonte. Teremos, portanto, uma corrente $i_f = i_p - \Delta i$ na fonte de tensão de teste v_p . Como vemos, a maior parcela da corrente i_f da fonte é formada por i_p , já que Δi possui um valor pequeno. Desse modo, é esperado que a resistência equivalente sentida pela fonte de tensão de teste v_p seja próxima de $1/g_M$, onde g_M é a transcondutância

do transistor *cascade*. Observando as Equações (2-50), vemos que se o ganho A_{CAS} for alto, $R_{T2} = R_{T3} \rightarrow 1/g_{M6}$, como esperado.

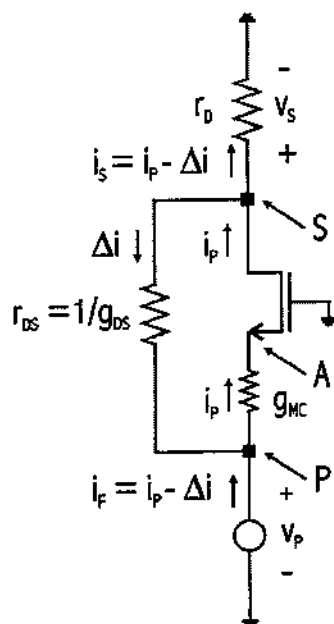


Figura 2-20. Circuito equivalente para cálculo da resistência equivalente conectada a fonte V_p

Pela Figura 2-21 é possível calcular os pólos em ② e ③.

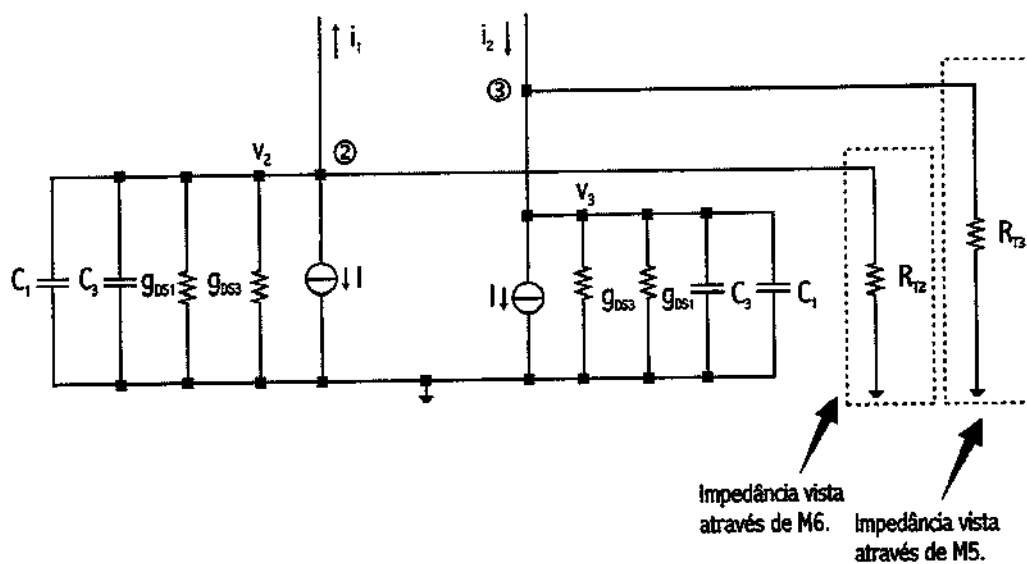


Figura 2-21. Circuito equivalente para cálculo dos pólos nos nós ② e ③.

Temos

$$p_2 = -\frac{1}{2 \cdot \pi} \cdot \frac{\frac{1}{R_{T3} + g_{DS1} + g_{DS3}}}{C_1 + C_2} \approx -36,7 \text{ MHz} \quad (2-51)$$

e

$$p_3 = -\frac{1}{2 \cdot \pi} \cdot \frac{\frac{1}{R_{T2}} + g_{DS1} + g_{DS3}}{C_1 + C_2} \approx -69,5 \text{ MHz}. \quad (2-52)$$

Nos nós ④ e ⑤ temos um espelho de corrente PMOS. A situação é semelhante a que foi exposta para o espelho PMOS do amplificador de dois estágios na Seção 2.1.3. A única diferença é que temos que considerar a resistência vista através do *cascade* nos nós ④ e ⑤. O cálculo desta resistência foi feito na seção anterior e é dado de forma geral pela Equação (2-38). A Figura 2-22 abaixo representa a situação em questão.

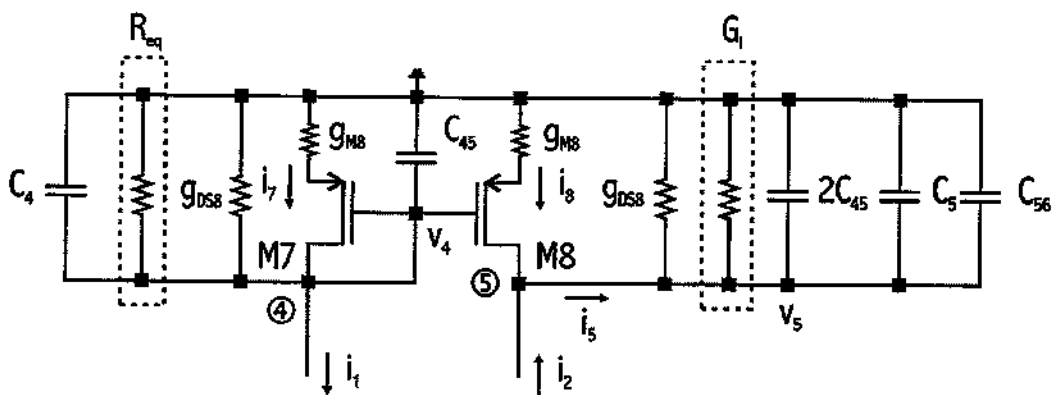


Figura 2–22. Circuito equivalente para cálculo dos pólos nos nós ④ e ⑤.

Analogamente ao raciocínio feito na Seção 2.1.3, temos

$$p_4 = -\frac{1}{2 \cdot \pi} \cdot \frac{g_{M8} + g_{DSB} + \frac{1}{R_{eq}}}{C_4 + C_{45}} \approx -\frac{1}{2 \cdot \pi} \cdot \frac{g_{M8}}{C_4 + C_{45}} \approx -30 \text{ MHz} \quad (2-53)$$

e

$$p_5 = -\frac{1}{2 \cdot \pi} \cdot \frac{G_1}{2 \cdot C_{45} + C_5 + C_{56}} \approx -124 \text{ kHz} . \quad (2-54)$$

Pela expressão de p_5 , vemos que o pólo neste nó leva em consideração a resistência de saída aumentada pela ação do *cascode*.

Nesse espelho, conforme a frequência aumenta o ponto ④ vai sendo aterrado devido a C_4 . Com isso uma parte da corrente que seguiria para a resistência de saída do primeiro estágio deixa de existir, pois o espelho deixa de refletir. O efeito final é de um zero que cancela a queda de tensão que ocorreria devido ao pólo no ponto ④. Esse zero tem a mesma expressão do zero calculado na Seção 2.1.3 anterior. Dessa forma

$$z_{45} = -\frac{1}{2 \cdot \pi} \cdot \frac{2 \cdot g_{M8}}{C_4} \approx -63,7 \text{ MHz} . \quad (2-55)$$

Para que seja empregada uma estrutura de compensação em frequência, é necessário que o ganho do segundo estágio seja positivo. Para realizar esse ganho usamos um espelho formado pelos transistores M10 e M11 e alimentado pela corrente de M9. Este espelho faz com que a corrente de saída de M9, em vez de ser retirada da carga, flua através da carga. No dreno do transistor M10 temos o nó ⑥ e no dreno do transistor M11 temos o nó ⑦. O nó ⑦ compõe a saída do segundo estágio. Em cada um destes nós forma-se um pólo.

Se, por algum motivo a corrente i_g que sai de M9 for zero, a resposta em frequência total também será zero. Este caso é possível e acontece quando a corrente que é gerada ou absorvida por M9 provém através da capacitância C_{56} .

Na seção anterior, este tipo de situação é citado e concluímos que este fenômeno gera um zero na função de transferência total do sistema. Temos o zero z_{56} dado por

$$z_{56} = \frac{1}{2 \cdot \pi} \cdot \frac{g_{M9}}{C_{56}} \approx 847 \text{ MHz}. \quad (2-56)$$

Para calcular o pólo no nó ⑥ do par M10/M11 usamos o modelo do espelho, como já feito anteriormente. Já para calcular o pólo no nó ⑦ devemos considerar o efeito acentuado de C_{78} combinado com o ganho do transistor de saída M12. Ambos são tratados à parte, em seguida, assim como o pólo no nó ⑧.

Para o nó ⑥ temos a Figura 2-23 abaixo.

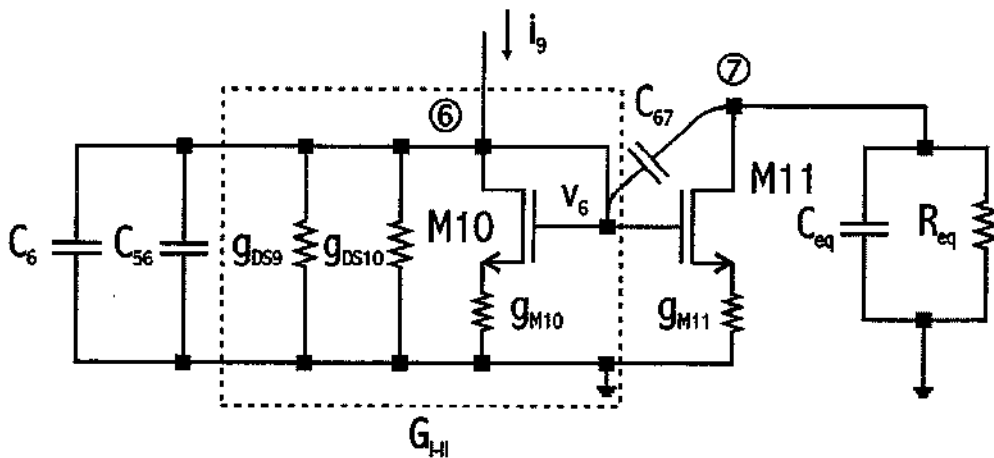


Figura 2-23. Circuito equivalente para cálculo do pólo no nó ⑥.

No ponto ⑥ temos em paralelo $1/g_{DS9}$, $1/g_{DS10}$ e $1/g_{M10}$ que resulta em aproximadamente $1/g_{M10}$. O resultado desta associação em paralelo é chamado de $1/G_{LH}$ em (2-47i). Considerando que a frequência do pólo p_e em ⑥ esteja muito mais afastada da origem que os pólos dominantes, então, nas frequências vizinhas desse pólo, os pontos ⑤ e ⑦ estão praticamente aterrados. Desta forma,

a capacitância vista no nó ⑥ será o paralelo das impedâncias geradas por C_{56} , C_6 e C_{67} . Portanto

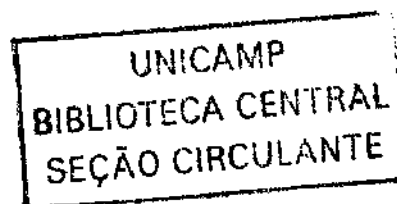
$$p_6 = -\frac{1}{2 \cdot \pi} \cdot \frac{G_{I-II}}{C_{56} + C_6 + C_{67}} \approx -61 \text{MHz}. \quad (2-57)$$

O transistor M9 funciona como um conversor tensão-corrente, convertendo a tensão de saída do primeiro estágio para uma corrente incremental i_g . Uma parte da corrente i_g que entra no dreno de M10 é refletida para M11. A corrente refletida é transformada em tensão novamente pela carga do nó ⑦ que é a saída do segundo estágio. Neste nó também se forma um pólo.

Porém, se a frequência de oscilação da tensão na porta de M11 for tal que toda a corrente de dreno em M11 é absorvida do capacitor C_{67} , então a corrente na carga do nó ⑦ será zero. Conseqüentemente, a tensão na saída também será nula. Isto indica a presença de um zero neste ponto, dado por

$$z_{67} = \frac{1}{2 \cdot \pi} \cdot \frac{g_{M10}}{C_{67}} \approx 1,9 \text{GHz}. \quad (2-58)$$

Olhando para a saída do segundo estágio vemos a condutância de saída de M11, a condutância de M14 (fonte de corrente de polarização), C_{DB10} , C_{DB14} , C_{GD14} e o dobro de C_{67} . Olhando para o transistor M12 vemos C_{GS12} e C_{GB12} . Estas impedâncias são resumidas na Figura 2-24, onde C_{67} , C_7 , C_{78} e C_8 são dados por (2-47e), (2-47f), (2-47g) e (2-47h), respectivamente.



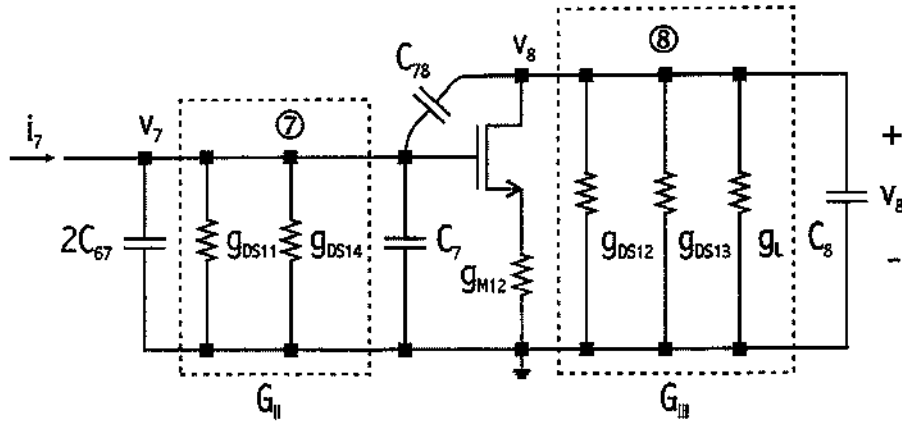


Figura 2-24. Circuito equivalente para cálculo dos pólos nos nós ⑦ e ⑧.

Resolvendo a função de transferência da entrada para a saída, a seguinte equação característica que define os pólos do modelo da Figura 2-24 é obtida.

$$1 + s \cdot \left[\frac{2 \cdot C_{67} + C_7 + C_{78}}{G_{II}} + \frac{C_8 + C_{78}}{G_{III}} + \frac{g_{M12} \cdot C_{78}}{G_{II} \cdot G_{III}} \right] + s^2 \cdot \left[\frac{C_{78} \cdot (2 \cdot C_{78} + C_7) + C_8 \cdot (2 \cdot C_{67} + C_7 + C_{78})}{G_{II} \cdot G_{III}} \right] = 0 \quad (2-59)$$

Essa equação é exatamente do mesmo tipo que a equação (2-23) da Seção 2.1.3 para um amplificador de dois estágios. Portanto a maneira de resolvê-la é igual. A diferença é que aqui não se aplicam as mesmas simplificações que anteriormente. Usando [16] e aplicando as simplificações pertinentes neste caso achamos

$$p_7 = -\frac{1}{2 \cdot \pi} \cdot \frac{1}{\frac{C_8}{G_{III}} + \frac{1}{G_{II}} \cdot \left(C_7 + C_{78} \cdot \frac{g_{M12}}{G_{III}} \right)} \approx -16,5 \text{ kHz} \quad (2-60)$$

e

$$p_8 = -\frac{1}{2 \cdot \pi} \cdot \frac{G_{II} \cdot G_{III}}{C_8 \cdot (C_7 + C_{78})} \cdot \left[\frac{C_8}{G_{III}} + \frac{1}{G_{II}} \cdot \left(C_7 + C_{78} \cdot \frac{g_{M12}}{G_{III}} \right) \right] \approx -662 \text{ kHz}. \quad (2-61)$$

Observa-se que devido a alta carga capacitiva na saída e ao tamanho do transistor de saída, os valores de C_8 , g_{M12} e de C_{78} são grandes. Por isso, as

tensões nos nós ⑦ e ⑧ não se encontram independentes ou quase independentes, como anteriormente. Este estágio encontra-se a meio caminho entre a compensação e a não compensação em frequência através do efeito Miller. Este efeito e o seu uso na compensação em frequência será estudado no capítulo seguinte.

Aqui, novamente aparece a formação de um zero neste último estágio, pois existe a possibilidade de que a corrente de M12 seja totalmente suprida ou absorvida através de C_{78} . Esta possibilidade aparece na função de transferência na forma de um zero, dado por

$$z_{78} = \frac{1}{2 \cdot \pi} \cdot \frac{g_{M12}}{C_{78}} \approx 1,9 \text{ GHz} . \quad (2-62)$$

Vemos que os pólos p_1 , p_2 , p_3 , p_4 e p_6 estão além da banda de interesse para as especificações citadas na Seção 2.2. Portanto, eles podem ser excluídos dos futuros estudos dos métodos de compensação em frequência a que este trabalho se dedica.

Resumindo os pólos dominantes em uma única função de transferência temos

$$\frac{v_S}{v_E} = \frac{A_o}{1+s \cdot \left[\frac{2 \cdot C_{67} + C_7 + C_{78}}{G_{II}} + \frac{C_8 + C_{78}}{G_{III}} + \frac{g_{M12} \cdot C_{78}}{G_{II} \cdot G_{III}} \right] + s^2 \cdot \left[\frac{C_{78} \cdot (2 \cdot C_{78} + C_7) + C_8 \cdot (2 \cdot C_{67} + C_7 + C_{78})}{G_{II} \cdot G_{III}} \right]} \quad (2-63)$$

Capítulo 3

Compensação em Frequência para Amplificadores de Dois Estágios

A técnica de compensação em frequência de amplificadores de dois estágios usa o chamado efeito Miller [35], [36] para obter o afastamento dos pólos do sistema e conseqüentemente anular o risco de oscilação espontânea. Por conta do uso da utilização do efeito Miller, a metodologia de compensação tradicional ficou conhecida como compensação Miller.

A literatura registra que a compensação Miller foi inventada por D. Fullager em 1967 para ser usado no amplificador operacional $\mu A741$ da Fairchild. Durante anos esse tipo de compensação em frequência tem sido predominante. O seu uso é difundido, estudado e conhecido por todos os interessados na área.

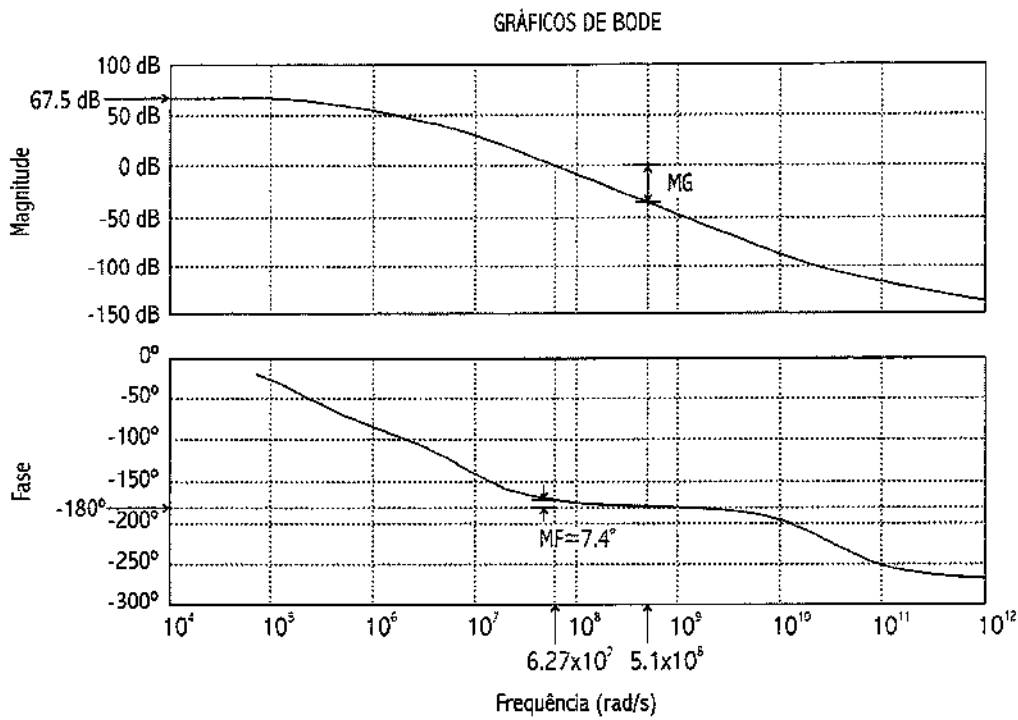
Esse capítulo trata do efeito Miller e da compensação Miller. Também suas variantes serão estudadas e analisadas. Veremos as condições que determinam a movimentação dos pólos e veremos que para a polarização escolhida, de fato, temos uma limitação de banda. Será estudada uma alternativa para contornar este problema sem alterar a polarização e outra alternativa usando alteração da polarização.

3.1 COMPENSAÇÃO EM FREQUÊNCIA TIPO MILLER

Para que um amplificador operacional seja considerado estável é necessário que a margem de fase do gráfico de Bode da resposta em frequência seja maior que zero. Para um amplificador, valores típicos de margem de fase estão entre 30° e 70° [9]. Sendo assim, a partir dos dados do amplificador de dois estágios, devemos calcular a margem de fase do sistema e corrigi-la se necessário.

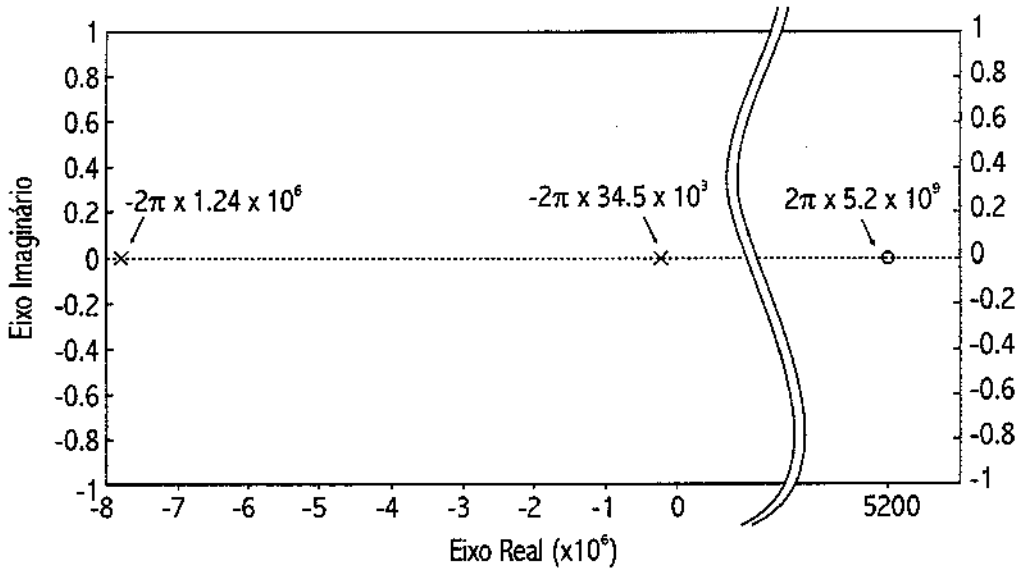
Utilizando a função de transferência dada pela expressão (2-16) e substituindo os valores adequados, obtemos os diagramas de Bode mostrados

abaixo nos gráficos da Figura 3-1a. O gráfico da Figura 3-1b mostra a posição do pólos e zeros no plano complexo s .



(a)

Mapa de Pólos e Zeros



(b)

Figura 3-1. Amplificador de dois estágios sem compensação em frequência. (a) Diagramas de Bode. (b) Posicionamento de pólos e zeros.

Como vemos a margem de fase é $MF = 7,4^\circ$. Esse valor é muito baixo. A primeira vista isto não causaria instabilidade no sistema realimentado. Porém, dispersões do processo podem modificar esse valor facilmente, de forma que o sistema pode vir a ser instável. Mesmo que não houvesse variações no processo, o coeficiente de amortecimento do sistema estaria prejudicado, gerando um transiente consideravelmente longo para a resposta ao degrau unitário. Por conta disso é necessário aumentar o valor de MF.

O diagrama de Bode do gráfico da Figura 3–1a, obtido a partir da função de transferência teórica, mostra uma boa concordância em baixas frequências com o diagrama de Bode obtido pela simulação do circuito. A simulação é mostrada abaixo no gráfico da Figura 3–2.

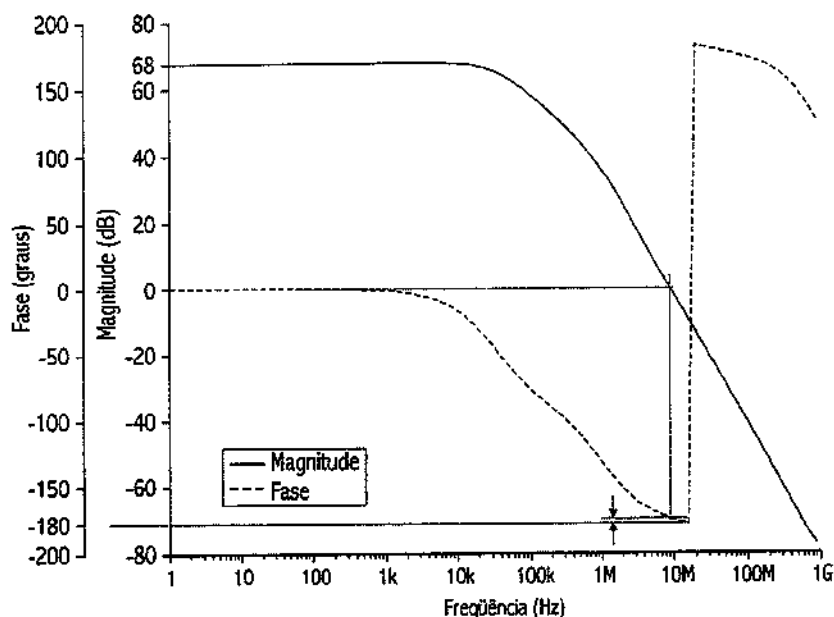


Figura 3–2. Diagrama de Bode obtido pela simulação do amplificador de dois estágios sem compensação em frequência.

No intuito de aumentar a margem de fase devemos, em primeiro lugar, observar o que está causando uma margem de fase tão apertada. Os pólos dominantes do sistema são $p_4 \approx -34,5\text{kHz}$ e $p_3 \approx -1,2\text{MHz}$. Observe que eles estão dentro ou quase dentro da banda de interesse do sistema, que é 1MHz. Sabendo-se que pólos do lado esquerdo do plano atrasam a fase, a combinação

dos atrasos de fase gerados por p_3 e p_4 dentro da banda de interesse causa a margem de fase bastante restrita. O zero do lado direito do plano complexo s também causa atraso na fase, mas como este zero está próximo de 5,2GHz, sua frequência é muito além da banda de operação do sistema, portanto não causando atraso de fase apreciável na banda de interesse.

Com base nestas condições, temos que, além de afastar um pólo do outro, também afastar o segundo pólo para além da frequência de ganho unitário. A partir da função de transferência simplificada (2-26), podemos determinar as expressões completas dos pólos p_3 e p_4 , dadas por

$$p_4 \approx -\frac{1}{2 \cdot \pi} \cdot \frac{1}{\frac{C_4 + C_{34}}{G_{II}} + \frac{C_1 + C_{23} + C_3 + C_{34}}{G_I} + \frac{g_{M5} \cdot C_{34}}{G_I \cdot G_{II}}} \quad (3-1a)$$

e

$$p_3 \approx -\frac{1}{2 \cdot \pi} \cdot \frac{\frac{C_4 + C_{34}}{G_{II}} + \frac{C_1 + C_{23} + C_3 + C_{34}}{G_I} + \frac{g_{M5} \cdot C_{34}}{G_I \cdot G_{II}}}{\frac{C_{34} \cdot (C_1 + C_{23} + C_3) + C_4 \cdot (C_1 + C_{23} + C_3 + C_{34})}{G_I \cdot G_{II}}} \quad (3-1b)$$

A partir destas expressões definimos a razão de separação entre os pólos p_3 e p_4 , dada por $\chi = p_3 / p_4$. Podemos estudar o movimento na frequência destes pólos e o movimento da razão χ conforme fixamos todos os parâmetros das expressões (3-1a) e (3-1b), com exceção de um deles, que será variado. Para variações dos valores de C_1 , C_{23} , C_{34} , C_3 , G_I e g_{M5} obtemos os gráficos (sem escala) da Figura 3-3 abaixo.

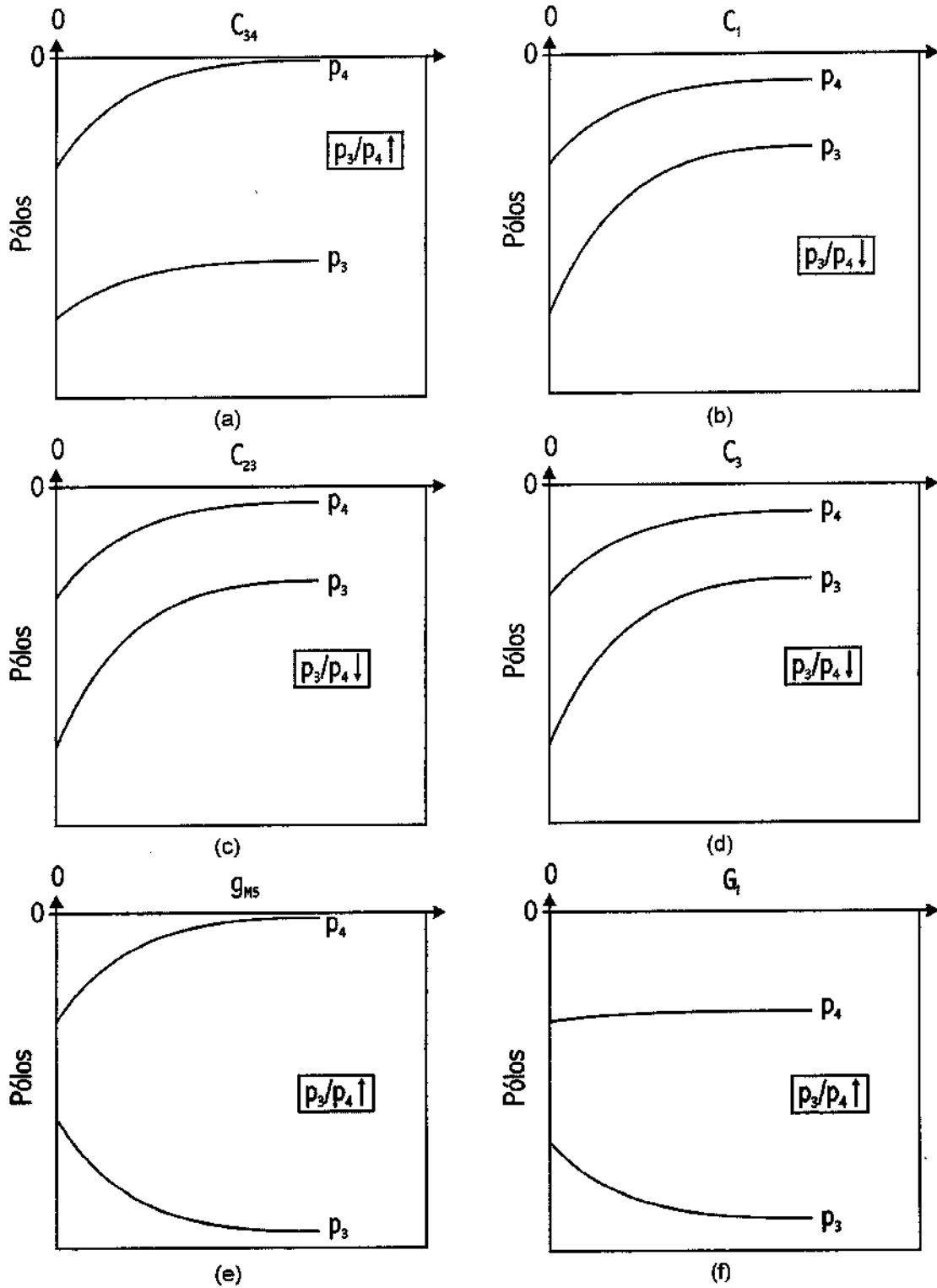


Figura 3-3. Variação da posição dos pólos com parâmetros do amplificador. (a) Posição dos pólos versus C_{34} . (b) Posição dos pólos versus C_1 . (c) Posição dos pólos versus C_{23} . (d) Posição dos pólos versus C_3 . (e) Posição dos pólos versus g_{M5} . (f) Posição dos pólos versus G_1 .

Pelos gráficos (b), (c) e (d) da Figura 3–3, vemos que a razão de separação entre os pólos p_3 e p_4 diminui com o aumento do respectivo parâmetro do eixo horizontal. Portanto, aumentos nos valores de C_1 , C_{23} e C_3 não podem conduzir a uma maior margem de fase, pois com a frequência do pólo p_3 se aproximando da frequência do pólo p_4 , qualquer estabilidade antes existente será anulada.

Pelo gráficos (a), (e) e (f) da Figura 3–3, observamos que o amplificador pode ser levado a estabilidade, pois com o aumento da razão de separação entre os pólos p_3 e p_4 será possível obter valores de margem de fase adequados. Assim aumentos nos valores de C_{34} , G_1 ou g_{M5} aparentemente podem levar o amp-op a estabilidade.

Dentre os valores dos parâmetros variados na Figura 3–3 que provavelmente podem levar o amp-op a estabilidade, devemos descartar prontamente G_1 . A condutância G_1 é o inverso da resistência de saída do primeiro estágio. Se quisermos obter um ganho elevado, devemos ter alta resistência de saída, ou seja, baixa condutância. Portanto, aumentos em G_1 conduzem a diminuição do ganho DC do amp-op. Isto nos leva a descartar o uso de G_1 como meio para se atingir a estabilidade desejada.

Descartando G_1 sobram g_{M5} e C_{34} . Mudanças em g_{M5} e em C_{34} não deterioram o ganho. No primeiro caso, o ganho é diretamente proporcional a g_{M5} e, portanto, um aumento deste aumentaria o ganho DC. Já a capacitância C_{34} não atua em baixas frequências e, portanto, não alteraria o ganho DC também.

Qualquer aumento no valor de g_{M5} só pode ser feito através de respectivos aumentos na corrente de polarização (supondo que V_{GSM5} seja fixo). No primeiro momento, isto é indesejável, já que significa voltar ao início do projeto. Além do mais, o critério de baixo consumo estabelecido inicialmente poderá ser violado, pois a taxa de variação da razão de separação dos pólos p_3 e p_4 com g_{M5} é muito baixa. Isto é equivalente a dizer que seria necessário um grande aumento de corrente em g_{M5} a fim de obtermos a separação desejada entre p_3 e p_4 .

Porém, o critério definitivo para excluir a escolha de g_{M5} é que ele não consegue colocar o segundo pólo para além da banda de ganho unitário. Como vemos na Figura 3-4 a relação $\eta = \frac{GB}{p_3}$ aumenta com o aumento de g_{M5} , fazendo com que o produto ganho-banda seja maior que o segundo pólo. Isso significa que o segundo pólo estará dentro da banda do sistema e, portanto, teremos uma rotação de fase próxima ou igual a 180° na frequência de ganho unitário. A relação η é a razão de distância entre a frequência de ganho unitário e o segundo pólo descontada a influência de zeros.

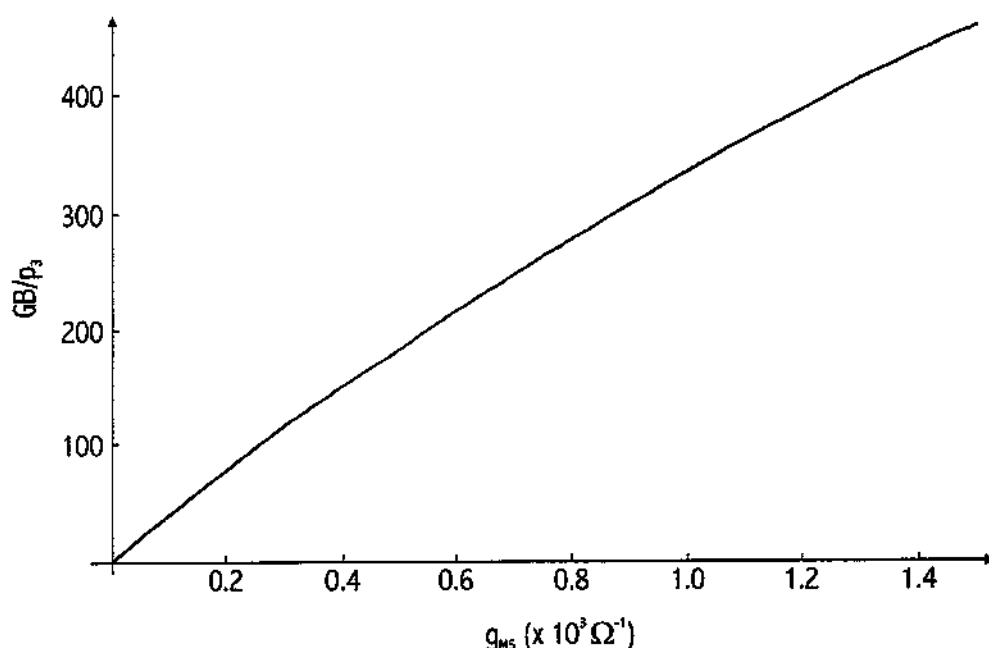


Figura 3-4. Variação da razão entre produto ganho-banda e segundo pólo com g_{M5} .

Portanto, o único parâmetro possível de ser alterado para se obter estabilidade é a capacitância C_{34} . Fisicamente esta capacitância é dada por C_{GD5} . Ela não pode ser aumentada diretamente, porém, pode ser aumentada indiretamente através da colocação de capacitores externos em paralelo. A capacitância externa que é colocada entre o dreno e a porta do transistor M5 da Figura 2-1b em paralelo com C_{GD5} é chamada capacitância de compensação em frequência C_c . Voltando a expressão da função de transferência (2-26) e

substituindo C_{34} por $C_{34} + C_C$ (capacitâncias em paralelo) obtemos a função de transferência do amplificador operacional compensado em frequência, dada por (3-2).

$$\frac{A_o \cdot \left(1 - \frac{s}{g_{M5}/(C_{34} + C_C)} \right)}{1 + s \cdot \left[\frac{C_{34} + C_C + C_4}{G_I} + \frac{C_1 + 2 \cdot C_{23} + C_3 + C_{34} + C_C}{G_I} + \frac{g_{M5} \cdot (C_{34} + C_C)}{G_I \cdot G_{II}} \right] + s^2 \cdot \frac{(C_{34} + C_C) \cdot (C_1 + 2 \cdot C_{23} + C_3 + C_4) + C_4 \cdot (C_1 + 2 \cdot C_{23} + C_3)}{G_I \cdot G_{II}}} \quad (3-2)$$

A partir desta equação obtemos as novas expressões não simplificadas para os pólos dominante $p_D = p_4$ e não-dominante $p_{ND} = p_3$ associados ao segundo e primeiro estágios, respectivamente, além da expressão do zero existente entre o primeiro e segundo estágio. Utilizando [16] temos

$$p_D \approx -\frac{1}{2 \cdot \pi} \cdot \frac{\frac{C_{34} + C_C + C_4}{G_{II}} + \frac{C_1 + 2 \cdot C_{23} + C_3 + C_{34} + C_C}{G_I} + \frac{g_{M5} \cdot (C_{34} + C_C)}{G_I \cdot G_{II}}}{\frac{(C_{34} + C_C) \cdot (C_1 + C_{23} + C_3) + C_4 \cdot (C_1 + C_{23} + C_3 + C_{34} + C_C)}{G_I \cdot G_{II}}}, \quad (3-3a)$$

$$p_{ND} \approx -\frac{1}{2 \cdot \pi} \cdot \frac{1}{\frac{C_{34} + C_C + C_4}{G_{II}} + \frac{C_1 + 2 \cdot C_{23} + C_3 + C_{34} + C_C}{G_I} + \frac{g_{M5} \cdot (C_{34} + C_C)}{G_I \cdot G_{II}}} \quad (3-3b)$$

e

$$z = \frac{1}{2 \cdot \pi} \cdot \frac{g_{M5}}{(C_{34} + C_C)}. \quad (3-3c)$$

Considerando que as capacitâncias C_4 e C_C são bem maiores que as outras e fazendo as simplificações pertinentes nas expressões (3-3a), (3-3b) e (3-3c) obtemos

$$p_D \approx -\frac{1}{2 \cdot \pi} \cdot \frac{G_{II} \cdot \left(1 + \frac{g_{M5}}{G_{II}}\right)}{C_4}, \quad (3-4a)$$

$$p_{ND} \approx -\frac{1}{2 \cdot \pi} \cdot \frac{G_I}{\left(1 + \frac{g_{M5}}{G_{II}}\right) \cdot C_C} \quad (3-4b)$$

e

$$z \approx \frac{1}{2 \cdot \pi} \cdot \frac{g_{M5}}{C_C}. \quad (3-4c)$$

Para entender o movimento dos pólos, primeiro devemos entender o comportamento das raízes do denominador da função de transferência. Utilizando o modelo tradicional de um amplificador de dois estágios, mostrado na Figura 3-5, obtemos do denominador da função de transferência uma equação do tipo (3-5), que possui duas raízes dadas por (3-6a) e (3-6b), onde s_D corresponde ao pólo dominante, s_{ND} corresponde ao pólo não dominante, $a = R_I \cdot R_{II} \cdot [C_C \cdot (C_I + C_{II}) + C_{II} \cdot C_I]$ e $b = [R_{II} \cdot (C_C + C_{II}) + R_I \cdot (C_I + C_C) + g_{MI} \cdot R_I \cdot R_{II} \cdot C_C]$.

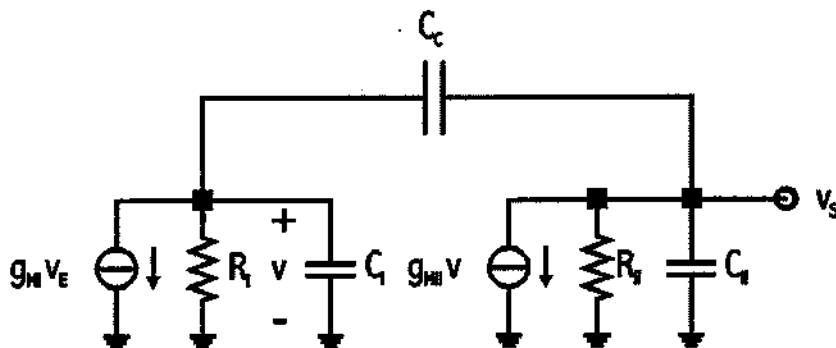


Figura 3-5. Modelo tradicional de um amplificador de dois estágios.

$$1 + b \cdot s + a \cdot s^2 = 0 \quad (3-5)$$

$$s_D = \frac{-b + \sqrt{b^2 - 4 \cdot a}}{2 \cdot a} \quad (3-6a)$$

$$s_{ND} = \frac{-b - \sqrt{b^2 - 4 \cdot a}}{2 \cdot a} \quad (3-6b)$$

Quando a capacitância C_c é muito pequena e o ganho do segundo estágio não é muito grande temos $a \cong R_I \cdot R_{II} \cdot C_I \cdot C_{II}$ e $b \cong R_I \cdot C_I + R_{II} \cdot C_{II}$. Dessa forma

$$s_D \approx \frac{-R_I \cdot C_I - R_{II} \cdot C_{II} + \sqrt{(R_I \cdot C_I - R_{II} \cdot C_{II})^2}}{2 \cdot R_I \cdot R_{II} \cdot C_I \cdot C_{II}} \quad (3-7a)$$

e

$$s_{ND} \approx \frac{-R_I \cdot C_I - R_{II} \cdot C_{II} - \sqrt{(R_I \cdot C_I - R_{II} \cdot C_{II})^2}}{2 \cdot R_I \cdot R_{II} \cdot C_I \cdot C_{II}}. \quad (3-7b)$$

Se a constante de tempo do primeiro estágio é menor do que a do segundo estágio, $R_I \cdot C_I > R_{II} \cdot C_{II}$, teremos $s_D = -1/R_I \cdot C_I$ e $s_{ND} = -1/R_{II} \cdot C_{II}$. Caso contrário teremos $s_D = -1/R_{II} \cdot C_{II}$ e $s_{ND} = -1/R_I \cdot C_I$.

O fato de o pólo dominante ser a carga não é nenhuma surpresa neste caso, uma vez que a resistência e capacitância no nó de saída são altas. Apesar de incomum para este tipo de topologia, isso é possível acontecer e depende apenas das especificações de projeto.

Conforme C_c cresce mais e mais, no limite, (3-6a) e (3-6b) tendem a

$$s_D \rightarrow 0 \quad (3-8a)$$

e

$$s_{ND} \rightarrow -\frac{R_I + R_{II} + g_{MII} \cdot R_I \cdot R_{II}}{(C_I + C_{II}) \cdot R_I \cdot R_{II}} \approx -\frac{g_{MII}}{C_{II}} \quad (3-8b)$$

Portanto, independente de qual estágio tenha o pólo dominante e de qual seja a posição inicial dos pólos em relação à posição final (com o circuito compensado) a tendência de movimentação destes pólos é sempre para o mesmo valor final.

Temos, deste modo, estabelecido quatro situações distintas para a movimentação dos pólos. O gráficos da Figura 3-6 resumem estas situações possíveis. As linhas cheias mostram a movimentação dos pólos quando C_c aumenta. As linhas pontilhadas mostram as assíntotas dos valores finais.

Como vemos, a movimentação do pólo não dominante depende de sua posição relativa entre valor final e inicial. Além disso, a posição relativa entre pólo do primeiro estágio e segundo estágio depende apenas das impedâncias nesses pontos.

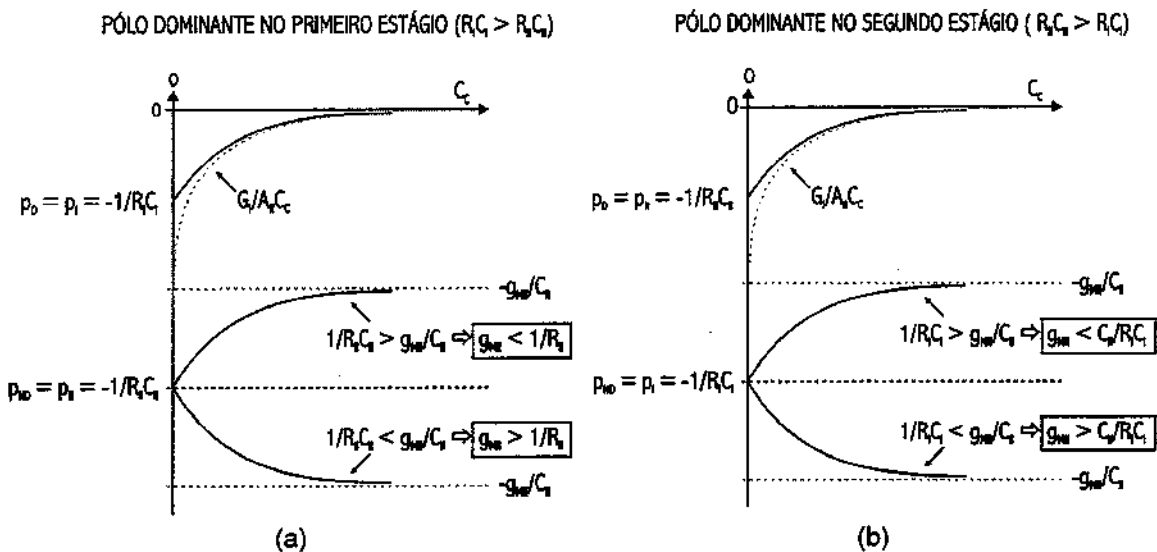


Figura 3-6. Movimentação dos pólos dominante e não dominante com o aumento do valor da capacitância de compensação C_c .

A consequência das movimentações acima se reflete diretamente no produto ganho-banda do amplificador. Como será definido na próxima seção, costumamos considerar o produto ganho-banda, GB, como metade do valor do

pólo não dominante compensado, ou seja, $2 \cdot GB = \frac{g_{MII}}{C_{II}}$. Juntando esta última expressão com os critérios das Figuras 3–6 encontramos que $GB < 0,5 \cdot p_{ND}|_{C_C=0}$ quando os pólos se movem no mesmo sentido e que $GB > 0,5 \cdot p_{ND}|_{C_C=0}$ quando os pólos se movem em sentido opostos.

A explicação dos movimentos mostrados nas Figuras 3–6 é feita através do modelo da Figura 3–5. Em [15] é analisado o caso da Figura 3–6a quando $g_{MII} > \frac{1}{R_{II}}$, mostrando a realimentação que diminui a impedância do segundo estágio e aumenta a impedância do primeiro estágio. Mas ele não comenta o caso quando o pólo dominante está no segundo estágio. O mesmo modelo da Figura 3–5 pode ser usado para explicar os movimentos dos pólos na Figura 3–6b. Em frequências em torno da frequência do segundo pólo, a impedância da carga é baixa (pois lá está o pólo dominante) cancelando a maior parte do ganho. Com isto a realimentação através de C_C não é sustentada e além disto $\frac{1}{s \cdot C_C} \approx 0$. A Figura 3–7a mostra esta situação, onde a fonte controlada $g_{MII} \cdot v$ foi substituída por um resistor equivalente de valor $\frac{1}{g_{MII}}$. Como vemos, R_i está em paralelo com R_{II} e em paralelo com $\frac{1}{g_{MII}}$. Temos, também, C_i em paralelo com C_{II} . Calculando a impedância vista pelo primeiro estágio obtemos (3–8b).

Na Figura 3–7b, a fonte de corrente de entrada foi aberta e foi inserida uma fonte de tensão de teste na saída, a fim de se calcular a impedância do segundo estágio. Por volta da frequência dominante, a condutância $s \cdot C_i$ é muito menor que $\frac{1}{R_i}$ e, portanto, foi desprezada. A capacitância de realimentação C_C é significativa e gera um divisor de tensão entre R_i e $\frac{1}{s \cdot C_C}$. Temos

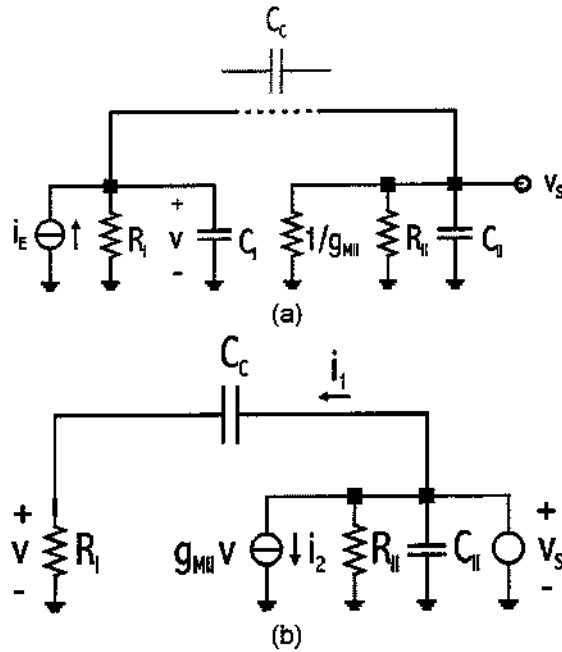


Figura 3-7. Circuitos equivalentes para cálculo das frequências dos pólos dominante e não dominante.
(a) Cálculo da frequência do pólo não dominante.
(b) Cálculo da frequência do pólo dominante.

$$v = \frac{R_I}{R_I + \frac{1}{s \cdot C_C}} \cdot v_s = \frac{s \cdot R_I \cdot C_C}{1 + s \cdot R_I \cdot C_C} \cdot v_s \Rightarrow i_2 = \frac{s \cdot g_{MII} \cdot R_I \cdot C_C}{1 + s \cdot R_I \cdot C_C} \cdot v_s. \quad (3-9)$$

Como a frequência é baixa, $1 + s \cdot R_I \cdot C_C \approx 1$ em (3-9), portanto

$$i_2 \approx s \cdot g_{MII} \cdot R_I \cdot C_C \cdot v_s. \quad (3-10)$$

Neste caso, ao contrário do anterior, a fonte controlada aparece como se fosse um capacitor equivalente de valor $g_{MII} \cdot R_I \cdot C_C$ em paralelo com C_{II} que resulta em aproximadamente $g_{MII} \cdot R_I \cdot C_C$.

Como $i_1 \ll i_2$, a fonte sente aproximadamente uma impedância $1/s \cdot g_{MII} \cdot R_I \cdot C_C$ em paralelo com R_{II} , resultando em $G_I/g_{MII} \cdot R_{II} \cdot C_C$. Quando C_C aumenta mais e mais $G_I/g_{MII} \cdot R_{II} \cdot C_C \rightarrow 0$, conforme (3-8a).

Apesar do efeito Miller [35], [36] não ter aparecido diretamente, as expressões das funções de transferência e a posição dos pólos e zeros são as mesmas. Por isso continuaremos chamando o processo como compensação em frequência tipo Miller. O circuito compensado através desse método é mostrado na Figura 3–8 abaixo.

Finalizando, listamos abaixo a função de transferência (3-11) do circuito compensado por efeito Miller (MC), onde os parâmetros do primeiro e segundo estágios são dados pelas Equações (3-12) e estão relacionados com os parâmetros da Seção 2.1.3. O pólo dominante, não dominante, e o zero são dados por (3-4a), (3-4b) e (3-4c), respectivamente.

$$\frac{V_S}{V_{NI} - V_I} = \frac{A_o \cdot \left(1 - s \cdot \frac{C_C}{g_{MII}}\right)}{1 + s \cdot \left[\frac{C_I + C_C}{G_I} + \frac{C_{II} + C_C}{G_{II}} + \frac{g_{MII} \cdot C_C}{G_I \cdot G_{II}} \right] + s^2 \cdot \frac{C_I \cdot C_{II} + C_C \cdot (C_I + C_{II})}{G_I \cdot G_{II}}} \quad (3-11)$$

$$G_I = G_1 \quad (3-12a)$$

$$G_{II} = G_2 \quad (3-12b)$$

$$C_I = C_1 + 2 \cdot C_{23} + C_3 \quad (3-12c)$$

$$C_{II} = C_4 \quad (3-12d)$$

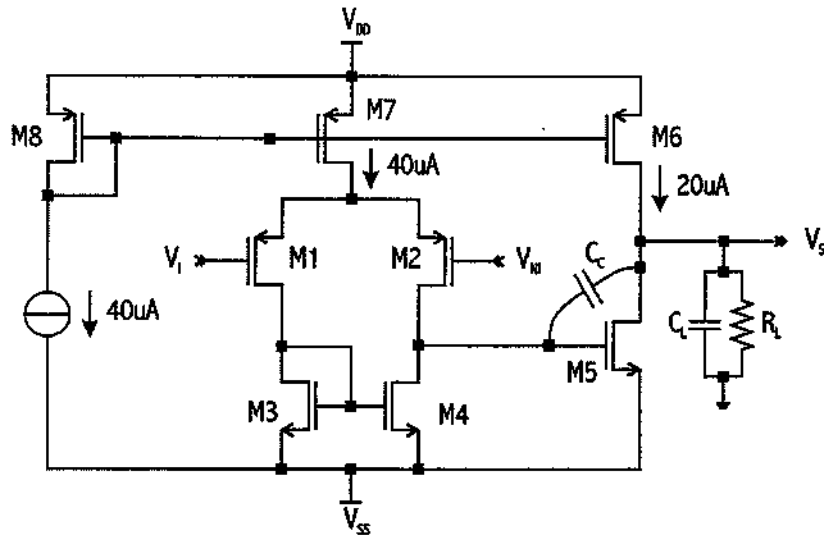


Figura 3–8. Amplificador operacional de dois estágios com compensação em frequência tipo Miller.

3.1.1 CRITÉRIO DE ESTABILIDADE PARA COMPENSAÇÃO MILLER

Observando a Figura 3-9 vemos uma comparação de como p_D , p_{ND} , z , GB e MF se movimentam quando C_C aumenta. O ponto de mínima da margem de fase ocorre quando a distância relativa entre os valores da frequência de p_D , p_{ND} e z é mínima. No gráfico da Figura 3-9, esta interação é destacada dentro do retângulo pontilhado.

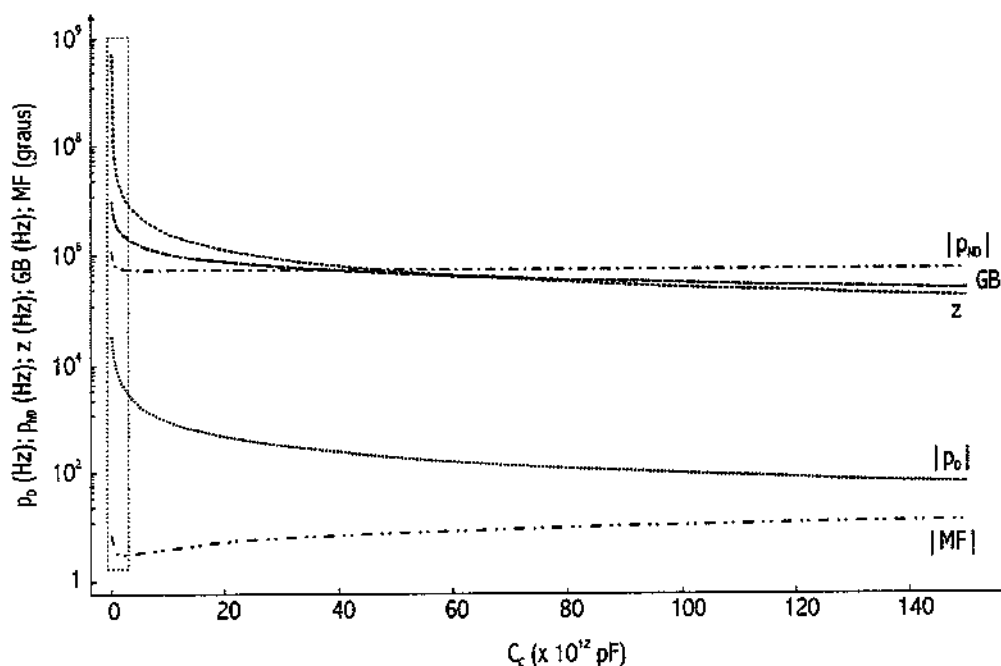


Figura 3-9. Variação dos valores de p_D , p_{ND} , z , GB e MF com C_C .

Para C_C muito grande, o zero cai extremamente abaixo de p_{ND} . Como neste momento tanto o pólo dominante como o zero são inversamente proporcionais C_C , a distância relativa entre eles não muda sendo que a margem de fase estabiliza em um valor aproximadamente constante. Dependendo da relação z/p_D o sistema pode ser instável ou não.

Segundo [9], para se obter uma margem de fase próxima a 60° é necessário que os pólos sejam ajustados para atender o critério (3-13), além de

que $p_{ND} \gg 10 \cdot p_D$. O critério (3-13) diz que a frequência do segundo pólo deve ter o dobro da frequência de produto ganho-banda. Supondo que o zero esteja além da frequência de ganho unitário ($g_{MII} \geq g_{MI}$), pode-se calcular o produto ganho-banda com facilidade. Usando (3-4a) e (3-4b) temos

$$GB = A_o \cdot p_D = \frac{1}{2} \cdot p_{ND} = \frac{g_{MI} \cdot g_{MII}}{G_{II} \cdot \left(1 + \frac{g_{MII}}{G_{II}}\right) \cdot C_C} = \frac{1}{2} \cdot \frac{G_{II}}{C_{II}} \cdot \left(1 + \frac{g_{MII}}{G_{II}}\right). \quad (3-13)$$

A condição $p_{ND} \gg 10 \cdot p_D$ não é problemática e geralmente é alcançada mesmo sem o capacitor de compensação. Isolando C_C no critério (3-13) obtemos uma dimensão para o capacitor de compensação dada por (3-14).

$$C_C = 2 \cdot \frac{g_{MI} \cdot g_{MII}}{G_{II}^2 \cdot \left(1 + \frac{g_{MII}}{G_{II}}\right)^2} \cdot C_{II} \quad (3-14)$$

Portanto, o capacitor de compensação é diretamente proporcional à carga no segundo estágio. Este fato não é bom, pois para altas cargas capacitivas, o valor de C_C necessário para estabilizar o circuito é grande. Além disso, como vimos através do cálculo dos pólos do circuito, sabemos agora que este circuito se encaixa na configuração da Figura 3-6b com $\frac{g_{MII}}{C_{II}} < \frac{1}{R_1 \cdot C_1}$

$\left(\frac{181 \cdot 10^{-6}}{50 \cdot 10^{-12}} = 3,62 < \frac{1}{1,1 \cdot 10^8 \cdot 118 \cdot 10^{-15}} = 7,7\right)$. Portanto, ele sofrerá de uma grave limitação de banda, já que seus pólos caminham no mesmo sentido. Sabemos que a banda máxima será $GB_{MAX} = 0,5 \cdot p_{ND}|_{C_C=0} = 600 \text{ kHz}$.

Se $\frac{g_{MII}}{G_{II}} \gg 1$, a Equação (3-13) simplifica para (3-15a) e (3-14) simplifica para (3-15b), que são os valores geralmente descritos na literatura.

$$GB = \frac{g_{MI}}{C_C} = \frac{1}{2} \cdot \left(\frac{g_{MII}}{C_{II}} \right) \quad (3-15a)$$

$$C_C = 2 \cdot \frac{g_{MI}}{g_{MII}} \cdot C_{II} \quad (3-15b)$$

Com base nas condições assumidas acima é possível calcular a margem de fase do circuito. Temos

$$MF = 180^\circ - \operatorname{tg}^{-1} \left(\frac{GB}{p_D} \right) - \operatorname{tg}^{-1} \left(\frac{GB}{p_{ND}} \right) - \operatorname{tg}^{-1} \left(\frac{GB}{|z|} \right) \approx 63^\circ - \operatorname{tg}^{-1} \left(\frac{g_{MI}}{g_{MII}} \right). \quad (3-16)$$

Considerando as afirmações acima, calcula-se $C_C \approx 95 \text{ pF}$, $GB \approx 247 \text{ kHz}$ e $MF \approx 21,5^\circ$. Se fizermos o diagrama de Bode da Equação (3-11), como mostrado no gráfico da Figura 3-10, vemos que os valores de GB e MF não conferem. Isto se deve ao fato de que na teoria, usando o valor de C_C acima, o zero ocorre um pouco abaixo da frequência de ganho unitário. Com isso, a interação entre os defasamentos causados por z e p_{ND} quase levam o amplificador a instabilidade com uma margem de fase pequena ($MF \approx 9,2^\circ$). Se a relação entre $\frac{z}{p_D}$ fosse um pouco menor, o amplificador seria totalmente instável. As expressões (3-15a) e (3-16) consideram que $z > 10 \cdot GB$, por isso os valores calculados não confirmam os resultados obtidos no gráfico.

Apesar dessas diferenças, algumas conclusões ainda são válidas se analisarmos (3-15a) e (3-16). O produto ganho-banda pode ser melhorado se aumentarmos g_{MII} . Este aumento, além de também melhorar o ganho, vai aumentar a margem de fase, ajudando o amplificador a se estabilizar e diminuindo o tempo de estabilização (ver Apêndice B). Em contrapartida, uma carga C_{II} alta prejudica o valor de GB e gera valores altos para o capacitor de compensação. Um capacitor de compensação pequeno sempre é favorável, pois melhora o *slew rate* e ocupa menos área.

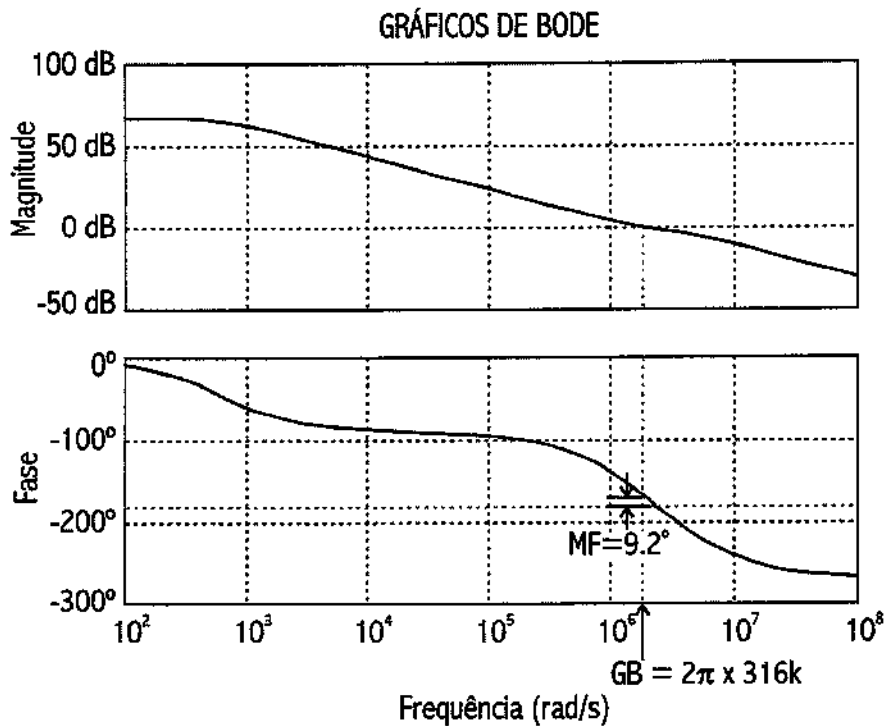


Figura 3–10. Diagrama de Bode teórico do amplificador de dois estágios com compensação Miller.

O único prejuízo no aumento de g_{MII} é o aumento do consumo. Para alcançar o objetivo de banda igual a 1MHz, o valor de g_{MII} deve ser multiplicado de pelo menos 5 vezes. Isto corresponde a aumentar a relação W/L de M5 de $7,5/1$ para $37,5/1$ correspondendo a um aumento na corrente de polarização de 20 μ A para 100 μ A. Este aumento é viável e fácil de ser implementado.

Apenas para comparação, foi implementado um circuito nos mesmos moldes da Figura 3–8, porém com uma maior corrente de polarização no estágio de saída. Conforme será mostrado na Seção 5.2.1, esta implementação consegue chegar a 1MHz.

De qualquer forma, concluímos que um capacitor de carga com alto valor é extremamente prejudicial ao produto ganho-banda, sendo que esta estrutura de circuito com dois estágios suporta esta carga ao custo do aumento no consumo ou da diminuição da banda. Bandas mais amplas só são possíveis através de maiores aumentos na transcondutância do segundo estágio, g_{MII} .

conseqüentemente aumentando o consumo e a área. Esta negociação entre banda e consumo (e área) dependerá apenas das especificações do projeto.

Por fim, após alguns ajustes na simulação se fixou C_c igual a 92 pF. Usando o valor de C_c acima obtemos, a partir das Equações (3-4), $p_D \approx -100\text{Hz}$, $p_{ND} \approx -530\text{kHz}$ e $z \approx 270\text{kHz}$.

3.2 COMPENSAÇÃO EM FREQUÊNCIA TIPO MILLER COM CANCELAMENTO DE ZERO POR RESISTOR

A inclusão de C_c pode até resolver o problema de margem de fase causado pelos pólos, porém cria outro. Note que a frequência do zero é inversamente proporcional a C_c e, portanto, ele caminha para a esquerda, se aproximando das baixas frequências. Isto pode fazer o zero cair em uma frequência perto ou abaixo de p_{ND} ou até mesmo da frequência de ganho unitário. Como zeros no semiplano direito também causam atraso de fase, a margem de fase será prejudicada com a presença do zero.

Com isto, este zero deve ser retirado de alguma forma. Em [9] é sugerido que o zero esteja pelo menos 10 vezes além da frequência de ganho unitário para que os efeitos de sua defasagem não sejam sentidos.

Para avaliar um método de eliminar este zero devemos estudar a causa de seu surgimento. Este zero na banda de operação ocorre devido a diminuição da impedância entre dreno e porta do transistor M5 da Figura 3-8. Esta diminuição cria um caminho direto entre entrada e saída para parte da corrente que vem do primeiro estágio. Quanto mais significativa esta corrente em relação a corrente do estágio de saída mais baixa a frequência do zero. A fim de eliminar o zero devemos tornar esta corrente de antecipação (em inglês *feedforward current*) insignificante perto da corrente de saída.

Uma solução é usar um resistor em série com C_c . O resistor tem a função de aumentar a resistência do caminho direto a fim de limitar a corrente de antecipação. Assim, a frequência deve aumentar mais para que a impedância do capacitor caia o suficiente para que a corrente de antecipação que atravessa o

ramo de realimentação seja igual a corrente de dreno de M5 e a saída seja zero. Ou seja,

$$\frac{v}{\left(R_c + \frac{1}{s \cdot C_c}\right)} = \frac{v}{1/g_{MII}} \quad (3-17)$$

Assim, para a saída ser zero, a condição (3-17) deve ser satisfeita. Isto acontece se o zero s_z for dada por (3-18).

$$s_z = \frac{1}{C_c \cdot \left(1/g_{MII} - R_c\right)} \quad (3-18)$$

No entanto, este resistor não pode ter um valor muito alto. Caso o seu valor cresça muito o ramo de realimentação tende a um circuito aberto, destruindo suas propriedades. Na prática, os projetistas usam R_c tal que o zero seja extinto ou de forma que o zero cancele o pólo não dominante.

No primeiro caso, o pólo é movido para infinito sob a condição $1/g_{MII} - R_c = 0$. Essa condição resulta em

$$R_c = \frac{1}{g_{MII}} \quad (3-19)$$

Fisicamente, isto quer dizer que a corrente antecipada pelo ramo de realimentação nunca será igual a corrente absorvida pelo dreno de M5. O seu valor sempre será menor. Apenas se a frequência do sinal chegasse a um valor infinito, a corrente antecipada e a corrente de dreno de M5 seriam iguais, onde, neste caso, ocorreria um zero.

Se o projetista escolher o valor de R_c um pouco maior que $1/g_{MII}$ o zero do semiplano direito se torna um zero no semiplano esquerdo. Esta escolha pode

melhorar o desempenho do sistema aumentando a margem de fase, pois zeros no lado esquerdo do plano complexo s adiantam a fase.

Com o objetivo de cancelar o zero, usamos (3-19) e obtemos $R_c \approx 6400\Omega$. Ajustes na simulação conduziram a implementação de $R_c = 6k\Omega$.

O segundo caso, o valor de R_c é calculado sob a condição $z = p_{ND}$. Ou seja,

$$\frac{1}{C_c \cdot \left(\frac{1}{g_{MII}} - R_c \right)} = -\frac{g_{MII}}{C_{II}} \Rightarrow R_c = \frac{1}{g_{MII}} \cdot \left(\frac{C_c + C_{II}}{C_c} \right). \quad (3-20)$$

Fisicamente, quando a frequência cresce até atingir a frequência do segundo pólo, o zero começa a agir. Todo o ganho que o segundo estágio perde devido à queda da tensão na carga do primeiro estágio é repostado por um aumento na corrente que vai para a carga do segundo estágio.

Este caso não foi implementado, mas caso fosse, os parâmetros do circuito resultariam em $R_c \approx 10k\Omega$.

A presença do resistor altera novamente a função de transferência. Sua presença move os pólos e faz surgir um terceiro pólo relevante. A nova função de transferência é dada por (3-21a) Os parâmetros de primeiro e segundo estágios foram dados anteriormente por (3-12) e C_c foi calculado na seção anterior.

$$\frac{v_s}{v_{NI} - v_I} = A_o \cdot \frac{\left[1 - s \cdot C_c \cdot \left(R_c - \frac{1}{g_{MII}} \right) \right]}{1 + s \cdot c + s^2 \cdot b + s^3 \cdot a} \quad (3-21a)$$

$$a = \frac{C_I \cdot C_{II}}{G_I \cdot G_{II}} \cdot R_c \cdot C_c \quad (3-21b)$$

$$b = \frac{\left[C_I \cdot C_{II} + C_c \cdot (C_I + C_{II}) \right]}{G_I \cdot G_{II}} + R_c \cdot C_c \cdot \left(\frac{C_I}{G_I} + \frac{C_{II}}{G_{II}} \right) \quad (3-21c)$$

$$c = \frac{(C_I + C_C)}{G_I} + \frac{(C_{II} + C_C)}{G_{II}} + \left(1 + \frac{g_{MII}}{G_{II}} \cdot \frac{1}{G_I \cdot R_C}\right) \cdot R_C \cdot C_C \quad (3-21d)$$

As novas expressões das raízes da função de transferência, incluindo pólos e zeros, são dadas por (3-22a), (3-22b), (3-22c) e (3-22d).

$$p_D \approx -\frac{1}{2 \cdot \pi} \cdot \frac{\left(1 + G_I \cdot R_C + \frac{g_{MII}}{G_{II}}\right)}{\frac{C_{II}}{G_{II}} \cdot (1 + G_I \cdot R_C)} \quad (3-22a)$$

$$p_{ND1} \approx -\frac{1}{2 \cdot \pi} \cdot \frac{1}{\left(1 + R_C \cdot G_I + \frac{g_{MII}}{G_{II}}\right) \cdot \frac{C_C}{G_I}} \quad (3-22b)$$

$$p_{ND2} \approx -\frac{1}{2 \cdot \pi} \cdot \frac{1}{R_C \cdot C_I} \quad (3-22c)$$

$$z = \frac{1}{2 \cdot \pi} \cdot \frac{1}{\left(\frac{1}{g_{MII}} - R_C\right) \cdot C_C} \quad (3-22d)$$

Como podemos ver por (3-22a) e (3-22b), os dois primeiros pólos têm uma expressão semelhante a (3-4a) e (3-4b), respectivamente, com exceção do fator $G_I \cdot R_C$. Se $R_C \ll R_I$ teremos (3-22a) e (3-22b) aproximadamente igual a (3-4a) e (3-4b). Assim, pode ser estabelecido um critério que $\frac{1}{g_{MII}} < R_C < \frac{R_I}{10}$ a fim de que a resistência R_C possa mover o zero convenientemente, porém sem afetar os dois primeiros pólos significativamente.

Após a escolha do valor de R_C , as posições dos pólos e zero calculadas pelas Equações (3-22) resultam em $p_D \approx -100\text{Hz}$, $p_{ND1} \approx -527\text{kHz}$, $p_{ND2} \approx -238\text{MHz}$ e $z \approx 4,36\text{MHz}$. Veja que o surgimento de um terceiro pólo não é significativo devido a sua alta frequência. Também, o zero que antes estava em

270 kHz agora se moveu para 4,36 MHz atingindo o objetivo citado e baseado em [9].

Finalmente, estabelecemos a função de transferência final dada por (3-21a), cujo diagrama de Bode da simulação é mostrado no gráfico da Figura 3-11 abaixo. A frequência de ganho unitário e a margem de fase simulada estão destacadas no gráfico.

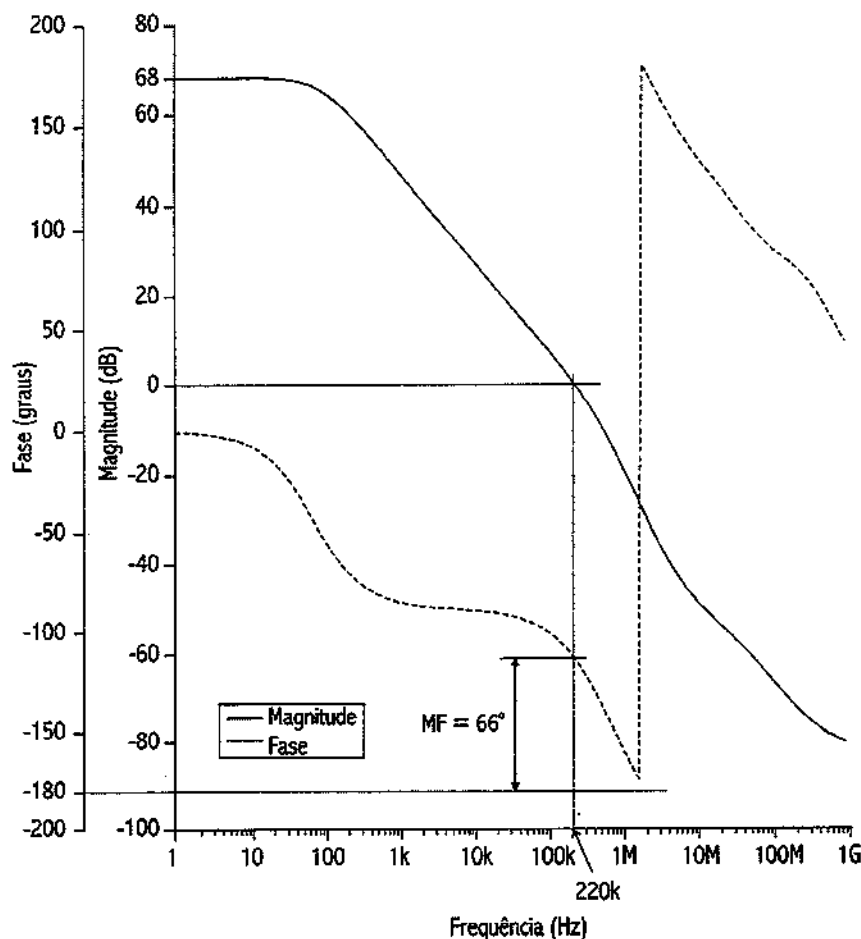


Figura 3-11. Diagrama de Bode simulado para o circuito com compensação em frequência tipo Miller com cancelamento de zero por resistor

Pelos valores teóricos temos $GB \approx 247 \text{ kHz}$ e $MF \approx 62^\circ$. Uma comparação entre pólos e zeros do circuito simulado e do modelo teórico é mostrada no diagrama de pólos e zeros abaixo.

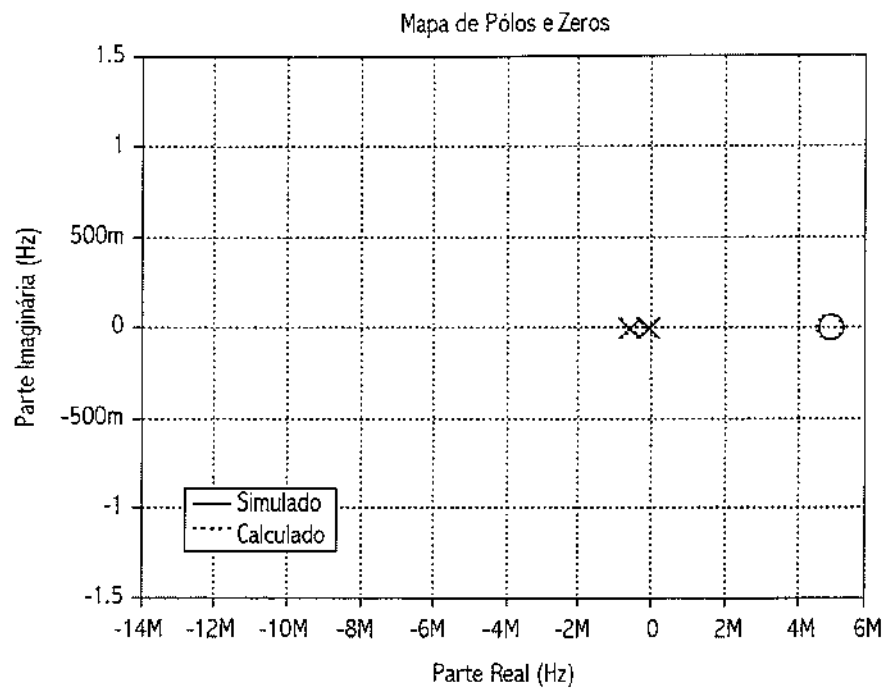


Figura 3–12. Comparação do posicionamento dos pólos e zeros dos circuitos com compensação em frequência tipo Miller com cancelamento de zero por resistor

Vemos que os valores se verificam de forma razoável.

O circuito modificado com a inclusão do resistor é mostrado na Figura 3–13.

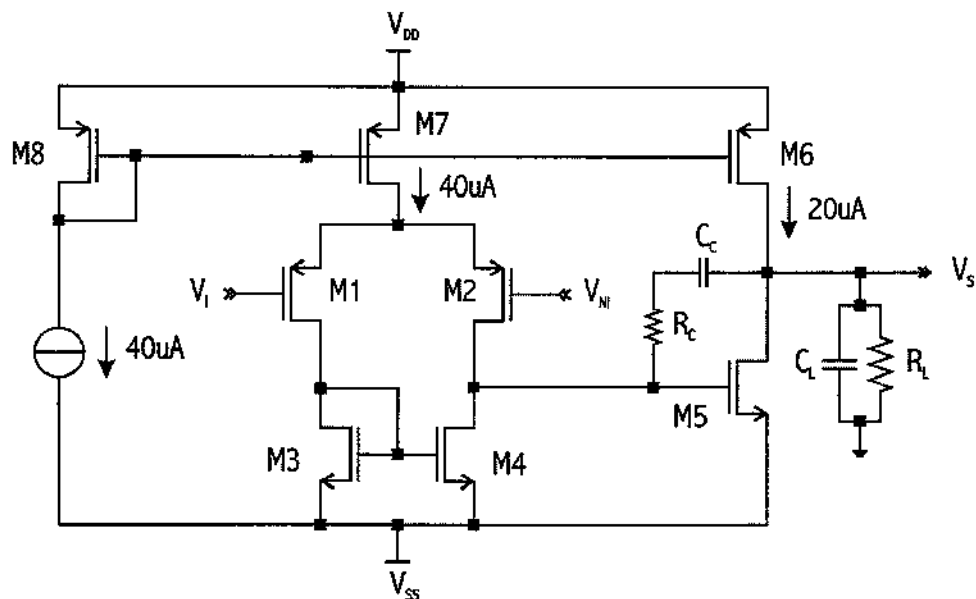


Figura 3–13. Amplificador com compensação em frequência tipo Miller com cancelamento de zero por resistor.

3.3 COMPENSAÇÃO EM FREQUÊNCIA TIPO MILLER COM CANCELAMENTO DE ZERO POR MULTI-CAMINHO

O cancelamento do zero usando um resistor é o método mais usado e citado na literatura [7], [9], [10], [19] e [20]. Porém, é possível encontrar vários inconvenientes para o uso deste método.

O projeto de um resistor, além de ocupar uma área grande comparado a um transistor, não traz muita precisão no valor da resistência. Uma alternativa para diminuir a área ocupada é usar um transistor MOS polarizado na região linear. Em [8] este recurso é usado e comparado com um resistor feito em polisilício. É mostrado que os resultados práticos se afastam mais da simulação e do cálculo usando a alternativa de um transistor MOS como resistor. Isto acontece porque a resistência de um transistor polarizado na região linear é aproximadamente constante para pequenos sinais apenas. Assim, as variações da tensão nos terminais do transistor fazem essa resistência variar também, prejudicando o resultado final. Estágios de saída classe AB, que não possuem a transcondutância de saída constante, não permitem um cancelamento eficiente do zero do semiplano direito. Por fim, apesar de não ser um inconveniente comum na maior parte dos casos, a posição dos pólos pode vir a ser alterada de forma inconveniente se R_C possuir um valor comparável a $1/G_1$.

Para encontrar uma alternativa ao uso do resistor no cancelamento do zero vamos observar e analisar a Figura 3-14.

Em DC o capacitor de compensação está aberto. Conforme a frequência cresce o capacitor começa a diminuir sua impedância e uma corrente Δi começa passar por ele. Esta corrente cresce com a frequência até que toda a corrente que saía do segundo estágio e que iria para a carga, agora começa a circular pelo ramo de realimentação. Se neste momento existir uma fonte independente que forneça uma corrente extra na saída, então a tensão na carga não será zero.

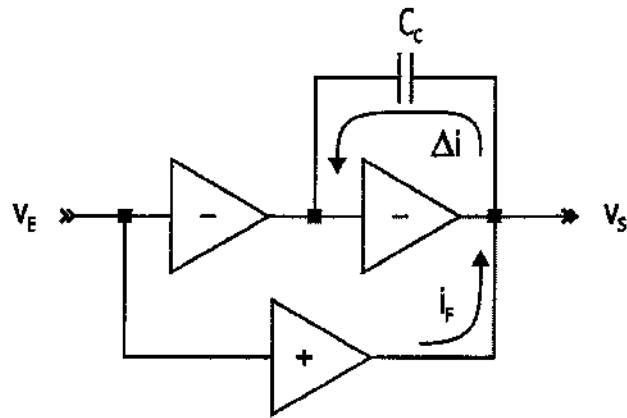
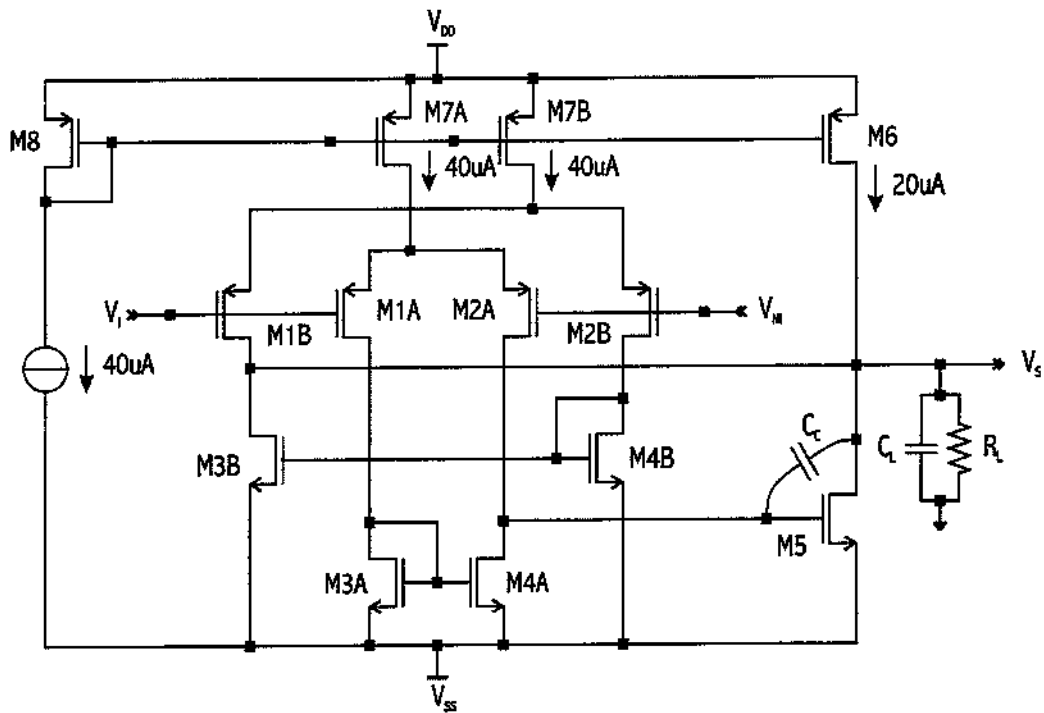


Figura 3-14. Diagrama de blocos mostrando o princípio de funcionamento do efeito de cancelamento do zero feito pela corrente de antecipação.

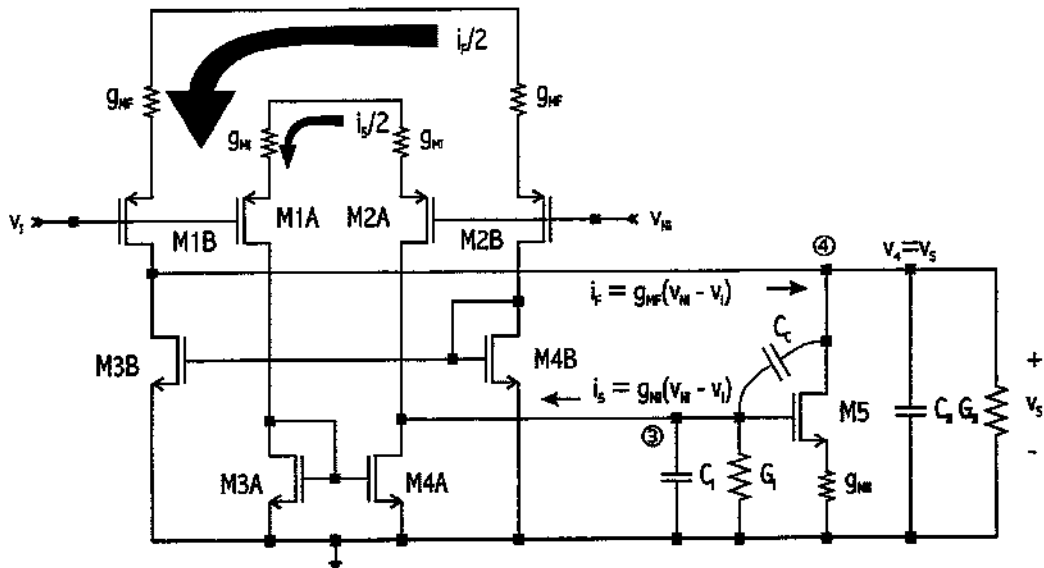
Esta corrente extra pode ser calibrada para que em altas frequências, quando $Z_c = \frac{1}{s \cdot C_c} \rightarrow 0$, ela seja igual a corrente de curto do ramo de realimentação. Na condição de curto temos $\Delta i = g_{MI} \cdot v_E$. Para que a tensão na carga do segundo estágio não seja zero nessa condição, é necessário que a fonte de corrente extra forneça exatamente este valor de corrente. Isto pode ser feito usando um transcondutor que converta a tensão de entrada em uma corrente $i_F = g_{MF} \cdot v_E$ e que essa corrente alimente o terminal do ramo de realimentação. Para que i_F seja igual a Δi devemos ter $g_{MF} = g_{MI}$.

Como a impedância de realimentação só irá atingir $Z_c = 0$ quando $\omega \rightarrow \infty$ significa que i_F só irá igualar Δi nesta frequência. Portanto, a frequência do zero tende a infinito. Isto corresponde a um cancelamento do zero na função de transferência.

A escolha de uma fonte de corrente com $g_{MF} = g_{MI}$ facilita o projeto, pois pode ser facilmente implementada fazendo-se um cópia exata do par diferencial de entrada com os transistores dos pares diferenciais conectados em paralelo. A implementação do circuito foi feita e é mostrada abaixo na Figura 3-15a e na Figura 3-15b o correspondente modelo de pequeno sinais.



(a)



(b)

Figura 3-15. Amplificador de dois estágios compensado em frequência. (a) Compensação em frequência tipo Miller com cancelamento de zero por multi-caminho. (b) Modelo de pequenos sinais para o amplificador compensado em frequência cancelamento de zero por multi-caminho.

Usando o modelo de pequenos sinais obtemos a função de transferência (3-23a) já simplificada sob os mesmos pretextos usados nas seções anteriores.

$$\frac{v_s}{v_{NI} - v_I} = \frac{(g_{MF} \cdot G_I + g_{MI} \cdot g_{MII}) + s \cdot [g_{MF} \cdot (C_C + C_3) - g_{MI} \cdot C_C]}{G_I \cdot G_{II} + s \cdot [(C_{II} + C_C) \cdot G_I + (C_I + C_C) \cdot G_{II} + g_{MII} \cdot C_C] + s^2 \cdot [C_I \cdot C_{II} + C_C \cdot (C_I + C_{II})]} \quad (3-23a)$$

$$\frac{v_s}{v_{NI} - v_I} = \frac{A_o \cdot \left[1 + s \cdot \frac{(g_{MF} - g_{MI}) \cdot C_C}{g_{MI} \cdot g_{MII}} \right]}{1 + s \cdot \left[\frac{C_{II} + C_C}{G_{II}} + \frac{C_I + C_C}{G_I} + \frac{g_{MII} \cdot C_C}{G_I \cdot G_{II}} \right] + s^2 \cdot \left[\frac{C_I \cdot C_{II} + C_C \cdot (C_I + C_{II})}{G_I \cdot G_{II}} \right]} \quad (3-23b)$$

O ganho é novamente dado por $A_o = \frac{g_{MI}}{G_I} \cdot \frac{g_{MII}}{G_{II}}$. De (3-23a) vemos que a influência da transcondutância g_{MF} , que cancela o zero, é insignificante na expressão do denominador. Na expressão do numerador se considerarmos que $g_{MI} \cdot g_{MII} \gg g_{MF} \cdot G_I$ e que $C_C \gg C_3$, (3-23a) simplifica para (3-23b). Dado o exposto acima e a função de transferência (3-23b), se $g_{MF} = g_{MI}$, o zero se cancela na função de transferência.

Se em (3-23b) $g_{MF} = g_{MI}$ temos

$$p_D \approx -\frac{1}{2 \cdot \pi} \cdot \frac{G_I}{\left(1 + \frac{g_{MII}}{G_{II}} \right) \cdot C_C}, \quad (3-24a)$$

$$p_{ND'} \approx -\frac{1}{2 \cdot \pi} \cdot \frac{G_{II} \cdot \left(1 + \frac{g_{MII}}{G_{II}} \right)}{C_{II}} \quad (3-24b)$$

e

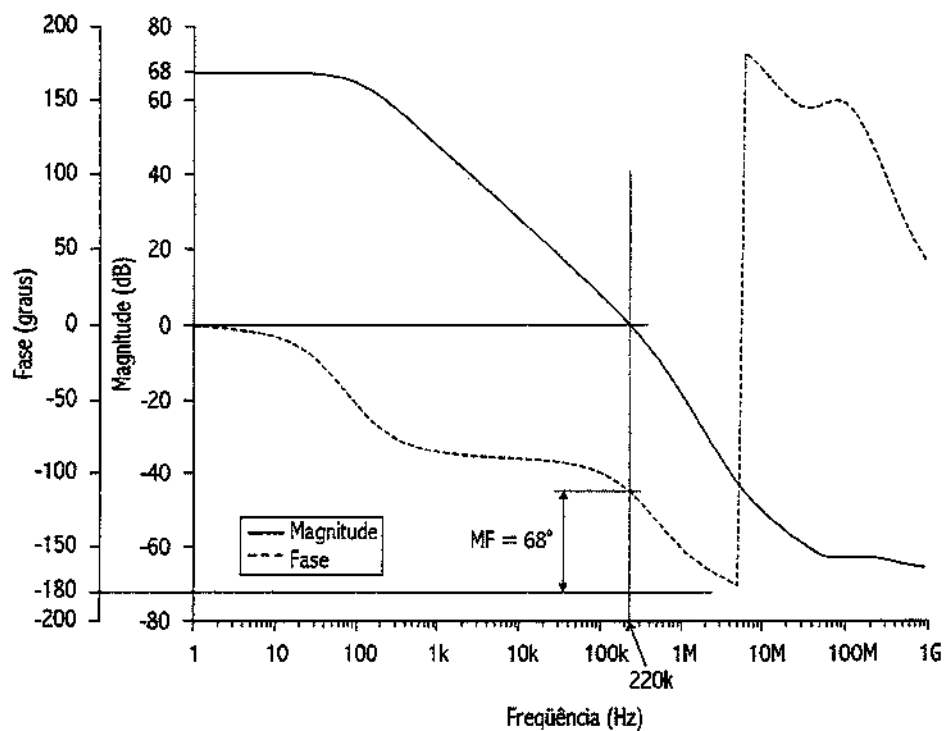
$$Z \rightarrow \infty. \quad (3-24c)$$

Como a posição dos pólos é a mesma que a encontrada na Seção 3.1, o critério de escolha de C_c não muda, sendo dado por (3-15b). O produto ganho-banda também permanece inalterado, pois o ganho e a posição do primeiro pólo são os mesmos. Neste caso temos GB dado por (3-15a) e, portanto, os mesmo problemas com GB relatados na Seção 3.1.1 ainda ocorrem. A margem de fase ainda é dada pela expressão (3-16), repetida abaixo.

$$MF \approx 63^\circ - \operatorname{tg}^{-1}\left(\frac{GB}{|z|}\right). \quad (3-25)$$

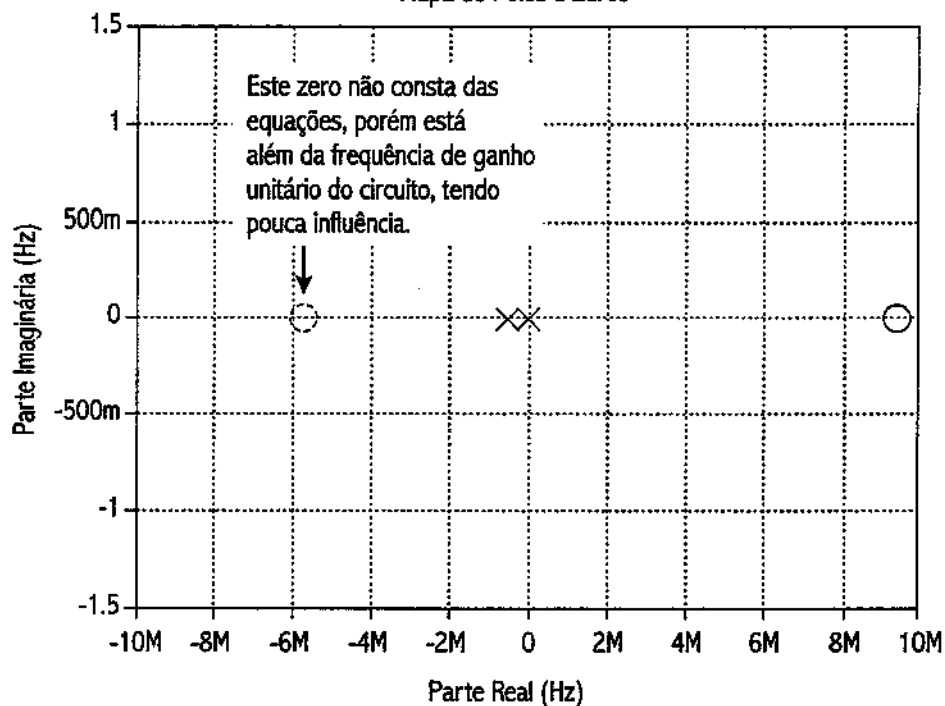
Porém, como $z \rightarrow \infty$, então $\operatorname{tg}^{-1}\left(\frac{GB}{|z|}\right) \rightarrow 0$. Desta forma a margem de fase deve ser próxima a 63° . Em estruturas de estágio de saída do tipo classe AB, onde a corrente de saída varia do ponto quiescente até um valor máximo, fazendo com que g_{MII} também varie, a margem de fase pode ser melhorada. Isto acontece pois como o cancelamento do zero independe da transcondutância de saída g_{MII} e como $p_{ND} \propto g_{MII}$, o aumento de g_{MII} com a corrente afasta o pólo não dominante para mais altas freqüências, melhorando a margem de fase.

Pelas simulações, mostradas nos gráficos da Figura 3-16, vemos que surgiu um zero parasita que não consta das equações. Apesar disso, este zero não está afetando a resposta em freqüência devido a sua alta freqüência em $z_{SPE} = -5,9\text{MHz}$. O zero do semiplano direito, que antes se encontrava em 270kHz se moveu para 9,5MHz.



(a)

Mapa de Pólos e Zeros



(b)

Figura 3-16. Simulações para o amplificador compensado em frequência por cancelamento de zero por multi-caminho. (a) Diagrama de Bode. (b) Posicionamento dos pólos e zeros.

3.4 COMPENSAÇÃO EM FREQUÊNCIA TIPO MILLER COM CANCELAMENTO DO SEGUNDO PÓLO POR MULTI-CAMINHO

Ainda usando a estrutura da Figura 3-15a, com um ajuste da transcondutância de M7B, o zero pode ser transportado do semiplano direito para o semiplano esquerdo. Da equação de transferência (3-23b), obtemos a expressão do zero, dada por $z = \frac{g_{M1}}{(g_{M1} - g_{MF})} \cdot \frac{g_{M11}}{C_C}$. Se $g_{MF} > g_{M1}$, teremos $z < 0$.

Uma vez no semiplano esquerdo, g_{MF} pode ser ajustado para coincidir com o pólo não dominante. Neste caso teremos um sistema de um único pólo, e, portanto, com margem de fase de 90° . Para que isso aconteça, a condição $z = p_{ND}$ deve ser satisfeita. Isso resulta no critério

$$C_C = \frac{C_{II}}{\frac{g_{MF}}{g_{M1}} - 1} \quad (3-26)$$

Como $g_{MF} > g_{M1}$, o capacitor de compensação pode ter seu valor diminuído. Por isso, uma área menor é ocupada no circuito, o *slew rate* é aumentado e o produto ganho-banda também é melhorado pois ele é inversamente proporcional a C_C . No entanto, por ser um cancelamento ativo de zero, ocorre um aumento do consumo. Uma negociação entre aumento do consumo e aumento da banda deve ser considerada no projeto do circuito.

Para calcular g_{MF} , foi estabelecido arbitrariamente que seria utilizado um capacitor de compensação com metade do valor do capacitor de carga. Neste caso, deveríamos ter $C_C = 25 \text{ pF}$. Com base nesse critério obtemos g_{MF} da expressão (3-26). Temos $g_{MF} = 3 \cdot g_{M1} \approx 446 \mu\Omega^{-1}$. Para chegar neste valor de g_{MF} temos dois graus de liberdade, podendo mudar tanto o valor de W/L , como o valor de I_D em $g_{MF} = \sqrt{2 \cdot K \cdot W/L \cdot I_D}$.

Na implementação feita, o estágio de cancelamento de zero foi polarizado com uma corrente $I_D = 100\mu A$ para cada transistor do par diferencial e a geometria calculada para $W/L \approx 35/1$. Após alguns ajustes durante a simulação obtivemos $W/L \approx 32,4/1$ e $g_{MF} \approx 425\mu\Omega^{-1}$. Um cancelamento muito preciso do segundo pólo ocorre com este critério. Em relação a técnica de cancelamento do segundo pólo pelo resistor, essa técnica tem a vantagem de minimizar os efeitos de dupletas de pólo e zero [21]. Isto porque, fixado o valor do capacitor de compensação, a posição do zero depende apenas da relação g_{MF}/g_{MI} . Esta relação pode ser obtida de forma eficiente através de técnicas de *layout*.

Porém, note que do ponto de vista dos critérios seguidos até agora, esta não foi a melhor escolha de W/L e I_D . Essa escolha onerou o consumo em demasia. Como a relação g_{MF}/g_{MI} obtida na simulação é aproximadamente 2,85, poderíamos ter usado esse fator para aumentar a corrente de polarização e a geometria, obtendo o mesmo g_{MF} de cerca de $425\mu\Omega^{-1}$. Neste caso deveríamos polarizar o estágio de cancelamento de zero com uma corrente total de $114\mu A$ ($57\mu A$ para cada transistor do par diferencial) e usar uma geometria $W/L \approx 57/1$ em cada transistor do par diferencial. Enquanto a corrente de polarização caiu bastante em relação ao total consumido, o aumento na área é insignificante.

Como o valor do pólo dominante é inversamente proporcional a C_c , a diminuição de C_c aumenta o valor do pólo dominante. Com os valores usados temos

$$P_D \approx -\frac{1}{2 \cdot \pi} \cdot \frac{G_I}{\left(1 + \frac{g_{MI}}{G_{II}}\right) \cdot C_c} \approx 370\text{Hz}. \quad (3-27)$$

O pólos não dominante e o zero são dados por (3-28) e (3-29).

$$p_{ND'} \approx -\frac{1}{2 \cdot \pi} \cdot \frac{G_{II} \cdot \left(1 + \frac{g_{MII}}{G_{II}}\right)}{C_{II}} \approx 529 \text{ Hz} \quad (3-28)$$

$$z \approx \frac{1}{2 \cdot \pi} \cdot \frac{g_{MI}}{(g_{MI} - g_{MF})} \cdot \frac{g_{MII}}{C_C} \approx 533 \text{ kHz} \quad (3-29)$$

Se, em vez da expressão simplificada de p_{ND} , for usada a expressão completa obtemos $p_{ND'} \approx 533 \text{ Hz}$, mostrando que o casamento entre o zero e o pólo não dominante é muito precisa.

O produto ganho-banda, dado por (3-30) abaixo resulta em $GB = 938 \text{ kHz}$.

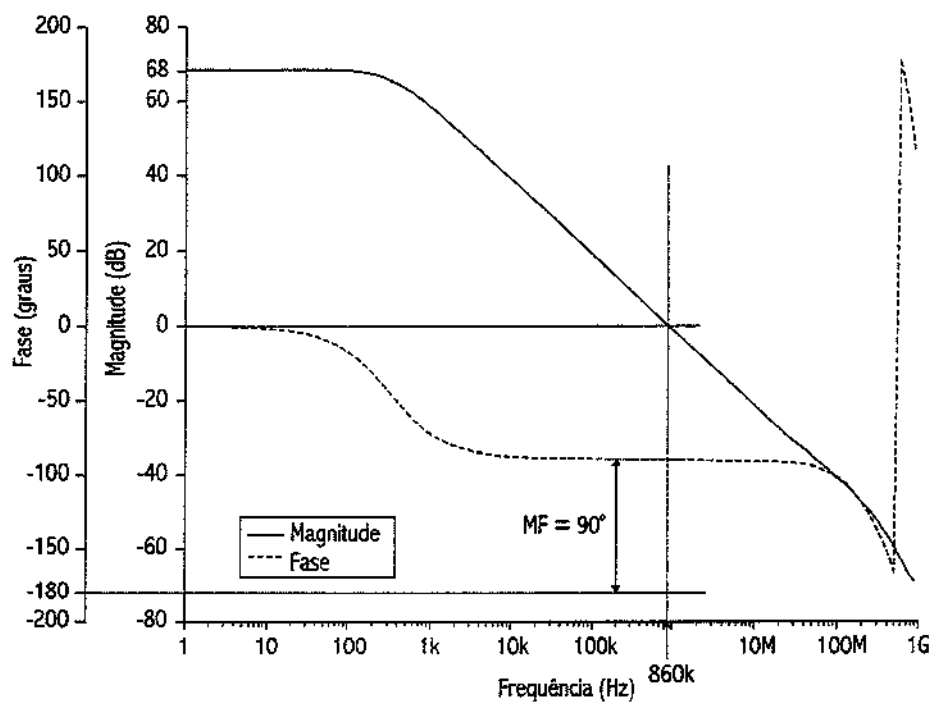
$$GB = A_o \cdot p_D = g_{MI} / C_C \quad (3-30)$$

Pela simulação temos o pólo dominante em 328 Hz , um par de pólo e zero sobrepostos em 515 kHz .

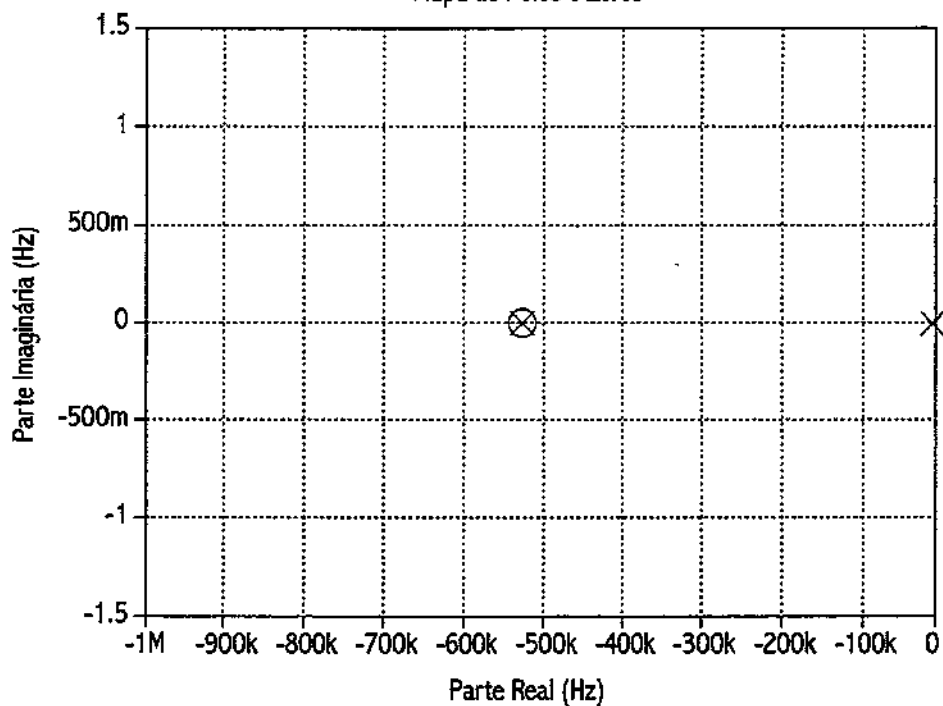
O diagrama de Bode e o mapa de pólos e zeros desta simulação são mostrados nos gráficos da Figura 3–17.

Portanto, há uma boa concordância entre simulação e cálculos. Note que a ausência do segundo pólo abre caminho para uma extensão da frequência de ganho unitário. Neste caso a frequência de ganho unitário se estende a $GB = 860 \text{ kHz}$, valor próximo ao valor calculado.

De fato, esta técnica de compensação tem potencial de alcançar bandas mais amplas, porém, ao custo de maior consumo.



(a)
Mapa de Pólos e Zeros



(b)

Figura 3-17. Simulações para o amplificador compensado em frequência por cancelamento do segundo pólo por multi-caminho. (a) Diagrama de Bode. (b) Posicionamento dos pólos e zeros.

3.5 EFEITO DE g_{MII} NO AMPLIFICADOR DE TRANSCONDUTÂNCIA DE DOIS ESTÁGIOS

Com o amplificador de dois estágios projetado e estudado nas Seções 3.1.1, 3.2, 3.3 e 3.4, ficou visível que a baixa transcondutância de saída não é favorável em relação à compensação em frequência.

Para a compensação Miller vimos que a frequência de ganho unitário é dada por $GB = \frac{1}{2} \cdot \left(\frac{g_{MII}}{C_{II}} \right)$ e que o capacitor de compensação é dado por

$C_c = 2 \cdot \frac{g_{MI}}{g_{MII}} \cdot C_{II}$. Como foi calculado, com os valores de projeto temos

$GB \approx 247 \text{ kHz}$ e $C_c \approx 95 \text{ pF}$. Além da capacitância de compensação ser alta, o valor da frequência de ganho unitário é muito baixa, aliás, aquém do valor da especificação. Para atingir o valor de 1 MHz seria necessário quintuplicar g_{MII} . Conforme citado na Seção 3.1.1 seria necessário aumentar a corrente de polarização de $20 \mu\text{A}$ para $100 \mu\text{A}$ e a geometria do transistor M5 da Figura 2-1b de $7,5/1$ para $37,5/1$. Com isso teríamos $g_{MII} \approx 5 \cdot g_{MII}$. Como $GB \propto g_{MII}$ e $C_c \propto 1/g_{MII}$, teremos que GB aumenta de cinco vezes e C_c diminui de cinco vezes. Pelos valores citados teríamos $GB \approx 990 \text{ Hz}$ e $C_c \approx 18,5 \text{ pF}$. Esta melhora ocorre devido a um rearranjo dos pólos e zeros da função de transferência. Observe a seqüência de movimentos nos diagramas de pólos e zeros na Figura 3-18.

Esse diagrama considera que a movimentação de pólos e zeros é sempre feita considerando o critério de escolha de C_c dado por (3-15b). O pólo dominante praticamente não se mexe, pois é inversamente proporcional a $g_{MII} \cdot C_c$ e, portanto, o primeiro termo cresce, mas o segundo termo decresce na mesma quantidade. O pólo não dominante, que é diretamente proporcional a g_{MII} , aumenta sua frequência. O zero se move de forma ainda mais brusca, pois este é

tanto diretamente proporcional a g_{MII} - que aumenta - e inversamente proporcional a C_c - que diminui.

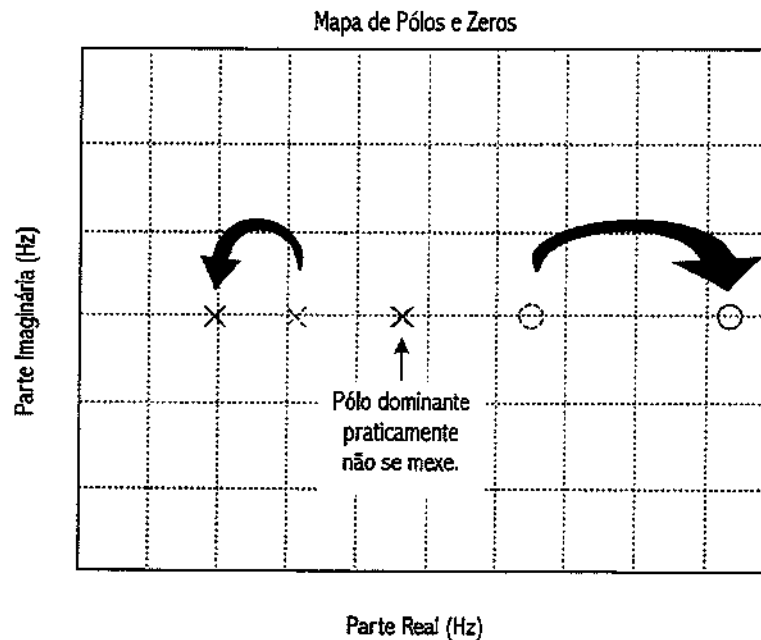


Figura 3-18. Movimentação dos pólos e do zero quando g_{MII} aumenta.

Percebemos que aqui ocorre *pole splitting*, pois $g'_{MII} \approx 5 \cdot g_{MII} > C_{II}/R_I \cdot C_I$, o que está de acordo com a Figura 3-6b. Com pólos e zeros mais afastados, a margem de fase também melhora. Neste caso, $MF \approx 80^\circ$. Dependendo dos objetivos de projeto, vemos que apenas o capacitor é suficiente para estabilizar o amplificador de forma satisfatória.

No entanto, caso seja necessário o uso de um resistor para cancelar o zero ou o pólo não dominante, o aumento de g_{MII} também traz benefícios. R_c é inversamente proporcional a g_{MII} em ambos os casos. Assim o aumento de g_{MII} causa diminuição de R_c . Para o zero se movendo para infinito e para o zero sobreposto ao pólo não dominante teríamos $R_c \approx 1600\Omega$ e $R_c \approx 5000\Omega$, respectivamente.

Na compensação usando multi-caminho, g_{MII} não tem efeito sobre o movimento do zero - uma vez que a movimentação do zero é determinada apenas pela relação entre a transcondutância de antecipação e transcondutância de primeiro estágio. A posição final dos pólos considerando $g_{MF} = 0$ e aumentado g_{MII} é idêntica a da Figura 3-18 anterior.

Capítulo 4

Compensação em Frequência para Amplificadores de Três Estágios

Após a solução encontrada por Fullager para a compensação de amplificadores de dois estágios, a pesquisa em torno de métodos de compensação e também de explicações físicas acerca dos fenômenos envolvidos na compensação Miller praticamente ficaram estagnadas.

Somente em 1992, com o trabalho de Eschauzier e Huijsing [22], surgiu uma novidade significativa em relação a compensação em frequência.

A idéia utilizada em [22] foi aplicar a compensação Miller de uma forma sistemática de forma que amplificadores de N estágios pudessem ser estabilizados. Essa aplicação sistemática ficou conhecida como compensação Miller aninhada (NMC - *Nested Miller Compensation*). Veremos que na prática o emprego desta compensação é limitado a amplificadores de três estágios e, em casos especiais, a amplificadores de quatro estágios.

Após 1995, vários trabalhos surgiram sugerindo avanços e modificações para melhorar o desempenho da compensação em frequência tipo Miller aninhada [6], [7], [16], [22].

4.1 COMPENSAÇÃO EM FREQUÊNCIA TIPO MILLER ANINHADA

A função de transferência (2-63) na Seção 2.2.3 representa um amplificador de três estágios sem compensação em frequência. O diagrama de Bode e o posicionamento dos pólos e zeros representando esta equação são mostrados nos gráficos da Figura 4-1. Como vemos a margem de fase é $MF \approx -73^\circ$. Ou seja, sem nenhum mecanismo de compensação em frequência este amplificador é instável.

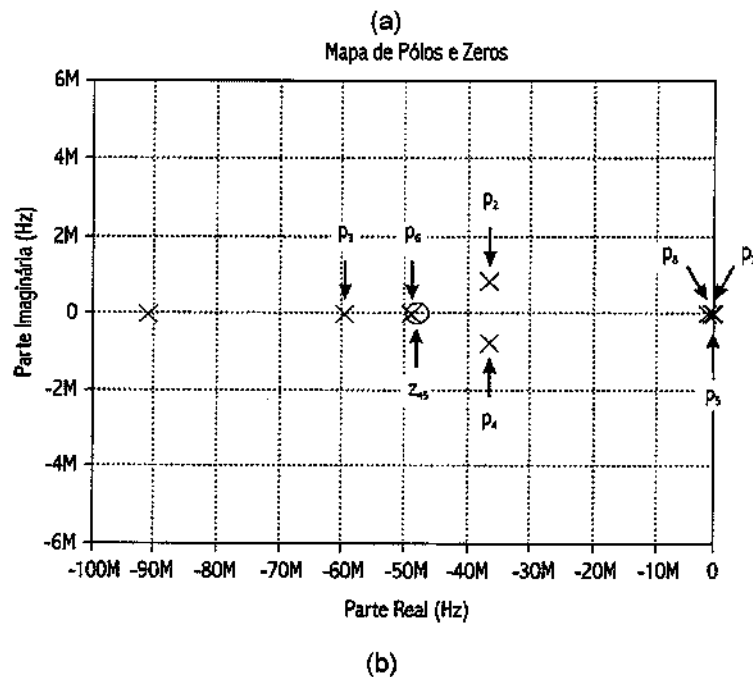
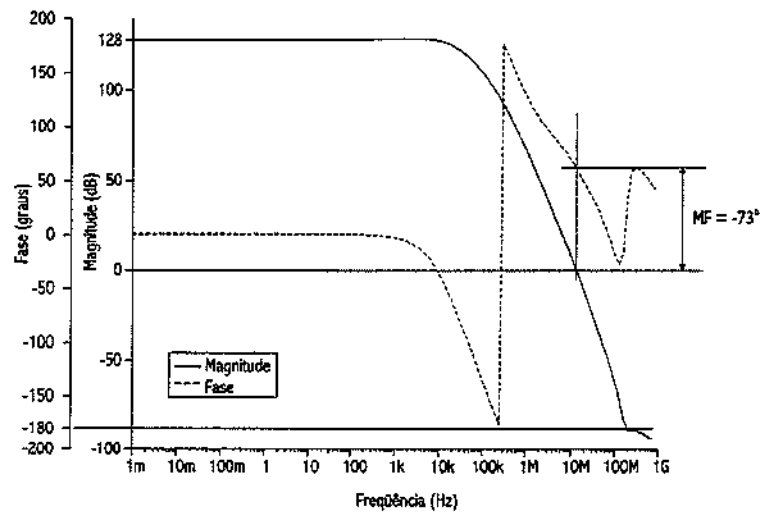


Figura 4–1. Simulação do amplificador de dois estágios sem compensação em frequência. (a) Diagramas de Bode. (b) Posicionamento dos pólos e zeros.

Para estabilizar o amplificador vamos primeiramente observar o comportamento da resposta em frequência de um amplificador simples de dois estágios. Para o amplificador com compensação Miller da Figura 4–2a, desprezando o zero, temos a resposta em frequência da Figura 4–2b. Esta curva se assemelha à resposta em frequência da conversão tensão-corrente que é desempenhada por um único transistor. Assim, a idéia contida da compensação Miller aninhada é tirar o transistor de saída do amplificador com compensação

Miller e substituí-lo por um amplificador de dois estágios já compensado em frequência com a estrutura de compensação tipo Miller. A Figura 4–3 ilustra esta troca.

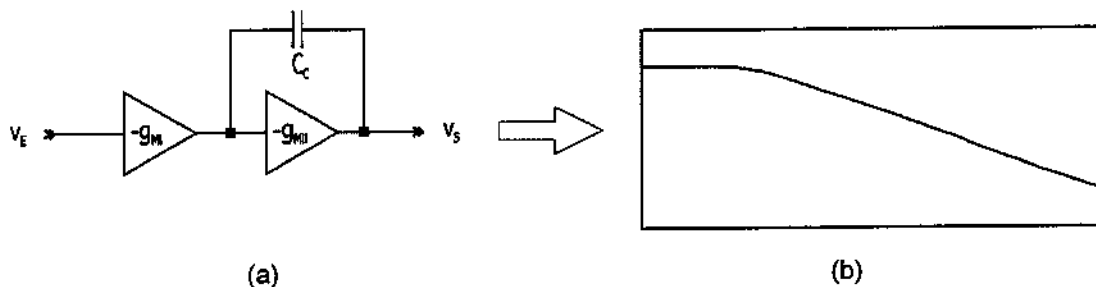


Figura 4–2. Amplificador de dois estágios com compensação em frequência tipo Miller. (a) Diagrama de blocos. (b) Resposta em frequência desprezando efeitos do zero.

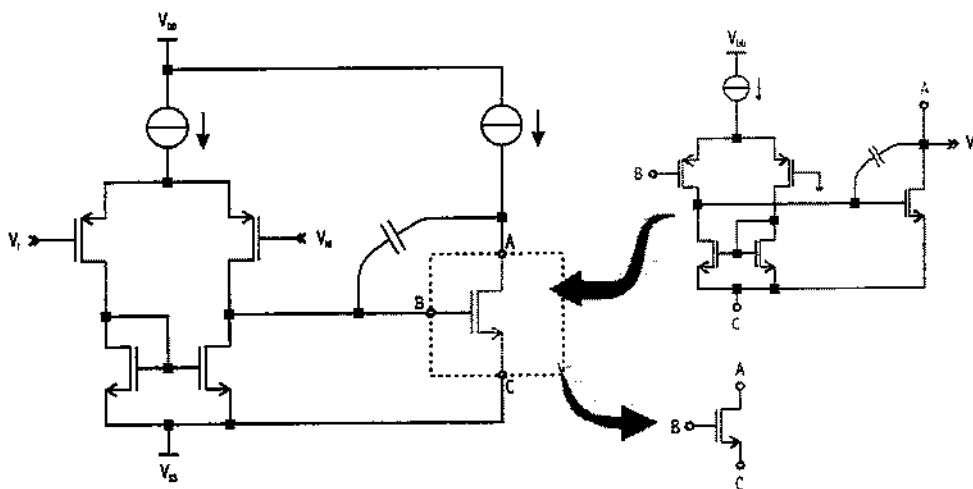


Figura 4–3. Troca do transistor de estágio de saída por um amplificador de dois estágios compensado em frequência.

Este processo de substituição pode ocorrer novamente. Neste caso, teríamos um amplificador de quatro estágios. Novamente, o mesmo processo pode ser aplicado. Desta forma amplificadores de 5 ou mais estágios de ganho podem ser implementados [6], [22], [23]. Focaremos apenas os amplificadores de três estágios.

A movimentação dos pólos com a colocação dos capacitores de compensação é facilmente compreendida seguindo o processo de formação do amplificador mostrado na Figura 4–3.

Referindo-se a Figura 4-4, primeiramente, usando um único bloco de transcondutância alimentada por uma fonte de corrente, temos que quando o laço de realimentação é fechado com o capacitor C_{C2} a realimentação força a tensão na entrada do bloco para zero e toda a corrente de entrada segue através de C_{C2} . Esta é a figura tradicional de um integrador, comum nos textos de eletrônica básica. A função de transferência corrente-tensão é dada por $V_s/i_E = -1/s \cdot C_{C2}$. Se a fonte de corrente de entrada i_E for substituída por um conversor tensão-corrente, ou seja, uma transcondutância, a nova função de transferência se torna $V_s/V_E = -g_{MII}/s \cdot C_{C2}$. Temos, portanto, uma resposta linear que decai na taxa de 20 dB/dec . O efeito de se considerar os blocos de transcondutância ideais é representado na função de transferência como um pólo na origem e um ganho infinito. Esta é uma aproximação razoável, pois para o amplificador de três estágios que queremos obter o ganho é bastante alto e o pólo dominante está muito próximo à origem, como será mostrado a seguir.

Com o aumento da frequência, quando é atingida a frequência de ganho unitário, a realimentação perde seu efeito e uma resposta de segunda ordem se forma. O capacitor de realimentação trabalha aproximadamente como um curto circuito. Disto é possível obter a posição do pólo menos significativo. A posição do segundo pólo é dada por $-g_{MIII}/C_{III}$.

A função de transferência do integrador mostrado acima é, portanto,

$$\frac{V_s}{V_E} = \frac{K_1}{s \cdot \left(1 + \frac{s}{p'_1}\right)}, \quad (4-1)$$

onde $K_1 = g_{MII}/C_{C2}$ e $p'_1 = \frac{g_{MIII}}{C_{III}}$.

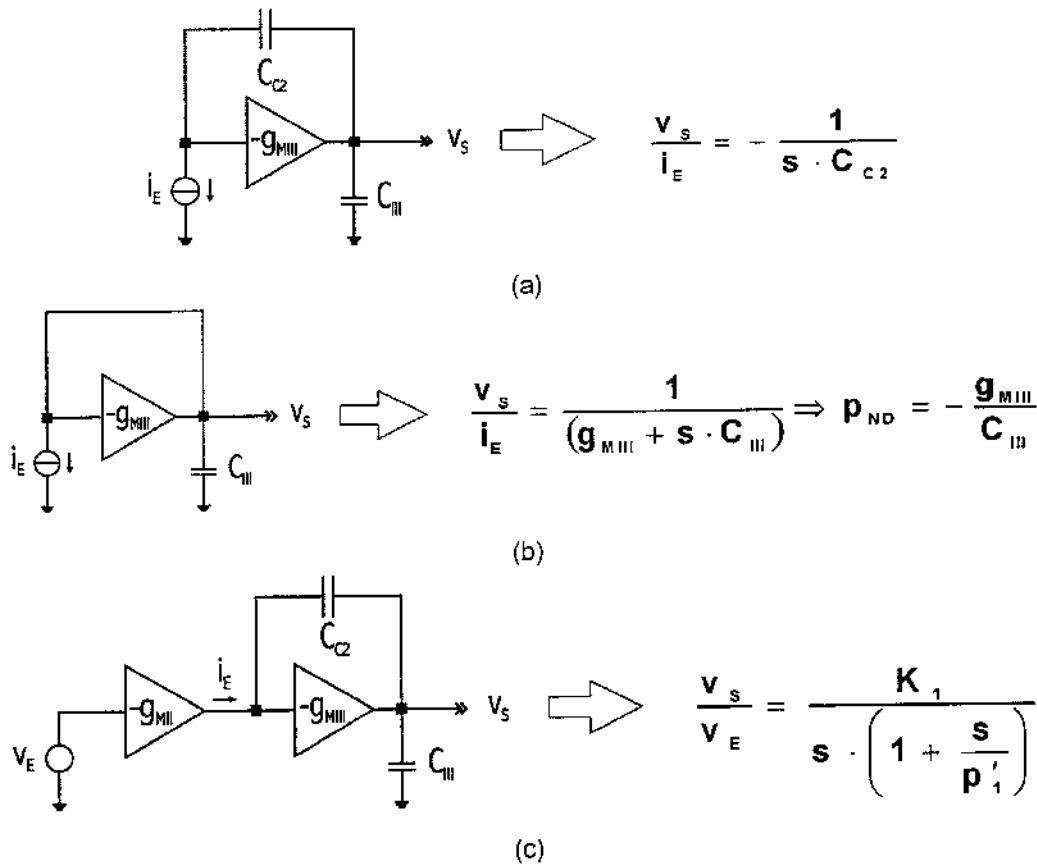


Figura 4-4. Obtenção da função de transferência simplificado do amplificador de dois estágios. (a) Função de transferência do integrador. (b) Efeito das frequências além da frequência do pólo dominante no caminho de realimentação. (c) Integrador com fonte de corrente substituída por um bloco de transcondutância.

Fechando o laço que envolve todo o amplificador com uma nova capacitância de compensação C_{c1} e alimentando o novo arranjo com uma fonte de corrente i_E , novamente, modificar a posição dos pólos. Em altas frequências, o caminho por C_{c1} será um curto-circuito. Como a realimentação é, neste caso, unitária e o caminho direto $A(s)$ dado por (4-1) acima, podemos obter a expressão dos pólos de alta frequência a partir do polinômio característico $\Delta = 1 + \beta \cdot A(s)$, com $\beta = 1$. Temos

$$\Delta(s) = \frac{s^2}{K_1 \cdot p'_1} + \frac{s}{K_1} + 1. \quad (4-2)$$

Esta equação resulta em dois pólos não significativos de alta frequência dados por

$$p_I = -\frac{p'_1}{2} + \frac{p'_1}{2} \cdot \sqrt{1 - \frac{4 \cdot K_1}{p'_1}} \quad (4-3a)$$

e

$$p_{III} = -\frac{p'_1}{2} - \frac{p'_1}{2} \cdot \sqrt{1 - \frac{4 \cdot K_1}{p'_1}} \quad (4-3b)$$

Note que os pólos dados (4-3a) e (4-3b) podem ser complexos, dependendo da relação $\frac{4 \cdot K_1}{p'_1}$ comparada a unidade.

Agora, se a frequência não é alta o suficiente para considerar o caminho por C_{C1} como um curto-circuito, então o amplificador de dois estágios interno pode ser visto como um simples bloco de ganho e, portanto, temos novamente um integrador de corrente. A função de transferência deste integrador é $\frac{v_s}{i_E} = -\frac{1}{s \cdot C_{C1}}$, sendo que se a corrente de entrada for gerada por uma transcondutância teremos um integrador de tensão com função de transferência dada por $\frac{v_s}{v_E} = -\frac{g_{M1}}{s \cdot C_{C1}}$. Juntando os pólos de alta e de baixa frequência temos a função de transferência aproximada de um amplificador de três estágios dada por

$$\frac{v_s}{v_E} = \frac{K_2}{s \cdot \left(\frac{s^2}{K_1 \cdot p'_1} + \frac{s}{K_1} + 1 \right)}, \quad (4-4)$$

onde $K_2 = \frac{g_{M1}}{C_{C1}}$.

A seqüência da Figura 4-5. ilustra os passos descritos para se chegar em (4-4).

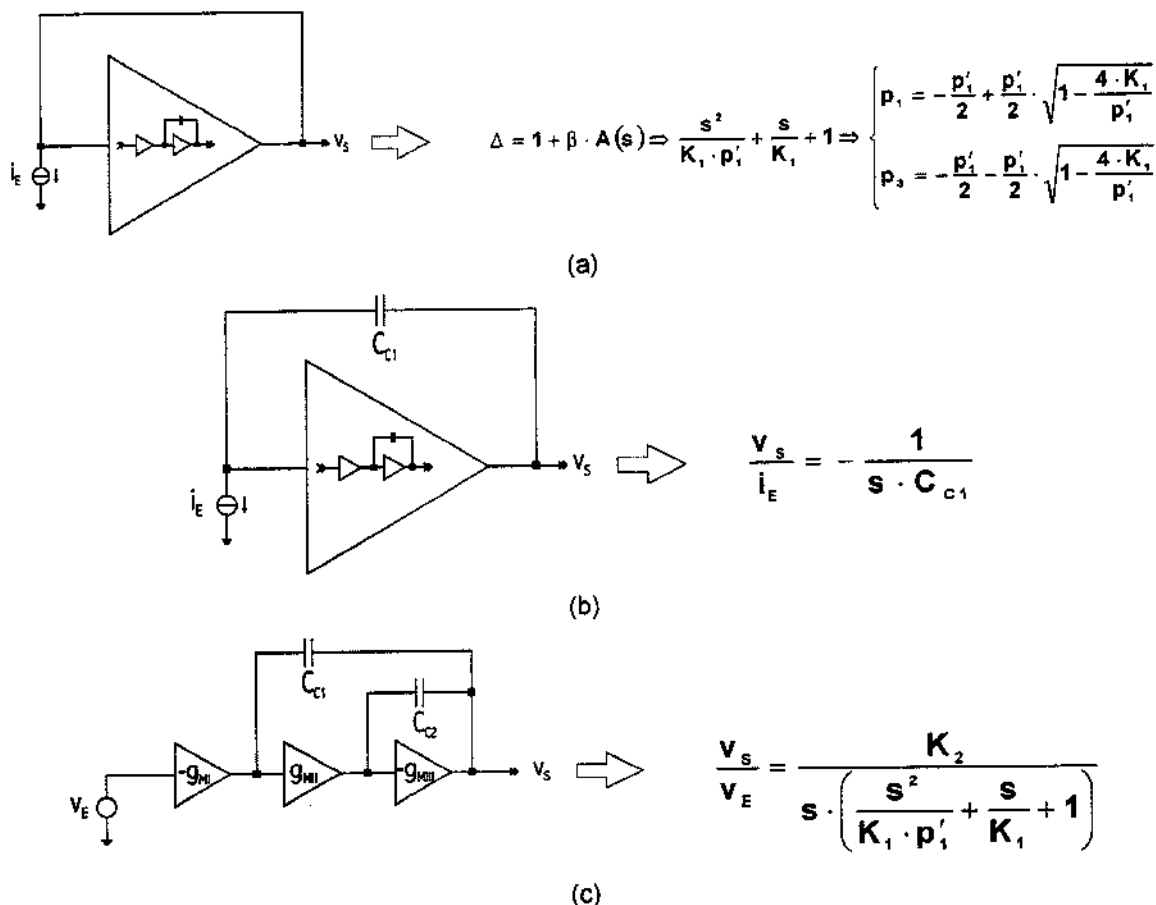


Figura 4-5. Obtenção da função de transferência simplificado do amplificador de três estágios com compensação tipo Miller aninhada. (a) Efeito das freqüências além da freqüência do pólo dominante no caminho de realimentação. (b) Função de transferência do integrador. (c) Integrador com fonte de corrente substituída por um bloco de transcondutância.

Para verificar a validade de (4-4), vamos obter a função de transferência a partir da implementação física mostrada no circuito da Figura 4-6a. A versão simplificada deste circuito, que inclui apenas os caminhos de propagação de sinais incrementais (pequenos sinais) relevantes, é mostrada na Figura 4-6b.

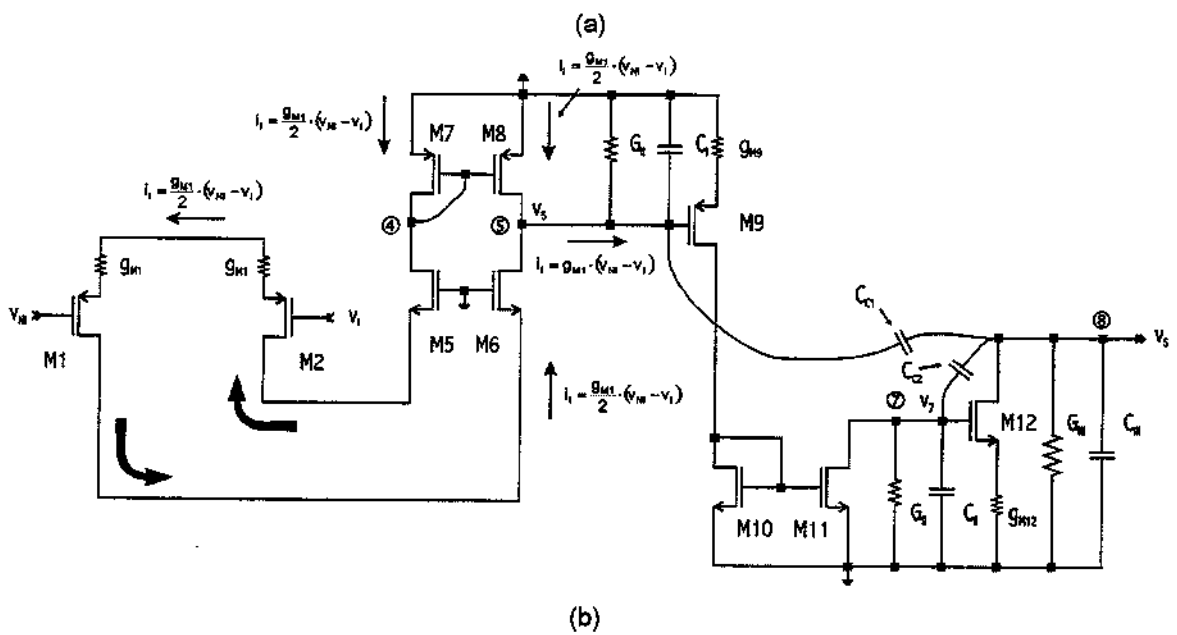
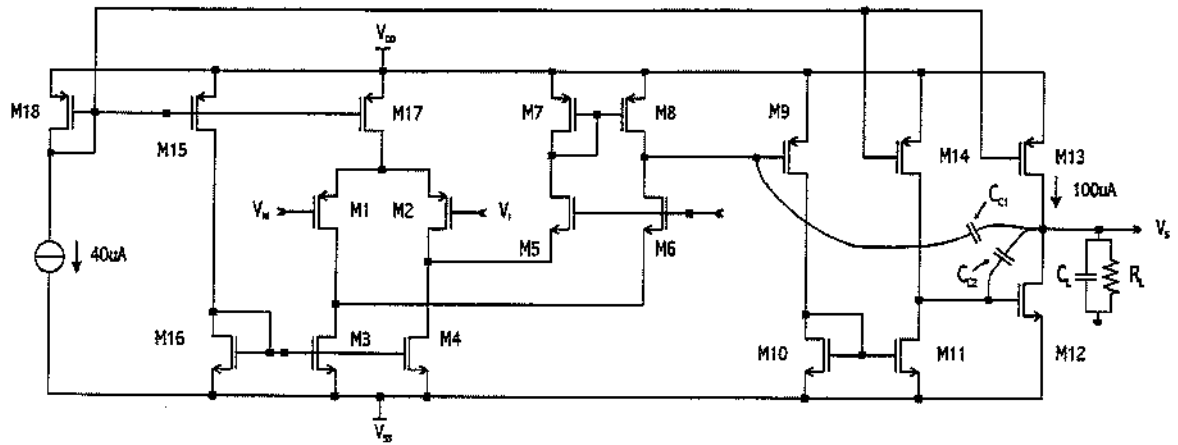


Figura 4-6. Amplificador de três estágios. (a) Compensação em frequência tipo Miller aninhada. (b) Modelo de pequenos sinais do amplificador com compensação tipo Miller aninhada.

Com base na Figura 4-6b acima, obtemos as equações de nós (4-5) listadas abaixo pela numeração do nó de onde foram obtidas.

$$\begin{aligned}
 \textcircled{4} \quad (v_{N1} - v_1) \cdot g_{M1} &= v_5 \cdot G_1 + v_5 \cdot s \cdot C_1 + (v_5 - v_8) \cdot s \cdot C_{C1} \\
 \textcircled{7} \quad v_5 \cdot g_{M11} &= v_7 \cdot G_{11} + v_7 \cdot s \cdot C_{11} + (v_7 - v_8) \cdot s \cdot C_{C2} \\
 \textcircled{8} \quad (v_5 - v_8) \cdot s \cdot C_{C1} &+ (v_7 - v_8) \cdot s \cdot C_{C2} = v_7 \cdot g_{M11} + v_8 \cdot G_{11} + v_8 \cdot s \cdot C_{11}
 \end{aligned}
 \tag{4-5}$$

Onde

$$C_I = 2 \cdot C_{45} + C_5 + C_{56}, \quad (4-6a)$$

$$C_{II} = C_7 + 2 \cdot C_{67}, \quad (4-6b)$$

$$C_{III} = C_8, \quad (4-6c)$$

$$g_{MI} = g_{M1}, \quad (4-6d)$$

$$g_{MII} = g_{M9}, \quad (4-6e)$$

$$g_{MIII} = g_{M12}, \quad (4-6f)$$

As condutâncias de saída G_I , G_{II} e G_{III} são dados, respectivamente, por (2-38), (2-47j) e (2-47k).

A partir de (4-5) e (2-45), considerando $C_{C1}, C_{C2} \gg C_I, C_{II}, C_{III}$ e $v_E = v_{N1} - v_I$, obtemos a função de transferência (4-7).

$$\frac{v_S}{v_E} = \frac{A_o \cdot \left[1 - \frac{C_{C2}}{g_{MII}} \cdot s - \frac{C_{C1} \cdot C_{C2}}{g_{MII} \cdot g_{MIII}} \cdot s^2 \right]}{1 + \frac{C_{C1}}{G_I} \cdot \frac{g_{MII}}{G_{II}} \cdot \frac{g_{MIII}}{G_{III}} \cdot s + \frac{C_{C1} \cdot C_{C2}}{G_I \cdot G_{II} \cdot G_{III}} \cdot (g_{MIII} - g_{MII}) \cdot s^2 + \frac{C_{C1} \cdot C_{C2}}{G_I \cdot G_{II} \cdot G_{III}} \cdot (C_I + C_{II} + C_{III}) \cdot s^3} \quad (4-7)$$

Como o objetivo é obter um pólo dominante sobre os outros dois, podemos utilizar [16] para obter uma simplificação importante. A partir de (4-7) obtemos a função de transferência (4-8) do amplificador de três estágios com compensação tipo Miller aninhado.

$$\frac{v_S}{v_E} = \frac{A_o \cdot \left[1 - s \cdot \frac{C_{C2}}{g_{MII}} - s^2 \cdot \frac{C_{C1} \cdot C_{C2}}{g_{MII} \cdot g_{MIII}} \right]}{\left(1 + s \cdot \frac{C_{C1}}{G_I} \cdot \frac{g_{MII}}{G_{II}} \cdot \frac{g_{MIII}}{G_{III}} \right) \cdot \left[1 + s \cdot \frac{C_{C2}}{g_{MII} \cdot g_{MIII}} \cdot (g_{MIII} - g_{MII}) + s^2 \cdot \frac{C_{C2} \cdot C_{III}}{g_{MII} \cdot g_{MIII}} \right]} \quad (4-8)$$

Percebemos que a função de transferência (4-8) possui um pólo dominante obtido a partir do polinômio de primeiro grau do denominador, e dois pólos não dominantes - reais ou complexos - obtidos a partir do polinômio de segundo grau. Também temos dois zeros, reais, um no semiplano direito e outro no semiplano esquerdo.

Se g_{MIII} for grande, esses zeros estarão em altas frequências e poderão ser desprezados. Além disso, (4-8) poderá ser aproximado por

$$\frac{v_s}{v_E} \approx \frac{1}{s \cdot \frac{C_{C1}}{g_{MI}} \left[1 + s \cdot \frac{C_{C2}}{g_{MII}} + s^2 \cdot \frac{C_{C2} \cdot C_{MII}}{g_{MII} \cdot g_{MIB}} \right]} \quad (4-9)$$

As equações (4-4) e (4-9) representam a mesma função de transferência.

Os fenômenos que levaram à equação (4-4) também conduzem facilmente a compreensão da movimentação dos pólos com a introdução de C_{C1} e C_{C2} . Começemos inicialmente com o sistema sem nenhum capacitor de compensação, ou seja, $C_{C1} = 0$ e $C_{C2} = 0$ em (4-9). A Figura 4-7.a ilustra esta situação inicial. As saídas dos amplificadores são independentes e não existe nenhuma interação entre elas. Portanto, temos três pólos reais e negativos.

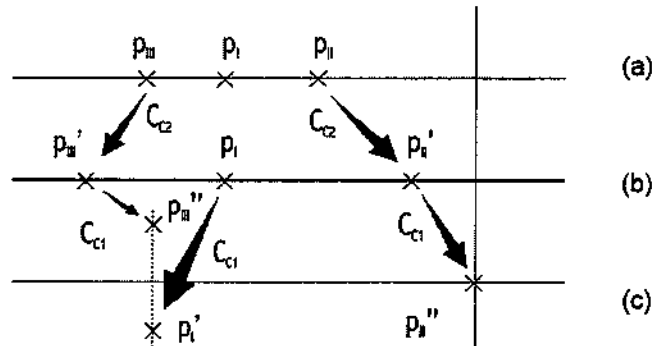


Figura 4-7. Movimentação dos pólos com a inclusão dos capacitores de compensação. (a) Amplificador sem compensação. (b) Efeito da inclusão de C_{C2} . (c) Efeito da inclusão de C_{C1} .

Com a introdução de C_{C2} a malha em torno de g_{MII} é fechada. Uma porção de corrente Δi é puxada da saída do estágio intermediário e acrescida à saída do último estágio. Como o pólo p_{II} é dominante e o pólo p_{III} não dominante, configura-se a situação da Figura 3-6a. Ao contrário do amplificador Capítulo 3, aqui temos o efeito de *pole splitting*, pois a relação $g_{MIII} > G_{III}$ da Figura 3-6a é

respeitada. Portanto, os pólos p_{II} e p_{III} se afastam, conforme mostra a Figura 4-7b. Veja que o pólo p_I não é afetado pela realimentação através de C_{C2} .

Com o fechamento da malha externa, através de C_{C1} , ocorre um rearranjo dos pólos, conforme mostra a Figura 4-7c. Como a capacitância de realimentação é grande, o aumento da frequência logo conduz a impedância devido a C_{C1} a um curto-circuito. Isto faz com que os pólos relacionados às saídas do último e do primeiro estágios se aproximem, se unam e se tornem complexos. Portanto p_{III} decresce e p_I cresce em frequência. Apesar de não ser óbvio à primeira vista, o capacitor C_{C1} afeta o pólo p_{II} também. O fato dos pólos p_I e p_{III} se aproximarem faz com que o pólo dominante se afaste, tendendo a mais baixas frequências. Isto também é mostrado na Figura 4-7c.

A Figura 4-8 a seguir mostra a movimentação dos pólos pelo ponto de vista do diagrama de Bode em função da inclusão de C_{C1} e C_{C2} . Como o sistema é de terceira ordem, há uma variedade bem maior de situações iniciais quando comparado a um sistema de segunda ordem, como o do Capítulo 3. Como o sistema sempre inicia com os seus pólos no eixo real, é possível contar seis situações diferentes para a movimentação dos pólos. Para cada uma destas situações foi simulado um circuito equivalente e o efeito da inclusão de C_{C1} e C_{C2} é mostrado nos diagramas de posicionamento de pólos da Figura 4-9.

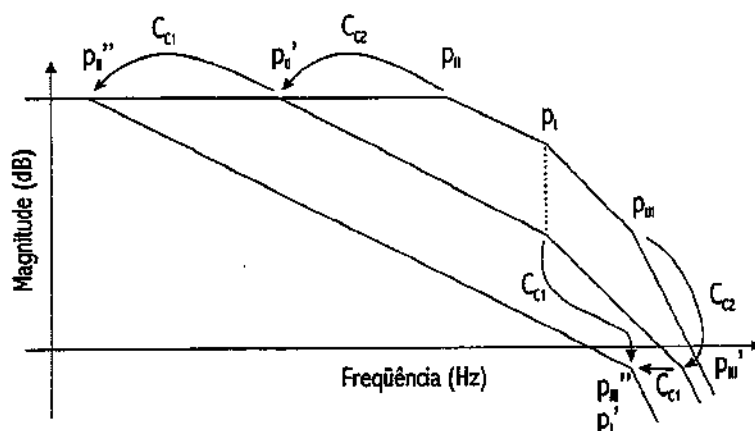


Figura 4-8. Efeito da inclusão dos capacitores de compensação C_{C1} e C_{C2} no diagrama de Bode.

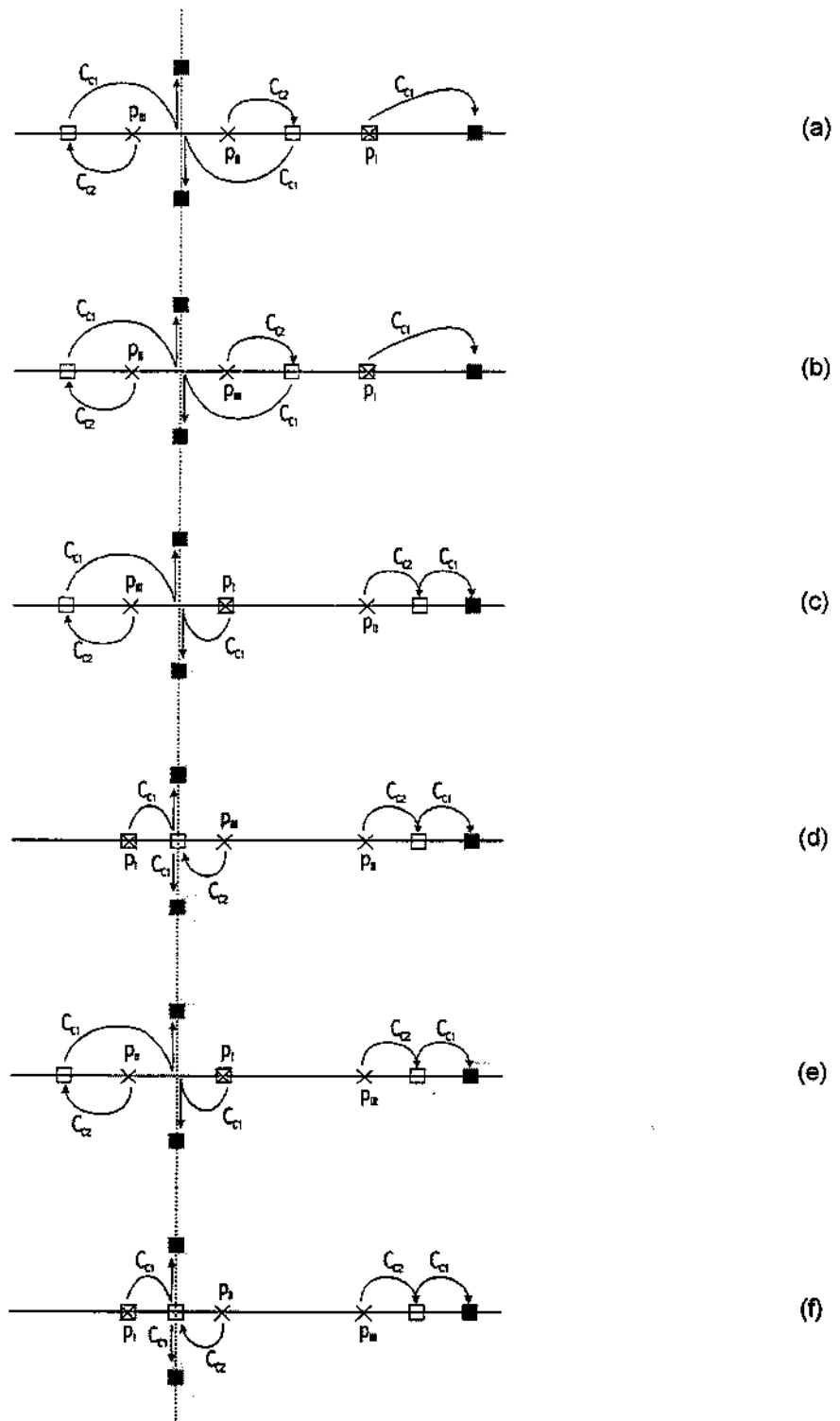


Figura 4-9. Movimentação dos pólos com a inclusão de C_{C1} e C_{C2} . A cruz representa posição inicial dos pólos. O quadrado vazio representa a posição intermediária dos pólos com a inclusão de C_{C2} . O quadrado cheio representa a posição final dos pólos com a inclusão de C_{C1} . (a) $p_I < p_{II} < p_{III}$. (b) $p_I < p_{III} < p_{II}$. (c) $p_{II} < p_I < p_{III}$. (d) $p_{II} < p_{III} < p_I$. (e) $p_{III} < p_I < p_{II}$. (f) $p_{III} < p_{II} < p_I$.

Quando o pólo dominante se encontra no primeiro estágio, ocorre a movimentação mostrada no mapa do posicionamento dos pólos da Figura 4-9a quando inserimos C_{c1} e C_{c2} . Deste diagrama, vemos porque esta compensação pode ser chamada do tipo Miller. Usando como modelo o circuito da Figura 4-10a, quando a frequência é baixa, o capacitor externo está conduzindo. Usando o efeito Miller, o capacitor C_{c1} pode ser refletido na saída do primeiro estágio para o terra com o seu valor multiplicado pelo ganho do segundo e terceiro estágios. Calculando a impedância de saída do primeiro estágio obtemos o pólo dominante. Neste momento, a impedância equivalente do capacitor C_{c2} ainda pode ser considerado infinita. O circuito equivalente para esta situação é mostrado na Figura 4-10b.

Com o aumento da frequência, a condutância equivalente de C_{c1} aumenta, tendendo a um curto-circuito. A tensão de saída do primeiro estágio e do último estágio variam praticamente juntas. Neste caso, o capacitor C_{c2} é significativo e deve ser considerado. A Figura 4-10c mostra o circuito equivalente. Calculando a impedância de saída do circuito, neste caso, obtemos uma equação do segundo grau semelhante a (4-2). A solução desta equação resulta num par de pólos complexos conforme (4-3).

Note que, no entanto, o efeito Miller só ocorre quando a posição do pólo dominante se encontra no primeiro estágio do amplificador. Para outras posições do pólo dominante, os laços de realimentação perdem seus efeitos antes do pólo associado ao primeiro estágio começar a fazer efeito. Isto anula o uso do efeito de Miller na análise do circuito.

No entanto, o efeito global sempre é como se tivéssemos C_{c1} projetado pelo efeito Miller na saída do primeiro estágio.

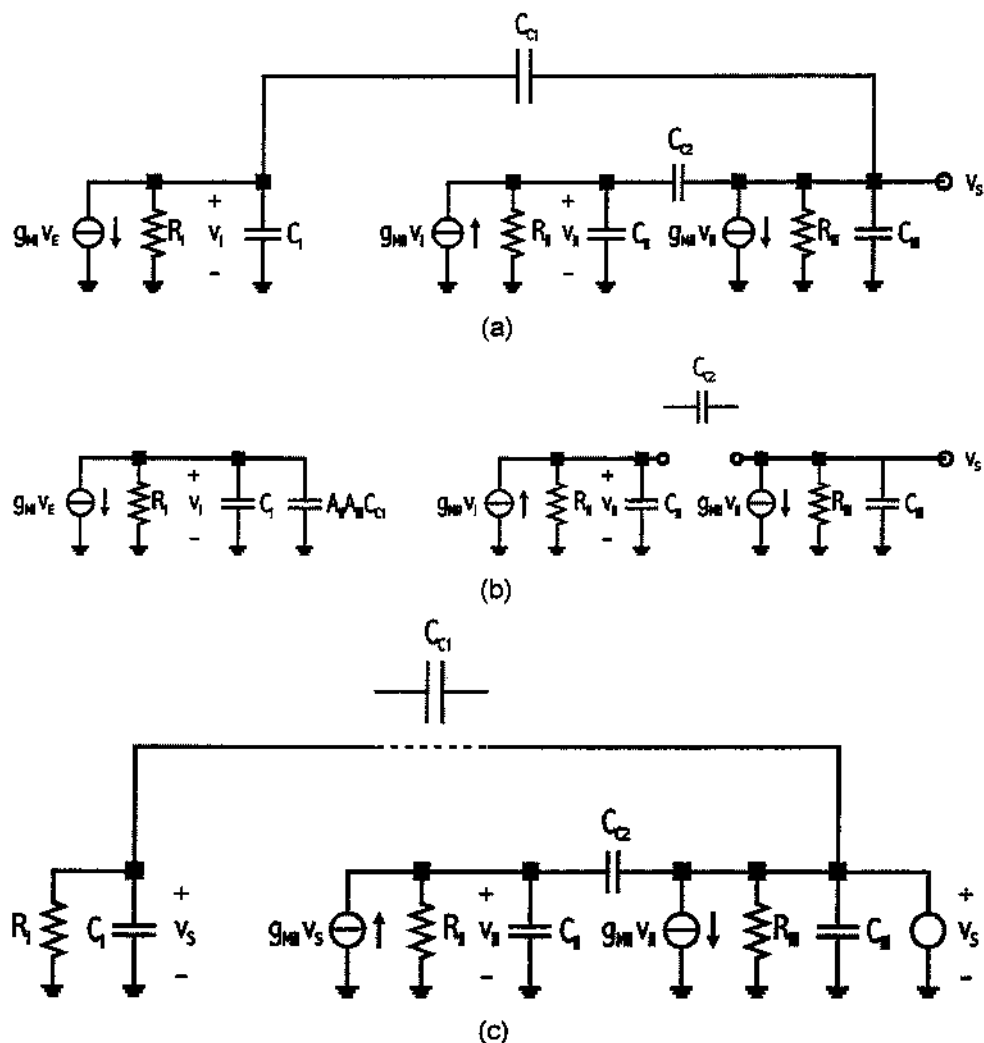


Figura 4-10. Circuito equivalente para demonstração do efeito Miller. (a) Modelo de pequenos sinais de um amplificador de três estágios. (b) Efeito de transposição do capacitor C_{C1} para saída do primeiro estágio. (c) Efeito do aumento da condutância de C_{C1} .

4.1.1 CRITÉRIO DE ESTABILIDADE PARA COMPENSAÇÃO MILLER ANINHADA

Como foi visto na seção anterior, o amplificador de três estágios possui três pólos, sendo um real e dois complexos. O problema principal consiste em como configurar este amplificador de forma que os pólos complexos estejam além da frequência de ganho unitário e, além disso, o sistema tenha um amortecimento adequado para que o transiente não contenha termo oscilatório.

Usando a teoria de filtros [24], sabemos que é possível configurar um sistema de N pólos igualmente espaçados em cima de um círculo de magnitude

unitária de forma que a resposta em frequência seja plana até um determinado ponto e depois decaia de forma linear a 20 dB/dec . Esta configuração é conhecida como Butterworth. O critério de compensação utilizado será que o amplificador deverá ter uma resposta do tipo Butterworth quando operado em malha fechada de ganho unitário. A resposta de um filtro Butterworth de terceira ordem é dada por

$$H_B(s) = \left(\frac{s}{\omega_o} \right)^3 + 2 \cdot \left(\frac{s}{\omega_o} \right)^2 + 2 \cdot \left(\frac{s}{\omega_o} \right) + 1, \quad (4-10)$$

onde ω_o é a frequência de corte do filtro.

Usando a função de transferência (4-4) operando em malha fechada com ganho unitário temos

$$\frac{v_s}{v_E} = \frac{A}{1 + A \cdot \beta} = \frac{1}{\frac{s^3}{K_1 \cdot K_2 \cdot p'_1} + \frac{s^2}{K_1 \cdot K_2} + \frac{s}{K_2} + 1}. \quad (4-11)$$

Por simples comparação dos coeficientes de (4-10) e (4-11) obtemos as condições (4-12a) e (4-12b) de dimensões de C_{C1} e C_{C2} , respectivamente.

$$C_{C1} = 4 \cdot \left(\frac{g_{MII}}{g_{MIII}} \right) \cdot C_{III} \quad (4-12a)$$

$$C_{C2} = 2 \cdot \left(\frac{g_{MII}}{g_{MIII}} \right) \cdot C_{III} \quad (4-12b)$$

Usando os critérios acima e considerando $g_{MIII} > g_{MII}$ na função de transferência (4-8) obtemos as raízes

$$z_{SPD} = -\frac{g_{MII}}{4 \cdot \pi \cdot C_{C1}} + \frac{g_{MII}}{4 \cdot \pi \cdot C_{C1}} \cdot \sqrt{1 + 4 \cdot \frac{g_{MIII}}{g_{MII}} \cdot \frac{C_{C1}}{C_{C2}}} \approx 4,5 \text{ MHz}, \quad (4-13a)$$

$$z_{SPE} = -\frac{g_{MII}}{4 \cdot \pi \cdot C_{C1}} - \frac{g_{MII}}{4 \cdot \pi \cdot C_{C1}} \cdot \sqrt{1 + 4 \cdot \frac{g_{MIII}}{g_{MII}} \cdot \frac{C_{C1}}{C_{C2}}} \approx -5,5 \text{ MHz}, \quad (4-13b)$$

$$p_D \approx \frac{G_I}{2 \cdot \pi \cdot \frac{g_{MII}}{G_{II}} \cdot \frac{g_{MIII}}{G_{III}}} \approx -0,43 \text{ Hz}, \quad (4-13c)$$

$$p_{ND1} = -\frac{g_{MIII}}{4 \cdot \pi \cdot C_{III}} + \frac{g_{MIII}}{4 \cdot \pi \cdot C_{III}} \cdot \sqrt{1 - 4 \cdot \frac{g_{MII}}{g_{MIII}} \cdot \frac{C_{III}}{C_{C2}}} \approx (-2,3 + j \cdot 2,3) \text{ MHz} \quad (4-13d)$$

e

$$p_{ND2} = -\frac{g_{MIII}}{4 \cdot \pi \cdot C_{III}} - \frac{g_{MIII}}{4 \cdot \pi \cdot C_{III}} \cdot \sqrt{1 - 4 \cdot \frac{g_{MII}}{g_{MIII}} \cdot \frac{C_{III}}{C_{C2}}} \approx (-2,3 - j \cdot 2,3) \text{ MHz}. \quad (4-13e)$$

As raízes foram calculadas com $C_{C1} = 20 \text{ pF}$ e $C_{C2} = 10 \text{ pF}$ dados por (4-12).

Usando os critérios dados em (4-12) é possível calcular a margem de fase e a frequência de ganho unitário. A margem de fase MF, supondo que a influência dos zeros seja mínima, é dada por (4-14) e o produto ganho-banda é dado por (4-15).

$$MF = 180^\circ - \text{tg}^{-1}\left(\frac{GB}{p_D}\right) - \text{tg}^{-1}\left(\frac{2 \cdot \zeta \cdot \frac{GB}{|p_{ND1}|}}{1 - \left(\frac{GB}{|p_{ND1}|}\right)^2}\right) \approx 60^\circ \quad (4-14)$$

$$GB = \frac{g_{MI}}{C_{C1}} = \frac{1}{4} \cdot \left(\frac{g_{MIII}}{C_{III}}\right) \approx 1,1 \text{ MHz} \quad (4-15)$$

No sistema em malha aberta temos valores dentro dos esperados, porém, em malha fechada a resposta em frequência apresentou um pico em torno da frequência de corte. Isto ocorreu devido as sucessivas aproximações para se chegar a (4-11). Estas aproximações alteraram o fator de amortecimento ζ que aparece em MF. No entanto, tais simplificações foram necessárias - devido à complexidade do amplificador proposto - para se chegar a resultados analíticos simples. Além disso, o zero do semiplano direito na posição que apareceu exigiu um pólo dominante em frequência menor que o esperado. Para isso é necessário aumentar o valor de C_{C1} , que por sua vez exigiu uma grande interação com os resultados de simulação para um ajuste mais adequado da resposta em frequência. Obviamente este processo traz dificuldades e consome mais tempo de projeto. Além disso, a fidelidade da simulação também influi bastante no resultado final. Após os devidos ajustes foram obtidos

$$C_{C1} = 27 \text{ pF} \quad (4-16a)$$

e

$$C_{C2} = 12,6 \text{ pF} . \quad (4-16b)$$

A presença dos zeros perto da frequência de ganho unitário torna o projeto mais sensível à instabilidade, como visto acima. Deste modo é melhor considerar que o zero de menor frequência sempre deve estar acima do valor absoluto dos pólos de altas frequências para que a estabilidade seja garantida, ou seja, $z_{SPD} > |p_{ND1}|$. Esta condição leva a

$$g_{MIII} \geq 4 \cdot g_{MI} + (\sqrt{2} + 1) \cdot g_{MII} . \quad (4-17)$$

Com isto, modificações na expressão da margem de fase também devem ser estimadas. Temos

$$MF = 60^\circ - \operatorname{tg}^{-1}\left(\frac{GB}{z_{SPD}}\right) + \operatorname{tg}^{-1}\left(\frac{GB}{|z_{SPE}|}\right) < 60^\circ. \quad (4-18)$$

Usando os valores teóricos temos $MF = 57,5^\circ$.

Os valores de capacitâncias de compensação (4-16) levam a um pequeno rearranjo nas raízes da função de transferência do circuito. O novo conjunto de valores é dado por (4-19).

$$z_1 \approx 3,5 \text{ MHz} \quad (4-19a)$$

$$z_2 \approx -4,3 \text{ MHz} \quad (4-19b)$$

$$p_D \approx -0,32 \text{ Hz} \quad (4-19c)$$

$$p_{ND1} \approx (-1,9 + j \cdot 1,9) \text{ MHz} \quad (4-19d)$$

$$p_{ND2} \approx (-1,9 - j \cdot 1,9) \text{ MHz} \quad (4-19e)$$

$$MF \approx 57^\circ \quad (4-19f)$$

$$GB \approx 898 \text{ kHz} \quad (4-19g)$$

O aumento do valor de C_{C1} faz com que o produto ganho-banda diminua um pouco e o aumento de C_{C2} faz com que a fase se atrase levemente. No geral, o desempenho em malha fechada é melhorado.

Em malha fechada a frequência de ganho unitário é aproximadamente 2 MHz. Este valor simulado está de acordo com os cálculos, pois se o amplificador deve ter resposta do tipo Butterworth em malha fechada, então a frequência de corte do filtro será dada por $\omega_o = \frac{1}{2} \cdot p'_1 \approx 2 \text{ MHz}$. Este aumento de banda em relação ao circuito em malha aberta decorre do fato de que em malha fechada o pólo dominante se desloca para frequências mais altas. Esta movimentação é

totalmente possível em sistemas de três pólos, sendo um pólo real e um par complexo conjugado. A Figura 4-11 ilustra a movimentação dos pólos.

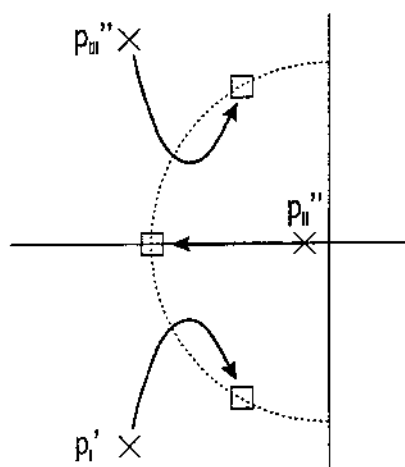


Figura 4-11. Movimentação da posição dos pólos de malha aberta (cruz) para a posição em malha fechada (quadrado).

Para o posicionamento final dos pólos mostrado acima temos o diagrama de Bode do circuito em malha fechada mostrado no gráfico da Figura 4-12.

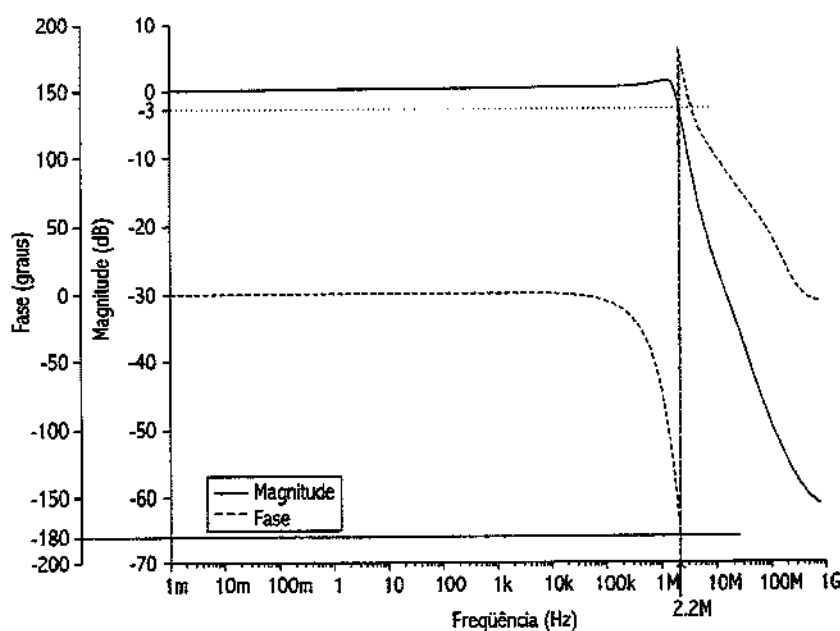


Figura 4-12. Diagrama de Bode simulado para o amplificador de três estágios em malha fechada.

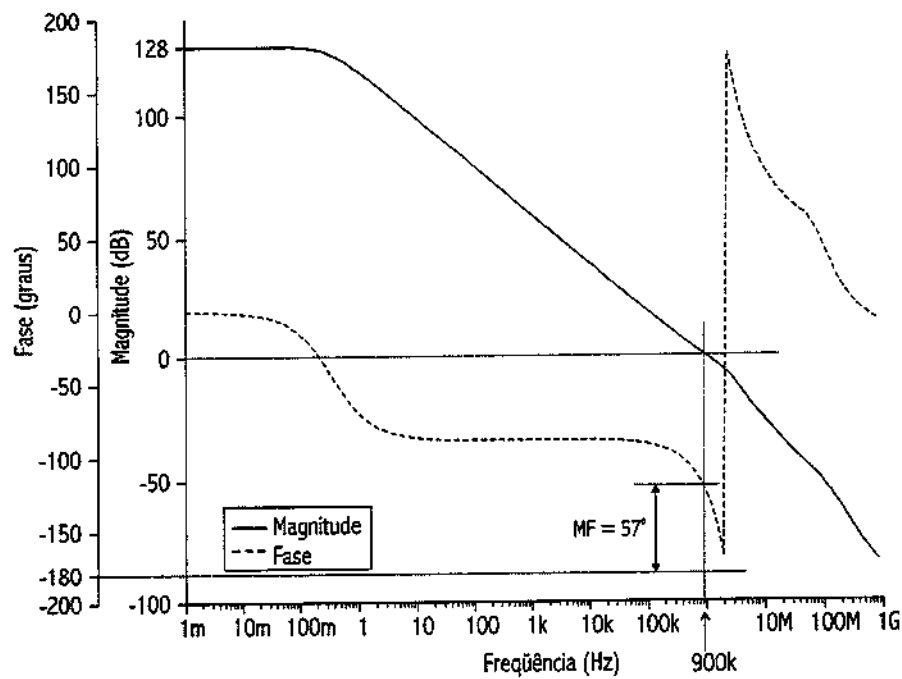
O fato das dimensões dos capacitores de compensação serem menores que do amplificador de dois estágios faz com que os zeros do sistema estejam em mais altas frequências. Do ponto de vista do circuito, isto é verdade pois se C_{c1} e C_{c2} são menores, a corrente direta apenas passará em frequências maiores. Além disso, a corrente do estágio de saída será maior que a corrente direta se $g_{MIII} \gg g_{MI}, g_{MII}$.

Para o circuito em malha aberta com capacitores de compensação dados por (4-16) foi simulado o diagrama de Bode mostrado no gráfico da Figura 4-13a. O gráfico da Figura 4-13b abaixo mostra o posicionamento dos pólos e zeros no plano complexo s .

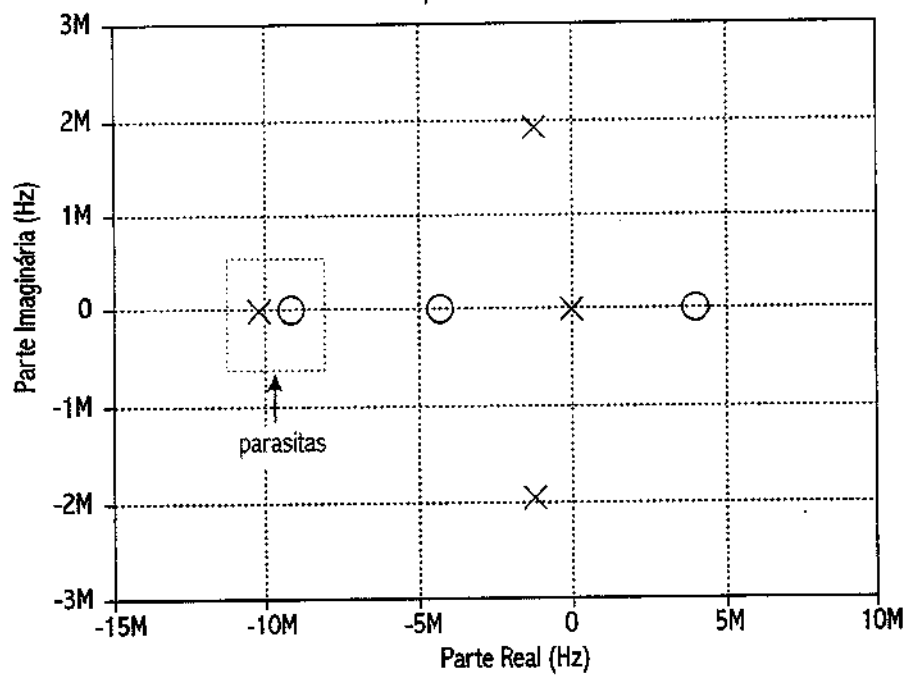
4.2 COMPENSAÇÃO EM FREQUÊNCIA TIPO MILLER ANINHADA COM CANCELAMENTO DE ZERO POR RESISTOR

Como vimos pelo projeto do amplificador de dois estágios, uma transcondutância de saída baixa afeta de forma deletéria a resposta em frequência do amplificador. Por isto, no projeto do amplificador de três estágios foi tomado um cuidado especial em aumentar o valor de g_{MIII} de forma a trazer robustez ao amplificador. Porém, alguns projetos podem ficar comprometidos em termos de consumo se g_{MIII} não for diminuído.

Como foi visto para o amplificador de dois estágios, o efeito de g_{MIII} não muito maior que g_{MI} e g_{MII} é uma degradação na margem de fase e no fator de amortecimento. Por fim, se g_{MIII} não for maior que g_{MII} , o amplificador poderá ser instável. Note que com $g_{MIII} < g_{MII}$ o termo em s da equação de segunda ordem do denominador de (4-8) se torna negativo e, por isso, teremos raízes do semiplano direito.



(a)
Mapa de Pólos e Zeros



(b)

Figura 4-13. Simulação do amplificador de três estágios com compensação tipo Miller aninhada. (a) Diagrama de Bode do amplificador em malha aberta. (b) Posicionamento dos pólos e zeros em malha aberta.

Pelo amplificador com compensação Miller aninhada, a contrapartida para estabilidade robusta a frequências de ganho unitário mais altas é o consumo de potência. Enquanto o amplificador de dois estágios tem (no caso analisado) corrente de polarização de $20\mu\text{A}$ no estágio de saída, o amplificador de três estágios da Figura 4-6a possui $100\mu\text{A}$ de corrente de polarização no último estágio.

Assim como no amplificador de dois estágios, a causa para a degradação da estabilidade - e conseqüente diminuição da banda - estava no zero do semiplano direito. A eliminação deste zero resolveria o problema - assim como resolveu na Seção 3.2. Deste modo, uma modificação na estrutura do amplificador anterior pode resolver o problema de estabilidade para g_{MIII} pequeno.

A modificação proposta é mostrada através de um diagrama de blocos na Figura 4-14 abaixo.

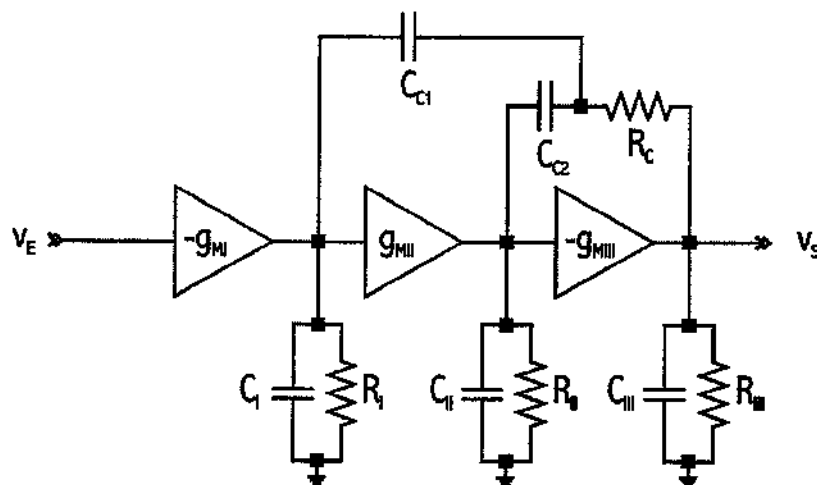


Figura 4-14. Diagrama de blocos do amplificador com compensação tipo Miller aninhada com cancelamento de zero por resistor.

Usando este diagrama de blocos é fácil encontrar uma função de transferência simplificada que representa a correspondente implementação da Figura 4-15 do circuito.

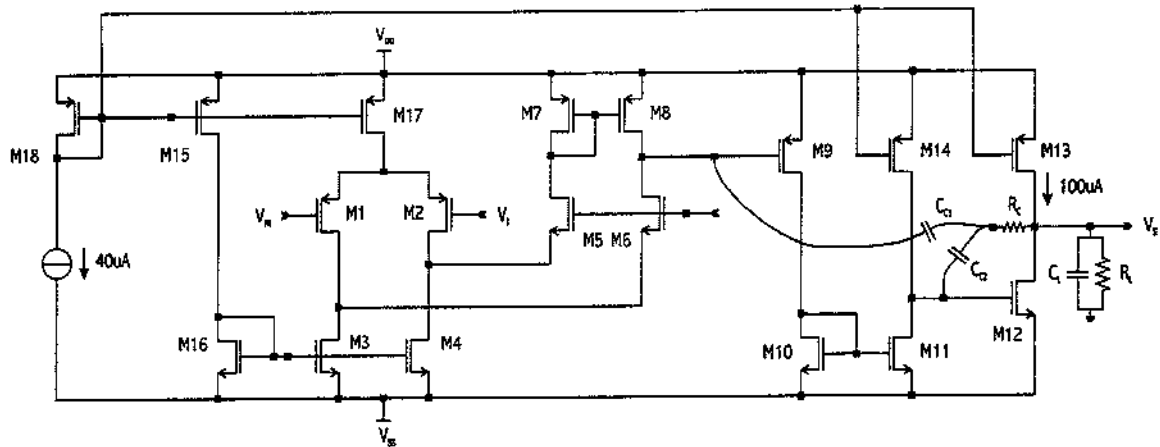


Figura 4–15. Amplificador de três estágios com compensação em frequência tipo Miller aninhada com cancelamento de zero por resistor.

Considerando que as capacitâncias de compensação são bem maiores que as capacitâncias parasitas e isolando o pólo dominante, temos

$$\frac{V_s}{V_{NI} - V_i} = \frac{A_o \cdot \left\{ 1 + s \cdot \left[C_{C1} \cdot R_C + C_{C2} \cdot \left(R_C - \frac{1}{g_{MII}} \right) \right] + s^2 \cdot \frac{C_{C1} \cdot C_{C2} \cdot (g_{MII} \cdot R_C - 1)}{g_{MII} \cdot g_{MIII}} \right\}}{\left(1 + s \cdot \frac{C_{C1}}{G_i} \cdot \frac{g_{MI}}{G_{II}} \cdot \frac{g_{MIII}}{G_{III}} \right) \cdot \left[1 + s \cdot \frac{C_{C2} \cdot \left(1 - \frac{g_{MI}}{g_{MIII}} \right)}{g_{MII}} + s^2 \cdot \frac{(1 - g_{MI} \cdot R_C) \cdot C_{C2} \cdot C_{III}}{g_{MII} \cdot g_{MIII}} \right]} \quad (4-20)$$

Observamos que se R_C for feito igual a $\frac{1}{g_{MIII}}$, o termo de segundo grau do numerador será zero. Neste caso, sobraria um polinômio de primeiro grau que representa um zero no semiplano esquerdo.

Tomando em consideração $R_C = \frac{1}{g_{MIII}}$, (4-20) torna-se

$$\frac{V_s}{V_{NI} - V_i} = A_o \cdot \frac{1 + s \cdot \frac{C_{C1}}{g_{MIII}}}{\left(1 + s \cdot \frac{C_{C1}}{G_i} \cdot \frac{g_{MI}}{G_{II}} \cdot \frac{g_{MIII}}{G_{III}} \right) \cdot \left[1 + s \cdot \frac{C_{C2} \cdot \left(1 - \frac{g_{MI}}{g_{MIII}} \right)}{g_{MII}} + s^2 \cdot \frac{\left(1 - \frac{g_{MI}}{g_{MIII}} \right) \cdot C_{C2} \cdot C_{III}}{g_{MII} \cdot g_{MIII}} \right]} \quad (4-21)$$

O cancelamento total do termo quadrático é muito difícil devido à imprecisão do processo no momento de implementar $R_c = 1/g_{MIII}$. Este fato não é preocupante, uma vez que basta que R_c se aproxime de $1/g_{MIII}$ para que o coeficiente do termo quadrático seja pequeno o bastante. Isto fará com que o zero do semiplano direito precise ter uma frequência muito alta para que o termo quadrático seja sentido no numerador. Se R_c se tornar um pouco maior que $1/g_{MIII}$, o coeficiente do termo quadrático será negativo e portanto o zero do semiplano direito passa para o semiplano esquerdo. Da mesma forma, seu valor em módulo será bastante pequeno e não afetará a resposta em frequência.

Comparando o denominador de (4-9) com o denominador de (4-21), vemos que basta substituir C_{c2} por $C_{c2} \cdot \left(1 + \frac{g_{MII}}{g_{MIII}}\right)$ no primeiro para obter o segundo. Obtemos os critérios de dimensionamento dado por (4-22).

$$C_{c1} = 4 \cdot \left(\frac{g_{MI}}{g_{MIII}}\right) \cdot C_{II} \approx 20 \text{ pF} \quad (4-22a)$$

$$C_{c2} = \frac{2}{1 - \frac{g_{MII}}{g_{MIII}}} \cdot \left(\frac{g_{MII}}{g_{MIII}}\right) \cdot C_{II} \approx 11 \text{ pF} \quad (4-22b)$$

Além disso, temos

$$R_c = 1/g_{MIII} \approx 665 \Omega \quad (4-23)$$

Vemos que com o arranjo de compensação modelado na Figura 4-14 é possível fazer uma escolha entre consumo e tamanho do capacitor de compensação. Conforme diminuirmos a razão g_{MII}/g_{MIII} para próximo da unidade a

dimensão de C_{C2} é aumentada. Esta escolha resolve o problema que levou a proposição deste método de compensação, pois com C_{C2} maior, o zero do lado direito do semiplano é deslocado para frequências mais altas. Porém, maior área é ocupada no circuito. Por outro lado, se ainda tivermos $g_{MIII} \gg g_{MII}$, o capacitor C_{C2} não sofrerá de grandes alterações. No entanto, será possível mover o zero para uma posição favorável à melhora da margem de fase.

Deste modo, todas as expressões das posições dos pólos, produto ganho-banda e margem de fase calculados anteriormente ainda são válidas, bastando trocar C_{C2} por $C_{C2} \cdot \left(1 + \frac{g_{MII}}{g_{MIII}}\right)$. Temos

$$z_1 = -\frac{1}{2 \cdot \pi} \cdot \frac{g_{MIII}}{C_{C1}}, \quad (4-24a)$$

$$p_D \approx \frac{G_I}{2 \cdot \pi \cdot C_{C1} \cdot \frac{g_{MII}}{G_{II}} \cdot \frac{g_{MIII}}{G_{III}}}, \quad (4-24b)$$

$$p_{ND1} = -\frac{g_{MIII}}{4 \cdot \pi \cdot \left(1 - \frac{g_{MII}}{g_{MIII}}\right) \cdot C_{III}} + \frac{g_{MIII}}{4 \cdot \pi \cdot \left(1 - \frac{g_{MII}}{g_{MIII}}\right) \cdot C_{III}} \cdot \sqrt{1 - 4 \cdot \frac{g_{MII}}{g_{MIII}} \cdot \frac{C_{III}}{\left(1 - \frac{g_{MII}}{g_{MIII}}\right) \cdot C_{C2}}} \quad (4-24c)$$

e

$$p_{ND1} = -\frac{g_{MIII}}{4 \cdot \pi \cdot \left(1 - \frac{g_{MII}}{g_{MIII}}\right) \cdot C_{III}} - \frac{g_{MIII}}{4 \cdot \pi \cdot \left(1 - \frac{g_{MII}}{g_{MIII}}\right) \cdot C_{III}} \cdot \sqrt{1 - 4 \cdot \frac{g_{MII}}{g_{MIII}} \cdot \frac{C_{III}}{\left(1 - \frac{g_{MII}}{g_{MIII}}\right) \cdot C_{C2}}}. \quad (4-24d)$$

Apesar do critério (4-23), na implementação do circuito o valor de R_c foi aumentado para $1k\Omega$. Este valor foi escolhido de tal modo que o zero do semiplano direito, além de se tornar um zero no semiplano esquerdo, coincidissem com o valor do zero do semiplano direito que já existia. Isto criou um par de zeros

complexos no semiplano esquerdo, o que ajudou a melhorar o produto ganho-banda mantendo a margem de fase aproximadamente igual a do amplificador da seção anterior.

Usando $R_C = 1k\Omega$ e os capacitores de compensação ajustados em $C_{C1} = 19pF$ e $C_{C2} = 11pF$, temos a partir das simulações

$$MF \approx 62^\circ \quad (4-25)$$

e

$$GB = \frac{g_{MI}}{C_{C1}} = \frac{1}{4} \cdot \left(\frac{g_{MIII}}{C_{III}} \right) \approx 1,18 \text{ MHz}. \quad (4-26)$$

Além disto,

$$z_1 = (-4,4 + j \cdot 5,3) \text{ MHz}, \quad (4-27a)$$

$$z_2 = (-4,4 - j \cdot 5,3) \text{ MHz}, \quad (4-27b)$$

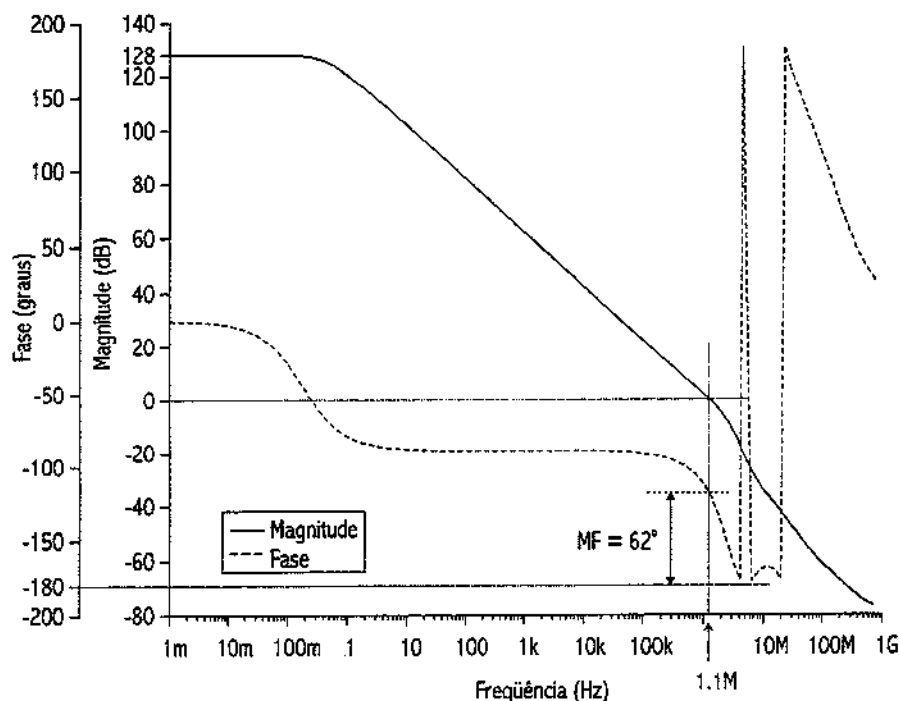
$$p_D = -0,2 \text{ Hz}, \quad (4-27c)$$

$$p_{ND1} = (-2 + j \cdot 2) \text{ MHz} \quad (4-27d)$$

e

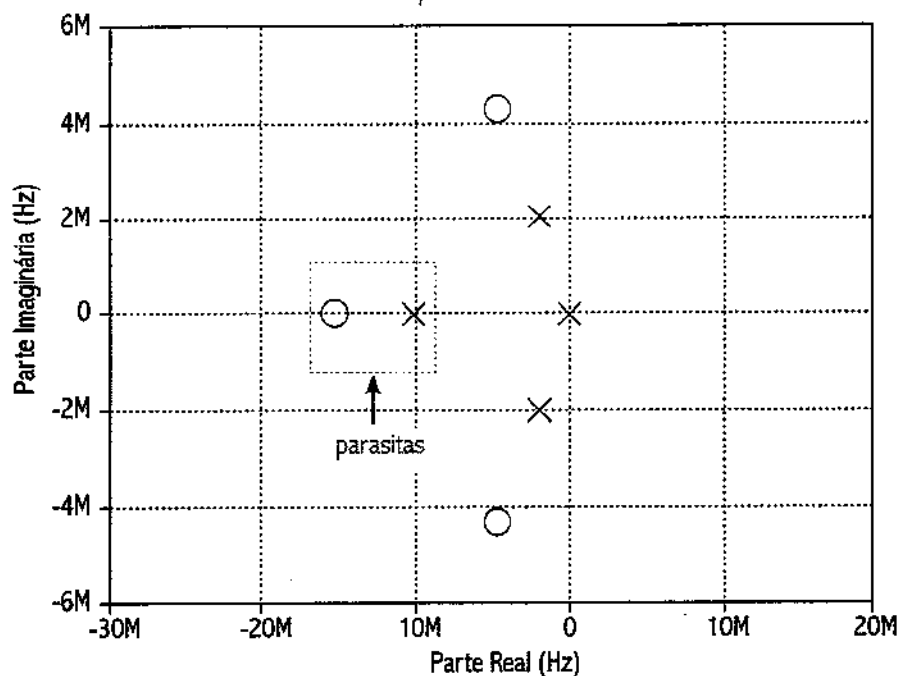
$$p_{ND2} = (-2 - j \cdot 2) \text{ MHz}. \quad (4-27e)$$

Para o circuito implementado obtivemos com as simulações o diagrama de Bode e o mapa de posicionamento dos pólos e zeros no plano complexo s , mostrados nos gráficos da Figura 4-16.



(a)

Mapa de Pólos e Zeros



(b)

Figura 4-16. Simulações do amplificador com compensação tipo Miller aninhada com cancelamento de zero por resistor. (a) Diagrama de Bode. (b) Posicionamento dos pólos e zeros.

4.3 COMPENSAÇÃO EM FREQUÊNCIA TIPO MILLER ANINHADA COM MULTI-CAMINHO

Em todas as configurações de amplificadores de três estágios apresentadas até agora, vimos que a frequência de ganho unitário do amplificador de três estágios sofre uma redução de 50% em relação ao valor desta frequência para um amplificador de dois estágios com mesmos valores de transcondutância de saída e carga. Portanto, o aumento de potência introduzido no amplificador de três estágios ainda não beneficiou o aumento da banda de operação. Se tivéssemos projetado o amplificador de dois estágios com o mesmo consumo no estágio de saída que os amplificadores de três estágios teríamos uma frequência de ganho unitário maior no primeiro caso.

Até o momento, a melhora mais significativa introduzida foi o aumento obtido no ganho DC do amplificador de três estágios.

Para contornar esta situação é proposta em [22] uma técnica chamada compensação Miller aninhada com multi-caminho. Para entender essa técnica vamos voltar para a movimentação dos pólos de um amplificador de três estágios quando a malha de compensação externa é fechada.

A Figura 4-7b na Seção 4.1 ilustra a situação dos pólos antes de fecharmos a malha de C_{C1} . Esta figura é repetida aqui na Figura 4-17 abaixo.

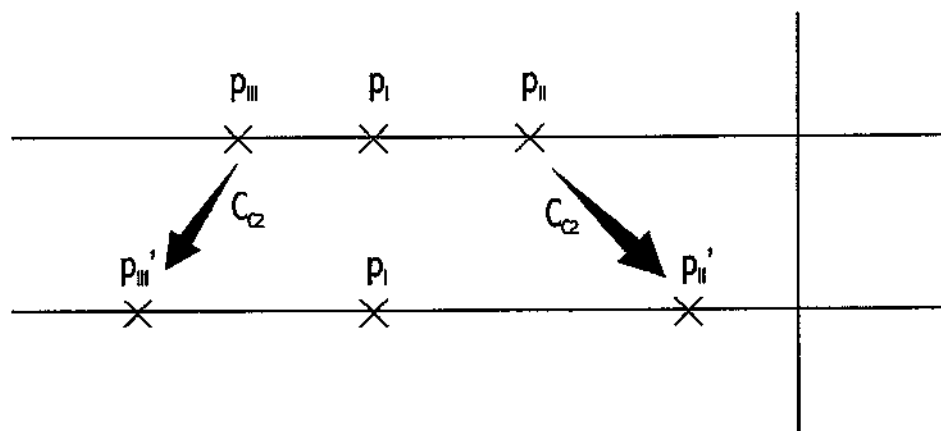


Figura 4-17. Movimentação dos pólos do amplificador de três estágios com a inserção de C_{C1} .

Agora, se fecharmos a malha externa com um capacitor C_{C1} de valor infinitesimal, os pólos p_I e p_{III} não se movem. Se aumentarmos gradativamente o valor de C_{C1} , os pólos p_I e p_{III} começarão se aproximar um em relação ao outro. O pólo p_{II} , por sua vez, se desloca em direção à origem. Se mantivermos C_{C1} pequeno o bastante para que nem p_{III} , nem p_{II} diminuam muito sua frequência, estaremos conservando a frequência de ganho unitário. Para efetivar esta conservação da banda resta eliminar o pólo intermediário p_I . Este pólo pode ser eliminado através da alocação de um zero na mesma frequência.

Podemos aproveitar o esquema que foi visto na Seção 3.4 e implementar um caminho de corrente direta para gerar o zero na mesma frequência que o pólo p_I . A implementação do circuito usando multi-caminho é mostrada na Figura 4-18.

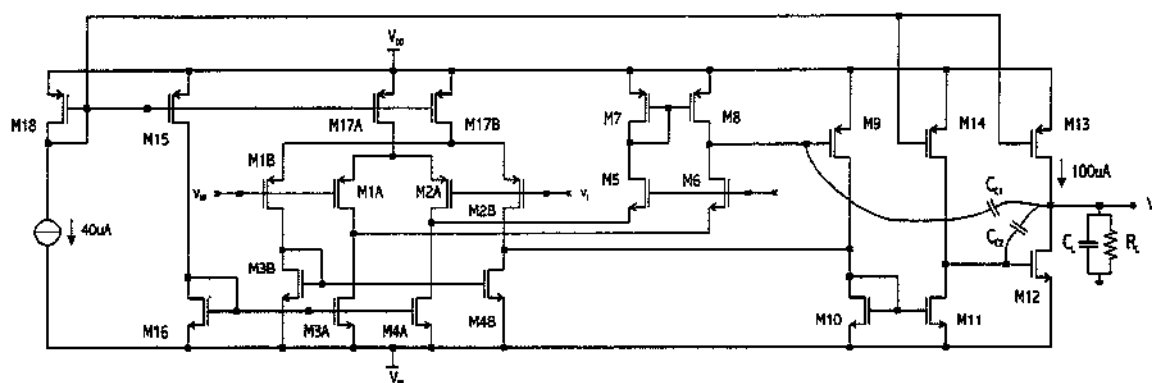


Figura 4-18. Amplificador de três estágios com compensação em frequência tipo Miller aninhada com multi-caminho.

Para entender o processo de compensação, considere a Figura 4-17 que mostra o posicionamento dos pólos antes da malha que passa por C_{C1} ser fechada. Como queremos que os pólos de alta frequência não se movam muito a partir desta posição, o uso deste posicionamento é apropriado para entender o processo de compensação. Para o diagrama de alocação da Figura 4-17 temos o correspondente diagrama de Bode, mostrado na Figura 4-19a abaixo.

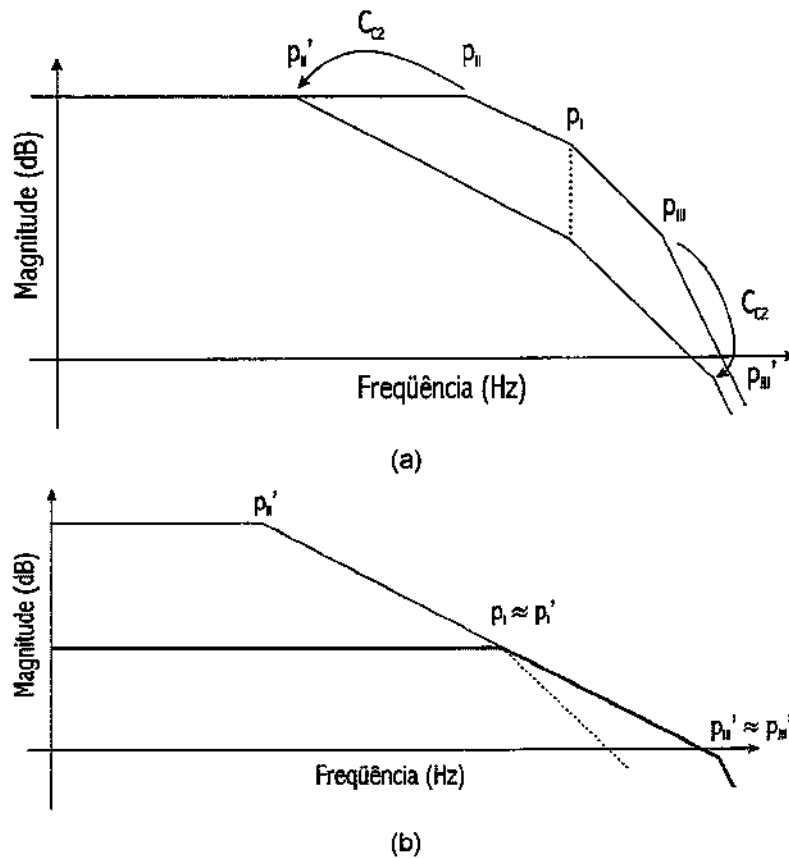


Figura 4-19. Diagramas de Bode antes e depois de C_{C1} . (a) Diagrama de Bode do amplificador considerando apenas C_{C2} . (b) Diagrama de Bode após a colocação de C_{C1} e do estágio de corrente direta.

A partir do pólo dominante, neste caso p_{11} , a amplitude do ganho decresce com taxa de 20 dB/dec . Conforme a freqüência cresce ainda mais, chega o ponto onde o pólo p_1 começa a fazer efeito. Nesse ponto, a resposta em freqüência deveria aumentar o seu decaimento para 40 dB/dec . Isto é mostrado pela linha tracejada no gráfico da Figura 4-19b. Porém, a corrente de saída do segundo estágio se torna insignificante perto da corrente do estágio de corrente direta formado pelo par de transistores M1B/M2B. Este par de transistores supre no segundo estágio uma corrente direta que compensa a queda da impedância na saída do primeiro estágio, fazendo com que a resposta em freqüência da saída sustente os 20 dB/dec até que o próximo pólo seja encontrado na freqüência de

p_{III} . A Figura 4-19b ilustra com o traço forte o momento onde o estágio de corrente direta domina a resposta em frequência.

Pela descrição acima se percebe que o pólo do primeiro estágio é simplesmente compensado pelo estágio adicional. Para que isso realmente aconteça é necessário que sejam estabelecidos novos critérios para os capacitores de compensação C_{C1} e C_{C2} .

O esquema simplificado do circuito da Figura 4-20, que exclui os componentes que perfazem a polarização, é adequado para a obtenção da função de transferência (4-29). Resolvendo as equações de nós (4-28) obtemos (4-29) [6], [22].

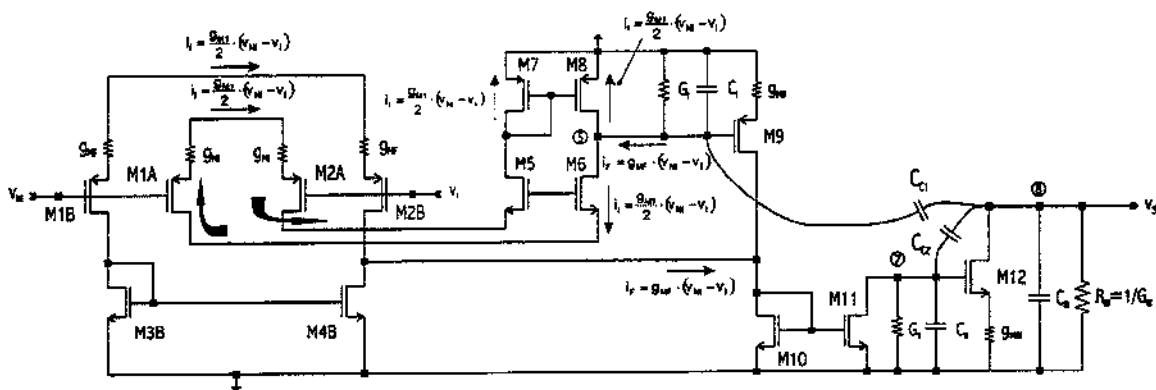


Figura 4-20. Modelo de pequenos sinais para cálculo da função de transferência.

$$\begin{aligned}
 \textcircled{5} \quad (v_{N1} - v_1) \cdot g_{M1} &= v_5 \cdot G_1 + v_5 \cdot s \cdot C_1 + (v_5 - v_8) \cdot s \cdot C_{C1} \\
 \textcircled{7} \quad v_5 \cdot g_{M11} &= v_7 \cdot G_{11} + v_7 \cdot s \cdot C_{11} + (v_7 - v_8) \cdot s \cdot C_{C2} + g_{MF} \cdot (v_{N1} - v_1) \\
 \textcircled{8} \quad (v_5 - v_8) \cdot s \cdot C_{C1} &+ (v_7 - v_8) \cdot s \cdot C_{C2} = v_7 \cdot g_{M11} + v_8 \cdot G_{11} + v_8 \cdot s \cdot C_{11}
 \end{aligned} \tag{4-28}$$

$$\frac{v_s}{v_{N1} - v_1} = A_o \cdot \frac{1 + s \cdot \frac{C_{C1} \cdot g_{MF}}{g_{M1} \cdot g_{M11}}}{\left(1 + s \cdot \frac{C_{C1}}{G_1} \cdot \frac{g_{M11}}{G_{11}} \cdot \frac{g_{M111}}{G_{111}} \right) \cdot \left[1 + s \cdot \frac{C_{C2}}{g_{M11}} + s^2 \cdot \frac{C_{C2} \cdot C_{11}}{g_{M11} \cdot g_{M111}} \right]} \tag{4-29}$$

4.3.1 CRITÉRIO DE ESTABILIDADE PARA COMPENSAÇÃO TIPO MILLER ANINHADA COM MULTI-CAMINHO

Conforme mostrado na Figura 4-17, após fecharmos a malha contendo C_{c2} ocorre o afastamento dos pólos (*pole splitting*). Com a introdução de C_{c1} , o pólo de mais alta frequência p_{III} se desloca em direção à origem. Quanto menor a frequência de p_{III} , mais restrita será a banda circuito. Assim, consideramos uma porcentagem α de diminuição da frequência do pólo p_{III} em relação a posição p_{III} da Figura 4-17 para determinar a banda de frequência do amplificador após a compensação.

Porém, não basta mudar somente o valor de C_{c1} . Se mantivermos o critério anterior para C_{c2} , então deveríamos ter C_{c1} extremamente pequeno para que o pólo p_{III} não se tornasse complexo. Obviamente um valor pequeno para C_{c1} invalidaria a função de transferência (4-29). Deste modo, o valor de C_{c2} é aumentado, de forma que o pólo p_{III} caminhe para a frequência mais alta possível a fim de que C_{c1} tenha um valor aceitável e que ao mesmo tempo p_{III} regresse para um frequência não tão baixa.

Isto equivale a um aumento do valor de C_{c2} de forma a dar espaço para o retorno de p_{III} sem que haja prejuízo para a banda do circuito. Este fato fica bem visível se compararmos as mudanças nos diagramas de Bode com a inclusão de C_{c1} e C_{c2} para o amplificador com compensação Miller aninhada (curva tracejada) e do amplificador com compensação Miller aninhada com multi-caminho (curva pontilhada). Essa comparação é feita na Figura 4-21.

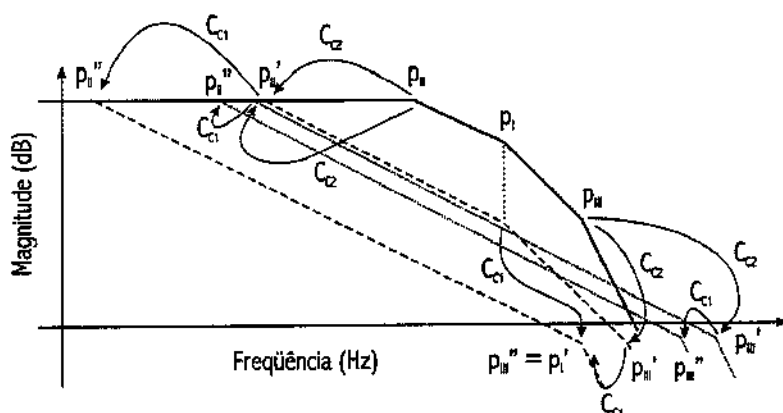


Figura 4-21. Comparação da movimentação dos pólos para o amplificador com compensação Miller aninhada (curva tracejada) e para o amplificador para compensação Miller aninhada com multi-caminho (curva pontilhada).

Para que p_{III} permaneça em uma frequência mais alta possível, é necessário que o termo de raiz quadrada em (4-3b) esteja próximo da unidade. Isto é alcançado fazendo a frequência de ganho unitário do circuito de dois estágios formado por g_{MII} , g_{MIII} e C_{C2} muito menor que a frequência do pólo não dominante. Matematicamente temos $\frac{g_{MII}}{C_{C2}} = \alpha \cdot \frac{g_{MIII}}{C_{III}}$. Disto obtemos o critério de dimensão para o capacitor C_{C2} , dado por

$$C_{C2} = \frac{1}{\alpha} \cdot \left(\frac{g_{MII}}{g_{MIII}} \right) \cdot C_{III}. \quad (4-30)$$

O parâmetro α é a porcentagem de redução pretendida na banda após a inclusão de C_{C2} . Como $\alpha < 1$, então C_{C2} em (4-30) é maior do que em (4-12b). Isto está dentro do esperado, conforme as explicações anteriores. Usando (4-30) e (4-3) obtemos p_1 e p_{III} dados por

$$p_1 = - \left[\frac{1 - \sqrt{1 - 4 \cdot \alpha}}{2} \right] \cdot \frac{g_{MIII}}{C_{III}} \quad (4-31a)$$

e

$$p_{III} = -\left[\frac{1 + \sqrt{1 - 4 \cdot \alpha}}{2} \right] \cdot \frac{g_{MIII}}{C_{III}}. \quad (4-31b)$$

Usando como critério o fato de que frequência de ganho unitário deva ser metade da frequência do pólo p_{III} , obtemos

$$GB = \frac{g_{MI}}{C_{C1}} = \left[\frac{1 + \sqrt{1 - 4 \cdot \alpha}}{4} \right] \cdot \frac{g_{MIII}}{C_{III}}. \quad (4-32)$$

A partir de (4-32) obtemos o critério de dimensão para C_{C1} dado (4-33).

$$C_{C1} = \frac{4}{1 + \sqrt{1 - 4 \cdot \alpha}} \cdot \left(\frac{g_{MI}}{g_{MIII}} \right) \cdot C_{III} \quad (4-33)$$

Finalmente, para atingir o cancelamento do pólo intermediário pelo zero do estágio multi-caminho, é necessário que o zero de (4-29) seja igual ao pólo p_I . Ou

$$\text{seja, } \frac{g_{MI} \cdot g_{MII}}{C_{C1} \cdot g_{MF}} = \left[\frac{1 - \sqrt{1 - 4 \cdot \alpha}}{2} \right] \cdot \frac{g_{MIII}}{C_{III}}. \text{ Isto resulta no critério de dimensionamento}$$

da transcondutância do estágio de corrente direta dado por (4-34).

$$g_{MF} = \frac{1 + \sqrt{1 - 4 \cdot \alpha}}{2 \cdot (1 - \sqrt{1 - 4 \cdot \alpha})} \cdot g_{MII} \quad (4-34)$$

Em [22] é proposto $\alpha = 0,1$. Neste caso temos os critérios (4-33), (4-30) e (4-34) dados respectivamente por (4-35a), (4-35b) e (4-35c).

$$C_{C1} = 11\text{pF} \quad (4-35a)$$

$$C_{C2} = 45\text{pF} \quad (4-35b)$$

$$g_{MF} = 520 \mu\Omega^{-1} \quad (4-35c)$$

Com os valores acima, usamos (4-24b) para o pólo dominante p_D , (4-31a) para o pólo não dominante p_{ND1} e (4-31b) para o pólo não dominante p_{ND2} , obtendo

$$p_D = 0,84 \text{ Hz} , \quad (4-36a)$$

$$p_{ND1} = 522 \text{ kHz} , \quad (4-36b)$$

e

$$p_{ND2} = 4,1 \text{ MHz} . \quad (4-36c)$$

O valor do zero vem de (4-29) e é dado por

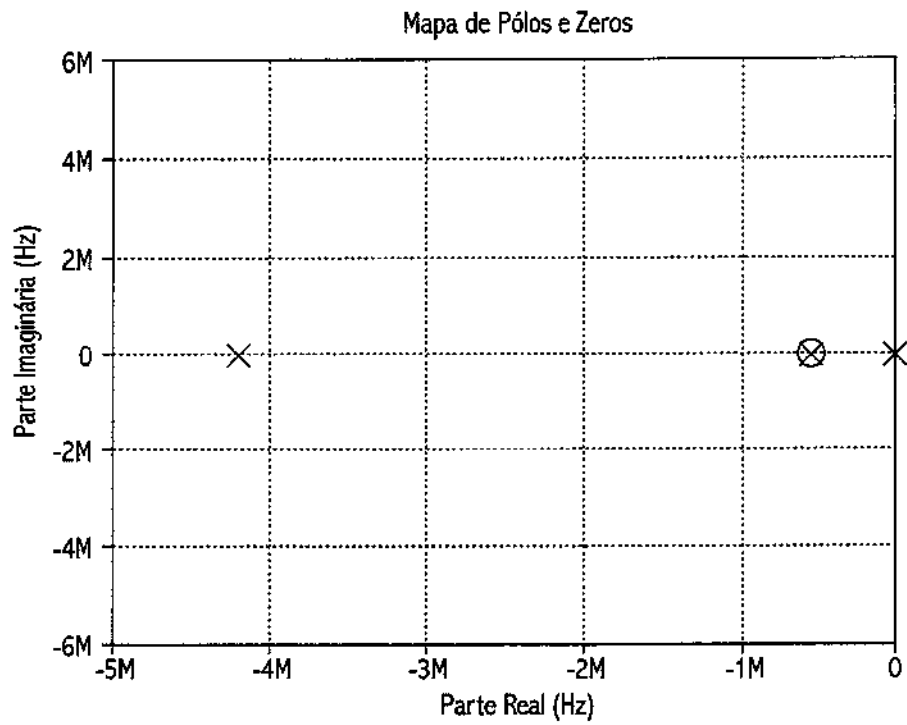
$$z = \frac{g_{MI} \cdot g_{MII}}{C_{C1} \cdot g_{MF}} = 522 \text{ kHz} . \quad (4-37)$$

Como o valor de C_{C1} diminui, o valor da frequência de ganho unitário deve aumentar. Temos

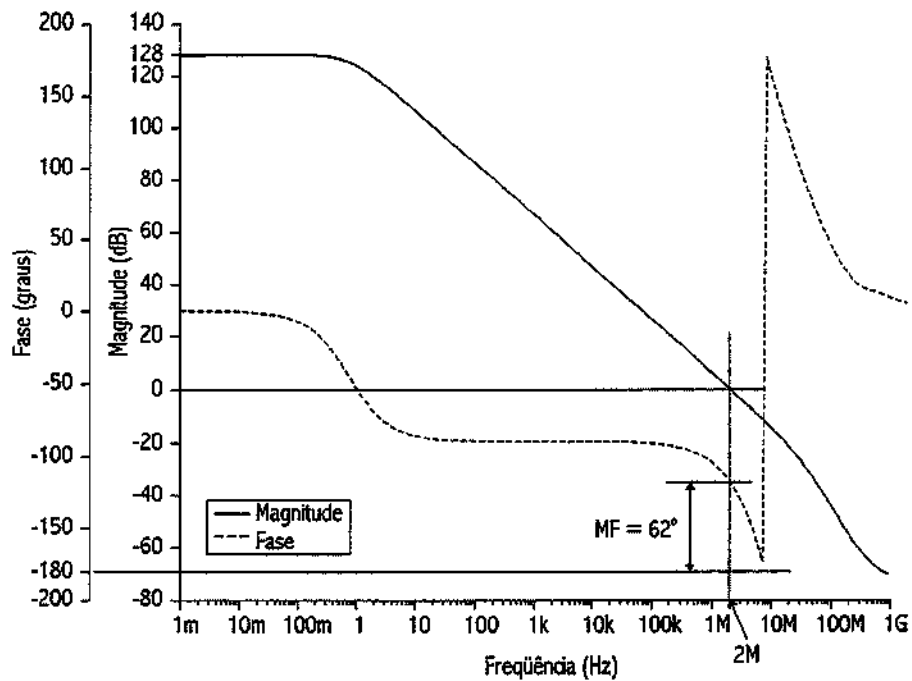
$$GB = 2,05 \text{ MHz} . \quad (4-38)$$

Considerando estes valores calculados, teremos um circuito efetivamente com apenas dois pólos e com a frequência de ganho unitário na metade do segundo pólo. Esta situação é semelhante a do circuito da Seção 3.2. Então, de acordo com a Equação (3-16), deveremos ter a margem de fase aproximadamente igual a 63° .

Os resultados da simulação são apresentados abaixo. No gráfico da Figura 4-22a temos o posicionamento de pólos e zero. No gráfico da Figura 4-22b temos o respectivo diagrama de Bode para o posicionamento de pólos e zero mostrado.



(a)



(b)

Figura 4–22. Simulações do amplificador com compensação tipo Miller aninhada com multi-caminho. (a) Posicionamento de pólos e zeros. (b) Diagrama de Bode.

4.4 COMPENSAÇÃO EM FREQUÊNCIA TIPO $g_m - C$ ANINHADA

Através das análises dos métodos de compensações anteriores, vimos que dois problemas maiores aparecem. Primeiro, os zeros das funções de transferência dificultam de tal forma a análise que eles foram desprezados para que chegássemos a critérios de compensação simples. Segundo, para simplificar ainda mais a análise foi necessário que a transcondutância de saída fosse muito maior que a transcondutância dos outros estágios.

Porém, desprezar os zeros criou simplificações que tiveram de ser reparadas na simulação através de um processo iterativo de tentativa e erro. Isto consome tempo e retira a praticidade do projeto. Além disso, dependendo da posição dos zeros, problemas com a margem de fase, ou picos na resposta em frequência em malha fechada podem surgir. A transcondutância de saída sendo muito maior que a transcondutância dos outros estágios deteriora o projeto em relação ao baixo consumo. Além disto, com g_{mIII} pequeno, as frequências dos zeros são mais baixas. Como vimos, os zeros tiveram influência no projeto apresentado aqui. Vimos nas seções anteriores que o desempenho do sistema melhorou nas configurações onde existe algum tipo de compensação para o zero.

Devido a isto, [16] propôs a compensação em frequência $g_m - C$ aninhada. O conceito utilizado para o amplificador é o mesmo usado na Seção 3.2. Para cada capacitor de compensação do circuito é incluído um estágio de corrente direta que compensa a corrente de pequenos sinais que passa pelo capacitor na frequência do zero. Com isso, em teoria é possível obter um amplificador totalmente sem zeros. Dessa forma, a implementação do método proposto pode ser feita sistematicamente e de forma simétrica. A Figura 4-23 ilustra a implementação de um amplificador de $N + 1$ estágios.

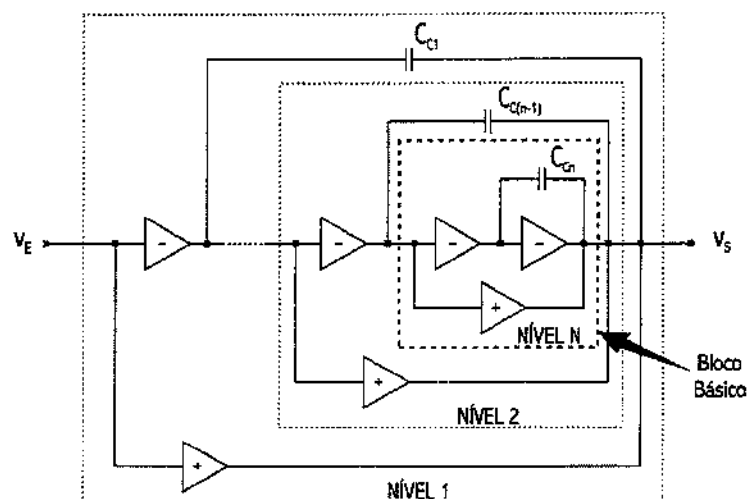
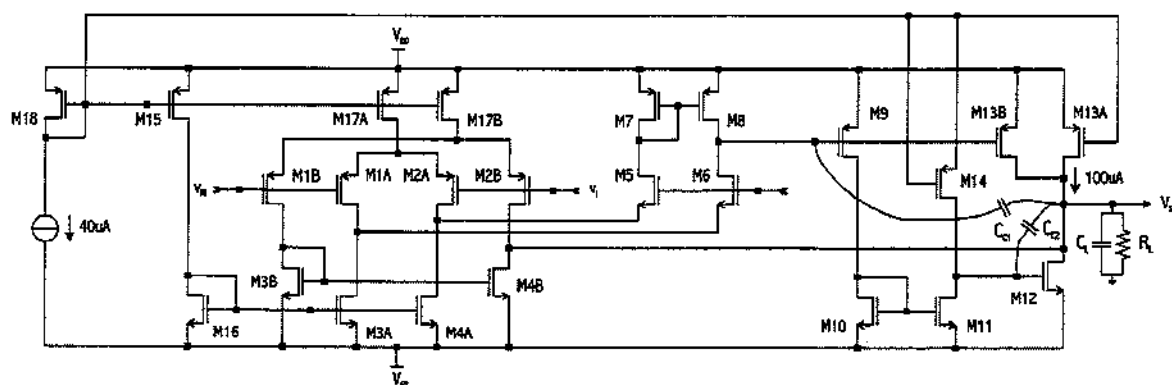
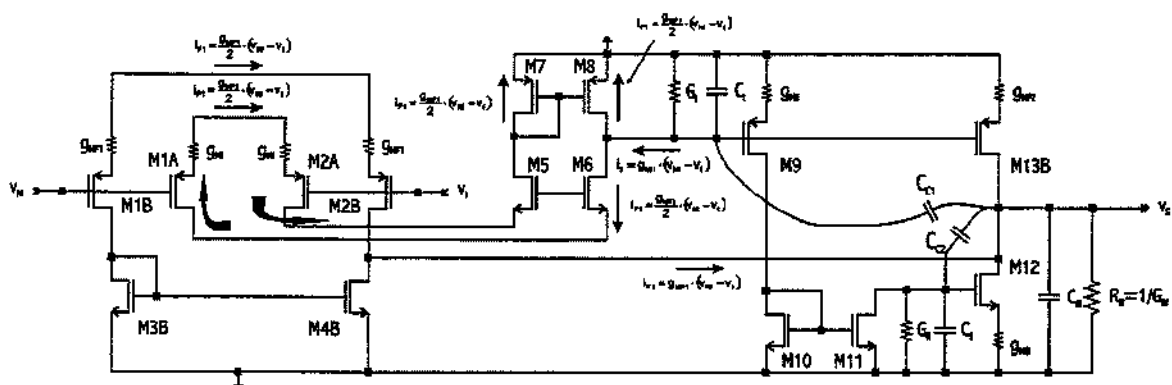


Figura 4-23. Implementação sistemática do amplificador com compensação $g_m - C$.

A implementação física do circuito é mostrada na Figura 4-24a.



(a)



(b)

Figura 4-24. Amplificador de três estágios. (a) Compensação em frequência $g_m - C$ aninhada. (b) Modelo de pequenos sinais do amplificador com compensação $g_m - C$ aninhada.

O estágio de transcondutância M1B/M2B cancela a corrente de pequenos sinais que circula pelo capacitor C_{C1} e o estágio de transcondutância M13B cancela a corrente de pequenos sinais que circula pelo capacitor C_{C2} .

Usando o modelo de pequenos sinais mostrado na Figura 4-24b obtemos as seguintes equações de nós.

$$\begin{aligned}
 \textcircled{5} \quad (v_{N1} - v_1) \cdot g_{M1} &= v_5 \cdot G_1 + v_5 \cdot s \cdot C_1 + (v_5 - v_8) \cdot s \cdot C_{C1} \\
 \textcircled{7} \quad v_5 \cdot g_{MII} &= v_7 \cdot G_{II} + v_7 \cdot s \cdot C_{II} + (v_7 - v_8) \cdot s \cdot C_{C2} \\
 \textcircled{8} \quad (v_5 - v_8) \cdot s \cdot C_{C1} &+ (v_7 - v_8) \cdot s \cdot C_{C2} + g_{MF1} \cdot (v_{N1} - v_1) + v_5 \cdot g_{MF2} = \\
 &= v_7 \cdot g_{MIII} + v_8 \cdot G_{III} + v_8 \cdot s \cdot C_{III}
 \end{aligned} \tag{4-39}$$

Considerando que as resistências nas saídas do primeiro e segundo estágios são bem maiores que a resistência da carga e que as capacitâncias parasitas são bem menores que a capacitância da carga temos (4-40a).

$$\frac{v_S}{v_{N1} - v_1} = \frac{A_o \cdot \left[1 + s \cdot \frac{C_{C2} \cdot (g_{MF2} - g_{MII})}{g_{MII} \cdot g_{MIII}} + s^2 \cdot \frac{C_{C1} \cdot C_{C2} \cdot (g_{MF1} - g_{M1})}{g_{M1} \cdot g_{MII} \cdot g_{MIII}} \right]}{\left(1 + s \cdot \frac{C_{C1}}{G_1} \cdot \frac{g_{MII}}{G_{II}} \cdot \frac{g_{MIII}}{G_{III}} \right) \cdot \left[1 + s \cdot \frac{C_{C2} \cdot (g_{MF2} - g_{MII} + g_{MIII})}{g_{MII} \cdot g_{MIII}} + s^2 \cdot \frac{C_{C2} \cdot C_{III}}{g_{MII} \cdot g_{MIII}} \right]} \tag{4-40a}$$

$$\frac{v_S}{v_{N1} - v_1} = \frac{A_o}{\left(1 + s \cdot \frac{C_{C1}}{G_1} \cdot \frac{g_{MII}}{G_{II}} \cdot \frac{g_{MIII}}{G_{III}} \right) \cdot \left[1 + s \cdot \frac{C_{C2}}{g_{MII}} + s^2 \cdot \frac{C_{C2} \cdot C_{III}}{g_{MII} \cdot g_{MIII}} \right]} \tag{4-40b}$$

Se considerarmos $g_{MF1} = g_{M1}$ e $g_{MF2} = g_{MII}$ temos (4-40b). Observe que a partir de (4-40b) chegamos a (4-9), porém sem a necessidade de considerar $g_{MIII} \gg g_{M1}, g_{MII}$.

4.4.1 CRITÉRIO DE ESTABILIDADE PARA COMPENSAÇÃO $g_m - C$ ANINHADA

Partindo de (4-40b) podemos considerar que o ganho é muito grande e que o pólo dominante é tão próximo de 0Hz que qualquer valor de frequência

praticável faz com que $s \cdot \frac{C_{C1}}{G_I} \cdot \frac{g_{MII}}{G_{II}} \cdot \frac{g_{MIII}}{G_{III}}$ seja muito maior que a unidade. Por isso,

$$1 + s \cdot \frac{C_{C1}}{G_I} \cdot \frac{g_{MII}}{G_{II}} \cdot \frac{g_{MIII}}{G_{III}} \approx s \cdot \frac{C_{C1}}{G_I} \cdot \frac{g_{MII}}{G_{II}} \cdot \frac{g_{MIII}}{G_{III}} \text{ e, portanto temos}$$

$$\frac{v_s}{v_{NI} - v_I} \approx \frac{1}{s \cdot \frac{C_{C1}}{g_{MI}} \cdot \left[1 + s \cdot \frac{C_{C2}}{g_{MII}} + s^2 \cdot \frac{C_{C2} \cdot C_{III}}{g_{MII} \cdot g_{MIII}} \right]}. \quad (4-41)$$

Como (4-41) é exatamente igual a Equação (4-9), podemos aplicar da mesma forma o critério de resposta em frequência tipo Butterworth para o amplificador operando em malha fechada. Com isso, obtemos os critérios de compensação (4-42a) e (4-42b). Esses critérios são exatamente iguais a (4-42a) e (4-12b), respectivamente.

$$C_{C1} = 4 \cdot \left(\frac{g_{MI}}{g_{MIII}} \right) \cdot C_{III} \quad (4-42a)$$

$$C_{C2} = 2 \cdot \left(\frac{g_{MII}}{g_{MIII}} \right) \cdot C_{III} \quad (4-42b)$$

Como consequência desta escolha, temos (4-43) e (4-44).

$$GB = \frac{g_{MI}}{C_{C1}} = \frac{1}{4} \cdot \left(\frac{g_{MIII}}{C_{III}} \right) \quad (4-43)$$

$$MF = 180^\circ - \tan^{-1} \left(\frac{GB}{P_D} \right) - \tan^{-1} \left(\frac{2 \cdot \zeta \cdot \frac{GB}{|P_{ND1}|}}{1 - \left(\frac{GB}{|P_{ND1}|} \right)^2} \right) \approx 60^\circ \quad (4-44)$$

Em [16] foi usado um processo numérico para obtenção das capacitâncias ótimas de compensação. Para isso foram traçados gráficos da frequência de ganho unitário, do tempo de estabilização e do consumo de potência em função das capacitâncias de compensação. Com isso, [16] chegou a uma alocação ideal de pólos para aquele amplificador de forma a maximizar a banda do circuito, diminuir o tempo de estabilização e diminuir a potência. Devido à dificuldade apresentada para otimização de um amplificador de três estágios usando métodos numéricos, consideramos este método inadequado para um projeto intuitivo. Isto porque, além dos valores das capacitâncias de compensação não seguirem uma regra geral, o projetista perde a noção da influência de um parâmetro dentro da função de transferência.

O anulamento dos zeros em (4-40a) depende exclusivamente do casamento de parâmetros de transcondutância. Felizmente, este é um parâmetro bem controlado dentro de processos tanto bipolar quanto CMOS. Mesmo que uma pequena diferença possa existir entre g_{M1} e g_{MF1} , os coeficientes dos termos s e s^2 em (4-40a) ainda são muito pequenos. Isto resulta que a frequência do zero deve ser muito alta para que estes termos tenham alguma influência. Dessa forma, temos um método de cancelamento de zeros bastante robusto.

Usando os critérios acima e após ajustes mínimos obtemos os seguintes valores.

$$C_{C1} = 19 \text{ pF} \quad (4-45a)$$

$$C_{C2} = 9,5 \text{ pF} \quad (4-45b)$$

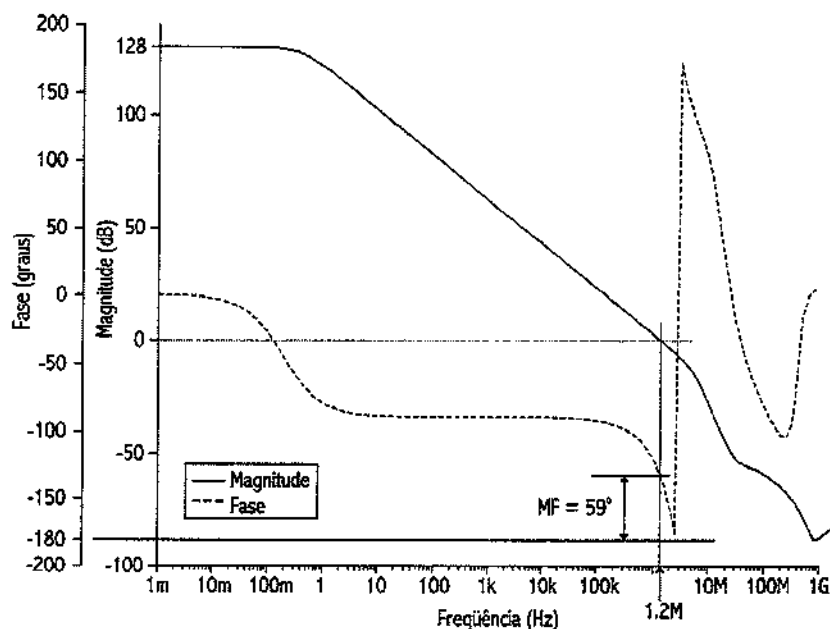
$$GB = 1,1 \text{ MHz} \quad (4-45c)$$

$$MF = 59^\circ \quad (4-45d)$$

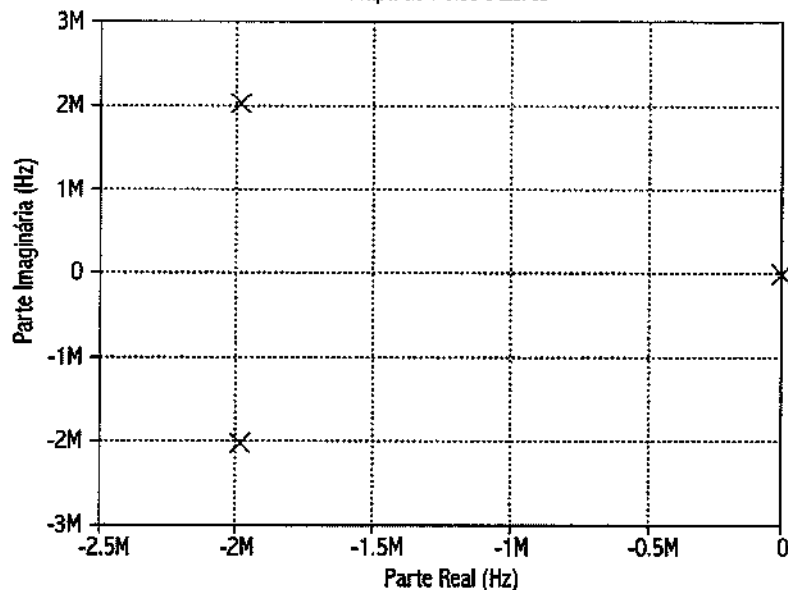
Segundo [16], se mantivermos o mesmo consumo no estágio de saída, a frequência de ganho unitário para o amplificador compensado deste modo é

sempre maior que a frequência de ganho unitário do amplificador com compensação Miller aninhada.

Os resultados da simulação são apresentados nos gráficos da Figura 4–25.



(a)
Mapa de Pólos e Zeros



(b)

Figura 4–25. Simulações do amplificador com compensação em frequência $g_m - C$ aninhada. (a) Diagrama de Bode. (b) Posicionamento de pólos e zeros.

Do denominador de (4-40b), obtemos os seguintes valores teóricos para pólo dominante e pólos complexos conjugados, respectivamente.

$$p_D = 0,46 \text{ Hz} \quad (4-46a)$$

$$p_{ND1} = (-2,3 + j \cdot 2,4) \text{ MHz} \quad (4-46b)$$

$$p_{ND2} = (-2,3 - j \cdot 2,4) \text{ MHz} \quad (4-46c)$$

Comparando com o gráfico na Figura 4-25b, temos uma concordância bastante razoável.

4.5 COMPENSAÇÃO EM FREQUÊNCIA TIPO MILLER ANINHADA COM ANTECIPAÇÃO

Conforme discussão anterior, a compensação $g_m - C$ aninhada é muito eficiente na eliminação dos zeros da função de transferência. De fato, o zero do semiplano direito na compensação Miller aninhada é preocupante por dois motivos. Primeiro, porque em projetos voltados para o baixo consumo os zeros aparecem em frequências comparáveis à frequência de ganho unitário. Segundo, porque como os coeficientes de s e s^2 na Equação Figura 4-8 são negativos, o zero do semiplano direito ocorre em uma frequência menor que o zero do semiplano esquerdo.

Além disto, estágios de transferência direta a partir do par diferencial de entrada tornam-se mais complexos se forem usados estágios de entrada do tipo *rail-to-rail*. Mais ainda, a deriva de tensão e a capacitância de entrada também são aumentadas. Deste modo, em alguns projetos de amplificador seria conveniente que não fosse usado o estágio de transferência direta.

Se todo o estágio de transferência direta no circuito da Figura 4-24a for retirado, observarmos que a função de transferência do novo circuito é obtida fazendo $g_{MF1} = 0$. Isto torna o coeficiente do termo em s^2 negativo. Se o coeficiente do termo em s for negativo, ou seja, $g_{MF2} < g_{MII}$, teremos uma situação

semelhante ao numerador do amplificador com compensação Miller aninhada. Portanto, o zero do semiplano direito ocorrerá antes do zero do semiplano esquerdo. Por outro lado, se fizermos $g_{MF2} > g_{MII}$, o coeficiente do termo em s será positivo, portanto, o zero do semiplano direito ocorrerá somente depois do zero do semiplano esquerdo. Com esta nova configuração, o zero do semiplano esquerdo pode ser usado para aumentar a margem de fase, enquanto o zero do semiplano direito é afastado para frequências mais altas.

Esta é em essência a proposição feita em [25]. A implementação do circuito é mostrada na Figura 4-26a abaixo.

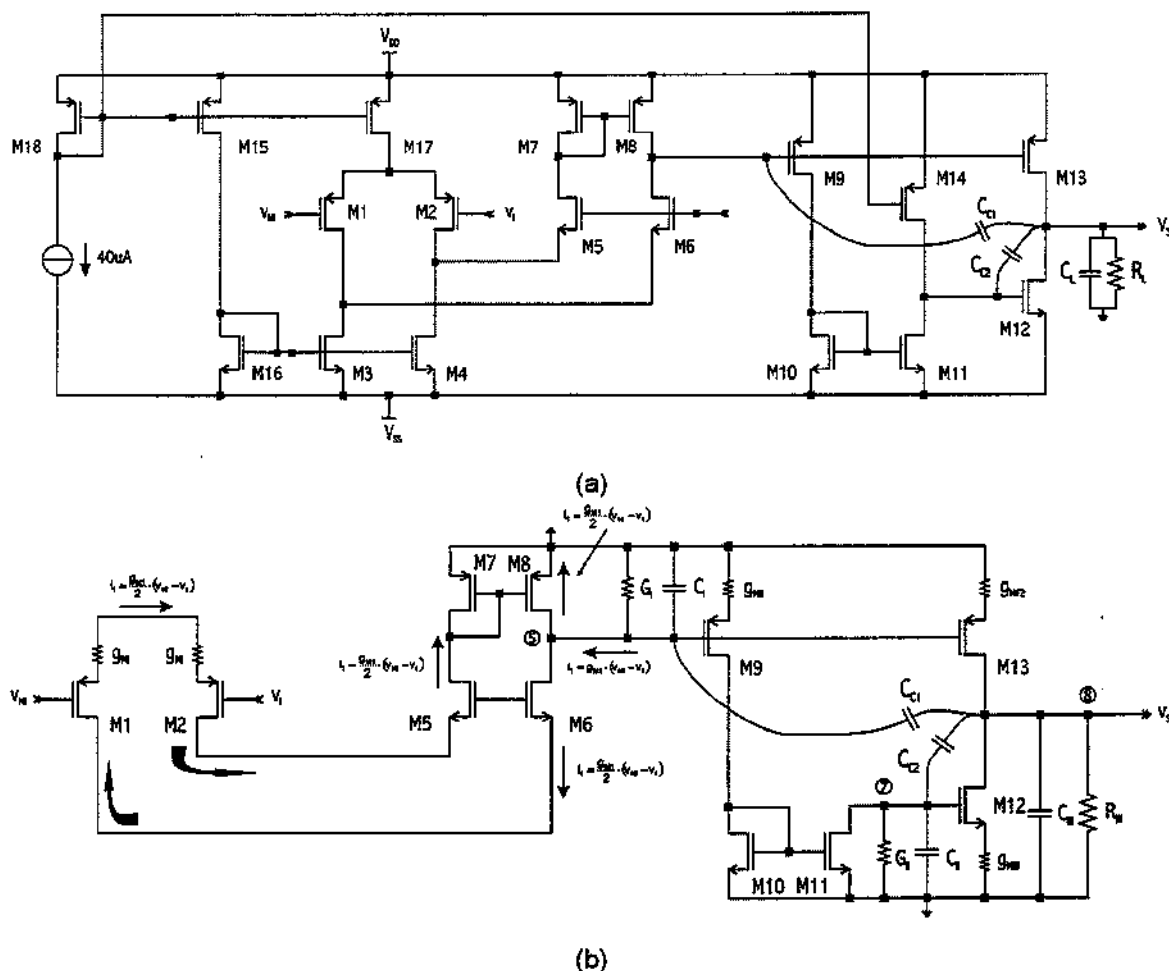


Figura 4-26. Amplificador de três estágios. (a) Compensação em frequência tipo Miller aninhada com antecipação. (b) Modelo de pequenos sinais do amplificador com compensação Miller aninhada com antecipação.

O equacionamento do circuito simplificado contendo apenas os caminhos para pequenos sinais da Figura 4-26b resulta no conjunto de equações de nós (4-47).

$$\begin{aligned}
 \textcircled{5} \quad (v_{N1} - v_1) \cdot g_{M1} &= v_5 \cdot G_1 + v_5 \cdot s \cdot C_1 + (v_5 - v_8) \cdot s \cdot C_{C1} \\
 \textcircled{7} \quad v_5 \cdot g_{MII} &= v_7 \cdot G_{II} + v_7 \cdot s \cdot C_{II} + (v_7 - v_8) \cdot s \cdot C_{C2} \\
 \textcircled{8} \quad (v_5 - v_8) \cdot s \cdot C_{C1} &+ (v_7 - v_8) \cdot s \cdot C_{C2} + g_{MF1} \cdot (v_{N1} - v_1) + v_5 \cdot g_{MF2} = \\
 &= v_7 \cdot g_{MIII} + v_8 \cdot G_{III} + v_8 \cdot s \cdot C_{III}
 \end{aligned} \tag{4-47}$$

Resolvido o sistema de equações (4-47) e fazendo as aproximações pertinentes podemos obter a função de transferência (4-48).

$$\frac{v_s}{v_{N1} - v_1} = \frac{A_o \cdot \left[1 + s \cdot \frac{C_{C2} \cdot (g_{MF2} - g_{MII})}{g_{MII} \cdot g_{MIII}} - s^2 \cdot \frac{C_{C1} \cdot C_{C2}}{g_{MII} \cdot g_{MIII}} \right]}{\left(1 + s \cdot \frac{C_{C1}}{G_I} \cdot \frac{g_{MII}}{G_{II}} \cdot \frac{g_{MIII}}{G_{III}} \right) \cdot \left[1 + s \cdot \frac{C_{C2} \cdot (g_{MF2} - g_{MII} + g_{MIII})}{g_{MII} \cdot g_{MIII}} + s^2 \cdot \frac{C_{C2} \cdot C_{III}}{g_{MII} \cdot g_{MIII}} \right]} \tag{4-48}$$

Essa função de transferência é igual a (4-40a) fazendo $g_{MF1} = 0$. Os zeros dessa função de transferência são

$$z_{SPD} = -\frac{g_{MF2} - g_{MII}}{2 \cdot C_{C2}} \cdot \left[\sqrt{1 + \frac{8 \cdot (g_{MIII} + g_{MF2} - g_{MII}) \cdot g_{MI}}{(g_{MF2} - g_{MII})^2}} - 1 \right] \tag{4-49a}$$

e

$$z_{SPE} = \frac{g_{MF2} - g_{MII}}{2 \cdot C_{C2}} \cdot \left[\sqrt{1 + \frac{8 \cdot (g_{MIII} + g_{MF2} - g_{MII}) \cdot g_{MI}}{(g_{MF2} - g_{MII})^2}} + 1 \right]. \tag{4-49b}$$

4.5.1 CRITÉRIO DE ESTABILIDADE PARA COMPENSAÇÃO MILLER ANINHADA COM ANTECIPAÇÃO

Se, da mesma forma que nos casos anteriores, os zeros forem supostos estar além da frequência de ganho unitário, podemos usar a abordagem de pólos complexos para arbitrar o critério de compensação. Neste caso, comparando o denominador de (4-48) com o denominador de (4-9) vemos que devemos trocar

C_{C2} por $C_{C2} \cdot \left(1 + \frac{g_{MF2} - g_{MII}}{g_{MIII}}\right)$ e C_{III} por $\frac{C_{III}}{1 + \frac{g_{MF2} - g_{MI}}{g_{MIII}}}$. Obtemos os valores dos

capacitores de compensação dados por

$$C_{C1} = \frac{4}{1 + \frac{g_{MF2} - g_{MII}}{g_{MIII}}} \cdot \left(\frac{g_{MI}}{g_{MIII}}\right) \cdot C_{III} \quad (4-50a)$$

e

$$C_{C2} = \frac{2}{\left[1 + \frac{g_{MF2} - g_{MII}}{g_{MIII}}\right]^2} \cdot \left(\frac{g_{MII}}{g_{MIII}}\right) \cdot C_{III} \quad (4-50b)$$

Com os critérios acima é possível determinar a frequência de ganho unitário e a margem de fase do circuito compensado. São dados, respectivamente, por

$$GB = \frac{g_{MI}}{C_{C1}} = \frac{1}{4} \cdot \left(\frac{g_{MF2} - g_{MII} + g_{MIII}}{C_{III}}\right) \quad (4-51)$$

e

$$MF \approx 60^\circ + \operatorname{tg}^{-1}\left(\frac{GB}{z_1}\right) - \operatorname{tg}^{-1}\left(\frac{GB}{|z_2|}\right) > 60^\circ. \quad (4-52)$$

Para que a estabilidade seja garantida é necessário que o zero de menor frequência ocorra após os pólos complexos p_{ND1} e p_{ND2} . Neste caso, $|z_{SPE}| > |p_{ND1}|$, portanto,

$$g_{MIII} \geq (\sqrt{2} - 1) \cdot (g_{MF2} - g_{MII}) + 4 \cdot g_{MI} \quad (4-53)$$

Além da condição acima, é imprescindível que $g_{MF2} > g_{MII}$ para que o denominador de (4-48) não tenha pólos no semiplano direito. Deste modo, na implementação, g_{MF2} foi feito igual a g_{MIII} . Isto permite o uso de um estágio de saída classe AB, conforme é visto no circuito da Figura 4-26a.

Com base nos critérios (4-50) obtemos os capacitores de compensação

$$C_{C1} = 10,8 \text{ pF} \quad (4-54a)$$

e

$$C_{C2} = 2,75 \text{ pF} \quad (4-54b)$$

Com os valores de capacitores acima sendo implementados, podemos calcular a frequência de ganho unitário, dada por

$$GB = 2,2 \text{ MHz} \quad (4-55)$$

A escolha de $g_{MF2} = g_{MIII}$ faz com que a frequência de ganho unitário praticamente dobre de valor.

Os valores teóricos dos pólos e zeros são

$$p_D = 0,83 \text{ Hz} \quad (4-56a)$$

$$p_{ND1} = (-4,4 + j \cdot 4,4) \text{ MHz} \quad (4-56b)$$

$$p_{ND2} = (-4,4 - j \cdot 4,4) \text{MHz} \quad (4-56c)$$

$$z_{SPD} = 27 \text{MHz} \quad (4-56d)$$

$$z_{SPE} = -6,9 \text{MHz} \quad (4-56e)$$

Os resultados da simulação são apresentados a seguir. No gráfico da Figura 4–27a temos o posicionamento de pólos e zeros. No gráfico da Figura 4–27b temos o respectivo diagrama de Bode para o posicionamento dos pólos e zeros mostrado.

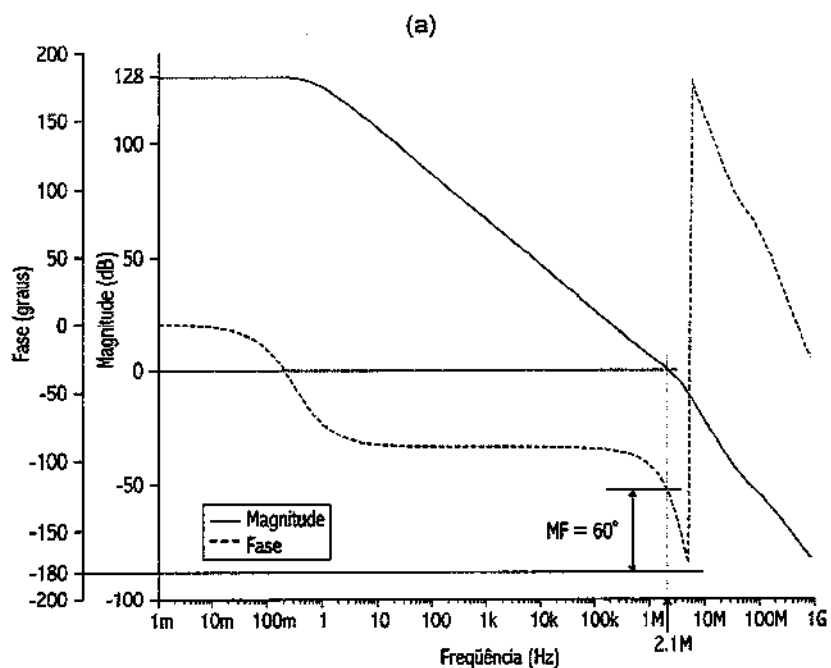
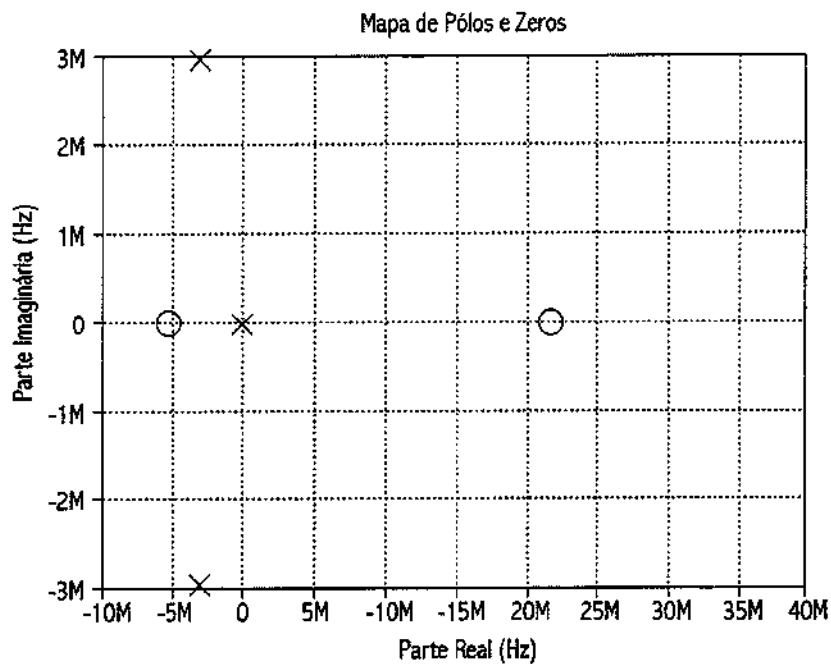
Apesar da frequência de ganho unitário, ganho DC e dos zeros terem tido uma boa concordância com a teoria, os valores dos pólos são discrepantes. Principalmente os valores dos pólos complexos. Como os pólos complexos ocorreram bem antes do valor teórico, a fase sofreu um incremento no seu atraso. conseqüentemente o valor da margem de fase na simulação não é maior que 60° . Mesmo com a discrepância entre estes valores teóricos e simulados, o amplificador excedeu as metas propostas na Seção 2.2 e, por isso, não foram feitas modificações para rearranjar os pólos.

4.6 COMPENSAÇÃO EM FREQUÊNCIA COM CONTROLE DO FATOR DE AMORTECIMENTO

Pelas propostas anteriores, vimos que o aninhamento de dois capacitores de compensação causa uma redução na frequência de ganho unitário. Para obter maiores valores de produto ganho-banda é necessário ou aumentar g_{MIII} ou diminuir C_{III} . A conseqüência é que o primeiro aumenta o consumo e o segundo diminui o valor máximo da carga capacitiva na saída.

Para contornar a situação, em [26] é proposto um novo método de compensação em frequência que não usa o aninhamento de capacitores para estabilizar um amplificador de três estágios. O novo modelo é mostrado na Figura 4–28. Pela figura vemos que o novo modelo ainda utiliza dois capacitores de compensação, porém apenas um deles, o capacitor C_{C1} , fecha uma malha entre a

saída do último estágio e a entrada do segundo estágio. O capacitor C_{c2} não está no caminho do sinal, pertencendo apenas a um amplificador auxiliar.



(b)

Figura 4-27. Simulações do amplificador com compensação em frequência tipo Miller aninhada com antecipação. (a) Diagrama de Bode. (b) Posicionamento de pólos e zeros.

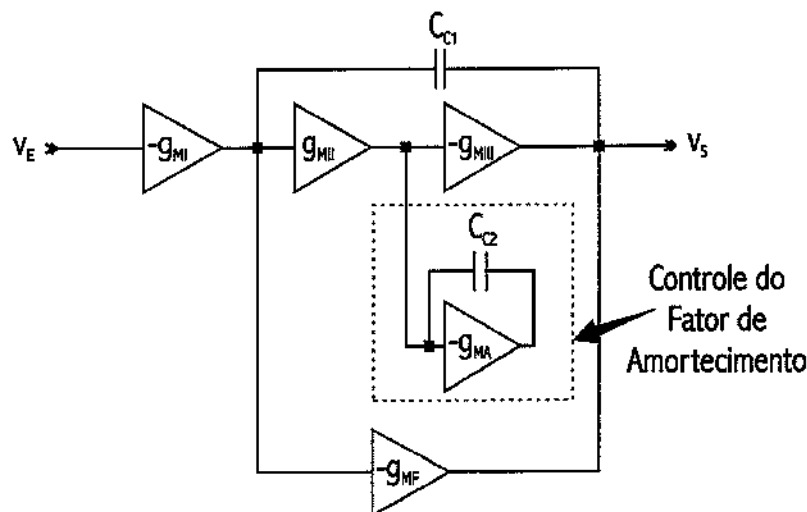


Figura 4-28. Diagrama de blocos do amplificador de três estágios com compensação em frequência com controle do fator de amortecimento.

O amplificador auxiliar usado é um pequeno amplificador, de baixo ganho, que tem a função apenas de controlar o fator de amortecimento do circuito total. No projeto dos amplificadores com capacitâncias aninhadas, vemos pelas funções de transferência que todos eles possuem o termo em s da equação de segundo grau do denominador dependente de C_{C2} . Pela teoria clássica de controle¹ [27]

este termo tem coeficiente igual a $\frac{2 \cdot \zeta}{\omega_N}$ e, portanto, o fator de amortecimento ζ se

relaciona com os parâmetros do circuito da Figura 4-6a por $\zeta = \sqrt{\frac{C_{C2} \cdot g_{MIII}}{4 \cdot C_{III}}}$. Ou

seja, o fator de amortecimento é diretamente proporcional à raiz quadrada da capacitância de compensação C_{C2} . O fato do circuito na Figura 4-28 não incorporar C_{C2} externo faz com que o fator de amortecimento diminua drasticamente, pois o valor de C_{C2} dependerá apenas de capacitâncias parasitas. Baixos valores de amortecimento podem tornar o circuito instável quando operado em malha fechada.

¹ É considerado que a função de transferência de um sistema linear com dois polos complexos seja dada por $H_{2^\circ \text{ grau}} = \frac{1}{\frac{s^2}{\omega_N^2} + \frac{2 \cdot \zeta}{\omega_N} \cdot s + 1}$.

A Figura 4-29 mostra uma comparação do diagrama de Bode de um amplificador de três estágios com compensação Miller aninhada, na curva em linha tracejada, e um amplificador com compensação Miller aninhada sem C_{C2} , na curva em linha cheia.

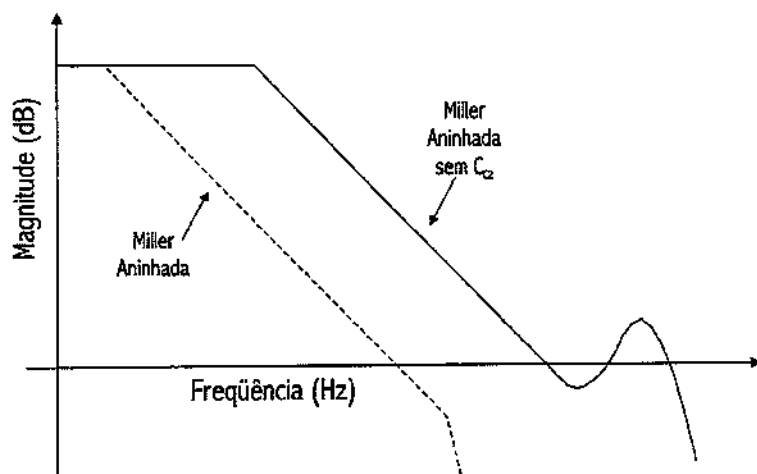


Figura 4-29. Comparação da compensação de um amplificador de três estágios com C_{C2} (linha tracejada) e sem C_{C2} (linha cheia).

Para evitar o pico de frequência é usado o bloco de controle de fator de amortecimento, mostrado no quadrado tracejado da Figura 4-28. O bloco de controle de amortecimento é inserido na saída do segundo estágio e executa a função de um capacitor dependente da frequência. Para baixas frequências, C_{C2} é aberto e portanto o bloco de controle do fator de amortecimento não influencia na resposta em frequência. Com o aumento da frequência a impedância equivalente a C_{C2} diminui e uma parte da corrente que sai do segundo estágio é absorvida pela transcondutância do amplificador auxiliar. Perceba que não importa o valor exato de C_{C2} : a partir do momento em que a condutância devido a C_{C2} for maior que a condutância de saída do amplificador auxiliar, o segundo estágio começa a sentir o efeito de absorção de corrente. Como a absorção de corrente é feita pela transcondutância do amplificador auxiliar, temos que o segundo estágio vê este amplificador como se fosse uma condutância g_{MA} em paralelo com G_{II} . Esta

diminuição de impedância proporcionará um controle do fator de amortecimento através de g_{MA} .

Assim, temos um modelamento simples para a compensação em frequência proposta. A Figura 4-30a mostra os dois últimos estágios do amplificador principal mais o bloco de controle do fator de amortecimento modelado como um resistor $1/g_{MA}$. Como temos um amplificador sem realimentação, os pólos estão nas saídas dos estágios.

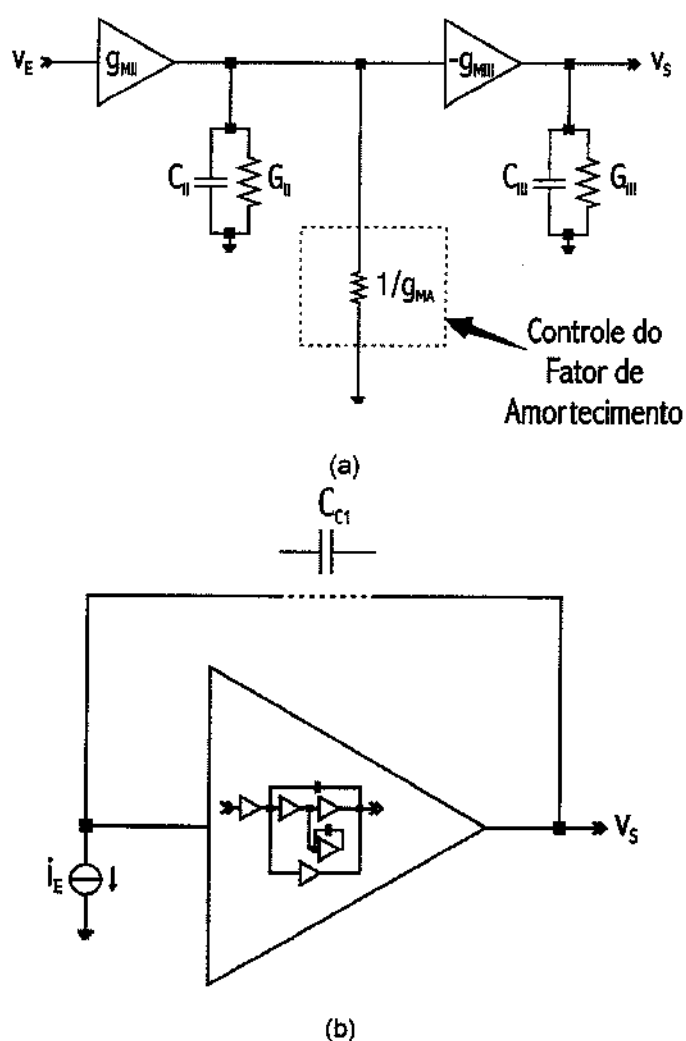


Figura 4-30. Modelamento da função de transferência. (a) Modelo do amplificador quando a impedância equivalente de C_{C2} comporta-se como um curto-circuito. (b) Circuito equivalente com a malha de realimentação formada por C_{C1} fechada.

Os valores dos pólos são $p'_{II} = \frac{g_{MA}}{C_{II}}$ e $p'_{III} = \frac{G_{III}}{C_{III}}$. O ganho DC é dado por

$$A_{DC} = \frac{g_{MII} \cdot g_{MIII}}{G_{III} \cdot g_{MA}}. \text{ A impedância de saída do amplificador auxiliar é desprezada,}$$

sem perda de generalização. Obtemos, portanto, a seguinte função de transferência

$$\frac{v_s}{v_E} = \frac{A_{DC}}{\left(1 + \frac{s}{p'_{II}}\right) \cdot \left(1 + \frac{s}{p'_{III}}\right)}. \quad (4-57)$$

Quando o primeiro estágio é inserido e a malha de C_{C1} é fechada temos a situação mostrada na Figura 4-30b. Em altas freqüência C_{C1} é um curto-circuito, portanto, podemos aplicar a expressão de um sistema realimentado com ganho unitário, dada por $\Delta = 1 + \beta \cdot A(s)$, onde $A(s)$ é (4-57) e $\beta = 1$. Achamos

$$\Delta(s) = \frac{s^2}{p'_{II} \cdot p'_{III}} + s \cdot \left(\frac{1}{p'_{II}} + \frac{1}{p'_{III}}\right) + (1 + A_{DC}) \approx \frac{s^2}{p'_{II} \cdot p'_{III}} + s \cdot \frac{1}{p'_{III}} + A_{DC}. \quad (4-58)$$

A aproximação acima é válida considerando que a carga do último estágio seja alta e que o ganho DC do amplificador seja também alto. Para as especificações propostas, estas condições são satisfeitas.

Na Figura 4-30b, quando a freqüência não é alta o suficiente para considerar o caminho por C_{C1} em curto-circuito, o amplificador de dois estágios interno ao bloco de transcondutância mostrado pode ser visto como um simples bloco de ganho. Assim, temos um integrador de corrente. A função de transferência deste integrador é $\frac{v_s}{v_E} = -\frac{1}{s} \cdot C_{C1}$, sendo que se a corrente de entrada for gerada por uma transcondutância teremos um integrador de tensão com função de transferência dada por $\frac{v_s}{v_E} = -\frac{g_{MI}}{s} \cdot C_{C1}$. Juntando os pólos de

alta e de baixa frequência, temos a função de transferência aproximada para o amplificador de três estágios dada por

$$\frac{v_s}{v_E} = \frac{GB}{s \cdot \left(\frac{s^2}{p'_{II} \cdot p'_{III} \cdot A_{DC}} + s \cdot \frac{1}{p'_{III} \cdot A_{DC}} + 1 \right)}, \quad (4-59)$$

onde $GB = \frac{g_{MI}}{C_{C1}}$. Da mesma forma que para o amplificador com compensação

Miller aninhada, o fato do pólo dominante ser em 0Hz na Equação (4-59) não muda as conclusões da análise, pois como vimos, em todos os amplificadores os pólos dominantes eram menor que 1Hz, validando a aproximação. Esta função de transferência possui dois pólos de alta frequência dados por

$$p_I = -\frac{p'_{II}}{2} + \frac{p'_{II}}{2} \cdot \sqrt{1 - \frac{4 \cdot p'_{III} \cdot A_{DC}}{p'_{II}}} \quad (4-60a)$$

e

$$p_{III} = -\frac{p'_{II}}{2} - \frac{p'_{II}}{2} \cdot \sqrt{1 - \frac{4 \cdot p'_{III} \cdot A_{DC}}{p'_{II}}} \quad (4-60b)$$

Para melhorar o desempenho do amplificador, foi implementado um estágio de saída classe AB. Este estágio interliga a saída do primeiro estágio diretamente na saída usando o transistor M13. A transcondutância desse estágio foi feita igual à transcondutância do estágio de saída, ou seja, $g_{MF} = g_{MIII}$. Com o modelamento a seguir, veremos que (4-59) aproxima a função de transferência completa fazendo $g_{MF} = 0$.

Com os conceitos expostos acima, temos a implementação do amplificador com compensação em frequência com controle do fator de amortecimento mostrado na Figura 4-31a.

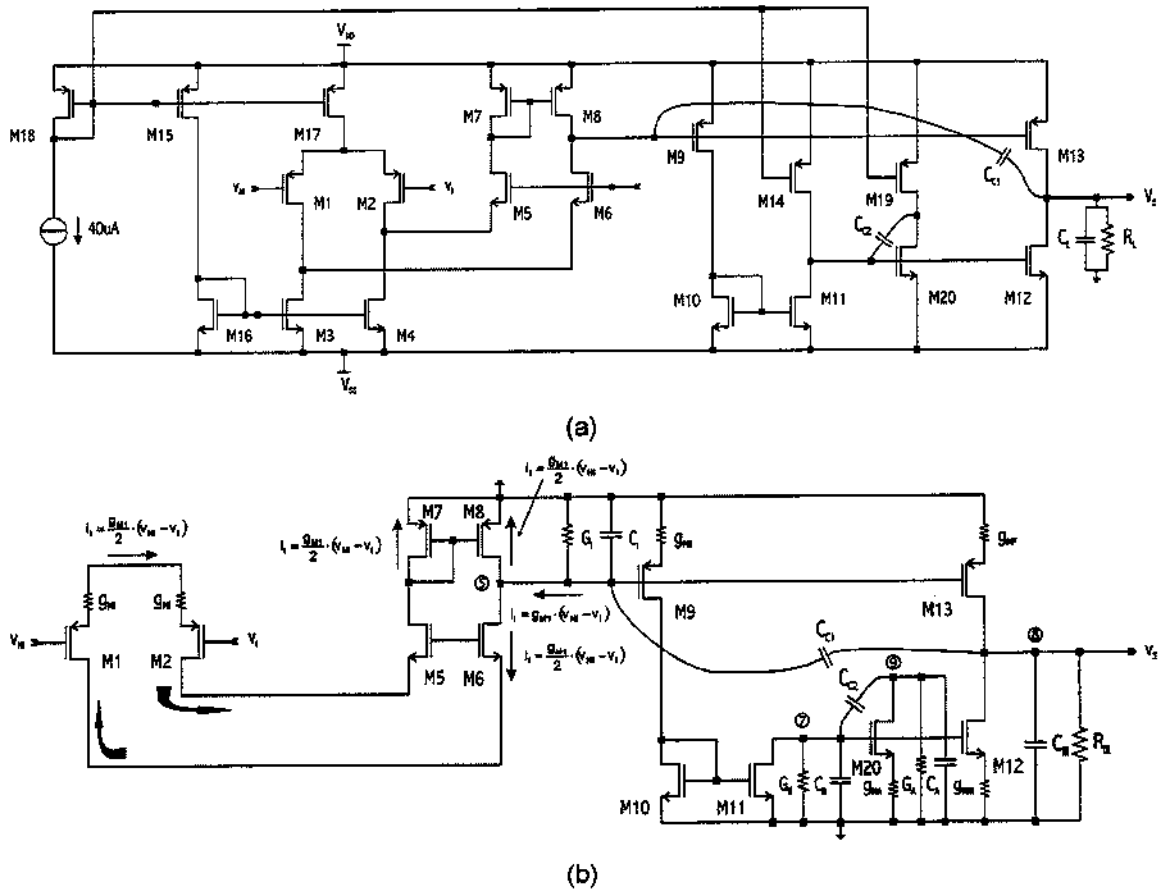


Figura 4-31. Amplificador de três estágios. (a) Amplificador com compensação em frequência com controle do fator de amortecimento. (b) Modelo de pequenos sinais para cálculo da função de transferência.

Do modelo de pequenos sinais da Figura 4-31b, foi obtido o conjunto de equações de nós (4-61). Os números ao lado das equações referem-se aos nós onde estas equações são calculadas.

$$\begin{aligned}
 \textcircled{5} \quad & -(v_{N1} - v_1) \cdot g_{M1} = v_5 \cdot G_1 + v_5 \cdot s \cdot C_1 + (v_5 - v_8) \cdot s \cdot C_{C1} \\
 \textcircled{7} \quad & v_5 \cdot g_{M11} = v_7 \cdot G_{11} + v_7 \cdot s \cdot C_{11} + (v_7 - v_9) \cdot s \cdot C_{C2} \\
 \textcircled{8} \quad & (v_5 - v_8) \cdot s \cdot C_{C1} - v_7 \cdot g_{M111} - v_5 \cdot g_{MF} = v_8 \cdot G_{111} + v_8 \cdot s \cdot C_{111} \\
 \textcircled{9} \quad & -v_7 \cdot g_{MA} + s \cdot C_{C2} \cdot (v_7 - v_9) = v_9 \cdot G_A + v_9 \cdot s \cdot C_A
 \end{aligned} \tag{4-61}$$

Resolvendo o sistema acima e fazendo as aproximações necessárias, temos a função de transferência (4-62) para o circuito da Figura 4-31a.

$$\frac{v_s}{v_{NI} - v_I} = \frac{A_o \cdot \left[1 + \frac{C_{II} \cdot g_{MF} - C_{C1} \cdot g_{MA}}{g_{MII} \cdot g_{MIII} + g_{MF} \cdot g_{MA}} \cdot s - \frac{C_{II} \cdot C_{C1}}{g_{MII} \cdot g_{MIII} + g_{MF} \cdot g_{MA}} \cdot s^2 \right]}{\left(1 + s \cdot \frac{C_{C1}}{G_I} \cdot \frac{g_{MII}}{G_{II}} \cdot \frac{g_{MIII}}{G_{III}} \right) \cdot \left[1 + s \cdot \frac{C_{II} \cdot g_{MA}}{g_{MII} \cdot g_{MIII} + g_{MF} \cdot g_{MA}} + s^2 \cdot \frac{C_{II} \cdot C_{II}}{g_{MII} \cdot g_{MIII} + g_{MF} \cdot g_{MA}} \right]} \quad (4-62)$$

A dedução simplificada da função de transferência (4-59) levou em consideração que o pólo dominante do circuito vem do segundo estágio e que os pólos complexos são os pólos do primeiro e último estágios. A movimentação destes pólos é mostrada na Figura 4-32c. No entanto, conforme o pólo dominante seja outro que não o pólo na saída do segundo estágio, a movimentação dos pólos muda. As Figuras 4-32a, 4-32b, 4-32d, 4-32e e 4-32f mostram as várias movimentações possíveis para um amplificador de três estágios.

Como vemos pela função de transferência (4-62), os zeros dependem da capacitância parasita C_{II} e, portanto, eles ocorreram em alta freqüência, sendo um zero no semiplano direito e um no semiplano esquerdo em mais baixa freqüência. Como o termo quadrático do denominador é também dependente de C_{II} , os valores dos pólos complexos serão altos, resultando em aumento na freqüência de ganho unitário do circuito. Vemos também que o termo em s da função quadrática depende diretamente de g_{MA} . Como foi mostrado na dedução simplificada da função de transferência, o valor desta transcondutância deverá ser ajustada para controlar o fator de amortecimento dos pólos complexos. De fato, temos

$$\zeta = \frac{g_{MA}/2}{\sqrt{C_{II} \cdot (g_{MII} \cdot g_{MIII} + g_{MF} \cdot g_{MA})}}.$$

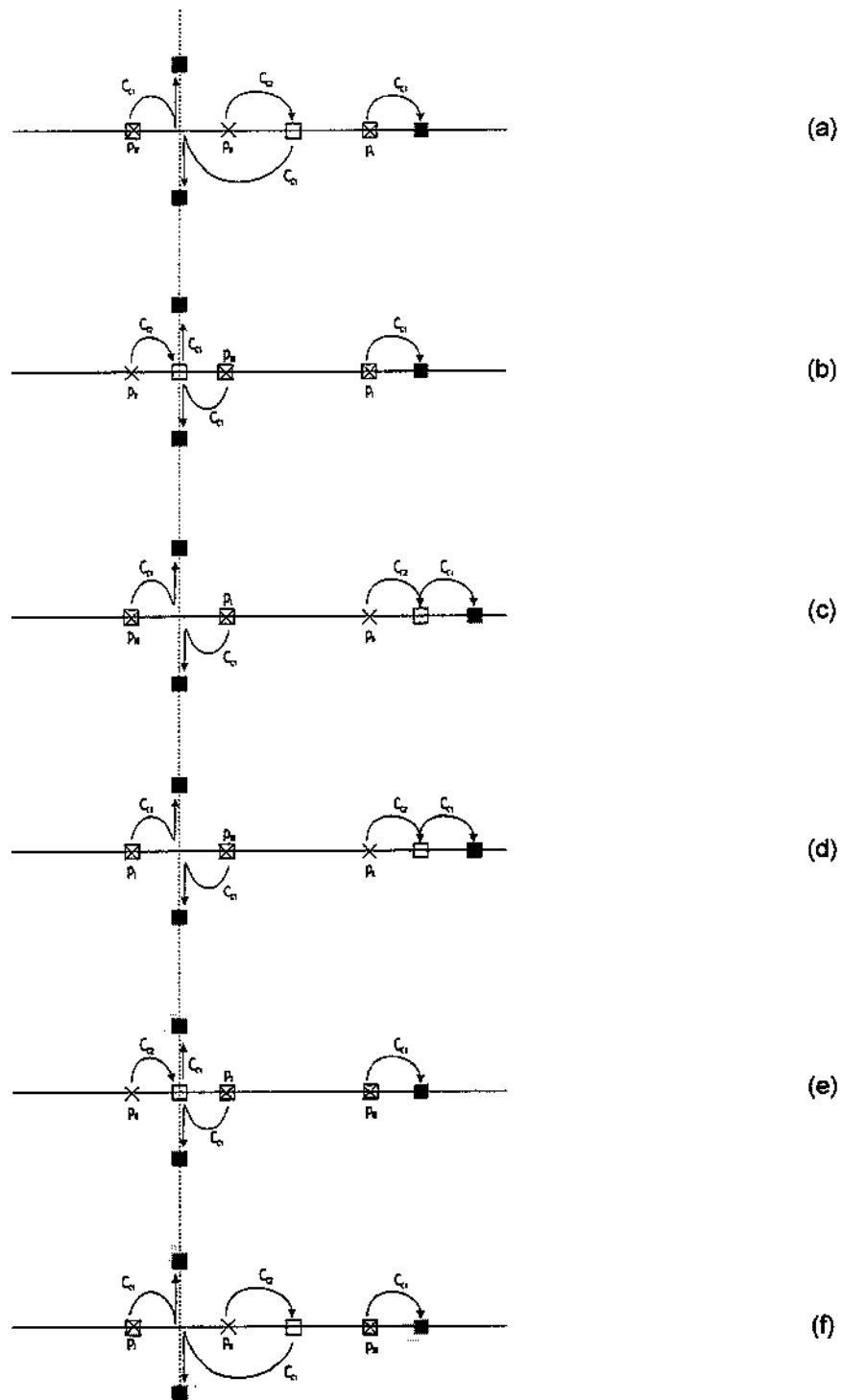


Figura 4-32. Movimentação dos pólos com a inclusão de C_{C1} e C_{C2} . A cruz representa posição inicial dos pólos. O quadrado vazio representa a posição intermediária dos pólos com a inclusão de C_{C2} . O quadrado cheio representa a posição final dos pólos com a inclusão de C_{C1} . (a) $p_I < p_{II} < p_{III}$. (b) $p_I < p_{III} < p_{II}$. (c) $p_{II} < p_I < p_{III}$. (d) $p_{II} < p_{III} < p_I$. (e) $p_{III} < p_I < p_{II}$. (f) $p_{III} < p_{II} < p_I$.

Por fim, se fizermos $g_{MF} = g_{MII}$, a função de transferência do circuito é dada por

$$\frac{v_s}{v_{NI} - v_I} = \frac{A_o \cdot \left[1 - \frac{C_{II} \cdot g_{MII} - C_{C1} \cdot g_{MA}}{g_{MIII} \cdot (g_{MII} + g_{MA})} \cdot s - \frac{C_{II} \cdot C_{C1}}{g_{MIII} \cdot (g_{MII} + g_{MA})} \cdot s^2 \right]}{\left(1 + s \cdot \frac{C_{C1}}{G_I} \cdot \frac{g_{MII}}{G_{II}} \cdot \frac{g_{MIII}}{G_{III}} \right) \cdot \left[1 + s \cdot \frac{C_{III} \cdot g_{MA}}{g_{MIII} \cdot (g_{MII} + g_{MA})} + s^2 \cdot \frac{C_{II} \cdot C_{III}}{g_{MIII} \cdot (g_{MII} + g_{MA})} \right]} \quad (4-63)$$

4.6.1 CRITÉRIO DE ESTABILIDADE PARA COMPENSAÇÃO COM CONTROLE DO FATOR DE AMORTECIMENTO

Baseado nas equações dos pólos, dadas por (4-60a) e (4-60b), vemos que dependendo do valor da razão $\frac{4 \cdot p'_{III} \cdot A_{DC}}{p'_{II}}$ comparado com a unidade, os pólos p_I e p_{III} são complexos conjugados. Devido a isto, podemos optar por uma abordagem de pólos complexos, usando uma resposta em frequência do tipo Butterworth para o amplificador operando em malha fechada com realimentação unitária.

Para termos resposta em frequência do tipo Butterworth, devemos ter

$$H_{CL}(s) = \frac{A(s)}{1 + \beta \cdot A(s)} = \frac{1}{\left(\frac{s}{\omega_o} \right)^3 + 2 \cdot \left(\frac{s}{\omega_o} \right)^2 + 2 \cdot \left(\frac{s}{\omega_o} \right) + 1}, \quad (4-64)$$

o que significa que a função de transferência do amplificador $A(s)$ deve ser

$$A(s) = \frac{1}{s \cdot \frac{2}{\omega_o} \cdot \left[\frac{1}{2} \cdot \left(\frac{s}{\omega_o} \right)^2 + \left(\frac{s}{\omega_o} \right) + 1 \right]}. \quad (4-65)$$

A partir de da função de transferência (4-62), podemos supor que os zeros estão em altas frequências e podem ser desprezados. Além disto, como

$s \cdot \frac{C_{C1}}{G_I} \cdot \frac{g_{MII}}{G_{II}} \cdot \frac{g_{MIII}}{G_{III}} \gg 1$, temos $1 + s \cdot \frac{C_{C1}}{G_I} \cdot \frac{g_{MII}}{G_{II}} \cdot \frac{g_{MIII}}{G_{III}} \approx s \cdot \frac{C_{C1}}{G_I} \cdot \frac{g_{MII}}{G_{II}} \cdot \frac{g_{MIII}}{G_{III}}$. Portanto,

podemos aproximar (4-62) por

$$\frac{V_S}{V_{NI} - V_I} \approx \frac{1}{s \cdot \frac{C_{C1}}{g_{MI}} \cdot \left[1 + s \cdot \frac{C_{III} \cdot g_{MA}}{g_{MIII} \cdot (g_{MII} + g_{MA})} + s^2 \cdot \frac{C_2 \cdot C_{III}}{g_{MIII} \cdot (g_{MII} + g_{MA})} \right]}. \quad (4-66)$$

Comparando (4-65) e (4-66) termo a termo, temos o sistema (4-67).

$$\begin{aligned} \frac{2}{\omega_o} &= \frac{C_{C1}}{g_{MI}} \\ \frac{1}{\omega_o} &= \frac{C_{III} \cdot g_{MA}}{g_{MIII} \cdot (g_{MII} + g_{MA})} \\ \frac{1}{2 \cdot \omega_o^2} &= \frac{C_{II} \cdot C_{III}}{g_{MIII} \cdot (g_{MII} + g_{MA})} \end{aligned} \quad (4-67)$$

Do conjunto de equações (4-67), podemos obter os critérios de compensação dados por (4-68a) e (4-68b).

$$C_{C1} = \frac{4}{\beta} \cdot \left(\frac{g_{MI}}{g_{MIII}} \right) \cdot C_{II} \quad (4-68a)$$

e

$$g_{MA} = \beta \cdot \left(\frac{C_{II}}{C_{III}} \right) \cdot g_{MIII}, \quad (4-68b)$$

onde $\beta = 1 + \sqrt{1 + 2 \cdot \left(\frac{C_{III}}{C_{II}} \right) \cdot \left(\frac{g_{MII}}{g_{MIII}} \right)} > 1$.

Percebe-se que o valor de C_{C1} é β vezes menor que no caso do amplificador com compensação Miller aninhada. O amplificador auxiliar não

representa um aumento de consumo significativo, pois o produto β vezes C_{II}/C_{III} decresce com o aumento de C_{III} . Concluimos que, para altas capacitâncias de carga, a compensação com controle do fator de amortecimento é extremamente eficiente. Por exemplo, em [26] é relatada a aplicação desta técnica de compensação para cargas de 100pF e 1000pF usando capacitores de compensação C_{C1} de 18pF e 55pF, respectivamente.

Como C_{C1} é β vezes menor que a correspondente capacitância usada no amplificador com compensação Miller aninhada, esperamos que a frequência de ganho unitário seja β maior neste caso. De fato, temos

$$GB = \frac{g_{MI}}{C_{C1}} = \frac{\beta}{4} \cdot \left(\frac{g_{MII}}{C_{III}} \right). \quad (4-69)$$

Os zeros podem, de fato, ser desprezados, como suposto acima, pois os coeficientes da função do numerador dependem de C_{II} e de C_{C1} que são menores que os correspondentes no caso do amplificador com capacitâncias aninhadas que não tenham cancelamento de zeros. Por isso, para calcular a margem de fase foram desprezados os defasamentos causados pelos zeros. Deste modo, a margem de fase é dada por

$$MF = 180^\circ - \operatorname{tg}^{-1} \left(\frac{GB}{p_D} \right) - \operatorname{tg}^{-1} \left(\frac{2 \cdot \zeta \cdot \frac{GB}{|p_{ND1}|}}{1 - \left(\frac{GB}{|p_{ND1}|} \right)^2} \right) \approx 60^\circ. \quad (4-70)$$

No circuito integrado de teste da próxima seção, foi usado $\beta = 4$. Utilizando as relações (4-68) calculamos $C_{C1} = 5\text{pF}$ e $g_{MA} = 140\mu\Omega^{-1}$. Como a escolha do valor de C_{C2} é arbitrária, escolhemos o valor de 0,5pF. Se o valor de C_{C2} for muito alto, ele começa a influenciar os coeficientes da função de transferência,

invalidando a proposta acima. Se C_{c2} for muito baixo, o fator de amortecimento dos pólos complexos é bastante limitado, tendo um comportamento semelhante ao que é mostrado na Figura 4-29. Porém, pelas simulações, o valor de C_{c1} calculado não foi suficiente para estabilizar o amplificador. Foi necessário usar pelo menos o dobro do valor calculado para obter uma resposta em frequência estável. Com isto o circuito de teste implementado usou $C_{c1} = 10\text{pF}$.

Utilizando estes critérios podemos calcular as raízes da função de transferência (4-62), referente ao circuito da Figura 4-31a. Os zeros e pólos são dados pelas Equações (4-71).

$$z_{SPD} = \frac{g_{MII} - 4 \cdot g_{MI}}{4 \cdot \pi \cdot C_{C1}} + \frac{g_{MIII} - 4 \cdot g_{MI}}{4 \cdot \pi \cdot C_{C1}} \cdot \sqrt{1 + \frac{4}{\beta} \cdot \frac{g_{MII} \cdot C_{III} + \beta \cdot g_{MIII} \cdot C_{II}}{\left(\frac{g_{MIII}}{4 \cdot g_{MI}} - 1\right)}} \approx 32\text{MHz} \quad (4-71a)$$

$$z_{SPE} = \frac{g_{MII} - 4 \cdot g_{MI}}{4 \cdot \pi \cdot C_{C1}} - \frac{g_{MIII} - 4 \cdot g_{MI}}{4 \cdot \pi \cdot C_{C1}} \cdot \sqrt{1 + \frac{4}{\beta} \cdot \frac{g_{MII} \cdot C_{III} + \beta \cdot g_{MIII} \cdot C_{II}}{\left(\frac{g_{MIII}}{4 \cdot g_{MI}} - 1\right)}} \approx -28\text{MHz} \quad (4-71b)$$

$$p_D \approx \frac{G_I}{2 \cdot \pi \cdot \frac{g_{MII}}{G_{II}} \cdot \frac{g_{MIII}}{G_{III}}} \approx -0,88\text{Hz} \quad (4-71c)$$

$$p_{ND1} = -\frac{g_{MA}}{4 \cdot \pi \cdot C_{II}} + \frac{g_{MA}}{4 \cdot \pi \cdot C_{II}} \cdot \sqrt{1 - \frac{4}{\beta^2} \cdot \frac{g_{MII} + g_{MA}}{g_{MIII}} \cdot C_{III}^2} \approx (-9,4 + j \cdot 9,4)\text{MHz} \quad (4-71d)$$

$$p_{ND1} = -\frac{g_{MA}}{4 \cdot \pi \cdot C_{II}} - \frac{g_{MA}}{4 \cdot \pi \cdot C_{II}} \cdot \sqrt{1 - \frac{4}{\beta^2} \cdot \frac{g_{MII} + g_{MA}}{g_{MIII}} \cdot C_{III}^2} \approx (-9,4 - j \cdot 9,4)\text{MHz} \quad (4-71e)$$

Como vemos por (4-71a) e (4-71b), a localização dos zeros é realmente afastada da frequência de ganho unitário, justificando de forma mais eficiente a não consideração destes no cálculo dos critérios de compensação.

A frequência de ganho unitário em malha aberta deverá valer

$$GB = \frac{g_{MI}}{2 \cdot \pi \cdot C_{C1}} = 2,3 \text{ MHz.} \quad (4-72)$$

Tal como suposto inicialmente, a limitação na freqüência de ganho unitário é eliminada devido ao não aninhamento de capacitâncias. Convém observar, no entanto, que este benefício só é alcançado para cargas capacitivas altas. Para baixas cargas capacitivas o valor de β pode ser baixo e, conseqüentemente, a capacitância de compensação C_{C1} será alta.

Referindo-se à Figura 4-29, é mostrado em linha grossa na Figura 4-33 uma complementação, mostrando o efeito do controle do fator de amortecimento.

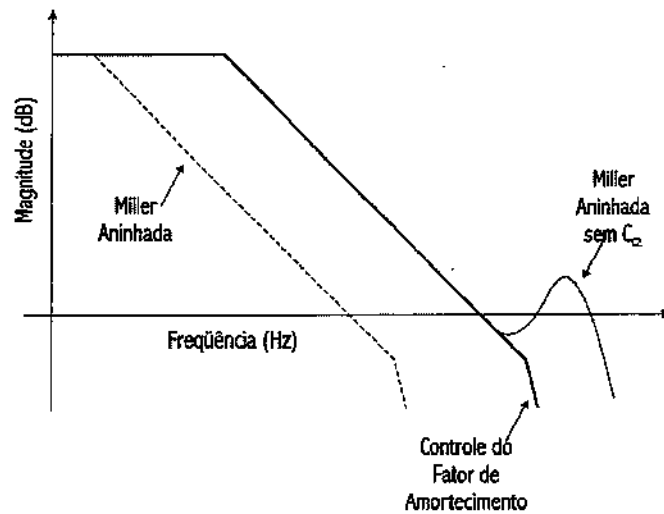


Figura 4-33. Comparação da compensação de um amplificador de três estágios com C_{C2} (linha tracejada), sem C_{C2} (linha cheia) e com controle do fator de amortecimento (linha grossa).

Os resultados da simulação são apresentados abaixo. No gráfico da Figura 4-34a temos o posicionamento de pólos e zero. No gráfico da Figura 4-34b temos o respectivo diagrama de Bode para o posicionamento de pólos e zero mostrado.

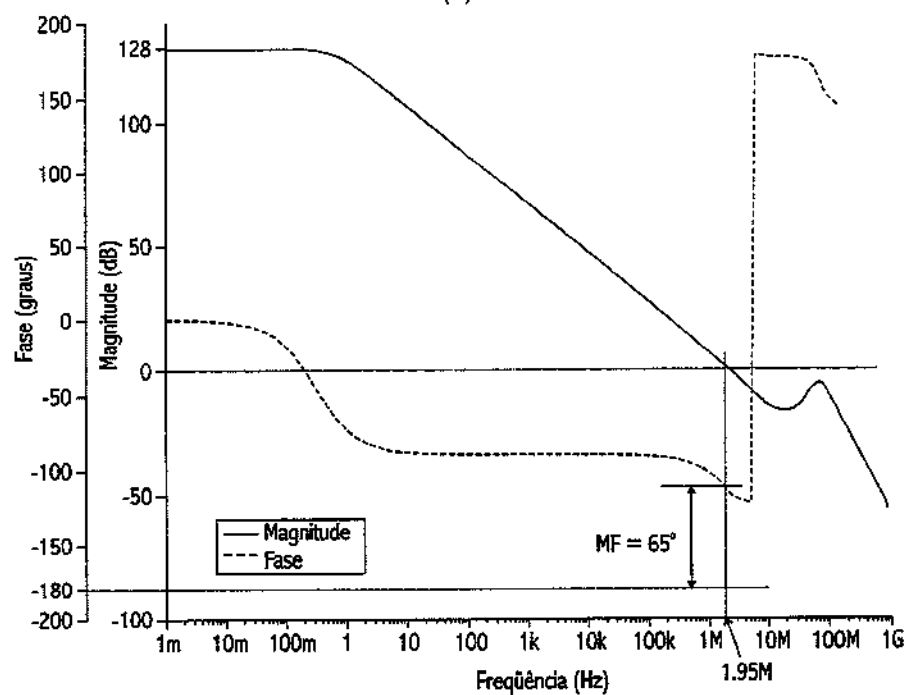
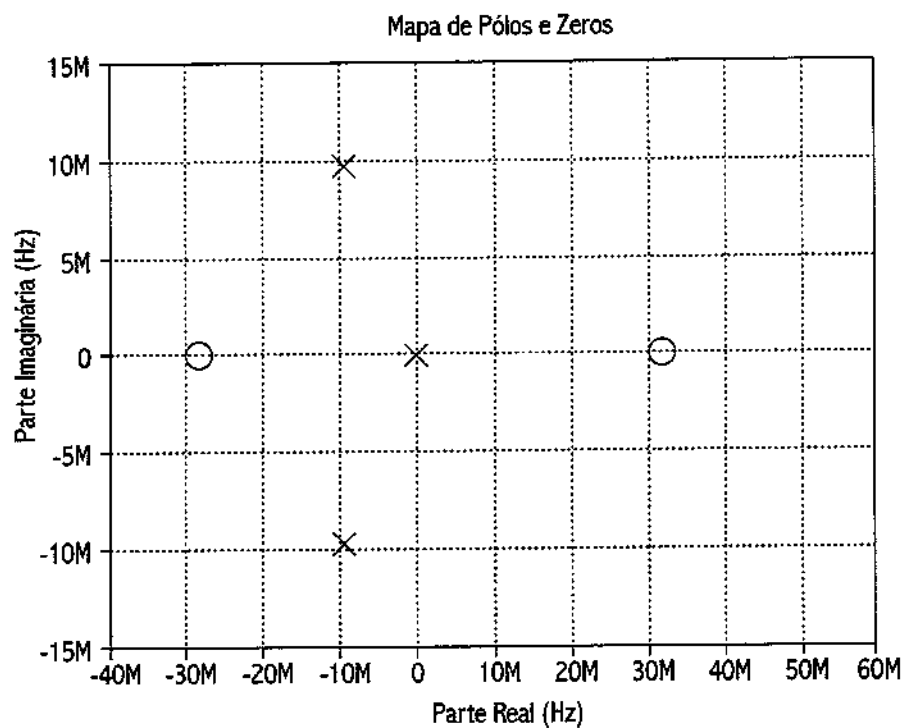


Figura 4-34. Simulações do amplificador com compensação em frequência com controle do fator de amortecimento. (a) Posicionamento de pólos e zeros. (b) Diagrama de Bode.

Capítulo 5

Implementação e Resultados Experimentais

Este capítulo abordará rapidamente a implementação e resultados experimentais dos dez circuitos estudados e projetados. Estes circuitos foram divididos em dois encapsulamentos distintos. Em seguida faremos uma comparação com os resultados calculados e simulados.

5.1 IMPLEMENTAÇÃO

Os amplificadores de dois e três estágios, foram fabricados em tecnologia CMOS 0,6 μ m da AMS¹. Os dez amplificadores operacionais foram encapsulados em três *chips*: um de 28 pinos com cinco amplificadores (DFCFC, NMC, NMCF, NMCNR e NGCC), outro, também de 28 pinos, com um amplificador (MC) e um de 40 pinos com quatro amplificadores (MCNR, MCMZC, MCMPC e MNMC).

Para cada amplificador, temos na Tabela 5-1 abaixo uma comparação da área ocupada.

Nº	SEÇÃO	AMPLIFICADOR	ÁREA	
			SEM CAPACITOR	COM CAPACITOR
1	3.1 - 3.1.1	MC	0,015 mm ²	0,024 mm ²
2	3.2	MCNR	0,015 mm ²	0,235 mm ²
3	3.3	MCMZC	0,020 mm ²	0,240 mm ²
4	3.4	MCMPC	0,034 mm ²	0,093 mm ²
5	4.1 - 4.1.1	NMC	0,040 mm ²	0,131 mm ²
6	4.2	NMCNR	0,040 mm ²	0,103 mm ²
7	4.3 - 4.3.1	MNMC	0,063 mm ²	0,188 mm ²
8	4.4 - 4.4.1	NGCC	0,051 mm ²	0,120 mm ²
9	4.5 - 4.5.1	NMCF	0,040 mm ²	0,086 mm ²
10	4.6 - 4.6.1	DFCFC	0,045 mm ²	0,070 mm ²

Tabela 5-1. Comparação dos valores das áreas ocupadas pelos amplificadores.

¹ O circuito número 1 da Tabela 5-1 foi implementado em tecnologia CMOS 0,8 μ m da AMS.

As fotomicrografias dos *chips* em encapsulamentos de 28 pinos são mostradas nas Figuras 5-1 e 5-2. Na Figura 5-3 é mostrada a fotomicrografia do *chip* de 40 pinos. Nestas figuras também estão destacadas as disposições dos circuitos dentro de cada *chip*.

Em todos os casos, a corrente de polarização do circuito é definida externamente através de um resistor. Esta implementação foi escolhida para dar flexibilidade na configuração do circuito, podendo permitir futuros estudos da influência da corrente de polarização em cada estrutura. A polarização do par *cascode* (M5/M6 na Figura 2-9b) é feita internamente através de um simples divisor resistivo apenas para facilitar a implementação. A saída do divisor polariza todos os pares *cascode*s de todos os circuitos. Nas Figuras 5-1 e 5-3 os divisores resistivos são apontados por setas.

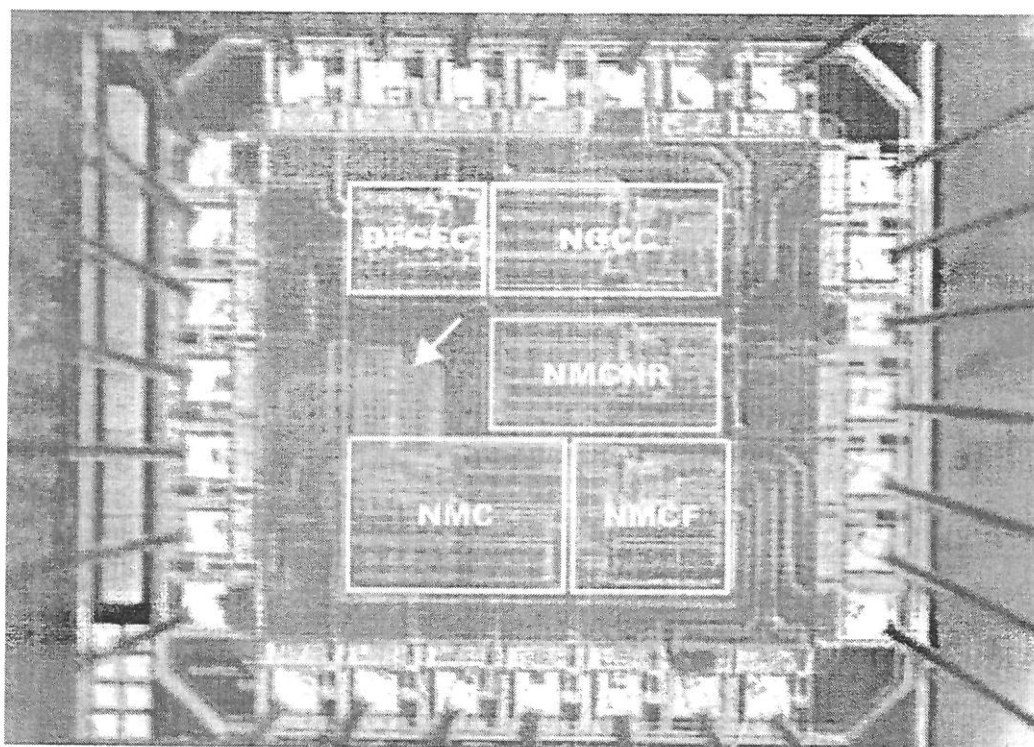


Figura 5-1. Fotomicrografia do *die* contendo cinco amplificadores.

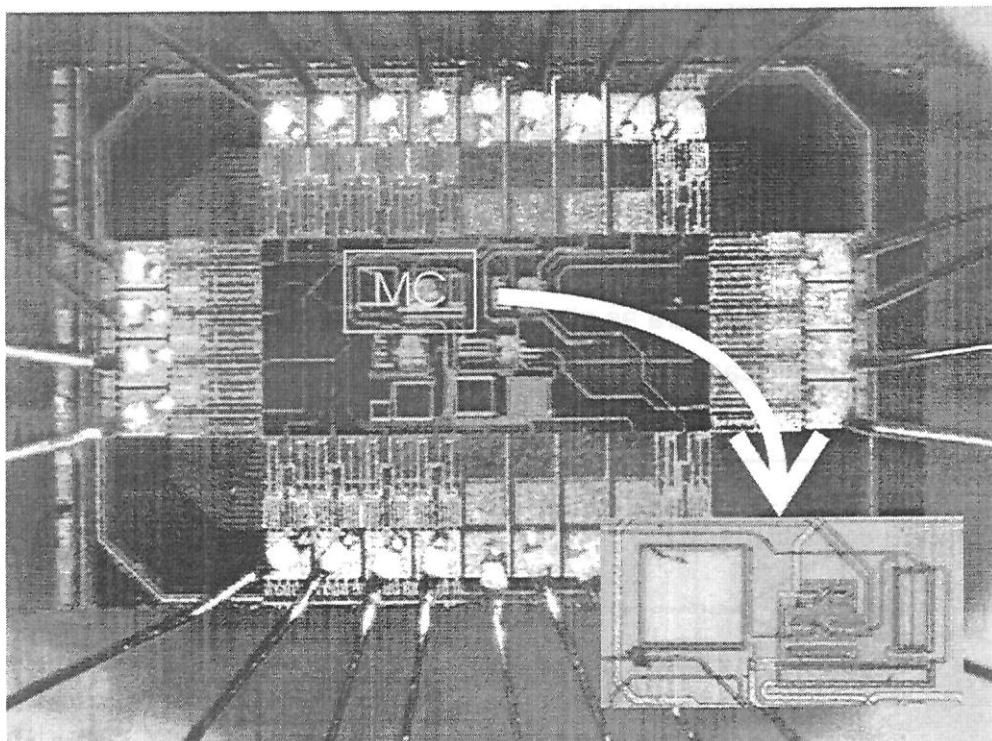


Figura 5-2. Fotomicrografia do *die* contendo um amplificador.

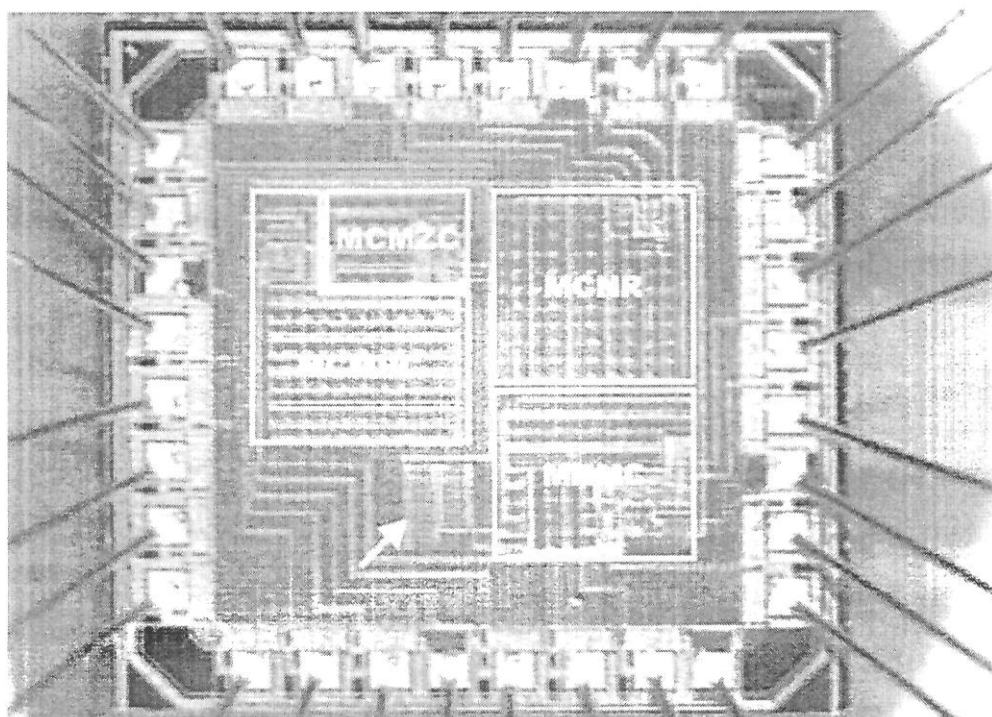


Figura 5-3. Fotomicrografia do *die* contendo quatro amplificadores.

5.2 RESULTADOS EXPERIMENTAIS

Para cada um dos circuitos foi medida a curva de Bode em duas situações diferentes. A primeira foi com o amplificador na configuração de seguidor de tensão (*voltage follower*) e a segunda foi como amplificador inversor com ganho variável A . A Figura 5-4a mostra o circuito usado na configuração de seguidor de tensão e a Figura 5-4b mostra as alterações necessárias para utilizar o circuito na configuração de amplificador inversor.

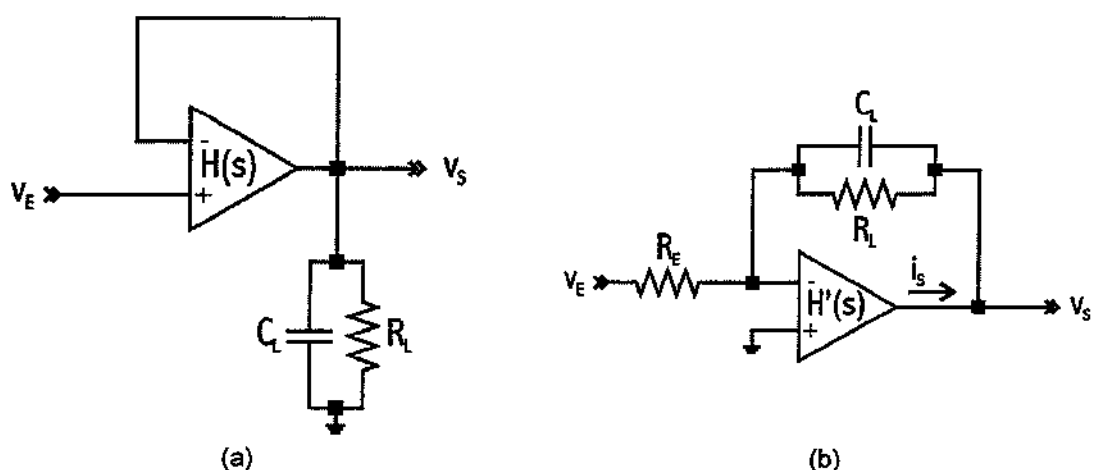


Figura 5-4. Configuração dos circuitos de teste. (a) Seguidor de tensão. (b) Amplificador de tensão.

Para o circuito da Figura 5-4a teremos como saída a função de transferência (5-1)².

$$\frac{V_S}{V_E} = \frac{H(s)}{1 + H(s)} = \frac{\text{Num}(s)}{\text{Num}(s) + \text{Den}(s)}. \quad (5-1)$$

² A função de transferência $H(s)$ é a função de transferência da tensão de entrada para a tensão de saída com o circuito em malha aberta com carga. Esta função é dada por $H(s) = \frac{V_S}{V_{Ni} - V_i} = \frac{\text{Num}(s)}{\text{Den}(s)}$.

A Equação (5-1) é bem conhecida da literatura. Para os amplificadores de dois estágios, esta configuração de seguidor de tensão resultará no próprio valor do produto ganho-banda quando a tensão de saída cair de 3dB em relação a entrada. Para amplificadores de três estágios, caso a aproximação de pólos complexos seja adotada, ocorrerá a movimentação de pólos descrita na Figura 4-11. Esta movimentação dobra o valor do produto ganho-banda em malha fechada em relação ao valor em malha aberta.

Para o circuito da Figura 5-4b, a função de transferência será dada por (5-2)³.

$$\frac{V_s}{V_E} = - \frac{H'(s) - (G_L + s \cdot C_L)}{[1 + H'(s)] \cdot (G_L + s \cdot C_L)} = - \frac{\text{Num}(s) - \text{Den}(s)}{\text{Den}(s) + \text{Num}(s) \cdot \frac{R_E}{R_L} \cdot (1 + s \cdot C_L \cdot R_L)} \quad (5-2)$$

Quando o valor de R_E é bastante próximo da resistência de carga, R_L , a raiz dominante do denominador é $p_D = 1/R_L \cdot C_L$, que é devido a carga. Porém, conforme o ganho do sistema, $A = R_L/R_E$, aumenta, o segundo termo do denominador de (5-2) tende a zero e, portanto, o denominador tende a $\text{Den}(s)$, que é a própria expressão do denominador da função de transferência da tensão de entrada para a tensão de saída em malha aberta com carga. Com isso, o valor do produto ganho-banda em malha fechada se aproxima do produto ganho-banda em malha aberta. Cada circuito foi testado para valores $A = 1$, $A = 10$ e $A = 100$. Como veremos, os valores medidos se aproximam dos valores calculados e simulados.

Foi utilizado na medida da resposta em frequência de todos os amplificadores o Network Analyser HP4195A. O esquema utilizado para a execução das medidas é mostrado abaixo na Figura 5-5.

³ Para transformar $H(s)$ em uma função de transferência da tensão de entrada para a corrente de saída do circuito em malha aberta e sem carga, considerou-se $H'(s) = \frac{i_s}{v_{NI} - v_I} = H(s) \cdot (G_L + s \cdot C_L)$.

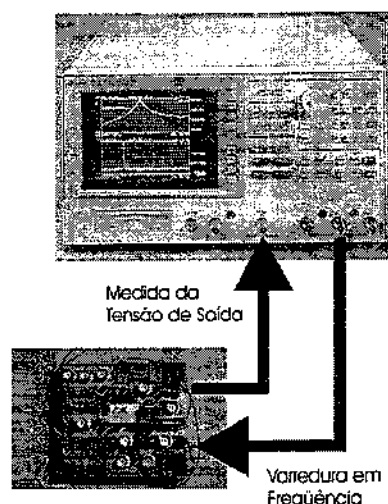


Figura 5-5. Arranjo de teste com o Network Analyser HP4195A e a placa de teste. O *chip* de teste encontra-se no meio da placa de teste.

5.2.1 COMPENSAÇÃO EM FREQUÊNCIA TIPO MILLER (MC)

O objetivo deste primeiro circuito é demonstrar que dependendo de qual relação de desigualdade mostrada na Figura 3-6b for satisfeita, o comportamento dos pólos no circuito limitarão a frequência de ganho unitário através de sua movimentação.

No caso do circuito implementado com corrente de polarização de saída de $20\mu\text{A}$ tínhamos $\frac{g_{MII}}{C_{II}} < \frac{1}{R_I \cdot C_I}$. Conforme a Seção 3.1, se aumentarmos a corrente

de polarização de 5 vezes, deveríamos obter uma frequência de ganho unitário de 1MHz . Esse aumento foi implementado e o amplificador resultante é mostrado na

Figura 5-2. Neste caso, temos $\frac{g_{MII}}{C_{II}} > \frac{1}{R_I \cdot C_I}$ ($\frac{905 \cdot 10^{-6}}{50 \cdot 10^{-12}} > \frac{1}{1,2 \cdot 10^6 \cdot 601 \cdot 10^{-15}}$).

Neste amplificador, a limitação de produto ganho-banda é extinta, pois se usarmos as condições de projeto dadas na Seção 3.1, o produto ganho-banda será sempre maior que $GB_{MAX} > 0,5 \cdot p_{ND}|_{C_G=0} = 0,5 \cdot 220 \cdot 10^3 = 110\text{kHz}$.

Com a corrente de polarização cinco vezes maior, temos que a relação W/L de M5 na Figura 3–8 deverá ser também cinco vezes maior. Portanto, o valor de g_{MII} também é multiplicado por cinco, e a capacitância de compensação, que é inversamente proporcional a g_{MII} será dividida por cinco, resultando em 18 pF.

O diagrama de Bode deste circuito, mostrando a frequência de ganho unitário em 1MHz é mostrado na Figura 5–6 abaixo.

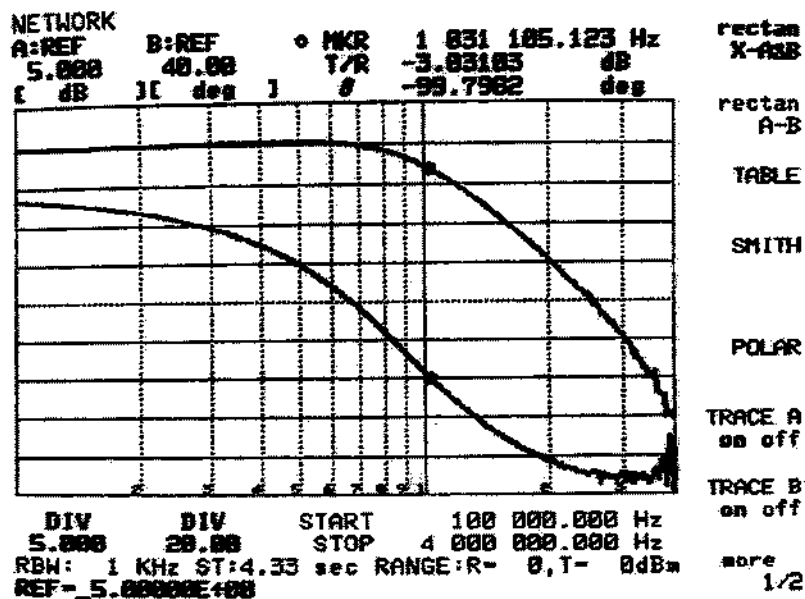


Figura 5–6. Diagrama de Bode do amplificador com compensação em frequência tipo Miller para corrente de polarização de segundo estágio de 100 μ A.

5.2.2 COMPENSAÇÃO EM FREQUÊNCIA TIPO MILLER COM CANCELAMENTO DE ZERO POR RESISTOR (MCNR)

Para o amplificador de dois estágios com estrutura de compensação em frequência tipo Miller com cancelamento de zero por resistor obtivemos os seguintes diagramas de Bode dos gráficos das Figuras 5–7 e 5–8 para a configuração seguidora de tensão e amplificador inversor, respectivamente.

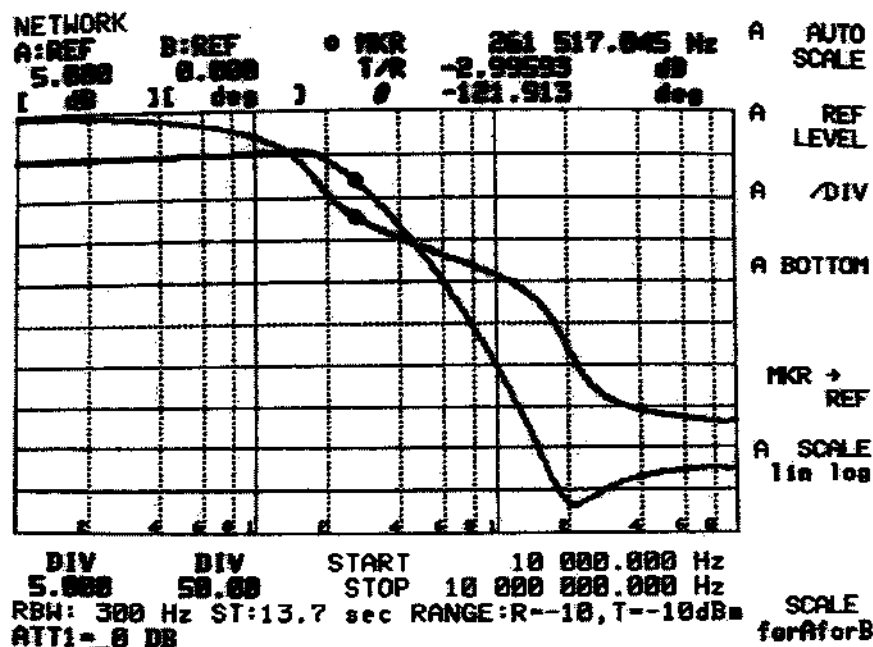


Figura 5-7. Diagrama de Bode do amplificador com estrutura de compensação em frequência tipo Miller com cancelamento de zero com resistor para a configuração de seguidor de tensão.

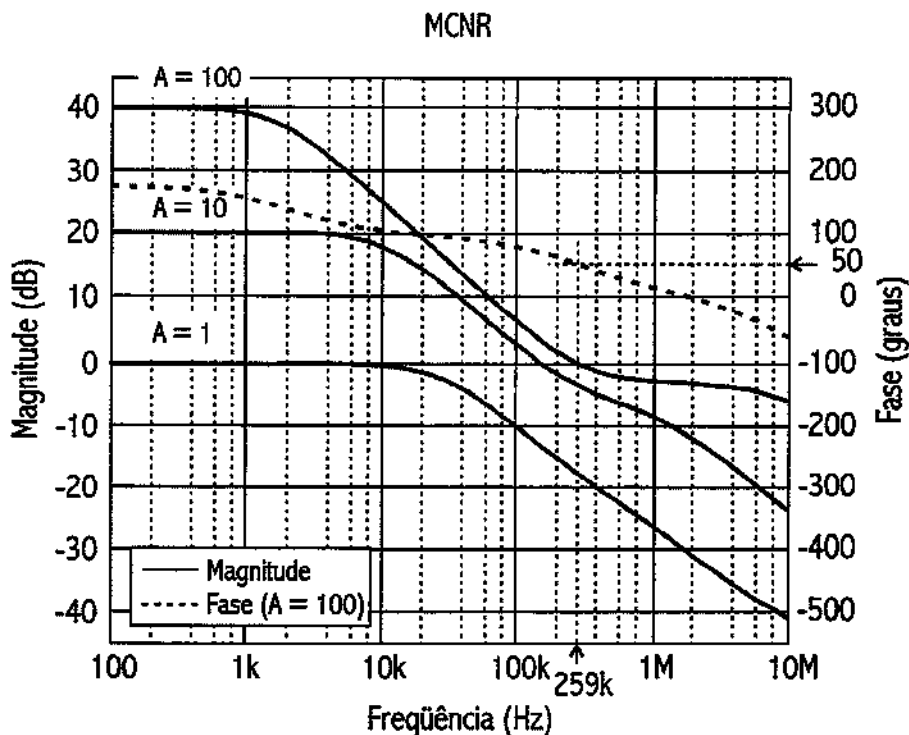


Figura 5-8. Curvas de ganho para a configuração amplificador inversor.

Os valores da frequência de -3dB do gráfico da Figura 5-7 e da frequência de ganho unitário do gráfico da Figura 5-8 são próximas uma da outra, como esperado. Como vemos pelas medidas, os valores experimental, calculado e simulado da frequência de ganho unitário estão todos próximos um do outro, sendo 259kHz , 247kHz e 220kHz , respectivamente.

Para este circuito, a margem de fase é cerca de 50° . Pela simulação era esperado uma margem de fase de 60° , enquanto pela teoria, teríamos algo próxima a 62° . Os valores estão todos dentro do esperado.

5.2.3 COMPENSAÇÃO EM FREQUÊNCIA TIPO MILLER COM CANCELAMENTO DE ZERO POR MULTI-CAMINHO (MCMZC)

Para o amplificador de dois estágios com estrutura de compensação em frequência do tipo Miller com cancelamento do zero por multi-caminho obtivemos os seguintes diagramas de Bode dos gráficos da Figura 5-9 e da Figura 5-10 para a configuração de seguidor de tensão e amplificador inversor, respectivamente.

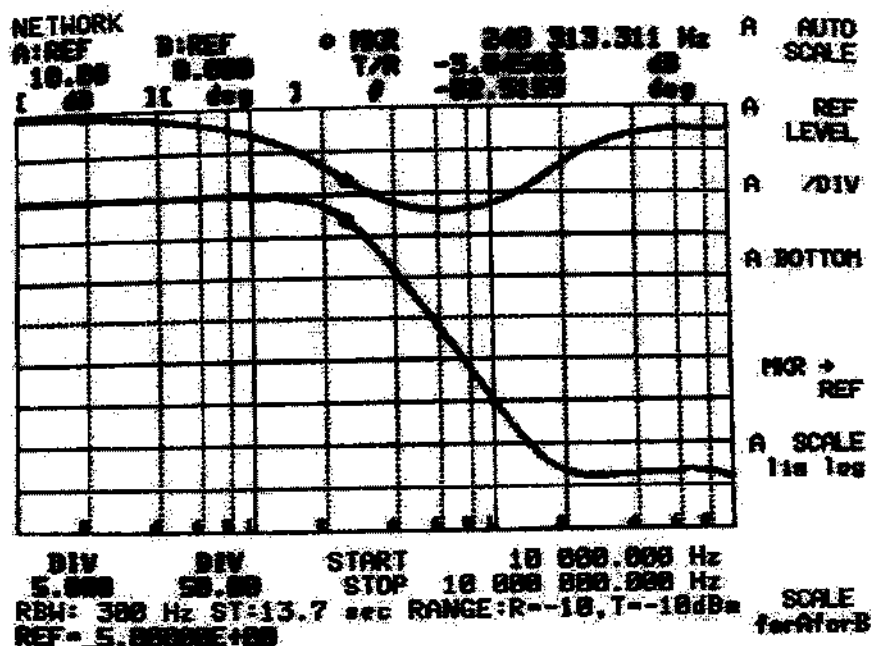


Figura 5-9. Diagrama de Bode do amplificador com estrutura de compensação em frequência tipo Miller com cancelamento de zero por multi-caminho para a configuração de seguidor de tensão.

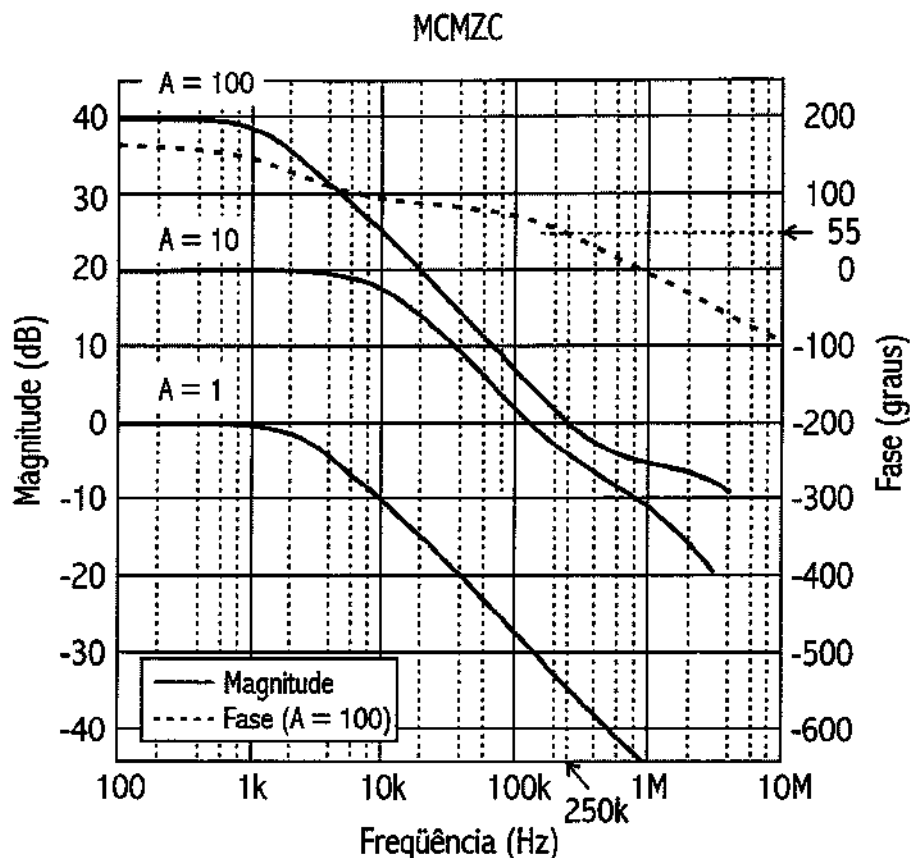


Figura 5–10. Curvas de ganho para a configuração amplificador inversor.

Os valores da frequência de -3 dB do gráfico da Figura 5–9 e da frequência de ganho unitário do gráfico da Figura 5–10 são próximas uma da outra, como esperado. Novamente, como vemos pelas medidas, os valores experimental, calculado e simulado da frequência de ganho unitário estão todos próximos um do outro, sendo 250 kHz , 248 kHz e 220 kHz , respectivamente.

Pelo gráfico da Figura 5–10 também percebemos que o zero foi movido para aproximadamente 500 kHz . Este é o zero que pela teoria deveria ter sido movido para infinito. Além disto, o zero parasita que aparece no gráfico da Figura 3–16b não parece constar nas medidas e sua origem na simulação não foi possível de ser identificada.

Para este circuito, a margem de fase é cerca de 55° . Pela simulação era esperado uma margem de fase de 68° , enquanto, pela teoria teríamos algo próxima a 63° . Os valores estão todos dentro do esperado.

5.2.4 COMPENSAÇÃO EM FREQUÊNCIA TIPO MILLER COM CANCELAMENTO DO SEGUNDO PÓLO POR MULTI-CAMINHO (MCMPC)

Para o amplificador de dois estágios com estrutura de compensação em frequência tipo Miller com cancelamento do segundo pólo pelo zero obtivemos os seguintes diagramas de Bode dos gráficos da Figura 5-11 e da Figura 5-12 para a configuração de seguidor de tensão e amplificador inversor, respectivamente.

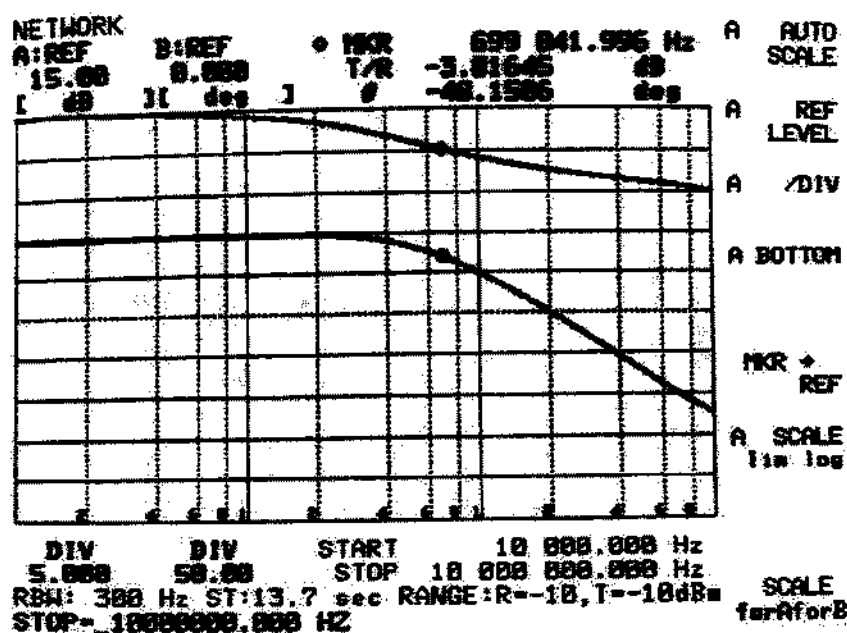


Figura 5-11. Diagrama de Bode do amplificador com estrutura de compensação em frequência tipo Miller com cancelamento do segundo pólo por multi-caminho para a configuração de seguidor de tensão.

Vemos, pelo gráfico da Figura 5-11, que a resposta em frequência realmente se aproxima bastante da configuração de um único pólo. Isto mostra que o casamento entre o zero e o pólo não dominante foi bastante preciso, conforme já previsto na Seção 3.4. Porém, vemos que um zero parasita ocorre por volta de 1,5MHz, atrasando a fase.

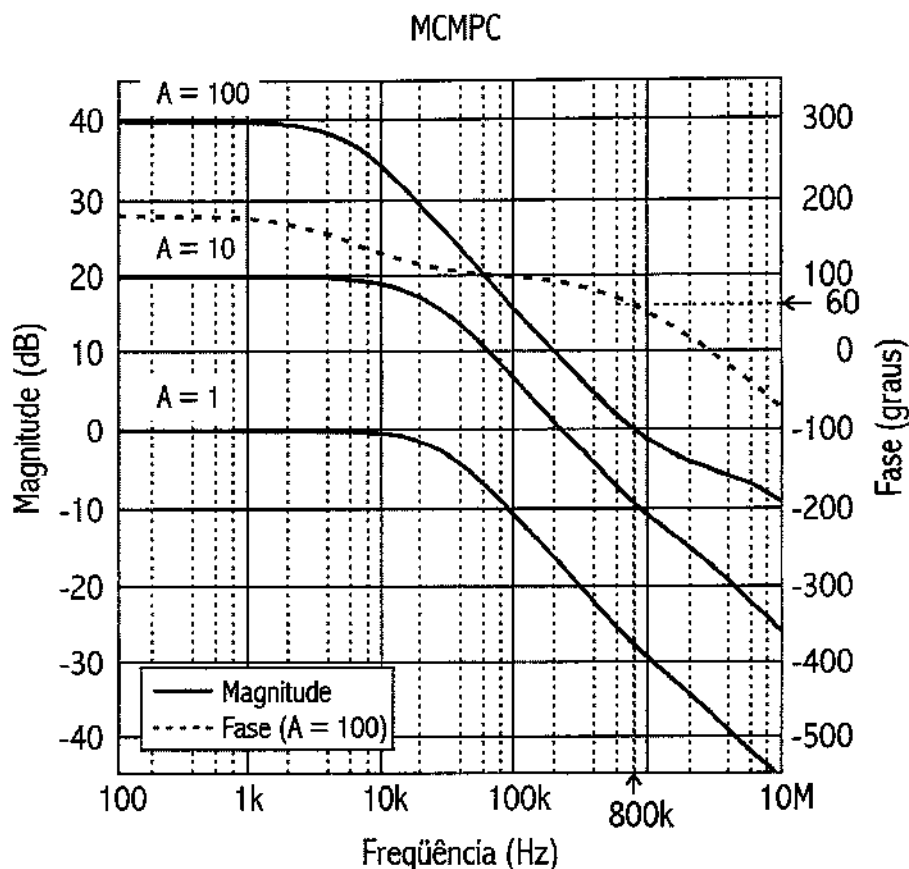


Figura 5–12. Curvas de ganho para a configuração amplificador inversor.

Entre os valores da frequência de -3 dB do gráfico da Figura 5–11 e da frequência de ganho unitário do gráfico da Figura 5–12 ocorre uma disparidade de aproximadamente 100 kHz , que não invalida a teoria. Pela medida experimental, pelo valor calculado e pelo valor simulado para a frequência de ganho unitário, vemos que todos estão próximos um do outro, sendo estes valores iguais a 800 kHz , 938 kHz e 860 kHz , respectivamente.

A margem de fase observada é de cerca de 60° . Este valor é mais baixo do que o valor de 90° esperado, justamente devido ao zero parasita comentado anteriormente.

5.2.5 COMPENSAÇÃO EM FREQUÊNCIA TIPO MILLER ANINHADA (NMC)

Para os amplificadores de três estágios foram feitas as mesmas medidas anteriores. Pelos resultados obtidos fica claro o deslocamento do pólo dominante para a configuração de pólos complexos. Este deslocamento é comentado na Seção 4.1.1 e mostra que o produto ganho-banda dobra para o circuito realimentado na configuração seguidor de tensão. Para a compensação em frequência do tipo Miller aninhada o diagrama de Bode no gráfico da Figura 5-13 mostra que o produto ganho-banda vale 1,9MHz para a configuração de seguidor de tensão, enquanto no diagrama de Bode do gráfico da Figura 5-14 mostra que o produto ganho-banda testado na configuração de amplificador inversor tende a 930kHz em malha aberta. Portanto, o primeiro valor é praticamente o dobro do segundo.

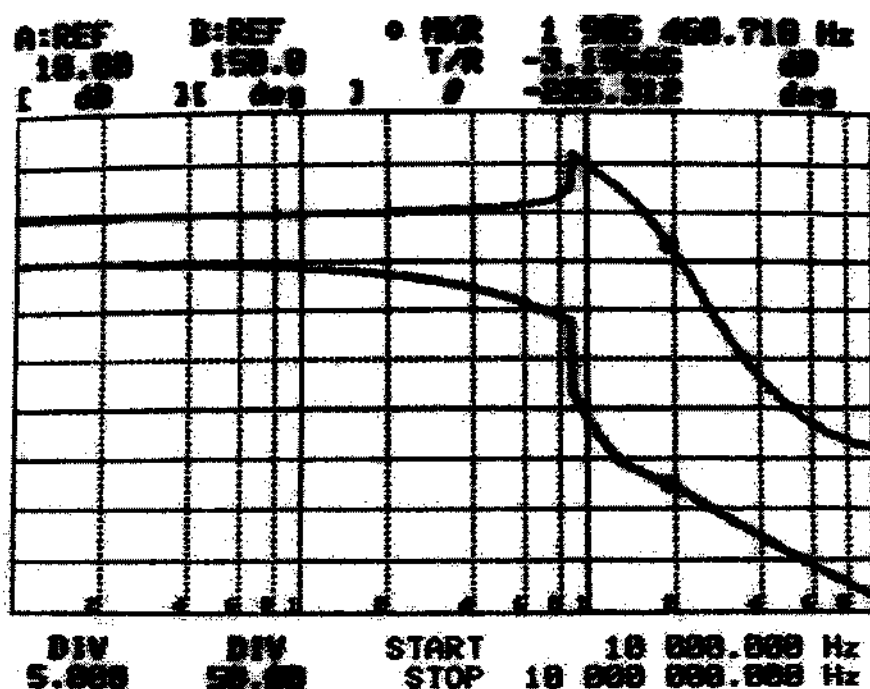


Figura 5-13. Diagrama de Bode do amplificador com estrutura de compensação em frequência tipo Miller aninhada para a configuração de seguidor de tensão.

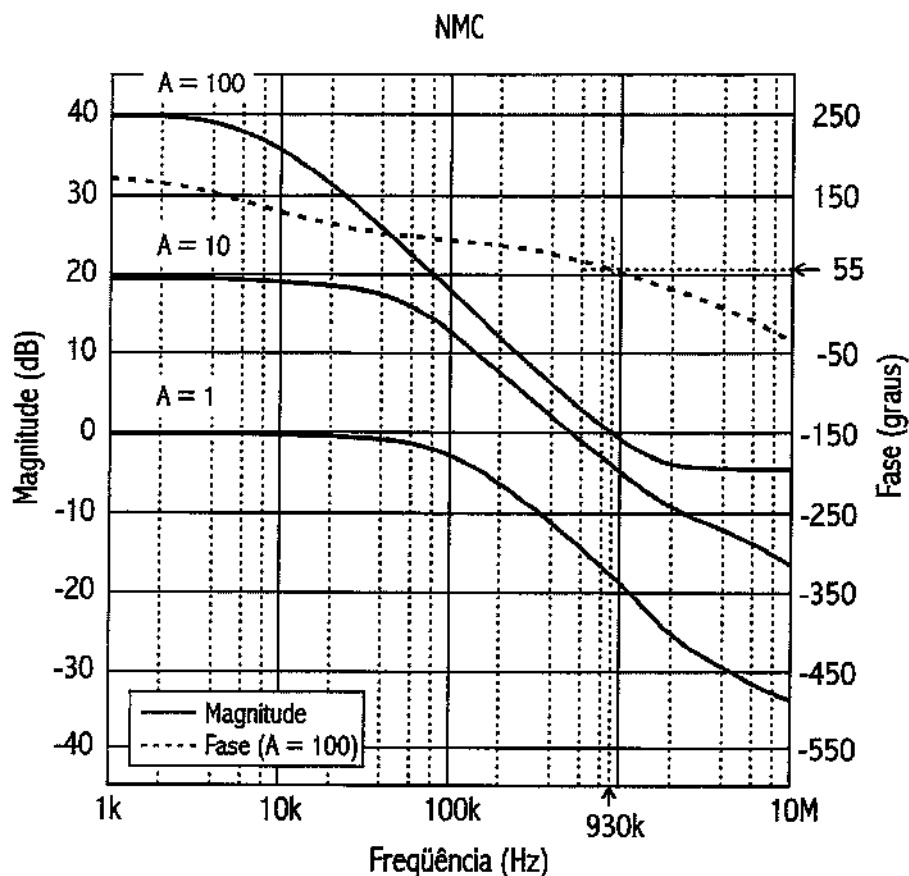


Figura 5-14. Curvas de ganho para a configuração amplificador inversor.

Comparando valores medido, teórico e simulado da frequência de ganho unitário para o circuito em malha aberta obtemos 930kHz, 898kHz e 900kHz, respectivamente. Portanto, temos uma boa concordância nos resultados.

Comparando o gráfico da Figura 5-13 com o gráfico da Figura 4-12 da Seção 4.1.1, ambos na configuração de seguidor de tensão, vemos uma diferença de aproximadamente 14% entre simulação e medida para a frequência de ganho unitário. No entanto, em relação ao valor teórico a diferença cai para apenas 5%.

Foi observado nas medidas uma margem de fase de 55° . Pela simulação era esperado uma margem de fase de 57° , enquanto pela teoria teríamos algo próxima a 60° . Como vemos, temos valores bastante próximos.

5.2.6 COMPENSAÇÃO EM FREQUÊNCIA TIPO MILLER ANINHADA COM CANCELAMENTO DE ZERO POR RESISTOR (NMCNR)

Na compensação em frequência do tipo Miller aninhada com o cancelamento do zero do semiplano direito através de um resistor foi alcançada uma frequência de ganho unitário um pouco maior que a anterior. O diagrama de Bode do gráfico da Figura 5-15 mostra que o produto ganho-banda vale 2,5MHz para a configuração de seguidor de tensão, enquanto o diagrama de Bode do gráfico da Figura 5-16 mostra que o produto ganho-banda testado na configuração de amplificador inversor tende a 1,1MHz em malha aberta.

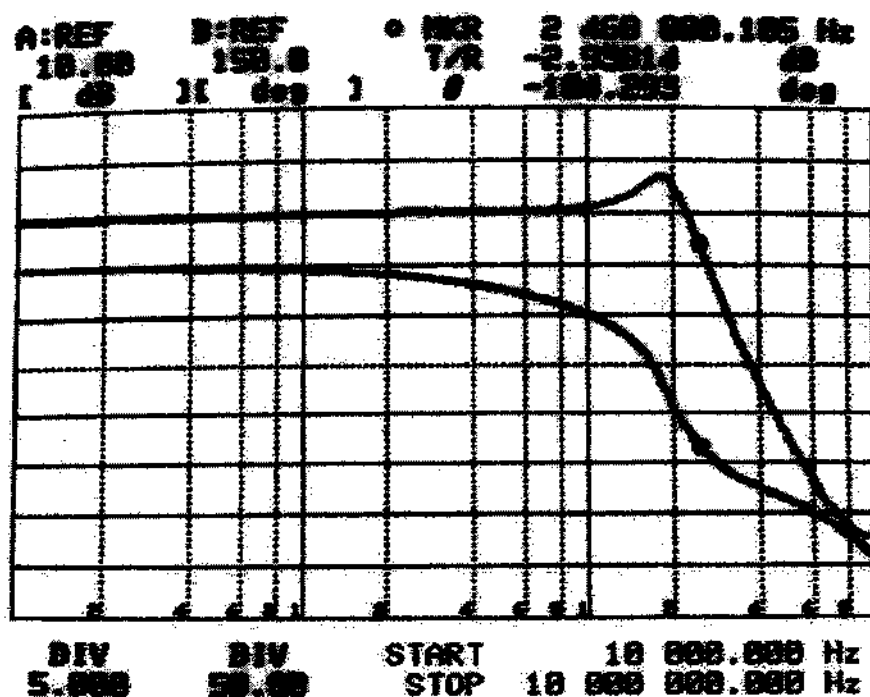


Figura 5-15. Diagrama de Bode do amplificador com estrutura de compensação em frequência tipo Miller aninhada com cancelamento de zero por resistor para a configuração de seguidor de tensão.

Comparando valores medido, teórico e simulado da frequência de ganho unitário para o circuito em malha aberta obtivemos 1,1MHz, 1,2MHz e 1,1MHz, respectivamente. Novamente, temos uma boa concordância nos resultados.

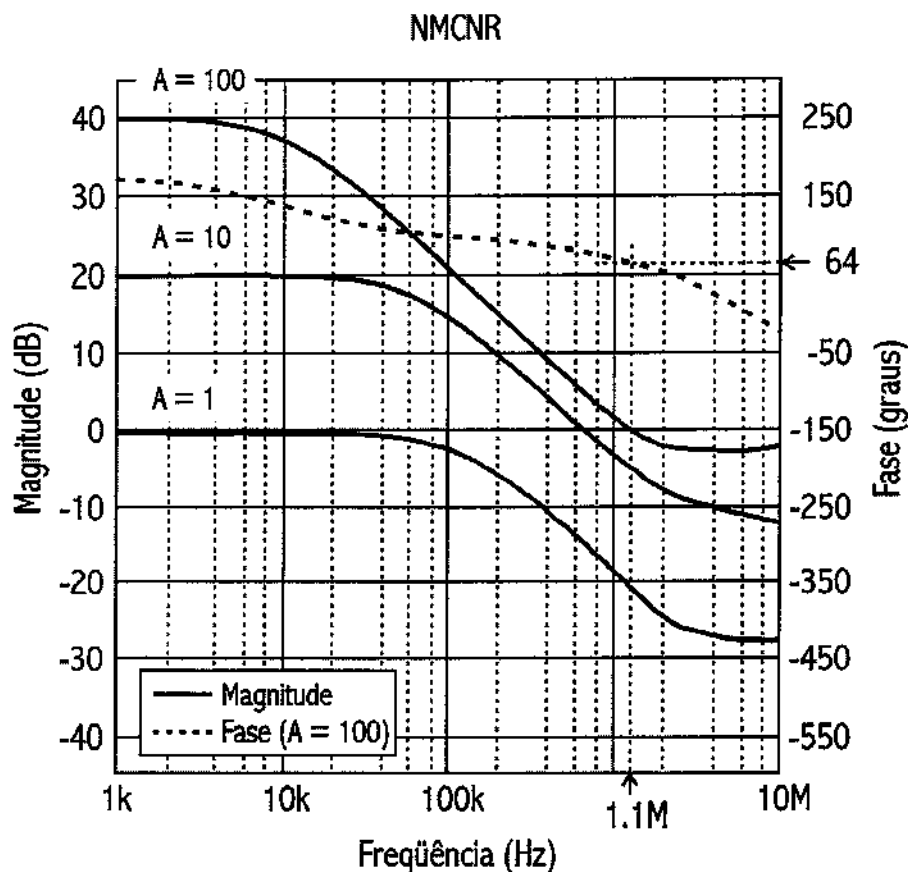


Figura 5-16. Curvas de ganho para a configuração amplificador inversor.

Pelo gráfico da Figura 5-15, também percebemos que, na configuração de seguidor de tensão, o valor de 2,5MHz para o produto ganho-banda é aproximadamente duas vezes o valor da frequência de ganho unitário estimado para o circuito em malha aberta.

No gráfico da Figura 5-16 observamos uma margem de fase próxima de 64° . Na simulação foi observado uma margem de fase de 62° , mostrando, portanto, uma excelente concordância entre teoria e medidas.

5.2.7 COMPENSAÇÃO EM FREQUÊNCIA TIPO MILLER ANINHADA COM MULTI-CAMINHO (MNCM)

Os testes com a estrutura de compensação em frequência tipo Miller com multi-caminho para cancelamento do segundo pólo apresentou no diagrama de Bode do gráfico da Figura 5-17 um produto ganho-banda de aproximadamente

1,7MHz para a configuração de seguidor de tensão. Este valor está um pouco menor que o valor esperado de cerca de 2MHz previstos pela simulação. No entanto, na configuração de amplificador inversor, vemos no gráfico da Figura 5-18 que a frequência de ganho unitário tende ao valor esperado de 2MHz para o amplificador em malha aberta.

Para este amplificador não temos o fenômeno de produto ganho-banda da configuração de seguidor de tensão ser o dobro do valor medido em malha aberta, pois nesta estrutura não se verificam pólos complexos. Na verdade, conforme explicado na Seção 4.3 e 4.3.1, esta estrutura se comporta como um sistema de pólo único. Portanto, o valor de GB em malha fechada e em malha aberta deveriam ser próximos. Isto é o que ocorreu nas observações que foram feitas, estando, portanto, os valores dentro do esperado.

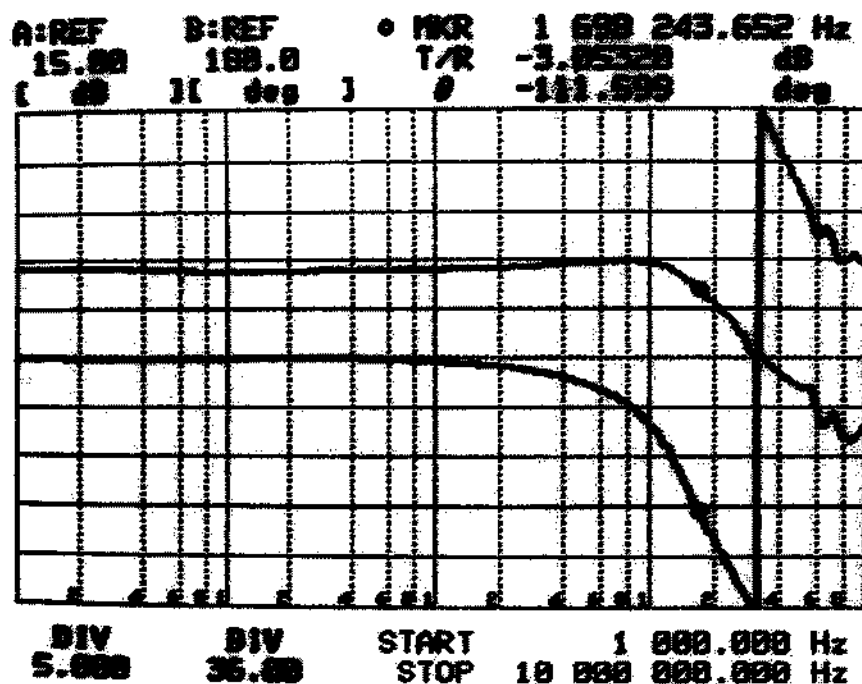


Figura 5-17. Diagrama de Bode do amplificador com estrutura de compensação em frequência tipo Miller aninhada com multi-caminho para a configuração de seguidor de tensão.

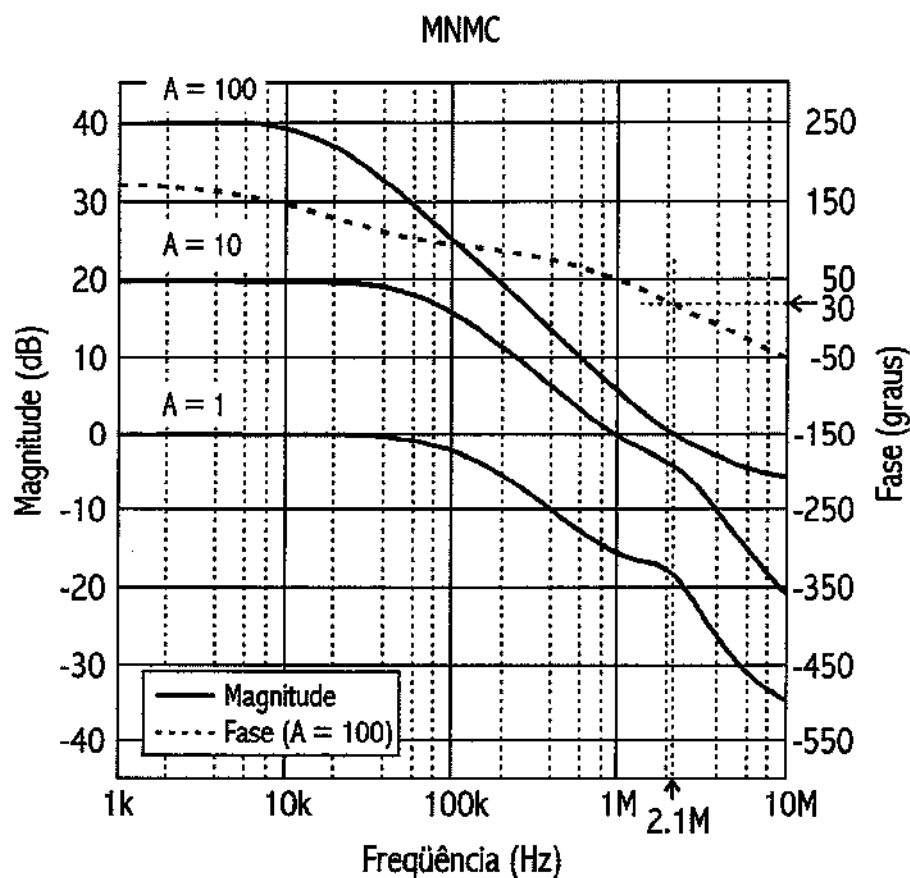


Figura 5–18. Curvas de ganho para a configuração amplificador inversor.

Comparando valores medido, teórico e simulado da frequência de ganho unitário para o circuito em malha aberta obtemos 2,1MHz, 2,05MHz e 2MHz, respectivamente. Novamente, temos uma boa concordância nos resultados.

Podemos ver pelos gráficos acima que o casamento entre o segundo pólo e o zero causado pelo caminho direto é bastante satisfatório.

Para este circuito, a margem de fase medida foi cerca de 30°. Pela simulação era esperado uma margem de fase de 62°, enquanto, pela teoria deveríamos ter valor próximo ao valor simulado. Observando o gráfico da Figura 5–18, vemos que zeros parasitas ocorrem logo após a frequência de ganho unitário. Isto provocou um atraso inesperado na margem de fase.

5.2.8 COMPENSAÇÃO EM FREQUÊNCIA TIPO $g_m - C$ ANINHADA (NGCC)

A implementação do amplificador com compensação em frequência tipo $g_m - C$ aninhada também mostrou bons resultados na comparação com a teoria. No diagrama de Bode do gráfico da Figura 5-19, vemos que o produto ganho-banda vale 2,3MHz para a configuração de seguidor de tensão, enquanto no diagrama de Bode do gráfico da Figura 5-20 temos que o produto ganho-banda testado na configuração de amplificador inversor tende a 1,2MHz quando em malha aberta. Como era esperado, lembrando que este é um sistema de pólos complexos, o primeiro valor é praticamente o dobro do segundo.

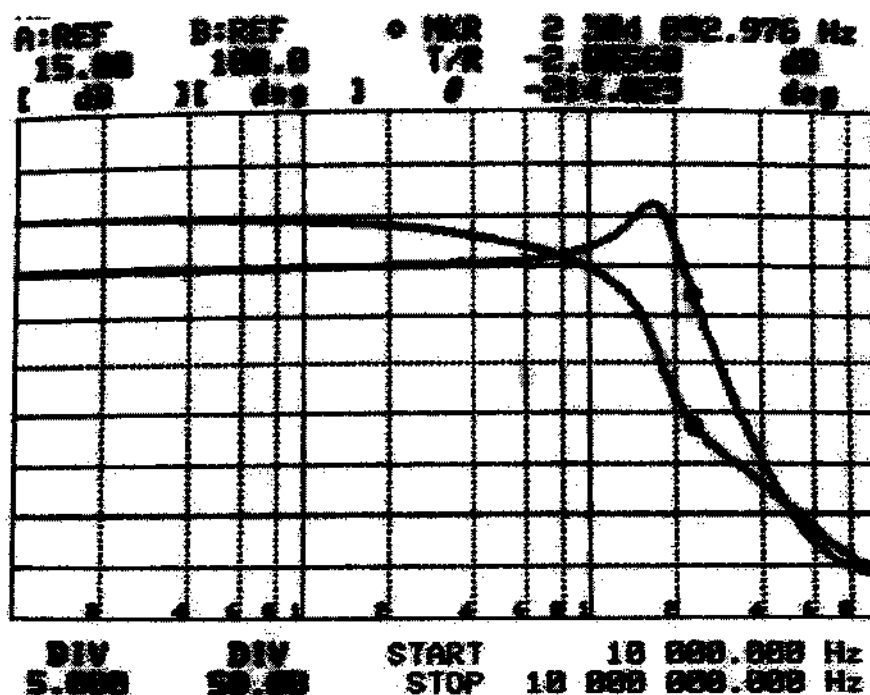


Figura 5-19 Diagrama de Bode do amplificador com estrutura de compensação em frequência tipo g_m -C aninhada para a configuração de seguidor de tensão.

Comparando valores medido, teórico e simulado da frequência de ganho unitário para o circuito em malha aberta obtivemos 1,2MHz, 1,1MHz e 1,2MHz, respectivamente. Os resultados nos mostram uma excelente concordância.

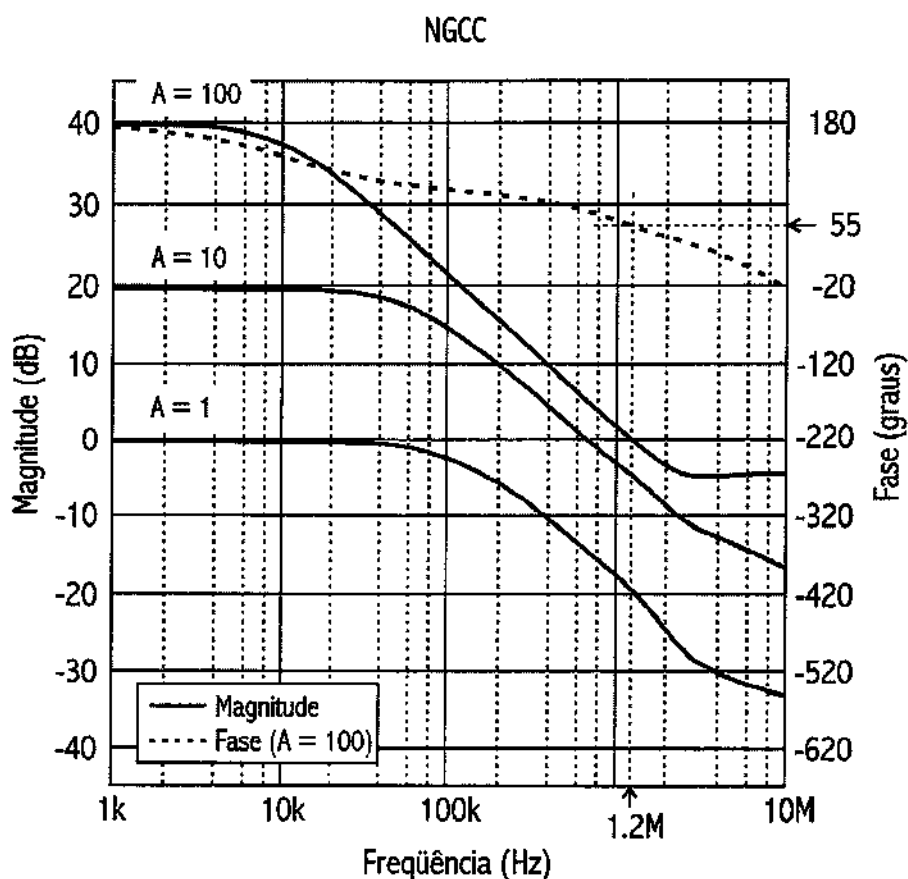


Figura 5–20. Curvas de ganho para a configuração amplificador inversor.

Pela teoria vemos que os zeros do amplificador deveriam ter sido deslocados para infinito. Observando o gráfico da Figura 5–20, vemos que na implementação os zeros aparecem além da frequência de ganho unitário em um valor finito entre 2 e 4MHz.

Pelas medidas vemos uma margem de fase de cerca de 55° . Pela simulação, deveríamos obter uma margem de fase de 59° , enquanto, pela teoria teríamos algo próximo a 60° . Portanto, os valores estão todos dentro do esperado.

5.2.9 COMPENSAÇÃO EM FREQUÊNCIA TIPO MILLER ANINHADA COM ANTECIPAÇÃO (NMCF)

Nesta configuração de amplificador, com estrutura de compensação tipo Miller aninhada e com um estágio de corrente direta para controle da posição dos

zeros é possível atingir o mesmo produto ganho-banda que a estrutura Miller aninhada com multi-caminho da Seção 4.3, porém, com a simplificação de não necessitar de um estágio de corrente direta a partir do par diferencial de entrada e de não ter necessidade de criar dupletas de pólo e zero. Os testes com esta estrutura de compensação apresentaram, no diagrama de Bode da Figura 5-21, um produto ganho-banda de aproximadamente 4,2MHz para a configuração de seguidor de tensão. Este valor é o dobro do encontrado no Figura 5-22 para $A=100$, como era esperado devido à configuração de pólos complexos. No diagrama de Bode do gráfico da Figura 5-22, obtivemos a frequência de ganho unitário valendo 2,1MHz.

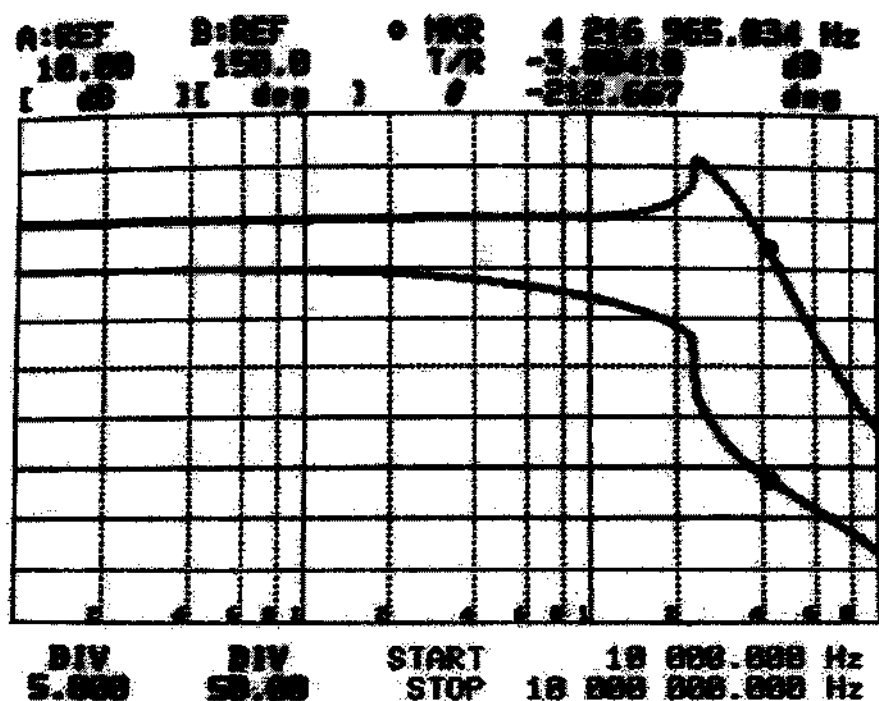


Figura 5-21. Diagrama de Bode do amplificador com estrutura de compensação em frequência tipo Miller aninhada com antecipação para a configuração de seguidor de tensão.

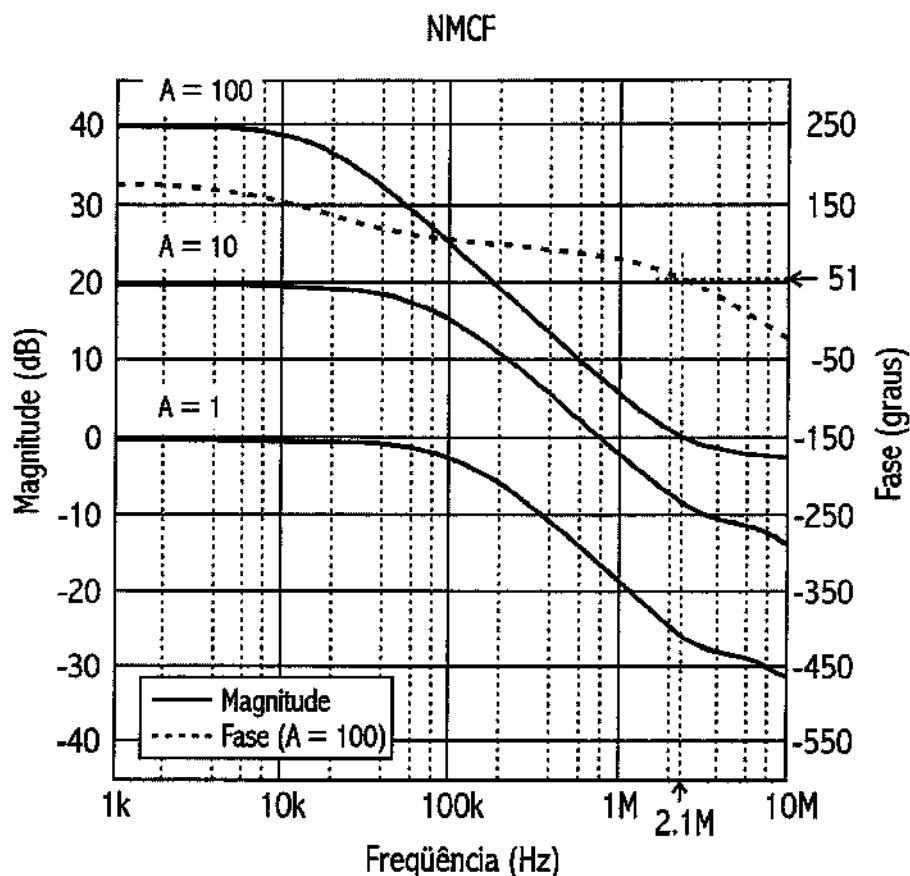


Figura 5–22. Curvas de ganho para a configuração amplificador inversor.

Comparando valores medido, teórico e simulado da frequência de ganho unitário para o circuito em malha aberta obtemos 2,1MHz, 2,2MHz e 2MHz, respectivamente.

A margem de fase observada é de cerca de 51° . Este valor é mais baixo do que o valor esperado. Pelo gráfico da Figura 4–27b da Seção 4.5.1, esperávamos uma margem de fase de 60° . Pela teoria descrita na mesma seção, a Equação (4-52) mostra que era esperado algo um pouco superior a 60° . Sem prejuízo para a estabilidade do circuito vemos que zeros parasitas após a frequência de ganho unitário atrasaram a margem de fase um pouco além do esperado.

5.2.10 COMPENSAÇÃO EM FREQUÊNCIA COM CONTROLE DO FATOR DE AMORTECIMENTO (DFCFC)

Entre todas as implementações bem sucedidas anteriores, temos abaixo os resultados do amplificador com compensação em frequência Miller com controle do fator de amortecimento. Apesar de ser uma das mais interessantes quanto à relação entre capacitor de carga e capacitores de compensação, ela é uma das mais difíceis de ser estimada devido à dependência de C_{C1} e de g_{MA} com a capacitância parasita C_{II} (Equações 5-68) e da falsa impressão que o posicionamento dos pólos independe de C_{C2} .

Usando os valores de capacitância de compensação descritos na Seção 4.6.1, a implementação resultou nos gráficos da Figura 5-23 e Figura 5-24a.

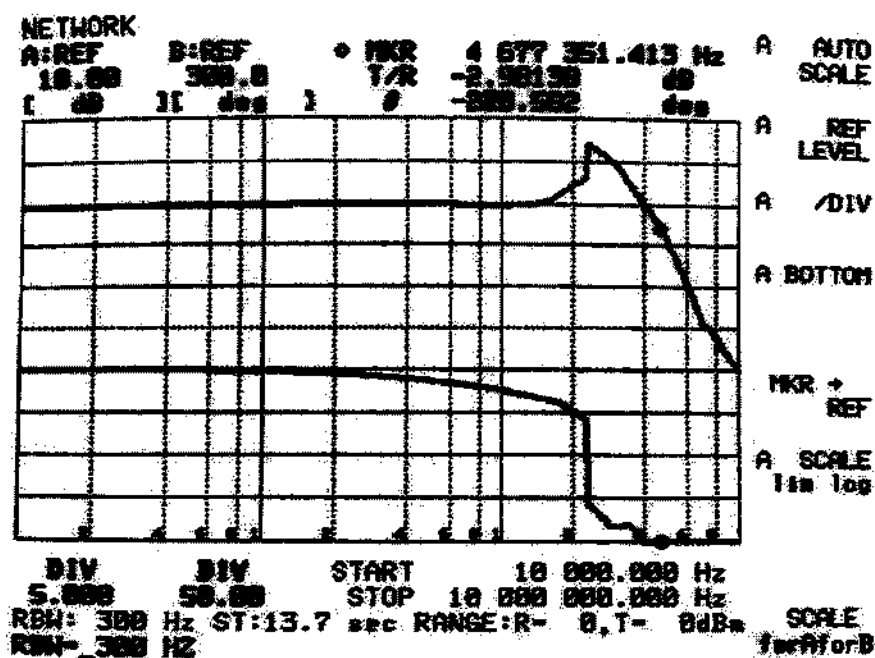
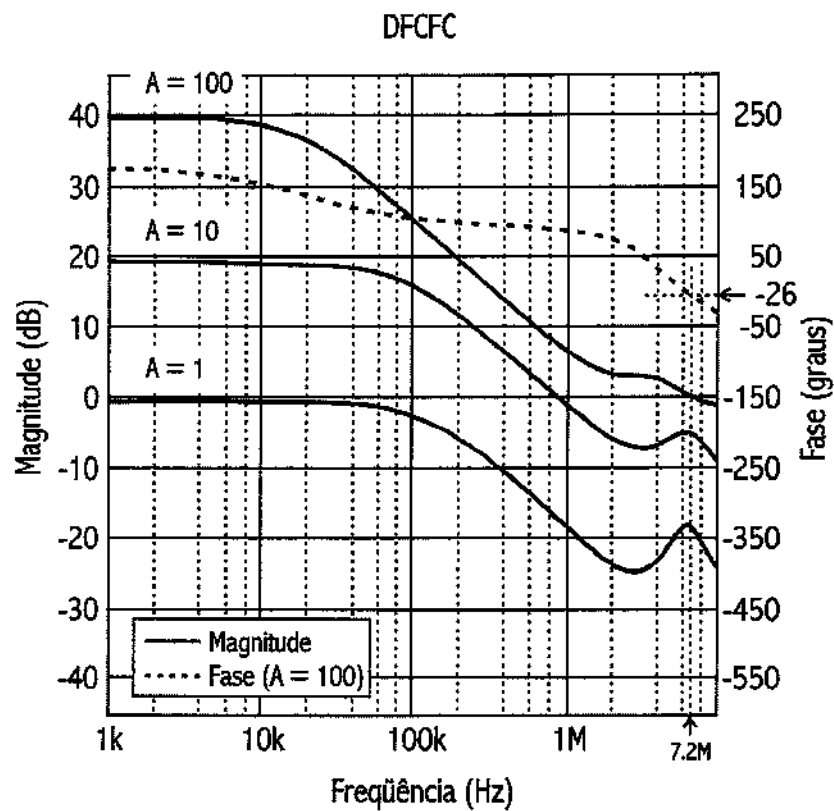
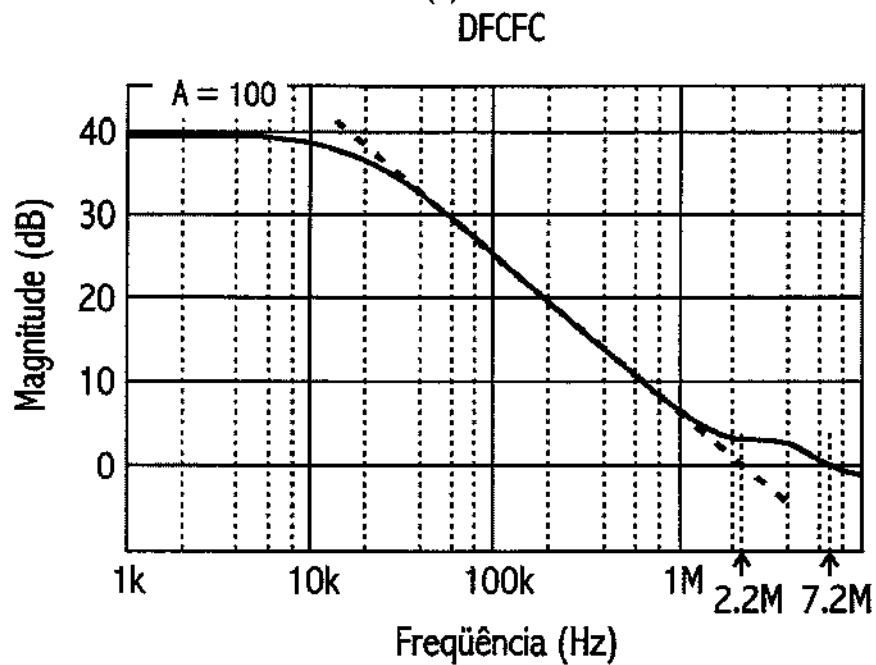


Figura 5-23. Diagrama de Bode do amplificador com estrutura de compensação em frequência com controle do fator de amortecimento para a configuração de seguidor de tensão.



(a)



(b)

Figura 5-24. Curvas de ganho para a configuração amplificador inversor. (a) Ganho variando de 1 a 10. (b) Ganho de 100 com curva extrapolada para desprezar a ondulação.

No gráfico da Figura 5–23, o circuito está na configuração de seguidor de tensão e apresenta um produto ganho-banda $GB = 4,7 \text{ MHz}$. No gráfico da Figura 5–24a a frequência de ganho unitário é medida em $7,2 \text{ MHz}$. Além disso, notamos uma ondulação entre 2 MHz e 7 MHz na curva de ganho do gráfico da Figura 5–24a. Se compararmos este gráfico com a Figura 4–33 percebemos que ambos apresentam o mesmo tipo de comportamento. Neste caso, se extrapolarmos a parte da curva com decaimento linear até que se cruze o eixo de 0 dB deveremos encontrar o que seria a verdadeira frequência de ganho unitário. Isto é feito com a reta tracejada no gráfico da Figura 5–24b. Vemos que se o projeto estivesse adequado teríamos um valor de $2,2 \text{ MHz}$ para a frequência de ganho unitário.

Pela teoria da Seção 4.6, a ondulação no gráfico da Figura 5–24a só ocorre se o valor de C_{c2} for desprezível. Portanto, concluímos que a causa desta ondulação é o pequeno valor de C_{c2} adotado. De acordo com a Seção 4.6.1 foi usado $C_{c2} = 0,5 \text{ pF}$.

A falsa impressão de que a função de transferência da Equação (4-63) da Seção 4.6.1 é independente de C_{c2} e a inabilidade da simulação modelar valores exatos de capacitâncias parasitas levaram a crer, através do diagrama de Bode do gráfico da Figura 4–34a, que o projeto estava satisfatório. Uma análise numérica mais completa da função de transferência deste amplificador, feita posteriormente à implementação, mostrou que a influência de C_{c2} para valores baixos é significativa. Na verdade, esta análise mostrou que para os valores de C_{c1} , C_{c2} e g_{MA} usados, as raízes do sistema seriam

$$z_{SPD} \approx 32 \text{ MHz}, \quad (5-3a)$$

$$z_{SPE} \approx -17 \text{ MHz}, \quad (5-3b)$$

$$p_D \approx -0,88 \text{ Hz}, \quad (5-3c)$$

$$p_{ND1} \approx (-6 + j \cdot 8) \text{ MHz} \quad (5-3d)$$

e

$$p_{ND1} \approx (-6 - j \cdot 8) \text{MHz} \quad (5-3e)$$

É fácil notar que com exceção do zero do semiplano direito e do pólo dominante, os outros valores são bastante discrepantes do apresentado na Seção 4.6.1. Se tivesse sido usado $C_{C2} = 1\text{pF}$ o par de pólos complexos seria re-allocado para $(-7 \pm j \cdot 7) \text{MHz}$, o que provavelmente teria evitado a oscilação observada.

Como os critérios (4-67) não arbitram valores para C_{C2} , depois das análises numéricas feita, concluímos, a priori, porém sem muito rigor matemático, que o capacitor C_{C2} deve ser escolhido de forma a ser maior que C_{II} , mas não maior que C_{C1} , ou seja, $C_{C1} > C_{C2} \geq C_{II}$.

Se considerarmos a extrapolação mostrada no gráfico da Figura 5-24b teríamos uma frequência de ganho unitário de 2,2MHz. Este valor está coerente com o valor obtido no gráfico da Figura 5-24, uma vez que o primeiro deve ser metade do segundo, pela configuração de pólos complexos. Isto reforça ainda mais a crença de que o erro de projeto neste amplificador encontra-se apenas no dimensionamento adequado de C_{C2} .

Por fim, comparando valores medido, teórico e simulado da frequência de ganho unitário para o circuito em malha aberta obtemos 2,2MHz⁴, 2,3MHz e 1,95MHz, respectivamente.

Pelo gráfico da Figura 5-24a observamos uma margem de fase de -26° , obviamente tornado o sistema instável. Esta instabilidade já era esperada no caso de valores de C_{C2} que não oferecessem amortecimento suficiente para os pólos. Utilizando o valor extrapolado de frequência de ganho unitário podemos projetar através os gráficos das Figuras 7-18a e 7-18b uma margem de fase de cerca de

⁴ Valor extrapolado.

60°, o que estaria de acordo com a teoria. Infelizmente, devido as dificuldades encontradas neste circuito, isto não foi possível.

Capítulo 6

Conclusões

Neste trabalho foi feito um estudo da compensação em frequência de amplificadores operacionais de dois e três estágios. As técnicas utilizadas em projetos contemporâneos foram não apenas estudadas e discutidas mas também aplicadas em 10 circuitos que foram projetados e fabricados em tecnologia CMOS. As vantagens de cada técnica, acompanhada de uma intensa análise qualitativa e quantitativa, foram discutidas ao longo do trabalho.

A movimentação dos pólos e zeros em cada circuito foi amplamente estudada e discutida. Em especial, para os amplificadores de dois estágios, foi encontrada uma relação de parâmetros que influencia nesta movimentação, determinando, conforme os critérios adotados, a capacidade do amplificador atingir ou não atingir as especificações de produto ganho-banda.

A evolução do conhecimento do autor nos procedimentos de projeto aplicados a amplificadores foi bastante significativa. Não só o desenvolvimento matemático, mas, principalmente, a análise qualitativa da teoria envolvida foi constantemente abordada.

Este tipo de análise é de grande valia na fase de projeto, pois ajuda o projetista a desenvolver um senso crítico através do qual ele é capaz de simplificar um projeto e esboçar os primeiros passos no desenvolvimento de um novo circuito integrado.

Todos os amplificadores implementados tiveram seus resultados obtidos em concordância com a teoria e as simulações. Inclusive o amplificador com compensação em frequência com controle do fator de amortecimento, onde não foi atingido o objetivo de estabilidade, mostrou concordância com a teoria. Portanto, pelos vários resultados obtidos, concluímos que as técnicas de projeto adotadas foram apropriadas.

Referências

- [1] Eric A. Vittoz. *"The Design of High-Performance Analog Circuits on Digital CMOS Chips"*. IEEE Journal of Solid State Circuits. 1985. Vol. 20, No. 3, p. 657-665.
- [2] David A. Hodges, Paul R. Gray e Robert W. Brodersen. *"Potential of MOS Technologies for Analog Integrated Circuits"*. IEEE Journal of Solid State Circuits. 1978. Vol. SC-13, No. 3, p. 285-294.
- [3] Stephen Wong e C. Andre T. Salama. *"Impact of Scaling on MOS Analog Performance"*. IEEE Journal of Solid State Circuits. 1983. Vol. SC-18, No. 1, p. 106-114.
- [4] Semiconductor Industry Association. *"International Technology Roadmap for Semiconductors 2001 Edition - Process Integration, Devices, and Structures and Emerging Research Devices"*. [on line] <http://public.itrs.net/Files/2001ITRS/PIDS.pdf>. Disponível em 21/07/2004.
- [5] B. Prince e R. H. W. Salters. *"ICs going on a 3-V diet"*, IEEE Spectrum. 1992. Vol. 29, No. 5, p. 22-25.
- [6] R. G. H. Eschauzier. *"Wide-Bandwidth, Low-Power Operational Amplifiers"*. Dissertação de Ph.D. Delft University. Delft University Press. 1994.
- [7] John W. Fattaruso. *"Opamp Compensation for Low-Voltage, Mixed Signal Designs"*. 45th IEEE International Solid-State Circuits Conference - Analog Tutorial. 1998.
- [8] Fábio de Lacerda. *"Projeto de Um Amplificador Operacional CMOS de Baixa Tensão do Tipo Rail-to-Rail"*. Dissertação de Mestrado. Unicamp. 2001.
- [9] Phillip E. Allen e Douglas R. Holberg. *"CMOS Analog Circuit Design"*. Oxford University Press, Inc. 1987. 1^a ed.
- [10] Paul R. Gray e Robert G. Meyer. *"MOS Operational Amplifier Design - A Tutorial Overview"*. IEEE Journal of Solid State Circuits. 1982. Vol. 17, No. 6, p. 969-982.

- [11] J. R. Ragazzini, R. H. Randall e F. A. Russell. *"Analysis of Problems in Dynamics by Electronic Circuits"*, Proceedings of the IRE. 1947. Vol. 35, No. 5, p. 442-452.
- [12] Autria Mikro Systeme International AG. *"0.6um CMOS Joint Group Process Parameters"*. Document No. 9933011. Revision B. 1998.
- [13] Autria Mikro Systeme International AG. *"0.6um CMOS Design Rules"*. Document No. 9931025. Revision 2.0. 2000.
- [14] Yannis Tsividis. *"Operation and Modeling of the MOS Transistor"*. Oxford University Press. 2003. 2^a ed.
- [15] Filipkowski, *"Poles and Zeros in Transistor Amplifiers Introduced by Miller Effect"*. IEEE Transactions on Education. 1999. Vol. 42, No. 4, p. 349-351.
- [16] E. Sanchez-Sinencio, S. H. K. Embabi e F. You. *"Multistage Amplifier Topologies with Nested Gm-C Compensation"*. IEEE Journal of Solid-State Circuits. 1997. Vol. 32, No. 12, p. 2000-2011.
- [17] R. E. Vallee e E. I. El-Masry. *"A Very High-Frequency CMOS Complementary Folded Cascode Amplifier"*. IEEE Journal of Solid-State Circuits. 1994. Vol. 29, No. 2, p. 130-133.
- [18] S. Mallya e J. H. Nevin. *"Design Procedures for a Fully Differential Folded-Cascode CMOS Operational Amplifier"*. IEEE Journal of Solid-State Circuits. 1989. Vol. 24, No. 6, p. 1737-1740.
- [19] Paul R. Gray, Paul J. Hurst, Stephen H. Lewis e Robert G. Meyer. *"Analysis and Design of Analog Integrated Circuits"*. John Wiley & Sons. 2001. 4^a ed.
- [20] J. E. Solomon. *"The monolithic op amp: a tutorial study"*, IEEE Journal Solid-State Circuits. 1974. Vol. 9, No. 6, p. 314-332.
- [21] B. Y. T. Kamath, Robert G. Meyer, and Paul R. Gray, *"Relationship Between Frequency Response and Settling Time of Operational Amplifiers"*. IEEE Journal of Solid-State Circuits. 1974. Vol. 9, No. 6, p. 374-352.
- [22] R. G. H. Eschauzier, L. P. T. Kerklaan, e J. H. Huijsing. *"A 100 MHz 100dB Operational Amplifier with Multipath Nested Miller Compensation Structure"*. IEEE Journal of Solid-State Circuits. 1992. Vol. 27, No. 12, p. 1709-1717.

- [23] S. Pernici, G. Nicollini e R. Castelo. "A CMOS Low-Distortion Fully Differential Power Amplifier with Double Nested Miller Compensation". IEEE Journal Solid-State Circuits. 1993. Vol. 28, No. 7, p. 758-763.
- [24] Allan V. Oppenheim e Ronald W. Schaffer. "Discrete-Time Signal Processing". Prentice-Hall. Prentice-Hall, Inc. 1989. 1^o ed.
- [25] P. K. T. Mok e Ka Nang Leung. "Nested Miller Compensation in Low-Power CMOS Design". IEEE Transactions on Circuits and Systems II. 2001. Vol. 48, No. 4, p. 388-394.
- [26] P. K. T. Mok, Ka Nang Leung, Wing-Hung Ki e J. K. O. Sin . "Three Stage Large Capacitive Load Amplifier with Damping-Factor-Control Frequency Compensation". IEEE Journal Solid-State Circuits. 2000. Vol. 35, No. 2, p. 221-230.
- [27] Gene F. Franklin, J. David Powell e Abbas Emami-Naeini. "Feedback Control of Dynamic Systems". Addison-Wesley Publishing Company, Inc. 1994. 3^o ed.
- [28] H. S. Black. "Stabilized Feedback Amplifier". Bell System Technical Journal. 1934. Vol. 13, p. 1-18.
- [29] H. W. Bode. "Network Analysis and Feedback Amplifier". Van Nostrand. 1949.
- [30] P. J. Hurst. "Exact Simulation of Feedback Parameters". IEEE Transactions on Circuits and Systems. 1991. Vol. 38, No. 11, p. 1382-1389.
- [31] R. B. Blackman. "Effect of Feedback on Impedance". Bell System Technical Journal. 1943. Vol. 23, p. 269-277.
- [32] H. Nyquist. "Regeneration Theory". Bell System Technical Journal. 1932. Vol. 11, p. 126-147.
- [33] Yaro Burian Jr. "Circuitos Elétricos". UNICAMP. 1991.
- [34] Ruel V. Churchill. "Variáveis complexas e suas aplicações". McGraw-Hill. 1975.
- [35] J. M. Miller. "Dependence of the Input Impedance of a Three-electrode Vacuum Tube Upon the Load in the Plate Circuit". National Bureau Standard Scientific Papers. 1919. Vol. 15, No. 351, p. 367-385.

- [36] J. Millman. *"Integrated Electronics: Digital and Analog Circuits and Systems"*. McGraw-Hill. 1972.
- [37] Mao-Da Tong e Wai-Kai Chen. *"On Linear Multivariable and Multiloop Feedback Networks"*. IEEE Transactions on Circuits and Systems. 1991. Vol. 38, No. 8, p. 869-874.
- [38] Mao-Da Tong e Wai-Kai Chen. *"Analysis and Computation of Feedback Matrices in Multivariable and Multiloop Feedback Networks"*. IEEE Transactions on Circuits and Systems. 1988. Vol. 35, No. 9, p. 1123-1128.
- [39] P. J. Hurst. *"Determination of Stability Using Return Ratios in Balanced Fully Differential Feedback Circuits"*. IEEE Transactions on Circuits and Systems II. 1995. Vol. 42, No. 12, p. 805-817.

Apêndice A

Sistemas Realimentados

A história dos amplificadores eletrônicos realimentados começou no início do século XX, na década seguinte a Primeira Guerra Mundial. Com a telefonia de longa distância, as perdas nos cabos aumentavam consideravelmente. Para compensar esta perda, em vez de aumentar o diâmetro dos condutores, os engenheiros resolveram aumentar o número de amplificadores a tubo de vácuo (a válvula). Porém, o ruído e as não linearidades das válvulas aumentavam muito a distorção do sinal. Para solucionar o problema, H. S. Black [28] propõe em 1927 o amplificador eletrônico realimentado.

A razão histórica para se aplicar realimentação em um amplificador é a habilidade de reduzir distorções não lineares. Mas logo cedo se percebeu que a precisão no tratamento de sinais e a diminuição da sensibilidade a variações de valores e parâmetros de componentes do amplificador melhoravam [29].

Vamos examinar o sistema abaixo.

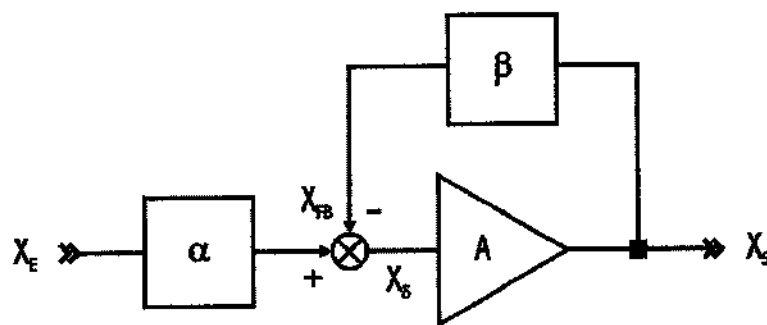


Figura A-1. Sistema realimentado com ganho de malha aberta A e ganho de realimentação β .

O sistema mostrado na Figura A-1 resume a essência da realimentação: uma porção do sinal de saída X_S é redirecionada para a entrada. Esta porção, $\beta \cdot X_S$, é comparada com a entrada e a diferença X_{nb} , ou seja, um sinal correspondente ao erro entre a saída e a entrada é novamente aplicado ao

amplificador. Porém, conforme o valor do sinal de saída aumenta, o erro diminui até um mínimo aonde se chega ao equilíbrio. Neste momento, a saída segue a entrada de uma forma amplificada ou processada.

Na Figura A–1, o ganho A é chamado ganho de malha aberta ou ganho direto e o ganho β é o ganho de realimentação. O ganho α é apenas um escalonador do sinal de entrada e não tem influência nas conclusões seguintes podendo ser considerado $\alpha = 1$. O esquema da Figura A–1 é um amplificador com realimentação negativa, ou seja, a porção do sinal de saída redirecionada para a entrada se subtrai do sinal de entrada.

O ganho geral, ou ganho em malha fechada deste sistema é dado por

$$G = \frac{X_s}{X_E} = \frac{A}{1 + A \cdot \beta} \quad (A-1)$$

A quantia $A \cdot \beta$ é chamada de ganho de malha. Para os amplificadores eletrônicos $A \gg 1$ e $0 < \beta < 1$. Se $A \cdot \beta$ é muito maior que 1, a expressão G simplifica para

$$G \approx \frac{1}{\beta} \quad (A-2)$$

Isto reflete o conhecido fato de que a realimentação diminui o ganho total do amplificador, porém o torna insensível a variações no ganho de malha aberta.

O coeficiente de sensibilidade S_A^G confirma o dito acima. Este coeficiente relaciona a variação percentual do ganho de malha aberta com a variação percentual do ganho de malha fechada. Matematicamente [27] temos

$$\frac{dG}{G} = S_A^G \cdot \frac{dA}{A} \quad (A-3)$$

Para o sistema da Figura A–1 temos

$$S_A^G = \frac{1}{1 + A \cdot \beta} \approx \frac{1}{A \cdot \beta}, \quad (A-4)$$

que é muito pequeno se $A \cdot \beta \gg 1$. Isto significa que se A variar de uma certa quantidade, G variará de uma quantia ínfima dada por (A-4). Esse fato é fácil de entender a partir da Figura A-1, quando percebermos que

$$X_S = A \cdot X_\delta, \quad (A-5)$$

onde X_δ é o sinal de erro aplicado na entrada do amplificador. Supondo uma entrada fixa, sem perda de generalidade, se o valor do ganho direto A aumentar, o valor do erro diminuirá. Com isto a multiplicação $A \cdot X_\delta$ permanecerá praticamente constante. Por outro lado, se o valor de A diminuir, o erro X_δ aumentará, já que a entrada está fixa. Desta vez, como A diminuiu e X_δ aumentou, o valor da multiplicação $A \cdot X_\delta$ permanecerá praticamente constante.

Já a sensibilidade do sistema em relação a realimentação é bastante grande, como revela (A-2). De (A-2) é notável que o ganho de malha fechada depende quase que exclusivamente do valor da realimentação. O coeficiente de sensibilidade nos mostra isso fielmente:

$$S_\beta^G = -\frac{A \cdot \beta}{1 + A \cdot \beta} \approx -1. \quad (A-6)$$

O sinal negativo indica que G é inversamente proporcional a β e o valor 1 mostra que variações na realimentação geram variações semelhantes no ganho em malha fechada. A partir do diagrama de blocos da Figura A-1 chega-se a mesma conclusão. Pode-se perceber que

$$X_S = \frac{X_{FB}}{\beta}, \quad (A-7)$$

onde X_{FB} é o sinal de retorno proporcional a saída. Para o erro X_s ser pequeno devemos ter $X_{FB} \approx X_E$ e, portanto, (A-7) resulta em (A-2).

O fato do ganho em malha fechada ser extremamente sensível a variações do valor da realimentação não é de todo preocupante, pois a realimentação é formada por componentes passivos na maioria das aplicações. Os componentes passivos possuem qualidades como linearidade e estabilidade bem melhores que os componentes ativos. Já o fato do ganho em malha fechada ser extremamente insensível ao ganho de malha aberta é um benefício, pois o ganho de malha aberta é formado invariavelmente por componentes ativos. Estes componentes sofrem variações apreciáveis nos seus parâmetros devido a vários fatores, como temperatura e variações estatísticas do processo de fabricação.

Para transformar a configuração idealizada da Figura A-1 em um sistema elétrico, que trate como variáveis sinais de corrente ou tensão, algumas considerações quanto a conexão são necessárias [19].

Considerando primeiro o ponto de soma da Figura A-1, temos dois tipos de ligações possíveis, dependendo do sinal elétrico envolvido. Se o erro for formado pela diferença de duas tensões, então as tensões de entrada e de realimentação devem ser colocadas em série, conforme mostra a Figura A-2.

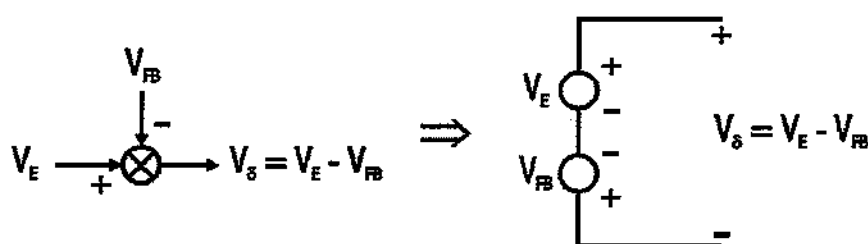


Figura A-2. Nó de realimentação transformado em subtração de tensões.

Já se o erro for formado pela diferença de duas correntes, então as correntes de entrada e de realimentação devem ser colocadas em paralelo, conforme mostra a Figura A-3.

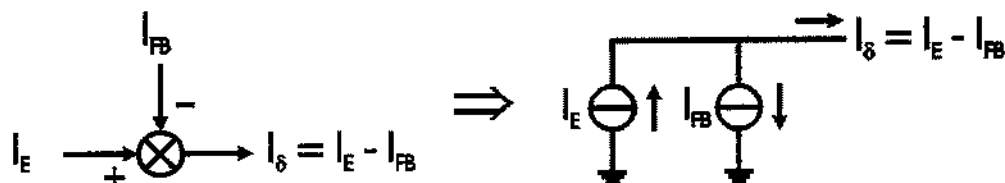


Figura A-3. Nó de realimentação transformado em subtração de correntes.

Considerando o ponto de derivação na saída da Figura A-1, onde o sinal elétrico de saída é amostrado, também temos dois tipos de ligações possíveis. Se o sinal a ser amostrado for um sinal de tensão, então a entrada da realimentação deve ser conectada em paralelo com a saída do amplificador, conforme a Figura A-4.

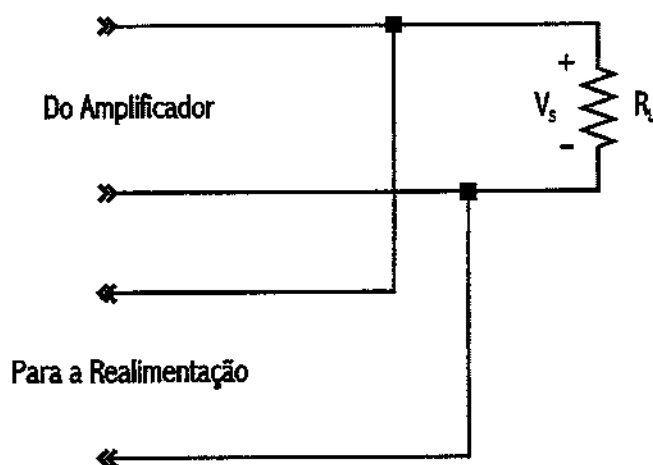


Figura A-4. Amostragem do sinal de tensão na saída na saída do amplificador.

Desde que o estágio de realimentação não carregue a saída do amplificador, a conexão em paralelo na saída faz com que a tensão na entrada da realimentação seja a mesma que a tensão sobre a carga, caso a realimentação não existisse. Portanto, idealmente a impedância de entrada da realimentação deve ser infinita.

Já se o sinal a ser amostrado for uma corrente, então a entrada da realimentação deve ser conectada em série com a saída do amplificador, conforme a Figura A-5. Isto faz com que a mesma corrente que passa pela carga

passem sem modificações pela realimentação, desde que a impedância de entrada da realimentação seja zero.

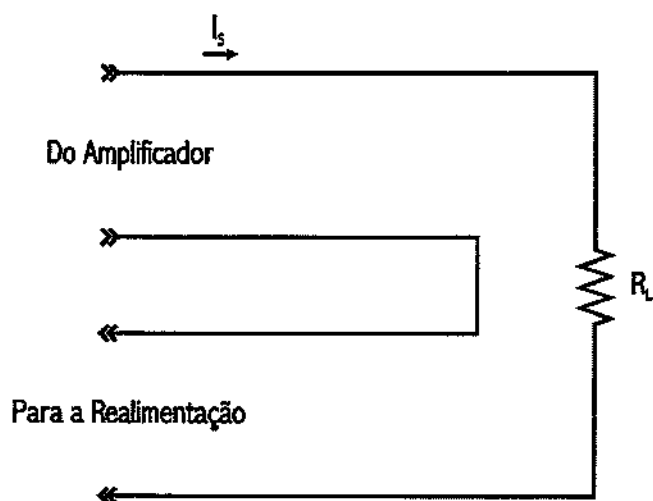


Figura A-5. Amostragem do sinal de tensão na saída na saída do amplificador.

Considerando os quatro tipos de funções de transferência possíveis, podemos criar quatro tipos de circuitos realimentados básicos¹. Os circuitos mostrados na Figura A-6 são classificados conforme o tipo da conexão entre entrada e de saída usada: paralela-paralela, paralela-série, série-paralela e série-série.

O circuito da Figura A-6a possui realimentação paralela-paralela e é um amplificador de corrente para tensão. O circuito da Figura A-6b possui realimentação paralela-série e é um amplificador de corrente para corrente. O circuito da Figura A-6c possui realimentação série-paralela e é um amplificador de tensão para tensão. Por fim, o circuito da Figura A-6d possui realimentação série-série e funciona como um amplificador de tensão para corrente. As funções de transferência A e β estão de acordo com os sinais elétricos de entrada e saída dos respectivos blocos do amplificador e de realimentação.

¹ A teoria clássica que trata estes circuitos é baseada no estudo de redes de duas portas [19], [29], [30]. Para isso é necessário separar o caminho direto e o caminho reverso em dois circuitos de duas portas independentes. No entanto, esta separação nem sempre é possível.

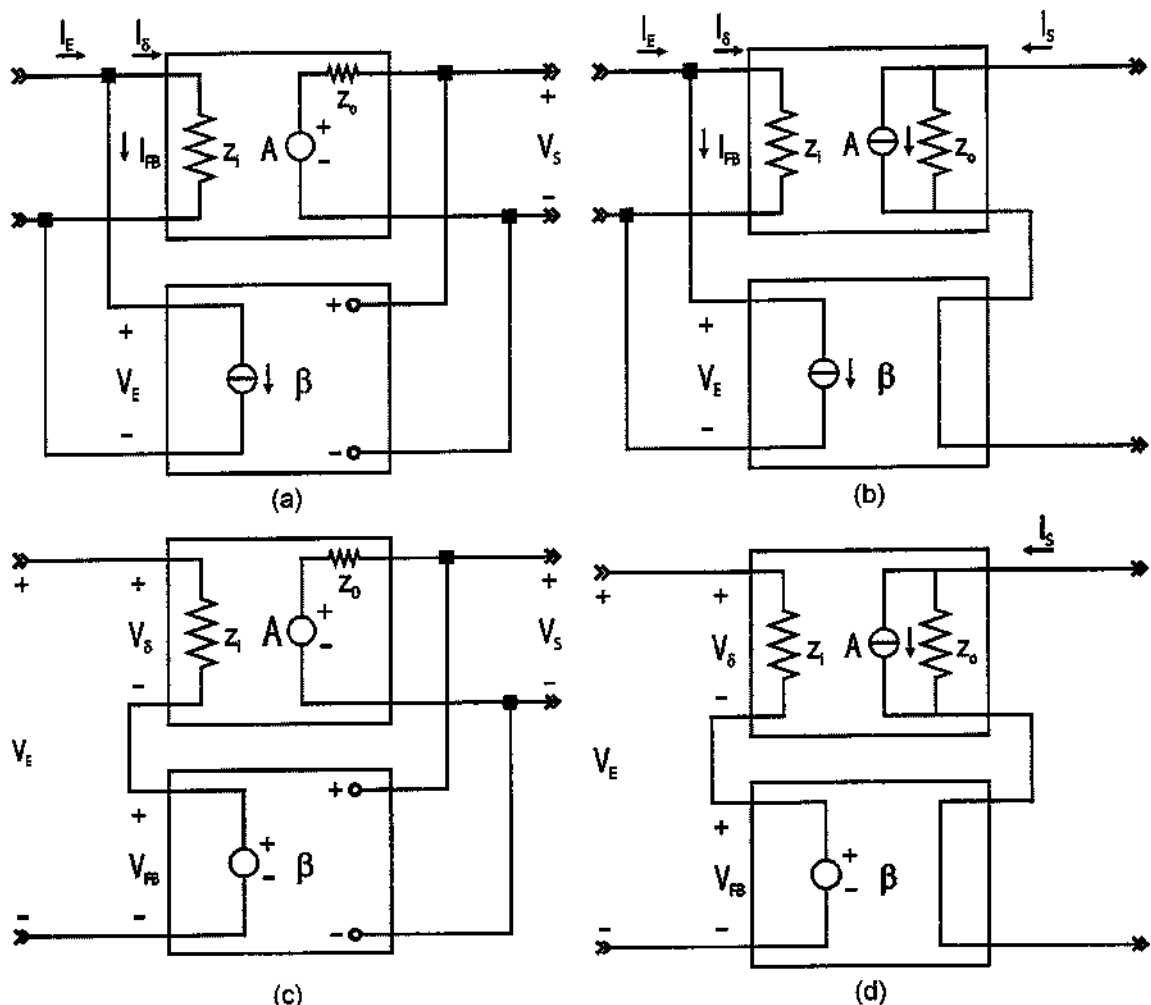


Figura A-6. Circuitos elétricos realimentados. (a) Paralelo-paralelo. (b) Paralelo-série. (c) Série-paralelo. (d) Série-série.

Todos os circuitos acima funcionam da mesma forma que o digrama ideal da Figura A-1. Por exemplo, no circuito da Figura A-6a, para uma dada corrente de entrada I_E , a tensão de saída V_S começa a subir. Com isso a corrente de realimentação I_{FB} "rouba" corrente de I_E gerando I_S . Se V_S aumenta, I_S diminui e conseqüentemente V_S diminui. Se V_S diminui, I_S aumenta e conseqüentemente V_S aumenta novamente. No equilíbrio, temos V_S estável e proporcional a I_E . Como I_S é muito pequeno, de forma que $I_E \approx I_{FB}$, a queda de tensão em Z_1 também é muito pequena, ou melhor, $V_E \approx 0$. Isto é conhecido como "curto virtual".

Uma conclusão direta é que a impedância de entrada, Z_E , será diminuída. Se I_E é constante e $V_E \approx 0$, então

$$Z_E = \frac{V_E}{I_E} \bigg|_{\substack{\text{saída} \\ \text{em} \\ \text{aberto}}} \approx 0. \quad (\text{A-8})$$

A realimentação altera a impedância equivalente conectada à fonte de entrada. Fato semelhante acontece com a impedância de saída. Ainda no caso da Figura A-6a, com a malha de realimentação aberta, quando se coloca externamente uma fonte de tensão na saída do circuito com a entrada aberta, temos que a fonte de tensão colocada na saída do amplificador sente uma impedância z_o e, portanto, uma corrente surgirá. Com a malha de realimentação fechada, a tensão aplicada na saída é convertida para uma corrente de entrada através do ganho de realimentação, e assim aparecerá na saída uma fonte de tensão que se soma com a fonte colocada. Como a tensão sobre a resistência de saída aumentará, então a corrente também aumentará. Devido a fonte externa ser constante, porém com uma corrente maior passando por ela, a impedância equivalente sentida por esta fonte diminuirá. Portanto

$$Z_s = \frac{V_s}{I_s} \bigg|_{\substack{\text{entrada} \\ \text{em} \\ \text{curto}}} \approx 0. \quad (\text{A-9})$$

Conclusões semelhantes podem ser obtidas para os outros circuitos da Figura A-6. A quantificação do aumento ou diminuição da impedância é encontrada em livros de eletrônica como [29], [19] e [31] e é dada por $1 + A \cdot \beta$. A expressão $1 + A \cdot \beta$ define o polinômio característico do sistema e representa os pólos do circuito.

Generalizando o efeito da realimentação sobre a impedância, ocorre um aumento da impedância por $1 + A \cdot \beta$ para a realimentação série e diminuição da

impedância por $1 + A \cdot \beta$ para realimentação paralela, tanto para a entrada quanto para a saída [31].

Como exemplo, considere o circuito composto por um transistor MOS, um capacitor de realimentação C_c e uma carga R_L . Este circuito é mostrado na Figura A-7. A entrada deste circuito é a corrente vinda de uma fonte de corrente. Esta corrente gera um potencial pequeno na porta do transistor que amplifica este potencial por $-g_M \cdot R_{Eq}$, onde R_{Eq} é a resistência de saída r_D do transistor em paralelo com a resistência da carga R_L , e faz aparecer o potencial de saída V_s . O potencial de saída é multiplicado pela admitância $s \cdot C_c$ e a corrente gerada é retirada da entrada, funcionando como uma realimentação negativa.

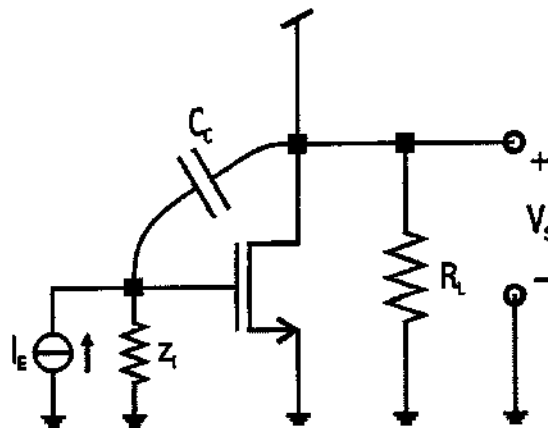


Figura A-7. Circuito com realimentação paralela-paralela.

Este processo coincide com o processo que ocorre na Figura A-6a e a realimentação neste caso é paralela-paralela.

A Figura A-8a correspondente ao circuito de pequenos sinais da Figura A-7 e a Figura A-8b mostra a separação entre o ganho direto A e a realimentação β . No caso deste circuito, a Figura A-8b leva em consideração o carregamento do amplificador causado pela realimentação e despreza o sinal antecipado pela realimentação. A última consideração pode ser justificada, pois o amplificador oferece ganho - na maioria dos casos de alto valor - enquanto a realimentação apresenta perda.

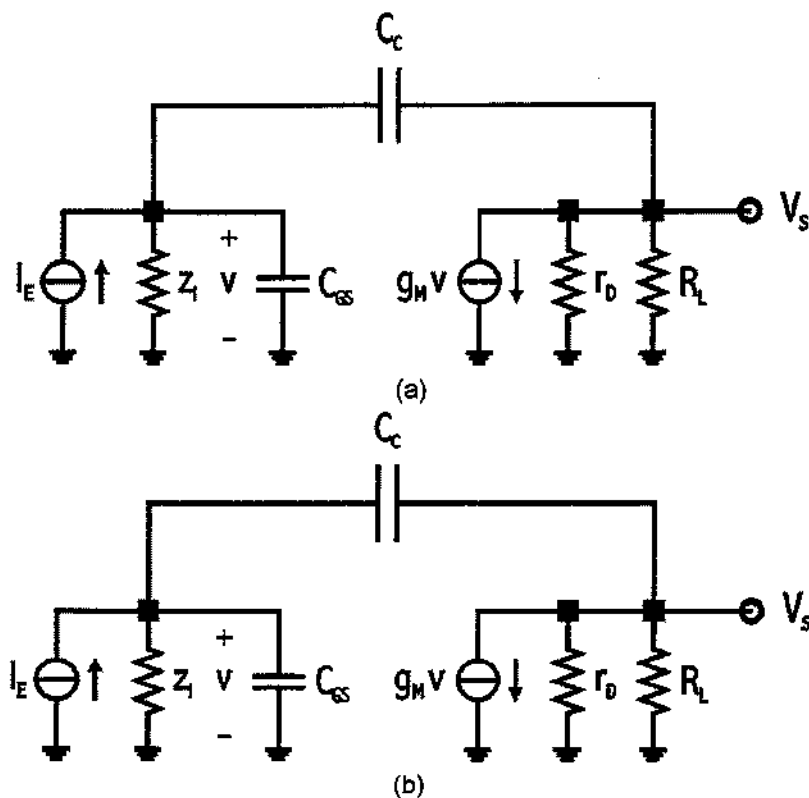


Figura A-8. Modelo do circuito realimentado. (a) Modelo de pequenos sinais. (b) Modelo de pequenos sinais modificado.

A apresentação acima considera um circuito simples e conhecido da literatura. No entanto em circuitos mais complexos a distinção entre o caminho direto e a realimentação pode ser um tanto vago. Imagine, por exemplo, um circuito com vários caminhos de realimentação.

Mesmo no circuito da Figura A-7, que apresenta um amplificador simples realimentado capacitivamente, houve simplificações para facilitar a distinção entre caminho direto e realimentação. Com isso a função de transferência obtida a partir da Figura A-8a é diferente da função de transferência do circuito da Figura A-8b. Esta diferença aumenta conforme a importância do carregamento causado pela realimentação. Felizmente, para um baixo carregamento, apenas diferenças de segunda ordem ocorrem.

A teoria que trata circuitos eletrônicos realimentados de forma sistemática começou a ser fundamentada no começo do século XX com os trabalhos de Bode e Nyquist [29], [32] baseados nos trabalhos de H. S. Black [28]. Esta teoria é

baseada na teoria de sistemas lineares. Escrevendo as equações de nós [33] chegamos a uma matriz que descreve completamente as relações entre as tensões e correntes envolvidas em um circuito. Para um circuito com N nós temos N – 1 equações mostradas abaixo.

$$\begin{bmatrix} y_{11} & y_{12} & \cdots & y_{1(N-1)} \\ y_{21} & y_{22} & \cdots & y_{2(N-1)} \\ \cdots & \cdots & \cdots & \cdots \\ y_{(N-1)1} & y_{(N-1)2} & \cdots & y_{(N-1)(N-1)} \end{bmatrix} \cdot \begin{bmatrix} v_1 \\ v_2 \\ \cdots \\ v_{(N-1)} \end{bmatrix} = \begin{bmatrix} i_1 \\ i_2 \\ \cdots \\ i_{(N-1)} \end{bmatrix} \quad (A-10)$$

Para tratar sistematicamente um amplificador a transistor usando a teoria de sistemas lineares é necessário a linearização do circuito usando os parâmetros de pequenos sinais. Apesar da linearidade dos componentes ativos deixar muito a desejar, os resultados se apresentam de maneira satisfatória para a maioria das aplicações usando-se a técnica acima.

Usando como exemplo o modelo de pequenos sinais da Figura A-8a, chegamos ao modelo linear do circuito da Figura A-7. As equações para este circuito são mostradas abaixo.

$$\begin{bmatrix} \frac{1}{z_o} + s \cdot C_c + s \cdot C_{GS} & -s \cdot C_c \\ g_m - s \cdot C_c & s \cdot C_c + \frac{1}{r_D} + \frac{1}{R_L} \end{bmatrix} \cdot \begin{bmatrix} v \\ v_s \end{bmatrix} = \begin{bmatrix} i_E \\ 0 \end{bmatrix} \quad (A-11)$$

A função de transferência é facilmente encontrada usando a regra de Cramer²

$$\frac{v_j}{i_i} = \frac{\Delta_{ij}}{\Delta}, \quad (A-12)$$

² Aqui supõe-se que somente o elemento i_i da matriz das entradas é diferente de zero, ou seja, $i_j = 0$ para $j \neq i$. Isto corresponde a dizer que o circuito possui não mais que uma entrada.

onde Δ é o determinante da matriz e Δ_{ij} é o cofator do elemento y_{ij} da matriz. Resolvendo este sistema para V_s em função de I_E temos

$$\frac{V_s}{I_E} = - \frac{g_M \cdot R_{Eq} \cdot \left(1 - s \cdot \frac{C_C}{g_M}\right) \cdot z_i}{1 + s \cdot (C_C \cdot R_{Eq} + C_{GS} \cdot z_i + C_C \cdot z_i + C_C \cdot g_M \cdot R_{Eq} \cdot z_i) + s^2 \cdot C_{GS} \cdot C_C \cdot R_{Eq} \cdot z_i}, \quad (A-13)$$

que é a função de transferência da corrente de entrada para a tensão de saída. A Equação (A-12) mostra que todas as funções de transferência do circuito estão sujeitas as mesmas singularidades, ou seja, aos mesmos pólos. O mesmo se aplica se a função de transferência for de tensão para tensão, corrente para corrente, ou o inverso de (A-12), de tensão para corrente.

A matriz admitância de (A-10) também se preza para o cálculo da medida da realimentação de um circuito eletrônico. Esta medida é chamada de razão de retorno³ T . Por conseguinte, calcula-se a diferença de retorno F , sendo $F = 1 + T$. Em um sistema simples, como o da Figura A-1 onde os caminhos direto e reverso são independentes, a razão de retorno e a diferença de retorno são dadas por $T = A \cdot \beta$ e $F = 1 + A \cdot \beta$, respectivamente. Neste caso, T é o chamado ganho de malha⁴ e F é a equação característica do sistema em malha fechada. O uso de (A-10) soluciona a complexidade relacionada com um circuito com várias malhas de realimentação. Assim não é mais necessário considerar o efeito do carregamento e de antecipação do sinal através do ramo de realimentação pois estes efeitos são automaticamente incluídos na matriz (A-10). Em contrapartida, perde-se muito a sensibilidade sobre a atuação de cada elemento no circuito e sua influência na função de transferência.

A razão de retorno T é dada por [29]

³ A razão de retorno também pode ser calculada a partir da matriz impedância. Para isso basta escrever a equação de malhas para um conjunto de malhas independentes do circuito [33].

⁴ Na grande maioria dos circuitos, os caminhos direto e reverso não são independentes, e, portanto a diferença de retorno e ganho de malha não são grandezas iguais. Com isso a troca dos termos razão de retorno e ganho de malha não pode ser generalizada [19], [30]. Neste caso, usaremos T para a razão de retorno e $A \cdot \beta$ para o ganho de malha.

$$T = w \cdot \frac{\Delta_{ki}}{\Delta^o}, \quad (\text{A-14})$$

onde w é a transcondutância do elemento ativo da malha, Δ_{ki} é o cofator para o elemento com ganho entre os nós k e i e Δ^o é o determinante da matriz do circuito excluindo-se a transcondutância w .

O conceito de razão de retorno aplicado ao sistema da Figura A-1 corresponde a abrir a malha em um determinado ponto conveniente, inserir um sinal de teste e calcular o ganho em volta desta malha. Novamente, para um circuito com A e β independentes, w representaria o ganho direto A e Δ_{ki}/Δ^o o ganho da malha envolta do ganho direto, ou seja, β . Teríamos portanto $T = A \cdot \beta$ como dito acima.

Para achar a diferença de retorno basta somar a expressão de T a um. Deste modo temos [29]

$$F = 1 + w \cdot \frac{\Delta_{ki}}{\Delta^o} = \frac{\Delta^o + w \cdot \Delta_{ki}}{\Delta^o} = \frac{\Delta}{\Delta^o}. \quad (\text{A-15})$$

Da mesma forma, com A e β independentes, aplicando-se a definição acima para o sistema da Figura A-1 obtemos a equação característica $1 + A \cdot \beta$, como dito anteriormente.

A partir de (A-10) obtemos uma generalização para avaliar o efeito da realimentação sobre a impedância de qualquer elemento do circuito. Assim é possível calcular a impedância entre dois pontos arbitrários em função de um certo parâmetro. A relação entre a impedância com realimentação e sem realimentação é dada por

$$Z_{FB} = Z_o \cdot \frac{F(0)}{F(\infty)}, \quad (\text{A-16})$$

onde z_{FB} é a impedância com realimentação, z_o é a impedância considerando $g_M = 0$, $F(0)$ é a diferença de retorno com os terminais entre z em curto e $F(\infty)$ é a diferença de retorno com os terminais entre z abertos.

Ainda considerando o exemplo anterior, podemos calcular a razão de retorno para o circuito da Figura A-7. Usando o modelo de pequenos sinais da Figura A-8a e as equações de nós (A-11) temos

$$T = w \cdot \frac{\Delta_{21}}{\Delta^o} = \frac{g_M \cdot (-1)^{2+1} \cdot [-s \cdot C_C]}{\begin{vmatrix} \frac{1}{Z_i} + s \cdot C_{GS} + s \cdot C_C & -s \cdot C_C \\ -s \cdot C_C & s \cdot C_C + \frac{1}{r_D} + \frac{1}{R_L} \end{vmatrix}} \quad (A-17)$$

$$= \frac{s \cdot C_C \cdot g_M \cdot R_{Eq} \cdot Z_i}{1 + s \cdot (C_C \cdot R_{Eq} + C_C \cdot Z_i + C_{GS} \cdot Z_i) + s^2 \cdot C_{GS} \cdot C_C \cdot R_{Eq} \cdot Z_i},$$

onde R_{Eq} é a associação em paralelo entre r_D e R_L .

Através da Figura A-9, o valor da razão de retorno em (A-17) pode ser facilmente conferida, neste caso abrindo-se a malha na fonte de corrente controlada⁵ e inserindo um sinal de teste i_x em seu lugar. O sinal que será produzido nos terminais da fonte de corrente controlada, $i = g_M \cdot v$, é o sinal transmitido em volta da malha.

⁵ Para um circuito com várias malhas de realimentação ou várias entradas a técnica de abrir a malha na fonte controlada e medir o valor do sinal retorno não se aplica. Porém a definição de razão de retorno é generalizada, podendo ser estendida para circuitos com várias malhas e várias entradas [37], [38] e [39].

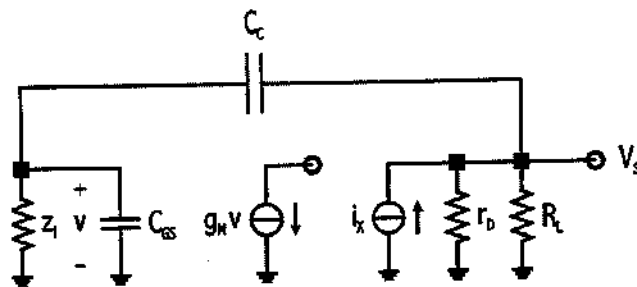


Figura A-9. Circuito para cálculo da razão de retorno.

A diferença de retorno pode ser calculada através da soma de (A-17) a um ou diretamente através de (A-15). Temos

$$F = \frac{\Delta}{\Delta^0} = \frac{\begin{vmatrix} \frac{1}{Z_i} + s \cdot C_{GS} + s \cdot C_C & -s \cdot C_C \\ g_M - s \cdot C_C & s \cdot C_C + \frac{1}{r_D} + \frac{1}{R_L} \end{vmatrix}}{\begin{vmatrix} \frac{1}{Z_i} + s \cdot C_{GS} + s \cdot C_C & -s \cdot C_C \\ -s \cdot C_C & s \cdot C_C + \frac{1}{r_D} + \frac{1}{R_L} \end{vmatrix}} \quad (A-18)$$

$$= \frac{1 + s \cdot (C_C \cdot R_{Eq} + C_{GS} \cdot Z_i + C_C \cdot Z_i + C_C \cdot g_M \cdot R_{Eq} \cdot Z_i) + s^2 \cdot C_{GS} \cdot C_C \cdot R_{Eq} \cdot Z_i}{1 + s \cdot (C_C \cdot R_{Eq} + C_C \cdot Z_i + C_{GS} \cdot Z_i) + s^2 \cdot C_{GS} \cdot C_C \cdot R_{Eq} \cdot Z_i}$$

A expressão (A-18) carrega a equação característica em seu numerador e está exatamente igual a encontrada na função de transferência em (A-13). Se igualarmos (A-18) a zero, os pólos da função de transferência serão achados.

Se separássemos a função de transferência (A-13) em caminho direto e caminho reverso, teríamos

$$A = - \frac{g_M \cdot R_{Eq} \cdot \left(1 - \frac{s \cdot C_C}{g_M}\right) \cdot Z_i}{1 + s \cdot (C_C \cdot R_{Eq} + C_C \cdot Z_i + C_{GS} \cdot Z_i) + s^2 \cdot C_{GS} \cdot C_C \cdot R_{Eq} \cdot Z_i} \quad (A-19)$$

e

$$\beta = -\frac{s \cdot C_c}{\left(1 - \frac{s \cdot C_c}{g_M}\right)} \quad (\text{A-20})$$

Apesar da separação entre ganho direto e realimentação em (A-19) e (A-20) ser possível matematicamente, perde-se a representação física através de um circuito eletrônico. As expressões (A-19) e (A-20) correspondem as funções de transferência de A e β da Figura A-1 considerando $\alpha = 1$, tendo A a unidade de ohms, Ω , e β a unidade inversa de ohms, Ω^{-1} .

Nota-se que a função de transferência direta (A-19) expressa na forma de um zero o efeito de antecipação criado pelo capacitor de realimentação. Se no caminho direto este efeito aparece como um zero, no caminho reverso ele tem que aparecer como um pólo, como em (A-20).

Se compararmos (A-17), (A-19) e (A-20) com as expressões obtidas a partir do circuito da Figura A-8b notaremos que, de fato, elas não serão iguais. Isto se deve ao fato de que o circuito da Figura A-8b ter desprezado o efeito de antecipação do sinal de entrada e ao fato do ganho de malha aberta e a realimentação não serem blocos independentes, como sugere a Figura A-8b. Isto se reflete na função de transferência em malha fechada através da ausência do zero e através de um pólo de segunda ordem em frequências mais baixas.

O ganho de malha, a função de transferência de malha aberta, da realimentação e de malha fechada para a Figura A-8b são mostradas abaixo.

$$A \cdot \beta = \frac{s \cdot C_c \cdot g_M \cdot R_{Eq} \cdot z_i}{1 + s \cdot (C_c \cdot R_{Eq} + C_c \cdot z_i + C_{GS} \cdot z_i) + s^2 \cdot C_c \cdot (C_c + C_{GS}) \cdot R_{Eq} \cdot z_i} \quad (\text{A-21})$$

$$A = -\frac{g_M \cdot R_{Eq} \cdot z_i}{1 + s \cdot (C_c \cdot R_{Eq} + C_c \cdot z_i + C_{GS} \cdot z_i) + s^2 \cdot C_c \cdot (C_c + C_{GS}) \cdot R_{Eq} \cdot z_i} \quad (\text{A-22})$$

$$\beta = -s \cdot C_c \quad (\text{A-23})$$

$$\frac{V_s}{I_E} = - \frac{g_M \cdot R_{Eq} \cdot z_i}{1 + s \cdot (C_C \cdot R_{Eq} + C_C \cdot z_i + C_{GS} \cdot z_i + C_C \cdot g_M \cdot R_{Eq} \cdot z_i) + s^2 \cdot C_C \cdot (C_C + C_{GS}) \cdot R_{Eq} \cdot z_i} \quad (A-24)$$

Observando as expressões (A-22), (A-23), (A-24) acima, percebe-se como as considerações feitas para chegar ao circuito da Figura A-8b afetaram as funções de transferência.

Para mostrar o efeito da realimentação sobre a impedância considere o cálculo da impedância de entrada. z_o é dado pela associação de z_i em paralelo com $1/s \cdot C_{GS}$ em paralelo com $1/s \cdot C_C + R_{Eq}$. $F(\infty)$ é dado por (A-18) e $F(0)$ é igual a um, pois se a entrada estiver em curto não existe retorno e portanto a razão de retorno é zero. Desta forma obtém-se

$$z_{E_{FB}} = \frac{z_i' \cdot (1 + s \cdot C_C \cdot R_{Eq})}{1 + s \cdot C_C \cdot (z_i' + R_{Eq} + g_M \cdot R_{Eq} \cdot z_i')}, \quad (A-25)$$

onde z_i' é o paralelo de z_i com $\frac{1}{s \cdot C_{GS}}$. Se considerarmos a saída em aberto chega-se a um resultado muito simples e ilustrativo. Com $R_{Eq} \rightarrow \infty$ temos

$$z_{E_{FB}} = \frac{z_i'}{1 + g_M \cdot z_i'}. \quad (A-26)$$

O denominador de (A-26) é a diferença de retorno para o circuito da Figura A-7 com a saída em aberto⁶. Com isto vemos que a impedância de entrada é diminuída por $1 + T$. Resultado semelhante a (A-25) obtém-se para a impedância de saída.

Para tratar sistematicamente um amplificador a transistor usando a teoria de sistemas lineares e chegar as equações em (A-10) foi necessário a

⁶ Também se chega ao denominador de (A-26) através da expressão da razão de retorno em (A-17) e (A-18). Basta considerar o limite de T para R_{Eq} tendendo ao infinito e fazer $F=1+T$. Esta consideração equivale a dizer que existe ausência de carga externa e que a resistência de saída do transistor é bastante alta.

linearização do circuito usando os parâmetros de pequenos sinais. Com a linearização foram perdidas informações como distorção harmônica e intermodulação. No entanto os efeitos de distorção harmônica, intermodulação e mesmo o ruído são muito pequenos e são desprezados para a maioria das aplicações.

Caso os elementos amplificadores não sejam suficientemente lineares, as distorções não lineares devem ser consideradas. O efeito de não linearidade é, por natureza, multiplicativo. Porém na maioria dos circuitos amplificadores é aceitável modelar a distorção por fontes de sinais que se adicionam ao modelo linear. A Figura A-10 mostra este modelo.

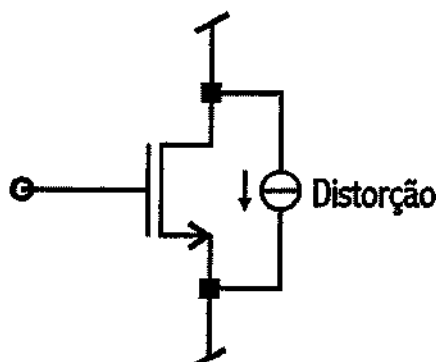


Figura A-10. Modelamento de ruído e distorções.

A fonte do sinal de distorção introduz um sinal cuja magnitude depende do sinal de entrada e, na maioria dos casos, é de difícil determinação. Como padrão usa-se sinais senoidais na entrada do circuito e mede-se a saída. A relação entre o sinal de saída desejado e o não desejado oferece uma medida da figura de distorção. De qualquer forma, a fonte adicionada deve ser um reflexo direto da não linearidade da curva do componente em consideração.

A vantagem de se incluir o sinal de distorção como uma fonte aditiva é que é possível escrever este circuito de forma linear, dando a ele um tratamento uniforme e sistemático. Por exemplo, é possível comparar a figura de distorção sem e com realimentação. De acordo com [29], a redução da figura de distorção é dada pela diferença de retorno.

Vemos, portanto que o uso de realimentação mostra uma grande eficiência na redução das não linearidades de um amplificador.

Apêndice B

Estabilidade de Amplificadores Operacionais Realimentados

Problemas de estabilidade surgiram desde o início do uso de amplificadores eletrônicos realimentados. Para tentar conter tais problemas com instabilidade surgiram uma variedade de critérios para tentar mensurar o grau de estabilidade de um sistema ou simplesmente para distinguir um sistema estável de um não estável. Sem exceção, tais critérios se aplicam apenas a sistemas lineares. No entanto, um amplificador eletrônico constitui um sistema não linear devido a natureza não linear das curvas dos transistores usados. Como se pode perceber, seria infrutífero trabalhar o problema da estabilidade de amplificadores operacionais realimentados usando seus parâmetros de grandes sinais, ou seja, trabalhando o sistema como um sistema não linear.

Na verdade, como o objetivo é analisar um amplificador de pequenos sinais, o uso de parâmetros linearizados do sistema é suficiente para estudar a estabilidade do amplificador realimentado. Com o sistema linearizado torna-se aplicável vários critérios de estabilidade para sistemas lineares constantes, dentre os quais¹ estão o critério de Routh, critério de Nyquist, critério de Bode e o critério de Evans².

A primeira pessoa a estudar de forma sistemática o problema de estabilidade foi J. C. Maxwell. Em 1868 Maxwell publicou um artigo mostrando que a estabilidade de um determinado sistema dependia que as raízes de uma certa equação característica tivessem parte real negativa. Infelizmente, Maxwell só conseguiu mostrar a validade disto até equações de segunda ordem. Este problema perdurou até 1877, quando E. J. Routh demonstrou a validade deste critério para equações de ordem n . Este critério ficou conhecido como critério de

¹ Os critérios de estabilidade estão dispostos em ordem cronológica de publicação, sendo 1877, 1932, 1938 e 1948 suas respectivas datas de publicação.

² O critério de Evans é conhecido também por *root locus*.

Routh. Este tipo de análise, ainda usado hoje, permaneceu único até a introdução do amplificador eletrônico realimentado.

Logo engenheiros perceberam que com o aumento excessivo da realimentação o amplificador se tornava instável. Também foi observado que um amplificador estável para certas frequências perdia a estabilidade em outras frequências. A aplicação do critério de Routh no caso era inviável, pois os engenheiros enfrentavam sistemas de elevada ordem. Por exemplo, sistemas de ordem 50 eram típicos. Além disso, o critério de Routh nada diz sobre a frequência. Estes problemas foram solucionados em 1932 com o aparecimento do critério dado por H. Nyquist e mais tarde, em 1938, o problema foi simplificado com o método de projeto na frequência de H. W. Bode. Dez anos após, W. R. Evans introduz o método do *root locus*, que mostra de forma muito simples porque o aumento do ganho da realimentação pode levar o sistema à instabilidade.

Evans mostrou que conforme o ganho de realimentação aumenta, as raízes da equação característica podiam deixar de ter parte real negativa e o sistema se tornava instável.

Desta longa evolução, a conclusão mais evidente é que não é em todos os casos se alcança uma situação de equilíbrio e estabilidade. Voltando ao sistema da Figura A-1 - aqui repetido na Figura B-1 com $\alpha = 1$, $\beta = K$ e $A = H(s)$ - é possível exemplificar o problema. Vamos supor que o ganho de malha aberta seja dado por uma função de transferência $H(s)$ escrita como

$$H(s) = \frac{b_m \cdot s^m + b_{m-1} \cdot s^{m-1} + \dots + b_1 \cdot s + 1}{a_n \cdot s^n + a_{n-1} \cdot s^{n-1} + \dots + a_1 \cdot s + 1}, \quad m \leq n. \quad (B-1)^3$$

³ Esta condição é necessária para indicar que este é um sistema físico, caso contrário poderíamos ter uma resposta infinita para uma entrada finita.

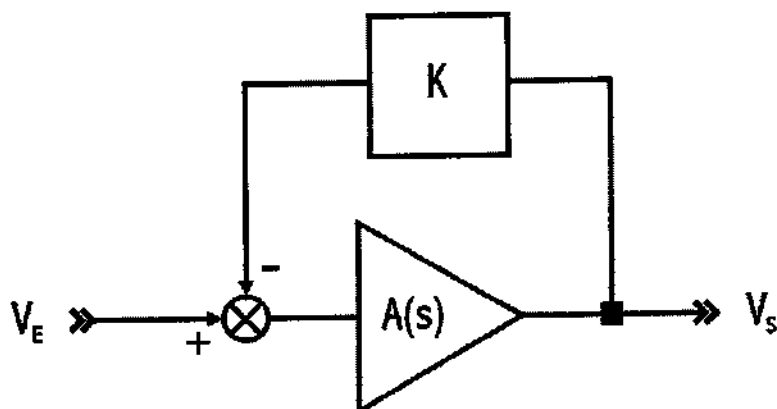


Figura B-1. Sistema realimentado com ganho de malha aberta $A = H(s)$, ganho de realimentação $\beta = K$ e $\alpha = 1$.

Se V_E for um sinal senoidal de com frequência ω_1 baixa, este sinal será amplificado de $|H(j \cdot \omega_1)|$ e sofrerá um deslocamento de fase $\angle H(j \cdot \omega_1)$ pequeno. A saída será multiplicada por K . Este produto será retornado para entrada e será subtraído do próprio sinal de entrada, fazendo o erro ir para próximo de zero, conforme a Figura B-2a⁴. Enquanto a frequência aumentar até $\omega < \omega_2$, este processo continuará aumentando o deslocamento de fase e aumentando o tempo de transiente do sistema. Eventualmente, para uma frequência $\omega = \omega_2$ teremos $\angle H(j \cdot \omega_2) = 180^\circ$. Neste momento, o ganho que era positivo torna-se negativo. Agora, o sinal negativo do ganho multiplicado pelo sinal negativo da realimentação faz com que o sinal de retorno se some, em vez de se subtrair, ao sinal de entrada. Temos, portanto, uma realimentação positiva para frequências $\omega \geq \omega_2$. Desta forma, o erro não diminuirá, mas sim aumentará. A partir de então, qualquer sinal de entrada, por menor que seja, fará a saída oscilar espontaneamente se $\omega = \omega_2$ ou crescer indefinidamente se $\omega > \omega_2$. A Figura B-2b e a Figura B-2c ilustram estas situações, respectivamente.

⁴ As formas de onda são somente ilustrativas e não estão necessariamente em escala.

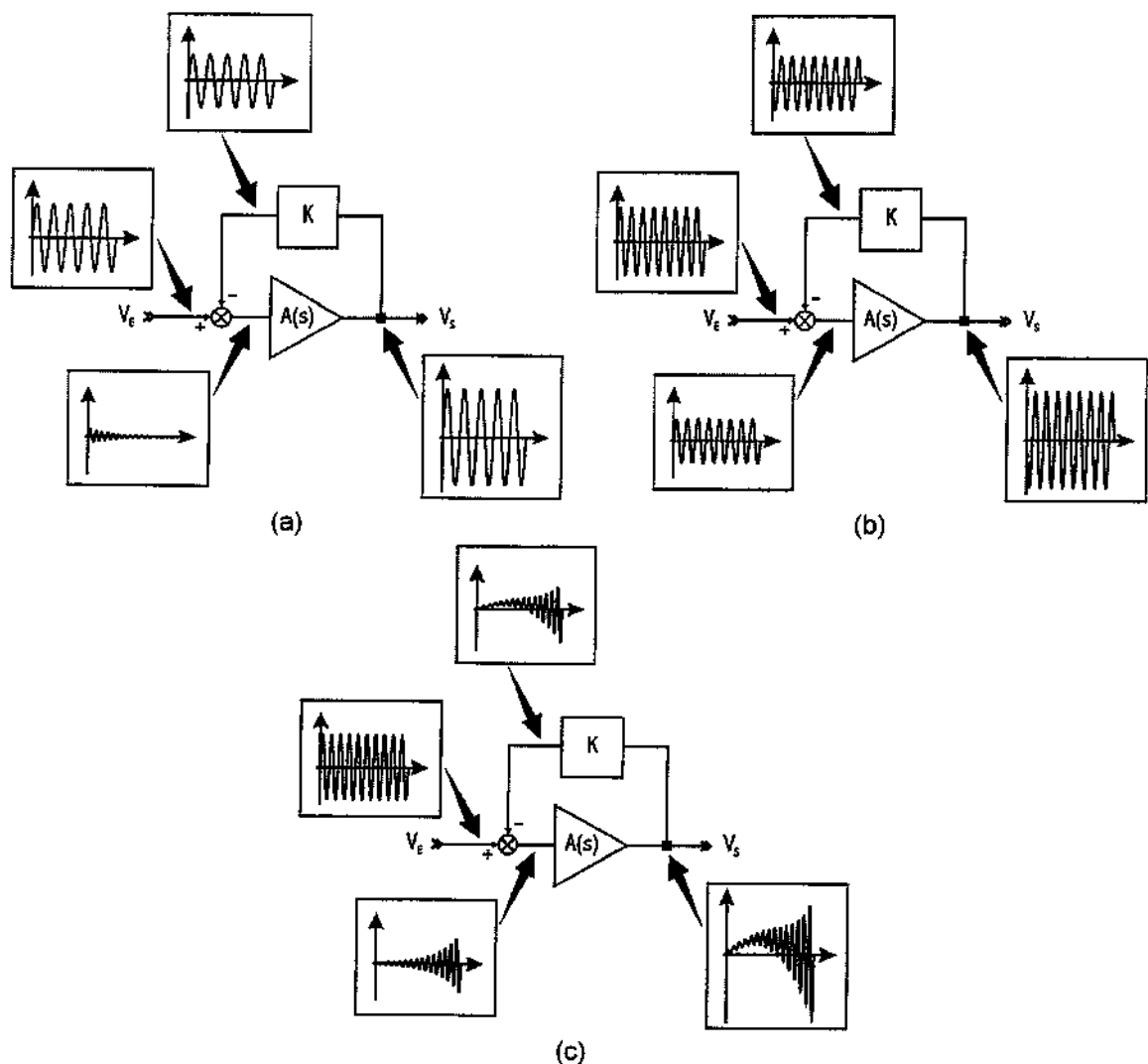


Figura B-2. Amplificadores realimentados com sinais de entrada em diferentes frequências. (a) Sistema estável com sinal de entrada com frequência $\omega < \omega_2$. (b) Sistema instável com sinal de entrada com frequência $\omega = \omega_2$. (c) Sistema instável com sinal de entrada com frequência $\omega > \omega_2$.

Esta análise sugere uma primeira definição para a estabilidade de sistemas lineares: quando para qualquer sinal limitado na entrada do sistema existir um sinal de saída também limitado dizemos que o sistema é estável [27]. Esta definição, apesar de amplamente usada, não é suficiente para definir a estabilidade de um amplificador como foi visto no exemplo acima. Imagine uma outra situação onde o sinal de entrada é uma constante e a saída é uma oscilação senoidal. Apesar de oscilatório, o seno é um sinal limitado na saída do

amplificador. É fácil entender porque isto pode acontecer olhando para a função de transferência em malha fechada.

A função de transferência de malha fechada $G(s)$ será

$$G(s) = \frac{V_s}{V_E} = A_o \cdot \frac{\prod_{i=1}^m \left(\frac{s}{-z_i} + 1 \right)}{\prod_{i=1}^n \left(\frac{s}{-p_i} + 1 \right)}, \quad (B-2)$$

onde A_o é o ganho DC, z_i são os zeros e p_i os pólos da função de transferência em malha fechada. É possível expandir esta função em frações parciais, tal que

$$G(s) = \sum_{i=1}^J \frac{C_i}{(s - p_i)} + \sum_{i=J}^n \left[\frac{C_i}{(s - p_i)} + \frac{\bar{C}_i}{(s - \bar{p}_i)} \right], \quad (B-3)$$

onde $\bar{C}_i$ e $\bar{p}_i$ são os complexos conjugados dos coeficientes e pólos complexos C_i e p_i para $i \geq J$, e C_i e p_i são coeficientes e pólos reais para $i < J$. A resposta ao impulso deste sistema é dada no domínio do tempo pela transformada inversa de Laplace de (B-3) e é expressa por

$$g(t) = \sum_{i=1}^J C_i \cdot e^{p_i t} + \sum_{i=J}^n 2 \cdot |C_i| \cdot e^{\text{Re}\{p_i\}t} \cdot \cos[\text{Im}\{p_i\} \cdot t + \angle C_i]. \quad (B-4)$$

A partir de (B-4) é fácil perceber que a oscilação espontânea irá acontecer desde que $\text{Re}\{p_i\} = 0$ para $i > J$. Fisicamente, isso equivale a dizer que qualquer perturbação na entrada do amplificador, por menor que seja, gera uma oscilação espontânea na saída desde que $\text{Re}\{p_i\} = 0$. Obviamente esta não é uma condição de estabilidade desejada para um amplificador. Esta observação leva a uma segunda conclusão sobre estabilidade: não só a saída deve ser limitada para uma entrada limitada, mas também a saída deve ir para zero em um tempo longo, ou seja, $g(t) \rightarrow 0$ para $t \rightarrow \infty$, para uma entrada impulsiva.

Observando que se a parte real de um ou mais pólos forem positivas as exponenciais crescerão indefinidamente com o tempo gerando uma resposta ilimitada, a observação acima leva a mesma conclusão sobre estabilidade que Maxwell e Routh chegaram a mais de cem anos atrás: um sistema é estável se e somente se **todos os pólos** da função de transferência possuem parte real negativa.

Usando a expressão (B-4), podemos ver graficamente na Figura B-3 como a disposição dos pólos influi na resposta no tempo.

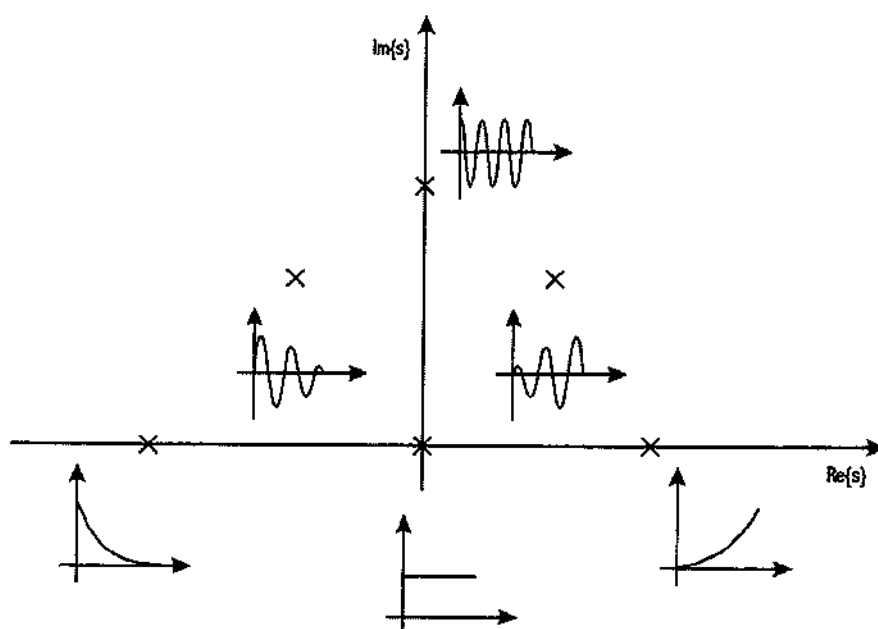


Figura B-3. Resposta ao impulso de um sistema linear com pólos reais positivos e negativos, imaginários e complexos com parte real positiva e negativa.

Confirmando a definição de estabilidade acima, perceberemos da Figura B-3 que somente os pólos no semi-plano esquerdo do plano complexo s levam à respostas estáveis no domínio do tempo.

O exame da função de transferência em malha fechada levou a uma conclusão precisa sobre a estabilidade do sistema da Figura B-1. No entanto, na maioria das vezes, é inconveniente usar a função de transferência de malha fechada porque os pólos do sistema não são conhecidos. Como a função de transferência em malha aberta é sempre conhecida na forma fatorada, os seus

pólos e zeros são conhecidos. Assim um método que infira sobre o comportamento de um sistema em malha a partir da função de transferência em malha aberta é necessário. Harry Nyquist estudou este problema para amplificadores eletrônicos realimentados e estabeleceu o que hoje chamamos de critério de Nyquist [32]. O critério de Nyquist é baseado no chamado princípio do argumento⁵.

O teorema do princípio do argumento relaciona a trajetória de uma curva C_1 no plano complexo com o mapeamento desta trajetória por uma função complexa $H_1(s)$. Inicialmente vamos supor que a trajetória C_1 , qualquer que seja esta, não englobe nem pólos nem zeros. O argumento do vetor complexo avaliado em um ponto sobre a trajetória C_1 é composto pela soma dos argumentos dos zeros menos a soma dos argumentos dos pólos. Isto é ilustrado na Figura B-4a. Se a trajetória não engloba nenhum pólo e nenhum zero, então, conforme um ponto caminha em cima desta trajetória nenhum vetor saindo dos pólos e zeros sofre uma rotação total de $2 \cdot \pi$. Isto significa que o argumento do gráfico da função $H_1(s)$ no plano complexo H_1 também não gira $2 \cdot \pi$ em torno da origem. Isto é ilustrado na Figura B-4b.

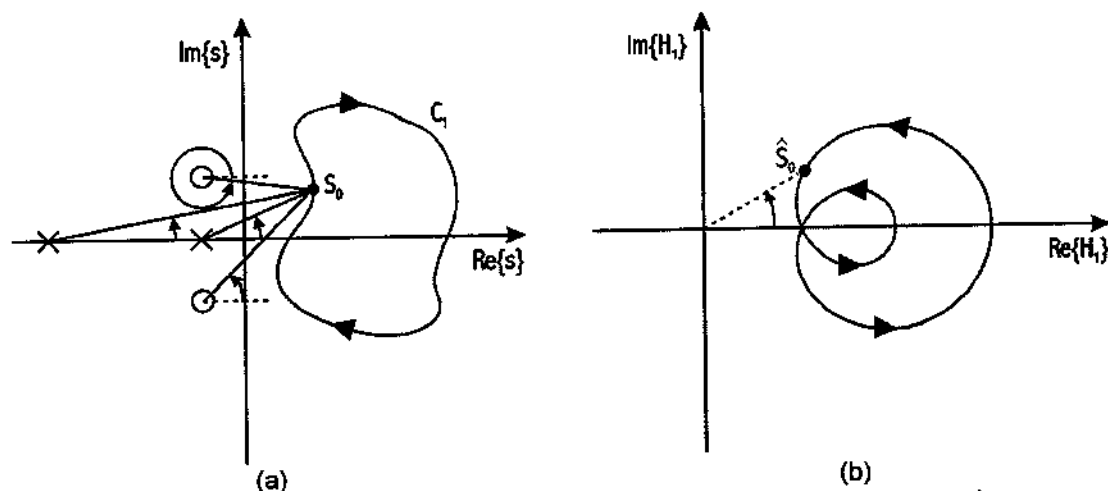


Figura B-4. Mapeamento no plano complexo. (a) Contorno C_1 no plano complexo que não envolve pólos ou zeros. (b) Mapeamento de C_1 por $H_1(s)$ não sofre rotação de $2 \cdot \pi$.

⁵ Uma prova matemática do princípio do argumento ou teorema de Cauchy pode ser encontrada em [27] e [34].

No entanto, se a função $H_1(s)$ possuir algum pólo, zero ou uma combinação em números diferentes destes que seja envolto pela curva da trajetória C_1 , o argumento do vetor que sai destes pólos e zeros e vai até um ponto em cima de C_1 sofre uma rotação de $2 \cdot \pi$ conforme este ponto caminha sobre a trajetória. Os argumentos dos pólos e zeros fora do interior de C_1 iniciam sua rotação em s_0 na Figura B-5a, variam positivamente ou negativamente, e voltam à posição original sem sofrer uma rotação de $2 \cdot \pi$. Já cada pólo e zero no interior na trajetória C_1 sofre uma rotação completa de $-2 \cdot \pi$ ou $+2 \cdot \pi$, respectivamente, conforme o ponto s_0 caminha em cima da trajetória C_1 . Com isso o argumento do vetor complexo $H_1(s)$ também sofrerá variações de $\pm 2 \cdot \pi$, significando que o mapeamento de $H_1(s)$ pela trajetória C_1 sofrerá uma ou mais revoluções completas em torno da origem do plano complexo H_1 . Isso está ilustrado na Figura B-5b.

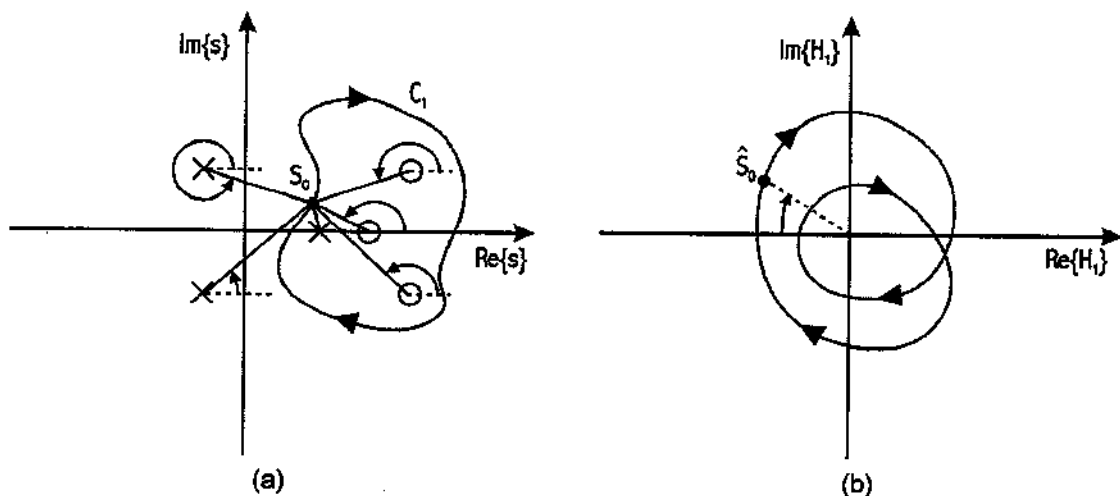


Figura B-5. Mapeamento no plano complexo. (a) Contorno C_1 no plano complexo que envolve pólos e zeros. (b) Mapeamento de C_1 por $H_1(s)$ sofre rotação de $2 \cdot \pi$.

Portanto, o princípio do argumento mostra que o número de pólos e zeros envoltos por uma trajetória no plano complexo s se relaciona com o número de voltas na origem causadas pela transformação para o plano complexo H_1 . Matematicamente [34] temos

$$\frac{1}{j \cdot 2 \cdot \pi} \oint_C \frac{H'(s)}{H(s)} \cdot ds = Z - P, \quad (\text{B-5})$$

onde Z é o número total de zeros e P é o número total pólos de $H(s)$ envolvidos pelo contorno C .

Tendo como padrão o contorno positivo⁶, ou seja, uma rotação no sentido horário, mostrado na Figura B-6, podemos definir: se um contorno positivo C no plano complexo s envolve Z zeros e P pólos de $H(s)$ sem passar sobre nenhum zero ou pólo, a transformação do contorno no plano complexo $H(s)$ envolve a origem deste plano um número de vezes N igual ao número de zeros menos o número de pólos da função $H(s)$, ou seja, $N = Z - P$.

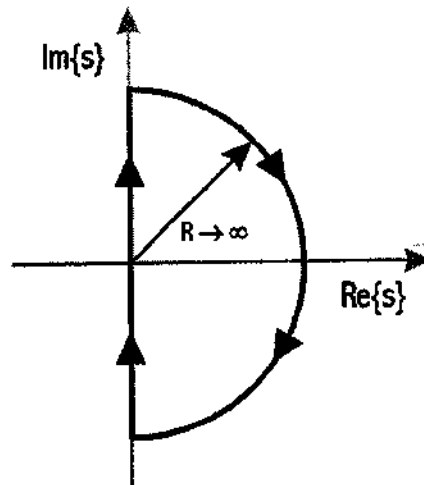


Figura B-6. Contorno padrão para avaliar a existência de pólos e zeros no semiplano direito do plano s .

Por exemplo, nas Figuras B-5a e B-5b o contorno C envolve um pólo e três zeros, portanto a transformação envolve $3 - 1 = 2$ vezes a origem do plano $H(s)$ na mesma direção que o contorno C . Se tivéssemos três pólos e um zero, então também teríamos duas voltas na origem do plano $H(s)$, porém agora no

⁶ O artigo original de Nyquist define este contorno de maneira diferente. Nyquist [32] usa um contorno com a mesma forma, porém adota a rotação no sentido anti-horário como positiva.

sentido contrário ao contorno C . Isto pois $1 - 3 = -2$, onde o sinal negativo indica a reversão no sentido de rotação. Assim, usando o contorno C , conforme a Figura B-6, envolvendo todo o semiplano direito do plano complexo s , a presença de pólos ou zeros da função $H(s)$ que levam o sistema a instabilidade será evidenciada.

Como foi estabelecida anteriormente, a vantagem do critério de Nyquist é que a partir da função de transferência de malha aberta é possível inferir se a função de transferência em malha fechada possui pólos no semiplano direito, o que caracterizaria um sistema instável.

Referindo-se ao sistema da Figura B-1, a função de transferência em malha fechada será

$$G(s) = \frac{K \cdot H(s)}{1 + K \cdot H(s)}. \quad (B-6)$$

Se a avaliação do contorno do plano s englobando todo o semiplano direito conter raízes de $1 + K \cdot H(s)$, então o sistema será instável. Porém $1 + K \cdot H(s)$ é a função $K \cdot H(s)$ deslocada de uma unidade para a direita. Portanto, se o contorno de $1 + K \cdot H(s)$ engloba a origem, então $K \cdot H(s)$ irá englobar o ponto -1 no eixo real.

Considerando a função de transferência em malha aberta $H(s) = \frac{A(s)}{B(s)}$ teremos

$$1 + K \cdot H(s) = 1 + K \cdot \frac{A(s)}{B(s)} = \frac{B(s) + K \cdot A(s)}{B(s)}. \quad (B-7)$$

Os pólos de $1 + K \cdot H(s)$ são as raízes da função $B(s)$ no denominador e estas são as mesmas da função de transferência de malha aberta. Deste modo, o número P é conhecido a partir dos pólos da função de transferência em malha aberta. O número de voltas em torno da origem causado pela transformação

$1+K \cdot H(s)$ é o mesmo número de voltas em torno do ponto -1 causado pela transformação $K \cdot H(s)$. Então, para a função de transferência em malha fechada $G(s)$, conhecendo N e P , temos

$$Z = N + P, \quad (B-8)$$

onde Z é o número de zeros da função de transferência em malha fechada $G(s)$.

Os zeros da função $G(s)$ são as raízes do numerador $B(s) + K \cdot A(s) = 0$. Como esta função é a própria função característica do sistema em malha fechada, significa que os zeros de $G(s)$ correspondem exatamente aos pólos da função de transferência em malha fechada. Portanto o número de zeros de $G(s)$ no semi-plano direito, dado por $Z = N + P$, é igual ao número de pólos no semi-plano direito da função de transferência em malha fechada. Portanto, para o sistema em malha fechada ser estável é necessário que $Z = 0$.

Pode-se, então, enunciar o critério de estabilidade de Nyquist⁷ [27], [32] como: um sistema realimentado é estável se e somente se, para um determinado contorno C , o número de voltas no sentido anti-horário (negativo) em torno do ponto $\{-1,0\}$ no plano complexo H for igual ao número de pólos com parte real positiva da função de transferência em malha aberta $H(s)$.

Para se medir o grau de estabilidade de um amplificador realimentado, pode-se definir duas quantidades a partir do gráfico de Nyquist: a margem de ganho e a margem de fase. A margem de ganho mede de quanto é possível aumentar o ganho de realimentação sem que se o circuito se torne instável. A margem de fase mede o retardo de fase possível de se aplicar ao circuito sem que este se torne instável.

Para se avaliar essas duas quantidades a partir do gráfico de Nyquist, devemos medir o quanto a curva se distancia do ponto crítico $\{-1,0\}$. Assim, a

⁷ O artigo original de Nyquist define a estabilidade de maneira diferente. Segundo Nyquist [32], um sistema é estável se o ponto $\{1, 0\}$ estiver completamente fora da curva do contorno. Caso contrário, o sistema é instável.

margem de ganho é dada pelo inverso da distância entre a origem e o ponto onde o gráfico cruza o eixo real. Já a margem de fase é dada pelo ângulo da curva excedente a -180° quando o módulo da razão de retorno é um. Graficamente a Figura B-7 define a margem de fase e a margem de ganho.

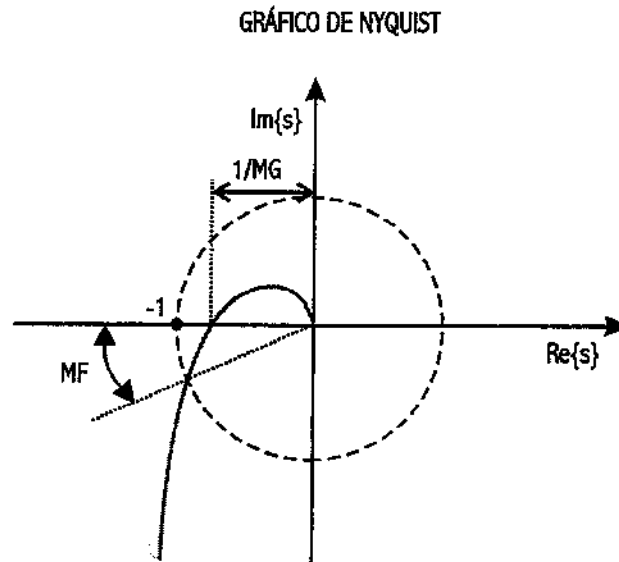


Figura B-7. Margem de fase e margem de ganho definidos a partir do gráfico de Nyquist.

Fisicamente, a margem de ganho e a margem de fase juntas mostram a susceptibilidade de um circuito se tornar instável quando realimentado.

No entanto a avaliação da susceptibilidade a instabilidade a partir do gráfico de Nyquist, apesar de precisa e geral, pode ser demorada, inconveniente e não apropriada para o projeto de amplificadores eletrônicos realimentados. Isto torna o método de projeto na frequência desenvolvido por Bode uma alternativa mais atrativa na maioria das vezes.

O método de Bode [29] é uma alternativa mais apropriada, pois enquanto o gráfico de Nyquist analisa a função de malha aberta para frequências $-\infty < \omega < +\infty$, o método de Bode analisa a mesma função para frequências $0 < \omega < +\infty$. Também, diferentemente do gráfico de Nyquist, os gráficos de Bode analisam o ganho e a fase em gráficos separados e em função da frequência. Isto torna a análise em frequência de um amplificador eletrônico rápida e fácil, pois a

informação do ganho de pequenos sinais e do deslocamento de fase para um sinal de determinada frequência está prontamente disponível.

Essencialmente, as informações sobre estabilidade dadas pelo gráfico de Nyquist estão presentes nos gráficos de Bode. Mais exatamente, a medida de margem de ganho e a margem de fase para um sistema são facilmente obtidas a partir dos gráficos de Bode [27]. A Figura B-8 define as margens de ganho e fase para um gráfico de Bode.

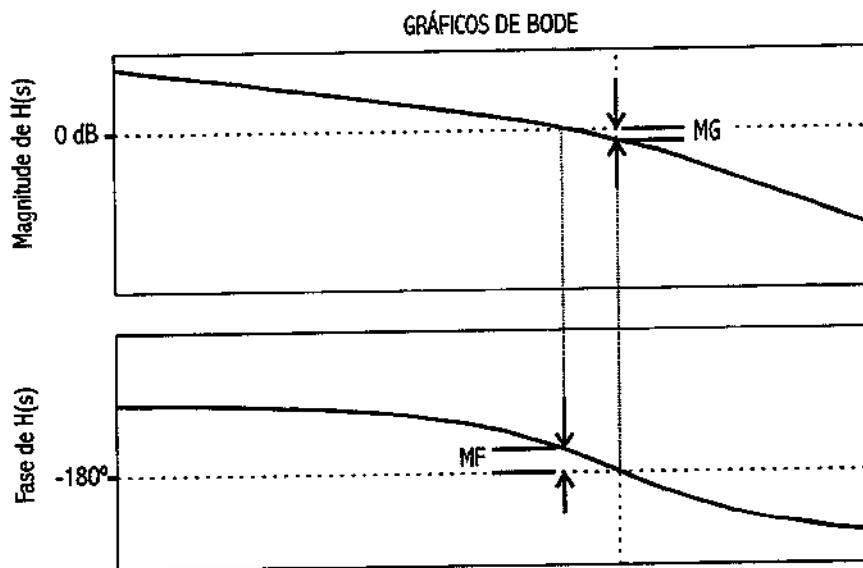


Figura B-8. Gráficos de Bode de magnitude e fase. MG define a margem de ganho e MF define a margem de fase.

A margem de ganho (MG) é medida pela diferença entre o valor da magnitude em 0 dB e a magnitude em decibéis na frequência onde a fase vale -180° , enquanto a margem de fase (MF) é medida pela diferença entre o valor da fase na frequência correspondente a 0 dB e -180° . Para o sistema ser estável devemos ter $MG > 0 \text{ dB}$ e $MF > 0^\circ$ [27].

Consideremos o exemplo de um amplificador com um único transistor realimentado por um capacitor. A entrada do circuito é uma fonte de corrente e a saída é a tensão de dreno do transistor. A fonte de corrente pode ser implementada usando uma transcondutância. Abaixo, a Figura B-9 mostra o novo circuito. A transcondutância é mostrada como um bloco de ganho g_{M1} ideal.

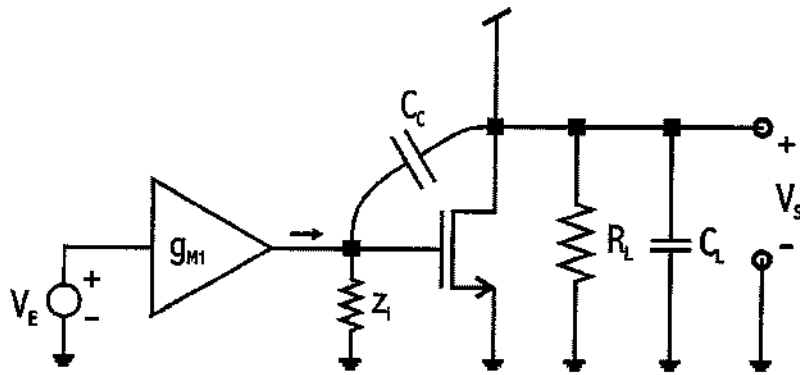


Figura B-9. Amplificador de um único transistor alimentado por uma fonte de corrente.

Para esse circuito vale a função de transferência para pequenos sinais dada por

$$\frac{V_s}{V_E} = \frac{g_{M1} \cdot z_i \cdot g_{M2} \cdot R_{Eq} \cdot \left(1 - s \cdot \frac{C_M}{g_{M2}}\right)}{1 + s \cdot [(C_M + C_L) \cdot R_{Eq} + (C_{GS} + C_M) \cdot z_i + C_M \cdot g_{M2} \cdot R_{Eq} \cdot z_i] + s^2 \cdot (C_{GS} \cdot C_M + C_{GS} \cdot C_L + C_M \cdot C_L) \cdot R_{Eq} \cdot z_i}, \quad (B-9)$$

onde g_{M2} é a transcondutância do transistor e C_L é a capacitância da carga. Adotando os valores $g_{M1} = 80 \mu\Omega^{-1}$, $g_{M2} = 349,5 \mu\Omega^{-1}$, $z_i = 5 M\Omega$, $R_{Eq} = 10 k\Omega$, $C_{GS} = 270 fF$, $C_L = 10 pF$ e $C_c = 5 pF$ podemos obter os diagramas de Bode para o circuito da Figura B-9. Os gráficos da magnitude e da fase são mostrados abaixo nos gráficos da Figura B-10 pelo traço cheio.

Se não existisse o capacitor C_c , ou seja, $C_c = 0 pF$, os gráficos de Bode seriam modificados. Neste caso, eles são mostrados pelo traço tracejado em Figura B-10.

Ambos os sistemas são estáveis neste caso. O inconveniente do circuito sem o capacitor é que ele está quase no limite da estabilidade (margem de fase igual a zero). Sem o capacitor a margem de fase é de apenas 6° e a margem de ganho é infinita (pois a fase nunca cruza 180°). Para o circuito com realimentação capacitiva, a margem de fase é $64,5^\circ$ e a margem de ganho é $15,2 dB$.

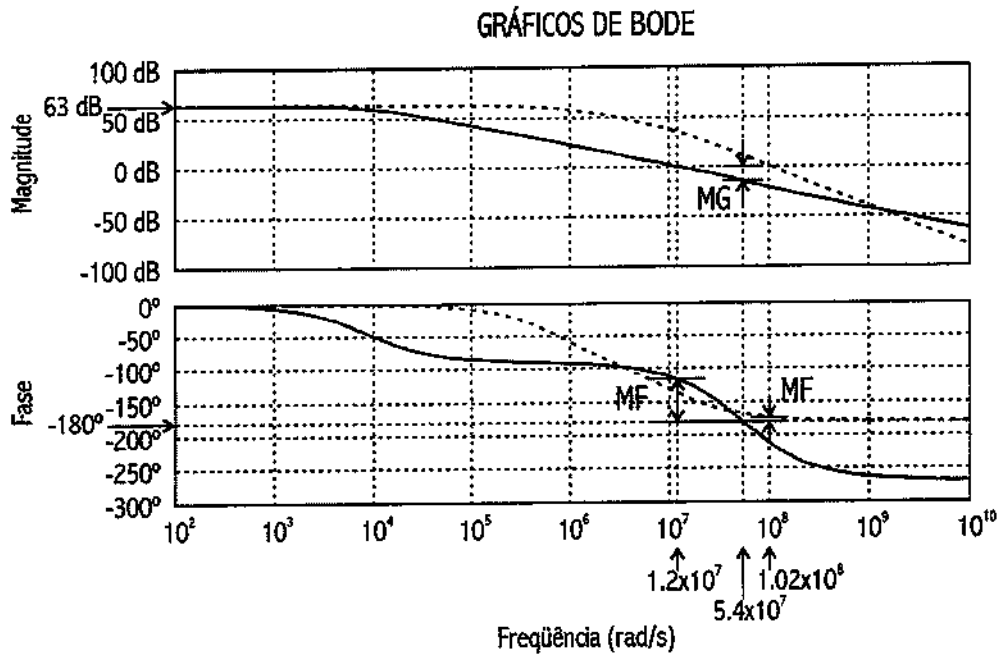


Figura B-10. Diagrama de magnitude e fase para o circuito da Figura B-9 com $g_{M1} = 80 \mu\Omega^{-1}$, $g_{M2} = 349,5 \mu\Omega^{-1}$, $z_i = 5 M\Omega$, $R_{Eq} = 10 k\Omega$, $C_{GS} = 270 fF$, $C_L = 10 pF$ e $C_C = 5 pF$.

Como dito anteriormente, os gráficos de Bode trazem a mesma informação que o gráfico de Nyquist. Assim, os gráficos de Bode deveriam levar a mesma conclusão que o gráfico de Nyquist mostraria. Os gráficos de Nyquist para o circuito com capacitor e sem capacitor são mostrados respectivamente nos gráficos da Figura B-11 e Figura B-12.

Em ambos os gráficos, para $\omega \rightarrow \infty$, $H(s)$ tende para zero. Esta condição é necessária para que o sistema seja fisicamente realizável. No gráfico da Figura B-11, a presença do capacitor limita a margem de ganho a um valor finito, porém suficientemente grande para que se possa realimentar o amplificador com ganho unitário (a margem de ganho corresponde a uma realimentação de 5,75). A margem de fase também é suficiente para que a resposta ao degrau não oscile muito e tenha um tempo de estabilização razoável.

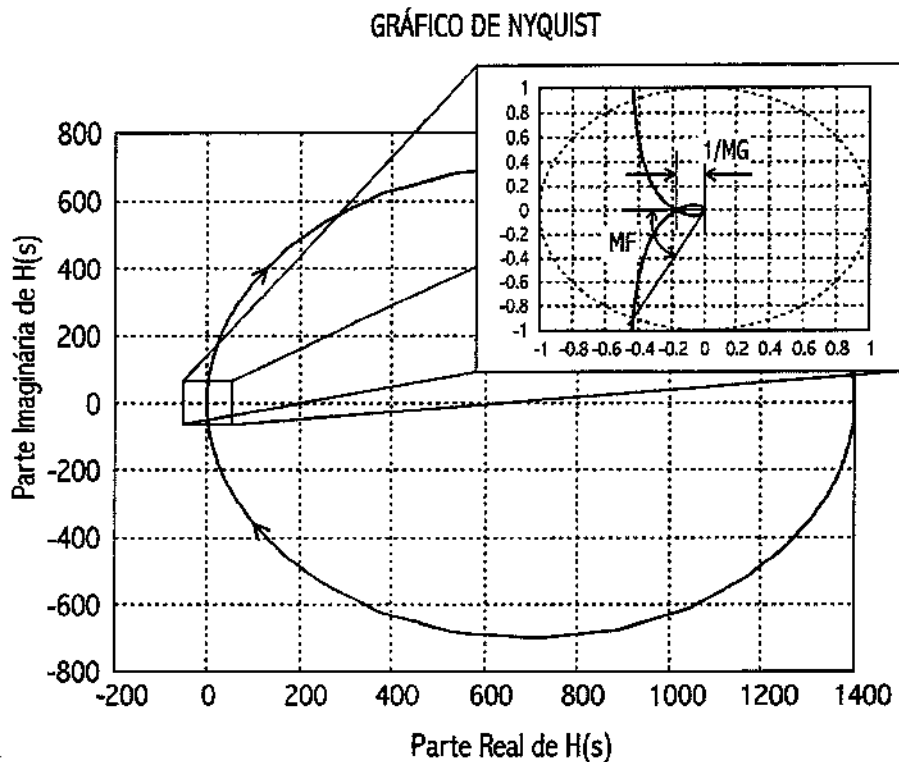


Figura B-11. Gráfico de Nyquist com a presença de um capacitor $C_c = 5\text{pF}$. A margem de fase é de $64,5^\circ$.

O gráfico da Figura B-12 possui uma margem de fase muito pequena, de apenas 6° . Isto não o torna instável, porém a oscilação e o tempo de estabilização para a resposta ao degrau ficam prejudicados. A margem de fase possui uma relação muito estreita com o fator de amortecimento do circuito e, conseqüentemente, com o tempo de estabilização [21], [27]. Deste modo, com uma baixa margem de fase o sistema leva um maior tempo para estabilizar e, portanto, oscila por mais tempo em torno do ponto de estabilização. O gráfico da Figura B-13a mostra a relação entre a margem de fase e o amortecimento e a Figura B-13b mostra a resposta ao degrau do circuito da Figura B-9 com $C_c = 0\text{pF}$ no traço cheio e $C_c = 5\text{pF}$ no traço tracejado.

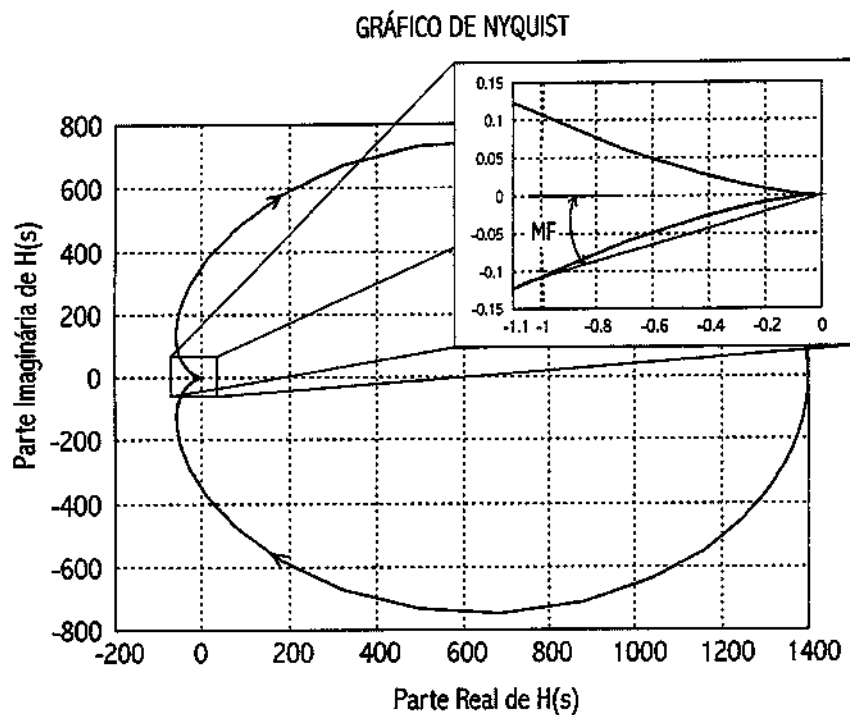


Figura B-12. Gráfico de Nyquist com a ausência do capacitor C_C . A margem de fase é de 6° .

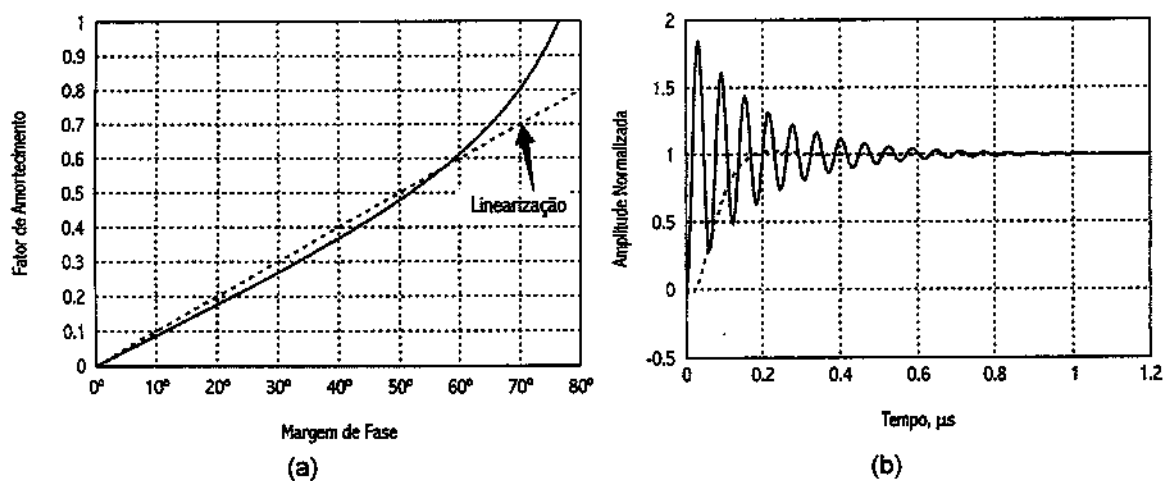


Figura B-13. (a) Relação entre margem de fase e fator de amortecimento. (b) Resposta ao degrau para o circuito da Figura B-9 com capacitor na linha tracejada e sem capacitor na linha cheia.