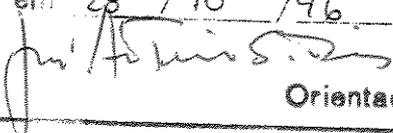


GOVERNO DO ESTADO DE SÃO PAULO
UNIVERSIDADE ESTADUAL DE CAMPINAS

FACULDADE DE ENGENHARIA ELÉTRICA E DE COMPUTAÇÃO

PUBLICAÇÃO
FEEC

Este exemplar corresponde à redação final da tese
defendida por NIVALDO VICENCOTTO SERRAN
e aprovada pela Comissão
Julgadora em 28 / 10 / 196.

Orientador

13.081-970 - CAMPINAS - SP

Nivaldo Vicençotto Serran ✎

Engenheiro Eletricista , UNICAMP, 1988

Mestre em Engenharia Elétrica, UNICAMP, 1991

CIRCUITOS DIGITAIS TERNÁRIOS BASEADOS NA ÁLGEBRA DE POST

Estudo, definição de operadores e implementação

Tese apresentada à Faculdade de Engenharia
Elétrica e de Computação da UNICAMP
como requisito parcial à obtenção do Título
de Doutor em Engenharia Elétrica.

Orientador : **Prof. Dr. José Antonio Siqueira Dias** ✎

Universidade Estadual de Campinas

Faculdade de Engenharia Elétrica e de Computação

Departamento de Eletrônica e Microeletrônica

Outubro de 1996

91100901

UNIDADE	BC
N.º CHAMADA	TUNICAMP
	Se68c
V.	Ex.
TOMBO BC/	29420
PROC.	281/97
C	<input type="checkbox"/>
D	<input checked="" type="checkbox"/>
PREÇO	R\$ 11,00
DATA	16/02/97
N.º CPD	

CM-00097737-1

FICHA CATALOGRÁFICA ELABORADA PELA
BIBLIOTECA DA ÁREA DE ENGENHARIA - BAE - UNICAMP

Se68c

Serran, Nivaldo Vicençotto

Circuitos digitais ternários baseados na álgebra de Post: estudo, definição de operadores e implementação / Nivaldo Vicençotto Serran.--Campinas, SP: [s.n.], 1996.

Orientador: José Antonio Siqueira Dias.

Tese (doutorado) - Universidade Estadual de Campinas
Faculdade de Engenharia Elétrica e de Computação.

1. Lógica a múltiplos valores. 2. Circuitos lógicos. 3. Circuitos digitais. 4. Circuitos eletrônicos. I. Dias, José Antonio Siqueira. II. Universidade Estadual de Campinas. Faculdade de Engenharia Elétrica e de Computação. III. Título.

*Aos meus pais
Pedro e Nilza*

AGRADECIMENTOS

Gostaríamos de expressar nossos agradecimentos a todos que participaram deste trabalho, em especial:

- ao Prof. Dr. Alberto Martins Jorge, professor do Departamento de Eletrônica e Microeletrônica da Faculdade de Engenharia Elétrica e de Computação, pela idéia inicial que originou este trabalho, entusiasmo, incentivo e inúmeras discussões;

- ao Prof. Dr. José Antonio Siqueira Dias, professor do Departamento de Eletrônica e Microeletrônica da Faculdade de Engenharia Elétrica e de Computação, pela orientação, inúmeras sugestões principalmente quanto aos circuitos, incentivo e motivação;

- à Prof. Dra. Ítala M. Loffredo D'Ottaviano, do Centro de Lógica, Epistemologia e História da Ciência da Unicamp, pelas discussões e sugestões que nos mostraram o caminho a ser percorrido a partir da proposta inicial;

- ao Prof. Dr. A. M. Sette, do Centro de Lógica, Epistemologia e História da Ciência da Unicamp pelas discussões e sugestões.

RESUMO

Na lógica de múltiplos valores (MVL Multiple-Valued Logic), o número de níveis lógicos não está restrito a dois, como na lógica binária. Estas lógicas têm sido usadas para obter melhor aproveitamento da área dos chips, pois embora os componentes possam usar mais área, a quantidade de linhas de interconexão e pads de saída pode ser reduzida.

Este trabalho descreve uma nova MVL baseada na Álgebra de Post. Juntamente com a negação cíclica de Post e a conjunção AND, são definidos novos operadores que permitem o desenvolvimento de algoritmos para a síntese e simplificação de funções lógicas.

É proposta a implementação eletrônica para esta lógica em 3 níveis. Circuitos da negação de Post e dos novos operadores, são descritos e simulados, operando em modo de corrente. Estes circuitos podem ser interligados formando flip-flops, contadores, conversor D/A e outros circuitos lógicos.

Esta lógica ternária, usando tecnologia bipolar em modo de corrente, pode ser útil para a construção de ASICS (circuitos dedicados) com alta velocidade de processamento.

ABSTRACT

In Multiple-Valued Logic (MVL), the logical levels are not restricted to two, as in binary logic. These logics have been used to improve chip area. Although the components can need more area, the quantity of interconnection lines and output pads can be reduced.

This work describes a new non classical Multiple-Valued Logic(MVL) based on Post algebra. Besides the conventional Post's cyclic negation and the AND conjunction, this logic algebra defines new operators which allow the development of algorithms for the synthesis and simplification of the logical functions.

An electronic implementation of this algebra for a 3-level logic is proposed. Electronics gates of Post negation and the new operators were designed and simulated using current mode circuits. These gates can be easily interconnected to form flip-flops, counters, D/A converters and other conventional digital gates in a true 3-level gate logic.

ASICS with mixed analog/digital high speed processing can benefit from this current processing ternary logic, which can be easily implemented in bipolar technology.

ÍNDICE

INTRODUÇÃO	I-1
CAPÍTULO 1 - DEFINIÇÕES	1-1
1.1 - Álgebra de Post	1-1
1.2 - Definições	1-2
1.3 - Particularização para 3 níveis	1-3
1.4 - Propriedades	1-6
1.4.1 - Comutatividade	1-6
1.4.2 - Associatividade	1-6
1.4.3 - Distributividade crescente	1-6
1.4.4 - Não distributividade (decrecente)	1-8
1.4.4.1- Particularização	1-9
1.4.5 - Absorção	1-9
1.5 - Equivalência com binário	1-10
Apêndice I	1-11
CAPÍTULO 2 - SÍNTESE E SIMPLIFICAÇÃO DE FUNÇÕES	2-1
2.1 - Síntese de Funções com uma função de entrada	2-1
2.2 - Síntese de funções com duas funções de entrada	2-5
2-3 - Síntese de funções com várias funções de entrada	2-11
2-4 - Síntese por inferência	2-12
2-5 - Simplificação de funções	2-15
2.6 - Demonstrações de simplificação de funções	2-17
2.7 - Redução a dois operadores	2-21
CAPÍTULO 3 - CIRCUITOS	3-1
3.1 - Circuito alfa	3-2
3.2 - Deslocador Topo	3-7
3-3 - Deslocador Base	3-9
3-4 - Flip Flop em três níveis	3-11
3.4.1 - Registrador de deslocamento	3-14
3.4.2- Toggle switch	3-16
3.4.3- Contador	3-16
3.5 - Conversor D/A	3-18
3.5.1- Rede 3R 4R	3-20
CAPÍTULO 4 - SIMULAÇÕES	4-1
4.1 Alfa	4-2
4.2 Deslocadores Topo e Base	4-4
4.3 Flip Flop	4-8
4.3.1 Registrador de deslocamento	4-8
4.3.2 Toggle Switch	4-11
4.3.3 Contador	4-12
4-4 Conversor D/A	4-15
Apêndice II- Parâmetros do SPICE usados na simulação	4-20
CONCLUSÕES	
BIBLIOGRAFIA	

INTRODUÇÃO

A lógica bivalente clássica aristotélica (binária), formalizada no início do século XX, graças aos trabalhos de G. Frege e B. Russel¹ alcançou amplo grau de complexidade e sofisticação, devido a seu contínuo desenvolvimento e facilidade de aplicação. Em engenharia, especialmente em circuitos lógicos e microeletrônica, viabilizou a utilização de dispositivos e circuitos eficientes em dois níveis.

A aceitação e exploração da lógica binária foi facilitada pelo desenvolvimento de ferramentas matemáticas adequadas (teorema de representação), baseadas principalmente no trabalho de Boole [1], seguidas pela aplicação da álgebra Booleana.

Atualmente, o maior problema apresentado por sistemas binários, são as interconexões internas ao chip e entre chips. Com o crescente grau de complexidade dos circuitos integrados, o número de ligações internas e conseqüentemente a dificuldade de obter um "lay-out" adequado, atinge níveis onde a área de silício usada para ligações entre componentes é superior à área utilizada pelos próprios componentes. Dao [2], em 1981, afirma que em circuitos VLSI binários, 70 % da área do chip representam interconexões, 20% isolamento e 10% dispositivos.

Quanto maiores e mais complexos os circuitos integrados, maior a área ocupada. Porém, enquanto a área num circuito integrado cresce n^2 vezes, o espaço disponível para ligações externas cresce n vezes, enquanto o número de ligações externas requeridas cresce aproximadamente $n!$ vezes. Este grande número de ligações externas requer grande área para confecção de "pads", além da necessidade do desenvolvimento de novos conceitos de encapsulamento, que estão se tornando cada vez mais difíceis devido às dificuldades mecânicas, térmicas e elétricas [3], [4].

Uma alternativa para contornar parte das dificuldades citadas acima, é transmitir mais informação por ligação, entre módulos funcionais internos ao chip ou na interligação entre chips. Se mais informação é transmitida por ligação, o número de ligações internas e externas pode ser reduzido, deixando mais área para a construção de módulos funcionais mais complexos.

Para aumentar a quantidade de informação por ligação, ou seja, o número de níveis lógicos, pode-se utilizar lógicas não clássicas, conhecidas como LÓGICAS POLIVALENTES, LÓGICAS DE MÚLTIPLOS VALORES, ou "MULTIPLE-VALUED LOGIC" (MVL), nas quais o conjunto de valores de verdade tem mais elementos que o conjunto $\{0, 1\}$, ou seja, base maior que 2. Butler [5] afirma que restringir um sistema a binário é como restringir o trânsito a apenas duas pistas de uma auto estrada. Vranesic [6], num estudo de grandes circuitos usados em multiplicadores paralelos, mostra que a complexidade de ligações em multiplicadores ternários é $2/3$ menor que em circuitos binários equivalentes.

¹ Obs. Em "A Lógica Clássica e o Surgimento das Lógicas Não-Clássicas", Ítala M. L. D'Ottaviano, presente no livro "Século XIX: O Nascimento da Ciência Contemporânea", Coleção CLE, Vol 11, 1992, CLEHC- UNICAMP, é descrita a formalização de diversa lógicas, bem como um histórico de seus desenvolvimentos..

Seria talvez ideal um sistema em base 10, uma máquina que não necessitasse de codificação e decodificação para se comunicar com o mundo real. Entretanto, o atual estágio de desenvolvimento da tecnologia é mais favorável à utilização de bases menores. Muitas situações práticas em engenharia requerem uma de três decisões, como por exemplo: avançar, retroceder, parar. A representação de números em ternário simétrico (-1, 0, 1) permite a realização de unidades aritméticas simples. [7] A utilização de base 4 torna mais fácil sua utilização em conjunto com sistemas binários [8].

Não existe em teoria, uma base ideal, que propicie a melhor relação custo benefício. Em qualquer sistema numérico, quanto menor for a base, maior o número de dígitos necessários para expressar uma dada quantidade. Desta forma espera-se que uma base três (ternária) seja mais viável que uma base dois (binária) e assim por diante. Porém, a complexidade de sistemas, circuitos e manipulações algébricas para síntese de funções cresce à medida que aumentamos a base.

Álgebras de múltiplos valores, têm sido desenvolvidas desde o trabalho pioneiro de Lukasiewicz [9] em 1920 e Post [10] em 1921, inicialmente com uma visão filosófica e matemática e posteriormente com ênfase tecnológica. Em D'Ottaviano [11], encontramos um estudo detalhado e rico em referências sobre o desenvolvimento destas álgebras. A primeira álgebra de n -valores verdadeiramente funcionalmente completa, relacionada ao trabalho de Post, foi introduzida em 1942 por Rosebloom [12], chamada álgebra de Post de ordem n , para $n \geq 2$.

Existem trabalhos datados da década de 50, que utilizavam dispositivos de chaveamento com mais de dois estados, como os uniseletores de dez posições e relés com três posições. Um exemplo destes trabalhos é o computador magnético ternário construído na Universidade de Moscou em 1958, chamado SETUN. Porém, a linguagem de programação de baixo nível utilizada no mesmo era tão difícil de ser usada que inviabilizou a experiência.

Com o surgimento do transistor bipolar e posteriormente MOS, durante muito tempo as pesquisas ficaram centralizadas na lógica binária. Somente na década de 70, ressurgiu o interesse pela MVL. Em 1973, foi emulado em SUNNY, nos EUA, um computador inteiramente em três níveis, o TERNAC [13]. Com a tecnologia disponível na época, a primeira versão desta emulação mostrou que a velocidade e o preço eram da mesma ordem que em computadores binários.

Surgiram também propostas de implementação dos mais variados tipos de conectivos lógicos. Estes operadores lógicos, formam o conjunto de operações algébricas necessárias para que uma álgebra seja funcionalmente completa, ou seja, a partir destes operadores seja possível definir qualquer função algébrica. Smith [14] relaciona 24 destes conectivos.

O objetivo de todos estes operadores, é possibilitar a síntese e minimização de funções aritméticas a partir da soma de produtos.

Na década de 80, devido ao acesso a circuitos integrados complexos e de baixo custo, os trabalhos de implementação de circuitos e dispositivos MVL são mais presentes na literatura. Os circuitos em I²L [15] [16], são amplamente utilizados, principalmente pela facilidade de operação em modo de corrente. ECL também foi pesquisado porém, apresenta dificuldades de compatibilidade de níveis para lógica não binária. Em MOS, um grande número de desenvolvimentos paralelos vêm sendo pesquisados, com ênfase para circuitos ternários [17].

Em dispositivos, encontramos transistores nMOS e pMOS com threshold modificado por dopagem ou por geometria [18], com capacidade de armazenamento de múltiplos níveis de tensão. Esta possibilidade também recebeu atenção para dispositivos em Arseneto de Gálio [19]. Outra tecnologia cuja aplicação é inerente à MVL, é a CCD (charge coupled device), que explora a facilidade de mover pacotes de carga (elétrons) através de estruturas microeletrônicas, sob o controle de uma tensão aplicada, onde estes pacotes podem ter múltiplos valores discretos [20].

MVL vem sendo utilizada para a confecção de memórias compactas [21]. Em dispositivos comerciais, o co-processador numérico Intel 8087 e o microprocessador iAPX-432, utilizam ROM de quatro valores. Existem também chips protótipo que incluem multiplicadores aritméticos, processadores de imagem e arrays programáveis [22].

A aplicação de MVL em computação ótica pode se tornar um novo salto tecnológico na obtenção de computadores com maior eficiência [23] [24].

Apesar do grau de desenvolvimento de MVL, muitas questões ainda estão em aberto. Enquanto na lógica binária, a tabela verdade para uma função com oito entradas é muito grande (256 linhas), em lógica com maior número de níveis torna-se intratável para análise manual (por exemplo: em três níveis oito entradas resultam em 6561 linhas). Portanto, tais análises requerem desenvolvimentos lógicos sofisticados ou tratamentos computacionais, que dificilmente resultam na solução otimizada de um problema.

O objetivo deste trabalho é contribuir para o avanço destas soluções. São apresentados novos operadores lógicos que visam facilitar a síntese de funções. Diferente do trabalho de Epstein [25], qualquer função definida a partir destes operadores pode ser reescrita em função de apenas dois deles.

Identificamos que a lógica subjacente ao nosso trabalho é a lógica ternária funcionalmente completa de Post [10]. Entretanto não estamos aptos a afirmar que, para nossos interesses, a lógica esteja plenamente desenvolvida, pois constantemente ao longo do desenvolvimento deste trabalho, nos deparávamos com novas sutilezas e resultados inesperados.

Pretendemos mostrar a possibilidade de realização de circuitos eletrônicos ternários usando esta lógica, assim como mostrar alguns circuitos desenvolvidos.

Observamos que em vários momentos estaremos identificando as lógicas utilizadas com as estruturas algébricas a elas associadas. Neste sentido, usamos indistintamente os termos álgebra e lógica.

No capítulo 1 são introduzidos os conceitos básicos da Álgebra de Post, nos quais está baseada a lógica desenvolvida. Também apresentamos os operadores lógicos propostos, primeiramente para n níveis, posteriormente particularizando para 3 níveis.

No capítulo 2 é apresentado o método para a obtenção de funções ternárias, assim como a utilização dos operadores na simplificação destas funções.

No capítulo 3 são descritos os circuitos que permitem a implementação da lógica.

No capítulo 4 são mostrados os resultados de simulações feitas em computador dos circuitos descritos no capítulo 3.

CAPÍTULO 1 - DEFINIÇÕES

Neste capítulo serão introduzidos os conceitos básicos nos quais está baseada a lógica desenvolvida, e também serão apresentados os operadores propostos. [26]

Inicialmente generalizamos a lógica proposta para n níveis, posteriormente particularizamos para $n=3$ níveis, e obtemos uma lógica ternária.

É importante observar a coerência da lógica proposta com a lógica binária. Quando o conjunto ternário $A(a, b, c)$ for substituído por um conjunto $A(a, b)$, e o número de operadores for 2, os resultados das operações são iguais à lógica binária.

1.1 ÁLGEBRA DE POST

A álgebra proposta por Post [27] se baseia em dois conectivos primitivos: negação ($\bar{}$) e disjunção (\vee). A partir de um conjunto de variáveis (x, y, z, \dots) que podem assumir n valores lógicos, de um conjunto linearmente ordenado definido por :

$$P_n = \{ t_1, t_2, \dots, t_n \}, \text{ com } t_i > t_j \text{ se } i > j \quad 1.1$$

são definidas duas operações :

1- *Rotação cíclica unária*, também conhecida como negação cíclica de Post ($\bar{}$):

$$\bar{t}_i = \begin{cases} t_i + 1 & \text{se } i \neq n \\ t_1 & \text{se } i = n \end{cases} \quad 1.2$$

que se dá no sentido horário. Adotaremos, para a negação de Post a notação :

$$\bar{t}_i = \bar{t}_i \quad 1.3$$

2- *Disjunção binária* (\vee), isto é, realizada entre dois valores do conjunto P_n ,

$$t_i \vee t_j = \text{máx}(t_i, t_j) \quad 1.4$$

ou seja, trata-se de um “ou” entre t_i e t_j .

A álgebra de Post é funcionalmente completa, como provado por Rosebloon [12], ou seja: a partir dos dois conectivos básicos citados, pode ser expressa a forma canônica de qualquer função em MVL.

Se os n valores lógicos forem $n = 2$, a álgebra de Post constitui exatamente a álgebra binária de Boole.

1.3 PARTICULARIZAÇÃO PARA 3 NÍVEIS

Particularizando a álgebra de Post para 3 níveis, a partir de P_n , ou seja:

$$P_3 = \{t_1, t_2, t_3\}, \text{ com } t_3 > t_2 > t_1 \quad 1.9$$

Os elementos do conjunto P_3 podem assumir muitos valores distintos, por exemplo (0, 1, 2), (-1, 0, 1), (0, 1/2, 1), etc... Por facilidade de notação, representaremos este conjunto por:

$$A = \{a, b, c\}, \text{ com } c > b > a \quad 1.10$$

A negação cíclica de Post, a negação anti-horária, e o “e” definidos acima, são representados por:

1- *Negação cíclica de Post*, que chamaremos de operador DESLOCADOR TOPO:

$$\neg A = \overline{A} = (b, c, a) \quad 1.11$$

2 - *Negação cíclica anti-horária*, que chamaremos de operador DESLOCADOR BASE:

$$\neg\neg A = \underline{\underline{A}} = \underline{A} = (c, a, b) \quad 1.12$$

No caso específico de 3 valores, a negação anti-horária equivale à dupla negação de Post. Pode-se notar, que a negação da negação dupla de A, é o próprio A, ou seja:

$$\neg(\neg\neg A) = \overline{\underline{\underline{A}}} = \underline{\underline{\overline{A}}} = A \quad 1.13$$

3- *Mínimo e máximo*: Para exemplificar estes operadores, definimos um outro conjunto B, composto pelos mesmos elementos do conjunto A:

$$B = \{a, b, c\}, \text{ onde } c > b > a$$

O conjunto formado pelo máximo entre A e B, é a união entre os dois, ou seja:

$$\begin{aligned} \text{máx}(a, a) &= a \\ \text{máx}(a, b) &= b \\ \text{máx}(a, c) &= c \\ \text{máx}(b, b) &= b \\ \text{máx}(b, c) &= c \\ \text{máx}(c, c) &= c \end{aligned} \quad 1.14$$

O conjunto formado pelo mínimo entre A e B é a intersecção:

$$\begin{aligned}
 \min(a, a) &= a \\
 \min(a, b) &= a \\
 \min(a, c) &= a \\
 \min(b, b) &= b \\
 \min(b, c) &= b \\
 \min(c, c) &= c
 \end{aligned}
 \tag{1.15}$$

Para facilitar a visualização dos deslocadores base e topo descritos acima, e também do “e” e do “ou”, utilizamos as tabelas 1.1 abaixo:

Tabelas 1.1

Topo e base	“ou”= máx (A,B)	“e”= min (A,B)																																												
<table style="border-collapse: collapse; margin: auto;"> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">A</td><td style="border-right: 1px solid black; padding: 2px 5px;">\overline{A}</td><td style="padding: 2px 5px;">\underline{A}</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">a</td><td style="border-right: 1px solid black; padding: 2px 5px;">b</td><td style="padding: 2px 5px;">c</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">b</td><td style="border-right: 1px solid black; padding: 2px 5px;">c</td><td style="padding: 2px 5px;">a</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">c</td><td style="border-right: 1px solid black; padding: 2px 5px;">a</td><td style="padding: 2px 5px;">b</td></tr> </table>	A	\overline{A}	\underline{A}	a	b	c	b	c	a	c	a	b	<table style="border-collapse: collapse; margin: auto;"> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">máx</td><td style="padding: 2px 5px;">a</td><td style="padding: 2px 5px;">b</td><td style="padding: 2px 5px;">c</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">a</td><td style="padding: 2px 5px;">a</td><td style="padding: 2px 5px;">b</td><td style="padding: 2px 5px;">c</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">b</td><td style="padding: 2px 5px;">b</td><td style="padding: 2px 5px;">b</td><td style="padding: 2px 5px;">c</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">c</td><td style="padding: 2px 5px;">c</td><td style="padding: 2px 5px;">c</td><td style="padding: 2px 5px;">c</td></tr> </table>	máx	a	b	c	a	a	b	c	b	b	b	c	c	c	c	c	<table style="border-collapse: collapse; margin: auto;"> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">min</td><td style="padding: 2px 5px;">a</td><td style="padding: 2px 5px;">b</td><td style="padding: 2px 5px;">c</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">a</td><td style="padding: 2px 5px;">a</td><td style="padding: 2px 5px;">a</td><td style="padding: 2px 5px;">a</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">b</td><td style="padding: 2px 5px;">a</td><td style="padding: 2px 5px;">b</td><td style="padding: 2px 5px;">b</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">c</td><td style="padding: 2px 5px;">a</td><td style="padding: 2px 5px;">b</td><td style="padding: 2px 5px;">c</td></tr> </table>	min	a	b	c	a	a	a	a	b	a	b	b	c	a	b	c
A	\overline{A}	\underline{A}																																												
a	b	c																																												
b	c	a																																												
c	a	b																																												
máx	a	b	c																																											
a	a	b	c																																											
b	b	b	c																																											
c	c	c	c																																											
min	a	b	c																																											
a	a	a	a																																											
b	a	b	b																																											
c	a	b	c																																											

4 - Operadores OP_k , (para três níveis : $k = 2$) : Para facilitar a notação, a partir deste ponto denominaremos o mínimo (\wedge , “e”) de operador α , OP_1 de operador β e OP_2 de operador γ . Desta forma:

$$\begin{aligned}
 OP_0 &= \wedge = \alpha \\
 OP_1 &= \overline{OP_0} = \overline{\alpha} = \beta \\
 OP_2 &= \overline{OP_1} = \overline{\overline{\alpha}} = \underline{\alpha} = \gamma \\
 \overline{t_i \alpha t_j} &= \overline{t_i} \overline{\alpha} \overline{t_j} = \overline{t_i} \beta \overline{t_j} \\
 \underline{\underline{t_i \alpha t_j}} &= \underline{\underline{t_i}} \underline{\underline{\alpha}} \underline{\underline{t_j}} = \underline{t_i} \gamma \underline{t_j}
 \end{aligned}
 \tag{1.16}$$

Os operadores α , β e γ são importantes no processo de síntese e simplificação de funções lógicas. Abaixo são mostradas as tabelas verdade para estes operadores, a partir dos conjuntos A e B definidos anteriormente.

Tabelas 1.2

Operador α	Operador β	Operador γ																														
<table style="border-collapse: collapse; margin: auto;"> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">α</td><td style="padding: 2px 5px;">A</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;"></td><td style="padding: 2px 5px;">a b c</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">a</td><td style="padding: 2px 5px;">a a a</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">b</td><td style="padding: 2px 5px;">a b b</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">c</td><td style="padding: 2px 5px;">a b c</td></tr> </table>	α	A		a b c	a	a a a	b	a b b	c	a b c	<table style="border-collapse: collapse; margin: auto;"> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">β</td><td style="padding: 2px 5px;">A</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;"></td><td style="padding: 2px 5px;">a b c</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">a</td><td style="padding: 2px 5px;">a b c</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">b</td><td style="padding: 2px 5px;">b b b</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">c</td><td style="padding: 2px 5px;">c b c</td></tr> </table>	β	A		a b c	a	a b c	b	b b b	c	c b c	<table style="border-collapse: collapse; margin: auto;"> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">γ</td><td style="padding: 2px 5px;">A</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;"></td><td style="padding: 2px 5px;">a b c</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">a</td><td style="padding: 2px 5px;">a a c</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">b</td><td style="padding: 2px 5px;">a b c</td></tr> <tr><td style="border-right: 1px solid black; padding: 2px 5px;">c</td><td style="padding: 2px 5px;">c c c</td></tr> </table>	γ	A		a b c	a	a a c	b	a b c	c	c c c
α	A																															
	a b c																															
a	a a a																															
b	a b b																															
c	a b c																															
β	A																															
	a b c																															
a	a b c																															
b	b b b																															
c	c b c																															
γ	A																															
	a b c																															
a	a a c																															
b	a b c																															
c	c c c																															

Analisando as tabelas 1.2 acima, podemos notar:

O operador β é o $\text{máx}(A, B)$, exceto para os casos onde o valor “b” aparece operando sobre o valor maior “c”. Neste caso, o valor “b” domina e o resultado é o $\text{min}(A, B)$.

Com o operador γ ocorre fato semelhante. γ é o $\text{min}(A, B)$, exceto onde “c” é operado com um valor menor. Nestes casos o resultado é o $\text{máx}(A, B)$.

Estes operadores também podem ser interpretados da seguinte forma:

A) *Valor dominante*: Neste caso, o valor dominante operando sobre um outro valor qualquer x , resulta no próprio valor. O valor dominante do operador α é “a”, do operador β é “b”, e o valor dominante do operador γ é “c”.

$$\begin{array}{l} \text{Dominante: } a \alpha x = a \\ \quad \quad \quad b \beta x = b \\ \quad \quad \quad c \gamma x = c \end{array} \qquad 1.17$$

B) *Valor secundário*: O valor secundário predomina sobre o elemento neutro. Quando na operação entre dois valores, não estiver presente o valor dominante, o resultado será o valor secundário. Os valores secundários para α , β e γ são respectivamente “b”, “c” e “a”.

$$\begin{array}{l} \text{Secundário } b \alpha x = b \ ; \ x \neq a \\ \quad \quad \quad c \beta x = c \ ; \ x \neq b \\ \quad \quad \quad a \gamma x = a \ ; \ x \neq c \end{array} \qquad 1.18$$

C) *Valor neutro*: qualquer valor x , operado com o elemento neutro, resulta no próprio x . Os elementos neutros para α , β e γ são “c”, “a” e “b” respectivamente.

$$\begin{array}{l} \text{neutro: } c \alpha x = x \\ \quad \quad \quad a \beta x = x \\ \quad \quad \quad b \gamma x = x \end{array} \qquad 1.19$$

Sendo a Lógica de Post funcionalmente completa considerando-se como primitivos os conectivos negação e máximo, qualquer lógica que possa ser obtida a partir destes conectivos também será funcionalmente completa e coincidente com a álgebra de Post. No caso, já vimos que a negação *base* nada mais é que a dupla negação de Post. Resta então provar, que o *mínimo* (A, B) ou seja, operador α pode ser obtido a partir do *máximo* e da *negação*, para podermos afirmar a funcional completude da lógica proposta. O resultado é mostrado abaixo, e sua prova está no apêndice I, no final deste capítulo.

$$\text{min}\{ A, B \} = \text{máx} \{ \text{máx} \{ \underline{A}, \underline{B} \}, \overline{\text{máx} \{ \text{máx} \{ A, \underline{B} \}, \text{máx} \{ \underline{A}, B \} \}}, \overline{\text{máx} \{ \text{máx} \{ \underline{A}, B \}, \text{máx} \{ \underline{A}, \underline{B} \} \}} \}$$

1.20

1.4 PROPRIEDADES

A seguir relacionaremos algumas propriedades da lógica desenvolvida. Embora sejam válidas em geral para lógicas de n níveis, vamos particularizá-las para três níveis. Os conjuntos indicados por letras maiúsculas: A, B, C, D..., têm a mesma definição dos conjuntos A e B, ou seja, os mesmos elementos:

$$\{a, b, c\}; c > b > a$$

1.4.1 COMUTATIVIDADE

$$A \text{ OP}_k B = B \text{ OP}_k A$$

Exemplos:

$$\begin{aligned} A \alpha B &= B \alpha A \\ A \beta B &= B \beta A \\ A \gamma B &= B \gamma A \end{aligned} \quad 1.21$$

Não é necessário provar, basta analisarmos as tabelas de definição de α , β e γ . Invertendo as colunas relativas a A e B o resultado não se altera.

1.4.2 ASSOCIATIVIDADE

$$A \text{ OP}_k (B \text{ OP}_k C) = (A \text{ OP}_k B) \text{ OP}_k C$$

Exemplos:

$$\begin{aligned} A \alpha (B \alpha C) &= (A \alpha B) \alpha C \\ A \beta (B \beta C) &= (A \beta B) \beta C \\ A \gamma (B \gamma C) &= (A \gamma B) \gamma C \end{aligned} \quad 1.22$$

1.4.3 DISTRIBUTIVIDADE (CRESCENTE)

A distributividade é válida quando o operador dominante é distribuído por um secundário, ou seja:

$$A \text{ OP}_k (B \text{ OP}_{k+1} C) = (A \text{ OP}_k B) \text{ OP}_{k+1} (A \text{ OP}_k C)$$

Exemplos:

$$\begin{aligned} A \alpha (B \beta C) &= (A \alpha B) \beta (A \alpha C) \\ A \beta (B \gamma C) &= (A \beta B) \gamma (A \beta C) \\ A \gamma (B \alpha C) &= (A \gamma B) \alpha (A \gamma C) \end{aligned} \quad 1.23$$

Provas das relações 1.23:

$$A \alpha (B \beta C) = (A \alpha B) \beta (A \alpha C)$$

A	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c			
B	a	a	a	b	b	b	c	c	c	a	a	a	b	b	b	c	c	c	a	a	a	b	b	b	c	c	c
C	a	a	a	a	a	a	a	a	a	b	b	b	b	b	b	b	b	b	c	c	c	c	c	c	c	c	c
$B \beta C$	a	a	a	b	b	b	c	c	c	b	b	b	b	b	b	b	b	b	c	c	c	b	b	b	c	c	c
$A \alpha (B \beta C)$	a	a	a	a	b	b	a	b	c	a	b	b	a	b	b	a	b	b	a	b	c	a	b	b	a	b	c
$(A \alpha B)^{(1)}$	a	a	a	a	b	b	a	b	c	a	a	a	a	b	b	a	b	c	a	a	a	a	b	b	a	b	c
$(A \alpha C)^{(2)}$	a	a	a	a	a	a	a	a	a	a	b	b	a	b	b	a	b	b	a	b	c	a	b	c	a	b	c
$(1) \beta (2)$	a	a	a	a	b	b	a	b	c	a	b	b	a	b	b	a	b	b	a	b	c	a	b	b	a	b	c

$$A \beta (B \gamma C) = (A \beta B) \gamma (A \beta C)$$

A	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c
B	a	a	a	b	b	b	c	c	c	a	a	a	b	b	b	c	c	c	a	a	a	b	b	b	c	c	c
C	a	a	a	a	a	a	a	a	a	b	b	b	b	b	b	b	b	b	c	c	c	c	c	c	c	c	c
$B \gamma C$	a	a	a	a	a	a	c	c	c	a	a	a	b	b	b	c	c	c	c	c	c	c	c	c	c	c	c
$A \beta (B \gamma C)$	a	b	c	a	b	c	c	b	c	a	b	c	b	b	b	c	b	c	c	b	c	c	b	c	a	b	c
$(A \beta B)^{(1)}$	a	b	c	b	b	b	c	b	c	a	b	c	b	b	b	c	b	c	a	b	c	b	b	b	a	b	c
$(A \beta C)^{(2)}$	a	b	c	a	b	c	a	b	c	b	b	b	b	b	b	b	b	b	c	b	c	c	b	c	a	b	c
$(1) \gamma (2)$	a	b	c	a	b	c	c	b	c	a	b	c	b	b	b	c	b	c	c	b	c	c	b	c	a	b	c

$$A \gamma (B \alpha C) = (A \gamma B) \alpha (A \gamma C)$$

A	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c
B	a	a	a	b	b	b	c	c	c	a	a	a	b	b	b	c	c	c	a	a	a	b	b	b	c	c	c
C	a	a	a	a	a	a	a	a	a	b	b	b	b	b	b	b	b	b	c	c	c	c	c	c	c	c	c
$B \alpha C$	a	a	a	a	a	a	a	a	a	a	a	a	b	b	b	b	b	b	a	a	a	b	b	b	c	c	c
$A \gamma (B \alpha C)$	a	a	c	a	a	c	a	a	c	a	a	c	a	b	c	a	b	c	a	a	c	a	b	c	a	b	c
$(A \gamma B)^{(1)}$	a	a	c	a	b	c	c	c	c	a	a	c	a	b	c	c	c	c	a	a	c	a	b	c	a	b	c
$(A \gamma C)^{(2)}$	a	a	c	a	a	c	a	a	c	a	b	c	a	b	c	a	b	c	c	c	c	c	c	c	c	c	c
$(1) \alpha (2)$	a	a	c	a	a	c	a	a	c	a	a	c	a	b	c	a	b	c	a	a	c	a	b	c	a	b	c

1.4.4 NÃO DISTRIBUTIVIDADE (DECRESCENTE)

Quando a distributividade é aplicada do operador secundário para o primário, ocorrem falhas, como pode ser notado nas provas seguintes. Genericamente:

$$A \text{ OP}_{k+1} (B \text{ OP}_k C) \neq (A \text{ OP}_{k+1} B) \text{ OP}_k (A \text{ OP}_{k+1} C)$$

Exemplos:

$$\begin{aligned} A \beta (B \alpha C) &\neq (A \beta B) \alpha (A \beta C) \\ A \gamma (B \beta C) &\neq (A \gamma B) \beta (A \gamma C) \\ A \alpha (B \gamma C) &\neq (A \alpha B) \gamma (A \alpha C) \end{aligned}$$

1.24

Provas das relações 1.24:

$$A \beta (B \alpha C) \neq (A \beta B) \alpha (A \beta C)$$

A	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c			
B	a	a	a	b	b	b	c	c	c	a	a	a	b	b	b	c	c	c	a	a	a	b	b	b	c	c	c
C	a	a	a	a	a	a	a	a	a	b	b	b	b	b	b	b	c	c	c	c	c	c	c	c	c	c	
B α C	a	a	a	a	a	a	a	a	a	a	a	a	b	b	b	b	b	b	a	a	a	b	b	b	c	c	c
A β (BαC)	a	b	c	a	b	c	a	b	c	a	b	c	b	b	b	b	b	b	a	b	c	b	b	b	c	b	c
(A β B) ⁽¹⁾	a	b	c	b	b	b	c	b	c	a	b	c	b	b	b	c	b	c	a	b	c	b	b	b	c	b	c
(A β C) ⁽²⁾	a	b	c	a	b	c	a	b	c	b	b	b	b	b	b	b	b	b	c	b	c	c	b	c	c	b	c
(1) α (2)	a	b	c	a	b	c	a	b	c	a	b	c	b	b	b	b	b	b	a	b	c	b	b	b	c	b	c

$$A \gamma (B \beta C) \neq (A \gamma B) \beta (A \gamma C)$$

A	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c
B	a	a	a	b	b	b	c	c	c	a	a	a	b	b	b	c	c	c	a	a	a	b	b	b	c	c	c
C	a	a	a	a	a	a	a	a	a	b	b	b	b	b	b	b	b	b	c	c	c	c	c	c	c	c	c
B β C	a	a	a	b	b	b	c	c	c	b	b	b	b	b	b	b	b	b	c	c	c	b	b	b	c	c	c
A γ (BβC)	a	a	c	a	b	c	c	c	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c
(A γ B) ⁽¹⁾	a	a	c	a	b	c	c	c	c	a	a	c	a	b	c	c	c	c	a	a	c	a	b	c	c	c	c
(A γ C) ⁽²⁾	a	a	c	a	a	c	a	a	c	a	b	c	a	b	c	a	b	c	c	c	c	c	c	c	c	c	c
(1) β (2)	a	a	c	a	b	c	c	c	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c

$$A \alpha (B \gamma C) \neq (A \alpha B) \gamma (A \alpha C)$$

A	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c	a	b	c
B	a	a	a	b	b	b	c	c	c	a	a	a	b	b	b	c	c	c	a	a	a	b	b	b
C	a	a	a	a	a	a	a	a	a	b	b	b	b	b	b	b	b	b	b	b	b	c	c	c
$B \gamma C$	a	a	a	a	a	a	c	c	c	a	a	a	b	b	b	c	c	c	c	c	c	c	c	c
$A \alpha (B \gamma C)$	a	a	a	a	a	a	a	b	c	a	a	a	a	b	b	a	b	c	a	b	c	a	b	c
$(A \alpha B)^{(1)}$	a	a	a	a	b	b	a	b	c	a	a	a	a	b	b	a	b	c	a	a	a	a	b	b
$(A \alpha C)^{(2)}$	a	a	a	a	a	a	a	a	a	a	b	b	a	b	b	a	b	b	a	b	c	a	b	c
$(1) \gamma (2)$	a	a	a	a	a	a	a	a	c	a	a	a	a	b	b	a	b	c	a	a	c	a	b	c

Analisando as provas da distributividade decrescente, notamos que os pontos falhos (em destaque), ocorrem quando as três funções têm valores lógicos distintos (a, b e c) .

1.4.4.1 PARTICULARIZAÇÃO

A *distributividade decrescente* é válida quando as funções de entrada forem compostas por apenas duas variáveis, sejam elas : (a, b), (b, c) ou (c, a). Esta propriedade será útil para a simplificação de funções, que será citada mais adiante.

1.4.5 ABSORÇÃO

Seja X um conjunto qualquer X (a, b, c), pela propriedade da absorção :

$$A \alpha (\bar{A} \alpha (\underline{A} \beta X)) = A \alpha \bar{A} \alpha X \tag{1.25}$$

Prova: Pela propriedade de distributividade crescente (1.4.3):

$$A \alpha (\bar{A} \alpha (\underline{A} \beta X)) = A \alpha [(\bar{A} \alpha \underline{A}) \beta (\bar{A} \alpha X)] = [A \alpha \bar{A} \alpha \underline{A}] \beta [A \alpha \bar{A} \alpha X]$$

O termo $[A \alpha \bar{A} \alpha \underline{A}]$ é igual a “a”, portanto:

$$a \beta [A \alpha \bar{A} \alpha X]$$

Como “a” é o elemento neutro na operação β , o resultado é:

$$[A \alpha \bar{A} \alpha X]$$

Do mesmo modo podemos afirmar que:

$$A \beta (\bar{A} \beta (\underline{A} \gamma X)) = A \beta \bar{A} \beta X \tag{1.26}$$

$$A \gamma (\bar{A} \gamma (\underline{A} \alpha X)) = A \gamma \bar{A} \gamma X \tag{1.27}$$

A propriedade de absorção, pode ser analisada como uma extensão do binário:

$$A + \bar{A}B = (A + \bar{A}) \cdot (A + B) = A + B \quad 1.28$$

1.5 EQUIVALÊNCIA COM BINÁRIO

Como dito no início do capítulo, a lógica de Post particularizada para $n = 2$ passa a ser a própria lógica binária, baseada na álgebra de Boole. No caso, particularizando para 2 níveis teríamos um conjunto A e B definidos por:

$$A = \{a, b\}$$

$$B = \{a, b\}, \text{ onde } a < b$$

O deslocador TOPO definido por:

$$\bar{A} = (b, a) \quad 1.29$$

O deslocador BASE é igual ao deslocador TOPO, ou seja:

$$\underline{A} = (b, a) \quad 1.30$$

As operações α , β e γ entre A e B resultam:

Tabelas 1.3

Operador α	Operador β	Operador γ																																				
<table style="border-collapse: collapse; margin: auto;"> <tr><td></td><td colspan="2" style="text-align: center;">A</td></tr> <tr><td style="border-right: 1px solid black; padding: 5px;">α</td><td style="padding: 5px;">a</td><td style="padding: 5px;">b</td></tr> <tr style="border-top: 1px solid black;"><td style="border-right: 1px solid black; padding: 5px;">a</td><td style="padding: 5px;">a</td><td style="padding: 5px;">a</td></tr> <tr><td style="border-right: 1px solid black; padding: 5px;">B b</td><td style="padding: 5px;">a</td><td style="padding: 5px;">b</td></tr> </table>		A		α	a	b	a	a	a	B b	a	b	<table style="border-collapse: collapse; margin: auto;"> <tr><td></td><td colspan="2" style="text-align: center;">A</td></tr> <tr><td style="border-right: 1px solid black; padding: 5px;">β</td><td style="padding: 5px;">a</td><td style="padding: 5px;">b</td></tr> <tr style="border-top: 1px solid black;"><td style="border-right: 1px solid black; padding: 5px;">a</td><td style="padding: 5px;">a</td><td style="padding: 5px;">b</td></tr> <tr><td style="border-right: 1px solid black; padding: 5px;">B b</td><td style="padding: 5px;">b</td><td style="padding: 5px;">b</td></tr> </table>		A		β	a	b	a	a	b	B b	b	b	<table style="border-collapse: collapse; margin: auto;"> <tr><td></td><td colspan="2" style="text-align: center;">A</td></tr> <tr><td style="border-right: 1px solid black; padding: 5px;">γ</td><td style="padding: 5px;">a</td><td style="padding: 5px;">b</td></tr> <tr style="border-top: 1px solid black;"><td style="border-right: 1px solid black; padding: 5px;">a</td><td style="padding: 5px;">a</td><td style="padding: 5px;">a</td></tr> <tr><td style="border-right: 1px solid black; padding: 5px;">B b</td><td style="padding: 5px;">a</td><td style="padding: 5px;">b</td></tr> </table>		A		γ	a	b	a	a	a	B b	a	b
	A																																					
α	a	b																																				
a	a	a																																				
B b	a	b																																				
	A																																					
β	a	b																																				
a	a	b																																				
B b	b	b																																				
	A																																					
γ	a	b																																				
a	a	a																																				
B b	a	b																																				

Neste caso, o operador γ é redundante, pois é o próprio α . O operador β é o máximo entre A e B .

Em 2 níveis, o operador α é equivalente à função AND e o operador β à função OR. Os deslocadores TOPO e BASE são iguais.

Como só existem dois níveis, a relação 1.13 fica redefinida como:

$$\overline{\bar{A}} = \underline{\underline{A}} = A \quad 1.31$$

Assim como funções binárias podem ser sintetizadas a partir da negação e do AND, a álgebra de Post pode ser definida somente com os dois conectivos: α e deslocadores.

APÊNDICE I

Prova que o mínimo entre A e B pode ser obtido a partir das operações de máximo e negação entre eles. (1.20):

$$\min\{A, B\} = \underline{\text{máx}} \{ \underline{\text{máx}}\{ \underline{A}, \underline{B} \}, \overline{\text{máx}}\{ \text{máx}\{A, B\}, \text{máx}\{ \underline{A}, \underline{B} \} \}, \overline{\overline{\text{máx}}\{ \text{máx}\{ \underline{A}, B \}, \text{máx}\{ \underline{A}, \underline{B} \} \}} \}$$

A	a	b	c	a	b	c	a	b	c	
B	a	a	a	b	b	b	c	c	c	
\overline{A}	b	c	a	b	c	a	b	c	a	
\overline{B}	b	b	b	c	c	c	a	a	a	
\underline{A}	c	a	b	c	a	b	c	a	b	
\underline{B}	c	c	c	a	a	a	b	b	b	
$\text{máx}\{ \underline{A}, \underline{B} \}$	c	c	c	c	a	b	c	b	b	
$\underline{\text{máx}}\{ \underline{A}, \underline{B} \}$	b	b	b	b	c	a	b	a	a	(1)
$\text{máx}\{A, B\}$	c	c	c	a	b	c	b	b	c	
$\text{máx}\{ \text{máx}\{ \underline{A}, \underline{B} \}, \text{máx}\{A, B\} \}$	c	c	c	c	b	c	c	b	c	
$\overline{\text{máx}\{ \text{máx}\{ \underline{A}, \underline{B} \}, \text{máx}\{A, B\} \}}$	a	a	a	a	c	a	a	c	a	(2)
$\text{máx}\{ \underline{A}, B \}$	c	a	b	c	b	b	c	c	c	
$\text{máx}\{ \{ \text{máx}\{ \underline{A}, \underline{B} \}, \text{máx}\{ \underline{A}, B \} \}$	c	c	c	c	b	b	c	c	c	
$\overline{\text{máx}\{ \{ \text{máx}\{ \underline{A}, \underline{B} \}, \text{máx}\{ \underline{A}, B \} \}}$	a	a	a	a	c	c	a	a	a	(3)
$\text{máx}\{ (1), (2), (3) \}$	b	b	b	b	c	c	b	c	a	
$\underline{\text{máx}}\{ (1), (2), (3) \}$	a	a	a	a	b	b	a	b	c	(α)

CAPÍTULO 2 - SÍNTESE E SIMPLIFICAÇÃO DE FUNÇÕES

Apresentaremos neste capítulo, um método para a obtenção de funções ternárias, assim como a utilização dos operadores na simplificação destas funções.

Não podemos afirmar que seja a melhor ou mais completa forma, nem que resulte nas funções mais simples entre as inúmeras possibilidades. Pretendemos sim, introduzir um método consistente e coerente, que seja um ponto de partida para o uso da lógica ternária definida.

A obtenção de funções lógicas, seja em binário ou em ternário, aumenta muito em dificuldade com o número de variáveis envolvidas. No caso de funções complexas, é necessário o uso de computação para a obtenção do melhor resultado. O método apresentado pode ser usado como base para a construção de um algoritmo.

Também mostraremos como escrever uma determinada função em termos somente dos operadores α e deslocadores, coerente com o teorema de Morgan [28] para binário.

2.1 UMA FUNÇÃO DE ENTRADA

Seja A, uma função de entrada a partir da qual desejamos obter uma função F,

$$A = (a, b, c), \quad a < b < c \quad 2.1$$

$$F[f(A)] = (t_1, t_2, t_3) \quad 2.2$$

Utilizando os operadores α , β , e γ e os deslocadores base e topo, devemos manipular os valores de A para resultar em F.

Tabela 2.1

A	a	b	c
\overline{A}	b	c	a
\underline{A}	c	a	b

2.1.1 FUNÇÕES DE ORDEM ZERO

Quando na função F desejada $t_1 = t_2 = t_3$, operamos as funções A, \overline{A} e \underline{A} com o operador dominante de t_n . Por exemplo:

$$F = (a, a, a) \quad 2.3$$

O operador α é dominante sobre o valor “a”, ou seja, qualquer valor $x \alpha a = a$. Como ao efetuarmos três deslocamentos sempre existe um valor “a” referente a cada t_n temos:

$$F = A \alpha \bar{A} \alpha \underline{A} = (a, a, a) \quad 2.4$$

2.1.2 FUNÇÕES DE PRIMEIRA ORDEM

Para funções onde tenhamos dois valores dominantes e um valor secundário, aplicamos a operação dominante sobre as funções A , \bar{A} ou \underline{A} de forma que o t_n termo de F encontre na posição dominante um mesmo valor dominante e o valor secundário encontre um neutro. Por exemplo:

$$F = (a, a, b) \quad 2.5$$

O valor de t_1 e t_2 é o primário “a”, e o valor de t_3 é o secundário “b”. Temos que encontrar uma função onde na posição de t_1 e t_2 estejam primários e na posição de t_3 esteja um secundário operando sobre um neutro. O operador escolhido deve se o α , pois estão presentes em F os valores “a”(primário) e “b” (secundário) da operação α . As funções com as características desejadas são A e \underline{A} . Na posição t_1 , A tem um dominante e na posição t_3 tem um neutro. \underline{A} tem um dominante na posição t_2 e um secundário na posição t_3 . Portanto:

$$F = A \alpha \underline{A} = (a, a, b) \quad 2.6$$

No caso de

$$F = (a, c, c) \quad 2.7$$

devemos usar o operador γ , pois estão presentes dois primários “c” e um secundário “a”. A função A tem um dominante na posição t_3 e um secundário na posição t_1 . A função \bar{A} tem um dominante na posição t_2 e um neutro na posição t_1 . Portanto:

$$F = A \gamma \bar{A} = (a, c, c) \quad 2.8$$

Outro exemplo, para obter :

$$F = (b, b, c) \quad 2.9$$

usamos o operador β entre as funções A e \bar{A} :

$$F = A \beta \bar{A} = (b, b, c) \quad 2.10$$

2.1.3 FUNÇÕES DE SEGUNDA ORDEM

Em funções onde um valor é dominante e os outros dois são secundários, temos que obter duas funções de primeira ordem, com dois primários e um secundário. O valor dominante da função desejada deve ser o secundário da função intermediária F_2 . Os valores secundários da função desejada devem ser primários da função intermediária F_1 . F_1 e F_2 devem ser operadas com a função do único valor dominante de F .

Por exemplo para obtermos:

$$F = (a, a, c) \quad 2.11$$

utilizaremos as funções obtidas em 2.5 e 2.9, chamando de:

$$F_1 = (a, a, b) \quad 2.12$$

$$F_2 = (b, b, c) \quad 2.13$$

$$F = F_1 \gamma F_2 = (a, a, c) \quad 2.14$$

Outro exemplo, para obtermos:

$$F = (c, c, b)$$

$$F_1 = (a, a, b) \quad 2.15$$

$$F_2 = (c, c, a) \quad 2.16$$

com o dominante “b” de F aparecendo como secundário em F_1 , e os secundários “c” como primários em F_2 . A operação entre F_1 e F_2 é a operação dominante de “b”, ou seja: β . Assim:

$$F = F_1 \beta F_2 = (c, c, b) \quad 2.17$$

2.1.4 FUNÇÕES DE TERCEIRA ORDEM

Para funções onde $t_1 \neq t_2 \neq t_3$, temos que compor a função F desejada usando funções de primeira e segunda ordem. Neste caso seguimos a seguinte condição:

- em F_1 os termos t_1 e t_2 são iguais aos de F e t_3 é igual a t_2 .
- em F_2 os termos t_2 e t_3 , são iguais aos de F e t_1 é igual a t_2 .

A operação entre eles é a secundária do termo t_1 de F_2 . Por exemplo, a obtenção de:

$$F = (b, a, c) \quad 2.18$$

$$F_1 = (b, a, a) \quad 2.19$$

$$F_2 = (a, a, c) \quad 2.20$$

A operação entre F_1 e F_2 que resulta em F é β , ou seja, o secundário de t_1 de F_2 que é “a” portanto:

$$F = F_1 \beta F_2 = (b, a, c) \quad 2.21$$

Na tabela 2.2 é mostrada a tabela verdade de F, e suas funções sintetizadas como descrito acima .

Tabela 2.2

F				ORDEM	ÓBVIAS	
0	a	a	a	$A \alpha \underline{A} \alpha \bar{A}$	0	
1	a	a	b	$A \alpha \underline{A}$	1	
2	a	a	c	$[A \alpha \underline{A}] \gamma [A \beta \bar{A}]$	2	
3	a	b	a	$A \alpha \bar{A}$	1	
4	a	b	b	$[A \gamma \bar{A}] \alpha [A \beta \underline{A}]$	2	
5	a	b	c	$\{[A \gamma \bar{A}] \alpha [A \beta \underline{A}]\} \gamma (A \beta \bar{A})$	3	A
6	a	c	a	$[\bar{A} \beta \underline{A}] \gamma [A \alpha \bar{A}]$	2	
7	a	c	b	$[A \gamma \bar{A}] \alpha \{[A \alpha \underline{A}] \beta [\bar{A} \gamma \underline{A}]\}$	3	
8	a	c	c	$A \gamma \bar{A}$	1	
9	b	a	a	$A \alpha \underline{A}$	1	
10	b	a	b	$[A \gamma \underline{A}] \alpha [\bar{A} \beta \underline{A}]$	2	
11	b	a	c	$[\bar{A} \alpha \underline{A}] \beta \{[A \alpha \underline{A}] \gamma [A \beta \bar{A}]\}$	3	
12	b	b	a	$[\bar{A} \gamma \underline{A}] \alpha [A \beta \bar{A}]$	2	
13	b	b	b	$A \beta \underline{A} \beta \bar{A}$	0	
14	b	b	c	$A \beta \bar{A}$	1	
15	b	c	a	$\{[\bar{A} \alpha \underline{A}] \beta [A \gamma \bar{A}]\} \alpha [\bar{A} \gamma \underline{A}]$	3	\bar{A}
16	b	c	b	$\bar{A} \beta \underline{A}$	1	
17	b	c	c	$[\bar{A} \alpha \underline{A}] \beta [A \gamma \bar{A}]$	2	
18	c	a	a	$[A \beta \underline{A}] \gamma [\bar{A} \alpha \underline{A}]$	2	
19	c	a	b	$\{[A \beta \underline{A}] \gamma [\bar{A} \alpha \underline{A}]\} \beta [A \alpha \underline{A}]$	3	\underline{A}
20	c	a	c	$A \gamma \underline{A}$	1	
21	c	b	a	$[A \beta \underline{A}] \gamma \{[\bar{A} \gamma \underline{A}] \alpha [A \beta \bar{A}]\}$	3	
22	c	b	b	$A \beta \underline{A}$	1	
23	c	b	c	$[A \alpha \bar{A}] \beta [A \gamma \underline{A}]$	2	
24	c	c	a	$\bar{A} \gamma \underline{A}$	1	
25	c	c	b	$[A \alpha \underline{A}] \beta [\bar{A} \gamma \underline{A}]$	2	
26	c	c	c	$A \gamma \underline{A} \gamma \bar{A}$	0	

É fácil notar que algumas destas funções podem ser simplificadas. As mais evidentes são:

$$\{[A \gamma \bar{A}] \alpha [A \beta \underline{A}]\} \gamma (A \beta \bar{A}) = A \tag{2.22}$$

$$\{[\bar{A} \alpha \underline{A}] \beta [A \gamma \bar{A}]\} \alpha [\bar{A} \gamma \underline{A}] = \bar{A} \tag{2.23}$$

$$\{[A \beta \underline{A}] \gamma [\bar{A} \alpha \underline{A}]\} \beta [A \alpha \underline{A}] = \underline{A} \tag{2.24}$$

Mais adiante, ao falarmos de simplificação de funções, voltaremos a estas igualdades.

2.2 DUAS FUNÇÕES DE ENTRADA

Sejam A e B duas funções de entrada:

$$A = (a, b, c)$$

$$B = (a, b, c), a < b < c$$

desejamos obter uma dada função F :

$$F[f(B,A)] = (t_1, t_2, t_3, \dots, t_9) \quad 2.25$$

Neste caso, determinamos duas funções intermediárias, K_1 e K_2 :

$$K_1 = (k_{11}, k_{12}, k_{13}, \dots, k_{19}) \quad 2.26$$

$$K_2 = (k_{21}, k_{22}, k_{23}, \dots, k_{29}) \quad 2.27$$

de forma que $K_1 \alpha K_2$ ou $K_1 \beta K_2$ ou $K_1 \gamma K_2$ resultem na função F desejada.

Analisando a função F, podemos determinar três casos:

2.2.1 MAIOR QUANTIDADE DE “a”

Quando entre os 9 t_n termos da função F encontrarmos quantidade maior de “a”, este deve ser o termo dominante. A composição de K_1 e K_2 segue a seguinte regra:

A operação entre K_1 e K_2 deve ser γ , ou seja operação onde “a” é secundário.

$$F = K_1 \gamma K_2 \quad 2.28$$

K_1 deve ser composta de “a” e “b” (dominante e secundário) e ter a configuração:

$$K_1 = (A \beta B) \alpha (A \beta B) \alpha (A \beta B) \alpha \dots \quad 2.29$$

O número de termos $(A \beta B)$ deve ser igual ao número de “a” encontrado em F. Para cada “a” encontrado em F, A e B devem ser operados com deslocadores de modo a sempre resultar “a” em K_1 . Deste modo, garantimos que onde K_1 não for “a”, será necessariamente “b”, pois “c” é neutro em K_1 .

K_2 deve ser composta somente de “b” e “c” (secundário e neutro):

$$K_2 = (A \gamma B) \beta (A \gamma B) \beta (A \gamma B) \beta \dots \quad 2.30$$

O número de termos $(A \gamma B)$ deve ser igual ao número de “a” mais o número de “b” encontrados em F. A e B devem ser operados com deslocadores de modo que onde em F encontrarmos “a”, devem ser transformados em “b” e onde encontrarmos “b” estes devem ser garantidos como “b” em K_2 .

Exemplo: Síntese da função F (b, a, a, b, a, a, c, c, b)

Tabela 2.3

	B	A	$F = K_1 \gamma K_2$	K_1	K_2
0	a	a	b	b	$b^{(5)}$
1	a	b	a	$a^{(1)}$	$b^{(6)}$
2	a	c	a	$a^{(2)}$	$b^{(7)}$
3	b	a	b	b	$b^{(8)}$
4	b	b	a	$a^{(3)}$	$b^{(9)}$
5	b	c	a	$a^{(4)}$	$b^{(10)}$
6	c	a	c	b	c
7	c	b	c	b	c
8	c	c	b	b	$b^{(11)}$

$$K_1 = (\overset{(1)}{\underline{A}} \beta \overset{(2)}{\underline{B}}) \alpha (\overset{(3)}{\overline{A}} \beta \overset{(4)}{\overline{B}}) \alpha (\underline{A} \beta \underline{B}) \alpha (\overline{A} \beta \overline{B}) \quad 2.31$$

Na tabela 2.4, é mostrado o resultado de 2.31 para cada um dos 9 termos de K_1 :

Tabela 2.4

	B	A	$(\underline{A} \beta \underline{B})$	$(\overline{A} \beta \overline{B})$	$(\underline{A} \beta \overline{B})$	$(\overline{A} \beta \underline{B})$	K_1
0	a	a	$c \beta a = c$	$b \beta a = b$	$c \beta c = c$	$b \beta c = b$	b
1	a	b	$a \beta a = a$	x	x	x	a
2	a	c	x	$a \beta a = a$	x	x	a
3	b	a	$c \beta b = b$	$a \beta b = b$	$c \beta a = c$	$b \beta a = b$	b
4	b	b	x	x	$a \beta a = a$	x	a
5	b	c	x	x	x	$a \beta a = a$	a
6	c	a	$c \beta c = c$	$b \beta c = b$	$b \beta a = b$	$b \beta b = b$	b
7	c	b	$a \beta c = c$	$a \beta c = c$	$b \beta b = b$	$c \beta b = b$	b
8	c	c	$b \beta c = b$	$a \beta c = c$	$b \beta b = b$	$a \beta b = b$	b

Os termos (1), (2), (3), e (4) , onde K_1 deve ser “a”, definem a função K_1 . Como a operação entre parêntesis é β , ou seja, “a” é elemento neutro, estes termos garantem o resultado $(a \beta a) = a$. Basta que somente um termo resulte “a” para que K_1 seja “a”, pois a operação entre eles é α $(a \alpha x = a)$.

Nos outros termos, teremos sempre “b” ou “c”, sendo que pelo menos um deles será “b”. Como $b \alpha c = b$, o resultado em K_1 será sempre “b”.

$$K_2 = (\bar{A} \gamma \bar{B}) \beta (A \gamma \bar{B}) \beta (\underline{A} \gamma \bar{B}) \beta (\bar{A} \gamma B) \beta (A \gamma B) \beta (\underline{A} \gamma B) \beta (\underline{A} \gamma B) \quad 2.32$$

Na tabela 2.5 são mostradas as combinações de 2.32 que resultaram K_2 :

Tabela 2.5

B	A	($\bar{A} \gamma \bar{B}$)	($A \gamma \bar{B}$)	($\underline{A} \gamma \bar{B}$)	($\bar{A} \gamma B$)	($A \gamma B$)	($\underline{A} \gamma B$)	($\underline{A} \gamma B$)	K_1
a	a	$b \gamma b = b$	x	x	x	x	x	x	b
a	b	x	$b \gamma b = b$	x	x	x	x	x	b
a	c	x	x	$b \gamma b = b$	x	x	x	x	b
b	a	x	x	x	$b \gamma b = b$	x	x	x	b
b	b	x	x	x	x	$b \gamma b = b$	x	x	b
b	c	x	x	x	x	x	$b \gamma b = b$	x	b
c	a	$b \gamma a = a$	$a \gamma b = a$	$c \gamma a = c$	$b \gamma c = c$	$a \gamma c = c$	$c \gamma c = c$	$c \gamma b = c$	c
c	b	$c \gamma a = c$	$b \gamma a = a$	$a \gamma a = a$	$c \gamma c = c$	$b \gamma c = c$	$a \gamma c = c$	$a \gamma b = a$	c
c	c	x	x	x	x	x	x	$b \gamma b = b$	b

Os termos (5), (6), (7), (8), (9), (10) e (11), determinam K_2 . Eles garantem a operação γ entre dois elementos neutros "b". Como a operação entre os termos é β , garantindo que pelo menos termo seja "b" ficam garantidos os "b" de K_2 .

Nos termos onde o valor de K_2 deve ser "c", pelo menos um termo dá este resultado e nenhum outro dá "b". Como $(c \beta a) = c$, pois "c" é secundário da operação β , ficam garantidos os valores "c" e determinado o valor de K_2 .

A função final F é:

$$F = K_1 \gamma K_2 = \{ (\underline{A} \beta B) \alpha (\bar{A} \beta B) \alpha (\underline{A} \beta B) \alpha (\bar{A} \beta B) \} \gamma \{ (\bar{A} \gamma \bar{B}) \beta (A \gamma \bar{B}) \beta (\underline{A} \gamma \bar{B}) \beta (\bar{A} \gamma B) \beta (A \gamma B) \beta (\underline{A} \gamma B) \beta (\underline{A} \gamma B) \} \quad 2.33$$

Trata-se aparentemente de uma função complicada. No momento, vale salientar que como K_1 e K_2 são funções de apenas duas variáveis (a, b) e (b, c), valem tanto a distributividade crescente como a decrescente. Mais adiante ao tratarmos de simplificação de funções, (itens 2.5 e 2.6) mostraremos que o resultado final simplificado é:

$$F = \{ (B \alpha B) \beta (\underline{A} \alpha \bar{A}) \} \gamma (\bar{B} \beta B \beta \underline{A})$$

2.2.2 MAIOR QUANTIDADE DE “b”

Semelhante ao caso anterior, quando entre os 9 t_n da função F desejada, encontrarmos maior quantidade de “b”, este deve ser o termo dominante.

A operação entre K_1 e K_2 deve ser α , ou seja, operação onde “b” é secundário.

$$F = K_1 \alpha K_2 \quad 2.34$$

K_1 deve ser composta de “b” e “c” (dominante e secundário) e ter a seguinte forma:

$$K_1 = (A \gamma B) \beta (A \gamma B) \beta (A \gamma B) \dots \quad 2.35$$

Para cada “b” encontrado em F deve ser escrito um termo $(A \gamma B)$. Portanto o número de termos de K_1 deve ser igual ao número de “b” encontrado em F. Desta forma garantimos que o que não for “b” em K_1 será necessariamente “c”.

K_2 deve ser composta somente de “c” e “a” (secundário e neutro):

$$K_2 = (A \alpha B) \gamma (A \alpha B) \gamma (A \alpha B) \dots \quad 2.36$$

O número de termos $(A \alpha B)$ deve ser igual ao número de “b” mais o número de “c” encontrados em F. Onde encontrarmos “b” em F deve ser escrito um termo transformando-o em “c”. Onde encontrarmos um “c” em F deve ser escrito um termo garantindo-o como “c” em K_2 . Desta forma, os valores “a” em F serão necessariamente “a” em K_2 .

Exemplo: Síntese da função $F = (a, a, b, c, b, c, b, b, a)$

Tabela 2.6

	B	A	$F = K_1 \alpha K_2$	k1	k2
0	a	a	a	c	a
1	a	b	a	c	a
2	a	c	b	b ⁽¹⁾	c ⁽⁵⁾
3	b	a	c	c	c ⁽⁶⁾
4	b	b	b	b ⁽²⁾	c ⁽⁷⁾
5	b	c	c	c	c ⁽⁸⁾
6	c	a	b	b ⁽³⁾	c ⁽⁹⁾
7	c	b	b	b ⁽⁴⁾	c ⁽¹⁰⁾
8	c	c	a	c	a

$$F = K_1 \alpha K_2$$

$$K_1 = (\overset{(1)}{\underline{A}} \gamma \overline{B}) \beta (A \gamma B) \beta (\overline{A} \gamma \underline{B}) \beta (A \gamma B) \quad 2.37$$

$$K_2 = (\overset{(5)}{A} \alpha \underline{B}) \gamma (\overset{(6)}{\underline{A}} \alpha \overline{B}) \gamma (\overline{A} \alpha \overline{B}) \gamma (\overset{(8)}{A} \alpha \overline{B}) \gamma (\overset{(9)}{\underline{A}} \alpha B) \gamma (\overline{A} \alpha B) \quad 2.38$$

2.2.3 MAIOR QUANTIDADE DE “c”

Quando o valor em maior quantidade for “c” (que deve ser o termo dominante), procedemos da seguinte forma:

$$F = K_1 \beta K_2 \quad 2.39$$

K_1 é composta por “c” e “a” (dominante e secundário):

$$K_1 = (A \alpha B) \gamma (A \alpha B) \gamma (A \alpha B) \gamma \dots \quad 2.40$$

Para cada “c” encontrado em F deve ser escrito um termo ($A \alpha B$). Desta forma garantimos os valores “c” em K_1 e os outros termos são logicamente transformados em “a”.

K_2 é composta por “a” e “b” (secundário e neutro):

$$K_2 = (A \beta B) \alpha (A \beta B) \alpha (A \beta B) \alpha \dots \quad 2.41$$

Os valores “c” em F devem ser transformados em “a” e os valores “a” devem ser mantidos como “a” em K_2 , escrevendo-se os termos ($A \beta B$).

Exemplo: Obtenção da função $F = (a, b, c, c, c, b, c, a, c)$

Tabela 2.7

	B	A	$F = K_1 \beta K_2$	K_1	K_2
0	a	a	a	a	$a^{(6)}$
1	a	b	b	a	b
2	a	c	c	$c^{(1)}$	$a^{(7)}$
3	b	a	c	$c^{(2)}$	$a^{(8)}$
4	b	b	c	$c^{(3)}$	b
5	b	c	b	a	$a^{(9)}$
6	c	a	c	$c^{(4)}$	$a^{(10)}$
7	c	b	a	a	b
8	c	c	c	$c^{(5)}$	$a^{(11)}$

$$F = K_1 \beta K_2$$

$$K_1 = (A \alpha \underline{B})^{(1)} \gamma (\underline{A} \alpha \bar{B})^{(2)} \gamma (\bar{A} \alpha \bar{B})^{(3)} \gamma (\underline{A} \alpha B)^{(4)} \gamma (A \alpha B)^{(5)} \quad 2.42$$

$$K_2 = (A \beta B)^{(6)} \alpha (\bar{A} \beta B)^{(7)} \alpha (A \beta \underline{B})^{(8)} \alpha (\bar{A} \beta \underline{B})^{(9)} \alpha (A \beta \bar{B})^{(10)} \alpha (\bar{A} \beta \bar{B})^{(11)} \quad 2.43$$

2.2.4 QUANTIDADES IGUAIS DE “a”, “b”, “c”

Quando o número de valores “a” for igual ao número de “c” e de “b”, ou seja, três de cada, podemos utilizar qualquer um dos casos citados anteriormente em 2.1.1, 2.1.2 ou 2.1.3. Escolhemos um dos valores como dominante e procedemos normalmente.

Exemplo: dada a função $F = (b, c, a, b, c, a, b, c, a)$

Tabela 2.8

	B	A	F	K_1	K_2	K_1'	K_2'	K_1''	K_2''
0	a	a	b	b	$b^{(4)}$	$b^{(1)}$	$c^{(4)}$	a	b
1	a	b	c	b	c	c	$c^{(5)}$	$c^{(1)}$	$a^{(4)}$
2	a	c	a	$a^{(1)}$	$b^{(5)}$	c	a	a	$a^{(5)}$
3	b	a	b	b	$b^{(6)}$	$b^{(2)}$	$c^{(6)}$	a	b
4	b	b	c	b	c	c	$c^{(7)}$	$c^{(2)}$	$a^{(6)}$
5	b	c	a	$a^{(2)}$	$b^{(7)}$	c	a	a	$a^{(7)}$
6	c	a	b	b	$b^{(8)}$	$b^{(3)}$	$c^{(8)}$	a	b
7	c	b	c	b	c	c	$c^{(9)}$	$c^{(3)}$	$a^{(8)}$
8	c	c	a	$a^{(3)}$	$b^{(9)}$	c	a	a	$a^{(9)}$

a) Escolhendo “a” como dominante:

$$F = K_1 \gamma K_2 \quad 2.44$$

$$K_1 = (\bar{A} \beta B) \alpha (\bar{A} \beta \underline{B}) \alpha (\bar{A} \beta \bar{B}) \quad 2.45$$

$$K_2 = (\bar{A} \gamma \bar{B}) \beta (\underline{A} \gamma \bar{B}) \beta (\bar{A} \gamma B) \beta (\underline{A} \gamma B) \beta (\bar{A} \gamma \underline{B}) \beta (\underline{A} \gamma \underline{B}) \quad 2.46$$

b) Escolhendo “b” como dominante:

$$F = K_1' \alpha K_2' \quad 2.47$$

$$K_1' = (\bar{A} \gamma \bar{B}) \beta (\bar{A} \gamma B) \beta (\bar{A} \gamma \underline{B}) \quad 2.48$$

$$K_2' = (\underline{A} \alpha \underline{B}) \gamma (\bar{A} \alpha \underline{B}) \gamma (\underline{A} \alpha \bar{B}) \gamma (\bar{A} \alpha \bar{B}) \gamma (\underline{A} \alpha B) \gamma (\bar{A} \alpha B) \quad 2.49$$

c) Escolhendo “c” como dominante:

$$F = K_1'' \beta K_2'' \quad 2.50$$

$$K_1'' = (\bar{A} \alpha \underline{B}) \gamma (\bar{A} \alpha \bar{B}) \gamma (\bar{A} \alpha B) \quad 2.51$$

$$K_2'' = (\underline{A} \beta \underline{B}) \alpha (\bar{A} \beta \underline{B}) \alpha (\underline{A} \beta \bar{B}) \alpha (\bar{A} \beta \bar{B}) \alpha (\underline{A} \beta B) \alpha (\bar{A} \beta B) \quad 2.52$$

Observando a função F, podemos concluir que se trata de \bar{A} . Portanto:

$$F = K_1 \gamma K_2 = K_1' \alpha K_2' = K_1'' \beta K_2'' = \bar{A} \quad 2.53$$

A prova destas igualdades está demonstrada no ítem 2.6.

2.3 VÁRIAS FUNÇÕES DE ENTRADA

No caso de mais de duas funções de entrada:

$$A = (a, b, c)$$

$$B = (a, b, c)$$

$$C = (a, b, c)$$

$$D = (a, b, c)$$

2.54

gerando uma ou mais funções F de saída, seguimos o mesmo procedimento definido em 2.2, porém sua complexidade cresce bastante à medida que aumentam o número de funções de entrada. Por exemplo, para síntese da função mostrada na tabela 2.9, a partir das funções A, B e C, sendo que em F predomina o valor “a”, usamos o método descrito em 2.2.1:

Tabela 2.9

	A	B	C	F	K1	K2
0	a	a	a	a	a	b
1	a	a	b	a	a	b
2	a	a	c	a	a	b
3	a	b	a	a	a	b
4	a	b	b	a	a	b
5	a	b	c	a	a	b
6	a	c	a	a	a	b
7	a	c	b	a	a	b
8	a	c	c	a	a	b
9	b	a	a	a	a	b
10	b	a	b	a	a	b
11	b	a	c	a	a	b
12	b	b	a	a	a	b
13	b	b	b	a	a	b
14	b	b	c	a	a	b
15	b	c	a	b	b	b
16	b	c	b	c	b	c
17	b	c	c	c	b	c
18	c	a	a	c	b	c
19	c	a	b	c	b	c
20	c	a	c	c	b	c
21	c	b	a	c	b	c
22	c	b	b	c	b	c
23	c	b	c	c	b	c
24	c	c	a	c	b	c
25	c	c	b	c	b	c
26	c	c	c	c	b	c

$$F = K1 \gamma K2 \quad 2.55$$

$$K1 = (A \beta B \beta C) \alpha (A \beta B \beta \bar{C}) \alpha (A \beta B \beta \bar{\bar{C}}) \alpha (A \beta \underline{B} \beta C) \alpha (A \beta \underline{B} \beta \bar{C}) \alpha (A \beta \underline{B} \beta \bar{\bar{C}}) \alpha (A \beta \underline{\bar{B}} \beta C) \alpha (A \beta \underline{\bar{B}} \beta \bar{C}) \alpha (A \beta \underline{\bar{B}} \beta \bar{\bar{C}}) \alpha (\underline{A} \beta B \beta C) \alpha (\underline{A} \beta B \beta \bar{C}) \alpha (\underline{A} \beta B \beta \bar{\bar{C}}) \alpha (\underline{A} \beta \underline{B} \beta C) \alpha (\underline{A} \beta \underline{B} \beta \bar{C}) \alpha (\underline{A} \beta \underline{B} \beta \bar{\bar{C}}) \quad 2.56$$

$$K2 = (\bar{A} \gamma \bar{B} \gamma \bar{C}) \beta (\bar{A} \gamma \bar{B} \gamma C) \beta (\bar{A} \gamma \bar{B} \gamma \bar{\bar{C}}) \beta (\bar{A} \gamma B \gamma \bar{C}) \beta (\bar{A} \gamma B \gamma C) \beta (\bar{A} \gamma \underline{B} \gamma C) \beta (\bar{A} \gamma \underline{B} \gamma \bar{C}) \beta (\bar{A} \gamma \underline{B} \gamma \bar{\bar{C}}) \beta (A \gamma \bar{B} \gamma \bar{C}) \beta (A \gamma \bar{B} \gamma C) \beta (A \gamma \underline{\bar{B}} \gamma \bar{C}) \beta (A \gamma \underline{\bar{B}} \gamma C) \beta (A \gamma B \gamma \bar{C}) \beta (A \gamma B \gamma C) \beta (A \gamma B \gamma \bar{\bar{C}}) \beta (A \gamma B \gamma C) \quad 2.57$$

A função resultante é bastante complexa, porém, após a simplificação que será demonstrada no item 2.6, resulta:

$$F = \{ A \alpha [\underline{A} \beta (B \alpha \underline{B})] \} \gamma \{ \bar{A} \beta [A \gamma (\bar{B} \beta B \beta \bar{C})] \} \quad 2.58$$

2.4 SÍNTESE POR INFERÊNCIA

O método descrito até agora, embora seja geral, pode não ser o ideal, isto é, nem sempre resulta na função mais simples. A seguir, demonstramos a possibilidade de obtenção direta de uma função simples através da observação do resultado desejado.

Neste exemplo, mostraremos a codificação usada num conversor A/D flash [29], com a saída modificada para ser uma saída ternária. Na figura 2.1 é mostrado o diagrama do conversor. A parte dos comparadores não sofre modificação.

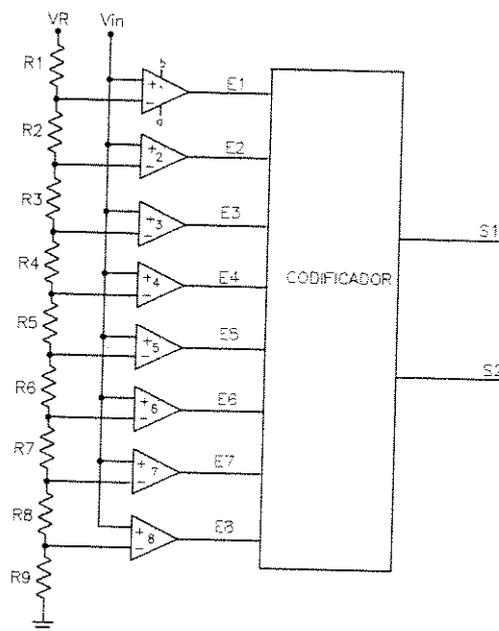


fig. 2.1 - Esquema do conversor A/D Flash

As saídas E1 ... E8 dos operacionais são a entrada do codificador. É importante ressaltar que as saídas dos comparadores são binárias, porém, são interpretadas pelo codificador como entradas ternárias, ou seja:

$$\bar{a} = b, \quad \bar{b} = c, \quad a = c \quad 2.59$$

As saídas do codificador em vez de binárias como na referência citada, são as saídas ternárias S1 e S2, como mostrado na tabela 2.10. Com apenas duas saídas S1 e S2, é possível obter uma combinação de 9 valores de entrada.

Tabela 2.10

	E1	E2	E3	E4	E5	E6	E7	E8	S2	S1	K3	K4	K1	K2
0	a	a	a	a	a	a	a	a	a	a	b	a	b	a
1	a	a	a	a	a	a	a	b	a	b	b	a	b	c
2	a	a	a	a	a	a	b	b	a	c	b	a	c	c
3	a	a	a	a	a	b	b	b	b	a	b	c	b	a
4	a	a	a	a	b	b	b	b	b	b	b	c	b	c
5	a	a	a	b	b	b	b	b	b	c	b	c	c	c
6	a	a	b	b	b	b	b	b	c	a	c	c	b	a
7	a	b	b	b	b	b	b	b	c	b	c	c	b	c
8	b	b	b	b	b	b	b	b	c	c	c	c	c	c

O valor das saídas S1 e S2 é dado por:

$$S1 = K1 \alpha K2 \quad e \quad S2 = K3 \alpha K4 \quad 2.60$$

onde K1 só depende de "b" e "c" e K2 de "a" e "c", procedimento igual ao exemplificado em 2.2.4.

Se utilizássemos o método descrito anteriormente, S1 e S2 teriam um grande número de termos. Neste caso, para definirmos K1 e K2, observamos o resultado desejado S1. Através de manipulações, vamos obtendo o resultado desejado, como demonstrado a seguir:

Tabela 2.11

	$\bar{E}7$	E6	$\bar{E}7 \beta E6$ (1)	$\bar{E}4$	$(1) \gamma \bar{E}4$ (2)	E3	$E3 \beta (2)$ (3)	$\bar{E}1$	$\bar{E}1 \gamma (3)$ = K1
0	b	a	b	b	b	a	b	b	b
1	b	a	b	b	b	a	b	b	b
2	c	a	c	b	c	a	c	b	c
3	c	b	b	b	b	a	b	b	b
4	c	b	b	b	b	a	b	b	b
5	c	b	b	c	c	a	c	b	c
6	c	b	b	c	c	b	b	b	b
7	c	b	b	c	c	b	b	b	b
8	c	b	b	c	c	b	b	c	c

O ponto de partida foi $\bar{E}7$ que já apresenta as três primeiras linhas iguais a K1. Com $\bar{E}4$ transformamos o “b” da linha 5 em “c”. Com E3, o “c” da linha 6 se transforma em “b” e finalmente com $\bar{E}1$ corrigimos a linha 8. Desta forma temos:

$$K1 = \{ [(\bar{E}7 \beta E6) \gamma \bar{E}4] \beta E3 \} \gamma \bar{E}1 \quad 2.61$$

Procedendo de forma semelhante com K2, resulta:

$$K2 = \{ [(E8 \gamma \bar{E}8) \alpha E6] \gamma \bar{E}5 \} \alpha E3 \} \gamma \bar{E}2 \quad 2.62$$

O processo fica mais claro quando olhamos K3. K3 deve ser dependente somente de “b” e “c”. Neste caso, por simples verificação, notamos que :

$$K3 = \bar{E}3 \quad 2.63$$

Também com K4, que deve ser dependente somente de “b” e “c”, ocorre fato semelhante. Por simples verificação da tabela de Ei, observamos que:

$$K4 = E6 \gamma \bar{E}6 \quad 2.64$$

Desta forma, o resultado S2 seria:

$$S2 = \bar{E}3 \alpha (E6 \gamma \bar{E}6) \quad 2.65$$

Porém, numa análise mais cuidadosa da tabela de Ei, notamos que a saída S2 pode ser obtida da combinação $\bar{E}3$ com E6, através de uma operação γ , ou seja :

$$S2 = \bar{E}3 \gamma E6 \quad 2.66$$

A tabela 2.12 demonstra estas combinações:

Tabela 2.12

	E3	E6	$\bar{E}3 =$ K3	$\bar{E}6$	$E6 \gamma \bar{E}6 =$ K4	$\bar{E}3 \gamma E6 =$ S2
0	a	a	b	b	a	a
1	a	a	b	b	a	a
2	a	a	b	b	a	a
3	a	b	b	c	c	b
4	a	b	b	c	c	b
5	a	b	b	c	c	b
6	b	b	c	c	c	c
7	b	b	c	c	c	c
8	b	b	c	c	c	c

2.5 SIMPLIFICAÇÃO DE FUNÇÕES

Neste ítem, introduziremos algumas manipulações algébricas identificadas até o momento para a simplificação das funções obtidas nos ítems anteriores. Algumas simplificações são óbvias e fáceis de provar. Outras são um tanto complexas, e até o presente momento não conhecemos todas as propriedades da lógica, que nos permitam prová-las algebricamente. Porém, o resultado pode sempre ser comprovado através de tabelas verdade.

2.5.1 SIMPLIFICAÇÃO S1

Dadas as funções A , B e C definidas em 2.54, podemos afirmar que:

$$A \alpha \bar{A} \alpha \underline{A} = a$$

$$A \beta \bar{A} \beta \underline{A} = b$$

$$A \gamma \bar{A} \gamma \underline{A} = c \quad 2.67$$

Isto fica evidente através da própria tabela de definição das operações (tabela 2.1) e equação 2.4. O resultado da operação entre A , \bar{A} e \underline{A} é sempre o elemento da operação dominante.

2.5.2 SIMPLIFICAÇÃO S2

Outra particularidade facilmente verificável é:

$$A \alpha c = A \quad 2.68$$

$$A \beta a = A \quad 2.69$$

$$A \gamma b = A \quad 2.70$$

Isto ocorre pois “c” é o elemento neutro da operação α , ou seja :

$$a \alpha c = a \quad b \alpha b = b \quad e \quad c \alpha c = c \quad 2.71$$

e do mesmo modo “a” é elemento neutro de β e “b” é neutro de γ .

2.5.3 SIMPLIFICAÇÃO S3

Podemos também reduzir a um único termo os termos repetidos em funções, por mais complexos que sejam os termos, e qualquer que seja o operador entre eles.

Por exemplo:

$$(\bar{A} \gamma B \gamma C) \alpha (\bar{A} \gamma B \gamma C) \beta (\bar{A} \gamma B \gamma C) \gamma (\bar{A} \gamma B \gamma C) = \bar{A} \gamma B \gamma C \quad 2.72$$

Isto ocorre porque, sendo todos os termos iguais, teríamos, no caso acima operações do tipo: $a \alpha a \beta a \gamma a = a$ ou $b \alpha b \beta b \gamma b = b$ ou $c \alpha c \beta c \gamma c = c$ ou seja, sempre se repete o termo original.

2.5.4 SIMPLIFICAÇÃO S4

Da mesma forma, um termo que só aparece uma vez numa função pode ser duplicado para podermos colocar mais termos em evidência. Por exemplo, suponhamos que numa determinada função apareça o termo $(A \gamma B)$. Isto é o mesmo que dizer:

$$(A \gamma B) = (A \gamma B) \alpha (A \gamma B) = [(A \gamma B) \gamma (A \gamma B)] \alpha (A \gamma B) \quad 2.73$$

2.5.5 SIMPLIFICAÇÃO S5

Na tabela 2.13, são mostradas algumas igualdades importantes, que são bastante usadas em simplificação de funções:

Tabela 2.13

F	\bar{F}	\underline{F}
$A \alpha (A \beta \bar{A}) = A$	$\bar{A} \beta (\bar{A} \gamma A) = \bar{A}$	$\underline{A} \gamma (\underline{A} \alpha A) = \underline{A}$
$A \beta (A \gamma \bar{A}) = A$	$\bar{A} \gamma (\bar{A} \alpha A) = \bar{A}$	$\underline{A} \alpha (\underline{A} \beta A) = \underline{A}$
$A \gamma (A \alpha \bar{A}) = A$	$\bar{A} \alpha (\bar{A} \beta A) = \bar{A}$	$\underline{A} \beta (\underline{A} \gamma A) = \underline{A}$
$A \beta (A \alpha \bar{A}) = A$	$\bar{A} \gamma (\bar{A} \beta A) = \bar{A}$	$\underline{A} \alpha (\underline{A} \gamma A) = \underline{A}$
$A \gamma (A \beta \bar{A}) = A$	$\bar{A} \alpha (\bar{A} \gamma A) = \bar{A}$	$\underline{A} \beta (\underline{A} \alpha A) = \underline{A}$
$A \alpha (A \gamma \bar{A}) = A$	$\bar{A} \beta (\bar{A} \alpha A) = \bar{A}$	$\underline{A} \gamma (\underline{A} \beta A) = \underline{A}$
$A \alpha (A \beta \bar{A}) = A$	$\bar{A} \beta (\bar{A} \gamma A) = \bar{A}$	$\underline{A} \gamma (\underline{A} \alpha \bar{A}) = \underline{A}$
$A \beta (A \gamma \bar{A}) = A$	$\bar{A} \gamma (\bar{A} \alpha A) = \bar{A}$	$\underline{A} \alpha (\underline{A} \beta \bar{A}) = \underline{A}$
$A \gamma (A \alpha \bar{A}) = A$	$\bar{A} \alpha (\bar{A} \beta A) = \bar{A}$	$\underline{A} \beta (\underline{A} \gamma \bar{A}) = \underline{A}$
$A \beta (A \alpha \bar{A}) = A$	$\bar{A} \gamma (\bar{A} \beta A) = \bar{A}$	$\underline{A} \alpha (\underline{A} \gamma \bar{A}) = \underline{A}$
$A \gamma (A \beta \bar{A}) = A$	$\bar{A} \alpha (\bar{A} \gamma A) = \bar{A}$	$\underline{A} \beta (\underline{A} \alpha \bar{A}) = \underline{A}$
$A \alpha (A \gamma \bar{A}) = A$	$\bar{A} \beta (\bar{A} \alpha A) = \bar{A}$	$\underline{A} \gamma (\underline{A} \beta \bar{A}) = \underline{A}$

Nas igualdades acima, é importante notar que nunca temos A , \bar{A} e \underline{A} ocorrendo ao mesmo tempo. Tais igualdades podem ser provadas facilmente por tabelas. A seguir daremos a prova algébrica para a primeira delas:

$$A \alpha (A \beta \bar{A}) = A \quad 2.74$$

Usando a regra de simplificação S2 ($A \beta a = A$) aplicada ao primeiro A de 2.74, podemos escrever :

$$(A \beta a) \alpha (A \beta \bar{A}) \quad 2.75$$

Colocando-se o termo $A\beta$ em evidência, temos:

$$A \beta (\bar{A} \alpha a) = A \beta a = A \quad 2.76$$

Como $(\bar{A} \alpha a) = a$ e $A \beta a = A$, o resultado de 2.76 é A .

Na relação 2.76, usamos a particularização da propriedade de distributividade não crescente, (1.4.4.1). Apesar do termo A ter as variáveis “a”, “b” e “c”, o termo $(\bar{A} \alpha a)$ só tem variáveis em “a”. Isto pode ser verificado nas provas das relações 1.24.

Analisando a tabela 2.13, podemos observar que a segunda coluna (\bar{F}) é o deslocamento topo da primeira coluna (F), e a terceira coluna é o deslocamento base da primeira (\underline{F}).

2.6 DEMONSTRAÇÕES DE SIMPLIFICAÇÃO DE FUNÇÕES

A seguir demonstraremos as simplificações de algumas funções citadas nos itens anteriores.

2.6.1 - RELAÇÃO 2.22

A simplificação da relação 2.22, item 2.1.4, segue os seguintes passos:

$$\{[A \gamma \bar{A}] \alpha [A \beta \underline{A}]\} \gamma (A \beta \bar{A})$$

distribuindo o termo $[A \gamma \bar{A}]$ em $[A \beta \underline{A}]$:

$$\{[(A \gamma \bar{A}) \alpha A] \beta [(A \gamma \bar{A}) \alpha \underline{A}]\} \gamma (A \beta \bar{A}) \quad 2.77$$

pela regra de simplificação S5, temos que:

$$[(A \gamma \bar{A}) \alpha A] = A$$

substituindo o termo acima em 2.77 :

$$\{A \beta [(A \gamma \bar{A}) \alpha \underline{A}]\} \gamma (A \beta \bar{A})$$

distribuindo o termo $A \beta$ em $[(A \gamma \bar{A}) \alpha \underline{A}]$:

$$\{ [A \beta (A \gamma \bar{A})] \alpha [A \beta \underline{A}] \} \gamma (A \beta \bar{A}) \quad 2.78$$

pela regra S5 (tabela 2.13), temos:

$$[A \beta (A \gamma \bar{A})] = A$$

substituindo a igualdade acima em 2.78:

$$\{ A \alpha [A \beta \underline{A}] \} \gamma (A \beta \bar{A}) \quad 2.79$$

novamente por S5:

$$A \alpha [A \beta \underline{A}] = A$$

Substituindo o termo acima em 2.79 :

$$\{ A \} \gamma (A \beta \bar{A}) =^{S5} A$$

As relações 2.23 e 2.24 seguem os mesmos passos.

2.6.2 - RELAÇÃO 2.33

A função F encontrada em 2.33 , composta por K1 (2.31) e K2 (2.32) pode ser simplificada da seguinte forma:

$$F = K1 \gamma K2$$

$$K_1 = (\underline{A} \beta B) \alpha (\bar{A} \beta B) \alpha (\underline{A} \beta \underline{B}) \alpha (\bar{A} \beta \underline{B})$$

Como K1 só é composto por “a” e “b” , valem as distributividades crescente e decrescente, o mesmo acontece com K2.

Colocando $\underline{A} \beta$ e $A \beta$ em evidência

$$[\underline{A} \beta (B \alpha \underline{B})] \alpha [\bar{A} \beta (B \alpha \underline{B})]$$

Colocando $(B \alpha \underline{B})$ em evidência, o resultado de K1 é:

$$K1 = (B \alpha \underline{B}) \beta (\underline{A} \alpha \bar{A})$$

$$K2 = (\bar{A} \gamma \bar{B}) \beta (A \gamma \bar{B}) \beta (\underline{A} \gamma \bar{B}) \beta (\bar{A} \gamma B) \beta (A \gamma B) \beta (\underline{A} \gamma B) \beta (\underline{A} \gamma \underline{B})$$

Pela regra S4, podemos duplicar termos de K2 sem alterar o resultado. Duplicando os termos $(\underline{A} \gamma B)$ e $(\underline{A} \gamma \bar{B})$ temos:

$$K2 = (\bar{A} \gamma \bar{B}) \beta (A \gamma \bar{B}) \beta (\underline{A} \gamma \bar{B}) \beta (\bar{A} \gamma B) \beta (A \gamma B) \beta (\underline{A} \gamma B) \beta (\underline{A} \gamma \underline{B}) \beta (\underline{A} \gamma B) \beta (\underline{A} \gamma \bar{B})$$

Colocando em evidência os termos $\bar{B} \gamma$, $B \gamma$ e $\underline{A} \gamma$ temos:

$$K1 = [\bar{B} \gamma (\bar{A} \beta A \beta \underline{A})] \beta [B \gamma (\bar{A} \beta A \beta \underline{A})] \beta [\underline{A} \gamma (B \beta \bar{B} \beta \underline{B})]$$

Aplicando a regra S1 nos termos entre parêntesis:

$$K2 [\bar{B} \gamma b] \beta [B \gamma b] \beta [\underline{A} \gamma b] =^{S2} \bar{B} \beta B \beta \underline{A}$$

O resultado final da função F simplificada é:

$$F = \{ (B \alpha \underline{B}) \beta (\underline{A} \alpha \bar{A}) \} \gamma \{ \bar{B} \beta B \beta \underline{A} \}$$

2.6.3 - RELAÇÕES 2.44 A 2.53

Na função F encontrada no item 2.2.4, as operações entre os termos K1, K2, K1', K2', K1'' e K2'' resultam sempre em \bar{A} . A seguir mostraremos como chegar a este resultado. Na relação 2.45 temos:

$$K_1 = (\bar{A} \beta B) \alpha (\bar{A} \beta \underline{B}) \alpha (\bar{A} \beta \bar{B})$$

Colocando $\bar{A} \beta$ em evidência, e aplicando S1 e S2 temos:

$$K1 = [\bar{A} \beta (B \alpha \underline{B} \alpha \bar{B})] =^{S1} [\bar{A} \beta (a)] =^{S2} \bar{A}$$

K2 dado por 2.46 é:

$$K2 = (\bar{A} \gamma \bar{B}) \beta (\underline{A} \gamma \bar{B}) \beta (\bar{A} \gamma B) \beta (\underline{A} \gamma B) \beta (\bar{A} \gamma \underline{B}) \beta (\underline{A} \gamma \underline{B})$$

Colocando $\bar{A} \gamma$ e $\underline{A} \gamma$ em evidência:

$$K2 = [\bar{A} \gamma (\bar{B} \beta B \beta \underline{B})] \beta [\underline{A} \gamma (\bar{B} \beta B \beta \underline{B})]$$

Aplicando S1 e S2:

$$K2 = [\bar{A} \gamma b] \beta [\underline{A} \gamma b] = \bar{A} \beta \underline{A}$$

A função F resulta, com a aplicação de S5:

$$F = K1 \gamma K2 = \bar{A} \gamma (A \beta \underline{A}) =^{S5} \bar{A}$$

Da mesma forma,

$$F = K_1' \alpha K_2' = \bar{A} \alpha (\bar{A} \gamma \underline{A}) =^{S5} \bar{A}$$

E também:

$$F = K_1'' \beta K_2'' = \bar{A} \beta (\bar{A} \alpha \underline{A}) =^{S5} \bar{A}$$

2.6.4 - RELAÇÃO 2.57

Em 2.3, encontramos a função F (2.55) bastante complexa, formada por K1 (2.56) e K2 (2.57). A seguir mostraremos como simplificar o resultado K2:

$$\begin{aligned}
 K2 = & (\bar{A} \gamma \bar{B} \gamma \bar{C})^1 \beta (\bar{A} \gamma \bar{B} \gamma C)^2 \beta (\bar{A} \gamma \bar{B} \gamma \underline{C})^3 \beta \\
 & (\bar{A} \gamma \underline{B} \gamma \bar{C})^4 \beta (\bar{A} \gamma \underline{B} \gamma C)^5 \beta (\bar{A} \gamma \underline{B} \gamma \underline{C})^6 \beta \\
 & (\bar{A} \gamma \underline{B} \gamma \bar{C})^7 \beta (\bar{A} \gamma \underline{B} \gamma C)^8 \beta (\bar{A} \gamma \underline{B} \gamma \underline{C})^9 \beta \\
 & (A \gamma \bar{B} \gamma \bar{C})^{10} \beta (A \gamma \bar{B} \gamma C)^{11} \beta (A \gamma \bar{B} \gamma \underline{C})^{12} \beta \\
 & (A \gamma \underline{B} \gamma \bar{C})^{13} \beta (A \gamma \underline{B} \gamma C)^{14} \beta (A \gamma \underline{B} \gamma \underline{C})^{15} \beta (A \gamma \underline{B} \gamma \bar{C})^{16} *
 \end{aligned}$$

* Os números acima dos parêntesis servem apenas para identificar o termo, não fazem parte da função K2.

Primeiramente sabemos que a função K2 acima é composta somente por “b” e “c”. Portanto, de acordo com o item 1.4.4.1 (particularização da distributividade decrescente), são válidas todas as propriedades de distributividade.

Nos termos 1, 2 e 3,

$$(\bar{A} \gamma \bar{B} \gamma \bar{C})^1 \beta (\bar{A} \gamma \bar{B} \gamma C)^2 \beta (\bar{A} \gamma \bar{B} \gamma \underline{C})^3$$

colocando $(\bar{A} \gamma \bar{B})$ em evidência temos:

$$(\bar{A} \gamma \bar{B}) \gamma (\bar{C} \beta \underline{C} \beta C) =^{s1} (\bar{A} \gamma \bar{B}) \gamma b =^{s2} (\bar{A} \gamma \bar{B})$$

Da mesma forma os termos 4, 5 e 6, com $(\bar{A} \gamma \underline{B})$ em evidência:

$$(\bar{A} \gamma \underline{B} \gamma \bar{C})^4 \beta (\bar{A} \gamma \underline{B} \gamma C)^5 \beta (\bar{A} \gamma \underline{B} \gamma \underline{C})^6 = (\bar{A} \gamma \underline{B}) \gamma (\bar{C} \beta C \beta \underline{C}) = (\bar{A} \gamma \underline{B}) \gamma b = (\bar{A} \gamma \underline{B})$$

Os termos 7, 8 e 9 ficam, com $(\bar{A} \gamma \underline{B})$ em evidência :

$$(\bar{A} \gamma \underline{B} \gamma \bar{C})^7 \beta (\bar{A} \gamma \underline{B} \gamma C)^8 \beta (\bar{A} \gamma \underline{B} \gamma \underline{C})^9 = (\bar{A} \gamma \underline{B}) \gamma (\bar{C} \beta C \beta \underline{C}) = (\bar{A} \gamma \underline{B}) \gamma b = (\bar{A} \gamma \underline{B})$$

Os termos 10, 11 e 12 ficam:

$$(A \gamma \bar{B} \gamma \bar{C})^{10} \beta (A \gamma \bar{B} \gamma C)^{11} \beta (A \gamma \bar{B} \gamma \underline{C})^{12} = (A \gamma \bar{B}) \gamma (\bar{C} \beta C \beta \underline{C}) = (A \gamma \bar{B})$$

Os termos 13, 14 e 15 ficam:

$$(A \gamma \underline{B} \gamma \bar{C})^{13} \beta (A \gamma \underline{B} \gamma C)^{14} \beta (A \gamma \underline{B} \gamma \underline{C})^{15} = (A \gamma \underline{B}) \gamma (\bar{C} \beta C \beta \underline{C}) = (A \gamma \underline{B})$$

O termo 16 não foi alterado ainda. Até o momento, a função K2 foi simplificada para:

$$K2 = (\bar{A} \gamma \bar{B}) \beta (\bar{A} \gamma B) \beta (\bar{A} \gamma \underline{B}) \beta (A \gamma \bar{B}) \beta (A \gamma B) \beta (A \gamma \underline{B} \gamma \bar{C})^{16} \quad 2.80$$

Na equação 2.80, colocando \bar{A} em evidência temos:

$$K2 = [\bar{A} \gamma (\bar{B} \beta B \beta \underline{B})] \beta (A \gamma \bar{B}) \beta (A \gamma B) \beta (A \gamma \underline{B} \gamma \bar{C})^{16} \quad 2.81$$

como por S1 $\bar{B} \beta B \beta \underline{B} = b$ e por S2 $A \gamma b = A$, 2.81 fica:

$$K2 = \bar{A} \beta [(A \gamma \bar{B}) \beta (A \gamma B) \beta (A \gamma \underline{B} \gamma \bar{C})]$$

colocando A em evidência:

$$K2 = \bar{A} \beta \{A \gamma [\bar{B} \beta B \beta (\underline{B} \gamma \bar{C})]\}$$

expandindo os termos entre parêntesis:

$$\{A \gamma [\bar{B} \beta B \beta (\underline{B} \gamma \bar{C})]\} = \{A \gamma [(\bar{B} \beta B \beta \underline{B}) \gamma (\bar{B} \beta B \beta \bar{C})]\}$$

como por S2 $A \gamma [(\bar{B} \beta B \beta \underline{B})] = A \gamma b = A$, o resultado de K2 será:

$$K2 = \bar{A} \beta [A \gamma (\bar{B} \beta B \beta \bar{C})] \quad 2.82$$

O resultado de K1 da relação 2.56 é:

$$K1 = \{A \alpha [\underline{A} \beta (B \alpha \underline{B})]\} \quad 2.83$$

e a função F como mostrado em 2.58 resulta:

$$F = \{A \alpha [\underline{A} \beta (B \alpha \underline{B})]\} \gamma \{\bar{A} \beta [A \gamma (\bar{B} \beta B \beta \bar{C})]\}$$

2.7 REDUÇÃO A DOIS OPERADORES

Uma das diferenças entre a lógica desenvolvida e as definidas por outros autores [25] é a possibilidade de representar qualquer função em termos de dois operadores, no caso o operador α e os deslocadores TOPO e BASE (já que o deslocador BASE corresponde, em três níveis, a dois deslocamentos TOPO).

Isto é equivalente ao teorema de Morgan para binário, onde qualquer função pode ser reduzida a somente AND e NEGAÇÃO.

A função α e os deslocadores são circuitos simples, como será mostrado no capítulo 3. As transformações em α e deslocadores, não provocam um grande aumento no número de operações requeridas para designar uma determinada função.

Pelas relações 1.16 temos:

$$\begin{aligned} OP_0 &= \alpha \\ OP_1 &= \bar{\alpha} = \beta \\ OP_2 &= \overline{\bar{\alpha}} = \underline{\alpha} = \gamma \end{aligned} \quad 2.84$$

Quando efetuamos um deslocamento TOPO e um BASE numa mesma função, sabemos por 1.11 que ela fica inalterada. Utilizando os conjuntos A { a, b, c } e B { a, b, c } podemos deduzir, a partir das relações 1.16 :

$$\underline{\underline{A \beta B}} = \underline{\underline{\bar{A} \beta \bar{B}}} = \underline{\underline{\bar{A} \alpha \bar{B}}} \quad 2.85$$

$$\underline{\underline{A \gamma B}} = \underline{\underline{\bar{A} \bar{\gamma} \bar{B}}} = \underline{\underline{\bar{A} \alpha \bar{B}}} \quad 2.86$$

Se tivermos n conjuntos C_1, C_2, \dots, C_n , todos compostos por {a, b, c}, podemos generalizar 2.85 e 2.86 de forma que:

$$\underline{\underline{C_1 \beta C_2 \beta \dots \beta C_n}} = \underline{\underline{\bar{C}_1 \alpha \bar{C}_2 \alpha \dots \alpha \bar{C}_n}} \quad 2.87$$

$$\underline{\underline{C_1 \gamma C_2 \gamma \dots \gamma C_n}} = \underline{\underline{\bar{C}_1 \alpha \bar{C}_2 \alpha \dots \alpha \bar{C}_n}} \quad 2.88$$

ou seja, podemos escrever funções que tenham termos em β e γ somente em termos α , utilizando os deslocadores TOPO e BASE.

Para exemplificar, usaremos a função F definida em 2.58.

$$F = K1 \gamma K2$$

$$F = \underline{\underline{K1 \gamma K2}} = \underline{\underline{K1 \alpha K2}}$$

O termo K1 dado em 2.83 é:

$$K1 = \{ A \alpha [\underline{\underline{A \beta (B \alpha B)}}] \} =$$

$$K1 = \{ A \alpha [\underline{\underline{\underline{\underline{A \beta (B \alpha B)}}}}] \} = \{ A \alpha [\underline{\underline{\underline{\underline{A \beta (B \alpha B)}}}}] \}$$

Como $\underline{\underline{A}} = \overline{\overline{A}}$ e $\underline{\underline{\beta}} = \alpha$, K1 pode ser expresso por:

$$K1 = \{ A \alpha [\overline{\overline{A \alpha (B \alpha \underline{\underline{B}})}}] \}$$

$$\overline{\overline{K1}} = \{ A \alpha [\overline{\overline{A \alpha (B \alpha \underline{\underline{B}})}}] \}$$

O termo K2 de 2.82 fica:

$$K2 = \{ \overline{\overline{A}} \beta [A \gamma (\overline{\overline{B \beta B \beta \overline{C}}})] \}$$

$$K2 = \{ \overline{\overline{A}} \beta [A \gamma (\overline{\overline{B \beta B \beta \overline{C}}})] \} = \{ \overline{\overline{A}} \beta [A \gamma (\overline{\overline{B \alpha \underline{\underline{B}} \alpha \overline{C}}})] \} =$$

$$K2 = \{ \overline{\overline{A}} \beta [\overline{\overline{A \gamma (B \alpha \underline{\underline{B}} \alpha \overline{C})}}] \} = \{ \overline{\overline{A}} \beta [\overline{\overline{\overline{\overline{A}} \gamma (B \alpha \underline{\underline{B}} \alpha \overline{C})}}] \} =$$

$$K2 = \{ \overline{\overline{A}} \beta [\overline{\overline{\overline{\overline{A}} \alpha (B \alpha \underline{\underline{B}} \alpha \overline{C})}}] \}$$

$$K2 = \{ \overline{\overline{\overline{\overline{A}} \beta [\overline{\overline{\overline{\overline{A}} \alpha (B \alpha \underline{\underline{B}} \alpha \overline{C})}}]}} \} = \{ \overline{\overline{\overline{\overline{A}} \beta [\overline{\overline{\overline{\overline{A}} \alpha (B \alpha \underline{\underline{B}} \alpha \overline{C})}}]}} \} =$$

$$K2 = \{ A \alpha [\overline{\overline{\overline{\overline{A}} \alpha (B \alpha \underline{\underline{B}} \alpha \overline{C})}}] \}$$

$$\overline{\overline{K2}} = \{ A \alpha [\overline{\overline{\overline{\overline{A}} \alpha (B \alpha \underline{\underline{B}} \alpha \overline{C})}}] \} = \{ A \alpha [\overline{\overline{\overline{\overline{A}} \alpha (B \alpha \underline{\underline{B}} \alpha \overline{C})}}] \}$$

A função $F = \overline{\overline{K1}} \alpha \overline{\overline{K2}}$ final é:

$$F = \{ A \alpha [\overline{\overline{\overline{\overline{A}} \alpha (B \alpha \underline{\underline{B}})}}] \} \alpha \{ A \alpha [\overline{\overline{\overline{\overline{A}} \alpha (B \alpha \underline{\underline{B}} \alpha \overline{C})}}] \}$$

Na função F expressa em termos de α , β e γ foram necessárias 13 operações, enquanto que expressa somente em termos α e deslocadores, foram necessárias 19 operações.

CAPÍTULO 3 - CIRCUITOS

Neste capítulo serão descritos circuitos que permitem a implantação da lógica ternária descrita anteriormente.

Embora circuitos em MVL sejam bastante presentes na literatura [30] [31] [32], a técnica empregada se diferencia da grande maioria dos trabalhos publicados por operar em modo de corrente, além da utilização de circuitos translineares [33].

A utilização de transistores bipolares operando em modo de corrente, apenas nas regiões linear e de corte, torna os circuitos propostos muito rápidos.

Ao descrevermos o funcionamento dos circuitos, não levaremos em consideração as correntes de base. No capítulo 4, quando trataremos de simulação, veremos que o erro cometido ao desprezarmos as correntes de base não é significativo.

Os níveis de corrente utilizados são I_a , I_b e I_c , relativos respectivamente aos níveis “a”, “b” e “c” citados até aqui, onde $I_b = 2.I_a$ e $I_c = 3.I_a$.

Assim como em binário cada nível é denominado BIT, em ternário chamaremos cada nível de TRIT.

Os circuitos básicos relativos aos operadores alfa, deslocador base e deslocador topo são bastante simples, de modo a facilitar a construção de blocos funcionais e a integração. Também são descritos alguns destes blocos como flip flop e conversor D/A.

3.1 ALFA

Como definido anteriormente na equação 1.16, o operador α é o equivalente ao mínimo entre dois valores, ou seja: AND. Sendo duas correntes de entrada I_x e I_y , a corrente de saída I_{out} é igual à menor corrente entre elas. O circuito translinear da figura 3.1 realiza esta operação.

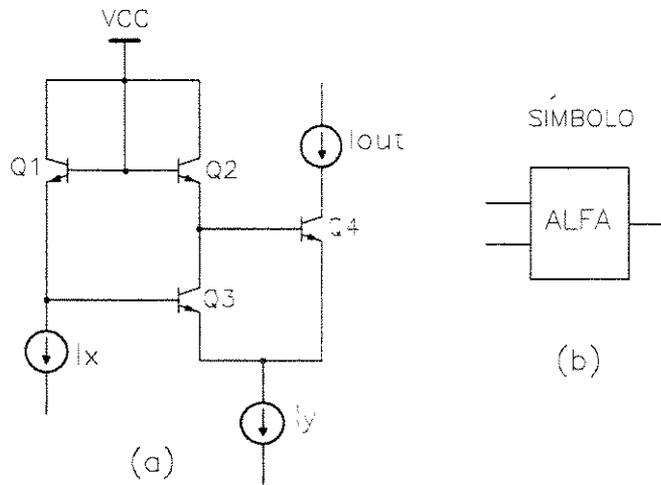


FIG 3.1 a) Circuito translinear do operador α . b) símbolo

Analisando a figura 3.1 a, podemos escrever a equação da malha translinear :

$$V_{be_{Q1}} + V_{be_{Q3}} = V_{be_{Q2}} + V_{be_{Q4}} \quad 3.1$$

Como:

$$I_c = A \cdot J_s \cdot \exp(V_{be}/V_T) \quad 3.2$$

$$V_{be} = V_T \ln [I_c/A \cdot J_s] \quad 3.3$$

onde :

- J_s - densidade de corrente de saturação
- V_T - tensão termodinâmica ($V_T = k \cdot T/q$)
- A - área do transistor

Substituindo 3.3 em 3.1 temos:

$$V_{T1} \ln [I_{c_{Q1}}/A \cdot J_s] + V_{T3} \ln [I_{c_{Q3}}/A \cdot J_s] = V_{T2} \ln [I_{c_{Q2}}/A \cdot J_s] + V_{T4} \ln [I_{c_{Q4}}/A \cdot J_s] \quad 3.4$$

Considerando transistores com as mesmas características, mesma área e operando numa mesma temperatura, a equação 3.4 se resume a:

$$\ln [I_{c_{Q1}}] + \ln [I_{c_{Q3}}] = \ln [I_{c_{Q2}}] + \ln [I_{c_{Q4}}] \quad 3.5$$

ou seja:

$$I_{CQ1} \cdot I_{CQ3} = I_{CQ2} \cdot I_{CQ4} \quad 3.6$$

As correntes em cada transistor são:

$$I_{CQ1} = I_x \quad 3.7$$

$$I_{CQ4} = I_{out}, \quad 3.8$$

$$I_{CQ4} + I_{CQ3} = I_y \quad 3.9$$

Substituindo 3.9 em 3.6, temos:

$$I_x \cdot (I_y - I_{CQ4}) = (I_y - I_{CQ4}) \cdot I_{out} \quad \text{ou}$$

$$I_{out}^2 - (I_x + I_y) I_{out} + I_x \cdot I_y = 0 \quad 3.10$$

As soluções possíveis para 3.10 são I_x ou I_y , isto é, a corrente de saída só poderá ser I_x ou I_y . Abaixo provamos que a corrente de saída é sempre a menor entre as duas correntes de entrada:

1a) $I_x > I_y$, $I_{out} = I_x$

Supondo I_x maior que I_y , e saída igual a I_x ou seja, resolvendo a equação 3.7, para $I_{out} = I_x$, temos ;

$$I_{CQ3} = I_y - I_{CQ4} = (I_y - I_x) < 0 \quad 3.11$$

Pelas condições acima, I_{CQ3} resultaria negativa, portanto a saída I_x não é admissível.

1b) $I_x > I_y$, $I_{out} = I_y$.

Com I_x maior que I_y , e saída igual a I_y , a solução para 3.9 resulta :

$$I_{CQ3} = I_y - I_{CQ4} = I_y - I_y = 0 \quad 3.12$$

Nesta condição, a corrente I_{CQ2} é igual à corrente de polarização da base de Q4 ($I_{bQ4} = I_{out}/\beta$) que é muito menor que I_{CQ1} , ou seja, I_x .

$$I_{CQ2} = I_{bQ4} \ll I_{CQ1} = I_x \quad 3.13$$

Pela equação 3.3, concluímos que V_{beQ1} é maior que V_{beQ2} ,

$$V_{beQ1} > V_{beQ2} \quad 3.14$$

Sendo a saída igual a I_y , que é menor que I_x , V_{beQ4} deve ser menor que V_{beQ1} .

$$V_{beQ4} < V_{beQ1} \quad 3.15$$

Para satisfazer a equação 3.1, com as condições acima, V_{beQ3} deve ser menor que V_{beQ4} , que por sua vez é menor que V_{beQ1} confirmando a hipótese de Q3 estar cortado e portanto $I_{cQ3} = 0$.

$$V_{beQ3} < V_{beQ4} < V_{beQ1} \quad 3.16$$

Para exemplificar numericamente, supondo os transistores com:

$$I_s = 1.0 \cdot 10^{-15} \text{ A}, \beta_f = 500, V_T = 25 \text{ mV}, A = 1, I_x = 200 \text{ uA} \text{ e } I_y = 100 \text{ uA}.$$

Através da equação 3.3, temos:

$$V_{beQ1} = 651 \text{ mV}, \text{ para } I_{cQ1} = 200 \text{ uA}$$

$$V_{beQ4} = 633 \text{ mV}, \text{ para } I_{cQ4} = 100 \text{ uA}$$

$$V_{beQ2} = 477 \text{ mV}, \text{ para } I_{cQ2} = I_{cQ4}/\beta_f = 100 \text{ uA} / 500 = 0.02 \text{ uA}$$

pela equação 3.1,

$$V_{beQ3} = V_{beQ2} + V_{beQ4} - V_{beQ1} = 477 \text{ mV} + 651 \text{ mV} - 633 \text{ mV} = 495 \text{ mV}$$

A corrente através de Q3 será:

$$I_{cQ3} = I_o \exp(495 \text{ mV} / 25 \text{ mV}) = 0.397 \text{ uA},$$

ou seja, Q3 estará cortado. Portanto, para $I_x > I_y$, a saída será I_y .

2a) $I_y > I_x$, $I_{out} = I_y$

Para I_y maior que I_x , supondo que a saída seja I_y . A equação 3.9 resulta novamente em Q3 cortado:

$$I_{cQ3} = I_{cQ4} - I_y = I_y - I_y = 0 \quad 3.17$$

Analogamente ao citado em 2b acima, nestas condições, deveríamos ter

$$V_{beQ4} < V_{beQ1} \quad 3.18$$

Porém, como a corrente em Q4 será I_y , e a corrente em Q1 será I_x , e I_y é maior que I_x , pela equação 3.3, a tensão V_{beQ4} é maior que V_{beQ1}

$$V_{beQ4} > V_{beQ1} \quad 3.19$$

ou seja, a condição não está satisfeita, isto é, provavelmente Q3 não está cortado.

Se Q3 conduzir uma corrente não desprezível, a corrente de saída I_{out} não poderá ser I_y , pois:

$$I_{out} = I_y - I_{CQ3} \quad 3.20$$

assim a solução da equação 3.8 deverá ser I_x .

2b) $I_y > I_x$, $I_{out} = I_x$

Analisando o caso da corrente de saída I_{out} ser igual a I_x , temos:

$$I_{CQ4} = I_{CQ1} = I_x \quad 3.21$$

portanto:

$$V_{beQ4} = V_{beQ1} \quad 3.22$$

Para satisfazer a condição imposta em 3.1, a tensão base emissor de Q2 deve ser igual à de Q3 ou seja, Q2 e Q3 conduzem a mesma corrente. Pela equação 3.7, a corrente que passa através de Q3 será:

$$I_{CQ3} = I_y - I_{CQ4} = (I_y - I_x) , > 0 \quad 3.23$$

Como a corrente de saída não pode ser I_y , ela só poderá ser I_x , ou seja, novamente a menor entre as duas.

Novamente, exemplificando numericamente nas mesmas condições citadas, pela equação 3.3, temos:

$$V_{beQ1} = 633 \text{ mV} , \text{ para } I_{CQ1} = 100 \text{ uA}$$

$$V_{beQ4} = 633 \text{ mV} , \text{ para } I_{CQ4} = 100 \text{ uA}$$

$$V_{beQ2} = 633 \text{ mV} , \text{ para } I_{CQ2} = I_{CQ3} = I_y - I_{CQ4} = 200 \text{ uA} - 100 \text{ uA} = 100 \text{ uA}$$

pela equação 3.1,

$$V_{beQ3} = V_{beQ2} + V_{beQ4} - V_{beQ1} = 633 \text{ mV}$$

A corrente através de Q3 será:

$$I_{CQ3} = I_o \exp (633\text{mV}/25 \text{ mV}) = 99.16 \text{ uA},$$

ou seja, Q3 estará conduzindo. Portanto, para $I_y > I_x$, a saída será I_x .

O circuito descrito não está limitado à entrada ternária. Sua única limitação é permitir somente duas entradas. Porém, como o circuito é bastante simples, existe a possibilidade de obtenção do mínimo entre vários sinais utilizando tantos alfa quantos necessários.

Na fig. 3.2, é apresentado um circuito que obtém o mínimo entre 3 correntes de entrada (I_x , I_y e I_z). São incluídos os transistores Q_a , Q_b , Q_c e Q_d para polarização correta dos transistores Q_4 e Q_8 . Desta forma, a tensão nos pontos 1 a 4 será:

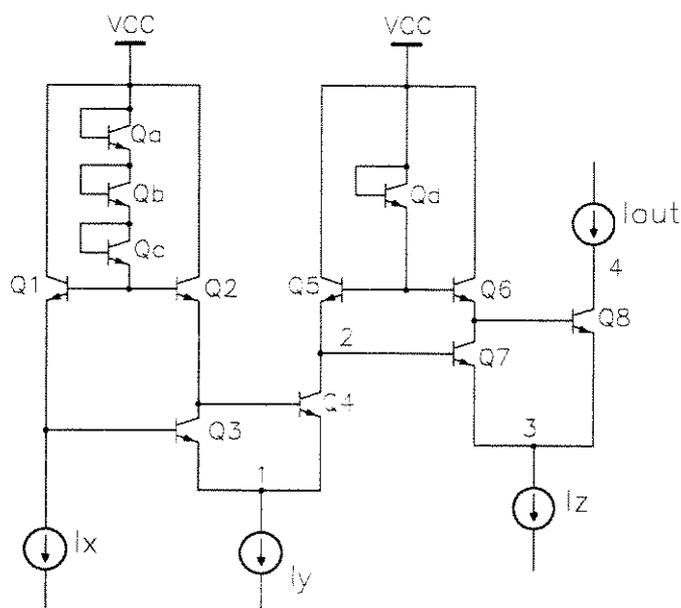


Fig. 3.2 - Dois alfa interligados para a obtenção do mínimo entre I_x , I_y e I_z

$$V_1 = V_{cc} - 5.V_{be} \quad 3.24$$

$$V_2 = V_{cc} - 2.V_{be} \quad 3.25$$

$$V_{ce_{Q4}} = V_2 - V_1 = 3.V_{be} \quad 3.26$$

$$V_3 = V_{cc} - 3.V_{be} \quad 3.27$$

$$V_{ce_{Q8 \text{ máx}}} = 3.V_{be} \quad 3.28$$

Na ausência destes transistores, $V_{cb_{Q4}} < 0$, não permitindo polarização do circuito.

Portanto, o circuito alfa completo sempre deve conter os transistores $Q_a \dots Q_c$, mesmo quando em sua saída seja ligado um deslocador ou outro operador.

3.2 DESLOCADOR TOPO

O operador topo, como definido no ítem 1.3, realiza a negação cíclica de Post. O circuito utilizado para a realização deste operador em modo de corrente, é mostrado na fig. 3.3.

Para obter chaveamento rápido nos comparadores, os transistores PNP não devem saturar.

Apesar das entradas e saídas do circuito serem em corrente, existem pontos de comparação em tensão. As tensões V_a e V_b podem ser geradas individualmente em cada célula de deslocamento ou em uma única célula dentro do chip, geradora destas tensões, que provém todos os comparadores através de linhas de alimentação.

O valor das tensões de comparação V_a e V_b é dado por:

$$V_a = V_{cc} - R1 [(I_a + I_b) / 2] \quad 3.29$$

$$V_b = V_{cc} - R1 [(I_b + I_c) / 2] \quad 3.30$$

A corrente de entrada I_x em cada deslocador, é transformada na tensão V_x , através da relação:

$$V_x = V_{cc} - R1 I_x \quad 3.31$$

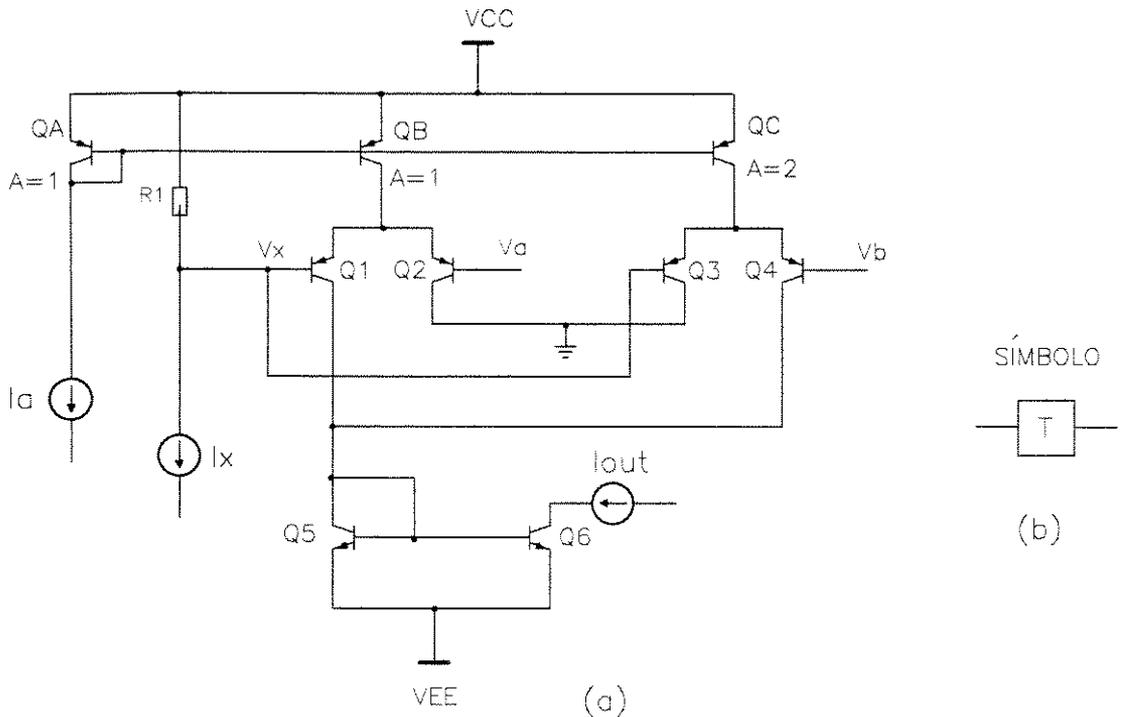


Fig. 3.3 a) deslocador topo em modo de corrente, b) símbolo

3.3 DESLOCADOR BASE

Como definido no ítem 1.3, o deslocador base realiza a dupla negação cíclica de Post ou a negação no sentido anti-horário, equivalente a dois deslocadores topo.

Analisando o circuito da fig. 3.5, pode-se notar várias semelhanças com o deslocador topo descrito anteriormente. As tensões V_a e V_b são as mesmas e V_x é calculado da mesma forma (eq. 3.31).

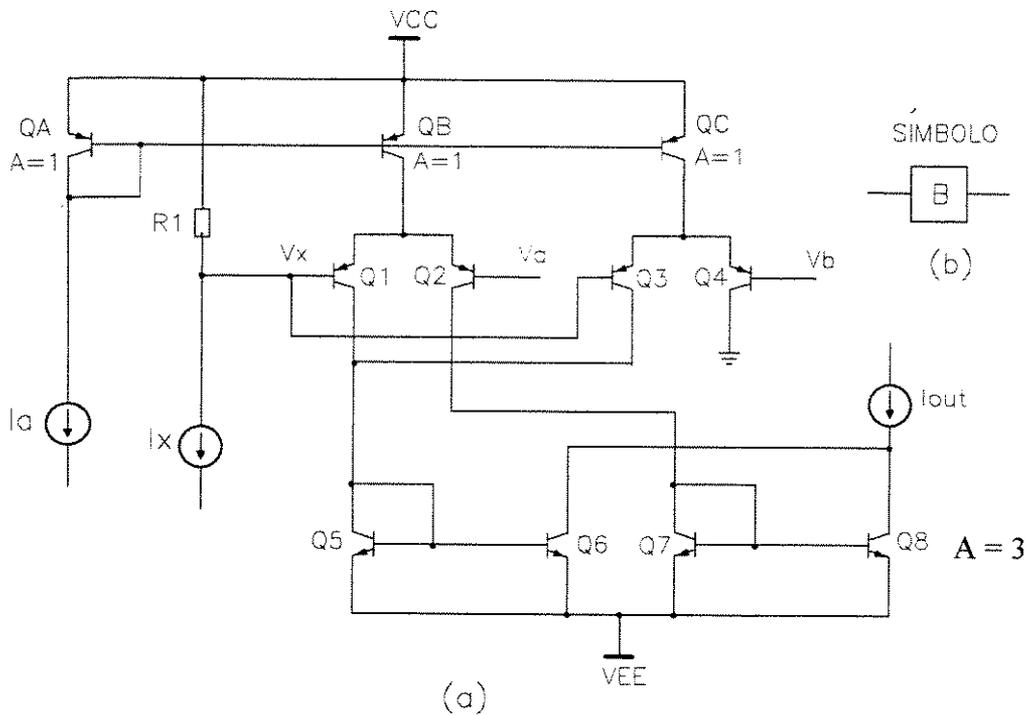


fig. 3.5 . a) deslocador base, b) símbolo

Funcionamento do circuito:

a) $I_x = I_a$ - Quando a corrente de entrada I_x é igual a I_a , V_x é maior que V_a e V_b . As correntes que passam através de Q_a e Q_b , são desviadas para Q_2 e Q_4 , deste para o terra. Através de Q_1 e Q_3 não passa corrente, portanto em Q_5 e Q_6 também não. A corrente que passa por Q_2 é espelhada por Q_7 para Q_8 . Como a área de Q_8 é três vezes maior que a área dos demais transistores, a corrente $I_{out} = 3I_a$.

$$I_x = I_a \quad V_a < V_x > V_b \quad I_{out} = 3 \cdot I_a \quad 3.35$$

b) $I_x = 2I_a$ - A tensão V_x é menor que V_a e maior que V_b . Como através de Q_2 não circula corrente, através de Q_7 e Q_8 também não. A corrente através de Q_b continua a ser desviada para o terra por Q_4 . A corrente através de Q_a passa por Q_1 e é espelhada por Q_5 para Q_6 . Portanto, $I_{out} = I_a$.

$$I_x = 2I_a \quad V_a > V_x > V_b \quad I_{out} = I_a \quad 3.36$$

3.4 FLIP FLOP EM TRÊS NÍVEIS

Na figura 3.7 a é mostrado o esquema básico do flip flop em três níveis desenvolvido. Quando o sinal na entrada do deslocador topo for "a", a entrada do deslocador base será "b" e sua saída será "a". Através da realimentação o nível "a" é mantido na entrada do deslocador topo, mantendo o dado inalterado.

Para permitir a entrada de um dado, é incluída uma chave comandada por um clock, como indicado na fig. 3.7 b. Quando a chave está na posição H, o dado é copiado para a entrada do deslocador topo. Quando na posição L, este dado fica armazenado.

Nesta configuração, a entrada de dados fica disponível num determinado nível do ciclo de clock, resultando num latch sensível ao nível, com entrada de dados assíncrona.

O flip flop é obtido colocando-se dois latch's, numa configuração mestre-escravo como na fig. 3.7 c, onde as chaves ch1 e ch2 respondem a níveis complementares de clock. O dado é transferido somente na transição do clock. No primeiro nível de clock o dado é transferido para o latch 1 enquanto no latch 2 estará armazenado o dado anterior. No próximo nível de clock, o latch 1 inibe a entrada de dados enquanto o latch 2 é habilitado a receber o dado armazenado no primeiro nível de clock.

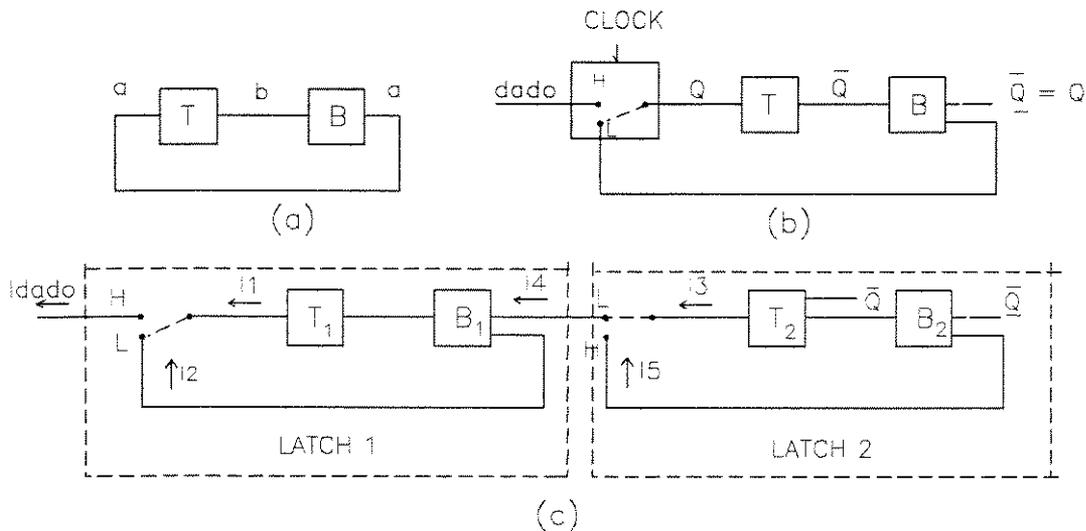


Fig. 3.7 a) Esquema básico do latch, b) com a chave habilitada c) esquema do flip flop com 2 latches mestre-escravo e as chaves habilitadoras

O ciclo de clock até agora é binário, porém mais adiante mostraremos que o flip flop também pode responder a um clock ternário. Neste momento, consideraremos a corrente de clock I_{ck} como mostrado na fig. 3.8 a.

Na fig. 3.8 b, é mostrado o esquema da chave ch1. A corrente I_{ck} , passando através do resistor R , gera uma tensão na base de $Q2$ e $Q3$. Esta tensão é comparada com a tensão de referência V_r . Quando $I_{ck} = I_a$, $V_{ck} > V_r$, os transistores $Q2$ e $Q3$ conduzem. A corrente de saída I_2 circula através de $Q3$, portanto $I_1 = I_2$ e o latch 1 da fig. 3.7 c estará desabilitado para a entrada de dados. Quando $I_{ck} = I_b$, $V_{ck} < V_r$, $Q1$ e $Q4$ conduzem. A corrente através de $Q1$ é I_{dado} e portanto, $I_1 = I_{dado}$. A entrada de dados estará habilitada.

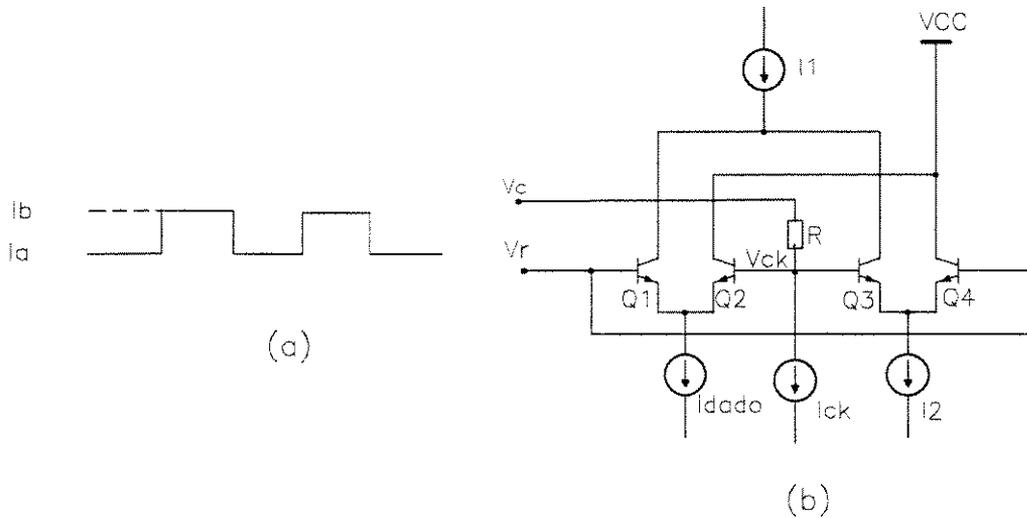


Fig. 3.8 a) ciclo de clock binário, b) chave ch1

O circuito completo das chaves $ch1$ e $ch2$, é mostrado na fig. 3.9. Pode-se notar que as correntes I_4 e I_5 em $ch2$, são equivalentes a I_2 e I_{dado} em $ch1$. Porém, observando a fig. 3.9, quando $I_1 = I_{dado}$, $I_3 = I_5$, ou seja, quando o latch 1 habilita o dado, o latch 2 se desliga do latch 1 e quando o latch 1 armazena o dado, $I_1 = I_2$, o latch 2 copia o dado armazenado no latch 1, pois $I_3 = I_4$.

A tensão V_r deve ser menor que a mínima tensão possível nos coletores de $Q1$ e $Q3$. Como I_1 é a corrente de entrada de um deslocador TOPO, seu valor mínimo será obtido quando pelo resistor $R1$ do deslocador topo passar a corrente I_c . V_r também deve garantir tensão suficiente para a polarização de $Q1$, ou seja:

$$V_{cc} - R1 \cdot I_c > V_r > V_{be} \quad 3.38$$

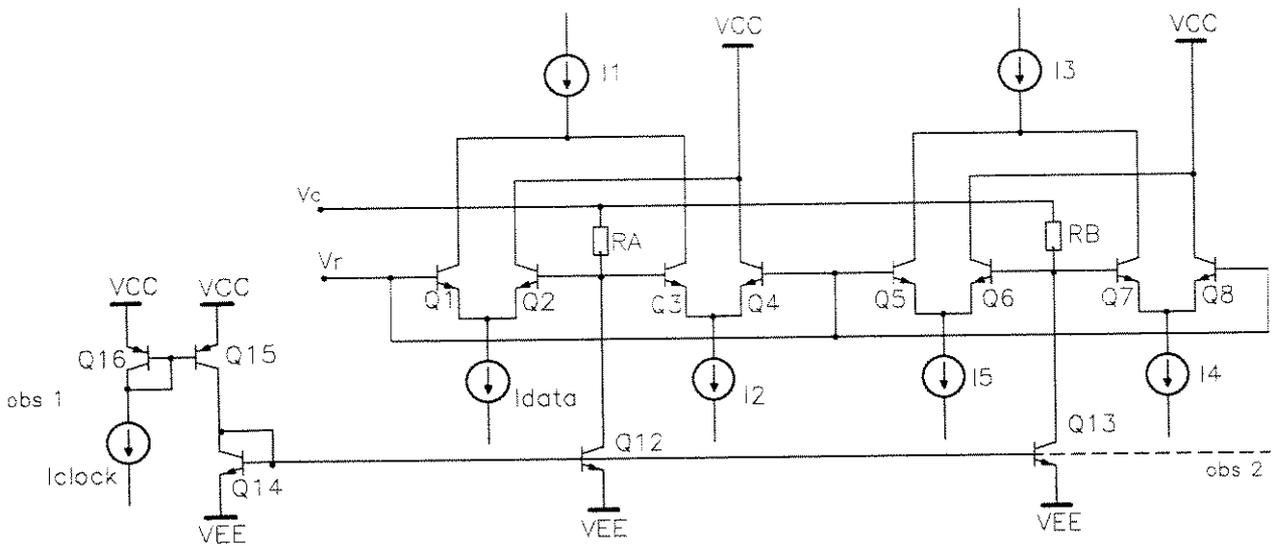
Os resistores R_A e R_B ($R_A = R_B$) da chave, devem ser ligados a uma tensão V_c , de modo que as tensões de comparação tenham as seguintes condições:

$$V_c - R_A \cdot I_a > V_r$$

$$V_c - R_A \cdot I_b < V_r$$

$$V_c - R_A \cdot I_c < V_r \quad 3.39$$

Os transistores $Q12$, $Q13$, $Q14$, $Q15$ e $Q16$ são espelhos de corrente para I_{ck} . A entrada do flip flop se dá em $Q15$.



Obs: Q16 é externo ao circuito. A entrada do Flip Flop se dá em Q15

Fig. 3.9 Circuito completo das chaves ch1 e ch2.

Como citado anteriormente, o flip flop também responde a um clock ternário como o mostrado na figura 3.10. Quando $V_{ck} > V_r$ a entrada de dados estará inibida. Sempre que $V_{ck} < V_r$, a entrada de dados é habilitada. Como $I_c > I_b$, pela equação 3.39 concluímos que com $I_{ck} = I_c$ a entrada de dados estará habilitada.

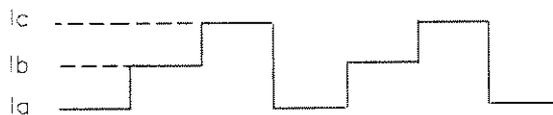


fig. 3.10 ciclo de clock ternário

A transferência do dado para o latch 2 da fig. 3.7 c se realizará na borda de descida do pulso de clock, como acontece para clock binário. A necessidade do clock ternário ficará esclarecida mais adiante, quando trataremos de contadores.

Na figura 3.11 está mostrado o diagrama utilizado para o flip flop. A saída \bar{Q} corresponde à saída do deslocador topo do latch 2. A saída Q corresponde à saída do deslocador base do latch 2, lembrando que $\bar{Q} = Q$. São utilizados deslocadores com duas saídas .

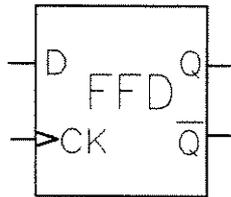


fig. 3.11 flip flop - bloco esquemático

3.4.1 REGISTRADOR DE DESLOCAMENTO

Na fig. 3.12, é mostrado o esquema de ligação de dois flip flops como registrador de deslocamento. A entrada de dados pode ser síncrona ou assíncrona.

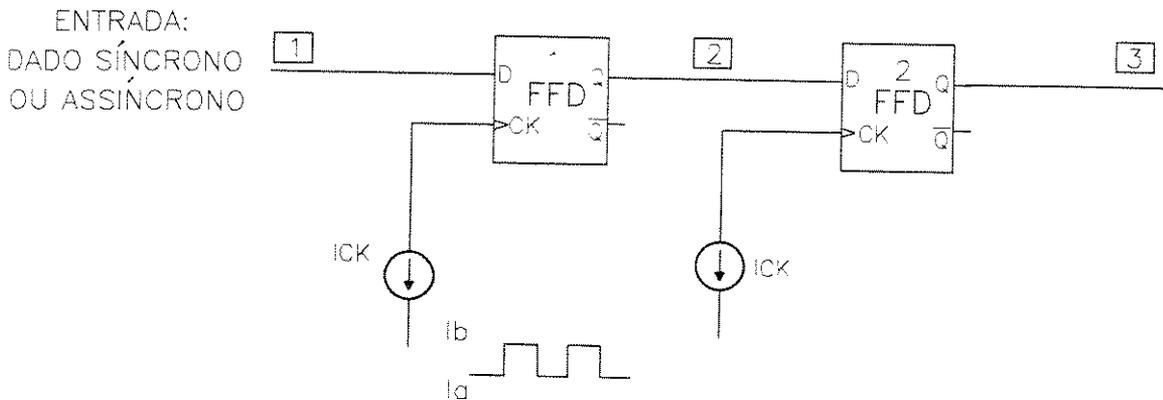


fig. 3.12 - registrador de deslocamento com dois flip flops

Quando o dado é assíncrono, pode-se utilizar um flip flop para sincronizá-lo. As transições do sinal de dados na entrada do primeiro flip flop serão sincronizadas com o sinal de clock na transição de descida deste, como demonstrado na figura 3.13. Eventuais ruídos de alta frequência no sinal de dados serão eliminados nesta configuração.

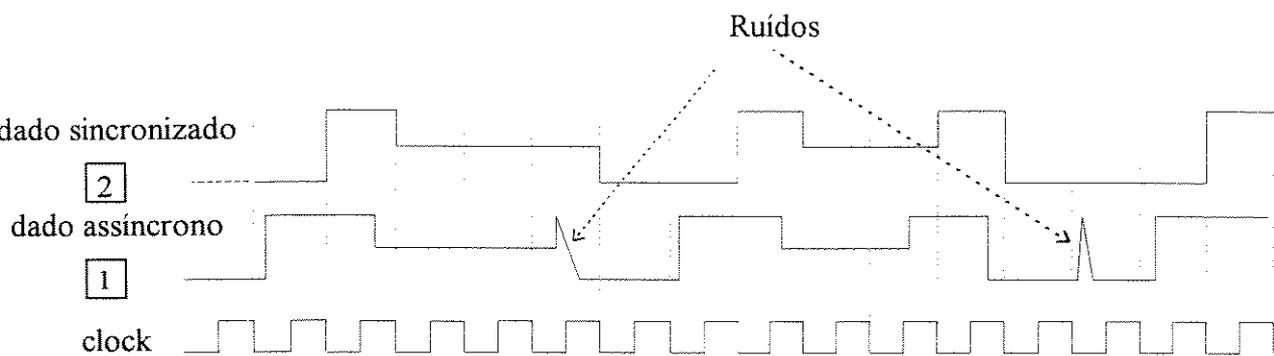


fig. 3.13 - Dado assíncrono transformado em dado sincronizado com a descida do clock utilizando flip flop em três níveis

O dado síncrono, após passar pelo flip flop, é deslocado de um período de clock, como mostrado na fig. 3.14.

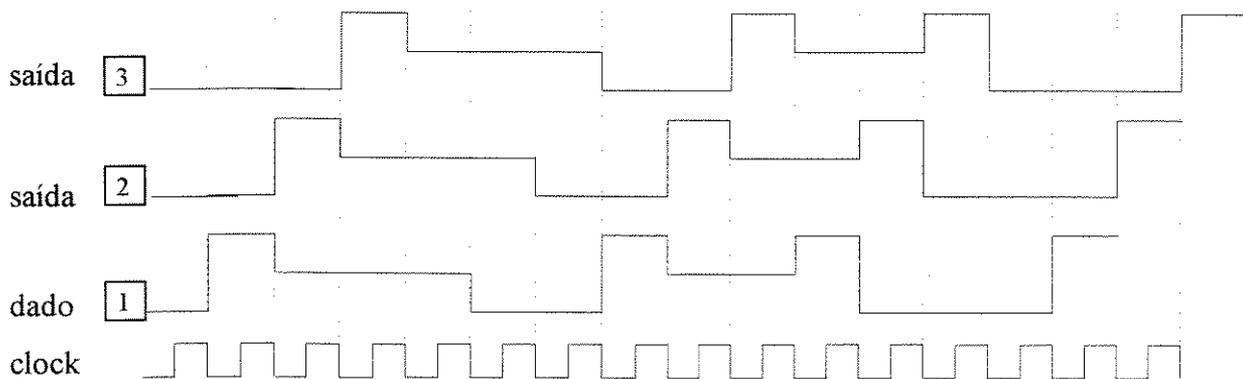


fig. 3.14 - Flip flops deslocando um dado síncrono por um período de clock em cada flip flop

3.4.2 TOGGLE SWITCH

Utilizando um clock binário como o da fig. 3.10, e com a entrada de dados ligada à saída \bar{Q} , (saída do deslocador topo do latch 2 da fig. 3.7), obtém-se a configuração “toggle switch”, mostrada na fig. 3.15.

Suponhamos inicialmente as saídas: $Q = I_a$ e $\bar{Q} = I_b$. Durante o primeiro ciclo de clock, a saída Q permanece inalterada. Na descida do pulso de clock, o dado é transferido para a saída Q . Como o dado é o sinal \bar{Q} , a saída Q passa de I_a para I_b e \bar{Q} de I_b para I_c . Na próxima descida do pulso de clock, Q passa de I_b para I_c e \bar{Q} de I_c para I_a , e assim sucessivamente.

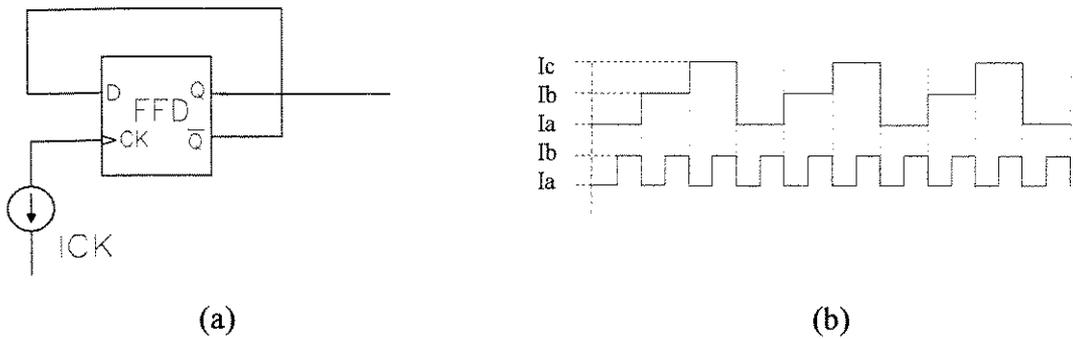


fig. 3.15 - a) Flip flop ligado como toggle switch,
b) forma dos sinais de clock e de saída

3.4.3 CONTADOR

Como citado anteriormente, o flip flop responde à descida do clock, seja este binário ou ternário. Se o pulso de saída do oscilador da fig. 3.15 for ligado como clock de um outro flip flop com a entrada de dados ligada à saída \bar{Q} , o resultado será um contador em três níveis, como mostrado na fig. 3.16.

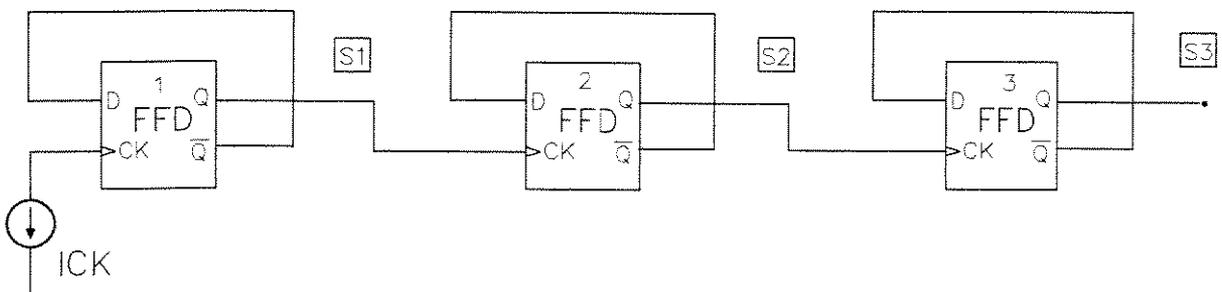


fig. 3.16 - flip flops ligados como contador

Nesta configuração, com $n = 3$ flip flops são contados $3^n = 27$ ciclos de clock. Caso os flip flops fossem binários, seriam contados apenas $2^n = 8$ ciclos. Na fig. 3.17 são mostradas as formas dos pulsos em cada ponto do circuito. A tabela 3.1 exemplifica uma forma da contagem.

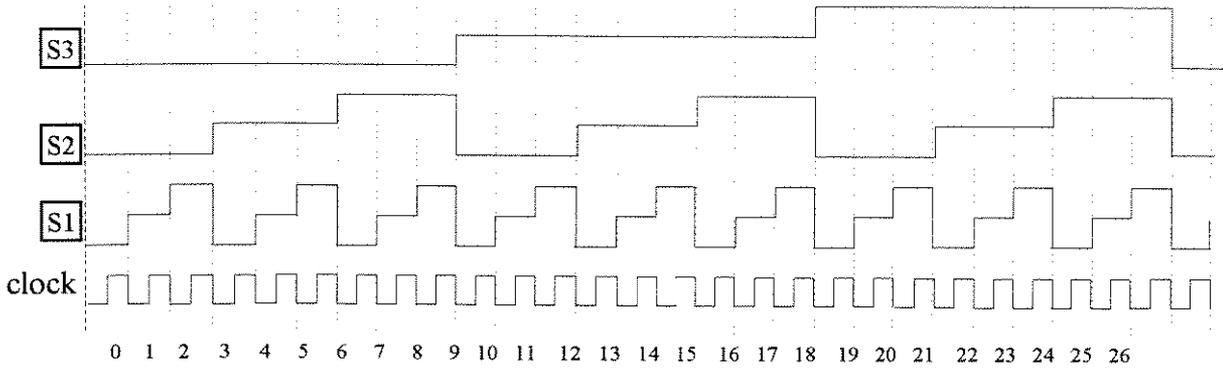


fig. 3.17 - formas de onda do contador com 4 flip flops

Tabela 3.1 - Codificação do contador com 3 flip flops

Ck	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26
S1	1a	1b	1c																								
S2	1a	1a	1a	1b	1b	1b	1c	1c	1c	1a	1a	1a	1b	1b	1b	1c	1c	1c	1a	1a	1a	1b	1b	1b	1c	1c	1c
S3	1a	1b	1c																								

3.5 CONVERSOR D/A

Uma grande vantagem da lógica em três níveis, em relação à lógica binária, fica bastante evidente quando se trata da conversão digital/analógica. O maior número de níveis da lógica ternária para um mesmo número de linhas de dados, proporciona uma conversão com mais resolução, sem grande aumento do número de componentes.

Além disto, operando em modo de corrente obtém-se uma conversão bastante rápida.

O esquema básico do conversor desenvolvido é mostrado na fig. 3.18. O princípio de funcionamento é baseado na transformação da corrente I_{tn} relativa a cada n trit de entrada, ($n = 0, 1, 2, \dots, N-1$, onde N é o número de trits) numa tensão V_{tn} , que será comparada com V_a e V_b , descritos anteriormente nos deslocadores, equações 3.29 e 3.30. O valor de V_{tn} é dado por:

$$V_{tn} = V_{cc} - R \cdot I_{tn} \quad 3.40$$

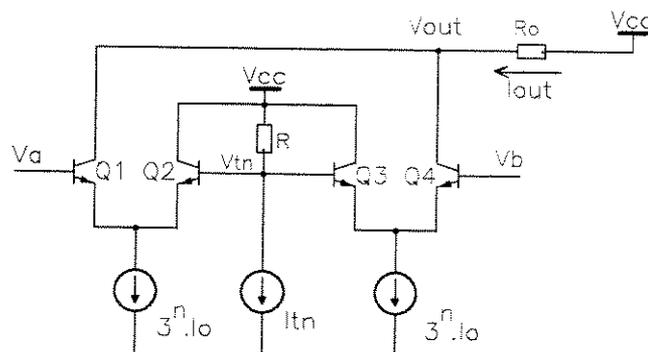


Fig. 3.18 - Célula básica de conversão D/A

Funcionamento do circuito:

- $I_{tn} = I_a$, $V_a < V_{tn} > V_b$: Neste caso os transistores Q2 e Q3 conduzem. A corrente $3^n \cdot I_o$ circula através de Q2 e Q3. Como Q1 e Q4 não conduzem, a corrente $I_{out} = 0$.
- $I_{tn} = I_b$, $V_a > V_{tn} > V_b$: Os transistores Q1 e Q3 conduzem. A corrente I_{out} será a corrente $3^n I_o$ que circula através de Q1, pois Q4 não conduz. Portanto, $I_{out} = 3^n I_o$.
- $I_{tn} = I_c$, $V_a > V_{tn} < V_b$: A corrente de saída I_{out} será a soma das correntes através de Q1 e Q3 que estarão conduzindo, assim: $I_{out} = 3^n I_o + 3^n I_o = 2 \cdot 3^n I_o$.

Na saída do conversor D/A normalmente é colocado um amplificador operacional para a conversão de corrente em tensão ou simplesmente como buffer [34].

O valor mínimo da tensão de saída V_{out} deve ser dimensionado de forma a não permitir a saturação dos transistores $Q1 \dots Q_n$, portanto:

$$V_{out_{min}} \geq V_a \quad 3.41$$

O valor mínimo de V_{out} ocorre quando a corrente de saída I_{out} é a máxima possível, ou seja, quando todos os n trits de entrada tiverem nível I_c .

Para o cálculo da corrente máxima permitida na saída, supomos a existência do resistor R_o (fig. 3.18). A queda de tensão em R_o provocada por $I_{out_{max}}$, não pode ser superior a $V_{out_{min}}$, pelas condições citadas acima. Assim:

$$V_{cc} - R_o \cdot I_{out_{max}} = V_{out_{min}} \quad 3.42$$

substituindo 3.41 em 3.42 temos:

$$R_o \cdot I_{out_{max}} \leq (V_{cc} - V_a) \quad 3.43$$

A corrente I_{out} , é uma somatória das correntes $3^n \cdot I_o$, ($n = 0, 1, 2, \dots, N-1$). O valor da corrente I_o é calculado a partir de uma corrente de saída desejada, não tendo relação com as correntes ternárias de entrada I_a , I_b ou I_c .

Quando todas as entradas forem I_c , a corrente máxima é a soma de todas as correntes $3^n \cdot I_o$ como pode ser comprovado na tabela 3.2, ou seja:

$$I_{out_{max}} = (3^N - 1) \cdot I_o \quad 3.44$$

onde N é o número de trits.

Substituindo 3.44 em 3.43 e rearranjando, temos:

$$R_o \cdot I_o \leq (V_{cc} - V_a) / (3^N - 1) \quad 3.45$$

A equação 3.45 nos dá os valores máximos para R_o e I_o em função do número de trits e das tensões V_{cc} e V_a . Porém, é conveniente que I_o e R_o sejam os menores possíveis, de modo que a tensão de saída V_{out} seja mantida próxima de V_{cc} . Desta forma, a tensão $V_{ce_{Q1}}$ sofrerá pouca variação com as correntes 0 , $3^n \cdot I_o$ e $2 \cdot 3^n \cdot I_o$, o que aumenta a precisão do conversor através da minimização do efeito Early [35].

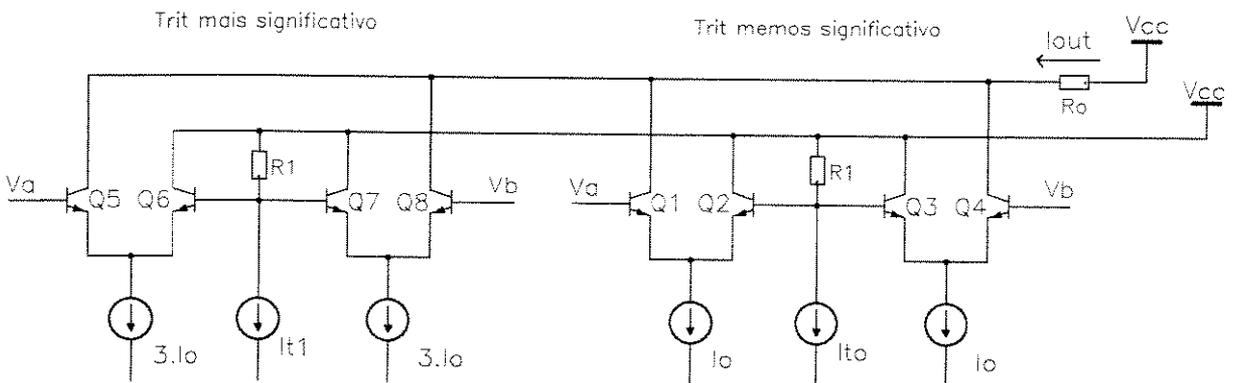


fig. 3.19 - Esquema básico do conversor D/A para dois trits de entrada

A figura 3.19 apresenta o esquema do conversor D/A com dois trits de entrada I_{t0} e I_{t1} . Para qualquer número de entradas, o resistor R , dado pela equação 3.40 depende somente dos níveis I_a , I_b e I_c , e tem o mesmo valor que R_1 em 3.29 e 3.39.

Na tabela 3.2 é mostrada a relação entre as correntes de entrada e saída utilizadas no conversor da fig. 3.19. A corrente I_{t0} é a corrente do trit menos significativo, e I_{t1} do mais significativo. Na coluna composição de I_{out} , é descrito em que transistor passa parcela de corrente $3^n I_o$.

Com apenas dois trits se obtém nove valores de saída, enquanto em binário, obteríamos apenas 4 valores.

Tabela 3.2 - correntes no conversor da fig.3.19

I_{t1}	I_{t0}	I_{out}	Composição de I_{out}
I_a	I_a	$0 \cdot I_o$	
I_a	I_b	$1 \cdot I_o$	$I_{o(Q1)}$
I_a	I_c	$2 \cdot I_o$	$I_{o(Q1)} + I_{o(Q4)}$
I_b	I_a	$3 \cdot I_o$	$3I_{o(Q5)}$
I_b	I_b	$4 \cdot I_o$	$3I_{o(Q5)} + I_{o(Q1)}$
I_b	I_c	$5 \cdot I_o$	$3I_{o(Q5)} + I_{o(Q1)} + I_{o(Q4)}$
I_c	I_a	$6 \cdot I_o$	$3I_{o(Q5)} + 3I_{o(Q8)}$
I_c	I_b	$7 \cdot I_o$	$3I_{o(Q5)} + 3I_{o(Q8)} + I_{o(Q1)}$
I_c	I_c	$8 \cdot I_o$	$3I_{o(Q5)} + 3I_{o(Q8)} + I_{o(Q1)} + I_{o(Q4)}$

3.5.1 REDE DE RESISTORES 3R 4R

Como analisado nas figuras acima, as correntes que irão compor a corrente I_{out} são $3^n \cdot I_o$, ($n = 0, 1, 2, \dots, N-1$) onde N é o número de trits de entrada. Supondo uma entrada com 9 trits, as correntes necessárias nos emissores dos comparadores relativos a cada trit seriam:

$$\begin{aligned} \text{trito} &= I_o \\ \text{trit1} &= 3 \cdot I_o \\ \text{trit2} &= 9 \cdot I_o \\ \text{trit3} &= 27 \cdot I_o \\ &\vdots \end{aligned}$$

$$\text{tritn} = 3^{N-1} \cdot I_o = 3^8 \cdot I_o = 6561 \cdot I_o \quad 3.46$$

A forma usual de obtenção destas correntes ponderadas em conversores D/A binários é a utilização de redes R $2R$ [36]. No conversor ternário, a rede de resistores deve ser $3R$ $4R$, como descrito a seguir.

Na figura 3.20 é mostrada uma rede de resistores R1 R2. Sendo V uma tensão constante, 9Io, 3Io e Io as correntes de saída desejadas, podemos calcular Io através do resistor R1 ligado entre V e o terra. (Como para cada trit são necessárias duas correntes Io, 3Io e 9Io, utilizaremos a notação Io', onde Io'= 2.Io)

$$I_o' = V / (9.R1) \quad 3.47$$

A tensão do nó B será:

$$V_B = V - 3.I_o'.R1 \quad 3.48$$

A tensão VA do nó A será:

$$V_A = V - I_o'.R1 \quad 3.49$$

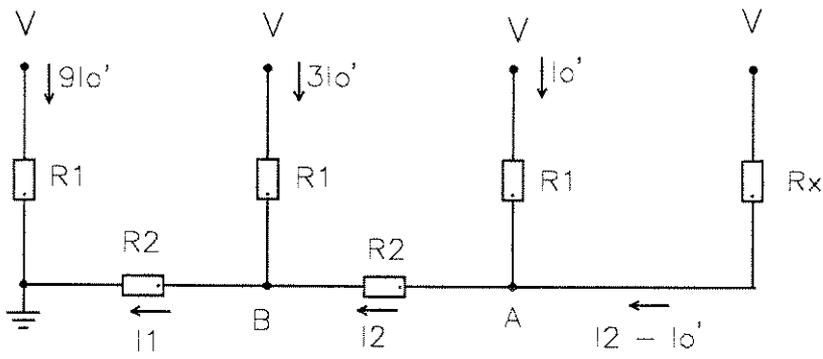


fig. 3.20 - Esquema de resistores para obtenção das correntes ponderadas

Substituindo 3.47 em 3.48 e 3.49:

$$V_B = 2.V/3 \quad 3.50$$

$$V_A = 8.V/9 \quad 3.51$$

As correntes I1 e I2 são dadas por:

$$I_1 = V_B / R_2 \quad 3.52$$

$$I_2 = (V_A - V_B) / R_2 \quad 3.53$$

substituindo os valores de VA e VB :

$$I_1 = 2.V / 3.R_2 \quad 3.54$$

$$I_2 = 2.V / 9.R_2 \quad 3.55$$

A somatória das correntes no nó B resulta:

$$I_1 = 3 \cdot I_o' + I_2 \quad 3.56$$

substituindo os valores de I_1 (3.58) , I_2 (3.59) e I_o' (3.51) e manipulando algebricamente resulta:

$$R_2 / R_1 = 4 / 3 \quad 3.57$$

que é a relação entre resistores para a obtenção das correntes necessárias.

Analisando ainda o nó A, nota-se que I_2 é diferente de I_o' . O resistor R_x é colocado na rede para fornecer esta diferença. A corrente passando por R_x é:

$$I_{R_x} = I_2 - I_o' = (V - V_A)/R_x \quad 3.58$$

utilizando os valores de I_2 , I_o' e V_A calculados acima, obtemos o valor de R_x :

$$R_x = 2 \cdot R_1 \quad 3.59$$

É fácil observar, que a corrente através de R_1 é $I_o'/2$.

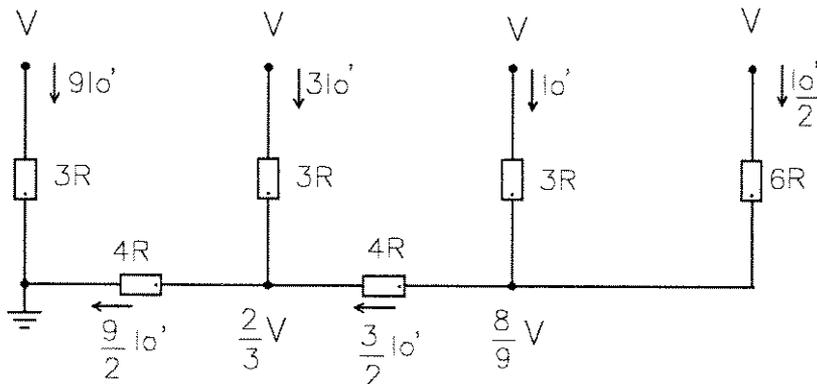


fig. 3.21 Rede 3R - 4R

Na figura 3.21 é mostrado o esquema completo da rede 3R - 4R, indicando as tensões e correntes obtidas em cada ponto do circuito. A referência foi o terra, porém se em lugar do terra ligarmos em Vee, as correntes não serão alteradas.

A partir de uma corrente de saída desejada, o valor de R é dado pela equação 3.47, lembrando que $I_o' = 2I_o$:

$$R = V / (2.9.I_o) \quad 3.60$$

3.5.2 GERAÇÃO DAS TENSÕES DE REFERÊNCIA

Como descrito anteriormente, para o funcionamento correto da rede de resistores a tensão V deve ser constante. Para esta condição ser satisfeita, são incluídos os transistores Q_{a_n} e Q_{b_n} , como mostrado na figura 3.22:

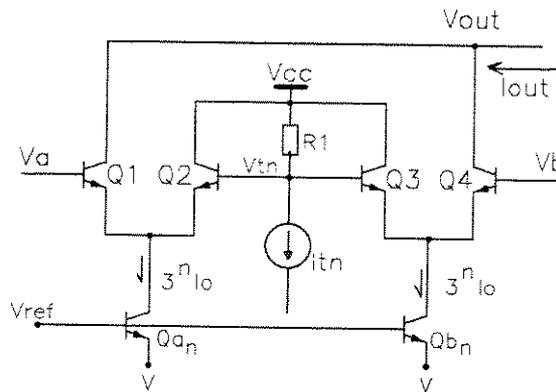


fig. 3.22 - Esquema básico para a obtenção de V independente de $V_{e_{Q_n}}$

A tensão V, no emissor de Q_{a_n} e Q_{b_n} , é dada por:

$$V = V_{ref} - V_{be_{Q_{a_n}}} = V_{ref} - V_{be_{Q_{b_n}}} \quad 3.61$$

ou seja, V dependerá somente de V_{ref} , $V_{e_{Q_{a_n}}}$ e $V_{e_{Q_{b_n}}}$, ficando imune à variação de tensão nos emissores de Q1, Q2, Q3 e Q4. Os transistores Q_{a_n} e Q_{b_n} conduzem a mesma corrente portanto apresentam a mesma tensão V_{be} .

A tensão V_{ref} deve ser calculada de modo a não prejudicar a polarização de Q1 ... Qn, ou seja, V_{ref} deve ser menor que $V_{cc} - R.I_c$, ou seja, a menor tensão possível V_{tn} . Equacionando a partir da tensão V:

$$V < V_{tn} - V_{be_{Q_n}} - V_{ce_{sat_{Q_{a_n}}}} \quad 3.62$$

substituindo em 3.62 o valor de V pelo dado por 3.61:

$$V_{ref} - V_{be_{Q_{a_n}}} < V_{tn} - V_{be_{Q_n}} - V_{ce_{sat_{Q_{a_n}}}} \quad 3.63$$

ou seja:

$$V_{ref} < V_{cc} - R.I_c - V_{be_{Q_n}} - V_{ce_{sat_{Q_{a_n}}}} - V_{be_{Q_{a_n}}} \quad 3.64$$

Para N trits, as correntes através de Q_n serão $I_0, 3I_0, \dots, 3^{(n-1)}I_0, 3^n I_0, n = (0, 1, \dots, N-1)$ portanto, pela equação 3.3, as tensões $V_{be_{Q_n}}$ serão diferentes ou seja:

$$V_{be_{Q_n}} = V_T \ln 3^n I_0 / A J_s \quad 3.65$$

$$V_{be_{Q_{(n-1)}}} = V_T \ln 3^{(n-1)} I_0 / A J_s \quad 3.66$$

$$V_{be_{Q_n}} - V_{be_{Q_{(n-1)}}} = V_T \ln 3 \quad 3.67$$

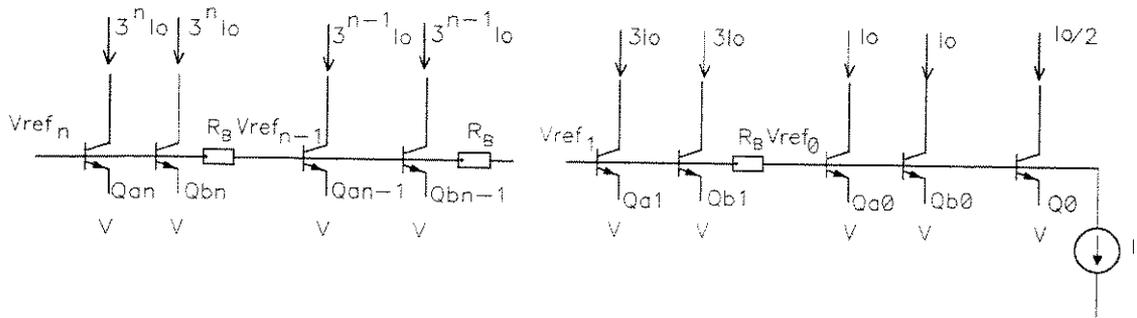


fig. 3.23 - Diferentes tensões V_{ref} necessárias para manter V constante

Como o valor V deve ser constante, as tensões V_{ref_n} indicadas na fig. 3.23 deverão ser diferentes. Os valores de V_{ref_n} e $V_{ref_{n-1}}$ são dados por:

$$V_{ref_n} = V + V_{be_{Q_n}} \quad 3.68$$

$$V_{ref_{n-1}} = V + V_{be_{Q_{(n-1)}}} \quad 3.69$$

substituindo 3.66 e rearranjando temos:

$$\Delta V_{ref} = V_{ref_n} - V_{ref_{n-1}} = V_T \ln 3 \quad 3.70$$

A queda de tensão ΔV_{ref} é provocada pela corrente I passando pelo resistor R_B ,

$$I = (V_T \ln 3) / R_B \quad 3.71$$

Evidentemente, tanto a corrente I como a tensão de referência V_{ref} devem ter comportamento térmico adequado, de forma a não comprometer a precisão do conversor. Não entraremos em detalhes de construção destes circuitos, por serem amplamente discutidos em outra referência [37].

A partir do valor da corrente I_o desejada para a composição de I_{out} , e de R , dado pela equação 3.60, pode-se agora calcular o valor V_{ref} necessário para um conversor com N trits de entrada.

O valor da tensão no emissor de $Q_{a_{N-1}}$, ou seja, o transistor Q_{an} relativo ao trit mais significativo é:

$$V = V_{ee} + 3^{N-1} \cdot I_o \cdot 3R \quad 3.72$$

$$V = V_{ee} + 2 \cdot 3^{N-1} \cdot I_o \cdot 3R \quad 3.73$$

o valor da tensão V_{be} de $Q_{a_{N-1}}$ é dado pela diferença entre V_{ref} e V :

$$V_{be_{Q_{a_{N-1}}}} = V_{ref} - V \quad 3.74$$

a corrente passando pelo transistor $Q_{a_{N-1}}$ é $3^{N-1} \cdot I_o$. Portanto $V_{be_{Q_{a_{N-1}}}}$ será:

$$V_{be_{Q_{a_{N-1}}}} = V_t \ln 3^{N-1} \cdot I_o / A \cdot J_s \quad 3.75$$

substituindo os termos e rearranjando temos:

$$V_{ref} = V_{ee} + 6 \cdot 3^{N-1} \cdot R \cdot I_o + (N-1) \cdot V_t \ln 3 \cdot I_o / A \cdot J_s \quad 3.76$$

O valor máximo de V_{ref} é dado pela relação 3.64.

Na figura 3.24 é mostrado o circuito completo para um conversor D/A de 3 trits. O transistor Q_o , responsável pela corrente $I_o/2$ deve ter metade da área dos transistores Q_{a0} . Caso fosse utilizado um resistor para balancear o V_{be} , o valor seria diferente de R . O transistor Q_{a0} é colocado apenas para manter $V_{ce_{Q_o}}$ próximo do valor de $V_{ce_{Q_{an}}}$, evitando a influência do efeito Early.

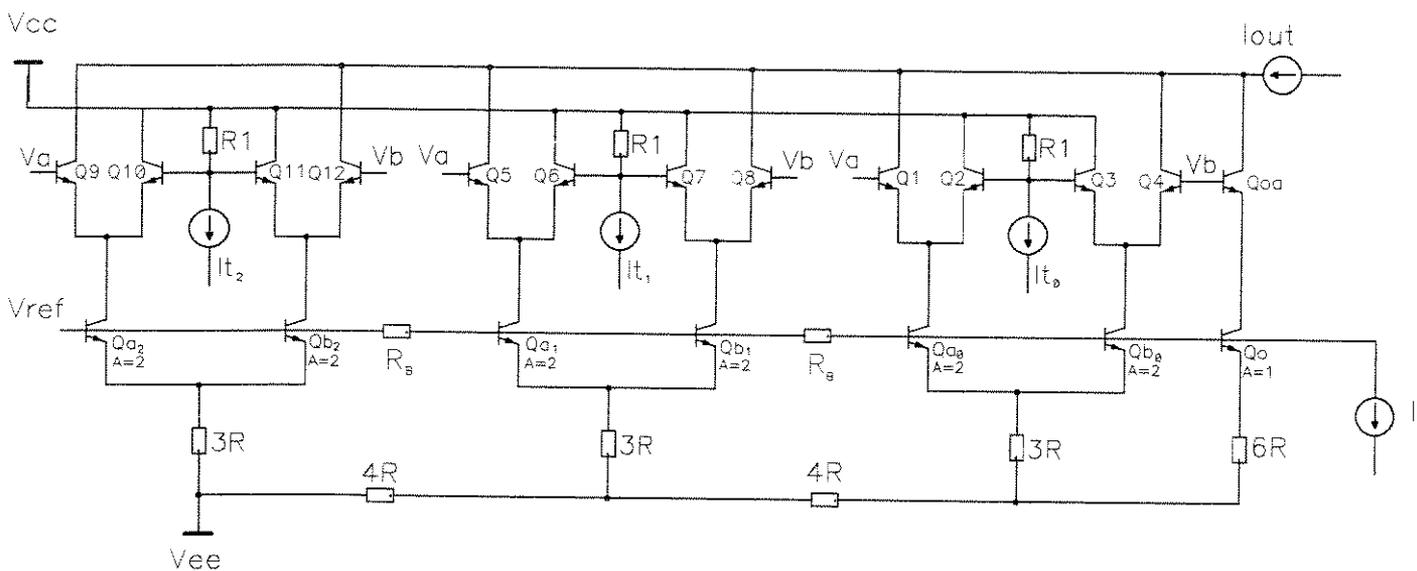


fig. 3.24 Conversor D/A completo com 3 trits de entrada

CAPÍTULO 4 - SIMULAÇÕES

Neste capítulo serão mostrados os resultados de simulações feitas em computador dos circuitos descritos no capítulo 3.

Os circuitos simulados são propostas para a implementação da lógica ternária e, por se tratar de uma proposta, não nos aprofundamos em detalhes de projeto. Os circuitos não estão otimizados para velocidade, apesar de terem uma boa resposta em frequências superiores a 50 MHz. Todas as simulações foram feitas com temperatura de 27 graus centígrados.

Como os circuitos operam em modo de corrente, para efeito de simulação foram colocados resistores de 1 ohm nos pontos de medida de corrente. Estes resistores não interferem no circuito, porém, facilitam as leituras principalmente quando utilizamos subcircuitos.

Para deixar claro a diferença entre os resistores que fazem parte do circuito e os resistores de medição, estes serão nomeados com letras minúsculas e representados esquematicamente por .

Apresentaremos para cada circuito uma análise numa frequência relativamente baixa, de modo a facilitar a visualização das saídas; e análises em frequências mais altas, onde os tempos de atraso de propagação dificultam a visualização dos resultados.

Para a simulação do oscilador, contador e do “shift register” é utilizado um subcircuito flip-flop. Por sua vez, o subcircuito flip-flop é composto por subcircuitos que utilizam deslocadores.

As simulações foram efetuadas no PSPICE versão 4.05, utilizando os modelos de transistores da AMS (Austria Mikro Systeme International), com tecnologia BICMOS de 1,2 μm cujos parâmetros estão listados no apêndice II no final do capítulo. Estes transistores apresentam f_t de 11 GHz para o NPN e 0,17 GHz para o PNP.

4.1 ALFA

O circuito simulado incluindo os números de nós é mostrado na figura 4.1.

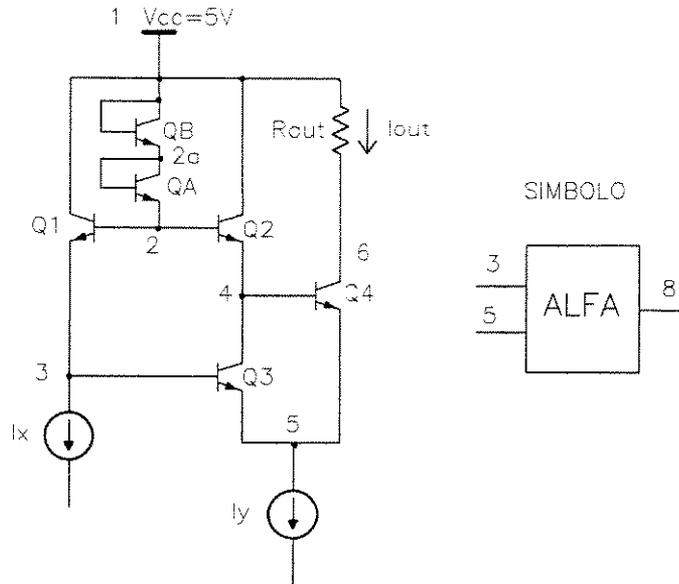


fig. 4.1 Circuito utilizado para a simulação do operador alfa

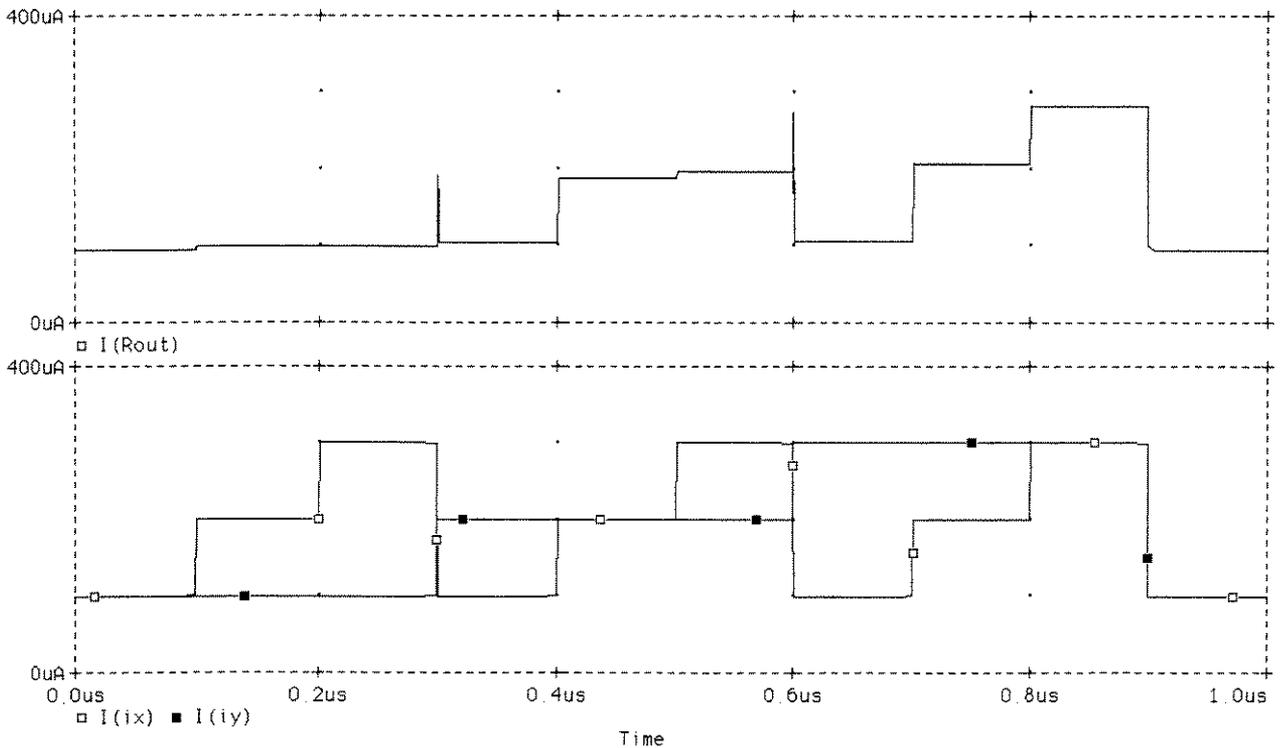


fig. 4.2 simulação de circuito alfa para os níveis de corrente: $I_a=100\mu A$, $I_b=200\mu A$ e $I_c=300\mu A$

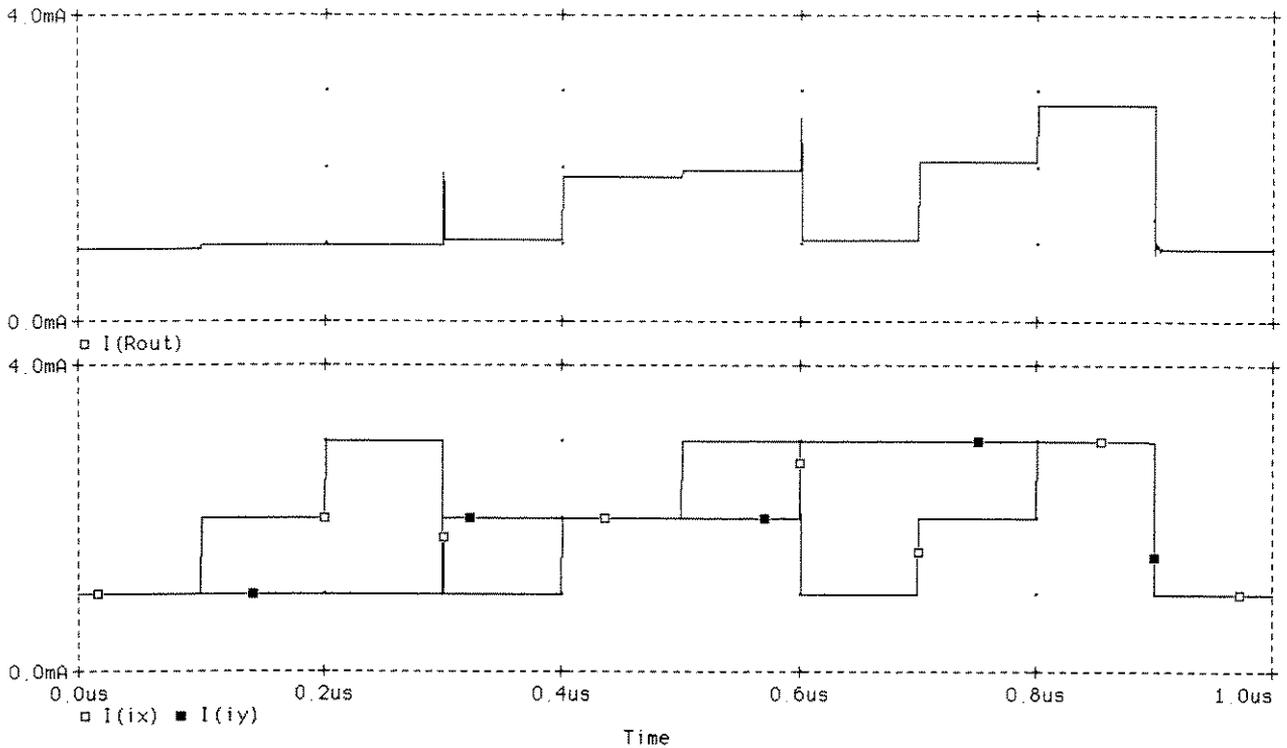


fig. 4.3 Simulação do circuito alfa para os níveis de corrente $I_a=1\text{mA}$, $I_b=2\text{mA}$ e $I_c=3\text{mA}$

Na figura 4.2 são mostrados os resultados da simulação para correntes de entrada I_x e I_y , variando de I_0 , $2I_0$ e $3I_0$, com o valor de $I_0 = 100 \mu\text{A}$. Na figura 4.3, é mostrado o mesmo resultado com $I_0 = 1 \text{ mA}$, para uma frequência de 10 MHz .

A corrente de saída apresenta alguns transientes principalmente nas transições entre I_0 e $3I_0$, porém, como são muito rápidos (1ns) eles não interferem no funcionamento do circuito.

Era de se esperar, que para correntes maiores a velocidade do circuito seria maior, pois a influência das capacitâncias dos transistores seria minimizada, e V_t seria maior. Porém, como o circuito do operador alfa já é muito rápido, isto não pode ser facilmente percebido. Nas figuras 4.6 e 4.7 mais adiante, tal efeito é mais visível.

4.2 DESLOCADORES TOPO E BASE

Os circuitos utilizados para a simulação dos deslocadores TOPO e BASE são mostrados nas figuras 4.4 e 4.5. Estes circuitos têm uma pequena alteração em relação aos das figuras 3.3 e 3.5. No deslocador TOPO, o espelho de corrente formado por Q5 e Q6 apresentou problemas na simulação devido à baixa tensão Early do modelo de transistor utilizado ($V_{AF}=45V$). Como a tensão no coletor de Q5 é próxima de Vee, e a tensão no coletor de Q6 pode estar próxima de Vcc, a corrente I_{out} sofria alterações. Para solucionar, foi colocado o transistor Q7, ligado como mostrado na figura 4.4. Desta forma, a corrente I_{CQ5} é espelhada na saída I_{out} como desejado. O circuito do deslocador BASE foi modificado pelo mesmo motivo, tendo sido incluídos os transistores Q9 e Q10.

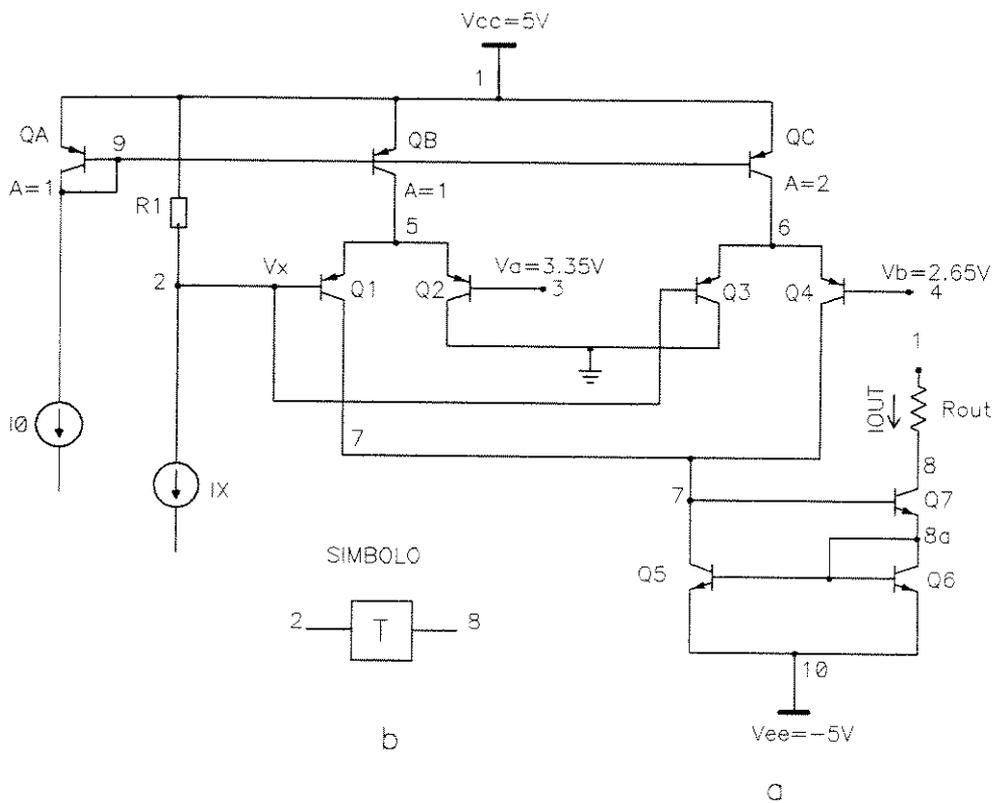


fig. 4.4 Deslocador TOPO simulado

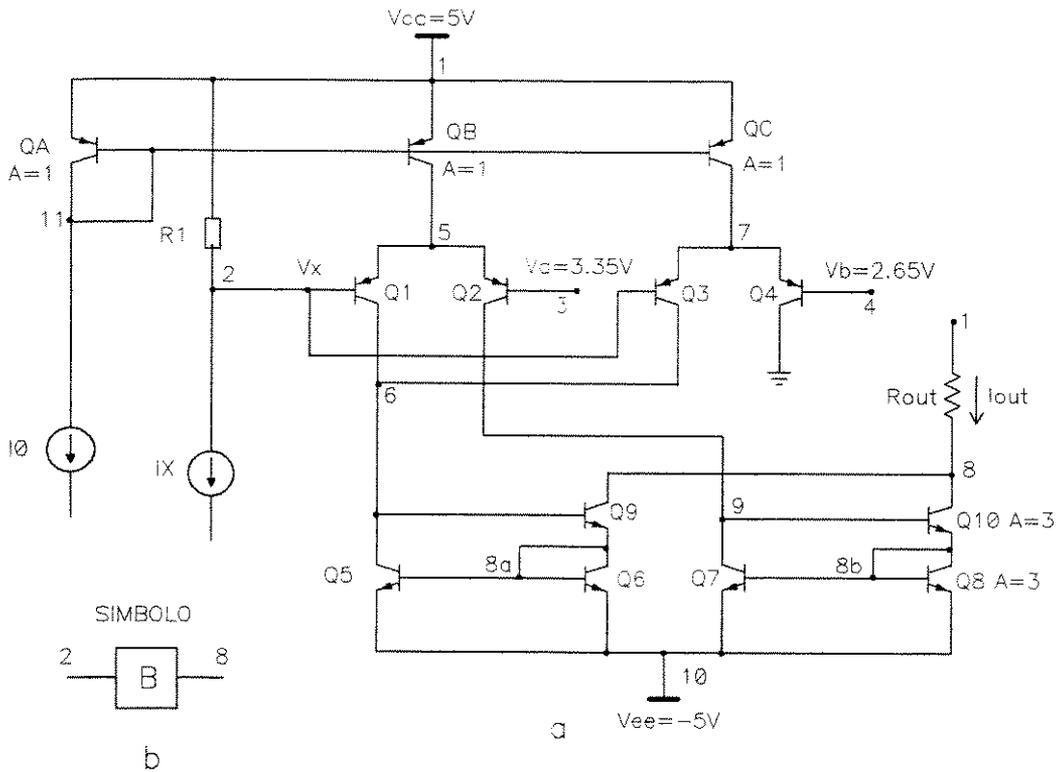


fig. 4.5 Deslocador BASE simulado.

Aplicamos um sinal de entrada I_x de três níveis nos dois deslocadores. A tensão de polarização utilizada em todas as simulações é de $\pm 5V$. Os resultados das simulações estão mostrados nas figuras 4.6 para $I_o = 100\mu A$ e 4.7 para $I_o = 1mA$, ambas para frequência de 10 MHz. Pode-se ver um melhor resultado com $I_o = 1mA$, ou seja: quanto maior a corrente de cada nível, melhor a resposta dos deslocadores.

Nos deslocadores, aparecem pulsos espúrios pronunciados durante a transição do nível I_c para I_a e do nível I_a para I_c . Como as tensões de comparação V_a e V_b são diferentes, na transição de I_c para I_a , Q3 desliga antes de Q2. Durante este tempo, Q2 e Q3 estarão ambos conduzindo, resultando numa saída I_c . Na transição de I_a para I_c , Q3 desliga um pouco após Q2. Desta forma, o pico I_c é formado pela condução ao mesmo tempo de Q1 e Q3.

Com $I_o = 1mA$, conseguimos uma boa resposta a pulsos de largura 8ns. No pior caso, ou seja: na transição de I_b para I_a na saída do deslocador topo, o tempo necessário para a estabilização do nível foi de 4,8 ns. Esta simulação é mostrada na figura 4.8. Os pulsos espúrios que aparecem nas formas de onda de saída ficam bastante pronunciados, porém como veremos nos flip-flops, a operação nesta frequência é possível.

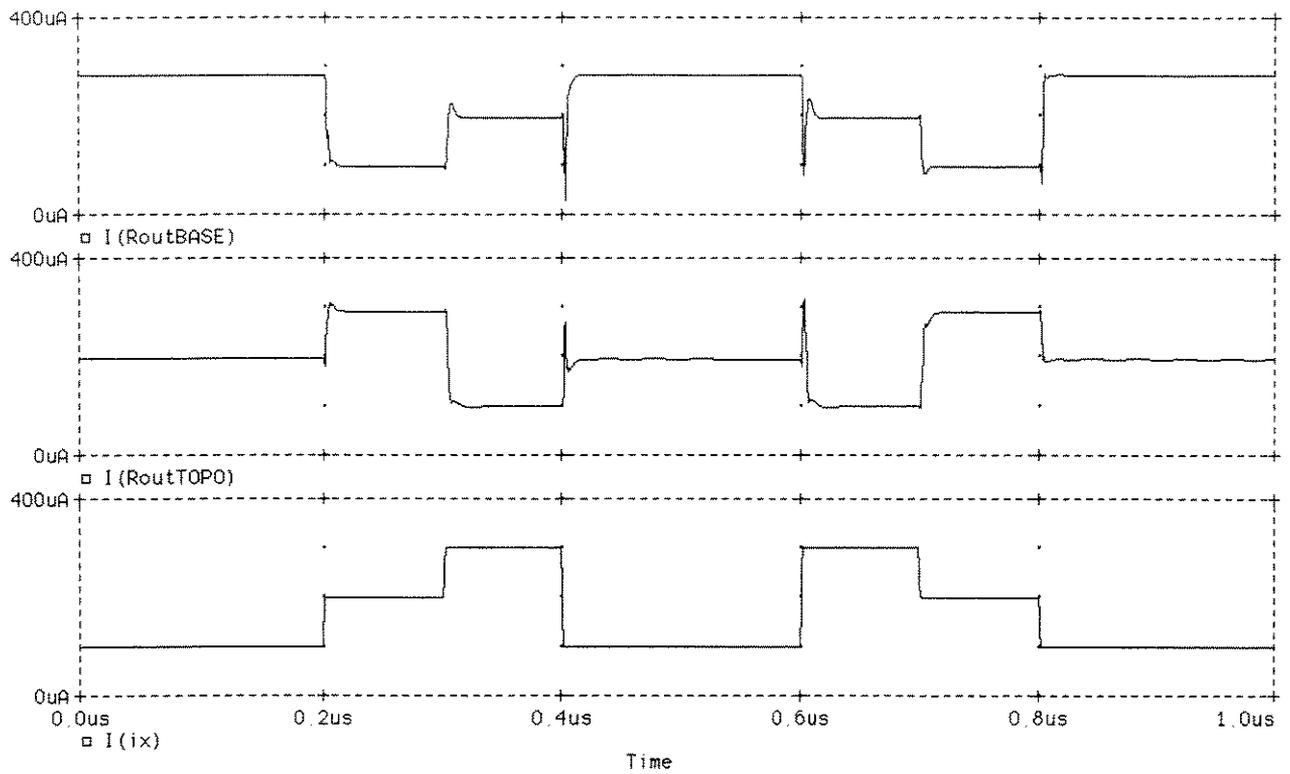


fig. 4.6 Deslocadores TOPO e BASE com níveis
 $I_a = 100\mu\text{A}$, $I_b = 200\mu\text{A}$ e $I_c = 300\mu\text{A}$; $R_1 = 10\text{K}$

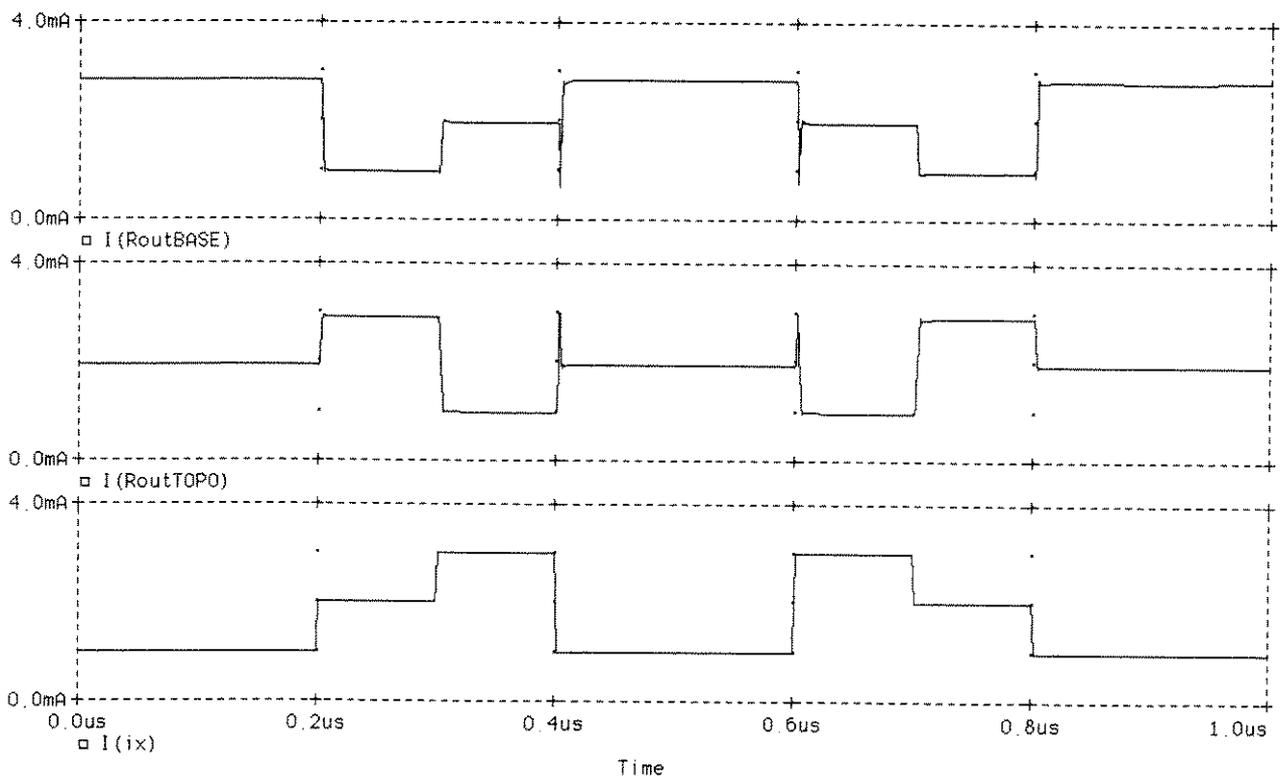


fig. 4.7 Deslocadores TOPO e BASE com níveis:
 $I_a = 1\text{mA}$, $I_b = 2\text{mA}$ e $I_c = 3\text{mA}$; $R_1 = 1\text{K}$

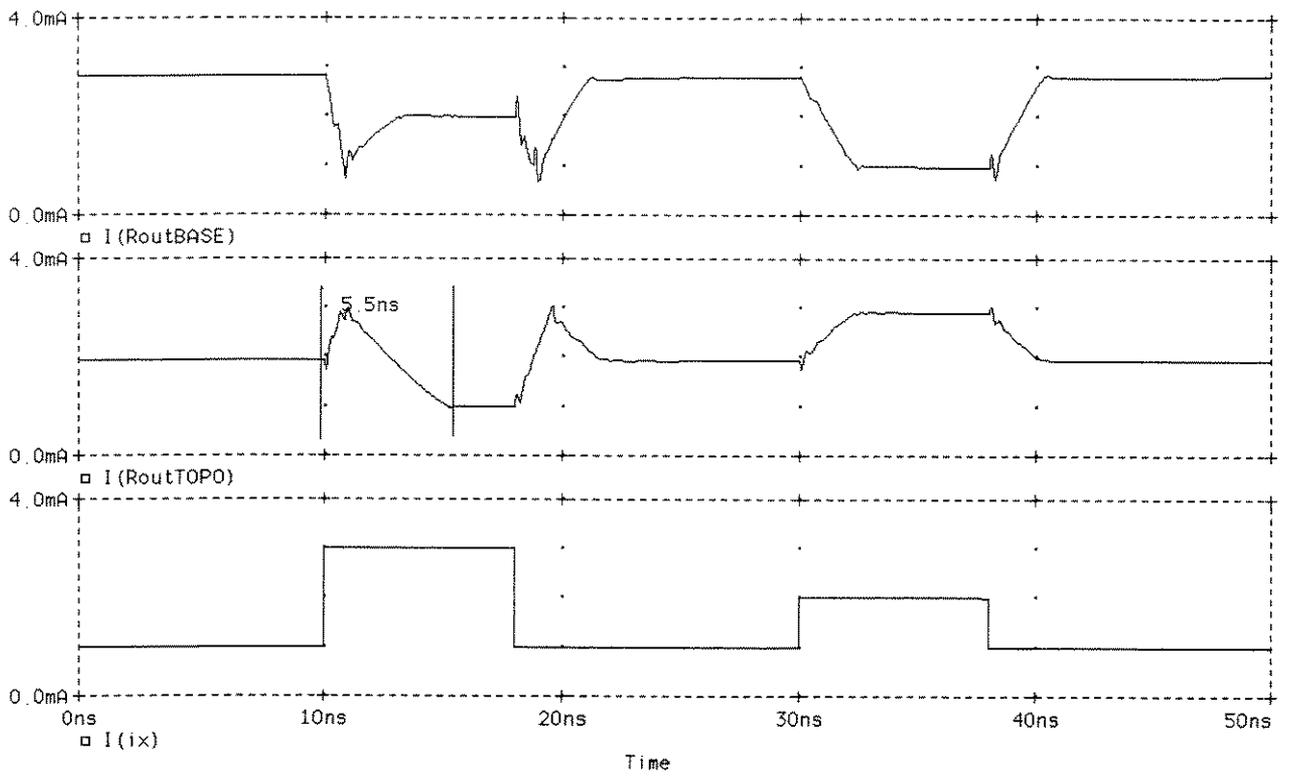


fig. 4.8 Deslocadores respondendo a pulsos de 8 ns,
 com níveis : $I_a = 1\text{mA}$, $I_b = 2\text{mA}$ e $I_c = 3\text{mA}$

4.3 FLIP FLOP

O flip flop simulado está mostrado na figura 4.9, incluindo os dois latches e as chaves descritos anteriormente nas figuras 3.7 e 3.9. Novamente tivemos que incluir os transistores Q12A e Q13A, para obter um bom espelhamento da corrente de clock. A tensão no ponto de comparação V_r teve de ser ajustada para que Q1 ... Q8 não tivessem problemas de polarização, uma vez que a tensão no ponto 9 pode chegar a 2V, quando a corrente $I_1 = I_c$. O valor de V_r utilizado foi de 1.8V. Com este valor, utilizando $R_A = R_B = .8K$ para $I_a = 1mA$, $I_b = 2mA$ e $I_c = 3mA$, e a tensão V_c no ponto 4 igual a 3,2 V, garantimos a polarização de Q1, Q4, Q5 e Q8, pois $V_c - R_A \cdot I_c = 0,8V$ e também que as tensões $V_{ce_{Q1,Q4,Q5,Q8}}$ serão maiores que zero.

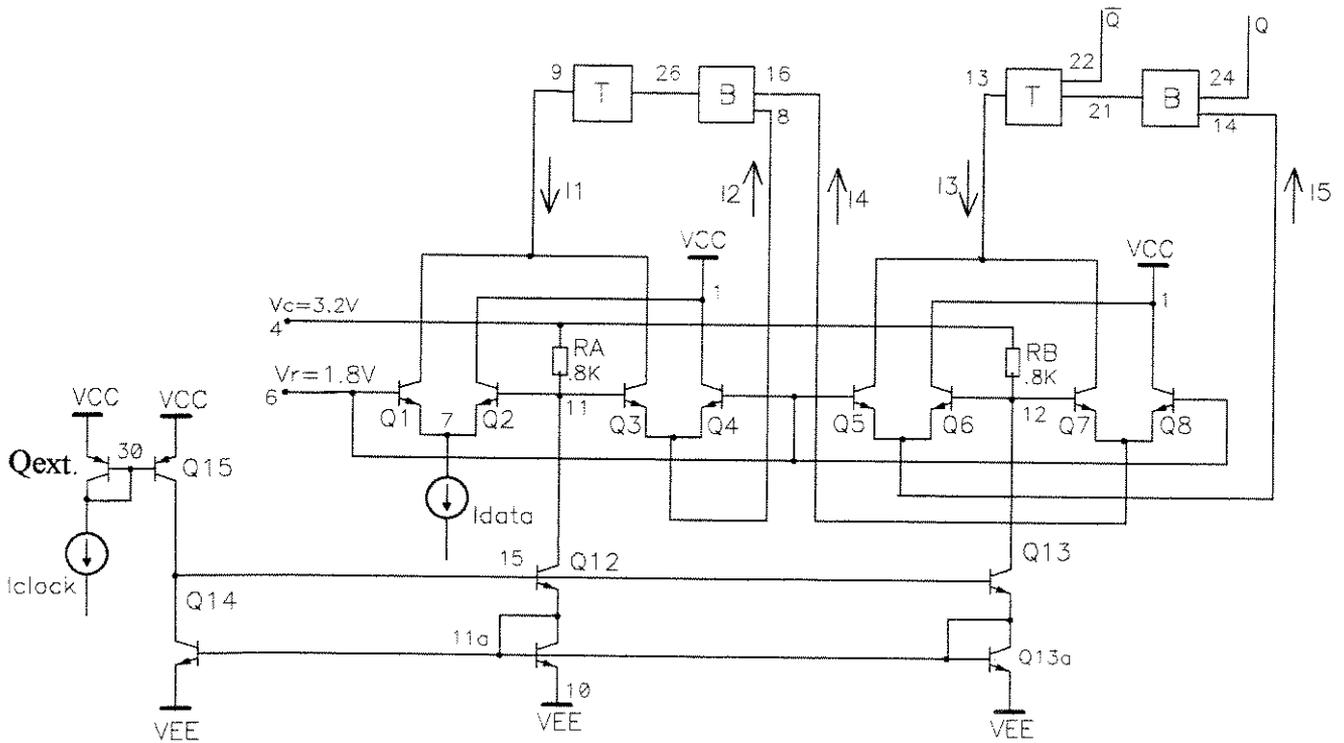


fig. 4.9 Circuito completo do flip flop simulado

4.3.1 REGISTRADOR DE DESLOCAMENTO

Na figura 4.10 é mostrado o esquema de ligação de três flip flops formando um registrador de deslocamento. Neste caso, como já descrito em 3.4.1, a corrente de clock é a mesma para os três flip flop's, ou seja, conforme o esquema da figura 3.8, somente o primeiro flip flop necessita dos transistores Q15 e Q16. Nos demais, a corrente de clock é obtida através do espelhamento da corrente de Q14.

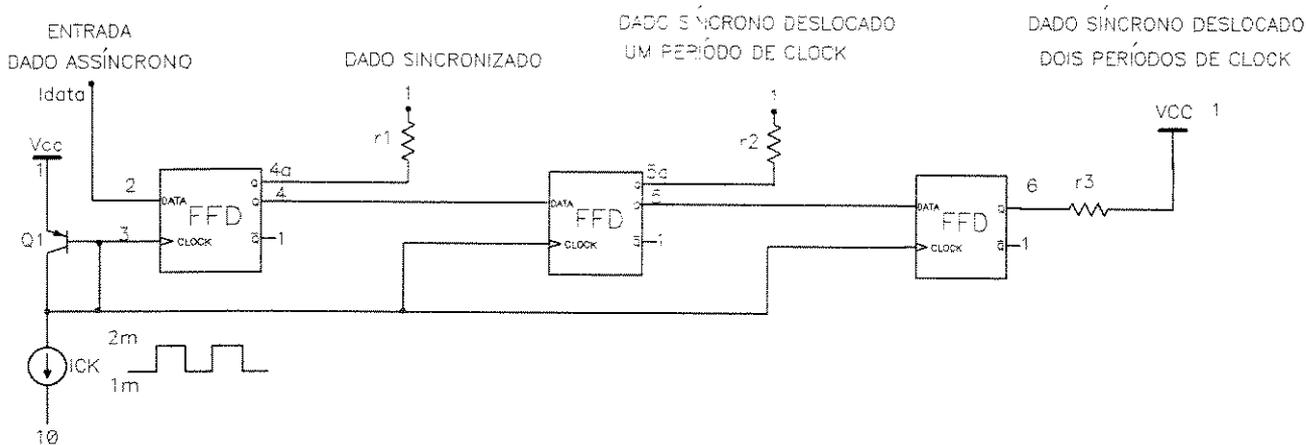


fig. 4.10 Três flip flop's ligados como registrador de deslocamento

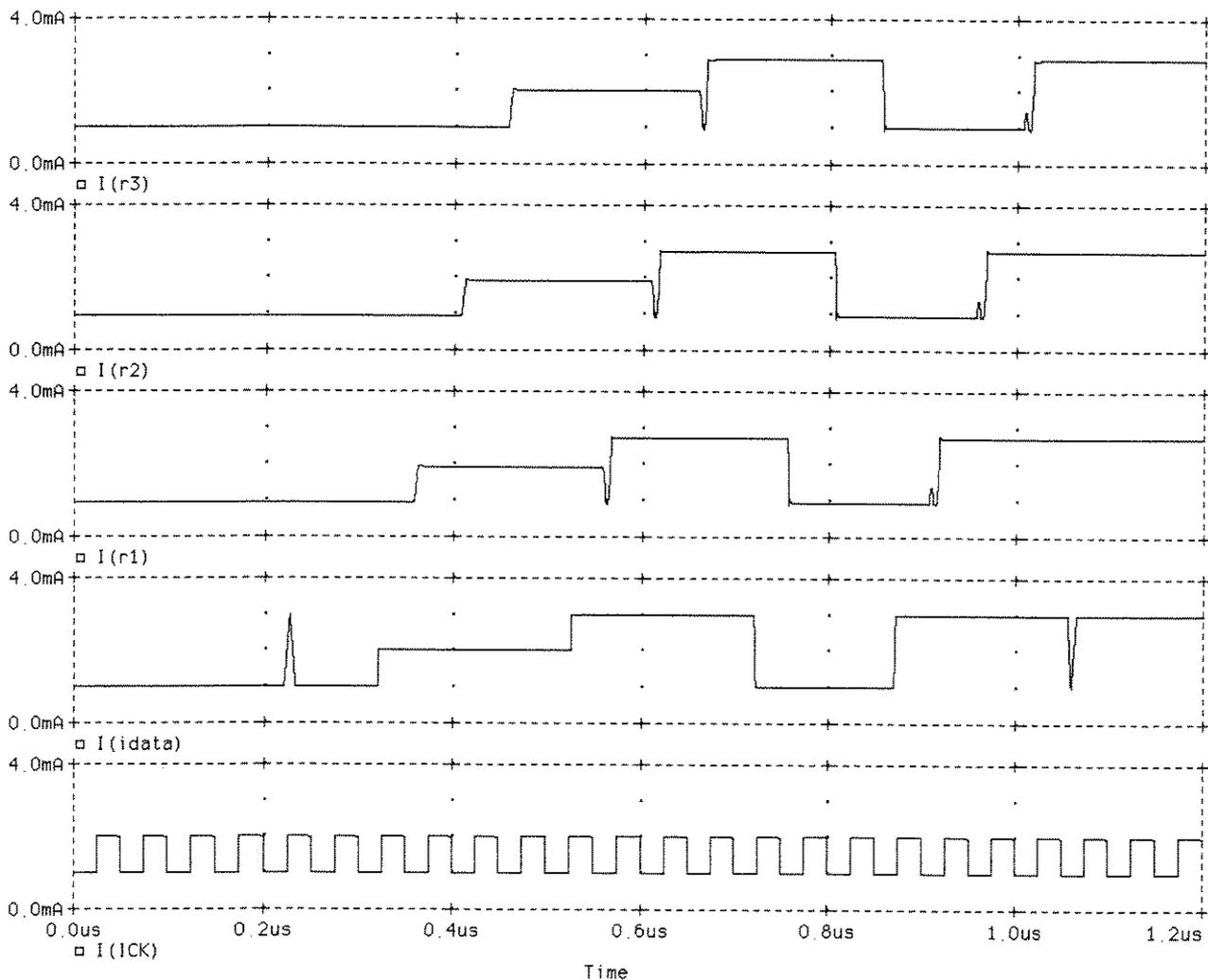


fig. 4.11 Simulação do registrador de deslocamento da fig. 4.10 com clock de 20 MHz.

Na figura 4.10 é mostrado o resultado de simulação para uma entrada aleatória de dados Idata com níveis $I_a = 1\text{mA}$, $I_b = 2\text{mA}$ e $I_c = 3\text{mA}$, para uma frequência de clock de 20 MHz.

Na figura 4.12 é mostrado o resultado para a mesma entrada de dados, porém com clock de 50 MHz. O tempo de atraso entre a transição do clock de I_b para I_c e a estabilização do nível de corrente de saída foi de aproximadamente 10 ns.

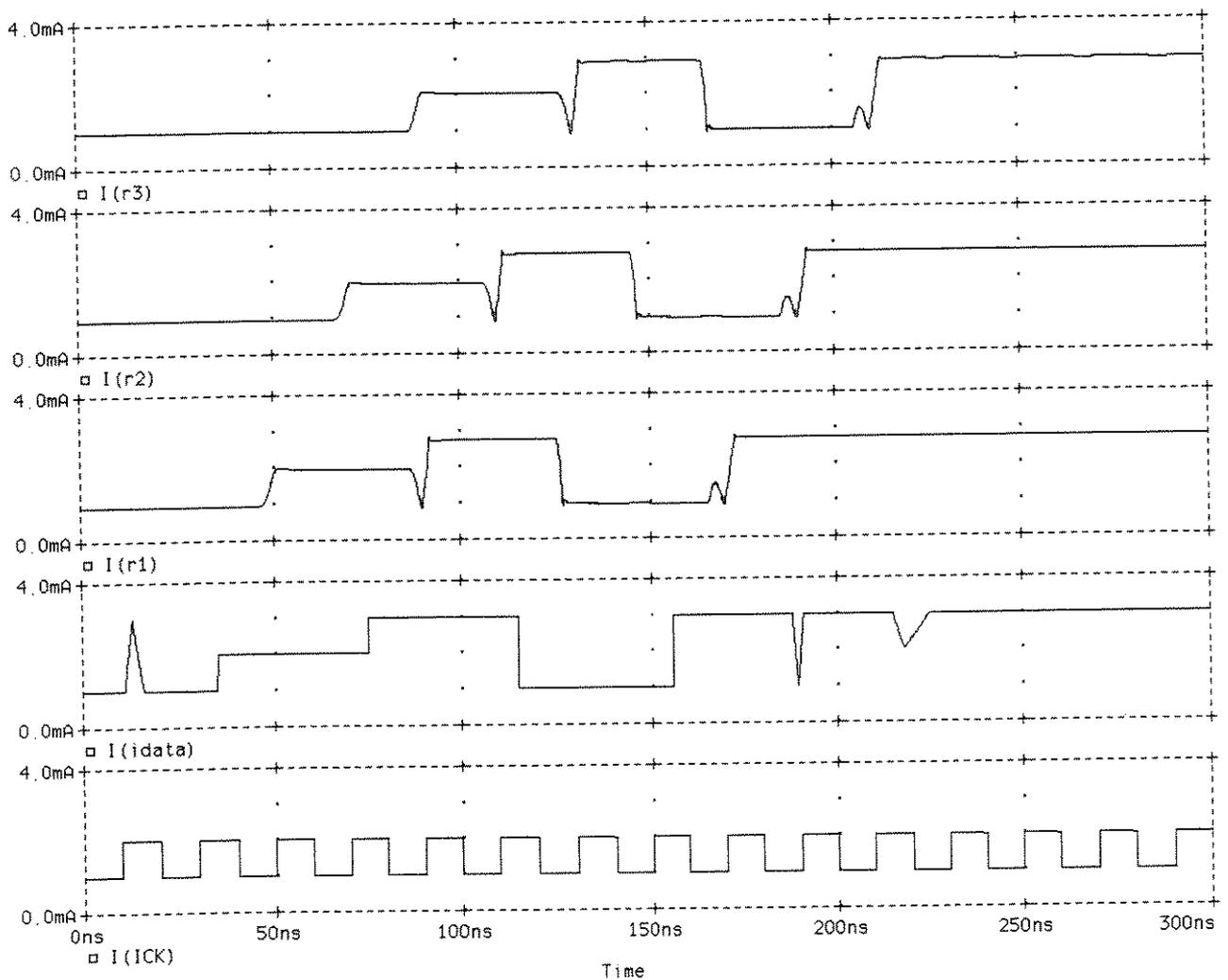


fig. 4.12 Simulação do registrador de deslocamento para clock de 50 MHz

4.3.2 "TOGGLE SWITCH" EM TRÊS NÍVEIS

Conforme descrito em 3.4.2, o flip flop pode ser ligado como um oscilador, que a partir de um sinal de clock binário, produz em sua saída um clock ternário. Na figura 4.13 é mostrado o esquema usado para a simulação do oscilador.

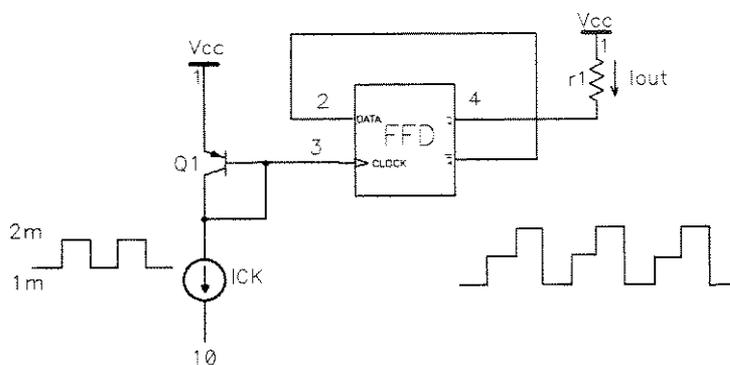


fig. 4.13 Flip flop ligado como oscilador

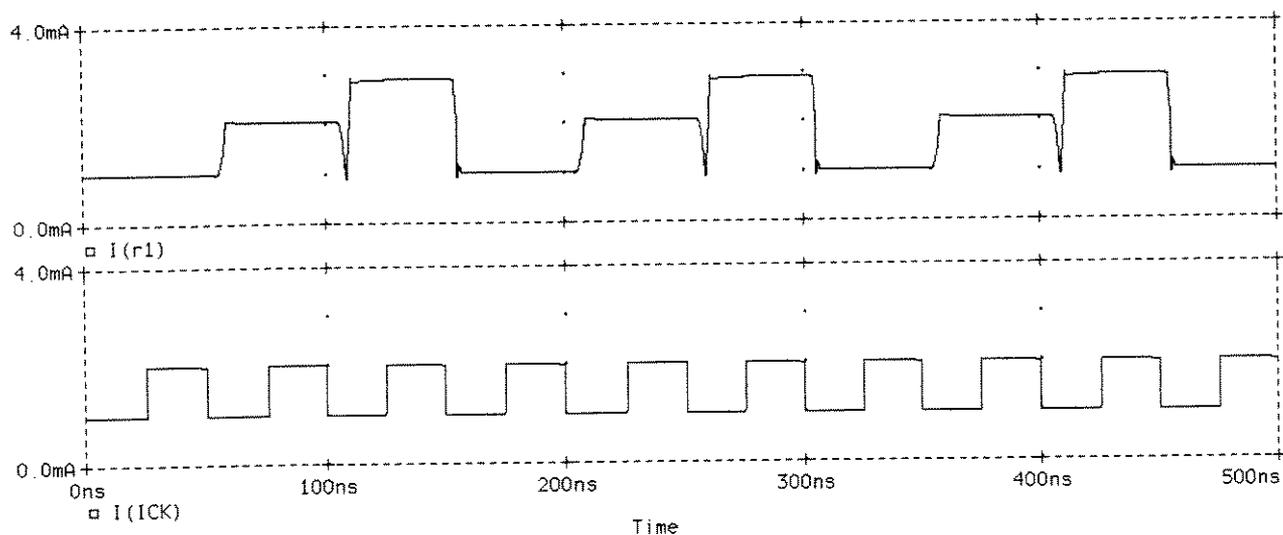


fig. 4.14 Simulação do oscilador com clock de entrada de 20MHz

Na figura 4.14 é mostrado o resultado da simulação do oscilador para um clock de frequência de 20 Mhz. Na figura 4.15 o clock é de 50 MHz.

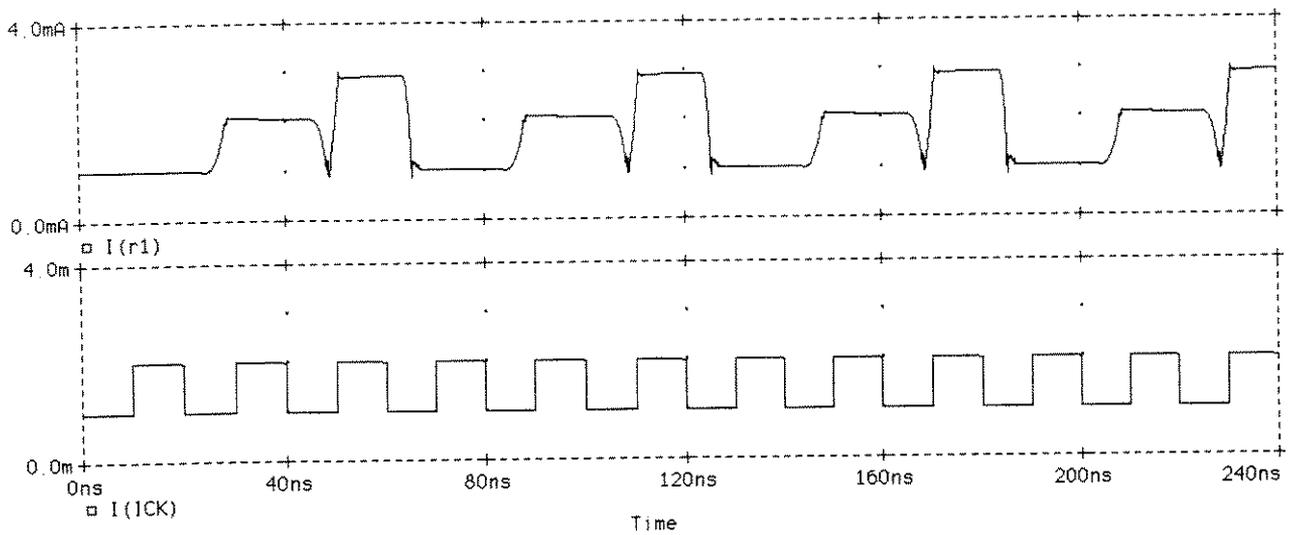


fig 4.15 Simulação do oscilador com clock de entrada de 50 MHz

4.3.3 CONTADOR

O circuito utilizado para simular o contador descrito em 3.4.3, é mostrado na figura 4.16. Nas figuras 4.17 e 4.18 são mostrados os resultados das simulações para clock de entrada de 20 MHz e 50 MHz respectivamente.

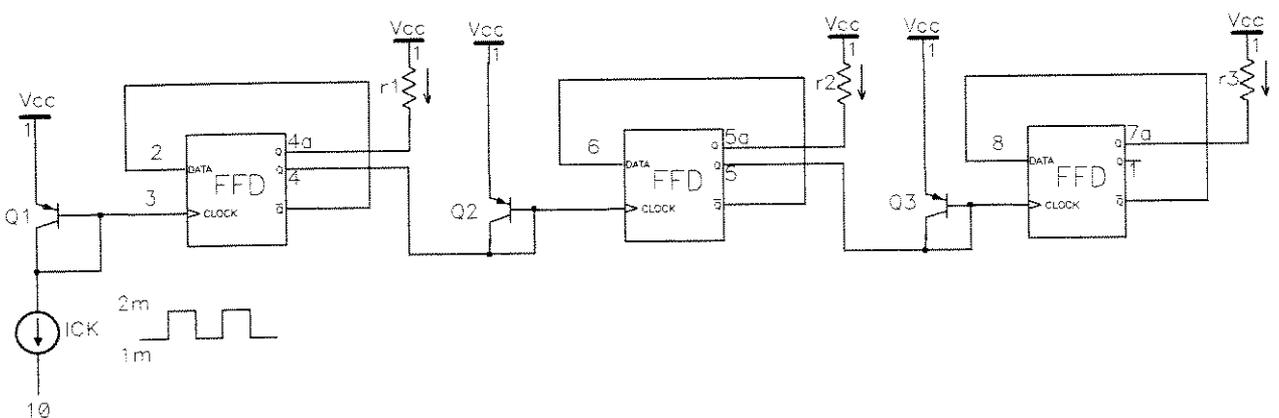


fig. 4.16 Contador simulado

Como citado anteriormente, podemos notar que os pulsos espúrios que ocorrem na transição dos níveis Ia para Ic e Ic para Ia (citados em 4.2) não interferem no resultado. Apesar deles aparecerem na saída do primeiro flip flop, I(R1), são ignorados pelo segundo flip flop .

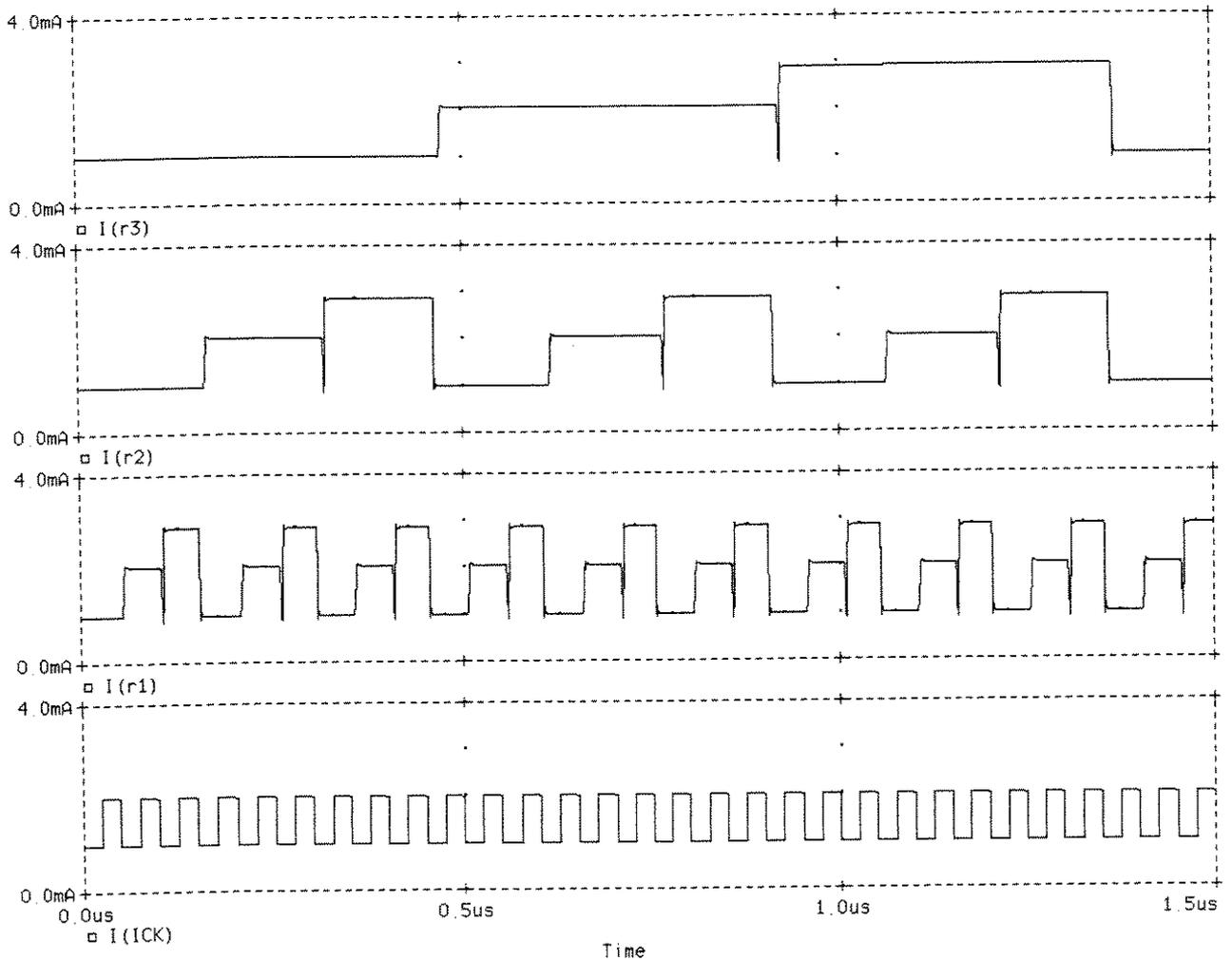


fig. 4.17 Resultado da simulação do contador com clock de entrada de 20 MHz

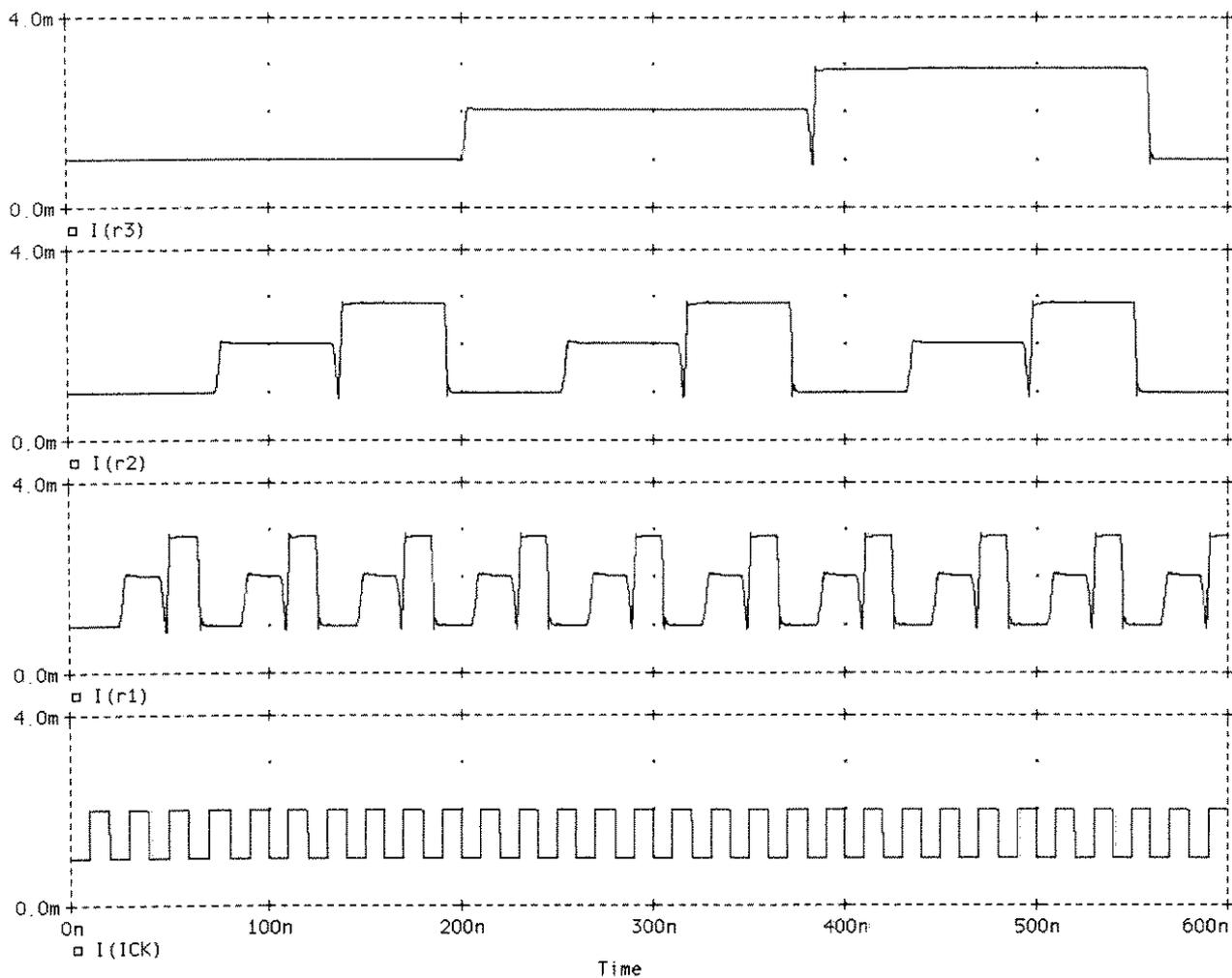


fig. 4.18 Resultado da simulação do contador com clock de entrada de 50 MHz

Tanto no registrador de deslocamento, quanto no contador, para termos uma saída de corrente disponível, o segundo deslocador BASE do flip flop mostrado na figura 4.9 deve ter duas saídas Q.

4.4 CONVERSOR D/A

O conversor D/A simulado para três trits de entrada, como descrito em 3.5 é mostrado na figura 4.19. As tensões de comparação V_a e V_b têm os mesmos valores que os utilizados nos deslocadores topo e base. O valor escolhido para R da rede de resistores $3R$, $4R$ foi $1K$, assim como os resistores relativos a cada trit de entrada.

Escolhidos os valores para os resistores da rede $3R$, $4R$, calculamos o valor da tensão V_{ref} a partir de uma corrente de saída I_o desejada, utilizando a relação 3.76. Na tabela 4.1 estão relacionados os valores de V_{ref} necessários para cada corrente I_o desejada.

Tabela 4.1

I_o [μA]	V_{ref} [V]
10	- 3,839
20	- 3.282
50	- 1.639

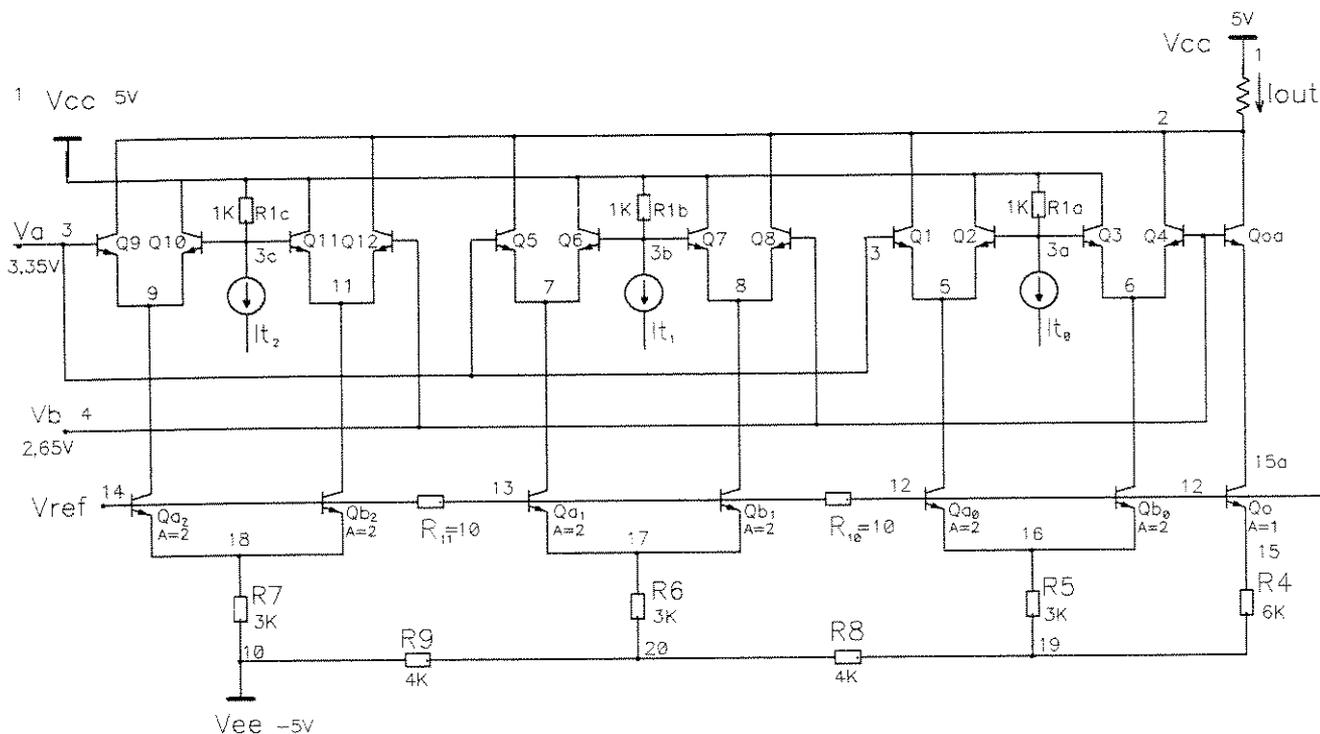


fig. 4.19 Conversor D/A simulado para 3 trits de entrada

A corrente através dos resistores R_{10} e R_{11} de 10 Ohms é de 2.779 mA. A queda de tensão nestes resistores 27.29 mV, ou seja $V_T \ln 3$, como dado pela equação 3.67.

mostrado o resultado da simulação para o conversor D/A de três trits
 valor de V_{ref} utilizado foi de $-1,639\text{ V}$, para I_o de $50\text{ }\mu\text{A}$. A corrente
 (3-1). $I_o = 8 \cdot I_o$, foi de $370,472\text{ }\mu\text{A}$.

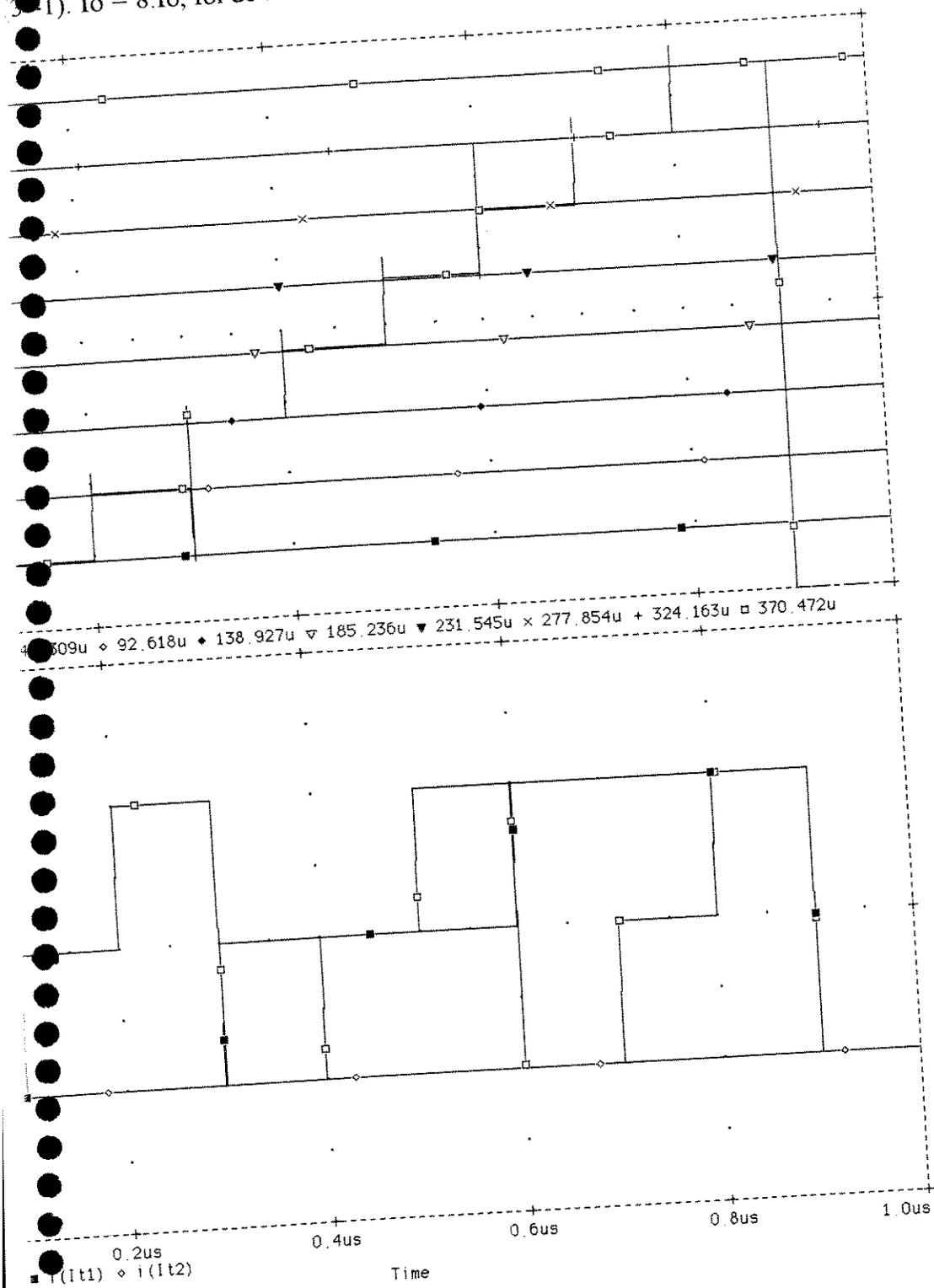


fig. 4.20 Resultado de simulação
 para conversor D/A de três trits de entrada

A corrente esperada em cada nível de saída também está mostrada na figura 4.20. Na tabela 4.2, estão relacionados os valores esperados e os obtidos para cada nível de corrente de saída. O valor esperado I_e é calculado por:

$$I_e = [370.472\mu / 8] \cdot N = 46.309\mu \cdot N$$

onde N é o nível de saída.

Tabela 4.2

N	$I_{esperada}$ [uA]	I_{obtida} [uA]	$ \neq $ [uA]	% erro
1	46.309	47.024	0.985	2.13
2	92.618	93.571	0.953	1.03
3	138.927	139.056	0.129	0.09
4	185.236	186.133	0.897	0.48
5	231.545	232.724	1.179	0.51
6	277.854	276.833	1.021	0.37
7	324.163	323.899	0.264	0.08
8	370.472	370.472	0	0

Com exceção dos dois primeiros níveis de saída, o erro percentual obtido para cada nível não foi muito grande.

Na figura 4.21, é mostrado o resultado da simulação para um conversor de 6 trits de entrada. Neste caso a saída será composta por $3^6 - 1 = 728$ degraus. Para evitar os picos de corrente de saída causados pelos tempos de atraso dos sinais de entrada, foi colocado um capacitor de $0.001\mu\text{F}$ entre o ponto 2 da figura 4.19 e o terra. A corrente I_o deve ser de $1\mu\text{A}$, portanto, pela equação 3.76, o valor de V_{ref} foi:

$$\begin{aligned} V_{ref} &= V_{ee} + 6 \cdot 3^{N-1} \cdot R \cdot I_o + (N-1) \cdot V_t \ln 3 \cdot I_o / A \cdot J_s \\ &= -5 + 6 \cdot 3^{6-1} \cdot 1\text{K} \cdot 1\mu + (6-1) \cdot 25.3\text{mV} \ln 3 \cdot 1\mu / 2 \cdot 3 \cdot 10^{-18} \\ &= -5 + 1.458 + 3.408 = -0,134\text{V} \end{aligned}$$

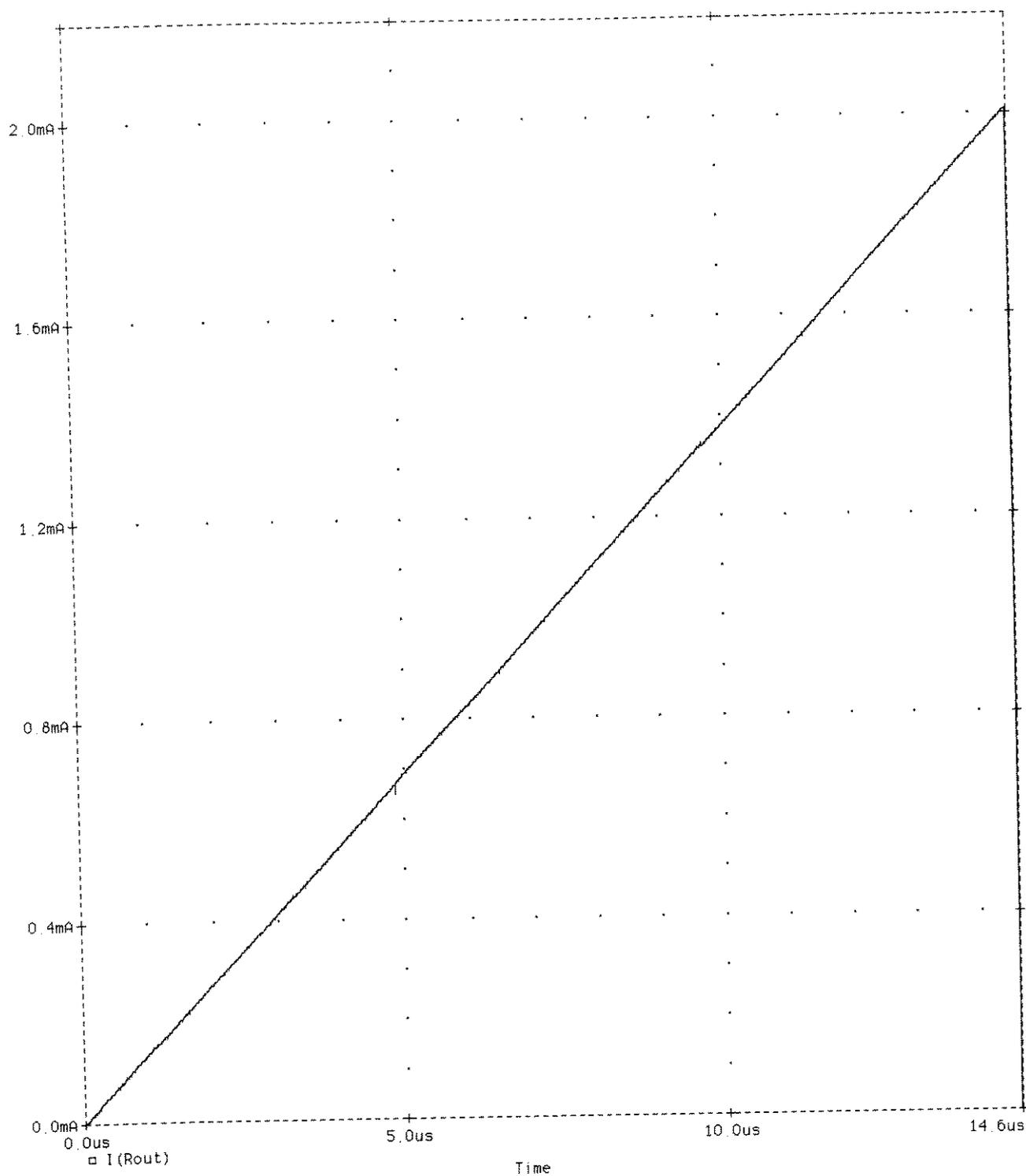


fig. 4.21 Simulação do conversor D/A de 6 trits.

Na figura 4.22 e 4.23 são mostrados detalhes em “zoom” da figura 4.21. A corrente máxima de saída neste caso, foi de 2.0083 mA, portanto a corrente I_o obtida foi de 2.76 μ A

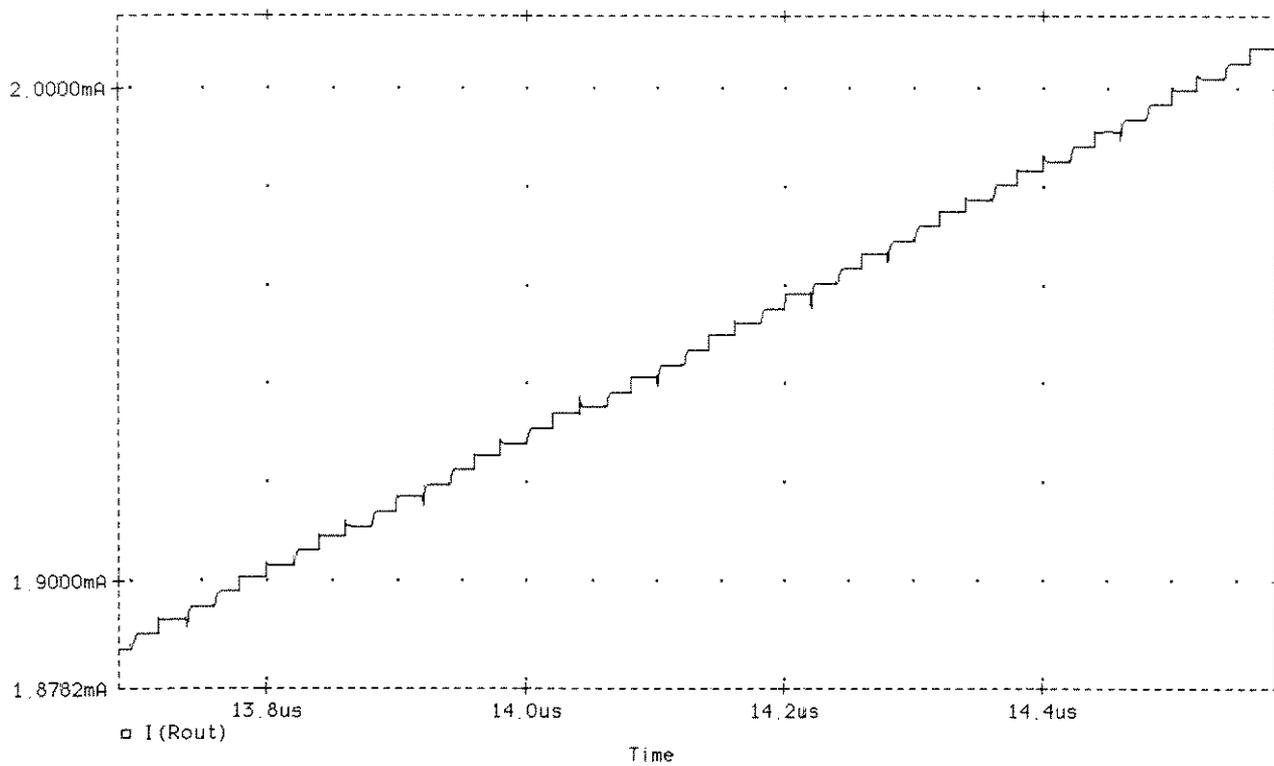


fig. 4.22 Detalhamento da figura 4.21

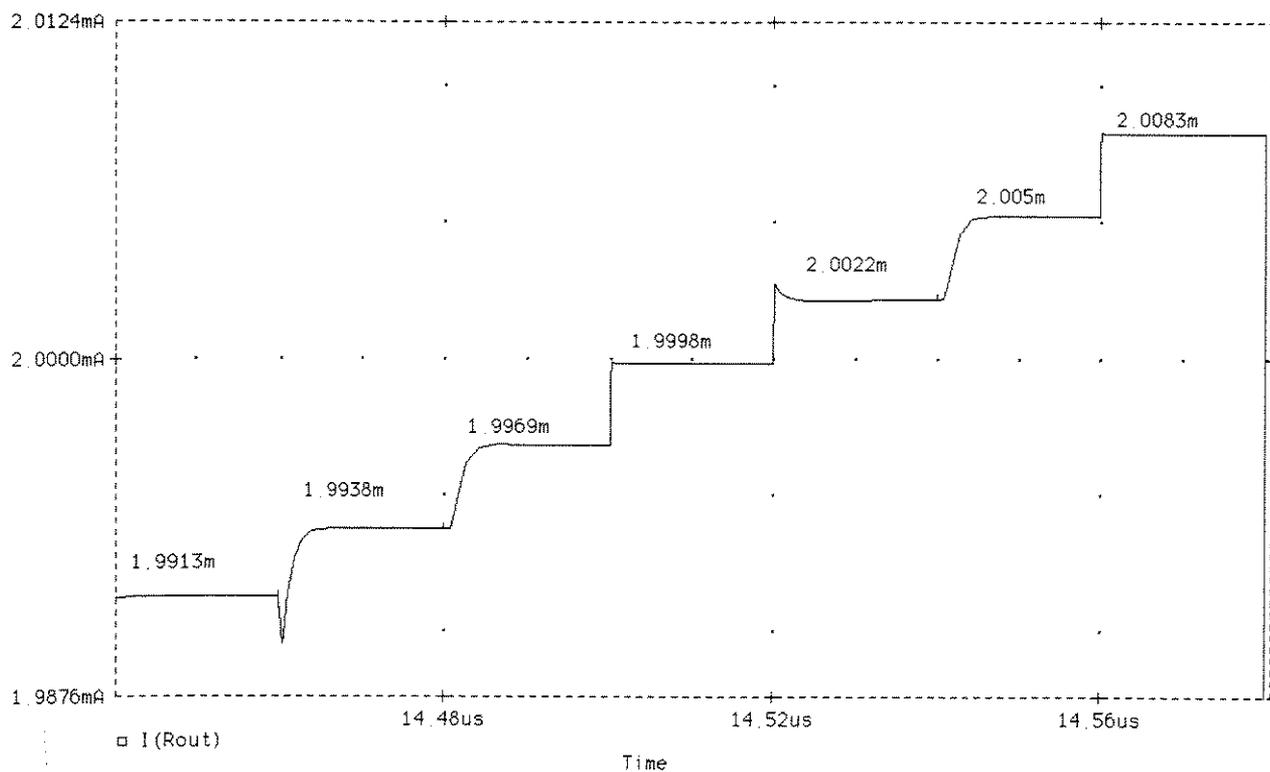


fig. 4.23 Detalhamento da figura 4.21

APÊNDICE II - Parâmetros do Spice usados nas simulações



1.2 um BICMOS Process Parameters

***** SIMULATION PARAMETERS *****

```
* format      SPICE
* model       BJT
* process     BAE
* extracted   BAE I361P010 1991-06-06an (13)
* doc#        9933002 REV.A
```

TYPICAL MEAN CONDITION

* Vertical poly-emitter double base emitter and collector gate length = 1.2 um
 * emitter width = 1.2 um parameters are referred to emitter length = 1.2 um
 * the emitter length must be specified as an argument of the model

```
MODEL NPNZBIAREA NPN
+ IS = 3.000e-18 BF = 150.0e+00 NB = 0.988e+00 QN = 49.30e+00
+ VKF = 1.900e-03 VSE = 1.000e-16 NE = 1.100e+00 BR = 8.800e+00
+ NR = -1.030e+00 VAF = 1.000e+00 IKR = 1.000e-06 ISC = 1.015e-12
+ NC = -1.600e+00 ARB = 1.000e+00 RBM = 10.00e+00 RB = 70.00e+00
+ RE = -27.00e+00 RC = 112.0e+00 TF = 0.900e-09
+ XTB = 3.75e+00 VTC = 0.970e+00 QMFE = 0.400e+00
+ XTI = -5.500e+00 VTI = 0.970e+00 QMFC = 0.400e+00
+ CJE = 1.3400e-12 VJE = 0.970e+00 QMFC = 0.400e+00
+ CJC = 1.500e-12 VJC = 0.970e+00 QMFC = 0.400e+00
+ CJS = 1.500e-12 VJS = 0.970e+00 QMFC = 0.400e+00
```

***** SIMULATION PARAMETERS *****

```
* format      SPICE
* model       BJT
* process     BAE
* extracted   BAE I237HR00 1991-06-06an (13)
* doc#        9933002 REV.A
```

TYPICAL MEAN CONDITION

* Pre-defined layout emitter size = 1 um x 1 um gate length = 1.2 um
 * NOTE: CJS is base-substrate capacitance (CJS is not collector-substrate cap)

```
MODEL PNPLAT4 PNP
+ IS = 0.652e-16 BF = 0.311e+05 NB = 0.988e+00 QN = 49.30e+00
+ VKF = 0.208e-03 VSE = 1.000e-16 NE = 1.100e+00 BR = 8.800e+00
+ NR = -1.040e+00 VAF = 0.91e+00 IKR = 1.000e-06 ISC = 1.015e-12
+ NC = -1.130e+00 ARB = 1.000e+00 RBM = 10.00e+00 RB = 70.00e+00
+ RE = -27.50e+00 RC = 112.0e+00 TF = 0.900e-09
+ XTB = 3.900e+00 VTC = 0.970e+00 QMFE = 0.400e+00
+ CJE = 0.009e-12 VJE = 0.970e+00 QMFC = 0.400e+00
+ CJC = 0.063e-12 VJC = 0.970e+00 QMFC = 0.400e+00
+ CJS = 0.100e-12 VJS = 0.970e+00 QMFC = 0.400e+00
```

CONCLUSÕES

A lógica desenvolvida e os novos operadores propostos pode ser usada para a implementação de circuitos eletrônicos multi-níveis, sendo compatível com a lógica binária quando reduzida a dois níveis.

No caso da lógica ternária, os operadores α , β e γ , e os deslocadores BASE e TOPO, permitem a sintetização de funções lógicas com algoritmos relativamente simples.

São demonstrados também alguns algoritmos de síntese e simplificação destas funções, que podem ser o ponto de partida para o desenvolvimento de softwares adequados ao tratamento de funções complexas.

Os circuitos desenvolvidos para os operadores e deslocadores são compactos e, devido à sua operação em modo de corrente, apresentam excelente desempenho em frequência.

O registrador de deslocamento, contador e “toggle switch”, simulados a partir de um flip-flop básico utilizando deslocadores, podem trabalhar acima de 50 MHz, com correntes de 1, 2 e 3 mA para cada nível lógico respectivamente.

O conversor digital/analógico desenvolvido apresentou baixa complexidade e ótimas características gerais, demonstrando claramente a vantagem da lógica ternária em relação à binária.

Todos os circuitos desenvolvidos utilizam tecnologia bipolar. Quanto maior a corrente de cada nível lógico, maior a velocidade e também o consumo de potência.

Como citado no início deste trabalho, procuramos demonstrar a possibilidade de utilização da lógica desenvolvida para a realização de circuitos digitais ternários. Embora tenhamos consciência de que possam ser feitas inúmeras melhorias, tanto na lógica quanto nos circuitos apresentados, acreditamos ter aberto um caminho muito interessante para novas investigações no universo de lógicas e circuitos digitais multi-níveis.

A continuação natural deste trabalho, seria investigar a utilização dos novos conceitos no desenvolvimento de circuitos para lógicas em quatro níveis, empregando tecnologia CMOS. Isto permitiria uma adaptação melhor de CI's multi-níveis com os atuais CI's binários e, devido ao baixo consumo do CMOS, tornaria possível sua utilização em circuitos VLSI.

BIBLIOGRAFIA

- [1] Boole G., *An investigation of the Laws of Thought*, 1849. New York: Dover , 1954 (reprint).
- [2] Dao, T. T. , “*Recent Multivalued Circuits*” , Proc. IEEE COMPCON , Spring 1981, pp 194-203
- [3] Hurst, S. L. *Multiple-Valued Logic-Its Status and Its Future*, IEEE Tran. on Computers , Vol C33, 12 , dec. 1984 pp. 1160-1179
- [4] Keyes, R. *The Evolution of Digital Electronics Towards VLSI*, IEEE J. Solid-State Circuits, Vol SC14, apr. 1979 pp. 193-201
- [5] Butler, J. T., “*Multiple-Valued Logic*”, Computer, April 1988, pp. 13-15
- [6] Vranesic, Z. G. and V. C. Hamacher, “*Threshold Logic in Fast Ternary Multipliers*”, in Proc. 1975 Int. Symp. on Multiple-Valued Logic, Bloomington, IN, May 1975, pp. 373-387
- [7] Vranesic, Z. G., “*Multiple-Valued Logic*”, An Introduction and Overview, IEEE Tran. Comp. Vol C-26, Dec 1977, pp. 1181-1182
- [8] Kabat, W. C. and Wojcik, A. S., “*On the Design of 4-valued digital systems*”, IEEE Trans. Comput., Vol C-30, Sept 1981, pp. 667 - 671
- [9] Lucasiewicz, J., “*O Logice Tr”ojwart”osciowej*“, Ruch Filozoficzny, vol 5, 1920, pp. 169-171. Tradução inglesa em Borkowski, L., “*Selected Works*”, North-Holland, Amsterdam.
- [10] Post E. L., “*Introduction to a General Theory of Elementary Propositions*” Amer. J. of Mathematics, vol 43, 1921 pp. 163-185.
- [11] D’Ottaviano, I. M. L, Cignoli, R. L. O. e Mundici, D., “*Álgebras das Logicas de Lukasiewics*”, Coleção CLE, vol 12, 2. ed. CLEHC, UNICAMP, 1995
- [12] Rosebloom, P. C., “*Post Algebras I. Postulates and General Theory*”. Amer. J. of Math., vol . 64, 1942, pp. 167-188.
- [13] Frieder, G., A. Fong and C. Y. Chao, “*A Balanced Ternary Computer*“, Conference Record of the 1973 Intern. Symp. on Multiple-Valued Logic, Toronto, May 1973, pp. 68-88 .
- [14] Smith, K. C. “*The Prospectus for Multivalued Logic: A Technology and Aplications View*”, IEEE Trans. Comp., vol C-30, No 9, sept 1981, pp. 619-634.
- [15] Dao, T.T., Russel, J.K., Preedy, D. R. and McCluskev, E. J. “*Multilevel F^2L Treshold Gates*”, Dig. IEEE Int. Solid-State Circuits Conf. , Feb 1977, pp. 110-111.
- [16] Davio, M and Deschamps, J. P. “*Synthesis of Discrete Functions Using F^2L Technology*”, IEEE Tran. Comp., vol C-30, 1981, pp. 653-661.

- [17] Hurst, S. L. op cit [3]
- [18] D. A. Rich, Naiff, K. C., and Smalley K. G. "A Four-State ROM using multilevel Process Technology" IEEE J. Solid-State Circuits, vol SC-19, 1984, pp. 174-179
- [19] Tront, J. G. and Givone, D. D., "Multiple-Valued Logic Gates using MESFETS", Proc. IEEE Int. Symp. Multiple-Valued Logic, 1979, pp. 175-181.
- [20] Kerkhoff, H. G., and Tervoert, M. L., "Multiple-Valued Logic Charge-Coupled Devices", IEEE Trans. Comput., vol. C-30, sept 1981, pp. 644-652.
- [21] Rich, D. A., "A Survey of Multi-Valued Memories", IEEE Trans. Computers, Feb. 1986, pp. 99-106.
- [22] Butler, J. T. "Multiple-Valued Logic", Computer, april 1988, pp. 13-15
- [23] Hurst, S. L. "A Survey: Developments in Optoelectronics an its Applicability to Multiple-Valued Logic", Proc. 16th Int. Symp. Multiple-Values Logic, May 1986, pp. 179-187.
- [24] Shamir, J., Caulsfield, H. J., Micelli, W., Seymour, R.J., "Optical Computing and the Fredkin Gates", Applied Optics, Vol 25, num 10, may 1996, pp: 1604-1607
- [25] Epstein, G., Frieder, G., Rine, D.C. "The Development of Multiple-Valued Logic as Related to Computer Science" Computer, Sept. 1974, pp: 20-32
- [26] Serran, N.V, Dias, J.A.S., Jorge, A.M. "A Proposal for the Implementation of Ternary Digital Circuits" Proc. 20th International Conference on Microelectronics (MIEL 95 IEEE) Nis, Serbia, sept. 1995, Vol 2, pp: 485-490
- [27] Malinowski, G. "Many Valued Logics", Clarendon Press - Oxford 1993, pp 44-50
- [28] Taub, H. "Circuitos Digitais e Microprocessadores" McGraw Hill do Brasil, 1984, pp. 18
- [29] Caldeira, L., "Blocos CMOS de Alta Performance para Aplicações VLSI", Tese de Doutorado, UNICAMP, dez. 1993, pp: 2.10
- [30] Dao, T.T., Russel, L.K., Preedy, D. R., and McCluskey, E. J., "Multilevel P²L Threshold Gates", Dig. IEEE Int. Solid-State Circuits, vol SC-12, Feb. 1977, pp: 110-111
- [31] Smith, K. C., "Circuits for Multiple-Valued Logic - A Tutorial and Appreciation", Proc. IEEE Int. Symp. Multiple Valued Logic, 1976, pp: 30-43
- [32] Etiemble, D. and Israel, M., "Implementation of Ternary Circuits With Binary Integrated Circuits", IEEE Trans. Computers, Vol C-26, Dec. 1977, pp: 1222-1233
- [33] Seevink, E., "Analysis and Synthesis of Translinear Integrated Circuits", Ph.D. Thesis, University of Pretoria, Pretoria, South Africa.

[34] Taub, H. and Scilling, D. "*Eletrônica Digital*", McGraw Hill, 1982

[35] Grove, A.S. "*Physics and Technology of Semiconductor Devices*", John Wiley and Sons Inc, pp: 226-227

[36] Taub, H. and Schilling, D. op cit

[37] Dias, J.A. Siqueira, "*Projeto de um Conversor D/A não Linear Integrado*" Tese de Doutorado, UNICAMP, Junho, 1985.