

UNIVERSIDADE ESTADUAL DE CAMPINAS
FACULDADE DE ENGENHARIA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA/ELETRÔNICA

CONTROLE E MULTIPLEXAGEM

EM SISTEMAS MCP

DE 2^a ORDEM

LUIZ CARLOS PRADO LOPES

Orientador - REGE R. SCARABUCCI

Tese apresentada à Faculdade de Engenharia de Cam
pinas - UNICAMP - como
parte dos requisitos ne
cessários para obtenção
do título de MESTRE EM
CIÊNCIAS.

JULHO 1977

UNICAMP
BIBLIOTECA CENTRAL

Ofereço este trabalho às duas
pessoas que, durante a maior
parte de suas vidas, lutaram,
indiretamente, pela sua reali-
zação; meus pais, Manoel e
Lydia.

AGRADECIMENTOS

Agradeço ao meu orientador, Prof. Scarabucci, pela oportunidade deste trabalho, a F.F.E. Owen, Senior Expert em Sistemas de Transmissão Digital e ao Sr. J. Schubert Fº, pela valiosa colaboração na implementação dos circuitos eletrônicos. Agradeço, também, as Srtas. M. Júlia Dini e M. Angela Sigrist, pelos trabalhos de datilografia e desenho, respectivamente.

Sou grato a todo aquele que sinta ter colaborado com este trabalho.

ÍNDICE

- I - Introdução
- II - O Sistema MCP de 2^a ordem
 - II.1 - Introdução
 - II.2 - A técnica de sincronização por justificação positiva
 - II.1.1 - Introdução e remoção do pulso de inserção
 - II.1.2 - O jitter de tempo de espera
 - II.3 - Multiplexação, por divisão no tempo, de sistemas MCP assíncronos (plesíocronos)
 - II.4 - O Formato de Quadro do Sistema MCP de 2^a ordem
 - II.5 - O Sistema MCP de 2^a ordem
- III - Projeto do Gerador de Quadro e do Multiplexador
 - III.1 - Introdução
 - III.2 - Projeto de circuitos digitais
 - III.3 - O gerador de quadro
 - III.3.1 - Os contadores
 - III.3.2 - O circuito combinacional
 - III.4 - O multiplexador
 - III.5 - Análise teórica do projeto
 - III.5.1 - Fan-out
 - III.5.2 - Diagramas de tempo com atraso de propagação
 - III.6 - Testes e resultados
 - III.7 - Conclusões
- IV - O relógio mestre do sistema MCP de 2^a ordem
 - IV.1 - Introdução
 - IV.2 - O oscilador senoidal
 - IV.2.1 - Determinação da razão de controle
 - IV.2.2 - Frequência de operação e condições de ganho mínimo para osciladores com realimentação linear

- IV.2.3 - Configurações básicas de osciladores
- IV.2.4 - O mecanismo limitador de amplitude
- IV.3 - Oscilador senoidal controlado a cristal
 - IV.3.1 - Obtenção da expressão do ganho de malha
 - IV.3.2 - A condição de oscilação
 - IV.3.3 - Causas da assintonia no circuito tanque
- IV.4 - Projeto do Relógio Mestre
 - IV.4.1 - Projeto do oscilador senoidal
 - IV.4.2 - O capacitor em série com um cristal
 - IV.4.3 - O circuito completo do relógio mestre
- IV.5 - O desempenho do oscilador mestre
- IV.6 - Especificações do oscilador mestre
- IV.7 - Conclusões

APÊNDICE - A unidade Piezoelétrica

- A.1 - Introdução
- A.2 - Discussão em torno das especificações do cristal
- A.3 - A unidade de cristal e seu circuito equivalente
 - A.3.1 - O vibrador piezoelétrico
 - A.3.2 - O circuito equivalente do vibrador piezoelétrico
 - A.3.3 - O circuito equivalente de uma unidade de cristal
 - A.3.4 - Os parâmetros elétricos equivalentes de uma unidade de cristal
- A.4 - Método de medidas dos parâmetros elétricos da unidade de cristal
 - A.4.1 - Análise do circuito equivalente da unidade de cristal
 - A.4.2 - Método de medidas utilizando um Q-meter
 - A.4.3 - Método de medidas utilizando um analisador de circuitos
 - A.4.4 - Resultados
 - A.4.5 - Conclusões
- A.5 - Características do cristal de quartzo

A.6 - Coeficiente de temperatura

A.7 - Modos básicos de vibração em cristais de quartzo

A.8 - Estabilidade de frequência

A.8.1 - Estabilidade de frequência com a temperatura

A.8.2 - Estabilidade de frequência com o envelhecimento

A.8.3 - Estabilidade de frequência com o nível diretor (nível de corrente)

A.9 - Uma norma de especificações da unidade de cristal

ABREVIACÕES

- MCP - modulação por codificação em pulsos ou código pulsado
t.o. - taxa de operação
ppm - partes por milhão
CCITT - Comitê Consultative International de Telephonie et Telegraphie
f - frequência do canal tributário
 f_{OCL} - frequência da onda de controle de leitura
 f_I - frequência dos dígitos de informação de quadro
 f_A - frequência dos dígitos de sincronismo do quadro (alinhamento)
 f_c - frequência dos dígitos de controle do quadro
 f_q - frequência dos dígitos de justificação do quadro = taxa máxima de justificação

F - frequência do sinal de linha do sistema MCP de 2ª ordem
S - razão de justificação
RE - relógio de escrita
RL - (2.112-F123D123) = relógio de leitura = OCI = onda de controle de informação
OCL - onda de controle de leitura
VCO - oscilador controlado por voltagem
OCE - onda de controle de escrita
PLL - Phase-Locked-Loop
IDM - multiplexação por divisão no tempo
 f_m - frequência do canal tributário sincronizado
X - número do canal tributário
D - número de dígitos do quadro ou comprimento do quadro (em bits)
n - razão entre dígitos de informação e dígitos de controle
I - número de dígitos de informação
 f_n - taxa de canal normalizada
 F_n - taxa normalizada de todos os canais
 F_s - frequência de inserção fixa
 M_{in} - taxa mínima à entrada do multiplex
 f_s - taxa de justificação
 T_x - transmissor
 R_x - receptor
 H_1 e H_2 - bits de serviço

PR - pulso de reset do controle de inserção
 PA - pulso de amostragem do controle de inserção
 DJ - dígito de justificação
 F1 - 1º grupo de 4 bits da palavra de sincronismo de quadro
 F2 - 2º grupo de 4 bits da palavra de sincronismo de quadro
 F3 - 3º grupo de 4 bits da palavra de sincronismo de quadro
 IL - interface de linha

OCC - onda de controle de canal
 OCCJ - onda de controle de código de justificação
 OCI - onda de controle de informação

SQA
 SQB
 SQC
 SQD
 T
 W
 V
 U

- subquadros A, B, C e D

- ondas de controle do sequenciador

OCT - onda de controle de tempo

GQ - gerador de quadro

CI - circuito integrado

FF - flíp-flop

NL - nível lógico

MC - montador de canal

PSQ - palavra de sincronismo de quadro

f_r - frequência ressonante da unidade de cristal piezoelétrico = f_s

f_a - frequência antirressonante da unidade de cristal piezoelétrico =

f_p
 $R_1 = R_s$ - resistência do ramo-série do circuito equivalente da unidade piezoelétrica

$L_1 = L_s$ - indutância do ramo-série do circuito equivalente da unidade piezoelétrica

$C_1 = C_s$ - capacitância do ramo-série do circuito equivalente da unidade piezoelétrica

B_{abc} - susceptância do ramo-série RLC do circuito equivalente da unidade piezoelétrica

- C_t - capacitância total em paralelo com o ramo-série RLC do circuito equivalente da unidade piezoelétrica
- C_0 - capacitância paralela do circuito equivalente da unidade piezoelétrica
- B_e - susceptância resultante da unidade piezoelétrica (U.P.)
- X_e - reatância
- R_e - resistência
- R_p - resistência resultante da unidade piezoelétrica na antirressonância

SUMÁRIO

Um sistema MCP (modulação por código pulsado) de 2^a ordem é um sistema de transmissão digital que realiza a multiplexação de quatro sistemas MCP de 1^a ordem (30 canais telefônicos cada).

Este trabalho trata do projeto e construção de uma parte do transmissor do sistema MCP de 2^a ordem, a saber: a) oscilador mestre local; b) circuito gerador das ondas de controle de tempo; c) multiplexador.

Os circuitos digitais são projetados a partir das funções de controle e multiplexagem requeridas no transmissor, especificadas em função do Sistema MCP-120 adotado. Estes circuitos são montados e testados e os resultados são aqui apresentados.

O oscilador mestre local é constituído de um oscilador senoidal controlado a cristal. Como este cristal é o principal elemento determinador de frequência e a estabilidade de frequência é uma característica de suma importância em sistemas MCP, apresentamos um estudo sobre unidades de cristal de quartzo, no final deste trabalho.

CAPÍTULO I

Introdução

Sistemas de modulação por código pulsado (MCP) são sistemas de transmissão digital, onde a multiplexação dos canais é feita por uma divisão de tempo (TDM).

Assim como os sistemas FDM, os sistemas TDM também possuem uma hierarquia de multiplexação. Um sistema MCP de 2ª ordem se constitui no 2º estágio de multiplexação, onde quatro canais tributários (sistemas MCP de 1ª ordem cada um comportando 30 canais telefônicos) são entrelaçados, bit a bit, formando um sinal digital à taxa de 8448 Kbit/s, que transporta a informação de 120 canais telefônicos.

A frequência de um sistema MCP de 1ª ordem é

$$f = 2048 \text{ KHz} \pm 50 \text{ ppm (partes por milhão)}$$

Devido à tolerância de 50 ppm, os quatro canais tributários não estão na mesma frequência, pois são gerados de relógios independentes. Portanto, é necessário trazer os quatro canais para uma frequência comum, antes de se fazer a multiplexação.

Após a sincronização dos canais tributários, é processada a multiplexação dos mesmos, bit a bit. Ondas de tempo são geradas para controlar os processos de sincronização e multiplexação e dígitos de controle são introduzidos no trem de dados final, que está numa sequência de bits de acordo com um formato de quadro padronizado pela CCITT, na taxa de 8448 Kbit/s $\pm$ 30 ppm.

Este trabalho tem como propósito, projetar e implementar os circuitos do multiplexador, gerador das ondas de controle de tempo e do oscilador mestre local. Estes circuitos fazem parte do transmissor do sistema MCP de 2ª ordem.

O capítulo II apresenta uma explicação da técnica de sincronização por justificação positiva e do jitter de tempo de espera introduzida pela mesma. É feita, também, uma descrição de todo o sistema MCP de 2ª ordem.

O capítulo III trata do projeto e construção do circuito digital do gerador de quadro (gerador das ondas de controle de tempo) e do multiplexador. Primeiramente, faz-se a análise teórica do projeto feito "no papel" e, depois, passamos à fase de construção, testes, correções e apresentação dos resultados.

O capítulo IV trata do projeto e construção do relógio mestre do sistema. Esse relógio é constituído de um oscilador senoidal auto-limitado, controlado a cristal, e do circuito de obtenção da onda quadrada, na frequência de 8448 Kbit/s $\pm$ 30 ppm, que irá servir como marcador de tempo.

O desempenho do oscilador mestre é verificado através de diversos testes práticos e do levantamento de curvas de estabilidade de frequência em função da voltagem e da temperatura.

O oscilador mestre é uma peça importantíssima num sistema de transmissão digital. A sua característica de estabilidade de frequência necessita uma atenção toda especial e, como o principal elemento determinador de frequência é um cristal de quartzo, num longo apêndice, no final deste trabalho, apresentamos um estudo sobre unidades de cristal de quartzo piezoelétrico. Este estudo foi realizado tendo em vista dois objetivos principais: 1) medidas dos parâmetros elétricos da unidade de cristal; 2) apresentação de uma norma de especificações para a mesma.

CAPÍTULO II

O Sistema MCP de 2^a Ordem

II.1 - Introdução

Um sistema de modulação por código pulsado - MCP -, é um sistema que faz a multiplexagem dos sinais no domínio do tempo.

A hierarquia européia de classificação dos sistemas MCP, também padronizada no Brasil, obedece a seguinte ordem:

- Sistema MCP de 1^a Ordem:

Consiste na multiplexação de 30 canais de voz mais 2 canais para sincronismo e sinalização; neste sistema existem conversões de sinais analógicos em digitais (e vice-versa); taxa de operação: 2,048Mbit/s.

- Sistema MCP de 2^a Ordem:

Consiste na multiplexação de quatro sistemas MCP de 1^a ordem; os sinais são processados somente na forma digital; taxa de operação (t.o.): 8,448Mbit/s.

- Sistema MCP de 3^a Ordem:

Consiste na multiplexação de quatro sistemas MCP de 2^a ordem; (t.o.): 34,368Mbit/s.

- Sistema MCP de 4^a Ordem:

4 x sistemas de 3^a ordem; (t.o.): 139,264Mbit/s.

E assim, sucessivamente, são gerados sistemas MCP de ordem superior.

A Fig. II.1.1 mostra a hierarquia dos sistemas MCP.

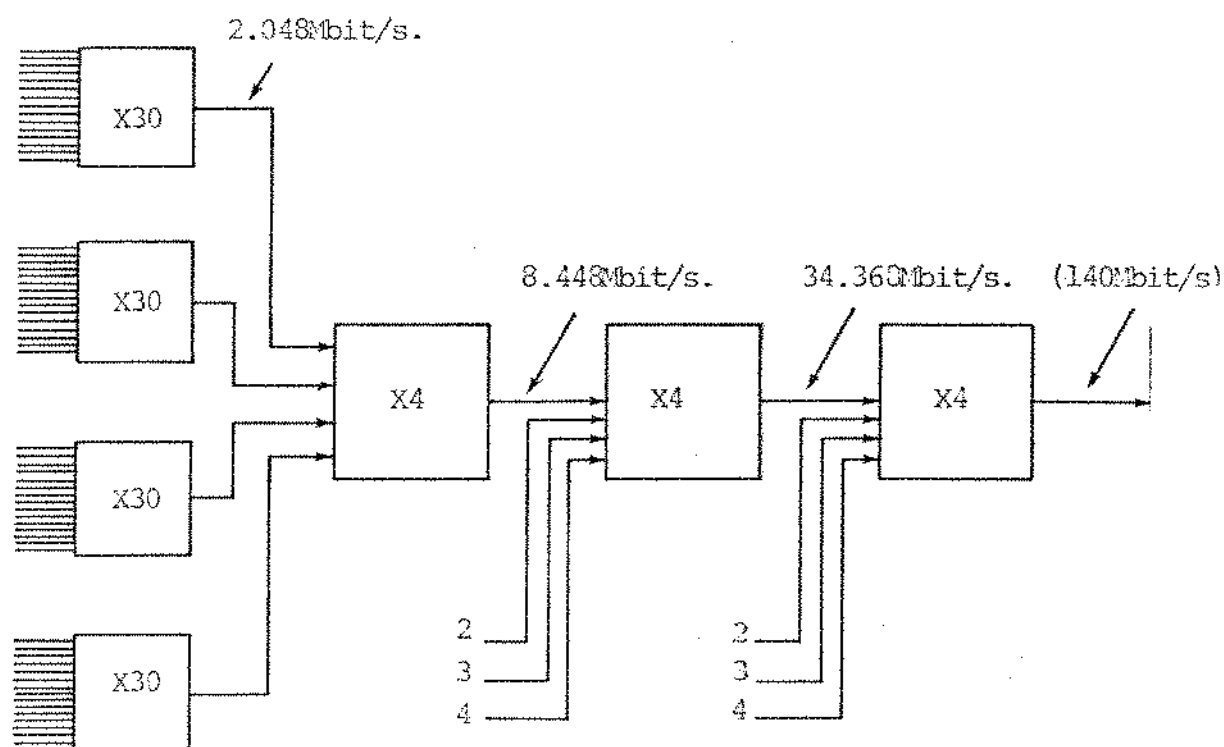


Fig.II.1.1 - Hierarquia dos Sistemas MCP

Estamos interessados somente no sistema MCP de 2^a ordem. Esse sistema faz uma multiplexação dos quatro sistemas MCP de 1^a ordem, que constituem os assim chamados canais tributários.

A Fig. II.2.1 mostra as frequências dos sistemas tributários, bem como a frequência de saída do sistema MCP de 2^a ordem e suas respectivas tolerâncias, dadas em partes por milhão (ppm).

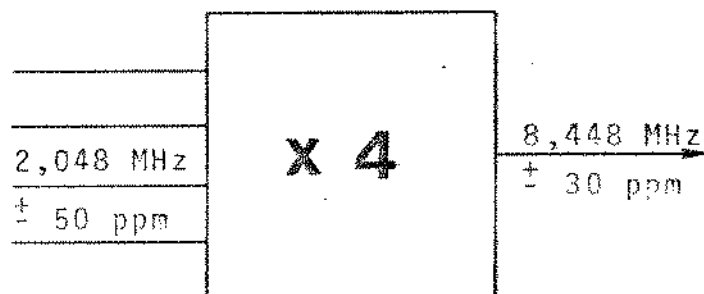


Fig.II.1.2 - Frequências do sistema MCP de 2^a ordem

Os quatro canais (sistemas) tributários são gerados a partir de relógios mestres, totalmente independentes uns dos outros. Logo, esses canais não estão numa frequência comum, pois cada sistema pode ter uma variação de frequência dentro de um limite especificado de 50 ppm (≈ 100 Hz).

Portanto, torna-se necessária a existência de um estágio intermediário entre o recebimento dos canais tributários e a multiplexação dos mesmos. Nesse estágio, os sistemas MCP de 1ª ordem são trazidos a uma frequência comum, mediante uma técnica conhecida como justificação (stuffing), que será descrita mais adiante.

Após essa fase, com os canais tributários numa frequência comum, processa-se a multiplexação dos mesmos, bit a bit, dentro de um formato de quadro, padronizado pela CCITT.

No receptor, os canais tributários (4 sistemas MCP de 1ª ordem) são recuperados.

Neste Capítulo trataremos das técnicas de sincronização, multiplexação, demultiplexação e recuperação de canais tributários assíncronos (plesíocronos) e do jitter introduzido pelos mesmos. Explicaremos sobre o formato do quadro adotado e daremos uma descrição de todo o sistema MCP de 2ª ordem.

II.2 - A técnica de sincronização por justificação positiva

Como foi dito anteriormente, chamamos de técnica de justificação (ou de inserção), a técnica de se trazer à uma frequência comum os 4 canais tributários assíncronos (MCP de 1ª ordem).

A solução deste problema, através da técnica de justificação, consiste em armazenar os dígitos de cada sistema MCP de 1ª ordem, em uma memória elástica, a uma frequência f (frequência do canal tributário) e retirá-los numa outra frequência, que neste trabalho será denotada por f_{OCL} - frequência da onda de controle de leitura.

Como qualquer memória tem tamanho finito, é necessário que, na média, $f = f_{OCL}$.

São três as técnicas de justificação, a saber:

- Justificação Positiva
- Justificação Negativa
- Justificação Positiva-Negativa

A seguir apresentamos uma análise literal de justificação positiva. O mesmo tipo de análise para os outros dois tipos de justificação pode ser encontrada na referência [R1].

Consideremos, então, um possível formato de quadro hipotético para a multiplexação desses 4 sistemas de 1ª ordem. Consideremos, também, apenas um sistema de 1ª ordem, pois o processo é idêntico para os outros três (ver o Capítulo seguinte).

Então, esse quadro deveria ter:

- 1 - dígitos sempre reservados para informação, a uma frequência f_I ;
- 2 - dígitos reservados para sincronismo, a uma frequência f_A ;
- 3 - dígitos sempre reservados para controle, a uma frequência f_c ;
- 4 - dígitos reservados, ora para redundância, ora para informação, a uma frequência f_q .

Quando os dígitos de (4) são reservados para redundância, são geralmente chamados de dígitos de inserção.

Podemos, então, escrever que $f_1 = F/4$, onde

$$f_1 = f_I + f_A + f_c + f_q$$

Consideremos, ainda, a seguinte definição:

S = fração das oportunidades de inserção que é aproveitada para dígito de inserção (redundante);

$1-S$ = fração das oportunidades de inserção aproveitadas para informação.

Logo, concluímos que

$$f = f_I + (1 - S) f_q \quad (\text{II.2.1})$$

pois os dígitos de informação são os dígitos do canal tributário.

Quando $S = 0$, ou seja, todos os dígitos de (4) são dígitos de informação, teremos:

$$f = f_I + f_q,$$

e, quando $S = 1$, ou seja, todos os dígitos de (4) são dígitos de inserção, teremos

$$f = f_I.$$

Da equação (II.2.1) podemos tirar as seguintes conclusões:

a) $f > f_I$, pois $S < 1$,

ou ainda

$$f_i < (f)_{\min} = f - 100 \text{ Hz}$$

($\pm 100 \text{ Hz}$ é a máxima variação de frequência de cada canal tributário)

b) $f < f_i + f_q$,

ou ainda

$$f_I + f_q > (f)_{\max} = f + 100 \text{ Hz}$$

Consideremos, agora, que $S = 0$. Como a frequência com que os dados estão entrando no armazenador é sempre $f \pm 100 \text{ Hz}$ e a frequência com que está saindo é $f_I + f_q$, que é maior que $f_{\max}$, torna-se necessário que se vá aumentando o valor de S no sentido de fazer com que a equação (II.2.1) seja verdadeira.

Se isso não for feito, haverá uma tentativa de se ler a informação, antes que ela seja armazenada na memória elástica.

Aumentar o valor de S significa, fisicamente, diminuir a frequência dos dígitos de informação, do valor $(f_I + f_q)$, para o valor $(f_I + (1 - S) f_q)$. Portanto, "inserir" significa, neste caso, enviar menos informações, ou seja, introduzir dígitos redundantes nos dígitos de (4) e que serão removidos posteriormente.

A todo esse processo denominamos Justificação Positiva.

II.2.1 - Introdução e remoção do pulso de inserção

Como vimos anteriormente, a técnica de justificação positiva introduz um dígito de inserção no trem de dados enviado pelo sistema MCP de 2^a ordem. É enviado juntamente nesse trem de dados, dígitos de controle que indicam a presença, ou não, desse dígito de inserção.

Esses dígitos de controle são interpretados no receptor podendo-se, então, remover o dígito redundante.

A Fig.II.2.1 mostra o mecanismo de inserção do sistema MCP de 8 Mbits/s.

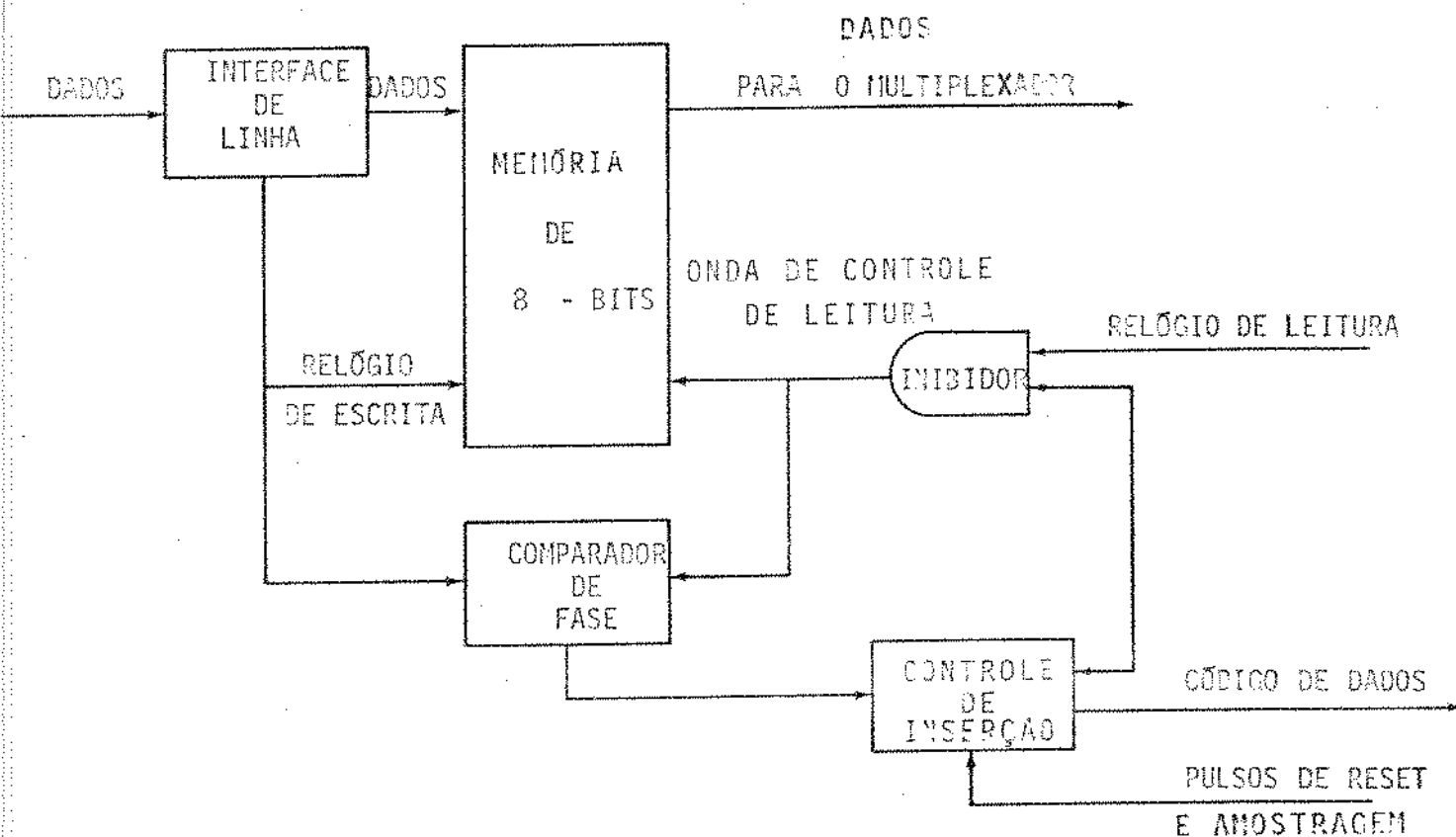


Fig.II.2.1 - Diagrama em blocos do mecanismo de inserção (sincronizador)

Existe um mecanismo de inserção para cada canal tributário. Os dados desse canal são introduzidos em um armazenador, sob a influência do relógio de escrita (RE),

que está na frequência f do canal tributário ($2,048 \text{ MHz} \pm 100 \text{ Hz}$). O relógio de leitura (RL), que é idêntico para cada canal, é feito propositalmente mais rápido que o relógio de escrita ($1/4$ de $8,448 \text{ MHz} \pm 30 \text{ ppm}$). Se usássemos esse processo sem interrupção, o relógio de leitura se sobreporia ao relógio de escrita na tentativa de ler a informação antes que ela fosse escrita. Para que isso não ocorra, torna-se necessário que paralizemos o relógio de leitura em determinados instantes. Estas paralizações momentâneas dão origem a um novo tipo de onda, a qual denominaremos Onda de Controle de Leitura (OCL).

Com a paralização momentânea do RL, o dígito que vai para o multiplexador propriamente dito, é o mesmo que havia sido enviado anteriormente, ocorrendo, pois, a inserção de um dado redundante. Este dado será removido, depois, no receptor.

O trem de dados enviado ao multiplexador está numa frequência comum a todos os três outros trens de dados de cada canal tributário. Os quatro trens de dados assim sincronizados podem ser, então, multiplexados bit a bit, num formato de quadro pré-estabelecido.

O comando de inserção é dado por um comparador de fase que confronta as fases do RE e da OCL.

Quando a OCL começa a se sobrepor ao RE, o comparador emite um pulso que ativará uma porta inibidora. Então, um pulso é removido do relógio de leitura e a fase da OCL é atrasada de uma janela de tempo. A operação de inserção está continuamente acontecendo, uma vez que a OCL estará sempre avançando em relação ao RE.

A taxa de inserção dependerá, sobretudo, da diferença entre o RE e da OCL.

A Fig. II.2.2 apresenta o mecanismo de remoção de inserção, no receptor.

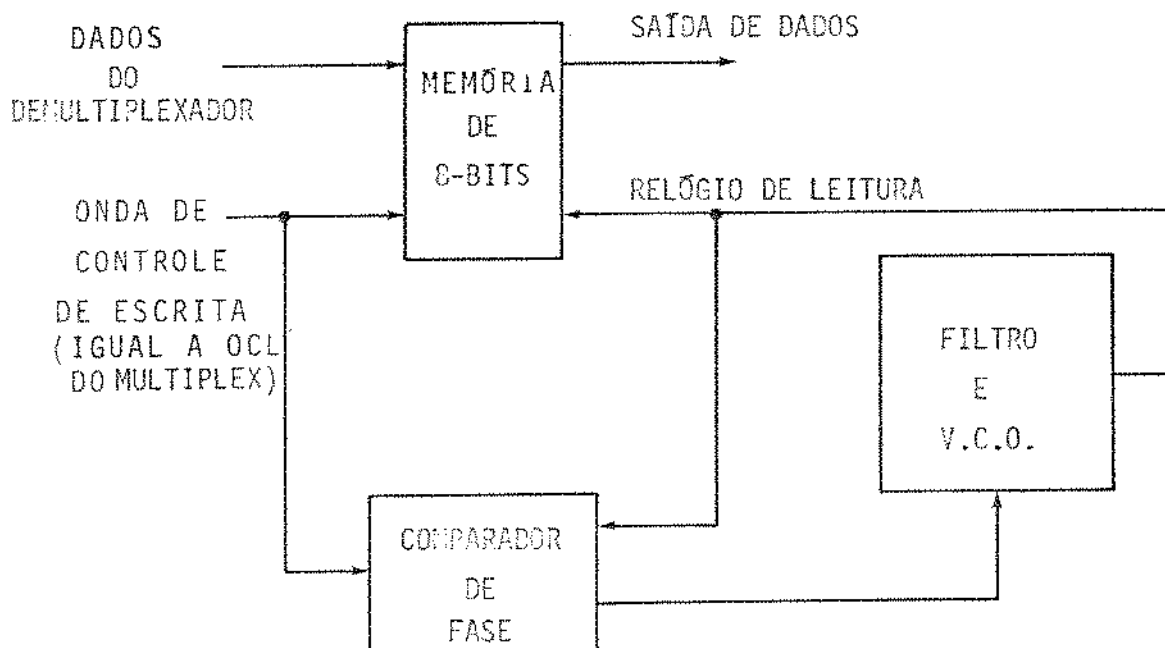


Fig.II.2.2 - Diagrama em blocos do mecanismo de recuperação do canal tributário - (Recuperador)

No receptor, a informação contida nos dígitos do código de dados dá conhecimento, ao circuito de retirada do pulso de inserção, se houve, ou não, a introdução de um dado redundante. No caso de ter ocorrido um dígito de inserção (redundante), este será removido do trem de dados de canal, juntamente com os dígitos de controle. Esse trem de dados de frequência 2.112 MHz (frequência comum dos canais tributários) é enviado ao circuito recuperador do canal tributário, pelo demultiplexador e armazenado numa memória elástica, a uma frequência controlada pela onda de controle de escrita (OCE), que é idêntica à OCL do circuito sincronizador.

Um circuito Phase-Locked-Loop (P.L.L.) é usado para recuperar o relógio do sistema MCP de 1ª ordem ($2,048 \text{ MHz} \pm 50 \text{ ppm}$), a partir da OCE. Esse relógio recuperado é usado para controlar as leituras dos dados armazenados na memória elástica, ou seja, é o relógio de leitura (RL) do circuito recuperador do canal tributário e não está necessariamente na mesma fase do RE do sincronizador.

II.2.2 - O jitter de tempo de espera

No mecanismo de sincronização, a frequência do relógio de leitura (RL) é propositalmente maior que a frequência do relógio de escrita (RE) - $2,048 \text{ MHz} \pm 50 \text{ ppm}$ - pois queremos trazer os canais tributários para uma frequência superior à frequência de linha dos sistemas tributários (MCP de 1ª ordem).

A frequência f_{RL} do RL é gerada localmente, no multiplexador e é enviada para os sincronizadores de cada canal.

Se a leitura dos dados fosse feita com o RL, este iria se sobrepor ao RE. Desde que se é necessário ler, antes de escrever, alguns pulsos do RL devem ser inibidos. Com isto, obtemos a OCL.

A inibição dos pulsos é feita pelo comparador de fase e um circuito de controle associado. A saída do comparador de fase, $\phi_s(t)$, é a diferença de fase entre o RE e a OCL (ou, equivalentemente, o jitter no trem de dados de saída do sincronizador).

O circuito de controle monitora $\phi_s(t)$ e após este sinal ter ultrapassado um limiar pré-determinado, tão logo seja possível, um pulso do RL deve ser inibido. Isto causará a introdução de um dado redundante no canal tributário sincronizado (dígito de inserção ou recheio).

Entretanto, o pulso a ser inibido é previamente escolhido - pulso correspondente à janela de tem

po do dígito de inserção do formato de quadro do canal tributário (ver Sec. II.4) - ocorrendo uma diferença de tempo entre a necessidade de inibição (limiar ultrapassado) e a ocorrência desta, de fato.

Neste intervalo de tempo, a defasagem entre o RE e a OCL aumenta, criando um jitter no trem de dados de saída do sincronizador, que é chamado jitter de tempo de espera.

O jitter correspondente à defasagem do limiar do comparador de fase é chamado jitter de inserção (ou recheio), ou seja, é o jitter que apareceria no trem de dados de saída, se um pulso fosse inibido, logo após o limiar ter sido ultrapassado.

O jitter de tempo de espera é um jitter de baixa frequência.

Entretanto, consideraremos o jitter de tempo de espera como a soma do jitter de inserção com o jitter de tempo de espera, propriamente dito.

Os códigos de dados enviados ao longo da linha de transmissão indicam ao receptor, onde foram introduzidos os pulsos de inserção. Deste modo, é possível, ao demultiplexador, gerar uma onda de controle de escrita (OCE) exatamente igual à OCL do sincronizador. Com isto, eliminamos os pulsos de inserção (dados redundantes).

O relógio de leitura da memória elástica no circuito restaurador do canal tributário, é obtido de um oscilador controlado a voltagem (VCO). A saída do comparador de fase, que é proporcional à diferença de fase entre a OCE e o RL, é filtrada e realimentada ao VCO de tal modo que evite o avanço da OCE sobre o RL, e impeça um atraso demasiado deste em relação ao primeiro.

Portanto, o P.L.L. assim constituído (comparador de fase, filtro e VCO), suaviza os intervalos criados pela remoção do pulso de inserção (e dos dígitos de controle).

Idealmente, a saída do restaurador deveria ser idêntica à entrada do sincronizador. Infelizmente, todos os P.L.L. têm uma natureza passa-baixa e algum jitter de baixa frequência degrada a saída do restaurador.

Esse jitter de baixa frequência que aparece no canal tributário recuperado no receptor, que passa pelo P.L.L., é chamado jitter de tempo de espera filtrado.

II.3 - Multiplexação, por divisão no tempo, de sistemas MCP assíncronos (plesíocronos)

A multiplexação por divisão de tempo (TDM) permite que um número de diferentes fontes de sinais se utilizem do mesmo meio de transmissão, dando a cada fonte o acesso ao caminho total de transmissão, por um período de tempo. Para entender como este princípio pode ser realizado, um intervalo de tempo de uma janela de tempo digital é definido como o tempo permitido para a transmissão de um bit no multiplex.

O método de multiplexação recomendado pela CCITT e adotado neste trabalho, permite que sinais não-sincronizados, mas plesíocronos, sejam multiplexados, bit a bit, utilizando-se o processo de justificação.

Dois sinais são plesíocronos se seus instantes significantes correspondentes ocorrem na mesma taxa nominal, sendo que qualquer variação nessa taxa está confinada dentro de limites especificados.

Como já vimos, a justificação é um processo de variação da taxa de um sinal digital, numa maneira controlada, de modo que o sinal concorda com uma taxa diferente da sua própria taxa inerente, sem que haja perda de informação.

Este princípio foi aplicado no multiplex de 2ª ordem e pode ser aplicado nos multiplex de 3ª e 4ª ordem.

Uma importante exigência a ser considerada é que, quando

do da multiplexação de sinais plesíocronos, se a perda de informação deve ser evitada, o multiplex deve gerar um número suficiente de janelas de tempo digitais à sua saída, para acomodar tributários que estão operando acima de sua frequência nominal, embora ainda dentro da tolerância permitida. Para cada nível da hierarquia, mostrada na Fig. II.1.1, um formato de quadro é definido com um número fixo de janelas de tempo, para conter

- a) o sinal de alinhamento de quadro,
- b) informações tributárias (em número igual para cada tributário),
- c) dígitos de justificação (um para cada tributário)
e
- d) dígitos de controle de justificação (em número igual para cada tributário).

O sinal de alinhamento de quadro define o início de cada quadro e, desde que o quadro tenha um formato fixo, define a posição de cada janela de tempo digital do quadro. Cada uma das janelas de tempo de dígito de justificação pode ser usada para carregar um bit de informação de um tributário, ou pode transportar um dígito redundante (dígito de inserção). O conteúdo de cada uma das janelas de tempo de dígitos de justificação (isto é, se contém, ou não, um bit de informação de um tributário) é sinalizado para o equipamento demultiplex distante, por um código contido nas janelas de tempo dos dígitos de controle de justificação.

Portanto, embora o quadro contenha um número fixo de janelas de tempo, ele não contém necessariamente um número fixo de bits de informação dos tributários. Por este meio, variações nas taxas de bit do tributário podem ser acomodadas.

II.4 - O formato de quadro do sistema MCP de 2^a ordem

As estruturas de quadro usadas na hierarquia de multiplex digital fazem com que a operação de cada estágio de mul

tipl^{ex}ação seja independente de quaisquer sinais ou informação contida nas entradas digitais de ordem inferior, a serem multi^{pl}exadas.

Para que isto seja obtido, todos os dígitos extras e xigidos com propósitos de alinhamento de quadro e controle de justificação são incluídos nos formatos de quadro para cada es^tágio de multiplexação, como já foi descrito.

Devido à necessidade de se introduzir esses dígitos extras, a frequência do canal tributário sincronizado será um pouco maior que a frequência do mesmo, antes da multiplexação, ou seja,

$$f_m > f$$

onde,

f_m = frequência do canal tributário sincronizado (pronto para a multiplexação)

f = frequência do canal tributário

A frequência de linha do multiplex será dada por:

$$F = 4f_m$$

que é a frequência dos canais tributários sincronizados, já mul^{ti}plexados.

O formato de quadro utilizado neste trabalho e padroⁿizado pela CCITT, através da recomendação G 742, está mostrado na Fig. II.4.1.

Cada quadro é dividido em 4 sub-quadros (A,B,C,D), ca^{da} um consistindo de 212 janelas de tempo. Das 848 janelas de tempo do quadro, 24 são utilizadas para dígito de controle e as demais para dígitos de informação. O entrelaçamento dos ca^{na}is é feito bit por bit de cada canal. Os 10 primeiros bits do quadro formam a palavra de sincronismo de quadro (ou alinhamen^{to}). Os 2 bits seguintes são bits de serviço. Esse grupo de 12 bits é dividido em 3 sub-grupos F_1 , F_2 e F_3 (ver Capítulo se^guinte).

Os números 1, 2, 3 e 4 indicam os 4 canais tributários. Os grupos de 4 bits D_1 , D_2 e D_3 formam as palavras de justifi^{ca}ção de cada canal. Portanto, é 3 o número de dígitos de con^trole de justificação, por canal.

Se

$$D_{1X} = D_{2X} = D_{3X} = 1 \text{ ————— } D_{4X} = \text{bit de inserção}$$

$$D_{1X} = D_{2X} = D_{3X} = 0 \text{ ————— } D_{4X} = \text{bit de informação}$$

onde X identifica cada canal tributário (X = 1, 2, 3 ou 4).

Com o formato de quadro apresentado na Fig.II.4.1 , podemos definir certos parâmetros.

- Frequência de Linha (F) = 8,448 MHz $\pm$ 250 Hz (30 ppm)
- Frequência de Canal (f) = 2,048 MHz $\pm$ 100 Hz (50 ppm)
- Número de dígitos, ou comprimento de quadro (D) =
= 848 bits
- Taxa de quadro (Q) = $\frac{8,448}{848} = 9,962 \text{ KHz}$
- Taxa entre dígitos de informação e dígitos de controle (n) =
 $= \frac{824}{24} = 34,333$ I = nº máximo de dígitos de informação
X = nº de canais tributários
- Taxa de canal normalizada (f_n) =
 $= 2,048 \times \frac{35,333}{34,333} = 2,1076 \text{ MHz}$
- Taxa normalizada de todos os canais (F_n) =
 $= 2,1076 \times 4 = 8,43060 \text{ MHz}$
- Frequência de inserção fixa (F_s) = 8,448 - 8,4306 = 17,400 KHz
(justificação positiva)

Todos os dígitos do canal tributário se constituem em dígitos de informação para o multiplex.

A taxa máxima que pode ser aceita à entrada do multiplex, é aquela calculada se as janelas de bits de justificação transportassem somente dígitos de informação. Logo,

$$M_{in} = \frac{F.I}{D.X} = \frac{8,448 \times 824}{848 \times 4} = 2052,226 \text{ KHz} \quad (\text{II.4.1})$$

Como vimos no Ítem II.2, para S = 0, teremos

$$f_I + f_q = M_{in} = 2052,226 \text{ KHz}$$

Como é enviado um bit de justificação por quadro e por canal, f_q , a taxa máxima do bit de justificação, é igual à taxa de quadro

$$f_q = 9,962 \text{ KHz} \quad (\text{taxa máxima de justificação})$$

$$\text{Portanto, } f_I = 2042,264 \text{ KHz}$$

$$\text{Temos então, que } f_I < f_{min} = 2,048 \text{ MHz} - 100 \text{ Hz}$$

$$f_I + f_q > f_{max} = 2,048 \text{ MHz} + 100 \text{ Hz}$$

Com a escolha adequada de S , a equação (II.2.1) pode ser verificada.

A taxa média na qual uma janela de tempo de dígito de justificação transporta um bit de inserção (dado redundante), é chamada taxa de justificação (f_s) e é igual à diferença entre a taxa máxima que pode ser aceita à entrada do multiplex e a taxa do canal tributário(f).

$$f_s = \frac{I F}{D X} - f \quad (\text{II.4.2})$$

Em um sistema multiplex que se utiliza de justificação positiva, M_{in} deve ser maior que f , quando a tolerância da taxa do sinal multiplexado e a tolerância da taxa do canal tributário estão em suas direções mais adversas; ou, como vimos na Sec. II.2, $f_I + f_q > f$.

Define-se por razão de justificação S , a razão entre a taxa de justificação e a taxa máxima de justificação.

O valor de S é dado por

$$S = \left(\frac{I F}{D X} - f \right) / \frac{F}{D}$$

que se reduz a

$$S = \frac{I}{X} - \frac{Df}{F} \quad (\text{II.4.3})$$

O valor de S pode variar entre 0 e 1, como vimos na Sec. II.2. Na prática, existem vantagens em se restringir S a uma pequena faixa de valores, significando que a faixa de controle de justificação fornecida é muito maior que aquela exigida para acomodar as tolerâncias de taxa de dígitos.

Na equação (II.4.1) I, X e D são valores fixos, mas f e F variam dentro das tolerâncias permitidas,

$$\begin{array}{ccccc} f_{\min} & \longleftarrow & f_{\text{nominal}} & \longrightarrow & f_{\max} \\ 2,048 \text{ MHz} - 100 \text{ Hz} & & 2,048 \text{ MHz} & & 2,048 \text{ MHz} + 100 \text{ Hz} \end{array}$$

$$\begin{array}{ccccc} F_{\min} & \longleftarrow & F_{\text{nominal}} & \longrightarrow & F_{\max} \\ 8,448 \text{ MHz} - 250 \text{ Hz} & & 8,448 \text{ MHz} & & 8,448 \text{ MHz} + 250 \text{ Hz} \end{array}$$

Portanto, da equação (II.4.3) podemos calcular os valores máximo, mínimo e nominal da razão de justificação S:

$$S_{\min} = 0,408 ; S_{\text{nom}} = 0,424 ; S_{\max} = 0,448$$

Logo, para a taxa de justificação, obtemos

$$f_S(\text{MAX}) = S_{\max} \cdot 9,962 = 4,514 \text{ KHz}$$

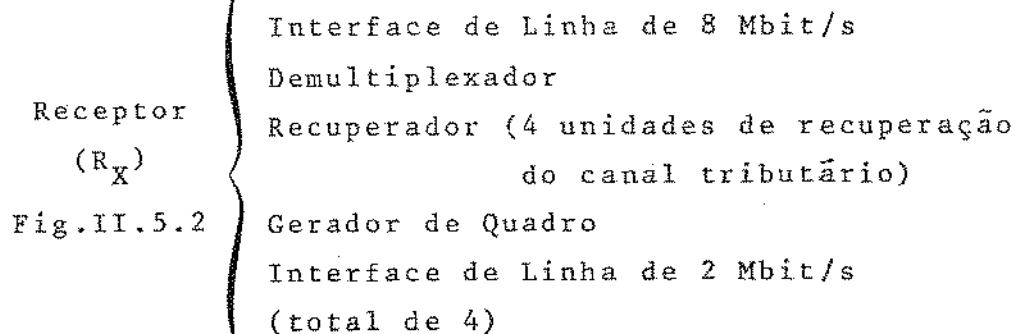
$$f_S(\text{NOM}) = S_{\text{nom}} \cdot 9,962 = 4,226 \text{ KHz}$$

$$f_S(\text{MIN}) = S_{\min} \cdot 9,962 = 4,185 \text{ KHz}$$

II.5 - O sistema MCP de 2^a ordem

Podemos dividir o sistema MCP de 2^a ordem da seguinte maneira:

Transmissor	}	Interface de Linha de 2 Mbit/s (total de 4)
(T _x)		Sincronizador (4 unidades de sincronismo)
Fig. II.5.1		Multiplexador
		Gerador de Quadro
		Oscilador Mestre
		Interface de Linha de 8 Mbit/s



Existem quatro interfaces de linha de 2 Mbit/s, uma para cada canal tributário. O trem de pulsos bipolar proveniente de um sistema MCP de 1ª ordem entra numa Interface de linha. Na saída desta, temos o trem de dados na forma bipolar e o relógio recuperado de 2,048 Mbit/s que é então usado para escrever os dados numa memória elástica de 8 bits, de uma unidade de sincronismo. Chamaremos de unidade tributária transmissora o conjunto de uma interface de linha de 2 Mbit/s e uma Unidade de Sincronismo. Os dados são lidos da memória elástica através da OCL, a uma taxa instantânea de 2,112 Mbit/s, com intervalos onde ocorrem bits de não-informação, no quadro.

Cada unidade de sincronismo envia para o multiplexador, por caminhos diferentes, o trem de dados sincronizado do canal tributário correspondente e os dígitos de controle de justificação (código de dados).

A palavra de sincronismo de quadro e os bits de serviço (H_1 e H_2) são escritos nas janelas de tempo correspondente no multiplexador, tornando possível a operação do transmissor, mesmo que uma unidade tributária seja removida para manutenção.

A unidade de multiplexação comum (multiplexador) realiza o entrelaçamento, bit a bit, dos quatro sinais de 2,112 Mbit/s síncronos, um de cada unidade tributária, produzindo o trem de dados binário de 8,448 Mbit/s que é, então, transformado em bipolar, pela interface de linha transmissora, e enviado ao receptor distante.

O gerador de quadro distribui as ondas de controle temporal comuns às unidades tributárias, para definir a taxa de relógio do multiplex e as posições da palavra de sincronismo de quadro, dos códigos de dados e das janelas de tempo dos dígitos de justificação, possibilitando deste modo, às unidades

tributárias, entregar esses sinais ao multiplexador, em fases idênticas.

No terminal receptor distante, o sinal bipolar de 8,448 Mbit/s entra na interface de linha receptora que, à sua saída, fornece o trem de dados binário e o relógio do sistema MCP de 2^a ordem recuperado. Esse relógio será utilizado pelo gerador de quadro do receptor para produzir as ondas de tempo da operação de demultiplexação.

A palavra de sincronismo de quadro é detetada pelo demultiplexador para que este possa desentrelaçar, bit a bit, os quatro sinais de 2,112 Mbit/s e distribuí-los para as suas respectivas unidades tributárias de recepção. Chamamos de unidade tributária receptora, o conjunto constituído por um circuito recuperador de canal e uma interface de linha transmissora do sistema MCP de 1^a ordem.

Assim como no transmissor, sinais de controle de tempo comuns são distribuídos às unidades tributárias receptoras para indicar as posições da janela de tempo do dígito de justificação, dos dígitos do código de dados e da palavra de sincronismo de quadro.

Cada um dos quatro circuitos recuperadores de canal contém um detetor de código de justificação (código de dados), que possibilita a determinação dos conteúdos das janelas de tempo dos dígitos de justificação; somente os dígitos de informação são introduzidos na memória elástica de 8 bits e os dígitos da palavra de sincronismo de quadro e de controle de justificação, também são descartados neste estágio.

Um P.L.L. é usado para recuperar o relógio do sistema MCP de 1^a ordem e sua referência é obtida da OCE. Esta contém pulsos somente nas posições correspondentes aos dígitos de informação e, portanto, tem uma taxa média igual àquela do canal tributário de entrada distante.

O canal tributário de 2,048 Mbit/s, na saída do circuito recuperador, é enviado à interface de linha transmissora de 2 Mbit/s, que o transforma em sinal bipolar, transmitido na linha do sistema MCP de 1^a ordem. A IL também recebe o relógio

de 2,048 Mbit/s obtido pelo P.L.L.

Nos Capítulos seguintes, trataremos da implementação dos circuitos do multiplexador, gerador de quadro e oscilador mestre, objetivos principais deste trabalho.

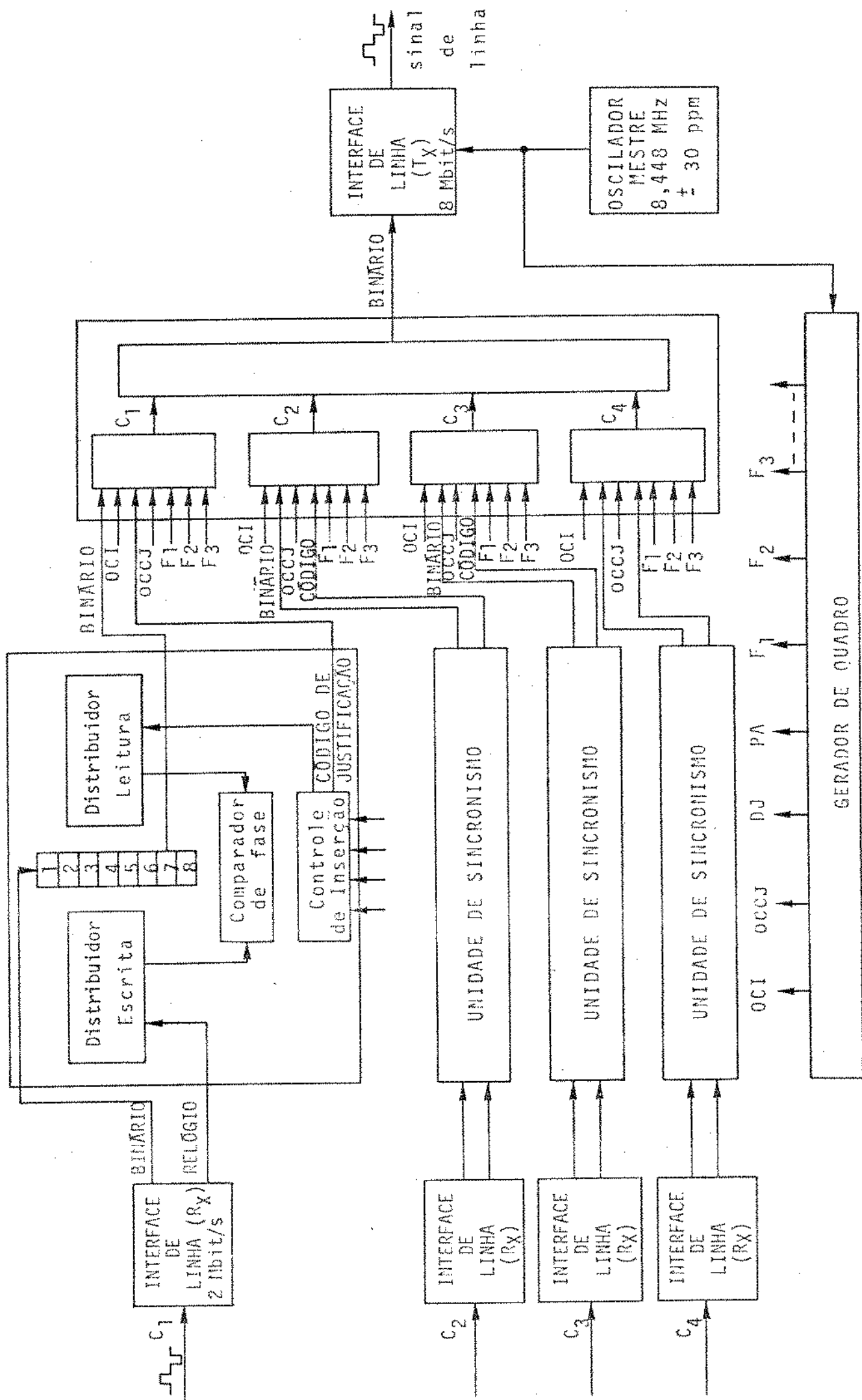


Fig.11.5.1 - Diagrama em blocos do Transmissor do Sistema MCP de 2ª ordem

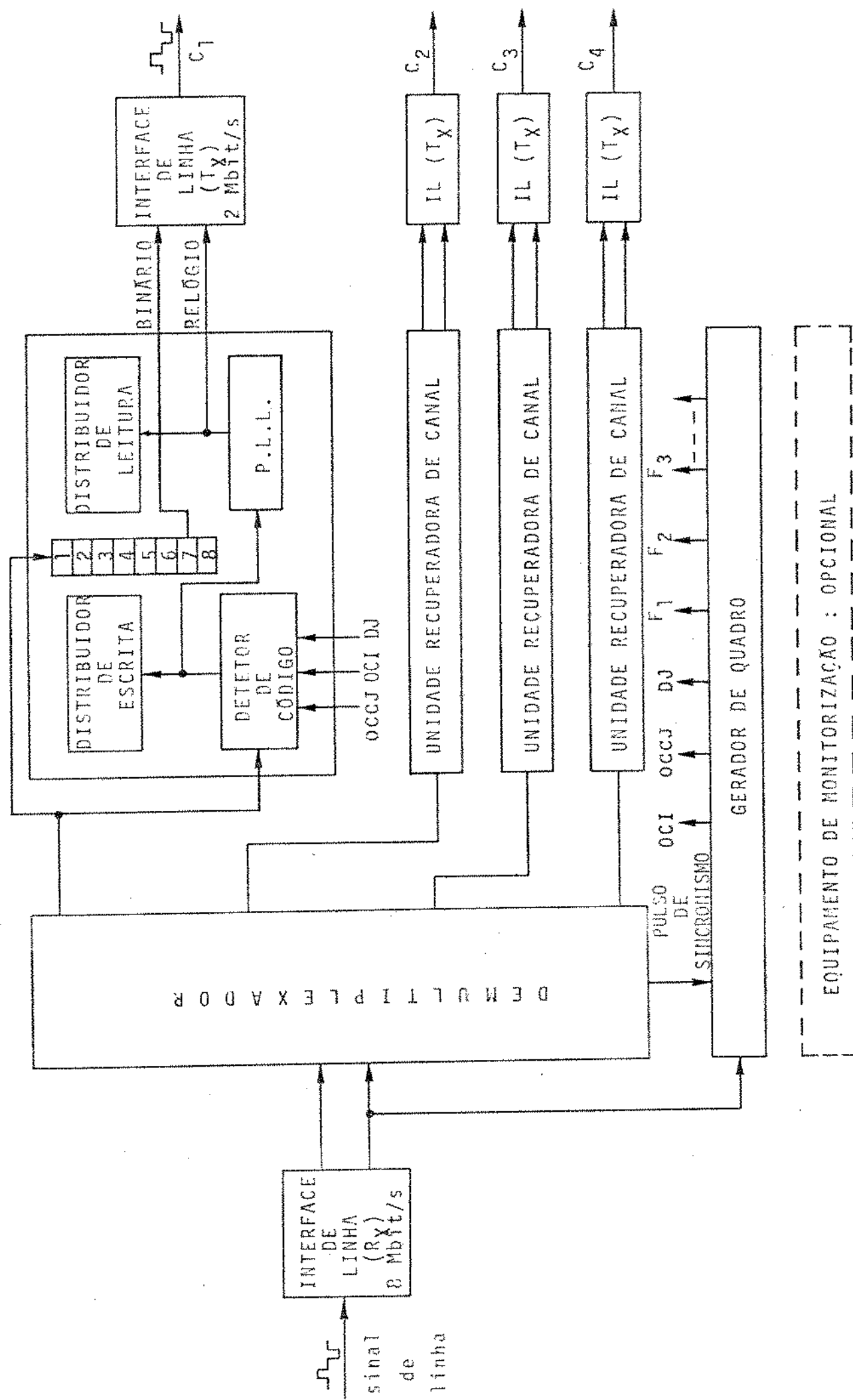


Fig.II.5.2 - Diagrama em blocos do Receptor do Sistema MCP de 2ª ordem

CAPÍTULO III

Projeto do Gerador de Quadro e do Multiplexador

III.1 - Introdução {R1}

Neste capítulo trataremos do projeto e construção do gerador de quadro do transmissor e do multiplexador. Como vimos no capítulo anterior, a função do gerador de quadro é produzir todas as ondas de controle de tempo necessárias para a operação do sistema.

Este circuito gerador de ondas de controle de tempo (OCT) deverá fornecer os sinais temporais necessários para que possamos construir o formato de quadro mostrado na Fig.II.5 do capítulo anterior. O método do projeto de um gerador de quadro (GQ) baseia-se no fato de que cada janela de tempo do quadro deve ser determinada pela combinação de diversas variáveis lógicas. Portanto, deve ser feita uma análise detalhada do formato de quadro e tentar obter um conjunto de sinais digitais que possibilite, através de combinações lógicas, a identificação, no tempo, de cada janela de tempo do quadro. Ou seja, deve ser construída uma tabela da verdade do quadro do sistema MCP de 2^a ordem, através de um grupo de variáveis lógicas (sinais lógicos). Para isso foram projetados diversos contadores. Após a obtenção da tabela da verdade, qualquer OCT poderá ser implementada através de uma combinação lógica.

A técnica utilizada para a realização da multiplexação consiste em se construir um formato de quadro de canal, na taxa de 2,112 Mbits/s, de estrutura semelhante ao quadro de taxa 8,448 Mbits/s. Esta operação será feita por um circuito denominado montador de canal. Portanto, cada trem de dados sincronizado, será colocado na sequência indicada pelo formato de quadro de canal, juntamente com a palavra de sincronismo de quadro e os dígitos de controle de justificação. Esses quatro canais sincronizados entram, paralelamente, num circuito sequenciador que, à sua saída, fornecerá o trem de dados binário, à taxa de 8,448 Mbits/s.

O gerador de quadro e o multiplexador serão projetados usando-se, somente, circuitos integrados (TTL). Portanto, todo o projeto é digital, e, neste caso, um certo procedimento

deve ser seguido. É esse procedimento que explicaremos a se guir.

III.2 - Projeto de Circuitos Digitais {R2}

Felizmente , circuitos integrados têm parâmetros ex tremamente bem especificados e é possível, portanto, avaliar -
-se a operação de um circuito que contenha muitos CI's, bem an tes do circuito ser montado. Em verdade diz-se que, desde que o projetista tenha verificado todas as informações, a ele for necidas, a cerca de cada CI, seu circuito completo sempre irá funcionar; do contrário, algum erro terá sido cometido.

A montagem apressada do circuito digital deve ser e vitada por duas razões:

- 1) Erros encontrados nos cartões levam um longo tempo para se rem corrigidos. É mais rápido mover-se um fio de um CI para outro, do que corrigir uma falha num circuito já impresso e mais rápido ainda corrigir-se a mesma falha num diagrama do circuito.
- 2) Mesmo que um circuito montado precocemente funcione, não e xistem garantias de que esse projeto irá funcionar com com ponentes semelhantes, no mercado, mas de tolerâncias dife rentes.

Sugere-se o seguinte procedimento, para a construção de um circuito digital:

- a) Verificar as informações a respeito dos componentes, forne cidas pelo fabricante. Os seguintes parâmetros têm uma in fluência primordial:
 - 1) Frequência máxima (de Flip-Flops, principalmente);
 - 2) Tempo de atraso de propagação;
 - 3) Corrente de fonte (I_{cc});
 - 4) Fan out;
 - 5) Níveis lógicos (se componentes discretos também são uti lizados).

Os itens 1, 2 e 3 são usados bem no princípio do de senvolvimento do projeto, a fim de se escolher a tecnologia de

componente que melhor satisfaça as condições de operação do e quipamento (frequência de operação) e atinja as metas de consumo de potência.

- b) Projetar as funções lógicas e os circuitos combinacionais.
- c) Traçar um diagrama de tempo, sem atraso de propagação, e ve rificar se as ondas de tempo obtidas estão corretas.
- d) Tentar minimizar o número de componentes e introduzir as mo dificações necessárias.
- e) Verificar o fan-out de todas as saídas lógicas e rearranjar o circuito, caso algum fan-out tenha sido excedido.
- f) Verificar a operação dinâmica do circuito proposto, traçando -se um diagrama de tempo que mostre os atrasos de propagação, máximo e mínimo, de cada dispositivo.

Em alguns casos, é necessário supor um valor mínimo de atraso de propagação, devido a não especificação do fabri cante. Este valor mínimo deve ser utilizado nos diagramas de tempo e, mais tarde, ser introduzido nas especificações de com ponente apresentadas ao fabricante.

Todos esses itens devem dar origem a um circuito di gital projetado "no papel". Uma análise desse circuito consti tui-se numa análise teórica do projeto. Feita essa análise e tendo-se obedecidas todas as exigências, passa-se para a fase de implementação do circuito projetado. É grande a probabilida de de que o circuito construído opere dentro dos padrões defi nidos pelo projetista.

Necessitaremos considerar o seguinte, na análise teó rica:

- a) a produção de pulsos espúrios, que causam um falso chavea mento (clocking) dos flip-flops;
- b) que os pulsos fornecidos aos flip-flops permitam um tempo , suficientemente longo, de armação (set up time) e retenção (hold time);
- c) que as larguras dos pulsos de "clock", "clear" e "preset" sejam suficientemente longos.

III.3 - O Gerador de Quadro

O gerador de quadro pode ser dividido, basicamente, em duas partes: os contadores e o circuito combinacional.

Os contadores geram a tabela da verdade do quadro do sistema MCP de 2^a ordem, ou seja, às saídas desses contadores, estarão disponíveis sinais digitais que, através de lógicas combinacionais apropriadas, poderão identificar cada janela de tempo da estrutura de quadro. Evidentemente, para a operação do sistema, não é necessária a identificação de cada dígito do quadro.

O circuito combinacional é a parte do gerador de quadro que produzirá as ondas de controle do transmissor, através de funções lógicas que utilizam os sinais digitais dos contadores como variáveis lógicas.

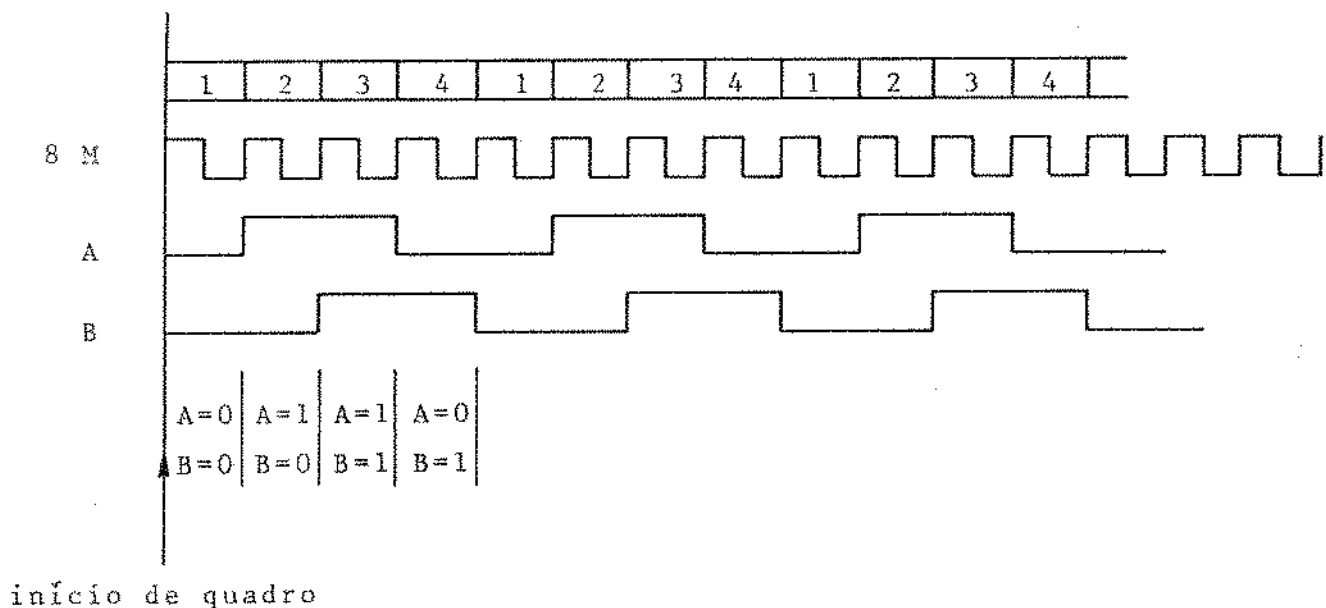
III.3.1 - Os contadores

Antes de se implementar os contadores, é necessário fazer-se uma análise do formato de quadro, a fim de se obter sinais digitais que possam formar a tabela da verdade do mesmo.

O formato de quadro possui quatro subquadros (A, B, C e D), cada um com 212 bits. Como temos quatro canais tributários, cada subquadro terá 53 grupos de quatro dígitos, cada um correspondendo a cada canal tributário. Essa divisão numérica parece ser, portanto, a chave para a obtenção dos sinais digitais (variáveis lógicas) que irão compor a tabela da verdade.

A identificação de cada bit de um grupo de quatro bits pode ser feita, construindo-se um divisor por quatro da frequência de 8,448 Mbits/s. Esse divisor (contador) iria gerar dois sinais na frequência de 2,112 Mbits/s, mas convenientemente defasados.

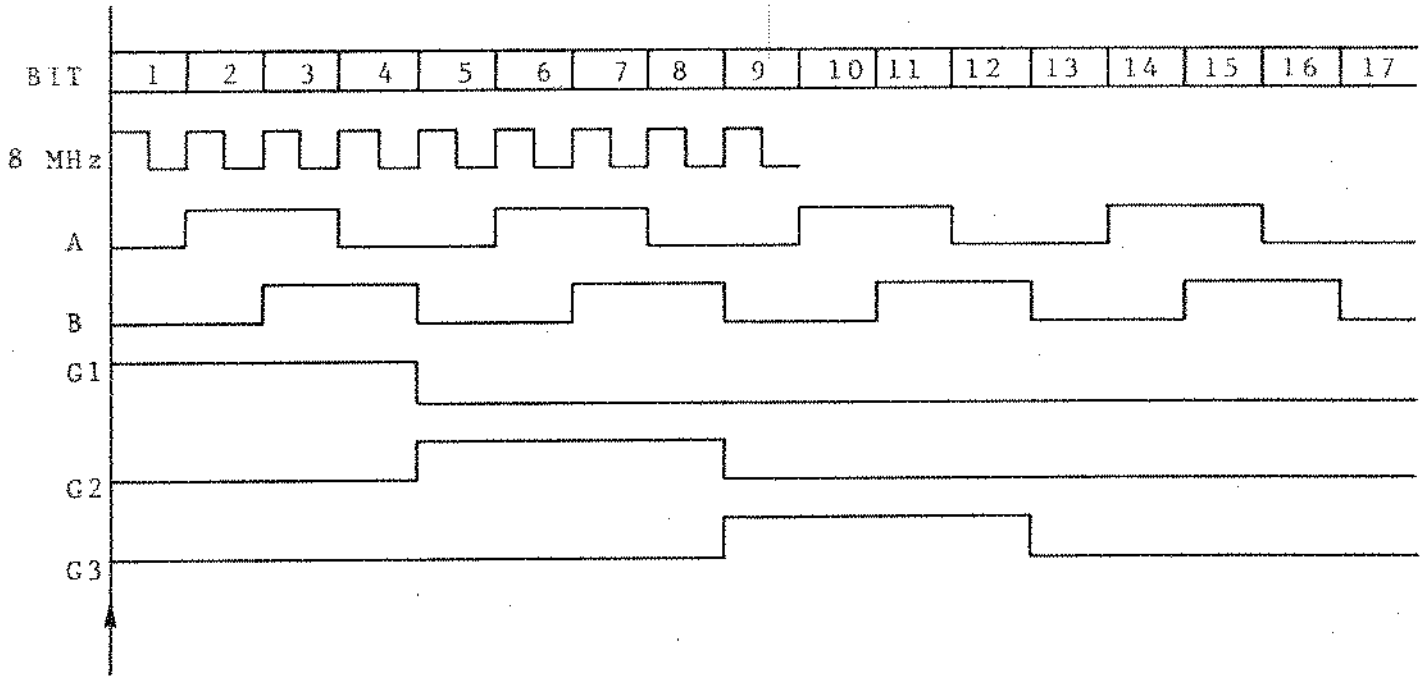
A Fig.III.3.1 mostra esses sinais defasados e a função lógica de cada bit do grupo de quatro bits.



$$\begin{aligned} \text{BIT 1} &= \bar{A} \cdot \bar{B} = \bar{A} \text{ AND } \bar{B} \\ \text{BIT 2} &= A \cdot \bar{B} = A \text{ AND } \bar{B} \\ \text{BIT 3} &= A \cdot B = A \text{ AND } B \\ \text{BIT 4} &= \bar{A} \cdot B = \bar{A} \text{ AND } B \end{aligned}$$

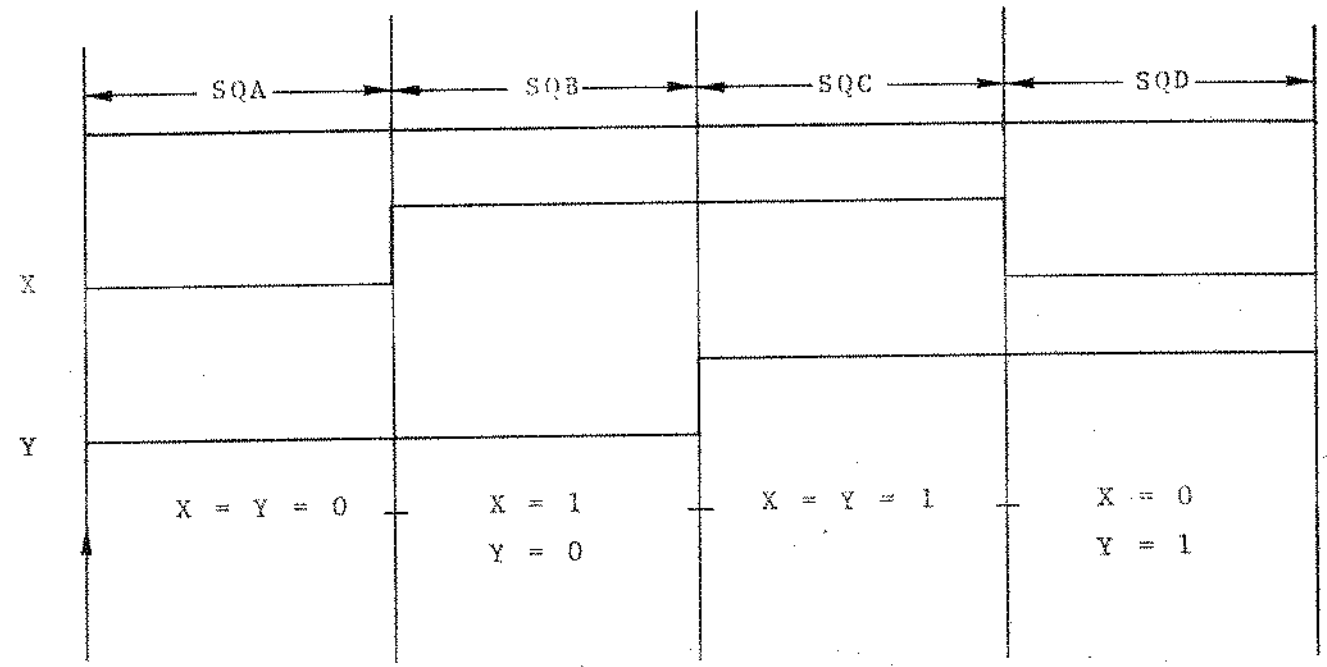
FIG.III.3.1

Agora, um contador módulo 53 poderia gerar sinais digitais que, com uma certa combinação lógica, identificaria cada grupo de 4 bits de um subquadro, como veremos adiante. Com a combinação lógica das saídas dos contadores módulo 4 e módulo 53, podemos identificar cada bit de um subquadro (ver Fig.III.3.2), mas ainda não conseguimos distinguir os subquadros. Para se obter essa distinção, um processo análogo ao da identificação de cada bit de um grupo de quatro bits, pode ser utilizado. A Fig.III.3.2 mostra as ondas X e Y que, convenientemente combinadas, identificam cada subquadro. Convém lembrar que todas as identificações são temporais.



$$\text{BIT } 5 = \bar{A} \cdot \bar{B} \cdot (G2)$$

Fig.III.3.2



início de quadro

Fig.III.3.3

O contador síncrono Johnson/Ring

Um dos problemas mais frequentes na construção dos divisores (contadores) é o aparecimento de pulsos espúrios.

Para superar este problema, sugere-se a construção conhecida como contador síncrono Johnson/Ring. Na verdade, trata-se de um simples "Shift Register" realimentado, o que o torna um contador cíclico módulo 4. A Fig. III.3.4 mostra o esquema do divisor por 4 construído. Os flíp-flops JK são sensíveis à borda de descida do relógio. O CI utilizado foi o 74LS107 cujas especificações estão mostradas em folha anexa, no fim deste trabalho.

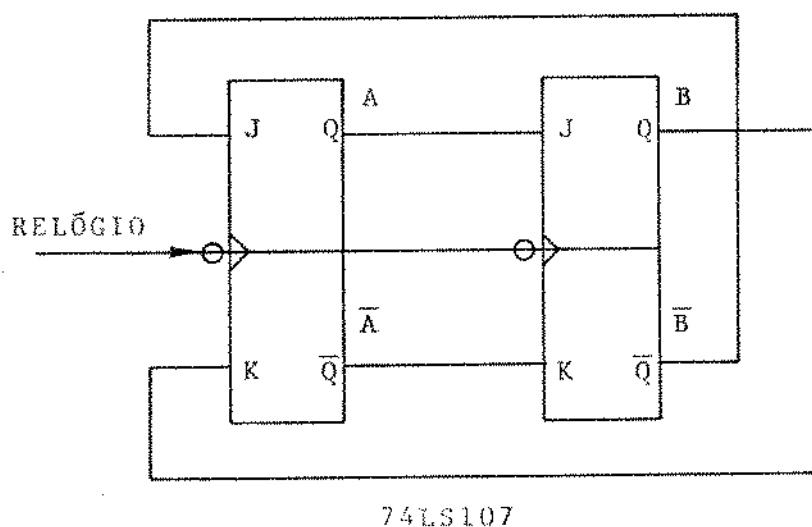


TABELA DA VERDADE

ESTADO	A	B
0	0	0
1	1	0
2	1	1
3	0	1

Fig.III.3.4

O contador síncrono Johnson/Ring módulo 4

Vamos supor que o estado inicial do contador é o estado zero ($A=B=0$). Portanto, $J_1 = 1$, $K_1 = 0$, $J_2 = 0$, $K_2 = 1$, onde o índice 1 indica o primeiro FF (o da esquerda) e 2 o segundo FF (o da direita). Após a descida do relógio, ou seja, da transição do nível lógico 1 para o nível lógico 0, teremos $A=1$ e $B=0$.

que pode ser verificado da tabela da verdade de um FF-JK, mostrada em folha anexa. A cada descida do relógio e recorrendo-se à tabela da verdade do FF-JK, os estados do contador poderão ser determinados.

O contador módulo 53 (divisor por 53)

Precisamos construir um contador cíclico com 53 estágios de contagem. Felizmente, existe disponível no mercado, um CI que é um contador binário síncrono de 4 bits programável, ou seja, podemos obter qualquer valor de contagem, aplicando às suas entradas de dados, os níveis lógicos (1 ou 0) apropriados. Esse CI é o 74LS163. Cada CI pode contar até 16 estágios, pois é um contador de 4 bits ($2^4 = 16$). Mas com a combinação de dois CI's LS163, podemos obter um contador de até 256 estágios, ou seja, um contador de 8 bits ($2^8 = 256$).

A descrição do componente LS163 é apresentada nos manuais dos fabricantes (ver no fim deste trabalho).

Para a implementação do contador módulo 53, foram utilizados dois CI's 74LS163, em cascata. A cada 16 estágios de contagem do primeiro chip, é transmitido um pulso deste para o segundo chip, mudando o estado deste último. Portanto, o estado do segundo chip se mantém constante durante 16 estágios do primeiro CI. Com isto, podemos obter um contador de 8 bits, cuja tabela da verdade está apresentada na tabela T.1, de maneira truncada, por motivos práticos.

O término da contagem é obtido quando ocorre um pulso na saída "Ripple Carry" (pino 15) do 2º chip. Observando-se a tabela T.1, concluímos, então, que o último estágio de contagem é o de nº 240, pois é neste estágio que ocorre, pela primeira vez, um pulso na saída "ripple carry" do 2º chip. Como queremos um contador de 53 estágios, retrocedendo este número de estágios, a partir do nº 240, obtemos como estado

T.1 - Tabela Verdade de um contador de 8 bits

E	C1	C2	C3	C4	D1	D2	D3	D4
0	0	0	0	0	0	0	0	0
1	1	0	0	0	0	0	0	0
2	0	1	0	0	0	0	0	0
3	1	1	0	0	0	0	0	0
4	0	0	1	0	0	0	0	0
5	1	0	1	0	0	0	0	0
6	0	1	1	0	0	0	0	0
...	...	...	...	...	...	...	...	...
15	1	1	1	1	0	0	0	0
16	0	0	0	0	1	0	0	0
17	1	0	0	0	1	0	0	0
18	0	1	0	0	1	0	0	0
...	...	...	...	...	...	...	...	...
31	1	1	1	1	1	0	0	0
32	0	0	0	0	0	1	0	0
...	...	...	...	...	...	...	...	...
...	...	...	...	...	...	...	...	...
188	0	0	1	1	1	1	0	1
...	...	...	...	...	...	...	...	...
239	1	1	1	1	0	1	1	1
240	0	0	0	0	1	1	1	1
...	...	...	...	...	...	...	...	...
...	...	...	...	...	...	...	...	...
255	1	1	1	1	1	1	1	1

E = estado ou estágio de contagem

C1, C2, C3, C4 → saídas do 1º chip

D1, D2, D3, D4 → saídas do 2º chip

inicial do contador, o correspondente ao nº 188. Portanto, devemos programar o contador, de modo que a contagem se inicie no estágio nº 188, onde as saídas de dados dos dois chips, devem estar nos seguintes níveis lógicos:

SAÍDA	C1	C2	C3	C4	D1	D2	D3	D4
N.LÓGICO	0	0	1	1	1	1	0	1

Com isto, devemos manter as entradas de dados dos chips, nos seguintes níveis lógicos:

CHIP Nº 1	P3	P4	P5	P6
N. LÓGICO	0	0	1	1
CHIP Nº 2	P3	P4	P5	P6
N. LÓGICO	1	1	0	1

P = pino do chip

Esses dados iniciais serão carregados, quando um pulso de nível baixo aparecer nas entradas "load" de cada chip. Evidentemente, esses dados deverão ser introduzidos, simultaneamente, logo após o término da contagem (ocorrência de um pulso "ripple carry" no 2º chip).

Portanto, o contador irá percorrer as 53 posições da tabela da verdade T.1, desde o estado de nº 188, até o de nº 240, num processo cíclico.

O contador módulo 53 implementado está mostrado na Fig. III.3.5, a seguir.

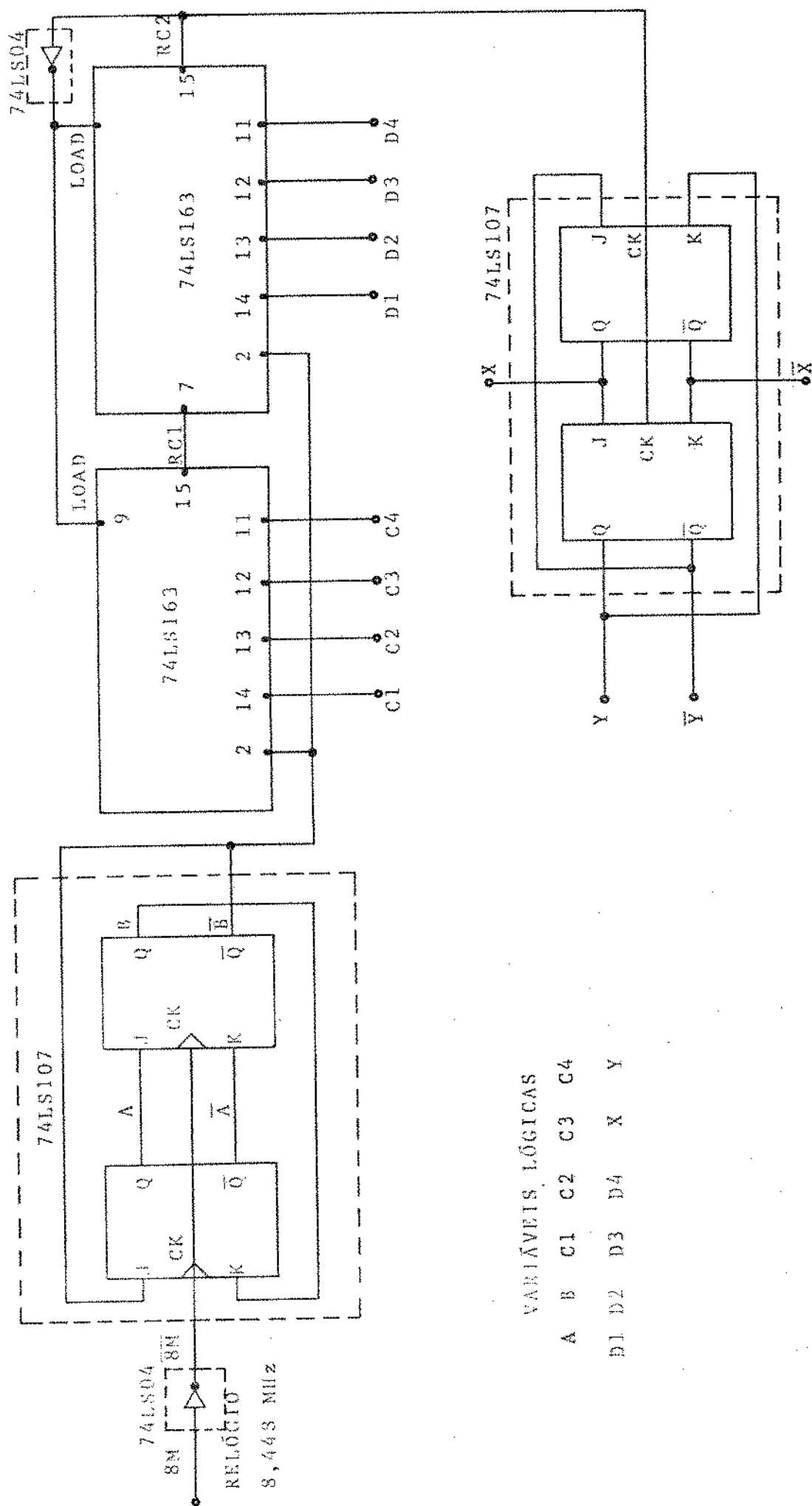


Fig.III.3.6 - Os contadores do gerador de quadro

T.2 - Tabela Verdade do Quadro do MCP de 2^a ordem

JT	A	B	C1	C2	C3	C4	D1	D2	D3	D4	X	Y
1	0	0	0	0	1	1	1	1	0	1	0	0
2	1	0	0	0	1	1	1	1	0	1	0	0
3	1	1	0	0	1	1	1	1	0	1	0	0
4	0	1	0	0	1	1	1	1	0	1	0	0
5	0	0	1	0	1	1	1	1	0	1	0	0
6	1	0	1	0	1	1	1	1	0	1	0	0
7	1	1	1	0	1	1	1	1	0	1	0	0
8	0	1	1	0	1	1	1	1	0	1	0	0
9	0	0	0	1	1	1	1	1	0	1	0	0
10	1	0	0	1	1	1	1	1	0	1	0	0
11	1	1	0	1	1	1	1	1	0	1	0	0
12	0	1	0	1	1	1	1	1	0	1	0	0
13	0	0	1	1	1	1	1	1	0	1	0	0
14	1	0	1	1	1	1	1	1	0	1	0	0
15	1	1	1	1	1	1	1	1	0	1	0	0
16	0	1	1	1	1	1	1	1	0	1	0	0
17	0	0	0	0	0	0	0	0	1	1	0	0
18	1	0	0	0	0	0	0	0	1	1	0	0
19	1	1	0	0	0	0	0	0	1	1	0	0
20	0	1	0	0	0	0	0	0	1	1	0	0
...	...	...	...	...	...	...	...	...	...	...	...	...
208	0	1	1	1	1	1	0	1	1	1	0	0
209	0	0	0	0	0	0	1	1	1	1	0	0
210	1	0	0	0	0	0	1	1	1	1	0	0
211	1	1	0	0	0	0	1	1	1	1	0	0
212	0	1	0	0	0	0	1	1	1	1	0	0
1	0	0	0	0	1	1	1	1	0	1	1	1
2	1	0	0	0	1	1	1	1	0	1	1	1
3	1	1	0	0	1	1	1	1	0	1	1	1
...	...	...	...	...	...	...	...	...	...	...	...	...
211	1	1	0	0	0	0	1	1	1	1	1	1
212	0	1	0	0	0	0	1	1	1	1	1	1
1	0	0	0	0	1	1	1	1	0	1	0	1
2	1	0	0	0	1	1	1	1	0	1	0	1
3	1	1	0	0	1	1	1	1	0	1	0	1
...	...	...	...	...	...	...	...	...	...	...	...	...
211	1	1	0	0	0	0	1	1	1	1	0	1
212	0	1	0	0	0	0	1	1	1	1	0	1
1	0	0	0	0	1	1	1	1	0	1	0	1
2	1	0	0	0	1	1	1	1	0	1	0	1
3	1	1	0	0	1	1	1	1	0	1	0	1
...	...	...	...	...	...	...	...	...	...	...	...	...
211	1	1	0	0	0	0	1	1	1	1	0	1
212	0	1	0	0	0	0	1	1	1	1	0	1

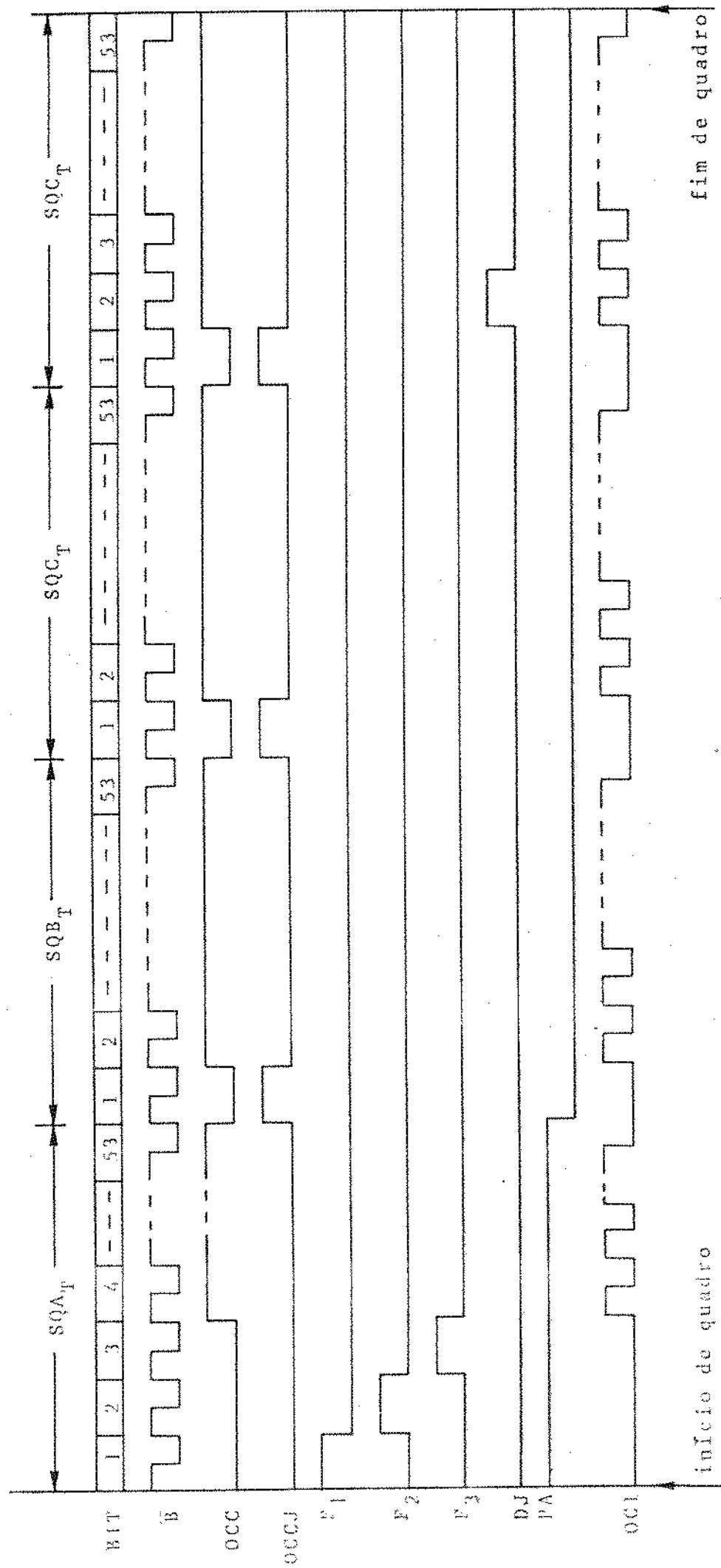
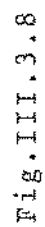


Fig.III.3.7 - Ondas de controle enviadas ao montador de canal



Ondas de controle enviadas ao sequenciador

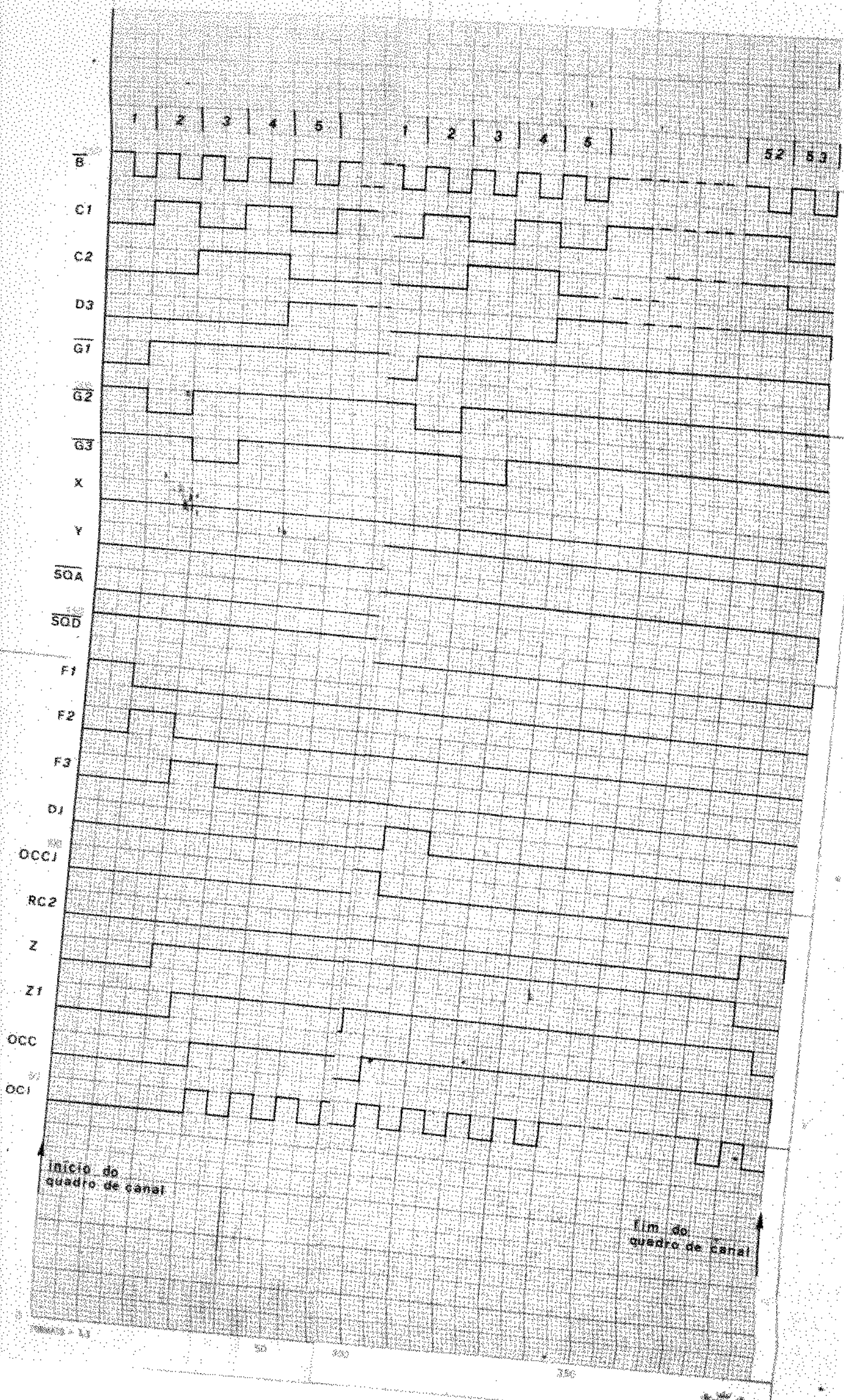
variáveis lógicas da tabela da verdade do quadro do sistema MCP de 2^a ordem, fornecidas pelos contadores. A Fig.III.3.10 mostra o diagrama de tempo, sem atraso de propagação, dos sinais que aparecem ao longo do circuito combinacional. Neste diagrama não estão mostradas as ondas T, U, V e W, pois a obtenção das mesmas é imediata. Toma-se como referência, a onda $\bar{B}$, que serve de relógio para o contador módulo 53. A Fig.III.3.10 representa, em sua extensão, o quadro de um canal tributário sincronizado.

III.4 - O multiplexador

O trem de dados e o código de justificação, enviados através de cada unidade de sincronismo, são introduzidos no montador de canal (um para cada canal tributário), juntamente com as ondas de controle necessárias e os níveis lógicos que irão constituir a palavra de sincronismo de quadro do sistema. A saída do montador de canal temos um trem de dados binário, na sequência de quadro do canal tributário. Os quatro canais assim constituídos, sofrem uma retemporização (retime), para diminuir as regiões de incerteza que surgiram, devido ao acúmulo dos atrasos de propagação ao longo das lógicas combinacionais (ver sec. III.5). Com isto, os canais tributários são introduzidos no sequenciador que, à sua saída, fornece o MCP binário à taxa de 8,448 Mbits/s. Uma nova retemporização é feita, utilizando-se o relógio mestre de 8,448 Mbits/s, a fim de colocar o MCP binário em fase com o mesmo. A Fig.III.4.1 mostra o circuito lógico do multiplexador implementado.

O montador de canal

Para cada canal tributário existe um circuito montador de canal. Este circuito é constituído apenas de um CI, o 74LS54. Na saída do montador de canal teremos uma sequência de dados, no formato de quadro de canal. Primeiramente, devemos analisar como é constituída a palavra de sincronismo de quadro. Vimos na Fig.II.5, que a palavra de sincronismo de quadro (PSQ)



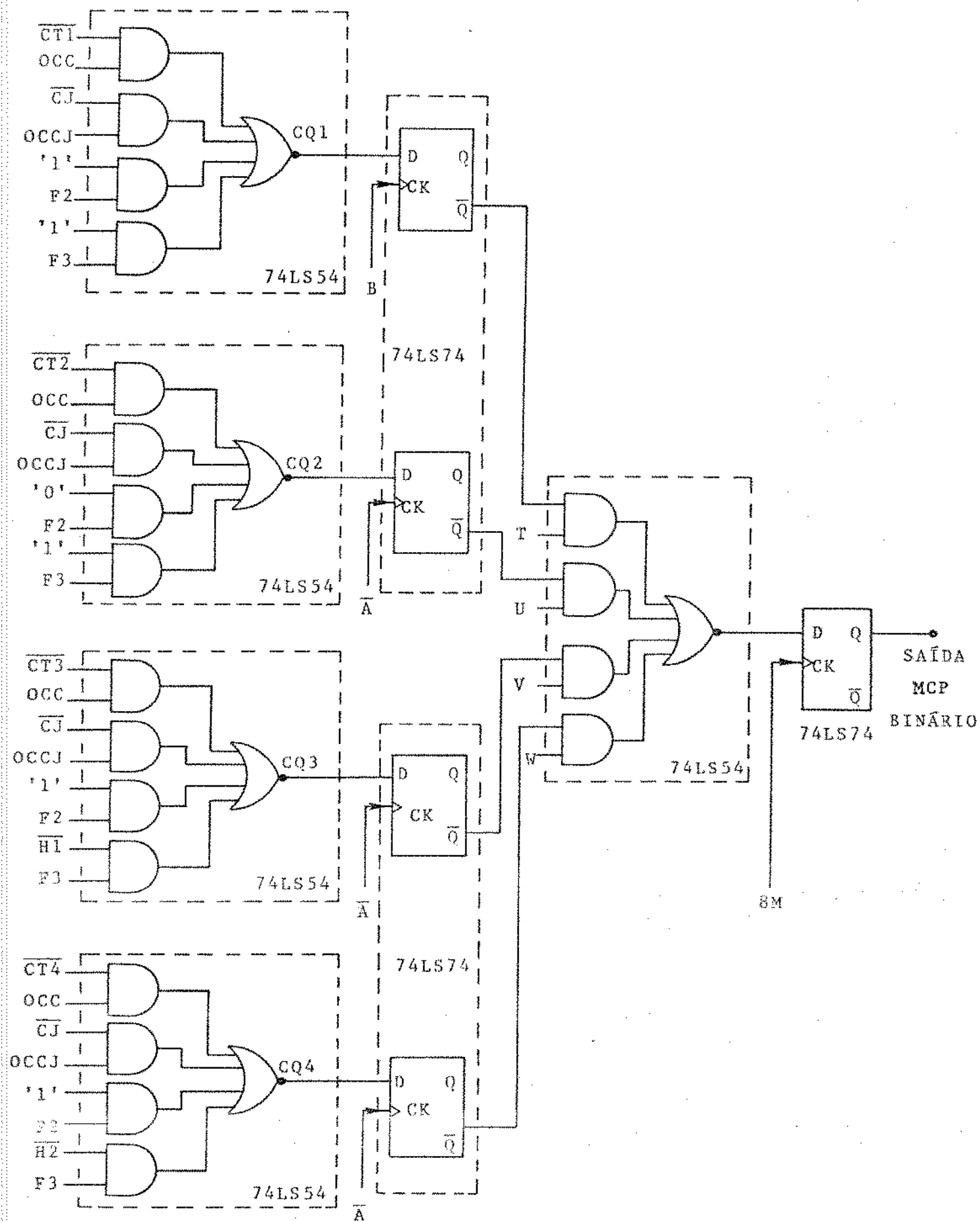


Fig.III.4.1 - O multiplexador implementado

foi dividida em três grupos de quatro bits. Cada bit de um grupo é fornecido por um canal tributário. É na entrada de cada montador que se apresentam os bits que irão constituir a PSQ. A passagem desses bits através do montador de canal é controlada pelas ondas F2 e F3. Os bits do grupo F1 são automaticamente fornecidos, pois quando as entradas das portas "AND" estiverem bloqueadas (todas as ondas de controle estão no nível lógico zero), aparece o nível lógico "1" na saída do chip LS54. Este é o motivo pelo qual todos os quatro bits do grupo F1 da PSQ são escolhidos iguais a "1". Logo, desde a saída do montador de canal (MC) até a obtenção do MCP binário, à taxa de 8,448 Mbits/s, na saída do demultiplexador, não poderá haver nenhuma inversão de dados. Entretanto, o MC produz uma inversão de dados na porta "NOR". Portanto, para que não haja inversão dos canais tributários e as informações que aparecem na saída do multiplexador, as unidades de sincronismo deverão enviar os sinais invertidos (canal tributário sincronizado e códigos de justificação) para o MC (sinais $\overline{CT}_X$ e $\overline{CJ}_X$ — X = canal tributário). A Fig. III.4.2 mostra o diagrama de tempo para o MC do canal tributário CT_1 . A função lógica é dada pela expressão:

$$Y = \overline{CT_1} \cdot OCC + \overline{CJ} \cdot OCCJ + 1 \cdot F2 + 1 \cdot F3$$

Y = saída do montador de canal

O motivo da retemporização feita à saída do montador de canal será compreendido, quando da apresentação dos diagramas de tempo com atraso de propagação (sec. III.5). O diagrama de tempo está mostrado na Fig. III.4.3.

O sequenciador

O sequenciador recebe o trem de dados de cada canal tributário, paralelamente, e fornece, à sua saída, o MCP binário constituído pelos dados dos canais, entrelaçados bit a bit.

É constituído, simplesmente, de um único CI, o 74LS54. A Fig. III.4.4 mostra o diagrama de tempo do sequenciador. A retemporização feita logo após, serve para diminuir as regiões de incerteza do MCP binário.

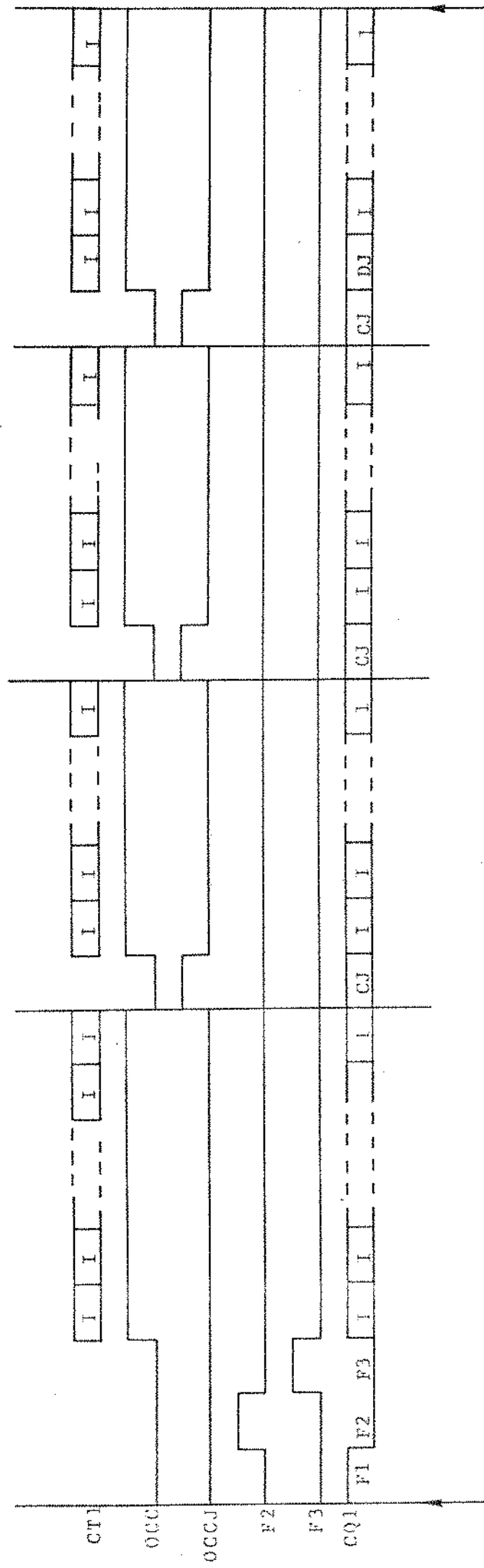


Fig.III.4.2 - O diagrama de tempo do MC do canal tributário CT1

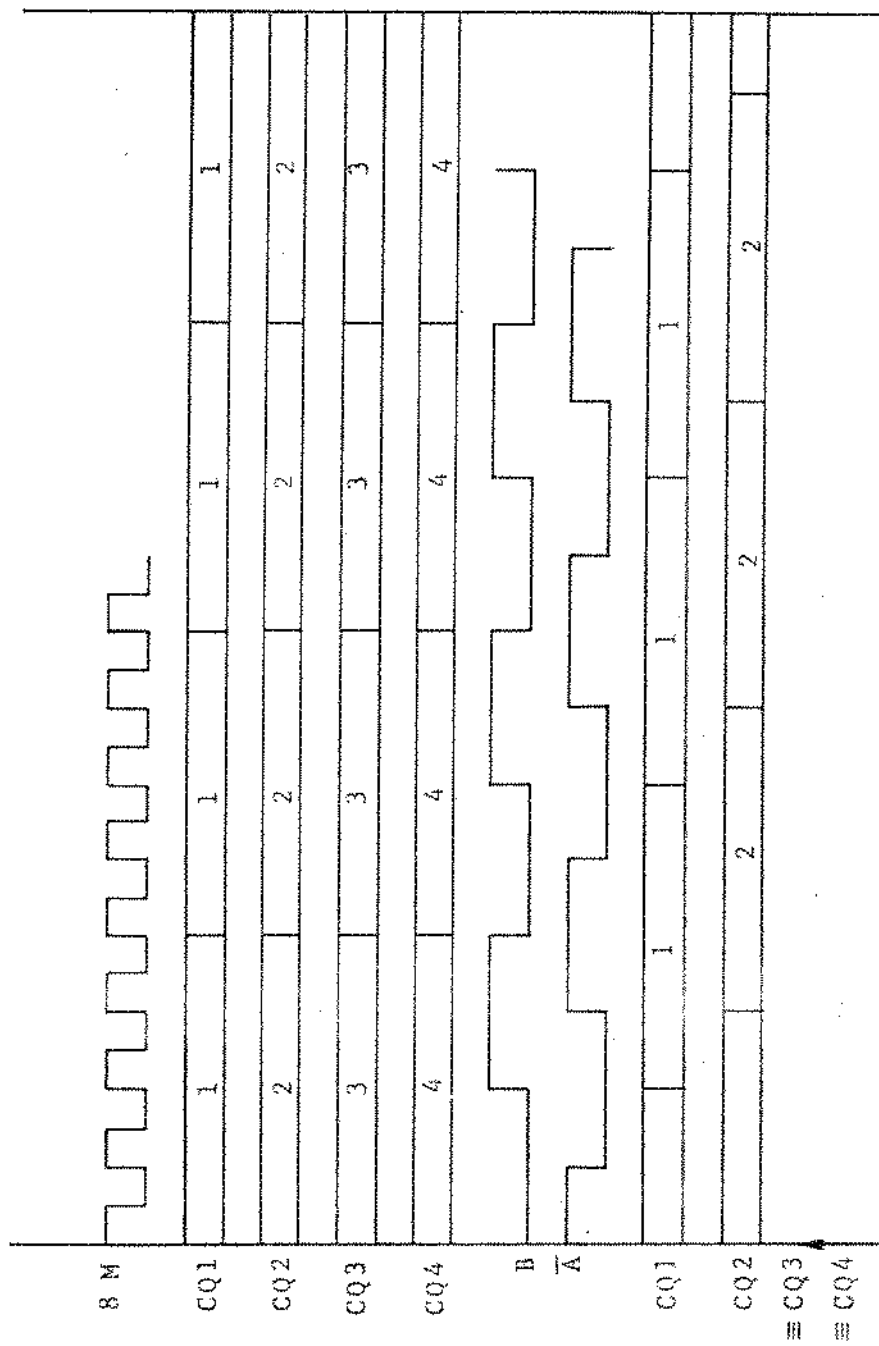


Fig.III.4.3 - Diagrama de tempo da 1ª retemporização

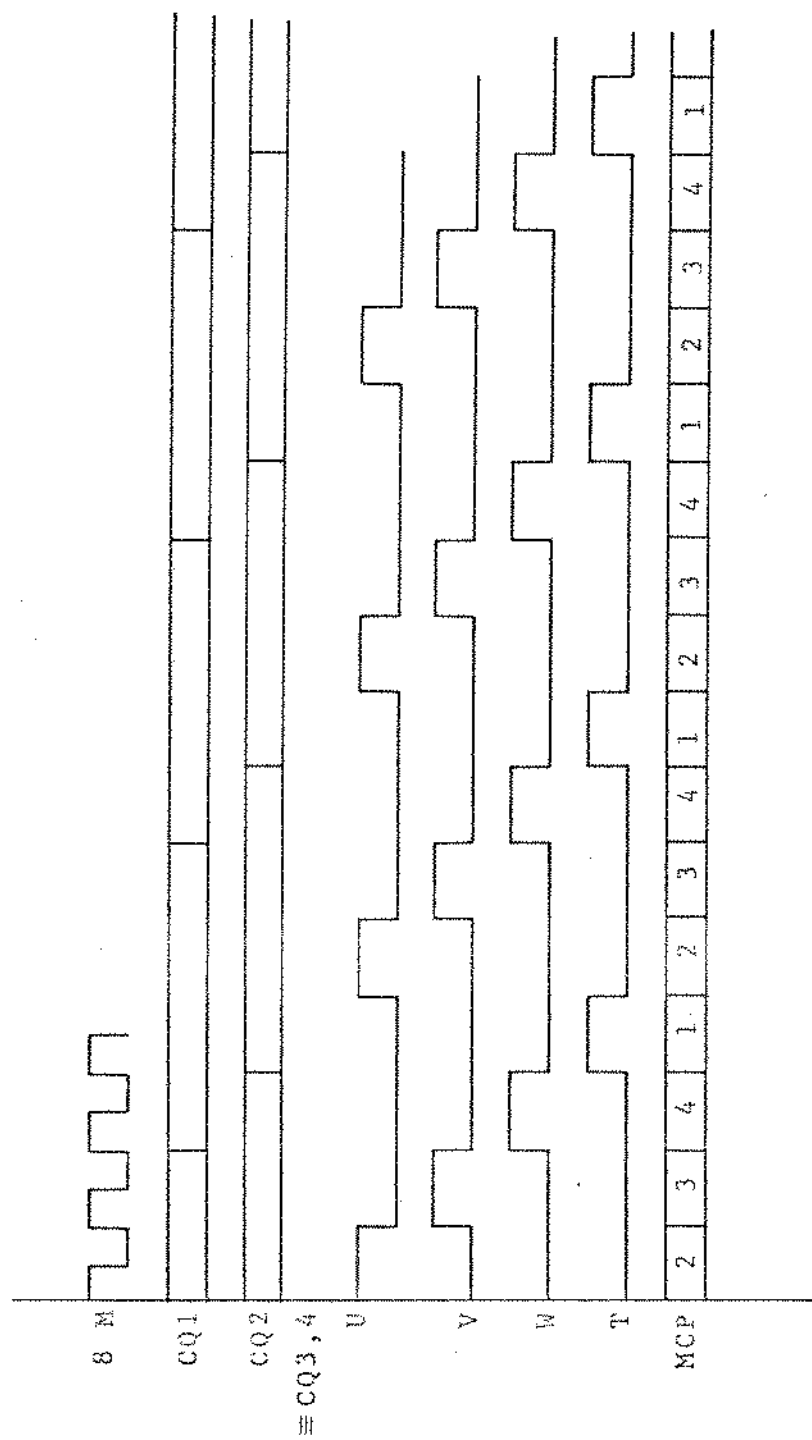


Fig. III.4.4 - O diagrama de tempo do sequenciador

III.5 - Análise teórica do projeto

O circuito digital projetado nas secções anteriores , satisfaz exigências importantes, tais como:

- a) Mínimo consumo de potência - todos os componentes (CI's) são do tipo Low-Schottky Power, os de menor consumo de potência e que podem operar, satisfatoriamente, nas frequências do sistema MCP de 2^a ordem.
- b) O número de componentes utilizados já está minimizado, atingindo o objetivo inicial de projeto, que era construir num só cartão, com um máximo de 20 chips, todo o circuito lógico do gerador de quadro e do multiplexador.

Resta-nos, agora, verificar:

- 1) se os fan-outs das saídas lógicas não foram excedidos;
- 2) os diagramas de tempo com atraso de propagação, das principais ondas de circuito;
- 3) a ocorrência de pulsos espúrios nos sinais que se dirigem para os flip-flops; tempo de armação e retenção dos sinais à entrada dos mesmos e as larguras dos pulsos de "clock", "clear" e "preset".

Para todas essas verificações, foram utilizadas as especificações dos componentes fornecidos pelos fabricantes {R3, R4}.

III.5.1 - Fan-out

O número máximo de portas que podem ser alimentadas por uma saída lógica é conhecido como o Fan-out da saída.

A Fig. III.5.1 mostra o circuito lógico completo do gerador de quadro e do multiplexador. Através dessa Figura podemos fazer uma análise das saídas lógicas que estão mais carregadas. Os CI's do tipo LS (low-schottky) têm, em média, um fan-out de 10, ou se

ja, 10 portas podem ser alimentadas por uma única saída lógica. Logo, da Fig.III.5.1, notamos que as únicas ondas que merecem uma análise detalhada são as designadas por $\bar{A}$, B e $\bar{B}$ (as diferentes fases do relógio de 2,112 Mbits/s). Todas as outras saídas lógicas alimentam menos de 10 portas. Isto também pode ser verificado da tabela de ligações da placa do circuito construído (placa MUX), apresentada mais adiante.

Onda $\bar{A}$

É a saída $\bar{Q}$ do CI LS107 (pino 2). As especificações são:

$$I_{OH} = 400\mu A(\text{max}) \quad (\text{sinal negativo é por convenção: corrente que sai da porta é negativa})$$

$$I_{OL} = 8\text{mA}(\text{max})$$

Ligações da onda $\bar{A}$:

CI	entrada	nível alto (H)	nível baixo (L)
LS107	J ou K	20 μ A	-0,36mA
LS74	CK	40 μ A	-0,80mA
LS74	CK	40 μ A	-0,80mA
LS74	CK	40 μ A	-0,80mA
LS02		20 μ A	-0,36mA
LS02		20 μ A	-0,36mA

Portanto, temos que

$$I_{IH_{total}} = 20 + 40 \times 3 + 20 \times 2 = 180\mu A < I_{OH} = -400\mu A$$

$$I_{IL_{total}} = -0,36 \times 3 - 0,8 \times 3 = -3,78 < I_{OL} = 8\text{mA}$$

Ligações da onda B

CI	entrada	nível alto(H)	nível baixo(L)
LS107	J ou K	20 μ A	-0,36mA
LS74	CK	40 μ A	-0,80mA
LS02		20 μ A	-0,36mA
LS02		20 μ A	-0,36mA
LS74	CK	40 μ A	-0,80mA

$$I_{IH_{total}} = 20 \times 3 + 40 \times 2 = 140\mu A < I_{OH} = -400\mu A$$

$$I_{IL_{total}} = -0,36 \times 3 - 0,8 \times 2 = -2,98mA < I_{OL} = 8mA$$

Onda $\bar{B}$

É a saída $\bar{Q}$ de um componente LS107.

$$I_{OH} = -400\mu A(\text{max})$$

$$I_{OL} = 8mA(\text{max})$$

Ligações

CI	entrada	nível alto(H)	nível baixo(L)
LS107	J ou K	20 A	-0,36mA
LS163	CK	40 μ A	-0,80mA
LS163	CK	40 μ A	-0,80mA
LS02		20 μ A	-0,36mA
LS02		20 μ A	-0,36mA
LS74	CK	40 μ A	-0,80mA
LS11		20 μ A	-0,36mA

$$I_{IH_{total}} = 20 \times 4 + 40 \times 3 = 200 \text{ A} < -400\mu\text{A} = I_{OH}$$

$$I_{IL_{total}} = -0,36 \times 4 - 0,8 \times 3 = -4,44\text{mA} < 8\text{mA} = I_{OL}$$

Portanto, essas saídas lógicas estão com seus fan-outs plenamente dentro dos máximos permitidos.

Todas as entradas não utilizadas de portas AND/NAND e Flip-flops, devem ser conectadas ao nível lógico 1. Isto pode ser feito ligando-se essas entradas à fonte (Vcc) através de um resistor de 1K Ω (1/2 watt), que é usado para proteção contra transientes. No caso de componentes LS (low schottky), pode-se fazer a conexão diretamente, pois estes dispositivos possuem diodos protetores nas entradas.

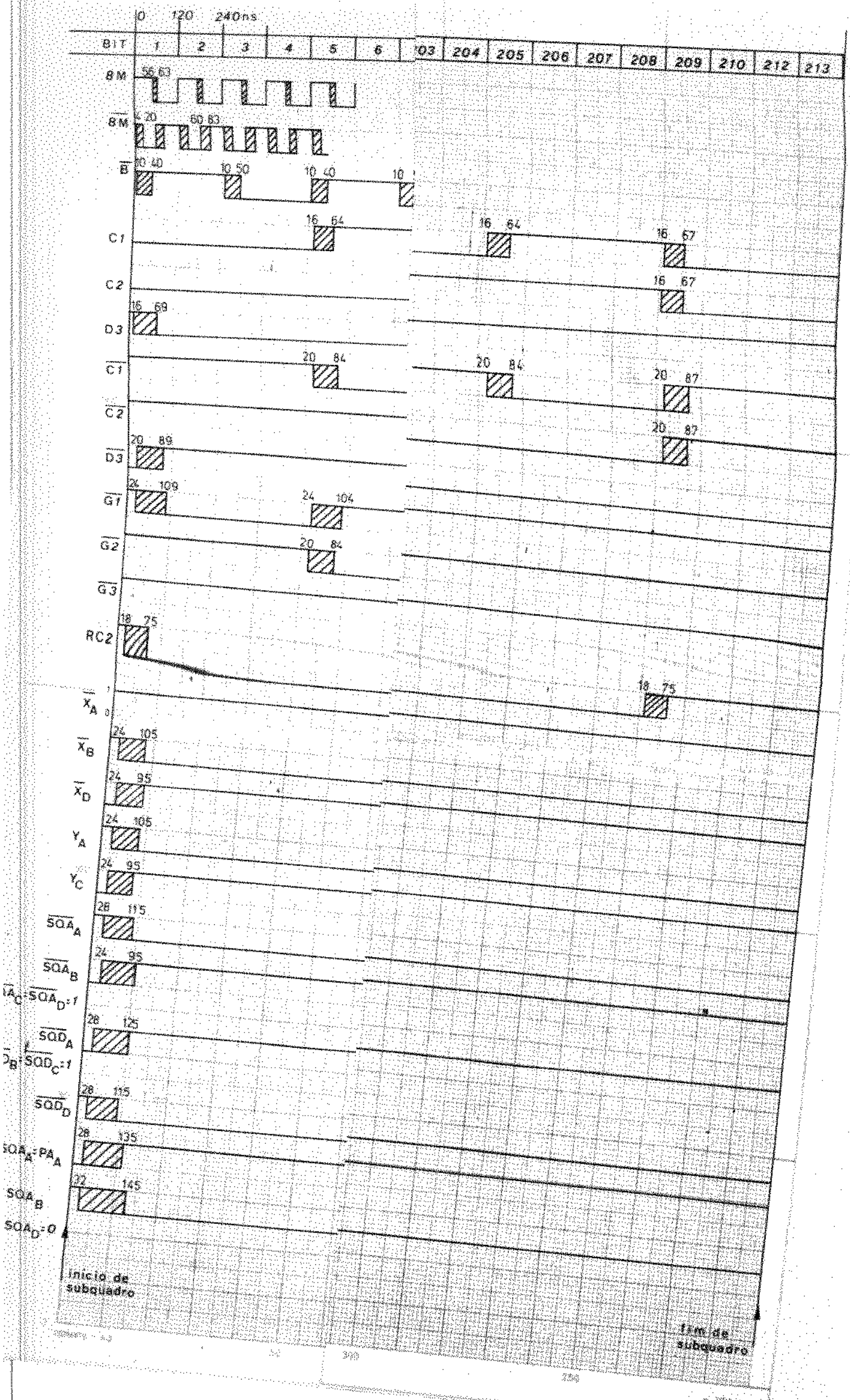
III.5.2 - Diagramas de tempo com atraso de propagação

Para a construção dos diagramas de tempo com atraso de propagação, foi suposto que o relógio mestre do sistema MCP de 2ª ordem (8,448 MHz) tivesse um "duty-cycle" entre 47 e 53% (tolerância padronizada pela CCITT). Os parâmetros dos dispositivos, utilizados na construção dos diagramas, foram obtidos dos catálogos dos fabricantes {R3, R4}.

t_{PHL} = tempo de atraso de propagação para a transição, de nível alto (H) a nível baixo (L), da saída.

t_{PLH} = tempo de atraso de propagação para a transição, de nível baixo a nível alto, da saída.

Os diagramas a seguir são os diagramas de tempo com atraso de propagação de todas as saídas lógicas do cartão MUX (gerador de quadro e multiplexador) implementado. O índice dos nomes das ondas está relacionado com o subquadro (A, B, C ou D). Podemos obser



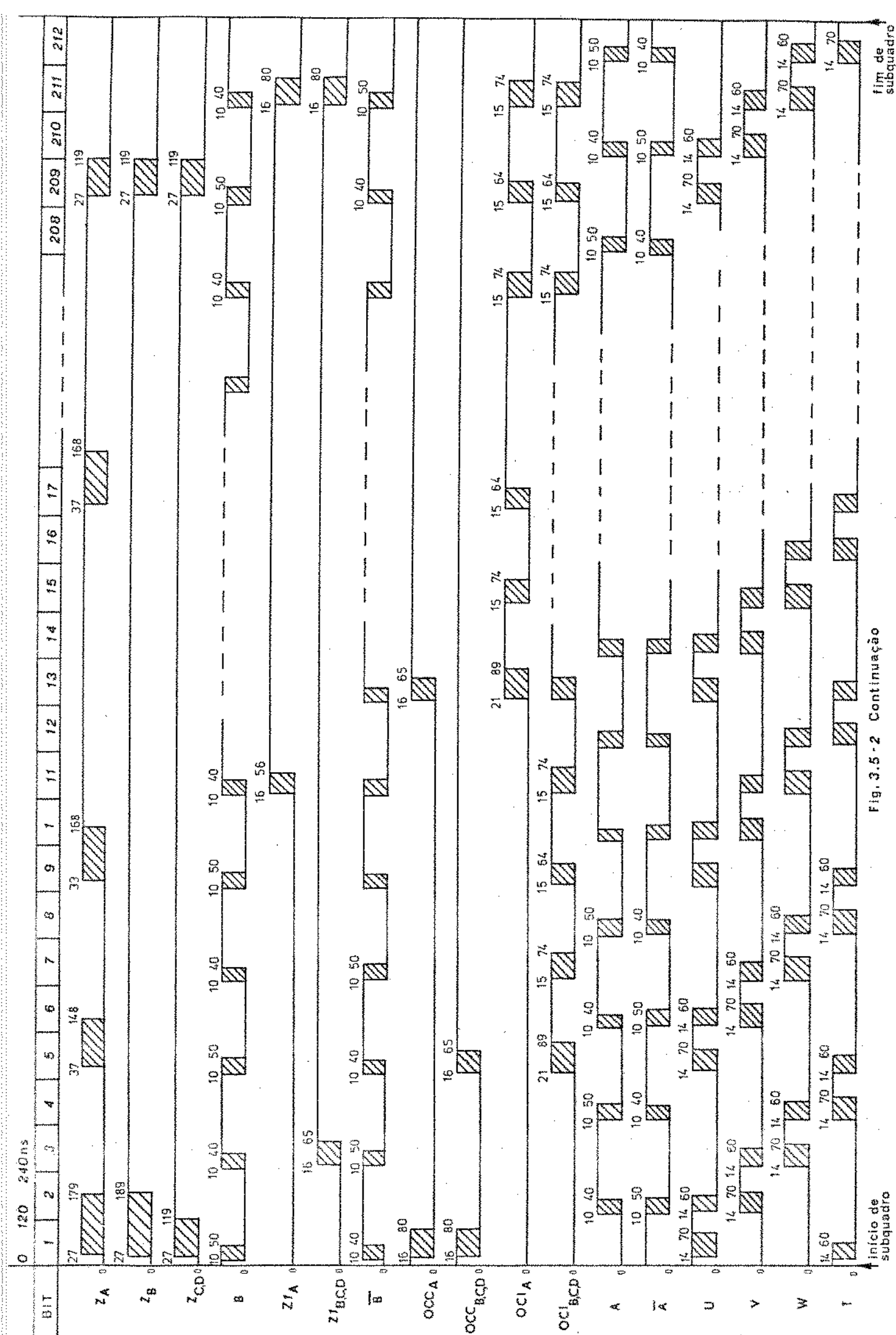
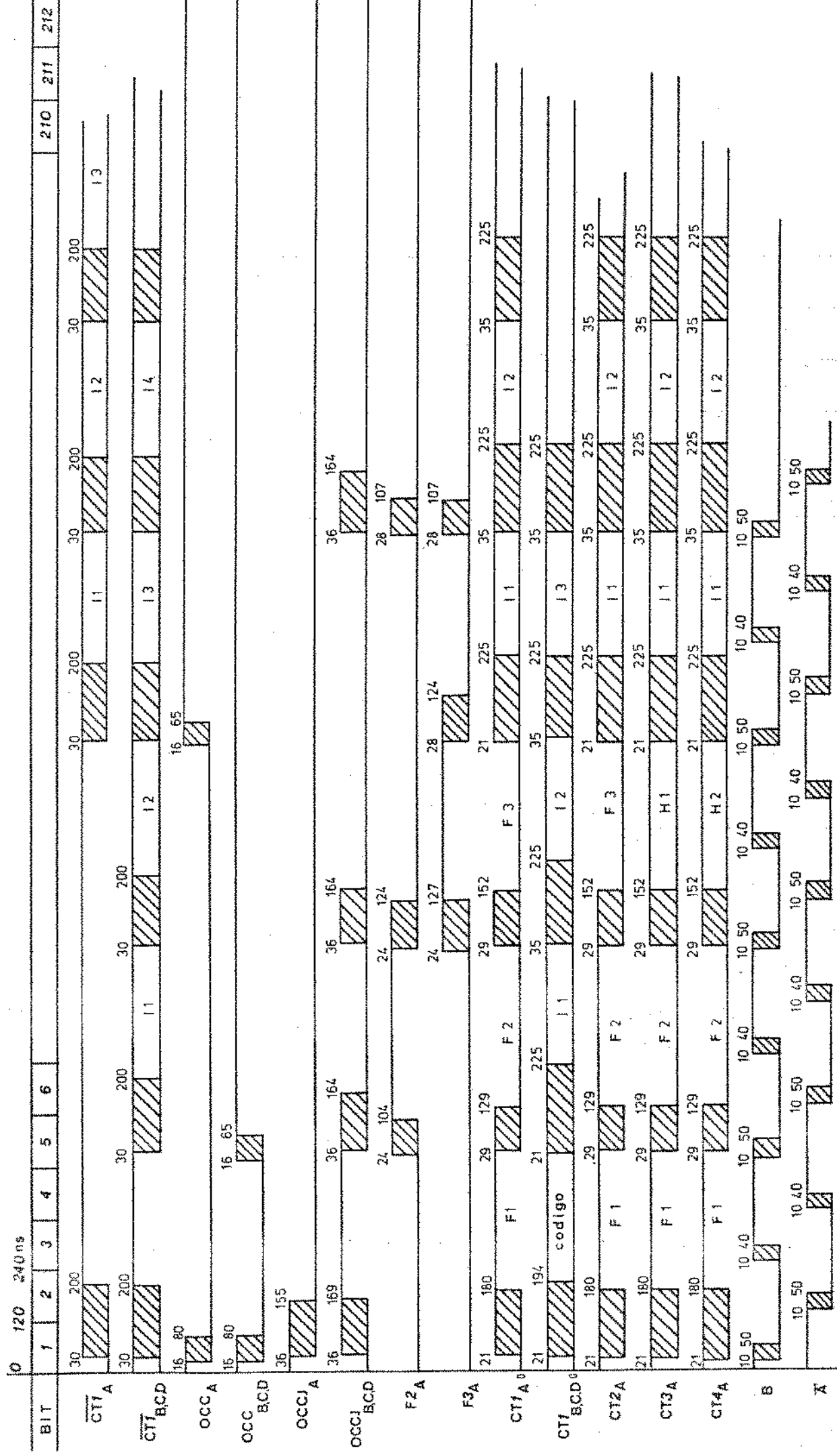


Fig. 3.5-2 Continuação

fim de subquadro

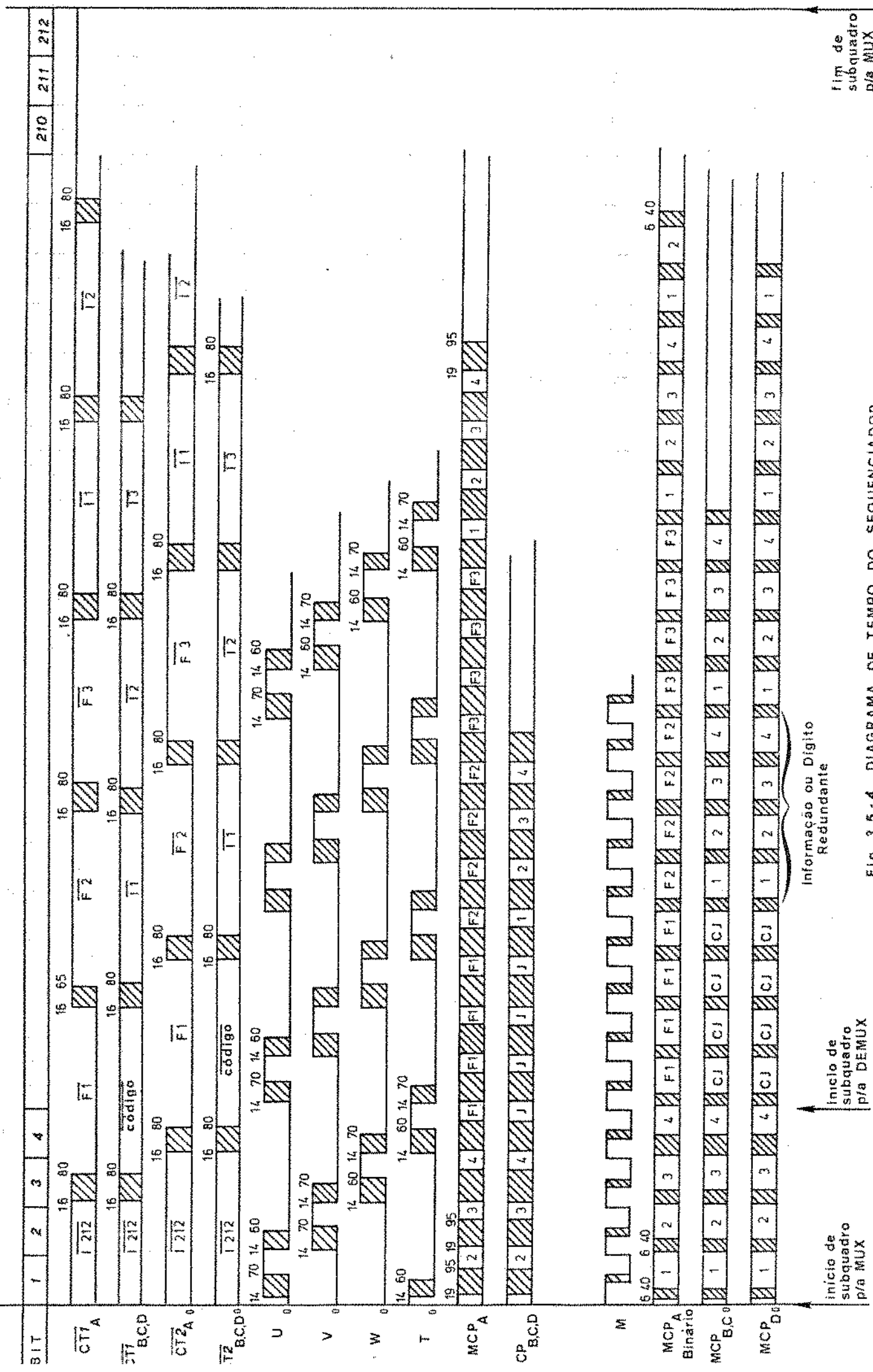
início de subquadro



fim de subquadro

Fig. 3.5-3 DIAGRAMA DE TEMPO DO MONTADOR DE CANAL

Início de subquadro



Fim de subquadro p/á MUX

Fig. 3.5-4 DIAGRAMA DE TEMPO DO SEQUENCIADOR

Informação ou Dígito Redundante

Início de subquadro p/á DEMUX

var na Fig. III.5.4, que o MCP binário, à saída do sequenciador, possui os dados com uma pequena região de incerteza, mas a duração dessa região foi suficiente para se fazer uma retemporização, através do relógio de 8 Mbits/s. O tempo de armação é de, pelo menos, 25ns e o tempo de retenção de, pelo menos, 19ns. O FF-D utilizado na retemporização (LS74) tem um tempo de armação de 25ns e o de retenção de 5ns. Logo, as tolerâncias estão obedecidas. Os pulsos espúrios observados não perturbaram o processamento do circuito e as larguras dos pulsos de "clock", "clear" e "preset" foram suficientes para os FF serem ativados corretamente.

Portanto, na análise teórica desenvolvida, o circuito digital projetado satisfaz, plenamente, todas as exigências. Com isto, podemos passar para a fase de implementação do circuito.

III.6 - Testes e Resultados

Tendo feito o projeto do circuito, no papel, e a análise teórica do mesmo, com resultados satisfatórios, podemos então passar a fase de implementação do circuito.

Foi utilizado um cartão impresso apropriado para CI e as ligações foram feitas através de fios. Na Fig. III.5.1, os chips foram identificados por uma letra e um número (dois eixos cartezianos do plano do cartão) e os números em cada porta significam os números dos pinos do chip. A lista de componentes, com suas respectivas identificações, é a seguinte: (ver Tabela 3 a seguir)

T.3 - Lista de Componentes

Identificação	Chip	Identificação	Chip
a1	74LS54	c3	74LS163
a2	74LS74	c4	7411
a3	74LS107	d1	74LS74
a4	74LS04	d2	74LS54
b1	74LS02	d3	74LS04
b2	74LS54	d4	74LS107
b3	74LS163	e1	74LS54
b4	74LS74	e2	74LS02
c1	74LS74	e3	74LS10
c2	74LS54	e4	74LS00

74LS00 - 4 NAND - 2 entradas

74LS02 - 4 NOR - 2 entradas

74LS04 - 6 inversores

74LS10 - 3 NAND - 3 entradas

74LS11 - 3 AND - 3 entradas

74LS54 - 4 AND - 1 NOR $Y = \overline{AB} + CDE + FGH + IJ$

74LS74 - FF-D sensível à borda de subida (+ve edge)
com preset e clear.

74LS107- FF-JK com clear

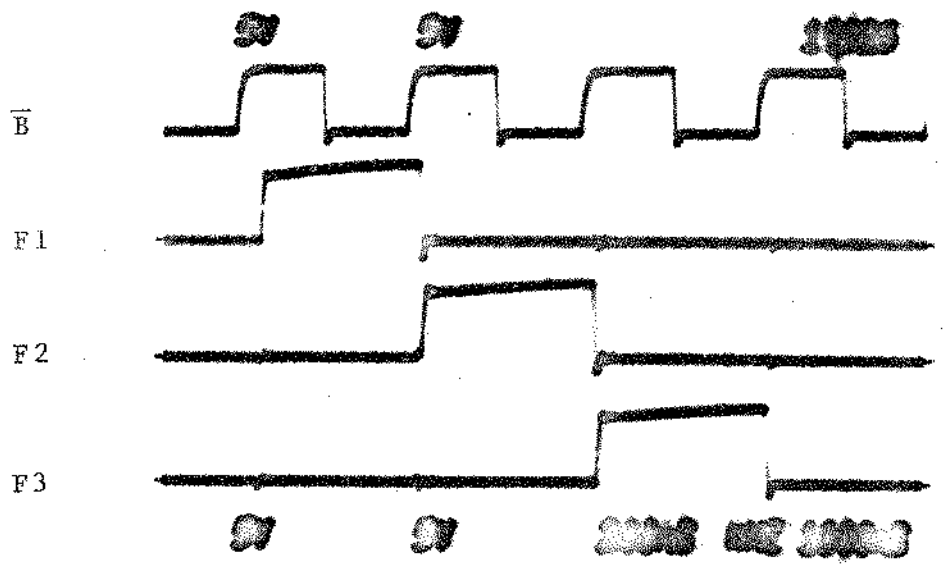
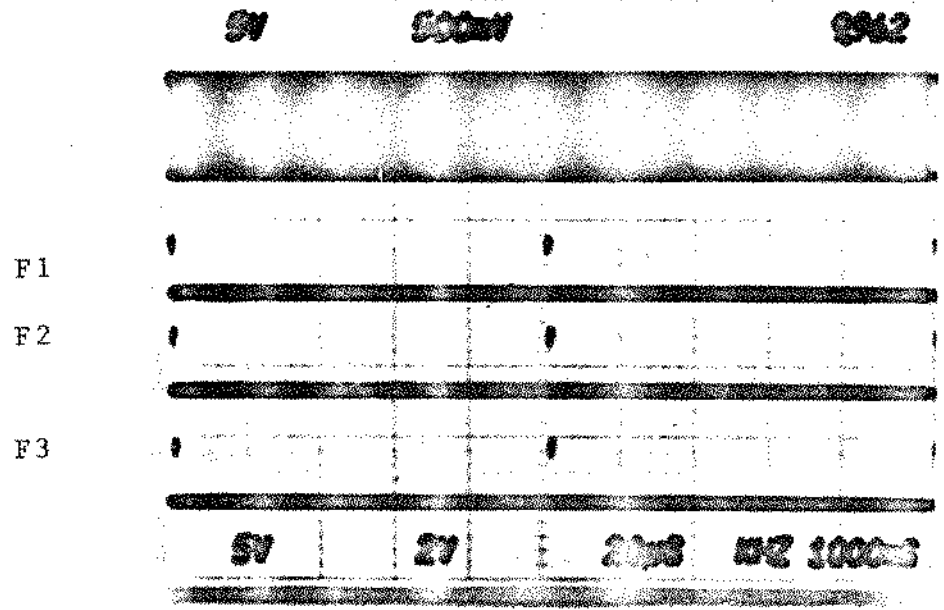
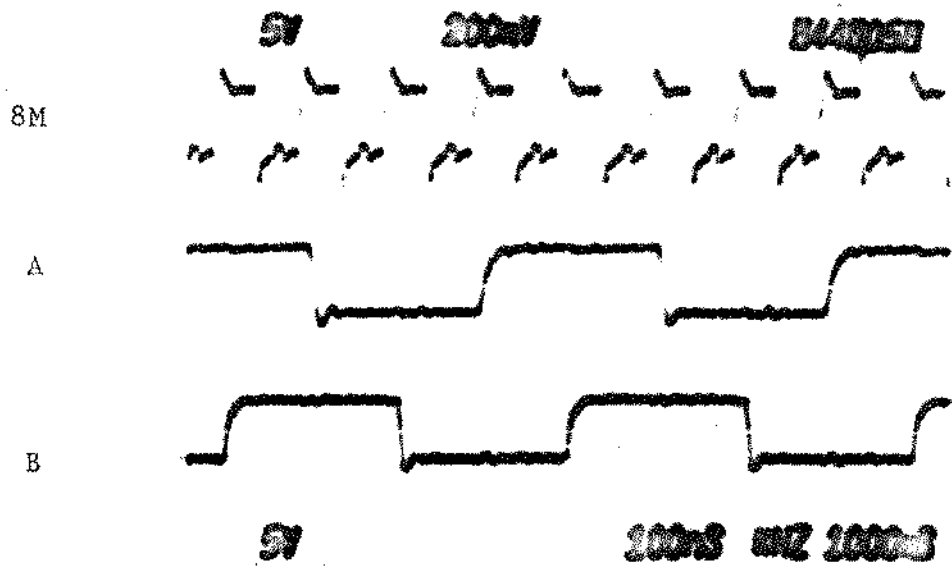
74LS163- contador de 4 bits programável.

O cartão no qual foi montado o gerador de quadro e o multiplexador, possui as seguintes entradas e saídas: (ver Tabela 4, a seguir)

T.4 - Entradas e saídas do cartão MUX

ENTRADA	ORIGEM	SAÍDA	DESTINO
8M (relógio mestre)	oscilador local	DJ(dígito just.)	unid.sincronismo
$\overline{CT1}$ (canal 1)	unid.sincronismo	$\overline{F2}$ (pulso de reset)	unid.sincronismo
$\overline{CT2}$ (canal 2)	unid.sincronismo	PA(pulso amost.)	unid.sincronismo
$\overline{CT3}$ (canal 3)	unid.sincronismo	OCI	unid.sincronismo
$\overline{CT4}$ (canal 4)	unid.sincronismo	SAÍDA Y	painel frontal
$\overline{CJ1}$ (cod. just.)	unid.sincronismo	MCP binário	interface de linha de 8 Mbits/s
$\overline{CJ2}$ (cod. just.)	unid.sincronismo		
$\overline{CJ3}$ (cod. just.)	unid.sincronismo		
$\overline{CJ4}$ (cod. just.)	unid.sincronismo		
H1 (bit de serviço)	externa		
H2 (bit de serviço)	externa		
Vcc	fonte		
Terra	fonte		

As Figs. a seguir apresentam os principais sinais di
gitaís do circuito implementado.



57

57

10000

DJ

Fl

OCCJ

PA

57

57

2000

10000

10000

57

57

10000

DJ

OCCJ

OCC

57

57

2000

10000

10000

57

57

10000

B

Fl

OCCJ

OCC

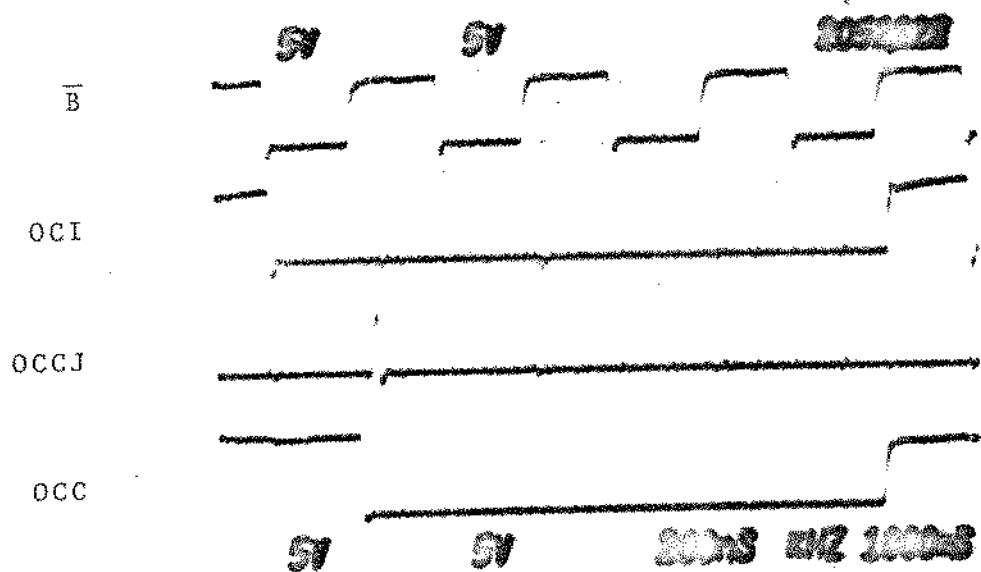
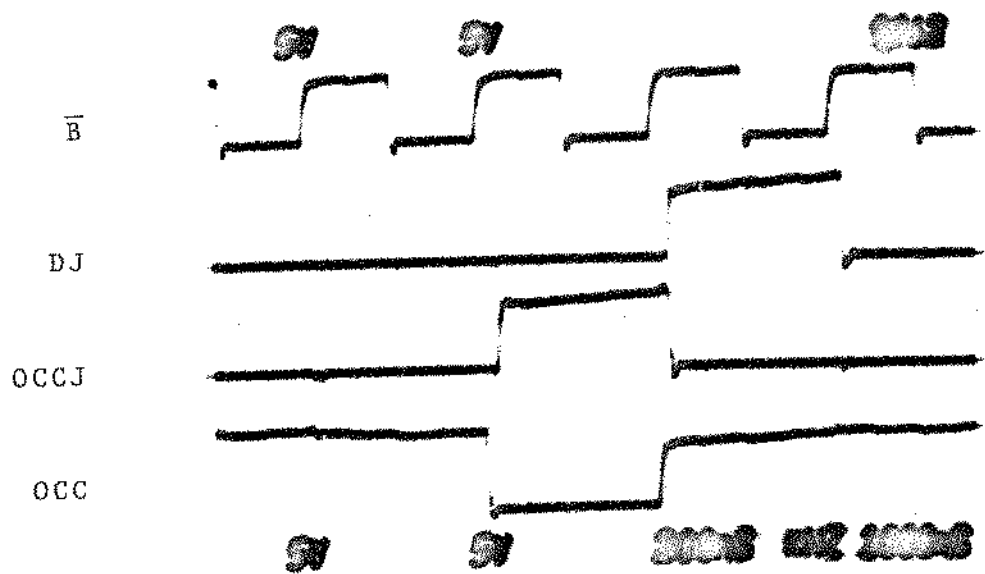
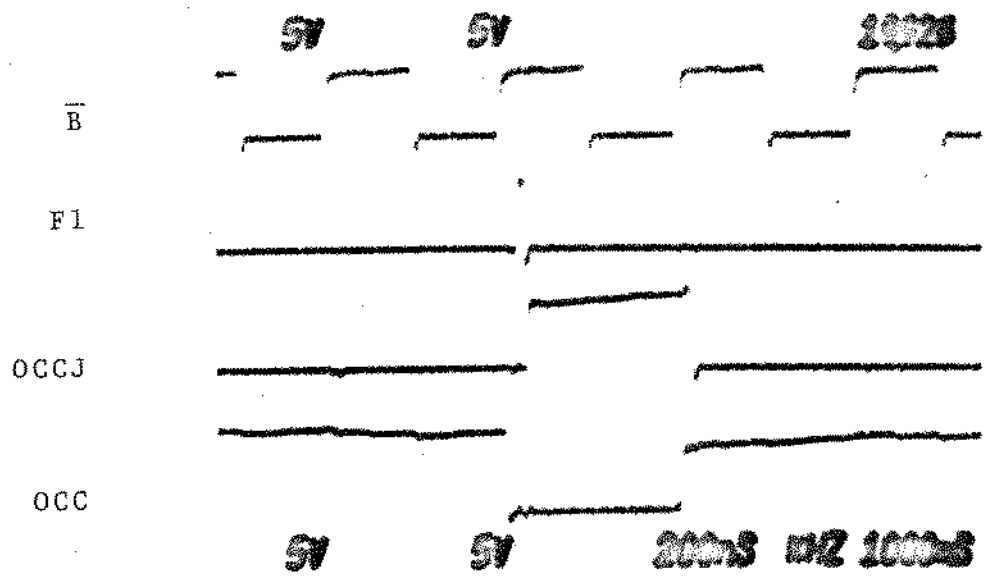
57

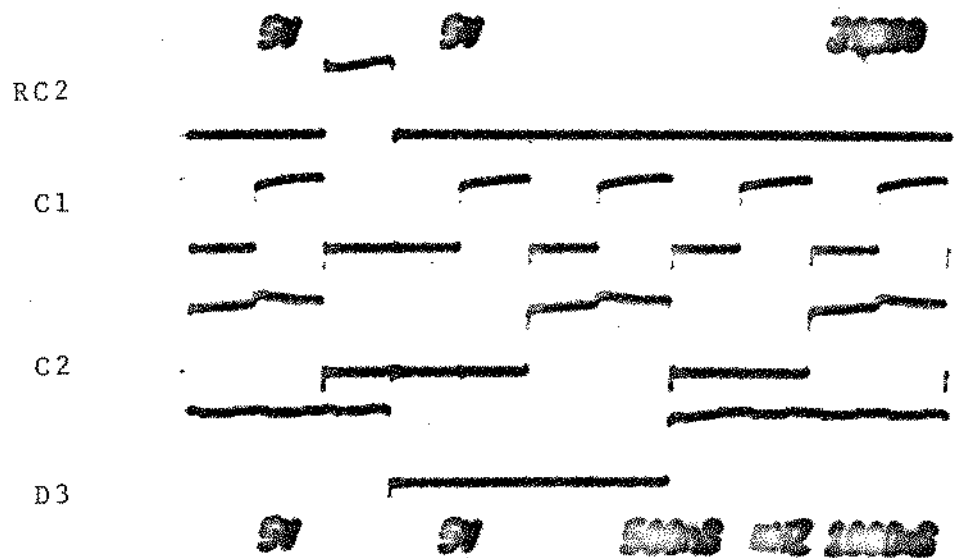
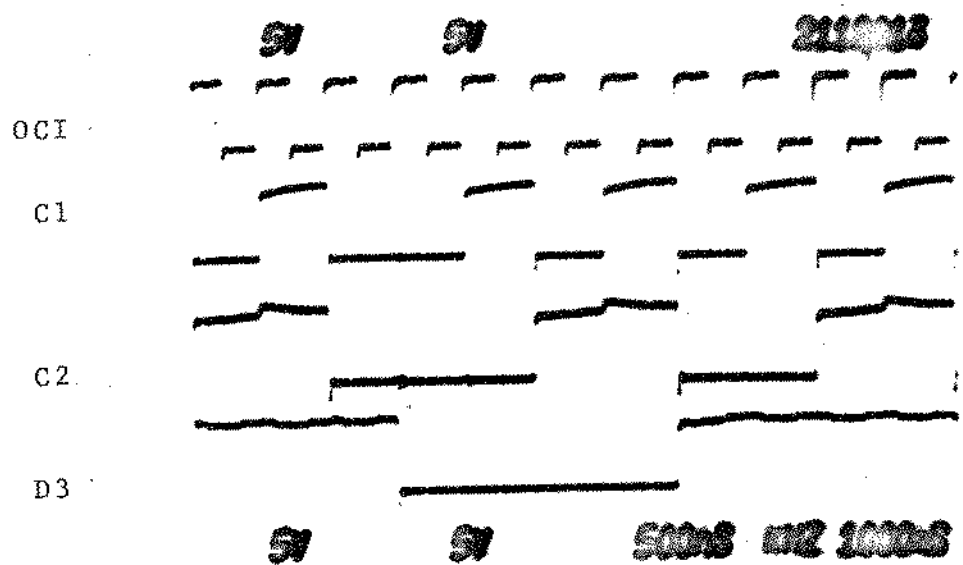
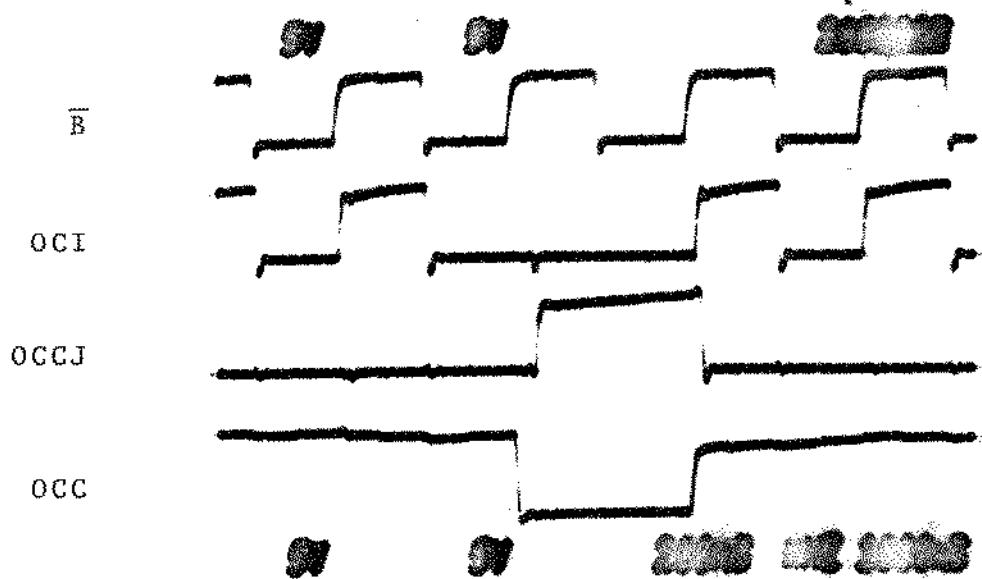
57

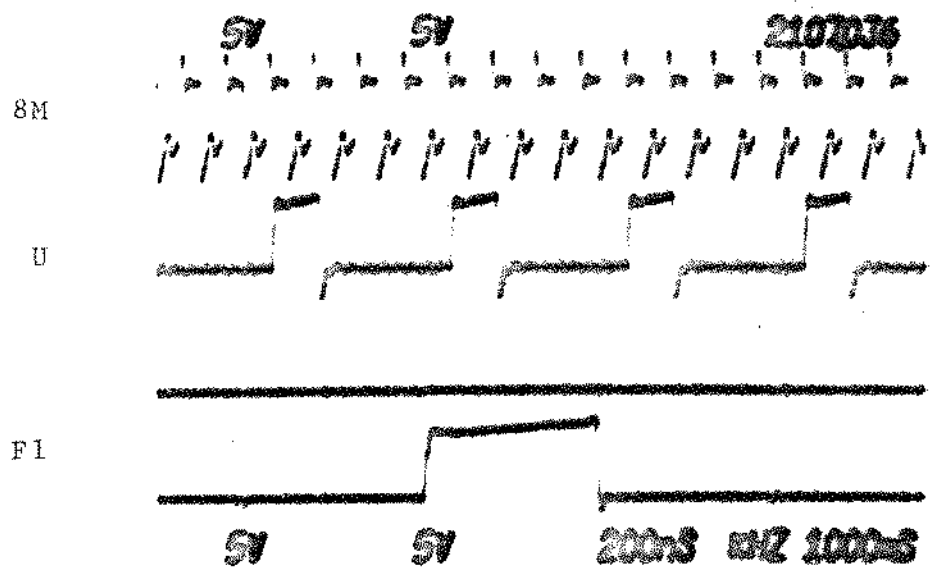
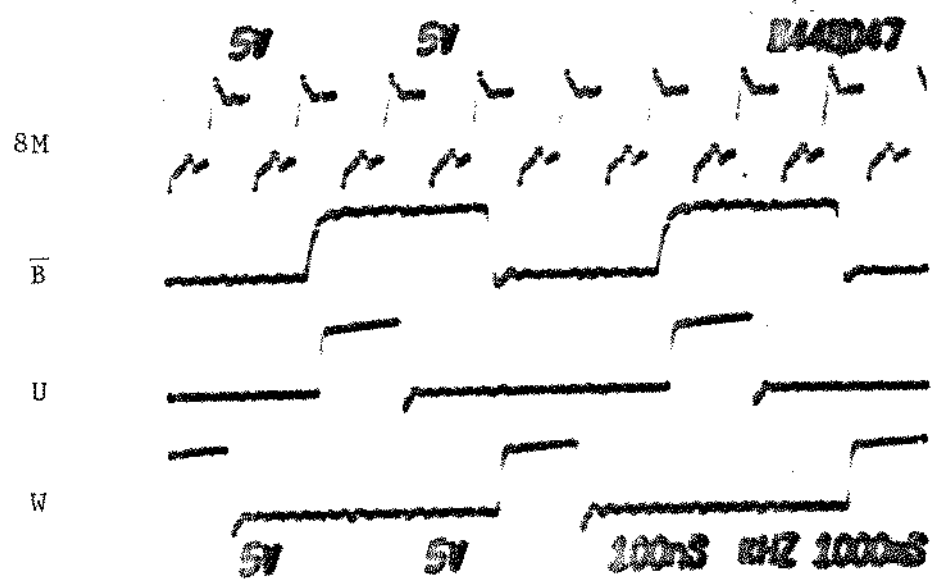
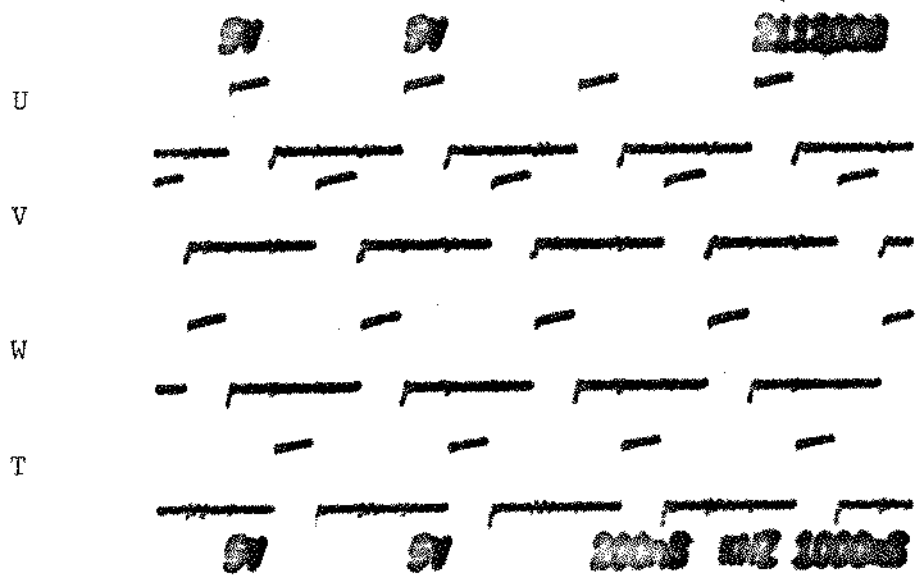
2000

10000

10000







57

57

2100000

PSQ



8M



57

57

2000000 1000000

57

57

1000000

PALAVRA 1



57

57

1000000 1000000

57

57

1000000

PALAVRA 2



57

57

1000000 1000000

SV

SV

210203

MCP

F1

OCCJ

SV

SV

500ms 102 1000ms

SV

SV

210203

MCP

F1

OCCJ

SV

SV

500ms 102 1000ms

SV

SV

210203

8M

MCP
JUSTIFICADO

F1

OCCJ

SV

SV

200ms 102 1000ms

T-5 - Ligações do cartão MUX

DE	PARA	DE	PARA	DE	PARA	DE	PARA	DE	PARA
a1-6	a2-2	b4-5	b4-12	d4-5	d4-4	CJ1	e1-12	a4-6	c2-3
a2-5	MCP	b4-5	c4-9	d4-5	e4-10	CJ2	d2-12	e4-6	b2-3
a3-2	a3-11	b4-9	c4-10	d4-5	Y	CJ3	c2-12		
a3-2	d1-11	b4-9	e1-11	d4-6	d4-1	CJ4	b2-12		
a3-2	c1-3,11	b4-9	d2-10	d4-6	e4-13	H1	a4-5		
a3-2	b1-5,9	b4-9	c2-10	e1-6	d1-2	H2	e4-4		
a3-3	b1-2,12	b4-9	b2-10	e2-1	b2-4	lógica	"1"		
a3-3	a3-8	c1-6	a1-2	e2-1	c2-4	R1	a2-1,4		
a3-5	a3-4	c1-8	a1-4	e2-1	d2-4	R1	a3-10,13		
a3-5	d1-3	c2-6	c1-2	e2-1	e1-4	R1	b2-1,5,11		
a3-5	b1-3,6	c3-13	d3-11	e2-4	a4-11	R1	b3-1,3		
a3-5	b4-3	c3-13	e3-2	e2-4	b2-2		4,6,10		
a3-6	a3-1	c3-14	d3-9	e2-4	c2-2	R1	c2-5,11		
a3-6	b3-2	c3-14	e3-3	e2-4	e1-2	R2	b4-1,4		
a3-6	c3-2	c3-15	b3-7	a4-10	$\overline{F2}$		10,13		
a3-6	b1-8,11	c4-6	b4-2	e2-10	a4-13	R2	c1-1,4		
a3-6	b4-11	c4-8	OCI	e2-13	DJ	R2	10,13		
a3-6	c4-11	d1-6	a1-10	e3-6	e2-6,12	R3	c2-1		
a4-2	c3-9	d1-8	a1-13	e3-8	e2-9		c3-1,5		
a4-2	b3-9	d2-6	d1-12	e3-8	d3-3	R3	6,7,10		
a4-4	a3-9,12	d3-2	PA	e3-12	e2-3		d1-1,4		
a4-8	c4-5	d3-4	e4-1	e4-3	d3-5	R3	10,13		
a4-10	c4-4	d3-6	b2-13	e4-8	e2-11	Vcc	d4-10,13		
a4-12	c4-3	d3-6	c2-13	e4-11	d3-1	Vcc	e1-1,3		
b1-1	a1-12	d3-6	d2-13	e4-11	e2-2,5,8	Vcc	5,10		
							a1-5-11		
							e4-5		
							d2-3,5,11		

.../.

DE	PARA	DE	PARA	DE	PARA	DE	PARA	DE	PARA
b1-4	a1-1	d3-6	e1-13	e4-11	e4-2	lógica	"0"		
b1-10	a1-3	d3-8	e3-10,13	8M	a4-3	GND	b3-5		
b1-13	a1-9	d3-10	e3-5,11	8M	a2-3	GND	d2-1,2		
b2-6	c1-12	d3-12	e3-1,4,9	CT1	e1-9	GND	c3-3,4		
b3-12	d3-13	d4-2	d4-11	CT2	d2-9				
b3-15	a4-1,9	d4-2	e4-9,12	CT3	c2-9				
b3-15	d4-9,12	d4-3	d4-8	CT4	b2-9				

...

Vcc - pino 14 de todos os chips
exceções: b3-16 e c3-16

Terra - pino 7 de todos os chips
exceções: b3-8 e c3-8

Foram feitos testes para verificação do MCP binário na saída do multiplexador.

Teste 1: os canais tributários à entrada do montador de canal, foram colocados em um nível lógico fixo ("0" ou "1"). Na saída do multiplexador, verificou-se o correto posicionamento dos níveis lógicos de cada canal tributário.

$$\left. \begin{array}{llll} \overline{CT1} = "0" & \overline{CT2} = "0" & \overline{CT3} = "1" & \overline{CT4} = "1" \\ \overline{CJ1} = "1" & \overline{CJ2} = "0" & \overline{CJ3} = "1" & \overline{CJ4} = "1" \end{array} \right\} \text{Fig. III.6.}$$

Teste 2: aproveitando o fato de haver disponível uma unidade de sincronismo, uma determinada palavra foi fornecida, por um gerador de palavras, à unidade de sincronismo e transmitida no trem de pulsos binário MCP, à saída do multiplexador.

PALAVRA = 1000 1100 0100 1010

PALAVRA = 1111 0000 1111 0000

As principais formas de ondas vistas no osciloscópio, não apresentaram pulsos espúrios que pudessem prejudicar a operação do sistema, e estavam idênticas às formas de ondas previstas no projeto.

III.7 - Conclusões

Foi possível construir o gerador de quadro e o multiplexador com um total de 20 chips. Logo, existe a viabilidade de se construir essa parte do transmissor do sistema MCP de 2ª ordem em um único cartão impresso de dupla face. Deve-se elaborar um "lay-out" cuidadosamente, buscando a melhor disposição dos componentes. Este é um passo importante para a diminuição do custo relativo à mecânica do equipamento. A utilização de CI de média escala (MSI) poderá diminuir ainda mais o número de componentes.

No momento em que este trabalho foi concluído, ainda não havia sido projetado todo o sistema MCP de 2ª ordem, pelos

outros engenheiros do grupo. Havia disponível somente uma unidade de sincronismo. Portanto, testes mais completos do gerador de quadro e do multiplexador não puderam ser feitos. Outro fator importante a se considerar, é que o relógio mestre, tomado como referência nos diagramas de tempo com atraso de propagação, era o relógio produzido pelo oscilador mestre local, controlado por um cristal piezoelétrico (ver o capítulo seguinte e o apêndice). Na eventual utilização do relógio recuperado pela interface de linha receptora de 8 Mbits/s, pelo transmissor acoplado no mesmo bastidor, uma atenção especial deve ser tomada com relação ao jitter desse relógio recuperado (tempos de atraso de propagação). Entretanto, não é esperado nenhum problema com a utilização desse relógio da interface de linha receptora.

CAPÍTULO IV

O relógio mestre do sistema MCP de 2^a ordem

IV.1 - Introdução

Neste capítulo trataremos do projeto e da implementação do oscilador mestre (relógio) do sistema MCP de 2ª ordem. Esse relógio mestre deve fornecer uma onda quadrada compatível com TTL, com fan-out suficiente para alimentar todos os chips que a utilizarão, no transmissor.

O relógio mestre é constituído, basicamente, de duas partes: um oscilador senoidal controlado a cristal e um circuito que irá transformar a onda senoidal na onda quadrada compatível com TTL, na frequência desejada.

Uma análise teórica do oscilador senoidal é apresentada, e serve, principalmente, para dar uma idéia da influência de cada componente sobre as condições de oscilação. Os valores dos componentes, obtidos através dessa análise, devem ser ajustados experimentalmente, pois essa análise é linear e osciladores senoidais auto-sustentáveis têm uma operação não-linear.

A frequência do relógio é de $8,448 \text{ MHz} \pm 30 \text{ ppm (CCITT)}$. O desempenho do oscilador mestre, em relação a essa estabilidade de frequência, foi completamente verificado e indicamos, também, as especificações do circuito implementado.

IV.4 - O oscilador senoidal

Vamos tratar aqui de osciladores senoidais que utilizam cristais piezoelétricos.

Uma vez que a forma de onda de saída de tal oscilador é somente a senoidal, então, as duas propriedades que restam a ser definidas são a frequência de operação e a amplitude de saída.

Estudaremos os mecanismos determinantes da amplitude e frequência, a estabilidade desses mecanismos com variáveis tais como tempo, temperatura, ou tensão e as relações entre amplitude e frequência.

Tanto do ponto de vista das técnicas aplicadas, como da

quelas da divisão prática de circuitos, é conveniente considerar a maioria dos nossos circuitos como pertencentes a uma das duas classes. Na primeira classe, combinamos uma estrutura ativa de dois pares de terminais com uma estrutura passiva de dois pares de terminais, numa configuração de realimentação. No segundo tipo, combinamos um dispositivo ativo de um par de terminais em paralelo com uma estrutura passiva de um par de terminais. Obviamente, alguns circuitos podem ser considerados de cada ponto de vista. Apesar disso, a divisão ainda é útil. Consideraremos somente os circuitos com realimentação. Está fora do escopo deste trabalho, os circuitos de um par de terminais ou de "resistência negativa", devido ao seu baixo desempenho em altas frequências.

Todos os osciladores de ondas senoidais devem conter, no mínimo:

- a) um dispositivo ativo com ganho em potência, na frequência de operação (o circuito deve fornecer não somente um sinal de saída, mas também seu próprio sinal de comando);
- b) um elemento ou circuito determinador da frequência de oscilação;
- c) um mecanismo limitador de amplitude e de estabilização.

IV.2.1 - Determinação da razão de controle

A razão de controle é definida como a razão da variável controlada C para a entrada de referência R . Esta razão pode ser expressa na forma operacional, transformada de Laplace ou fasorial. A Fig. IV.2.1 mostra um diagrama em blocos de um sistema com realimentação. Os elementos de controle e o sistema controlado G respondem ao sinal atuante E , para produzir a variável controlada C . O elemento de realimentação H consiste da parte do sistema que responde a variável controlada C para produzir a realimentação B . O sinal atuante E é igual à entrada de referência R , menos a realimentação primária B . G e H são as funções de transferência dos componentes diretos e de realimentação do sistema, respectivamente. A Fig. IV.2.1 é apresentada a seguir.

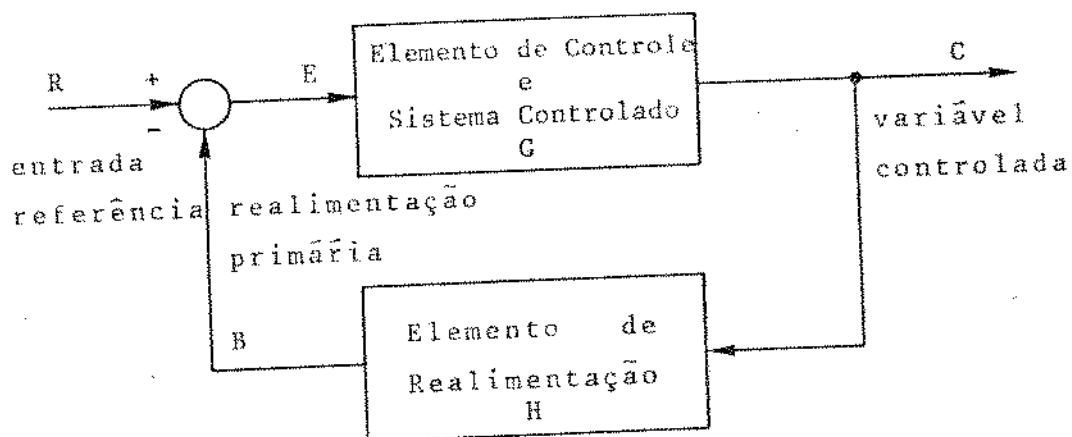


Fig.IV.2.1 - Diagrama em blocos de um sistema com realimentação.

As equações que descrevem este sistema em termos da variável de transformações, são:

$$C(s) = G(s) E(s) \quad (\text{IV.2.1a})$$

$$B(s) = H(s) C(s) \quad (\text{IV.2.1b})$$

$$E(s) = R(s) \pm B(s) \quad (\text{IV.2.1c})$$

+ → realimentação positiva

- → realimentação negativa

Combinando essas equações, produz-se a razão de controle, ou função do sistema:

$$\frac{C(s)}{R(s)} = \frac{G(s)}{1 \pm G(s) H(s)} \quad (\text{IV.2.2})$$

+ → realimentação negativa

- → realimentação positiva

A equação característica do sistema em malha fechada é obtida do denominador da razão de controle:

$$1 \pm G(s) H(s) = 0 \quad (\text{IV.2.3})$$

A estabilidade e resposta em malha fechada são determinadas pela equação característica.

A função de transferência em malha aberta é definida como a razão da saída da malha de realimentação $B(s)$ para o sinal atuante $E(s)$, para qualquer malha de realimentação dada.

Em termos da Fig.IV.2.1, a função de transferência em malha aberta é

$$\frac{B(s)}{E(s)} = G(s) H(s) \quad (\text{IV.2.4})$$

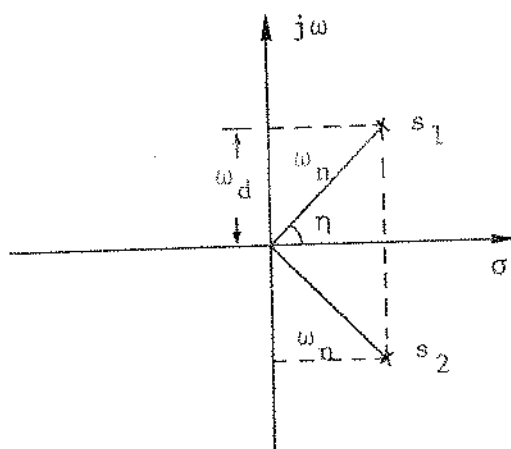
A função de transferência direta é definida como a razão da variável controlada $C(s)$ para o sinal atuante $E(s)$. Para o sistema mostrado na Fig.IV.2.1, a função de transferência direta é

$$\frac{C(s)}{E(s)} = G(s) \quad (\text{IV.2.5})$$

IV.2.2 - Frequência de operação e condições de ganho mínimo para osciladores com realimentação linear

A fim de manter oscilações senoidais, um circuito deve ter um par de polos complexos conjugados no lado direito do plano complexo, quando a potência é aplicada em $t=0$.

Esses polos, quando excitados por ruído térmico, ou degrau gerado pelo fechamento de uma chave de potência, fazem surgir uma voltagem de saída senoidal com uma envoltória que cresce exponencialmente.



$$\xi = \frac{\sigma}{\omega_n}$$

$$\eta = \omega_n \cos^{-1} \xi$$

$$\omega_d = \omega_n \sqrt{1 - \xi^2}$$

$$F(s) = \frac{K}{s^2 + 2\xi\omega_n s + \omega_0^2} = \frac{A_1}{s - s_1} + \frac{A_2}{s - s_2} \quad (\text{IV.4.6})$$

$$s_1 = \xi\omega_n + j\omega_n \sqrt{1 - \xi^2}$$

$$s_2 = \xi\omega_n - j\omega_n \sqrt{1 - \xi^2}$$

A transformada inversa de $F(s)$ será:

$$f(t) = A_1 \exp(\xi\omega_n + j\omega_n \sqrt{1 - \xi^2})t + A_2 \exp(\xi\omega_n - j\omega_n \sqrt{1 - \xi^2})t \quad (\text{IV.2.7})$$

Desde que $f(t)$ é real e s_1 e s_2 são conjugados complexos, os coeficientes A_1 e A_2 também devem ser conjugados complexos:

$$f(t) = e^{\sigma t} (A_1 e^{j\omega_d t} + A_2 e^{-j\omega_d t}) \quad (\text{IV.2.8})$$

Fórmula de Euler $\Rightarrow e^{\pm j\omega_d t} = \cos \omega_d t \pm j \sin \omega_d t$

$$f(t) = e^{\sigma t} (A_1 \cos \omega_d t + j A_1 \sin \omega_d t + A_2 \cos \omega_d t - j A_2 \sin \omega_d t)$$

$$f(t) = e^{\sigma t} \{ (A_1 + A_2) \cos \omega_d t + j (A_1 - A_2) \sin \omega_d t \} \quad (\text{IV.2.9})$$

Como $f(t)$ é real, A_1 e A_2 deverão ser da forma:

$$A_1 + A_2 = \text{número real} \quad (\text{IV.2.10a})$$

$$j(A_1 - A_2) = \text{número real} \quad (\text{IV.2.10b})$$

Para satisfazer simultaneamente a Equação IV. 2.10, a condição necessária é que A_1 e A_2 sejam conjugados complexos da forma

$$A_1 = A_0 e^{j\psi} \quad A_2 = A_0 e^{-j\psi} \quad (\text{IV.4.11})$$

Levando estes valores para a Equação IV.4.8, teremos

$$f(t) = e^{\sigma t} (A_0 e^{j(\omega_d t + \psi)} + A_0 e^{-j(\omega_d t + \psi)})$$

ou seja,

$$f(t) = e^{\sigma t} \cdot 2A_0 \cos(\omega_d t + \psi) \quad (\text{IV.2.12})$$

Em forma de seno, teremos, para $\phi = \psi + \pi/2$

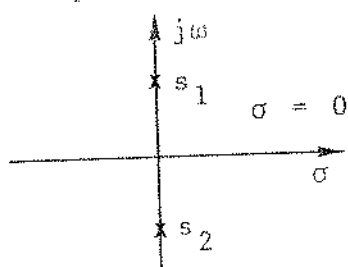
$$f(t) = 2A_0 e^{\sigma t} \sin(\omega_d t + \phi) \quad (\text{IV.2.13})$$

$$\text{onde } |A_0| = |A_1| = |A_2|$$

Como $\sigma > 0$, $f(t)$ é uma senóide com envoltória crescente exponencialmente.

$$A_1 = \left[(s - s_1) F(s) \right]_{s=s_1}$$

Se tal circuito é projetado para manter uma voltagem de saída senoidal, de amplitude constante, então, quando a envoltória da onda senoidal de ruído induzido aumenta, ela causa uma mudança nos valores de um ou mais parâmetros do circuito (normalmente a amplificação) em tal direção que os polos conjugados complexos movem-se para o eixo imaginário. Finalmente, em alguma amplitude pré-determinada da senóide crescente, os polos atingem o eixo imaginário e uma saída senoidal de amplitude constante é obtida.



$$f(t) = 2 |A_1| \sin(\omega_d t + \phi)$$

Se por alguma razão, a saída cresce ainda mais, os polos movem-se para o lado esquerdo do plano e a saída decresce para o nível desejado, onde, outra vez, estarão sobre o eixo imaginário.

Vemos agora, que a exigência básica para um oscilador senoidal consiste de um par de polos complexos conjugados no lado direito do plano complexo, de pequeno sinal, que determinam a frequência de oscilação, mais um mecanismo para mover esses polos para o eixo imaginário, quando a envoltória da forma de onda de saída aumenta. Este mecanismo determina a amplitude de oscilação, em regime. A fim de obter polos no lado direito do plano complexo, requer-se alguma forma de realimentação.

A Fig. IV.2.2 ilustra um amplificador realimentado generalizado cuja função de transferência é dada por

(IV.2.14)

$$\frac{V_0(s)}{V_i(s)} = \frac{AH_1(s)}{1-AH_1(s)H_2(s)} = \frac{AH_1(s)}{1-A_L(s)}$$

onde $A_L(s)$ seria o ganho em malha aberta (ou função de transferência) definido pela Equação IV.2.4.

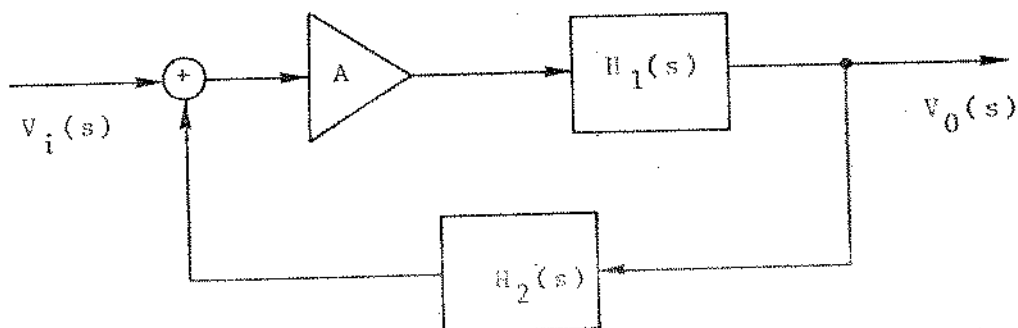


Fig. IV.2.2
Amplificador Realimentado

Os polos do sistema serão as raízes do denominador

$$1 - A_L(s) = 0 \quad (IV.2.15)$$

Deste modo, se a Equação IV.2.15 tiver um par de raízes conjugadas complexas no lado direito do plano, $v_0(t)$ será uma senóide crescente mesmo com $v_i(t)=0$.

O processo de se projetar um oscilador senoidal agora se torna claro. Seleccionamos um diagrama de polo-zero adequado para

$$A_L(s) = A H_1(s) H_2(s)$$

que faz com que um par de raízes complexas conjugadas da Equação IV.2.15 (e nenhuma outra raiz senão, oscilações indesejáveis poderiam ocorrer), atravesse o eixo imaginário a uma predeterminada frequência ω_0 quando A (ou $-A$) é aumentado. Também determinaremos o valor mínimo $A_{\min}$ que coloca as raízes sobre o eixo imaginário e escolhemos A algo maior que este valor, para assegurar partida-própria. Então, incorporamos algum mecanismo não-linear que reduz A para $A_{\min}$, quando a oscilação de saída cresce para a amplitude desejada. Finalmente, escolhemos um circuito tendo o $A_L(s)$ desejado e combinamos, com ele, o limitador de amplitude não-linear desejado.

A combinação polo-zero mais simples para $A_L(s)$, que é capaz de produzir raízes na Eq. IV.2.15, no lado direito do plano complexo é a combinação de dois polos e um zero. O lugar das raízes para este caso com

$$A_L(s) = \frac{A\omega_1 s}{(s+\sigma_1)(s+\sigma_2)} \quad (IV.2.16)$$

está mostrado na Fig. IV.2.3. onde observamos que é necessária uma realimentação positiva, $A > 0$, para haver oscilação.

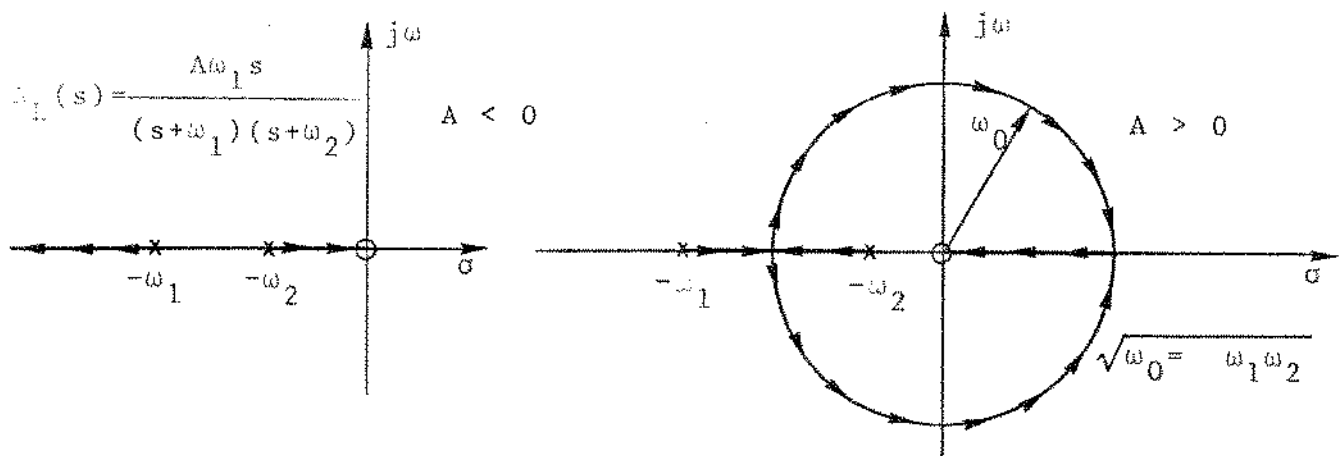


Fig.IV.2.3 - Lugar das raízes de $A_L(s)$ com dois polos e um zero.

É aparente que, para $A > 0$, o zero pode se mover para dentro da metade esquerda do plano complexo, sem destruir a possibilidade de oscilação.

Para se determinar a frequência de oscilação ω_0 (i.e., o ponto no qual as raízes atravessam o eixo imaginário) e o ganho mínimo A para oscilações (i.e., o valor de A que coloca as raízes sobre o eixo imaginário), supomos $A = A_{\min}$. Com $A = A_{\min}$, $s = j\omega_0$ deve ser uma solução da Equação IV.2.15. Portanto,

$$A_L(j\omega_0) = 1 \quad (\text{IV.2.17})$$

ou, equivalentemente,

$$\text{Re } A_L(j\omega_0) = 1 \quad (\text{IV.2.18a})$$

$$\text{Im } A_L(j\omega_0) = 0 \quad (\text{IV.2.18b})$$

As Equações IV.2.18a e IV.2.18b fornecem uma condição necessária para oscilações (esta condição é conhecida como o critério de Barkhausen) e, deste modo, um conjunto de duas equações para se obter valores de $A_{\min}$ e ω_0 .

O critério de Barkhausen faz sentido, intuitivamente, pois ele estabelece que, na frequência de os

cilação ω_0 , o sinal deve atravessar a malha de reali-
mentação com nenhuma atenuação e nenhum deslocamento de
fase.

Das Equações IV.2.16 e IV.2.18, obtemos

$$A_{\min} = \frac{\omega_1 + \omega_2}{\omega_1} \quad \text{e} \quad \omega_0 = \sqrt{\omega_1 \omega_2}$$

Em vez de dois polos no eixo real e um zero na origem, podemos escolher $A_L(s)$ de modo que tenha um par de polos complexos conjugados no lado esquerdo do plano complexo e um zero sobre, ou perto da origem. O lugar das raízes para este caso com

$$A_L(s) = \frac{As\omega'_0}{s^2 + 2\alpha s + \omega'^2_0} \quad (\text{IV.2.19})$$

está mostrado na Fig. IV.2.4.

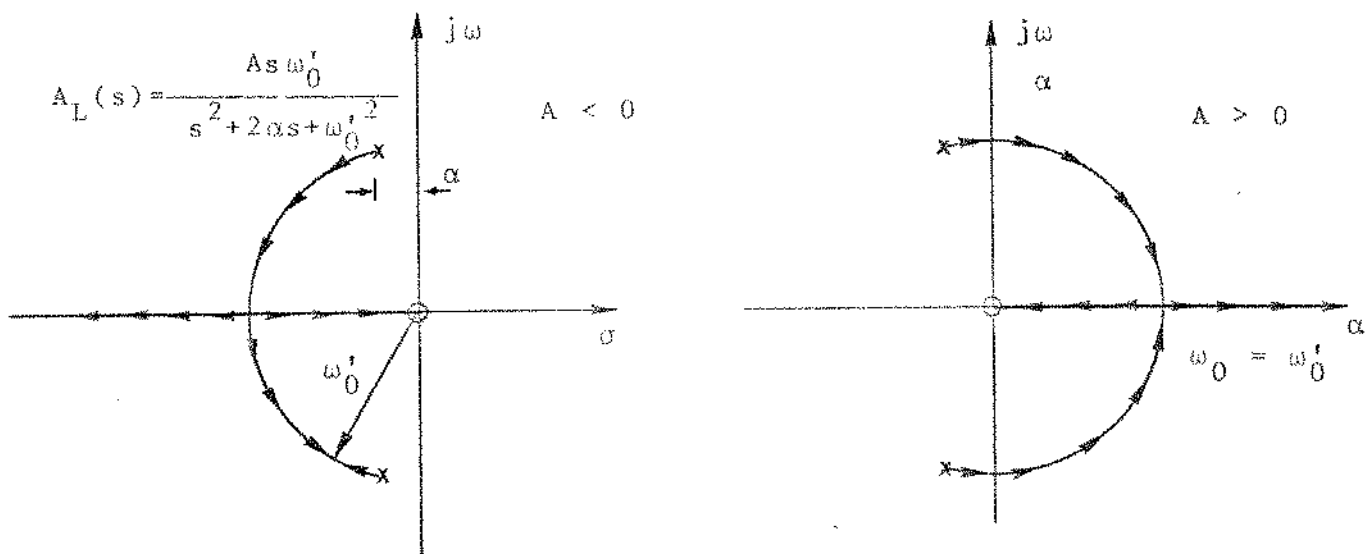


Fig. IV.2.4 - Lugar das raízes para $A_L(s)$ com dois polos complexos conjugados e um zero na origem.

Outra vez, observamos que oscilações são possíveis somente para $A > 0$. Entretanto, esta configuração de polo-zero tem duas vantagens sobre a configuração com polos no eixo real. Primeira, um $A_{\min}$ menor é exigido para produzir oscilações. Especificamente, para este diagrama polo-zero achamos, aplicando o critério de Barkhausen, que

$$\omega_0 = \omega'_0 \quad \text{e} \quad A_{\min} = \frac{2\alpha}{\omega'_0} = \frac{1}{Q_T} ;$$

onde Q_T é o Q do circuito passivo dentro da malha de realimentação. Claramente, então, quando Q_T aumenta, a amplificação exigida do elemento ativo, dentro da malha de realimentação, diminui.

Uma segunda vantagem dos polos complexos conjugados de $A_L(s)$ é uma maior estabilidade de frequência. Se polos e zeros espúrios aparecerem no diagrama polo-zero de $A_L(s)$, devido às capacitâncias e indutâncias parasíticas, o lugar das raízes é um pouco modificado. Entretanto, se os polos de $A_L(s)$ estão suficientemente próximos do eixo imaginário, no instante inicial, então o lugar das raízes (root-locus) ainda estará restringido a atravessar o eixo imaginário relativamente perto de ω'_0 .

Esta estabilidade de frequência pode ser observada de um ponto de vista diferente. Se o circuito passivo tem um alto Q_T , seu deslocamento de fase varia rapidamente com a frequência, na vizinhança de ω'_0 . Portanto, os deslocamentos de fase espúrios introduzidos por elementos parasíticos dentro da malha de realimentação exigem, somente, uma pequena variação na frequência, em torno de ω'_0 , para produzir um deslocamento de fase compensatório, do circuito de alto Q_T e um deslocamento de fase nulo, em torno do loop. Desta modo, quanto maior o valor de Q_T , menor o desvio de ω'_0 para a frequência ω_0 , na qual existe um deslocamento de fase nulo, em malha fechada e as oscilações são possíveis.

IV.2.3 - Configurações básicas de osciladores

A maioria dos osciladores podem ser conside
rados como tendo dois componentes básicos: o amplifica
dor e o circuito de realimentação seletor de frequência.
Este arranjo é conhecido como um oscilador com reali
mentação e está mostrado na Fig. IV.2.5.

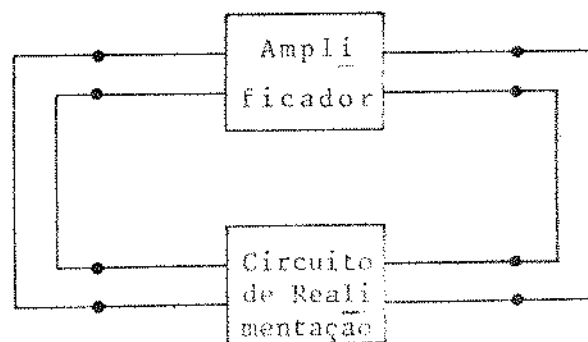


Fig.IV.2.5 - Configuração de um oscilador com
realimentação.

O circuito seletor de frequência pode ser, ainda, re
duzido ao arranjo mostrado na Fig. IV.2.6.

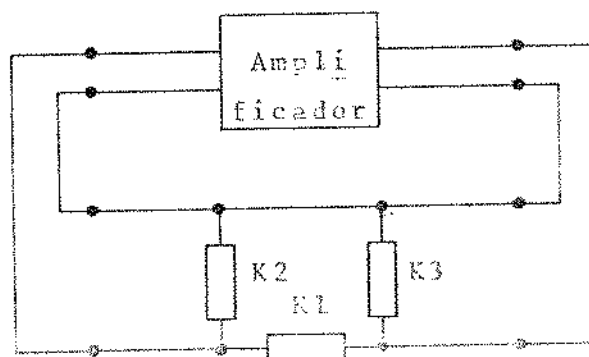


Fig.IV.2.6 - Oscilador de realimentação do tipo π .

Esta configuração permite uma clara visualização de cada um dos tipos de osciladores básicos.

K_2 , K_1 capacitores

tipo Colpitts Fig.IV.2.7

K_3 indutor

K_1 , K_2 indutores

tipo Hartley Fig.IV.2.8

K_3 capacitor

A Fig.IV.2.9 mostra a configuração Hartley , realizada com um transformador e a Fig.IV.2.10 mostra uma modificação da configuração Colpitts que resulta num tipo de oscilador chamado Clapp.

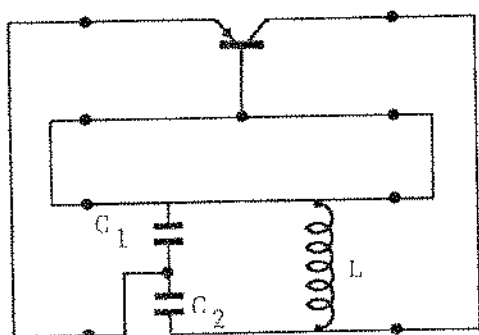


Fig.IV.2.7

Oscilador Colpitts

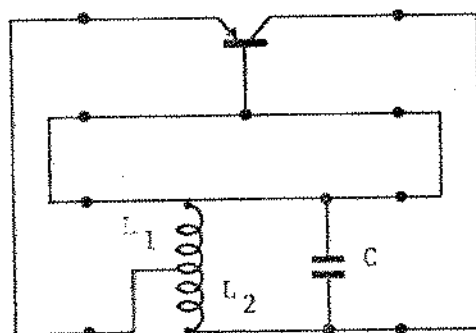


Fig.IV.2.8

Oscilador Hartley derivado

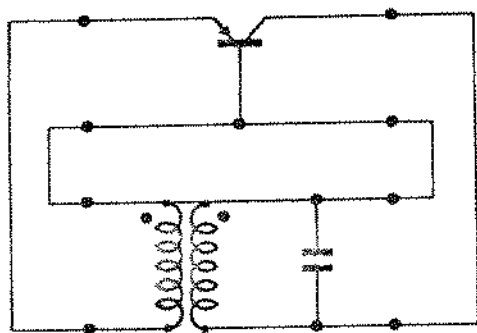


Fig.IV.2.9

Oscilador Hartley
com transformador

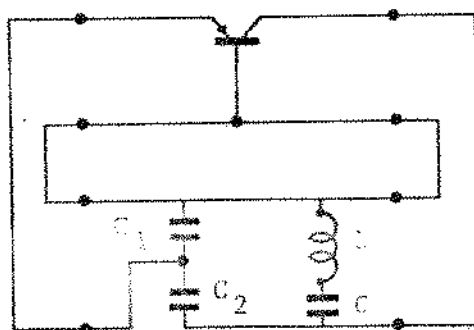


Fig.IV.2.10

Oscilador Clapp

Todas essas configurações utilizam o elemento ativo (transistor) como amplificador e como limitador de amplitude. Por isso, os osciladores desse tipo são chamados oscilador de um único transistor auto-limitados. O mecanismo limitador de amplitude será explicado mais adiante.

Estamos interessados em construir um relógio mestre do sistema, o mais simples possível e com o melhor desempenho, dentro das especificações desejadas. O relógio terá um desvio rigoroso e por isso é que usaremos um cristal na malha de realimentação, como o dispositivo passivo seletor de frequência.

O oscilador Colppits é mais fácil de se construir que o oscilador Hartley, pois é mais simples de se fazer um divisor de capacitores do que de indutores. Também, um cristal utilizado em osciladores Colppits apresenta um melhor desempenho, com respeito à fixação de frequência, que um oscilador Clapp. Este é mais utilizado em osciladores controlados a voltagem.

De acordo com Clarke e Hess {R1}, a maioria dos osciladores atuais, em aplicações comuns, são osciladores de um único transistor, auto-limitados e do tipo Colppits. Este tipo de configuração também está indicado no Manual do Engenheiro Eletrônico {R2} e é o utilizado pela maioria dos fabricantes de sistemas MCP. Ainda mais, este tipo de configuração pode ser usado nos sistemas MCP de 1^a, 2^a e 3^a ordens. Apresenta uma grande flexibilidade e desempenho, como iremos observar na sequência deste trabalho.

A configuração Colppits, portanto, foi a escolhida para implementarmos o oscilador mestre do sistema MCP de 2^a ordem.

IV.2.4 - O mecanismo limitador de amplitude

Uma forma muito comum de estabilização de amplitude utiliza-se da não-linearidade de um dispositivo ativo (transistor, no nosso caso), para fornecer a

característica de limitação de amplitude ao circuito . Em tais casos, o dispositivo ativo deve ser seguido de um filtro de faixa estreita, que deixa passar somente a frequência de oscilação, a fim de remover as harmônicas geradas pela não-linearidade do elemento ativo e, deste modo, manter um sinal senoidal de saída.

O oscilador projetado se utiliza de um único transistor como amplificador e elemento limitador de amplitude.

Do modelo de Ebers-Moll para um transistor {R3}, uma ótima aproximação para a corrente emitida a través de uma junção PN diretamente polarizada é

$$i_2 = I_s e^{v_1 q / kT} \quad (\text{IV.2.20})$$

onde kT/q é, aproximadamente, 26mV para $T = 300^\circ\text{K}$.

Se supusermos que o alfa do transistor é independente da corrente e ignorarmos, no momento, todas as quedas de voltagens resistivas internas (isto é válido para frequências até 100MHz), então, pela escolha apropriada de I_s , podemos usar a Equação IV.2.20 para representar as correntes de emissor, coletor ou base.

A Equação IV.2.20 não é exata, no sentido inverso; entretanto, para os nossos propósitos, esta não-exatidão é de um efeito de 3ª ordem {R1}.

Este trabalho trata de circuitos com realimentação de voltagem feita, essencialmente, diretamente sobre a junção base-emissor, ou seja, transistor na configuração base comum, pois nesta configuração a frequência de corte do transistor é maior (próxima de f_T) e obtém-se uma grande oscilação entre emissor e coletor, o que faz com que a corrente de realimentação siga exatamente a malha de realimentação.

Consideremos o circuito ac que se segue.

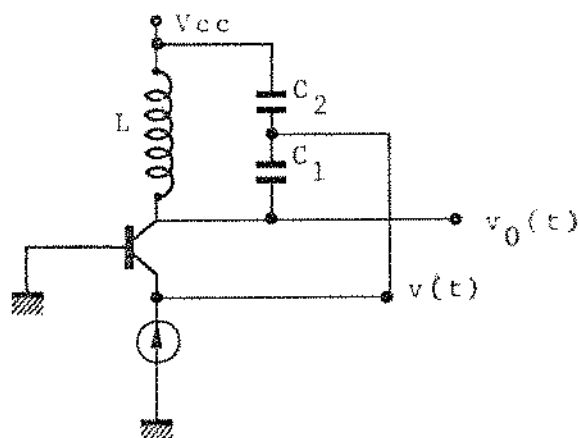


Fig.IV.2.11 - Circuito ac.

O transistor está em base comum. O circuito sintonizado remove a não-linearidade do transistor, extraindo somente a corrente na frequência de oscilação (corrente fundamental para o oscilador projetado).

A voltagem $v(t)$ de realimentação é extraída de um divisor de tensão feito com dois capacitores e injetada no emissor. Com isto, a voltagem sobre a junção base-emissor será dada por

$$v_i(t) = V_{dc} + v(t)$$

A característica exponencial, voltagem de entrada-corrente de saída típica de um transistor, descrita na Equação IV.2.20, fornece

$$i_2(t) = I_s e^{qV_{dc}/kT} e^{qv(t)/kT}$$

Excluimos desta análise, circuitos com realimentação na base e grande resistor de emissor não desacoplado, por causa de sua baixa eficiência e de uma estabilização de amplitude muito pobre (R1).

Entretanto, para operações de pequeno sinal, i.e., valores de $v(t)$ para os quais $qv(t)/kT \ll 1$, $i_2(t)$ (corrente de coletor) se reduz à forma

$$i_2(t) = I_s e^{qV_{dc}/kT} \left[1 + \frac{qv(t)}{kT} \right] = I_{dc} + i(t) \quad (\text{IV.2.21})$$

onde

$$I_{dc} = I_s e^{qV_{dc}/kT} \quad (\text{IV.2.22a})$$

$$e \quad i(t) = \frac{qI_{dc}v(t)}{kT} \quad (\text{IV.2.22b})$$

Vemos, claramente, que $i(t)$ e $v(t)$ são linearmente relacionados por uma transcondutância de pequeno-sinal

$$g_{mQ} = \frac{v(t)}{i(t)} = \frac{qI_{dc}}{kT} \quad (\text{IV.2.23})$$

que é uma função linear de corrente de polarização.

A corrente de coletor $i_2(t)$ passará através do circuito tanque de alto Q que irá extrair a componente fundamental na frequência de oscilação. Através do divisor de tensão de capacitores, uma voltagem senoidal será realimentada à junção base-emissor,

$$v_i(t) = V_1 \cos \omega t \quad (\text{IV.2.24})$$

Esta voltagem senoidal age sobre o transistor, para produzir uma corrente não-senoidal de coletor. A função do circuito tanque é extrair a componente fundamental deste trem de pulsos do coletor e apresentá-lo à junção base-emissor, com uma relação de fase apropriada.

Matematicamente, teremos:

$$v_1(t) = V_{dc} + V_1 \cos \omega t \quad (\text{VI.2.25})$$

$v_1(t)$ = voltagem sobre a junção base-emissor.

V_1 = valor de pico (ou rms) da voltagem senoidal sobre a junção base-emissor.

Iremos supor que a corrente dc de emissor, I_{dc} , é fornecida por uma fonte de corrente e que é fornecida por uma fonte de tensão independente da fonte de corrente anterior e obter nossos resultados, em termos dessas quantidades.

A razão para esta suposição é que, em circuitos transistorizados, como o da Fig.IV.2.11, a corrente de polarização, bem como a tensão ac da junção base-emissor, $v(t)$, podem ser controladas. A primeira, através dos resistores de polarização, e a segunda, através do divisor de tensão capacitivo.

Aplicando a Equação IV.2.25 na Fig.IV.2.11, obtemos

$$\begin{aligned} i_2(t) &= I_s e^{qV_{dc}/kT} e^{qV_1 \cos \omega t / kT} \\ &= I_s e^{qV_{dc}/kT} e^{x \cos \omega t} \end{aligned}$$

onde $x = \frac{qV_1}{kT}$ (IV.2.26)

$$I_{dc} = \frac{1}{T} \int_0^T i_2(t) dt \quad (IV.2.27)$$

$$I_1(t) = \frac{2}{T} \int_0^T i_2(t) \cos \omega t dt \quad (IV.2.28)$$

I_{dc} e $I_1(t)$ são obtidos da expansão de $i_2(t)$ em série de Fourier

$$i_2(t) = \sum_{n=0}^{\infty} C_n \cos n \omega t$$

$$C_0 = I_{dc}$$

$$C_1 = I_1(t)$$

Estamos interessados na corrente fundamental devido à extração da mesma pelo circuito tanque.

Chamando $\omega t = \theta$, teremos

$$I_{dc} = I_s e^{qV_{dc}/kT} \left(\frac{1}{2\pi} \int_{-\pi}^{\pi} e^{x \cos \theta} d\theta \right)$$

$$\frac{1}{2\pi} \int_{-\pi}^{\pi} e^{x \cos \theta} d\theta = I_0(x) = \text{função de Bessel mo} \\ \text{dificada \{R4\} e \{R5\}}$$

$$I_{dc} = I_s e^{qV_{dc}/kT} I_0(x) \quad (\text{IV.2.29})$$

$$I_1(t) = 2I_s e^{qV_{dc}/kT} \left(\frac{1}{2\pi} \int_{-\pi}^{\pi} e^{x \cos \theta} \cos \theta d\theta \right)$$

$$\frac{1}{2\pi} \int_{-\pi}^{\pi} e^{x \cos \theta} \cos \theta d\theta = I_1(x) \quad \{\text{R4}\} \text{e} \{\text{R5}\}$$

$$I_1(t) = 2I_s e^{qV_{dc}/kT} I_1(x) \quad (\text{IV.2.30})$$

Como estamos supondo que I_{dc} seja fornecida por uma fonte de corrente constante, da Equação IV.2.29 obtemos

$$V_{dc} = \frac{kT}{q} \ln \frac{I_{dc}}{I_s} - \frac{kT}{q} \ln I_0(x) \\ = V_{dcQ} - \frac{kT}{q} \ln I_0(x) \quad (\text{IV.2.31})$$

V_{dcQ} = voltagem dc de emissor-base, sem oscilação, pois, $V_1 = 0$ e, portanto, $x = 0$.

$$I_0(0) = 1 \quad \text{e} \quad \ln 1 = 0$$

Quando a amplitude de oscilação cresce, a partir do instante que ligamos a chave de potência, V_{dc} diminui em grandeza, o que poderíamos esperar, intuitivamente. É, justamente, esta variação na voltagem dc que fornece a característica de auto-ajuste do circuito transistorizado.

Substituindo a Equação IV.2.29 na Equação IV.2.30, obtemos

$$I_1(t) = 2 I_{dc} \frac{I_1(x)}{I_0(x)} \quad (IV.2.32)$$

Definimos agora uma transcondutância fundamental média de grande-sinal, dada por:

$$G_m(x) \triangleq \frac{I_1}{V_1} = \frac{I_{dc}}{V_1} \frac{2 I_1(x)}{I_0(x)}$$

e da Equação IV.2.26, obtemos

$$G_m(x) \triangleq \frac{q I_{dc}}{kT} \frac{2 I_1(x)}{x I_0(x)} \quad (IV.2.33)$$

Mas da Equação IV.2.

$$G_m(x) = g_{mQ} \frac{2 I_1(x)}{x I_0(x)}$$

Conforme a amplitude da voltagem $v(t) = V_1 \cos \omega t$ cresce, ou seja, conforme x cresce, $\frac{2 I_1(x)}{I_0(x)}$ diminui {R4} e {R5} e, portanto a transcondutância $G_m(x)$ diminui.

Esta característica de auto-limitação e estabilização de amplitude pode ser explicada, sucintamente, da seguinte maneira:

Um pouco antes de ligar a chave de potência, evidentemente, não haverá oscilação. Logo,

$$V_1 = 0 \Rightarrow x = 0 \text{ e } G_m(x) = g_{mQ}$$

e o valor de pequeno-sinal de $A_L(j\omega_0)$ é algum número M , onde $M > 1$.

Então, quando a potência é aplicada ao oscilador em $t=0$, a amplitude V_1 , de entrada senoidal no transistor, cresce até atingir um valor V_{10} (ou x_0) para o qual $A_L(j\omega_0)$ (ou, equivalentemente, $G_m(x)$), tenha decrescido de um fator M do seu valor de pequeno sinal. Portanto, x_0 e, por sua vez, $V_{10} = kTx_0/q$, podem ser obtidos determinando-se em que ponto $G_m(x)/g_{mQ} = 1/M$, como ilustrado na Fig. IV.2.12.

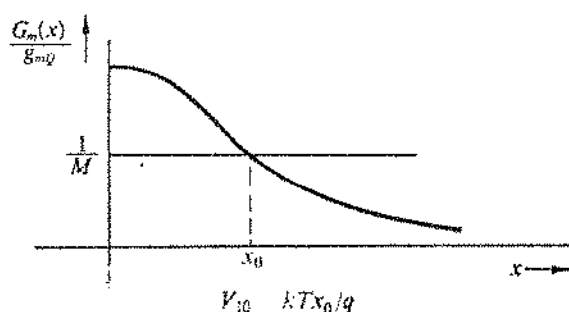


Fig.IV.2.12 - Característica de auto-estabilização de amplitude.

IV.3 - Oscilador Senoidal Controlado a Cristal

As características de 1ª ordem de um oscilador são sua forma de onda, sua frequência e sua amplitude. As características de 2ª ordem são a estabilidade de frequência e amplitude com variações no tempo, temperatura, voltagem e movimentos físicos.

Para fixar a frequência de um oscilador de onda senoidal, nós o conectamos numa malha de realimentação de modo que uma realimentação positiva de exatamente 360° seja possível somente na frequência desejada.

Para se obter uma estabilidade de frequência, concentramos a maior parte da dependência deslocamento de fase vs. frequência, numa parte do circuito. Como neste projeto é exigida uma grande estabilidade de frequência, foi utilizado um cristal piezoelétrico como o dispositivo sobre o qual concentramos a maior parte da dependência acima citada. Um cristal piezoelétrica pode apresentar um Q de até 200000.

O oscilador, frequentemente, atinge sua amplitude desejada, realizando um balanceamento entre a realimentação permitida pela parte passiva do circuito e o ganho não-linear oferecido pela parte ativa do circuito (um transistor, no nosso caso).

Na Fig. IV.3.1 está apresentado o modelo ac do circuito do oscilador projetado.

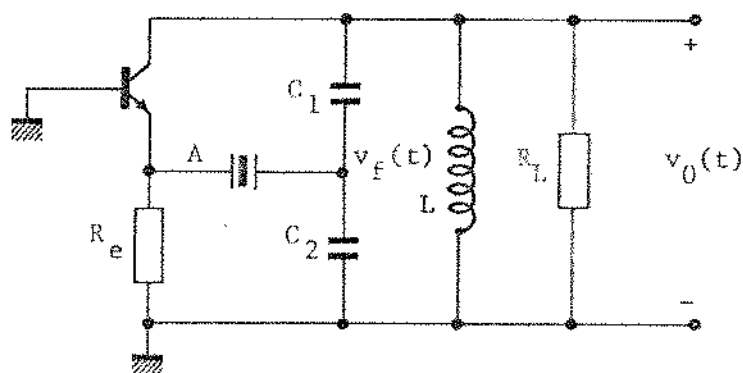


Fig.IV.3.1 - Modelo ac do oscilador projetado

O cristal opera no modo ressonante série. Neste caso, ele pode ser substituído por um simples resistor (ver Apêndice-A unidade piezoelétrica).

Logo, no circuito da Fig.IV.3.1, um deslocamento de fase de 360° em torno da malha é possível somente na vizinhança da frequência de ressonância série do cristal, desde que o circuito tanque esteja sintonizado nessa frequência.

Portanto, se uma oscilação ocorre, ela terá uma frequência de aproximadamente f_s (frequência série do cristal).

Como o transistor é um dispositivo não-linear, a corrente de coletor terá componentes harmônicas, mas o circuito tanque de alto Q extrai somente a componente fundamental, pois o cristal oscila no modo fundamental. Se o cristal operasse num sobre tom, o circuito tanque extrairia a harmônica ímpar correspondente a esse sobre tom.

Portanto, o circuito tanque apresenta uma baixa impedância na frequência fundamental, facilitando a oscilação, enquanto que nas harmônicas, a impedância do tanque é alta e não há oscilação, pois o transistor não terá ganho suficiente para suprimir as perdas em malha fechada.

Também, ainda, através de uma correta escolha dos capacitores C_1 e C_2 poderemos controlar a corrente de dissipação sobre o cristal (consequentemente, a sua taxa de envelhecimento) e os efeitos das capacitâncias de entrada e saída do transistor sobre a determinação da frequência de oscilação. Quanto maiores os valores de C_1 e C_2 , menor o efeito das capacitâncias do transistor sobre a estabilidade de frequência. A tensão de realimentação v_f é obtida através do divisor de tensão capacitivo e é dada por

$$v_f(t) = n v_0(t) \quad (\text{IV.3.1})$$

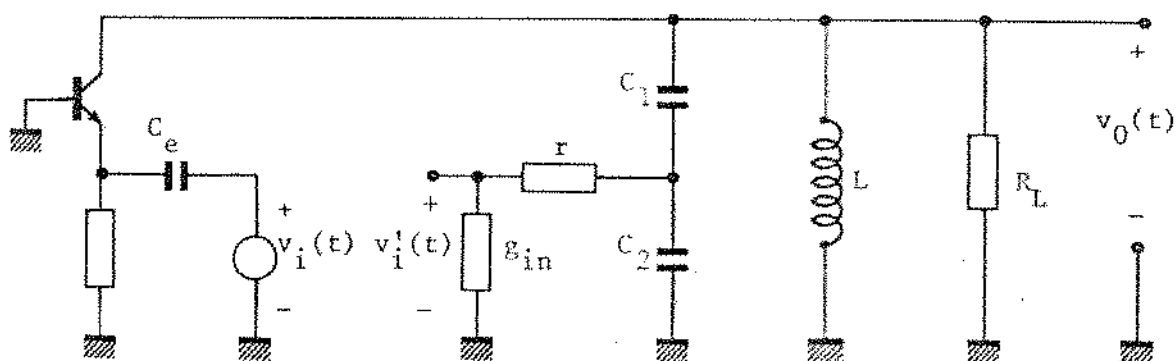
onde
$$n = \frac{C_1}{C_1 + C_2} \quad (\text{IV.3.2})$$

v_f é uma tensão senoidal, pois v_0 é senoidal.

IV.3.1 - Obtenção da expressão do ganho de malha

Para avaliar o ganho de malha, quebramos a malha de realimentação do emissor, substituímos a tensão nesse ponto por uma fonte de tensão $v_i(t)$, terminamos a malha quebrada em uma resistência R_{in} que é a resistência de entrada do transistor (será definida mais adiante) e determinamos o sinal através da terminação da malha - $v_i'(t)$.

A Fig. IV.3.2 mostra essa transformação do circuito ac da Fig. IV.3.1.



r = resistência série do cristal

g_{in} = condutância de entrada de pequeno sinal

Fig.IV.3.2 - Circuito para determinação do ganho de malha.

O capacitor C_e , que não tem efeito no cálculo de $A_L(j\omega_0)$, pois é um curto-circuito ac, é incorporado para preservar as condições de polarização dc.

O circuito tanque é sintonizado no polo da admitância do cristal $Y(s)$ para assegurar uma correta operação na frequência série do mesmo (no nosso caso é a frequência fundamental do cristal). Se o cristal for operado em sobretom (harmônicas ímpares), o circuito tanque deve ser sintonizado no sobretom desejado. Claramente, o ganho de malha será insuficiente para operação em todos os outros sobretoms, devido à baixa impedância do circuito tanque.

Intuitivamente, vemos que, se o cristal é série-ressonante e age como um resistor, então este resistor e a entrada do transistor agem como um atenuador, reduzindo o ganho da malha.

Desde que o cristal está agindo como um circuito ressonante série de alto Q , ele restringe a corrente através de si, à componente fundamental. Isto é o dual de um circuito ressonante paralelo de alto Q , onde existe somente a voltagem fundamental (cristal ope

rando no modo antiressonante).

Portanto, a corrente que passa pelo cristal é senoidal, pois a voltagem de realimentação v_f é senoidal.

Supondo-se que (ver apêndice A no fim deste capítulo),

$$nQ_T' Q_E > 100 \quad (\text{IV.3.3a})$$

$$Q_E > 10 \quad (\text{IV.3.3b})$$

$$Q_T > 10 \quad (\text{IV.3.3c})$$

o circuito da Fig.IV.3.2 pode ser transformado no seguinte circuito (ver apêndice no fim deste capítulo):

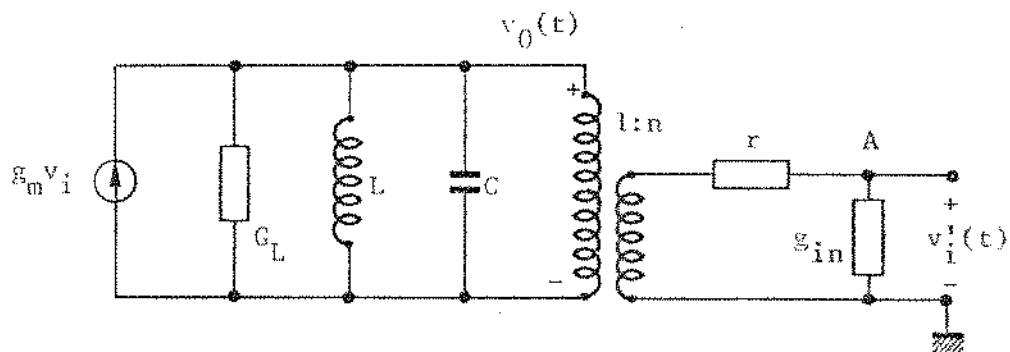


Fig.IV.3.3 - Modelo de pequeno sinal para o oscilador.

$$\text{onde } C = \frac{C_1 C_2}{C_1 + C_2} \quad (\text{IV.3.4})$$

$$\text{e } n = \frac{C_1}{C_1 + C_2} \quad (\text{IV.3.5})$$

O modelo do transistor ficou resumido a uma fonte de corrente controlada, pois estamos supondo desprezíveis as quedas ôhmicas ($r_{ee'}$) e que a frequência de oscilação seja suficientemente baixa para que possa

mos desprezar, também, as reatâncias do transistor. A níveis de baixa-potência e em circuitos bem projetados, podemos desprezar essas reatâncias em frequências até 100 MHz [R1].

O circuito de grande sinal é obtido fazendo-se $g_m = G_m$ e $g_{in} = G_{in}$ (Fig.IV.3.4), e aplicando-se a Transformada de Laplace, obtemos

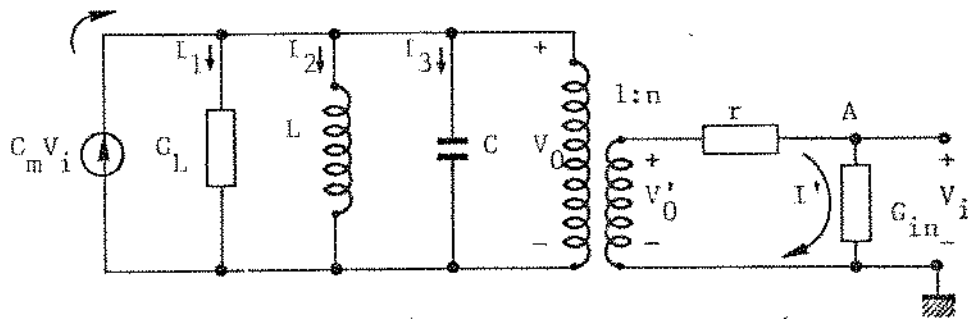


Fig.IV.3.4 - Modelo de grande sinal para o oscilador.

$$I(s) = I_1(s) + I_2(s) + I_3(s) \text{ - lei dos nós} \quad (IV.3.6)$$

$$\text{mas} \quad I_1(s) = V_0(s) G_L \quad (IV.3.7a)$$

$$I_2(s) = V_0(s) \frac{1}{sL} \quad (IV.3.7b)$$

$$I_3(s) = V_0(s) Cs \quad (IV.3.7c)$$

Substituindo IV.3.7 em IV.3.6, obtemos

$$I(s) = V_0(s) \left(G_L + \frac{1}{sL} + sC \right) \quad (IV.3.8)$$

$$\text{mas} \quad I(s) = C_m V_i(s)$$

$$\therefore \quad G_m V_i(s) = V_0(s) \left(G_L + \frac{1}{sL} + sC \right) \quad (IV.3.9)$$

$$I'(s) = V_i'(s) G_{in} \quad (\text{IV.3.10})$$

$$V_0'(s) = V_i'(s) + r G_{in} V_i'(s) \quad (\text{IV.3.11})$$

$$V_0(s) = \frac{1}{n} V_0'(s) = \frac{1}{n} V_i' (1 + r G_{in}) \quad (\text{IV.3.12})$$

Portanto,

$$G_m V_i(s) = \frac{1}{n} V_i'(s) (1 + r G_{in}) \left(G_L + \frac{1}{sL} + sC \right) \quad (\text{IV.3.13})$$

Mas,

$$G_L + \frac{1}{sL} + sC = \frac{sL G_L + 1 + s^2 LC}{sL} = \frac{(s^2 + s \frac{G_L}{C} + \frac{1}{LC}) C}{s}$$

O ganho de malha é dado por

$$A_L(s) = \frac{V_i'(s)}{V_i(s)} \quad (\text{IV.3.14})$$

logo,

$$A_L(s) = \frac{V_i'(s)}{V_i(s)} = \left(\frac{n G_m}{1 + r G_{in}} \right) \left(\frac{s/C}{s^2 + s \frac{G_L}{C} + \frac{1}{LC}} \right)$$

ou,

$$A_L(s) = \left(\frac{n G_m}{1 + r G_{in}} \right) \left(\frac{\frac{2\beta s}{G_L}}{s^2 + 2\beta s + \omega_0'^2} \right)$$

onde $2\beta = G_L/C$

Rearranjando melhor e substituindo $G_m = \alpha G_{in}$

{R1}

$$A_L(s) = \left(\frac{\alpha n R_L}{R_{in} + r} \right) \left(\frac{2\beta s}{s^2 + 2\beta s + \omega_0'^2} \right)$$

Na frequência de oscilação (ω_0) com o circui

to tanque sintonizado na frequência série do cristal , ou seja, $\omega_0 = \omega'_0$, podemos substituir s por $j\omega_0$, e te remos

$$A_L(j\omega_0) = \frac{\alpha n R_L}{R_{in} + r} \cdot \frac{2\alpha j\omega_0}{-\omega_0^2 + 2\alpha j\omega_0 + \omega_0^2}$$

$$A_L(j\omega_0) = \frac{\alpha n R_L}{R_{in} + r} \quad (IV.3.15)$$

IV.3.2 - A Condição de Oscilação

Vimos na seção anterior que a corrente que a travessa o cristal é uma corrente senoidal, na frequên cia fundamental ω_0 . Como estamos supondo uma fonte de corrente quiescente I_{EQ} para a polarização dc do tran sistor, então, a corrente ac no cristal é igual à cor rente ac do emissor do transistor, isto é

$$I_{E1} = \frac{V_1 - V_{EB1}}{r} \quad (IV.3.16)$$

onde

V_{EB1} = amplitude da voltagem base-emissor fundamental

I_{E1} = amplitude da corrente de emissor ac (ou do cris tal)

Agora, V_{EB1} é uma função de I_{E1} e I_{EQ} que po de ser calculada supondo-se que uma fonte de corrente ac e uma fonte de corrente dc alimentam a junção base-emissor e calculando-se a componente fundamental da voltagem de emissor.

Se

$$i_E = I_{ES} e^{v_{EB} q/kT} = I_{EQ} + I_{E1} \cos \omega t \quad (IV.3.17)$$

então,

$$V_{EB} = \frac{kT}{q} \ln \frac{I_{EQ}}{I_{ES}} + \frac{kT}{q} \ln \left(1 + \frac{I_{E1}}{I_{EQ}} \cos \omega t \right)$$

(IV.3.18)

Portanto, se o último termo da Equação IV.3.18 é expandido em série de Fourier, podemos obter o valor de V_{EB1} , que será dado por

$$V_{EB1} = \frac{kT}{q} \left[\frac{2}{y} (1 - \sqrt{1 - y^2}) \right] \quad (IV.3.19)$$

onde

$$y = \frac{I_{E1}}{I_{EQ}} \quad (IV.3.20)$$

Para este caso, definimos uma condutância média fundamental, de entrada, de grande-sinal do transistor

$$\begin{aligned} G_{in}(y) &\triangleq \frac{I_{E1}}{V_{EB1}} = \frac{I_{E1}}{I_{EQ}} \cdot \frac{I_{EQ}}{V_{EB1}} = \\ &= \frac{q I_{EQ}}{kT} \frac{y^2}{2(1 - \sqrt{1 - y^2})} \\ G_{in}(y) &= g_{inQ} \frac{y^2}{2(1 - \sqrt{1 - y^2})} \quad (IV.3.21) \end{aligned}$$

A Fig.IV.3.5 mostra a curva $G_{in}(y)/g_{inQ}$ vs. y , da condutância de entrada normalizada, quando a junção base-emissor do transistor é alimentada por corrente.

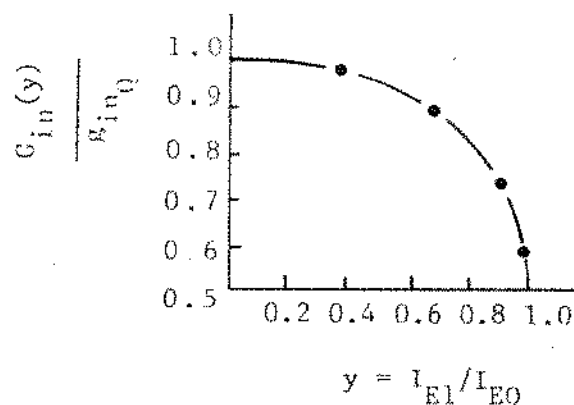


Fig.IV.3.5 - Condutância de entrada normalizada, para uma junção base-emissor alimentada por corrente.

Na maioria dos osciladores auto-limitados, Q_T (o Q do circuito sintonizado) é alto, para manter a voltagem de saída na forma senoidal e $n \ll 1$, pois normalmente é exigido que a voltagem de saída tenha uma amplitude muito maior que a voltagem de realimentação (taxa de envelhecimento do cristal deve ser pequena). Para $n \ll 1$, vemos, na Fig.IV.3.4, que a carga refletida da resistência r do cristal em série com a resistência de entrada $1/G_{in}(y)$ do transistor sobre R_L , é desprezível (isto deve ser verificado com os valores do projeto). Com esta condição obedecida, o ganho de malha é o ganho dado pela Equação IV.3.15.

$$A_L(j\omega_0) = \frac{\alpha n R_L}{r + R_{in}(y)} \quad (IV.3.22)$$

De acordo com o critério de Barkhausen, para uma oscilação senoidal auto-sustentável, na frequência ω_0 , $A_L(j\omega_0) = 1$.

Portanto, a oscilação se estabiliza para o valor $y = I_{EI}/I_{EQ}$ para o qual $A_L(j\omega_0) = 1$ ou, equivalentemente,

$$\frac{G_{in}(y)}{g_{inQ}} = \frac{1}{(\alpha n R_L - r) g_{inQ}} \quad (IV.3.23)$$

A Equação IV.3.23 fornece a condição de os
cilação.

R_L = resistência total em paralelo com a indutância -
(constitui-se da resistência R_p do circuito elē
trico equivalente do microchoque - indutor - em pa
ralelo com a resistência de carga que o coletor do
transistor vê, olhando-se para o restante do cir
cuito do relógio mestre projetado - é a resistên
cia de carga).

É aparente da Fig.IV.3.5 que, para uma razoã
vel estabilidade de amplitude, y deva estar entre 0,4
e 1, ou que

$$0,50 \leq \frac{1}{(\alpha n R_L - r) g_{inQ}} \leq 0,95 \quad (\text{IV.3.24})$$

A fim de se calcular a amplitude de operação,
devemos calcular $G_{in}(y)/g_{inQ}$ da Equação IV.3.23 e usar
a Fig.IV.3.5 para se achar y. Então,

$$v_0(t) = V_{cc} - V_t \cos \omega_0 t \quad (\text{IV.3.25})$$

onde

$$V_t = \alpha I_{E1} R_L$$

ou ainda,

$$V_t = \alpha y I_{EQ} R_L \quad (\text{IV.3.26})$$

O Q efetivo do cristal será dado por

$$Q'_L = \frac{\omega_0 L_1}{r + R_{in}} \quad (\text{IV.3.27})$$

L_1 = indutância série do cristal.

A potência dissipada sobre o cristal é dada
por

$$P_d = \frac{r I_{E1}^2}{2} \text{ watt} \quad (\text{IV.3.28})$$

IV.3.3 - Causas de Assintonia no circuito tanque

Nos resultados anteriores, foi suposto que o

circuito tanque, consistindo de L , R_L e C , tivesse sido sintonizado, na frequência ressonante do cristal. Poderíamos perguntar o que aconteceria com a amplitude e a frequência das oscilações, se o circuito tanque fosse dessintonizado.

Numa análise de pequeno-sinal, na vizinhança do polo da admitância $Y(s)$ do cristal, $Y(j\omega)$ seria a aproximado por

$$Y(j\omega) \simeq \frac{\omega_0^2 C}{2(2\delta\omega + \omega_0/2Q'_L)} \quad (\text{IV.3.29})$$

(ver {R1} , seção II.2).

onde

$$\delta(\omega) = \omega - \omega_0$$

$$\omega_0 + \omega \simeq 2\omega_0$$

e

$$Q'_L = \frac{\omega_0 L_1}{r + 1/g_{inQ}}$$

Para um fator de qualidade $Q > 10$, a forma normalizada das variações de grandeza e fase de $Y(j\omega)$ são dadas pelas curvas das Figs. IV.3.6 e IV.3.7.

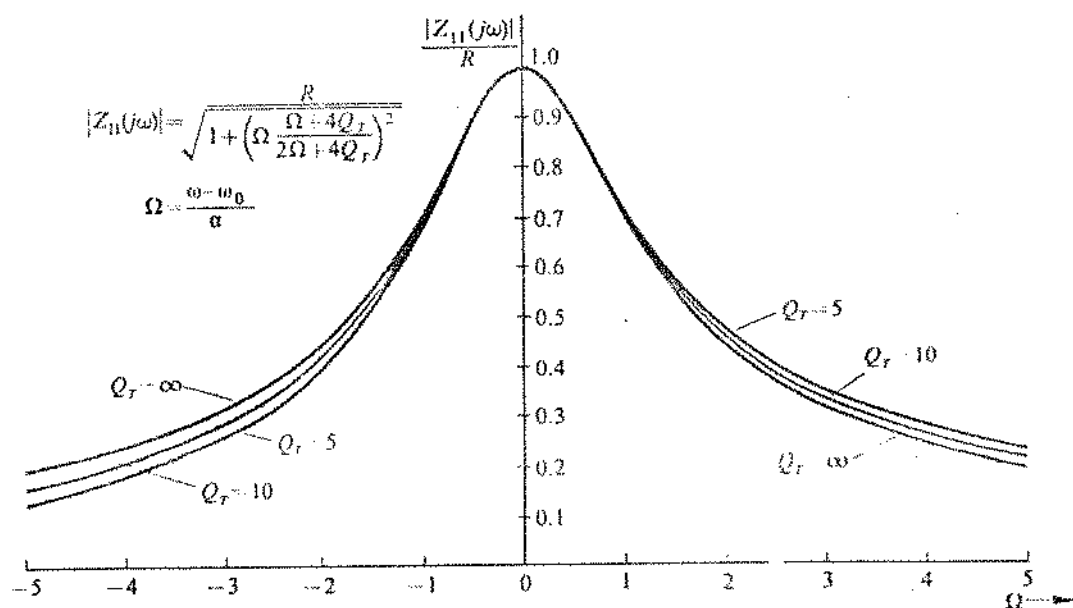


Fig. IV.3.6 - Curva de $\left|\frac{Z(j\omega)}{R}\right|$ vs. Ω

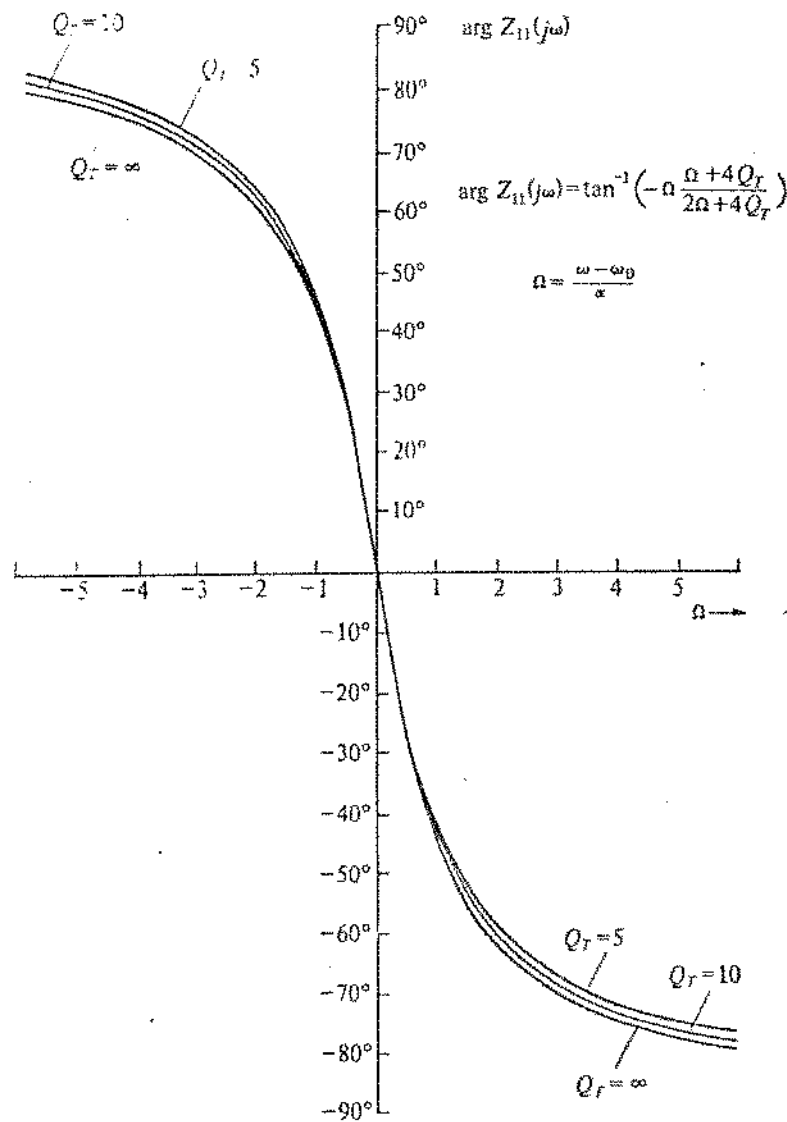


Fig. IV.3.7 - Curva de $\text{Arg}Z(j\omega)$ vs. Ω

As mesmas curvas normalizadas também são válidas para a impedância do circuito sintonizado perto ω_0 .

$$Z(j\omega)_t = \frac{1}{2C_t(j\delta\omega + \omega_0/2Q_T)} \quad (\text{IV.3.30})$$

onde $Q_T = \omega_0 R_L C_t$

O subscrito t é usado para diferenciar os parâmetros do circuito tanque daqueles do cristal.

Se dessintonizarmos o circuito tanque de $\omega_0/8Q_T$, a magnitude de $Z(j\omega)_t$ será reduzida e introduzire

mos um deslocamento de fase. Para se reaver um deslocamento de fase líquido nulo, a frequência de operação deve se deslocar até que o desvio de fase do cristal forneça a compensação de fase necessária. Desde que o Q efetivo do cristal é muito maior que o Q do circuito tanque, a frequência necessita se deslocar somente de $\delta\omega = \omega_0/8Q'_L$.

Entretanto, este desvio de frequência causa um equivalente decréscimo normalizado na grandeza de $Y(j\omega)$. Deste modo, se fizermos

$$N = \frac{1}{\sqrt{1 + 4Q_T^2 (\delta\omega_t/\omega_0)^2}} \quad (\text{IV.3.31})$$

que é o decréscimo normalizado na grandeza da impedância do circuito tanque bem como um decréscimo na grandeza da admitância do cristal, então a Equação IV.3.23 tornar-se-á

$$\frac{G_{in}(y)}{g_{inQ}} = \left(\frac{N}{\alpha n N^2 R_L - r} \right) \frac{1}{G_{inQ}} \quad (\text{IV.3.32})$$

Se $\delta\omega_t$ for excessivo, então, $G_{in}(y)/g_{inQ}$ excederá a unidade e a oscilação cessará. Deste modo, a assintonia do circuito tanque causa um pequeno deslocamento na frequência, mas pode causar uma variação apreciável, na amplitude, pois

$$V_t = \alpha y I_{EQ} N R_L \quad (\text{IV.3.33})$$

Entretanto, a configuração final do relógio mestre minimiza os efeitos de variação em amplitude, obtendo-se uma onda quadrada compatível com nível TTL, mesmo que a amplitude de saída do oscilador senoidal varie apreciavelmente.

Portanto, nosso objetivo principal é a estabilidade de frequência.

IV.4 - Projeto do Relógio Mestre

O relógio mestre pode ser dividido em duas partes, a saber:

- a) oscilador senoidal;
- b) circuito de quadratura;

Na parte a, obtemos uma onda senoidal de frequência altamente estável. Na parte b fazemos a quadratura desta onda. O processo mais eficiente para se obter a onda quadrada (relógio) é o seguinte:

- 1) Através de um transistor de chaveamento, obtém-se uma pré-quadratura da onda senoidal de saída do oscilador;
- 2) A seguir, introduzimos esta onda chaveada num FF-JK para se obter uma onda quadrada de 50% de fator de ocupação ("duty cycle") com uma frequência que será metade da frequência da onda senoidal do oscilador.

Portanto, o relógio mestre deverá fornecer ao sistema, uma onda quadrada na frequência de $8,448 \text{ MHz} \pm 30 \text{ ppm}$, comparível com os níveis de TTL. Evidentemente, pelo processo de quadratura descrito acima, o oscilador senoidal deverá ter uma frequência de 16,896 MHz. Apresentaremos, a seguir, o projeto do oscilador senoidal e, depois, o circuito completo do relógio mestre.

IV.4.1 - Projeto do oscilador senoidal

O procedimento de projeto para osciladores transistorizados é normalmente tratado em bases lineares, embora uma oscilação auto-sustentável apresente uma operação não-linear. Portanto, os cálculos preliminares fornecem valores aproximados para os componentes e esses componentes devem ser ajustados experimentalmente, no projeto final.

Desde que um procedimento de projeto deve ser "confeccionado" para a especificação individual do oscilador, nenhum procedimento exato pode ser dado, senão aquele que envolva passos gerais. A seguir, apresentamos uma lista desses passos gerais:

- 1) Selecionar um transistor capaz de fornecer ganho suficiente e potência de saída desejada, na frequência de operação, baseado nas especificações de fábrica.
- 2) Selecionar a configuração do oscilador a ser usada, baseado na aplicação. Por exemplo, o oscilador, provavelmente, será usado ou como elemento determina dor da frequência ou como uma fonte de potência numa dada frequência.
- 3) Projetar o circuito de polarização de para estabele cer o ponto de polarização e fornecer a necessária estabilidade.
- 4) Projetar o circuito tanque, ou determinador de frequência.
- 5) Fazer os ajustes necessários nas malhas de realimen tação e polarização para otimizar a eficiência. Deve-se estar seguro de não sacrificar a facilidade de partida, quando do ajuste do circuito de polarização.
- 6) Usar um capacitor "trimmer" para fazer os ajustes finais, se necessários, na frequência de oscilação.

O transistor 2N2222A foi o selecionado para ser utilizado como amplificador e elemento limitador de amplitude no oscilador senoidal. Apresentou altos valores de β e pode fornecer, facilmente, a potência de saída desejada ($3V_{pico}$ sobre $3K\Omega$ de carga, aproximadamente).

A configuração Colpitts foi a selecionada, pois apresenta uma alta estabilidade de frequência e porque ela fornece valores de capacitância e indutância do circuito tanque que devem ser suficientemente insensíveis a variações nos parâmetros do transistor.

A configuração do oscilador está mostrada na Fig. IV.4.1, a seguir.

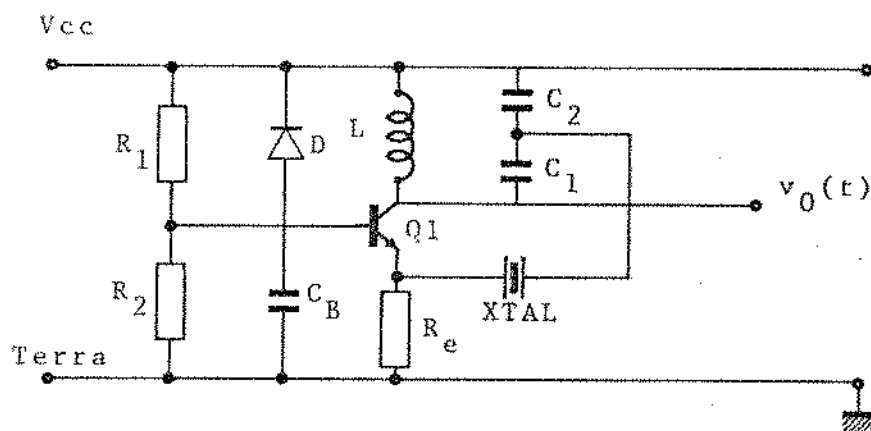


Fig.IV.4.1 - O circuito do oscilador senoidal

O modelo ac deste circuito é o mesmo da Fig. IV.3.1 e suas propriedades já foram explicados ante riormente.

$V_{cc} = 5$ Volts (compatível com TTL)

Polarização

Vamos admitir, como valores iniciais de pro jeto,

$$V_{BB} = 3V \quad e \quad R_e = 330$$

V_{BB} = voltagem da base do transistor

Então,

$$I_{EQ} = \frac{V_{BB} - V_{BEQ}}{R_e + (1-\alpha)R_B} \quad (IV.4.1)$$

onde

V_{BEQ} = voltagem da junção, no ponto quiescen te.

$V_{BEQ} = 0,65V$ para transistor de silício.

Temos que,

$$V_{BB} = \frac{R_2}{R_1 + R_2} V_{cc} \quad (IV.4.2)$$

$$R_B = \frac{R_1 R_2}{R_1 + R_2} \quad (\text{IV.4.3})$$

Para eliminar variações na corrente quiescente de emissor (I_{EQ}), devemos ter

$$R_e \gg (1 - \alpha) R_B \quad (\text{IV.4.4})$$

Com isto, a corrente de emissor será constante, em vez de 0 ser a corrente de base.

O deslocamento de I_{EQ} , para transistores de silício, é desprezível, na maioria das aplicações. Desse modo, o uso de transistores de silício reduz, grandemente, o problema de estabilização do ponto quiescente contra variações na temperatura ambiente.

Podemos reescrever a Equação IV.4.4 da seguinte forma:

$$R_B \ll \beta R_e \quad (\text{IV.4.5})$$

Tendo em vista que temos de usar valores padrões para resistores, os valores escolhidos para R_1 e R_2 foram:

$$R_1 = 150\Omega \quad \text{e} \quad R_2 = 270\Omega$$

As Equações IV.4.2 e IV.4.5 são obedecidas. Com isto

$$I_{EQ} = \frac{V_{BB} - V_{BEQ}}{R_e} = \frac{3,0 - 0,65}{300} = 7,12\text{mA}$$

O circuito tanque

O valor da resistência série do cristal é muito baixo, da ordem de 5Ω . Isto causa um sério problema prático, como veremos. Vamos supor que

$$n = 0,05 ; R_L = 3K\Omega ; r = 5\Omega$$

Então, da Equação IV.3.24, teremos

$$0,5 \leq \frac{1}{(\alpha n R_L - r) g_{inQ}} \leq 0,95 \quad (IV.4.6)$$

$$0,0064 \leq g_{in_q} \leq 0,012$$

que corresponde a

$$0,166\text{mA} \leq I_{EQ} \leq 0,315\text{mA}$$

Para correntes quiescentes de emissor dentro dessa faixa, o ganho de corrente dc do transistor é muito baixo e o ponto quiescente será mais sensível a variações na temperatura, o que não é desejável. Portanto, para cristais com resistência série muito baixa, a oscilação com o circuito tanque sintonizado na frequência série do cristal exigiria uma corrente quiescente de emissor muito baixa.

Logo, devemos ter o circuito tanque com uma frequência ressonante diferente da frequência série do cristal, ou seja, o circuito tanque deverá estar assintonizado.

Temos, também, de escolher valores padrões para o indutor e os capacitores do circuito tanque. Como indutor, utilizaremos um microchoque de rádio - frequência (RF). Os capacitores serão de mica prateada, pois tem um bom coeficiente de temperatura.

Em geral, devemos ter

C_{ob} = capacitância de saída do transistor $\ll C_1$

C_{ib} = capacitância de entrada do transistor $\ll C_2$

Com isto, o transistor terá pouca influência no projeto do oscilador.

Para o transistor 2N2222A, temos

$$C_{ob_{max}} = 8,0\text{pF} \quad C_{ib_{max}} = 25\text{pF}$$

Vamos escolher o microchoque RF de indutância $L = 0,68\mu\text{H}$.

A razão entre os capacitores C_1 e C_2 deve ser encontrada experimentalmente. Os valores de C_1 e C_2 obtidos foram

$$C_1 = 116\text{pF} \quad C_2 = 2000\text{pF}$$

$$n = \frac{C_1}{C_1 + C_2} = 0,0548$$

Deste modo,

$$\omega_T^2 = \frac{1}{LC} = \frac{1}{L \frac{C_1 C_2}{C_1 + C_2}} \quad (\text{IV.4.7})$$

ω_T = frequência de ressonância do circuito tanque.

Da Equação IV.4.7 obtemos

$$f_T = 18486,4 \text{ KHz}$$

Na seção IV.3.3 fizemos uma análise da assintonia do circuito tanque. Referindo-nos a essa seção, teremos

$$\Delta f = f_T - f_0$$

$$f_0 = f_s = \text{frequência série do cristal}$$

$$\left(\frac{\Delta f}{f_0} \right)^2 = 0,00886 = \left(\frac{\delta \omega_T}{\omega_0} \right)^2$$

A resistência paralela R_p do microchoque RF foi medida num Q-meter. O valor obtido foi

$$R_p \approx 3500\Omega$$

A Fig.IV.3.4 anteriormente apresentada, mostra o modelo de grande sinal do oscilador. Na análise teórica feita na seção IV.3, foi suposto que a resistência série do cristal em série com a impedância de entrada

de transistor, refletidas através do transformador ideal, não representam uma carga excessiva ao circuito tanque, ou seja,

$$G_L \gg n^2 \left(\frac{1}{r + R_{in}} \right) \quad (\text{IV.4.8})$$

No nosso caso, $G_L = \frac{1}{R_P}$

Para $I_{EQ} = 7,12\text{mA}$, temos

$$g_{in} = \frac{I_{EQ}}{\frac{kT}{q}} = 0,274$$

Vimos que $G_{in_{max}} = g_{in} = 0,274$ (Fig.IV.3.5);
logo

$$R_{in_{max}} = 3,65\Omega$$

$$R_{in} + r = 8,65\Omega \Rightarrow \frac{1}{R_{in} + r} = 0,116$$

$$\frac{n^2}{R_{in} + r} = 0,003 \times 0,116 = 0,00035$$

Então,

$$R_{refl.} \simeq 2,9K\Omega$$

que não é desprezível em relação a R_P .

Logo, no cálculo do fator de qualidade do circuito tanque carregado, teremos,

$$Q_T = \omega_0 R_L C_t$$

$$R_L = R_P // R_{refl.} \quad C_t = \frac{C_1 C_2}{C_1 + C_2}$$

$$Q_T = 2 \times 16,896 \times 10^6 \times 1586 \times 109 \times 10^{-12} \simeq 18,4$$

Portanto, da Equação IV.3.31, obtemos

$$N = 0,278$$

$$\alpha I_{EQ} R_L N = 0,98 \times 7,12 \times 10^{-3} \times 1586 \times 0,278 = 3,076$$

Vamos supor uma voltagem pico de saída V_t igual a 2,5 volts.

$$V_t = \alpha y I_{EQ} R_L N \quad (\text{IV.4.9})$$

$$\therefore y = \frac{V_t}{\alpha I_{EQ} R_L N} = \frac{2,5}{3,076} = 0,81$$

Com este valor de y obtemos uma boa estabilidade de amplitude ($0,4 \leq y \leq 1$).

A dissipação de potência sobre o cristal será dada por

$$P_d = \frac{1}{2} r I_{E1}^2 = \frac{1}{2} r (y I_{EQ})^2$$

$$\therefore \underline{P_d \simeq 83 \mu W}$$

Esta quantidade de dissipação certamente não causará desvios excessivos na frequência de oscilação- (taxa de envelhecimento baixa).

$$I_{E1} = y I_{EQ} = 5,77 \text{ mA}$$

Este valor previsto para a corrente através do cristal deverá ser fornecido ao fabricante, para que o mesmo possa medir a resistência série do cristal, neste nível de corrente, com grande precisão.

Os valores dos componentes da Fig.IV.4.1 serão, então

$$R_1 = 150 \Omega \quad D = 1N4148 \quad C_1 = 116 \text{ pF}$$

$$R_2 = 270 \Omega \quad C_B = 0,1 \mu F \quad C_2 = 2000 \text{ pF}$$

$$R_e = 330 \Omega \quad L = 0,68 \mu H \quad Q_1 = 2N2222A$$

$$\text{XTAL} = 16896 \text{ KHz (ressonância série fundamental)}$$

Diodo-para evitar transientes

C_B -configurações base-comum

Observação: para o capacitor C_1 utilizamos um valor padrão de 100pF e utilizamos um microtrimmer (5 - 25pF) para obter os 16pF restantes.

A voltagem V_t medida foi de 2,6 Volts. Essa pequena diferença do valor projetado já era esperada, devido à aproximação linear que foi feita na análise do projeto.

IV.4.2 - O capacitor em série com um cristal

Geralmente, nos osciladores senoidais é colocado um capacitor "trimmer" em série com o cristal, para ajuste de frequência. A Fig. IV.4.2a mostra o circuito equivalente do cristal e o capacitor em série C_A . Esse circuito pode ser transformado no circuito equivalente da Fig. IV.4.2b, com as seguintes relações:

$$L = \left(\frac{C_A + C_0}{C_A} \right)^2 L_1$$

$$C = \frac{C_A^2 C_1}{(C_A + C_0)(C_1 + C_0 + C_A)}$$

$$C_e = \frac{C_A C_0}{C_A + C_0}$$

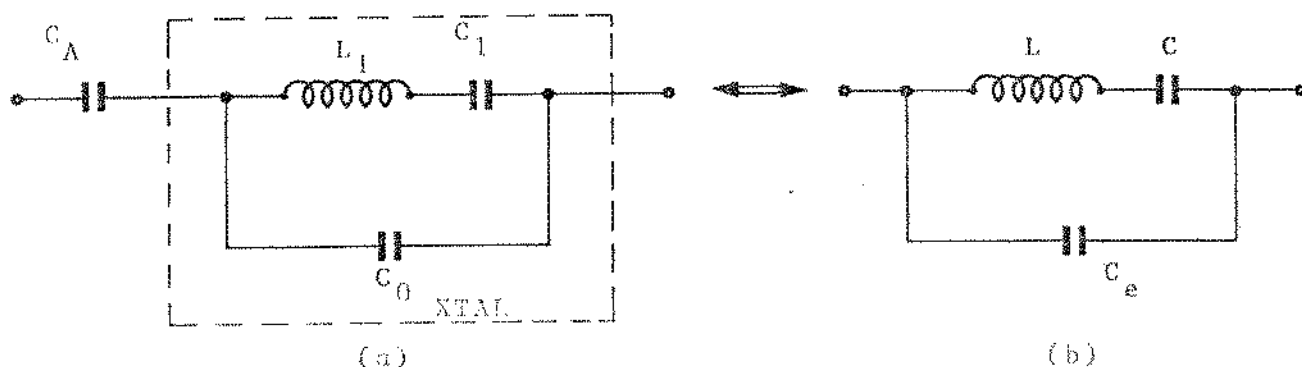


Fig.IV.4.2

- a) o Capacitor C_A em série com o cristal
- b) o circuito equivalente

Na Fig. IV.4.2 não levamos em consideração a resistência r série do cristal, mas somente as reatâncias, pois estamos interessados na determinação da frequência de ressonância. A frequência de ressonância do circuito da Fig. IV.4.2a pode ser calculada pelo seu circuito equivalente (Fig. IV.4.2b), ou seja

$$2\pi f_s = \frac{1}{\sqrt{LC}} = \frac{1}{\sqrt{\frac{C_A + C_0}{C_A} L_1 \frac{C_A^2 C_1}{(C_A + C_0)(C_1 + C_0 + C_A)}}}$$

Logo,

$$2\pi f_s = \sqrt{\frac{(C_A + C_0) + C_1}{L_1 C_1 (C_A + C_0)}} \quad (\text{IV.4.10})$$

A expressão acima coincide com a expressão da frequência de anti-ressonância do cristal, com C_A em paralelo, conforme mostrado na Fig. IV.4.3.

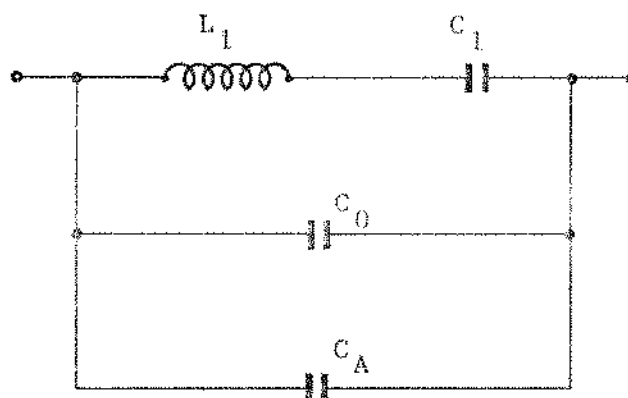


Fig. IV.4.3 - O capacitor C_A em paralelo com o cristal

Conclusão: a frequência de ressonância de um cristal com um capacitor C_A em série coincide com a frequência de anti-ressonância desse mesmo cristal, com C_A em paralelo.

A frequência de anti-ressonância do cristal com o capacitor C_A em série pode, também, ser calculada a partir do circuito equivalente. Valerá,

$$2\pi f_p = \sqrt{\frac{C_e + C}{LC_e C}} = \sqrt{\frac{C_A C_1 + C_0(C_1 + C_0 + C_A)}{(C_A + C_0) L_1 C_1 C_0}} =$$

$$= \sqrt{\frac{C_A C_L + C_0 C_1 + C_0^2 + C_0 C_A}{(C_A + C_0) L_1 C_1 C_0}} =$$

$$\sqrt{\frac{C_A(C_1 + C_0) + C_0(C_1 + C_0)}{(C_A + C_0) L_1 C_1 C_0}} = \sqrt{\frac{(C_0 + C_A)(C_1 + C_0)}{(C_0 + C_A) L_1 C_1 C_0}}$$

$$2\pi f_p = \sqrt{\frac{C_1 + C_0}{L_1 C_1 C_0}} \quad (\text{IV.4.11})$$

Conclusão: um capacitor em série com um cristal não altera a sua frequência de anti-ressonância.

A frequência de ressonância série é aumentada de uma quantidade Δf , que depende da capacitância de movimento C_1 do cristal e da reatância do capacitor C_A em série e é limitada pela capacitância estática C_0 do cristal. A equação aproximada é

$$\frac{\Delta f}{f_s} = \frac{C_1}{2(C_A + C_0)} \quad (\text{IV.4.12})$$

A reatância em série degrada a característica de impedância do vibrador equivalente composto. A extensão da degradação depende da razão das capacitâncias do cristal. Esta degradação coloca um limite superior sobre a variação de frequência que é obtida na prática.

IV.4.3 - O circuito completo do relógio mestre

Obtida a onda senoidal, falta ainda fazer a sua quadratura. Primeiramente, um seguidor de emissor deve ser colocado entre o oscilador senoidal e o tran

sistor de chaveamento que fará a quadratura da onda , além de isolar o oscilador da carga variável apresenta da pelo transistor de chaveamento. Como projetamos um oscilador para uma carga de, aproximadamente, $3K\Omega$, o seguidor de emissor deverá apresentar uma impedância de entrada que não altere o valor total da carga "vista " pelo oscilador. O circuito completo do relógio mestre está apresentado na Fig. IV.4.4. A resistência R_g de $1K\Omega$ foi colocada para diminuir o efeito de capacitâncias (parasitas) apresentadas pelo transistor Q2. A resistência equivalente de polarização de Q2 é feita de valores altos ($7,5K\Omega // 1M\Omega$) para não carregar o oscilador. A polarização do transistor Q3 de chaveamento foi obtida na prática. A Fig. IV.4.5 mostra a onda quadrada na saída do transistor Q3. Essa onda vai para um FF-JK que fornecerá a onda quadrada de 8,448 MHz com 50% de fator de ocupação. Como o fan-out de um FF-JK não é suficiente para alimentar todo o sistema MCP de 2ª ordem, um "buffer" é introduzido para suprir essa alimentação. A Fig. IV.4.6 mostra a onda quadrada na saída do FF-JK e a Fig. IV.4.7 mostra o relógio que será fornecido ao transmissor do sistema, na saída do "buffer". A Fig. IV.4.8 mostra o relógio mestre implementado em circuito impresso. Foi colocado um ferrite na base do transistor Q1 para evitar oscilações RF espúrias.

IV.5 - O desempenho do oscilador mestre

A principal característica do relógio mestre de um sistema de transmissão de dados é a sua estabilidade de frequência. Portanto, é o desempenho do relógio mestre, em relação a esta característica, que estamos interessados em verificar.

Evidentemente, o desempenho de osciladores controlados a cristal está muito relacionado com o próprio desempenho do cristal. No apêndice, no fim deste trabalho, apresentamos um estudo sobre unidades de cristal piezoelétrico. De posse de determinadas especificações da unidade piezoelétrica poderemos ter uma

idêia do comportamento da mesma.

Deve-se levantar a seguinte questão a respeito do relógio mestre: o oscilador irá sempre oscilar na taxa de 8,448Mbit/s $\pm$ 30 ppm, ou pode o circuito, ocasionalmente, pular para a 2^a ou 3^a harmônica, ou para a frequência de ressonância paralela (se o cristal é usado na ressonância série)?

No oscilador projetado foi colocado um circuito tanque. O papel desse circuito é, justamente, facilitar a oscilação na frequência série do cristal, pois nesta frequência a impedância do tanque é maior que a impedância em qualquer harmônica (Fig.IV.3.6).

Quanto menor a impedância do circuito passivo, maior é o ganho que o transistor deve fornecer, para haver a oscilação. Portanto, fora da frequência série do cristal, a oscilação é grandemente dificultada pelo circuito passivo. Em todos os testes feitos com o oscilador projetado, que serão descritos mais adiante, nunca ocorreu um pulso da frequência para uma harmônica.

Foi feito o levantamento das seguintes curvas:

- desvio de frequência vs. tensão (Vcc)
- desvio de frequência vs. temperatura

As tabelas a seguir apresentam os pontos dessas curvas e nas Figs. IV.5.1 e IV.5.2 temos as curvas plotadas.

Fig.IV.5.1 - Desvio de frequência vs. tensão

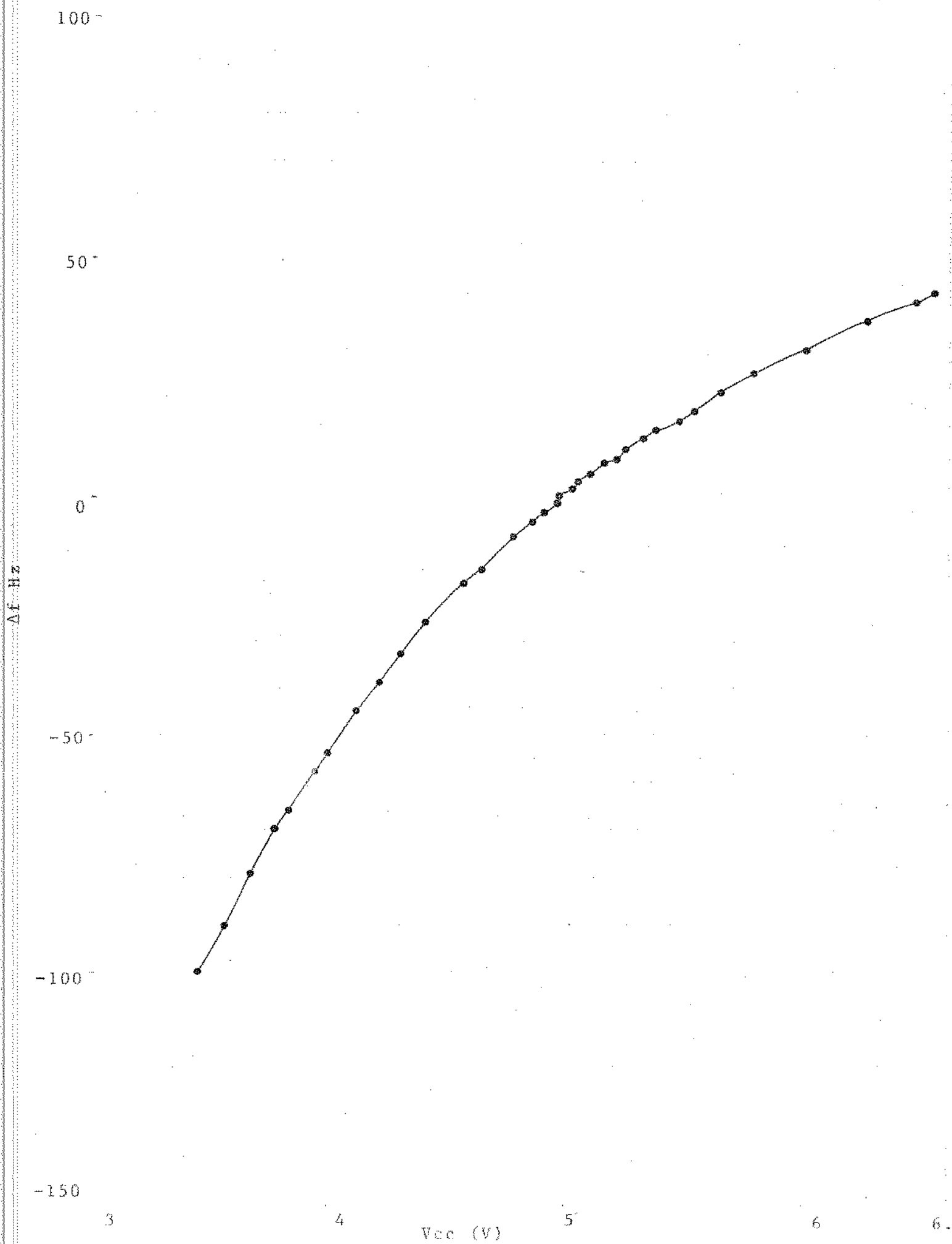
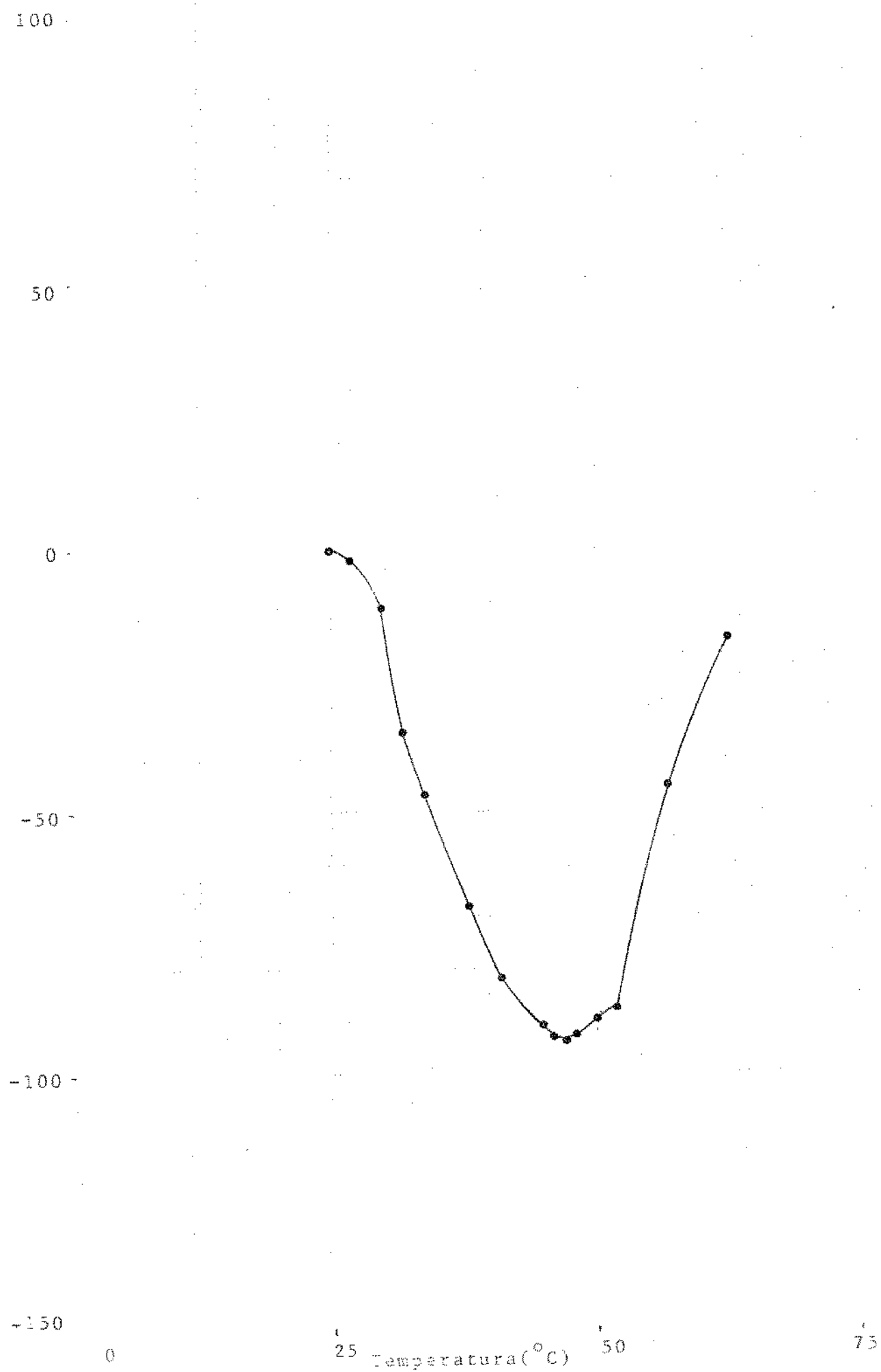


Fig.IV.5.2 - Desvio de frequência vs. temperatura



T.IV.5.1 - Curva desvio de frequência (Δf) vs. (V_{cc}) tensão

$V_{cc}(V)$	Frequência(Hz)	Δf (Hz)	$V_{cc}(V)$	Frequência(Hz)	Δf (Hz)
4,97	8 448 000	0	4,96	8 447 999	-1
5,03	8 448 002	2	4,91	8 447 997	-3
5,05	8 448 003	3	4,86	8 447 995	-5
5,10	8 448 005	5	4,78	8 447 992	-8
5,16	8 448 007	7	4,65	8 447 985	-15
5,21	8 448 008	8	4,57	8 447 982	-18
5,24	8 448 010	10	4,41	8 447 974	-26
5,32	8 448 012	12	4,31	8 447 967	-33
5,37	8 448 014	14	4,22	8 447 961	-39
5,47	8 448 016	16	4,12	8 447 955	-45
5,53	8 448 018	18	4,00	8 447 946	-54
5,64	8 448 022	22	3,95	8 447 942	-58
5,77	8 448 026	26	3,84	8 447 934	-66
6,00	8 448 031	31	3,79	8 447 930	-70
6,26	8 448 037	37	3,68	8 447 921	-79
6,46	8 448 041	41	3,57	8 447 910	-90
6,54	8 448 043	43	3,46	8 447 900	-100

T.IV.5.2 - Curva desvio de frequência (Δf) vs. (T) temperatura

T(°C)	Frequência(Hz)	Δf (Hz)	T(°C)	Frequência(Hz)	Δf (Hz)
25	8 448 000	0	47	8 447 906	-94
27	8 447 998	-2	48	8 447 907	-93
30	8 447 989	-11	50	8 447 908	-90
32	8 447 965	-35	52	8 447 912	-88
34	8 447 953	-47	57	8 447 955	-45
38	8 447 932	-68	63	8 447 983	-17
41	8 447 918	-82	65*	8 448 214	+214
45	8 447 909	-91	70	8 448 230	+230
46	8 447 907	-93	72	8 448 249	+249

* Nesta temperatura a frequência deu um salto; isto deve-se ao fato de que o cristal de 16896 KHz apresentou um modo ressonante muito próximo do modo fundamental (ver apêndice).

Foi observada a variação da voltagem do coletor do transistor amplificador e limitador de amplitude em função da tensão e da temperatura, através do levantamento de alguns pontos das curvas:

Voltagem do coletor
pico a pico (Vc) vs. (Vcc) Tensão

Voltagem do coletor
pico a pico (Vc) vs. (T) Temperatura

Vcc(V)	Vc(V)
5,00	5,10
5,10	5,20
5,25	5,20
6,07	5,30*
6,23	5,30*

Vcc(V)	Vc(V)
4,70	4,90
4,25	4,70
4,00	4,50
3,50	4,10
2,00	2,80

* há um achatamento do pico superior da senóide.

T(°C)	Vc(V)	T(°C)	Vc(V)
38	5,0	72	3,8
41	4,7	75	3,8
53	4,4	82	3,6
57	4,3	88	3,4
60	3,9	90	3,0*

* Deixou-se o oscilador operando nesta temperatura durante 1 hora e a amplitude (pico a pico) da senóide de saída do coletor manteve-se em 3,0 Volts.

O oscilador mestre foi ligado/desligado/ligado muitas vezes para se provar que a frequência de 8,448 Mbit/s era sempre obtida e, em todas as vezes, instantaneamente (para o observador) apareceu a forma de onda quadrada na frequência central do projeto.

A frequência do oscilador mestre tem a tolerância de 30 ppm — $8448 \text{ KHz} \pm 250 \text{ Hz}$. Esta tolerância deve ser obedecida em toda a faixa de temperatura de operação (0 a 60°C) e para uma tensão de alimentação de $5,0\text{V} \pm 10\%$. Como podemos notar nas curvas Δf vs. V_{cc} e Δf vs. T , essas especificações foram amplamente obedecidas.

Um teste de manutenção também foi realizado. Selecionamos diversos transistores 2N2222A, microchoques e capacitores (C_1 e C_2). Os transistores foram escolhidos a fim de se obter uma larga variação no parâmetro β . Os transistores foram introduzidos, um a um, no oscilador e em todos os casos ocorreu a oscilação.

Também não houve problema com a substituição dos capacitores, pois existe um capacitor variável em paralelo com o capacitor C_1 de valor padrão.

Entretanto, devemos tomar um certo cuidado com os microchoques selecionados. Para os microchoques de valor padrão de

$L = 0,68 \mu H$, mediu-se valores de indutância de até $0,78 \mu H$, que se constitui numa tolerância muito grande e, em alguns casos, não houve oscilação, quando da introdução de microchoques muito fora das especificações de fábrica.

O nível de corrente através do cristal, quando se liga o oscilador, é da ordem de

$$I_{XTAL} = \frac{5V}{335\Omega} = 15mA$$

A potência dissipada será

$$P_d = \frac{1}{2} r I_{XTAL}^2 = \frac{1}{2} 5 \times 15^2 \times 10^{-6} W = 562,5 \mu W = 0,56 mW$$

A constante de tempo do capacitor C_1 é

$$\tau = RC = 335 \times 116 \times 10^{-12} \approx 0,04 \mu s.$$

Isto se constitui num transiente muito rápido, onde a potência dissipada é muito baixa para causar danos permanentes ao cristal.

IV.6 - Especificações do oscilador mestre

O oscilador mestre distribuirá o relógio para todo o transmissor do sistema MCP de 2ª ordem. Todos os circuitos do transmissor são constituídos de circuitos integrados TTL. A forma de onda do oscilador mestre é, portanto, compatível com TTL. Neste caso, especificações elétricas típicas para um oscilador compatível com TTL são:

Potência de entrada - tensão: $5V_{cc} \pm 10\%$

- corrente máxima: 30mA

Potência de saída - frequência: 8448 KHz

- estabilidade: ± 30 ppm (0,003%)

- faixa de temperaturas: 0 a $70^\circ C$

- forma de onda: compatível com TTL

- carga: 1 a 20 cargas TTL padrões
- simetria: 47% a 53%

Sobre a forma de onda compatível com TTL, devemos ainda indicar o tempo de subida (t_{on}) e o tempo de descida (t_{off}). A maioria das especificações de tempo de subida para TTL são feitas entre 0,8 e 2,4V.

A simetria da onda quadrada é muito importante. A CCITT especifica os limites de 47% a 53%, para o relógio mestre. Essa simetria é medida, comumente, no nível de tensão de 1,4V.

As medidas dessas formas de ondas trazem problemas. Desde que a maioria dos osciladores TTL fornece uma alta impedância de saída, a forma de onda é afetada por cargas capacitivas. Portanto, a capacitância da ponta de prova não deve exceder o valor de 2pF. A Fig. IV.6.1 mostra a forma de onda na saída do oscilador mestre.

As especificações para o oscilador projetado, e que estão de acordo com as recomendações da CCITT, são as seguintes:

- Potência de entrada - tensão: $5V_{dc} \pm 10\%$
- corrente máxima: 50mA

Características da saída - frequência: 8448 KHz

- tolerância: ± 30 ppm (≈ 250 Hz)
- faixa de temperaturas: 0 a 70°C
- forma de onda: compatível com TTL
- carga: 1 a 20 cargas TTL padrão
carga padrão: $I_{IH} = 20 \mu A$
 $I_{IL} = 0,36mA$
- simetria: 47% a 53%
- tempo de subida (t_{on}) = 3,5 ns.
(entre 0,8 e 2,4V)
- tempo de descida (t_{off}) = 2,5 ns.
(entre 0,8 e 2,4V)

- faixa de ajuste de frequência:
8447,5 KHz a 8451 KHz usando um capacitor variável de 15 a 35 pF em série com o cristal.

IV.7 - Conclusões

A configuração Colpitts apresentou uma alta estabilidade de frequência, controlada quase que exclusivamente pelo cristal - a curva Δf vs. T é semelhante à curva estabilidade de frequência vs. temperatura de um cristal de quartzo de corte AT (ver o apêndice).

A técnica da assintonia do circuito tanque, quando da utilização de cristais de baixa resistência série (5 a 10Ω), para se obter um nível de corrente de emissor quiescente prático, apresentou resultados amplamente satisfatórios. Uma outra técnica utilizada na construção de um oscilador Colpitts com cristal de 8192 KHz e que consistia na adição de um resistor de carbono padrão, em série com o cristal (a resistência série efetiva da malha de realimentação aumenta), apresentou um mau desempenho, com respeito à estabilidade de frequência em toda a faixa de temperatura de operação (0 a 70°C).

O desempenho do oscilador satisfaz, plenamente, as especificações de projeto e o "fan-out" do mesmo é suficiente para alimentar todos os chips do transmissor do sistema MCP de 2ª ordem, que irão utilizar o relógio mestre de 8448 KHz $\pm$ 30 ppm.

Foi construído, também, um oscilador senoidal controlado através de um cristal de quartzo de frequência ressonante série igual a 8192 KHz, que será utilizado como oscilador mestre do sistema MCP de 1ª ordem. No apêndice B deste capítulo, apresentamos o desempenho deste oscilador através das curvas:

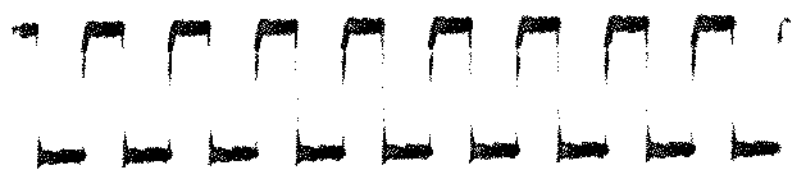
Δf vs. V_{cc} ; Δf vs. T ; V_c vs. V_{cc}

Todos os testes, descritos anteriormente, também foram feitos com este oscilador. Os resultados foram amplamente satisfatórios.

2V

244000

RELÓGIO
MESTRE



5ns 100ns

2V

244000

TEMPO
DE
SUBIDA
(t_{on})



5ns 100ns

2V

244000

TEMPO
DE
DESCIDA
(t_{off})



5ns 100ns

CAPÍTULO IV

APÊNDICE A

Neste apêndice mostramos que, em um circuito ressonante paralelo, com capacitor parcialmente carregado e com um alto Q , a impedância de entrada deste circuito tem, essencialmente, a mesma forma que aquela de um circuito RLC paralelo. Mostramos, ainda, que sob determinadas condições, podemos substituir o divisor de tensão capacitivo por um transformador ideal.

Da Fig. IV.3.2 podemos obter o seguinte circuito paralelo ressonante com o capacitor parcialmente carregado, sem considerar, inicialmente, a resistência R_L ,

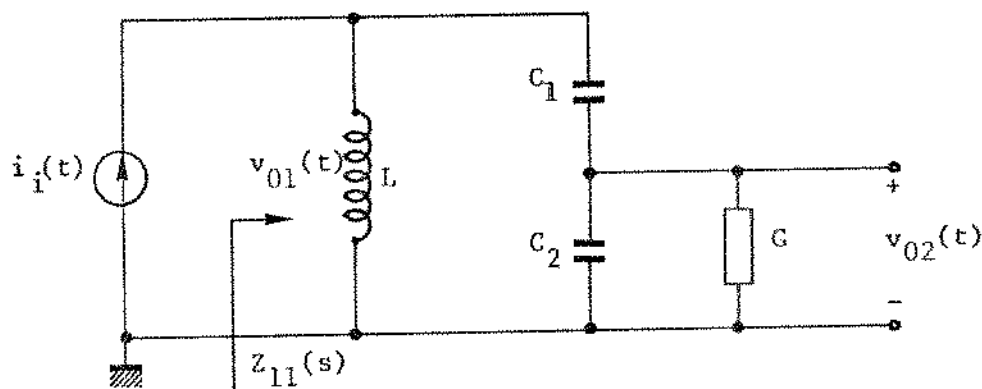


Fig.IV.A.1 - Circuito ressonante paralelo com capacitor parcialmente carregado

Mostraremos que quando Q é alto (ou, equivalentemente, os polos complexos do circuito estão próximos do eixo imaginário), a impedância de entrada do circuito, $Z_{11}(s)$, tem, essencialmente, a mesma forma que aquela de um circuito paralelo RLC.

Para o circuito da Fig.IV.A.1, a impedância de entrada é dada por

$$Z_{11}(s) = \frac{V_{01}(s)}{I_i(s)} = \frac{s \frac{1}{C} \left(s + \frac{G}{C_1 + C_2} \right)}{s^3 + s^2 \frac{G}{C_2} + s \frac{1}{LS} + \frac{G}{LC_1 C_2}} \quad (\text{IV.A.1})$$

onde $C = \frac{C_1 C_2}{C_1 + C_2}$ é a combinação série dos capacitores C_1 e C_2 . Suponhamos que $Z_{11}(s)$ tenha um par de polos complexos e um polo no eixo real; deste modo podemos reescrever a expressão de $Z_{11}(s)$ na seguinte forma:

$$Z_{11}(s) = \frac{s \frac{1}{C} \left(s + \frac{G}{C_1 + C_2} \right)}{(s + \gamma)(s + \alpha - j\beta)(s + \alpha + j\beta)} \quad (\text{IV.A.2})$$

onde

$$s_1 = -\alpha + j\beta$$

$$s_2 = -\alpha - j\beta$$

$$s_3 = -\gamma$$

A Fig.IV.A.2 mostra o diagrama de polos e zeros de $Z_{11}(s)$.

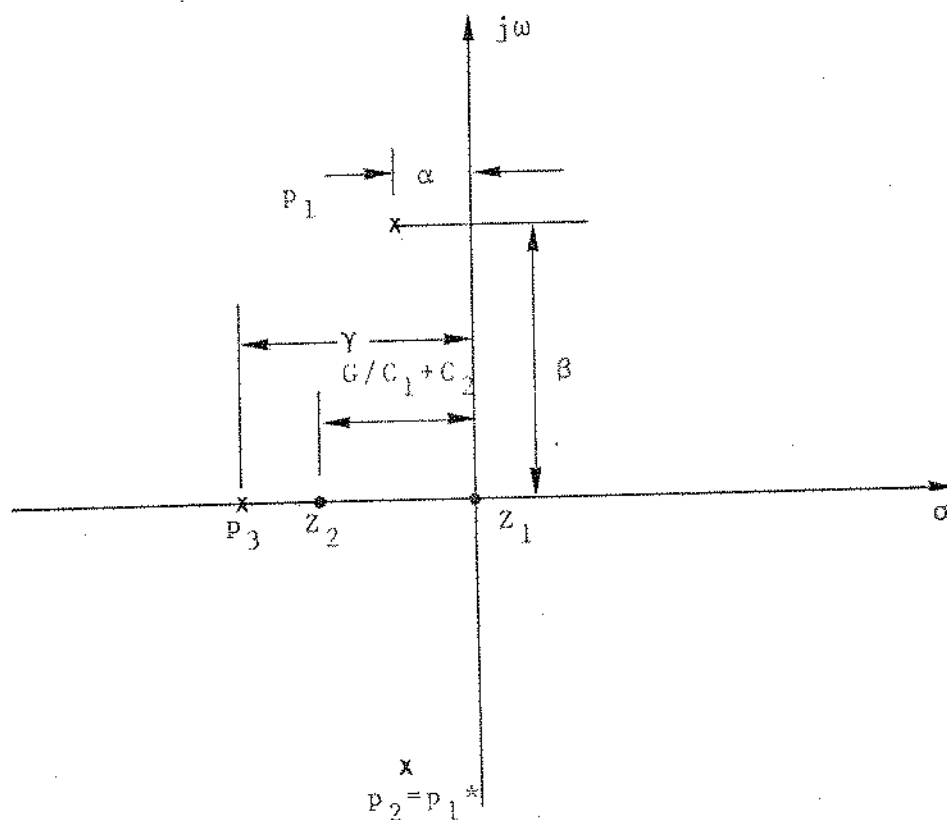


Fig.IV.A.2 - Diagrama de polos e zeros de $Z_{11}(s)$

Da Equação IV.A.2 ou da Fig.IV.A.2 é aparente que a expressão de $Z_{11}(s)$ se reduz à forma de impedância de entrada de um circuito RLC paralelo equivalente, se $p_3 = Z_2$ ou, equivalentemente, se $\gamma = G/C_1 + C_2$.

Para se determinar sob que circunstâncias esse cancelamento de polo-zero é atingido e ainda, os valores de α e β em termos dos parâmetros do circuito da Fig.IV.A.1, primeiro escrevemos o denominador da Equação IV.A.2 na forma

$$(s + \gamma)(s + \alpha - j\beta)(s + \alpha + j\beta) = \quad (\text{IV.A.3})$$

$$= s^3 + s^2(\gamma + 2\alpha) + s(\alpha^2 + \beta^2 + 2\alpha\gamma) + \gamma(\alpha^2 + \beta^2)$$

Com isto, obtemos

$$\gamma + 2\alpha = G/C_2 \quad (\text{IV.A.4a})$$

$$\alpha^2 + \beta^2 + 2\alpha\gamma = 1/LC \equiv \omega_0^2 \quad (\text{IV.A.4b})$$

$$\gamma(\alpha^2 + \beta^2) = G/L C_1 C_2 \quad (\text{IV.A.4c})$$

Definimos,

$$\Omega \triangleq \omega_0^2 / 2\alpha\gamma$$

Rearranjando as Equações IV.A.4a, b e c, obtemos

$$2\alpha = \frac{n^2 G}{C} \left(\frac{1 - 1/n\Omega}{1 - 1/\Omega} \right) \quad (\text{IV.A.5a})$$

$$\alpha^2 + \beta^2 = \omega_0^2 (1 - 1/\Omega) \quad (\text{IV.A.5b})$$

$$\gamma = \frac{G}{C_1 + C_2} \left(\frac{1}{1 - 1/\Omega} \right) \quad (\text{IV.A.5c})$$

onde

$$n = \frac{C_1}{C_1 + C_2}$$

Agora, é evidente, da Equação IV.A.5c que se $\Omega > 100$, então o polo no eixo real e um zero de $Z_{11}(s)$ estão dentro de 1%, um do outro e, para todos os propósitos práticos, se cancelam para fornecer $Z_{11}(s)$ na forma de um circuito paralelo RLC com $\alpha^2 + \beta^2 = \omega_0^2$ e $2\alpha \approx (n^2 G/C)(1 - 1/n\Omega)$.

Com o auxílio das Equações IV.A.5a e c, podemos escrever

$$\Omega = \frac{\omega_0^2}{2\alpha\gamma} = \frac{Q_T, Q_E (1 - 1/\Omega)^2}{1 - 1/n\Omega} \quad (\text{IV.A.6})$$

onde

$$Q_T = \omega_0 C / n^2 G \quad (\text{IV.A.7})$$

$$Q_E = \omega_0 (C_1 + C_2) / G \quad (\text{IV.A.8})$$

Para grandes valores de Ω , a Equação IV.A.6 se reduz

$$\Omega \simeq Q_T Q_E + 1/n \quad (\text{IV.A.9})$$

Portanto, se Q_T, Q_E (que podem ser diretamente determinados em termos dos valores dos componentes do circuito) é maior que 100, podemos assegurar que Ω é suficientemente grande para que o cancelamento polo-zero se realize.

Ainda, $Q_T, Q_E > 100$ assegura uma precisão (dentro de 1%) da aproximação da Equação IV.A.9, da qual obtemos

$$2\alpha = \frac{n^2 G}{C} \left(1 - \frac{1}{n Q_T Q_E + 1} \right) \quad (\text{IV.A.10})$$

e, por sua vez,

$$Z_{11}(s) \simeq \frac{s \frac{1}{C}}{s^2 + 2\alpha s + \alpha^2 + \beta^2} \simeq \frac{s \frac{1}{C}}{s^2 + \frac{G_{eq}s}{C} + \frac{1}{LC}} \quad (\text{IV.A.11})$$

$$\text{onde } G_{eq} = n^2 G \left(1 - \frac{1}{n Q_T Q_E + 1} \right) \quad (\text{IV.A.12})$$

A Equação IV.A.11 representa a impedância de entrada do circuito RLC equivalente mostrado na Fig. IV.A.3, a seguir.

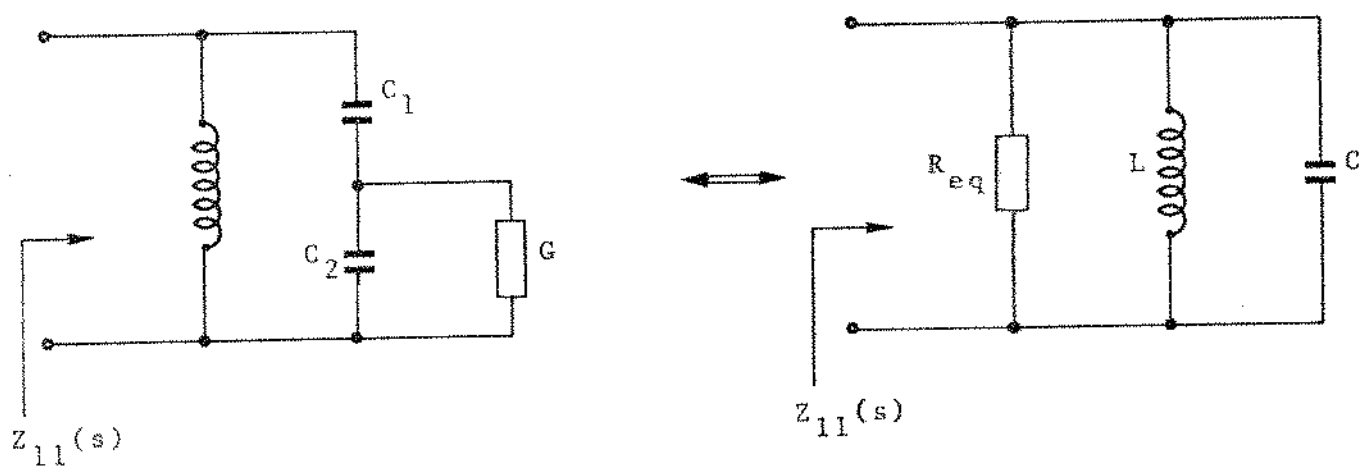


Fig.IV.A.3 - Circuitos paralelos com impedâncias de entrada equivalentes.

Se $Q_T, Q_E > 100$ e, ainda, nQ_T, Q_E é grande, então G_{eq} se reduz à forma simplificada

$$G_{eq} = n^2 G, \quad nQ_T, Q_E \gg 1 \quad (\text{IV.A.13})$$

Note-se que, desde que $n < 1$, $nQ_T, Q_E > 100$ assegura $Q_T, Q_E > 100$.

Com esta condição adicional satisfeita, podemos transformar o circuito equivalente mostrado na Fig. IV.A.3, numa forma alternativa e mais útil, apresentada na Fig. IV.A.4.

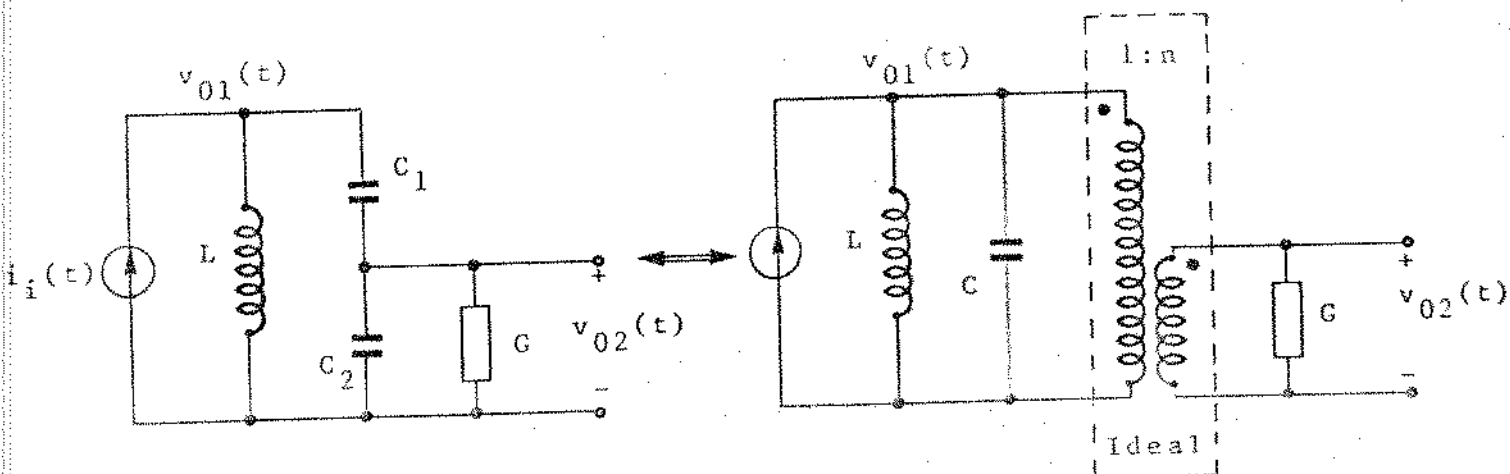


Fig.IV.A.4 - Modelo transformado do circuito ressonante com o capacitor parcialmente carregado.

No circuito implementado, tínhamos

$$G_{\max} = \frac{1}{r + R_{in}} = 0,1 ; C_1 = 116 \text{ pF} ; C = 109 \text{ pF} ;$$

$$; n = 0,0548$$

Portanto,

$$Q_T = \frac{\omega_0 C}{n^2 G} = 38,53 \quad Q_E = \frac{\omega_0 (C_1 + C_2)}{G} = 2,246$$

$$Q_T, Q_E = 86,55$$

$$nQ_T, Q_E = 4,74$$

$$G_{eq} = n^2 G \left(1 - \frac{1}{nQ_T, Q_E + 1} \right) = 0,886 n^2 G$$

17,4% erro

$$Q_T = \frac{\omega_0 C}{0,826 n^2 G + G_L} = \frac{0,01157}{0,00054} = 21,43$$

que é o Q do circuito ressonante paralelo RLC imple
mentado.

CAPÍTULO IV

APÊNDICE B

O oscilador de 8192 KHz

Apresentamos, neste apêndice, o desempenho do oscilador mestre de 8192 KHz, construído para o sistema MCP de 1ª ordem. Utilizamos um cristal de 8192 KHz, pois o processo de quadratura é feito por um transistor de chaveamento. A onda quadrada obtida será utilizada por divisores de frequência já implementados no sistema.

Foi construído um oscilador controlado a cristal, de frequência 8192 KHz. As tabelas a seguir mostram o desempenho do mesmo.

T.IV.B.1 - Pontos da curva Δf vs. T

Temperatura(°C)	Δf (Hz)	Temperatura(°C)	Δf (Hz)
20	10	55	187
25	40	60	198
30	78	65	205
35	110	70	203
40	140	75	193
45	158	80	152
50	173		

$$\Delta f = f_{XTAL} - f_m$$

f_m = frequência medida

T.IV.B.2 - Pontos da curva Δf vs. Vcc (tensão)

Vcc (V)	Δf (Hz)
5,0	2
5,5	-3
4,5	13

Também verificamos a variação de voltagem do coletor - (Vc) do transistor amplificador-limitador de amplitude, em relação à tensão (Vcc) e a temperatura. Os resultados foram os seguintes:

T.IV.B.3 - V_c vs. V_{cc}

V_{cc} (V)	V_c (V)	V_{cc} (V)	V_c (V)
6,00	4,20	4,50	2,10
5,50	3,40	4,00	1,25
5,00	2,75		

T.IV.B.4 - V_c vs. T ($^{\circ}\text{C}$)

T ($^{\circ}\text{C}$)	V_c (V)
35	2,4
83	2,0

Portanto, o desempenho deste oscilador satisfaz, plenamente, as exigências de projeto.

APÊNDICE

A Unidade de Cristal

APÊNDICE

A Unidade de Cristal

A.1 - Introdução

Neste apêndice tratamos, unicamente, da unidade piezoelétrica, ou seja, do cristal encapsulado. Chamamos a atenção para algumas discussões, ainda existentes, em torno das especificações e da falta de uma nomenclatura padrão nos estudos sobre cristais piezoelétricos.

Desenvolveremos, também, dois métodos de medidas dos parâmetros do circuito elétrico equivalente da unidade de cristal e uma norma de especificações da mesma.

Existem vários métodos de medidas da unidade de cristal que utilizam equipamentos especialmente fabricados para esse fim, mas a nossa intenção, ao desenvolver tais métodos, foi a de empregar os aparelhos já existentes no nosso laboratório. Os equipamentos utilizados foram:

- Q-meter HP-260A, da Hewlett-Packard
- 3041A Semi-Automatic Network Analyser, da HP
- Calculadora HP-9820A
- Plotter HP-9862A

A.2 - Discussão em torno das especificações do cristal

Osciladores a cristais piezoelétricos e elementos de filtro têm formas básicas simples, tais como barras, placas ou discos. Quando o chumbo é ligado ao elemento e é montado em qualquer uma das várias embalagens comerciais, é um simples dispositivo que parece muito fácil de se especificar.

Mas isto não é verdade. As especificações para esses dispositivos são extensivas e detalhadas e, frequentemente, elas são confusas e difíceis de entender.

Existem várias razões para a atual confusão nas especificações do cristal, algumas históricas, mas um fator principal é que o elemento vibrador de quartzo não é eletricamente sim

ples. É um sistema eletromecânico complexo, com vários modos de ressonância.

Sua operação é devida ao fenômeno piezoelétrico, no qual a tensão ou distorção mecânica de certos cristais que ocorrem na natureza, como o quartzo, produz uma carga elétrica sobre sua superfície. Materiais sintéticos, incluindo cristais cerâmicos de titanato de bário e o titanato-zirconato de chumbo, também exibem este comportamento piezoelétrico.

O efeito inverso, distorção do cristal quando uma voltagem é aplicada, é inerente nesses dispositivos piezoelétricos. O uso desta resposta mecânica a voltagens aplicadas é feito em elementos piezoelétricos, que representam dispositivos ativos ou controladores de frequência em osciladores e fornecem elementos seletores de frequência, em filtros passa-baixa ou rejeita-faixa.

As especificações do dispositivo tem sido desenvolvidas por agências e autoridades independentes nos últimos 30 ou 40 anos. Como resultado, hoje existe confusão na terminologia, nas especificações dos cristais pelo fabricante e nas especificações na indústria, bem como nas normas militares (MILstandards dos EUA) e de sociedades conceituadas como o IEEE e outras.

A não padronização de nomes ou símbolos é um problema. Frequentemente a mesma quantidade é representada por diferentes símbolos. Nenhuma literatura de fabricante fornece uma análise detalhada e exata do circuito equivalente do cristal de quartzo operando nos modos ressonante (série) e antirressonante (paralelo). Em vez disso, são dadas aproximações e, frequentemente, elas diferem de fabricante para fabricante.

Especificações, tais como a taxa de envelhecimento, são frequentemente dadas em termos que fazem com que o dispositivo pareça melhor.

Especificações importantes, tais como a habilidade de deslocamento da frequência de operação de um cristal sobre uma dada faixa, por meio de uma variação na capacitância de carga - "pullability specs" - são omitidas pela maioria dos fabricantes.

Outras especificações menos óbvias, como resposta espectral, que é particularmente importante em cristais usados para filtros, são geralmente omitidas.

Especificações de estabilidade com temperatura variam, largamente, de fabricante para fabricante, para o mesmo tipo de cristal e o mesmo tipo de corte.

Uma comparação das especificações dos fabricantes e, em particular, as curvas que ilustram as características e desempenho do cristal, tais como as curvas de desvio de frequência vs. variação de temperatura, mostram largas variações nos desempenhos.

Alguns gerentes industriais {R1} têm observado que a indústria sofre de um excessivo uso de curvas ideais que têm sido apanhadas de anos atrás e passadas adiante, sem revisão, de catálogo para catálogo. As especificações mais estreitas são, provavelmente, teóricas, enquanto que as mais folgadas ou, aparentemente, os desempenhos mais pobres, estão substancialmente mais perto daquelas que podem ser esperadas, realisticamente.

O quanto podemos confiar nas especificações? Podemos esperar comprar cristais e obter os desempenhos e características especificadas?

De acordo com alguns fabricantes {R1}, quando compramos cristais, existe uma boa chance de não chegarmos perto dos desempenhos especificados, se testarmos os cristais em nossos próprios circuitos.

Por que? Hoje, nos EUA, a maioria dos fabricantes está usando conjuntos de testes que o governo exige para contratos que fornecem especificações militares. Eles continuam usando os números básicos que as especificações MIL estabeleceram através dos anos, tais como nível diretor e resistência equivalente. Mas estes conjuntos de testes, que tem pelo menos 20 anos de uso, são medidores de impedância de cristais, à válvula, que são osciladores série, nos quais o cristal está realmente operando como elemento controlador da frequência do oscilador.

Para uma comparação direta do desempenho, os cristais devem ser comparados com base, exatamente, nas mesmas espécies de medidas. Por exemplo, se os medidores são valvulados e o usuário projeta com circuitos transistorizados ou CI, onde os níveis diretores são muito baixos, em relação aos circuitos a válvula, só isto é suficiente para causar uma diferença de frequên

cia de 1 a 5 ppm.

Se o usuário testa o cristal com aparelhos de alta precisão, ele pode obter características diferentes daquelas que o fabricante especificou.

Enquanto no oscilador de teste, o cristal é, realmente, uma parte do círculo oscilante, no medidor de impedância o cristal é alimentado por um gerador de sinal. Como resultado, haverá uma diferença no ângulo de fase e uma resistência equivalente diferente.

Como exemplo verificado por outros autores [R1], se medirmos a impedância de um cristal de 2 MHz com um nível diretor de 10 mW, num equipamento de teste valvulado (de acordo com as normas vigentes), o cristal poderá medir 180Ω. Num medidor de impedância da HP (Hewlett-Packard), por exemplo, este valor pode cair para 100Ω e a frequência também mudará, ligeiramente.

Se o usuário deseja um cristal dentro da tolerância de 0,005%, seu medidor indicará que o cristal está fora, embora o fabricante o tenha calibrado para aquela tolerância, em seu próprio equipamento.

Qual a resposta para este problema?

Recomenda-se que, quando a tolerância de calibração for de 0,002%, o projetista do circuito a cristal deve fornecer ao fabricante, uma configuração do oscilador de teste exatamente como aquela no qual o cristal será usado.

Como um primeiro passo para se especificar um cristal apropriadamente, o circuito equivalente daquele dispositivo deve ser analisado. Para uma melhor visualização, sugere-se que o circuito equivalente seja analisado matematicamente.

A.3 - A unidade de cristal e seu circuito equivalente

A.3.1 - O vibrador piezoelétrico

Um vibrador piezoelétrico consiste de um elemento de forma apropriada de material piezoelétrico com eletrodos sobre ou perto de partes selecionadas de sua

superfície para excitar suas ressonâncias mecânicas.

A.3.2 - O círculo equivalente do vibrador piezoelétrico

As propriedades de qualquer modo isolado de um sistema vibrante mecânico, levemente amortecido, excitado piezoeletricamente através de eletrodos, que forma uma estrutura de dois pares de terminais, podem ser representadas perto da ressonância por um circuito elétrico equivalente (Fig. A.3.1), que consiste dos seguintes elementos:

- L'_1 - massa vibrante do cristal que aparece para o circuito como sendo uma indutância de movimento;
- R'_1 - resistência equivalente que representa as perdas mecânicas do elemento vibrador, que inclui a fricção molecular e a carga acústica do invólucro, pelo ar do ambiente ou gás inerte do mesmo, no qual o cristal é soldado;
- C'_1 - representa a elasticidade do cristal; é uma pequena capacitância de movimento;
- C'_0 - representa a capacitância estática entre as placas dos eletrodos do cristal.

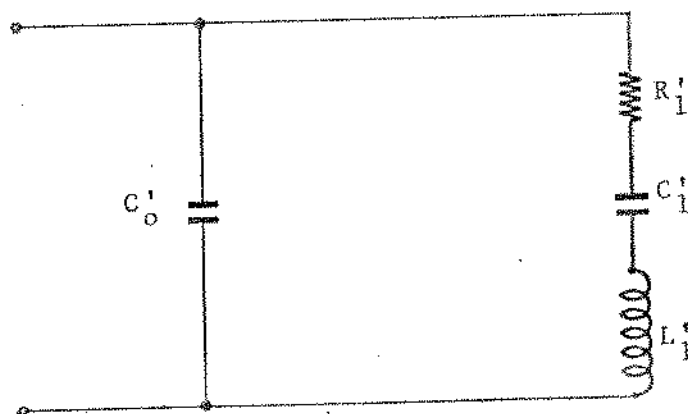


Fig. A.3.1

Circuito elétrico equivalente de um vibrador piezoelétrico

Estes são os parâmetros fundamentais do vibra
dor piezoelétrico. A representação de um vibrador piezo
elétrico pelo circuito da Fig. A.3.1 é útil somente se
os quatro parâmetros forem constantes.

Os parâmetros são independentes da frequência
se o vibrador não tem nenhum outro modo de movimento per
to da ressonância considerada. Geralmente, para o vibra
dor piezoelétrico ter utilidade prática, o modo em ques
tão deve estar suficientemente isolado de outros modos,
para permitir esta suposição. Quando isto não for verda
deiro, as equações e os métodos de medidas apresentados
neste trabalho, não se aplicam. Podemos verificar a va
lidade da suposição acima, observando-se o espectro dos
modos de vibração.

Os parâmetros L_1' e C_0' do circuito elétrico são
largamente independentes da amplitude de vibração, mas a
capacitância de movimento C_1' e, em certos casos, a re
sistência de movimento R_1' , podem depender do nível de
atividade vibracional, por causa da não-linearidade e/
ou efeitos térmicos no material piezoelétrico. É de con
siderável importância, portanto, que todas as medidas,
em uma dada série, sejam feitas com a atividade vibra
cional em um nível constante. Isto é assegurado, quando
a potência RF dissipada no vibrador piezoelétrico é man
tida constante.

A.3.3 - O circuito equivalente de uma unidade de cristal

Uma unidade de cristal consiste de um vibra
dor piezoelétrico amparado, dentro de um invólucro de
metal ou vidro, por tiras de metal ou fios, pelo menos
dois dos quais são conectados aos eletrodos e servem co
mo condutores elétricos. O termo unidade de cristal é
usado, aqui, para denotar todo o elemento de circuito,
em conformidade com o uso geral para unidades de cris
tal de quartzo. O termo é aplicado, entretanto, para to
dos os elementos piezoelétricos práticos, incluindo os
cerâmicos.

O circuito equivalente completo de uma unida

de de cristal está mostrado na Fig. A.3.2.

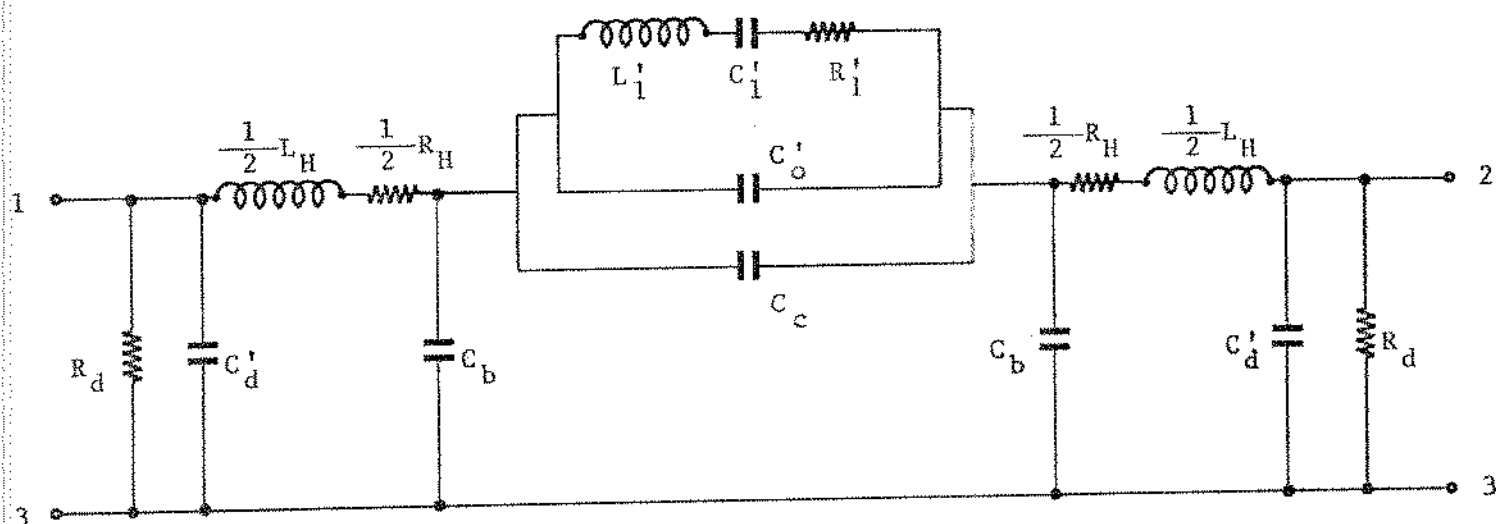


Fig. A.3.2

Circuito elétrico equivalente de uma unidade de cristal, detalhando os parâmetros da estrutura de suporte.

O terminal comum é todo o invólucro metálico. O vibrador piezoelétrico é representado pelo seu circuito equivalente (Fig. A.3.1). Somente os terminais 1, 2 e 3 na Fig. A.3.2, mas não o vibrador piezoelétrico diretamente, são acessíveis para medidas e uso real.

As seções de circuito entre o vibrador piezoelétrico e os terminais de entrada e saída, respectivamente, representam a estrutura de montagem exigida para suportar o vibrador piezoelétrico junto com as capacitâncias parasitas entre eletrodo e terra e entre as tiras metálicas de suporte e a terra. Uma capacitância parasita adicional C_c , devido à estrutura de montagem, aparece em paralelo com C'_0 .

Em toda sequência será suposto que a construção física da unidade de cristal é, portanto, seu circuito equivalente, seja simétrico. A estrutura de dois

pares de terminais na Fig. A.3.2, pode ser transformada na estrutura, exatamente equivalente, mostrada na Fig. A.3.3a, se os vários parâmetros forem apropriadamente definidos.

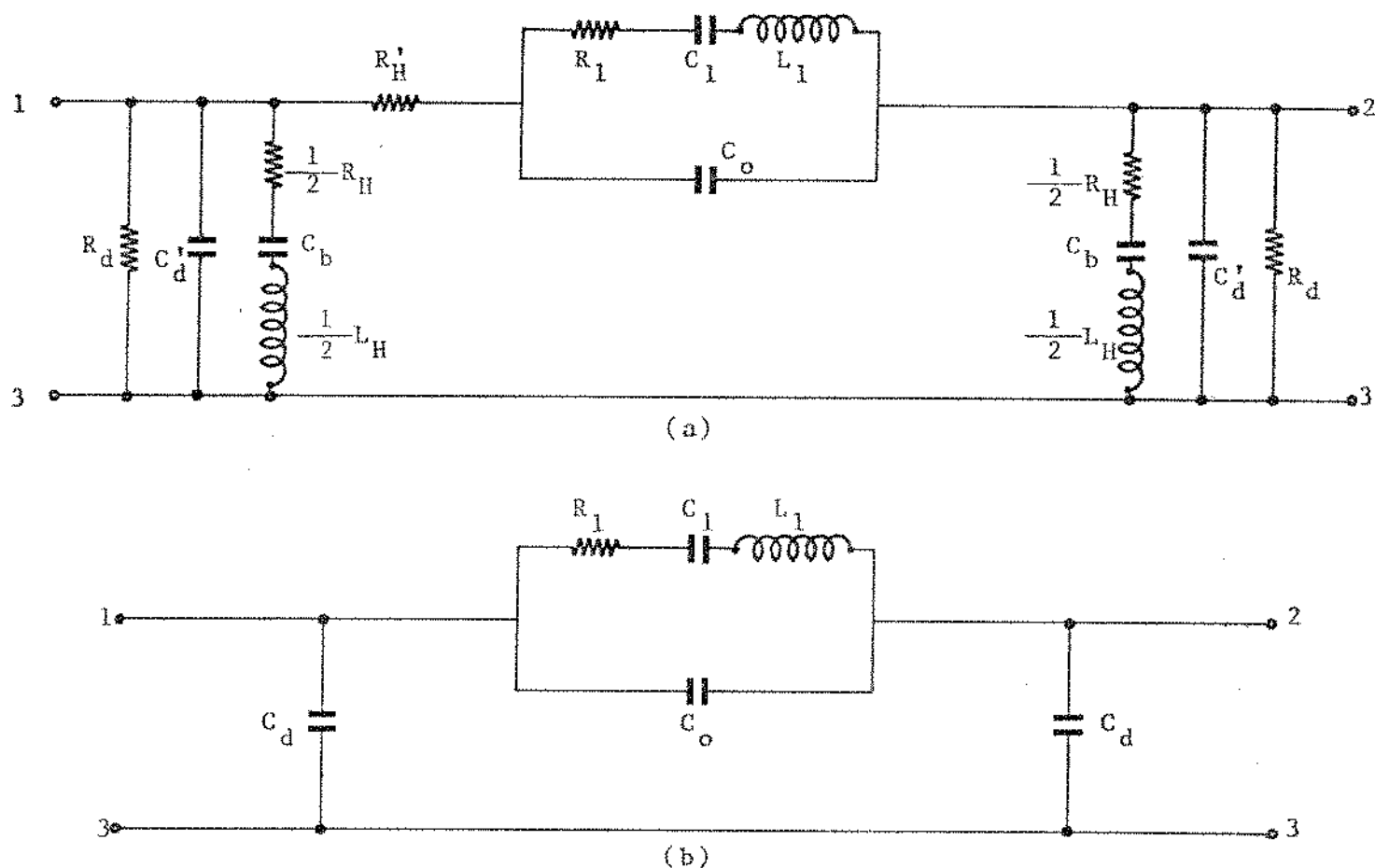


Fig. A.3.3

Duas representações alternativas do circuito elétrico equivalente de uma unidade de cristal. (a) é uma transformação exata do circuito da Fig. A.3.2. (b) pode ser usada com C_d propriamente definido, quando a estrutura de suporte para um vibrador piezoelétrico é sem perdas. A configuração formada por R_1 , L_1 , C_1 e C_0 é chamada de vibrador efetivo.

Os elementos resistivos R_d e R_H na Fig.A.3.3a, causam uma grande complicação no trabalho analítico exigido para descrever as propriedades elétricas equivalentes da unidade de cristal. Por causa da sua complexidade, as equações resultantes são de uso prático limitado.

Será suposto, portanto, que R_d e R_H têm somente um efeito significativo no desempenho da unidade de cristal e, portanto, não necessitam ser considerados, explicitamente.

Isto é justificável, quando todas as seguintes condições são obedecidas {R2}:

$$\frac{R_H}{R_L} \ll 1 \quad 2R_H R_L \ll \left(\frac{1}{\omega C_0}\right)^2 \quad (I)$$

$$\frac{R_L}{R_d} \ll 1 \quad \left(\frac{1}{\omega C_0}\right)^2 \ll 2R_L R_d$$

As condições (I) aplicam-se quando

$$\omega^2 R_H^2 C_b^2 \ll \left(\frac{1}{2} \omega^2 L_H C_b - 1\right)^2$$

Uma análise mais rigorosa tem que ser feita, quando são exigidos dados precisos para as unidades de cristal, cujas perdas de montagem são demasiadamente grandes para satisfazerem as condições (I). Neste caso, a impedância da unidade de cristal deve ser medida, ponto por ponto, sobre toda a faixa de frequência da resposta em questão.

Com $R_H \rightarrow 0$ e $R_d \rightarrow \infty$, o circuito elétrico equivalente de uma unidade de cristal, Fig. A.3.3a e, portanto, Fig. A.3.2, reduz-se ao circuito mostrado na Fig. A.3.3b, com as seguintes relações entre os respectivos parâmetros:

$$R_L = R_L' u^2 \quad C_0 = \frac{1}{\omega u} (C_0' + C_c)$$

$$L_1 = L_1' u^2 + L_H u$$

$$C_1 = \frac{1}{u^2} C_1'$$

$$C_d = C_d' + \frac{1}{\alpha} C_b$$

(II)

com

$$\alpha = 1 - \frac{1}{2} \omega^2 L_H C_b$$

$$u = 1 - \omega^2 L_H \left(-\frac{1}{2} C_b + C_0' + C_c \right)$$

Da Fig. A.3.3b é aparente que qualquer unidade de cristal pode ser tratada como um vibrador piezoelétrico, cujos parâmetros do circuito elétrico equivalente são L_1 , C_1 , R_1 e C_0 , com capacitâncias C_d de cada eletrodo para a terra. Esses parâmetros ainda são essencialmente constantes na vizinhança de uma dada resposta se, L_1' , C_1' , R_1' e C_0' são constantes, porque α e u em (II) são, em todos os casos de significância prática, funções extremamente fracas da frequência.

O vibrador piezoelétrico virtual representado por L_1 , C_1 , R_1 e C_0 será chamado de vibrador efetivo.

A.3.4 - Os parâmetros elétricos equivalentes de uma unidade de cristal

O desempenho de uma unidade de cristal, como um elemento de circuito elétrico, na faixa de frequências de uma ressonância mecânica isolada, é completamente descrito pelo circuito equivalente da Fig. A.3.3b (os efeitos de R_H e R_d são supostos ser desprezíveis). Enquanto os parâmetros L_1 , C_1 , R_1 e C_0 do vibrador efetivo e a capacitância C_d dependem, de acordo com as relações (II), dos parâmetros do circuito da Fig. A.3.2, somente os anteriores podem ser determinados, unicamente, de medidas na faixa de frequências em torno da ressonância em questão.

Portanto, somente os parâmetros L_1 , C_1 , R_1 ,

C_0 e C_d serão considerados neste trabalho.

A determinação desses parâmetros é, geralmente, limitada, em precisão, a uns poucos percentuais, enquanto que a frequência de operação deve ser conhecida, normalmente, com muito maior precisão. Em adição aos valores dos parâmetros, é necessário determinar, precisamente, pelo menos uma frequência na faixa ressonante que pode, então, ser relacionada a todas as outras frequências características de interesse em aplicações práticas. A frequência a qual todas as outras frequências características serão referidas neste trabalho, é f_s , a frequência de ressonância do ramo série de L_1 , C_1 e R_1 do vibrador efetivo da Fig. A.3.3b. Esta é a única frequência associada, univocamente, com a resposta particular em questão; todas as outras escolhas possíveis dependem dos elementos em série ou em paralelo com o ressoador. Estes valores são prontamente determinados, se f_s é conhecida.

A.4 - Método de medidas dos parâmetros elétricos da unidade de cristal

Trataremos aqui da obtenção dos parâmetros do circuito elétrico equivalente da unidade de cristal, ou unidade piezoelétrica, mostrado na Fig. A.3.3b. As características elétricas de uma unidade de cristal, i.e., a impedância, a reatância equivalente e a resistência equivalente em qualquer ponto de operação, podem ser medidas e especificadas, inteiramente, à parte de qualquer circuito externo com o qual a unidade de cristal será usada. Destes dados, o comportamento de uma unidade de cristal pode ser prognosticados, em qualquer circuito externo específico cujas características sejam conhecidas.

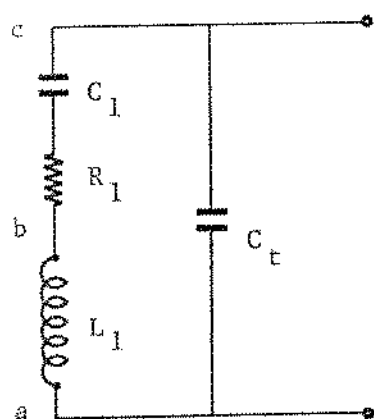
A.4.1 - Análise do circuito elétrico equivalente da unidade de cristal

Os cristais piezoelétricos foram introduzidos no campo de rádio-frequência, a fim de satisfazer a necessidade de um circuito ressonante (série ou paralelo)

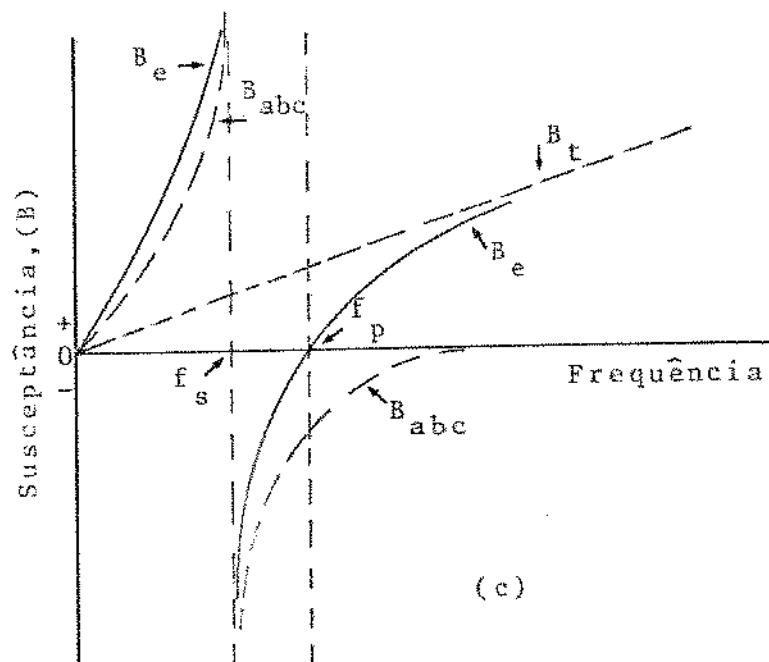
que tivesse parâmetros constantes e alto fator Q de qualidade. A exigência fundamental foi de que a unidade de cristal fosse o equivalente elétrico de um único circuito ressonante (ou antirressonante). A unidade que, para propósitos práticos, satisfaz essa exigência, é chamada uma unidade normal.

Será suposto, como observado anteriormente, que os modos de vibração estarão suficientemente isolados uns dos outros, o que simplificará, em muito, a análise.

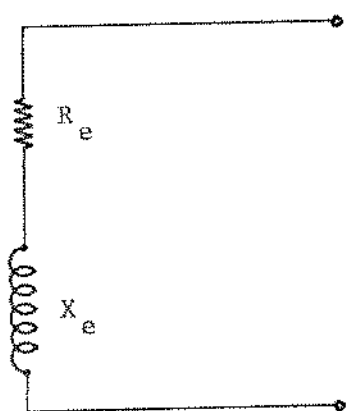
O circuito equivalente de uma unidade de cristal normal está mostrado na Fig. A.4.1a. É o mesmo circuito da Fig. A.3.3b, a menos da capacitância C_d , que foi eliminada, pois o terminal 3 não está disponível para um circuito externo qualquer, onde o cristal será introduzido e essa capacitância não influenciará no desempenho elétrico da unidade de cristal.



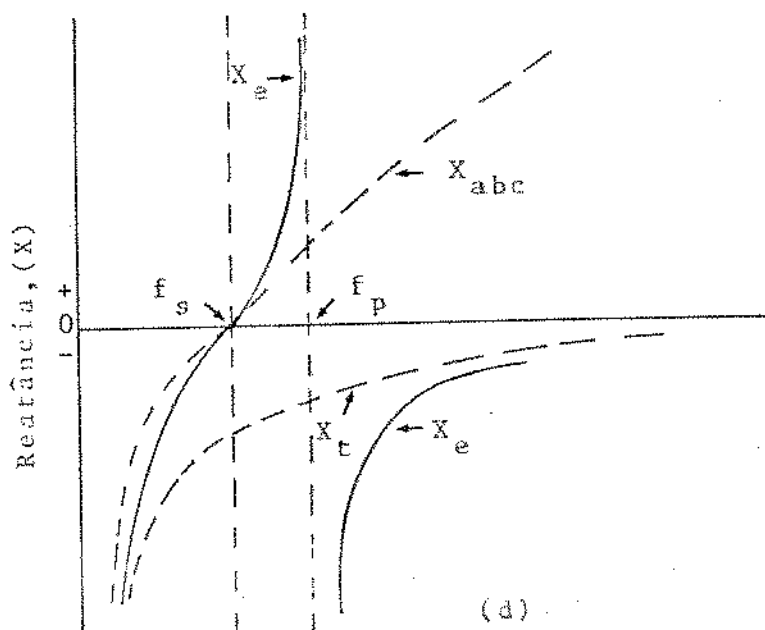
(a)



(c)



(b)



(d)

Fig. A.4.1

- (a) - Circuito equivalente de uma unidade de cristal de quartzo.
- (b) - Impedância efetiva de uma unidade de cristal entre f_s e f_p .
- (c) - Diagrama de susceptância de uma unidade de cristal.
- (d) - Diagrama de reatância de uma unidade de cristal.

O circuito equivalente da Fig. A.4.1a tem uma frequência ressonante f_s e uma antirressonante f_p , para qualquer valor particular da capacitância C_t em paralelo. A impedância R_p através de seus terminais, está ilustrada por meio dos diagramas susceptância vs. frequência e reatância vs. frequência, Figs. A.4.1c e A.4.1d, respectivamente.

R_1 é pequeno, comparado com ωL_1 e pode ser desprezado nestes diagramas. A susceptância B_{abc} do ramo-série $L_1 C_1$, é adicionada à susceptância B_t da capacitância C_t .

C_t é a capacitância total em paralelo, que aparece através da lâmina de cristal e é designada, comumente, por C_o , quando a capacitância externa à unidade de cristal é zero.

B_e e X_e são as susceptância e reatância resultantes, respectivamente.

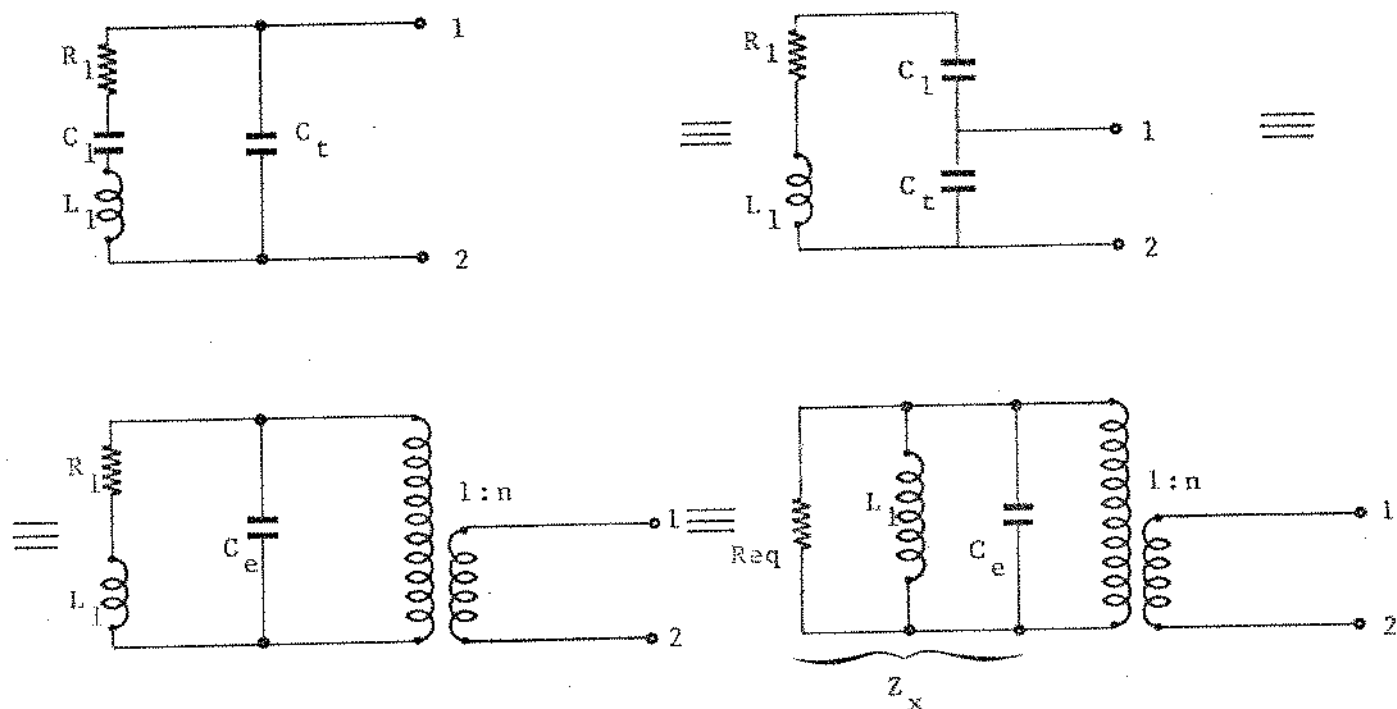
Do diagrama é evidente que, quando C_t aumenta, a inclinação de B_t aumentará e f_p aproximar-se-á de f_s . Também é aparente que X_e é positivo entre f_s e f_p . O circuito equivalente, nesta faixa de frequências, está mostrado na Fig. A.4.1b, onde R_e é o componente resistivo que inclui o efeito da resistência série R_1 e todas as outras perdas da unidade.

Quando tal circuito é sintonizado, com um capacitor externo, na antirressonância, a impedância terminal é resistiva e é igual a

$$R_p = Q_e X_e = \frac{X_e^2}{R_e} \quad (A.4.1)$$

Esta impedância do circuito equivalente também pode ser expressa em termos da capacitância em paralelo e da resistência série, como se segue:

em qualquer frequência antiressonante f_p ($f_p > f_s$), a impedância terminal $\tilde{e}$, para pequenos valores de R_1 , igual àquela de um circuito antiressonante derivado ("tapped") e $\tilde{e}$ resistiva



$$Q_x = \frac{\omega_p L_1}{R_1} = \frac{1}{\omega_p R_1 C_e} \quad (\text{A.4.2})$$

Q_x é o Q do circuito antiressonante..

$$R_{eq} = Q_x^2 R_1 \quad ; \quad n = \frac{C_1}{C_1 + C_t} \quad (\text{A.4.3})$$

$Z_{12} = n^2 Z_x$; na antiressonância, a impedância Z_{12} é puramente resistiva

$$Z_{12} = R_p = n^2 Z_x = Z_x \frac{C_1^2}{(C_1 + C_t)^2} \quad (\text{A.4.4})$$

onde

$$Z_x = Q_x \frac{1}{\omega_p C_e} = \frac{1}{\omega_p^2 C_e^2 R_1} \quad (\text{A.4.5})$$

Nos cristais de corte AT (ver A.7), que serão os únicos utilizados neste trabalho, $C_1 \ll C_0$. Por mais forte razão ainda,

$$C_1 \ll C_t \quad \text{pois} \quad C_t = C_0 + C_{\text{ext}}$$

C_{ext} = Capacitância do circuito externo.

$$C_e = \frac{C_1 C_t}{C_1 + C_t} \approx C_1 \quad (\text{A.4.6})$$

e, portanto, a equação A.4.4 ficará

$$Z_{12} = R_p \approx Z_x \frac{C_e^2}{C_t^2} \quad (\text{A.4.7})$$

e da equação A.4.5, temos

$$R_p \approx \frac{1}{R_1 (\omega_p C_t)^2} = \frac{X_t^2}{R_1} \quad (\text{A.4.8})$$

Comparando as equações (A.4.8) e (A.4.1), temos

$$\frac{X_t^2}{R_1} \approx \frac{X_e^2}{R_e} \quad (\text{A.4.9})$$

Podemos plotar R_p vs. C_t , com C_t como parâmetro independente, num papel log-log. Da equação A.4.8,

verificamos que o resultado será uma linha reta com uma inclinação 2 por 1 negativa, pois

$$\log R_p = \log \frac{1}{\omega_p^2 C_t^2 R_1} = \log \frac{1}{\omega_p^2 R_1} - 2 \log C_t \quad (\text{A.4.10})$$

É suposto que R_1 seja constante e que percentagem de variação em ω_p , com C_t , seja desprezível. Evidências experimentais {R3} asseguram essas suposições. Portanto,

$$\log R_p = K_1 - 2 \log C_t \quad (\text{A.4.11})$$

Analogamente, os incrementos da frequência antiressonante ($f_p - f_s$) podem ser plotados em papel log-log como uma função de C_t . O resultado é uma linha reta com inclinação 1 por 1 negativa. Isto pode ser mostrado como se segue (ver Fig. A.4.1):

$$\omega_s^2 = \frac{1}{L_1 C_1} \quad (\text{A.4.12})$$

a frequência antiressonante é determinada da relação

$$\omega_p^2 = \frac{1}{L_1 \frac{C_1 C_t}{C_1 + C_t}} = \frac{C_1 + C_t}{L_1 C_1 C_t}$$

desta equação e de (A.4.6), temos

$$\frac{\omega_p^2}{\omega_s^2} = \frac{f_p^2}{f_s^2} = \frac{(C_1 + C_t) C_1}{C_1 C_t} = 1 + \frac{C_1}{C_t}$$

ou

$$\frac{C_l}{C_t} = \frac{f_p^2}{f_s^2} - 1 = \frac{(f_p + f_s)(f_p - f_s)}{f_s^2}$$

Para propósitos práticos, $f_p + f_s = 2f_s$

Portanto,

$$(f_p - f_s) \simeq \frac{1}{2} f_s \frac{C_l}{C_t} \quad (\text{A.4.13})$$

ou

$$\log(f_p - f_s) \simeq \log\left(\frac{1}{2} f_s C_l\right) - \log C_t \quad (\text{A.4.14a})$$

Desde que f_s e C_l sejam constantes,

$$\log(f_p - f_s) \simeq K_2 - \log C_t \quad (\text{A.4.14b})$$

O diagrama impedância vs. frequência de uma unidade piezoelétrica está mostrado na Fig. A.4.2a, enquanto o diagrama de fase vs. frequência está mostrado na Fig. A.4.2b.

Impedância(Ω)

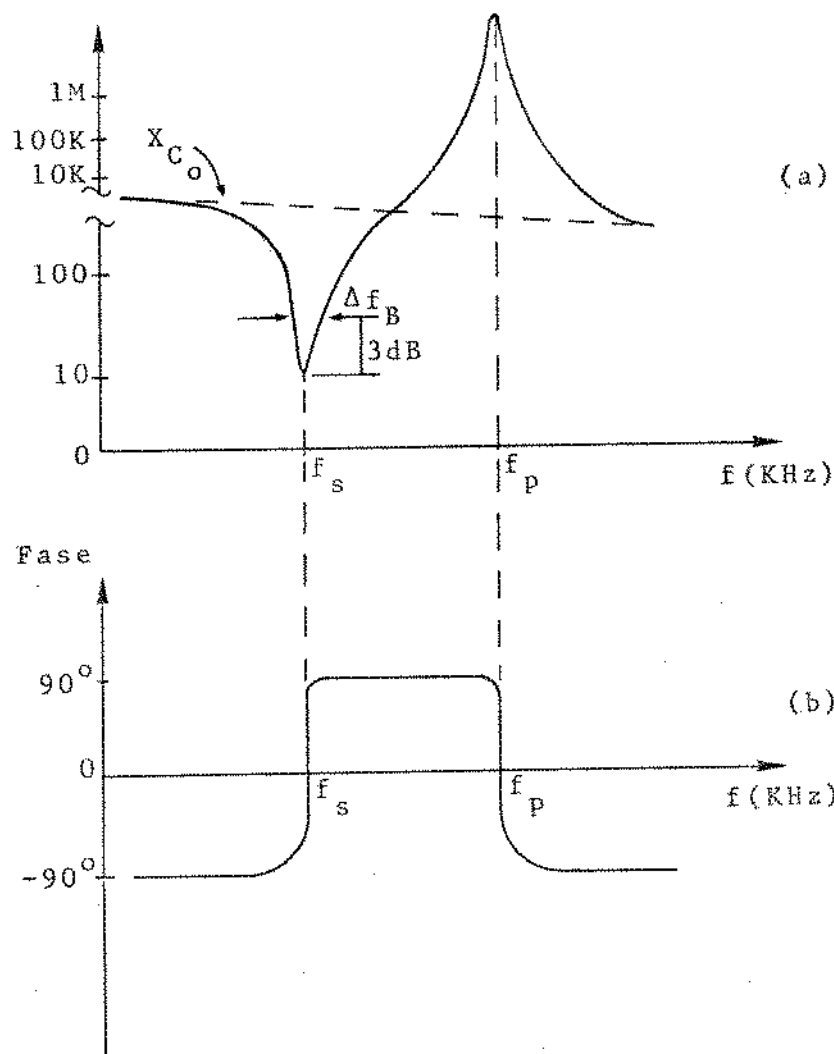


Fig. A.4.2

- a) Diagrama Impedância vs. Frequência do cristal
- b) Diagrama Fase vs. Frequência

Na frequência de ressonância série f_s , temos

$$X_{L_1} = X_{C_1} \Rightarrow f_s = \frac{1}{2\pi\sqrt{L_1 C_1}} \quad (\text{A.4.15})$$

e o circuito equivalente da unidade piezoelétrica será a resistência série R_1 em paralelo com a capacitância estática C_0 . Como $R_1 \ll X_{C_0}$, o cristal irá ressoar numa impedância mínima, puramente resistiva.

Na ressonância série, o fator de qualidade do cristal é dado por,

$$Q = \frac{\omega_s L_1}{R_1} = \frac{\omega_s}{\Delta\omega_B} = \frac{f_s}{\Delta f_B} = \frac{1}{\omega_s C_1 R_1} \quad (\text{A.4.16})$$

onde

Δf_B = faixa de passagem de meia-potência.

Na frequência de antirressonância (paralela) f_p ;

$$X_{L_1} - X_{C_1} = X_{C_o} \Rightarrow \omega L_1 - \frac{1}{\omega C_1} = \frac{1}{\omega C_o}$$

portanto,

$$f_p = \frac{1}{2\pi \sqrt{L_1 \frac{C_1 C_o}{C_1 + C_o}}} \quad (\text{A.4.17})$$

Conforme a frequência aumenta, a partir de f_s , o circuito fica cada vez mais indutivo. Como já observamos anteriormente, nesta faixa de frequências entre f_s e f_p , que é a faixa de passagem do cristal, a reatância do circuito equivalente é positiva. A fase do cristal é de $+90^\circ$, como podemos ver na Fig. A.4.2b.

A.4.2 - Método de Medidas Utilizando um Q-meter

O Q-meter utiliza um arranjo de circuito antirressonante, como o mostrado na Fig. A.4.3 abaixo.

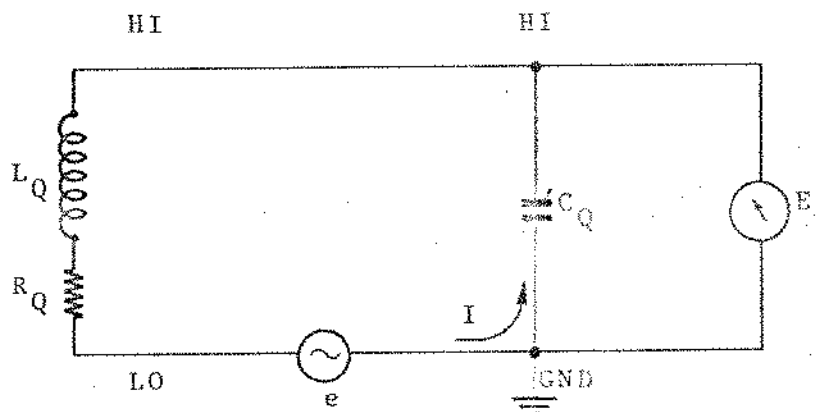


Fig. A.4.3 - Circuito básico de medida, do Q-meter

Quando o circuito anterior está sintonizado, por definição

$$\omega L_Q = \frac{1}{\omega C_Q}$$

R_Q = resistência série do circuito

Podemos escrever para a corrente I ,

$$L = \frac{e}{R_Q}$$

Também temos,

$$E = I \omega L_Q = \frac{I}{\omega C_Q}$$

Combinando essas expressões e resolvendo para E/e ,

$$E/e = \frac{\omega L_Q}{R_Q} = \frac{1}{\omega C_Q R_Q}$$

ou

$$\frac{E}{e} = Q_e$$

Esta equação é sensivelmente correta se $Q_e \geq 10$.

O método de medidas dos parâmetros do cristal está baseado nas seguintes equações, já vistas no item A.4.1,

$$R_p = \frac{1}{R_1 (\omega_p C_t)^2} \quad (\text{A.4.18})$$

$$f_s = \frac{1}{2\pi \sqrt{L_1 C_1}} \quad (\text{A.4.19})$$

$$f_p - f_s = \frac{1}{2} f_s \frac{C_1}{C_t} \quad (A.4.20)$$

Frequência Ressonante (Série) do Cristal

Para medir a frequência ressonante (série) do cristal, uma bobina não blindada é sintonizada no Q-meter, numa frequência próxima da frequência série nominal do cristal. O cristal é curto-circuitado com um fio formando um pequeno "loop" e colocado perto da extremidade de menor voltagem (terminal LO) da bobina, de modo que a maior quantidade de fluxo magnético da bobina, a travesse o "loop" de curto-circuito do cristal.

A frequência do Q-meter é variada até que uma aguda queda do indicador de Q ocorra. Neste instante, a frequência do Q-meter será a frequência série do cristal.

A precisão deste método, estimada por George, Selby e Scolnik {R3} foi de 1,5 partes por milhão(ppm).

Frequência Antiressonante (Paralela) do Cristal

Medidas da frequência f_p paralela do cristal, quando $C_t = C_o$, podem ser feitas com o cristal em paralelo com uma bobina padrão (acessórios que acompanham o Q-meter). A bobina é sintonizada, primeiramente, na frequência nominal do cristal. Escolhemos a bobina que necessite do menor C_Q (capacitor de ajuste do Q-meter) para sintonia, para melhorar a precisão. Após a introdução do cristal no terminal CAP do Q-meter, a frequência é variada até que o indicador Q se eleve até um máximo. Com a unidade de cristal outra vez removida, a bobina é sintonizada numa frequência constante, ajustando-se C_Q . Novamente, o cristal é colocado no circuito e a frequência ajustada para uma máxima deflexão do ponteiro de Q. Esses ajustes são repetidos até que um valor de frequência (f_p) constante seja obtido, ou seja, até que ocorra deflexões máximas do ponteiro de Q, com o cristal inserido ou removido do circuito ressonante do aparelho. Nes

ta frequência, $C_t = C_o$ e obtemos a frequência antirressonante f_p .

Para uma maior precisão, é feito um ajuste final de C_Q , para uma indicação máxima de Q, numa frequência constante. A precisão estimada foi de 2,5 ppm {R3}.

Para medidas de f_p , quando $C_t \neq C_o$, a capacitância do Q-meter é variada da fixação $C_t = C_o$, por um ΔC_Q necessário para trazer o ponto de operação para a frequência desejada, dentro da resposta do cristal ($f_s < f < f_p$) e a frequência é variada para a nova f_p indicada pelo pico do indicador Q. Deve ser observado que, quando um cristal é conectado em paralelo com um circuito antirressonante sintonizado, aproximadamente, na frequência do cristal, estarão presentes dois picos antirressonantes das impedâncias do circuito. O pico devido ao cristal tem um ajuste bem mais fino. O outro pico, devido ao circuito de medida, não é influenciado pela resposta em frequência do cristal e aparece com uma separação muitas vezes maior que a separação $f_p - f_s$ do cristal. Portanto, este último pico, não afeta as medidas.

Capacitância C_o Estática da Unidade de Cristal

A capacitância C_o estática também pode ser medida no Q-meter, numa frequência suficientemente baixa, para que as vibrações do cristal não sejam importantes. Entretanto, nestes casos, o que se mede, realmente, é a soma de C_o e C_1 , como pode ser visto do circuito elétrico equivalente do cristal.

Outras frequências ressonantes do vibrador estariam presentes, entre a frequência usada para determinação de C_o e a frequência sob consideração, e os valores de C_1 dos circuitos equivalentes desses outros modos, também contribuiriam para a capacitância de baixa frequência.

Portanto, para resultados precisos, C_o deveria ser medido acima da ressonância sob consideração. No caso de vibrações de cisalhamento em espessura (ver item A.7), C_o deveria ser medido em frequências acima das ressonâncias mais altas.

No caso de cristais de quartzo de corte AT, o C_o real é, somente, 0,7 por cento menor que o C_o medido abaixo da ressonância e, na maioria dos casos, nenhuma correção é necessária. No caso de um vibrador com uma grande distância entre as frequências, ressonante e antirressonante, a diferença entre os valores de C_o real e de baixa frequência pode ser muito maior. Isto pode ser observado da equação aproximada (A.4.20), com $C_t = C_o$.

Todos os cristais utilizados neste trabalho, são de corte AT e as razões C_1/C_o obtidas foram da ordem de 0,005. Portanto, o valor real de C_o é apenas 0,5% menor que o valor de C_o medido em qualquer frequência. A precisão das medidas, estimadas por George, Selby and Scolnik é de $\pm 0,1$ pF, para valores de C_o entre 0 e 30pF.

Resistência R_p Paralela Equivalente

A medida da resistência paralela equivalente R_p é feita logo após a medida da frequência antirressonante f_p , com $C_t = C_o$.

Os parâmetros investigados na medida de R_p são:

C_{Q1} = valor da capacitância de ajuste do Q-meter, para se obter a sintonia do circuito de medida, sem o cristal.

Q_1 = valor do fator de qualidade correspondente à capacitância C_{Q1} da sintonia acima descrita.

C_{Q2} = valor da capacitância de ajuste do Q-meter, para se obter a sintonia do circuito de medida, com o cristal no terminal CAP.

Q_2 = valor do fator de qualidade correspondente a C_{Q2} , da sintonia com o cristal.

$$\Delta C_Q = C_{Q2} - C_{Q1}$$

$$\Delta C_t = \text{incremento de } C_t ; \Delta C_t = \Delta C_Q$$

No instante que medimos a frequência f_p , observamos que $C_{Q1} = C_{Q2}$, ou seja, o cristal é puramente resistivo e $Q_2 < Q_1$, pois a resistência R_e do cristal diminui o fator de qualidade. Neste ponto, $C_t = C_o$.

$$R_p = \frac{1,59 \times 10^8 Q_1 Q_2}{f C_{Q1} \Delta Q} \quad (A.4.21)$$

Esta equação foi obtida dos manuais do Q-meter.

Portanto, a medida de f_p fornece um valor de R_p , com $C_t = C_o$ (um ponto do gráfico R_p vs. C_t).

Variamos a frequência do Q-meter dentro da resposta em frequência do cristal ($f_s < f < f_p$) e, para cada frequência, procuramos a sintonia do circuito do Q-meter, com e sem o cristal.

Para cada sintonia, obtemos os valores de C_{Q1} , Q_1 , C_{Q2} e Q_2 .

Da fórmula (A.4.21), obtemos o valor de R_p , com $\Delta Q = Q_1 - Q_2$.

Para cada valor de R_p , temos um valor de C_t dado por

$$C_t = C_o + (C_{Q2} - C_{Q1}) = C_o + \Delta C_Q = C_o + \Delta C_t \quad (A.4.22)$$

Para esse valor de C_t , temos o valor de uma nova frequência antirressonante e um novo ponto do gráfico Δf vs. C_t , onde

$$\Delta f = f_p - f_s$$

Com isto, podemos construir as curvas correspondentes às equações (A.4.10) e (A.4.14), em coordenadas log-log.

Dessas curvas, obtemos, com grande precisão, os valores de R_1 e C_1 e da equação A.4.12 ou equação A.4.15, teremos o valor de L_1 .

Portanto, medindo-se diretamente C_o , f_s , f_p com $C_t = C_o$ e construindo as curvas R_p vs. C_t e Δf vs. C_t , obtemos todos os parâmetros do circuito elétrico equivalente da unidade de cristal, com uma grande precisão.

Outros parâmetros podem ser determinados, a partir das medidas de R_p , os quais são:

$$Q_e = X_e / R_e = \text{o } Q \text{ efetivo do cristal}$$

$$X_e = \frac{1}{\omega \Delta C_Q} \quad (\text{A.4.23})$$

$$R_e = \frac{1,59 \times 10^8 \left(\frac{C_{Q1}}{C_{Q2}} Q_1 - Q_2 \right)}{f C_{Q1} Q_1 Q_2} \quad (\text{A.4.24})$$

Note-se que, desde que $\Delta f \ll f_s$, qualquer frequência entre f_p e f_s pode ser usada nas equações acima. Das equações A.4.16 e equação A.4.20, obtemos o valor do Q do cristal, em função dos parâmetros medidos

$$Q_x = \frac{1}{4\pi \Delta f C_t R_1} \quad (\text{A.4.25})$$

A.4.3 - Método de Medidas que Utiliza o Analisador de Circuitos

Este método consiste, unicamente, na obtenção da curva impedância (ou admitância) vs. frequência da unidade piezoelétrica. Consideramos, porém, que a capacitância estática C_0 tenha sido medida no Q-meter.

O conjunto de teste montado está mostrado no diagrama em blocos abaixo.

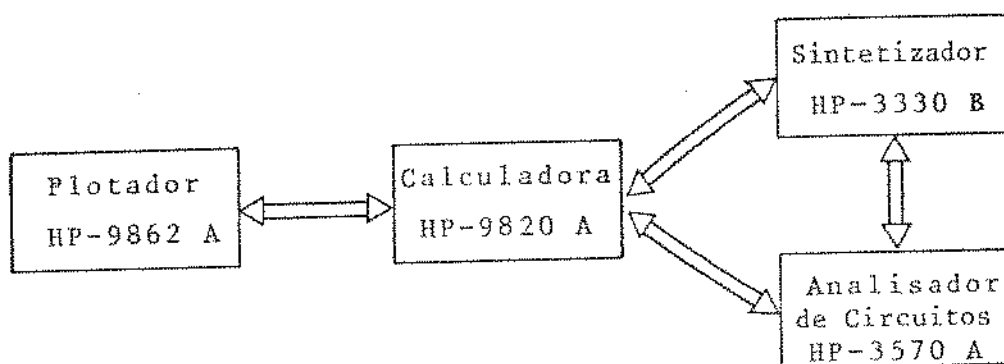


Fig. A.4.4 - Conjunto de teste da unidade piezoelétrica

A calculadora controla todo o sistema. Ela en via o comando para variar a frequência do sintetizador e recebe o valor da amplitude de resposta do cristal, a través do analisador de circuitos. Esta amplitude é, en tão, plotada num gráfico Amplitude (dBm) vs. frequência, pelo plotador, controlado pela calculadora.

A unidade piezoelétrica deve ser corretamente conectada entre os terminais de saída e entrada do ana lisador de circuitos. Para a obtenção de pico ressonante (gráfico impedância vs. frequência), a conexão é feita como mostra a Fig. A.4.5a.

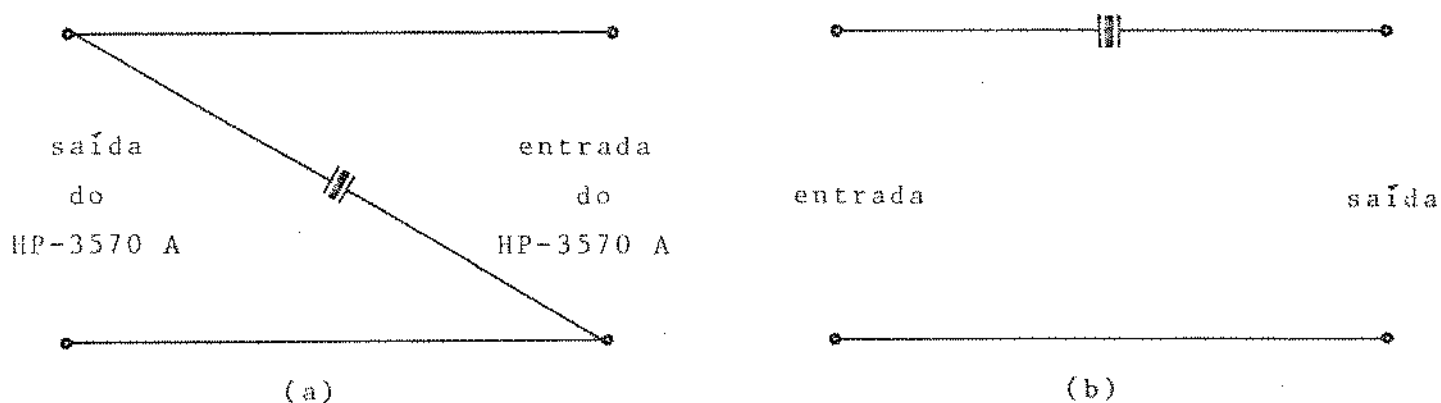


Fig. A.4.5 - Conexão do cristal do analisador de circuitos:

- a) ligação paralela para obtenção do pico ressonante (série);
- b) ligação série para obtenção do pico antiressonante (paralela).

Nesta ligação paralela, a capacitância de saída do analisador (da ordem de 30 pF) não influencia no ponto de operação da frequência série de ressonância, que depende, somente, do ramo-série RLC do circuito elétrico equivalente da unidade piezoelétrica.

Para a obtenção antiressonante (gráfico admittance vs. frequência), a conexão do cristal é feita como mostra a Fig. A.4.5b.

Nesta ligação série, a capacitância de saída do analisador, também não influencia no ponto de operação da frequência paralela (antiressonante), pois esta capacitância não está em paralelo com a unidade piezoelétrica.

Portanto, são obtidos dois gráficos de Amplitude vs. frequência, da resposta em amplitude do cristal. Um, para determinar a frequência série (impedância vs. frequência) e outro para determinar a frequência paralela (admitância vs. frequência).

Do gráfico do pico ressonante série, obtemos o valor do fator de qualidade do cristal, operando na ressonância série ($f=f_s$), pois

$$Q_X = f_s / \Delta f_B \quad (A.4.26)$$

e o valor de f_s , propriamente dito.

Do gráfico do pico antirressonante, obtemos o valor da frequência paralela f_p .

Com os valores de C_o obtido no Q-meter, f_s , f_p e Q_X e com as equações (A.4.15), (A.4.20) com $C_t = C_o$ e (A.4.16), obtemos todos os valores dos parâmetros do circuito elétrico equivalente da unidade piezoelétrica.

Quanto mais detalhada forem as curvas obtidas, mais preciso será este método.

A.4.4 - Resultados

Foram feitas medidas com três unidades de cristal, cujas frequências ressonantes séries nominais, indicadas pelo fabricante, eram de 4096 KHz, 8192 KHz e 16896 KHz. Todos os cristais foram fabricados para operar no modo ressonante série fundamental.

Esses cristais serão usados em circuitos osciladores controlados a cristal, cujos desempenhos e características não exigem uma determinação muito precisa dos parâmetros do circuito elétrico equivalente das unidades piezoelétricas.

Portanto, foram aceitas, nesses métodos de medidas, uma precisão, para projeto, da ordem de 10%.

Entretanto, convém observar que, para projetos de osciladores de frequências mais elevadas (sistema MCP de 3ª ordem), a tolerância de frequência deverá ser mais

rigorosa e, com isto, os parâmetros do cristal deverão ser obtidos com uma precisão um pouco maior.

Medidas da Capacitância Estática C_o

Foram feitas medidas em diversas frequências, próximas e distantes do modo fundamental. Observaram-se pequenas diferenças nas leituras devido ao fato que não foram tomadas grandes precauções, pois as exigências de projeto não eram rigorosas.

O processo de medida é a seguinte:

- a) sintoniza-se o circuito do Q-meter, utilizando-se um indutor padrão e mede-se C_{Q1} ;
- b) coloca-se o cristal no terminal CAP e, na mesma frequência, sintoniza-se o circuito, variando-se a capacitância do Q-meter; no ponto de sintonia, obtém-se C_{Q2} ;
- c) $\Delta C = C_{Q1} - C_{Q2} = C_o$

T.4.1 - Tabela das medidas da capacitância estática C_o

Cristal f_s (KHz)	Frequência da medida (KHz)	Valor de C_o (pF)
4096	500	6,0
4096	1500	6,1
4096	3000	6,2
4096	10000	5,9
4096	20000	6,0
8192	1500	4,4
8192	3000	4,6
8192	10000	4,2
8192	20000	4,4
16896	500	8,5
16896	1500	8,8
16896	3000	8,8
16896	10000	8,5
16896	20000	8,5

A escala mínima de leitura da capacitância de ajuste do Q-meter é de 0,1 pF.

Nota-se uma concordância entre os valores de C_0 nas frequências mais baixa e mais alta. Essas frequências, provavelmente, caíram numa região de inatividade do cristal, onde as leituras de C_0 estão mais próximas da realidade.

Portanto, os valores obtidos foram:

Cristal de 4096 KHz ——— $C_0 = 6,0$ pF

Cristal de 8192 KHz ——— $C_0 = 4,4$ pF

Cristal de 16896 KHz ——— $C_0 = 8,5$ pF

Medidas da Frequência Série

As medidas de frequência foram feitas conectando-se um frequencímetro ao oscilador do Q-meter, através de um cabo BNC. Seguiu-se o procedimento indicado, anteriormente, na seção A.4.2. Os resultados obtidos foram:

Cristal de 4096 KHz ——— $f_s = 4094500$ Hz

Cristal de 8196 KHz ——— $f_s = 8190010$ Hz

Cristal de 16896 KHz ——— $f_s = 16889000$ Hz

A precisão deste método está dentro daquela estimada por George, Selby e Scolnik, pois as medidas foram repetidas diversas vezes e o desvio obtido foi menor que 1,5 ppm.

Medidas da Frequência Paralela

As medidas da frequência paralela foram feitas seguindo-se os procedimentos indicados na seção A.4.2. Os resultados são apresentados a seguir:

Cristal de 4096 KHz ——— $f_p = 4103600$ Hz

Cristal de 8192 KHz ——— $f_p = 8206850$ Hz

Cristal de 16896 KHz ——— $f_p = 16916600$ Hz

Os Gráficos R_p vs. C_t e Δf vs. C_t

Foram obtidos diversos pontos das curvas R_p vs. C_t e Δf vs. C_t e, para cada ponto, foram calculados os valores de R_1 e C_1 através das fórmulas (A.4.8) e (A.4.13), respectivamente. A seguir estão mostradas três tabelas dos pontos medidos, uma para cada um dos três cristais utilizados na experiência, bem como as respectivas curvas.

T.4.2 - Pontos de Curvas R_p vs. C_t e Δf vs. C_t para o
Cristal de 4096 KHz

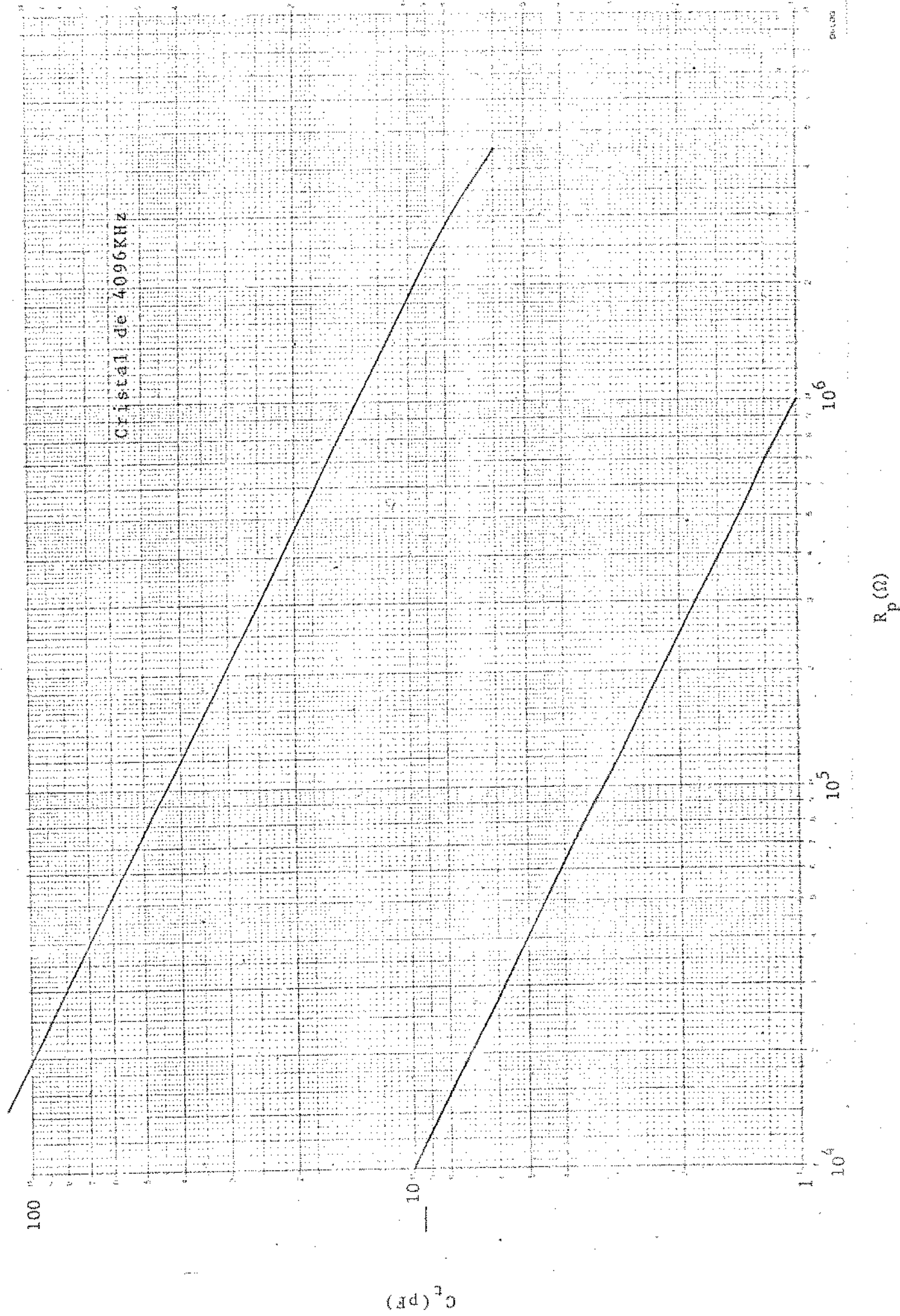
Freq. (Hz)	C_{Q1} (pF)	Q_1	C_{Q2} (pF)	Q_2	C_t (pF)	Δf (Hz)	R_p (Ω)	R_1 (Ω)	C_1 (pF)
4103600	53,5	228	53,5	220	6,0	9100	4540941	9,20	0,027
4102744	53,5	228	54,2	219	6,7	8244	4018926	8,34	0,027
4101007	53,6	228	56,0	215	8,4	6507	2728000	7,82	0,027
4100612	53,6	228	56,5	214	8,9	6112	2521190	7,54	0,027
4097934	53,6	228	63,6	188	16,0	3434	775718	7,59	0,027
4097743	53,6	228	64,5	185	16,9	3241	684000	7,82	0,027
4097038	53,6	228	69,2	163	21,5	2538	413165	7,90	0,027
4096170	53,6	228	80,7	116	33,1	1670	171000	8,06	0,027
4095637	53,7	228	96,4	74	48,7	1137	79205	8,04	0,027
4095036	53,7	228	155,7	20	108,0	536	15837	8,18	0,028

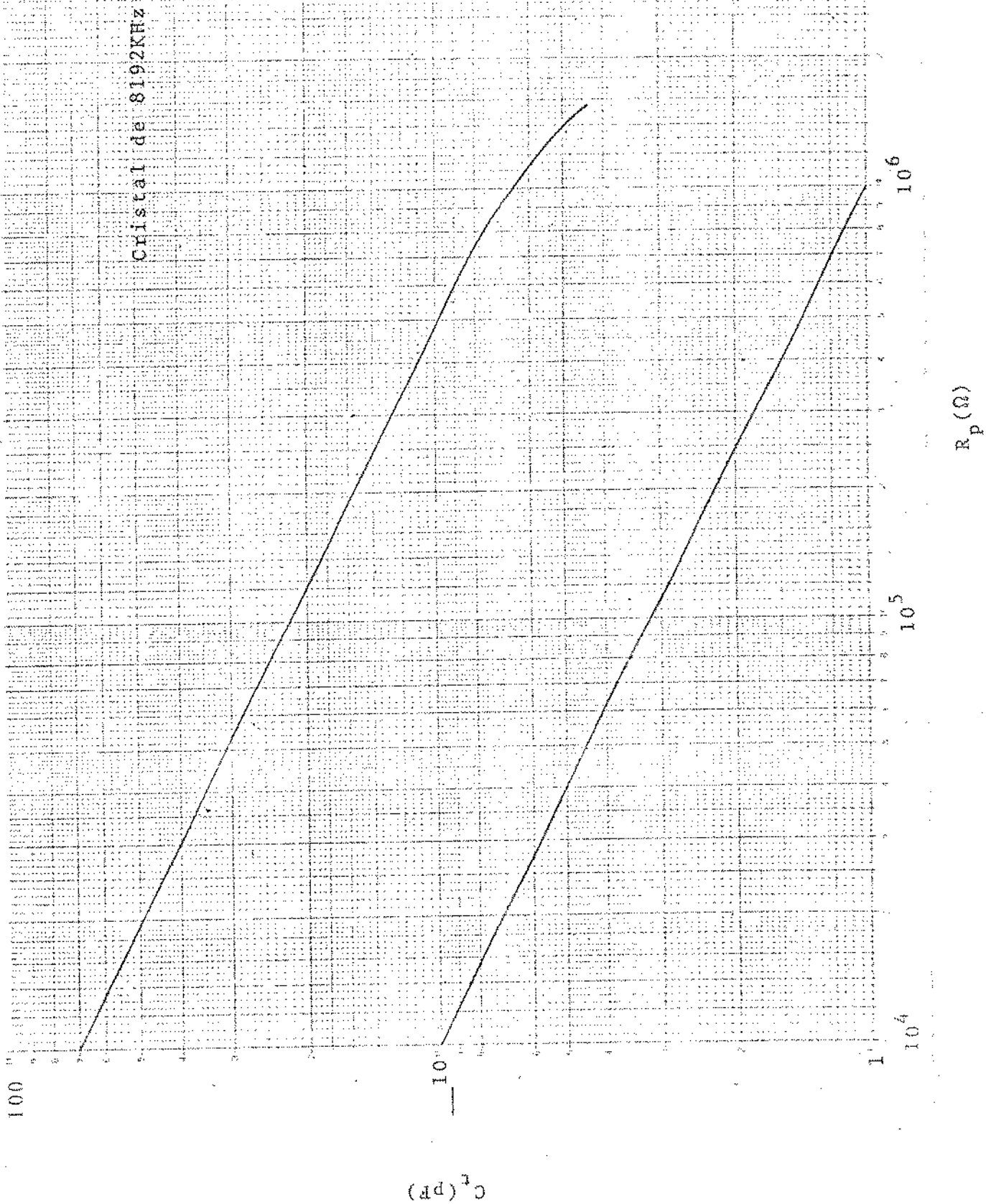
T.4.3 - Pontos das curvas R_p vs. C_t e Δf vs. C_t para o cristal de
8192 KHz

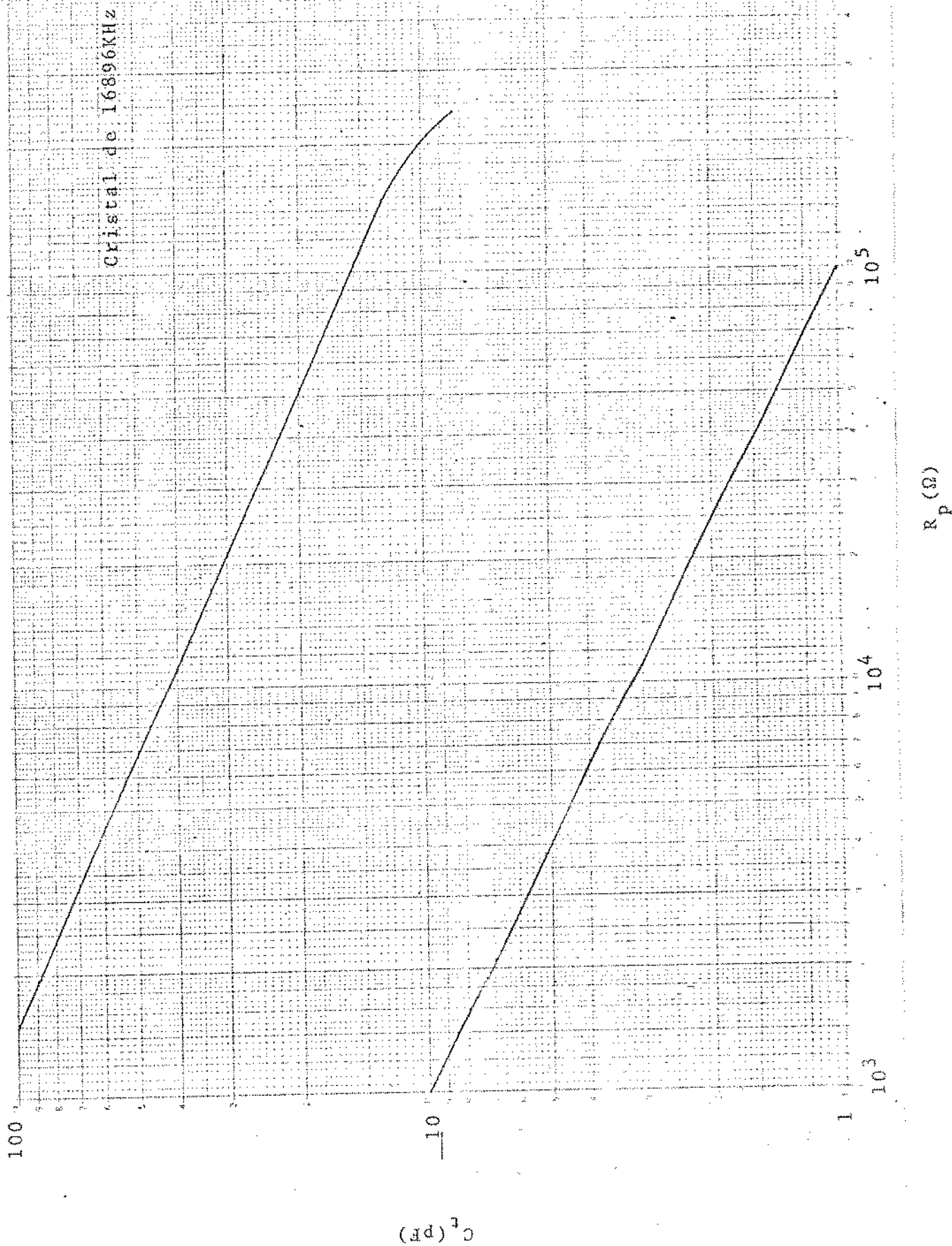
req. (Hz)	C_{Q1} (pF)	Q_1	C_{Q2} (pF)	Q_2	C_t (pF)	Δf (Hz)	R_p (Ω)	R_1 (Ω)	C_1 (pF)
8206850	68,2	233	68,2	223	$C_0=4,4$	16738	1552515	11,79	0,018
8205226	68,2	233	68,7	222	4,9	15216	1336098	11,73	0,018
8200673	68,2	233	70,9	216	7,1	10663	841635	8,88	0,018
8198997	68,2	233	72,3	212	8,5	8987	668843	7,80	0,019
8198082	68,2	233	73,0	208	9,1	8072	550482	8,27	0,018
8197022	68,2	233	74,6	201,5	10,8	7012	423913	7,62	0,018
8196222	68,2	233	76,0	195	12,2	6212	340099	7,45	0,019
8195054	68,2	233	79,0	179	15,2	5044	219723	7,43	0,019
8194494	68,2	233	80,8	168	16,9	4484	171089	7,72	0,019
8191438	68,2	233	117,7	47	53,8	1428	16732	7,79	0,019

T.4.4 - Pontos das Curvas R_p vs. C_t e Δf vs. C_t para o
cristal de 16896 KHz

Freq. (Hz)	C_{Q1}	Q_1	C_{Q2} (pF)	Q_2	C_t (pF)	Δf (Hz)	R_p (Ω)	R_1 (Ω)	C_1 (pF)
16896610	80,6	222	80,6	200,0	8,5	27600	241423	5,09	0,028
16913290	80,6	222	82,4	196,0	10,3	24290	195195	4,28	0,030
16905490	80,6	222	88,3	171,0	16,2	16490	86859	3,89	0,032
16904610	80,6	222	89,3	162,0	17,2	15610	69948	4,28	0,032
16903050	80,6	222	91,4	150,0	19,3	14050	53977	4,41	0,032
16900010	80,6	222	97,2	121,0	25,2	11010	31045	4,50	0,033
16899680	80,6	222	98,2	117,0	26,1	10680	28876	4,50	0,033
16897250	80,6	222	106,1	83,0	34,1	8250	15476	4,93	0,033
16896620	80,6	222	109,0	74,0	36,9	7620	12959	5,03	0,033
16895280	80,6	222	116,8	55,0	44,7	6280	8537	5,20	0,033
16894620	80,6	222	122,3	46,0	50,2	5620	6679	5,27	0,033







Os Parâmetros do Circuito Elétrico Equivalente da Unida-
de de Cristal

Cristal de 4096 KHz.

Valor médio de $R_1 = 7,78 \Omega$

Valor médio de $C_1 = 0,027 \text{ pF}$

$C_o = 6 \text{ pF}$

$$(3.4-19) \quad f_s = \frac{1}{2\pi \sqrt{L_1 C_1}}$$

Portanto,

$$L_1 = \frac{1}{4\pi^2 f_s^2 C_1} \quad (A.4.27)$$

$$\underline{L_1 = 56 \text{ mH}}$$

$$(3.4-16) \quad Q_X = \frac{2\pi f_s L_1}{R_1}$$

Logo

$$Q_X = \underline{185000}$$

Cristal de 8192 KHz.

Valor médio de $R_1 = 8 \Omega$

Valor médio de $C_1 = 0,018 \text{ pF}$

$C_o = 4,4 \text{ pF}$

Portanto,

$$\underline{L_1 = 21 \text{ mH}}$$

$$\underline{Q_X = 135000}$$

Cristal de 16896 KHz.

$R_1 = 5,2 \Omega$

$C_1 = 0,031 \text{ pF}$

$C_o = 8,6 \text{ pF}$

Portanto,

$$\underline{L_1 = 2,9 \text{ mH}}$$

$$\underline{Q_X = 58500}$$

Resultados do Analisador de Circuitos

As medidas com o Analisador de Circuitos foram feitas com dois níveis diretores diferentes, 0dBm e -5dBm. Isto foi feito para se ter uma idéia da variação das leituras, com o nível diretor ("drive level"). Utilizamos somente os cristais de 4096 e 8192 KHz, pois o limite de frequência do equipamento é de 13000 KHz. Os resultados obtidos estão mostrados na tabela a seguir.

Cristal	Nível	f_s (Hz)	f_p (Hz)	Δf_B (Hz)	Q_L	C_o (pF)	C_1 (pF)	L_1 (mH)	R_1 (Ω)
4096 KHz	0 dBm	4094513	4104261	22,8	179584	6,0	0,0286	52,83	7,57
4096 KHz	-5 dBm	4094512	4104185	23,2	176488	6,0	0,0284	53,23	7,76
8192 KHz	0 dBm	8190020	8208288	68,0	120441	4,4	0,0196	19,22	8,21
8192 KHz	-5 dBm	8190029	8208218	72,2	113435	4,4	0,0196	19,30	8,76

As equações utilizadas foram:

$$Q_L = \frac{f_s}{\Delta f_B} = \frac{2\pi f_s L_1}{R_1} \quad \Delta f = f_p - f_s$$

$$C_1 = \frac{2\Delta f C_o}{f_s} \quad L_1 = \frac{1}{4\pi^2 f_s^2 C_1} \quad R_1 = \frac{2\pi f_s L_1}{Q}$$

Δf_B = faixa de passagem de 1/2 potência (3dB) do pico ressonante

A seguir apresentamos todas as curvas obtidas, curvas estas de Amplitude vs. Frequência. Para a determinação de f_s , a curva é equivalente a Impedância vs. Frequência. Para a determinação de f_p , a curva é equivalente à Admitância vs. Frequência.

-10

Amplitude (dbm)

0.5

-15

4094430

10

f₁ f_s f₂

Frequência (Hz)

4094630

CRISTAL
4096KHz

Freq. Série

Incremento: 0.5

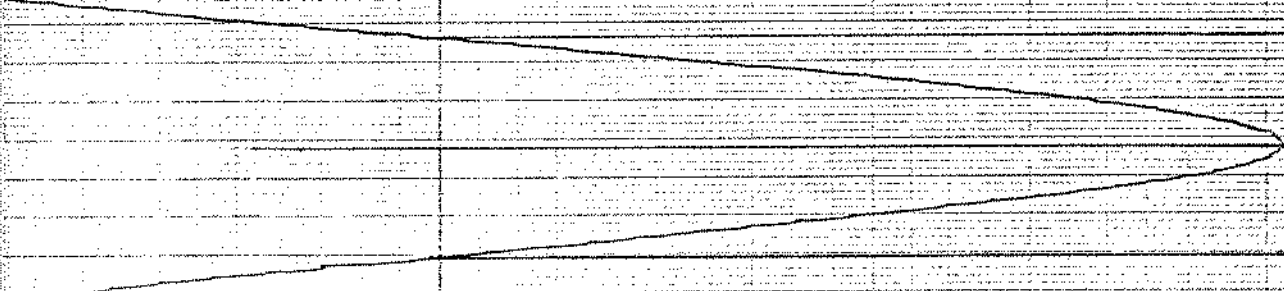
Amplitude: 0dbm

f₁ = 4094503.6 Hz

f₂ = 4094524.1 Hz

f_s = 4094513.8 Hz

Δf = 22.8 Hz



Amplitude (dBm)

-67,5

-71,5

0.5

CRISTAL
4096KHz

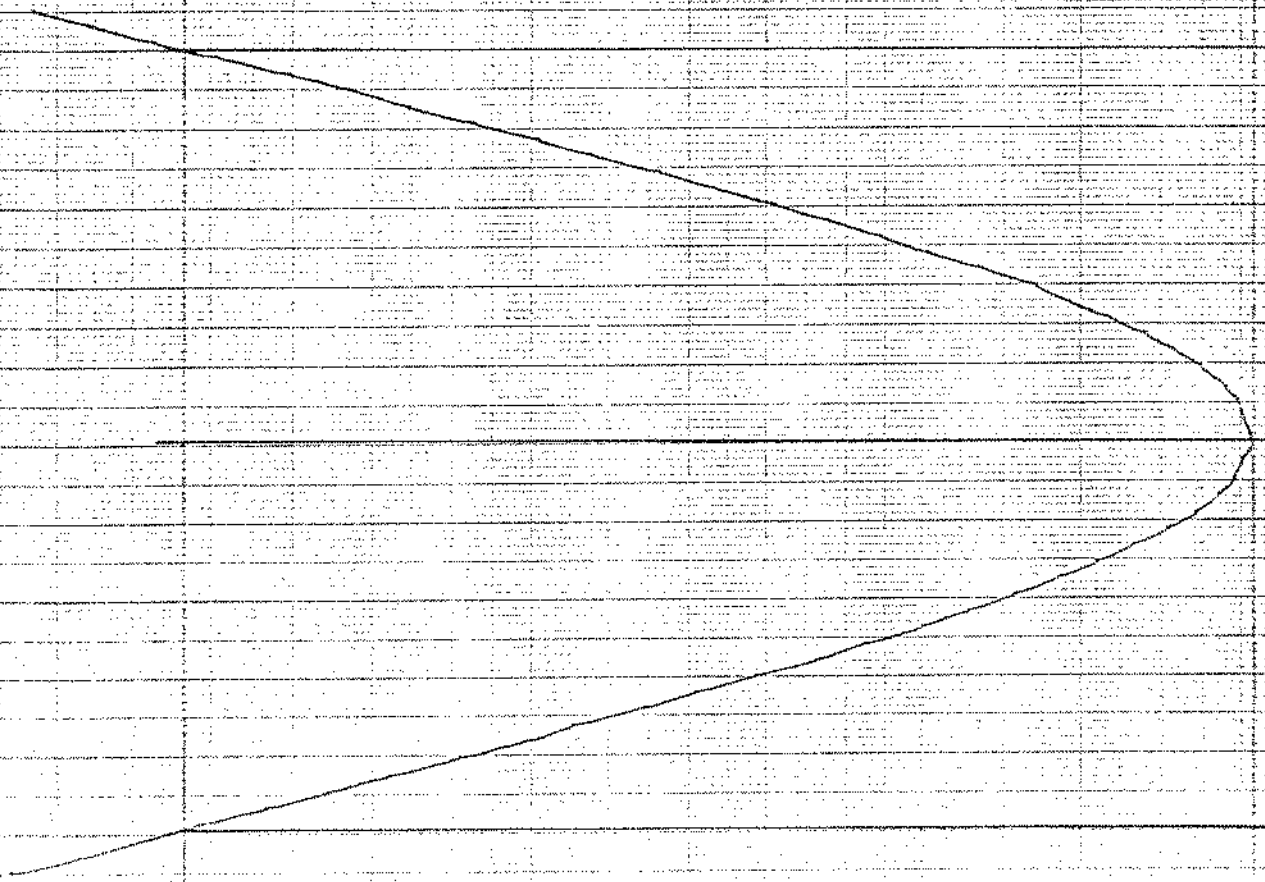
Freq. Paralela

Incremento = 0.1 Hz

Amplitude = 0.3 dBm

$f_p = 4104261.112$

$\Delta f = 24112$



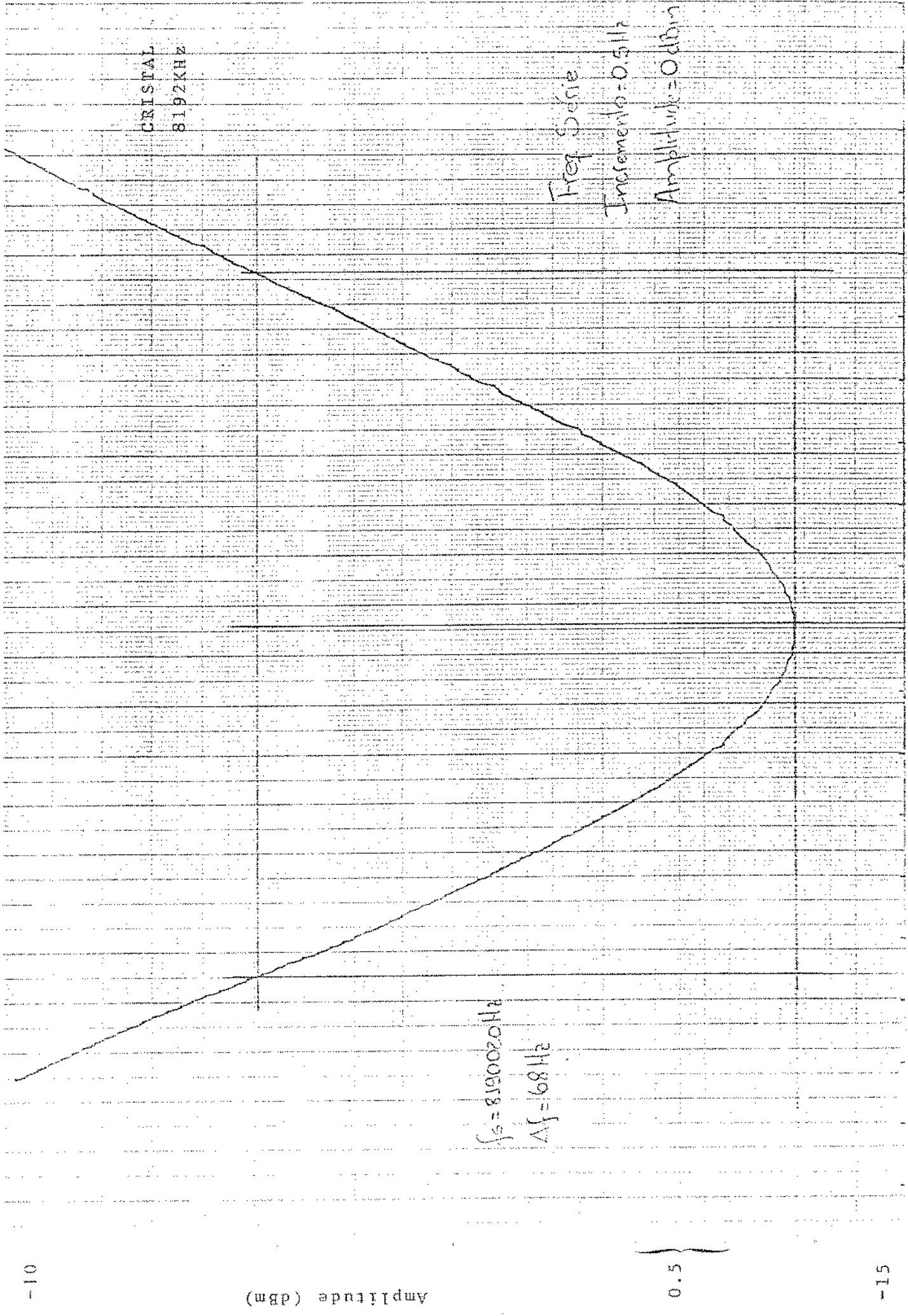
4104230

4104249

4104261

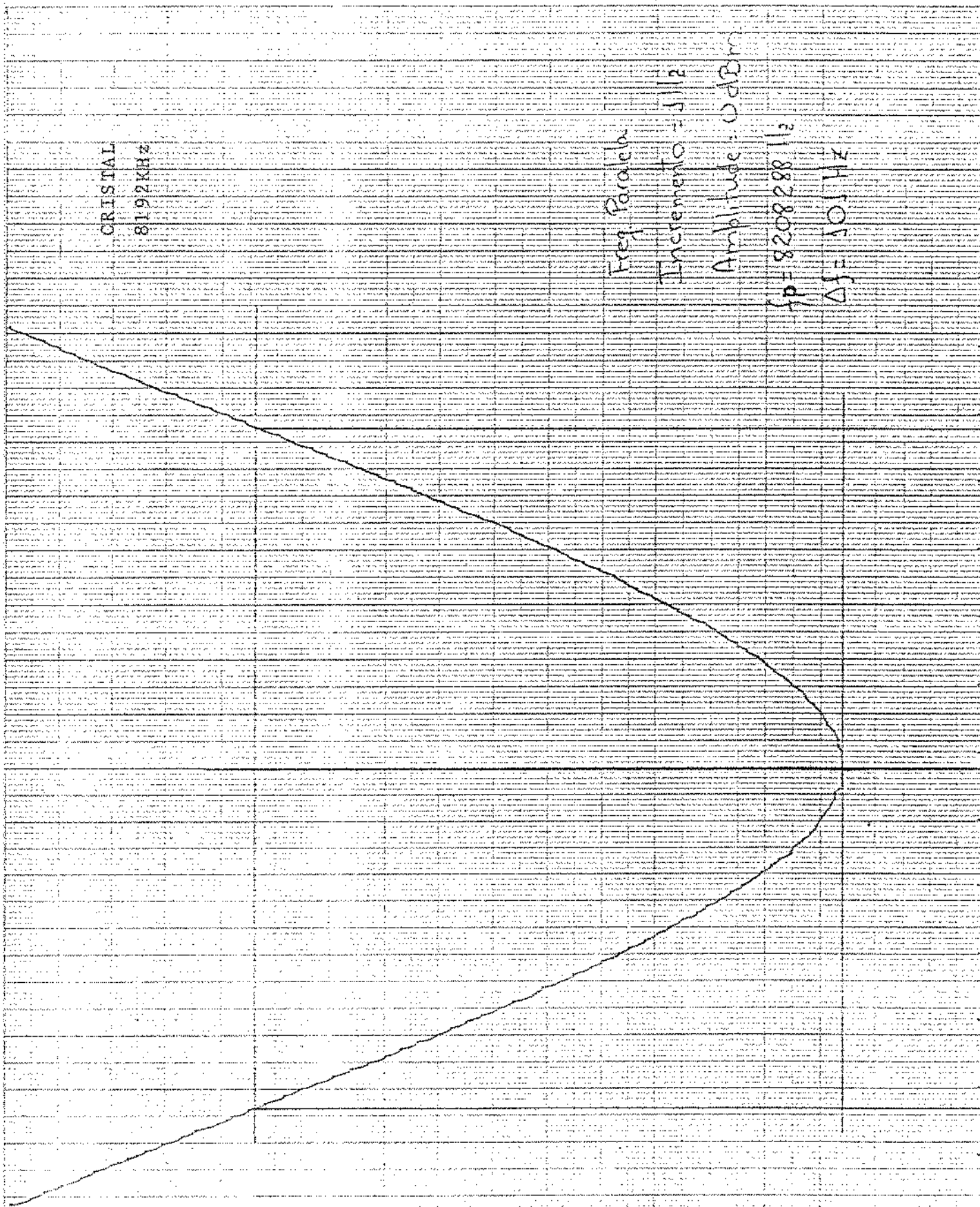
4104273

Frequência (Hz) 4104290



Amplitude (dBm)

0.5



8203200

10

8208237

8208288

8208338

Frequência (Hz) 8208400

(dbm)

-15

Amplitude (dbm)

0.5

-20

F₁ = 4094500.8 Hz
F_s = 4094512.4 Hz
F₂ = 4094524.0 Hz

-CRISTAL

4096KHz

Freq. Serie

Incremento = 0.5 Hz

Amplitude = -5dbm

10

409400

F₁ F_s F₂
Frequência (Hz)

(Hz)

4094600

Amplitude (dbm)

-70

0.5

-78

CRISTAL
4096KHz

Amplitude = -50dbm

Incremento = 0.5Hz

Freq. Paralela

4104150

4104173,8

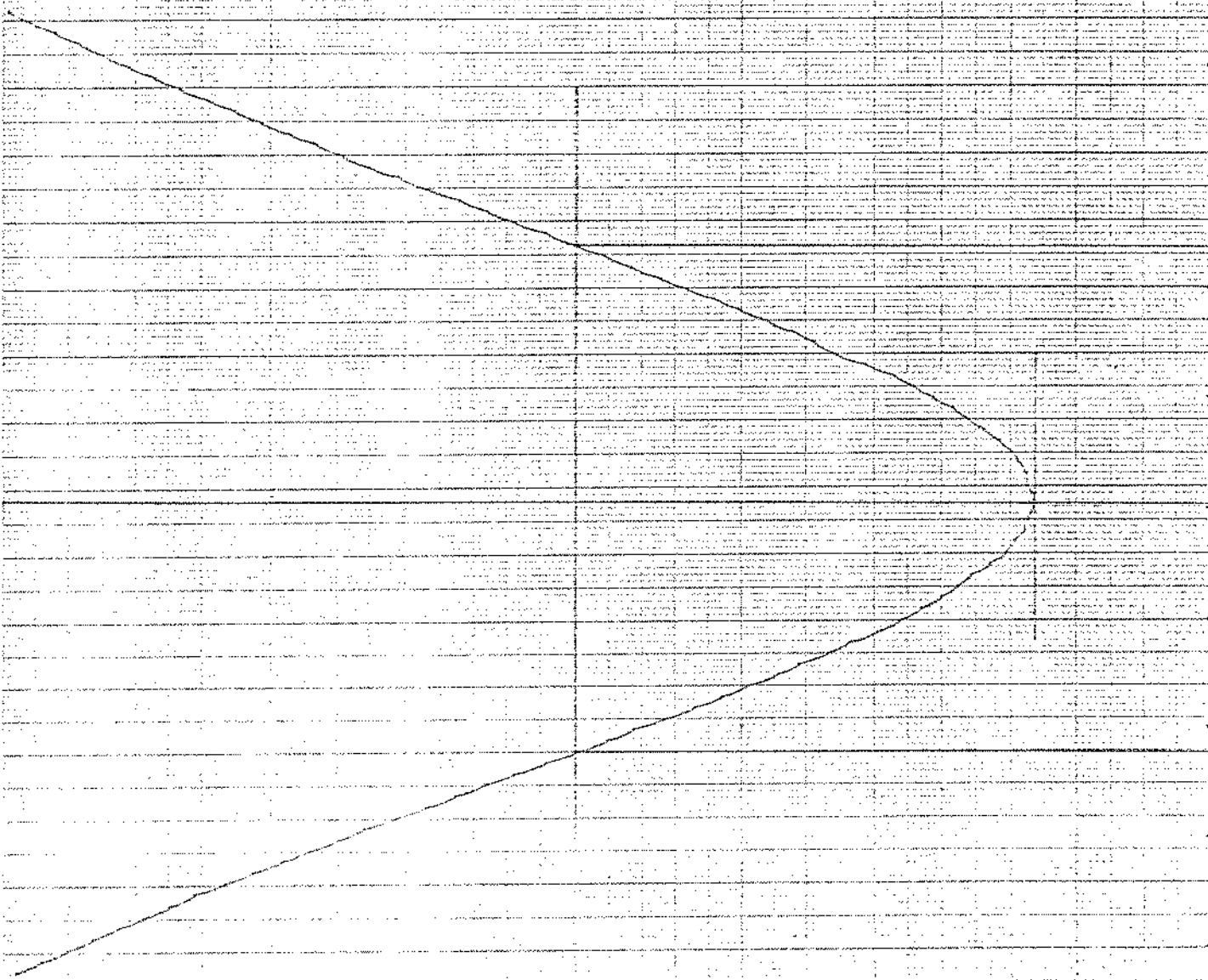
4104185

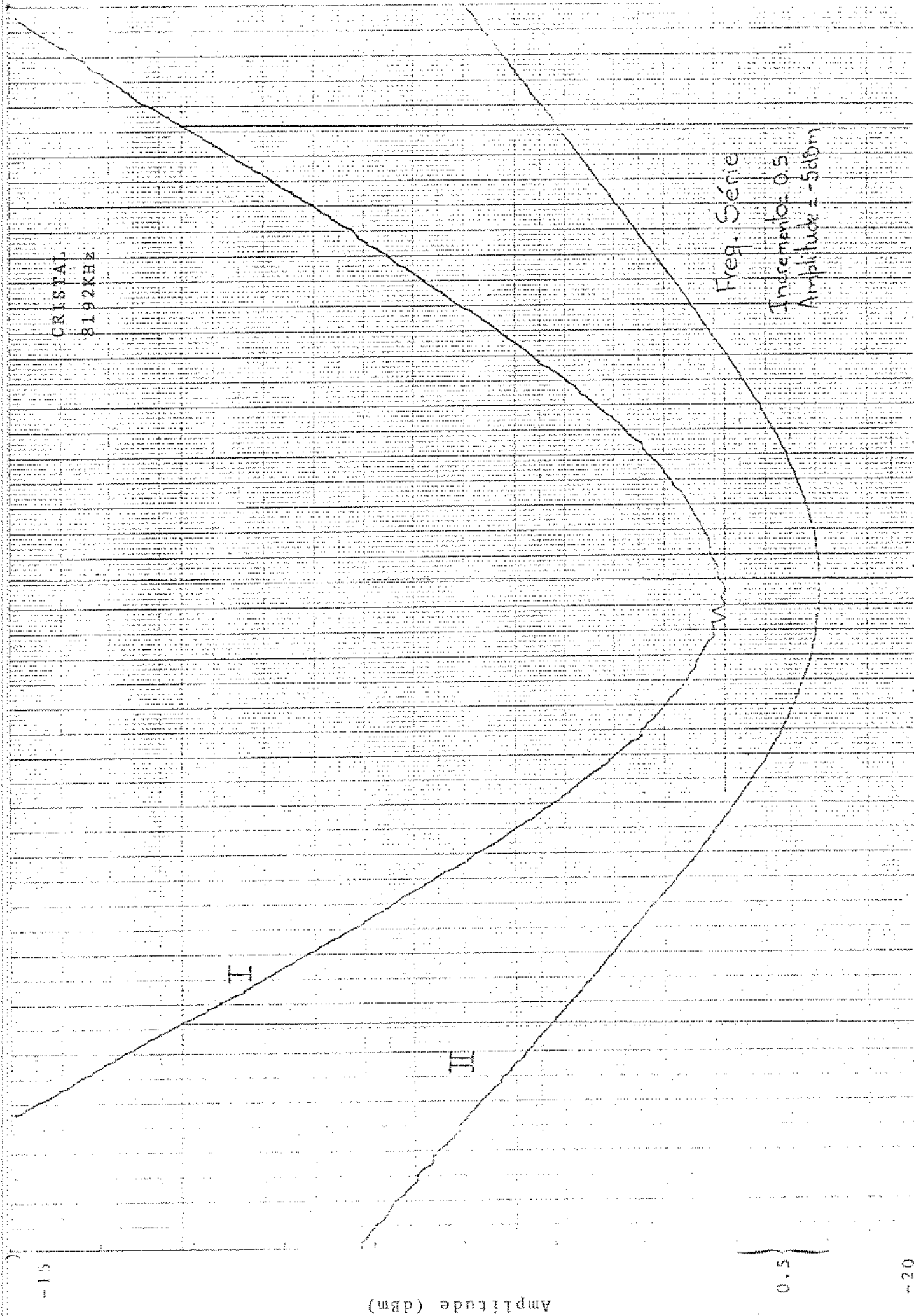
4104196,8

Frequência (Hz)

(Hz)
4104225

5





8189975 5 8189993.2 8190029 8190065,4 8190075

Frequência (Hz)

Amplitude (dbm)

0.5

-73

8208100

8208168

8208218,4

8208278,8

8208300

10

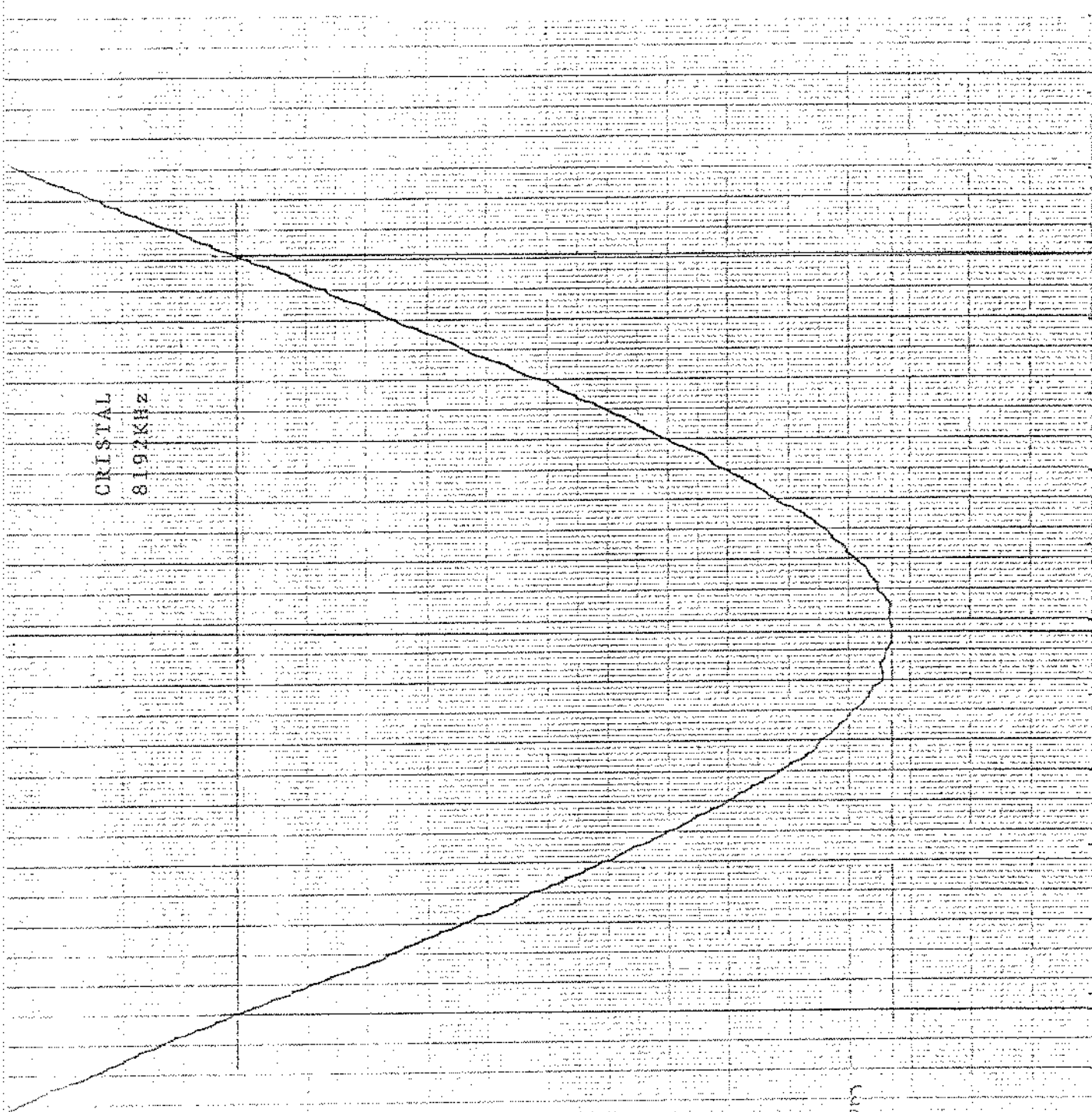
CRISTAL
8192KHz

Freq. Paralela

Incremento = 1Hz

Amplitude = -5dBm

Frequência (Hz)



A.4.5 - Conclusões

Nos gráficos de R_p vs. C_t , observaram-se curvaturas para altos valores de R_p . Essas curvaturas foram causadas pelas perdas de apoio da unidade de cristal. Se o fabricante fornecesse o valor da resistência de apoio (equivalente a uma resistência R_h em paralelo com o cristal de quartzo), os efeitos das perdas de apoio reduziriam o valor de R_p para

$$R_p' = \frac{R_h R_p}{R_h + R_p}$$

Portanto, os valores da resistência série R_1 , que entrariam no cálculo da média de R_1 , são os valores que correspondem às leituras de R_p sobre ou próximas à reta de inclinação 2 por 1 negativa; os altos valores de R_p , tomados em frequências próximas à frequência paralela, são excluídos.

Para o cristal de 16896 KHz, a inclinação do gráfico R_p vs. C_t foi um pouco diferente da inclinação teórica (2:1 negativa). Isto ocorreu porque este cristal apresentou modos ressonantes próximos ao modo fundamental. As frequências paralelas desses outros modos foram medidas:

$$f_p = 16920190 \text{ Hz} ; f_p = 16961100 \text{ Hz}$$

Um outro cristal de 16896 KHz também apresentou o mesmo fenômeno:

$$\text{- modo fundamental} \quad f_p = 16917600 \text{ Hz}$$

$$\text{outros modos} \quad \left\{ \begin{array}{l} f_p = 16925310 \text{ Hz} \\ f_p = 16929540 \text{ Hz} \\ f_p = 16969300 \text{ Hz} \end{array} \right.$$

A causa principal deste acontecimento é devido a uma má escolha da área de metalização, que diminuiu

o fator de qualidade Q_x do cristal e incentivou o aparecimento de modos espúrios próximos ao fundamental.

A seguir apresentamos os desvios percentuais entre os parâmetros medidos pelos dois equipamentos:

Cristal	Parâmetro	f_s	f_p	Q_L	C_o	C_l	L_l	R_l
4096	Desvio(%)	$3,2 \times 10^{-4}$	0,016	4,8	0	5,9	5,2	0,26
8192	Desvio(%)	$2,3 \times 10^{-4}$	0,019	18,9	0	8,9	8,8	9,5

Quanto menor for a frequência de operação dos cristais, mais próximos os métodos estarão, entre si, isto porque a precisão do Q-meter é menor, quanto maior for a frequência utilizada.

Um outro detalhe a se observar, se diz respeito a amplitude de vibração do cristal. {R5}

A amplitude de vibração de um cristal piezoelétrico tem alguma influência sobre seus parâmetros. Primeiramente, a vibração cria calor devido às fricções externa e interna. Este calor causa uma variação na frequência, que depende da amplitude de vibração. Segundo, como já foi observado por outros autores, a resistência equivalente de um cristal varia com a quantidade de excitação, provavelmente devido a efeitos não lineares da estrutura de montagem. Esta variação de resistência é acompanhada por uma mudança da frequência que, aparentemente, é instantânea e não é causada por aquecimento.

Por estas razões, é importante saber que níveis de excitação podem ser permitidos nos cristais, ou para prevenir variações dos parâmetros ou, no caso de lâminas de cristal muito finas, para evitar rupturas. A excitação (amplitude de vibração) é proporcional à corrente r-f através da unidade de cristal.

Portanto, as correntes podem ser usadas como uma medida de amplitude, mas estas medidas estão fora do escopo deste trabalho.

Entretanto, é aconselhável, sempre que possível, fazer as medidas dos parâmetros do cristal, em níveis de corrente próximos àqueles que o cristal estará submetido, no oscilador utilizado.

A.5 - Características do cristal de quartzo

Quando certos materiais cristalinos são colocados sob uma tensão mecânica, tal como compressão ou expansão, uma diferença de potencial elétrico aparecerá através das faces opostas do cristal. Esta ação é chamada o efeito piezoelétrico.

Inversamente, quando uma voltagem é imprimida através das faces opostas deste tipo de cristal, ela causará uma expansão ou contração do cristal. Se a voltagem aplicada é alternada, o cristal será colocado em vibração. A frequência de vibração será igual à frequência ressonante do cristal, como determinada pelas suas características estruturais. Quando a frequência da voltagem aplicada é igual à frequência ressonante do cristal, a amplitude de vibração será máxima.

Devido ao seu efeito de piezoeletricidade, um cristal de alta qualidade pode manter a frequência de oscilação de modo que a variação na frequência será menor que uma parte em um milhão (1 ppm).

Os efeitos piezoelétricos podem ser obtidos de sais de rochelle, turmalina e quartzo. Por razões práticas, o quartzo é o mais comumente usado. A voltagem estabelecida em um cristal de sal de rochelle é muito maior que aquela estabelecida no quartzo. Entretanto, este último é muito mais resistente mecanicamente. A turmalina é mais resistente, mecanicamente, que o quartzo, mas pelo fato de ser muito menos sensível eletricamente, ela é somente usada em aplicações em frequências muito altas, onde os cristais de quartzo devem ser cortados tão finos, que seu uso se torna impraticável.

Outras vantagens do quartzo são seu baixo custo e sua disponibilidade em quantidades muito maiores.

Os cristais de quartzo, em seu estado natural, assumem a forma geral de um prisma hexagonal, com cada extremidade encimada por uma pirâmide hexagonal (ver Fig.A.5.1).

Cada cristal tem três eixos principais: 1) eixo Z ou eixo ótico; 2) eixo X ou eixo elétrico; 3) eixo Y ou eixo mecânico.

O eixo Z, ou eixo ótico, une os dois pontos extremos do cristal; nenhum efeito piezoelétrico é produzido, quando cargas eletrostáticas são aplicadas nessa direção.

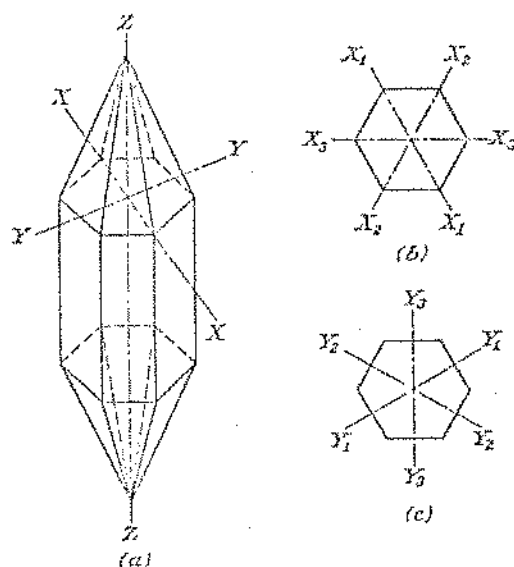


Fig.A.5.1 - Eixos do cristal de quartzo
a) Cristal de quartzo simétrico
b) Eixos elétricos
c) Eixos mecânicos

Os eixos X's unem os pontos opostos do prisma hexagonal (os vértices opostos do hexágono) e cada eixo é paralelo a um par de lados do hexágono e perpendicular ao eixo ótico. Os eixos X's são chamados os eixos elétricos porque o maior efeito piezoelétrico é produzido ao longo desses eixos.

Os eixos Y's unem os lados opostos do prisma hexagonal e são perpendiculares ao eixo Z e aos lados que eles unem.

Cada eixo Y é perpendicular a um eixo X.

Cada cristal, portanto, tem um eixo Z, três eixos X e três eixos Y.

Cristais usados com propósitos eletrônicos são cortados em finas lâminas. Quando uma lâmina é cortada de modo que as superfícies planas são perpendiculares a um eixo X (Fig. A.5.2a), temos um cristal de corte X.

Uma lâmina com corte de superfícies perpendiculares a um eixo Y (Fig. A.5.2b), é chamada um cristal de corte Y.

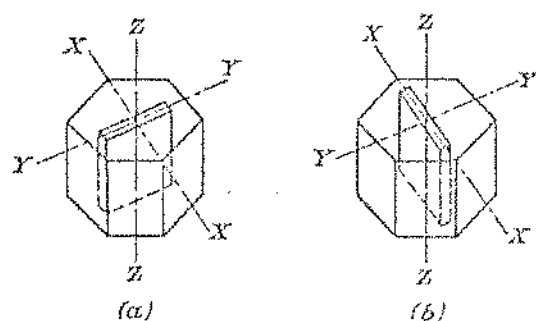


Fig.A.5.2 - Métodos de corte de um cristal de quartzo

a) Corte X

b) Corte Y

A.6 - Coefficiente de temperatura do cristal

A frequência de ressonância de um cristal variará com mudanças na temperatura. O número de ciclos que variam por milhão de ciclos para 1°C de mudança na temperatura, é chamado o coeficiente de temperatura.

Um cristal de corte X tem um coeficiente de temperatura negativo e, deste modo, um aumento na temperatura causará uma diminuição da frequência de ressonância. O coeficiente de temperatura é da ordem de -10 a -25 ppm/ $^{\circ}\text{C}$. [36]

Um cristal de corte Y tem um coeficiente de temperatura positivo e, deste modo, um aumento na temperatura causará um aumento da frequência de ressonância. O coeficiente de tem

peratura é da ordem de $100 \text{ ppm}/^{\circ}\text{C}$.{R6}

O fabricante pode combinar o coeficiente de temperatura positivo do corte Y com o coeficiente de temperatura negativo do corte X, a fim de obter um coeficiente de temperatura nulo, cortando o cristal num ângulo entre os eixos X e Y. Este tipo de cristal é chamado um cristal de corte XY.

Por causa das irregularidades inerentes na estrutura natural de um cristal, os comprimentos de todos os eixos X, ou eixos Y, não são iguais entre si. Num cristal de corte XY é possível, deste modo, ter-se duas frequências de ressonância muito perto uma da outra. Este tipo de cristal não é muito prático, pois ele tem a tendência de mudar sua frequência abruptamente.

Cristais práticos, com coeficiente de temperatura nulo, foram obtidos girando o plano de corte em torno do eixo X e cortando o cristal em um ângulo com o eixo Z. Esses cristais são denominados cristais de corte AT, BT, CT, DT e GT (Fig. A. 6a-b).

Os cristais do tipo AT, BT, CT e DT tem coeficiente de temperatura nulo somente em uma temperatura. Um cristal tendo um coeficiente de temperatura nulo sobre uma larga faixa de temperatura é obtido girando-se os eixos principais de um cristal CT ou DT de 45° e é chamado de cristal de corte GT (Fig. A. 6c).

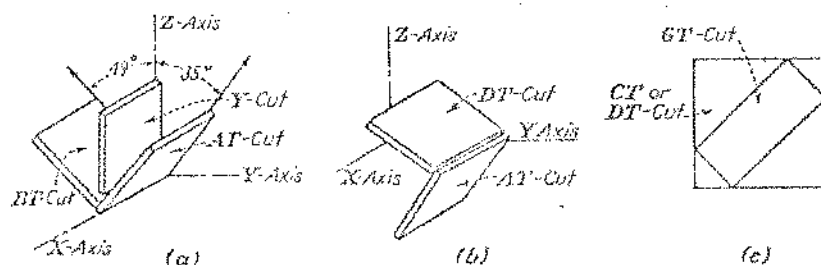


Fig. A.6 - Cortes de cristais que tem coeficiente de temperatura nulo.

- a) Cortes AT e BT
- b) Corte DT
- c) Corte GT

A.7 - Modos básicos de vibração em cristais de quartzo

A Fig. A.7 ilustra os modos de movimento que são usados em, praticamente, todas as unidades de cristal no mercado de hoje. Para cobrir uma larga faixa de frequências de umas poucas centenas de hertz até 200 MHz, barras ou lâminas de quartzo são usadas nos modos de vibração em flexão, em extensão, de cisalhamento facial e de cisalhamento em largura.

Em 1 está mostrado o modo de flexão de menor frequência, no qual o movimento pode ser no plano largura-espessura ou comprimento-espessura e pode ser usado em frequências até 100 KHz. Essencialmente, a mesma forma de barra, mas no modo extensional, está mostrada em 2, onde é usada em frequências desde 60 KHz até 300 KHz. Um modo de cisalhamento facial está mostrado em 3 e 4 no qual, em 3, é usada uma lâmina quadrada ou, algumas vezes, circular e, em 4, é usada uma lâmina retangular com razões críticas de largura para comprimento. O modo de cisalhamento mostrado em 4 é, comumente, chamado de modo de cisalhamento em largura.

O modo de cisalhamento mostrado em 5 é um modo de cisalhamento em espessura. Este modo é usado na faixa de frequências de 0,5 MHz a 20 MHz, onde sobretons deste mesmo modo, como mostrado em 6 para o caso do terceiro sobreton, operarão sobre a faixa de frequências de 10 a 250 MHz.

Para obter as melhores características e, em particular, aquelas em função da temperatura, foram desenvolvidas certas orientações com respeito aos eixos cristalográficos do quartzo.

Um sistema de nomenclatura foi desenvolvido para os vários vibradores de quartzo, a fim de dar uma orientação para posteriores discussões [R7] e está apresentado na Tabela A.7, mostrada a seguir.

TABELA A.7

Nomenclatura de alguns cristais de quartzo

Nome	Referência Comum	Modo de Vibração	Faixa de Frequências
A	Corte AT	cisalhamento em espessura	0,5 a 250 MHz
B	Corte BT	cisalhamento em espessura	1 a 30 MHz
C	Corte CT	cisalhamento facial	300 a 1000 KHz
D	Corte DT	cisalhamento facial ou / largura	200 a 750 KHz
G	Corte GT	extensional	100 a 500 KHz

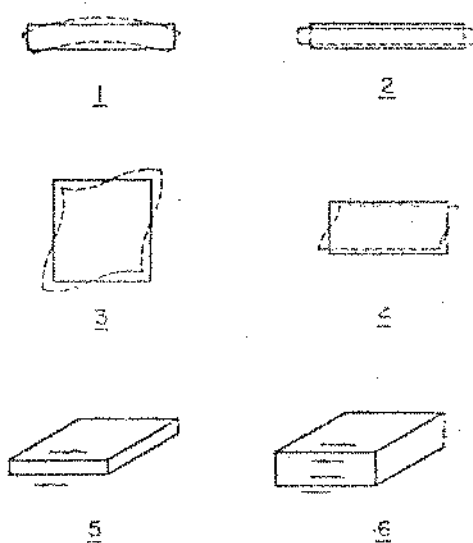


Fig. A.7 - Modos básicos em cristais de quartzo:

- 1 - modo em flexão
- 2 - modo extensional
- 3 e 4 - modo de cisalhamento facial
- 5 e 6 - modos de cisalhamento em espessura

A.8 - Estabilidade de Frequência

Nesta seção trataremos da estabilidade de frequência dos cristais em função da temperatura, do envelhecimento("aging") e do nível diretor.

É observado que o cristal de corte AT satisfaz completamente todas as exigências do nosso projeto e, por isso, foi o escolhido.

A.8.1 - Estabilidade de Frequência com a Temperatura

A principal variação em frequência na maioria das unidades de cristal é aquela resultante de variações na temperatura ambiente. As características de temperatura de alguns dos vibradores apresentados na Tabela A.7 da seção anterior, estão mostradas na Fig. A.8.1. Exceto para os cristais de corte AT e GT, o comportamento de temperatura é parabólico por natureza. Enquanto que as curvas apresentadas têm um ponto de inflexão comum, perto da temperatura ambiente, na maioria dos casos, a temperatura para um coeficiente zero pode ser colocada quase que em todos os pontos da faixa de temperatura utilizável, pela variação na orientação das lâminas de quartzo em relação aos eixos cristalográficos (ver sec. A.5). O cristal de corte GT é único em que sua característica de temperatura pode ser alterada após o corte das lâminas numa dada orientação, pela escolha apropriada das dimensões de comprimento e largura.

O cristal de corte AT, que cobre mais de 75 % das exigências de hoje, também é único no fato de que ele tem um coeficiente de temperatura cúbico em frequência, que o torna possível de manter a tolerância de frequência mais estreita sobre a faixa de temperatura mais larga, que qualquer outro vibrador prontamente produzido, com exceção do cristal de corte GT.

A faixa de frequência de operação fundamental vai de cerca de 0,5 a 30 MHz, enquanto que a operação nos 39 e 59 sobretons, produz frequências de 10 a 150 MHz.

A característica do cristal de corte AT é completamente controlada pela orientação das lâminas de quartzo, com relação aos eixos cristalográficos. Portanto, as curvas que mostram os desvios de frequência com a temperatura, para os cristais de corte AT, são invariavelmente mostradas em famílias de três ou mais (Fig. A.8.2). Essas curvas são produzidas por orientações ligeiramente diferentes.

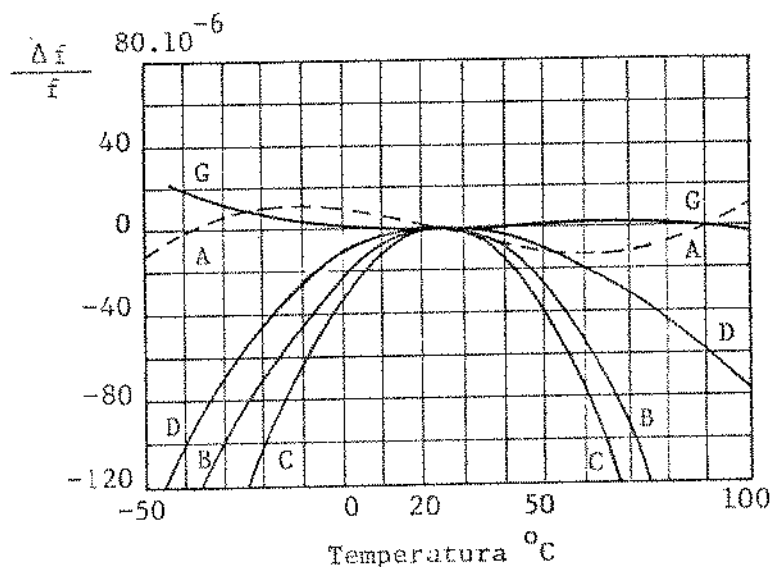


Fig. A.8.1 - Características de Frequência vs. Temperatura de vários cristais de quartzo. (As letras correspondem às da Tabela 1).

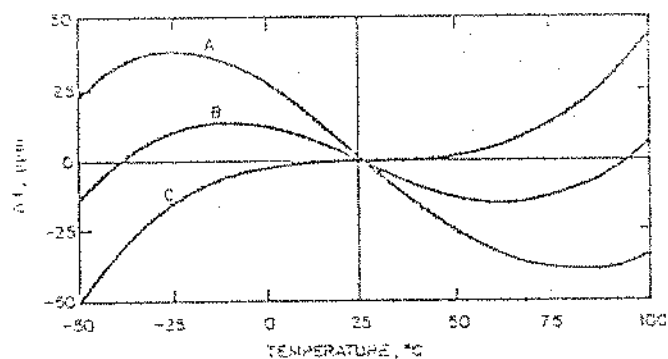


Fig. A.8.2 - Características de Frequência vs. Temperatura para o cristal AT: (A) desvio mínimo sobre uma larga faixa de temperatura; (B) Curva típica de compensação para operação em temperatura ambiente; (C) Operação em altas temperaturas.

Nota-se, das curvas da Fig.A.8.2, que uma tolerância de ± 50 ppm sobre uma larga faixa de temperatura, é facilmente obtida.

Por este motivo, o cristal AT foi escolhido para ser usado em nosso projeto, pois ele satisfaz, plenamente, as tolerâncias de estabilidade de frequência. Não é necessário o emprego de métodos de compensação em temperatura, para se atingir as tolerâncias exigidas.

A.8.2 - Estabilidade de Frequência com o Envelhecimento {R8}

O principal fator que contrubui para a instabilidade é a variação da frequência com o tempo, que ocorre com todos os cristais de quartzo, o assim chamado "envelhecimento". Existem três causas principais para o envelhecimento:

- 1 - Transferência de massa da/e para a superfície do cristal. O cristal e a lâmina superficial podem absorver os gases existentes dentro do invólucro, ou materiais contaminadores podem rachar a superfície do ressonador.
- 2 - A segunda causa para o envelhecimento é o fato de que a frequência do vibrador também depende das forças mecânicas que agem sobre a lâmina cristalina. Pequenas variações mecânicas que ocorrem na estrutura de montagem, com o tempo, podem afetar a frequência.

As causas 1 e 2 podem ocorrer simultaneamente, mas poderiam afetar a frequência com sinais opostos, de modo que uma compensação parcial desses efeitos pudesse surgir.

- 3 - Uma terceira causa para o envelhecimento é a possibilidade de que as constantes elásticas do material de quartzo possam variar com o tempo. A grade cristalina do quartzo contém uma variedade de defeitos, que aumentam a probabilidade de que tais variações possam ocorrer.

O envelhecimento apresenta um comportamento assintótico, com a maior parte do envelhecimento ocorrendo durante as primeiras semanas de operação dinâmica. A taxa de envelhecimento, então, decresce para um valor que será essencialmente constante para o tempo de vida da unidade.

Uma especificação da taxa de envelhecimento diária a temperatura ambiente, não nos parece conveniente, pois pode apresentar um melhor desempenho enganoso do cristal, em alguns casos. De qualquer maneira, esse tipo de especificação não espelha a realidade, pois a temperatura ambiente varia, diariamente, devido às perturbações causadas por correntes de ar, ar condicionado ou aquecimento, obscurecendo, completamente, a taxa de envelhecimento.

Provavelmente, o período realístico mais curto, no qual o envelhecimento pode ser medido, é o período mensal, após o qual as variações diárias de tempo podem ser mediadas.

Se as taxas de envelhecimento de um cristal devem ser baixas, o cristal deve ser pré-envelhecido pela operação em um circuito, por um período extenso, numa alta temperatura (p.e., 150°C).

O envelhecimento do cristal é fortemente dependente do lacre do invólucro. A unidade de invólucro de vidro tem o lacre mais permanente e fornece a menor taxa de envelhecimento, sendo que a de lacre de solda fria é a que lhe segue mais de perto. Os lacres de solda apresentam uma taxa de envelhecimento maior.

Choque, vibração e nível diretor excessivo de um cristal, aumentam a taxa de envelhecimento, mas só o fabricante sabe o quanto. Para aplicações da unidade de cristal em condições anormais, sugere-se uma consulta prévia com o fornecedor do mesmo.

A.8.3 - Estabilidade de Frequência com o nível diretor (nível de corrente)

Um outro fenômeno que pode degradar a estabilidade de frequência é o efeito do "nível diretor". A frequência de vibração de um cristal depende da corrente através dele, ou da dissipação sobre ele. A frequência aumenta com o aumento do nível diretor. Para minimizar essas variações de frequência, é aconselhável operar o cristal com um nível de corrente o mais baixo possível.

O efeito frequência-nível diretor é parcialmente devido às tensões térmicas que ocorrem no cristal, quando o nível diretor varia e, parcialmente, causado pelo fato de que os módulos elásticos do cristal são dependentes da amplitude.

Um nível diretor excessivo pode causar a destruição da camada do depósito de eletrodos, para os cristais de corte AT, degradar as características de envelhecimento e aumentar a resistência do cristal.

Genericamente, níveis diretor máximos para cristais AT variam de 1 a 10 mW, dependendo da frequência. Os níveis maiores são usados nos cristais AT de baixa frequência.

A.9 - Especificações da Unidade de Cristal

Neste trabalho, a unidade de cristal será usada num circuito oscilador transistorizado, operando no modo fundamental e na frequência ressonante série. No circuito, estará disponível um capacitor de ajuste de frequência, em série com o cristal (Capacitor de Carga).

Especificações fornecidas pelo comprador:

Quando da compra de uma unidade de cristal, o usuário deve fornecer algumas informações. A seguir, enumeraremos essas especificações.

1 - Tipo de invólucro: deve ser escolhido o tipo de

invólucro desejado, dentre aqueles que o fabri
cante produz.

2 - Frequência de Operação: é a frequência do proje
to do usuário.

3 - Tolerância da Frequência: é a soma da precisão i
nicial de ajuste, na temperatura central, com o
desvio da frequência provocado pela variação de
temperatura ao longo de sua faixa de operação.

A precisão de calibração, que é a tole
rância para a qual o fabricante coloca a frequên
cia do cristal, com respeito à frequência do pro
jeto, raramente é mostrada nas especificações .
Entretanto, ela é prontamente fornecida, quando
pedida e comparações, de fabricante para fabri
cante, podem ser um indício da qualidade do pro
cesso de fabricação. Quanto mais estreita a tole
rância, melhor o processo.

Onde os osciladores são projetados com
um capacitor (e/ou indutor) de ajuste, a precisão
de calibração é de importância secundária.

4 - Faixa de temperaturas de operação: o comprador
deverá fornecer a faixa de temperaturas de opera
ção, na qual ele exige a tolerância de frequência.

Quando o cristal for usado em ambien
tes de temperatura controlada, dentro da câmara
térmica, tal condição deve ser claramente indica
da, assim como a temperatura da câmara.

5 - Condições de oscilação: o usuário deverá indicar
se o cristal irá operar na ressonância série ou
na antirressonância (paralela) e o valor previs
to do capacitor de carga (ajuste de frequência)-
valores mínimo e máximo. A única diferença entre
um cristal que é projetado para operação na res
sonância série e outro para operação na antires
sonância, é a carga capacitiva para a qual o cris
tal é calibrado.

Quando for exigido ajuste mais estreito

da frequência do cristal, que aquele fornecido pela tolerância de fabricação, a operação no modo antiressonante é normalmente usada.

- 6 - Tipo de Corte: o comprador também poderá escolher o tipo de corte do cristal. Mas, geralmente, o fabricante, baseado nas especificações do cliente, escolherá o tipo de corte que ele é capaz de produzir.

Especificações fornecidas pelo fabricante

É interessante, senão necessário, que o projetista exija do fabricante, as seguintes especificações:

- 1 - Tipo de Corte do Cristal.
- 2 - Modo de Oscilação: se o cristal oscila no modo fundamental, ou em algum sobretom.
- 3 - Precisão de Calibração: ver Ítem 3 das especificações do comprador.
- 4 - Estabilidade de Frequência com a temperatura: deve ser especificada em total de partes por milhão (ppm) em toda a faixa de temperaturas utilizada, em vez de ppm/°C, pois esta última pode apresentar um desempenho melhor, mas enganoso.
- 5 - Taxa de Envelhecimento: o intervalo de tempo para a especificação de envelhecimento deve ser consistente com as condições reais esperadas. Por exemplo, se a unidade for colocada num local remoto, onde ela será verificada e reajustada a cada três meses, a taxa de envelhecimento deve ser definida em termos de 90 dias.

Para osciladores não controlados por temperatura, a taxa de envelhecimento é universalmente especificada como aquela que ocorre a 25°C. Mas se a unidade de cristal for usada em temperaturas anormais, essa taxa será substancialmente diferente. O desvio de frequência tende a

ser maior, em temperaturas elevadas.

- 6 - Habilidade de deslocamento da frequência de operação: a habilidade de deslocar a frequência de operação de um cristal, sobre uma dada faixa, por meio de uma variação na capacitância de carga C_L , é importante em aplicações tais como osciladores controlados por voltagem, controlados por temperatura e no projeto de filtros a cristal.
- 7 - Parâmetros Elétricos do Cristal: sempre que possível, os parâmetros do circuito elétrico equivalente da unidade de cristal devem ser fornecidos, indicando-se o tipo de equipamento de medidas e o nível de corrente utilizados.
- 8 - Nível diretor máximo: nível máximo de corrente ou de dissipação permitidos.

Observação: Recomenda-se que quando a tolerância de calibração está mais próxima de 0,002% (20 ppm), o projetista do circuito a cristal deve fornecer ao fabricante, uma configuração do oscilador de teste, exatamente como aquela no qual o cristal será usado.

REFERÊNCIAS BIBLIOGRÁFICAS

CAPÍTULO II

- R1. Aquino, L.A.C.de, Waldman, H. - "Minimização de Jitter em Sistemas de MCP de 2^a ordem Através de Phase-Locked-Loop" - FEC - UNICAMP - Abril/77

CAPÍTULO III

- R1. Owen, F.F.E. - "Seminários sobre Transmissão Digital" - FEC - UNICAMP - Julho/76
- R2. Owen, F.F.E. - "Seminar: Using Digital Integrated Circuits" - FEC - UNICAMP - 1976
- R3. "The TTL Data Book for Design Engineers" - Texas Instruments Incorporated
- R4. "Supplement of the TTL Data Book for Design Engineers" - 1^a edição - Texas Instruments Incorporated

CAPÍTULO IV

- R1. Clarke, K.K. e Hess, D.T. - "Communication Circuits: Analysis and Design" - Addison Wesley - 1971
- R2. Handbook of Radio Electronic Engineers
- R3. Ebers, J.J. e Moll, J.L. - "Large-signal behavior of junction transistor" - Proc. IRE - vol.42 - pgs. 1761-1772 - Dec/54
- R4. Jahnke, F. e Emde, F. - "Tables of Functions" - 4^a edição - pgs. 226-229 - Dover - 1945
- R5. Onoe, M. - "Modified Quotients of Bessel Functions" - Columbia University Press - 1958

APÊNDICE

- R1. Electronic Design - vol.21 - nº 17 - pgs. 44-54 - Agosto/73
- R2. Hafner, E. - "The Piezoelectric Crystal Unit - Definitions and

Methods of Measurement" - Proc.IEEE - vol. 57 - nº 2 - pgs.
179-201 - Fev/69

- R3. George,W.D., Selby,M.C. e Scolnik,R. - "Precision Measurement of Electrical Characteristics of Quartz-Crystal Units" - Proc. IRE - vol.36 - nº 9 - pgs. 1122-1131 - Set/48
- R4. Gerber,E,A, - "A Review of Methods for Measuring the Constants of Piezoelectric Vibrators" - Proc.IRE - vol.41 - nº 9 - pgs. 1103-1112 - Set/53
- R5. Gerber,E,A, - "Amplitude of Vibration in Piezoelectric Crystals" - Electronics - vol.24 - nº 4 - pgs. 142, 204-218 - Abril/51 e nº 9 - pg. 326 - Set/51
- R6. Morris Slurzberg e W.Osterheld - "Essentials of Radio-Electronics" - 2th edition - McGraw Hill - Kogakusha
- R7. Gerber,E.A. - "State of the Art - Quartz Crystal Units and Oscillators" - Proc.IEEE - vol.54 - pgs. 103-116 - Fev/1966
- R8. Armstrong,J.H., Blomster, P.R. e Hokanson,J.L. - "Aging Characteristics of Quartz Crystal Resonator" - Proc. 20th Annual Symp. on Frequency Control - pgs. 192-207 - 1966

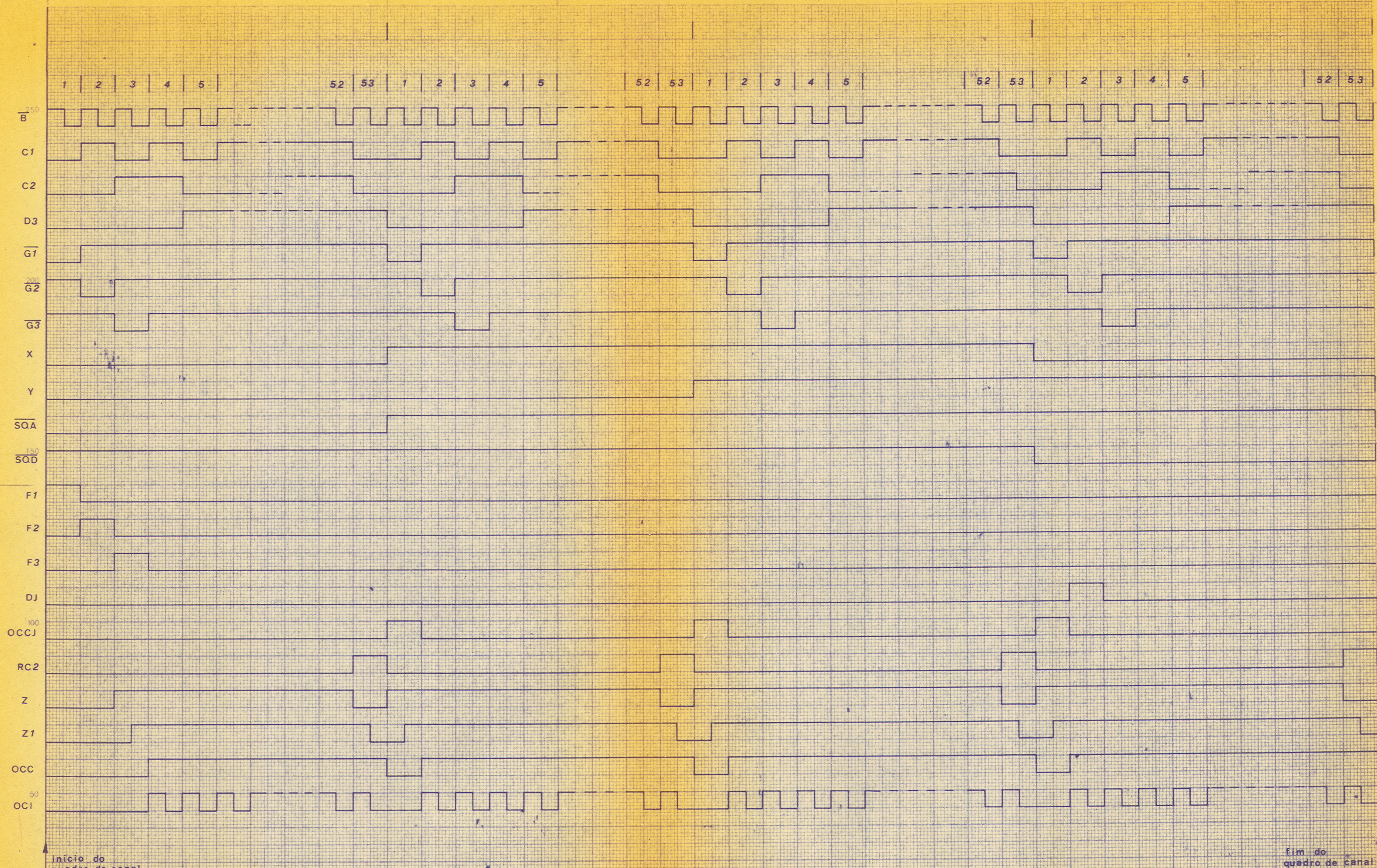


Fig. 3.3-10 DIAGRAMA DE TEMPO DO CIRCUITO COMBINACIONAL

