

Universidade Estadual de Campinas
Faculdade de Engenharia Elétrica
Departamento de Eletrônica e Microeletrônica

REFERÊNCIA DE TENSÃO MOS

Autor: João Carlos Felício Brito / 777
Orientador: Carlos Alberto dos Reis Filho

Este exemplar é a cópia final da tese defendida por <u>João Carlos F. Brito</u>
Julgadora em <u>02.12.94</u>
 Orientador

Tese apresentada à Faculdade de Engenharia Elétrica da Universidade Estadual de Campinas - UNICAMP, como parte dos requisitos exigidos para a obtenção do título de Mestre.

Dezembro/1994



ÍNDICE

RESUMO 1

1.INTRODUÇÃO 2

2.MÉTODOS DE GERAR REFERÊNCIAS DE TENSÃO 3

3.FONTES DE REFERÊNCIA MOS 5

- 3.1 Transistores Depleção e Enriquecimento 5
- 3.2 Transistores com Gates de Diferentes Poly 9
- 3.3 Transistores MOS Operando em Inversão Fraca 11
- 3.4 Transistores Bipolares de Substrato de Processos MOS 14
- 3.5 Transistores Bipolares Laterais em Processos MOS 16
- 3.6 Coeficientes Térmicos 18

4.REFERÊNCIA MOS POR EFEITO DE CORPO 20

- 4.1 Princípio 20
- 4.2 Modelamento de V_{gs} 29
- 4.3 Estudo da Variação de Alfa 34
- 4.4 Variação de V_{ref} para Alfa Ótimo 36

5.PROPOSTA PARA UMA REFERÊNCIA DE TENSÃO MOS 40

6.DESENHO ESTRUTURA DE TESTE 45

7.CONCLUSÕES 46

REFERÊNCIAS 47

RESUMO

Neste trabalho é feita uma análise detalhada do comportamento térmico da tensão de Threshold, V_t , do transistor MOS. Como a variação da tensão V_t com temperatura é sensivelmente afetada pela tensão de corpo, V_{sb} , foi investigada a possibilidade de utilizar a diferença entre os V_t 's de dois transistores, ΔV_t , que estejam sujeitos a tensões de corpo distintas, como termo de compensação térmica a V_t . A análise mostra que a tensão ΔV_t , se devidamente ajustada, apresenta um comportamento térmico oposto ao de V_t , tornando viável a obtenção de uma tensão termicamente estável a partir de uma combinação linear de V_t e ΔV_t .

O trabalho está dividido em sete capítulos, tendo os três primeiros o objetivo de dar uma visão do problema. Assim, no primeiro capítulo é apresentada uma argumentação sobre a necessidade de uma referência de tensão. No segundo capítulo é descrito o princípio em que se baseia a chamada referência de tensão "Bandgap", comumente implementada em tecnologia Bipolar e no terceiro capítulo é feita uma resenha das principais publicações sobre referências de tensão MOS.

O quarto capítulo corresponde ao trabalho de pesquisa realizado. Aí são apresentados o equacionamento e análises dos modelos do transistor MOS, focalizando, particularmente a variação em temperatura da tensão de Threshold sob influência de V_{sb} . Com base nos resultados obtidos, especula-se a proposição de uma referência de tensão cujo princípio de compensação térmica é inédito.

O trabalho não apresenta um circuito que implemente este novo princípio, porém propõe uma possível estrutura que é analisada e simulada em Spice, sendo este o assunto do quinto capítulo.

Os dois últimos capítulos correspondem, respectivamente, à apresentação do layout de uma estrutura de teste que foi submetida a fabricação através do PMU-10 e Conclusões.

1- INTRODUÇÃO

Uma fonte de referência precisa com uma boa estabilidade térmica é essencial para o projeto de conversores analógicos/digitais A/D e digitais/analógicos D/A e de uma série de outros circuitos analógicos de precisão. Nestes projetos, a precisão e a estabilidade da referência são fatores determinantes no desempenho desses circuitos. Isto fica claro uma vez que a referência é o padrão de tensão local. No caso dos conversores as amostras são comparadas, para depois serem digitalmente ponderadas.

A tendência de desenvolvimento de projetos com alto grau de integração, onde todo um sistema está sendo integrado, tem levado ao uso de processo MOS devido sua alta capacidade de integração e baixa dissipação de potência. Nestes sistemas coexistem subsistemas analógicos e digitais, sendo assim se faz presente a necessidade de uma referência precisa e estável em temperatura.

Apesar de grandes esforços para se gerar uma referência estável em processos MOS não se tem apresentado uma topologia que se utilize de transistores MOS em sua condição natural de polarização, seja ela na região linear ou de saturação. Entretanto partem-se para duas alternativas distintas: alteração nos processos de difusão para criação de dispositivos adicionais ou uso de técnicas de geração de referências com um método semelhante ao utilizado por dispositivos bipolares.

Portanto o objetivo deste estudo é o de compreender as dificuldades de implementação de referências puramente MOS, apontar os limites das mesmas e propor uma nova forma de referência. Esta nova referência será baseada em um processo MOS convencional.

2- MÉTODOS DE GERAR REFERÊNCIAS DE TENSÃO

Em tecnologias MOS a construção de fontes de referência de tensão tem apresentado diferentes topologias para sua construção, mas em nenhuma delas se conseguiu atingir resultados próximos em precisão e estabilidade térmica quando comparamos com circuitos bipolares.

Em circuitos bipolares foi amplamente difundido o uso da topologia de referência tipo bandgap. Esta topologia [1] [2] foi criada com o seguinte princípio: a soma de duas tensões com coeficientes térmicos opostos. Isto foi possível com a soma de uma tensão base-emissor de um transistor bipolar que apresenta coeficiente térmico negativo com a tensão resultante da diferença de duas tensões base-emissor cujo coeficiente térmico é positivo.

Uma representação desta referência está apresentada na figura 2-1. Neste circuito o transistor Q1 opera com uma densidade de corrente N vezes maior que a densidade de corrente de Q2 ($J_{c1} = N \cdot J_{c2}$).

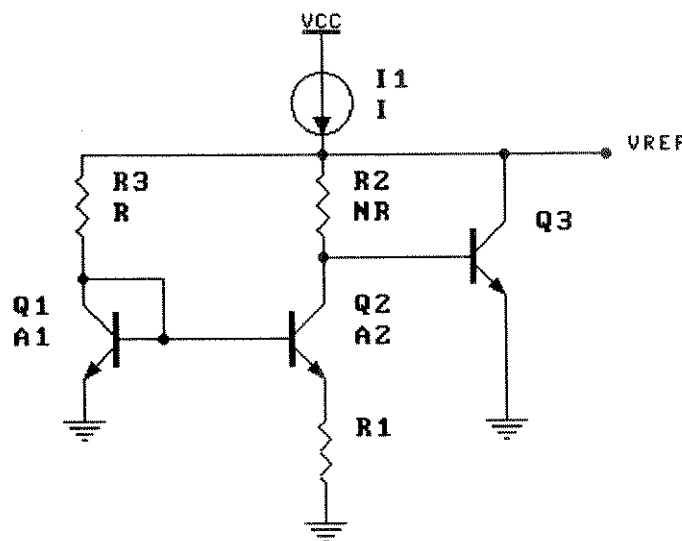


Figura 2-1

Assim, a diferença das tensões base-emissor, ΔV_{be} , de Q1 e Q2, sobre R1, define a corrente de coletor de Q2. Considerando que os transistores apresentam um alto β a tensão em R2 será proporcional a ΔV_{be} . O transistor Q3 faz o papel de um estágio de ganho para regular a tensão de saída que será:

$$V_{ref} = V_{be} + \frac{R2}{R1} \Delta V_{be} \quad (2-1)$$

onde V_{be} e ΔV_{be} são:

$$V_{be} = V_{go}(1 - \frac{T}{T_o}) + V_{beo}(\frac{T}{T_o}) + \frac{nKT}{q} \ln(\frac{T_o}{T}) + \frac{KT}{q} \ln(\frac{I_c}{I_{co}}) \quad (2-2)$$

$$\Delta V_{be} = \frac{KT}{q} \ln(\frac{I_{c1} A_2}{I_{c2} A_1}) \quad (2-3)$$

onde: V_{be} é, neste caso, a tensão base emissor de Q3 e
 ΔV_{be} é a diferença de V_{be} dos transistores Q1 e Q2.

Assim a tensão V_{ref} será dada pela soma de (2-2) e (2-3), desprezando os dois últimos termos de (2-2) que representam índices de segunda ordem.

$$V_{ref} = V_{go}(1 - \frac{T}{T_o}) + V_{beo}(\frac{T}{T_o}) + \frac{KT}{q} \ln(\frac{I_{c1} A_2}{I_{c2} A_1}) \quad (2-4)$$

Diferenciando esta tensão com relação à temperatura teremos:

$$\frac{dV_{ref}}{dT} = -\frac{V_{go}}{T_o} + \frac{V_{beo}}{T_o} + \frac{K}{q} \ln(\frac{I_{c1} A_2}{I_{c2} A_1}) \quad (2-5)$$

Igualando esta expressão a zero teremos uma condição de coeficiente térmico nulo quando a tensão de referência for igual a V_{go} .

$$V_{go} = V_{beo} + \frac{KT_o}{q} \ln(\frac{I_{c1} A_2}{I_{c2} A_1}) = V_{ref}(T_o) \quad (2-6)$$

Assim é possível através desta topologia obtermos uma tensão de referência insensível à variação de temperatura.

Este conceito recebeu o nome popular na literatura de "Band Gap Reference", pois apresenta o ponto de estabilidade térmica igual a V_{go} que é a tensão de bandgap do silício extrapolada para zero Kelvin.

Os resultados para fontes de tensão reguladas que se utilizam de uma fonte de referência interna por bandgap são amplamente conhecidos e divulgados entre os projetistas de circuitos bipolares. Estas fontes apresentam estabilidade térmica da ordem de unidades de ppm (partes por milhão).

Os transistores MOS não apresentam esta característica em sua operação, assim a aplicação deste conceito em fontes de referência MOS não é possível.

3- FONTES DE REFERÊNCIA MOS

Para a criação de uma referência de tensão em processos MOS foram e continuam sendo desenvolvidas diferentes topologias. Podemos resumir estas topologias em duas linhas distintas de trabalho.

Em uma primeira linha são utilizados os transistores MOS polarizados em sua região de saturação. Nestas topologias é criada uma tensão diferencial entre as tensões V_{gs} de dois transistores que tem em sua construção física algum parâmetro diferente.

Outros métodos de construção de referências em MOS se utilizam de alguma forma do princípio de bandgap criado para circuitos bipolares. Nestas topologias o transistor MOS é utilizado na região de inversão fraca ou então utilizam-se os transistores bipolares verticais de substrato.

Seguem portanto um resumo dos princípios de operação destas topologias de geração de referência MOS.

3.1.- TRANSISTORES DEPLEÇÃO E ENRIQUECIMENTO

Uma vez que em tecnologia MOS não dispomos de uma unidade de referência como um zener ou uma tensão de bandgap como em processos bipolares partiu-se para o uso da tensão V_t (threshold voltage) do transistor MOS como unidade de referência. Neste método partimos de dois transistores MOS, sendo um de depleção e outro de enriquecimento [3].

Para o transistor de enriquecimento e depleção temos a tensão V_t dada por:

$$V_{te} = V_{fb} - \frac{Q_{ss}}{C_{ox}} + V_s + 2|\Phi_p| + \frac{|Q_d|}{C_{ox}} \quad , \text{enriquecimento} \quad (3.1-1)$$

$$V_{td} = V_{fb} - \frac{Q_{ss}}{C_{ox}} + V_s + \Phi_{bi} + \frac{|Q_d|}{C} - \frac{|Q_i|}{C} \quad , \text{depleção} \quad (3.1-2)$$

onde: V_{fb} tensão de "flat band".
 Q_{ss} carga por unidade de área no óxido junto à interface SiO_2/Si .
 C_{ox} capacitância do óxido por unidade de área.
 V_s tensão do terminal de source.
 $2|\Phi_p|$ potencial para inversão forte.
 Q_d carga na camada de inversão por unidade de área.
 Φ_{bi} potencial entre o canal e o substrato.
 C capacitância série entre C_{ox} e o canal implantado.
 Q_i carga implantada por unidade de área.

Fazendo-se a diferença entre as duas tensões de threshold (3.1-1) e (3.1-2) teremos:

$$V_{te} - V_{td} = 2|\Phi_p| - \Phi_{bi} + \frac{|Q_i|}{C} + |Q_d| \left(\frac{1}{C_{ox}} - \frac{1}{C} \right) \quad (3.1-3)$$

Uma vez que $2|\Phi_p|$ e Φ_{bi} são aproximadamente iguais e C_{ox} também pode ser considerado aproximadamente igual a C teremos uma tensão ΔV_t dependente apenas de Q_i .

$$V_{te} - V_{td} = \Delta V_t = \frac{|Q_i|}{C} \quad (3.1-4)$$

Sendo Q_i determinado pela quantidade de carga implantada no transistor pode-se, a princípio, controlar este parâmetro durante a fabricação do circuito. Em primeira ordem podemos também considerar este termo independente da variação da temperatura.

Para produzir uma tensão diferencial entre as tensões de V_t dos transistores de depleção e enriquecimento partimos para uma estrutura diferencial como apresentada na figura 3.1-1. Nesta configuração a tensão V_{gs} é controlada através da realimentação produzida pelo amplificador A, mantendo assim a corrente de dreno dos dois transistores M1 e M2 iguais. Desta forma a tensão V_{ref} será:

$$V_{ref} = V_{gs1} - V_{gs2}$$

$$V_{ref} = \sqrt{\frac{I_{d1}}{\beta_e}} + V_{te} - \sqrt{\frac{I_{d2}}{\beta_d}} - V_{td}$$

$$\text{como } I_{d1} = I_{d2} = I$$

$$V_{ref} = \sqrt{I} \left(\frac{1}{\sqrt{\beta_e}} - \frac{1}{\sqrt{\beta_d}} \right) + (V_{te} - V_{td}) \quad (3.1-5)$$

$$\text{onde: } \beta_e = \frac{1}{2} \mu_e C_{ox} \frac{W_e}{L_e}$$

$$\beta_d = \frac{1}{2} \mu_d C_{ox} \frac{W_d}{L_d}$$

O último termo dependerá do valor absoluto de I e da variação de ambos os coeficientes de mobilidade dos transistores. Portanto, devemos fazer a escolha de I de forma a obter a menor sensibilidade à temperatura da tensão V_{ref} .

A variação da mobilidade com a temperatura para os dois dispositivos não será a mesma e os dados para esta afirmação foram obtidos através de medidas [3].

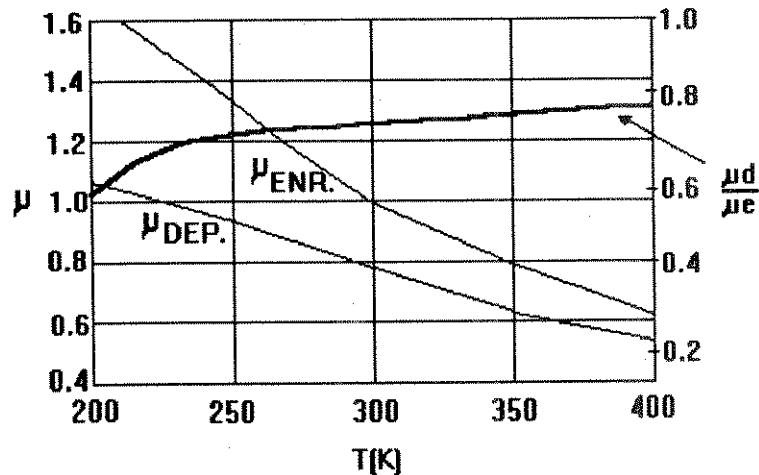


Figura 3.1-2 - Variação da mobilidade com a temperatura.

Uma vez que a variação da mobilidade do transistor de enriquecimento é mais negativa que o transistor de depleção o terceiro termo de (3.1-6) será positivo. Finalmente podemos concluir que uma vez que o primeiro termo apresenta uma variação negativa com T (3.1-7), o segundo termo pode ser anulado e o terceiro termo apresenta variação positiva com T teremos uma variação de V_{ref} com T aproximadamente nula.

Devemos ainda observar que a relação entre as mobilidades μ_d/μ_e não é constante. Isto implicará na existência de apenas um único ponto de cancelamento possível para a variação de V_{ref} . Fora deste ponto teremos um comportamento semelhante a referência por bandgap bipolar.

3.1.1- LIMITAÇÕES

- Modelamento de V_t e conseqüentemente de dV_t/dT .
- Variação de μ_e e μ_d diferentes com relação à temperatura.
- Tensão de offset do amplificador A.
- Descasamento de $(W/L)_e$ com $(W/L)_d$.
- Valor absoluto de V_{ref} dependente de $|Q_i|/C_{ox}$ (variação de $\pm 10\%$ com processo).

3.2- TRANSISTORES COM GATES DE DIFERENTES POLY

A solução anterior de fazermos uso de dois transistores, utilizando-se de uma implantação em um dos transistores, para com isto obtermos uma tensão de referência baseada em uma tensão diferencial de V_t 's requer uma nova etapa no processo de fabricação do CI. Nesta proposta [6] se utiliza de um processo que apresenta dois tipos de polysilício. Um poly N+ e um poly P+. São então utilizados dois transistores do mesmo tipo, que, no entanto, têm gates formados por poly's distintos.

Podemos comparar as curvas de dois transistores que apresentam o mesmo layout físico, mas com gates de materiais opostos na figura 3.2-1

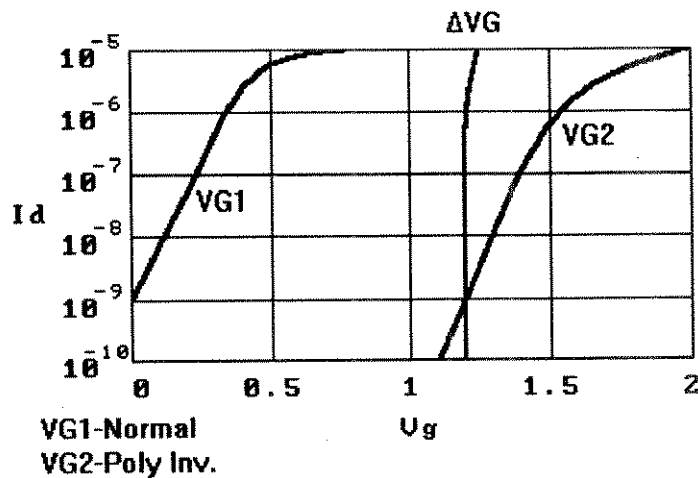


Figura 3.2-1

A tensão diferencial entre as duas tensões de gate ΔV_g será apenas dependente da diferença das funções de trabalho dos dois materiais utilizados em seus gates. Esta diferença de tensões V_g , onde os gates são constituídos de um poly N+ e outro de um poly P+ altamente dopados, mantendo-se a mesma corrente nos dois transistores, resulta na tensão de bandgap do silício [11].

$$\Delta V_g = V_{go} - \frac{\alpha T^2}{(T + \beta)} = 1,16 \text{ V (T=300K)} \quad (3.2-1)$$

onde: $\alpha = 7,02 \cdot 10^{-4} \text{ V/K}$

$\beta = 1109 \text{ K}$

É importante observar que esta relação só é válida, assumindo que ambos os transistores apresentem a mesma carga de óxido e os poly estejam altamente dopados. Isto pode ser assumido sempre pois estes são utilizados para conexões e são altamente dopados para apresentarem baixa resistência elétrica.

Esta tensão resultante apresenta um coeficiente térmico negativo. Para que tenhamos uma referência estável com a temperatura devemos somar uma tensão proporcional a temperatura absoluta (PTAT).

Baseado neste conceito são apresentadas duas configurações básicas de circuitos para implementação de referências de tensão. Em uma delas é criada uma referência positiva. O esquema simplificado desta referência positiva está apresentado na figura 3.2-2.

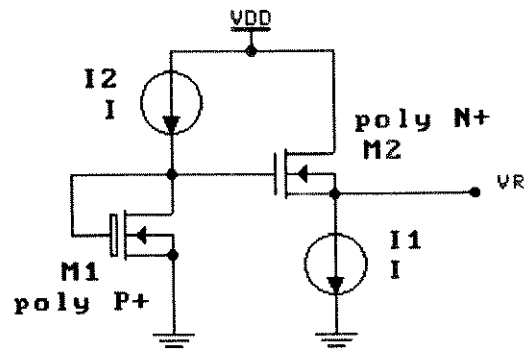


Figura 3.2-2

O transistor M1 apresenta poly P+ e portanto uma tensão V_t maior quando comparado ao transistor M2 que se utiliza de poly N+. A tensão V_r será:

$$V_r = V_{g_1} - V_{g_2}$$

$$V_r = \sqrt{\frac{I_{d_1}}{\beta_1}} + V_{t_1} - \sqrt{\frac{I_{d_2}}{\beta_2}} - V_{t_2} \quad (3.2-2)$$

Assumindo que I_{d_1} é igual a I_{d_2} e que ambos os dispositivos tenham a mesma dimensão teremos:

$$V_r = V_{t_1} - V_{t_2}$$

$$= \Delta V_g \quad (3.2-3)$$

$$= V_{go} - \frac{\alpha T^2}{(T + \beta)} = 1,16V \text{ (T=300K)}$$

Temos, portanto, o resultado esperado por (3.2-1). Basta somarmos com uma tensão PTAT para obtermos uma tensão insensível à temperatura.

Outro circuito proposto visa a geração de uma tensão negativa. Temos o conceito básico apresentado na figura 3.2-3. Neste circuito, o amplificador A mantém as tensões E1 e E2 iguais, forçando a tensão de gate de M2. Assumindo que I_{d_1} é igual a I_{d_2} teremos a tensão V_r dada por:

$$V_r = -V_{g_1} + V_{g_2}$$

$$= -(V_{g_1} - V_{g_2}) \quad (3.2-4)$$

$$= -\Delta V_g$$

Temos o mesmo resultado que (3.2-3) novamente. Entretanto ambas as referências devem ser compensadas em temperatura pela adição de uma tensão PTAT como já mencionado.

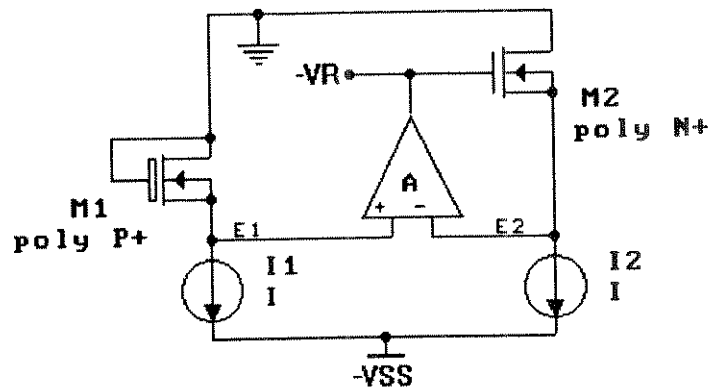


Figura 3.2-3

Esta tensão PTAT pode ser obtida com o uso de dois transistores MOS operando em sua região de inversão fraca para produzirmos uma tensão diferença entre seus gates, como apresentado no item 3.3 equação (3.3-4), ou com o uso de dois transistores verticais bipolares de substrato para gerarmos um ΔV_{be} , como apresentado no item 2 equação (2-3).

3.2.1- LIMITAÇÕES

- Casamento dos transistores M1 e M2.
- Tensão de offset do amplificador A na fonte negativa.
- Circuito gerador de tensão PTAT.

3.3- TRANSISTORES MOS OPERANDO EM INVERSÃO FRACA

Um método alternativo utilizado para se gerar referências de tensão em processos MOS tem sido o uso de transistores MOS operando na Região de Inversão Fraca. Nestes circuitos o transistor MOS apresenta um comportamento semelhante ao transistor bipolar e é utilizado para gerar uma tensão PTAT (proporcional a temperatura absoluta). Esta tensão é então somada a tensão V_{be} de um transistor vertical bipolar de substrato do processo MOS em uso [4], [5]. Esta soma leva a um resultado semelhante ao apresentado para fontes de referência com transistores bipolares.

O transistor MOS, operando em sua Região de Inversão Fraca ou também chamada Região de Subthreshold apresenta, segundo Swanson e Meindl [12], o comportamento descrito pela equação:

$$I_d = \frac{W}{L} \mu C_{ox} \frac{(nU_t)^2}{m} e^{\frac{1}{nU_t}(V_{gs}-V_t-nU_t)} (1 - e^{\frac{-mV_{ds}}{nU_t}}) \quad (3.3-1)$$

onde: $U_t = KT/q$

V_t tensão de threshold

m, n parâmetros dependentes do processo

Para um transistor que opere com $V_{ds} \gg U_t$ teremos:

$$I_d = \frac{W}{L} \mu C_{ox} \frac{(nU_t)^2}{m} e^{\frac{1}{nU_t}(V_{gs}-V_t-nU_t)} \quad (3.3-2)$$

ou

$$V_{gs} = nU_t \ln\left(\frac{L}{W} \frac{I_d}{\mu C_{ox} n^2 U_t^2}\right) + V_t + nU_t \quad (3.3-3)$$

Isto é verdade se utilizarmos o transistor com o gate conectado ao dreno de modo que $V_{ds} = V_{gs}$ que, por sua vez é muito maior que $U_t = KT/q$. Assim temos uma relação semelhante ao transistor bipolar.

Partindo-se de dois transistores MOS operando em Inversão Fraca e fazendo-se a diferença entre suas tensões V_{gs} teremos:

$$V_{gs_1} - V_{gs_2} = nU_t \ln\left(\frac{I_{d_1}}{I_{d_2}} \frac{L_1}{W_1} \frac{W_2}{L_2}\right) \quad (3.3-4)$$

Esta tensão diferença entre os V_{gs} dos dois transistores apresenta uma proporcionalidade direta com T, pois $U_t = KT/q$. Assim temos uma tensão PTAT dependente da geometria dos transistores, da relação das correntes de dreno e do fator n do processo. Esta tensão é então somada a uma tensão V_{be} de um transistor vertical bipolar de substrato do processo MOS utilizado. A figura 3.3-1 apresenta um circuito básico para a implementação desta referência de tensão.

A tensão de referência obtida por este circuito será:

$$V_{ref} = V_{be} + (V_{gs_1} - V_{gs_2})$$

$$V_{ref} = V_{be} + nU_t \ln\left(\frac{I_{d_1}}{I_{d_2}} \frac{L_1}{W_1} \frac{W_2}{L_2}\right) \quad (3.3-5)$$

Assumindo que a tensão V_{be} , quando o transistor está polarizado com corrente constante, apresenta um coeficiente térmico aproximadamente constante teremos:

$$V_{be} = V_k - CT \quad (3.3-6) \quad , \text{assumindo } V_k \text{ e } C \text{ constantes.}$$

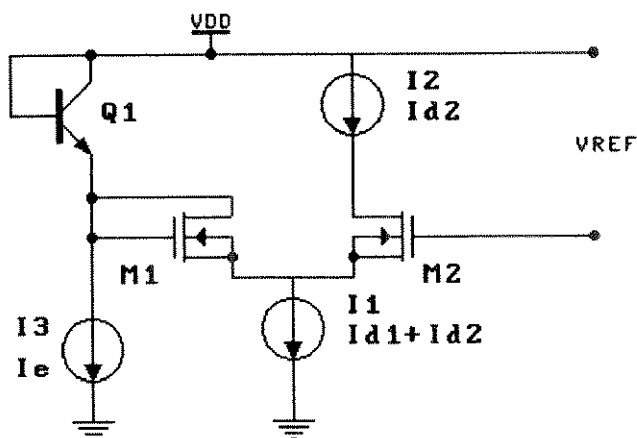


Figura 3.3-1

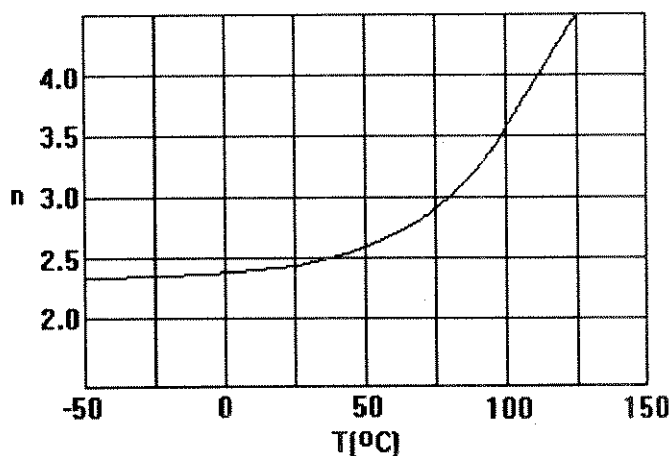
Teremos a tensão V_{ref} dada por:

$$V_{ref} = V_k + \left[n \frac{K}{q} \ln \left(\frac{I_{d1}}{I_{d2}} \frac{L_1 W_2}{L_2 W_1} \right) - C \right] T \quad (3.3-7)$$

Para fazermos V_{ref} apresentar variação nula com a temperatura faremos ajuste na relação de I_{d1}/I_{d2} ou $L_1 W_2/L_2 W_1$ de modo ao segundo termo de (3.3-5) apresentar um coeficiente térmico, em módulo, idêntico ao apresentado pela tensão V_{be} do transistor bipolar, ou seja:

$$C = n \frac{K}{q} \ln \left(\frac{I_{d1}}{I_{d2}} \frac{L_1 W_2}{L_2 W_1} \right) \quad (3.3-7)$$

Temos, entretanto, um fator que causa o maior desvio nas considerações acima: o parâmetro n não é constante com a temperatura.

Figura 3.3-2 - Variação de n com a temperatura.

Embora apresente esta limitação devida ao parâmetro n temos uma referência semelhante à obtida para processos bipolares com o conceito de bandgap apresentado no item 2.

3.3.1- LIMITAÇÕES

- Dependência do parâmetro n com a temperatura.
- Descasamento de $(W/L)_1$ com $(W/L)_2$.
- Descasamento das correntes I_{d1} e I_{d2} .
- Variação da corrente I_e do transistor Q1 com a temperatura.

3.4- TRANSISTORES BIPOLARES DE SUBSTRATO DE PROCESSOS MOS

Uma implementação bastante difundida entre os projetistas de circuitos integrados MOS tem sido o uso de transistores de substrato para a geração de uma tensão PTAT somada a uma tensão V_{be} para assim obtermos uma referência idêntica à utilizada por processos bipolares [7], [9] e [10].

O princípio de operação é o mesmo utilizado por circuitos bipolares. Para gerarmos a tensão PTAT partimos de uma tensão diferença entre duas tensões V_{be} de dois transistores bipolares. Esta tensão é então somada a uma tensão V_{be} de um dos transistores anteriormente utilizados. O transistor utilizado será aquele transistor bipolar parasita do processo em uso. Para processo "P-well" temos um transistor vertical de substrato NPN e para processo "N-well" temos um transistor vertical de substrato PNP. Uma configuração típica de uma referência com o método descrito acima está apresentada na figura 3.4-1

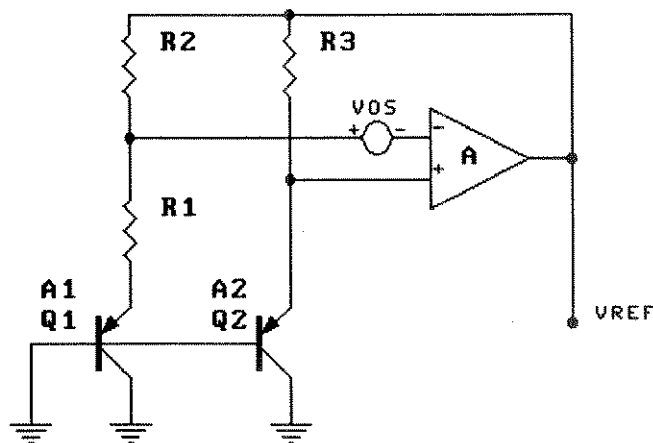


Figura 3.4-1

A tensão V_{ref} será dada por:

$$V_{ref} = V_{be1} + V_{r1} + V_{r2}$$

onde V_{r1} e V_{r2} são dados por:

$$V_{r1} = (V_{be2} + V_{os}) - V_{be1} = \Delta V_{be} + V_{os}$$

$$V_{r2} = \frac{R_2}{R_1} V_{r1}$$

finalmente:

$$V_{ref} = V_{be1} + \Delta V_{be} + V_{os} + \frac{R_2}{R_1} (\Delta V_{be} + V_{os}) \quad (3.4-1)$$

$$V_{ref} = V_{be1} + \left(1 + \frac{R_2}{R_1}\right) (\Delta V_{be} + V_{os})$$

$$\text{onde: } \Delta V_{be} = \frac{KT}{q} \ln \frac{A_1}{A_2}$$

Portanto temos novamente uma referência semelhante a obtida para processos bipolares com o conceito de bandgap apresentado no item 2.

Entretanto, uma primeira não idealidade desta referência já se mostra evidente nesta relação: a tensão de offset do amplificador operacional soma-se ao ΔV_{be} e a mesma tem um comportamento não estável com a temperatura.

Existem também outras não idealidades que influenciarão na tensão V_{ref} . Os transistores bipolares verticais utilizados nos processos MOS apresentam uma fraca performance assim devemos levar em consideração parâmetros como r_b , diferenças de I_s e β . Assim a tensão V_{be} será dada por:

$$V_{be} = \frac{KT}{q} \ln \frac{I_c}{I_s} + \frac{KT}{q} \ln \frac{1}{1 + \frac{1}{\beta}} + r_b \frac{I_c}{A\beta} \quad (3.4-2)$$

Desta forma a diferença entre as duas tensões base emissor será:

$$\Delta V_{be} = \frac{KT}{q} \ln \frac{A_1}{A_2} + \frac{KT}{q} \ln \frac{I_{c2}}{I_{c1}} + \frac{KT}{q} \ln \frac{1 + \frac{1}{\beta_1}}{1 + \frac{1}{\beta_2}} + r_b \left(\frac{I_{c2}}{\beta_2} - \frac{I_{c1}}{\frac{A_1}{A_2} \beta_1} \right) \quad (3.4-3)$$

Para dispositivos próximos ao ideal teríamos apenas o primeiro termo de (3.4-3) diferente de zero, mas como mencionado anteriormente isto não é verdade.

A última limitação refere-se ao uso dos transistores verticais bipolares de substrato devido a seus coletores estarem sempre conectados ao substrato.

3.4.1- LIMITAÇÕES

- Variação da tensão de offset V_{os} do amplificador operacional com temperatura.
- Descasamento dos transistores verticais bipolares de substrato.
- Valor de beta, pois a corrente é observada no emissor que apresenta $I_c + I_b$.
- Resistência de base r_b dos transistores verticais bipolares.

3.5- TRANSISTORES BIPOLARES LATERAIS EM PROCESSOS MOS

Uma tentativa de criar um dispositivo bipolar fazendo-se uso das difusões de um processo MOS, mas que permitisse o uso do transistor com o seu coletor livre levou ao desenvolvimento de um transistor bipolar lateral compatível com processo MOS [13]. Para compreendermos o método utilizado vamos inicialmente analisar o transistor bipolar lateral desenvolvido.

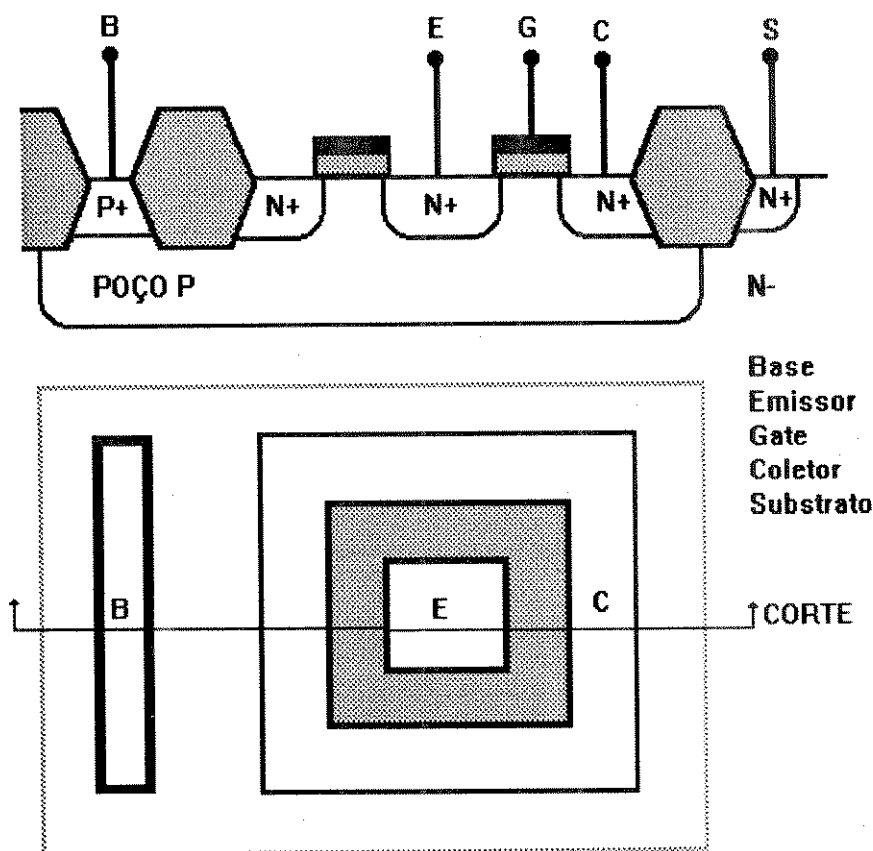


Figura 3.5-1

A figura 3.5-1 apresenta uma visão em corte e superior das difusões utilizadas para a construção deste transistor e seu símbolo está apresentado na figura 3.5-2. O canal entre as

difusões concêntricas deve ter o gate conectado a uma tensão bem abaixo da tensão V_t do transistor para evitar que o mesmo seja ativado.

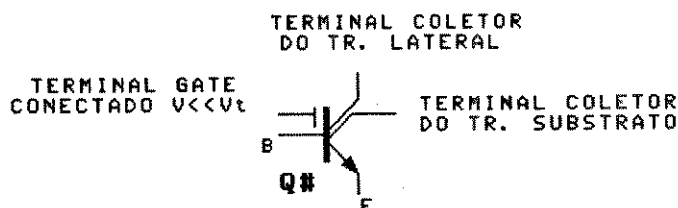


Figura 3.5-2

Um outro transistor bipolar é formado quando construímos este dispositivo. É um transistor vertical entre as difusões de dreno/source, poço e substrato. A operação deste dispositivo degrada o transistor lateral que é de nosso interesse. Para reduzir o efeito deste transistor vertical devemos sempre realizar o transistor lateral com a menor largura de base permitida pelo processo. Esta largura é definida como o comprimento mínimo do gate. Assim o transistor vertical terá sua eficiência muito menor quando comparado ao dispositivo lateral.

Com estes transistores laterais poderíamos implementar uma referência semelhante a apresentada no item 4.4. Entretanto, um novo circuito é proposto com o objetivo de contornar o fraco desempenho dos transistores laterais bipolares que lavariam a degeneração da performance de uma referência.

O princípio deste novo circuito proposto está apresentado na figura 3.5-3. Neste circuito temos dois transistores laterais bipolares, operando com diferentes densidades de corrente. A área de Q2 é n vezes maior que a de Q1. A corrente que circula por R1 deve ser feita muito maior que I_b de Q1 para deixar o circuito insensível aos baixos valores de alfa e beta dos transistores laterais bipolares.

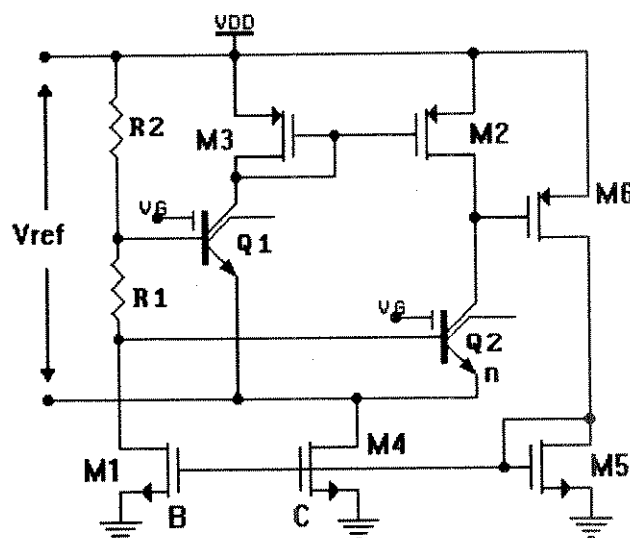


Figura 3.5-3

Neste circuito temos a tensão de referência dada por:

$$V_{ref} = V_{be1} + V_{r2}$$

$$\text{onde: } V_{r2} = \frac{R_2}{R_1}(V_{be1} - V_{be2})$$

$$V_{ref} = V_{be1} + \frac{R_2}{R_1} \Delta V_{be} \quad (3.5-1)$$

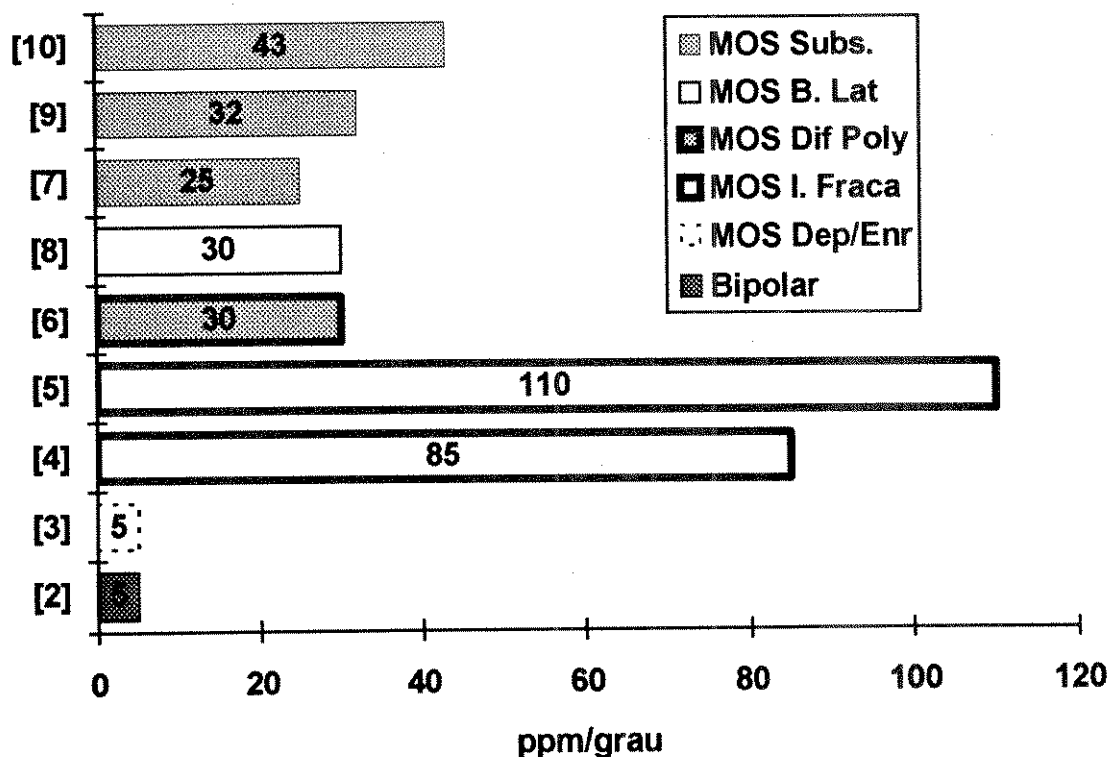
Portanto, temos novamente uma referência semelhante à obtida para processos bipolares com o conceito de bandgap apresentado no item 2.

3.5.1- LIMITAÇÕES

- Descasamento dos transistores laterais bipolares.
- Valor de beta, pois este dispositivo apresenta uma baixa eficiência e alta sensibilidade à variações do processo.

3.6- COEFICIENTES TÉRMICOS

A seguir estão apresentados os coeficientes térmicos em ppm/grau obtidos para cada uma das referências apresentadas. Fica claro que as referências para os processos MOS não atingem os níveis reportados para os circuitos bipolares.



[2]	Bandgap Bipolar	-55 @ 125°C	60 ppm/graup 5 ppm/graup	Sem "trimming" Com "trimming"
[3]	MOS Depleção/Enriq.	-55 @ 125°C 0 @ 70°C	5 ppm/graup 2.5 ppm/graup	Com "trimming" Com "trimming"
[4]	MOS em Inversão Fraca	-55 @ 125°C	85 ppm/graup	Com "trimming"
[5]	MOS em Inversão Fraca	-50 @ 100°C	110 ppm/graup 45 ppm/graup	Com "trimming" Com "trimming"
[6]	MOS Poly N+/P+	-20 @ 80°C	300 ppm/graup 30 ppm/graup	Sem "trimming" Com "trimming"
[7]	MOS c/ Tr. Substrato	-55 @ 125°C 0 @ 70°C	25 ppm/graup 13 ppm/graup	Com "trimming" Com "trimming"
[8]	MOS c/ Tr Lateral Bip.	0 @ 70°C	30 ppm/graup	Com "trimming"
[9]	MOS c/ Tr. Substrato (Ref. Flutuante)	0 @ 100°C	32 ppm/graup	Com "trimming"
[10]	MOS c/ Tr. Substrato (Fully Differential)	-40 @ 85°C	43 ppm/graup	Com "trimming"

4- REFERÊNCIA MOS POR EFEITO DE CORPO

Uma nova forma alternativa de se gerar uma referência de tensão em processos MOS é agora proposta baseada no seguinte princípio:

"A diferença entre as tensão V_t de dois transistores MOS polarizados com diferentes tensões V_{sb} devidamente ampliada e somada a uma tensão V_t resulta numa tensão termicamente estável."

A tensão V_t apresenta coeficiente térmico negativo, enquanto a tensão ΔV_t , para transistores com diferentes V_{sb} , pode ser ajustada para apresentar um coeficiente térmico oposto ao primeiro.

Esta configuração traz a possibilidade de se construir um circuito de referência de tensão em processo MOS utilizando-se somente transistores MOS, sem a necessidade de etapas adicionais no processo de fabricação nem o uso de dispositivos em situações limite de polarização.

4.1- PRINCÍPIO

A seguir está apresentado o princípio da nova referência proposta. Iniciamos com a observação do comportamento teórico da tensão V_t de um transistor MOS.

A tensão V_t para um transistor MOS é dada por [15]:

$$V_t = \Phi_{ms} - \frac{Q_{o'}}{C_{ox'}} + \Phi_b - \frac{Q_b'}{C_{ox'}}$$

onde:

$$Q_b' = -\sqrt{2\epsilon_s q N_b} \sqrt{2\Phi_F + V_{sb}}$$

$$2\Phi_F = \Phi_b$$

$$V_{fb} = \Phi_{ms} - Q_{o'}/C_{ox'}$$

Utilizando-se da definição de γ teremos:

$$\gamma = \frac{\sqrt{2\epsilon_s q N_b}}{C_{ox'}} \quad (4.1-1)$$

$$V_t = V_{fb} + 2\Phi_F + \gamma \sqrt{2\Phi_F + V_{sb}}$$

Determinamos então a variação desta tensão V_t com a temperatura. Este trabalho foi anteriormente realizado por Vadasz e Grove [14]. Assumimos inicialmente que V_{fb} , tensão de "flat band" pode ser considerada constante com a temperatura, assim:

$$\frac{dV_t}{dT} = \frac{dV_t}{d\Phi_F} \cdot \frac{d\Phi_F}{dT}$$

onde:
$$\frac{dV_t}{d\Phi_F} = 2 \cdot \left(1 + \frac{\gamma}{2\sqrt{2\Phi_F + V_{sb}}}\right) \quad (4.1-2)$$

definindo:
$$n = \left(1 + \frac{\gamma}{2\sqrt{2\Phi_F + V_{sb}}}\right)$$

temos:
$$\frac{dV_t}{d\Phi_F} = 2n$$

Determinamos então $d\Phi_F/dT$, mas para tanto devemos determinar inicialmente a melhor expressão que descreve Φ_F . Assim temos:

$$\Phi_F = \frac{KT}{q} \ln \frac{Nb}{ni}$$

Onde a Concentração Intrínseca de Portadores no Silício - ni , pode ser aquela utilizada por Morin e Maita [17].

$$ni \cong 3,86 \cdot 10^{16} T^{1,5} e^{\frac{-E_{go}}{2KT}}$$

Entretanto, nesta expressão para ni utiliza-se do valor de $E_{go}=1,21\text{eV}$, enquanto que uma expressão mais completa deve utilizar do valor de $E_g(T)$. Assim, segundo a análise realizada por Thurmond [18] devemos ter:

$$ni \cong 3,86 \cdot 10^{16} T^{1,5} e^{\frac{-E_g(T)}{2KT}}$$

Onde a expressão de $E_g(T)$ pode ser descrita segundo a equação de Varshni [19].

$$E_g(T) = E_{go} - \frac{\alpha T^2}{(T + \beta)}$$

Esta expressão pode ter seus coeficientes α e β otimizados dentro da faixa de temperatura desejada para atingirmos uma condição de menor erro. Varshni propõe valores de $E_{go}=1,1557$, $\alpha=0,000702$ e $\beta=1108$. Isto para uma faixa ampla de temperatura, desde 0 até 400°K.

Teremos então a expressão de Φ_F construída da seguinte forma:

$$\Phi_F = \frac{KT}{q} (\ln Nb - \ln ni) = \frac{KT}{q} \left(\ln Nb - \ln 3,86 \cdot 10^{16} - 1,5 \ln T + \frac{E_g}{2KT} \right)$$

Determinamos então $d\Phi F/dT$.

$$\frac{d\Phi F}{dT} = \frac{1}{T} \cdot \left(\Phi F - \frac{E_g}{2q} - \frac{3KT}{2q} \right) + \frac{1}{2q} \frac{dE_g}{dT} \quad (4.1-3)$$

Finalmente fazendo uso de 4.1-2 e 4.1-3 temos dV_t/dT :

$$\frac{dV_t}{dT} = \frac{n}{T} \cdot \left(2\Phi F - \frac{E_g}{q} - \frac{3KT}{q} \right) + \frac{n}{q} \frac{dE_g}{dT} \quad (4.1-4)$$

Esta expressão difere do resultado obtido por Vadasz e Grove [14] apenas pelo segundo termo. Isto é devido a termos considerado a expressão de $E_g(T)$ em n_i , que é mais geral que o valor constante E_{g0} como fez Vadasz.

A variação de V_t com a temperatura será negativa uma vez que $2\Phi F$ é sempre menor que E_{g0}/q e que $dE_g/dT < 0$ para a faixa de temperatura útil em circuitos. Temos assim uma tensão com coeficiente térmico negativo. Devemos agora criar uma tensão com coeficiente térmico positivo. Para tanto partiremos de dois transistores idênticos polarizados com diferentes tensões de substrato. A diferença entre suas tensões V_t 's será dada por:

$$\begin{aligned} \Delta V_t &= V_{t2} - V_{t1} \\ \Delta V_t &= \gamma (\sqrt{2\Phi F + V_{sb2}} - \sqrt{2\Phi F + V_{sb1}}) \end{aligned} \quad (4.1-5)$$

Podemos assumir um dos transistores polarizados com uma tensão V_{sb} nula. Assim faremos $V_{sb1} = 0$. Determinamos então a variação da tensão ΔV_t com a temperatura.

$$\begin{aligned} \frac{d\Delta V_t}{dT} &= \frac{dV_{t2}}{dT} - \frac{dV_{t1}}{dT} \\ \frac{d\Delta V_t}{dT} &= \frac{(2\Phi F - E_g/q - 3KT/q)}{T} \cdot (n_2 - n_1) + \frac{1}{q} \frac{dE_g}{dT} \cdot (n_2 - n_1) \\ \frac{d\Delta V_t}{dT} &= \left[\frac{(2\Phi F - E_g/q - 3KT/q)}{T} + \frac{1}{q} \frac{dE_g}{dT} \right] \cdot \gamma \cdot \left(\frac{1}{2\sqrt{2\Phi F + V_{sb2}}} - \frac{1}{2\sqrt{2\Phi F}} \right) \end{aligned} \quad (4.1-6)$$

Uma vez que o primeiro e o segundo termo são sempre menores que zero temos portanto um coeficiente térmico positivo para a tensão diferença entre V_t 's.

A nova tensão de referência proposta será então dada pela soma das duas tensões anteriores, pois apresentam coeficientes térmicos opostos, assim:

$$\begin{aligned} V_{ref} &= V_{t3} + \alpha \Delta V_t \\ &= V_{t3} + \alpha (V_{t2} - V_{t1}) \end{aligned} \quad (4.1-7)$$

Diferenciando esta tensão com relação à temperatura teremos:

$$\begin{aligned}\frac{dV_{ref}}{dT} &= \frac{dV_{t3}}{dT} + \alpha \cdot \left(\frac{dV_{t2}}{dT} - \frac{dV_{t1}}{dT} \right) \\ &= \left[\frac{(2\Phi F - E_g/q - 3KT/q)}{T} + \frac{1}{q} \frac{dE_g}{dT} \right] \cdot [n_3 + \alpha(n_2 - n_1)]\end{aligned}$$

Igualando esta expressão a zero teremos uma condição de coeficiente térmico nulo. Como temos um produto de termos, igualamos o segundo termo a zero. Assim:

$$[n_3 + \alpha(n_2 - n_1)] = 0 \quad \text{fazendo } V_{sb1} = V_{sb3} = 0 \text{ e } V_{sb2} \neq 0$$

$$2\sqrt{2\Phi F} \sqrt{2\Phi F + V_{sb2}} + \gamma \sqrt{2\Phi F + V_{sb2}} - \alpha \gamma (\sqrt{2\Phi F + V_{sb2}} - \sqrt{2\Phi F}) = 0$$

Fazendo uso de 4.1-5 e 4.1-7 teremos finalmente:

$$V_{ref} = V_{t3} + (2\sqrt{2\Phi F} + \gamma) \sqrt{2\Phi F + V_{sb2}} \quad (4.1-9)$$

Esta será portanto a tensão V_{ref} na qual teremos coeficiente térmico nulo.

Podemos realizar uma segunda diferenciação em 4.1-7. Com isto é possível observar que a mesma é diferente de zero permitindo assim afirmar que existe apenas uma única temperatura na qual a tensão V_{ref} apresenta um coeficiente térmico nulo. Temos portanto um comportamento semelhante às referências de tensão por bandgap utilizada em processos bipolares.

Com a mesma condição acima também podemos determinar o valor ótimo de alfa para esta condição de coeficiente térmico nulo.

$$\begin{aligned}[n_3 + \alpha(n_2 - n_1)] &= 0 \\ \alpha &= \frac{-n_3}{(n_2 - n_1)} \quad \alpha = \frac{(2\sqrt{2\Phi F} + \gamma) \sqrt{2\Phi F + V_{sb2}}}{(\sqrt{2\Phi F + V_{sb2}} - \sqrt{2\Phi F}) \gamma} \quad (4.1-8)\end{aligned}$$

Assim, a tensão V_{ref} fica dependente da tensão V_{sb} do transistor 2 e de parâmetros de processo. Pela expressão 4.1-8 observamos que não é possível obtermos um valor de alfa ótimo para toda faixa de temperatura, mas apenas para uma única temperatura. Isto devido a ΦF ser dependente da temperatura (4.1-2).

Podemos determinar o valor de alfa para uma referência a ser construída em um determinado processo utilizando-se das equações acima. Para tanto faremos uso dos parâmetro de modelos para simulador tipo SPICE para um transistor MOS de um processo real apresentados à seguir:

```

*****
*
*** Transistores Canal N
* NMOS: Worst Case
.model nw nmos(
+   level= 3          ld  = -0.015e-6   wd  = 1.07e-6
+   tox  = 32e-9      nsub = 40e15      rsh = 75
+   vto  = 0.85       gamma= 0.95      phi = 0.8
+   uo   = 580        delta= 0.4        vmax= 0.15e6
+   xj   = 0.3e-6     kappa= 0.2        nfs = 0.3e12
+   eta  = 0.07       theta= 0.037     cj  = 0.4e-3
+   mj   = 0.44       cjsw = 0.2e-9     mjsw= 0.3
+   pb   = 0.8        cgdo = 0.3e-9     cgso= 0.3e-9
+   js   = 0.0001 )
* NMOS: Typical Case
.model nt nmos(
+   level= 3          ld  = 0.11e-6     wd  = 0.87e-6
+   tox  = 29.5e-9    nsub = 25e15      rsh = 60
+   vto  = 0.65       gamma= 0.85      phi = 0.8
+   uo   = 600        delta= 0.4        vmax= 0.15e6
+   xj   = 0.3e-6     kappa= 0.2        nfs = 0.3e12
+   eta  = 0.07       theta= 0.037     cj  = 0.35e-3
+   mj   = 0.44       cjsw = 0.15e-9    mjsw= 0.3
+   pb   = 0.8        cgdo = 0.27e-9    cgso= 0.27e-9
+   js   = 0.00005 )
* NMOS: Best Case
.model nb nmos(
+   level= 3          ld  = 0.235e-6    wd  = 0.67e-6
+   tox  = 27e-9      nsub = 15e15      rsh = 45
+   vto  = 0.5        gamma= 0.75      phi = 0.8
+   uo   = 620        delta= 0.4        vmax= 0.15e6
+   xj   = 0.3e-6     kappa= 0.2        nfs = 0.3e12
+   eta  = 0.07       theta= 0.037     cj  = 0.3e-3
+   mj   = 0.44       cjsw = 0.1e-9     mjsw= 0.3
+   pb   = 0.8        cgdo = 0.24e-9    cgso= 0.24e-9
+   js   = 0.00005 )

```

Assim temos os seguintes parâmetros à 300°K (27°C) para o transistor típico: $V_{to} = 0.65$ V; $2\Phi F = 0.80$ V; $\gamma = 0.85$. Partiremos de uma tensão V_{sb} de 2 volts para obtermos uma boa diferença de tensão V_t entre os transistores. Como desejamos que a tensão V_{ref} apresente coeficiente térmico nulo para a temperatura de 27°C determinaremos α e V_{ref} para esta temperatura.

$$\text{O valor de } \alpha \text{ para } T = 27^\circ\text{C} \text{ será: } \alpha = \frac{(2\sqrt{0.8} + 0.85)(\sqrt{0.8+2})}{0.85(\sqrt{0.8+2} - \sqrt{0.8})} = 6.66$$

Assim a tensão de referência esperada para $T = 27^\circ\text{C}$ será:

$$V_{ref} = 0.65 + (2\sqrt{0.8} + 0.85)\sqrt{0.8+2} = 5.06$$

É importante observar que teremos estabilidade térmica de V_{ref} apenas a 27°C. Fora desta temperatura o coeficiente térmico não será nulo.

Para verificar a validade da expressão acima, determinada para a tensão V_{ref} e a influência de outros parâmetros não considerados, realizamos uma simulação com os transistores modelados. As tensões V_t e ΔV_t foram criadas com base no esquema apresentado na figura 4.1-1. Neste circuito são utilizados dispositivos grandes para evitar os efeitos de canal curto. Estes erros poderiam causar desvios não previstos nas considerações anteriores.

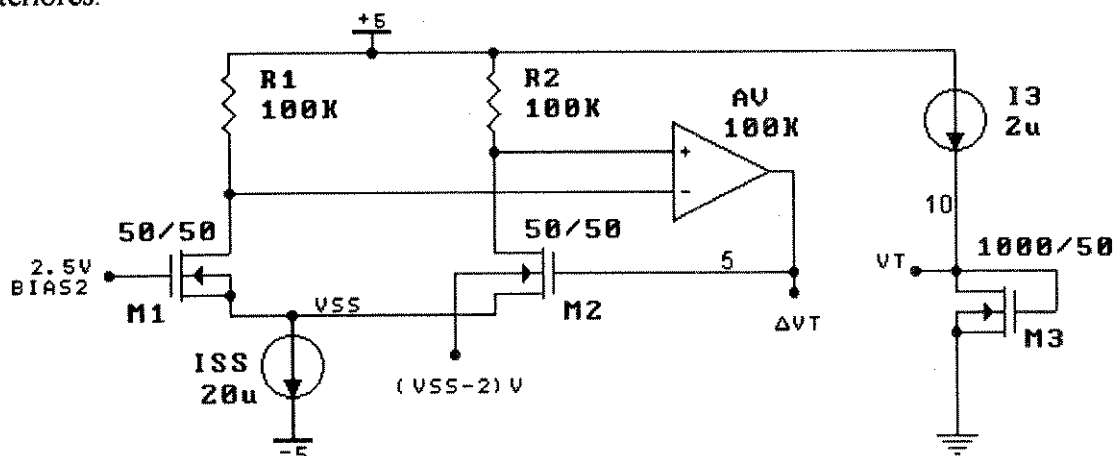


Figura 4.1-1

A tensão V_t é aproximada por V_{gs} de M3. Isto é possível pois fazemos I_d pequeno e a relação W/L grande para que V_{gs} seja aproximadamente V_t .

$$V_{gs3} = \sqrt{\frac{I_{d3}}{\mu C_{ox} W}} \sqrt{\frac{2L}{2L}} + V_{t3}$$

fazendo: $\sqrt{\frac{I_{d3}}{\mu C_{ox} W}} \sqrt{\frac{2L}{2L}} \ll V_{t3} \quad (4.1-9)$

$$V_{gs3} \cong V_{t3}$$

Utilizamos então uma corrente pequena de I_d e uma relação grande de W/L . A seguir estão apresentados os valores de V_{gs} comparados aos valores de V_t para o transistor M3 com $I_d=2\mu A$ e $1\mu A$. Também está apresentado o comportamento para os diferentes modelos de dispositivos e as temperaturas de -40, -20, 0, 27, 60 e 120 graus.

**** TEMPERATURA = -40.000 GRAUS

MODELO	nt	nb	nw
ID	2.00E-06	2.00E-06	2.00E-06
VGS	7.89E-01	6.30E-01	9.98E-01
VTH	7.77E-01	6.20E-01	9.85E-01

```

****          TEMPERATURA =  -20.000  GRAUS

MODELO      nt      nb      nw
ID          2.00E-06  2.00E-06  2.00E-06
VGS         7.66E-01  6.09E-01  9.74E-01
VTH         7.55E-01  5.99E-01  9.61E-01

****          TEMPERATURA =    0.000  GRAUS

MODELO      nt      nb      nw
ID          2.00E-06  2.00E-06  2.00E-06
VGS         7.43E-01  5.86E-01  9.49E-01
VTH         7.31E-01  5.77E-01  9.36E-01

****          TEMPERATURA =   27.000  GRAUS

MODELO      nt      nb      nw
ID          2.00E-06  2.00E-06  2.00E-06
VGS         7.10E-01  5.55E-01  9.14E-01
VTH         6.99E-01  5.46E-01  9.01E-01

****          TEMPERATURA =   60.000  GRAUS

MODELO      nt      nb      nw
ID          2.00E-06  2.00E-06  2.00E-06
VGS         6.67E-01  5.16E-01  8.69E-01
VTH         6.57E-01  5.08E-01  8.57E-01

****          TEMPERATURA =  120.000  GRAUS

MODELO      nt      nb      nw
ID          2.00E-06  2.00E-06  2.00E-06
VGS         5.85E-01  4.39E-01  7.81E-01
VTH         5.77E-01  4.33E-01  7.71E-01

****          TEMPERATURA =  -40.000  GRAUS

MODELO      nt      nb      nw
ID          1.00E-06  1.00E-06  1.00E-06
VGS         7.74E-01  6.15E-01  9.82E-01
VTH         7.77E-01  6.20E-01  9.84E-01

****          TEMPERATURA =  -20.000  GRAUS

MODELO      nt      nb      nw
ID          1.00E-06  1.00E-06  1.00E-06
VGS         7.49E-01  5.92E-01  9.56E-01
VTH         7.55E-01  5.99E-01  9.60E-01

****          TEMPERATURA =    0.000  GRAUS

MODELO      nt      nb      nw
ID          1.00E-06  1.00E-06  1.00E-06
VGS         7.24E-01  5.68E-01  9.30E-01
VTH         7.31E-01  5.77E-01  9.36E-01

```

```

****          TEMPERATURA =  27.000  GRAUS

MODELO      nt      nb      nw
ID          1.00E-06  1.00E-06  1.00E-06
VGS         6.88E-01  5.35E-01  8.92E-01
VTH         6.99E-01  5.46E-01  9.01E-01

```

```

****          TEMPERATURA =  60.000  GRAUS

MODELO      nt      nb      nw
ID          1.00E-06  1.00E-06  1.00E-06
VGS         6.43E-01  4.91E-01  8.44E-01
VTH         6.57E-01  5.08E-01  8.57E-01

```

```

****          TEMPERATURA = 120.000  GRAUS

MODELO      nt      nb      nw
ID          1.00E-06  1.00E-06  1.00E-06
VGS         5.52E-01  4.07E-01  7.48E-01
VTH         5.77E-01  4.33E-01  7.71E-01

```

Assumimos o uso de uma polarização de 2uA para I_d de M3, uma vez que 1uA deixa o transistor em uma condição abaixo de "threshold". Determinamos então o cancelamento do coeficiente térmico de V_{ref} através da relação alfa dada por: $(dV_t/dT)/(d\Delta V_t/dT)$. Na figura 4.1-2 está apresentado o resultado desta relação.

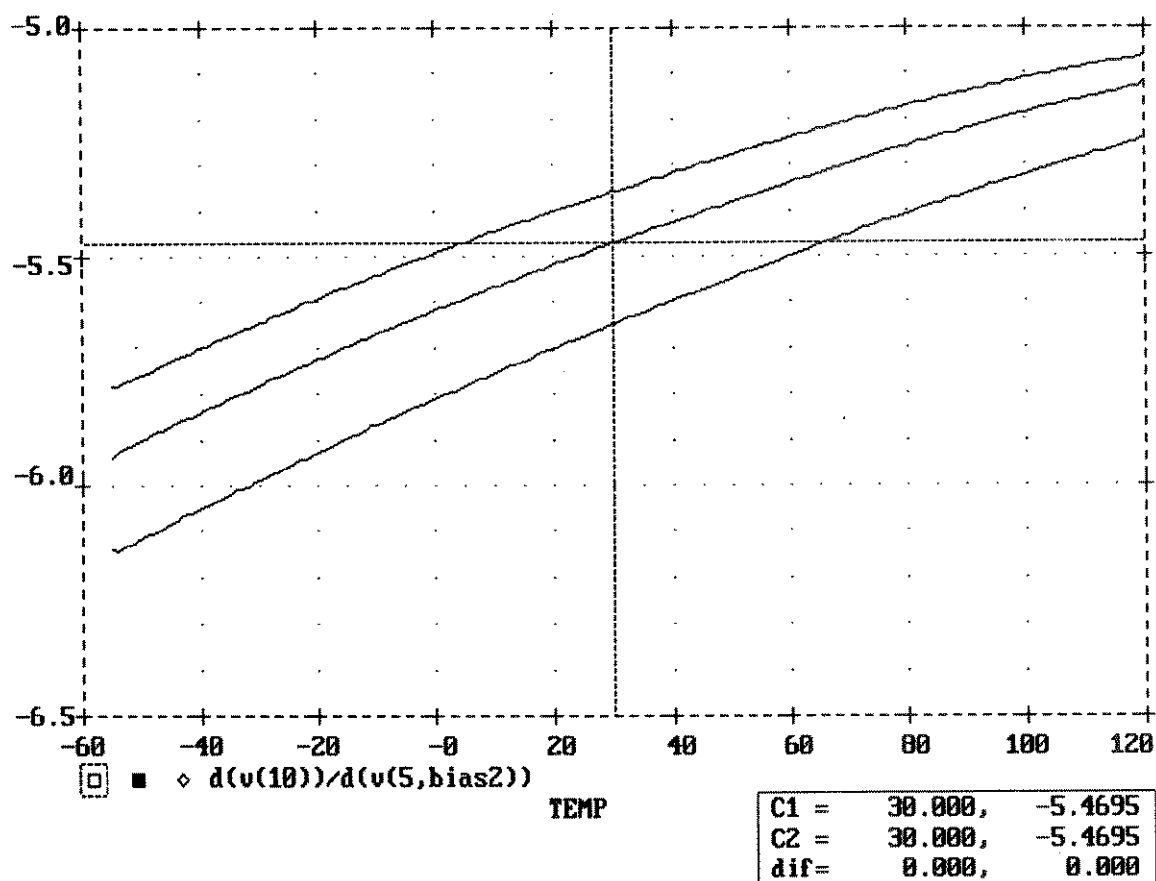


Figura 4.1-2 - Relação $(dV_t/dT)/(d\Delta V_t/dT) = 5.469$ à 30°C

A simulação mostrou que o valor ótimo existe e é de aproximadamente 5,47. Valor próximo ao 6,66 previsto teoricamente. Os fatores que mais influenciaram para esta diferenças são:

- Tensão ΔV_t e V_t são valores aproximados obtidos por ΔV_{gs} e V_{gs} .
- V_{fb} considerada constante com temperatura. É necessário um modelamento de V_{fb} com a temperatura.

Entretanto, podemos considerar a princípio este método de gerar uma referência de tensão viável. Para conhecer o forma da tensão de referência resultante quando utilizamos um valor de alfa constante traçamos a curva de V_{ref} com alfa de 5.469 na figura 4.1-3.

A tensão V_{ref} apresenta uma forma de parábola com mínimo de 4.1608V em 30°C e valor máximo de 4.1651V em 120°C. Assim temos um valor médio de 4.1629V com uma variação de $\pm 0.05\%$ para a faixa de temperatura de -55°C @ 120°C. Isto equivale a um coeficiente de 5,9ppm/°C.

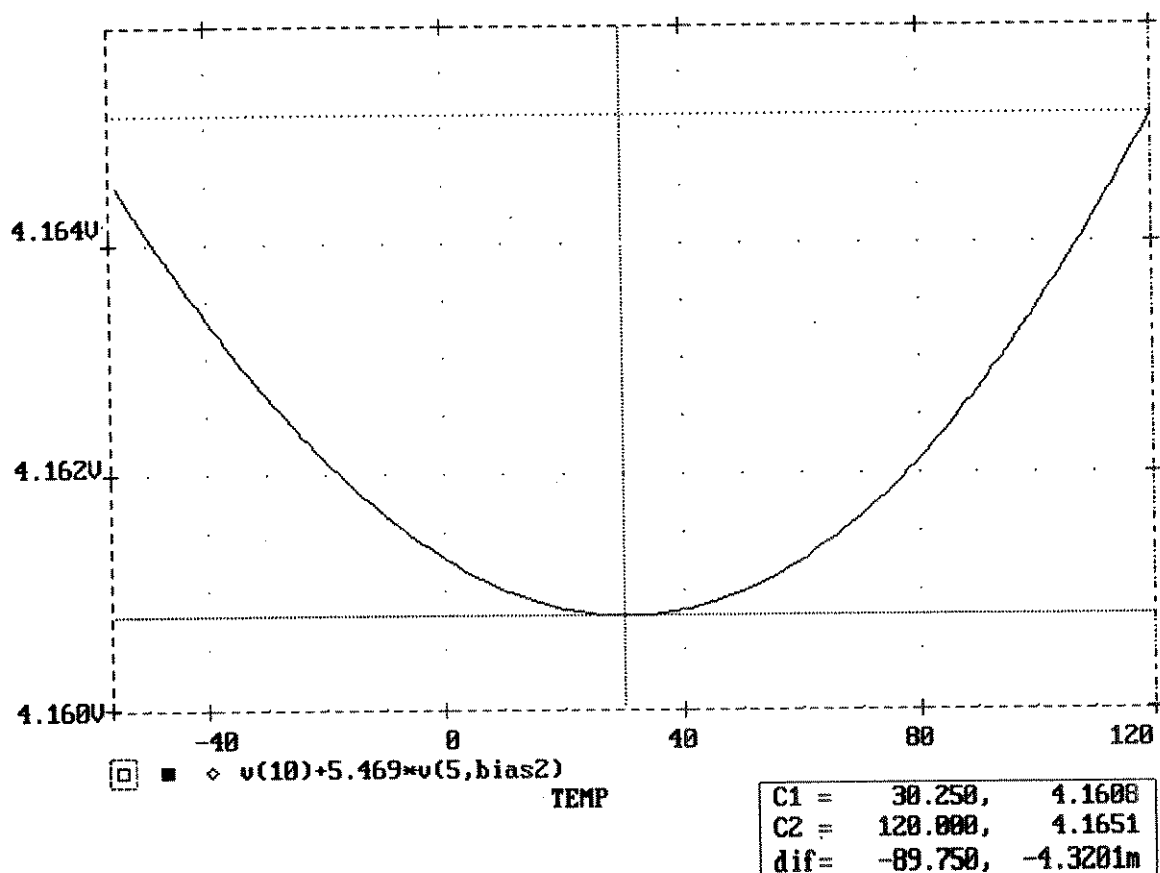


Figura 4.1-3 - Tensão $V_{ref} = V_t + 5.469\Delta V_t = 4.16V$

4.2- MODELAMENTO DE VGS

A diferença obtida entre os valores de alfa para o circuito simulado e o valor teórico calculado pode ser reduzida se realizarmos uma nova análise baseada nos valores de V_{gs} . Uma vez que o circuito implementa o valor de ΔV_t pela diferença de V_{gs} entre dois transistores e o valor de V_t por uma aproximação de um valor de V_{gs} faremos então uma nova determinação teórica de alfa pela seguinte expressão:

$$\alpha = \frac{\frac{dV_{gs3}}{dT}}{\frac{dV_{gs2}}{dT} - \frac{dV_{gs1}}{dT}} \quad (4.2-1)$$

A tensão V_{gs} também terá sua expressão obtida por um modelamento mais elaborado para atingirmos melhores resultados. Para tanto determinaremos o valor de V_{gs} através da equação da corrente de dreno do transistor.

Podemos utilizar, segundo Tsividis [15], dois modelamentos para a corrente de dreno na saturação:

a) Modelo preciso para inversão forte.

$$I_d = \frac{W}{L} \mu C_{ox}' \left\{ (V_{gs} - V_{fb} - \Phi_b) V_{ds} - \frac{V_{ds}^2}{2} - \frac{2}{3} \gamma [(\Phi_b + V_{sb} + V_{ds})^{3/2} - (\Phi_b + V_{sb})^{3/2}] \right\} \quad (4.2-2)$$

$$\text{onde } V_{ds} = V_{gs} - \Phi_b - V_{fb} + \frac{\gamma^2}{2} - \gamma \sqrt{V_{gs} - V_{fb} + V_{sb} + \frac{\gamma^2}{4}}$$

b) Modelo aproximado para inversão forte.

$$I_d = \frac{W}{L} \mu C_{ox}' \frac{(V_{gs} - V_t)^2}{2(1 + \delta_2)} \quad (4.2-3)$$

$$\text{onde: } \delta_2 = \frac{0.5\gamma}{2\sqrt{\Phi_b + V_{sb}}} \quad (4.2-4)$$

No primeiro modelo temos uma grande precisão na determinação de I_d , mas é um modelo difícil de se trabalhar. Enquanto isso o segundo modelo, muito mais simples de se trabalhar, permite obter um valor aproximado de I_d . Entretanto, este último permite obter resultados superiores ao modelo clássico de literatura onde o fator δ é considerado nulo. Este modelo também é utilizado pelo SPICE LEVEL=3 [16] por ser um modelo simples que permite maior velocidade de computação para circuitos com grande número de componentes.

Determinamos então V_{gs} com base em 4.2-3. Sendo assim:

$$V_{gs} = V_t + \sqrt{\frac{LId2(1+\delta_2)}{W\mu Cox'}} \quad (4.2-5)$$

$$\text{onde: } \mu = \mu_0 \cdot \left(\frac{300}{T}\right)^{1.5}$$

Agora é possível determinarmos dV_{gs}/dT .

$$\frac{dV_{gs}}{dT} = \frac{dV_t}{dT} + \sqrt{\frac{L2Id}{W\mu Cox'}} \cdot \frac{d\sqrt{1+\delta_2}}{dT} + \sqrt{\frac{L2Id(1+\delta_2)}{WCox'}} \cdot \frac{d \frac{1}{\sqrt{\mu}}}{dT}$$

$$\begin{aligned} \frac{d\sqrt{1+\delta_2}}{dT} &= \frac{1}{\sqrt{1+\delta_2}} \cdot \left(-\frac{0.5\gamma}{8}\right) (\Phi b + V_{sb})^{-3/2} \frac{d\Phi b}{dT} \\ \text{onde: } \frac{d \frac{1}{\sqrt{\mu}}}{dT} &= \frac{3}{4} \cdot \frac{300^{-3/4}}{\sqrt{\mu_0}} T^{-1/4} \end{aligned}$$

Determinamos então dV_t/dT pela equação 4.1-1.

$$\begin{aligned} \frac{dV_t}{dT} &= \frac{d\Phi_{ms}}{dT} + \frac{d\Phi b}{dT} + \frac{\gamma}{2\sqrt{\Phi b + V_{sb}}} \frac{d\Phi b}{dT} \\ \frac{dV_t}{dT} &= \frac{d\Phi_{ms}}{dT} + \frac{d\Phi b}{dT} n \quad (4.2-6) \end{aligned}$$

Temos então:

$$\frac{dV_{gs}}{dT} = \frac{d\Phi_{ms}}{dT} + \frac{d\Phi b}{dT} \left[n - \sqrt{\frac{L2Id}{W\mu Cox'}} \left(\frac{0.5\gamma}{8\sqrt{1+\delta_2}} \right) (\Phi b + V_{sb})^{-3/2} \right] + \sqrt{\frac{L2Id(1+\delta_2)}{WCox'}} \cdot \frac{3}{4} \cdot \frac{300^{-3/4}}{\sqrt{\mu_0}} T^{-1/4}$$

Fazendo uso de 4.1-3 temos finalmente:

$$\begin{aligned} \frac{dV_{gs}}{dT} &= \frac{d\Phi_{ms}}{dT} + \left[\frac{1}{T} \left(\Phi b - \frac{E_g}{q} - \frac{3KT}{q} \right) + \frac{1}{q} \frac{dE_g}{dT} \right] \cdot \left[n - \sqrt{\frac{L2Id}{W\mu Cox'}} \left(\frac{0.5\gamma}{8\sqrt{1+\delta_2}} \right) (\Phi b + V_{sb})^{-3/2} \right] + \\ &\quad + \sqrt{\frac{L2Id(1+\delta_2)}{WCox'}} \cdot \frac{3}{4} \cdot \frac{300^{-3/4}}{\sqrt{\mu_0}} T^{-1/4} \quad (4.2-7) \end{aligned}$$

Resta determinar a variação da Função Diferença de Trabalho em relação a temperatura. A grande maioria dos textos e trabalhos publicados que analisam a variação de

V_t com a temperatura consideram $d\Phi_{ms}/dT$ nulo ou desprezível. Consideraremos então nesta análise o valor de Φ_{ms} .

Para um processo com gate de polysilício, que é altamente dopado para apresentar baixa resistividade, teremos Φ_{ms} igual à soma da Função de Trabalho do polysilício, que será aproximadamente igual à metade da energia de bandgap do silício, com a Função de Trabalho do substrato, que será dada pela expressão de ΦF . Teremos portanto para um transistor N com o polysilício N:

$$\Phi_{ms} = -\frac{E_g}{2q} - \Phi F \quad (4.2-8)$$

Onde E_g será dada pela equação de Varshni [19].

$$E_g = E_{go} - \frac{\alpha T^2}{(T + \beta)}$$

Derivando, com relação a T, a expressão 4.2-8:

$$\frac{d\Phi_{ms}}{dT} = -\frac{1}{2q} \frac{dE_g}{dT} - \frac{1}{2} \frac{d\Phi b}{dT} \quad (4.2-9)$$

Temos então com o uso de 4.2-7 e 4.2-9 o valor de dV_{gs}/dT .

$$\begin{aligned} \frac{dV_{gs}}{dT} = & -\frac{1}{2q} \frac{dE_g}{dT} + \left[\frac{1}{T} \left(\Phi b - \frac{E_g}{q} - \frac{3KT}{q} \right) + \frac{1}{q} \frac{dE_g}{dT} \right] \cdot [n - \\ & - \sqrt{\frac{L2Id}{W\mu Cox'}} \left(\frac{0.5\gamma}{8\sqrt{1+\delta_2}} \right) (\Phi b + V_{sb})^{-3/2} - \frac{1}{2}] + \sqrt{\frac{L2Id(1+\delta_2)}{WCox'}} \cdot \frac{3}{4} \cdot \frac{300^{-3/4}}{\sqrt{\mu_0}} T^{-1/4} \end{aligned} \quad (4.2-10)$$

$$\text{onde: } \frac{dE_g}{dT} = \frac{-\alpha T(T+2\beta)}{(T+\beta)^2}$$

Faremos uma nova determinação de alfa para o nosso circuito de referência com o uso de 4.2-10. Calculamos primeiramente os valores de dV_{gs}/dT para cada um dos três transistores

Para o transistor M1 temos: $I_d=10\mu A$; $V_{sb}=0$; $\Phi b=0,8V$; $\gamma=0,85$; $T=300^\circ K$
 $W=50\mu m$, $L=50\mu m$; $\mu=600cm^2/V.s$; $Cox=1,19mF/m^2$

$$\frac{dV_{gs1}}{dT} = 0,136mV/^\circ C$$

Para o transistor M2 temos: $I_d=10\mu A$; $V_{sb}=2V$; $\Phi_b=0,8V$; $\gamma=0,85$; $T=300^\circ K$
 $W=50\mu m$; $L=50\mu m$; $\mu=600cm^2/V.s$; $Cox=1,19mF/m^2$

$$\frac{dV_{gs2}}{dT} = 0,368mV/^{\circ}C$$

Para o transistor M3 temos: $I_d=2\mu A$; $V_{sb}=0$; $\Phi_b=0,8V$; $\gamma=0,85$; $T=300^\circ K$
 $W=1000\mu m$; $L=50\mu m$; $\mu=600cm^2/V.s$; $Cox=1,19mF/m^2$

$$\frac{dV_{gs3}}{dT} = -1,239mV/^{\circ}C$$

O valor de alfa será então:

$$\alpha = \frac{-\frac{dV_{gs3}}{dT}}{\frac{dV_{gs2}}{dT} - \frac{dV_{gs1}}{dT}} \quad \alpha = \frac{-(-0,001239)}{0,000368 - 0,000136} = 5,33$$

Este valor está muito mais próximo ao valor obtido quando simulamos o circuito de referência que foi de 5,46. Com esta nova determinação o novo valor teórico de alfa ficou apenas 2,4% abaixo do valor simulado. Portanto quando desejarmos um valor preciso de alfa devemos partir para o uso deste último modelamento relativo a dV_{gs}/dT .

Também é possível determinarmos o valor preciso da tensão V_{ref} com o uso de V_{gs} . Para tanto faremos uso de 4.2-5 e 4.1-1 para determinarmos o valor de V_{gs} :

$$V_{gs} = V_t (V_{sb} = 0) + \gamma(\sqrt{\Phi_b + V_{sb}} - \sqrt{\Phi_b}) + \sqrt{\frac{L}{W} \frac{I_d 2(1 + \delta_2)}{\mu Cox}} \quad (4.2-10)$$

Como V_{ref} é dado por:

$$V_{ref} = V_{gs3} + \alpha(V_{gs2} - V_{gs1}) \quad (4.2-11)$$

Calculando V_{gs} para cada um dos transistores determinamos o valor de V_{ref} :

$$\begin{aligned} V_{gs1} &= 1,2388V \\ V_{gs2} &= 1,8739V \\ V_{gs3} &= 0,7088V \end{aligned} \quad \begin{aligned} V_{ref} &= 0,7088 + 5,33(1,8739 - 1,2388) \\ &= 4,094V \end{aligned}$$

O valor obtido por simulação de V_{ref} foi de 4,1V. Com esta nova determinação o novo valor teórico de V_{ref} ficou apenas 0,14% abaixo do valor simulado.

Com base neste modelamento também podemos fazer uma observação gráfica da variação de V_t com a temperatura em função de V_{sb} . Fazendo uso da expressão 4.1-1, para

V_t , e das expressões 4.2-6 e 4.2-9, para encontrarmos a variação de V_t em uma determinada temperatura, construímos duas curvas apresentadas na figura 4.2-1. Nestas curvas estão apresentadas a tensão V_t e a tangente à V_t na temperatura utilizada para o cancelamento térmico da referência proposta.

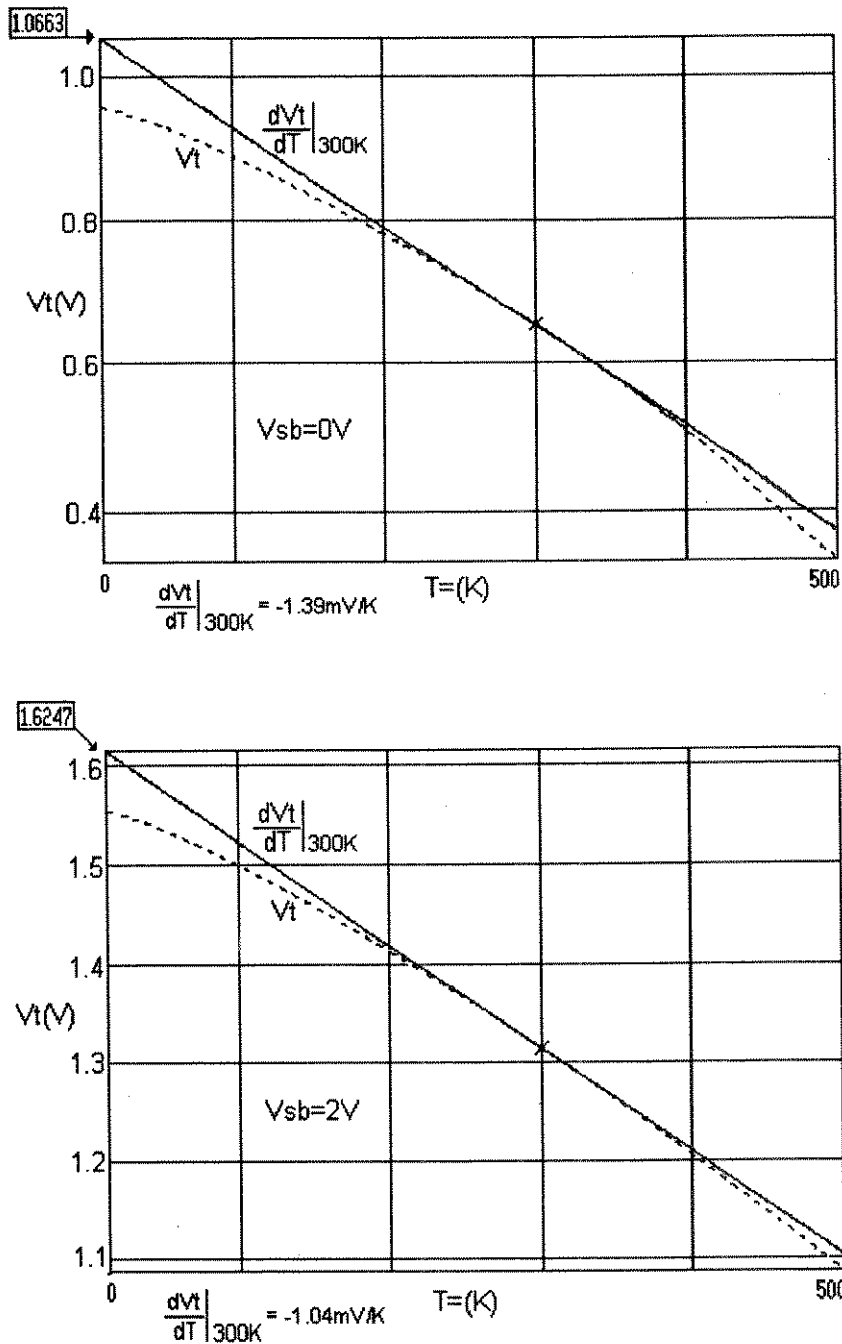


Figura 4.2-1 $V_t = f(T)$, para $V_{sb} = 0V$ e $V_t = f(T)$, para $V_{sb} = 2V$. Em ambas as curvas utilizamos os parâmetros apresentados no item 4.1.

4.3- ESTUDO DA VARIAÇÃO DE ALFA.

Para determinar o valor de alfa necessário para cancelamento da variação de V_{ref} com a temperatura foram realizadas outras simulações. O principal objetivo desta análise é o de determinar o grau de ajuste necessário a ser realizado por referência para obtermos o cancelamento ótimo. Este ajuste normalmente é realizado por um método de "trimming" disponível no processo utilizado. Assim é importante conhecer a faixa de ajuste necessário para determinar a viabilidade de construção do circuito que se baseie neste princípio.

A primeira simulação foi realizada mantendo-se constante todas as tensões e correntes de polarização e variando-se o processo através da mudança dos parâmetros para o modelo do transistor. Foram simulados para os transistores tipo N "weak", típico e "best" que representam os transistores de menor, típica e maior transcondutância.

Na figura 4.3-1 estão apresentados os valores assumidos por α , que é relação $(dV_t/dT)/(d\Delta V_t/dT)$, correspondentes aos valores "weak", "típico" e "best" dos parâmetros do modelo. Observamos para alfa um valor máximo de 5.65 com parâmetros para o transistor N:best e um valor mínimo de 5.36 com parâmetros para o transistor N:worst. Ambos com cancelamento do coeficiente térmico de V_{ref} em 30°C. Isto equivale a uma variação de aproximadamente $\pm 2.6\%$.

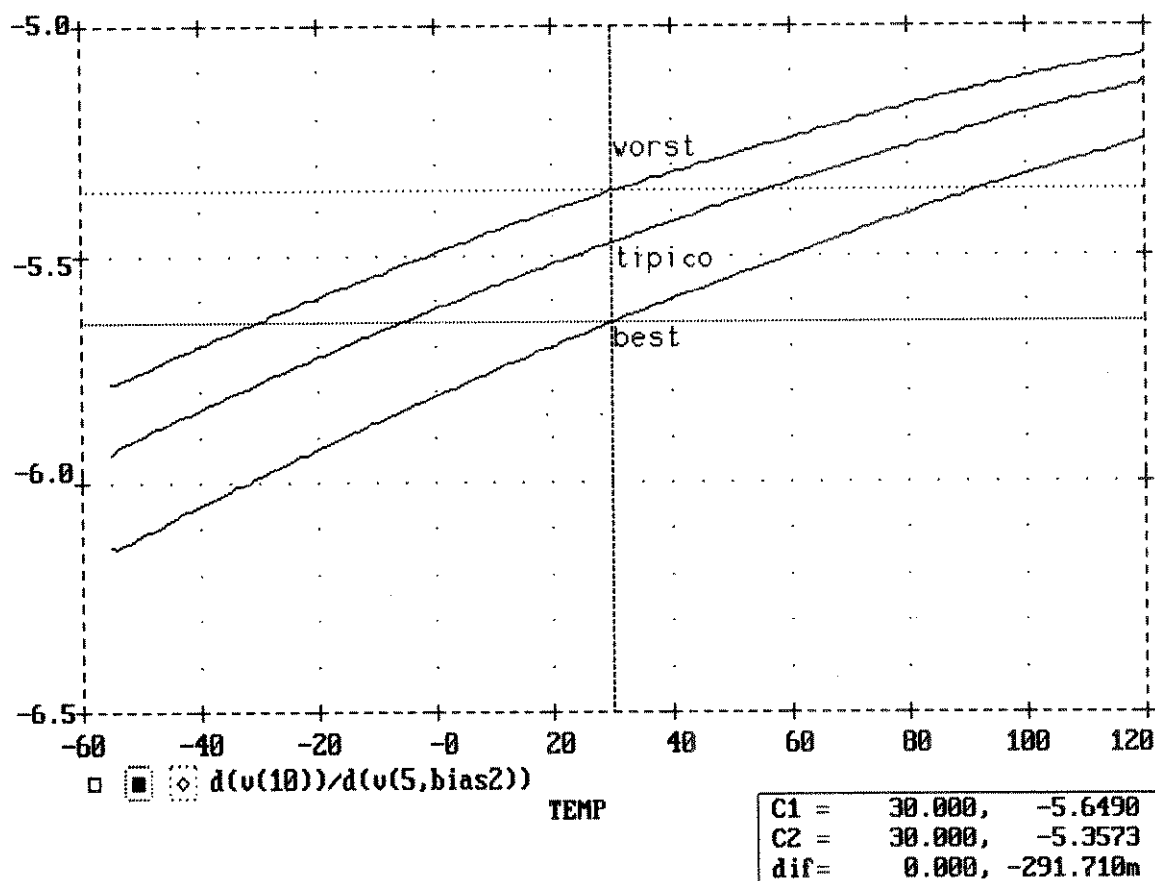


Figura 4.3-1 Relações de $(dV_t/dT)/(d\Delta V_t/dT)$ para os diferentes modelos

A segunda simulação foi realizada mantendo-se constante o processo e as correntes de polarização. Variamos então a tensão V_{sb} do transistor utilizado para gerar a tensão ΔV_I . Uma variação de $\pm 10\%$ na tensão foi fixada com simulações de 1.8, 2.0 e 2.2 volts de tensão V_{sb} .

Na figura 4.3-2 estão apresentados os valores assumidos por α , que é relação $(dV_I/dT)/(d\Delta V_I/dT)$, correspondentes às diferentes tensões de V_{bs} ($V_{bs} = -V_{sb}$). Assim observamos para α um valor máximo de 5.74 para $V_{bs} = -1.8V$ e um valor mínimo de 5.24 para $V_{bs} = -2.2V$. Ambos para um cancelamento do coeficiente térmico de V_{ref} em $30^\circ C$. Isto equivale a uma variação de aproximadamente $\pm 4.5\%$.

Uma terceira simulação foi realizada desta vez variando-se apenas as correntes de polarização. Foi introduzida uma variação de $\pm 10\%$ nas correntes de polarização dos transistores geradores de ΔV_I e no transistor gerador da tensão V_I .

Na figura 4.3-3 estão apresentados os valores assumidos por α , que é relação $(dV_I/dT)/(d\Delta V_I/dT)$, correspondentes às diferentes correntes de polarização. Assim observamos para α um valor máximo de 5.58 quando $I_{SS}=22\mu A$; $I_3=2.2\mu A$ e um valor mínimo de 5.36 quando $I_{SS}=18\mu A$; $I_3=1.8\mu A$. Ambos para um cancelamento do coeficiente térmico de V_{ref} em $30^\circ C$. Isto equivale a uma variação de aproximadamente $\pm 2\%$.

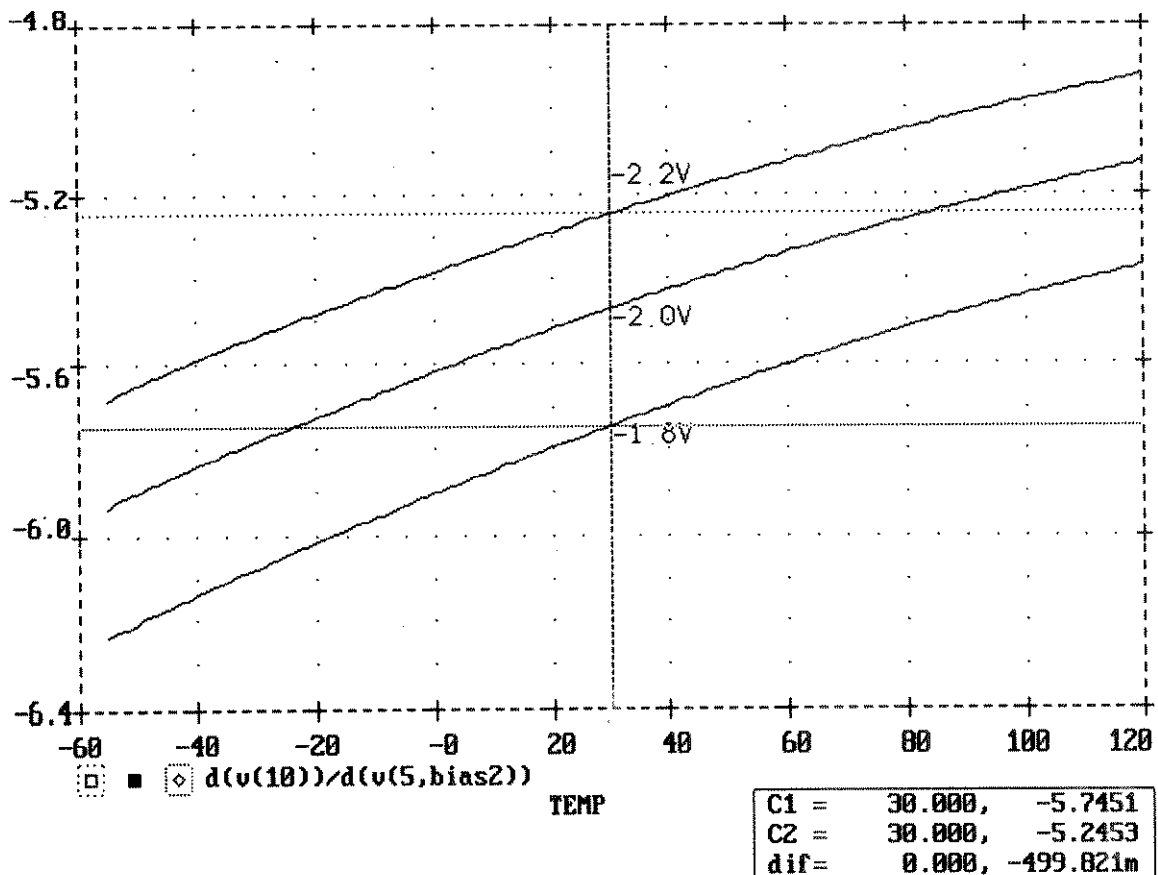


Figura 4.3-2 Relações de $(dV_I/dT)/(d\Delta V_I/dT)$ para os diferentes V_{bs} .

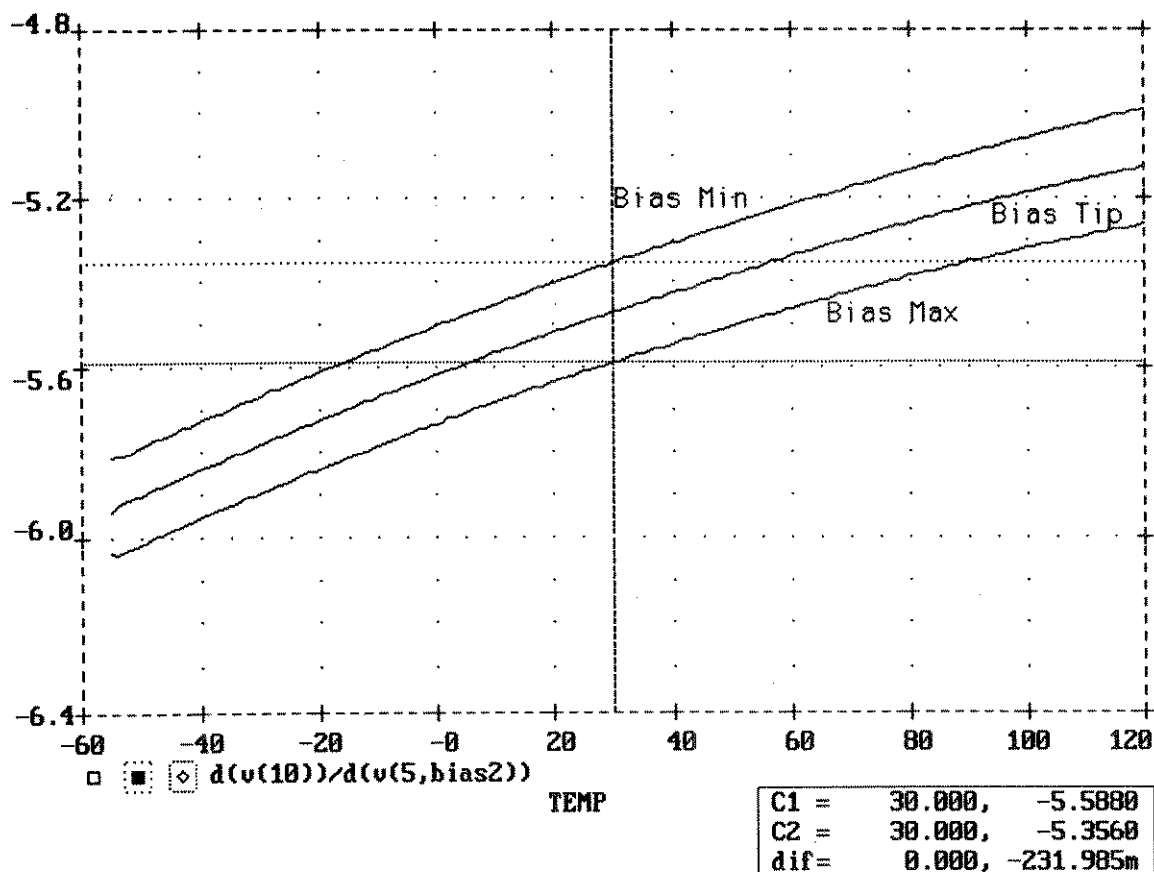


Figura 4.3-3 Relações de $(dV_t/dT)/(d\Delta V_t/dT)$ para as diferentes polarizações.

A soma simples dos efeitos leva a uma variação do ponto em que o coeficiente térmico é anulado de $\pm 9\%$. Uma variação desta ordem não inviabiliza a construção deste tipo de referência. Teríamos então de construir um ajuste por "trimming" com capacidade de correção do fator alfa nesta magnitude.

4.4-VARIAÇÃO DE VREF PARA ALFA ÓTIMO

Até agora fixamos a atenção no valor de alfa necessário para obtermos o cancelamento da variação da tensão de referência com a temperatura. Devemos entretanto conhecer também a variação do valor absoluto da tensão de referência com a variação dos parâmetros anteriormente analisados. Nos três casos anteriores simulados escolhemos as combinações de menor, maior e típico valor de alfa, apresentadas na tabela 4.4-1.

	DISPOSITIVO	VBS	IBIAS
ALFA MIN	WORST	-2.2V	18uA; 1.8uA
ALFA TIP	TIP	-2.0V	20uA; 2.0uA
ALFA MAX	BEST	-1.8V	22uA; 2.2uA

TABELA 4.4-1

Foram então simulados os três casos selecionados e determinados os valores ótimos de cancelamento da variação da tensão de referência com a temperatura. Os valores encontrados estão apresentados na figura 4.4-1.

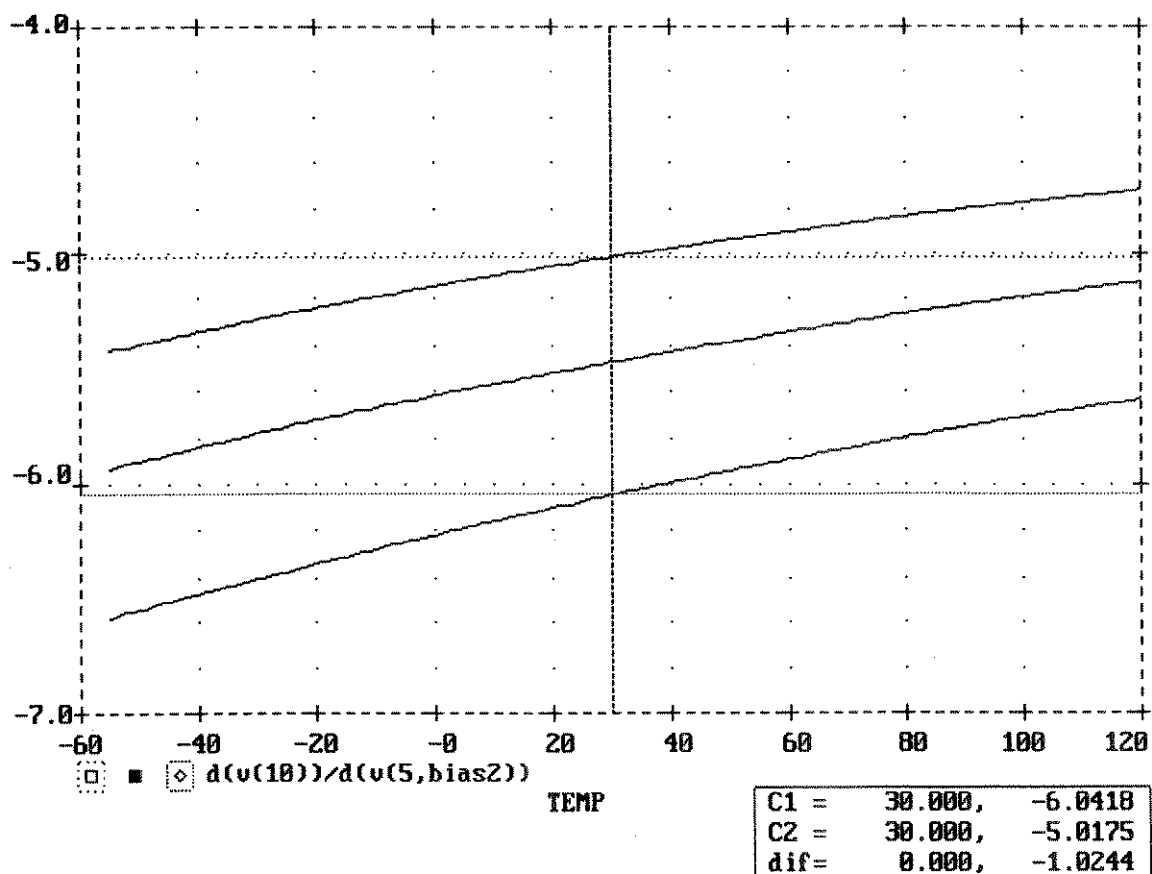


Figura 4.4-1 Relações máxima e mínima de $(dV_t/dT)/(d\Delta V_t/dT)$

Para os valores de alfa mínimo e máximo encontramos os valores da tensão de referência. Os valores encontrados estão apresentados na figura 4.4-2 e 4.4-3.

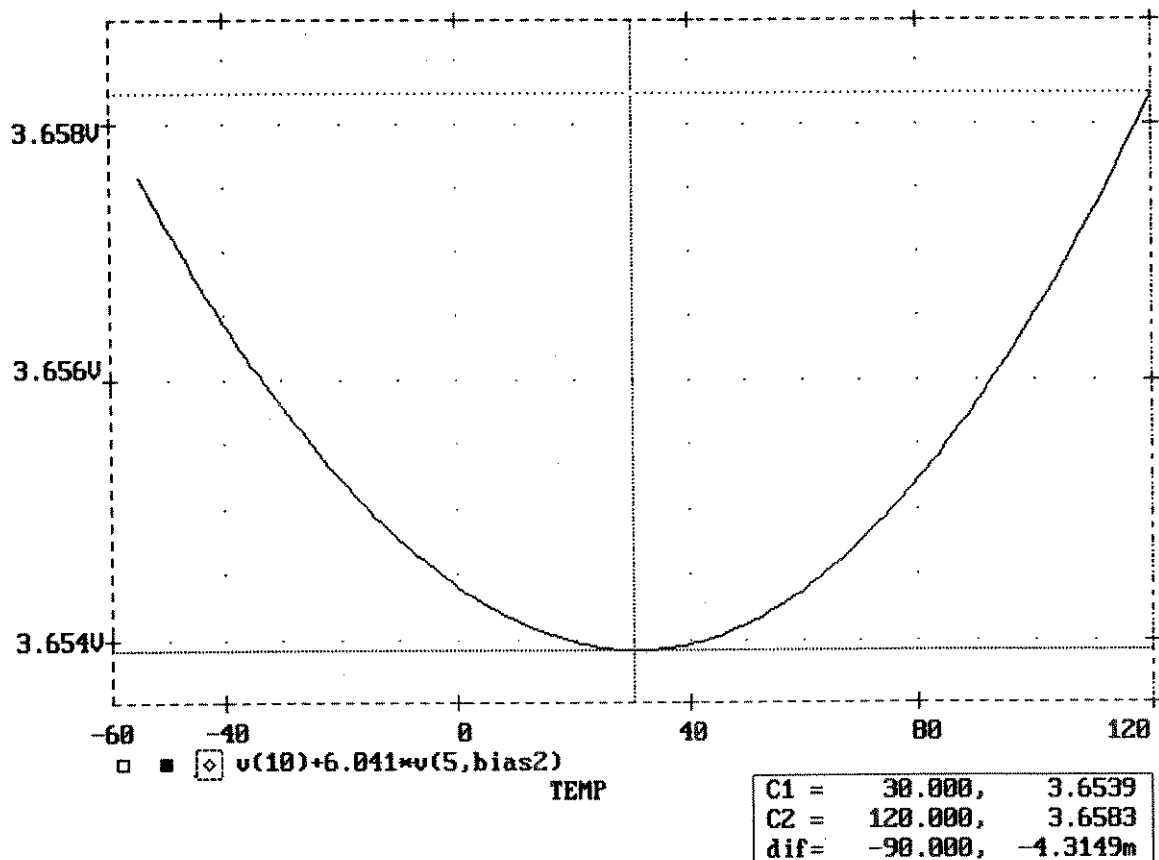


Figura 4.4-2 V_{ref} para relação máxima de $(dV_I/dT)/(d\Delta V_I/dT)$.

Podemos resumir os resultados na tabela 4.4-2 abaixo:

	$\alpha \text{ min} = 5.017$	$\alpha \text{ tip} = 5.469$	$\alpha \text{ max} = 6.041$
$V_{REF} = V_T + \alpha \Delta V_T$	4.72V	4.16V	3.65V
ΔV_{REF}	+13%	-	-12%

TABELA 4.4-2

Temos uma variação do ponto típico de $\pm 13\%$. Uma variação desta ordem não inviabiliza a construção deste tipo de referência. Teríamos então de permitir um ajuste fino com capacidade de correção do fator de ganho na tensão V_{ref} nesta magnitude.

Assim, com um ajuste em alfa e na tensão V_{ref} anulamos as variações de processo e polarização para obtemos a referência desejada.

Entretanto, existe um fator considerado que não se mantém estável na operação do circuito: a tensão V_{sb} . Esta tensão pode ser gerada a partir de um outro circuito de referência, mas neste caso estamos simplesmente transferindo o problema da referência para outro circuito. Para contornar esta situação, propomos que a tensão V_{sb} seja gerada a partir da própria tensão V_{ref} , criando assim uma realimentação.

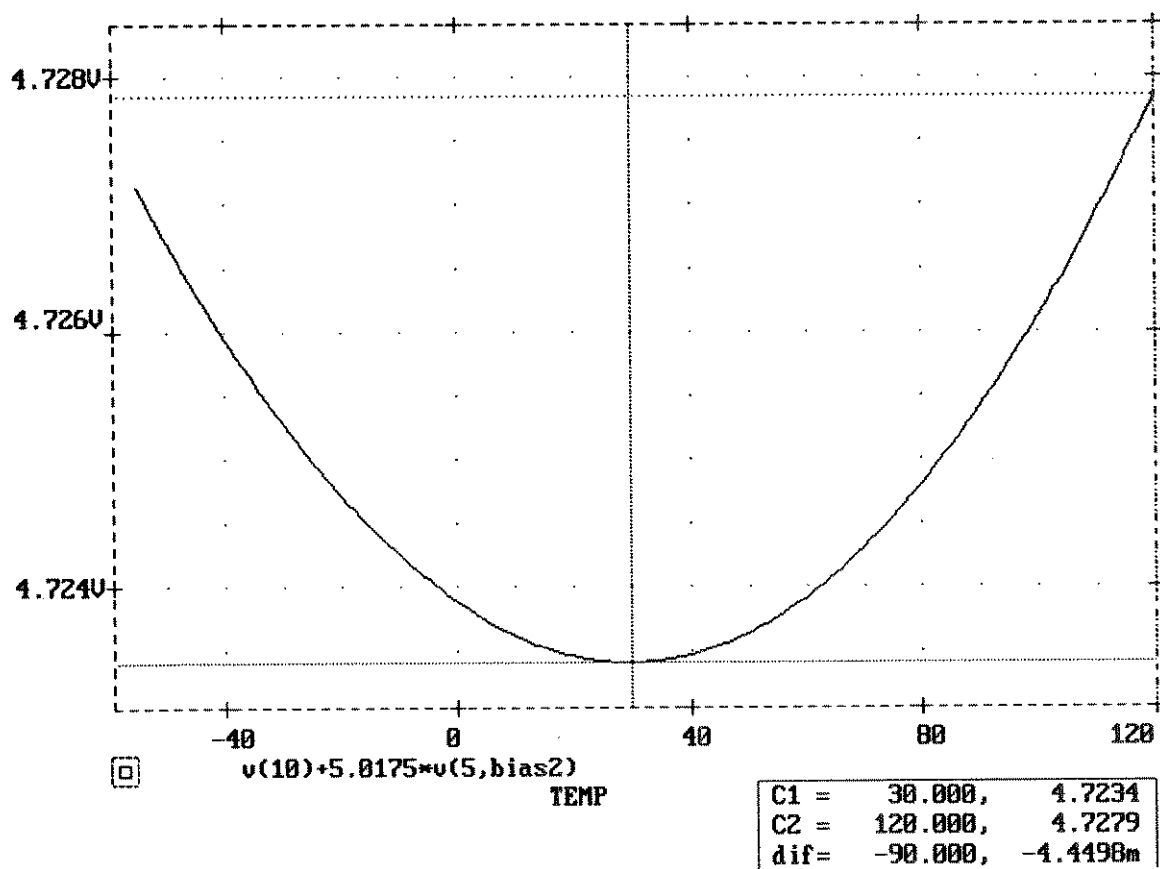


Figura 4.4-3 V_{ref} para relação mínima de $(dV_I/dT)/(d\Delta V_I/dT)$

5- PROPOSTA PARA UMA REFERÊNCIA DE TENSÃO MOS

O diagrama esquemático da Figura 5-1 representa uma possível implementação de uma fonte de referência que utiliza o princípio de compensação térmica apresentado. Não se trata **ainda** de um circuito, mas de um sistema idealizado que realiza a combinação linear de V_t e ΔV_t para produzir a tensão de referência desejada, ou seja:

$$\begin{aligned} V_{ref} &= V_{sb_2} = V_s - V_{b_2} \\ &= m(V_t + \alpha \Delta V_t) \end{aligned} \quad (5-1)$$

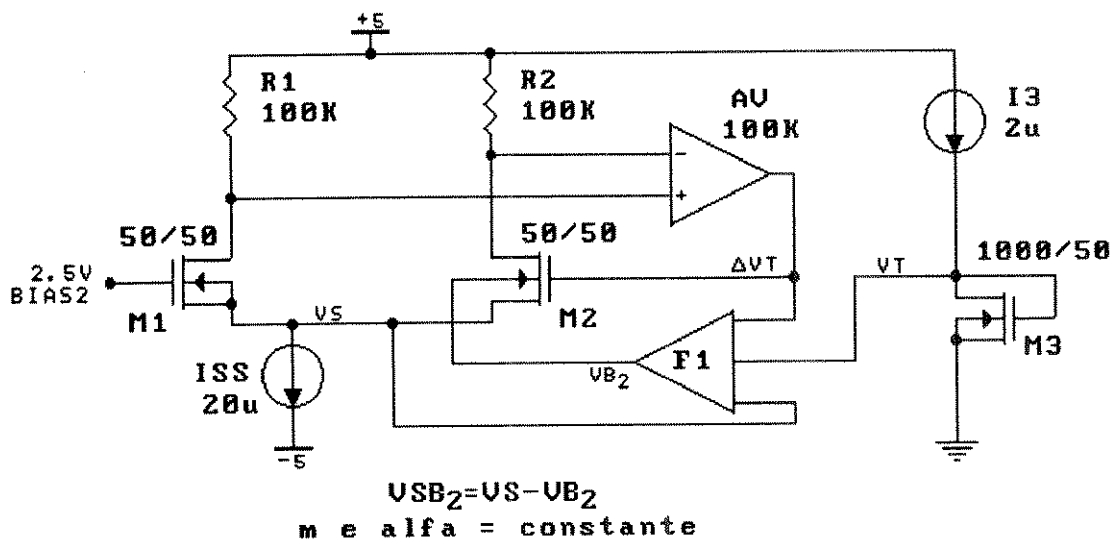


Figura 5-1

Neste caso a tensão V_{sb} de M2 foi criada através do bloco gerador de função F1. Na saída de F1 temos a tensão V_{b_2} que referenciada a V_s obtém V_{sb_2} como apresentada pela expressão 5-1.

As constantes "m" e "alfa" devem ser ajustadas em busca de seus valores ótimos após suas determinações: Alfa será determinada impondo-se o cancelamento do coeficiente térmico de V_{sb} e "m" para obtenção do valor absoluto desejado de V_{sb} .

Podemos compreender o equilíbrio obtido por esta auto-polarização observando o sistema realimentado da figura 5-2.

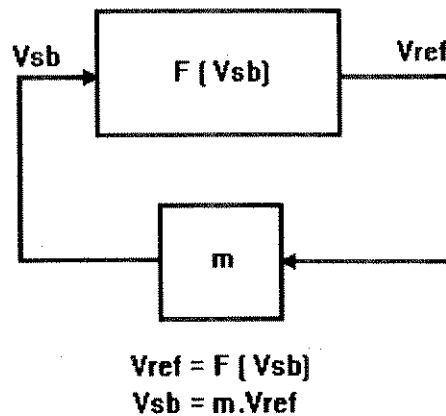


Figura 5-2 Diagrama em blocos do circuito realimentado

Temos nesta figura o sistema representado em dois blocos: um bloco principal responsável pela geração de uma tensão V_{ref} , função de V_{sb} , e um outro bloco que gera a tensão V_{sb} , função da tensão V_{ref} . Para determinar qual ou quais os pontos de equilíbrio para este sistema traçamos as curvas que descrevem a relação de transferência para ambos os blocos.

Para o primeiro bloco que gera a tensão V_{ref} como uma função de V_{sb} faremos uso do simulador elétrico para determinar a curva $V_{ref} = V_{gs3} + \alpha [V_{gs2}(V_{sb}) - V_{gs1}]$. E para o segundo bloco que gera a tensão V_{sb} em função de V_{ref} utilizaremos o mesmo gráfico com a curva de $V_{sb} = m \cdot V_{ref}$.

Para tanto iniciamos com dispositivos e polarizações típicas. Assim conforme dados da tabela 4.4-2 temos: $\alpha = 5,4695$ e $V_{ref} = 4,1611V$. O valor de "m" para V_{sb} de 2 volts será:

$$V_{sb} = m(V_t + \alpha \Delta V_t)$$

$$2 = m(4,1611)$$

$$\therefore m = 0,4806$$

As curvas obtidas estão na figura 5-3. Foram realizadas três simulações de $V_{ref} = F(V_{sb})$ para três diferentes temperaturas: $-55^{\circ}C$, $27^{\circ}C$ e $120^{\circ}C$. Observamos que para um valor de "m" fixo existe apenas um único ponto de equilíbrio para o circuito. Isto prova que o circuito realimentado é *estável* e apresenta um *único ponto* de estabilidade que será dependente do ajuste realizado através da constante "m" de realimentação de V_{ref} para a criação de V_{sb} .

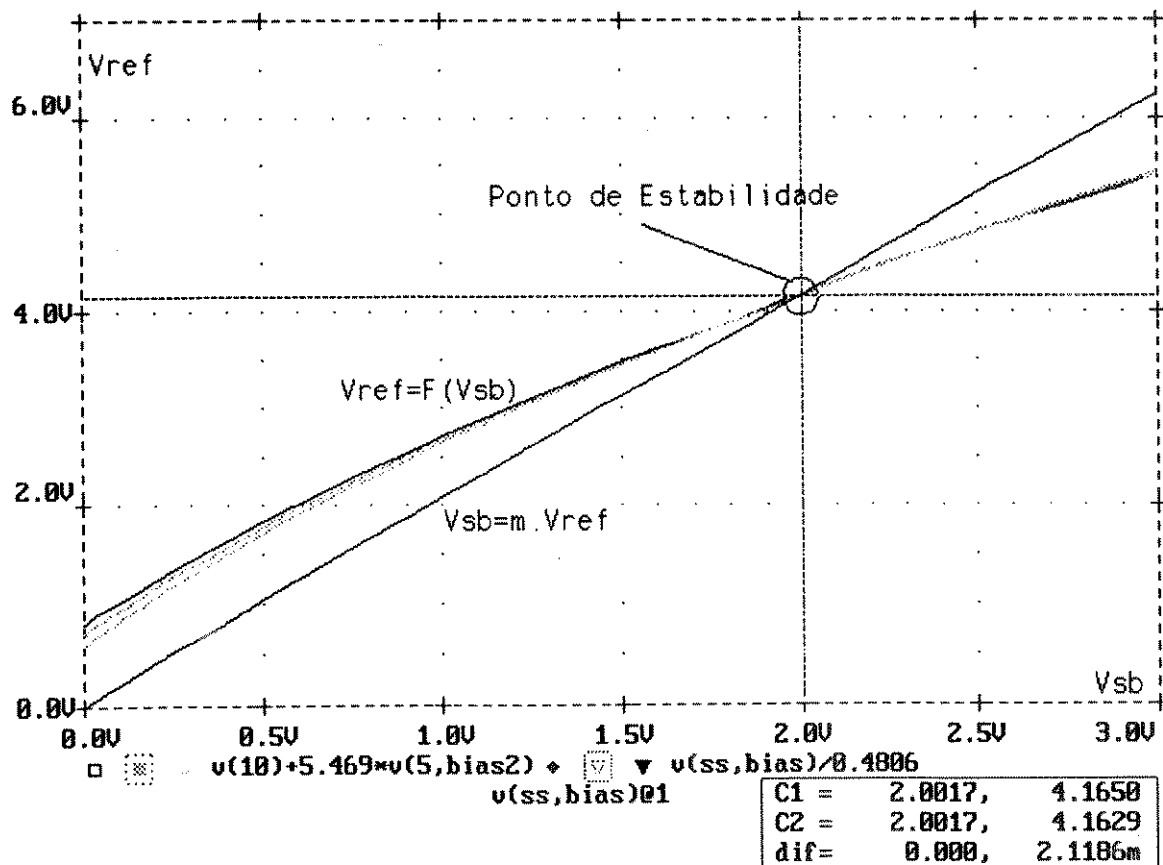


Figura 5-3

Uma nova simulação foi realizada para obtermos os valores de "alfa" ótimos para os casos de transistor modelo "best" com polarização máxima e transistor "worst" com polarização mínima. Em ambas as simulações foi mantido o valor de V_{sb} fixo de 2 volts. Desta forma conseguimos os valores mínimos e máximos de "alfa". Como consequência determinamos também os valores de "m" para estes casos. Os valores de "alfa" e "m" estão apresentados a seguir:

- N WORST, BIAS com $I_{ss}=18\mu A$ $I_3=1,8\mu A$: "alfa"min = 5,2306

$$V_{sb} = m(V_t + \alpha \Delta V_t)$$

$$2 = m(4,6012)$$

$$\therefore m = 0,4346$$

- N BEST, BIAS com $I_{ss}=22\mu A$ $I_3=2,0\mu A$: "alfa" max = 5,7575

$$V_{sb} = m(V_t + \alpha \Delta V_t)$$

$$2 = m(3,7640)$$

$$\therefore m = 0,5313$$

Os resultados das simulações de todos os casos para o circuito completo realimentado estão apresentados na figura 5-4. Nestas curvas são apresentadas as tensões de V_{bs} ($V_{bs} = -V_{sb}$) realimentadas em cada um dos casos acima selecionados.

A própria tensão V_{bs} criada para realimentação poderá então ser então utilizada como uma referência de tensão. Desta forma podemos verificar o coeficiente térmico da referência com base nesta tensão V_{bs} .

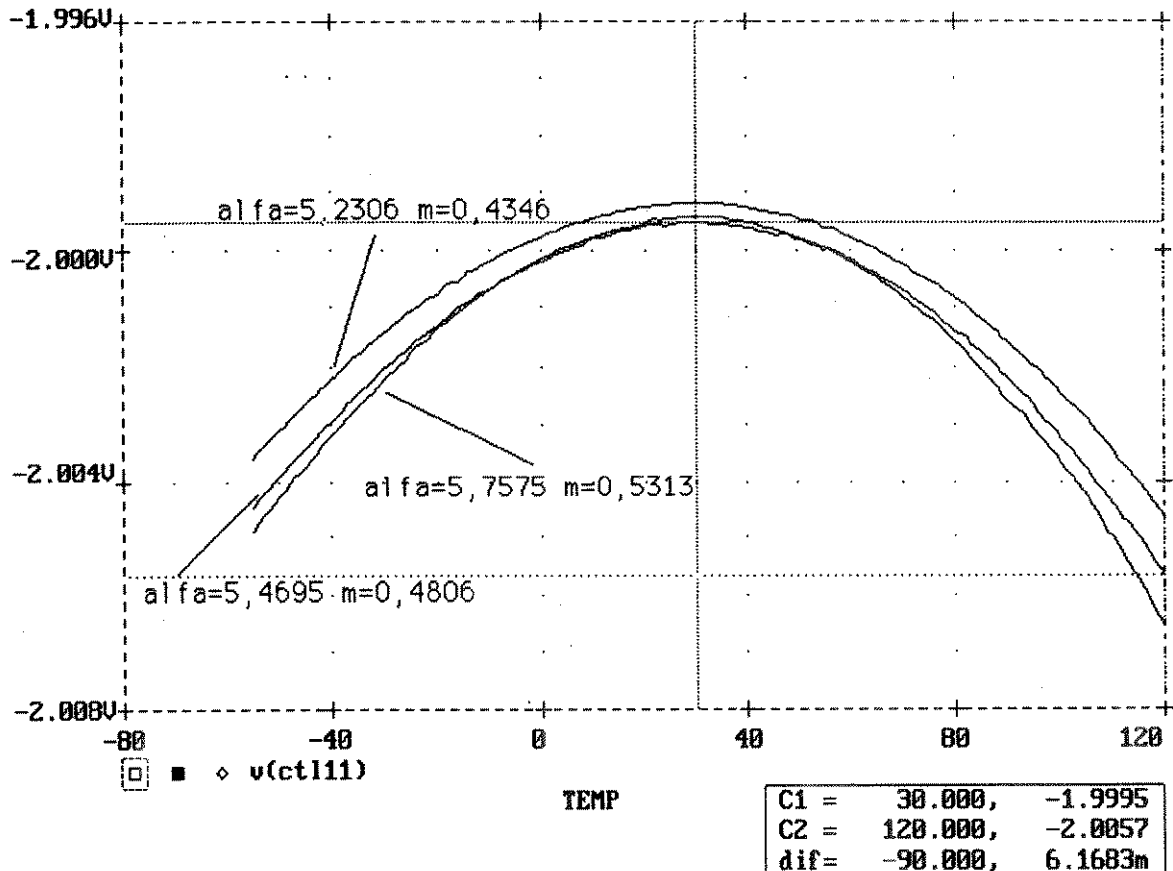


Figura 5-4

Existem pequenas diferenças entre as três simulações, sendo assim vamos apenas observar o resultado para o caso típico.

Tensão Máxima.....2,0057 V

Tensão Mínima.....1,9995 V $\therefore$ Tensão Nominal.....2,00 V

$\Delta(\text{Max-Min})$6,17mV

O coeficiente térmico em ppm/grau para a faixa de -55°C @ 120°C será:

$$CT = \frac{\Delta(\text{Max} - \text{Min})}{V_{nom} \cdot \Delta T} \cdot 10^6 = \frac{6,17 \cdot 10^{-3}}{2,00 \cdot 175} \cdot 10^6$$

$$= 17,6 \text{ ppm}/^{\circ}\text{C}$$

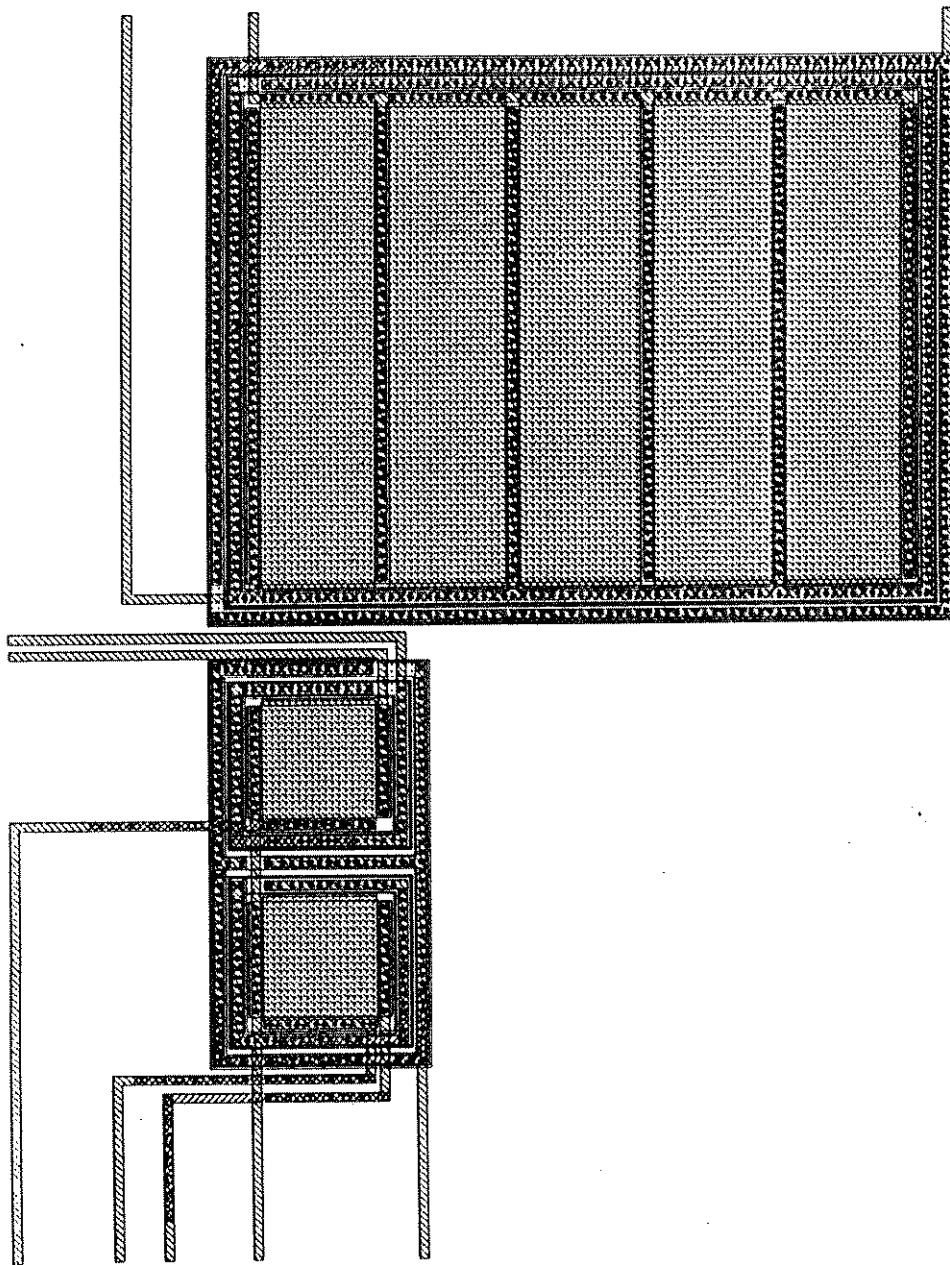
LIMITAÇÕES

Apesar deste sistema ainda não se tratar de um circuito, podemos estabelecer algumas limitações em sua operação.

- Tensão de Offset do Amplificador Operacional.
- Variação da corrente de polarização do transistor M3.
- Estabilidade térmica e elétrica do ponto de operação obtido pela realimentação.
- Tensão de referência flutuante. $V_{ref} = V_{sb}$ (M2)

6- DESENHO ESTRUTURA DE TESTE

Para a verificação prática da operação desta nova forma de referência de tensão para processos MOS foi criada uma estrutura de teste que contém apenas os três transistores utilizados pela referência. Foi utilizado um processo N-Well do PMU-10 que permite apenas o uso de transistores P com o poço livre para conexão. Esta opção foi adotada por ser o único processo disponível no período do desenvolvimento deste trabalho. Assim o circuito foi modificado para uso de transistores P e não N como apresentado em todo o desenvolvimento teórico. Isto em nada impede a análise da operação básica desta forma de referência. Na figura abaixo está apresentado o layout da estrutura desenhada.



Layout da Estrutura de Teste

7- CONCLUSÕES

Neste trabalho foi realizada uma análise cuidadosa do comportamento térmico da tensão de "threshold" de um transistor NMOS e do efeito sobre a sensibilidade de V_t a temperatura, variando-se a tensão de corpo.

A análise mostrou que o decréscimo da tensão V_t , com o aumento da temperatura, pode ser compensado pela tensão diferença entre os V_t 's de dois outros transistores que estão sujeitos à diferentes tensões V_{sb} , evidenciando assim, que o efeito de corpo pode ser utilizado para estabelecer uma tensão de comportamento térmico previsível.

Simulações em SPICE foram realizadas, utilizando-se modelos (Nível-3) de transistores de uma Foundry acessível, e comprovaram que uma combinação linear de V_t e ΔV_t de fato se constitui uma técnica viável para implementar fontes de referência onde são utilizados somente transistores MOS, operando na região de saturação.

Há evidências de que o princípio de compensação térmica apresentado, devidamente aplicado, permite a realização de fontes de referência que apresentam coeficientes térmicos da ordem de uma ou duas dezenas de ppm na faixa militar de temperatura.

Os resultados deste trabalho constituem o embasamento teórico para o projeto de fontes de referência que estabelecemos como próxima etapa.

REFERÊNCIAS

- [1] R. J. Widlar, "New developments in IC voltage regulators", IEEE J. Solid State Circuits, vol SC-6, pp 2-7, Feb 1971.
- [2] A. P. Brokaw, "A simple three-terminal bandgap reference", IEEE J. Solid State Circuits, vol SC-9, pp 288-393, Dec 1974.
- [3] R. A. Blaushild, P. A. Tucci, R. S. Muller, R. G. Meyer, "A new NMOS temperature-stable voltage reference", IEEE J. Solid State Circuits, vol SC-13, pp 767-774, Dec 1978.
- [4] Y. P. Tsividis, R. W. Ulmer, "A CMOS voltage reference", IEEE J. Solid State Circuits, vol SC-13, pp 774-778, Dec 1978.
- [5] E. A. Vittoz, O. Neyroud, "A low voltage CMOS bandgap reference", IEEE J. Solid State Circuits, vol SC-14, pp 573-577, Jun 1979.
- [6] H. J. Oguey, B. Gerber, "MOS voltage reference based on polysilicon gate work function difference", IEEE J. Solid State Circuits, vol SC-15, pp 264-269, Jun 1980.
- [7] B. S. Song, P. R. Gray, "A precision curvature-compensated CMOS bandgap reference", IEEE J. Solid State Circuits, vol SC-18, pp 634-643, Dec 1983.
- [8] M. G. R. Degrauwe, O. N. Leuthold, E. A. Vittoz, H. J. Oguey, A. Descombes, "CMOS voltage reference using lateral bipolar transistors", IEEE J. Solid State Circuits, vol SC-20, pp 1151-1157, Dec 1985.
- [9] M. Ferro, F. Salerno, R. Castello, "A floating CMOS bandgap voltage reference for differential applications", IEEE J. Solid State Circuits, vol SC-24, pp 690-697, Jun 1989.
- [10] G. Nicollini, D. Senderowicz, "A CMOS bandgap reference for differential signal processing", IEEE J. Solid State Circuits, vol SC-26, pp 41-50, Jan 1991.
- [11] S. M. Sze, Physics of Semiconductor Devices. New York: Willey-Interscience, 1969, ch 2.
- [12] R. M. Swanson and J. D. Meindl, "Ion-implanted complementary MOS transistor in low-voltage circuits", IEEE J. Solid State Circuits, vol SC-7, pp 146-153, Apr 1972.
- [13] E. Vittoz, "MOS transistors operated in the lateral mode and their application in CMOS technology", IEEE J. Solid State Circuits, vol SC-18, pp 273-279, Jun 1983.
- [14] L. Vadasz and A. S. Grove, "Temperature Dependence of MOS Transistors Characteristics Below Saturation", IEEE Trans. on Electron. Devices, vol ED-13, No 12, pp 863-867, Dec 1966.

-
- [15] Y. P. Tsividis, Operation and Modelling of the MOS Transistor, McGraw-Hill, 1987.
 - [16] P. Antognetti and G. Massobrio, Semiconductor Device Modeling with SPICE, McGraw-Hill, 1988.
 - [17] F. J. Morin and J. P. Maita, "Electrical Properties of Silicon Containing Arsenic and Boron", Phys. Rev., vol. 96, pp. 28-35, October 1954.
 - [18] C. D. Thurmond, "The Standard Thermodynamic Functions for the Formation of Electrons and Holes in Ge, Si, GaAs, and GaP", J. Electrochem. Soc: Solid-State Science and Technology, vol. 122, pp. 1133-1141, August 1975.
 - [19] Y. P. Varshni, "Temperature Dependence of the Energy Gap in Semiconductors", Physica 34, pp. 149-154, 1967.
 - [20] G. G. Macfarlane, T. P. McLean, J. E. Quarrington and V. Roberts, "Fine Structure in the Absorption-Edge Spectrum of Si", Phys. Review, vol. III, num. 5, pp. 1245-1254, September 1958.