

NOVA TÉCNICA DE CONVERSÃO ANALÓGICA-

DIGITAL NÃO-LINEAR

OSÉAS VALENTE DE AVILEZ FILHO

*Campinas, 24/07/86*

*Consideramos o texto como  
completo e aprovado*

*Antônio L. F. R.*

Oséas Valente de Avilez Filho

Engenheiro Eletricista, Modalidade Eletrônica - UnB-Brasília 1974

Mestre em Engenharia Elétrica - FEC/UNICAMP - Campinas 1978

NOVA TÉCNICA DE CONVERSÃO ANALÓGICA-  
DIGITAL NÃO-LINEAR

Tese apresentada à Faculdade de Engenharia  
de Campinas como requisito parcial para a  
obtenção do título de Doutor em Engenharia  
Elétrica.

Orientador: Prof. Dr. Alberto Martins Jorge

UNIVERSIDADE ESTADUAL DE CAMPINAS  
FACULDADE DE ENGENHARIA DE CAMPINAS  
DEPARTAMENTO DE ENGENHARIA ELÉTRICA  
SETOR DE ELETRÔNICA E MICROELETRÔNICA  
LABORATÓRIO DE ELETRÔNICA E DISPOSITIVOS-LED  
JULHO DE 1986

**U N I C A M P**  
BIBLIOTECA CENTRAL

Aos funcionários e pesquisadores do LED;

a outros que, com seu trabalho ou sua amizade, possibilitaram a realização desta tese;

aos amigos que participam da luta cotidiana por uma universidade melhor, mais produtiva, e democrática;

e em especial às pessoas:

Martins, Kretly, José Antonio, Horta, Corinna, Reis,  
Elnatan, Wilmar, Marilda, Peter, Braga, Mário, Mariano,  
Mammana, Irene, Paulina.

nossos mais sinceros votos de gratidão e reconhecimento.

.Este trabalho contou com apoio financeiro das seguintes institui-  
ções:

FINEP

TELEBRÁS

## RESUMO

Neste trabalho apresentamos uma nova técnica de conversão A/D não linear, aplicável a conversores do tipo dupla rampa. O trabalho envolve a generalização da técnica, um estudo particular para linearização de funções polinomiais e o projeto e construção de um conversor. Os resultados obtidos indicam grandes possibilidades de aplicação do conversor desenvolvido na confecção de equipamentos de medida e apontam para a viabilidade de se incorporar as técnicas utilizadas em circuitos integrados com tecnologia MOS.

## ABSTRACT

A new technique for obtaining nonlinear A/D conversion with conventional dual-slope converter is presented. The work includes the generalization of the conversion method, a particular study for linearization of polynomial functions, and the realization of a practical converter.

The results showed that the new converter can be largely used in measurement equipment, and the technique can be applied in the design of MOS monolithic A/D converters.

## ÍNDICE

## Introdução

## Capítulo I - Conversor A/D Dupla Rampa

## 1.1 - Princípios de Funcionamento

## 1.2 - Características Principais e Limitações

## Capítulo II - Nova Técnica de Conversão A/D Não-Linear

## 2.1 - Princípio de Funcionamento

## 2.2 - Extensão da Conversão Dupla-Rampa a Conversores Não-Lineares

2.3 - Requisitos de  $V_E(X)$  e Interpretação Gráfica2.4 - Generalização - Conversão  $f(X) \rightarrow g(X)$ 

## 2.5 - Geração da Referência Variante

## Capítulo III - Aplicação a Funções Polinomiais

## 3.1 - Linearização de Funções Polinomiais

3.2 - Geração de  $V_R(t)$  com Integradores Chaveados

## 3.3 - Análise de Erros

## Capítulo IV - Projeto e Construção de um Conversor Não-Linear

## 4.1 - Parâmetros Iniciais e Escolha da Função a Linearizar

## 4.2 - O Conversor Dupla-Rampa

## 4.3 - Circuitos do Conversor Não-Linear

## 4.4 - Medidas e Avaliação

## Capítulo V - Conclusão

## Apêndice A - Referência Bibliográfica

## Apêndice B - Dados do Conversor ICL 7107

## Introdução

Com a crescente utilização de equipamentos eletrônicos para racionalizar ou ampliar as possibilidades de atividade humana, em quase todas as suas áreas, cresce também o interesse em desenvolver os mecanismos de "tradução", para a linguagem eletrônica, de informações a serem transmitidas ou processadas. Assim, dispomos hoje de um conjunto enorme de transdutores, que transformam a informação presente em sistemas físicos ou biológicos em sinais elétricos para processamento em sistemas eletrônicos. Desta forma, informações da mais variada natureza, como temperatura, pressão, intensidade luminosa, nível, velocidade, som, concentração química, radiatividade, etc., podem ser utilizadas por sistemas eletrônicos que visam desde sua transmissão até sua utilização em sofisticados sistemas de controle. Convém ressaltar que, na maioria dos casos, a informação proveniente destes transdutores se apresenta na forma de sinais elétricos analógicos, ou seja, assumem valores em intervalos contínuos dos números reais.

Com o desenvolvimento recente da Eletrônica, através da Microeletrônica, vem se mostrando cada vez mais conveniente o processamento digital da informação, pelas facilidades que oferece do ponto de vista de armazenamento, confiabilidade e custo, como também das possibilidades de aplicação de novas técnicas de tratamento de sinais. Nos processadores digitais modernos, embora a informação continue sendo de natureza elétrica, as grandezas são representadas através de um código numérico, em geral com dois símbolos (0 e 1), e passam a assumir valores em intervalos dos números inteiros. É a informação digitalizada, que fez surgir um tipo novo (e amplamente pesquisado) de circuito eletrônico: o conversor analógico digital.

O nosso trabalho situa-se no campo dos conversores analógicos-digitais (A/D), e sua aplicação pode ser facilmente compreendida. Ocorre que boa parte dos sinais elétricos provenientes de transdutores elétricos guardam relações não-lineares com as grandezas que representam, ou seja, os gráficos que exprimem estas relações nem sempre são segmentos de retas. Assim, um sinal elétrico proveniente de um sensor (de temperatura, por exemplo) raramente se relaciona linearmente com a grandeza que representa. Daí surgirem métodos de linearização de sinais elétricos, que utilizam princípios os mais diversos. Uma técnica clássica de linearizador é a que se utiliza de componentes não lineares (como diodos ou transistores) em circuitos que "compensam" a não-linearidade do sinal, seguidos de conversores A/D quando se deseja digitalizar a informação. Outras técnicas se baseiam na linearização de sinais já na forma digital, e vão desde a simples consulta de tabelas armazenadas em memórias até a implementação de algoritmos numéricos, em processadores inteligentes.

Uma forma um pouco menos explorada, talvez por falta de técnicas de uso geral, consiste em projetar conversores A/D cuja relação de conversão possui, intrinsecamente, as não-linearidades desejadas. Tal é o caso dos conversores utilizados para "compressão" de sinais em sistemas de comunicação.

O trabalho que descreveremos aqui constitui uma proposta de generalização da técnica de conversão analógica-digital dupla-rampa. Na técnica de conversão descrita, a relação entre o sinal analógico de entrada e o sinal digital de saída, podendo ser não-linear, permite que as operações de linearização e digitalização possam ser realizadas numa única etapa. Como veremos também, o conversor desenvolvido permite outros tipos de aplicação, cuja exploração mais detalhada transcende os limites deste trabalho. Além da análise teórica da técnica desenvolvida, construímos um equipamento nela baseado, e investigamos aspectos da integrabilidade do circuito utilizado. Do ponto de vista de sua inserção no amplo espectro da Eletrônica por tanto, este trabalho poderia ser classificado como na interface

entre a Instrumentação Eletrônica e a Microeletrônica, que ten  
dem cada vez mais a se interpenetrar, pelo desenvolvimento ace  
lerado de novas tecnologias de integração de circuitos e sistema  
s.

## CAPÍTULO I

## CONVERSOR A/D DUPLA-RAMPA

Introdução

Inúmeras são as técnicas de conversão analógico-digital utilizadas atualmente, cada uma delas apresentando características que as tornam mais ou menos adequadas a um dado tipo de aplicação [1].

De um modo geral, podemos dizer que um compromisso básico se estabelece entre a resolução (número de bits) e o tempo de conversão (velocidade). Assim, conversores destinados a medidas com alta resolução, são em geral mais lentos do que seus equivalentes com menor número de "bits". Este é o caso dos conversores baseados em carga e descarga de capacitores, como o conversor dupla-rampa e seus derivados (rampa tripla, quádrupla, etc) [1]. Amplamente utilizados em instrumentação eletrônica de precisão, estes conversores, apesar de realizarem um pequeno número de conversões por segundo, permitem, por outro lado, alta precisão e alta resolução na conversão de sinais de muito baixa frequência.

Utilizado como base do conversor analógico-digital não linear desenvolvido e, apesar de amplamente conhecido [1], o conversor dupla-rampa será descrito sucintamente neste primeiro capítulo, tanto para melhor entendimento do trabalho, como para estabelecer a notação adequada.

1.1 Princípio de Funcionamento

O conversor dupla-rampa realiza a conversão analógico-digital de uma tensão ( $V_E$ ) aplicada a sua entrada, através da comparação deste sinal com uma tensão de referência ( $V_R$ ) que, como padrão interno, é responsável pelo grau de acuidade da medida. Neste tipo de conversor, como teremos oportunidade de ver com maiores detalhes, realiza-se uma medida indireta da tensão de entrada através da relação de intervalos de carga e descarga de um capacitor.

A figura 1.1 ilustra o funcionamento do conversor du pla-rampa a nível de blocos , e servirá para descrever um ciclo completo de conversão, que normalmente é repetido entre duas a cem vezes por segundo.

Para efeito da análise que se segue, os valores da ten são de entrada  $V_E$ , bem como da tensão de referência  $V_R$ , são admi tidos invariáveis durante o intervalo de conversão.

A unidade lógica mostrada na figura 1.1 é composta ba sicamente de um contador lógico e de circuitos digitais para con trole da chave CH1, além de decodificadores para ap resentarem, através do "display", o resultado da conversão. Com ajuda do dia grama de tempo, mostrado na figura 1.2, podemos entender com fa cilidade o funcionamento do conversor.

O ciclo de conversão mostrado na figura 1.2 repete-se periodicamente, e inicia-se com o conteúdo do contador igual a zero. Por conveniência, o instante  $t = 0$  foi escolhido no meio do ciclo, quando o sinal aplicado à entrada do integrador muda de  $V_E$  para  $V_R$ , e quando o conteúdo do contador cíclico, depois de  $N$  períodos do relógio, volta a ser zero.

Tomemos uma tensão de entrada  $V_E$  positiva, ligada no instante  $t = -t_E$  à entrada do integrador, cuja saída  $V_C (-t_E) = 0$ . No intervalo de tempo  $[-t_E, 0]$  teremos:

$$V_C(t) = - \frac{1}{\tau_I} \int_{-t_E}^t V_E d\tau = \frac{-V_E \cdot \tau}{\tau_I} \bigg|_{-t_E}^t \quad (1.1)$$

onde assumimos um integrador inversor com constante de tempo  $\tau_I$ , normalmente obtida de um produto resistência x capacitância (RC). A equação 1.1 descreve portanto a rampa mostrada na figura 1.2 no intervalo entre  $t = -t_E$  e  $t = 0$ . Teremos, portanto, no instan te  $t = 0$ , uma carga armazenada no integrador, de modo que sua tensão de saída  $V_C$  será igual a:

$$V_C(0) = \frac{-V_E \cdot t_E}{\tau_I} \quad (1.2)$$

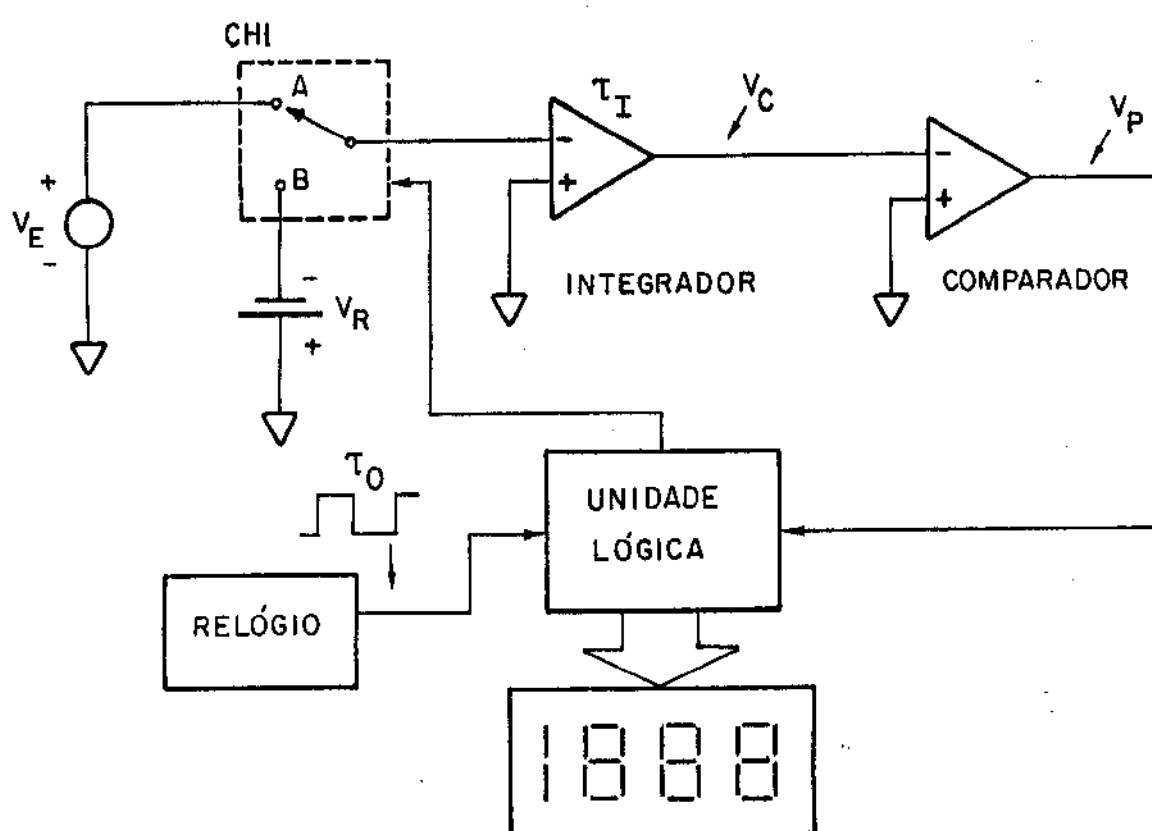


Figura 1.1 - Diagrama funcional do conversor dupla-rampa.

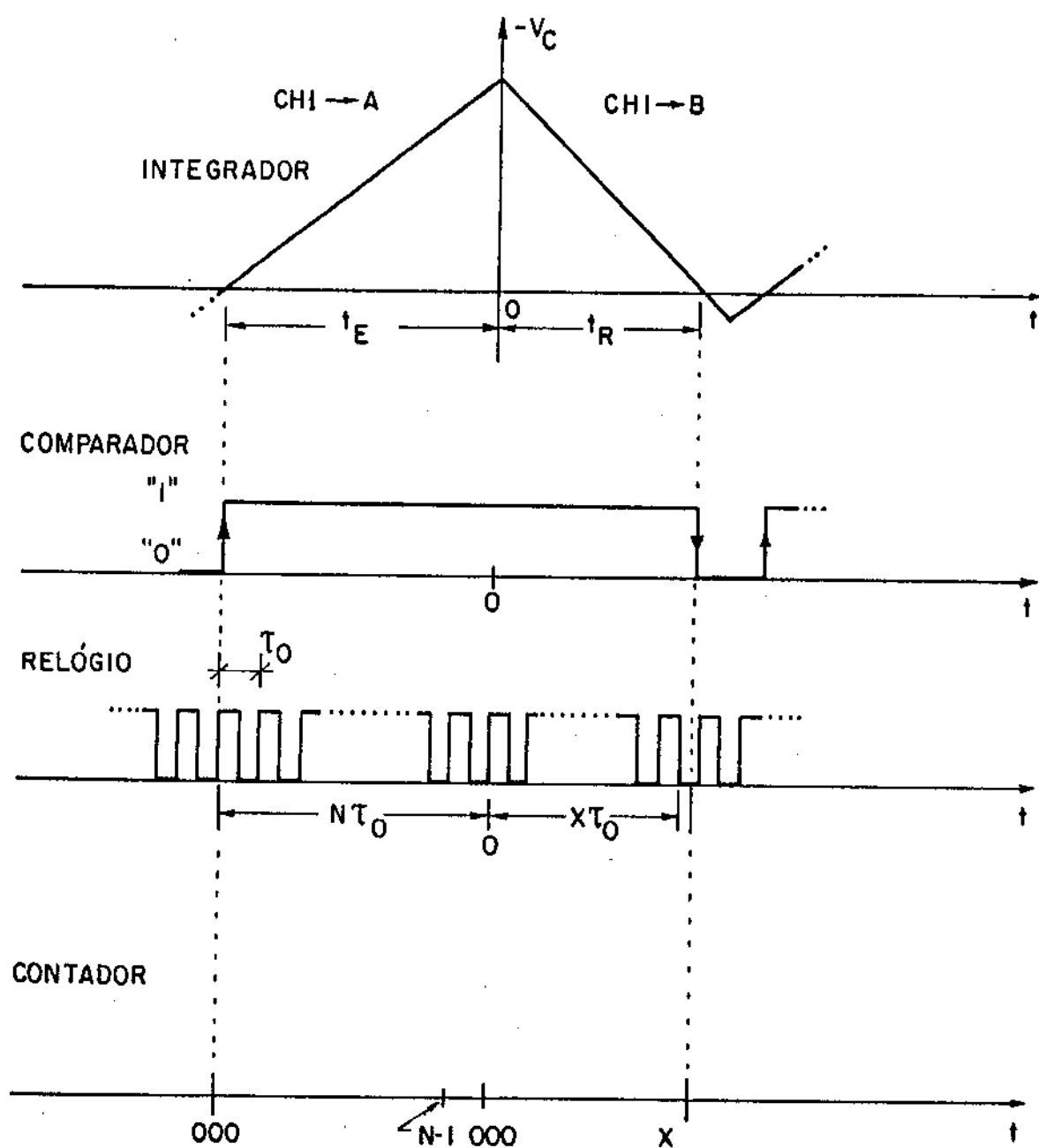


Figura 1.2 - Diagrama de tempos do conversor dupla-rampa.

Como podemos perceber o tempo  $t_E$ , durante o qual o sinal de entrada  $V_E$  faz com que a saída do integrador varie linearmente de  $V_C = 0$  até o valor  $V_C(0)$ , dado por (1.2), é fixado previamente, e corresponde a um número inteiro ( $N$ ) de períodos do relógio utilizado como base de tempo, de modo que  $t_E = N \cdot \tau_0$ . Normalmente, e como faremos neste exemplo, o número  $N$  corresponde ao valor máximo de contagens do contador cíclico, que será também o maior resultado possível de uma conversão, ou ainda, o fundo de escala do conversor.

A partir do instante  $t = 0$  (fig. 1.2), a chave CH1 passa para a posição B (fig. 1.1), e a tensão de referência é ligada à entrada do integrador. Como esta tensão  $V_R$  possui polaridade oposta a do sinal  $V_E$ , a saída do integrador variará no sentido oposto, também linearmente, até cruzar o zero no instante  $t = t_R$ , como vemos no gráfico de  $V_C$ . No intervalo  $[0, t_R]$ , portanto:

$$V_C(t) = V_C(0) - \frac{1}{\tau_I} \int_0^t V_R d\tau \quad (1.3)$$

Logo, como  $V_R$  é constante, teremos:

$$V_C(t) = V_C(0) - \frac{V_R \cdot t}{\tau_I} = - \frac{V_E \cdot t_E}{\tau_I} - \frac{V_R \cdot t}{\tau_I} \quad (1.4)$$

No instante  $t = t_R$ , quando a saída do integrador estiver cruzando o zero, ou seja,  $V_C(t_R) = 0$ , teremos o conteúdo do contador igual a um valor  $X$ , onde  $t_R = X \cdot \tau_0$ . Neste momento, a partir da equação (1.4),

$$- \frac{V_E \cdot t_E}{\tau_I} - \frac{V_R \cdot t_R}{\tau_I} = 0 ,$$

o que implica:

$$t_R = \left( - \frac{t_E}{V_R} \right) \cdot V_E \quad (1.5)$$

De (1.5), como  $t_E$  e  $V_R$  são constantes, podemos ver que o intervalo de tempo  $t_R$ , e portanto o conteúdo do contador ( $X$ ), são proporcionais à tensão de entrada  $V_E$ . Substituindo em (1.5) os tempos  $t_E$  e  $t_R$  por seus equivalentes  $N\tau_0$  e  $X\tau_0$ , respectivamente, ficamos com a seguinte equação de projeto:

$$X = - \frac{N}{V_R} \cdot V_E \quad (1.6)$$

Na relação acima, o valor  $X$  que representa a medida de  $V_E$  mostrada através do "display", independe tanto da constante de tempo  $\tau_I$  do integrador, como também do período  $\tau_0$  do relógio, desde que constantes durante o período de conversão [1].

Como exemplo, suponhamos um conversor de 3 1/2 dígitos, ou seja, que utiliza um contador com ciclo de 2000 contagens, e cujo "display" indicará no máximo o valor 1999. Neste caso teremos  $N = 2000$ , e se utilizarmos uma tensão de referência  $V_R = - 2,000$  Volts, a partir de (1.6) o resultado da conversão será dado por:

$$X = \frac{2,000}{2,000} \cdot V_E = 1000 V_E ; V_E \text{ (Volts)} \quad (1.7)$$

Assim, para uma tensão de entrada de 1,257V, por exemplo, a leitura será  $X = 1257$ . Se posicionarmos o ponto decimal do "display" entre os dois dígitos mais significativos, leremos diretamente o valor de  $V_E$  em Volts.

### Escalamento

No exemplo acima, como expressamos  $V_R$  em Volts, obtivemos  $X = 1000 V_E$  como resultado da conversão. Se  $V_R$  fosse expresso em milivolts, teríamos uma leitura direta de  $V_E$ , ou seja,  $X = V_E$  (mV), sem necessidade de utilizarmos o ponto decimal. Es

ta mudança de escala, pela simples mudança do ponto decimal, pode ser realizada não só tendo como fator uma potência de dez, mas qualquer outro valor. Isto pode ser visto através da equação (1.6), que mostra que pela escolha da relação  $N/V_R$  podemos mudar o ganho do conversor.

Reescrevendo a relação mostrada em (1.6) podemos dar uma outra interpretação à conversão analógica-digital:

$$V_E = - \frac{V_R}{N} \cdot X, \quad (1.8)$$

onde  $X$  é o resultado da medida indicada no mostrador e  $V_E$ , o sinal de entrada, é expresso como uma função linear de  $X$ . Desta forma, o conversor dupla-rampa converte  $V_E(X) = KX$  em  $X$ , onde  $K$  é a constante dada por  $-V_R/N$ . Esta abordagem mostra que, se um sinal elétrico se relaciona a algum parâmetro  $X$ , através de uma relação de proporcionalidade é possível ajustar o ganho do conversor de modo a obter uma leitura direta de  $X$ . No segundo capítulo deste trabalho mostraremos como realizar esta mesma tarefa em casos onde a relação entre  $V_E$  e  $X$  não é linear, daí a interpretação, desde logo, do sinal de entrada  $V_E$  como função de  $X$ .

## 1.2 Características Principais e Limitações

Para efeito introdutório, como mencionamos anteriormente, analisaremos alguns aspectos do conversor dupla-rampa, uma vez que seu funcionamento, características e limitações são de amplo conhecimento [1] - [3]. Assim, ressaltaremos principalmente os pontos importantes para entendimento e avaliação do conversor não-linear desenvolvido.

### Imunidade a Variações do Relógio

Conforme ressaltamos no item anterior, e como fica evidente na equação (1.6)  $\left[ X = - (N/V_R) \cdot V_E \right]$  o valor  $X$ , resultado da conversão, independe da frequência do relógio utilizado, uma vez que o período  $\tau_0$  não aparece na expressão obtida. Embora is

to seja, em geral, verdadeiro do ponto de vista prático, cabe ressaltar que variações ocorridas em  $\tau_0$ , durante um período de conversão, podem causar erros na relação entre os tempos  $t_E$  e  $t_R$  (fig. 1.2) e, portanto, na conversão realizada. Em geral as variações em  $\tau_0$  são muito lentas, como as resultantes de mudanças na temperatura ambiente, que não acarretam erros perceptíveis na conversão dupla-rampa [1].

### Constante de Tempo do Integrador

Da mesma forma que o período  $\tau_0$ , a constante de tempo do integrador  $\tau_I$  não influi diretamente no resultado da conversão. Dois efeitos, porém, são importantes em relação ao integrador utilizado, que envolve em geral um circuito convencional, onde  $\tau_I$  se origina de um produto R.C. O primeiro efeito, que pode afetar tanto R quanto C, diz respeito a variações com a tensão destes componentes, que alteram a taxa de integração e distorcem o sinal de saída do integrador, levando a contagens erradas. O segundo efeito, que envolve apenas o capacitor, é a histerese que pode aparecer no processo de carga e descarga, onde a relação ideal  $Q = C.V$  se altera, à semelhança da curva de magnetização de um indutor. A escolha adequada destes componentes permite reduzir a importância destes efeitos, permanecendo porém como causas possíveis de não-linearidade, principalmente em conversores com faixa dinâmica larga, ou alta resolução.

### Resolução e Sensibilidade

A resolução de um conversor A/D depende da capacidade de discernir entre níveis próximos do sinal de entrada, sendo limitada por fatores como ruído interno [1] e deriva nos valores dos componentes. Como vimos, o conversor dupla-rampa possui grande imunidade a variações de componentes, além de ser intrinsecamente pouco ruidoso, por envolver um processo de conversão lento, sem chaveamentos de corrente ou outras fontes internas de ruído. Além disso, o processo de carga e descarga implica em medida dos valores médios, quer do sinal de entrada, quer da referência, eliminando com isso grande parte das interferências causadas por sinais em frequências elevadas, ou mesmo na frequência da rede [3].

A capacidade de detetar e medir sinais muito pequenos, que pode ser chamada de sensibilidade do conversor, depende basicamente dos erros no processo integração do sinal de entrada. Destes o principal é a tensão residual (off-set) do amplificador que normalmente realiza o integrador. O desenvolvimento de amplificadores operacionais de alto desempenho, bem como a utilização da poderosa técnica de auto-zero, tem permitido a conversão direta de sinais da ordem de microvolts, em conversores com resolução de uma parte em cem mil ou mais. Estas técnicas de correção de zero e, portanto, de redução da deriva de zero, têm dado origem a variações do conversor dupla-rampa, envolvendo, quase sempre, modificações no ciclo de conversão [4] - [10].

### Velocidade de Conversão

Talvez a única desvantagem dos conversores dupla-rampa seja a sua baixa velocidade de conversão, o que circunscreve sua utilização à medida de sinais em corrente contínua, ou que variem muito lentamente, como sensores térmicos e outros. Esta limitação tem sua causa principal no fato de que cada período de conversão envolve um número mínimo de contagens do relógio. O aumento da frequência do relógio, para obter um maior número de conversões por segundo, impõe requisitos severos também ao comparador ("slew-rate"), que determina o início e o fim do intervalo de medida. Para um grande número de aplicações, como voltímetros e medidores em geral, a baixa velocidade não acarreta maiores problemas, o que faz do conversor dupla-rampa um dos tipos mais difundidos comercialmente.

### Outras Características

Um dos fatores decisivos para a ampla utilização de conversores do tipo dupla-rampa foi a possibilidade de integração, em um único circuito, de um conversor completo. Isto vem sendo facilitado pelo desenvolvimento de novas tecnologias de fabricação de circuitos integrados, particularmente com transistores MOS, pois facilitam o uso de amplificadores operacionais e chaves analógicas, o que é fundamental para a correção automática de zero, por exemplo [8].

Uma outra possibilidade importante dos conversores du pla-rampa é a de, através de algumas mudanças no ciclo de conver são, realizar o produto de dois sinais de entrada, simultaneamen te à conversão A/D, o que significa uma ampliação de suas áreas de aplicação no processamento de sinais [11], [12].

## CAPÍTULO II

## NOVA TÉCNICA DE CONVERSÃO A/D NÃO-LINEAR

Introdução

Os circuitos não-lineares encontram grande aplicação no processamento de sinais [13]. Utilizando frequentemente características não-lineares entre tensões e correntes em dispositivos eletrônicos, circuitos não-lineares permitem ampliar muito a possibilidade de realizar operações com sinais analógicos. Assim, se através de circuitos lineares podemos somar e subtrair sinais, amplificar, integrar e diferenciar, com o uso de circuitos não-lineares podemos acrescentar operadores como multiplicadores, divisores, amplificadores logarítmicos, etc. [13]. Apenas para ilustrar, uma técnica muito conhecida é a que utiliza a característica exponencial de uma junção pn para calcular o logarítmo de um sinal. Somando logarítmos obtém-se o logarítmo do produto, e utilizando-se um circuito antilog podemos extrair o produto de dois ou mais sinais elétricos.

A conversão analógico-digital (A/D), como sabemos, se torna cada vez mais importante no processamento de informações, sendo desnecessário citar exemplos. Em várias aplicações, como medidores e controladores, além da conversão A/D, é também necessário processar não-linearmente os sinais. As formas mais imediatas para resolver tais problemas são divididas entre as que realizam o processamento não-linear com o sinal analógico, através de circuitos não-lineares, e as que compreendem uma digitalização prévia, seguida de processamento digital.

Uma terceira forma, que exploramos neste trabalho, consiste em desenvolver conversores A/D não-lineares. Estes tipos de conversores muitas vezes realizam um tipo particular de conversão não-linear, como é o caso do conversor logarítmico descrito por S. Ben-Yaakov e J. Chen em 1978, [14], que utiliza a curva de descarga de um circuito paralelo RC em um conversor do

tipo tensão x largura de pulso.

Utilizando conversores dupla-rampa como sistema básico, devido a sua adequação a medidores de precisão, algumas técnicas têm sido desenvolvidas, duas das quais mencionamos a seguir.

No termômetro digital modelo 2100A (Fluke) [15], a linearização de sinais provenientes de termopares utiliza um conversor dupla-rampa de 4 1/2 dígitos, modificado pela introdução de multiplicadores de frequência (rate-multipliers) e de memórias. Este medidor realiza uma linearização por partes do sinal do termopar da seguinte forma: o relógio (clock) que alimenta o contador de pulsos do conversor dupla rampa é obtido através de um circuito multiplicador de frequência, que por sua vez tem seu fator de multiplicação definido por uma palavra digital armazenada em uma memória apenas de leitura (ROM). Durante a integração do sinal de entrada, a frequência do relógio muda de valor, definindo os segmentos da interpolação. O relógio alimenta também um contador de segmentos que determina o endereço da memória cujo conteúdo define a frequência do relógio. Desta forma, a integração do sinal é realizada de forma não-linear, programada previamente para os tipos de termopares utilizados. Embora de preço elevado, este tipo de conversor possui bom desempenho quando o sinal a ser convertido possui não-linearidades "suaves", podendo ser linearizado através de segmentos de reta, como é o caso da maioria dos termopares.

Um outro exemplo de utilização do princípio de dupla-rampa para conversão não-linear aparece em um trabalho de C.H. Burton e outros divulgado em 1975 [11]. Os autores desenvolveram métodos em que, utilizando mais de um integrador no conversor, modificando ou criando novos estágios de carga e descarga, ou ainda utilizando várias referências, pode-se multiplicar dois sinais de entrada e realizar a conversão A/D do produto ou, o que é de nosso interesse neste trabalho, realizar conversores A/D exponenciais, logarítmicos e ainda a extração de raízes de uma equação polinomial, o que equivale à conversão não-

linear de funções polinomiais. Temos neste exemplo um caso em que o processamento do sinal é essencialmente analógico, não envolvendo outras partes digitais além do contador do conversor dupla-rampa. As limitações mais importantes do método proposto por Burton estão em que, além de envolver configurações específicas para cada tipo de conversor não-linear, envolvem uma lógica de controle complexa, para chaveamento de integradores e geração das tensões de referência.

Neste capítulo descrevemos um método de conversão não-linear que, partindo também de um conversor dupla rampa, se constitui num método geral. Em adição a um conversor qualquer, o método desenvolvido envolve a geração de sinais elétricos variante no tempo, que substituem a referência constante nos conversores lineares. São analisadas as restrições à utilização da técnica bem como situadas as principais características do conversor, principalmente quando comparado aos conversores dupla-rampa lineares.

### 2.1. Princípio de Funcionamento

No capítulo I vimos que o conversor dupla-rampa realiza a conversão analógico-digital de um sinal de entrada  $V_E$ , fornecendo como saída um valor  $X$  que se relaciona com  $V_E$  através da equação (1.6), que repetimos aqui para maior clareza:

$$X = \frac{-N}{V_R} \cdot V_E \quad (2.1)$$

onde:

$X$  = Resultado de conversão;

$N = \frac{t_E}{\tau_0}$  = Fundo de escala do contador;

$\tau_0$  = Período do relógio utilizado no conversor;

$V_R$  = Tensão de referência;

$V_E$  = Tensão de entrada.

Rearrmando a equação (2.1) para isolar  $V_E$  temos:

$$V_E = \frac{-V_R}{N} \cdot X$$

ou ainda:

$$V_E(X) = \frac{-V_R}{N} \cdot X \quad (2.2)$$

Da expressão acima vemos que o conversor dupla-rampa (linear) realiza a conversão analógico-digital de  $V_E(X)$  para  $X$  quando  $V_E(X)$  é da forma:

$$V_E(X) = K \cdot X$$

onde  $K$  é constante. Temos portanto uma conversão linear.

Suponhamos agora que  $V_E$ , a tensão de entrada, se relaciona com o parâmetro  $X$  através de uma função  $V_E(X)$ , e que  $X$  toma valores no intervalo  $|0, X_M|$ . Suporemos ainda que a função  $V_E(X)$  é derivável no intervalo de interesse, o que mais tarde veremos ser condição necessária para que  $V_E(X)$  seja convertida em  $X$  através do conversor A/D.

A idéia básica do conversor não-linear desenvolvido é a de que, para  $V_E(X)$  derivável no intervalo  $[0, X_M]$ , é possível converter  $V_E(X)$  em  $X$  através do uso de uma tensão de referência  $V_R$  adequada. Neste caso  $V_R$  não será mais constante, mas variará no tempo, durante o intervalo de conversão. Assim, a descarga do integrador mostrada no diagrama de tempo da figura (1.2) deixará de ser uma rampa. A figura (2.1) ilustra qualitativamente o funcionamento do novo conversor mostrando, para uma função hipotética  $V_E(X)$  não linear, a curva de carga e descarga do integrador para dois valores da tensão de entrada,  $V_E(X_1)$  e  $V_E(X_2)$ , que são convertidos respectivamente em  $X_1$  e  $X_2$ . Aqui também se supõe que a tensão de entrada se mantém inalterada durante o período de conversão.

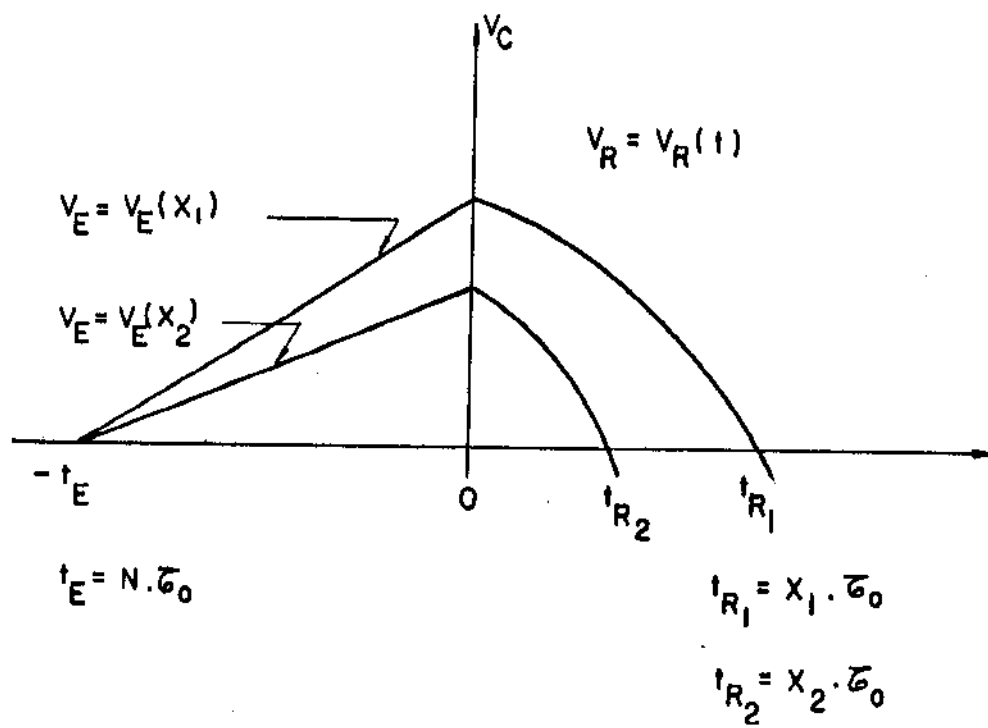
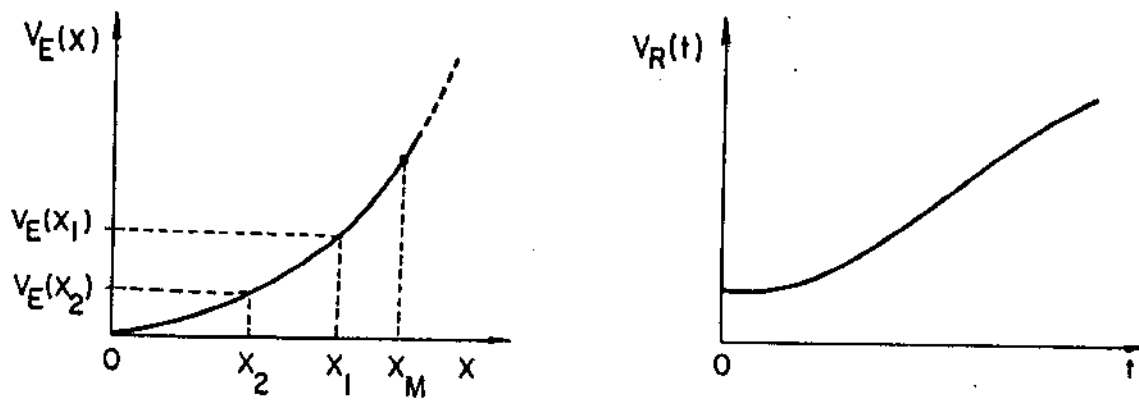


Figura 2.1 - Conversão não-linear de  $V_E(x)$  em  $x$ .

## 2.2. Extensão da Conversão Dupla-Rampa a Conversores Não-Lineares

Partindo da idéia geral descrita no item anterior vamos agora examinar a possibilidade de gerar uma função  $V_R(t)$  que, utilizada como referência variante no tempo, garanta a exata conversão de  $V_E(X)$  em  $X$  para qualquer valor de  $X$  no intervalo  $[0, X_M]$ . Para simplicidade de notação denominaremos  $V_{RI}(t)$  a função integral de  $V_R(t)$ .

Se repetirmos as duas fases da conversão "dupla-rampa", utilizando  $V_E(X)$  como sinal de entrada e  $V_R(t)$  como referência, teremos (ver figuras 1.1 e 2.1).

1. Intervalo  $-t_E \leq t \leq 0$ ; CH1  $\rightarrow$  A,  $V_E(X)$  constante.

$$V_C(0) = \frac{-1}{RC} \int_{-t_E}^0 V_E(X) dt = \frac{-t_E}{RC} \cdot V_E(X) \quad (2.3)$$

2. Intervalo  $0 \leq t \leq t_R$ ; CH1  $\rightarrow$  B

$$V_C(t) = V_C(0) - \frac{1}{RC} \int_0^t V_R(\tau) \cdot d\tau$$

$$\therefore V_C(t) = V_C(0) - \frac{1}{RC} [V_{RI}(t) - V_{RI}(0)] \quad (2.4)$$

Para o instante  $t = t_R$ , em que  $V_C(t) = 0$ , teremos:

$$V_C(0) - \frac{1}{RC} [V_{RI}(t) - V_{RI}(0)] = 0 \quad (2.5)$$

Substituindo (2.3) em (2.5) temos a seguinte equação:

$$-t_E \cdot V_E(X) - V_{RI}(t) + V_{RI}(0) = 0 \quad (2.6)$$

Observemos que a equação (2.6), embora assumindo valores diferentes, vale para qualquer valor de  $V_E(X)$  no intervalo  $[0, X_M]$ , desde que  $V_E(X)$  seja constante durante o período de conversão. Derivando agora a equação (2.6) com relação a  $t$ , obteremos:

$$-t_E \frac{d}{dt} \cdot V_E(X) - \frac{d}{dt} V_{RI}(t) = 0 \quad (2.7)$$

Usando a definição de  $V_{RI}(t)$ , como integral de  $V_R(t)$ , ficamos com:

$$V_R(t) = -t_E \cdot \frac{d}{dt} V_E(X) \quad (2.8)$$

Lembramos aqui que, embora  $V_E(X)$  tenha sido assumida constante no tempo, o instante  $t$  na equação (2.8) é o instante em que  $V_C(t) = 0$ , e portanto assumirá um valor diferente para cada valor de  $V_E(X)$ . Se neste momento, quando  $V_C(t) = 0$ , ou seja  $t = t_R$  na figura (2.1), desejarmos que a relação entre  $t$  e  $t_E$  seja proporcional a  $X$ , ou seja  $\frac{t}{t_E} = \alpha \cdot X$ , podemos escrever que:

$$V_E(X) = V_E \left( \frac{t}{\alpha \cdot t_E} \right) \quad (2.9)$$

Logo, para o segundo membro de (2.8) podemos usar:

$$\frac{d}{dt} V_E(X) = \frac{d}{dt} V_E \left( \frac{t}{\alpha \cdot t_E} \right) \quad (2.10)$$

Substituindo (2.10) em (2.8) podemos encontrar a função  $V_R(t)$  que satisfaz as condições impostas ou seja, que  $\frac{t}{t_E} = \alpha X$  quando  $V_C(t) = 0$ :

$$V_R(t) = -t_E \cdot \frac{d}{dt} V_E \left( \frac{t}{\alpha \cdot t_E} \right) \quad (2.11)$$

Lembrando que  $t_E$  é medido em termos do período  $\tau_0$  do relótio ( $t_E = N \cdot \tau_0$ ), escolhendo a constante  $\alpha = \frac{1}{N}$ , chegamos a uma expressão mais útil para projeto de um conversor no qual  $\frac{t_R}{\tau_0} = X$ :

$$V_R(t) = -N \cdot \tau_0 \cdot \frac{d}{dt} V_E\left(\frac{t}{\tau_0}\right) \quad (2.12)$$

Resumindo, se a tensão de entrada do conversor está relacionada com um parâmetro  $X$  através de uma função derivável  $V_E(X)$ , podemos obter uma leitura direta de  $X$  se utilizarmos a tensão de referência variante no tempo dada pela equação (2.12). Nesta expressão, a função  $V_E$  é aplicada ao argumento  $\left(\frac{t}{\tau_0}\right)$  e derivada no tempo, para obtenção de  $V_R(t)$ .

Exemplo 2.1 - Caso linear  $V_E(X) = -\frac{V_R}{N} \cdot X$

$$\begin{aligned} V_R(t) &= -N \cdot \tau_0 \cdot \frac{d}{dt} V_E\left(\frac{t}{\tau_0}\right) = -N \cdot \tau_0 \frac{d}{dt} \left( \frac{-V_R}{N} \cdot \frac{t}{\tau_0} \right) = \\ &= -N \cdot \tau_0 \left( \frac{-V_R}{N} \cdot \frac{1}{\tau_0} \right) = V_R \quad , \quad \text{como seria de} \end{aligned}$$

se esperar.

Exemplo 2.2 -  $V_E(X) = X^3 + X$

$$V_R(t) = -N \cdot \tau_0 \frac{d}{dt} \left[ \left(\frac{t}{\tau_0}\right)^3 + \left(\frac{t}{\tau_0}\right) \right] = -N \cdot \left[ \frac{3t^2}{\tau_0^2} + 1 \right] .$$

No exemplo acima vemos que, para linearização de uma função polinomial de grau 3, necessitamos gerar no tempo um polinômio de grau 2.

Cabe observar que  $V_R(t)$ , no desenvolvimento realizado, deve ser ligada à entrada do integrador no instante  $t = 0$ ,

a cada ciclo de conversão, tendo portanto que estar sincronizada com a chave CH1 (fig. 1.1), que desliga o sinal e liga a referência.

### 2.3. Requisitos de $V_E(X)$ e Interpretação Gráfica

Analisaremos agora as características necessárias à função  $V_E(X)$  para que se possa utilizar o conversor não-linear desenvolvido. No item 2.2 trabalhamos com  $V_E(X)$  definida num intervalo  $[0, X_M]$  onde  $X_M$ , como resultado de uma contagem de pulsos, é um número inteiro positivo. Analisaremos também os casos em que o gráfico de  $V_E(X)$  se situa fora do primeiro quadrante, e faremos uma interpretação gráfica da conversão não-linear que permitirá seu melhor entendimento.

#### $V_E(X)$ para $X = 0$

Seja  $V_E(X)$  derivável no intervalo  $[0, X_M]$ , tal que  $V_E(0) = V_{E0}$ . Lembramos novamente que o intervalo de integração do sinal é dado por  $t_E = N\tau_0$ , onde  $\tau_0$ , o período do relógio, é a unidade de tempo utilizada.

Utilizando a referência variante no tempo:

$$V_R(t) = -N \cdot \tau_0 \cdot \frac{d}{dt} \cdot V_E\left(\frac{t}{\tau_0}\right), \text{ teremos:}$$

$$V_{RI}(t) \triangleq \int V_R(t) dt = -N \cdot \tau_0 \int \frac{d}{dt} V_E\left(\frac{t}{\tau_0}\right) dt \quad (2.13)$$

Como  $V_R(t)$  será aplicada a entrada do integrador no instante  $t = 0$ , a integral definida de  $V_R(t)$  terá como limite inferior  $t = 0$ . Logo, (2.13) pode ser reescrita em termos dos valores 0 e  $t$  como limites de integração, de modo que:

$$V_{RI}(t) = -N \cdot \tau_0 \left[ V_E\left(\frac{t}{\tau_0}\right) - V_E(0) \right] \quad (2.14)$$

onde  $V_E(0) = V_{E0}$ .

Da equação (2.6), no instante  $t = t_R$  em que  $V_C(t) = 0$ , temos:

$$V_{RI}(t_R) - V_{RI}(0) = -t_E \cdot V_E(X) \quad (2.15)$$

Substituindo  $t = t_R$  em (2.14) e substituindo em (2.15) temos:

$$-N \cdot \tau_0 \left[ V_E\left(\frac{t_R}{\tau_0}\right) - V_{E0} \right] = -t_E V_E(X) = -N \cdot \tau_0 \cdot V_E(X) \quad (2.16)$$

o que implica que:

$$V_E\left(\frac{t_R}{\tau_0}\right) - V_{E0} = V_E(X) \quad (2.17)$$

Da equação (2.17) vemos que, para que  $\frac{t_R}{\tau_0} = X$ , devemos ter  $V_{E0} = 0$ . Esta imposição não oferece problemas para efetuar a conversão quando  $V_{E0} \neq 0$ , pois podemos subtrair previamente o valor  $V_{E0}$  de  $V_E(X)$ , gerando uma nova função  $V_{EC}(X) = V_E(X) - V_{E0}$ , de modo que  $V_{EC}(0) = 0$ . Utilizando a mesma referência  $V_R(t)$ , teremos como resultado da conversão  $t_R = X\tau_0$ , ou  $\frac{t_R}{\tau_0} = X$ .

### Comportamento de $V_E(X)$

Considerando ainda uma função  $V_E(X)$  definida no intervalo  $[0, X_M]$ , com  $X_M$  positivo, além da restrição vista acima de que  $V_E(0) = 0$ , uma outra restrição pode ser percebida com facilidade. É a de que, para cada valor de  $V_E(X)$  corresponda um único valor no intervalo de definição  $[0, X_M]$ , ou ainda, que  $V_E(X)$  seja biunívoca. Esta é uma decorrência do tipo de conversor (dupla-rampa) utilizado, e se estende à maioria dos conversores analógico-digitais. Neste caso, é fácil perceber que se a única informação fornecida ao conversor é um valor de  $V_E(X)$ , por exemplo  $V_{E1}$ , só existe possibilidade de obter como saída um único valor  $X_1$  tal que  $V_E(X_1) = V_{E1}$ , como ilustrado na figura

## 2.2(a) adiante.

Um outro aspecto que cabe ressaltar, diz respeito ao fato de  $V_E(X)$  ter sido assumida inicialmente como uma função derivável. De fato, como utilizamos uma referência variante no tempo que é proporcional à primeira derivada de  $V_E(X)$ , sugere-se, à primeira vista, que  $V_E(X)$  deva possuir tal derivada. Por outro lado, se tivermos uma função  $V_E(X)$  e com  $V_E(0) = 0$ , definida apenas para valores inteiros entre 0 e  $X_M$ , através de uma tabela por exemplo, não teria sentido deixar de realizar a conversão não-linear, uma vez que apenas valores inteiros entre 0 e  $X_M$  podem resultar de uma conversão A/D. Em princípio portanto, não há necessidade que  $V_E(X)$  seja contínua, menos ainda derivável, sendo suficiente encontrar uma função  $V_R(t)$ , que, utilizada como referência variante no tempo, permita a conversão de  $V_E(X)$  em  $X$  para os valores em que  $V_E(X)$  é definida. Como  $V_R(t)$  será integrada no processo de conversão, será necessário apenas que sua função integral  $V_{RI}(t)$  satisfaça a equação (2.6), ou seja, para qualquer  $X \in [0, X_M]$ :

$$-t_E V_E(X) - V_{RI}(t) + V_{RI}(0) = 0,$$

com  $t$  no intervalo  $[0, t_M]$  onde  $t_M = \tau_0 \cdot X_M$ . Isto pode ocorrer para um conjunto não unitário de funções  $V_R(t)$ . As equações (2.7) e (2.8) e finalmente a equação (2.10), que expressam  $V_R(t)$  como função da derivada no tempo de  $V_E(\frac{t}{\tau_0})$ , foram obtidas através da derivação da equação (2.6), o que representa um artifício matemático, mais do que uma imposição de que  $V_E(X)$  seja de fato derivável.

Na realidade, se existir uma função derivável que coincida com  $V_E(X)$  nos pontos onde esta é definida, e cuja derivada seja fácil de calcular e sintetizar, sem dúvida esta função poderá ser utilizada como aproximação de  $V_E(X)$  para gerar a referência (fig. 2.2(b)). Em termos de síntese do conversor, e da simplicidade da análise, é bem mais simples trabalhar com  $V_E(X)$  derivável. Convém ainda ressaltar que  $V_E(X)$  biunívoca e derivável

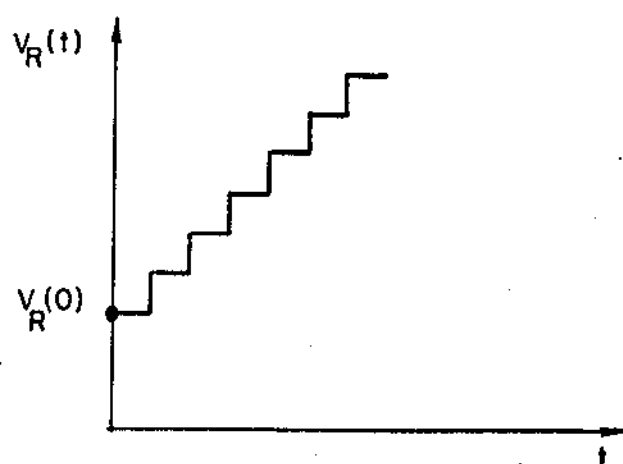
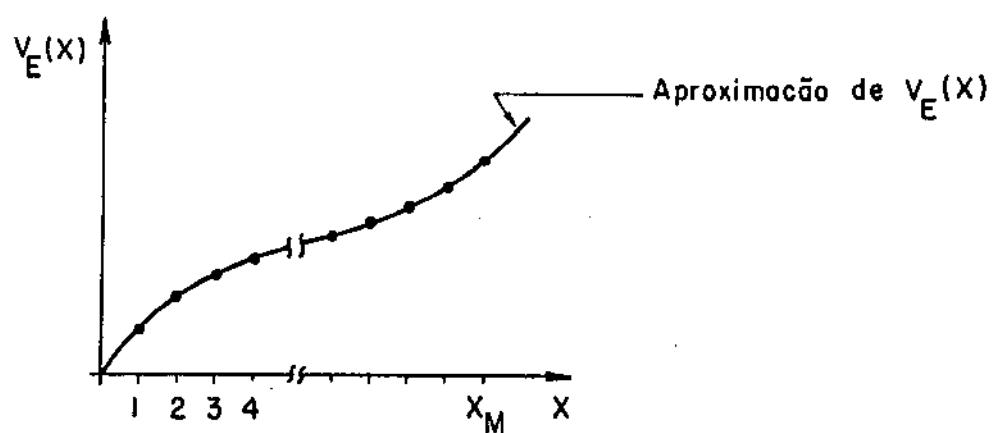
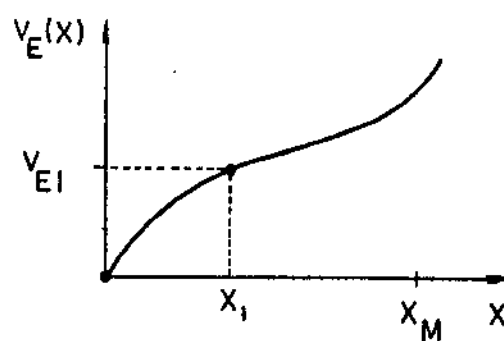
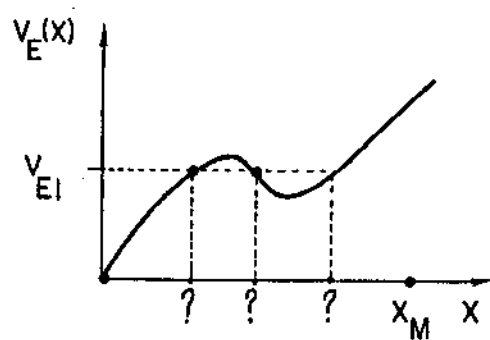


Figura 2.2 - Requisitos de  $V_E(X)$  e  $V_R(t)$ .

vel em  $[0, X_M]$ , com  $V_E(0) = 0$ , implica que a derivada é finita em  $[0, X_M]$ , e que não muda de sinal neste intervalo. Suporemos ainda que  $V_E(X)$  possui derivadas à esquerda e à direita nos pontos extremos 0 e  $X_M$ . Como pode ocorrer que  $V_E'(X)$  seja infinita em 0 ou  $X_M$ , como para  $V_E(X) = + X^{1/2}$ , nestes casos a referência  $V_R(t)$  a ser gerada deve ser uma aproximação da função calculada.

Uma observação semelhante vale também para a referência variante no tempo  $V_R(t)$ . Como a referência  $V_R(t)$  será ligada à entrada do integrador, o único requisito que se impõe é que seja integrável. Como veremos mais adiante, uma forma conveniente de gerar  $V_R(t)$  é através de circuitos chaveados, que fornecem valores discretos como saída, como ilustrado na figura 2.2(c).

#### $V_E(X)$ Fora do 1º Quadrante

Até o momento trabalhamos com uma função  $V_E(X)$  biunívoca definida no intervalo  $[0, X_M]$  tal que  $V_E(0) = 0$ . Isto significa que, se  $V_E(X)$  for crescente, como na figura 2.2(a), seu gráfico se situará no primeiro quadrante. Do que foi deduzido, a referência de tensão variante no tempo utilizada para converter  $V_E(X)$  em  $X$  será dada por (eq. 2.12).

$$V_R(t) = -N \cdot \tau_0 \cdot \frac{d}{dt} V_E \left( \frac{t}{\tau_0} \right) \quad (2.18)$$

Da expressão de  $V_R(t)$  vemos que, caso  $V_E(X)$  seja crescente, a derivada em (2.18) será positiva e a tensão de referência será sempre negativa. Como nenhuma restrição além de  $V_E(0) = 0$  e da biunivocidade foi imposta a  $V_E(X)$ , temos também a possibilidade de ter seu gráfico situado no 4º quadrante, ou seja, de  $V_E(X)$  ser decrescente. Neste caso sua derivada será sempre negativa. Estes dois casos podem ser ilustrados pelos exemplos a seguir, cujos gráficos de  $V_E(X)$  e  $V_R(t)$  são mostrados na figura 2.3.

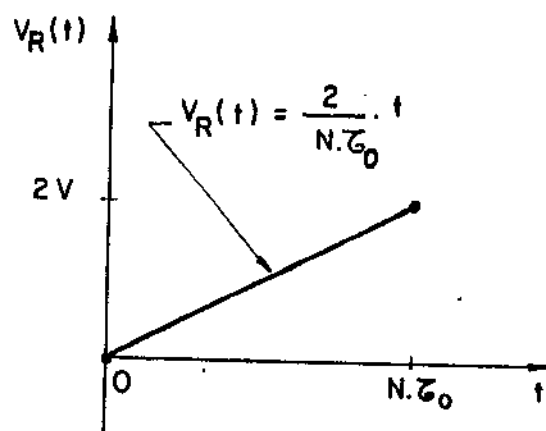
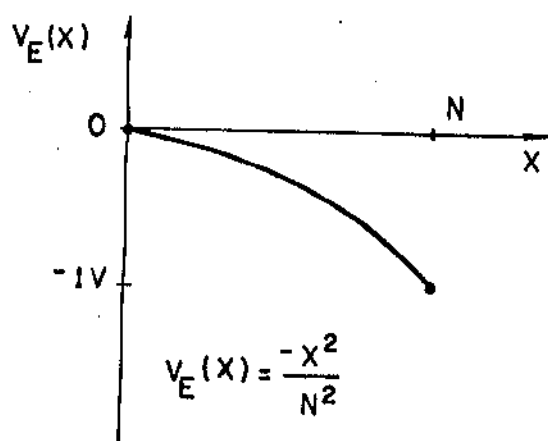
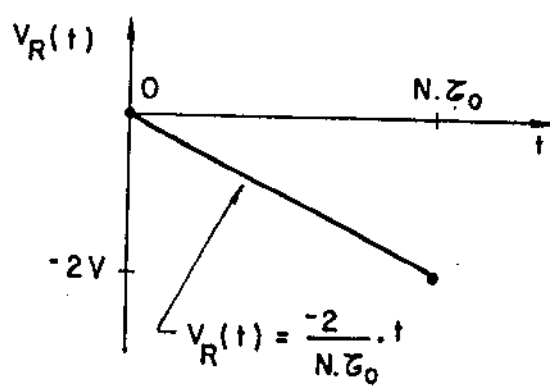
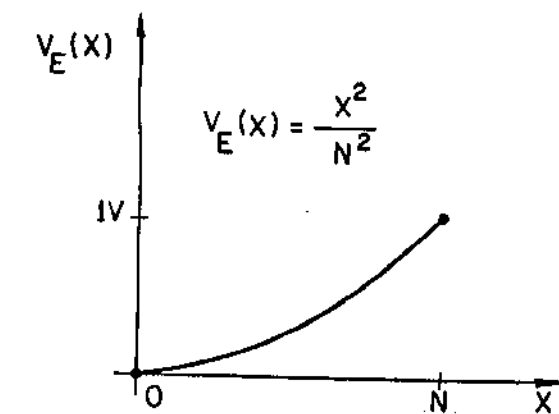


Figura 2.3 - Exemplos de  $V_E(X)$  no 1º e 4º quadrantes.

Exemplo 2.3 -  $V_E(X) = \frac{X^2}{N^2}$  ;  $X_M = N$ ;  $V_E$  (Volts).

De (2.18) teremos:

$$V_R(t) = -N \cdot \tau_0 \frac{d}{dt} \left( \frac{t^2}{N^2 \tau_0^2} \right) = \frac{-2}{N \cdot \tau_0} \cdot t \leq 0 \quad (2.19)$$

O maior valor absoluto de  $V_R(t)$  ocorrerá para  $X = X_M$ , ou ainda para  $t_M = X_M \cdot \tau_0 = N \cdot \tau_0$ , e será:

$$V_R(t_M) = V_R(N \cdot \tau_0) = \frac{-2}{N \cdot \tau_0} \cdot N \cdot \tau_0 = -2 \text{ Volts.}$$

Exemplo 2.4 -  $V_E(X) = \frac{-X^2}{N^2}$  ;  $X_M = N$ ;  $V_E$  (Volts)

$$\therefore V_R(t) = -N \cdot \tau_0 \cdot \frac{d}{dt} \left( \frac{-t^2}{N^2 \cdot \tau_0^2} \right) = \frac{2}{N \cdot \tau_0} \cdot t \geq 0 \quad (2.20)$$

E ainda:

$$V_R(t_M) = \frac{2}{N \cdot \tau_0} \cdot N \cdot \tau_0 = 2 \text{ Volts.}$$

Os outros casos a analisar são aqueles em que  $V_E(X)$  é definida para valores negativos de  $X$ , ou no intervalo  $[0, -X_M]$ , sempre com  $V_E(0) = 0$ . Estes casos são também simples, e através de (2.18) podemos ver que, para  $V_E(X) \geq 0$ :

a) Se  $V_{E1}(-X) = V_E(X)$ , para  $X \geq 0$  ( $V_{E1}$  no 2º quadrante),

teremos  $V_{R1}(t) = V_R(t)$ ;

b) Se  $V_{E1}(-X) = -V_E(X)$ , para  $X \geq 0$  ( $V_{E1}$  no 3º quadrante),

teremos  $V_{R1}(t) = -V_R(t)$ .

No segundo caso acima, bem como para o caso de  $V_E(X)$  no 4º quadrante, deve-se utilizar o sinal de menos (-) ao apresentar o resultado da conversão em um "display", ou ainda acrescentar ao conversor um "bit" de polaridade.

$V_E(X)$  definida no intervalo  $[-X_M, X_M]$

Como acabamos de verificar,  $V_E(X)$  pode ser definida para valores positivos ou negativos de  $X$ , sendo possível em quaisquer dos casos realizar a conversão não-linear, desde que  $V_E(0) = 0$  e que a função seja monotônica.

Os casos que estudaremos agora são aqueles em que o gráfico  $V_E(X)$  passa pela origem, do 3º para o 1º quadrante ou do 2º para o 4º quadrante. Como a referência  $V_R(t)$ , pelo próprio mecanismo de conversão, é ligada à entrada do integrador em  $t = 0$ , nos casos em que  $V_E(X)$  assume valores positivos e negativos temos que dotar o conversor de um mecanismo de decisão. Se em  $t = 0$  a tensão de saída do integrador indicar que  $V_E > 0$ , liga-se uma referência negativa. No outro caso, se  $V_E < 0$ , uma referência positiva será utilizada para realizar a conversão. Se além de biunívoca,  $V_E(X)$  for simétrica com relação a origem, as referências positiva e negativa que mencionamos acima serão  $V_R(t)$  e  $-V_R(t)$ , calculadas da forma deduzida anteriormente (eq. 2.8).

### Interpretação Gráfica

Utilizando  $V_E(X)$  biunívoca, com  $V_E(0) = 0$ , ilustraremos um caso de conversão não-linear com  $V_E(X)$  no primeiro quadrante. Lembrando o processo de conversão, do instante  $t = -t_E = -N \cdot \tau_0$  até  $t = 0$  temos o sinal  $V_E(X)$  ligado à entrada do integrador, de modo que:

$$V_C(0) = \frac{-N \cdot \tau_0}{RC} \cdot V_E(X) \quad (2.21)$$

Para  $t > 0$  teremos a referência  $V_R(t)$  conectada ao integrador, que terá como saída:

$$V_C(t) = V_C(0) - \frac{1}{RC} \int_0^t V_R(\tau) d\tau, \quad t > 0 \quad (2.22)$$

Como conhecemos  $V_R(t)$ , podemos utilizar:

$$\int V_R(t) dt = \int -N \cdot \tau_0 \frac{d}{dt} \cdot V_E\left(\frac{t}{\tau_0}\right) dt = -N \cdot \tau_0 \cdot V_E\left(\frac{t}{\tau_0}\right) \quad (2.23)$$

Como  $V_E(0) = 0$ , das equações (2.21) e (2.22) temos:

$$V_C(t) = \frac{-N \cdot \tau_0}{RC} \cdot V_E(X) + \frac{N \cdot \tau_0}{RC} \cdot V_E\left(\frac{t}{\tau_0}\right) \quad (2.24)$$

ou ainda, reescrevendo:

$$\frac{RC}{N \cdot \tau_0} \cdot V_C(t) = V_E\left(\frac{t}{\tau_0}\right) - V_E(X) \quad (2.25)$$

Da expressão acima vemos que, como  $V_E(X)$  é constante durante o período de conversão, o segundo termo de (2.25) exprime uma função no tempo cujo gráfico reproduz o gráfico de  $V_E$  deslocado do valor  $V_E(X)$ , para cada valor de  $X$ . Esta interpretação gráfica está mostrada na figura 2.4, onde a função utilizada é a mesma do exemplo (2.3), qual seja,  $V_E(X) = \frac{X^2}{N^2}$ .

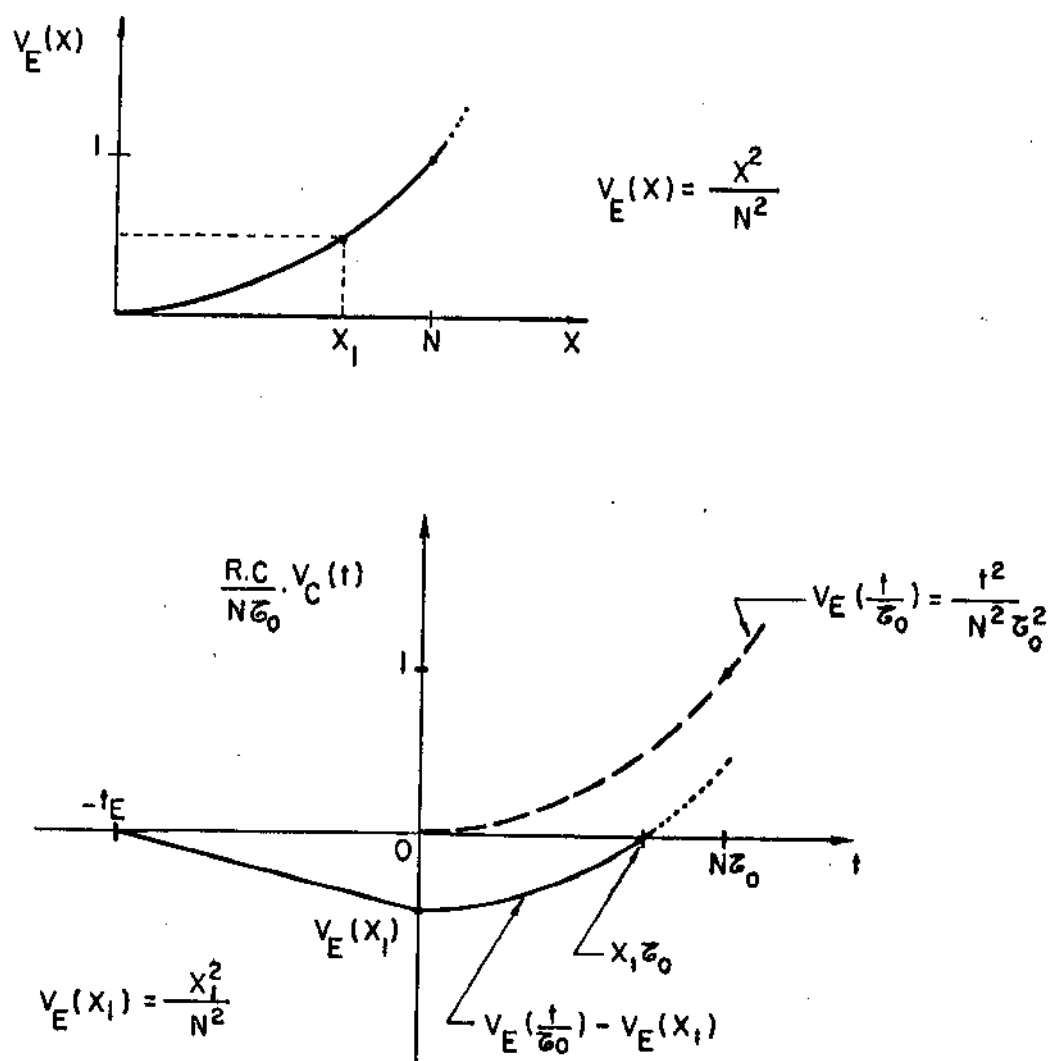


Figura 2.4 - Interpretação gráfica:  $V_E(X) = \frac{X^2}{N^2}$ ;  $0 \leq X \leq N$ .

## 2.4 - Generalização-Conversão $f(X) \rightarrow g(X)$

A conversão não-linear estudada até aqui se aplica basicamente ao caso em que o sinal de entrada do conversor A/D precisa ser linearizado com relação a um parâmetro  $X$ . Assim, vimos como modificar um conversor dupla-rampa de modo a converter uma função biunívoca  $V_E(X)$  em  $X$ , o que equivale dizer que tal conversor opera a aplicação inversa de  $V_E(X)$ . Lembramos aqui que a condição necessária para existência da função inversa é que a função em questão seja biunívoca.

Utilizando o mesmo princípio de conversão, trataremos agora do caso geral onde uma função "aplicada" à entrada do conversor será transformada em uma outra função na saída. Para este caso, denominaremos  $f(X)$  o sinal de entrada,  $g(X)$  o sinal de saída, sendo  $f(X)$  e  $g(X)$  funções biunívocas definidas no intervalo  $[0, X_M]$  de modo que  $f(0) = g(0) = 0$ .

Repetindo os ciclos de conversão, com  $f(X)$  como sinal de entrada e  $V_R(t)$  como referência teremos (ver fig. 1.1):

1. Intervalo  $-t_E \leq t \leq 0$ ;  $CH1 \rightarrow A$ ;  $V_E = f(X)$ .

$$V_C(0) = -\frac{t_E}{RC} \cdot f(X) \quad (2.26)$$

2. Intervalo  $0 \leq t \leq t_R$ ;  $CH1 \rightarrow B$ ;  $V_R = V_R(t)$

$$V_C(t) = V_C(0) - \frac{1}{RC} [V_{RI}(t) - V_{RI}(0)] \quad (2.27)$$

onde  $V_{RI}(t)$  é a função integral de  $V_R(t)$ .

Em  $t = t_R$ , quando  $V_C(t) = 0$ , queremos que o conteúdo do contador, que exprime o resultado da conversão, seja igual a  $g(X)$ , ou ainda  $\frac{t_R}{\tau_0} = g(X)$ . Utilizando ainda  $t_E = N \cdot \tau_0$ , a partir de (2.27) teremos:

$$-N \cdot \tau_0 \cdot f(X) - V_{RI}(t) + V_{RI}(0) = 0 \quad (2.28)$$

Como  $g(X)$  é biunívoca podemos definir  $g^{-1}(X)$  como a função inversa de  $g(X)$ , de modo que:

$$g^{-1}[g(X)] = g^{-1}\left(\frac{t}{\tau_0}\right) = X \quad (2.29)$$

Utilizando (2.29) para reescrever  $f(X)$  ficamos com:

$$f(X) = f\left[g^{-1}\left(\frac{t}{\tau_0}\right)\right] \quad (2.30)$$

Substituindo  $f(X)$  acima em (2.28) e derivando com relação a  $t$  podemos obter  $V_R(t)$  como:

$$V_R(t) = -N \cdot \tau_0 \cdot \frac{d}{dt} f\left[g^{-1}\left(\frac{t}{\tau_0}\right)\right], \quad (2.31)$$

que é uma expressão geral, à semelhança da equação (2.12) que vimos utilizando até agora.

Exemplo 2.5:  $f(X) = \frac{X^2}{N^2}$  ;  $g(X) = X$

Temos aqui o mesmo caso do exemplo (2.3), onde queremos transformar  $f(X)$  em  $X$ , ou seja, linearizar  $f(X)$ . A inversa de  $g(X)$  será:

$$g^{-1}(X) = X \quad \therefore \quad g^{-1}\left(\frac{t}{\tau_0}\right) = \frac{t}{\tau_0}, \quad e \quad (2.32)$$

$$f\left[g^{-1}\left(\frac{t}{\tau_0}\right)\right] = \frac{t^2}{N^2 \cdot \tau_0^2}$$

Logo:

$$V_R(t) = -N \cdot \tau_0 \cdot \frac{d}{dt} \left( \frac{t^2}{N^2 \cdot \tau_0^2} \right) = \frac{-2t}{N \cdot \tau_0},$$

que é a mesma referência do exemplo (2.3).

Exemplo 2.6:  $f(X) = \frac{X}{N}$  ;  $g(X) = \frac{X^2}{N^2}$

$$g^{-1}(X) = N X^{1/2} \quad \therefore \quad g^{-1}\left(\frac{t}{\tau_0}\right) = N \cdot \left(\frac{t}{\tau_0}\right)^{1/2}$$

$$\therefore f\left[g^{-1}\left(\frac{t}{\tau_0}\right)\right] = \left(\frac{t}{\tau_0}\right)^{1/2}, \text{ de onde podemos calcular:}$$

$$V_R(t) = -N \cdot \tau_0 \frac{d}{dt} \left(\frac{t}{\tau_0}\right)^{1/2} = -\frac{N}{2} \cdot \left(\frac{t}{\tau_0}\right)^{-1/2} \quad (2.33)$$

$$V_{RI}(t) = -N \cdot \tau_0^{1/2} \cdot t^{1/2} \quad (2.34)$$

Utilizando (2.28) para  $t = t_R$  teremos:

$$-N \cdot \tau_0 \cdot \frac{X}{N} + N \cdot \tau_0^{1/2} \cdot t_R^{1/2} = 0$$

$$\therefore \frac{t_R}{\tau_0} = \frac{X^2}{N^2} = g(X), \text{ como esperado.}$$

Escolhemos as funções do exemplo acima para mostrar, além do caso geral de conversão de  $f(X)$  em  $g(X)$ , um caso em que  $V_R(t)$  tende para infinito para  $t = 0$ , como pode ser observado em (2.33). Neste caso, como já mencionamos deve-se escolher uma função  $V_R(t)$  que seja uma boa aproximação da função calculada, tendo-se em conta que sua integral entre 0 e  $t$  é que determinará o instante  $t_R$  onde termina o ciclo de conversão. Assim, vemos que em (2.34), para  $\frac{t}{\tau_0} = 1$  temos  $V_{RI}(\tau_0) = -N \cdot \tau_0$ , o que implica que podemos usar uma função  $V_R(t)$  cuja integral entre 0 e  $\tau_0$  seja dada por (2.34), sem necessariamente tender a infinito para  $t = 0$ .

#### O caso $X \rightarrow g(X)$

Além da linearização de funções, uma aplicação que merece

destaque é a geração de uma função não-linear, que aparece aqui como caso particular da conversão  $f(X) \rightarrow g(X)$ , em que  $f(X) = X$ . De (2.30) temos:

$$f\left[g^{-1}\left(\frac{t}{\tau_0}\right)\right] = g^{-1}\left(\frac{t}{\tau_0}\right).$$

Logo, para  $f(X) = X$  utilizamos a referência:

$$V_R(t) = -N \cdot \tau_0 \frac{d}{dt} g^{-1}\left(\frac{t}{\tau_0}\right) \quad (2.35)$$

### Escalamento

Em muitos casos as limitações de tensão de entrada de um conversor A/D nos obrigam a atenuar o sinal a ser convertido. Para os conversores lineares este escalamento é realizado através da tensão de referência  $V_R$ , que estabelece o ganho do conversor (lembrar da eq. (1.6) que  $X = \frac{-N}{V_R} ; V_E$ ). Em um conversor não-linear, não só o sinal de entrada deve ser mantido dentro de limites, como também a referência variante no tempo  $V_R(t)$  deve ser tal que possa ser sintetizada com facilidade. Este não é o caso quando a função  $f(X)$  possui derivada muito elevada, necessitando portanto de  $V_R(t)$  com valores também elevados. Analisaremos aqui o caso em que uma função  $f_1(X)$  se relaciona proporcionalmente com  $f(X)$ , de modo que:

$$f_1(X) = \frac{f(X)}{K}, \quad \text{onde } K \text{ é constante.}$$

A conversão  $f_1(X) \rightarrow g(X)$  utilizará a referência obtida a partir da equação (2.31), ou seja:

$$V_{R_1}(t) = -N \cdot \tau_0 \cdot \frac{d}{dt} f_1\left[g^{-1}\left(\frac{t}{\tau_0}\right)\right] = \frac{-N \cdot \tau_0}{K} \cdot \frac{d}{dt} f\left[g^{-1}\left(\frac{t}{\tau_0}\right)\right],$$

o que mostra que, para  $f_1(X) = \frac{f(X)}{K}$ , temos:

$$V_{R_1}(t) = \frac{V_R(t)}{K} . \quad (2.36)$$

Vemos a partir de (2.36) que o mesmo fator de escala aplicado a  $f(X)$  deve ser aplicado à referência  $V_R(t)$ . O mesmo não acontece quando aplicamos um fator de escala à função de saída  $g(X)$ , como veremos a seguir. Suponhamos  $g_1(X)$  uma função tal que  $g_1(X) = \frac{g(X)}{K}$ , onde  $g(X)$  é biunívoca com  $g(0) = 0$ . Sendo  $g_1^{-1}(X)$  a inversa de  $g_1(X)$ , podemos escrever:

$$g_1[g_1^{-1}(X)] = X. \quad (2.37)$$

Da definição de  $g_1 (= \frac{g}{K})$  vem:

$$\frac{g[g_1^{-1}(X)]}{K} = X \Rightarrow g[g_1^{-1}(X)] = KX \quad (2.38)$$

Aplicando  $g^{-1}$  de ambos os lados de (2.38) chegamos a:

$$g_1^{-1}(X) = g^{-1}(KX). \quad (2.39)$$

Como na conversão de  $f(X)$  em  $g_1(X)$  utilizaremos a inversa de  $g_1$  (ver 2.35), o escalamento de  $g(X)$  por um fator  $\frac{1}{K}$  levará à referência:

$$V_{R_1}(t) = -N \cdot \tau_0 \cdot \frac{d}{dt} f[g^{-1}(KX)]. \quad (2.40)$$

## 2.5 Geração da Referência Variante

Como foi visto no capítulo I (item 1.2), uma das principais vantagens da técnica de conversão dupla-rampa é realizar a comparação entre duas tensões pela medida da razão entre dois intervalos de tempo ( $t_E$  e  $t_R$ ), sem contudo utilizar um padrão pre

ciso de unidade de tempo. Esta característica, denominada imuni-  
dade ao relógio, não é tão simples de ser obtida em um conversor  
não-linear, uma vez que a referência variante no tempo deve ter  
um comportamento bem definido e sua variação no tempo depende de  
 $\tau_0$ . No caso da conversão de  $f(X)$  em  $X$ , como vimos, teremos  $V_R(t)$   
dada por (da eq. 2.31):

$$V_R(t) = - N \cdot \tau_0 \cdot \frac{d}{dt} f\left(\frac{t}{\tau_0}\right), \quad (2.41)$$

onde  $\tau_0$  é o período do relógio utilizado para contagem de tempo.  
Podemos ver claramente que, dada uma função  $f(X)$ , e escolhido um  
valor para  $\tau_0$ ,  $V_R(t)$  deve ser gerada exatamente como em (2.41), in-  
dicando a dependência da conversão com o período do relógio. Vere-  
mos isto com mais nitidez através do exemplo a seguir:

Exemplo 2.7:  $f(X) = (1 - e^{\frac{-X}{N}})$  (Volts)

De (2.41) podemos obter:

$$V_R(t) = - N \cdot \tau_0 \frac{d}{dt} \left(1 - e^{\frac{-t}{N \cdot \tau_0}}\right) = \left(1 - e^{\frac{-t}{N \cdot \tau_0}}\right) - 1 \text{ (Volts)} \quad (2.42)$$

A exponencial obtida em (2.42) deve ser gerada periodi-  
camente, em cada ciclo de conversão, a partir do instante  $t = 0$   
(ver fig. 2.1). Esta função pode ser facilmente obtida pela car-  
ga de um capacitor  $C$  através de um resistor  $R$  de modo que o produ-  
to  $RC$  seja igual à constante de tempo  $\tau = N \cdot \tau_0$  da exponencial.  
Subtraindo uma tensão constante da tensão sobre o capacitor obte-  
mos a função calculada em (2.42). Como vemos, utilizando o produ-  
to  $RC$  fixo e igual a  $N \cdot \tau_0$ , se houver alguma variação na frequên-  
cia do relógio a conversão se alterará, ocasionando erros no re-  
sultado.

A solução mais aparente para este problema consistiria  
em utilizar um relógio estável, obtido por exemplo de um oscila-  
dor a cristal. Além do evidente aumento de custo e complexidade  
do circuito, para modificar a taxa de conversão necessitaríamos

recalcular a referência variante e modificar valores de componentes. Optamos por uma técnica diferente, que utiliza funções no tempo geradas a partir de circuitos a capacitores chaveados, cujo princípio de funcionamento está descrito sucintamente no capítulo 3. Desta forma, como veremos no decorrer do trabalho, é possível gerar uma referência variante  $V_R(t)$  que se adapta automaticamente no caso de ocorrerem variações na frequência do relógio. No capítulo VI mostraremos também que esta técnica torna o conversor não-linear passível de integração, o que o torna muito conveniente em algumas aplicações.

Para concluir este capítulo, veremos no item a seguir a aplicação desta técnica à conversão da função utilizada no exemplo anterior (exemplo 2.7).

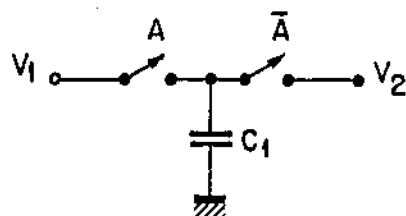
### Utilização de Circuitos a Capacitores Chaveados

Vimos no exemplo 2.7 que, para realizar a conversão de  $f(X)$  em  $X$  será necessário gerar a exponencial mostrada em (2.42), cuja constante de tempo  $\tau = N \cdot \tau_0$  depende claramente da frequência  $f_0$  ( $= 1 / \tau_0$ ) do relógio principal do conversor. Para ilustrar a geração de  $V_R(t)$  utilizando capacitores chaveados utilizaremos o circuito mostrado na figura 2.5(a), cujo princípio de funcionamento resumiremos a seguir.

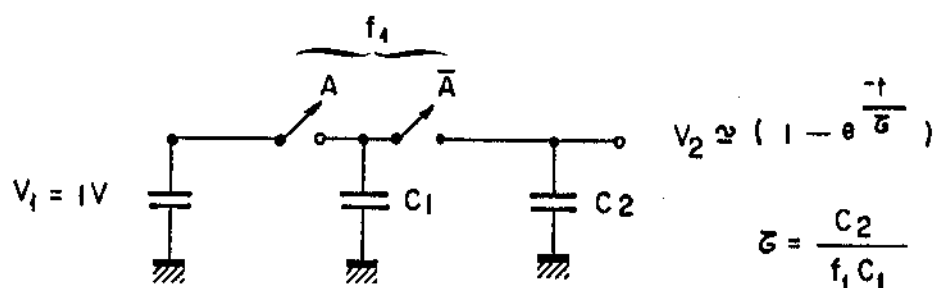
As chaves analógicas mostradas na figura fecham e abrem alternadamente, comandadas pelos sinais  $A$  e  $\bar{A}$  numa frequência que chamaremos  $f_1$ . Quando a chave da esquerda está fechada, o capacitor  $C_1$  é carregado com  $V_1$ . A seguir o estado das chaves é invertido e  $C_1$  se descarrega por  $V_2$ . A quantidade de carga que flui para (ou de)  $V_2$  será então  $|16|$ :

$$Q = C_1 (V_2 - V_1) \quad (2.43)$$

Se as chaves são ligadas e desligadas a cada  $T_1$  segundos, onde  $T_1 = 1/(f_1)$ , a corrente (carga por unidade de tempo) que flui de  $V_1$  para  $V_2$  será dada por:



(a) "Resistor" a capacitor chaveado.



(b) Geração de exponencial.

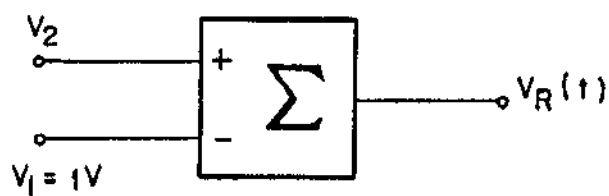
(c) Geração de  $V_R(t)$ .

Figura 2.5 - Referência com Capacitores Chaveados.

$$i = \frac{C_1 (V_2 - V_1)}{T_1} \quad (2.44)$$

A função desempenhada pelo capacitor e pelas chaves analógicas é a de um "resistor" ligado entre  $V_1$  e  $V_2$ , com valor equivalente a:

$$R = \frac{T_1}{C_1} = \frac{1}{f_1 C_1} \quad (2.45)$$

Esta aproximação é válida para  $f_1$  bem maior que as frequências de interesse presentes em  $V_1$  e  $V_2$ . Utilizando o "resistor" da figura 2.5(a) podemos gerar uma exponencial utilizando o circuito da figura 2.5(b), onde teremos:

$$V_2(t) = (1 - e^{-\frac{t}{RC_2}}) \quad (2.46)$$

Substituindo  $R$  pelo valor mostrado em (2.45) obtemos a constante de tempo  $\tau = RC_2$  que, como vimos, deve ser igual a  $N \cdot \tau_0$ , ou seja:

$$\tau = R \cdot C_2 = \frac{C_2}{f_1 \cdot C_1} = N \cdot \tau_0 = \frac{N}{f_0} \quad (2.47)$$

De 2.47 podemos ver que, se o sinal de controle das chaves for derivado do relógio principal, de forma que  $f_1 = f_0 \cdot \alpha$ , onde  $\alpha$  é constante, a equação de projeto passará a ser:

$$\frac{C_2}{C_1} = \alpha \cdot N, \quad (2.48)$$

que independe de  $f_0$  (e de  $\tau_0$ ). Assim, se  $f_0$  variar, a frequência  $f_1$  de comando das chaves variará proporcionalmente, mantendo sempre válida a igualdade expressa em (2.48), e portanto gerando a exponencial adequada à conversão de  $f(X)$  em  $X$ .

A partir do sinal  $V_2$ , e utilizando um circuito simples para subtrair 1 volt de  $V_2$ , chegamos a referência variante da equação (2.42), o que aparece ilustrado na figura 2.5(c). Convém observar que, no circuito da figura 2.5(b), será necessário mais uma chave analógica para descarregar  $C_2$  antes do início da conversão, uma vez que o sinal de referência  $V_R(t)$  deverá ser gerado a cada ciclo de medida.

Como resultado importante do que vimos até aqui, além da técnica de conversão em si, aparece portanto a possibilidade de, utilizando circuitos a capacitores chaveados, manter a imuni-dade ao relógio para conversores não-lineares, mantendo assim uma das principais características do conversor dupla-rampa. No próximo capítulo mostraremos uma aplicação da técnica desenvolvida à conversão de funções polinomiais, de grande interesse no processamento de sinais elétricos.

## CAPÍTULO III

## APLICAÇÃO A FUNÇÕES POLINOMIAIS

Introdução

A conversão A/D de sinais elétricos provenientes de sensores ou transdutores é talvez a área de maior aplicação de conversores não-lineares. Neste caso, temos em geral uma relação não-linear entre o sinal elétrico medido e a grandeza que representa, e o conversor não-linear pode, ao mesmo tempo, realizar as tarefas de linearização e digitalização do sinal. Para que se possa projetar um conversor não-linear para este fim é necessário conhecer uma função que aproxime satisfatoriamente a curva do sensor. A partir desta função  $f(X)$  é possível, como vimos no capítulo anterior, obter  $X$  como resultado da conversão, desde que  $f(X)$  obedeça a determinadas condições, como  $f(X) = 0$  para  $X = 0$  e ainda  $f(X)$  biunívoca.

Dentre as funções utilizadas para aproximar relações não-lineares, as funções polinomiais tem sido as mais utilizadas, quer pela facilidade com que podem ser sintetizadas, quer pela simplicidade de métodos de aproximação como mínimos quadrados. Para alguns sensores, como é o caso de termopares, existem aproximações polinomiais já bastante conhecidas [17].

Dedicamos este capítulo ao estudo da linearização através do conversor desenvolvido, de funções polinomiais de qualquer ordem, apresentando um circuito para geração da referência variante no tempo que poderá ser utilizado para funções deste tipo. Apresentamos também equações de projeto que facilitam a síntese de conversores para funções polinomiais; analisando as principais fontes de erro para o circuito proposto.

3.1. Linearização de Funções Polinomiais

Como caso particular da conversão não-linear estudada no capítulo 2, estudaremos a conversão de  $f(X)$  em  $X$  onde  $f(X)$

é dada por:

$$f(X) = A_1 X + A_2 X^2 + \dots + A_m X^m. \quad (3.1)$$

Convém notar que o termo constante do polinômio acima é nulo, o que garante  $f(0) = 0$ . Assumiremos ainda que os coeficientes  $A_1, A_2, \dots, A_m$  são tais que  $f(X)$  é biunívoca no intervalo  $[0, X_M]$  de interesse. Para efeito deste capítulo, trabalharemos com  $f(X)$  no primeiro quadrante, sem com isso limitar os resultados, como foi visto no item 2.3. Utilizaremos um conversor com fundo de escala de  $N$  contagens, comandado por um relógio na frequência  $f_0 (= 1/\tau_0)$ .

De acordo com a equação (2.41) a referência variante a ser utilizada para converter  $f(X)$  em  $X$  será:

$$\begin{aligned} V_R(t) &= -N \cdot \tau_0 \cdot \frac{d}{dt} f\left(\frac{t}{\tau_0}\right) = \\ &= -N \cdot \tau_0 \frac{d}{dt} \left[ A_1 \left(\frac{t}{\tau_0}\right) + A_2 \left(\frac{t}{\tau_0}\right)^2 + \dots + A_m \cdot \left(\frac{t}{\tau_0}\right)^m \right] \\ &= -N \cdot \tau_0 \left[ \frac{A_1}{\tau_0} + \frac{2A_2 t}{\tau_0^2} + \dots + \frac{m \cdot A_m}{\tau_0^m} \cdot t^{m-1} \right] \\ &= - \left[ N \cdot A_1 + \frac{2NA_2}{\tau_0} + \dots + \frac{m \cdot N \cdot A_m}{\tau_0^{m-1}} \cdot t^{m-1} \right] \end{aligned} \quad (3.2)$$

Podemos reescrever  $V_R(t)$  como:

$$V_R(t) = a_0 + a_1 \cdot t + \dots + a_{m-1} \cdot t^{m-1}, \quad (3.3)$$

onde:

$$\begin{aligned}
 a_0 &= -N.A_1 \\
 a_1 &= \frac{-2.N.A_2}{\tau_0} \\
 &\vdots \\
 a_{m-1} &= \frac{-m.N.A_m}{\tau_0^{m-1}}
 \end{aligned}
 \tag{3.4}$$

Vemos portanto que, para linearizar um polinômio de grau  $m$  devemos gerar uma referência polinomial (no tempo) de grau  $m-1$ . A expressão para  $V_R(t)$  vista em (3.3) pode ainda ser expressa como somatória dos termos de um polinômio:

$$V_R(t) = a_0 + \sum_{j=1}^{m-1} a_j \cdot t^j, \quad 0 \leq t \leq N \cdot \tau_0 \tag{3.5}$$

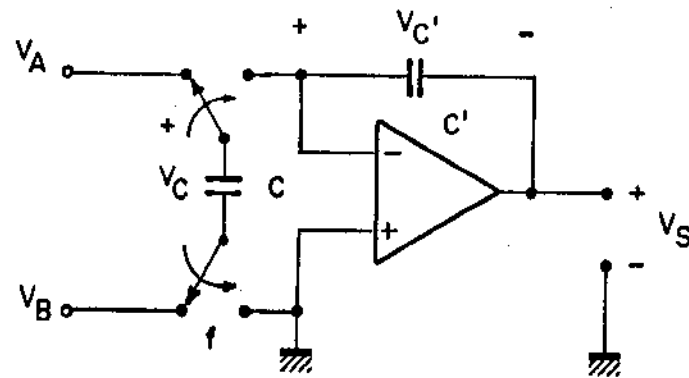
onde:

$$a_j = \frac{-(j+1).N.A_{j+1}}{\tau_0^j} \tag{3.6}$$

Para gerar a referência  $V_R(t)$  podemos utilizar integradores em cascata para obter termos em  $t^j$  que, ponderados adequadamente, fornecerão o sinal de referência. Como cada coeficiente  $a_j$  em (3.6) depende de  $\tau_0$ , utilizaremos integradores chaveados para preservar a imunidade ao relógio.

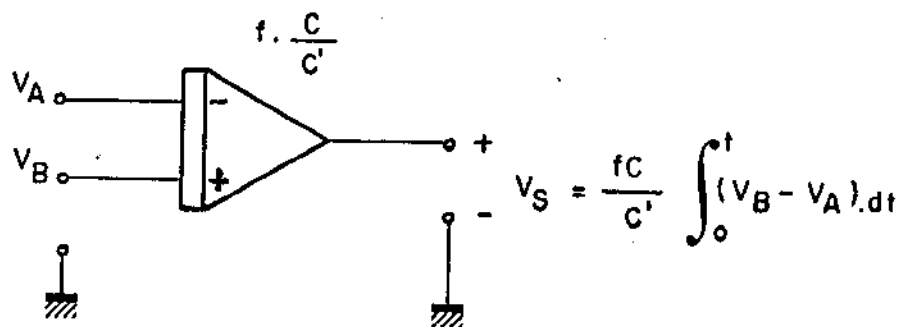
### 3.2. Geração de $V_R(t)$ com Integradores Chaveados

Utilizaremos como bloco integrador o circuito mostrado na figura 3.1(a), que será analisado assumindo que a frequência de comutação das chaves é muito maior que a do sinal a ser integrado. As chaves mostradas na figura são ligadas alternadamente aos sinais de entrada e à entrada do amplificador, numa frequência  $f (= 1/T)$ , de modo que o capacitor  $C$  se carrega com a diferença  $(V_A - V_B)$  e transfere sua carga para o capacitor  $C'$  a



$$V_S \approx \frac{fC}{C'} \cdot \int_0^t (V_B - V_A) dt + V_S(0)$$

(a) Circuito básico do integrador chaveado.



(b) Bloco funcional simbolizando o integrador de (a).

Figura 3.1 - Integrador Diferencial a Capacitores Chaveados.

cada T segundos. Quando ambas as chaves estão voltadas para o lado esquerdo, a carga em C será:

$$Q_C = C \cdot (V_A - V_B) \quad (3.7)$$

Esta carga, transferida a cada T segundos, implicará numa corrente média fluindo para (ou de C') dada por:

$$i = \frac{C(V_A - V_B)}{T} = f \cdot C(V_A - V_B) \quad (3.8)$$

A taxa de variação da tensão em C' será então igual a  $(i/C')$ , ou seja:

$$\frac{d \cdot V_{C'}}{dt} = \frac{i}{C'} = \frac{f \cdot C}{C'} \cdot (V_A - V_B) \quad (3.9)$$

Como a tensão de saída é igual a  $-V_{C'}$ , integrando (3.9) chegamos a seguinte relação entre entradas e saída para o integrador chaveado:

$$V_S = \frac{f \cdot C}{C'} \cdot \int_0^t (V_B - V_A) \cdot dt + V_S(0), \quad (3.10)$$

o que mostra que o circuito realiza a integral no tempo da diferença entre os sinais  $V_B$  e  $V_A$ . Utilizamos como bloco básico um integrador diferencial para possibilitar seu funcionamento como inversor ou não inversor, dependendo da escolha do terminal para entrada do sinal a ser integrado.

Para facilitar o entendimento dos circuitos da referência variante no tempo, simbolizaremos o integrador diferencial como mostrado na figura 3.1(b), indicando sempre a frequência de comutação das chaves e os valores dos capacitores utilizados através do coeficiente que multiplica a integral em

(3.10). Assumiremos também, exceto quando assinalado em contrário, que uma terceira chave analógica garante condição inicial nula ( $V_S(0) = 0$ ) para todos os integradores chaveados.

### Circuito Completo da Referência Variante

O circuito completo para gerar um sinal de referência capaz de linearizar o polinômio em (3.1) é mostrado na figura 3.2. A partir do cálculo de  $V_R(t)$  da figura, poderemos extrair as relações entre os componentes utilizados e os coeficientes deduzidos anteriormente, indicados em (3.4) e (3.6).

O circuito é composto de uma cascata de integradores não inversores, num total de  $(m-1)$  seções, alimentado por uma tensão  $V_0$  de referência. As saídas  $V_1, V_2 \dots V_{m-1}$ , como mostramos a seguir, fornecerão os termos dependentes do tempo que, somados através do amplificador  $A_m$ , constituirão os termos do polinômio  $V_R(t)$ . Por simplicidade chamaremos  $\alpha_j$  a relação entre os capacitores do  $j$ -ésimo integrador. Assim, utilizando a relação expressa em (3.10) teremos:

$$V_1 = \alpha_1 f_1 \int_0^t V_0 \cdot dt = \alpha_1 \cdot f_1 \cdot V_0 \cdot t \quad (3.11)$$

$$V_2 = \alpha_2 f_2 \int_0^t V_1 \cdot dt = \alpha_1 \cdot \alpha_2 \cdot f_1 \cdot f_2 \cdot V_0 \cdot \frac{t^2}{2}$$

$$V_3 = \alpha_3 \cdot f_3 \int_0^t V_2 \cdot dt = \alpha_1 \cdot \alpha_2 \cdot \alpha_3 \cdot f_1 \cdot f_2 \cdot f_3 \cdot V_0 \cdot \frac{t^3}{3!}$$

$$V_{m-1} = \alpha_{m-1} f_{m-1} \int_0^t V_{m-2} \cdot dt =$$

$$= \alpha_1 \cdot \alpha_2 \dots \alpha_{m-1} \cdot f_1 \cdot f_2 \dots f_{m-1} \cdot V_0 \cdot \frac{t^{m-1}}{(m-1)!} \quad (3.12)$$

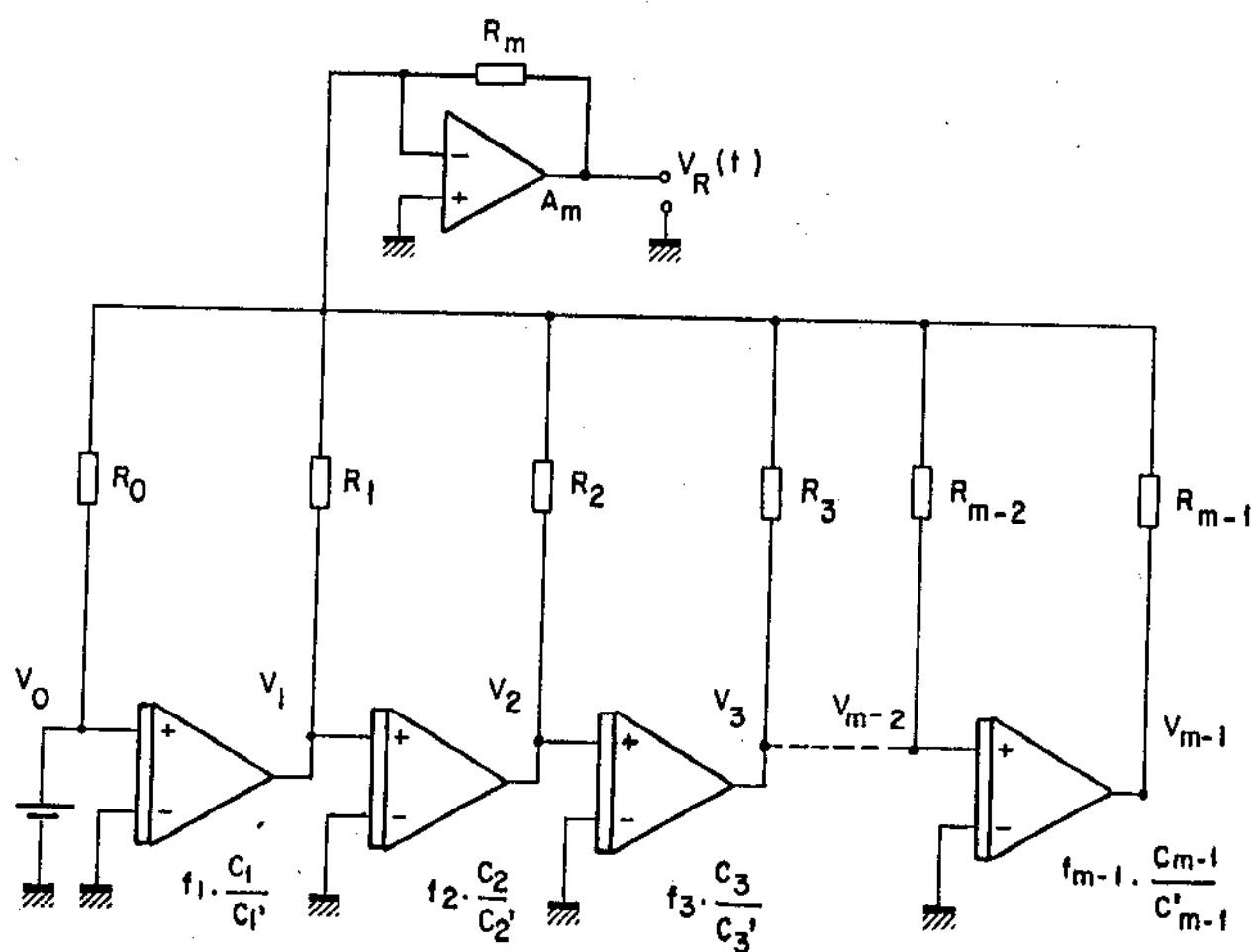


Figura 3.2 - Geração de  $V_R(t)$  para função polinomial.

Como forma reduzida para a saída do  $j$ -ésimo integrador podemos escrever:

$$V_j = V_0 \cdot \left( \prod_{i=1}^j \alpha_i \right) \cdot \left( \prod_{i=1}^j f_i \right) \cdot \frac{t^j}{j!} ; \quad j = 1, 2, \dots, m-1 \quad (3.13)$$

A saída do somador inversor da figura (3.2) fornecerá, portanto, a soma das tensões  $V_0$  a  $V_{m-1}$  ponderada pelos respectivos ganhos, ou seja:

$$V_R(t) = - \left[ \frac{R_m}{R_0} \cdot V_0 + \frac{R_m}{R_1} \cdot V_1 + \dots + \frac{R_m}{R_{m-1}} \cdot V_{m-1} \right], \quad (3.14)$$

que, utilizando (3.14) ficará:

$$V_R(t) = f_0 + \sum_{j=1}^{m-1} \frac{R_m}{R_j} \cdot V_j$$

$$\therefore V_R(t) = b_0 + \sum_{j=1}^{m-1} b_j \cdot t^j ; \quad 0 \leq t \leq N \cdot \tau_0 \quad (3.15)$$

onde:

$$\begin{cases} b_j = \frac{-V_0}{j!} \cdot \frac{R_m}{R_j} \cdot \left( \prod_{i=1}^j \alpha_i \right) \cdot \left( \prod_{i=1}^j f_i \right) \\ b_0 = - \frac{R_m}{R_0} \cdot V_0 ; \quad j = 1, 2, \dots, m-1 \end{cases}$$

Podemos observar que a expressão para  $V_R(t)$  em (3.15) possui a forma desejada, como calculada a partir da expressão de  $f(X)$  (eq. 3.5). Portanto as equações de projeto do conversor podem ser obtidas igualando-se os coeficientes dos termos correspondentes nos dois polinômios. Em outras palavras, para que o conversor realize a conversão de  $f(X)$  em  $X$  temos que ter:

$$a_j = b_j, \quad j = 1, 2, \dots, m-1 \quad (3.16)$$

e

$$a_0 = b_0$$

Utilizando então as expressões para  $a_j$  e  $b_j$  teremos:

$$\begin{cases} a_j = \frac{-(j+1) \cdot N \cdot A_{j+1}}{\tau_0^j} = \frac{-V_0 \cdot R_m}{j! R_j} \cdot \left( \prod_{i=1}^j \alpha_i \right) \left( \prod_{i=1}^j f_i \right) = b_j \\ a_0 = -N \cdot A_1 = \frac{-R_m}{R_0} \cdot V_0 = b_0 \end{cases} \quad (3.17)$$

Dados portanto os coeficientes  $A_1, A_2, \dots, A_m$  da função a linearizar, conhecidos o fundo de escala  $N$  de conversor e o período  $\tau_0$  do relógio principal, podemos calcular os resistores  $R_1$  a  $R_m$ , os capacitores  $C_1$  a  $C_{m-1}$  e  $C'_1$  a  $C'_{m-1}$ , e escolher a tensão de referência  $V_0$  de modo a satisfazer (3.17). Na prática o que faremos será utilizar as componentes  $V_j$  (saídas dos integradores) com as maiores amplitudes possíveis, para minimizar efeitos residuais dos amplificadores operacionais, deixando a ponderação final por conta dos resistores  $R_1$  a  $R_{m-1}$ .

### Imunidade ao Relógio

A imunidade do conversor a variações no relógio será obtida se as relações expressas em (3.17) se mantiverem válidas, para qualquer valor de  $j$ , mesmo com flutuações no valor de  $\tau_0$ . Como temos na expressão dos coeficientes  $b_j$  um fator igual ao produto das frequências de comutação das chaves,  $f_1 \cdot f_2 \cdot f_3 \cdot \dots \cdot f_j$ , a imunidade pode ser alcançada se cada uma destas frequências depender diretamente da frequência  $f_0 = 1/(\tau_0)$  do relógio, ou seja, se cada frequência  $f_i$  puder ser descrita por:

$$f_i = k_i \cdot f_0 = \frac{k_i}{\tau_0}, \quad (3.18)$$

onde  $k_1$  é constante. A forma de obter esta dependência é simples, bastando gerar cada sinal de comutação de chaves bem como o relógio principal a partir de um único sinal, utilizando divisores digitais de frequência (flip-flops). Assim, em (3.17) teremos, considerando apenas os termos relacionados com frequên-cias:

$$\frac{1}{\tau_0^j} \sim \left( \prod_{i=1}^j f_i \right) \quad (3.19)$$

Utilizando (3.18) ficaremos com:

$$\frac{1}{\tau_0^j} \sim \frac{k_1}{\tau_0} \cdot \frac{k_2}{\tau_0} \dots \frac{k_j}{\tau_0} = \frac{k_1 \cdot k_2 \dots k_j}{\tau_0^j}, \quad (3.20)$$

o que nos permitirá cancelar de ambos os lados o denominador  $\tau_0^j$ , chegando assim a uma nova relação que independe de  $\tau_0$ , e portanto do relógio, a saber:

$$-(j+1) \cdot N \cdot A_{j+1} = \frac{-V_0}{j!} \frac{R_m}{R_j} \cdot \left( \prod_{i=1}^j \alpha_i \right) \left( \prod_{i=1}^j k_i \right), \quad (3.21)$$

que deve ser respeitada para qualquer  $j$  entre 1 e  $m-1$ .

A relação mostrada em (3.21) é geral, evidenciando que podemos utilizar relações entre capacitores ( $\alpha_i$ ) bem como as frequências de comutação das chaves dos integradores ( $k_i$ ) para ajustar os coeficientes da referência polinomial  $V_R(t)$  do conversor não-linear. Como caso particular, que facilitará tanto a análise de erros que faremos adiante, quanto simplificará a etapa de projeto e reduzirá o custo do conversor, utilizaremos todas as frequências de comutação iguais a  $f_0$ , ou seja, o sistema possuirá um único relógio, o que implica dizer que os coeficientes  $k_i$  são todos iguais a 1. Assim podemos substituir

(3.21) por uma equação de projeto ainda mais simples:

$$(j+1) \cdot N \cdot A_{j+1} = \frac{V_0}{j!} \frac{R_m}{R_j} \cdot \left( \prod_{i=1}^j \alpha_i \right) \quad (3.22)$$

Escolhendo previamente o valor da tensão de referência  $V_0$ , e rearrumando (3.22) para isolar os parâmetros de projeto de um único lado, chegamos a uma nova equação de projeto, a saber:

$$\frac{R_m}{R_j} \cdot \left( \prod_{i=1}^j \alpha_i \right) = \frac{(j+1)! N \cdot A_{j+1}}{V_0} \quad , \quad (3.23)$$

que deverá ser respeitada para  $j$  entre 1 e  $m-1$ , e que, como queríamos, independente de  $\tau_0$ .

Garantida a imunidade ao relógio, podemos encerrar este item resumindo os resultados obtidos. Para obter a linearização com conversão A/D da função polinomial

$$f(X) = A_1 X + A_2 X^2 + \dots + A_m \cdot X^m, \quad (3.24)$$

tendo  $X$  como resultado da conversão, necessitamos utilizar um sinal de referência  $V_R(t)$  dada por:

$$V_R(t) = a_0 + \sum_{j=1}^{m-1} a_j \cdot t^j \quad , \quad (3.25)$$

onde:

$$\begin{aligned} a_0 &= -N \cdot A_1 \\ a_j &= \frac{(j+1) \cdot N \cdot A_{j+1}}{\tau_0^j} \end{aligned} \quad (3.26)$$

O sinal de referência gerado através do circuito mostrado na figura (3.2), assumindo todas as frequências de comutação iguais a frequência do relógio principal, nos fornece como saída:

$$V_R(t) = b_0 + \sum_{j=1}^{m-1} b_j t^j \quad (3.27)$$

onde:

$$\begin{cases} b_0 = \frac{-R_m}{R_0} \cdot V_0 \\ b_j = \frac{-V_0}{j!} \frac{R_m}{R_j} \cdot \frac{\alpha_1 \cdot \alpha_2 \cdot \dots \cdot \alpha_j}{\tau_j^j} \end{cases} \quad (3.28)$$

Portanto, para realizar corretamente a conversão, temos que obedecer as seguintes relações:

$$\frac{R_m}{R_0} = \frac{N \cdot A_1}{V_0}, \quad (a_0 = b_0), \quad (3.29)$$

e

$$\frac{R_m}{R_j} \cdot (\alpha_1 \cdot \alpha_2 \cdot \dots \cdot \alpha_j) = \frac{(j+1)! N \cdot A_{j+1}}{V_0} \quad (3.30)$$

### 3.3. Análise de Erros

Neste item consideraremos apenas as principais fontes de erros causados pela introdução de uma referência variante no tempo a capacitores-chaveados, uma vez que os erros do conversor dupla-rampa propriamente ditos dependem do conversor utilizado. Neste sentido identificamos duas principais fontes de erros. A primeira relacionada com as tensões residuais (offset) dos amplificadores operacionais, a segunda decorrente das aproximações utilizadas para analisar os integradores a capacitores chaveados. Analisaremos estas fontes de erros de modo a avaliar

sua contribuição e indicaremos formas de reduzir seus efeitos.

### 3.3.1. Tensões Residuais

Os integradores representados na figura 3.2 são construídos com amplificadores operacionais, utilizando o circuito da figura 3.1(a). Chamaremos  $A_1$  o amplificador utilizado para gerar  $V_1$ ,  $A_2$  para  $V_2$ , e assim sucessivamente, sendo  $A_{m-1}$  o amplificador u tilizado para gerar  $V_{m-1}$ . Denominaremos  $V_{0Sj}$  a tensão residual (offset) do amplificador  $A_j$ , e avaliaremos a influência de cada tensão residual sobre os sinais  $V_1$  a  $V_{m-1}$ . Para efeito desta análise, suporemos todos os coeficientes  $\alpha_j$  iguais entre si e assumindo o valor típico  $\alpha = N^{-1}$ , além de utilizar frequências de comutação iguais a  $\tau_0^{-1} = f_0$ . Desta forma, a saída  $V_j$  do  $j$ -ésimo integrador será dada por:

$$V_j = f_0 \cdot \alpha \int_0^t V_{j-1} \cdot dt = \frac{1}{N \cdot \tau_0} \int_0^t V_{j-1} \cdot dt \quad (3.31)$$

Partindo então do 1º integrador, para condições ini ciais nulas, teremos as saídas:

$$V_1 = f_0 \cdot \alpha \int (V_0 + V_{0S1}) \cdot dt = f_0 \cdot \alpha (V_0 + V_{0S1}) t \quad (3.32)$$

$$V_2 = f_0 \cdot \alpha \int (V_1 + V_{0S2}) \cdot dt =$$

$$= (f_0 \cdot \alpha)^2 (V_0 + V_{0S1}) \cdot \frac{t^2}{2!} + f_0 \cdot \alpha \cdot V_{0S2} \cdot t;$$

$\vdots$

$$V_j = (f_0 \cdot \alpha)^j (V_0 + V_{0S1}) \frac{t^j}{j!} + (f_0 \cdot \alpha)^{j-1} \cdot V_{0S2} \cdot \frac{t^{j-1}}{(j-1)!} +$$

$$+ \dots + f_0 \cdot \alpha \cdot V_{0Sj} \cdot t;$$

$\vdots$

⋮

$$V_{m-1} = (f_0 \cdot \alpha)^{m-1} (V_0 + V_{0S1}) \cdot \frac{t^{m-1}}{(m-1)!} + \dots + f_0 \cdot \alpha \cdot V_{0S(m-1)} \cdot t.$$

A seguir podemos encontrar  $V_1$  a  $V_{m-1}$  para a maior duração do intervalo de integração da referência, que ocorre para  $t = N \cdot \tau_0$ . Substituindo  $\alpha = N^{-1}$  e  $f_0 = \tau_0^{-1}$ , as expressões em (3.32) ficam, para  $t = N \cdot \tau_0$ :

$$V_1 = V_0 + V_{0S1} ; \quad (3.33)$$

$$V_2 = \frac{V_0}{2!} + \frac{V_{0S1}}{2!} + V_{0S2} ;$$

$$V_3 = \frac{V_0}{3!} + \frac{V_{0S1}}{3!} + \frac{V_{0S2}}{2!} + V_{0S3} ;$$

$$V_j = \frac{V_0}{j!} + \frac{V_{0S1}}{j!} + \frac{V_{0S2}}{(j-1)!} + \dots + V_{0Sj},$$

$$V_{m-1} = \frac{V_0}{(m-1)!} + \frac{V_{0S1}}{(m-1)!} + \frac{V_{0S2}}{(m-2)!} + \dots + \frac{V_{0Sj}}{(m-j)!} + \dots +$$

$$+ \frac{V_{0S(m-2)}}{2!} + V_{0S(m-1)}.$$

Rearrmando a expressão da saída  $V_{m-1}$  do último integrador, de modo a comparar as parcelas dependentes de tensões residuais com a parcela de sinal, temos:

$$V_{m-1} = \frac{1}{(m-1)!} \left[ V_0 + V_{0S1} + \frac{V_{0S2}}{(m-1)} + \frac{V_{0S3}}{(m-1)(m-2)} + \dots + \frac{V_{0S(m-1)}}{(m-1)!} \right] \quad (3.34)$$

Em (3.34) percebemos que a tensão residual do último amplificador,  $A_{m-1}$ , aparece multiplicada por  $(m-1)!$ , indicando uma forte dependência dos erros residuais com a ordem do polinômio. Podemos ver também de (3.33) que, para manter os mesmos níveis relativos de erro em cada integrador, os requisitos impostos a cada amplificador são tanto maiores quanto maior a ordem do integrador. Apenas como indicação para projeto, para que os erros aumentem de forma aproximadamente linear podemos impor as seguintes restrições:

$$V_{0S1} = V_{0S} ; \quad (3.35)$$

$$V_{0S2} = \frac{V_{0S1}}{(m-1)} = \frac{(m-2)!}{(m-1)!} \cdot V_{0S} ;$$

$$V_{0S3} = \frac{V_{0S2}}{(m-2)} = \frac{(m-3)!}{(m-1)!} V_{0S} ;$$

$$V_{0S4} = \frac{V_{0S3}}{(m-3)} = \frac{(m-4)!}{(m-1)!} V_{0S} ;$$

⋮

$$V_{0S(m-1)} = \frac{V_{0S(m-2)}}{2} = \frac{1}{(m-1)!} V_{0S} .$$

Desta forma, a expressão de  $V_{m-1}$ , a partir de (3.34), fica:

$$\begin{aligned} V_{m-1} &= \frac{1}{(m-1)!} \left[ V_0 + \underbrace{V_{0S} + V_{0S} + \dots + V_{0S} + V_{0S}}_{(m-1) \text{ vezes}} \right] = \\ &= \frac{1}{(m-1)!} \left[ V_0 + (m-1) V_{0S} \right] , \end{aligned} \quad (3.36)$$

o que mostra que as tensões residuais pesarão  $(m-1)$  vezes mais no último integrador com relação ao primeiro. A título de exem

plo, suponhamos  $m=6$ , ou  $(m-1) = 5$ . Usando (3.35) teremos:

$$V_{0S1} = V_{0S} ; \quad (3.37)$$

$$V_{0S2} = \frac{V_{0S1}}{5} = \frac{V_{0S}}{5} ;$$

$$V_{0S3} = \frac{V_{0S2}}{4} = \frac{V_{0S}}{20} ;$$

$$V_{0S4} = \frac{V_{0S3}}{3} = \frac{V_{0S}}{60} ;$$

$$V_{0S5} = \frac{V_{0S4}}{2} = \frac{V_{0S}}{120} = \frac{V_{0S}}{5!}$$

Utilizando (3.33), os erros relativos podem ser obtidos comparando a parcela dependente de  $V_{0S}$  com  $V_0$ , substituindo os valores obtidos em (3.37), que darão:

$$V_1 = V_0 + V_{0S} ; \quad (3.38)$$

$$V_2 = \frac{1}{2} (V_0 + \frac{7}{5} V_{0S}) ;$$

$$V_3 = \frac{1}{6} (V_0 + \frac{19}{10} V_{0S}) ;$$

$$V_4 = \frac{1}{24} (V_0 + \frac{42}{15} V_{0S}) ;$$

$$V_5 = \frac{1}{120} (V_0 + 5 V_{0S}) ;$$

Do exemplo acima, vemos que utilizando  $V_{0S5}$  120 vezes menor que  $V_{0S1}$  ainda teremos o erro em  $V_5$  cinco vezes maior que

em  $V_1$ . Disto concluímos que as tensões residuais podem oferecer sérias limitações, dependendo da resolução desejada no conversor. Um fator atenuante para conversores polinomiais é que os termos de ordem elevada do polinômio possuem coeficientes em geral pequenos, portanto com baixo peso na precisão geral do conversor.

### 3.3.2. Erros de Discretização

O cálculo de  $V_R(t)$  necessária para realizar a conversão de  $f(X)$  em  $X$ , com  $f(X)$  na forma de (3.1) nos forneceu a referência variante da equação (3.3), que repetimos aqui:

$$V_R(t) = a_0 + a_1 t + a_2 t^2 + \dots + a_{m-1} t^{m-1} . \quad (3.39)$$

Para conservar a imunidade ao relógio utilizamos integrador a capacitores chaveados para gerar as componentes do polinômio acima, utilizando como bloco básico o integrador mostrado na figura 3.1(a), onde as chaves analógicas são comutadas a cada  $T$  segundos. Supondo que a frequência de comutação das chaves fosse suficientemente elevada, calculamos as expressões para as componentes  $V_1$  a  $V_{m-1}$  (figura 3.2) como funções contínuas no tempo. Assim, obtivemos os termos em  $t, t^2, \dots, t^{m-1}$  que, ponderados adequadamente e somados através do amplificador  $A_m$ , compõe a tensão de referência polinomial, como em (3.39).

Na verdade, cada componente  $V_i$ , com excessão de  $V_0$ , é uma função discreta, assumindo valores constantes em intervalos  $kT \leq t < (k+1)T$ , onde  $k = 0, 1, 2, \dots$  é o número de comutações ocorridas a partir de  $t = 0$ . Deste modo, por exemplo, a rampa em  $V_1$  será na realidade uma função escada.

É fácil mostrar ([16], [20], [21]) que as componentes finalmente obtidas em  $V_R(t)$  são funções discretas no tempo do seguinte tipo:

$$\begin{aligned}
& a_0 ; \\
& a_1 \cdot kT ; \\
& a_2 \cdot k(k-1) \cdot T^2 ; \\
& a_3 \cdot k \cdot (k-1) \cdot (k-2) \cdot T^3 ; \\
& \vdots \\
& a_i \cdot k(k-1)(k-2) \dots (k-i+1) \cdot T^i ; \\
& \vdots \\
& a_{m-1} \cdot k(k-1)(k-2) \dots (k-m+2) \cdot T^{m-1} ;
\end{aligned} \tag{3.40}$$

que devem ser comparadas com as parcelas correspondentes de (3.39), que para  $t = kT$  valerão:

$$\begin{aligned}
& a_0 ; \\
& a_1 kT ; \\
& a_2 k^2 T^2 ; \\
& a_3 k^3 T^3 ; \\
& \vdots \\
& a_i k^i T^i \\
& \vdots \\
& a_{m-1} \cdot k^{m-1} \cdot T^{m-1} .
\end{aligned} \tag{3.41}$$

Vemos que para  $k$  elevado os valores mostrados em (3.40) se aproximam dos valores ideais de (3.41), o que justifica a afirmação de que para frequências altas de comutação (3.39) constitui uma boa aproximação.

Para avaliar a diferença entre a referência desejada

$V_R(t)$  (contínua) e a referência discreta que obtemos pelo uso de circuitos chaveados, temos que considerar ainda que o sinal de referência será integrado, no processo de conversão "dupla rampa", através de um integrador convencional. Compararemos portanto os resultados da integração de  $V_R(t)$ , nos dois casos, examinando isoladamente os erros em cada componente a saber,  $t$ ,  $t^2$ ,  $t^3$ , etc. Por simplicidade, suporemos o período  $T = 1$ , de modo que tanto  $t$  quanto  $k$  assumirão os valores  $0, 1, 2, \dots$ . O cálculo das integrais das parcelas da referência contínua é imediato, e de (3.39) podemos obter:

$$\begin{array}{rcl}
 a_0 & \xrightarrow{\int} & a_0 t \\
 a_1 t & \longrightarrow & a_1 \frac{t^2}{2} \\
 a_2 t^2 & \longrightarrow & a_2 \frac{t^3}{3} \\
 \vdots & & \\
 a_i t^i & \longrightarrow & a_i \frac{t^{i+1}}{i+1} \\
 a_{m-1} t^{m-1} & \longrightarrow & a_{m-1} \frac{t^m}{m}
 \end{array} \tag{3.42}$$

Por outro lado, a integração, através de um integrador convencional, das parcelas mostradas em (3.40), fornece um sinal contínuo que não pode ser descrito através de expressões simples. O artifício utilizado neste caso é apresentar os valores que assumem as integrais em instantes múltiplos de  $T$ , ou seja, obter as funções discretas equivalentes. Fazendo estes cálculos obteremos:

$$\begin{array}{rcl}
 a_0 & \xrightarrow{\int} & a_0 k \quad ; \quad k \geq 0 \\
 a_1 k & \longrightarrow & a_1 \frac{k(k-1)}{2} \quad ; \quad k \geq 1
 \end{array} \tag{3.43}$$

$$\begin{aligned}
& a_2 k(k-1) \longrightarrow a_2 \frac{k(k-1)(k-2)}{3} ; \quad k \geq 2 \\
& \vdots \\
& a_i k(k-1) \dots (k-i+1) \longrightarrow a_i \frac{k(k-1) \dots (k-i)}{i+1} ; \quad k \geq i \\
& \vdots \\
& a_{m-1} k(k-1) \dots (k-m+2) \longrightarrow a_{m-1} \frac{k(k-1) \dots (k-m+1)}{k-m+1}
\end{aligned}$$

Temos agora que comparar cada termo obtido em (3.43) com seu correspondente em (3.42), calculado fazendo  $t = k$ . Faremos isto explicitando a razão entre o caso real e o caso ideal para cada componente, ou seja,  $i=0, 1, 2$ , etc.

$$i = 0: \quad \frac{a_0 k}{a_0 k} = 1 ; \quad k \geq 0 \quad (3.44)$$

$$i = 1: \quad \frac{a_1 k(k-1)}{a_1 k^2} = 1 - \frac{1}{k} ; \quad k \geq 1 \quad (3.45)$$

$$i = 2: \quad \frac{a_2 k(k-1)(k-2)}{a_2 k^3} = 1 - \frac{3}{k} + \frac{2}{k^2} ; \quad k \geq 2 \quad (3.46)$$

$$i = j: \quad \frac{k(k-1) \dots (k-j)}{k^{j+1}} = \frac{(k-1) \dots (k-j)}{k^j} ; \quad k \geq j \quad (3.47)$$

$$i = m-1: \quad \frac{k(k-1) \dots (k-m+1)}{k^m} = \frac{(k-1)(k-2) \dots (k-m+1)}{k^{m-1}} ;$$

$$k \geq m-1 \quad (3.48)$$

A partir das expressões (3.44) a (3.48) podemos computar os erros causados pela discretização da referência variante no tempo. Lembrando que utilizamos a frequência de comutação das chaves igual a frequência  $f_0 (=1/\tau_0)$  do relógio principal

pal do conversor, cada comutação equivale a uma contagem do contador principal, e portanto do resultado  $X$  da conversão. Podemos portanto expressar os erros em função da variável  $X$ , fazendo  $k = X$  nas expressões (3.44) a (3.48). Como exemplo, avaliaremos os erros na geração da referência para um conversor com  $m = 5$ ,  $i = 0, 1, 2, 3, 4$ .

$$i = 0: \quad \text{erro nulo} \quad (3.49)$$

$$i = 1: \quad \text{erro} = -\frac{1}{X}; \quad X \geq 1 \quad (3.50)$$

$$i = 2: \quad \text{erro} = -\frac{3}{X} + \frac{2}{X^2}; \quad X \geq 2 \quad (3.51)$$

$$i = 3: \quad \text{erro} = -\frac{6}{X} + \frac{11}{X^2} - \frac{6}{X^3}; \quad X \geq 3 \quad (3.52)$$

$$i = 4: \quad \text{erro} = -\frac{10}{X} + \frac{35}{X^2} - \frac{50}{X^3} + \frac{24}{X^4};$$

$$X \geq 4 \quad (3.53)$$

Vemos que os erros na geração da referência decaem com  $X$ . Se o conversor do exemplo possuir fundo de escala de 2000 contagens (3 1/2 dígitos), podemos por exemplo avaliar os erros nas componentes da referência para 5% do fundo de escala (FE), o que equivale a  $X = 100$ . De (3.49) a (3.53) teremos então, em termos percentuais, os seguintes erros:

$$i = 0: \quad \text{erro nulo}$$

$$i = 1: \quad \text{erro} = -1\%$$

$$i = 2: \quad \text{erro} = -2,98\% \quad (3.54)$$

$$i = 3: \quad \text{erro} \approx -6,11\%$$

$$i = 4: \quad \text{erro} \approx -10,35\%$$

Para maiores valores de  $X$  estes erros decaem rapida

mente, de acordo com as expressões (3.48) a (3.53). Cabe tam  
bém lembrar que os erros calculados são para as componentes da  
referência variante no tempo, cujo peso na conversão depende da  
função específica que se vai converter. O que podemos desde lo  
go concluir dos cálculos realizados e do exemplo acima é que as  
componentes de ordem mais elevada apresentam maiores des  
vios com relação ao caso ideal, onde o polinômio referência é cont  
inuo.

No próximo capítulo, relataremos a verificação experii  
mental da técnica de conversão não-linear para um conversor-li-  
nearizador para funções polinomiais de terceiro grau.

## CAPÍTULO IV

## PROJETO E CONSTRUÇÃO DE CONVERSOR NÃO LINEAR

Introdução

A partir da técnica de conversão não linear desenvolvida foi projetado e construído um conversor-linearizador para funções polinomiais de terceiro grau. O conversor construído possui resolução de uma parte em duas mil (3 1/2 dígitos) e sensibilidade de um milivolt, e foi projetado de modo a permitir a conversão com linearização simultânea de uma grande quantidade de funções polinomiais de terceira ordem, a partir do ajuste das componentes da referência variante. Conhecida a função a converter, um método simples de calibração utilizando o próprio conversor, permite ajustar os parâmetros da referências variante no tempo, utilizando apenas uma fonte de referência DC, como se faz para conversores lineares. São apresentadas medidas realizadas para algumas funções, escolhidas de modo a avaliar o desempenho do conversor para várias aplicações.

4.1. Parâmetros Iniciais e Escolha da Função a Linearizar

As funções a serem linearizadas pelo conversor serão do tipo:

$$V_E(X) = A_1X + A_2X^2 + A_3X^3 \quad (4.1)$$

que, para fornecer X como resultado da conversão, deverão utilizar, a partir das equações (3.25) e (3.26), a seguinte referência variante no tempo:

$$V_R(t) = a_0 + a_1t + a_2t^2, \quad (4.2)$$

onde:

$$a_0 = -N.A_1 ;$$

$$a_1 = \frac{-2.N.A_2}{\tau_0} , \quad (4.3)$$

$$a_2 = \frac{-3.N.A_3}{\tau_0^2} ,$$

$N = 2000$  (fundo de escala do conversor),

$\tau_0$  = período do relógio principal.

Utilizando para geração da referência um circuito semelhante ao da figura (3.2), com dois integradores chaveados em cascata, teremos componentes  $V_0$  (constante),  $V_1$  (proporcional a  $t$ ) e  $V_2$  (proporcional a  $t^2$ ) que, através de um somador inversor comporão  $V_R(t)$ . A referência gerada será então, como nas equações (3.27) e (3.28):

$$V_R(t) = b_0 + b_1 t + b_2 t^2 , \quad (4.4)$$

onde:

$$b_0 = \frac{-R_3}{R_0} \cdot V_0 ;$$

$$b_1 = \frac{-R_3}{R_1} \cdot V_0 \cdot \frac{\alpha_1}{\tau_0} , \quad (4.5)$$

$$b_2 = \frac{-R_3}{R_2} \cdot \frac{V_0}{2} \cdot \frac{\alpha_1 \cdot \alpha_2}{\tau_0^2}$$

Das equações de projeto (3.29) e (3.30) teremos que escolher os parâmetros do conversor de modo que:

$$\frac{R_3}{R_0} = \frac{N \cdot A_1}{V_0} ;$$

$$\frac{R_3}{R_1} = \frac{2 \cdot N \cdot A_2}{\alpha_1 \cdot V_0} ; \quad (4.6)$$

$$\frac{R_3}{R_2} = \frac{6 \cdot N \cdot A_3}{\alpha_1 \cdot \alpha_2 \cdot V_0} .$$

Antes de tratar das funções que servirão para testar o conversor, convém definir alguns parâmetros que facilitem o projeto e minimizem os erros. Observando que a referência  $V_R(t)$  mostrada em (4.4) pode ser expressa como a soma ponderada de  $V_0$ ,  $V_1$  e  $V_2$ , onde:

$$V_0 = \text{constante},$$

$$V_1 = \alpha_1 \cdot V_0 \cdot \frac{t}{\tau_0} , \quad (4.7)$$

$$V_2 = \alpha_1 \cdot \alpha_2 \cdot \frac{V_0}{2} \cdot \left( \frac{t}{\tau_0} \right)^2$$

podemos maximizar as amplitudes destas componentes para reduzir a influência das tensões residuais discutidas no capítulo anterior. Assim, para  $t_{M\acute{a}x} = N \cdot \tau_0$  temos, de (4.7):

$$V_0 = \text{constante}$$

$$V_{1_{M\acute{a}x}} = \alpha_1 \cdot V_0 \cdot N \quad (4.8)$$

$$V_{2_{M\acute{a}x}} = \alpha_1 \cdot \alpha_2 \cdot \frac{V_0}{2} \cdot N^2$$

Como  $N = 2.000$ , escolhendo  $V_0 = 1.000$  Volts e as relações entre capacitores  $\alpha_1 = \alpha_2 = 10^{-3}$ , teremos:

$$V_0 = 1.000 \text{ Volts,} \quad (4.9)$$

$$V_{1_{\text{Máx}}} = 2.000 \text{ Volts,}$$

$$V_{2_{\text{Máx}}} = 2.000 \text{ Volts,}$$

que são valores suficientemente grandes.

Substituindo os valores  $\alpha_1, \alpha_2, N$  e  $V_0$  nas relações de projeto em (4.6) teremos finalmente:

$$\frac{R_3}{R_0} = 2 \cdot 10^3 \cdot A_1 ,$$

$$\frac{R_3}{R_1} = 4 \cdot 10^6 \cdot A_2 , \quad (4.10)$$

$$\frac{R_3}{R_2} = 1,2 \cdot 10^{10} \cdot A_3$$

Para observar com mais nitidez o efeito da conversão não linear, escolheremos  $A_1, A_2$  e  $A_3$  de modo que as componentes em  $X, X^2$  e  $X^3$  da função a linearizar tenham pesos relativos da mesma ordem de grandeza. Assim, utilizaremos a seguinte função, cujo gráfico é mostrado na figura 4.1(a).

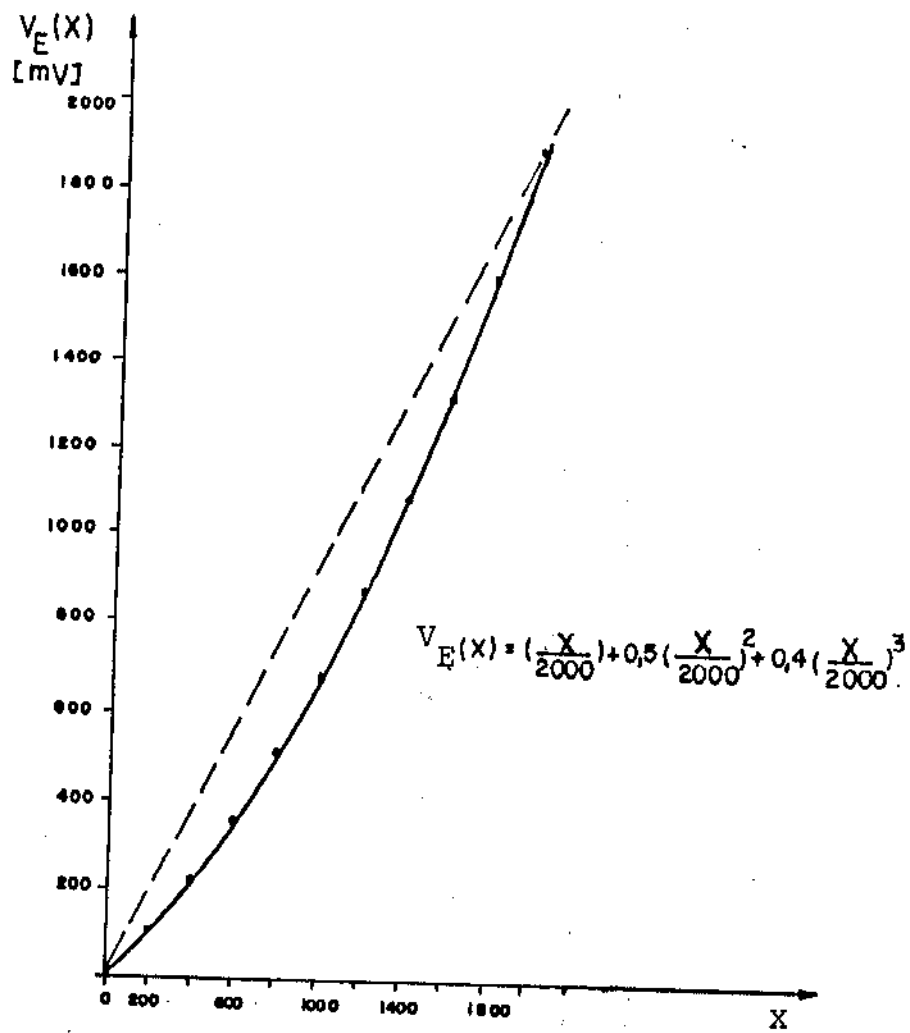
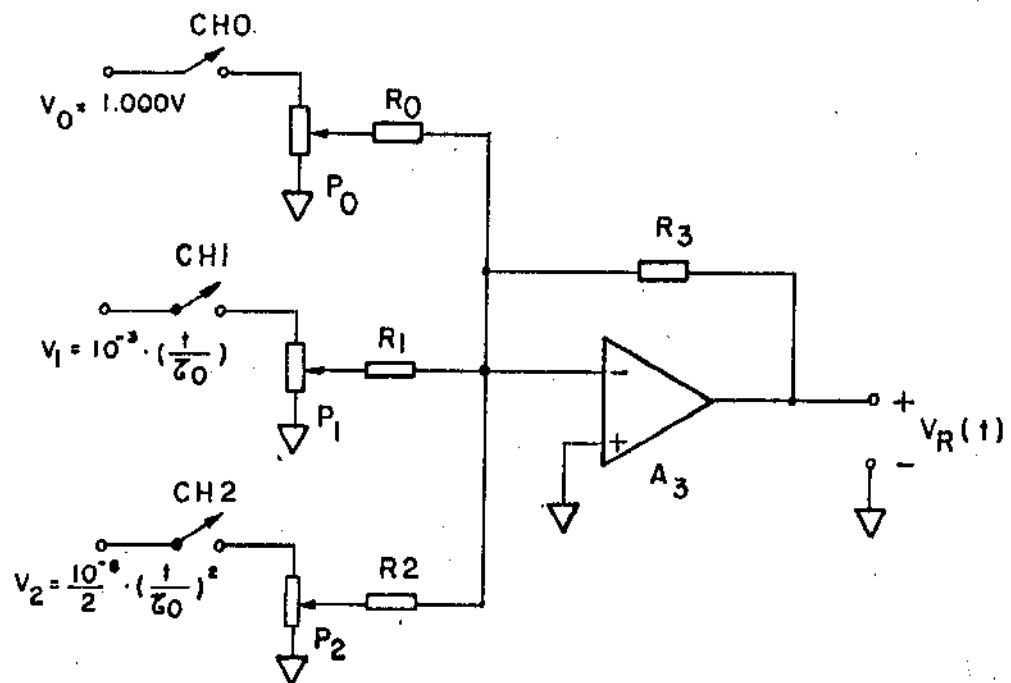
(a) Gráfico de  $V_E(X)$ .(b) Circuito para ponderação de  $V_0$ ,  $V_1$  e  $V_2$ .

Figura 4.1.

$$V_E(X) = \left(\frac{X}{2000}\right) + 0,5 \left(\frac{X}{2000}\right)^2 + 0,4 \left(\frac{X}{2000}\right)^3, \quad 4.11)$$

o que equivale a escolher:

$$\begin{aligned} A_1 &= 5 \cdot 10^{-4}, \\ A_2 &= 1,25 \cdot 10^{-7}, \\ A_3 &= 5 \cdot 10^{-11}, \end{aligned} \quad (4.12)$$

que implica em ter  $V_E(0) = 0$  e  $V_E(2000) = 1,900$  Volts.

Substituindo os valores de  $A_1$ ,  $A_2$  e  $A_3$  nas relações (4.10) obtemos finalmente as relações entre os resistores  $R_0$  a  $R_3$ , que determinarão a ponderação das parcelas  $V_0$ ,  $V_1$  e  $V_2$  de  $V_R(t)$ , a saber:

$$\frac{R_3}{R_0} = 1,000 \quad \therefore \quad R_0 = R_3$$

$$\frac{R_3}{R_1} = 0,5 \quad \therefore \quad R_1 = 2R_3 \quad (4.13)$$

$$\frac{R_3}{R_2} = 0,6 \quad \therefore \quad R_2 = 1,666R_3$$

Utilizando o circuito mostrado na figura 4.1(b) podemos testar o conversor para outras funções, além de possibilitar, como veremos a seguir, uma rotina de ajuste muito simples, que pode ser utilizada para qualquer função a ser convertida. Como a referência é composta de três componentes, o ajuste será realizado em três etapas.

a) Na figura 4.1(b), se apenas a chave CHO estiver ligada, podemos realizar a conversão da função:

$$V_E(X) = \frac{X}{2000} \quad \therefore \quad V_E(2000) = 1,000V$$

Depois de realizar os ajustes de zero, aplicamos  $V_E = 1,000V$  e ajustamos a componente  $V_0$  para obter a leitura  $X = 2000$  no "display" do conversor.

b) Com CHO e CH1 ligadas, ajustamos a componente em  $V_1$  para obter a conversão correta de:

$$V_E(X) = \left(\frac{X}{2000}\right) + 0,5 \left(\frac{X}{2000}\right)^2,$$

o que pode ser feito aplicando  $V_E = 1,500 V$  e ajustando  $P_1$  até obter  $X = 2000$  como saída.

c) Finalmente, com as três chaves ligadas, fazemos o ajuste do conversor para a função completa:

$$V_E(X) = \left(\frac{X}{2000}\right) + 0,5 \left(\frac{X}{2000}\right)^2 + 0,4 \left(\frac{X}{2000}\right)^3,$$

aplicando  $V_E = 1,900 V$  e ajustando desta vez  $P_2$  até obter a leitura  $X = 2000$ , correspondente ao fundo de escala.

Como pode ser observado, o tipo de montagem permite calibrar as componentes em  $X$ ,  $X^2$  e  $X^3$  independentemente, medir os erros e compará-los com a avaliação realizada no capítulo 3.

Feitas estas considerações iniciais sobre a escolha inicial de parâmetros e o método de calibração, examinaremos a seguir os circuitos que comporão as partes principais do conversor não linear, que são o Conversor Dupla-Rampa e a Referência Variante no Tempo. Estas partes foram montadas em placas de circuito impresso separadas de modo que, substituindo a placa da referência, podemos realizar conversões não lineares de outros tipos de funções. Na figura 4.2 vemos um diagrama ilustrativo da interconexão das duas placas, onde é mostrado também

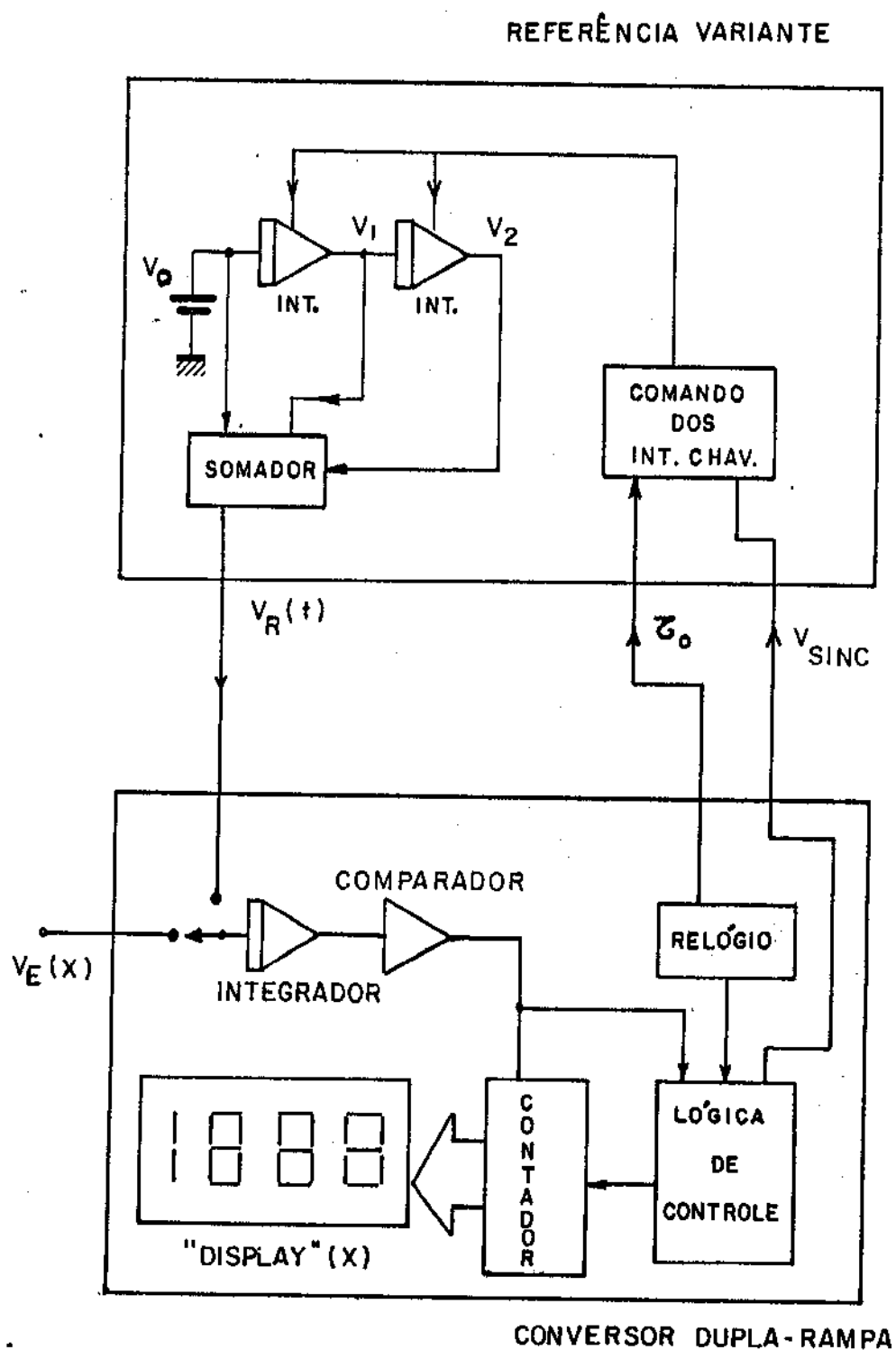


Figura 4.2 - Diagrama do conversor não linear.

o fluxo de sinais no interior de cada placa.

#### 4.2. O Conversor Dupla-Rampa

Como elemento básico para construir o conversor não linear utilizamos um circuito comercial que reúne em um único "chip" as partes analógicas e digitais de um conversor dupla-rampa de 3 1/2 dígitos, em tecnologia CMOS.

Os dados de fabricante do conversor ICL7107 (Intersil) estão mostrados no Apêndice B [18,19], de modo que mencionaremos aqui apenas seu funcionamento básico e a forma não convencional como foi utilizado. Este conversor possui um ciclo de conversão composto de três fases, que podem ser descritas com ajuda da figura 4.3, e que são as seguintes:

1. Fase de auto-zero (A/Z);
2. Fase de integração do sinal (INT);
3. Fase de integração da referência (DE).

As chaves analógicas mostradas na figura são consideradas fechadas nas fases indicadas ao lado de cada chave. Os sinais (+) e (-) se referem à polaridade do sinal de entrada a ser convertido.

##### 1. Fase de Auto-Zero (A/Z)

Esta fase é destinada a compensar efeitos de tensões residuais do integrador e do comparador. Para isto, as entradas são desconectadas dos pinos 30 a 31 ( $V_E(+)$  e  $V_E(-)$ ) e ligadas em curto, através das chaves (1) e (2), ao COMUM. A chave (5) estabelece uma realimentação para a entrada do integrador, de modo que a carga armazenada no capacitor  $C_{AZ}$  compensa as tensões residuais, preparando o conversor para as fases de conversão propriamente ditas.

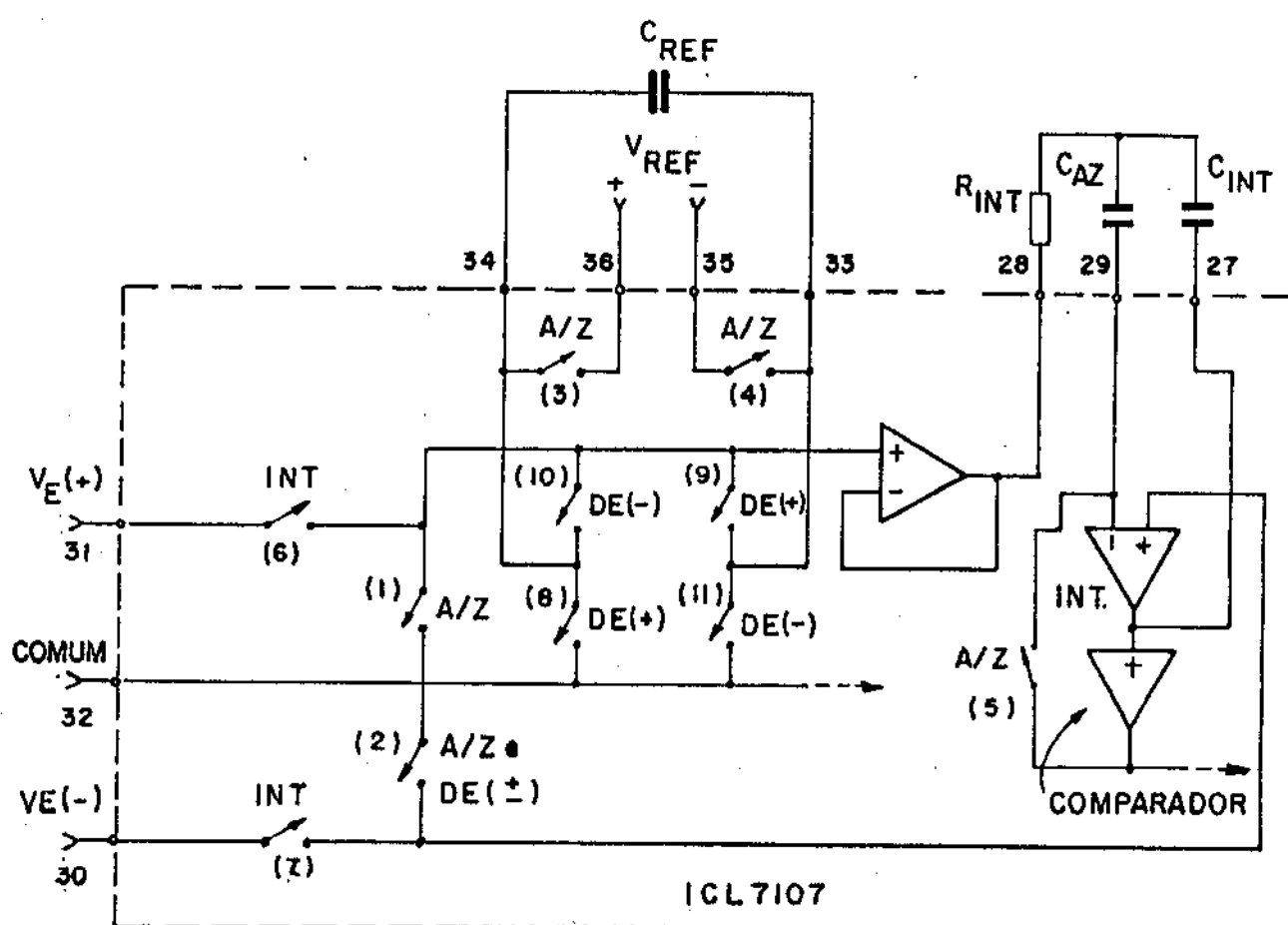


Figura 4.3 - Diagrama simplificado da entrada do conversor ICL7107.

Também durante a fase de Auto-Zero, as chaves (3) e (4) carregam um capacitor externo  $C_{REF}$ , com a tensão de referência  $V_{REF}$ , que na fase de integração da referência (DE) será ligada com a polaridade adequada à entrada do integrador. No caso do conversor não linear o capacitor  $C_{REF}$  não foi utilizado, e a referência variante  $V_R(t)$  foi aplicada diretamente ao pino (33), como veremos adiante.

## 2. Fase de Integração do Sinal (INT)

Durante a integração do sinal, a malha de auto-zero é desfeita e as entradas internas são ligadas aos pinos externos 30 e 31. O conversor integra então a tensão diferencial  $[V_E(+) - V_E(-)]$  por um tempo fixo, após o qual será ligada a referência. Nesta fase apenas as chaves (6) e (7) são fechadas.

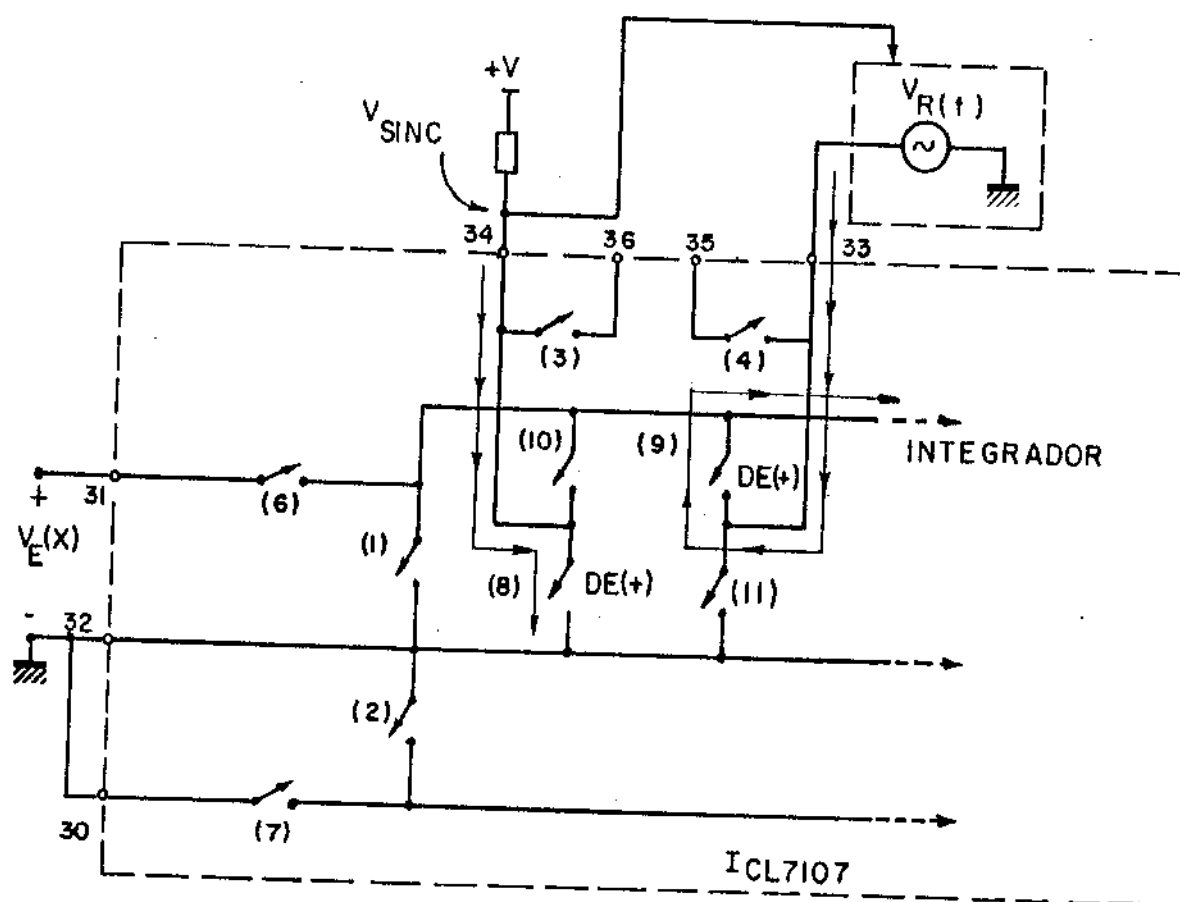
## 3. Fase de Integração da Referência (DE)

A polaridade da saída do comparador permite indentificar se o sinal integrado era positivo ou negativo. No primeiro caso as chaves indicadas com DE(+) (8 e 9) são fechadas, caso contrário a referência é conectada através das chaves assinaladas com DE(-) (chaves 10 e 11). Desta forma o integrador se "descarrega" na direção adequada e, no cruzamento de zero, o conteúdo de um contador será o resultado da conversão.

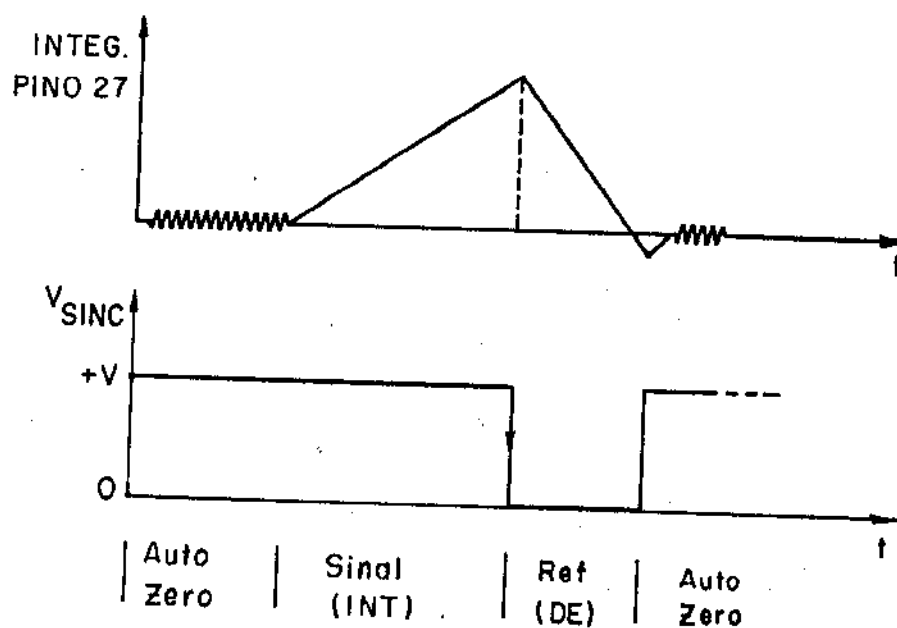
## Utilização do 7107 no Conversor Não Linear

No nosso caso, além da referência de tensão ser variante no tempo, o que impediria a carga prévia de  $C_{REF}$ , esta referência precisa ser ligada exatamente no início da fase 3 descrita acima (neste momento, as chaves analógicas que mantêm nulas as saídas dos integradores chaveados tem que ser abertas, permitindo a variação no tempo das componentes de  $V_R(t)$ ). Como utilizaremos sinais positivos na entrada do conversor, e como  $C_{REF}$  será retirado; as chaves analógicas "DE (-)" não serão ativadas, e as chaves "DE(+)" serão utilizadas de acordo com o arti

fício mostrado na figura 4.4(a). O sinal de referência  $V_R(t)$  será aplicado diretamente ao terminal 33 e portanto, quando a chave (9) fechar, à entrada do integrador. A chave (8), acessada através do terminal 34, fará com que a tensão neste pino caia a zero no início da fase 3, gerando o sinal ( $V_{SINC}$ ) de controle que necessitamos. O diagrama da figura 4.4(b) indica este funcionamento, mostrando que o sinal de sincronismo se mantém baixo durante a fase em que a referência  $V_R(t)$  deve ser ligada à entrada do integrador.



(a) Modificação na utilização do ICL7107 para aplicação ao conversor não linear.



(b) Diagrama ilustrativo do sinal de sincronismo.

Figura 4.4 - Conversor 7207 utilizado no conversor não linear - modificação na entrada.

### 4.3. Circuitos do Conversor Não-Linear

Como descrevemos anteriormente, o conversor não-linear foi montado em duas placas impressas, uma para o conversor dupla-rampa e outra para a referência variante no tempo, interligadas como mostra o diagrama da figura 4.2. Os circuitos utilizados para realizar estes dois blocos serão apresentados a seguir, sendo que descreveremos o funcionamento apenas das partes essenciais ao entendimento do conversor como um todo.

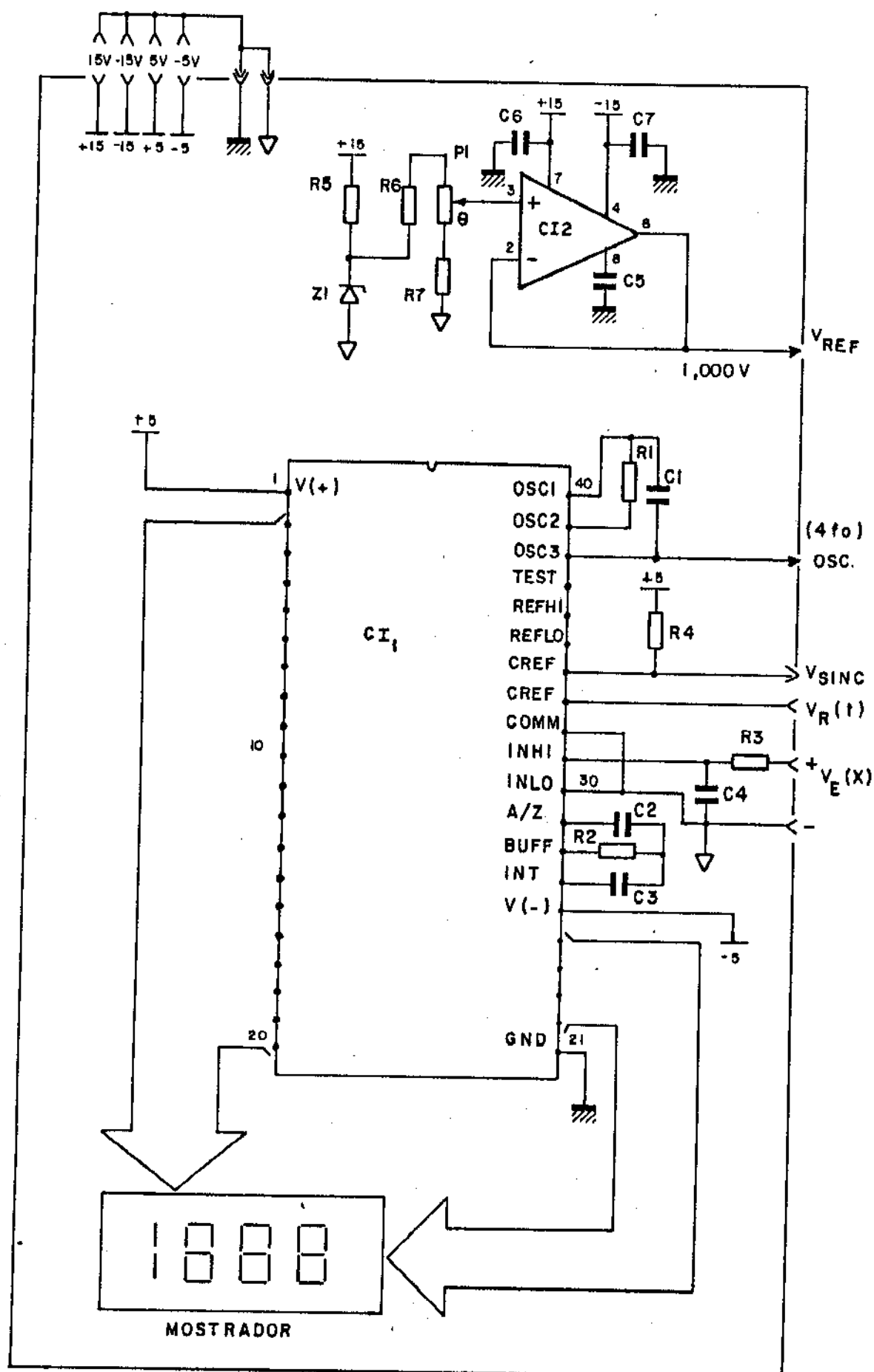
#### Conversor Dupla-Rampa

A figura 4.5 mostra o circuito completo utilizado, que fornece como sinais de saída uma tensão de referência constante ( $V_{REF}$ ) igual a 1,000 volts, o sinal de sincronismo  $V_{SINC}$  descrito no item anterior, e o sinal de relógio (OSC) para comandar as chaves dos integradores chaveados. Este último sinal é gerado numa frequência quatro vezes maior que a do relógio principal, motivo pelo qual utilizamos a notação  $4f_0$  para identificar sua frequência. Com os valores de  $R_1$  e  $C_1$  escolhidos teremos  $4f_0 = 48 \text{ KHz}$ , o que equivale a  $f_0 = 12 \text{ KHz}$ , ou ainda cerca de três conversões por segundo (ver apêndice B).

Como entradas vemos ainda na figura 4.5 o sinal a ser convertido  $V_E(X)$  e a referência variante no tempo  $V_R(t)$ . O mostrador utiliza dígitos luminosos e indicará o resultado da conversão de  $V_E(X)$  em  $X$ . O sinal de entrada é filtrado através de  $R_3$  e  $C_4$  e conectado às entradas INHI e INLO do conversor, esta última ligada ao comum. Os componentes  $R_2$  e  $C_3$  determinam a constante de tempo do integrador interno, e o capacitor  $C_2$  é usado na etapa de auto-zero já mencionada. Foram utilizados valores típicos, escolhidos de acordo com sugestão do fabricante (Apêndice B).

#### Referência Variante no Tempo

A geração de  $V_R(t)$  é feita através do circuito da figu



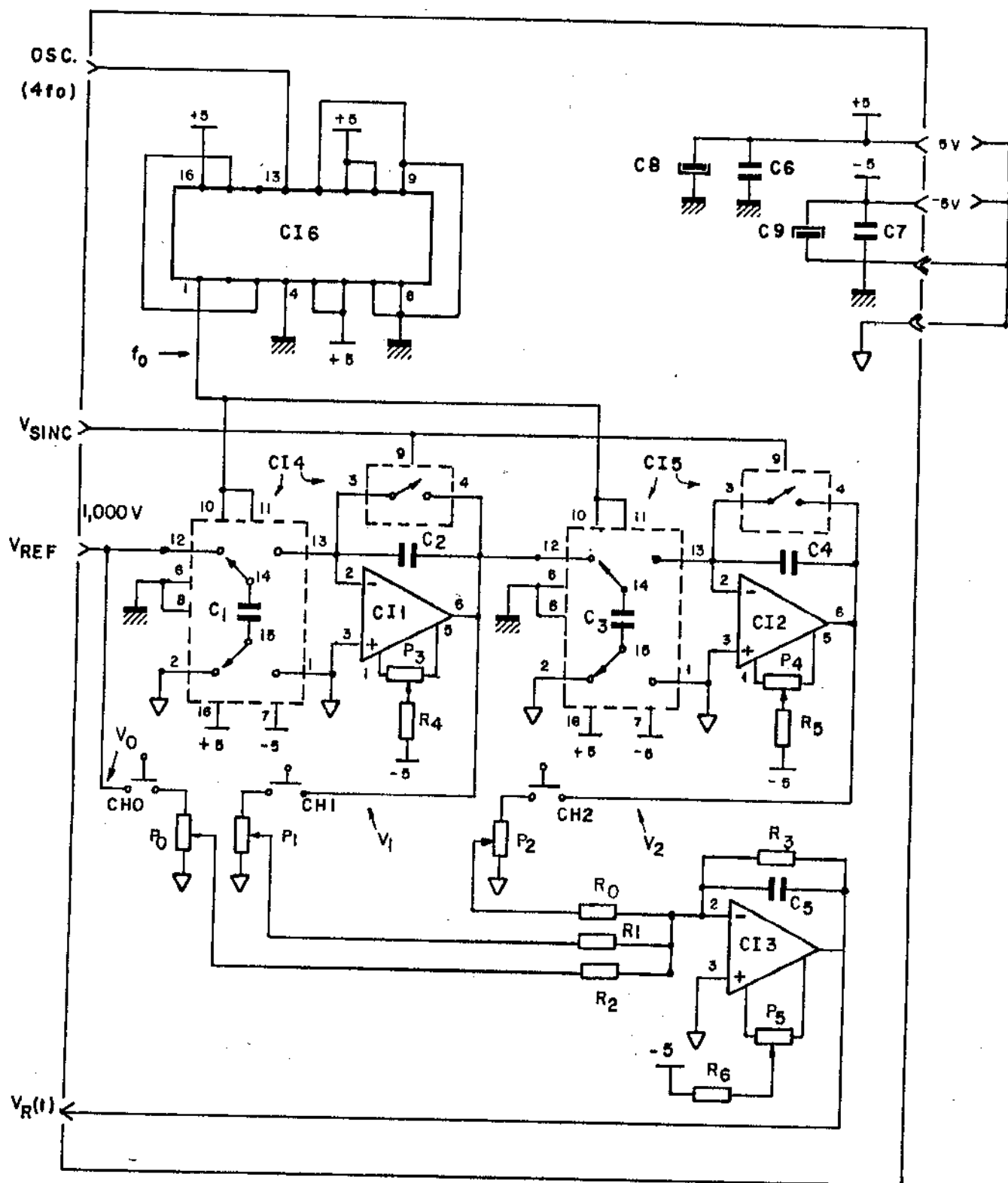
$R_1 = 100K, 5\%$ ;  $R_2 = 470K, 5\%$ ;  $R_3 = 1M, 5\%$ ;  $R_4 = 100K, 5\%$   
 $R_5 = 1K2, 1\%$ , M.F.;  $R_6 = 7K5, 1\%$ , M.F.;  $R_7 = 1K, 1\%$ , M.F.;  
 $C_1 = 100\text{ pF}, 5\%$ ;  $C_2 = 470K, \text{ Pol.}$ ;  $C_3 = 100K, \text{ Pol.}$ ;  $C_4 = 100K, \text{ Pol.}$ ;  
 $C_5 = 100\text{ pF}$ ;  $C_6 = C_7 = 0,1\mu$ , CER.;  $Z_1 = 1N825, 6V2$ ;  $P_1 = 1K, 10V$ ,  
 CERMET;  
 $CI1 = ICL7107$ ;  $CI2 = LM308AH$ .

Figura 4.5 - Circuito do Conversor Dupla-Rampa

ra 4.6. Os integradores chaveados são sintetizados de acordo com o princípio descrito no item 3.2. O primeiro integrador é formado por  $CI_1$ ,  $C_1$ ,  $C_2$  e as chaves analógicas de  $CI_4$ . As duas chaves de  $CI_4$  ligadas a  $C_1$  realizam o chaveamento propriamente dito do integrador, sendo comandadas pelo sinal de relógio na frequência  $f_0$ , obtido da divisão por quatro do sinal do oscilador (OSC). A chave ligada aos terminais de  $C_2$  (pinos 3 e 4 de  $CI_4$ ) é ativada pelo sinal de sincronismo  $V_{SINC}$  e, como já dissemos, curto-circuita  $C_2$  até que se inicie a integração da referência, momento em que esta chave é aberta. A saída de  $CI_1$ , que é um amplificador operacional construído com tecnologia BIMOS (CA3140), teremos o sinal  $V_{REF}$  integrado, gerando portanto a componente em rampa, ou ainda o sinal  $V_1$  da figura 4.1.

Como podemos observar com facilidade, os circuitos associados a  $CI_2$  funcionam como integrador chaveado idêntico ao anterior, gerando a componente  $V_2$  (quadrática). Como já havíamos descrito com ajuda da figura 4.1, estes sinais  $V_0$ ,  $V_1$  e  $V_2$  são ligados através das chaves  $CH_0$ ,  $CH_1$ ,  $CH_2$  ao circuito somador formado por  $CI_3$  e resistores  $R_0$  a  $R_4$ . Estas chaves (manuais) permitem a ligação e o ajuste da ponderação de cada componente por vez, através do posicionamento adequado dos cursores de  $P_0$ ,  $P_1$  ou  $P_2$ .

Uma das etapas de calibração do instrumento consiste em anular os efeitos das tensões residuais dos amplificadores operacionais, o que é feito através dos potenciômetros de ajuste  $P_3$ ,  $P_4$  e  $P_5$ . Foram omitidos do desenho do circuito dois resistores que servem para injetar nas entradas inversoras de  $CI_1$  e  $CI_2$  (terras virtuais) pequenas correntes de compensação das correntes de fuga das chaves analógicas, que se apresentaram mais elevadas que o esperado. O circuito de saída portanto, formado por  $CI_3$ , soma de acordo com a ponderação desejada as componentes em  $t^0$ ,  $t^1$  e  $t^2$ , compondo assim a referência de tensão variante no tempo  $V_R(t)$  (parabólica) que será utilizada na conversão. O capacitor  $C_5$  que vemos em paralelo com o resistor de realimentação  $R_3$  serve para filtrar as componentes de alta



$R_0 = 47K, 5\%$ ;  $R_1 = 100K, 5\%$ ;  $R_2 = 100K, 5\%$ ;  $R_3 = 47K, 5\%$ ;  
 $R_4 = R_5 = R_6 = 4K7, 5\%$ ;  $P_0 = P_1 = P_2 = 10K, 10 \text{ voltas}$ ;  
 $P_3 = P_4 = P_5 = 10K, 10 \text{ voltas}$ ;  
 $C_1 = C_3 = 100 \text{ pF, mica, } 5\%$ ;  $C_2 = C_4 = 100K, \text{ pol.}$ ;  $C_5 = 100K, \text{ pol.}$ ;  
 $CI_1 = CI_2 = CI_3 = CA3140$ ;  $CI_4 = CI_5 = C04053$ ;  $CI_6 = C04027$ .

- Figura 4.6 - Circuito da referência variante.

frequência presentes em  $V_R(t)$ , assim como que "suavizando" o sinal de referência que ê, na realidade, uma "escada" com degraus muito pequenos.

No próximo item, e encerrando este capítulo de aplicação prática do conversor não-linear desenvolvido, apresentamos as medidas realizadas com o equipamento construído.

to, modificamos em 20% o valor de  $R_1$ , usando portanto um resistor de 120 K $\Omega$ , durante as medidas realizadas para conversão do polinômio de grau 3. Não foi detectada nenhuma modificação nos resultados, com relação aos mostrados na tabela III.

Folha de Medidas - Conversão  $V_E(X) \rightarrow X$

$$\text{Função: } V_E(X) = \frac{X}{2000}$$

Ponto de Calibração:  $V_E = 900,0$ ;  $X = 1800$

| $V_E$  mV | X(teórico) | X(medido) | Desvio (%) |
|-----------|------------|-----------|------------|
| 0         | 0          | 0         | 0,0        |
| 100,0     | 200        | 200       | 0,0        |
| 200,0     | 400        | 400       | 0,0        |
| 300,0     | 600        | 600       | 0,0        |
| 400,0     | 800        | 799       | -0,12      |
| 500,0     | 1000       | 999       | -0,10      |
| 600,0     | 1200       | 1200      | 0,0        |
| 700,0     | 1400       | 1400      | 0,0        |
| 800,0     | 1600       | 1600      | 0,0        |
| 900,0     | 1800       | 1800      | 0,0        |
| 1000,0    | 2000       | 2000 (-)  | 0,0        |

TABELA I

Folha de Medidas - Conversão  $V_E(X) \rightarrow X$

$$\text{Função: } V_E(X) = \frac{X}{2000} + 0,5 \left( \frac{X}{2000} \right)^2$$

Ponto de Calibração:  $V_E(X) = 1305,0 \text{ mV}$ ;  $X = 1800$

| $V_E \text{ [mV]}$ | X(teórico) | X(medido) | Desvio (%) |
|--------------------|------------|-----------|------------|
| 0                  | 0          | 0         | 0,0        |
| 105,0              | 200        | 202       | +1,0       |
| 220,0              | 400        | 404       | +1,0       |
| 345,0              | 600        | 605       | +0,83      |
| 480,0              | 800        | 805       | +0,62      |
| 625,0              | 1000       | 1005      | +0,50      |
| 780,0              | 1200       | 1204      | +0,33      |
| 945,0              | 1400       | 1403      | +0,21      |
| 1120,0             | 1600       | 1602      | +0,12      |
| 1305,0             | 1800       | 1800      | 0,0        |
| 1500,0             | 2000       | 2000 (-)  | 0,0        |

TABELA II

Folha de Medidas - Conversão  $V_E(X) \rightarrow X$

$$\text{Função: } V_E(X) = \frac{X}{2000} + 0,5 \left( \frac{X}{2000} \right)^2 + 0,4 \left( \frac{X}{2000} \right)^3$$

Ponto de Calibração:  $V_E(X) = 1596,6 \text{ mV}$ ;  $X = 1800$

| $V_E \text{ [mV]}$ | $X(\text{teórico})$ | $X(\text{medido})$ | Desvio (%) |
|--------------------|---------------------|--------------------|------------|
| 0                  | 0                   | 0                  | 0,0        |
| 105,4              | 200                 | 202                | +1,0       |
| 223,2              | 400                 | 406                | +1,5       |
| 355,8              | 600                 | 608                | +1,3       |
| 505,6              | 800                 | 809                | +1,1       |
| 675,0              | 1000                | 1009               | +0,90      |
| 866,4              | 1200                | 1207               | +0,58      |
| 1082,2             | 1400                | 1405               | +0,35      |
| 1324,8             | 1600                | 1603               | +1,18      |
| 1596,6             | 1800                | 1800               | 0,0        |

TABELA III

### Avaliação dos Resultados

As tabelas de medidas apresentadas comprovam o funcionamento do conversor não-linear desenvolvido, indicando sua aplicação para a confecção de equipamentos e circuitos de medida onde seja necessária a conversão A/D acompanhada de linearização do sinal de entrada. O exame dos valores obtidos permitem ainda algumas observações:

- a) Na tabela I, como era de se esperar, obtivemos os menores desvios entre os valores medidos e os esperados, já que neste caso realizamos uma conversão linear. Podemos verificar que em torno do centro da faixa ( $V_E = 500$  mV) o próprio conversor utilizado apresenta pequenos desvios com relação ao caso ideal. Em conversores com maior resolução, com 4 1/2 dígitos ou mais, estes desvios são em geral mais críticos, em muitos casos comprometendo a linearidade do conversor.
- b) Na tabela II, que mostra os resultados da linearização de um polinômio de grau 2, aparecem os desvios causados por erros da conversão não-linear propriamente dita, que atingiram 1% no início da faixa. Convém observar que o erro para  $V_E = 0$  é nulo, bem como para  $X = 1800$ , evidenciando os pontos de ajuste do conversor.
- c) Os resultados mostrados na tabela III, para a conversão/linearização da função polinomial de grau 3, cujo gráfico é apresentado na figura 4.1(a), apresentam desvios um pouco maiores, atingindo 1,5% para  $X$  em torno de 400. Cabe aqui uma observação, que vale também para os resultados mostrados na tabela II: como os testes realizados visavam apenas testar o funcionamento do conversor não linear, e até evidenciar os erros de conversão, foram realizados ajustes para  $X = 1800$  em todos os casos. Este procedimento levou a desvios maiores que valores pequenos de  $X$ , decrescendo continuamente até zero para  $X = 1800$ . Numa aplicação prática, podemos evidentemente realizar a calibração em outro ponto, como  $X = 1000$  por exemplo, e distribuir melhor os desvios.
- d) Como última observação, e para ressaltar o funcionamento do

conversor como linearizador, nesta aplicação, convém comparar os dados da tabela I (conversão linear) com o da tabela III ( $V_E(X)$  de grau 3). Tomemos por exemplo o ponto central  $X = 1000$  em cada uma das tabelas. Pela tabela I,  $X = 1000$  corresponde a um sinal de entrada de 500,0 mV, ao passo que na tabela III vemos que é necessário ter  $V_E = 675,0$  mV para obter  $X = 1000$  como saída. Isto significa que os termos em  $x^2$  e  $x^3$  são responsáveis por um deslocamento de 175 mV (35%) na curva de  $V_E(X)$  com relação ao caso linear. Como resultado da conversão não linear foi obtido, para  $V_E = 675,0$  mV, o valor  $X = 1009$ , indicando um desvio residual de 0,9% com relação ao valor ideal  $X = 1000$ . Este desvio, como observamos no item c acima, pode ainda ser minimizado, à custa de desvio não nulo no final da escala.

Concluindo este capítulo, verificamos a possibilidade de utilizar a técnica de conversão não-linear proposta para realizar uma função de extrema importância no processamento de sinais, que é a linearização. No caso de funções polinomiais, como foi visto, a síntese do sinal de referência  $V_R(t)$  pode ser realizada através de um circuito bastante simples, com componentes de uso geral, preservando uma das principais características dos conversores dupla rampa, que é a imunidade a variações na frequência do relógio.

No próximo capítulo, como conclusão deste trabalho, indicamos algumas outras aplicações possíveis da técnica desenvolvida, além de analisar alguns aspectos da viabilidade de sua utilização em circuitos integrados monolíticos com tecnologia MOS.

## CAPÍTULO V

## CONCLUSÕES

Neste trabalho apresentamos uma nova técnica de conversão A/D não-linear, através da generalização do princípio de conversão denominado dupla-rampa. Obtivemos relações gerais que permitem projetar conversores que transformem um sinal analógico  $f(X)$ , onde  $X$  é um parâmetro qualquer, em um sinal digital  $g(X)$ , com  $f(X)$  e  $g(X)$  biunívocas e passando pela origem. Um caso particular deste tipo de conversão, e de grande aplicação, é a conversão de  $f(X)$  em  $X$ , ou ainda a linearização de  $f(X)$  acompanhada de conversão A/D.

Para dar maior conteúdo prático e confirmar a validade da técnica proposta, dedicamos um capítulo à análise e estabelecimento de equações de projeto para conversão/linearização de funções polinomiais. A partir destes resultados foi projetado e construído um conversor para funções polinomiais de terceiro grau, cujos circuitos completos e medidas realizadas constam do capítulo IV.

Para concluir esta dissertação, analisaremos brevemente alguns aspectos relativos a vantagens e limitações da técnica desenvolvida, indicando ainda algumas perspectivas para novas pesquisas neste campo.

Comparação com Outras Técnicas

O conversor/linearizador descrito no capítulo IV, para polinomiais de grau 3, foi construído a partir de um conversor A/D comercial (ICL7107), com a utilização adicional de três amplificadores operacionais, dois flip-flops e algumas chaves analógicas, que constituem a referência variante. Comparado com qualquer sistema que envolva consulta a tabelas armazenadas em memórias ou multiplicadores de taxa  $|15,22|$ , nosso conversor apresenta maior simplicidade e muito menor custo, além da vanta

gem de não utilizar métodos de interpolação, permitindo, em princípio, aproximações mais exatas.

Os sistemas que utilizam microprocessadores para linearizar o sinal já na forma digital podem conduzir, sem dúvida, a melhores resultados do ponto de vista de precisão, porém com muito maior complexidade e custo elevado.

### Aplicações do Conversor

Algumas técnicas encontradas na literatura para síntese de conversores não-lineares, de relativa simplicidade [11, 14], possuem a desvantagem de limitar-se a poucos tipos de relações, como logarítmicas, exponenciais ou polinomiais. A técnica aqui apresentada consiste em um método geral, aplicável a qualquer função biunívoca, envolvendo apenas a síntese de sinais no domínio do tempo.

Como aplicação imediata dos conversores não-lineares, e de grande interesse comercial, aparecem os equipamentos de medida digitais, como termômetros, fotômetros, balanças digitais e outros. Outras aplicações são possíveis, como processamento não-linear de sinais biológicos e outros, desde que as limitações de baixa taxa de conversão, próprias dos conversores dupla-rampa, não comprometam o desempenho. Conversores com até cem conversões por segundo são facilmente realizáveis e compatíveis com a técnica não-linear desenvolvida.

### Integração do Conversor Não-Linear

As técnicas e circuitos utilizados para síntese dos blocos funcionais do conversor não-linear são, em princípio, passíveis de reprodução em circuitos integrados monolíticos. Este fato merece ser destacado, uma vez que vem se acentuando a tendência de reunir, em circuitos monolíticos, sistemas com partes analógicas e digitais. Neste sentido, vêm crescendo o interesse e as pesquisas em circuitos analógicos com tecnologias MOS,

que tornaram viáveis a nível comercial os circuitos a capacitores chaveados [24,31,32]. Por este motivo utilizamos no projeto do conversor não-linear componentes construídos com tecnologia CMOS, como é o caso do conversor dupla-rampa e das chaves analógicas. Os amplificadores operacionais utilizados possuem nas entradas transistores MOS, sendo confeccionados com tecnologia BIMOS. Diversos autores têm divulgado a utilização de amplificadores com transistores MOS, especialmente CMOS [9,16,20,27,35,36], com desempenho bastante satisfatório. Além disso, técnicas de cancelamento de tensões residuais por chaveamento ("chopper") ou auto-zero têm sido utilizadas com frequência, e eliminando, como no caso do próprio conversor ICL7107, as principais fontes de erro nos amplificadores MOS, quando comparados a seus equivalentes bipolares.

Outro dado importante para este tipo de aplicação é a possibilidade de se obter capacitores de alta precisão e boa estabilidade térmica. No caso de integradores a capacitores chaveados, onde se necessita precisão na razão entre dois capacitores, a literatura fornece dados típicos de 20 ppm/°C para coeficientes de temperatura, que superam em muito as necessidades para a maioria das aplicações [25-28,32,33,37,38].

### Perspectivas

Uma aplicação dos resultados aqui obtidos, que parece imediata, e que merece ser pesquisada, é a introdução de um ajuste de linearidade em conversores dupla-rampa monolíticos, além dos tradicionais ajustes de zero e fundo de escala. Como mencionamos anteriormente, em conversores de alta precisão e alta resolução, as não linearidades podem ser um fator importante a comprometer o desempenho. Utilizando um único integrador chaveado, para adicionar à referência de tensão dos conversores uma pequena parcela em rampa ajustável externamente, podemos corrigir com facilidade os desvios de linearidade de 1ª ordem.

Além de trabalhos futuros que visem a conversão não-

linear de outros tipos de funções, e portanto a síntese de funções com circuitos a capacitores chaveados, novas aplicações como multiplicação e divisão merecem também ser investigadas. É importante ressaltar, concluindo, que as pesquisas sobre processamento envolvendo controle no tempo (timing) [29], como é o caso dos filtros a capacitores chaveados, deverão conduzir no futuro a sistemas processadores de sinais completamente integráveis.

## APÊNDICE A

## REFERÊNCIAS BIBLIOGRÁFICAS

- [1] B.M. Gordon, "Linear Electronic Analog/Digital Conversion Architectures, Their Origin, Parameters, Limitations and Applications", IEEE Trans. Circ. Syst., vol. CAS-25, pp. 391-418, jul. 1978;
- [2] S.K. Twksbury et al., "Terminology Related to the Performance of S/H, A/D and D/A Circuits", IEEE Trans. Circ. Syst., vol. CAS-25, nº 7, pp. 419-426, jul. 1978;
- [3] Analog Devices, "Analog-Digital Conversion Handbook", Analog Devices Inc., Norwood, 1972;
- [4] M.C.W. Coln, "Chopper Stabilization of MOS Operational Amplifiers Using Feed-Foward Techniques", IEEE Journal of Solid State Circ., vol. SC-16, nº 6, pp. 745, dec. 1981;
- [5] H. Amemya, T. Yoneyama, "Integrating Analog-to-Digital Converter With Digital Self Calibration", IEEE Trans. Inst. Meas., vol. IM-25, nº 2, pp. 132-138, jun. 1976;
- [6] E.W. Owen, "The Elimination of Offset Errors in Dual-Slope Analog-to-Digital Converters", IEEE Trans. Circ. Syst., vol. CAS-27, nº 2, pp. 137-141 feb. 1980;
- [7] H. Amemya, "Dual-Slope Integrating Analog-to-Digital Converter With Digital Self Calibration", IEEE Trans. Inst. Meas., vol. IM-28, nº 1, pp. 84-86, mar. 1979.
- [8] R. Poujois, J. Borel, "A Low Drift Fully Integrated MOSFET Operational Amplifier", IEEE Journal of Solid State Circ., vol. SC-13, nº 4, pp. 499, ago. 1978;
- [9] R.C. Yen, P.R. Gray, "A MOS Switched-Capacitor Instrumentation Amplifier", IEEE Journal of Solid State Circ. vol. SC-17, nº 6, pp. 1008, dec. 1982;
- [10] P.W. Fry, "A MOST Integrated Differential Amplifier", IEEE Journal of Solid State Circ., pp. 166, jun. 1969;

- [11] C.H. Burton, K.G. Weir, G.J. Bowden, "Linear and Nonlinear A/D, D/A, A/A Conversion Using the Dual-Slope Principle", IEEE Trans. Inst. Meas., vol. IM-24, n° 3, pp. 201-205, sept. 1975;
- [12] W.E. Owen, "The Double Dual-Slope Multiplier: Elimination of Offset", IEEE Trans. Inst. Meas. vol. IM-30, n° 2, pp. 106-113, jun. 1981;
- [13] Analog Devices, "Analog-Digital Conversion Handbook", Analog Devices Inc. Norwood, 1972;
- [14] S. Ben-Yaakov, J. Chen, "An RC Logarithmic Converter-Digitizer", IEEE Trans. Inst. Meas., vol. IM-27, n° 1, pp. 24-26, mar. 1978;
- [15] Fluke, "Manual do Termômetro Digital 2100A", seção 3, Washington, jul. 1975;
- [16] B.J. Hosticka, R.W. Brodersen, P.R. Gray, "MOS Sampled Data Recursive Filters Using Switched-Capacitor Integrators", IEEE Journal of Solid State Circ. vol. SC-12, n° 6, pp. 600-608, dec. 1977;
- [17] R.P. Benedict, "Generating Thermocouple Reference Tables", Instruments and Control Systems, jan. 1974, pp. 53;
- [18] Intersil, "ICL 7106, 7107 - 3 1/2 Digit Single Chip A/D Converter", Folha de Dados.
- [19] Intersil, "Low Cost Digital Panel Meter Designs", Intersil Application Bulletin A023.
- [20] R.H. McCharles, D.A. Hodges, "Charge Circuits for Analog LSI", IEEE Trans. Circ. Sys. vol. CAS-25, n° 7, Jul. 1978, pp. 490-497.
- [21] Yannis Tsiividis, "Principles of Operation and Analysis of Switched-Capacitor Circuits", Proceedings of the IEEE, vol. 71, n° 8, Aug. 1983, pp. 926.
- [22] J.M. Hulley, J.L. Glen, D.N. Rao, "Power Law Function Generation Using BRM's and BRD's", Control and Instrumentation, Feb. 1972, pp. 51-53.

- [23] J.T. Caves et al., "Sampled Analog Filtering Using Switched Capacitor as Resistor Equivalents", IEEE Journal of Solid State Circuits, vol. SC-12, n° 6, pp. 592-599, Dec. 1977.
- [24] D.G. Marsh et al., "A Single-Chip CMOS PCM Codec With Filters", IEEE Journal of Solid State Circuits, vol. CS-16, n° 4, pp. 308-314, Aug. 1981.
- [25] J.L. McCreary, P.R. Gray, "All-MOS Charge-Redistribution A-D Conversion Techniques, Part I", IEEE Journal of Solid State Circuits, vol. SC-10, pp. 371-379, Dec. 1975.
- [26] R.E. Suarez, P.R. Gray, D.A. Hodges, "All-MOS Charge Redistribution A-D Conversion Techniques, Part II", IEEE Journal of Solid State Circuits, vol. SC-10, pp. 379, Dec. 1975.
- [27] A. Iwata et al., "Single-Chip Codec With Switched-Capacitor Filters", IEEE Journal of Solid State Circuits, vol. SC-16, n° 4, pp. 315-321, Aug. 1981.
- [28] J. McCreary, "Matching Properties, and Voltage and Temperature Dependence of MOS Capacitors", IEEE Journal of Solid State Circuits, vol. SC-16, n° 6, pp. 608-616, Dec. 1981.
- [29] Y. Tsvividis, "Signal Processors with Transfer Function Coefficients Determined by Timing", IEEE Transactions on Circuits and Systems, vol. CAS-29, n° 12, Dec. 1982.
- [30] P.E. Allon, H.A. Rafat, S.F. Bily, "A Switched-Capacitor Waveform Generator", IEEE Transactions on Circuits and Systems, vol. CAS-32, vol. 32, n° 1, Jan. 1985.
- [31] R. Gregorian, "Filtering Techniques With Switched-Capacitor Circuits", Microelectronics Journal, vol. 11, n° 2, pp. 13, 1980.
- [32] R. Gregorian, K. W. Martin, G.C. Temes, "Switched-Capacitor Circuit Design", Proceedings of the IEEE, vol. 71, n° 8, pp. 941, Aug. 1983.
- [33] D.A. Hodges, P.R. Gray, R. Brodersen, "Potential of MOS Technologies for Analog Integrated Circuits", IEEE Journal

of Solid State Circuits, vol. SC-13, n<sup>o</sup> 3, pp. 285, Jun. 1978.

- | 34 | K. Martin, "New Clock Feedthrough Cancellation Technique for Analog MOS Switched-Capacitor Circuits", Electronic Letters, vol. 18, n<sup>o</sup> 1, pp. 39, Jan. 1982.
- | 35 | P.R. Gray, R.G. Meyer, "MOS Operational Amplifier Design-A Tutorial Overview", IEEE Journal of Solid State Circuits, vol. SC-17, n<sup>o</sup> 6, pp. 969, Dec. 1982.
- | 36 | V.R. Saari, "Low-Power High-Drive CMOS Operational Amplifier", IEEE Journal of Solid State Circuits, vol. SC-18, n<sup>o</sup> 1, pp. 121, Feb. 1983.
- | 37 | J. Shyu, G.C. Temes, K. Yao, "Random Errors in MOS Capacitors", IEEE Journal of Solid State Circuits, vol. SC-17, n<sup>o</sup> 6, pp. 1070, Dec. 1982.
- | 38 | D. Bingham, "CMOS: Higher Speeds, More Drive and Analog Capability Expand Its Horizons", Electronic Design, vol. 23, pp. 74, Nov. 1978.

## APENDICE B

## DADOS DO CONVERSOR ICL 7107

# INTERMIL

## ICL7106, 7107 3½ Digit Single Chip A/D Converter

## FEATURES

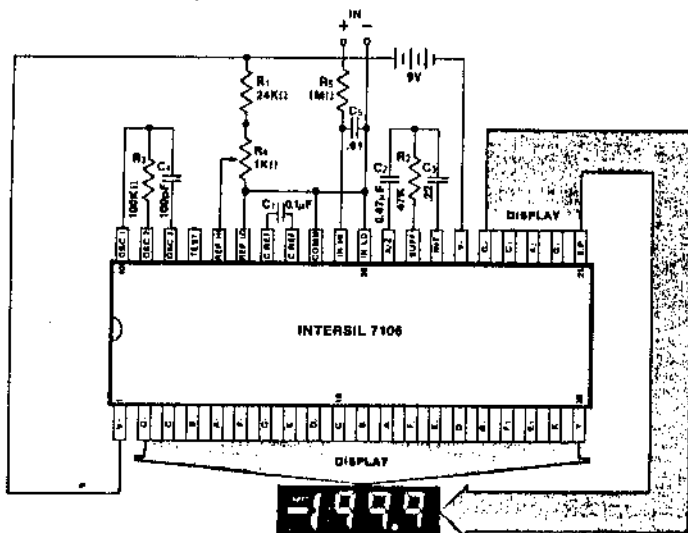
- Guaranteed zero reading for 0 volts input on all scales.
- True polarity at zero for precise null detection.
- 1 pA input current typical.
- True differential input and reference.
- Direct display drive - no external components required. — LCD ICL7106  
— LED ICL7107
- Low noise - less than 15µV pk-pk.
- On-chip clock and reference.
- Low power dissipation - typically less than 10mW.
- No additional active circuits required.
- Evaluation Kit available.

## GENERAL DESCRIPTION

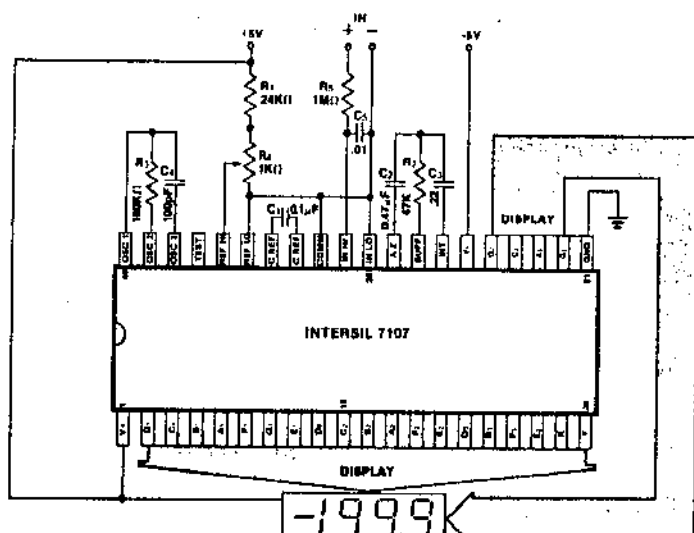
The Intersil ICL7106 and 7107 are high performance, low power 3-1/2 digit A/D converters. All the necessary active devices are contained on a single CMOS I.C., including seven segment decoders, display drivers, reference, and a clock. The 7106 is designed to interface with a liquid crystal display (LCD) and includes a backplane drive; the 7107 will directly drive an instrument-size light emitting diode (LED) display.

The 7106 and 7107 bring together an unprecedented combination of high accuracy, versatility, and true economy. High accuracy like auto-zero to less than 10µV, zero drift of less than 1µV/°C, input bias current of 10 pA max., and roll-over error of less than one count. The versatility of true differential input and reference is useful in all systems, but gives the designer an uncommon advantage when measuring load cells, strain gauges and other bridge-type transducers. And finally the true economy of single power supply operation (7106), enabling a high performance panel meter to be built with the addition of only 7 passive components and a display.

## TYPICAL CONNECTION DIAGRAMS



ICL7106 with Liquid Crystal Display

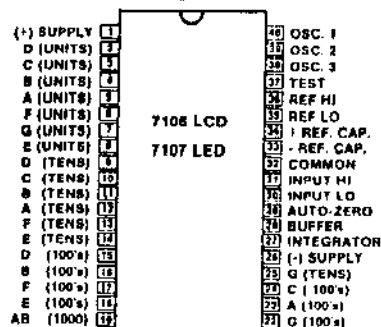


ICL7107 with LED Display

## ORDERING INFORMATION

| Part     | Package                                                                                           | Temp. Range  | Order Part #  |
|----------|---------------------------------------------------------------------------------------------------|--------------|---------------|
| 7106     | 40 pin ceramic DIP                                                                                | 0°C to +70°C | ICL7106CDL    |
| 7106     | 40 pin plastic DIP                                                                                | 0°C to +70°C | ICL7106CPL    |
| 7107     | 40 pin ceramic DIP                                                                                | 0°C to +70°C | ICL7107CDL    |
| 7107     | 40 pin plastic DIP                                                                                | 0°C to +70°C | ICL7107CPL    |
| 7106 Kit | Evaluation kits contain IC, display, circuit board, passive components and hardware. See page 10. |              | ICL7106EV/Kit |
| 7107 Kit |                                                                                                   |              | ICL7107EV/Kit |

## PIN CONFIGURATION



# ICL7106/ICL7107

## ABSOLUTE MAXIMUM RATINGS

### ICL 7106

|                                              |                 |
|----------------------------------------------|-----------------|
| Supply Voltage (V+ to V-)                    | 15V             |
| Analog Input Voltage (either input) (Note 1) | V+ to V-        |
| Reference Input Voltage (either input)       | V+ to V-        |
| Clock Input                                  | Test to V+      |
| Power Dissipation (Note 2)                   |                 |
| Ceramic Package                              | 1000 mW         |
| Plastic Package                              | 800 mW          |
| Operating Temperature                        | 0°C to +70°C    |
| Storage Temperature                          | -65°C to +160°C |
| Lead Temperature (Soldering, 60 sec)         | 300°C           |

**Note 1:** Input voltages may exceed the supply voltages provided the input current is limited to  $\pm 100\mu\text{A}$ .

**Note 2:** Dissipation rating assumes device is mounted with all leads soldered to printed circuit board.

### ICL 7107

|                                              |                 |
|----------------------------------------------|-----------------|
| Supply Voltage V+                            | +6V             |
| V-                                           | -9V             |
| Analog Input Voltage (either input) (Note 1) | V+ to V-        |
| Reference Input Voltage (either input)       | V+ to V-        |
| Clock Input                                  | Gnd to V+       |
| Power Dissipation (Note 1)                   |                 |
| Ceramic Package                              | 1000 mW         |
| Plastic Package                              | 800 mW          |
| Operating Temperature                        | 0°C to +70°C    |
| Storage Temperature                          | -65°C to +160°C |
| Lead Temperature (Soldering, 60 sec)         | 300°C           |

## ELECTRICAL CHARACTERISTICS (Note 3)

| CHARACTERISTICS                                                                                | CONDITIONS                                                 | MIN    | TYP         | MAX    | UNITS                        |
|------------------------------------------------------------------------------------------------|------------------------------------------------------------|--------|-------------|--------|------------------------------|
| Zero Input Reading                                                                             | Vin = 0.0V<br>Full Scale = 200.0 mV                        | -000.0 | $\pm 000.0$ | +000.0 | Digital Reading              |
| Ratiometric Reading                                                                            | Vin = Vref<br>Vref = 100 mV                                | 999    | 999/1000    | 1000   | Digital Reading              |
| Rollover Error (Difference in reading for equal positive and negative reading near Full Scale) | -Vin = +Vin = 200.0mV                                      | -1     | $\pm 2$     | +1     | Counts                       |
| Linearity (Max. deviation from best straight line fit)                                         | Full scale = 200mV<br>or full scale = 2.000V               | -1     | $\pm 2$     | +1     | Counts                       |
| Common Mode Rejection Ratio (Note 4)                                                           | Vcm = $\pm 1\text{V}$ , Vin = 0V.<br>Full Scale = 200.0mV. |        | 50          |        | $\mu\text{V/V}$              |
| Noise (Pk - Pk value not exceeded 95% of time)                                                 | Vin = 0V<br>Full Scale = 200.0mV                           |        | 15          |        | $\mu\text{V}$                |
| Leakage Current @ Input                                                                        | Vin = 0V                                                   |        | 1           | 10     | pA                           |
| Zero Reading Drift                                                                             | Vin = 0<br>0°C < TA < 70°C                                 |        | 0.2         | 1      | $\mu\text{V}/^\circ\text{C}$ |
| Scale Factor Temperature Coefficient                                                           | Vin = 199.0mV<br>0°C < TA < 70°C<br>(Ext. Ref. 0ppm/°C)    |        | 1           | 5      | ppm/°C                       |
| Supply Current (Does not include LED current for 7107)                                         | Vin = 0                                                    |        | 0.8         | 1.8    | mA                           |
| Analog Common Voltage (With respect to pos. supply)                                            | 25K $\Omega$ between Common & pos. Supply                  | 2.4    | 2.8         | 3.2    | Volts                        |
| Temp. Coeff. of Analog Common (with respect to pos. Supply)                                    | 25K $\Omega$ between Common & pos. Supply                  |        | 80          |        | ppm/°C                       |
| 7106 ONLY<br>Pk-Pk Segment Drive Voltage (Note 5)                                              | V Supply = 9V                                              | 4      | 5           | 6      | Volts                        |
| 7106 ONLY -<br>Pk-Pk Backplane Drive Voltage (Note 5)                                          | V Supply = 9V                                              | 4      | 5           | 6      | Volts                        |
| 7107 ONLY<br>Segment Sinking Current (Except Pin 19)                                           | +Supply = 5.0V<br>Segment voltage = 3V                     | 5      | 8.0         |        | mA                           |
| 7107 ONLY<br>Segment Sinking Current (Pin 19 only)                                             | +Supply = 5.0V<br>Segment voltage = 3V                     | 10     | 16          |        | mA                           |

**Note 3:** Unless otherwise noted, specifications apply to both the 7106 and 7107 at TA = 25°C, fclock = 48kHz. 7106 is tested in the circuit of Figure 1. 7107 is tested in the circuit of Figure 2.

**Note 4:** Refer to "Differential Input" discussion on page 4.

**Note 5:** Back plane drive is in phase with segment drive for 'off' segment, 180° out of phase for 'on' segment. Frequency is 20 times conversion rate. Average DC component is less than 50mV.

## ICL7106/ICL7107

## TEST CIRCUITS

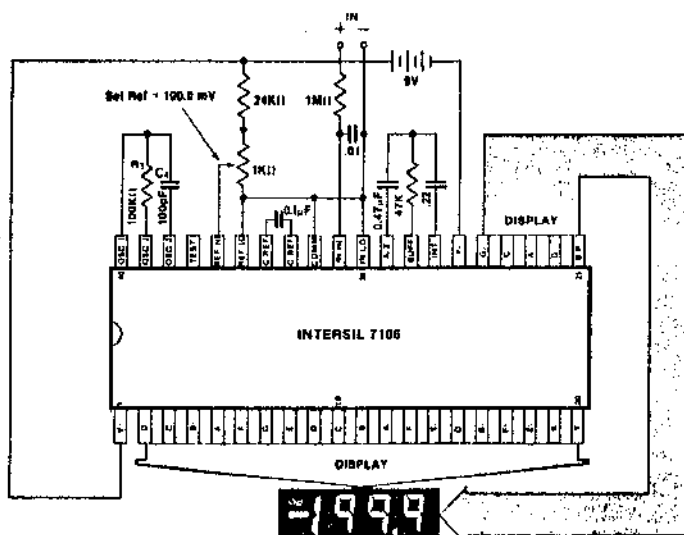


Figure 1: 7106

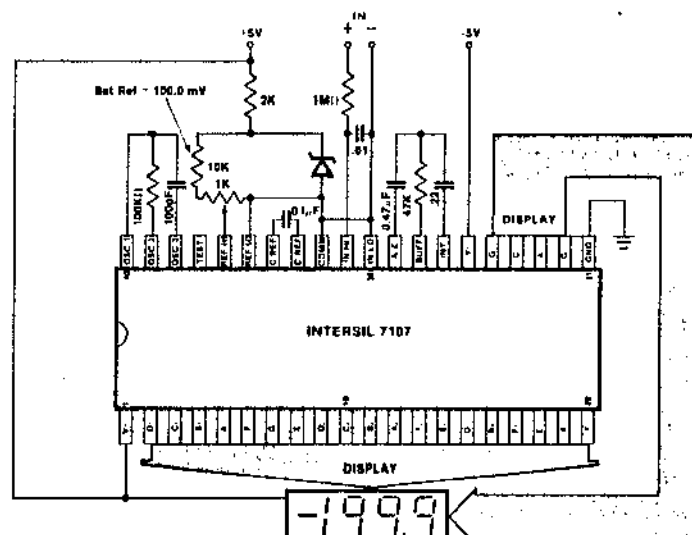


Figure 2: 7107

## DETAILED DESCRIPTION

### ANALOG SECTION

Figure 3 shows the Block Diagram of the Analog Section for the ICL 7106 and 7107. Each measurement cycle is divided

into three phases. They are (1) auto-zero (A-Z), (2) signal integrate (INT) and (3) deintegrate (DE).

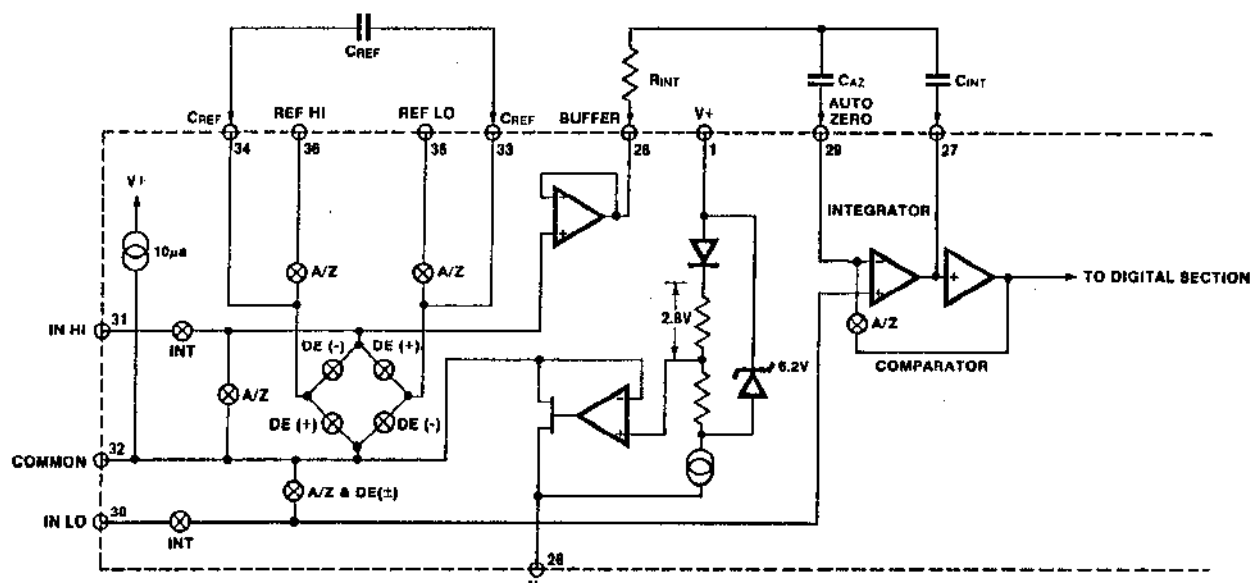


Figure 3: Analog Section of 7106/7107

#### 1. Auto-zero phase

During auto-zero three things happen. First, input high and low are disconnected from the pins and internally shorted to analog common. Second, the reference capacitor is charged to the reference voltage. Third, a feedback loop is closed around the system to charge the auto-zero capacitor  $C_{AZ}$  to compensate for offset voltages in the buffer amplifier, integrator, and comparator. Since the comparator is included in the loop, the A-Z accuracy is limited only by the noise of the system. In any case, the offset referred to the input is less than  $10\mu V$ .

#### 2. Signal integrate phase

During signal integrate, the auto-zero loop is opened, the internal short is removed, and the internal input high and low are connected to the external pins. The converter then integrates the differential voltage between input

high and input low for a fixed time. This differential voltage can be within a wide common mode range; within one volt of either supply. If, on the other hand, the input signal has no return with respect to the converter power supply, input low can be tied to analog common to establish the correct common-mode voltage. At the end of this phase, the polarity of the integrated signal is determined.

#### 3. De-integrate phase

The final phase is de-integrate, or reference integrate. Input low is internally connected to analog common and input high is connected across the previously charged reference capacitor. Circuitry within the chip ensures that the capacitor will be connected with the correct polarity to cause the integrator output to return to zero. The time required for the output to return to zero is proportional to the input signal. Specifically the digital reading displayed is  $1000 \left( \frac{V_{in}}{V_{ref}} \right)$ .

## 7106/ICL7107

### Differential Input

The input can accept differential voltages anywhere within the common mode range of the input amplifier; specifically from 0.5 volts below the positive supply to 1.0 V above the negative supply. In this range the system has a CMRR of 86 dB typical. However, since the Integrator also swings with the common mode voltage, care must be exercised to assure the integrator output does not saturate. The worst case condition would be a large positive common mode voltage with a near full-scale negative differential input signal. The negative input signal drives the integrator sensitive when most of its swing has been used up by the positive common mode voltage. For these critical applications the integrator swing can be reduced to less than the recommended 2V full scale swing with little loss of accuracy. The integrator output can swing within 0.3 volts of either supply without loss of linearity.

### Differential Reference

The reference voltage can be generated anywhere within the power supply voltage of the converter. The main source of common mode error is a roll-over voltage caused by the reference capacitor losing or gaining charge to stray capacity on its nodes. If there is a large common mode voltage, the reference capacitor can gain charge (increase voltage) when called up to de-integrate a positive signal but lose charge (decrease voltage) when called up to de-integrate a negative input signal. This difference in reference for (+) or (-) input voltage will give a roll-over error. However, by selecting the reference capacitor large enough in comparison to the stray capacitance, this error can be held to less than 0.5 count for the worst case condition. (See Component Values Selection below).

### Analog Common

This pin is included primarily to set the common mode voltage for battery operation (7106) or for any system where the input signals are floating with respect to the power supply. The common pin sets a voltage that is approximately 3 volts more negative than the positive supply. This is selected to give a minimum end-of-life battery voltage of about 6V. However, the analog common has some of the attributes of a reference voltage. When the total supply voltage is large enough to cause the zener to regulate ( $>7V$ ), the common voltage will have a low voltage coefficient (0.1%/V), low output impedance ( $\approx 15\Omega$ ), and a temperature coefficient typically less than 80ppm/ $^{\circ}C$ .

The limitations of the on-chip reference should also be recognized, however. With the 7107, the internal heating which results from the LED drivers can cause some degradation in performance. Due to their higher thermal resistance, plastic parts are poorer in this respect than ceramic. The combination of reference Temperature Coefficient (TC), internal chip dissipation, and package thermal resistance can increase noise near full scale from 25  $\mu V$  pk-pk to 80  $\mu V$  pk-pk. Also the linearity in going from a high dissipation count such as 1000 (20 segments on) to a low dissipation count such as 1111 (8 segments on) can suffer by one count or more. Devices with a positive TC reference may require several counts to pull out of an overload condition. This is because overload is a low dissipation mode, with the three least significant digits blanked. Similarly, units with a negative TC may cycle between overload and a non-overload count as the die alternately heats and cools. All

these problems are of course eliminated if an external reference is used.

The 7106, with its negligible dissipation, suffers from none of these problems. In either case, an external reference can easily be added, as shown in Fig. 4.

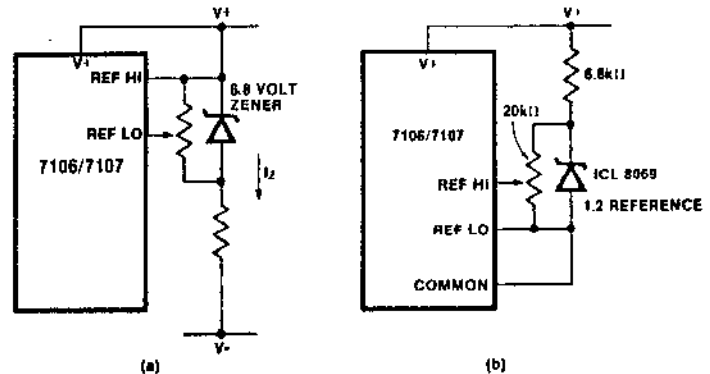


Figure 4: Using an External Reference

Analog common is also the voltage the input returns to during auto-zero and de-integrate. If signal low is different from analog common, a common mode voltage exists in the system and is taken care of by the excellent CMRR of the converter. However, in some applications input low will be set at a fixed known voltage (power supply common for instance). In this application, analog common should be tied to the same point, thus removing the common mode voltage from the converter. The same holds true for the reference voltage. If reference can be conveniently referenced to analog common, it should be since this removes the common mode voltage from the reference system.

Within the IC, analog common is tied to an N channel FET that can sink 30mA or more of current to hold the voltage 2.8 volts below the positive supply (when a load is trying to pull the common line positive). However, there is only 10 $\mu A$  of source current, so common may easily be tied to a more negative voltage thus over-riding the internal reference.

### Test

The test pin serves two functions. On the 7106 it is coupled to the internally generated digital supply through a 500 $\Omega$  resistor. Thus it can be used as the negative supply for externally generated segment drivers such as decimal points or any other presentation the user may want to include on the LCD display. Figures 5 and 6 show such an application.

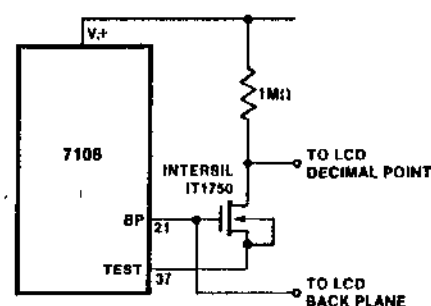


Figure 5: Simple Inverter for Fixed Decimal Point

## ICL7106/ICL7107

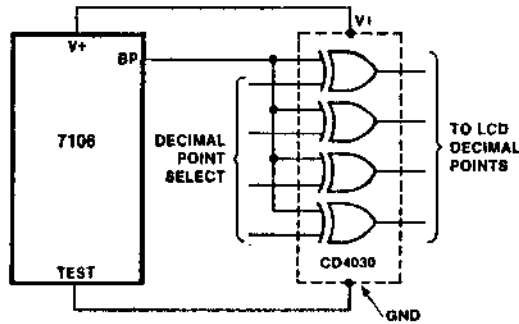


Figure 6: Exclusive 'OR' Gate for Decimal Point Drive

The second function is a "lamp test". When Test is pulled high (to + supply) all segments will be turned on and the display should read - 1888. Caution: on the 7106, in the lamp test mode, the segments have a constant d-c voltage (no square-wave) and will burn the LCD display if left in this mode for several minutes.

## DIGITAL SECTION

Figures 7 and 8 show the digital section for the 7106 and 7107, respectively. In the 7106, an internal digital ground is generated from a 6 volt Zener diode and a large P channel source follower. This supply is made stiff to absorb the relative large capacitive currents when the back plane (BP) voltage is switched. The BP frequency is the clock frequency divided by 800. For three readings/second this is a 60 Hz square wave with a nominal amplitude of 5 volts. The segments are driven at the same frequency and amplitude and are in phase with BP when OFF, but out of phase when ON. In all cases negligible d-c voltage exists across the segments.

Figure 8 is the Digital Section of the 7107. It is identical except the regulated supply and back plane drive have been eliminated and the segment drive has been increased from 2 to 8 mA, typical for Instrument size common anode LED displays. Since the 1000 output (pin 19) must sink current from two LED segments, it has twice the drive capability or 16 mA.

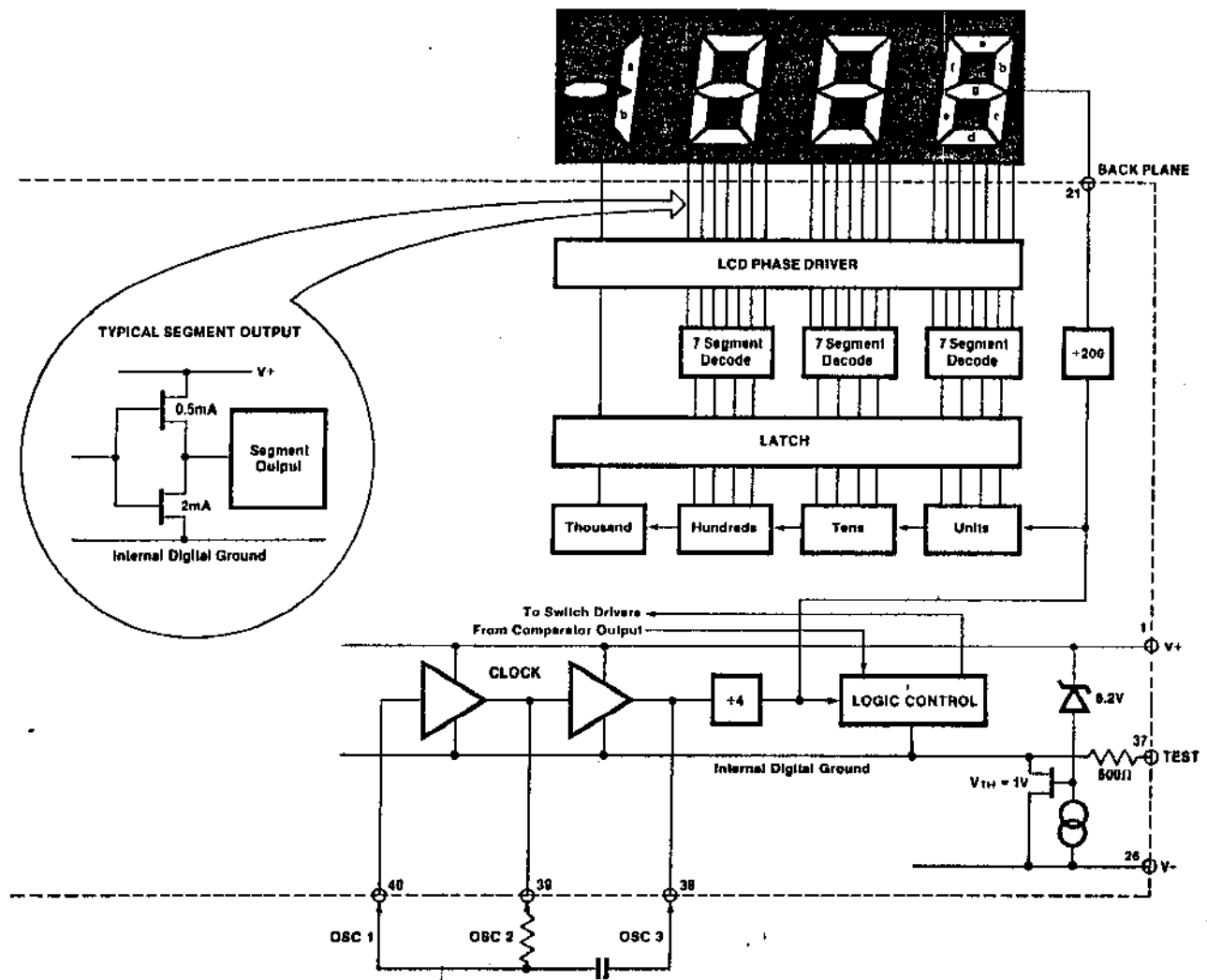


Figure 7: Digital Section 7106

# ICL7106/ICL7107

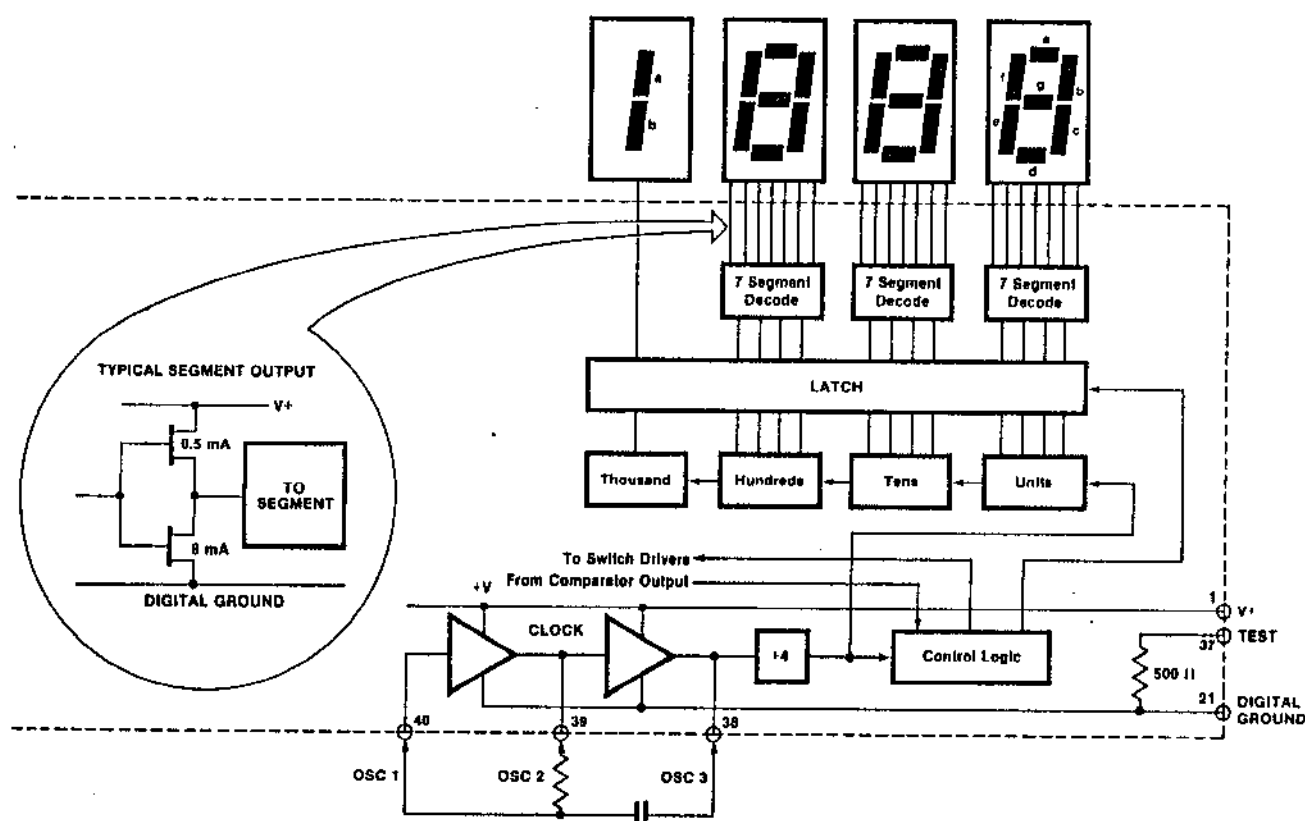


Figure 8: Digital Section 7107

## System Timing

Figure 9 shows the clocking arrangement used in the 7106 and 7107. Three basic clocking arrangements can be used:

1. An external oscillator connected to pin 40.
2. A crystal between pins 39 and 40.
3. An R-C oscillator using all three pins.

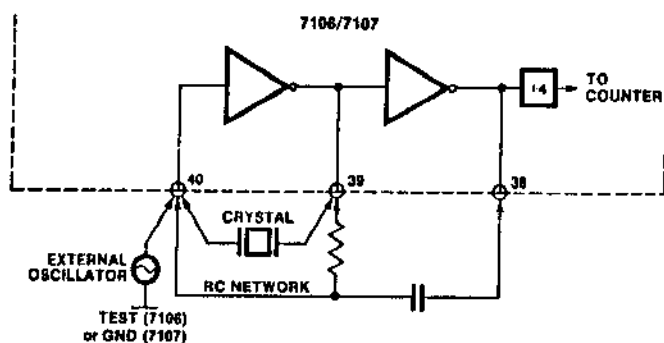


Figure 9: Clock Circuits

The oscillator frequency is divided by four before it clocks the decade counters. It is then further divided to form the three convert-cycle phases. These are signal integrate (1000 counts), reference de-integrate (0 to 2000 counts) and auto-zero (1000 to 3000 counts). For signals less than full scale, auto-zero gets the unused portion of reference de-integrate. This makes a complete measure cycle of 4,000 (16,000 clock pulses) independent of input voltage. For three readings/second, an oscillator frequency of 48kHz would be used.

To achieve maximum rejection of 60 Hz pickup, the signal integrate cycle should be a multiple of 60 Hz. Oscillator frequencies of 240kHz, 120kHz, 80kHz, 60kHz, 48kHz, 40kHz, 33 1/3 kHz, etc. should be selected. For 50Hz rejection, Oscillator frequencies of 200kHz, 100kHz, 66 2/3 kHz, 50kHz, 40kHz, etc. would be suitable. Note that

40kHz (2.5 readings/second) will reject both 50 and 60 Hz (also 400 and 440 Hz).

## COMPONENT VALUE SELECTION

### 1. Integrating Resistor

Both the buffer amplifier and the integrator have a class A output stage with 100μA of quiescent current. They can supply 20μA of drive current with negligible non-linearity. The integrating resistor should be large enough to remain in this very linear region over the input voltage range, but small enough that undue leakage requirements are not placed on the PC board. For 2 volt full scale, 470KΩ is near optimum and similarly a 47KΩ for a 200.0 mV scale.

### 2. Integrating Capacitor

The integrating capacitor should be selected to give the maximum voltage swing that ensures tolerance build-up will not saturate the integrator swing (approx. 0.3 volt from either supply). In the 7106 or the 7107, when the analog common is used as a reference, a nominal ±2 volt full scale integrator swing is fine. For the 7107 with ±5 volt supplies and analog common tied to supply ground, a ±3.5 to ±4 volt swing is nominal. For three readings/second (48kHz clock), nominal values for  $C_{int}$  are .22 and .10μF, respectively. Of course, if different oscillator frequencies are used, these values should be changed in inverse proportion to maintain the same output swing.

An additional requirement of the integrating capacitor is it have low dielectric absorption to prevent roll-over errors. While other types of capacitors are adequate for this application, polypropylene capacitors give undetectable errors at reasonable cost.

### 3. Auto-Zero Capacitor

The size of the auto-zero capacitor has some influence on the noise of the system. For 200 mV full scale where noise

## ICL7106/ICL7107

is very important, a  $0.47\mu\text{F}$  capacitor is recommended. On the 2 volt scale, a  $0.047\mu\text{F}$  capacitor increases the speed of recovery from overload and is adequate for noise on this scale.

### 4. Reference Capacitor

A  $0.1\mu\text{F}$  capacitor gives good results in most applications. However, where a large common mode voltage exists (i.e. the reference low is not at analog common) and a 200 mV scale is used, a larger value is required to prevent roll-over error. Generally  $1.0\mu\text{F}$  will hold the roll-over error to 0.5 count in this instance.

### 5. Oscillator Components

For all ranges of frequency a  $100\text{K}\Omega$  resistor is recommended and the capacitor is selected from the equation  $f = \frac{45}{RC}$ . For 48kHz clock (3 readings/second),  $C = 100\text{pF}$ .

### 6. Reference Voltage

The analog input required to generate full-scale output (2000 counts) is:  $V_{in} = 2V_{ref}$ . Thus, for the 200.0 mV and 2.000 volt scale,  $V_{ref}$  should equal 100.0 mV and 1.000 volt, respectively. However, in many applications where the A/D is connected to a transducer, there will exist a scale factor other than unity between the input voltage and the digital reading. For instance, in a weighing system, the designer might like to have a full scale reading when the voltage from the transducer is 0.682V. Instead of dividing the input down to 200.0 mV, the designer should use the input voltage directly and select  $V_{ref} = .341\text{V}$ . Suitable values for integrating resistor and capacitor would be  $120\text{K}\Omega$  and  $.22\mu\text{F}$ . This makes the system slightly quieter and also avoids a divider network on the input. The 7107 with  $\pm 5$  volts supplies can accept input signals up to  $\pm 4$  volts. Another advantage of this system occurs when a digital reading of zero is desired for  $V_{in} \neq 0$ . Temperature

and weighing systems with a variable tare are examples. This offset reading can be conveniently generated by connecting the voltage transducer between analog high and common and the variable (or fixed) offset voltage between common and analog low.

### 7. 7107 Power Supplies

The 7107 is designed to work from  $\pm 5$  volt supplies. However, if a negative supply is not available, it can be generated from the clock output with 2 diodes, 2 capacitors, and an inexpensive I.C. Figure 10 shows this application.

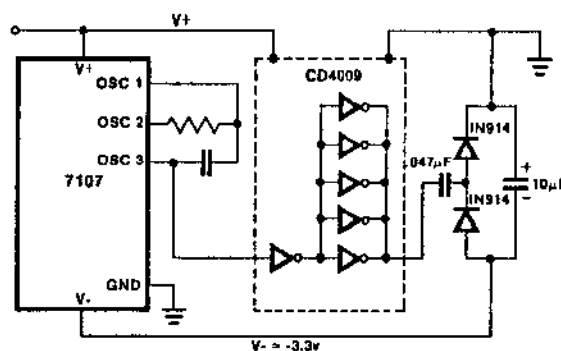


Figure 10: Generating Negative Supply from +5V

In fact, in selected applications no negative supply is required. The conditions to use a single +5V supply are:

1. The input signal can be referenced to the center of the common mode range of the converter.
2. The signal is less than  $\pm 1.5$  volts.
3. An external reference is used.

## TYPICAL APPLICATIONS

The 7106 and 7107 may be used in a wide variety of configurations. The circuits which follow show some of the

possibilities, and serve to illustrate the exceptional versatility of these A/D converters.

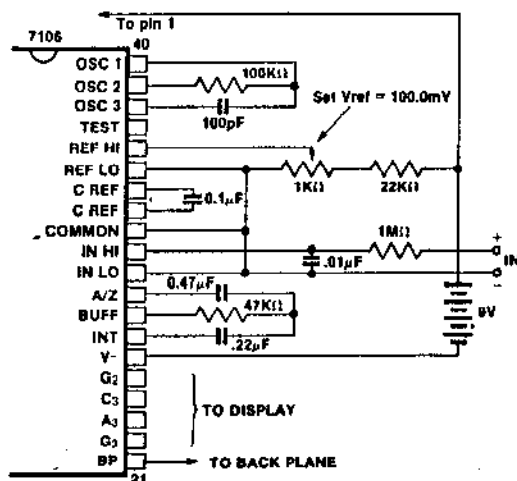


Figure 11: 7106 using the internal reference. Values shown are for 200.0 mV full scale, 3 readings per second, floating supply voltage (9V battery).

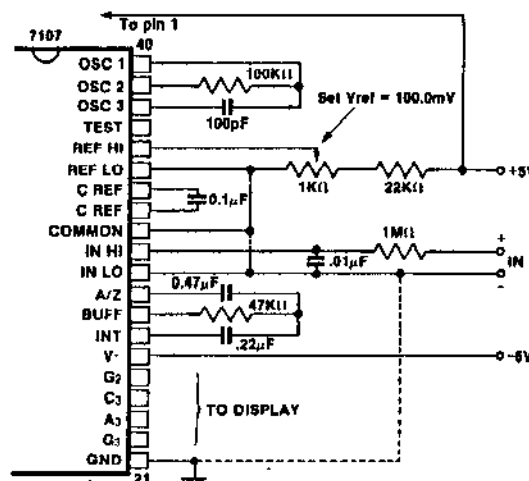


Figure 12: 7107 using the internal reference. Values shown are for 200.0 mV full scale, 3 readings per second. IN LO may be tied to either COMMON for inputs floating with respect to supplies, or GND for single ended inputs. (See discussion under Analog Common on page 4).