

UNIVERSIDADE ESTADUAL DE CAMPINAS

FACULDADE DE ENGENHARIA ELETRICA

OUTUBRO DE 1987

3.8

UM MONITOR PARA UNIDADE DE TERAPIA INTENSIVA

E

EXPANSÃO EM UM SISTEMA DE MONITORIA

Este exemplar corresponde à redação final da
tese defendida por Luiz Brunelli e aprovada pela
Comissão Julgadora em 04 de novembro de 1987

Maria Adélia Collier Farias

Por: Luiz Brunelli

Orientadora: Maria Adélia Collier Farias

Co-orientador: Denys E. C. Nicolosi

Tese apresentada à Faculdade de
Engenharia FEE - UNICAMP como parte dos
requisitos exigidos para a obtenção do
Título de Mestre em Engenharia Elétrica.

Ao meu Querido Mestre Interior,
A minha Querida,
Aos meus Pais,
Aos meus Irmãos,
A Tudo e a Todos ...

Agradecimentos

Quero agradecer à todos que direta ou indiretamente, contribuiram para a realização deste trabalho.

A professora Maria Adélia pela paciência e orientação durante todas as fases desta tese.

A Denys pela orientação e estímulo constante dado durante todo este trabalho.

Ao amigo Cantídio de Moura Campos Neto, o qual esteve, lado a lado, durante todo o desenvolvimento do "New Monitor", nos bons e maus momentos.

Ao Instituto "DANTE PAZZANESE" de Cardiologia:

- Dr. Adib Domingos Jatene,
- Dr. Hélio Maximiano de Magalhães,
- Dr. José Eduardo M. R. de Sousa,
- Dr. Leopoldo Soares Piegas,
- Dr. Antoninho Sanfins Arnoni,
- Dr. José C. M. Pachon,
- Dr. Ricardo Manrique,

pelas facilidades colocadas ao nosso dispor para a realização deste trabalho.

A todo o corpo de Enfermagem do IDPC : Terezinha, Wanda, Vera, Fernanda, Majo, Ivette, Josefa, Ana Lucia,... pela ajuda prestada durante todo o desenvolvimento deste trabalho.

Ao corpo cirúrgico e clínico do IDPC: João, Genivaldo,

Ricardo, Jussara, Fausto, Tarcisio, Germano, Domingos, Batuira,... pelas sugestões dadas, que muito auxiliaram no desenvolvimento do "New Monitor" e na definições do SSP.

Ao Setor de Cirurgia Experimental do IDPC: Elizabete, Lourdes, Delica, Ilda, Nelson... pela ajuda e facilidades fornecidas, durante todo este trabalho.

Ao Centro de Informações Cardiovascular do IDPC: Lyllian, Edna, Helena, Luzia, ... pelo apoio bibliotecário dado durante toda esta tese.

Ao Lab. Clínico do IDPC: Dahear, Margarida, Kiyoko, Beth

Ao Setor de Fotografia do IDPC: Neide, Lazaro, Alice, ...

Aos Amigos do IDPC (CTPE): Bisegli, Alexander, Aron, Reinaldo, Rodrigo, Celso, José Roberto, Jocelino, Sebastião (MACCHI), Daicy, Nivaldo, Terezinha, Barrela, Paiva, Wilson, Cantídio, Denys, Mario, Eduardo, Rosemar, Pedro, Odete(HIAE), Mirtes, Icaro(CEB), Shigeto(ANAMED), Percival (TEB), ... por tudo o que me ensinaram e me ajudaram neste período de vida.

Aos amigos da ITAUTEC : Marino, Mauricio, Paulo, Min, Alexandre, Wellington, Wilton, Marcos, Valmir, Wagner, Celso, Gilberto, Solange, Ademir, Augusto, Antonio, Ricardo, Akiko, Plínio, Willy, Letícia, Minoru, Mauro, Hemam,... pelas sugestões dadas neste trabalho.

A Biblioteca Técnica Itautec: Vera, Sra Carminda, Airton, Ricardo, José, Sônia, ... pelo apoio dado à este trabalho.

RESUMO

Este trabalho descreve o "hardware" e o "software" de um monitor de E.C.G. baseado em microprocessador e a sua expansão em um sistema. Inicialmente descreve-se todo o "hardware" implementado, dando-se especial atenção à tecnologia do módulo de tela e posteriormente ao "software" do monitor. Em seguida são analisados os resultados dos testes em bancada e em unidades de terapia intensiva. A seguir estudou-se a interligação de vários monitores a uma central de monitoria, baseada em um computador pessoal IBM-PC (expansão local). Por fim, propõe-se, a nível teórico, um sistema de supervisão de pacientes de quinta geração (expansão em um SSP).

ABSTRACT

This work describes the Hardware and Software of a Cardiac Monitor that uses a microprocessor and its expansion in a system. The microcomputer Hardware consists of a microprocessor module, a screen module and others. The screen module is the most important module because of its requirements: No-Fade Display and Freezing Trace. The microprocessor module controls the input/output devices, the conversion of patient signal (ECG) and evaluates the HEART RATE, etc. The Cardiac Monitor was tested in the Bioengineering Laboratory (C.T.P.E.) and in several hospital environment (ICU, CCU, etc.) of Instituto "DANTE PAZZANESE" de Cardiologia. In this work it is studied several improvements to the Monitor (ex: serial link, trends of Heart Rate,etc.) and a link between a low cost Central Monitorization Unit (IBM-PC) and the Monitor. The second part of this work discuss about a Hardware Data Patient System of "FIFTH" Generation that links the traditional Medical tools and Intelligent Bedside Monitors with Artificial Intelligence Techniques.

"Nas minhas horas de lazer, que são muitas, eu repassei o meu caso. E pensei sobre o juizo que o mundo da ciência, do qual eu mesmo não me considero mais parte, deverá fazer a respeito. Mesmo um mercador de lã, afora comprar barato e vender caro, tem que pensar em outras coisas também. Nas providências para que o comércio de lã corra sem empecilhos. A prática da ciência me parece exigir notável coragem deste ponto de vista. Ela negocia com o saber obtido através da dúvida. Arranjando saber a respeito de tudo para todos ela procura fazer que todos duvidem. Ora, a maior parte da população é mantida pelos seus princípios, donos de terra e padres, numa neblina cambiante de supertições e palavras velhas que encobrem as maquinações desta gente. A miséria dos muitos é velha como as montanhas, e segundo, os púlpitos e as catedras ela é indestrutível, como as montanhas. O nosso recurso novo, a dúvida, encantou o grande público. Ele arrancou o telescópio de nossas mãos para apontá-los para os seus carrascos. Esses homens egoistas e violentos, sentiram logo que o olho da ciência pousou em uma miséria milenar mas artificial, que obviamente poderia ser iluminada através da eliminação deles. Eles nos cobriram de ameaças e ofertas de suborno irresistíveis para as almas fracas. Mas nós continuariamos a ser cientistas se nos afastássemos da multidão? O movimento dos corpos celestes tornaram-se mais claros, mas os movimentos dos poderosos continuam imprevisíveis para os seus povos. A luta pela mensuração do céu foi ganha através da dúvida. E a credulidade da dona de casa romana fará com que ela perca sempre de novo a sua luta pelo leite.

A ciência está ligada às duas lutas. A humanidade enquanto tropeça nessa neblina milenar e cambiante de supertições e palavras velhas, ignorante demais para desenvolver plenamente suas forças, será incapaz de desenvolver as forças da natureza que vocês descobrem (os cientistas). Vocês trabalham para que? Eu sustento que a única finalidade da ciência está em aliviar a canseira da existência humana. E se os cientistas, intimidados pela prepotência dos poderosos, acham que basta acumular saber, por amor ao saber, então a ciência pode ser transformada em aleijão e vossas máquinas serão aflições, nada mais. Com o tempo é possível que vocês descubram tudo que há por descobrir e mesmo assim vosso avanço será um avanço para longe da humanidade. O precipício entre vocês e a humanidade pode crescer tanto que ao grito alegre de quem descobriu alguma coisa nova responda um grito universal de horror.

Além do mais eu cheguei à convicção de que eu nunca estive em perigo real. Durante alguns anos a minha força era igual à da autoridade. E eu entreguei o meu saber aos poderosos para que eles fizessem, mal fizessem, desfizessem, tudo o que quisessem. Eu trai a minha profissão. Um homem que faz o que eu fiz não pode ser admitido nas fileiras da ciência".

GALILEU GALILEI (1564-1642).

Índice [O]

CAPITULO I

- INTRODUÇÃO

- Motivação.....	11
- Estrutura da tese.....	13

CAPITULO II

- O MONITOR

- Definição dos requisitos do projeto.....	17
- Descrição dos recursos do "NEW MONITOR".....	21
- Diagrama de blocos.....	24
- "Hardware" do sistema.....	27
- Módulo de ECG.....	28
- Módulo do microprocessador.....	32
- Módulo de tela.....	45
- Módulo de vídeo.....	92
- Fonte de alimentação.....	95
- "Software" do sistema.....	98
- Definição do "software".....	102
- Carta de "software".....	108
- Módulo de inicialização.....	109
- Módulo de fundo.....	111
- Módulo de interrupção.....	114

- Área de variáveis.....	116
- Testes e considerações.....	119
- Sugestões para evolução do monitor.....	151

CAPITULO III

- EXPANSÃO EM UM SISTEMA

- Expansão local.....	163
- Expansão em um SSP.....	181

CAPITULO IV

- CONCLUSÃO.....	229
------------------	-----

Apêndice 0 : - fotografias.....	233
---------------------------------	-----

Apêndice 1 - desenhos e esquemas do "NEW MONITOR".....	239
--	-----

Apêndice 2 : - listagens de "software"	
--	--

- Algoritmos de refreshamento.....	242
- Micro-Master & Micro-Slave.....	243
- "NEW-MONITOR".....	244
- Expansão PC.....	246

Bibliografia.....	247
-------------------	-----

CAPÍTULO I

INTRODUÇÃO

INTRODUÇÃO

Motivação

A Instrumentação Biomédica remonta à 1625 quando SANTORIO publicou, em Veneza, seus métodos para medir a temperatura do corpo, por meio de um termômetro, e a pulsação, por meio de um pendulo. Na Tabela 1.1 [1] tem-se os "primeiros" e principais instantes da monitorização de pacientes.

1625 - SANTORIO : métodos para medir temperatura e pulsação.

1707 - SIR JOHN FLOYER'S : primeiro estudo científico sobre a pulsação.

1852 - LUDWIG TRAUBE : primeira publicação sobre a "curva da febre".

1896 - RIVA-ROCCI : introdução do esfigmômetro.

1913 - EINTHOVEN : introdução do registro do E.C.G.

1950 - Surgimento das primeiras unidades de tratamento especializadas (ex: queimadura, cirúrgica, coronária,...).

1965 - WEIL & Colaboradores : introduzem o computador na monitorização clínica.

Tabela 1.1: Histórico da Instrumentação Biomédica

A partir de 1965 a Instrumentação Biomédica tem feito uso cada vez maior de computadores para a monitorização clínica. Com o advento dos microprocessadores, a Instrumentação Biomédica conta hoje com monitores de beira de leito que são verdadeiros terminais de computadores. Tais monitores geralmente são multicanais (da ordem de 8 sinais vitais simultâneos) sendo que cada sinal vital é processado por um microprocessador independente que utiliza técnicas de processamento de sinais (ex: filtragem digital), realiza a deteção do QRS (ECG) por "software", etc.

A Indústria Biomédica Brasileira (1986) comercializa vários tipos de monitores de sinais vitais desde os de tela de alta persistência até monitores multicanais (com um único microprocessador).

Nesta tese desenvolveu-se um monitor cardíaco ("NEW MONITOR") de tela congelada, baseado em microprocessador e de custo reduzido. Tal monitor visa atingir o mercado de monitores cardíacos que necessite de um monitor com capacidade de congelamento, frequencímetro cardíaco e alarme.

O projeto foi realizado modularmente, para permitir que o mesmo possa ser expandido em um monitor multicanal (capítulo III - Expansão em um SSP) baseado numa arquitetura de multi-processamento.

Estrutura da tese

Esta tese encontra-se dividida em 4 capítulos intitulados:

Introdução: tem como objetivo a apresentação do trabalho, do ponto de vista global.

O monitor : este capítulo abrange sobretudo o "hardware", "software", testes e considerações e sugestões para a evolução do monitor.

Expansão em um sistema: neste capítulo é proposto:

- A expansão local do monitor em um sistema de monitoria cuja central é baseada em um IBM-PC.
- A expansão em um sistema de supervisão de pacientes (SSP).

Conclusão: apresenta os resultados globais.

No capítulo "monitor", encontram-se as definições dos requisitos do sistema, a descrição do diagrama de blocos e a análise dos diversos modulos. Do ponto de vista do "software" tem-se a definição do mesmo, a carta de "software" (mostra a relação entre os diversos modulos) e a descrição geral das rotinas do monitor. No item testes e considerações tem-se os testes de laboratorio, teste em voluntarios, testes em UTI e a

sobre o projeto do "NEW MONITOR". O item "sugestões para a evolução", foi dividido em 3 partes:

- Sugestões de pequeno impacto (ex: inclusão de teste durante a inicialização),
- Sugestões de médio impacto (ex: inclusão de curva de tendência da frequência cardíaca).
- Sugestões de grande impacto (ex: interface serial).

O capítulo "expansão em um sistema" (teórico) trata o monitor sob dois pontos de vista:

A expansão local, que parte do monitor como bloco e o interliga, por uma interface serial RS232C, a um IBM-PC que emula uma central de monitoria.

O da expansão em um SSP, que abre a arquitetura do "NEW MONITOR" e acrescenta outros módulos de "micro" (através de uma interface para multiprocessamento) e desenvolve-se um discussão a nível de filosofia, arquitetura e implementação de um sistema de supervisão de pacientes de quinta geração (adição de nós especialistas).

oOo

Nesta tese, procurou-se atingir os seguintes objetivos principais:

- Estudo, projeto e implementação de um monitor cardíaco baseado em microprocessador que pudesse ser industrializado e que atendesse a realidade nacional.
- Estudo da interligação de quatro monitores a uma central de monitoria de baixo custo (baseada em um IBM-PC).
- Estudo da filosofia, arquitetura e implementação de um sistema de supervisão de pacientes de quinta geração.

oOo

CAPÍTULO II

O MONITOR

DEFINIÇÃO DOS REQUISITOS DO PROJETO

INTRODUÇÃO

A Engenharia Biomédica é uma ciência multidisciplinar onde profissionais, com ênfase nas áreas Médicas (Enfermeiros, Médicos, etc.) e Exatas (Engenheiros, Físicos, etc.) juntam seus esforços na resolução de problemas biomédicos.

O monitor cardíaco, apresentado nesta tese, não é apenas um projeto de Engenharia Elétrica e sim de Eng. Biomédica, pois durante a fase de definição de requisitos, através de observações em "campo", reuniões com profissionais da Saúde e análise de instrumentos existentes (mercado interno e externo), foi levantado um perfil médico-técnico de um monitor cardíaco.

000

REQUISITOS GERAIS DE UM MONITOR CARDIACO:

- simplicidade de uso.
- robustez do equipamento.
- qualidade do traçado.
- exatidão nas medidas de parâmetros (ex: BPM).

- proteção contra micro e macro-choques elétricos.
- capacidade de expansão.
- realidade nacional.

Do ponto de vista clínico, um monitor cardíaco tem como função principal fornecer dados temporais do paciente, os quais devidamente processados pelo "corpo clínico", juntamente com outros dados, fornecem informações de apoio ao diagnóstico e terapêuticas a serem empregadas para a evolução do quadro clínico do paciente. Notou-se que num ambiente hospitalar o manuseio de informações é a chave para um tratamento eficiente bem como para a descoberta de novas técnicas de tratamento.

Ainda do ponto de vista clínico e manuseio de informações, começou-se a pesquisar como estariam distribuídas as informações retiradas de um monitor cardíaco. Constatou-se que o índice mais alto de distribuição da informação, está concentrado na informação visual - o traçado do eletrocardiograma (ECG) - e na exatidão do batimento cardíaco obtido.

Convém ressaltar que a abordagem do "manuseio da informação" eleva um simples monitor cardíaco à um monitor inteligente de beira de-leito, que seria constituído de módulos de aquisição de parâmetros -(ECG, pressões, etc.), módulo de diálogo Homem-Máquina (H-M) e com capacidade de comunicação com sistemas de computação maiores. Tal sistema de supervisão de pacientes seria um sistema distribuído que poderia com auxílio de técnicas de

inteligência artificial possuir "nós" de sistemas especialistas, chegando mesmo a realimentar os equipamentos ligados ao paciente (marca-passos externos, ventiladores, infusoras de drogas, etc.) afim de melhorar a eficácia do tratamento do mesmo. Ter-se-ia assim, a liberação dos profissionais de Saúde de tarefas repetitivas, em favor da supervisão e qualidade do tratamento.

Retornando ao enfoque - "monitor cardíaco" - levou-se em conta, durante a fase de definição de requisitos do sistema, o conceito de expansão, utilizando-se da modularidade de "Hardware & Software" (H&S), afim de que o monitor cardíaco possa crescer em direção ao futuro. Para implementar-se o acima citado utilizou-se um microprocessador no núcleo do monitor cardíaco.

Um outro ponto importante é o da realidade nacional, na área da Saúde, necessita-se de instrumentos simples de operar, robustos e de baixo custo para que se possa cuidar da saúde dos brasileiros de Norte a Sul.

ooO

RESUMO DAS ESPECIFICAÇÕES DO MONITOR CARDIACO

Abaixo relaciona-se um conjunto de especificações gerais derivadas dos requisitos analisados no item anterior.

- Tela digital de um canal e com capacidade de congelamento total.
- Velocidade do traçado de ECG : 12,5 mm/s, 25 mm/s e 50 mm/s.
- Medição do batimento cardíaco.
- Limites e alarme para bradicardia e taquicardia.

oOo

Descrição dos recursos do Monitor (DES RO):

I- MODULO DE ECG

- Conector de entrada: possibilita a conexão do cabo do paciente ao monitor. Possue 4 "leads": RL, RA, LA, LL.
- Chave de derivações: seleção das derivações I, II, III.
- Chave de ganho: x1, x2, x0.5 do ECG na tela.
- Chave diag-monit: seleção interna dos filtros:
 - Diagnóstico (0,05 +---+ 100 Hz)
 - Monitoria (0,5 +---+ 30 Hz).
- Chave cal-uso: seleciona a entrada do amplificador para o cabo do paciente ou calibrador interno.
- Botão de zero: usa-se para recuperação da linha de base sempre que necessário (ex: após uma desfibrilação).
- LED de cabo-falho: acende quando existe mau contato ou defeito no cabo do paciente (ex: rompimento).

III- MODULO DIGITAL (DES R O)

- Tecla congela: congela o traçado de ECG.
- LED congela : acende quando o traçado estiver congelado.
- Tecla velocidade : contato momentâneo -- altera de forma sequencial as velocidades de 12,5 mm/s, 25 mm/s (default) e 50 mm/s.
- LEDS de velocidade : indicam a velocidade atual do traçado.
- Mostrador de BPM: mostra o valor do batimento cardíaco.
- Limites de alarme: composto de dois conjuntos de chaves rotativas que são responsáveis pelos limites máximo (255) e mínimo(35) de frequência cardíaca.
- Hab/desab alarme: contato momentâneo - o monitor pode detetar uma variação do batimento cardíaco fora dos limites de alarme, disparando um sinal externo de alarme visual e sonoro, que pode ser habilitado ou não por essa chave.

- LED de indicação de alarme: indica se o alarme está habilitado ou não.
- LED de sístole: tem dupla função:
 - indicação visual da ocorrência do QRS.
 - indicação visual do alarme (prioritário).
- Sinal sonoro ("beep"): tem dupla função:
 - indicação sonora da ocorrência do QRS.
 - indicação sonora do alarme (prioritário).

000

DIAGRAMA DE BLOCOS DO MONITOR

O monitor ("NEW MONITOR") é constituído dos seguintes módulos:

- MÓDULO DE ECG.
- MÓDULO DO MICROPROCESSADOR.
- MÓDULO DE TELA.
- MÓDULO DE VÍDEO.
- MÓDULO DE "SOFTWARE".
- MÓDULO DE ALIMENTAÇÃO

A fim de se ter uma melhor visão do conjunto do "NEW MONITOR" refira-se ao apêndice 1 desenho 0.

De maneira geral tem-se um módulo de ECG (des 16) que entrega ao módulo do microprocessador um sinal analógico correspondente a atividade elétrica do coração, bem como um sinal que indica a ocorrência da sistole do ventrículo esquerdo (onda R do complexo QRS).

O módulo do microprocessador (des 1) digitaliza o sinal analógico (des 2) de ECG, à uma dada frequência de aquisição, entrega-o ao módulo de tela (des 3) o qual armazena-o na memória de vídeo e transforma-o novamente em um sinal analógico que é enviado ao módulo de vídeo (des 9 & 10) afim de que o sinal de ECG surja na tela do aparelho.

O "NEW-MONITOR" centraliza no módulo do microprocessador as responsabilidades da gerência da informação. O módulo de "software" implementa um programa executivo capaz de servir requisições de tarefas assíncronas (interrupção) e também tarefas cíclicas. As tarefas cíclicas compreendem por exemplo: a atualização do mostrador de BPM (des 7), a gerência dos módulos de E/S (teclas e indicadores - des 6, des 5, des 8) bem como a confrontação do BPM com os limites de alarme.

Um dos módulos mais importantes dentro do ambiente biomédico é a fonte de alimentação. Esta deve possuir 2 seções separadas de alimentação (isolada e não isolada) para isolar-se galvanicamente o paciente do aparelho biomédico, a fim de eliminarmos as complicações médicas, inerentes aos macro e microchoques (fibrilação ventricular, etc).

000

"HARDWARE" DO SISTEMA

DESCRICAÇÃO DO "HARDWARE" DO SISTEMA

Passaremos nos capítulos seguintes a uma descrição pormenorizada dos varios módulos do "NEW MONITOR". Todos os esquemas, salvo indicação em contrário, encontram-se no apêndice 1.

Convém ressaltar que a presente tese serviu-se de dois módulos desenvolvidos no INSTITUTO "DANTE PAZZANESE" DE CARDIOLOGIA (I.D.P.C.), utilizados no projeto de um MONITOR DE ECG & PRESSÃO. Tais módulos são o módulo de ECG e o módulo da fonte de alimentação.

oOo

MODULO DE ECG (Des 0, Des 16)

O módulo de ECG é o responsável pela captação elétrica dos potenciais superficiais, gerados pela movimentação das cargas elétricas dentro do coração, os quais devidamente combinados (derivações: I, II, III, avl, avr, avf e C) fornecem um sinal elétrico [ecg(t)] que retrata a atividade elétrica do coração (sinal do eletrocardiograma).

O módulo de ECG é responsável pelas seguintes funções:

- interface "direta" com o paciente
- captação do potencial elétrico do paciente (através de eletrodos).
- isolação do paciente da rede elétrica (micro & macro choques).
- Proteção do aparelho no caso de uso de desfibriladores e bisturi elétrico.
- amplificação e filtragem do sinal biomédico.
- separação do complexo "QRS" do ECG.
- rejeição da espícula de marcapasso do sinal de ECG.
- detecção de cabo falho.

Descrição do circuito elétrico

Através do diagrama de blocos (des 0) e os circuitos eletrônicos (des 16a & 16b) tem-se:

O sinal captado pelo aparelho passa pela etapa de proteção do equipamento (desfibrilador e bisturi elétrico) e chave de seleção de derivação (I, II ou III), a qual envia os sinais ao amplificador de instrumentação [2]. O amplificador de instrumentação amplifica o sinal de ECG de 500 a 1000 vezes (dependendo da distribuição de ganhos no circuito - ganho total 1000), possui uma elevada impedância de entrada e rejeição de modo comum. Na saída do amplificador de instrumentação temos "eletricamente" o sinal de ECG, da derivação selecionada. O sinal de ECG passa a seguir, por um filtro passa baixa ($f_c = 200$ Hz e $GV=10$) e por um filtro passa alta ($f_c=0.05$ Hz), o qual minimiza componentes de respiração e artefatos de movimento do paciente.

Após a passagem pelo filtro, o sinal é encaminhado a um modulador "PWM" - tal medida se faz necessária para enviar-se o sinal à parte "não isolada" (a parte "isolada" possui terra flutuante afim de salvaguardar o paciente de micro e macro choques) e depois a um transformador tipo "Pot-Core". No secundário do "Pot-Core", tem-se o sinal modulado, agora na parte "não isolada", o qual é demodulado por um filtro de valor médio. O sinal de ECG caminha então, para um filtro rejeita 60Hz (f

rede do Brasil) e à um amplificador de ganho (x1, x2 e x.5).

O sinal, a seguir, alimenta duas frentes: o filtro de monitoria (FPF .5 a 30 Hz) e o filtro diagnóstico (FPB de 100 Hz) após estes estágios tem-se uma chave de modo "diag/monitoria" que entrega o sinal escolhido pelo usuário ao microprocessador (círcuito de S/H).

A saída do "ECG monitoria" alimenta também o circuito de rejeita-marcapasso (para retirar-se a espícula de marcapasso do sinal enviado ao micro, o que poderia falsear a leitura dos batimentos por minuto da pulsação do paciente) e o detector de "QRS" (o complexo do QRS indica a sístole ventricular esquerda) que envia o sinal obtido ao CTC do microprocessador (contagem de BPM) e ao circuito sonoro (sinal audível de sístole).

Analizando-se o diagrama de blocos do módulo de ECG encontram-se 3 circuitos auxiliares: o calibrador, eliminador de transitórios e o detector de Cabo Falho.

O circuito calibrador permite aplicar uma forma de onda padrão às entradas do amplificador de instrumentação e com isso o usuário pode verificar o correto funcionamento do aparelho.

O eliminador de transitório tem como função retornar rapidamente a linha de base (devido à constante RC do filtro de 0.05 Hz) quando da mudança da chave de derivação ou quando o usuário aperta o botão de "zero" (ex: após uma desfibrilação cardíaca, precisa-se ver o resultado do processo imediatamente).

O detector de cabo falho serve para indicar ao usuário que existe cabo(s) danificado(s) ou mal contato dos eletrodos do paciente.

Conforme foi mencionado anteriormente esta placa de ECG foi projetada e utilizada no protótipo do monitor de ECG & PRESSÃO do IDPC e utilizou-se desta mesma placa no "NEW MONITOR".

000

MODULO DO MICROPROCESSADOR

O projeto do nucleo do "New Monitor" (módulo do microprocessador) gravita em torno do microprocessador Z80A. Tal processador foi escolhido devido a sua versatilidade de "software" (poderoso conjunto de instruções), simplicidade de "hardware" e disponibilidade no mercado nacional.

O módulo do microprocessador possue, conforme diagrama de blocos, (apêndice 1- desenho 0) circuitos satélites tais como:

- CONVERSOR ANALÓGICO/DIGITAL (DES 2).
- CHAVES DE AJUSTE DO ALARME (DES 6).
- INTERFACE TECLADO/SAIDA (DES 5)
- MOSTRADOR DIGITAL (DES 7).
- CIRCUITO SONORO E LUMINOSO (DES 8).
- CIRCUITO DE TEMPORIZACAO E RETRAÇÃO (DES 4).
- CONTROLADOR DA TELA CONGELADA (DES 3).

Primeiramente analisar-se-a o nucleo do sistema, o módulo do microprocessador (des 1). Tem-se um microprocessador de 8 bits Z80A @ 4MHz [3] ligado a uma EPROM (2732A-250ns) de capacidade de 4Kx8 bits , uma memória RAM (6116-250ns) com capacidade de 2Kx8 bits e um CTC @ 4MHz (relógio de tempo real, que tambem pode ser configurado como gerente de interrupções). Encontra-se ainda circuitos de suporte tais como RESET, oscilador de 3,93216 MHz (multiplo de 60Hz) e a lógica de decodificação de endereços.

A CPU Z80 pode receber pedidos de interrupção mascaráveis, disparados por um dos quatro contadores internos do CTC (o Z80 está programado para interpretar interrupções no contexto do MODO 2, o que lhe permite a diminuição do "hardware" externo e transparência de software quando da utilização dos componentes de sua família). Os vetores de interrupção disparam tarefas assíncronas tais como colher um dado do A/D (dado de ECG), calcular a frequência cardíaca do paciente, etc.

Outro detalhe de projeto, muito importante, é a sincronização da CPU com o controlador da tela congelada . Afim de manter-se o requisito de projeto - transparência do "software", a sincronização dos módulos é feita através do sinal de /WAIT da CPU. Quando a arquitetura de tela está ocupando a memória de tela e a CPU quer enviar um dado à mesma, a unidade de controle do controlador de tela, gera um sinal de /WAIT para que o Z80 entre no estado de "espera" afim de aguardar a liberação do recurso comum, tão logo o controlador de tela libere a memória, o sinal de /WAIT é liberado e a CPU ganha o acesso ao recurso.

MAPEAMENTO dos ENDEREÇOS de MEMORIA e I/O

	MEMORIA	E/S CICLICOS (*)
0000H	+-----+ EPROM +-----+	+-----+ 07CH,07DH,07EH,07FH +-----+
1000H	+-----+ OFFFH RAM +-----+	+-----+ OBFH,ODFH,OEFH +-----+ OF7H,OF8H,OF9H,OFAH OFBH,OFCH,OFDH,OFEH +-----+
1800H	+-----+ 17FFH imagem da RAM +-----+ 1FFFH	* Para detalhes vide listagem fonte apêndice 2.

fig 2.1 Mapeamento dos Endereços do Monitor

O programa residente na memória EPROM, atualmente ocupa 05E4H de um total de 1000H bytes. A memória RAM ocupa 27H bytes de um total de 2Kbytes para guardar uma tabela de estado, que implementa um "quadro de aviso", para a troca de informações entre as rotinas, variáveis de rascunho de rotinas e a pilha do processador. O espaço vago de memória é reservado para usos futuros tais como: software de comunicação monitor-central, software de tendência de BPM x TEMPO, áreas de buffer de sinal, etc.

No caso do espaço de E/S, fig 2.1, afim de reduzir-se os circuitos de lógica de decodificação (pois não se dispunha de arranjos lógicos programaveis -"PALS"), abusou-se dos endereços imagens no projeto. No caso de expansões de E/S faz-se necessário reprojetar-se o decodificador de endereço do CTC (des 1).

000

CIRCUITO DE CONVERSÃO ANALÓGICO/DIGITAL

O sinal analógico entregue pelo módulo do ECG é digitalizado pelo módulo de conversão (des 2). O módulo de conversão [4] constitui-se basicamente de um circuito amostrador/retentor e um conversor analógico digital de 8 bits.

O circuito amostrador é formado por uma chave analógica CMOS 4066 ($R_{on}=120\text{ Ohms}$ @ 10V) um capacitor de poliéster metalizado e um seguidor de tensão de altíssima impedância de entrada (LF 13741 $R_{in}= 5 \times 10^9\text{ Ohms}$).

O conversor analógico/digital foi implementado utilizando-se um ADC0800 ($t_{conversão} = 55\text{E-6 s}$ @ $f_{clock}=800\text{ KHz}$) de fácil obtenção no mercado nacional. A fonte de referência, utilizada pelo conversor, foi implementada utilizando-se um diodo de referência "Zener" e com compensação de deriva térmica.

O ciclo de "amostragem, retenção e conversão inicia-se pela abertura da chave analógica, disparo do conversor A/D, leitura do dado e fechamento da chave analógica (controlados pelo software do microprocessador).

Conforme literatura [5], o espectro de frequência de um sinal de ECG, a ser utilizado na monitorização numa UTI, é de cerca de 100Hz. Considerando-se o teorema da amostragem de sinais deve-se amostrar o sinal de ECG no mínimo a uma frequência de 200Hz (200 pontos/s) a fim de que a informação de ECG não se perca. Adotar-se-a, como frequência de amostragem básica, 240 Hz (quando a velocidade do traçado for 12,5 mm/s) que por ser múltipla de 60Hz, diminue a influência da rede elétrica (No caso do BRASIL).

CIRCUITO DAS CHAVES DE AJUSTE DO ALARME (DES 6)

O "NEW MONITOR" possui a capacidade de verificar se os batimentos cardíacos do paciente encontram-se dentro de certos limites especificados pelo corpo clínico.

Estes valores mínimos e máximos de batimentos cardíacos devem estar à disposição do corpo clínico (para fins de visualização e análise) e também para o monitor (processamento interno). Uma das possíveis soluções, para a entrada e visualização dos parâmetros, seria a entrada de 6 dígitos através de por exemplo: um teclado e sua posterior visualização em um mostrador de 6 "displays" (3 dígitos por limite de alarme), para a visualização das condições pre-ajustadas de alarme, o que iria encarecer o produto ("hardware" adicional para gerência do teclado e refreshamento do "display" por ex: 8279-Intel). Utilizando-se a solução acima mencionada ter-se-ia o problema da perda da informação quando da falta de energia elétrica.

Tradicionalmente resolve-se o problema de "SHUTDOWN" (queda de energia elétrica), detectando-se e disparando-se uma interrupção não mascarada (ex: NMI do Z80) e aproveitando-se a carga elétrica armazenada nos capacitores da fonte, tem-se ainda um período de funcionamento do sistema (até que a tensão caia abaixo da tensão mínima de funcionamento do circuito) para salvar-se os dados mais importantes numa memória "RAM" alimentada

a bateria. Quando a tensão retorna ,durante a fase de inicialização, o processador então verifica se a partida é a frio ou retorno de "SHUTDOWN". No caso de retorno por "SHUTDOWN" ele dispara uma rotina que reinstala todos os parâmetros salvos (nossa caso, os limites de alarme) e caso contrário tem-se uma inicialização normal.

O problema da armazenagem de informação foi resolvido utilizando-se uma memória "mecânica" e de acesso direto, muito utilizada em controle de processos. Utilizou-se 6 chaves "thumbwheel" para ajustar e guardar os limites máximo e mínimo de alarme (alarme de taquicardia e bradicardia). Com isso conseguiu-se uma solução sem hardware adicional e bastante econômica.

INTERFACE TECLADO/SAIDA (Des 5)

O teclado constitui-se de 8 teclas de contacto momentâneo sendo 5 delas disponíveis para uso futuro. Tem-se as seguintes funções implementadas atualmente:

- congelamento do traçado.
- velocidade do traçado (12,5mm/s - equivale a 8s de ECG na tela).
(25 mm/s - 4s de tela).
(50 mm/s - 2s de tela).
- Habilita/desabilita alarme.

Toda a complexidade do hardware tais como detecção de tecla apertada, circuito de "debounce", liberação da tecla estão a cargo do "Software" do "NEW MONITOR".

Os circuitos de saída são portadores das seguintes informações:

- estado congela (1 led).
- estado do alarme (1 led).
- velocidade do traçado (3 leds).
- realimentação sonora de tecla (sinal sonoro).
- envio do sinal de alarme (sinal sonoro).

MOSTRADOR DIGITAL (Des 7)

Devido ao número reduzido de "displays" utilizou-se um CI de tecnologia CMOS 4511 que possui internamente circuitos de armazenagem, decodificação BCD/7 Segmentos e circuito de excitação dos "displays". Tal circuito também apresenta a possibilidade de se acender todos os segmentos, o que foi aproveitado para auxiliar o técnico de reparo de equipamento.

O "New monitor", antes de utilizar os "displays" - para a mostra de BPM do paciente - acende todos os segmentos, para que o usuário possa verificar se existe algum "display" ou led queimado.

CIRCUITO SONORO E LUMINOSO (DES 8)

Utilizou-se um circuito similar ao utilizado no Monitor de ECG/Pressão do I.D.P.C. Este circuito tem a função de gerar sinais sonoros e luminosos quando da indicação de:

- QRS do Paciente.
- Realimentação de teclas.
- Situação de alarme.

O circuito de indicação sonora de "QRS" não possui a conotação de aviso de alarme e sim de informação continua. Uma

enfermeira treinada facilmente percebe variações do ritmo cardíaco, arritmias, movimentação do paciente (artefatos,...) através do "beep" do QRS (geralmente tem-se vários aparelhos funcionando). O "beep" do QRS, deve ser extremamente agradável, do contrário será desligado, (em favor do paciente e do serviço clínico) e com isso perder-se-a a informação sonora do QRS (convém lembrar que em uma UTI tem-se geralmente 6 a 8 "beeps" de QRS funcionando 24 horas por dia !!!).

O sinal sonoro de alarme deve respeitar o "silêncio" de uma UTI (não perturbar outros paciente), não assustar os pacientes, visto seu estado delicado (provocar taquicardias,...) e ao mesmo tempo alertar o corpo médico.

O circuito sonoro foi implementado utilizando-se 2 NE555 em configuração de multivibradores astáveis, com controle de volume logaritmo de máximo a um mínimo audível. A fim de variar-se facilmente as frequências do oscilador, utilizou-se chaves analógicas (4066) para alterar-se as constantes de tempo do circuito (RC).

O circuito foi testado numa UTI do I.D.P.C e seu desempenho foi considerado satisfatório pelo corpo de enfermagem.

CIRCUITO DE TEMPORIZACAO E RETRAÇO (Des 4)

Este é um circuito auxiliar que basicamente tem a função de distribuir sinais de "clock" estáveis aos circuitos abaixo relacionados a partir da frequência de um cristal 3,93216 MHz (múltiplo de 60 Hz).

ϕ_1 = 122,88 KHz ---> controlador da tela congelada (des 3).

sync = 60 Hz ---> utilizado para gerar o apagamento do feixe durante o retraço (des 10) e também é utilizado no controlador de tela congelada.

famost = 1,92 KHz ---> utilizado como base de tempo para a frequência de amostragem do sinal (des 1).

120 Hz e 60 Hz ---> é utilizado pelo "CTC" (des 1) para o serviço do frequêncimetro cardíaco e base tempo, para tarefas cíclicas do programa executivo.

fh = 15,36 KHz ---> utilizado na geração da alta tensão (A.T.) do tubo de raios catódicos (T.R.C.) do monitor de vídeo (des 10).

CONTROLADOR DA TELA CONGELADA

A arquitetura da tela digital de sinal corrente, será analisada em detalhes posteriormente, mas convém ressaltar os seguintes aspectos importantes:

Do ponto de vista do "hardware":

Tem-se um controlador da tela que apresenta ao "hardware" do microprocessador como um "latch" de 8 bits e com capacidade de provocar estado(s) de "WAIT" na CPU Z80 (o controlador de tela possui maior prioridade do que a CPU).

Do ponto de vista de "software":

Conseguiu-se reduzir o modelo de programação, a um registrador de saída, mapeado no espaço de endereçamento de E/S. Basta ao projetista de "software" enviar uma instrução de E/S para que o dado seja mostrado na tela.

Do ponto de vista de evolução do sistema:

Para que se tenha varios "canais" de tela, basta apenas adicionar-se mais controladores de tela em paralelo. Quanto ao "software" , o projetista, terá apenas acréscimo de registradores de saída .

MODULO DE TELA

Neste item serão abordados os seguintes tópicos:

- Histórico dos meios de visualização de sinais biológicos.....46
- Introdução ao módulo de tela do "NEW MONITOR".....50
- Arquitetura de tela digital microprogramada.....54
- Arquitetura de tela digital baseada em microprocessador.....65
- Arquitetura de tela digital baseada em microprocessadores....72
- Arquitetura de tela digital híbrida.....80

HISTORICO DOS MEIOS DE VISUALIZAÇÃO DE SINAIS BIOLOGICOS

Os primeiros monitores cardíacos (primeira geração - fig 2.2) são totalmente analógicos. Toda a aquisição, tratamento, processamento e visualização da informação é analógica. No que se refere à visualização da informação, os monitores da primeira geração possuem, devido à natureza lenta dos sinais biológicos (60 BPM = 1Hz), um tubo de raios catódicos com fósforo de alta persistência.

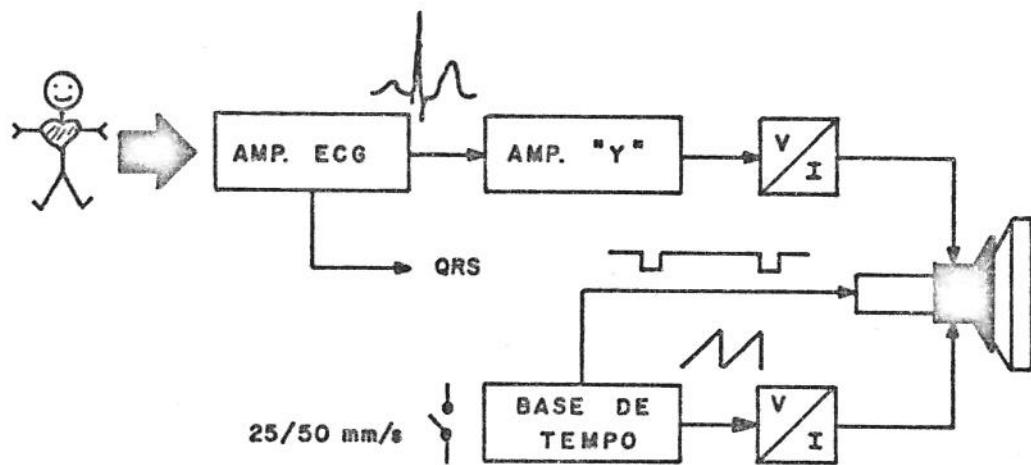


fig 2.2: 1^a Geração ---> Processamento analógico da informação.

Um dos maiores inconvenientes desta geração é que não é possível reter-se a informação para análise.

Com o advento dos circuitos integrados digitais, conversores A/D e D/A, foi possível a construção de monitores cardíacos de tela congelada (segunda geração - fig 2.3). Estes monitores resolveram o problema da retenção da "informação visual" pelo uso de técnicas digitais. Basicamente um monitor de tela congelada adquire o sinal de ECG do paciente, digitaliza-o (A/D) e o sinal então é armazenado em uma memória digital (memória de tela). A memória digital é acessada continua e progressivamente a fim de "refrescar-se" a informação na tela do monitor. Tal tecnologia trouxe a possibilidade de se "congelar" o ECG de um paciente ,na memória digital, para analisá-lo.

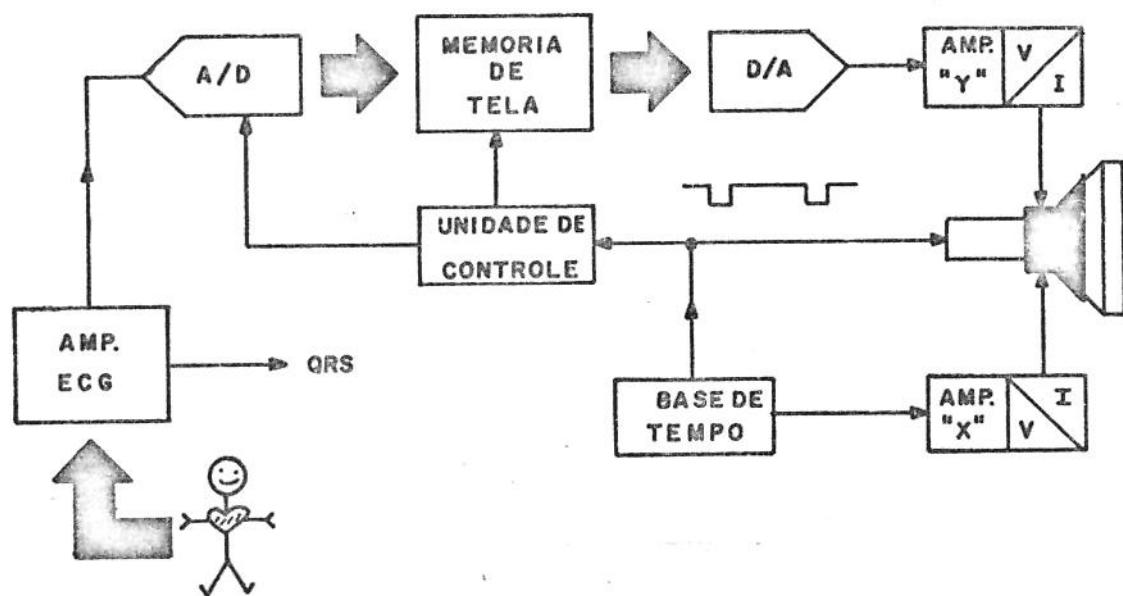


fig 2.3: 2^a geração ---> Uso de lógica digital discreta.

Com o advento dos microprocessadores e sua posterior redução de custos surgiu a terceira geração (fig 2.4) de equipamentos de monitoria. Nestes monitores encontra-se um microprocessador, por ex: controlando a digitalização, realizando a detecção de QRS por "software", filtragem digital, etc. O microprocessador nesta geração, é utilizado para substituir circuitos analógicos e digitais por "software".

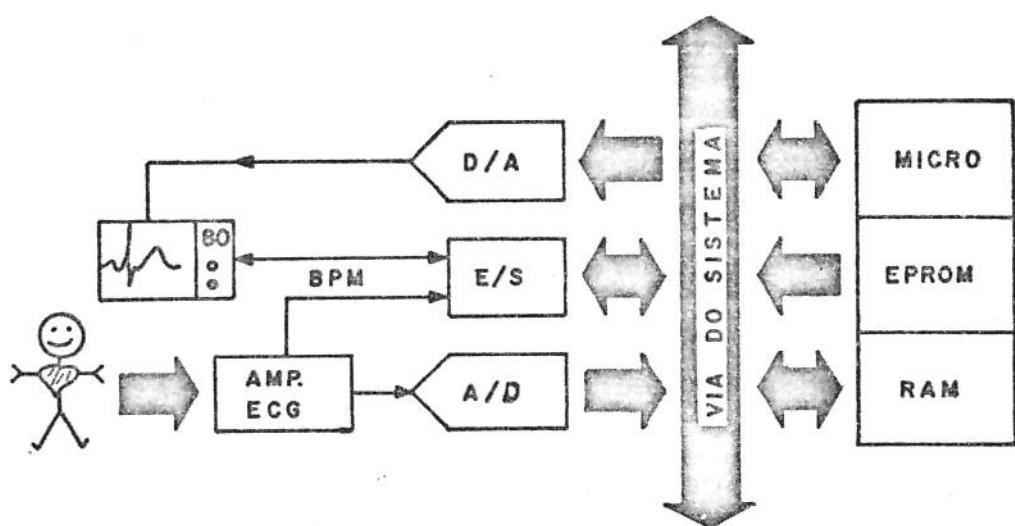


fig 2.4 : 3^a geração ---> uso de microprocessador.

Atualmente vive-se a quarta geração de sistemas de monitoria (fig 2.5). Esta geração caracteriza-se pela fusão de técnicas analógicas, digitais e de computação. Nos monitores atuais, mais modernos, encontra-se o uso de arquiteturas baseadas em multiprocessadores. Hoje tem-se um microprocessador por parâmetro biológico supervisionado. Tais processadores podem se comunicar por ex: com um módulo de diálogo (com capacidade de mostra de vários canais simultâneos) que tem a responsabilidade de mostra de sinais biológicos, comunicação com o operador e também é um terminal de vídeo com capacidade gráfica.

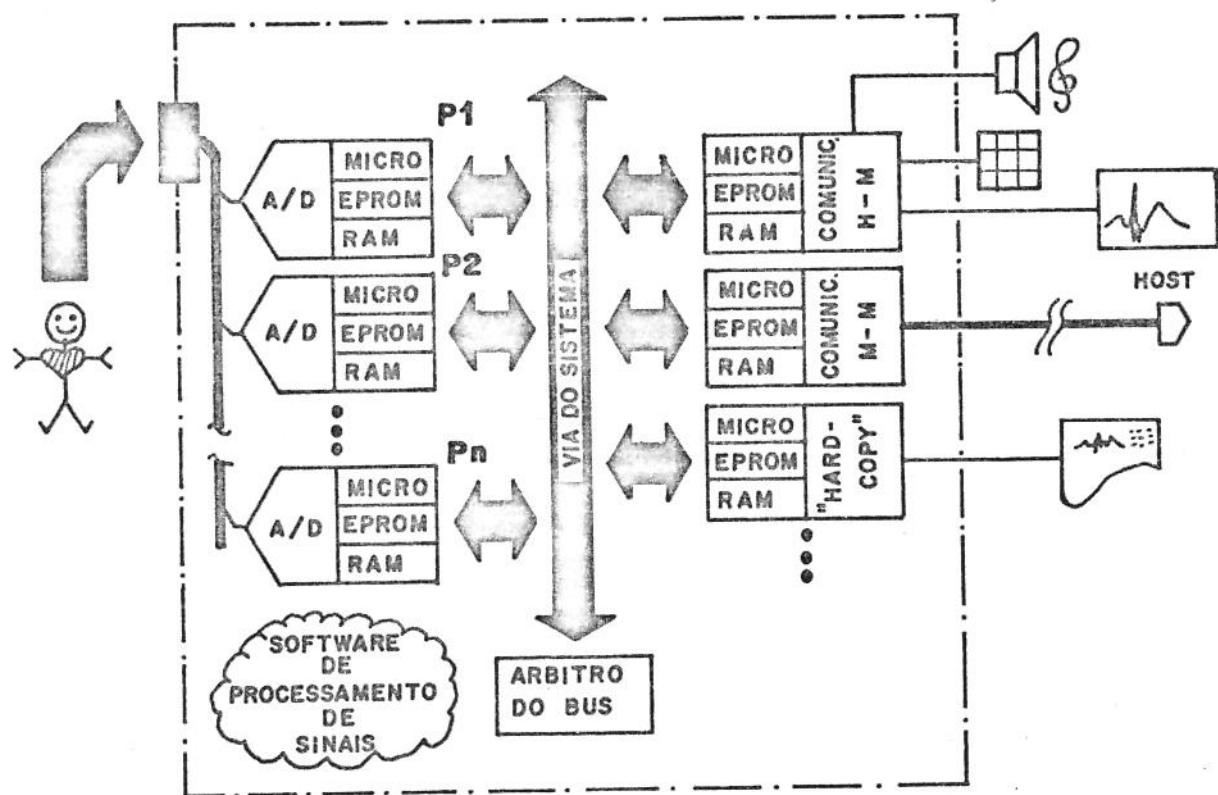


fig 2.5: 4^a geração ---> processamento e manuseio digital da informação.

INTRODUÇÃO AO MÓDULO DE TELA DO "NEW MONITOR"

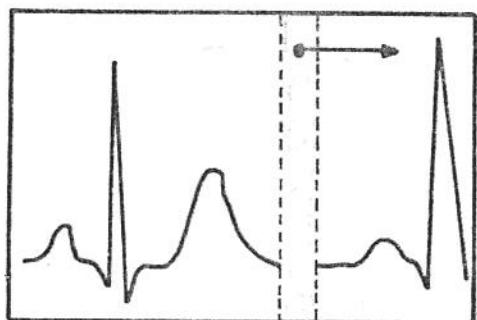
Ao analisar-se, a realidade nacional, verificou-se que o BRASIL encontra-se entre a segunda e a terceira geração de monitoria e em função disso chegou-se a conclusão que seria interessante uma arquitetura de tela congelada que pudesse migrar facilmente para a quarta geração de monitores de beira de leito (monitores multiparametros).

O módulo de tela do "New Monitor" é baseado em uma arquitetura de refrescamento de tela, transparente ao microprocessador. Tal abordagem permite liberar o processador do monitor, da tarefa cíclica de refrescamento e deixa-lo livre para a implementação de uma arquitetura de quarta geração.

O módulo de visualização do "New Monitor" (des 0) é composto de duas partes: o módulo de tela (des 3) e o monitor de vídeo (des 9 e 10). A arquitetura de tela possue a função de interfacear com o microprocessador, controlar a instalação dos dados enviado pela CPU para a memória de tela e enviar os dados ciclicamente ao monitor de vídeo. O monitor de vídeo é composto basicamente de 3 circuitos: um gerador de alta tensão, um amplificador tensão/corrente e um circuito de varredura horizontal.

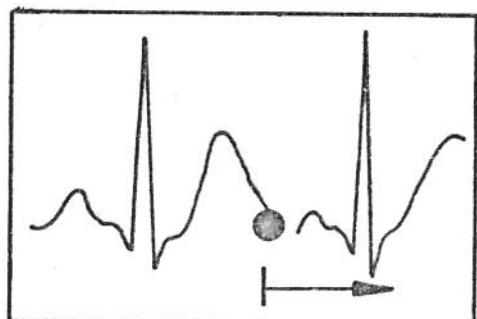
Do ponto de vista do usuário clínico temos os seguintes tipos básicos de visualização de sinais:

TELA DIGITAL DE BARRA CORRENTE



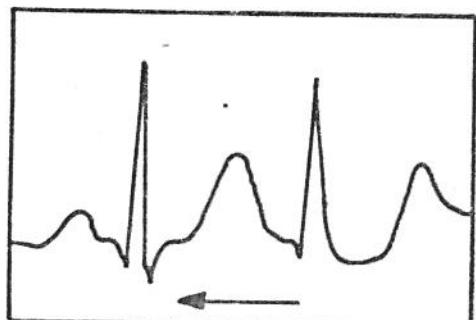
O sinal é mostrado continuamente e tem-se a impressão do deslocamento de uma barra vertical escura que indica o sentido de atualização do sinal (esquerda ---> direita).

TELA DIGITAL DE PONTO CORRENTE



Tem-se um ponto intensificado do sinal que se desloca da esquerda para a direita e que separa também o traço em duas regiões a atualizada (à esquerda) e a que será atualizada (à direita).

TELA DIGITAL DE SINAL CORRENTE



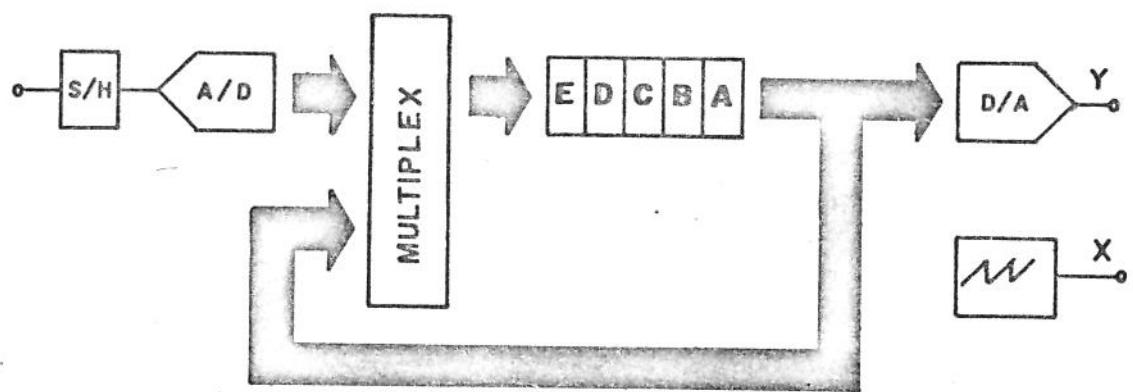
Esta implementação não possui duas regiões de sinais distintos. O próprio sinal possui um movimento aparente de deslocamento da direita para a esquerda.

Adotou-se, no projeto do "New Monitor", a visualização do tipo sinal corrente por acreditar ser a mais natural do ponto de vista de compreensão da informação.

TELA DIGITAL DE SINAL CORRENTE

Conforme foi analisado no parágrafo anterior, a tecnologia de tela digital de sinal corrente, possui um movimento aparente de deslocamento da direita para a esquerda e neste capítulo analisa-se este movimento, bem como outros detalhes.

Suponha-se, para fins de análise, uma arquitetura de refrescamento baseada em um A/D, multiplex, registrador de deslocamento, D/A e logica de controle. Nesta arquitetura (fig 2.6) o registrador de deslocamento envia a informação digitalizada sequencialmente ao D/A que é por sua vez enviada a tela afim de formar a "figura" do sinal amostrado. Tem-se então uma imagem estática (congelada) no monitor de vídeo. Afim de não ter-se cintilação (flicker) na imagem faz-se necessário respeitar uma frequência mínima de mostragem de 48 quadros/s (persistência visual). Quando da atualização do registrador de deslocamento, com os dados vindos do A/D, com frequência igual a taxa de digitalização do sinal, ter-se-á então o movimento aparente do sinal da direita para a esquerda. Para "parar-se" (congelar) a imagem na tela, basta não atualizar-se mais o registrador de deslocamento.



MOVIMENTO APARENTE

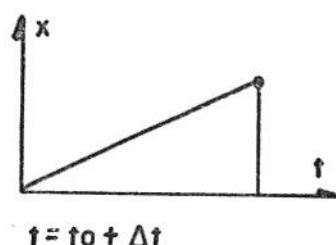
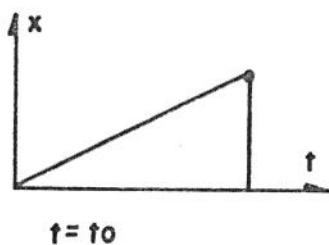


fig 2.6: Arquitetura Discreta - Tela digital de sinal corrente.

IMPLEMENTAÇÃO DA TELA DIGITAL DE SINAL CORRENTE

Quando do estudo da implementação do "hardware" da arquitetura da tela digital encontrou-se quatro soluções:

- Arquitetura de tela digital microprogramada.
- Arquitetura de tela digital baseada em microprocessador.
- Arquitetura de tela digital baseada em microprocessadores.
- Arquitetura de tela digital híbrida.

Abaixo descrever-se-á de maneira objetiva e geral cada uma delas.

oOo

ARQUITETURA DE TELA DIGITAL MICROPROGRAMADA

Primeiramente foi estudado [6] uma maneira de substituir o registrador de deslocamento(de grande capacidade), que é de difícil obtenção, por uma memória tipo "RAM", para tal, analisou-se o comportamento de uma memória de linha.

A memória de linha pode ser modelada como um vetor (tabela), como mostra a figura 2.7. Em primeiro lugar, ela é percorrida do endereço OH até o endereço 05H e volta ao endereço OH ciclicamente; quando da entrada de uma nova informação A', a mesma é instalada no endereço OH e a varredura da memória terá a

sua origem alterada do endereço OH para o endereço 1H, agora o endereço OH é o último a ser acessado (último dado que entrou).

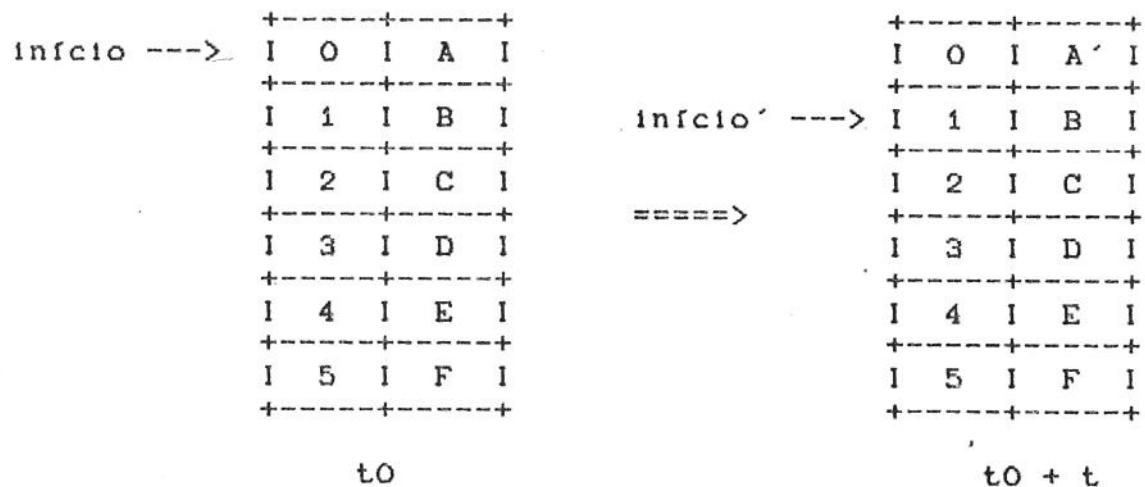


fig 2.7: Emulação da memória de linha

A análise acima nos sugere um subsistema que seja capaz de emular a memória de linha. Tal subsistema é mostrado na fig 2.8. O subsistema funciona da seguinte maneira: de início tem-se o registrador ponteiro em zero, o qual é carregado paralelamente no registrador contador e este parte do valor do registrador ponteiro e varre a memória ciclicamente, "n" vezes, afim de refrescar a informação na tela. Após cada instalação de um novo dado, o ponteiro é incrementado e carregado paralelamente no registrador contador, a fim de indicar o início do "buffer" de tela.

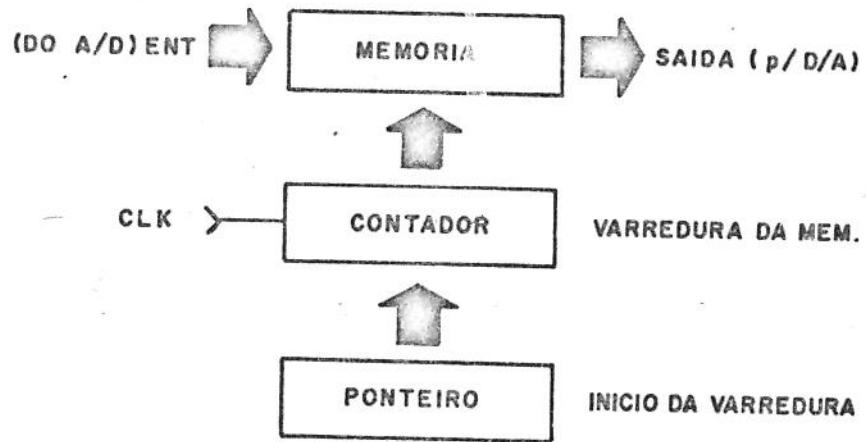


fig 2.8: Subsistema de emulação da memória de linha

A partir deste conceito, implementou-se uma arquitetura microprogramada para estudar-se uma solução sem o uso de microprocessador (segunda geração de sistemas de monitoria). Adotou-se a filosofia de micropogramação pela flexibilidade inerente desta técnica digital.

Na (fig 2.9) temos o diagrama funcional da arquitetura microprogramada.

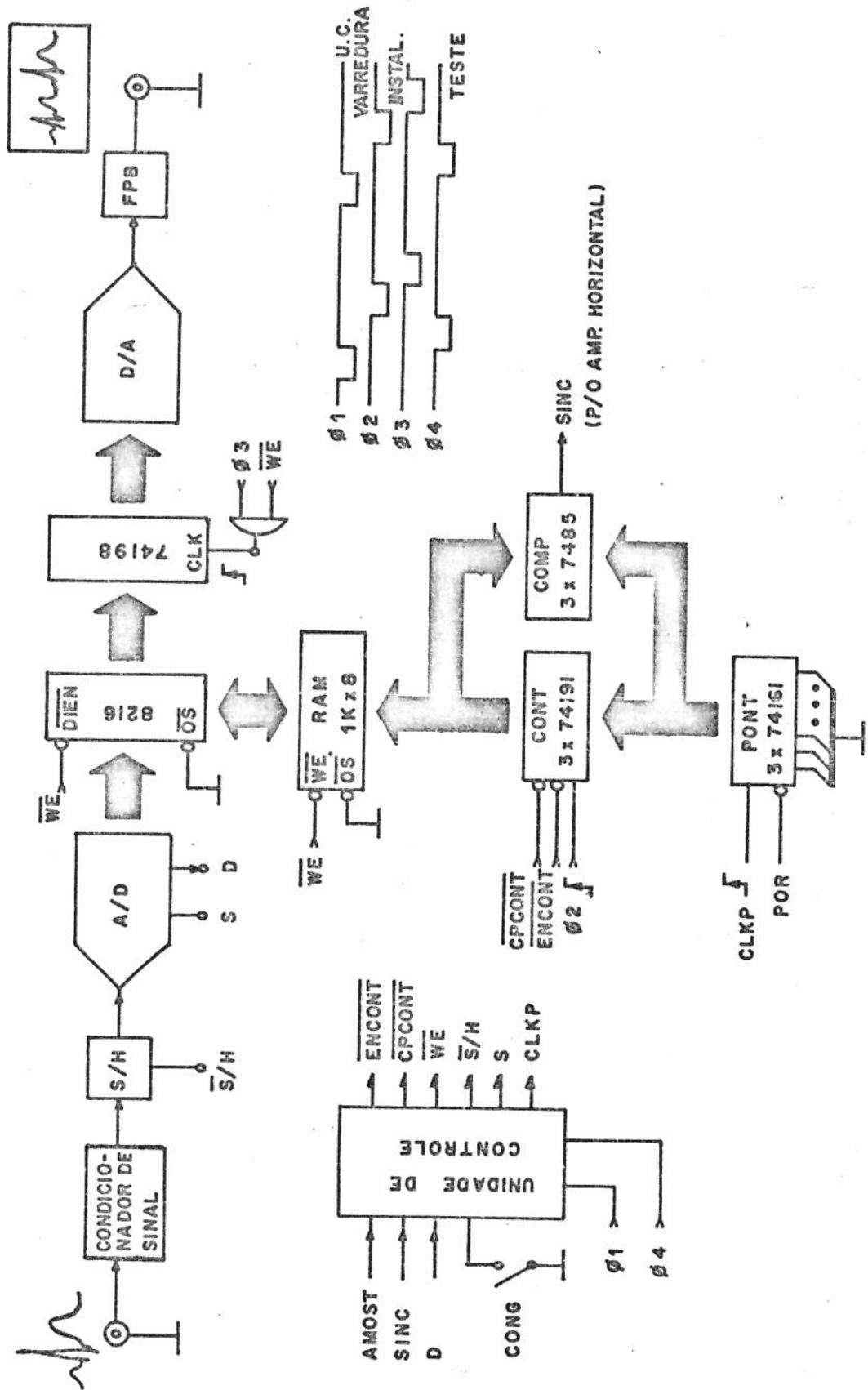


fig 2.9: Arquitetura microprogramada

A arquitetura é constituída de uma memória tipo "RAM" de 1KX8, que tem sua via de dados direcionada por um 8216(Intel) que possue a função de enviar os dados do A/D para a RAM durante uma operação de escrita (existe um dado convertido e PONT=CONT) ou conectar a saída da RAM ao "latch" 74198. Tem-se ainda a estrutura de endereçamento pont, cont, comparador, que são responsáveis pela implementação da filosofia de visualização de sinal corrente e a geração do sinal de sincronismo horizontal. A unidade de controle é responsável pela gerência do fluxo de informação, em trânsito na arquitetura.

DESCRÍÇÃO DAS VARIÁVEIS DE CONTROLE DA ARQUITETURA

I	NOME	I	E/S	I	ESTADOS	I	OBSERVAÇÃO	I
I		I		I	0	I	acompanha o sinal de entr.	I
I	-S/H	I	E	+				
I		I		I	1	I	armazena o sinal análogico	I
I	S	I	E	I	0	-->1	I	dispara o conversor A/D.
I		I		I	0	I	indica A/D ocupado.	I
I	D	I	S	+				
I		I		I	1	I	conversão realizada.	I
I		I		I	0	I	operação de escrita.	I
I	-WE	I	E	+				
I		I		I	1	I	operação de leitura.	I
I		I		I	0	I	faz CONT=PONT , assíncrono	I
I	-CPCONT	I	E	+				
I		I		I	1	I	condição estável	I
I		I		I	0	I	habilita o cont. , assíncrono	I
I	-ENCONT	I	E	+				
I		I		I	1	I	para a contagem do cont.	I
I	CLKP	I	E	I	0	--> 1	I	incr. o ponteiro do buffer

UNIDADE DE CONTROLE

A unidade de controle (U.C.) foi implementada utilizando-se micropogramação. Possue 2 entradas, 6 saídas externas e 5 variáveis internas. A unidade de controle comporta-se como uma máquina sequencial síncrona com "phi" 1. A arquitetura de tela possue 3 clocks (fig 2.10) de mesma frequência (500KHz), porém defasados no tempo. O clock "phi" 1 destina-se ao sequenciamento do micropograma da U.C. O clock "phi" 2 destina-se a arquitetura da tela. A defasagem entre "phi" 1 "phi" 2 é aproveitada para a acomodação das variáveis de controle da arquitetura e incremento do Pont (se -ENCONT= 0). O clock "phi" 3 garante a "RAM" o tempo necessário à seu acesso e posterior armazenamento da informação do "latch" de saída (74198). O clock "phi" 4 garante a janela de teste para a U.C. (com a janela de teste, consegue-se sempre estáveis as variáveis da U.C. com a descida de "phi" 2).

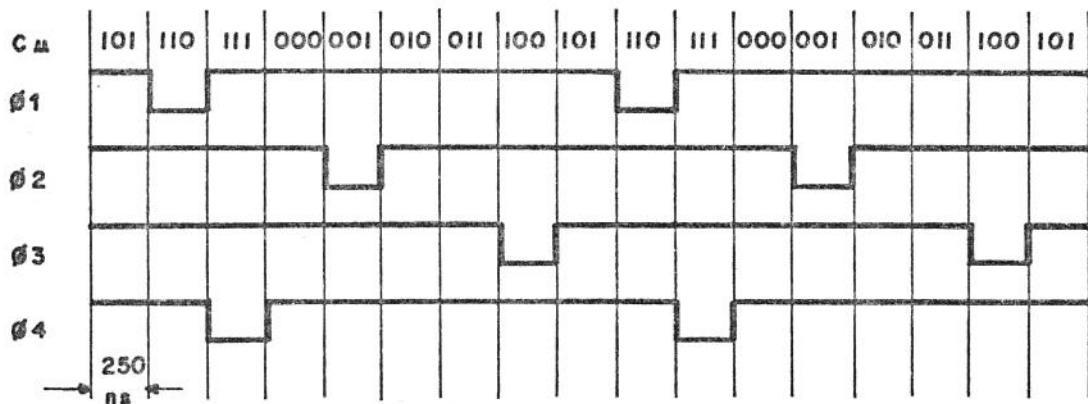
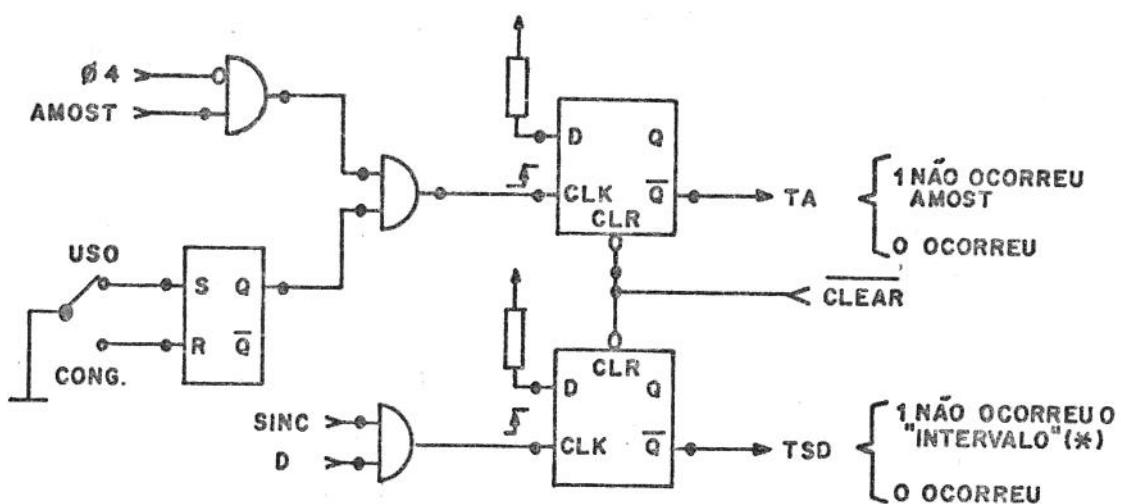


fig 2.10: Temporização da tela congelada

Na figura 2.11, tem-se o diagrama funcional da unidade de controle. Pode-se notar que a arquitetura possue 2 variáveis de teste TA e TSD. A primeira delas (TA), diz respeito ao momento de amostragem que dispara o A/D e o segundo teste (TSD) é o de instalação de dados na "RAM". Convém notar-se que um "flip-flop RS" inibe - ou habilita a ação de disparo do A/D ou, em outras palavras, congela ou habilita a ação de disparar o A/D.



* INTERVALO DE INSTALAÇÃO DO DADO

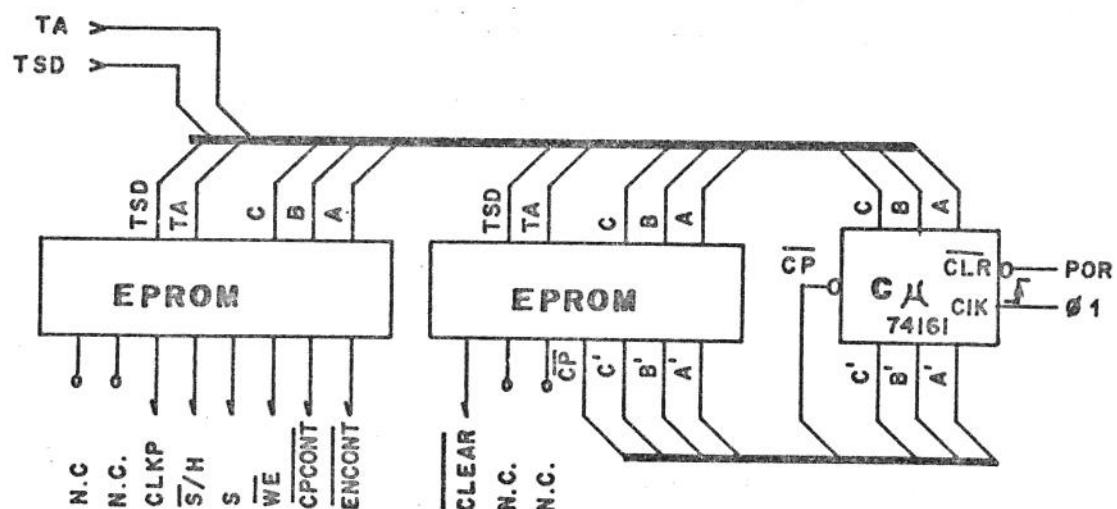


fig 2.11: Diagrama funcional da unidade de controle

MICROPROGRAMA DA UNIDADE DE CONTROLE

O microprograma da unidade de controle pode ser compreendido analisando-se o fluxograma da fig 2.12. Após o "reset" o microprograma desabilitará o contador CONT carregará o CONT com o valor de PONT, liberará a contagem e ficará testando se existe o sinal de Amost. Ao primeiro pedido de amost o amostrador será acionado e em seguida o A/D será disparado. Deve-se lembrar que como as variáveis de controle da tela estão constantes, no cordão de bits, a tela continuará sendo refreshada (parallelismo de ações). Quando tivermos o inicio de tela e dado convertido a arquitetura desabilitará o CONT, carregará o PONT no CONT (garantindo assim que o dado será instalado na posição de memória apontada pelo pont), dará o comando de -WE (escrita da informação) e desabilitará o amostrador.

Após as ações anteriores o PONT será incrementado, a fim de indicar o novo inicio do "buffer" de tela, o PONT será então carregado novamente em CONT e ter-se-á o recomeço do ciclo.

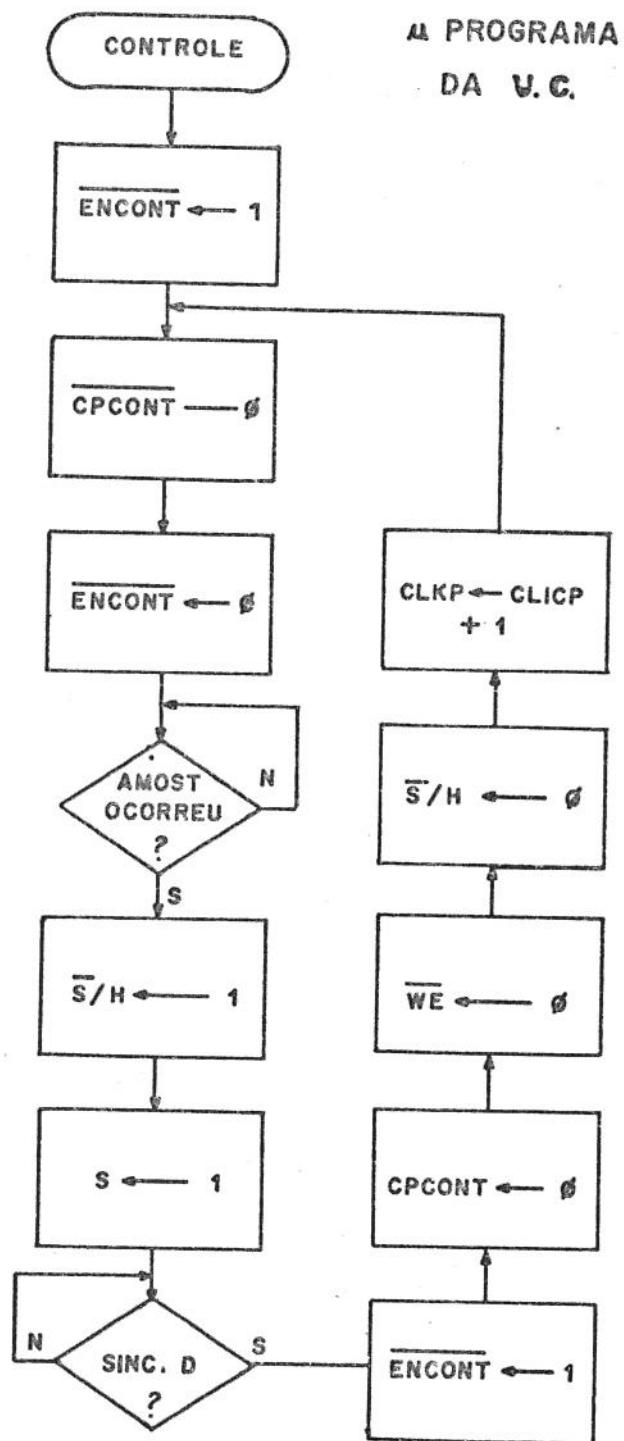


fig 2.12 : Fluxograma da unidade de controle

CORDÃO DE BITS DA UNIDADE DE CONTROLE

Abaixo, tem-se o microprograma codificado que foi gravado nas EPROMS e utilizado nos testes.

I TA I TSD I C B A I C' B' A' I /CP I /CLEAR I /ENCONT I /CPCONT I /WE I -S/H I S I CLKPI	COMENTARIOS	I
I X I X I 000 I XXX I 1 I 0 I 1 I 1 I 1 I 1 I 0 I 0 I 0 I	Para CONT	I
I X I X I 001 I XXX I 1 I 0 I 1 I 0 I 1 I 1 I 0 I 0 I 0 I	CONT = PCNT	I
I X I X I 010 I XXX I 1 I 0 I 0 I 1 I 1 I 1 I 0 I 0 I 0 I	Habilita CONT	I
I 0 I X I 011 I 100 I 0 I 1 I 0 I 1 I 1 I 1 I 1 I 0 I 0 I	Ocorreu AMOST --> S/H I	I
I 1 I X I 011 I 011 I 0 I 1 I 0 I 1 I 1 I 1 I 0 I 0 I 0 I	Não ocorreu AMOST	I
I X I X I 100 I XXX I 1 I 0 I 0 I 1 I 1 I 1 I 1 I 0 I	start A/D	I
I X I 0 I 101 I 110 I 1 I 1 I 1 I 0 I 1 I 1 I 1 I 0 I 0 I	Ocorreu SINC.D - pule.	I
I X I 1 I 101 I 101 I 0 I 1 I 0 I 1 I 1 I 1 I 1 I 0 I 0 I	não ocorreu SINC.D	I
I X I X I 110 I XXX I 1 I 0 I 1 I 1 I 0 I 0 I 0 I 0 I 0 I	Escrive o dado na mem.	I
I x I x I 111 I 001 I 0 I 0 I 1 I 1 I 1 I 1 I 0 I 0 I 1 I	clkp = clkp + 1 e pule.	I

TESTES E RESULTADOS

Durante os testes da arquitetura foram confirmados o "timing" da arquitetura proposta e seu correto funcionamento. Convém ressaltar que para facilitar os testes, todo o circuito de digitalização foi substituído por um contador binário síncrono com a arquitetura ($F_{most} = F_{sync}/n$). Para a visualização do sinal, foi utilizado um osciloscópio com o "trigger" externo conectado ao sinc da arquitetura.

O sinal visualizado (rampa), "andava" pela tela suavemente, não se notou nenhuma perda de dados (visualmente) e a função de congelamento funcionou corretamente.

O principal benefício deste experimento foi o de verificar o funcionamento do algoritmo de "hardware", da tela digital de sinal corrente.

000

ARQUITETURA DE TELA DIGITAL BASEADA EM MICROPROCESSADOR

O próximo passo natural no desenvolvimento da arquitetura de tela, foi a implementação do algoritmo de "hardware" da tela digital de sinal corrente microprogramada, em "software", mapeado em um microprocessador [7].

Considere-se a arquitetura de tela digital da fig 2.13.

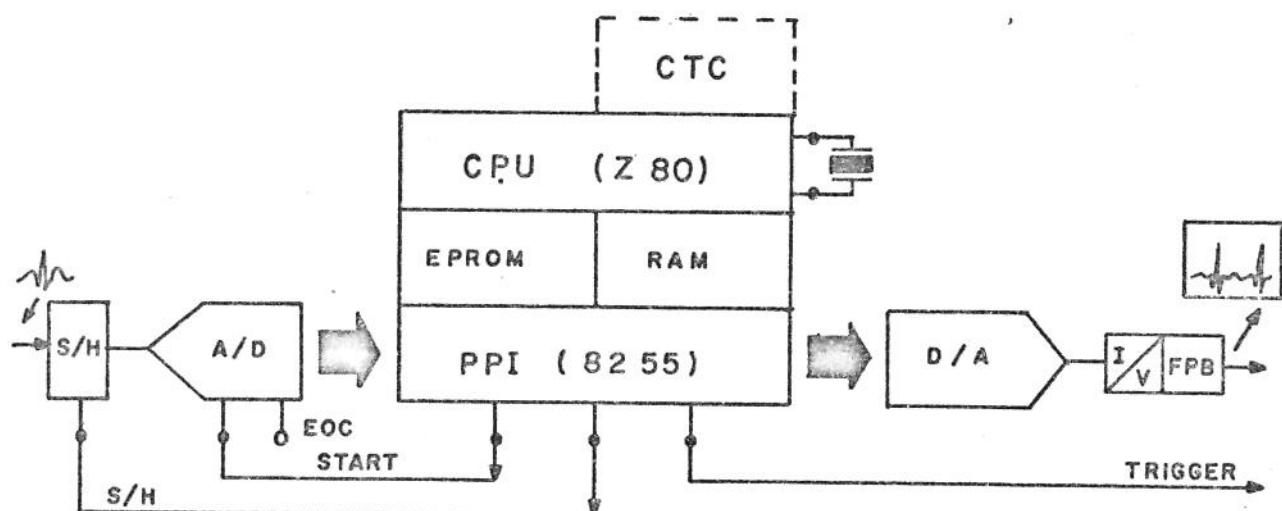


fig 2.13: Tela digital baseada em um microprocessador.

Utilizou-se um microprocessador de 8 bits - Z80 - por causa de sua flexibilidade de "software". Tem-se ainda uma PPI (8255-Intel) que possui 3 "ports" programáveis de E/S. O "port" A está

programado para a entrada de dados vindo do A/D, o "port" B está configurado como um "latch" de saída para o D/A e o "port" C atua no modo "BIT Set/Reset" afim de controlar o A/D e também para enviar o sinal de "trigger" ao monitor de vídeo.

DIMENSIONAMENTO DA MEMÓRIA DE TELA

Para fins de projeto, considere-se um monitor de vídeo com uma tela útil de 100 mm de comprimento e velocidade do traçado de 25 mm/s então tem-se que:

$$T_{\text{traçado (s)}} = \frac{\text{comprimento útil da tela (mm)}}{\text{velocidade do traçado (mm/s)}}$$

$$T_{\text{traçado (s)}} = \frac{100 \text{ (mm)}}{25 \text{ (mm)}}$$

$$T_{\text{traçado (s)}} = 4 \text{ s} .$$

O tamanho da memória de tela, a ser varrida pelo algoritmo de mostra, é :

$$\text{Memória de tela (pontos)} = \text{famostragem do sinal (pontos/s)}$$

$$\times T_{\text{traçado (s)}}$$

Um sinal de ECG típico, necessita de uma frequência mínima de amostragem de 200 Hz mas, adotou-se 240 Hz, por ter se um filtro digital em 60 Hz.

f = 240Hz (4,16 ms) ---> 240 amostras/segundo são amostradas e digitalizadas pelos circuitos de S/H e A/D.

Tem-se portanto:

Memória de Tela = 960 pontos.

Para que seja respeitada a frequência de mostragem mínima de 48 quadros/segundo (aconselha-se 60 Q/s para evitar o batimento com a frequência da rede, na tela do monitor de vídeo, o que prejudicaria as bordas do sinal visualizado) se faz necessário que a tela seja refrescada no mínimo a cada 20,8 ms, adotar-se-á 16,6 ms (60 Q/s) em respeito ao fato acima mencionado.

Resumindo-se:

* Frequência de mostragem do sinal = 60 Q/s (16,6 ms)

Memória da tela digital = 960 pontos (100 mm de tela).

* Frequência de amostragem (ECG) = 240 Hz (4,16 ms)

* considerando-se f = 60 Hz (Brasil).
rede

Na fig 2.14, pode-se visualizar a sequência dos eventos da arquitetura, bem como a distribuição do tempo do processador.

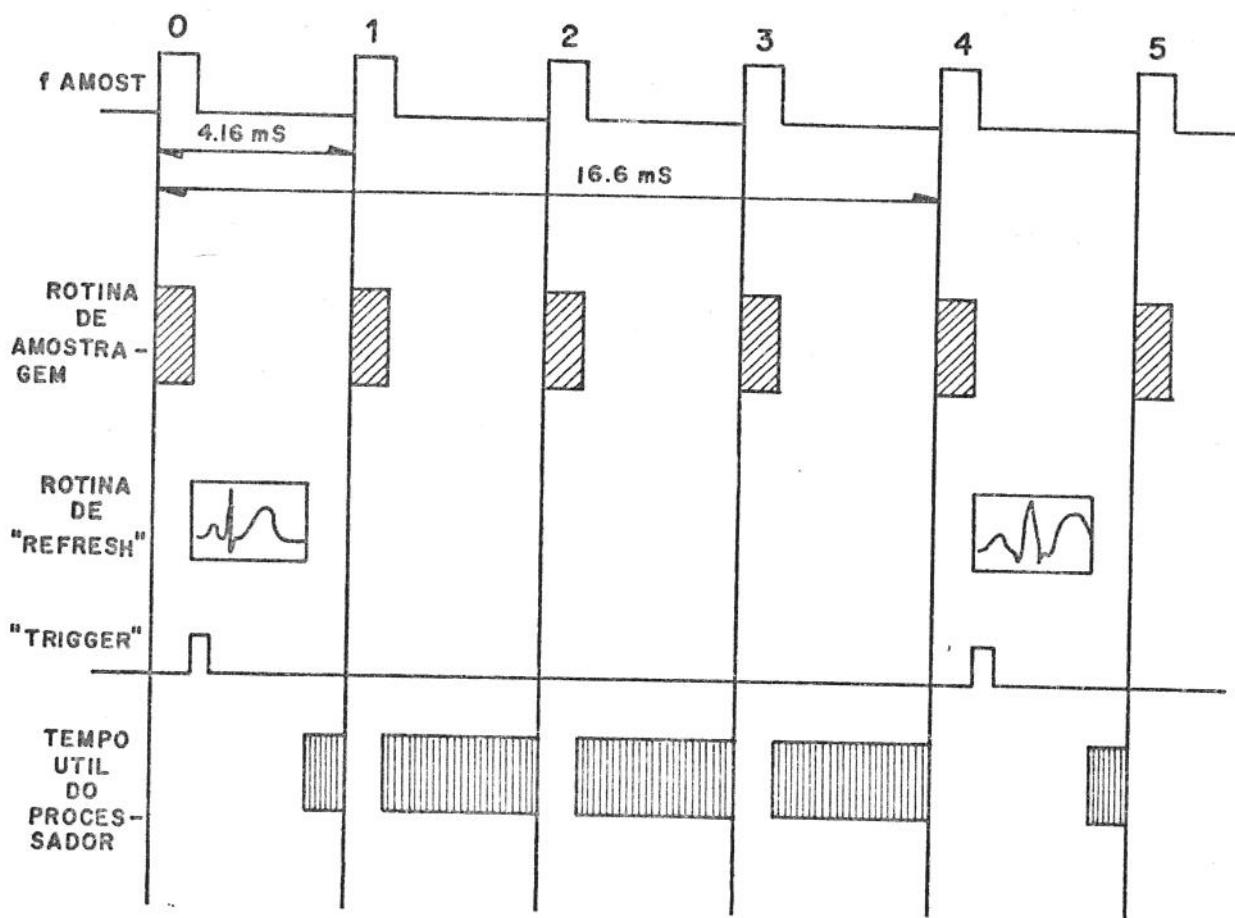


fig 2.14: Sequência de eventos da arquitetura

O refrescamento da memória de tela, deve ser "indivisível" (desabilita-se as interrupções de "hardware"), do contrário ter-se-á uma imagem instável na tela (fig 2.15).

Ex:

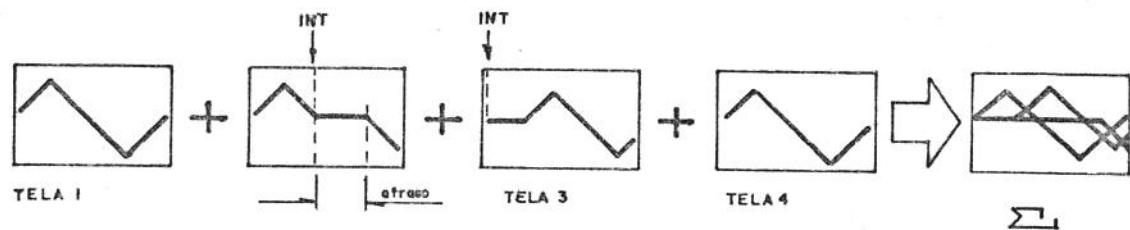


fig 2.15: Exemplo de refrescamento não atômico.

TELA DIGITAL - "SOFTWARE & ALGORITMOS "

O "software" de uma tela digital possui basicamente dois módulos: o módulo de amostragem e o módulo de refreshamento. O módulo de amostragem é invocado ciclicamente (interrupção por hardware), com frequência igual a de amostragem, e tem como responsabilidade a aquisição dos dados analógicos, a instalação dos dados na fila circular da tela e a atualização do ponteiro do "buffer" de tela. Cabe ao módulo de refreshamento, o envio cíclico dos dados ao conversor D/A, contidos na memória de tela, do ponteiro até o fim do "buffer" e do inicio do "buffer" ao ponteiro.

No apêndice 2 tem-se os algoritmos de refreshamento que são resultados de estudos [17] e implementações [7]. Os algoritmos de digitalização são mais tradicionais e não são tão críticos, do ponto de vista temporal, por isso analizou-se apenas os algoritmos de refreshamento.

Resultados obtidos:

I	Tipo	I	Metodo	I	Trigger (mS)	I
I	algoritmo I	I	Fila Circular c/contador	I	30	I
I	algoritmo II	I	Fila Circular s/contador	I	9	I
I	algoritmo III	I	Fila Circular s/subrotina	I	7	I
I	algoritmo IV	I	Refreshamento linear	I	5,4	I

obs: Z80 @ 2 MHz e "Buffer" de tela = 512 bytes.

ANALISE E RESULTADOS

Dos algoritmos de fila circular, o mais otimizado, para ser utilizado na implementação da tela digital de sinal corrente é o algoritmo III com 7ms entre "triggers", o qual refresca 512 bytes com uma cpu Z80 @ 2 MHz.

Pelos requisitos do projeto do "NEW MONITOR", necessita-se de uma frequência de mostragem de 60 Hz (16,6 ms), memória de 960 pontos e frequência de amostragem de 240 Hz (4,16 ms). Para tal tem-se:

ALGORITMO III --->

Trigger = 7ms para 512 bytes c/ Z80 @ 2MHz

* 2 /2

Trigger = 7ms para 1024 bytes c/ Z80 @ 4MHz

Tem-se que: $T_{trigger} \gg 4,16 \text{ ms}$ (requisito básico).

Pela análise acima, tem-se que, com a arquitetura pretendida (fig 2.13) algoritmo e requisitos propostos não é possível a implementação da tela digital de sinal corrente. Poderia-se trocar a CPU por outra (ex 8088 @ 8MHz) de frequência de clock maior, provavelmente conseguiria-se implementar a tela congelada de sinal corrente, mas por se estar trabalhando no

"software e hardware", os requisitos da "futura expansão" (4 geração) da tela digital de 1 para 4 ou 8 canais estariam comprometidos.

Concluiu-se acima, que a arquitetura proposta não é viável, logo, buscou-se outras soluções alternativas para resolver o problema da amostragem e mostragem da informação.

Após estudos concluiu-se que o problema básico era o de não ser possível amostrar e mostrar concorrentemente o sinal biológico, e partindo desta premissa, dividiu-se o problema em dois, isto é, dividiu-se a tarefa da tela entre duas arquiteturas. O primeiro módulo, da arquitetura, será responsável pela aquisição dos dados e processamento geral; e o segundo módulo será responsável pela mostra do sinal.

000

ARQUITETURA DE TELA DIGITAL BASEADA EM MICROPROCESSADORES

Concluiu-se, anteriormente, que para se implementar a tela digital de sinal corrente deve-se fazer uso de duas arquiteturas distintas. Uma arquitetura será responsável pela aquisição dos dados e a outra pela mostragem dos mesmos [7].

O sistema multimicro (fig 2.16) constitui-se de duas unidades de processamento as quais são sincronizadas, pela forma de onda da frequência horizontal, para que troquem informações (sentido mestre-escravo) durante o retraço da tela (atomicidade do refreshamento).

A arquitetura implementada serviu como núcleo de um protótipo de um monitor de ECG & PRESSÃO que possue, do ponto de vista de arquitetura de tela, a capacidade de adquirir até três sinais biológicos e mostrar até dois canais simultâneos.

A tela digital possue dois modos distintos de mostra:

- O primeiro modo é chamado de modo cascata, no qual o sinal biológico "entra" pelo canal superior e após preencher o traço superior começa a preencher também o traço inferior, com isso, tem-se a capacidade de congelar um evento cardíaco anormal no traço inferior e ao mesmo tempo visualizar o sinal (por ex: ECG) do paciente no traço superior.
- O segundo modo permite a visualização simultânea de dois sinais biológicos (ex: ECG e pressão), e também possue a capacidade de "congelamento total" dos dois canais.

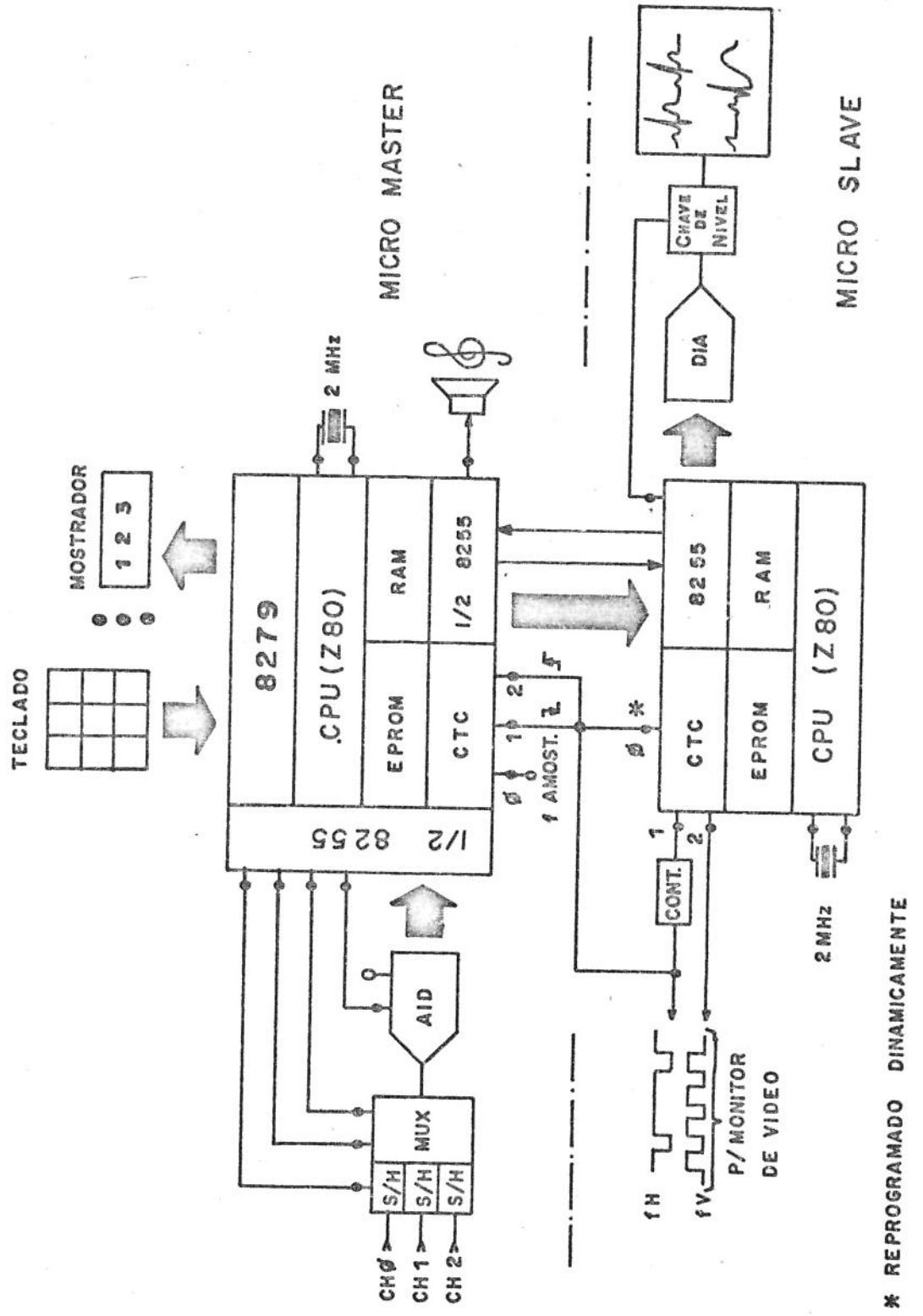


fig 2.16: Arquitetura de Tela Digital baseada em microprocessadores

Conforme pode-se ver na figura 2.16, o microprocessador "master" tem a capacidade de digitalizar os sinais biológicos e retém também a função de diálogo com o usuário (teclados, mostrador e sinal sonoro). O microprocessador "slave" implementa a função de um controlador de tela inteligente que é capaz de processar comandos vindos do "master" (instalar dados, congelar, mudança de modo da tela).

O período de retração provoca uma interrupção de "hardware" nos dois microprocessadores, afim de abrir um canal de diálogo - durante esta fase o micro "master" envia dados e comandos- que estão residentes em uma fila circular (128 bytes) obedecendo o protocolo de "hardware" do 8255 modo 1 ("acknowledgment" de "hardware") ao micro "slave". As informações enviadas durante o período de retração da tela (codificadas conforme a tabela abaixo), uma vez recebidas são processadas e executadas pelo micro "slave".

Tabela de Comandos do "MICRO-SLAVE"

----- comando -----	-- formato --	----- comentário -----
Dado para o canal 1	OF2H DADO	;instala dado no Buffer 1
Dado para o canal 2	OF3H DADO	;instala dado no Buffer 2
Mudança de modo	OF1H	;default modo cascata.
Congela	OFOH	;congela um ou os dois ;traços (depende do modo).

O canal de comunicação (fig 2.17) é fechado pela borda de descida do sinal da freq horizontal, que informa o término do período de retraço.

Na fase de "retraço" (fig 2.17), o micro "slave" acessa sequencialmente o "buffer" de dados e realiza a tela digital de sinal corrente. O micro "slave", quando na fase de mostra da informação, ativa a chave de nível, que soma um nível médio à forma de onda fornecida pelo D/A, a fim de que haja separação espacial dos canais na tela. Como o micro "slave" refresca dois canais de informação, tem-se um multiplex por "software" para que se altere o "buffer" de canal que será refrescado, após cada período de retraço.

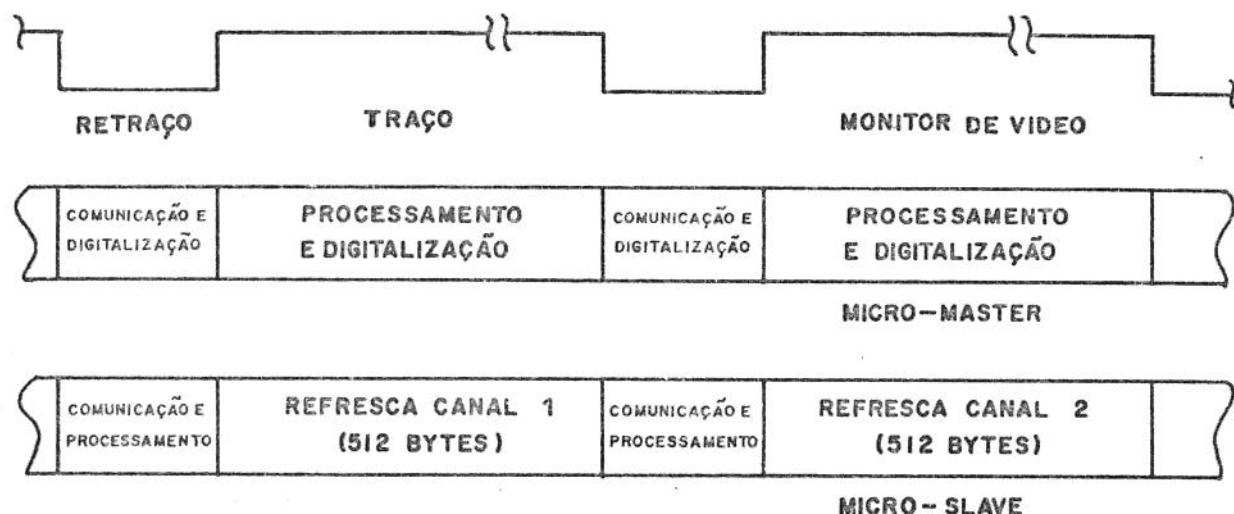


fig 2.17: Diagrama de tarefas

A listagem comentada dos "softwares" do micro "MASTER" & "SLAVE", pode ser encontrada no apêndice 2.

ANALISE E RESULTADOS

A arquitetura foi implementada e conseguiu-se os seguintes resultados:

a-) Frequência horizontal: período = 10,8ms
marca/espaço= 2/3-1/3

Com a frequência horizontal de trabalho e dois canais sendo mostrados alternadamente, tem-se que a frequência de amostragem por canal é de aproximadamente 46 Q/s o que nos dá uma leve sensação de cintilação ($f_{min} = 48 \text{ Q/s}$).

b-) Dialógo "MASTER-SLAVE":

O modelo de dialógo entre os processadores, é o de um modelo produtor-consumidor de dados, e estes se comunicam através de um "buffer" de mensagem. O tamanho do "buffer" foi experimentalmente encontrado; e conseguiu-se equilibrá-lo com 128 bytes de profundidade para uma taxa de enchimento de no máximo de 480 bytes/s (1 byte de preâmbulo e 1 byte de dados) ou seja, com uma frequência de amostragem de 240 Hz.

c-) Consegiu-se refrescar 512 bytes por canal @ 120 Hz, o que corresponde a 4.2 s de tela em 100 mm, isto é, cerca de 23 mm/s. Pode-se, através de ajuste do eixo horizontal, calibrá-lo com 25

mm/s utilizando-se uma forma de onda padrão (ex: onda quadrada de período igual a 1s).

Convém lembrar que num monitor cardíaco típico de ECG, encontra-se geralmente dois filtros:

-Filtro de monitoria: F.P.F. de 0,5Hz a 30 Hz.

-Filtro de diagnóstico: F.P.F. de 0,05HZ a 100 Hz.

Com os dados acima, verifica-se que uma frequência de amostragem de 120 Hz permite uma banda máxima do sinal de 60 Hz (para 25 mm/s), o que corresponde a um meio termo monitoria - diagnóstico na visualização de um sinal de ECG.

Um dos sérios inconvenientes desta arquitetura é o seu custo elevado, pois tem-se 2 processadores sendo que um deles, 2/3 de seu tempo, emula um contador de carga paralela.

Acredita-se que com um aumento na frequência de clock dos processadores, conseguir-se-ia uma taxa de digitalização de 240Hz (25 mm/s) e 480 Hz (50 mm/s) e "buffers" de sinais de 1024 bytes.

Conclui-se que a arquitetura implementada funcionou bem e apresenta as seguintes limitações:

- Quando da velocidade de traçado de 25 mm/s, temos uma banda máxima de sinal de 60Hz (ideal 100 Hz).

- O micro "slave" funciona 2/3 de seu tempo como um contador.
- Alto custo da arquitetura, já que se tem 2 microprocessadores distintos.

A fim de se resolver os problemas acima indicados, irá se combinar esta arquitetura de dois microprocessadores com a arquitetura microprogramada (descrita anteriormente), para se substituir o micro "slave".

ooo

ARQUITETURA DE TELA DIGITAL HIBRIDA

Na arquitetura de tela digital híbrida, ' procurou-se implementar uma arquitetura bastante flexível, tendo-se como meta a migração desta para a quarta ou quinta geração de sistemas de monitoria. A tela híbrida tem este nome pois reune características da tela digital microprogramada (quanto à mostra da informação) e a potencialidade das arquiteturas baseadas em microprocessadores (quanto à digitalização e processamento da informação).

A tela híbrida representa, a nível do processo de desenvolvimento tecnológico, um ponto de equilíbrio entre a lógica digital discreta e o uso de microprocessadores.

A arquitetura de tela é constituida de dois subsistemas digitais, o primeiro, baseado em microprocessadores é o responsável pela aquisição do sinal biológico e o segundo foi realizado utilizando-se lógica discreta e é responsável pela mostra da informação.

Conseguiu-se, nesta arquitetura, substituir-se o micro "slave" por lógica discreta e com isto simplificou-se também a comunicação entre os dois subsistemas. A tarefa de comunicação resume-se agora, apenas a uma instrução de E/S enviada pelo micro ao controlador de tela e não se faz mais necessário a gerência e manuseio de um "buffer" de mensagem .

Analisando-se o des 0 (apêndice), do "NEW MONITOR", tem -se um microprocessador, que é responsável por toda a gerência dos periféricos da arquitetura, suas tarefas (digitalização, etc.) e que interfaceia com um controlador de tela. O controlador, pode ser visto - no des 3 e é constituido de uma arquitetura de refreshamento e instalação de dados, circuito de D/A e uma unidade de controle.

A arquitetura de tela congelada dispõe de uma memória de tela de 2K bytes refreshados a uma taxa de 60 quadro/s (sinal de /sync), abaixo tem -se um quadro resumo das características do controlador.

I Resumo das Características do Controlador de Tela	I
I Tecnologia	I tela digital de sinal corrente.
I Frequência de mostragem	I 60 Hz (sinal de /sync).
I Tempo de traço da tela	I 15,6 ms (marca do sinal de /sync)
I Tempo de retraço da tela	I 1 ms (espaço do sinal de /sync)
I Tamanho da tela	I 100 mm
I Memória de tela	I 2048 pontos (bytes)

Com estas características conseguiu-se :

I	Velocidade (mm/s)	I	Tempo de tela (s)	I	famostragem (Hz)	I	Bmax (Hz)	I
I	12,5	I	8	I	240	I	120	I
I	25,0	I	4	I	480	I	240	I
I	50,0	I	2	I	960	I	480	I

O controlador de tela permite a independência da frequência de amostragem (vide tabela acima) e da frequência de mostragem ($f_{sync} = 60 \text{ Hz}$) o que resultou num sinal de alta qualidade, em todas as velocidades de traçado. Aplicações que exijam altas frequências de amostragem (ex: análise do feixe His-Purkinje) podem ser realizadas utilizando-se a flexibilidade do "New Monitor".

ANALISE DA UNIDADE DE CONTROLE

Analisar-se-á, neste item, a unidade de controle implementada no controlador de tela.

O "timming" (fig 2.18) do controlador é mostrado abaixo e é todo baseado no clock "phi" I. O sinal "phi" I tem dois períodos úteis: o intervalo de "marca" coloca a memória de tela à disposição do circuito interno do controlador e o intervalo de "espaço" conecta a entrada da memória de tela ao bus de dados do microprocessador. Logo, tem-se uma memória de tela, cujas entradas são partilhadas entre 2 subsistemas e em caso de disputas, a prioridade do uso da memória de tela é do controlador pois a CPU pode "esperar" para instalar o seu dado ao passo que qualquer atraso na leitura do dado irá atrasar seu envio ao D/A, o que se refletirá no sinal mostrado (princípio do refreshamento atômico).

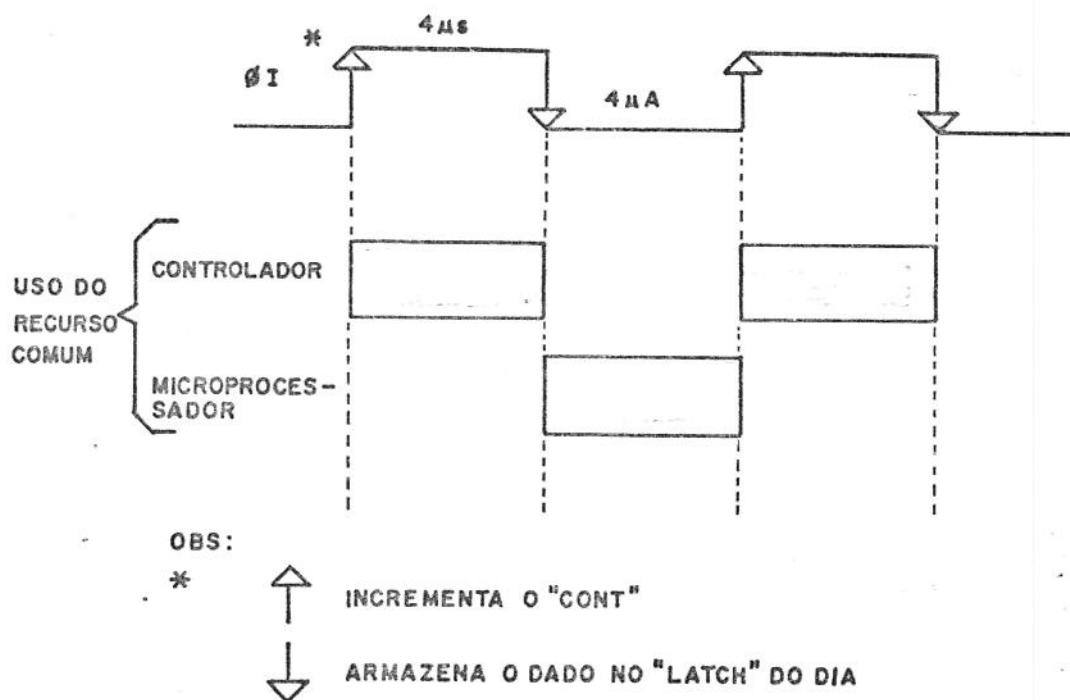


fig 2.18: Timming mestre

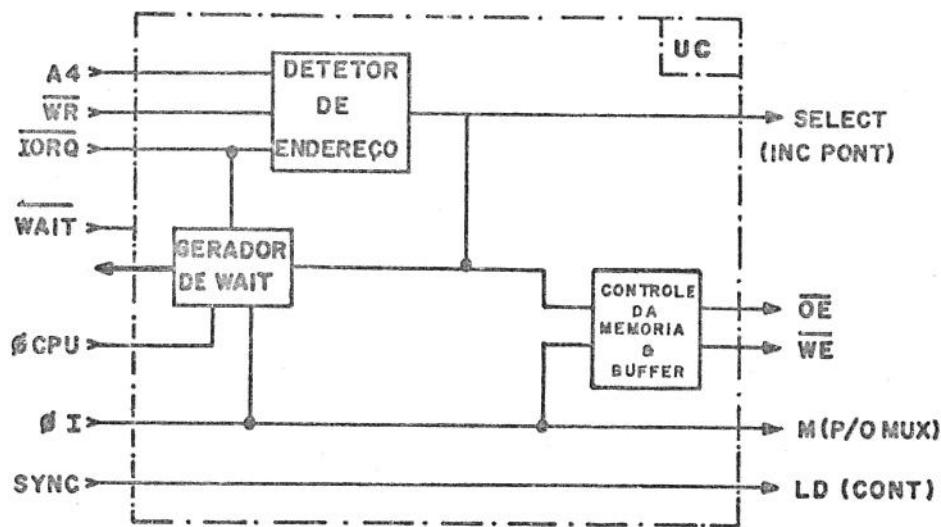


fig 2.18: Diagrama de bloco da U.C.

O diagrama de blocos simplificado da U.C. (fig 2.18) é constituído de 3 partes principais:

- detector de endereço.
- controle da memória e "buffer".
- gerador de pedido de /WAIT.

O detector de endereço é usual, responde em OEFH ($A_4 = NLO$) e faz com que o controlador seja visto no espaço de E/S como um "buffer" de saída de dados.

O controle da memória e "buffer" é também usual e será analisado no item análise da sequência de eventos.

O gerador de /wait tem como responsabilidade, prevenir a perda de dados, enviados pela CPU, e isto acontece quando a memória de tela (recurso comum a ser partilhado) encontra-se conectada à lógica interna do controlador de tela e não do microprocessador.

ANALISE DA SEQUENCIA DE EVENTOS DA UNIDADE DE CONTROLE

Refira-se ao des 3 do "NEW MONITOR" para análise.

a-) ciclo de mostragem:

- 1 - acontece o "reset": pont=0000H.
- 2 - descida do /sync: cont = pont ---> inicio de tela.
- 3 - borda de subida de "phi" I : cont = cont + 1 .
- 4 - Durante o intervalo de marca de "phi" I tem - se:
 - # mostragem do dado #
 - Mux conecta Cont a memória de tela.
 - /WE = NL1 : indica ciclo de leitura da RAM.
 - /OE = NL1 : desconecta-se a via de dado da memória do microprocessador.

OBS: - Se o micro tentar escrever durante este período, receberá um pedido de wait do controlador.
- 5 - Quando da borda de descida de "phi" I tem-se-a instalação do dado no latch do D/A.

6 - Durante o intervalo de espaço de "phi" I tem-se:

- # escrita de dados na memória de tela pela CPU #
- seleciona-se o Mux para PONT.
- posiciona-se a memória de tela para escrita.
- conecta-se a via de dados do micro a memória.
- (*) - cancela-se o pedido de wait da CPU se houver.

7 - vai para "2" ou "3" conforme o caso.

(*) OBS: em caso de tentativa de instalação de dados durante o intervalo de marca de "phi" I.

b-) ciclo de escrita de dados na memória de tela.

Caso 1 ---> A CPU tentou escrever um dado durante a fase interna ("phi" I em marca) e consequentemente recebeu pedido de wait, o qual será retirado quando o controlador liberar a memória de tela ("phi" I em espaço).

Caso 2 ---> Sequência normal ("phi" I em espaço).

1 - O sinal de "select" desce para NLO.

- indicando um ciclo de I/O write para a memória .
- PONT endereça a memória de tela.
- /WE = NLO : indica ciclo de escrita na memória.
- /OE = NLO : conecta o bus de dados do micro à memória.
- instala o dado na posição apontada por PONT.

- 2 - Quando da subida do sinal de "select", tem-se:
 - novo inicio de buffer : PONT = PONT + 1 .
- 3 - Quando da subida de "phi" I tem-se o retorno à fase interna do controlador de tela.

ANALISE DO GERADOR DE WAIT

Convém analisar melhor o gerador de "wait" para o seu completo entendimento.

Na fig 2.19 tem-se o circuito parcial da geração do pedido de "wait" e o seu diagrama de tempo .

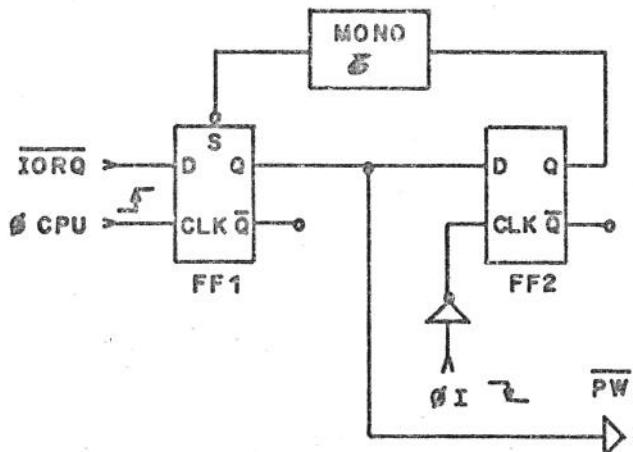


fig 2.19: Circuito parcial do gerador de "WAIT"

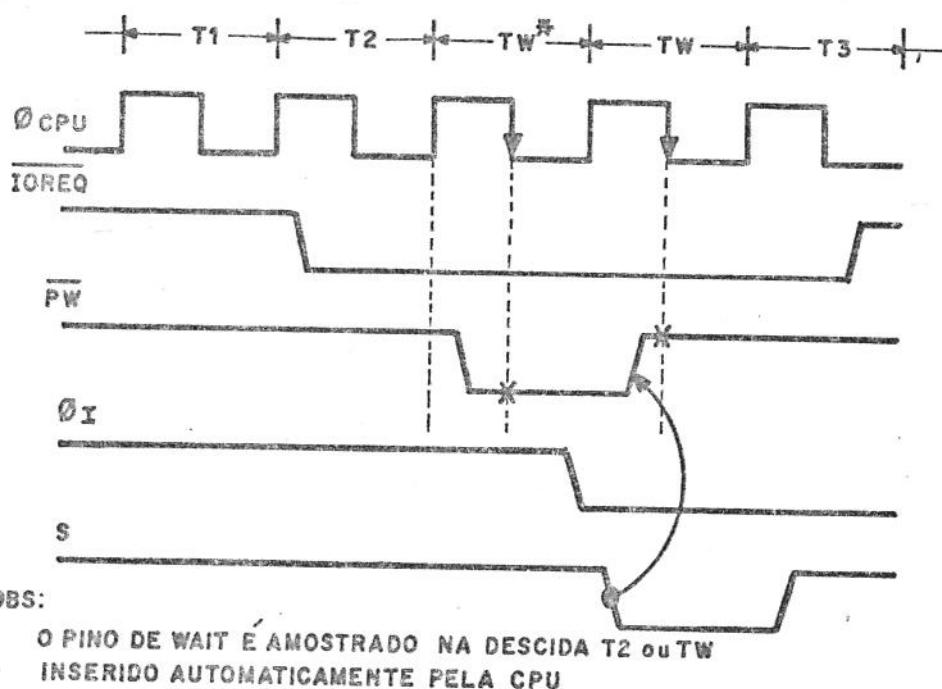


fig 2.20: Diagrama de tempo

obs: O pino de "wait" da cpu (Z80) é amostrado quando da descida de T2 ou Tw.

* inserido automaticamente pela CPU durante os ciclos de I/O.

Pelo diagrama de tempo (fig 2.20), constata-se que quando ocorre um ciclo de I/O o sinal de /IOREQ é encontrado em zero na ocasião da subida de Tw, este estado é armazenado no FLIP-FLOP 1. A saída do FF1 (/PW) é amostra em zero pela borda de descida de Tw, o que informa à CPU que deve realizar outro ciclo de wait. Enquanto a condição anterior persistir, a CPU ficará executando ciclos de WAIT. A CPU só é liberada pela borda de descida de

"phi" I (intervalo de espaço de phi I) o que provoca a subida de /PW. Como /PW está em NL1, quando da borda de descida de Tw, o micro irá amostrar a sua entrada de /WAIT em NL1 saíndo assim de seu estado de espera, prosseguindo com a execução da instrução corrente.

Nota-se a existência de um monoestável, no circuito acima, este tem a função de liberar a lógica de pedido de WAIT, durante o período de atividade interna (memória sendo usada pelo controlador); do contrário, perder-se-á dados durante este período, pois o micro não entrará em WAIT e sendo assim executará a instrução de E/S.

O circuito completo do gerador de /wait inclue ainda a validação do endereço de E/S; do contrário, qualquer acesso a I/O habilitaria a lógica de pedido de WAIT.

oOo

ANALISE E RESULTADOS DA ARQUITETURA DE TELA DIGITAL HIBRIDA

A arquitetura foi implementada e conseguiu-se os seguintes resultados:

a-) O traçado não apresentou cintilação pois respeitou-se a frequência mínima de amostragem de 48 quadros/segundo, já que se utilizou 60 quadros/segundo.

b-) A arquitetura funcionou sem problemas com várias frequências de amostragem. de 240 Hz (12,5 mm/s) ,480 Hz (25 mm/s) e 960 Hz (50 mm/s), devido ter - se 2 arquiteturas que funcionam independentes.

c-) Do ponto de vista da qualidade do traçado, conseguiu-se:

- ótima definição do traçado.
- deslocamento suave do sinal biológico.
- congelamento instantâneo.

O que permitiu realizar o requisito inicial do "New Monitor"
- a qualidade do sinal mostrado (informação visual).

d-) Constatou-se o correto funcionamento da lógica de pedido de /WAIT com um "data analyzer", quando da disputa do uso da memória de tela.

Resumindo-se:

A arquitetura de tela do "New Monitor" foi implementada utilizando-se lógica discreta para a visualização do sinal e lógica baseada em microprocessador para a aquisição e tratamento dos dados. A independência da frequência de mostragem e amostragem permitiu altas frequências de amostragem e traçados isentos de cintilação (flicker). Frequências elevadas de amostragem permitem uma melhor definição do traçado do sinal biológico (por ex: pulso de marcapasso, análise do feixe His-Purkinje, etc.).

Conseguiu-se com esta arquitetura respeitar o principal objetivo do projeto: o da "qualidade" do sinal mostrado.

Um outro ponto bastante importante é que a simplicidade da arquitetura permite uma fácil expansão para sistemas multicanais.

O próximo passo a ser dado nesta arquitetura, e que se deixa como sugestão para um futuro trabalho, é a inclusão de um sistema Raster, de qualidade gráfica, para que se tenha informações alfanúmericas e gráficas simultâneas com o traçado na tela do "NEW MONITOR" (por ex: gráficos de tendência, informações do paciente advindas de um banco de dados clínico).

ooo

MODULO DE VIDEO

INTRODUÇÃO

O módulo de vídeo do "New Monitor" converte a informação elétrica, advinda do D/A [$y(t)$] em informação visual bidimensional (x, t). O módulo de vídeo (des 0) é composto de 2 módulos: o módulo XY e o módulo do Tubo. O módulo XY (des 9 e des 11) é o responsável pela deflexão do feixe de elétrons do tubo de raios catódicos (TRC). O módulo do Tubo (des 10) é composto do TRC, gerador de AT, amplificador de vídeo e tem como função a apresentação da informação ao usuário.

IMPLEMENTAÇÃO

O "monitor de vídeo" assemelha-se a um osciloscópio, a menos da deflexão, pois esta é eletromagnética ao invés de electrostática. O monitor implementa o eixo "Y" utilizando-se de um amplificador tensão - corrente que utiliza a bobina defletora horizontal do "YOKE" (o Yoke foi girado de 90 graus), já que a mesma responde até cerca de 15.750 Hz (RS-170) . Para a implementação da base de tempo (eixo "X") aproveitou-se a bobina de deflexão vertical ($f_v = 60$ Hz). Tem-se também um amplificador de vídeo digital que possui a função de apagar o feixe durante o retraço (des 8 e des10) e um gerador de AT que é independente da frequência do horizontal (nos monitores tipo "RASTER" aproveita-se a f_h e a bobina de deflexão horizontal para a geração da AT do TRC).

MODULO XY (Des 9)

O módulo XY é composto dos circuitos de deflexão H e V que irão excitar o YOKE.

O circuito de deflexão vertical é composto de um circuito integrador (F.P.B. para recuperar a informação analógica) com controle de ganho e nível c.c. (para o ajuste de posição e ganho do sinal mostrado na tela) e de um amplificador Tensão x Corrente, de potência, para a defletir o feixe (eixo Y).

O circuito de deflexão horizontal (que é no caso, bobina de deflexão vertical) foi implementado, utilizando-se um circuito integrado comercial o TDA 1170S [8] . Este C.I. realiza todo o processamento vertical e possui as seguintes funções: oscilador, gerador de rampa, amplificador de potência, gerador de "flyback", correção de linearidade assimétrica - correção "C" (devido a resposta natural R/L do sistema) e correção da linearidade simétrica - correção "S" (devido à curvatura do TRC).

MODULO DO TUBO

Este circuito teve sua origem num monitor de vídeo tipo "RASTER" (vendido em O.E.M.) de 5 1/2", utilizado em terminais bancários. Retirou-se do monitor de vídeo, os circuitos de deflexão H e V, restando apenas, o circuito de AT e o amplificador de vídeo. O circuito de alta tensão foi reprojeto e elevou-se a tensão de anodo do TRC de 5.18 KV para 7.6KV ($V_{tipica} = 8KV$). Substituiu-se também a bobina de deflexão horizontal, aproveitada no circuito de AT, por uma indutância de valor semelhante.

O módulo do tubo foi o mais problemático e consumiu cerca de 3 meses, partiu-se de uma fonte de alta tensão utilizando "POT-CORE" e um circuito quintuplicador de tensão (desenvolvido no I.D.P.C.), chegou-se a realizar três protótipos constatando-se a sua difícil reproduutividade e optou-se assim, pela tecnologia de "fly-back" utilizada em monitores de vídeo para a geração de AT .

Um outro problema enfrentado, durante o projeto e a implementação do módulo de tubo do monitor, foi o das interferências eletromagnéticas que prejudicavam a qualidade da imagem mostrada. Para resolve-lo, blindou-se o TRC e o circuito de AT com material ferromagnético (Fe-Si) e separou-se também, os circuitos de alimentação das placas (des 14).

No Des 10, pode-se ver o circuito final de AT utilizado no "NEW MONITOR", bem como o do amplificador de vídeo.

FONTE DE ALIMENTAÇÃO

Utilizou-se uma fonte de alimentação modificada (des 13 e 14) de um monitor de ECG - PRESSÃO (I.D.P.C.), que é basicamente constituída de duas partes: a "parte não isolada" e a "parte isolada".

A "parte não isolada" é uma fonte regulada típica, que é responsável pela alimentação de todos os circuitos eletrônicos do "NEW MONITOR", com exceção da "parte isolada" do amplificador de ECG (que entra em contato direto com o paciente).

A "parte isolada" da fonte de alimentação providencia a isolação galvânica do paciente, mediante um circuito de alimentação isolado. Este circuito possui o seu próprio terra (terra flutuante) o qual possui uma alta impedância com relação ao terra não isolado, e portanto, salvaguarda o paciente de qualquer micro ou macro-choque que possa ocorrer.

Num projeto de um aparelho biomédico, que vá interfacear diretamente com o paciente, deve-se seguir rigorosamente as normas internacionais de proteção contra choques elétricos (ex: IEC601.1, UL544, etc.) para salvaguardar a vida do paciente. Deve-se ter um cuidado especial no projeto da fonte de alimentação e nos módulos de sinais (passagem do sinal da parte isolada para a não isolada).

No desenho 14, tem-se a interligação dos diversos terras dos circuitos, afim de se evitar interferências elétricas nos diversos circuitos do "NEW MONITOR". Nota-se que em nenhum ponto o terra isolado (GNA) entra em contato com a estrela de terras.

Durante a implementação do "New Monitor" teve-se enormes problemas de interferência, os quais refletiam-se diretamente na imagem mostrada na Tela do Monitor, após análises de esquemas elétricos, de diversos fabricantes (HP, etc.) e montagens experimentais chegou-se a distribuição da alimentação, conforme mostra o desenho 14.

Algumas modificações foram introduzidas na fonte de alimentação original, visando sua melhoria e também devido à inclusão de novos circuitos, tais como:

- separação de circuitos de alimentação por meio de bobinas secundárias isoladas e/ou "taps" do transformador;
- implementou-se a fonte de 25,4 V (usada pelo TDA 1170S);
- redistribuiu-se os circuitos de terras das placas.

Com todas as mudanças acima mencionadas, somadas à blindagem eletromagnética do TRC e "yoke" e "fly-back", conseguiu-se uma imagem estável na tela do "NEW MONITOR" e isenta de perturbações.

"SOFTWARE" DO SISTEMA

"SOFTWARE" DO SISTEMA

Durante a fase do projeto, implementação e testes do "Software" do "NEW MONITOR", procurou-se fazer uso de ferramentas de engenharia de "Software" para que o projeto pudesse ser facilmente desenvolvido, testado, alterado e expandido. Quando se faz uso da Programação Estruturada todas as estruturas de controle, módulos, dados e inter-relações são mais facilmente visualizadas, o que geralmente contribui para uma melhor compreensão e portanto qualidade do "Software" do Sistema.

Para que o projeto de "Software" pudesse ser realizado a contento, adotou-se os seguintes passos durante o seu desenvolvimento [9]:

- I - Estudo do Problema --> conhecimento do problema.
- II - Análise do Problema --> divisão do problema em tarefas.
- III - Projeto do Software --> estratégia de resolução do problema.
- IV - Implementação do Sistema --> codificação e teste dos módulos.
- V - Testes e Operação --> teste de integração H e S.
- VI - Realimentação --> introduz novos recursos e/ou correção de erros (volta ao passo II).

Convém ressaltar, que a documentação do "software" acompanhou todos os passos acima mencionados, pois: - "documentar é o único meio que preserva a memória cultural do ente computacional". Os passos descritos acima são cíclicos e dispa-

rados pelas realimentações da realidade e o ciclo só se encerra quando o "Software" termina sua vida útil.

Na fase de estudo do problema deve-se estudar detalhadamente o problema à ser resolvido, bem como o seu meio ambiente. Nesta fase preparatória, são feitas pesquisas bibliográficas, pesquisas em campo, etc. No caso do "New Monitor", esta fase foi conduzida juntamente com o corpo clínico do I.D.P.C: em unidades de terapia intensiva (UTIs), salas de recuperação pós operatória e centro cirúrgico.

A próxima fase é a de análise do problema, nesta fase divide-se o problema em "pedaços" e identifica-se as tarefas a serem realizadas pelo "software".

De posse da lista de tarefas do "NEW MONITOR", separou-se as tarefas que seriam implementadas por "software" das de "hardware", e deu-se inicio a fase III - projeto do "Software". Nesta fase escolheu-se a estrutura de controle do sistema (módulo supervisor), a partir das tarefas geram-se os módulos do "Software" do sistema, define-se a interface entre os mesmos (ex: expansões futuras de serviços), as estruturas de dados locais e globais (utilizados para a comunicação de rotinas e módulos). A seguir, foi construída a carta de "software" do sistema, que mostra a interligação dos módulos com a estrutura de controle e neste projeto foi escolhida a representação proposta por Jackson [10].

Convém ressaltar que o aspecto nebuloso do "software", que não se consegue traduzir em palavras, cai por terra quando se faz uso da linguagem gráfica e este foi o motivo do uso da carta de "software" (des 15) no "NEW MONITOR"; com isso consegue-se mostrar claramente o fluxo de controle.

Um outro aspecto muito importante no projeto de "Software" é o da padronização da forma de comunicação entre as rotinas, o que incentiva futuros crescimentos do sistema. O "NEW MONITOR" faz isso utilizando uma estrutura de dados globais tipo "quadro de aviso", nesta estrutura os módulos consomem e produzem dados da e para a tabela de estado (Des 15).

A fase posterior - implementação do sistema - é a fase da gravidez do "software". Nesta fase o "software" começa a ganhar a realidade e ensaiar os seu primeiros movimentos. As ferramentas utilizadas nesta fase são: montadores, linguagens de médio nível, linguagens de alto nível, linguagem de inteligência artificial, "debuggers", emuladores (H e S), etc. Convém ressaltar que a documentação dos "módulos" deve ser feita nesta fase, já que as informações estão "vivas".

A penúltima fase do processo é a de teste e operação, que consiste na integração do "software" e "hardware" (se possível auxiliado por um emulador) e testes de operação. Nesta fase verifica-se o funcionamento macroscópio do sistema, suas respostas aos estímulos externos (ex: apertar um botão) e se iniciam os testes de laboratório do protótipo (simuladores de ECG, etc.). Após o teste de laboratório leva-se o instrumento para a avaliação em campo (no nosso caso para a UTI).

Quando for reunido (fase VI) um conjunto significativo de melhorias ou erros, que justifiquem uma nova versão ou revisão de "software" respectivamente , dispara-se novamente a fase III do processo.

000

DEFINIÇÃO DO SOFTWARE

Este item analisa o projeto do "software" do "NEW MONITOR".

Abaixo tem-se uma listagem das principais tarefas do "NEW MONITOR" (advindas da fase II) que foram implementadas pelo S.N.M. ("Software" do "NEW MONITOR") residente em EPROM.

Tarefas de tela

- enviar dados ao controlador de tela;
- congelamento do sinal (não enviar dados ao controlador);
- Mudança da velocidade do traçado 12,5 mm/s, 25 mm/s e 50 mm/s (240 Hz, 480 Hz e 960 Hz).

Tarefas do Frequencímetro Cardíaco

- Calcular e fornecer ao micro, ciclicamente, o batimento cardíaco por minuto (BPM) do paciente;
- Enviar ao mostrador o BPM do paciente.

Tarefas de Alarme

- Verificar ciclicamente os limites de alarme;
- Acionar alarme sonoro e visual, quando a frequência cardíaca exceder ou cair abaixo dos limites programados;
- Inibir o alarme em caso de condição "cancela alarme".

Temos outras tarefas que são disparadas por "hardware" (por ex: o teclado) e que devem ser levadas em conta pelo "software" do sistema.

Tarefas disparadas por Teclas e Chaves

- Tecla congela : para e ativa o movimento aparente do traçado de ECG;
- Tecla de velocidade: seleciona a velocidade de movimento do traçado;
- Tecla de cancela alarme: inibe o alarme ;
- Chaves " thumbwheel": retém a informação de alarme;
- Realimentação sonora de teclas;
- Indicação da velocidade do traçado: "LEDs".

Tarefas disparadas por interrupção

- Frequência de amostragem dos sinal;
- Tarefas disparadas pelo pulso de QRS;
- Tarefas cíclicas: -atualização do display (2s);
-verificação dos limites de alarme (3s).

O próximo passo é a definição do tipo de estrutura do "software de controle" (coordenador de tarefas). Analisando-se, as tarefas acima citadas, nota-se que o perfil do candidato adequado ao cargo de coordenador deve incluir os seguintes requisitos:

- realizar as tarefas acima mencionadas;
- manter o diálogo com o operador;
- realizar tarefas rotineiras (cíclicas);
- atender interrupções.

A estrutura do coordenador, que satisfaz as condições acima, pode ser representada conforme mostra a fig 2.21.

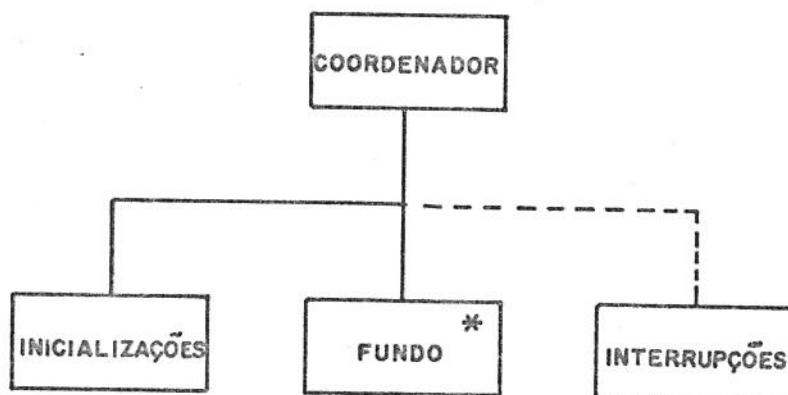
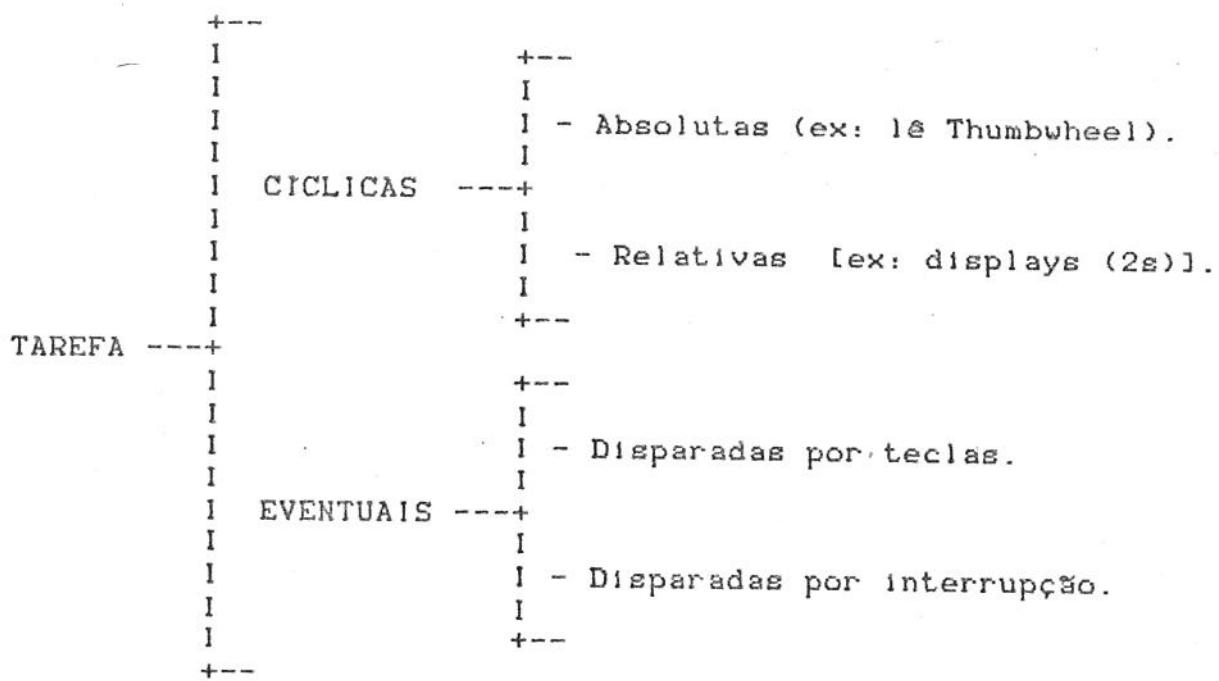


fig 2.21: Estrutura do coordenador de tarefas

OBS: para entendimento dos símbolos, refira-se ao Des 15.

O próximo passo a ser dado é o de agrupar as tarefas em cada um dos módulos do coordenador, para isso, dividiu-se as tarefas da seguinte forma:



A classificação do tipo de tarefa, permitiu a montagem da carta de "software" (des 15) que mostra claramente a relação entre os diversos módulos do "software".

De posse desta carta, basta planejar a sequência da implementação das rotinas e depois passar a fase de codificação e testes das mesmas.

Uma vez fixada a carta de "software", tem-se ainda um problema: Qual deve ser o mecanismo de passagem de parâmetros entre módulos e rotinas? Isto foi resolvido utilizando-se:

- uma área global de dados (tabela de estado), do tipo quadro de aviso (fig 2.22), o qual permite que todas as rotinas acessem qualquer variável global da estrutura de dados (em "assembler" basta referir-se ao "label" da variável).
- uma área local de dados (para rascunho das rotinas e módulos).

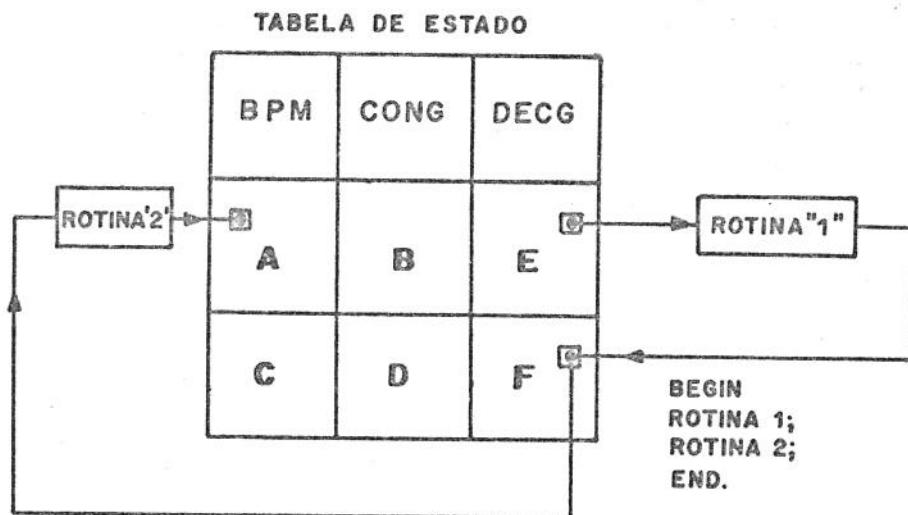


fig 2.22: Exemplo do uso da tabela de estado do "NEW MONITOR"

A adoção de um quadro de aviso e da programação estruturada facilitou a implementação dos módulos de "software", pois a interface entre os módulos ficou muito bem definida, bem como as variáveis que podem ser manipuladas globalmente. Outro aspecto importante é que cada módulo, esconde a sua complexibilidade dos demais, já que isso não interessa ao nível de contexto global ("Information Hiding" - [11]).

oOo

CARTA DE "SOFTWARE"

A carta de "software" do "NEW MONITOR" (Des 15), mostra como os módulos estão relacionados entre si (de baixo para cima) e onde estão alocados, no coordenador de tarefas.

O SNN V1.0 é constituído do módulo de inicialização (INIT), módulo de fundo (FUNDO) e o módulo de serviço de interrupção (INT).

Quando o microprocessador é ligado o coordenador, executa os módulos de inicialização e fica cíclico no módulo de fundo e só é retirado dele por uma interrupção.

Na rotina de fundo encontra-se o serviço de tecla de contato momentâneo, serviço de rotinas independentes do tempo (absolutas) e rotina distribuidora (TEMP) que invoca rotinas que devam ser ciclicamente "rodadas" (ex: à cada 2s).

O módulo de serviço de interrupção é responsável pelo serviço de tela, frequencímetro e relógio de tempo real.

MODULO DE INICIALIZAÇÃO

Ao ligar-se o "New Monitor", o módulo de INIT (apêndice 2, pag 1-6) é executado primeiramente. Do ponto de vista do usuário, tem-se:

- Limpeza do "buffer" de tela;
- Autoteste do sistema: "LEDS", mostrador digital e sinal sonoro.

Após esta fase o "NEW MONITOR" fica cíclico no módulo de fundo.

O módulo INIT é constituído de 3 outros módulos: NUCLEO, TESTE e PERIF invocados sequencialmente, abaixo tem-se uma descrição sucinta dos mesmos.

- Módulo NUCLEO:
- inicialização da CPU;
 - inicialização da tabela de Interrupção da CPU;
 - inicialização da TABELA de ESTADO;
 - inicialização das variáveis locais do SNM;
 - limpeza do "buffer" de tela.

Módulo TESTE: - acende todos os segmentos do mostrador digital;
- ativa o alarme e acende todos os "LEDS";
- aguarda alguns segundos (para que o usuário possa verificar os "LEDS" e segmentos acessos).

Módulo PERIF: - programação do CTC (periférico Z80).
- inicializa "LEDS" e o sinal sonoro;
- "zera" o mostrador digital;
- fecha o amostrador/retentor (S/H).

oDo

MODULO DE FUNDO

Após a inicialização do sistema ter ocorrido, a CPU (Z80) começa a executar o módulo de Fundo (apêndice 2 pag 1-9). Pode-se notar que o módulo "FUNDO", analisando-se a carta de "software" (Des 15), invoca uma grande quantidade de outros módulos e genericamente realiza as seguintes tarefas:

- 1-) Habilita as interrupções de "hardware";
- 2-) Verifica se existe tecla apertada (se sim então executa);
- 3-) Dispara o bloco de rotinas absolutas;
- 4-) Dispara as tarefas cíclicas temporizadas;
- 5-) Volta ao passo "2".

Todos os módulos que servem RTECLA, ABS e TEMP encontram-se descritos a partir da página 1-15 do apêndice 2. Analizar-se-á aqui apenas os módulos mais importantes, deixando-se os outros aos cuidados da documentação.

Nota: as rotinas assinaladas com (*) foram desenvolvidas por
Cantídio de Moura Campos Neto, do I.D.P.C.

MODULO RTECLA (pg 1-15): Serviço de "Teclas".

RTECLA (pg 1-15) ---> SERVE (pg 1-16) : verifica se existe tecla apertada.

DSON (pg 1-15) : realimentação sonora e debounce de tecla [12].

D50MS (pg 1-16) : debounce de tecla [12].

-SERVE (pg 1-16) ---> RCON (pg 1-17) : Serviço de Congela.

RVEL (pg 1-17) : Serviço de Velocidade.

RALARM (pg 1-20): Hab/Desab Alarme (*).

###

MODULO ABS (pg 12-1) : Bloco de rotinas cíclicas que rodam independentes do tempo.

ABS (pg 12-1) ---> THUMBS (pg 1-21) : lê valor de alarme.

PARADA (pg 1-27) : Parada cardíaca? (*) .

-THUMBS (pg 1-21) ---> DEDOAB (pg 1-21) : lê Thumbwheel

DEDOCD (pg 1-22) : lê Thumbwheel

DEDOEF (pg 1-23) : lê Thumbwheel

MIN (pg 1-23) : Thumbs DEF --->Hex [13]

MAX (pg 1-24) : Thumbs CBA --->Hex [13]

VALIDA (pg 1-25) : verifica se o alarme está dentro da faixa de 35D a 255D, caso contrário, não aceita os valores.

MODULO TEMP (pg 1-29) ---> estrutura de controle que invoca ciclicamente rotinas que devem rodar a cada 1,2,3,4,5 s.

TEMP (pg 1-29) ---> RTIME1 (pg 1-29) ; Blocos de Rotinas
RTIME2 (pg 1-30) ; que rodam a cada
RTIME3 (pg 1-30) ; 1, 2, 3, 4 e 5 s
RTIME4 (pg 1-31) ; respectivamente.
RTIME5 (pg 1-31)

-RTIME2 (pg 1-30) ---> DISPLAY (pg 1-32) ; mostra o BPM (HEX)
; no Mostrador (BCD)
; (*) .

-RTIME3 (pg 1-30) ---> MAXMIN (pg 1-34) ; verifica BPM do paciente X limites programados e soa o alarme no caso do BPM estar fora dos limites programados(*) .

000

MODULO DE INTERRUPÇÃO

Este módulo (pg 1-10, apêndice 2) retém as responsabilidades da tela congelada, do frequencímetro cardíaco e do relógio de tempo real.

O módulo de Interrupção é constituído de 4 módulos, conforme a carta de "software" (Des 15), a saber:

1-) Módulo TELA (pg 1-10) : é o responsável pela conversão analógica/digital do dado de ECG e seu posterior envio ao controlador de tela.

2-) Módulo RFREQ (pg 1-11) : este módulo realiza o frequencímetro cardíaco. Abre-se uma janela de 1/120 Hz e conta-se os pulsos de QRS, durante este intervalo e obtendo-se, através de cálculos, o batimento cardíaco instantâneo do paciente (*).

3-) Módulo SETPCAR (pg 1-13) : identifica a ausência do pulso de QRS. A falta do pulso de QRS ocasionará um "estouro" da contagem, indicando assim ausência do complexo QRS (*).

4-) Módulo de TEMPO (pg 1-14) : incrementa ciclicamente os contadores de tempo, a cada 1s, do módulo TEMP (módulo de FUNDO).

Módulo TELA (pg 1-10) ---> ABRE (pg 1-36) : abre S/H.
IN1 (pg 1-36) : dispara o A/D.
CONV (pg 1-36) : espera o Tconversão.
ECG (pg 1-37) : lê o dado de ECG.
INST (pg 1-37) : envia dado à "TELA".
FECHA (pg 1-37); fecha S/H.

井井井

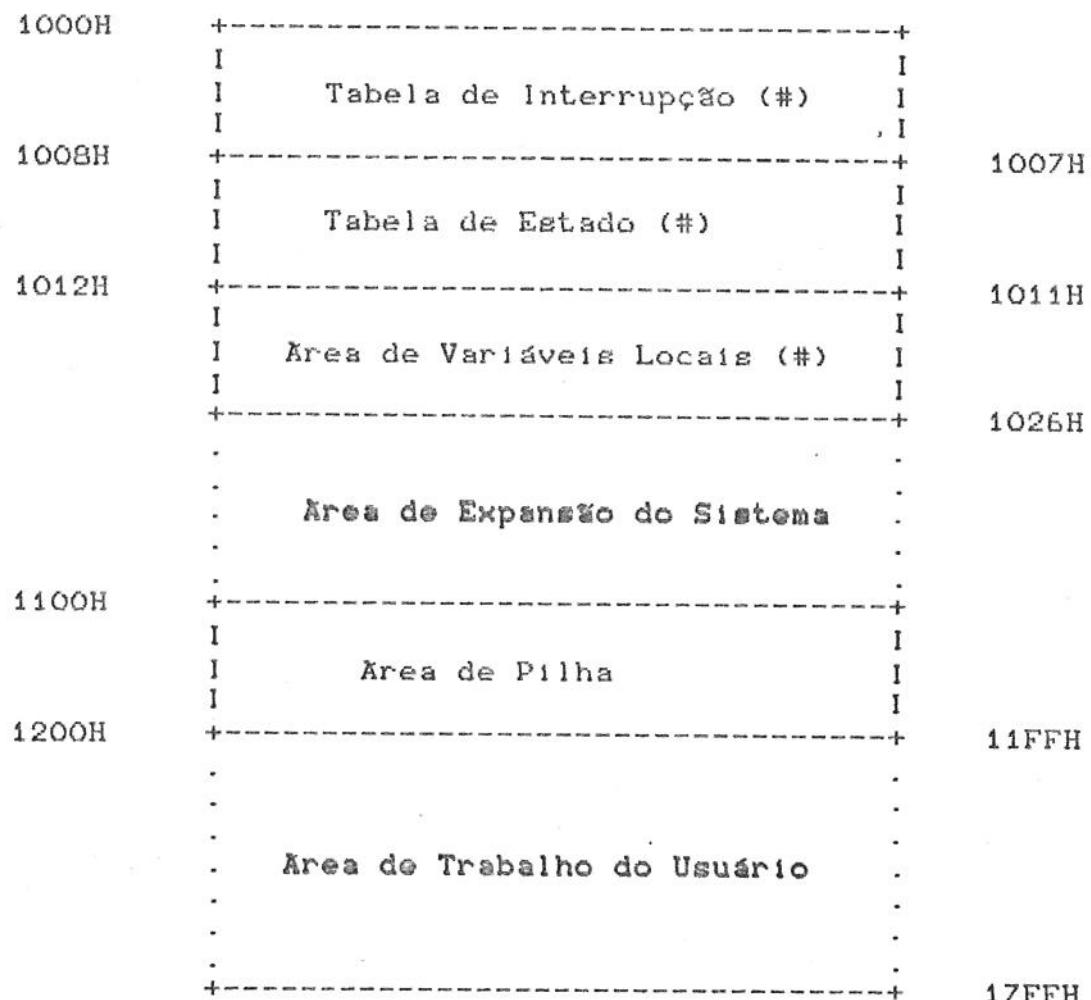
Módulo RFREQ (pg 1-11) ---> DIVI (pg 1-38); BPMi (instantâneo).
SOMA (pg 1-38); somatória de 3 BPMi.
MEDIA (pg 1-38); média de 3 BPMi.
: (*).

OBS:

(*) Estas rotinas foram desenvolvidas por Cantídio de Moura Campos Neto, do I.D.P.C.

AREA de VARIAVEIS

A área de RAM do "NEW MONITOR" (pg 1-40), está dividida basicamente, em 6 regiões, conforme mostra a figura abaixo. A região 1 guarda os endereços das rotinas de serviço do módulo INT. A região 2 é ocupada pela Tabela de Estado (Des 15 & pg 1-40). A seguir, tem-se a área de rascunho das rotinas, a área livre para a expansão de variáveis do sistema, a área de pilha e finalmente, a área de trabalho do usuário.



Obs: (#) facilmente expandível..

Na tabela de estado encontra-se as informações públicas do "software" do sistema. A seguir, descreve-se (Des 15 & pg 1-40) as variáveis desta tabela.

FAMOST <--- Guarda a velocidade do traçado;

DECG <--- Valor do dado instantâneo colhido pelo A/D;

CONG <--- Estado do "Display" Biomédico (arquitetura de tela);

ESAIDA <--- Palavra de estado do periférico "SAIDA";

FMIN <--- Limite mínimo de alarme de ECG;

FMAX <--- Limite máximo de alarme de ECG;

ERRO <--- Indica se FMIN e/ou FMAX são válidos;

BPMHEX <--- Valor do batimento médio do paciente;;

PCAR <--- Indica se existe parada cardíaca;

DIALRM <--- Indica se o alarme está habilitado ou não.

As informações acima, se utilizadas por um processador externo ("HOST" ex: micro-Apple, IBM-PC, Machintosh, VAX, etc ou rede de computadores) expandirão remotamente os recursos computacionais do "New Monitor" e deste modo, poder-se-á fornecer novas funções lógicas ao corpo clínico (ex: análise de arritmias).

Na área de Ram encontra-se ainda uma região de 600H bytes que o usuário pode se utilizar, para futuras expansões, por ex: "buffer" de tendência de BPM, etc.

TESTES E CONSIDERAÇÕES

Testes do "NEW MONITOR"

Os testes do "New Monitor" foram divididos em duas partes distintas: os testes de bancada e os de campo.

Testes de bancada:

- Módulo de ECG;
- Módulo A/D + micro + controlador de tela;
- Módulo XY + monitor de vídeo;
- Isolação do paciente;
- Teste em voluntários.

Testes em campo

- Impressões colhidas nas Unidades de Recuperação Pós-Operatória (R.O.P.E.) e Unidade Coronariana (U.C.) do I.D.P.C.

000

TESTES DE BANCADA

A seguir, descrever-se-á os testes realizados no "NEW MONITOR". Convém ressaltar que vários outros testes foram realizados durante o seu desenvolvimento e incluiu-se aqui apenas os mais importantes.

Módulo de ECG

Realizou-se testes comparativos entre o "NEW MONITOR" e um monitor cardíaco da marca TEKTRONIX modelo 410, bem como testes de linearidade e resposta a excitação "degrau".

a-) Teste comparativo das Derivações DI, DII, DIII.

Utilizou-se um simulador de ECG, o qual foi ligado simultaneamente as entradas de ambos os monitores e obteve-se os traçados das derivações (figuras 2.23, 2.24, 2.25), utilizando - se um "Plotter" HP 7044B X-Y, o qual teve sua escala "X" calibrada em 25 mm/s.

Conforme se pode constatar pelos traçados, os dois monitores apresentam comportamentos semelhantes, sob a mesma fonte de excitação.

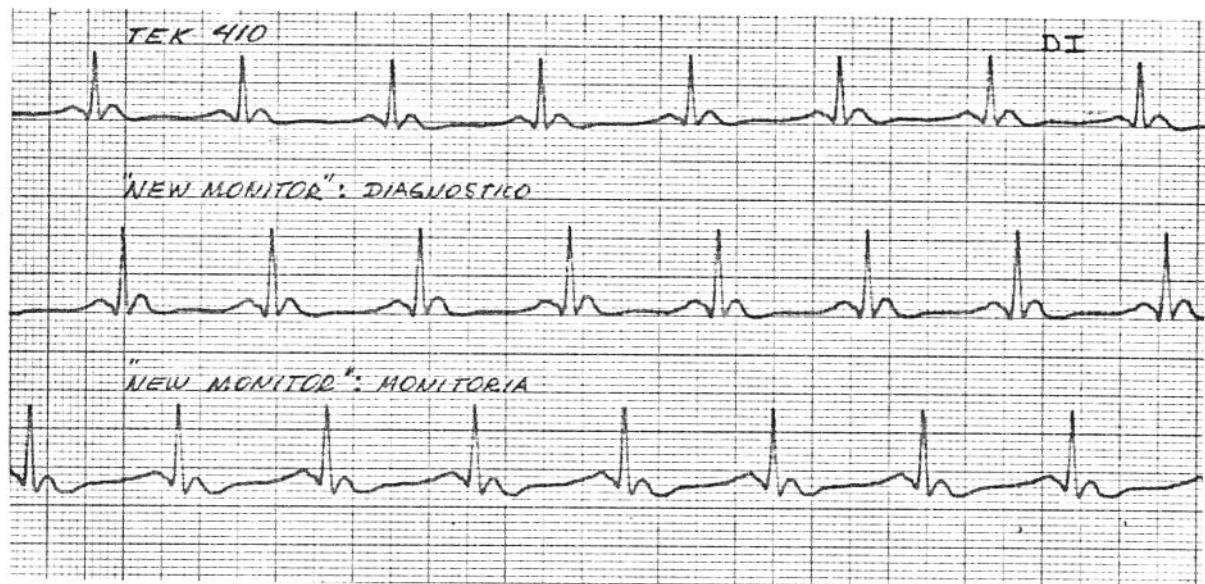


fig 2.23: Derivação DI ($0,25 \text{ V/cm} \times 25 \text{ mm/s}$)

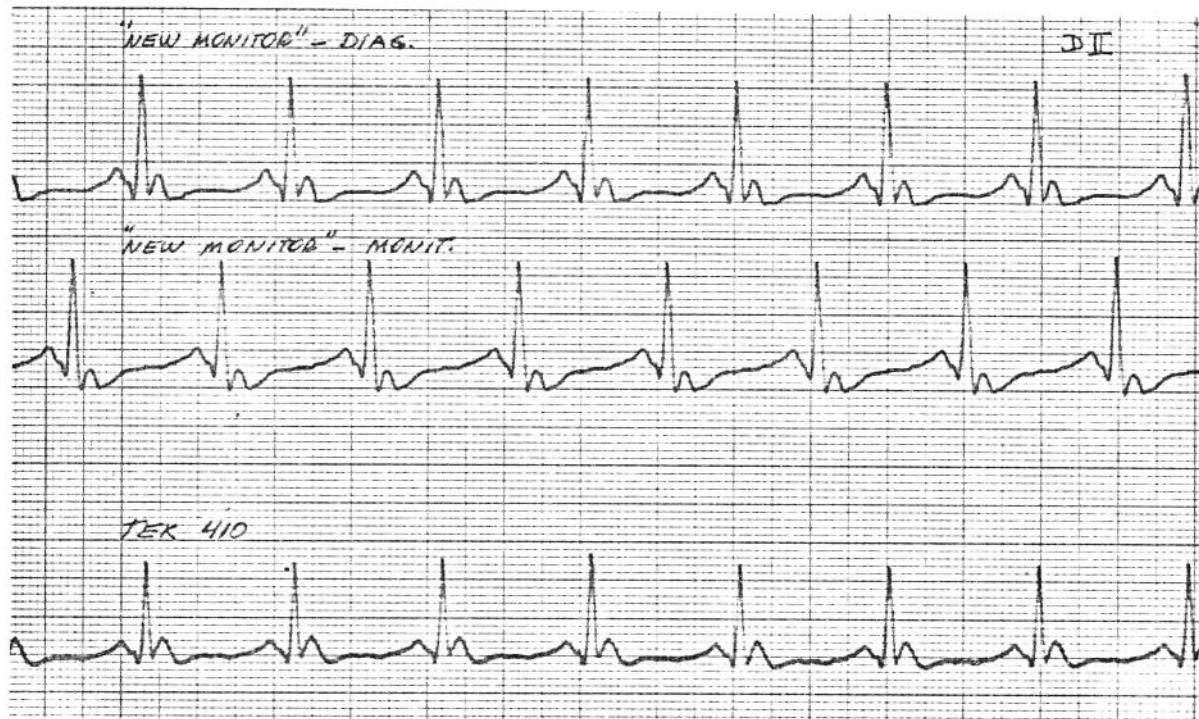


fig 2.24: Derivação DII ($0,5 \text{ V/cm} \times 25 \text{ mm/s}$)

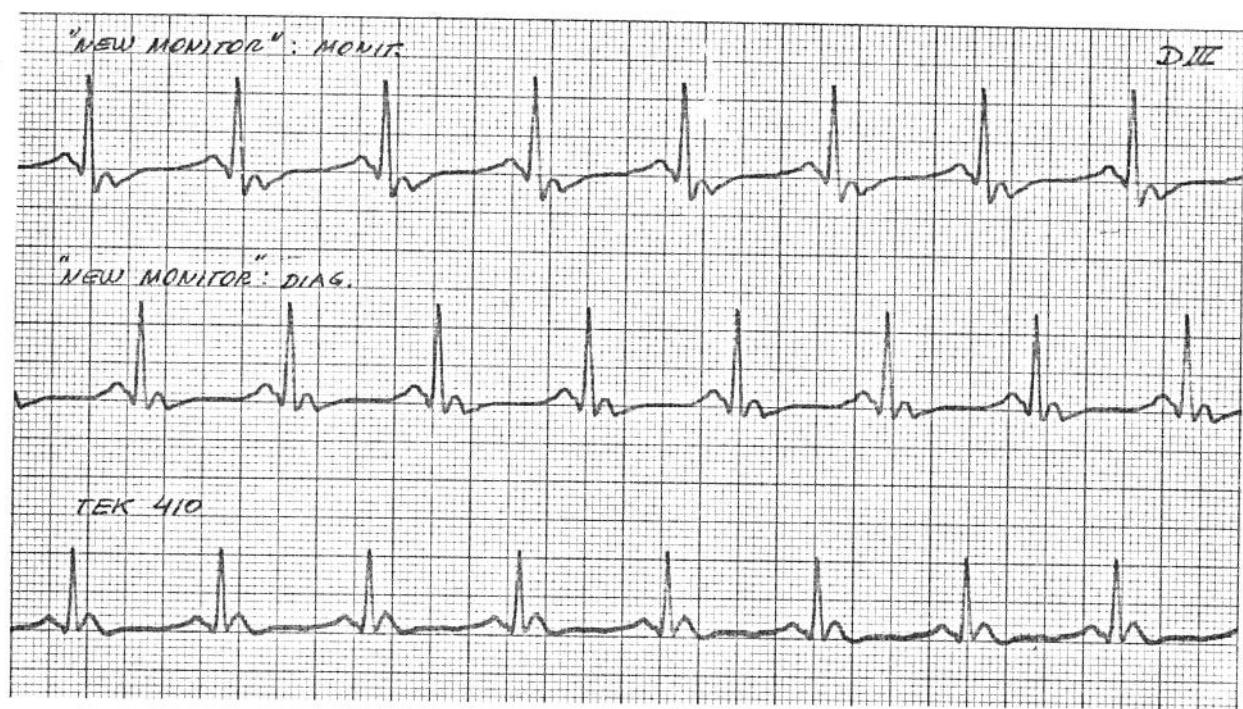


fig 2.25: Derivação DIII (0,5 V/cm x 25 mm/s)

000

b-) Teste de sensibilidade do Detetor de "QRS" [14].

Utilizou-se um gerador de pulso de 2Hz e duração de 70 ms (QRS típico varia 70 à 100 ms [15]), conectado a um divisor de tensão de razão 1:1000 (fig 2.26). Alimentou-se simultaneamente os dois monitores e mediante a observação do ritmo sonoro do QRS dos monitores, determinou-se as tensões mínimas que um complexo "QRS" deve possuir para ser detectado pelos monitores.

Obteve-se como resultado:

Monitor Tektronix modelo 410 : $V_{QRS} < 0,3 \text{ mV.}$

Monitor "NEW MONITOR" : $V_{QRS} = 0,7 \text{ mV.}$

Confrontando-se os resultados, conclui-se que é necessário uma revisão no detector de QRS, pois para sinais débeis o circuito detector de "QRS" não funcionará.

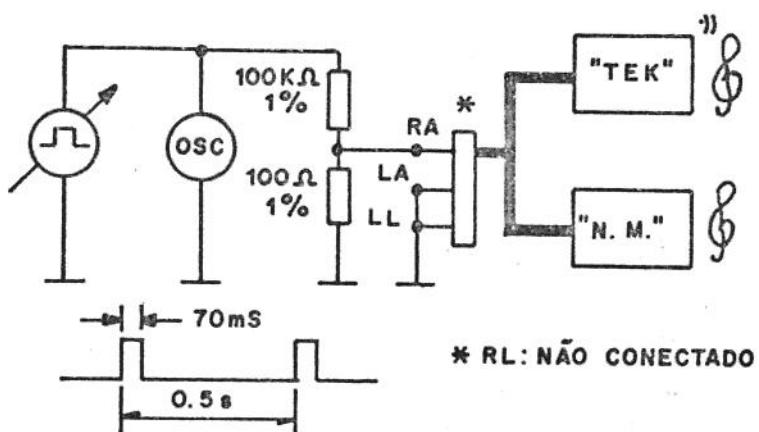


fig 2.26: Teste de sensibilidade ao "QRS"

c-) Teste do nível de ruído [14].

O objetivo deste teste foi o de determinar o ruído presente na saída do amplificador de ECG do "NEW MONITOR" e compará-lo com o Monitor "Tektronix". Utilizou-se a montagem experimental (fig 2.27) e foi obtido, para as três derivações, os seguintes resultados:

"New Monitor" ---> V_{ruído} = 10 mVpico.

"Tektronix" ---> V_{ruído} < 2,5 mVpico.

Pela análise dos valores acima, nota-se que o ruído introduzido no "NEW MONITOR" é maior e acredita-se que quando o mesmo estiver numa montagem a nível de produto (blindagem, etc.) esta diferença diminuirá.

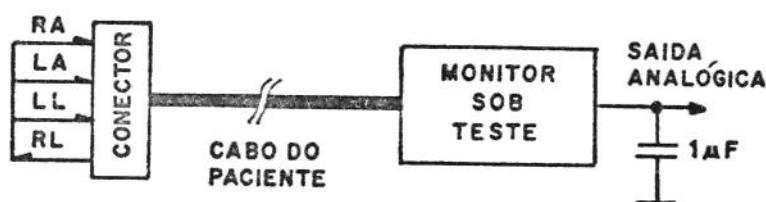


fig 2.27: Teste de ruído no módulo ECG

d-) Teste de resposta a uma onda triangular

Este teste consistiu na verificação da linearidade do sistema para uma dada frequência (onda triangular, 2,0Hz e 1mV) injetadas na entrada do "NEW MONITOR" (fig 2.28). Pode ser constatado observando a foto 1, que a resposta do sistema é linear.

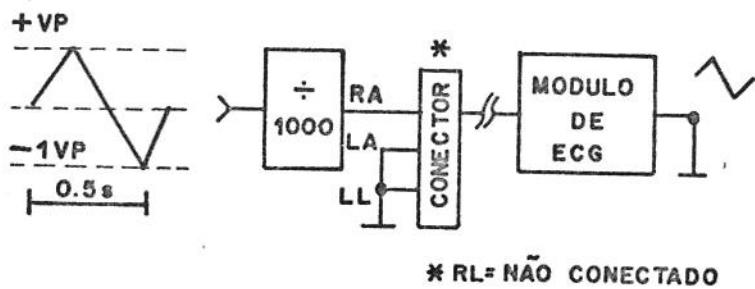


fig 2.28: Teste de Linearidade

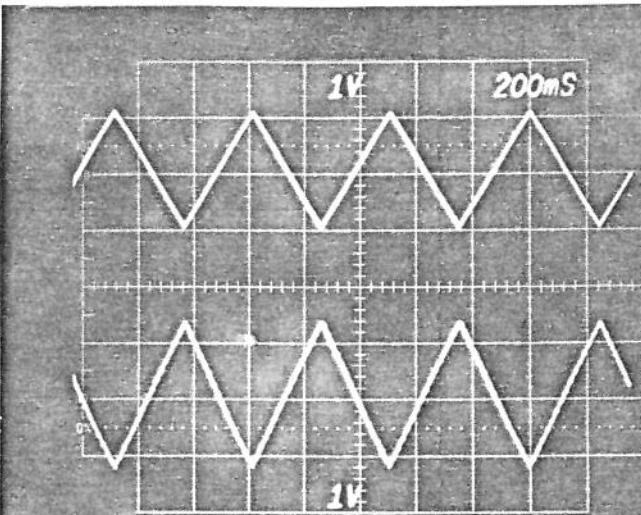


foto 1:Linearidade do Módulo de ECG

e-) Teste de Resposta à Excitação "Degrau".

Utilizou-se de uma onda quadrada de 2Hz e amplitude aproximada de 1 Volt e levantou-se, utilizando-se a montagem da fig 2.29, a resposta do sistema.

Nota-se, observando-se a foto 2 , oscilações nos pátamares superiores e inferiores (sistema de segunda ordem) o que pode vir a afetar sinais de variação muito rápida (ex: calibrador).

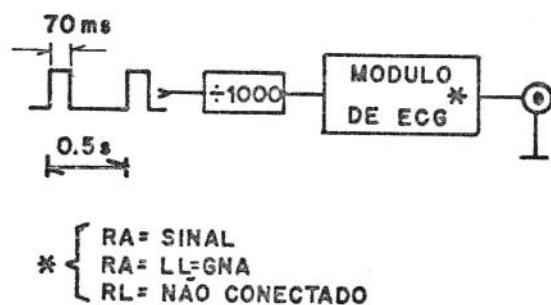


fig 2.29: Teste a excitação "Degrau"

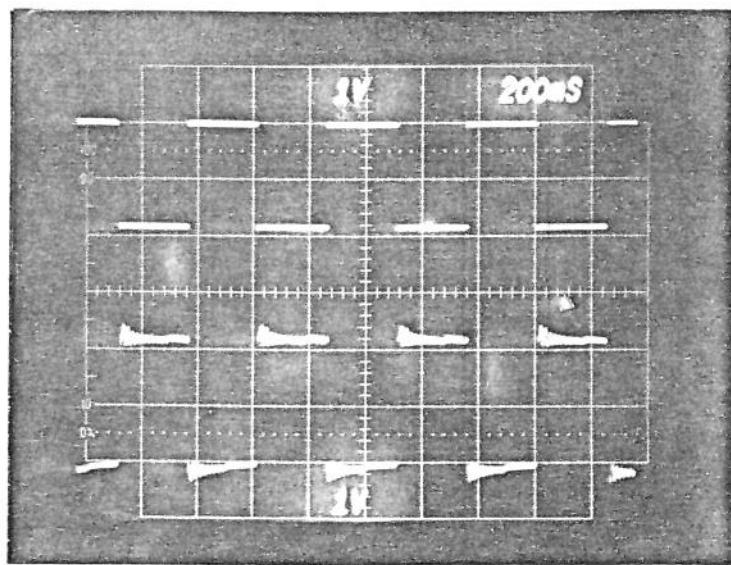


foto 2:Resposta do Módulo de ECG

Módulo A/D + Micro + Controlador de Tela

a-) Nível de ruído na saída do Controlador de Tela

Com um osciloscópio conectado à saída do D/A (Apendice 1 des 1) e o sinal congelado, imediatamente após a fase de inicialização ("buffer" de tela inicializado com 80H), mediu-se 100 mVpico. Tal intensidade de ruído deve-se, provavelmente, à montagem em "wire-wrap" dos circuitos do Controlador de Tela e A/D.

b-) Resposta do sistema digital à uma onda triangular.

Neste teste, desconectou-se a entrada do módulo de A/D do módulo de ECG e injetou-se diretamente no circuito do A/D uma onda triangular de 2 Hz e 1,5 Vpico (ajustou-se o ganho do sistema para 1), conforme mostra a figura 2.30.

Examinando-se a foto 3 pode-se ver o sinal da varredura horizontal (5v/div) e na parte inferior a saída do D/A (500 mV/div). Nota-se à direita, na foto, uma ampliação do sinal (50 micro-seg) onde pode-se observar os "degraus" da informação discretizada, que serão posteriormente retirados pelo F.P.B. do módulo XY.

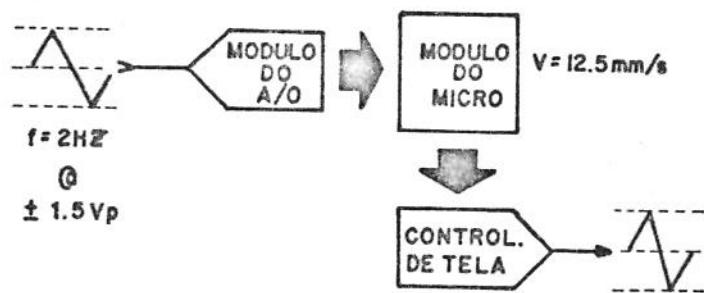


fig 2.30: Teste do sistema digital (onda triangular)

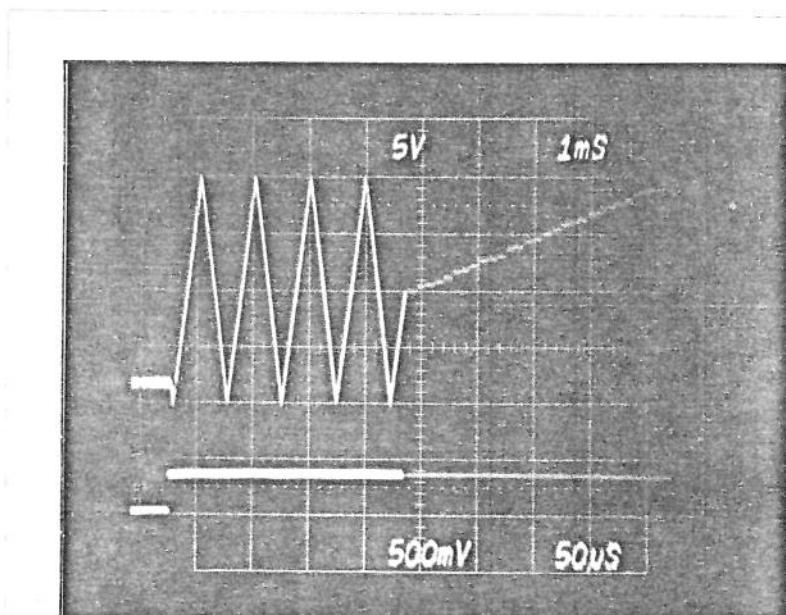


foto 3 : Resposta do Sistema (onda triangular)

C-) Resposta do sistema digital a uma onda quadrada

Conforme a montagem abaixo (fig 2.31) e analisando-se a foto 4, nota-se a constância do valor da digitalização, apenas perturbada provavelmente pelo ruído presente na entrada do S/H .

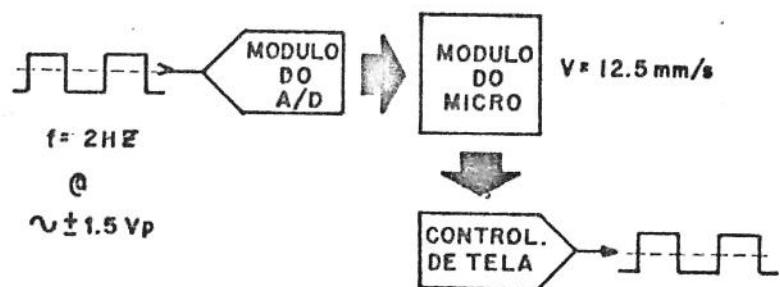


fig 2.31: Teste do sistema digital (onda quadrada)

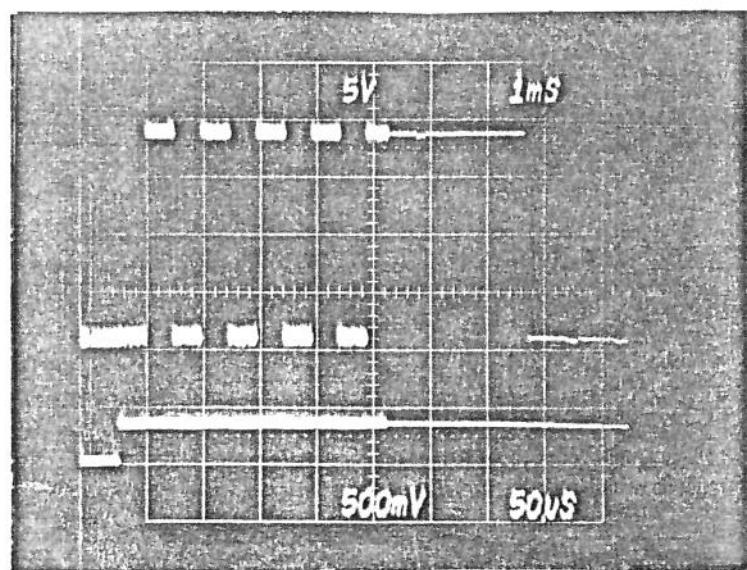


foto 4: Resposta do sistema (onda quadrada)

d-) Digitalização do sinal de ECG

Reconectou-se o módulo de ECG ao módulo do A/D e aplicou-se o simulador de ECG às entradas do monitor, e a seguir, fotografou-se a tela de um osciloscópio conectado à saída do D/A.

A foto 5 foi tirada diretamente da Tela do "NEW MONITOR" (traçado congelado - 25 mm/s) e mostra o que o usuário realmente vê.

A foto 6 mostra uma tela digital completa (traçado a 50 mm/s) e pode-se notar o nível de ruído da linha de base do sinal (provavelmente devido a montagem em "wire-wrap" do protótipo).

A seguir, tem-se 3 fotos (fotos 7, 8, 9) que mostram respectivamente, o mesmo ECG a 12,5 mm/s (240 Hz), 25 mm/s (480 Hz) e 50 mm/s (960 Hz) e convém ressaltar que à direita, tem-se o complexo "QRS" do ECG.

Por estas fotos, pode-se notar a regularidade da amostragem do sinal e o correto funcionamento da arquitetura da tela congelada.

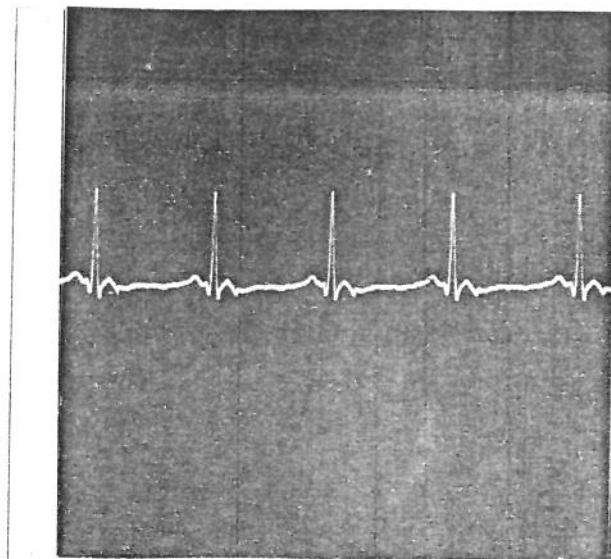


foto 5:Tela do "NEW MONITOR"

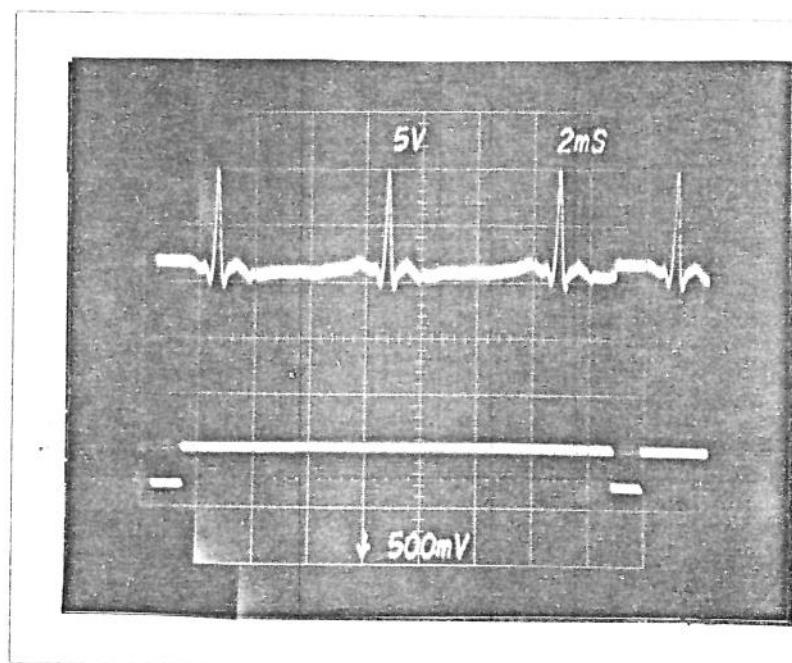
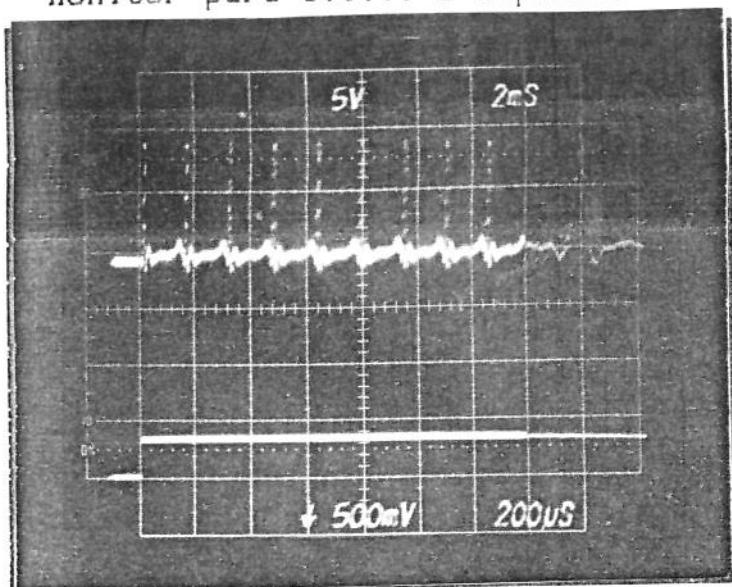
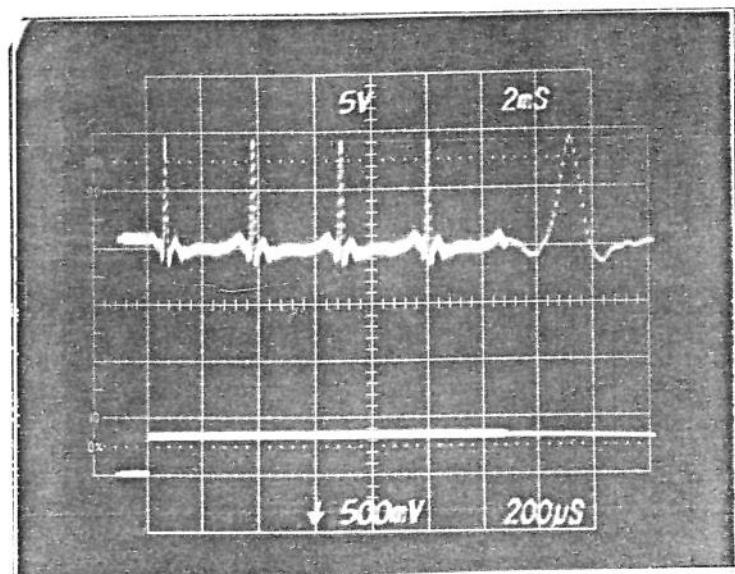


foto 6:Tela Digital @ 50 mm/s



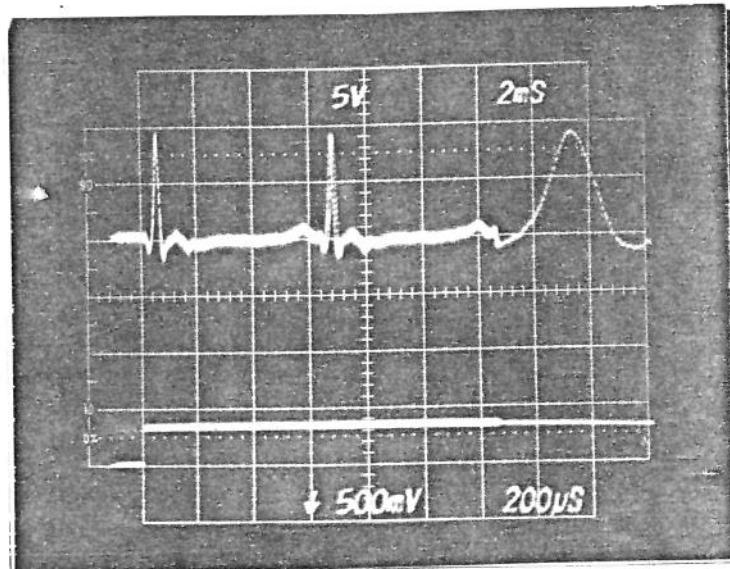
Tela Digital @ 12,5 mm/s

(foto 7)



Tela Digital @ 25 mm/s

(foto 8)



Tela Digital @ 50mm/s

(foto 9)

Módulo XY e monitor de vídeo

a-) Módulo "Y"

Conectou-se um gerador de onda triangular ($f = 2 \text{ Hz} @ +/- 1,5 \text{ Vpico}$) à entrada de ECG (utilizando -se um atenuador de 1:1000) e mediante uma ponta de prova de corrente (TEK AM503), observou-se a corrente injetada no "yoke" vertical (foto 10). Na foto tem-se no canal superior, a sarda em tensão do D/A e no inferior, a forma de onda de corrente na bobina do "yoke" (0,2 A/div). Pela foto observa-se a linearidade do módulo vertical do "New Monitor".

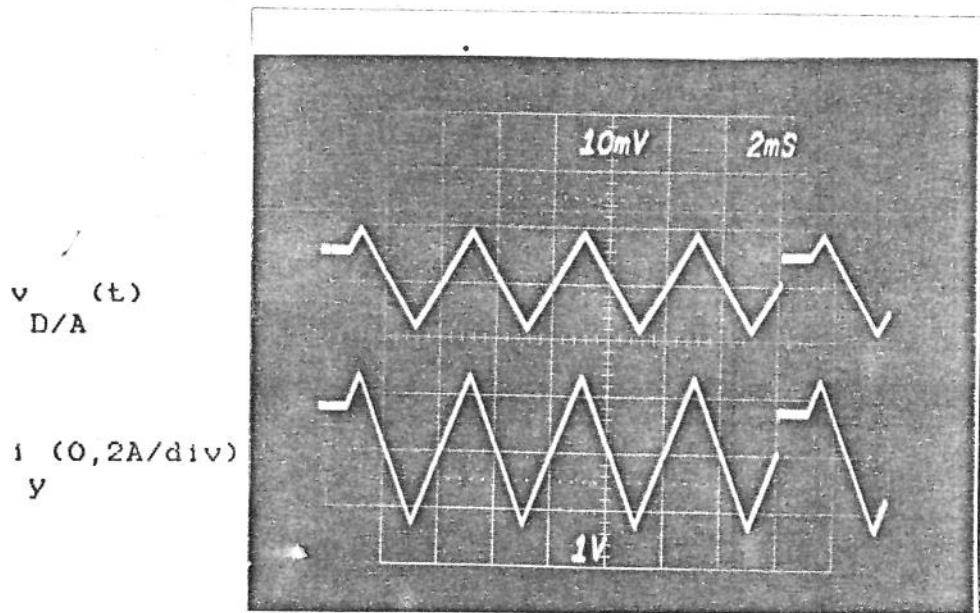


foto 10: Tensão D/A & corrente na bobina "Y"

b-) Módulo "X"

Este módulo é o responsável pela geração da varredura horizontal do "New Monitor". A concepção deste módulo está baseada no C.I. TDA 1170S.

Na foto 11, encontram-se 3 formas de onda. A primeira delas (traço superior), mostra a frequência horizontal do "NEW MONITOR"; o traço mediano mostra a tensão (10 V/div) sobre a bobina horizontal do "Yoke" (apendice 1 - Des 9) e no último traço tem-se a forma de onda de corrente (0,5 A/div) presente na bobina horizontal.

Verificou-se também o correto ajuste da correção "S", o que implica num traçado livre das distorções da curvatura do tubo (visível nas bordas do traçado).

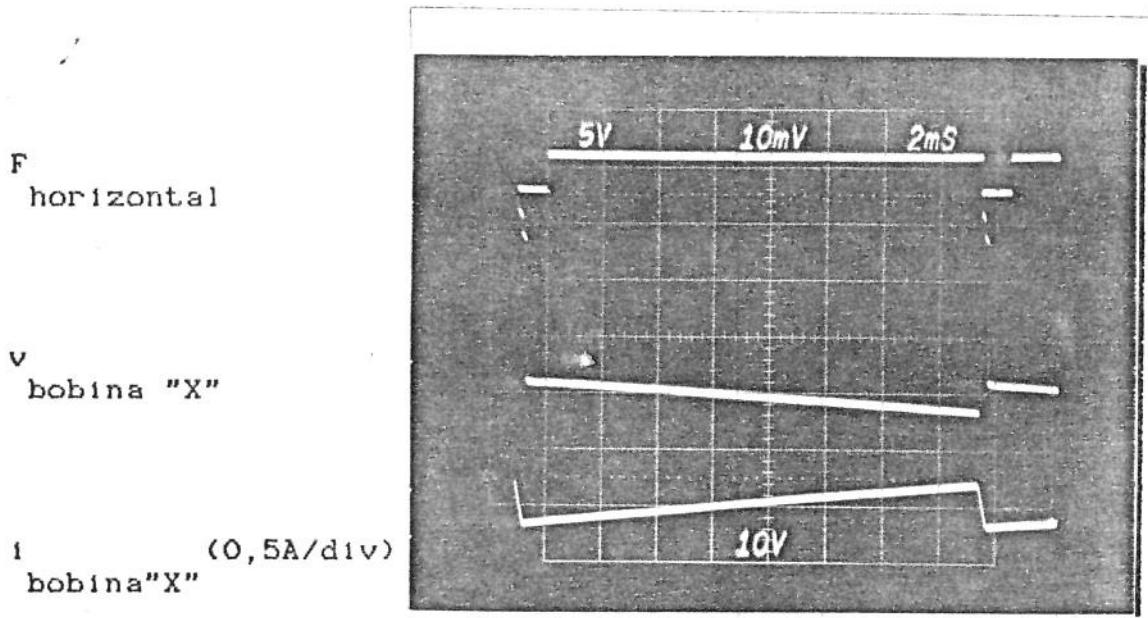


foto 11: Tensão e corrente na bobina "X"

C-) Módulo AT

Utilizando-se de um osciloscópio conectado à frequência horizontal alta (15,36 KHz) e a tensão de coletor -emissor do TR BU407 (apêndice 1- des 10), que está diretamente ligado ao pino 10 do "FLY-BACK" obteve-se a foto 12. Nesta foto pode-se ver o resultado do circuito gerador de AT.

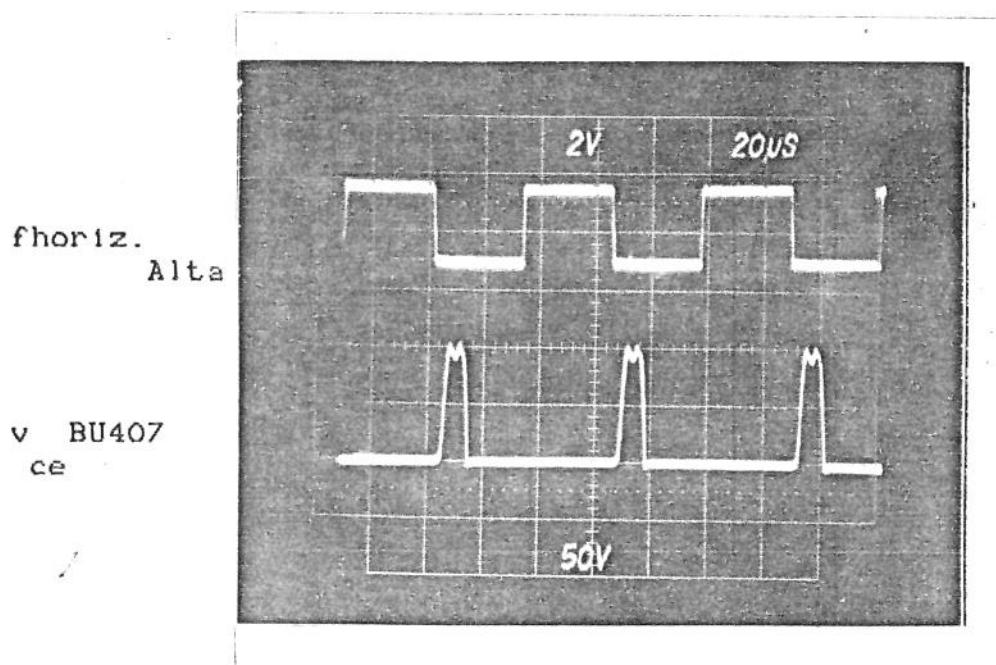


foto 12: Geração da AT.

Teste de isolacão do paciente

Testes realizados [14]:

- Corrente de fuga do "lead" do cabo do paciente para o terra;
- Corrente de fuga entre "leads" do cabo do paciente;
- Corrente de fuga dos "leads" do cabo do paciente para o fase.

Os testes acima mencionados foram realizados sobre as seguintes condições da rede elétrica:

$$V_{\text{fase,terra}} = 141,4 \text{ Vef.}$$

$$V_{\text{fase,neutro}} = 123,2 \text{ Vef.}$$

$$V_{\text{neutro,terra}} = 18,8 \text{ Vef.}$$

OBS: as medidas acima foram feitas utilizando um multímetro digital marca "Fluke".

oOo

MEDIDA DA CORRENTE DE FUGA "LEAD"- TERRA

Utilizou-se a montagem vista na fig 2.32 e foram obtido os valores constantes na tabela 2.1 . As medidas de tensão foram feitas utilizando-se um osciloscópio "Tektronix" equipado com um módulo de amplificador diferencial de 10 micro-Volt/div até 10 V/div.

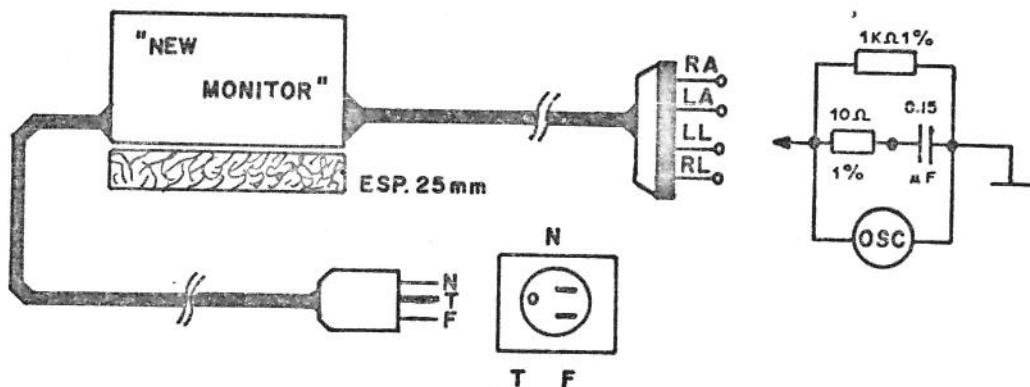


fig 2.32: Montagem de teste- "lead"-terra

Monitor ligado						Monitor desligado											
I	RA	I	LA	I	RL	I	LL	I	RA	I	LA	I	RL	I	LL	I	
I Terra	I 0,6	I 0,6	I 250	I 0,6	I 0,3	I 0,2	I 0,2	I 0,3	I	I mVp	I						
I F - N I	I	I	I (dc)	I	I	I	I	I	I	I	I	I	I	I	I	I	
I Terra	I 0,6	I 0,6	I 250	I 0,6	I 0,2	I 0,2	I 0,2	I 0,2	I	I mVp	I						
I N - F I	I	I	I (dc)	I	I	I	I	I	I	I	I	I	I	I	I	I	
I	I 0,6	I 0,6	I 0,6	I 1,0	I 0,6	I 0,6	I 0,6	I 1,0	I	I Vp	I						
I F - N I	I	I	I	I	I	I	I	I	I	I	I	I	I	I	I	I	
I	I 0,6	I 0,6	I 0,7	I 1,0	I 0,6	I 0,6	I 0,6	I 1,0	I	I Vp	I						
I N - F I	I	I	I	I	I	I	I	I	I	I	I	I	I	I	I	I	

OBS: Neste teste: I < 10 micro-Ampere.

Tab 2.1 : Resultados do Teste "lead" - terra

Da tabela 2.1 podem-se tirar os seguintes valores críticos:

- Corrente de fuga máxima do "Lead" para o terra , com o terra do aparelho íntegro = 250 micro-Ampère;
- Corrente de fuga máxima do "Lead" para o terra, com o terra do aparelho danificado = 1 mili-Ampère.

Pelos resultados encontrados, deve-se proceder a uma minuciosa análise (para se detetar porque estas correntes estão tão elevadas). Desde as chaves (tensões de isolação), revisão das ligações do amplificador de ECG ao Painel do protótipo, fonte isolada do aparelho (análise do "Pot-Core"), transformador da fonte de alimentação, bem como a realização de novos e mais detalhados testes de isolação.

000

MEDIDA DA CORRENTE DE FUGA ENTRE "LEADS"

Foi utilizado a montagem descrita na fig 2.33 e utilizou-se também, um osciloscópio portátil (sem conexão à rede de alimentação). Os resultados destas medidas podem ser vistos na tabela 2.2.

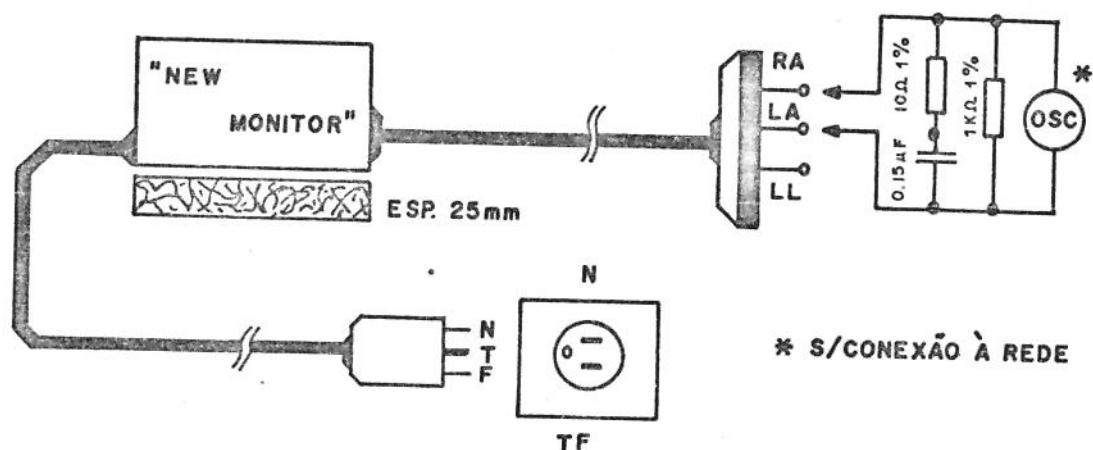


fig 2.33: Montagem de teste - "Lead-Lead"

	I	Monitor Ligado	I	Monitor desligado	I			
I Pos	I RA-LA	I RA-LL	I LA-LL	I RA-LA	I RA-LL	I LA-LL	I	
I Terra	I DI	I 0,6	I 0,6	I 0,5	I 0,2	I 0,2	I 0,2	I
I F - N	I DII	I 0,4	I 0,8	I 0,8	I 0,2	I 0,2	I 0,6	I
I N - F	I DIII	I 0,8	I 0,9	I 0,6	I 0,6	I 0,6	I 0,2	I
I	I DI	I 0,6	I 0,7	I 0,6	I 0,2	I 0,6	I 0,6	I
I F - N	I DII	I 0,4	I 0,6	I 0,4	I 0,2	I 0,4	I 0,2	I
I N - F	I DIII	I 0,8	I 0,4	I 0,5	I 0,6	I 0,2	I 0,4	I
I	I DI	I 0,6	I 1,0	I 1,0	I 0,6	I 1,2	I 1,2	I
I F - N	I DII	I 1,0	I 0,8	I 0,4	I 1,2	I 0,8	I 0,2	I
I N - F	I DIII	I 0,4	I 0,4	I 0,6	I 0,2	I 0,2	I 0,7	I
I	I DI	I 0,8	I 0,4	I 0,2	I 0,4	I 0,4	I 0,2	I
I N - F	I DII	I 0,4	I 0,6	I 1,0	I 0,4	I 0,4	I 1,2	I
I	I DIII	I 1,0	I 0,9	I 0,6	I 1,4	I 1,2	I 0,4	I

obs: todas as tensões acima são em " mV ".

Tab 2.2 : Resultado do teste "Lead-Lead"

Analizando-se a tabela 2.2, encontramos que o pior caso é:

- corrente de fuga entre "leads" máximo = 1,4 micro-Ampère.

Este teste especifica que a máxima corrente, entre "leads", não deve ser superior a 10 micro-Ampère, logo o "NEW MONITOR" satisfaaz este requisito completamente.

MEDIDA DA CORRENTE DE FUGA "LEAD"- FASE

Montou-se o circuito abaixo (fig 2.34) e obteve-se a tabela 2.3.

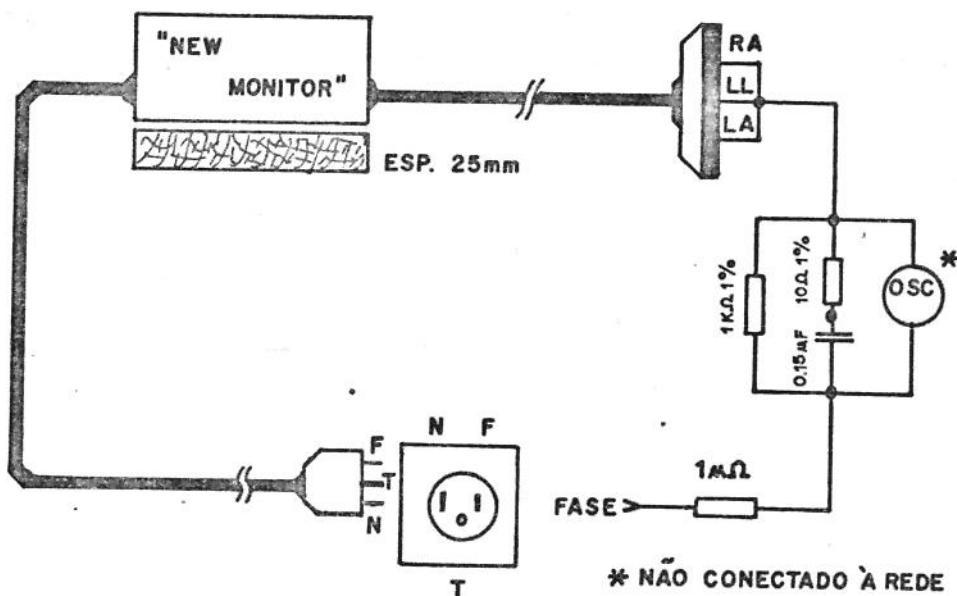


fig 2.34: Montagem de teste - "Lead"-Fase

Monitor					
	I ligado	I desligado	I		
I F - N I	180	I	180	I	
I	I	I	I	I	
I Terra I	mVp	I	mVp	I	
I N - F I	180	I	180	I	
I	I	I	I	I	
I Terra I	mVp	I	mVp	I	

Tab 2.3 : Resultados do teste "Lead" - fase

Logo tem-se que a pior condição é uma corrente de 180 micro-Ampère (tab 2.3) o que não satisfaz o teste (pois 124 Vef ---> I = 10,33 micro-Ampère). Novamente (vide teste "Lead"-Terra), o "New Monitor", falhou quanto à isolacão do paciente e se faz necessário uma pesquisa minuciosa afim de se indentificar e corrigir a causa deste fato.

oOo

Observação:

Notou-se, pelos testes acima, que o "NEW MONITOR" não está respeitando as normas de segurança quanto a micro choques. Tal fato só foi descoberto recentemente, quando destes testes mais apurados (maio/87). A cerca de um ano atrás, admitia-se que o módulo de ECG & fonte isolada não apresentavam problemas algum, pois testes básicos demonstravam isso. Durante todo este tempo o "NEW MONITOR" foi testado exaustivamente em UTIs não apresentando problemas sérios (os resultados serão comentados no item teste em campo).

Convém ressaltar que as altas correntes de fuga encontradas, nos testes de isolação do monitor, podem não serem causadas por falha de isolação do monitor e sim pela diferença de potencial Neutro-Terra (18,8 Vef), apresentada pela instalação elétrica do hospital.

oOo

TESTE EM VOLUNTARIOS

Após serem realizados os testes básicos de laboratório, testou-se o "New Monitor" diretamente num ser humano. Foram feitos 3 testes básicos:

- Monitorização de ECG & frequência cardíaca;
- Monitorização de ECG com ruído muscular;
- Monitorização de ECG sob movimentação.

Monitorizou-se o ECG, sem problemas, utilizando-se derivações DI, DII (fig 2.35) e DIII, bem como a verificação da medida dos batimentos cardíacos pelo frequencímetro do "NEW MONITOR".

A seguir, com o monitor em DII, pediu-se ao voluntário, ligado ao monitor, que forçasse suas mãos uma contra a outra, com isso foi obtido o traçado da fig 2.36.

Finalmente, para verificar a variação da linha de base do Monitor (ex: movimentação do paciente em seu leito) pediu-se ao voluntário que executasse movimentos circulares amplos com seus braços, e como resultado obteve-se a fig 2.37.

O monitor cardíaco funcionou sem nenhum problema e passou-se a fase seguinte dos testes, os testes em campo.

Traçados obtidos no teste com voluntário

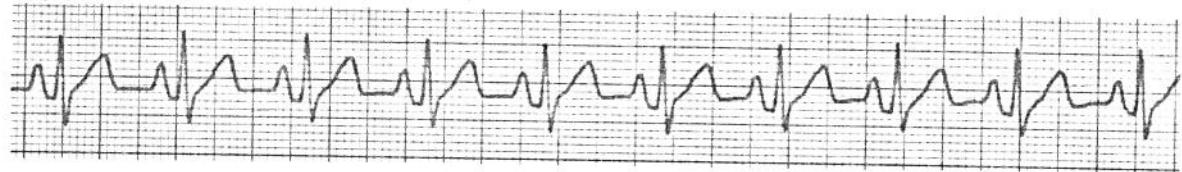


fig 2.35: ECG em DII com filtro diagnóstico (1 V/cm x 25 mm/s).

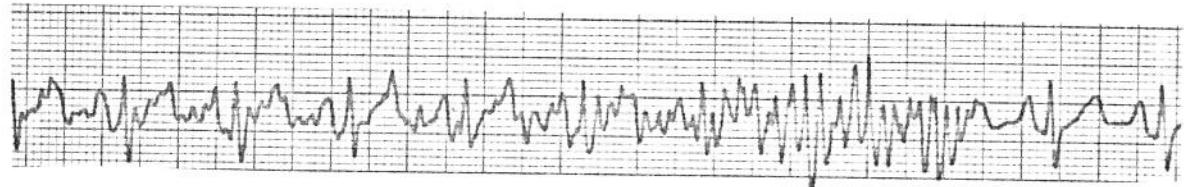


fig 2.36: ECG em DII com artefato muscular (1V/cm x 25 mm/s).

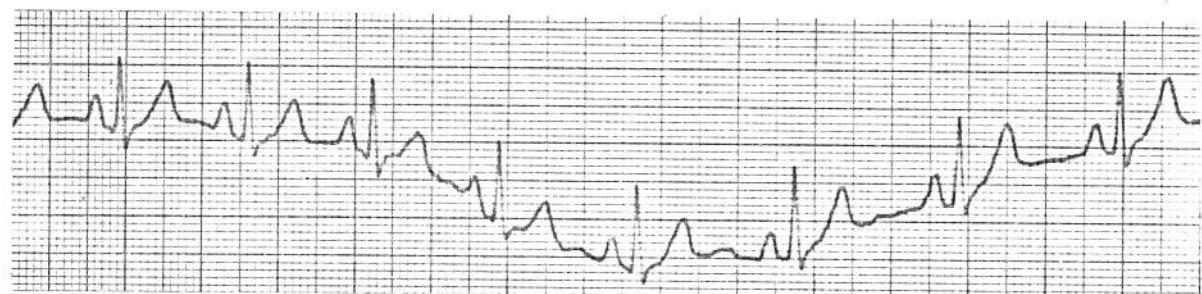


fig 2.37: ECG em DII com variação de linha de base (1V/cm x 25 mm/s).

oDo

TESTES EM CAMPO

Após todos os testes de laboratório, o "New Monitor" foi levado para ser testado nas "UTIs" do I.D.P.C. O monitor já se encontra em testes a cerca de 1 ano (maio/86-maio/87) e estima-se que o mesmo tenha sido utilizado pelo menos 50% deste tempo na monitorização de pacientes.

Durante este período o "New Monitor" apresentou os seguintes problemas:

- a-) Em 3 ocasiões o micro-processador "se perdeu", levando o monitor a falhar. A causa é indefinida, mas supõe-se que seja devido a transitórios da rede elétrica hospitalar (ex: desfibriladores, etc);
- b-) Sensação de diferença de potencial em um paciente. Isto foi causado pela falta de aterramento do "NEW MONITOR" e após aterrarem o equipamento, a sensação desapareceu;
- c-) Tamanho do protótipo. Muito grande para seu manuseio em UTIs.

d-) Quebra de cabos de paciente.

e-) Som do "QRS". Alguns acharam o som de "QRS" um pouco agudo, o que não é adequado em uma UTI.

Fora os problemas relatados acima, o monitor tem sido utilizado normalmente na rotina do serviço médico do I.D.P.C. e tem-se mostrado bastante confiável e robusto, durante todo este tempo.

000

CONSIDERAÇÕES

Os requisitos de projeto do "NEW MONITOR", por ex: qualidade do traçado e tela congelada, simplicidade de uso do aparelho, arquitetura aberta de "hardware" & "software" (H&S) foram totalmente atingidos.

O "New Monitor" se comportou muito bem durante os testes de laboratório e UTIs, salvo:

- Isolação do paciente;
- Limiar do detetor de "QRS".

O "New Monitor" deve ser revisto quanto aos testes que falharam e após isso então, deve-se iniciar a fase de "Engenharia de Produto" (cabeça de série, pré-série, fabricação), pois o "New Monitor", com todos os esforços de desenvolvimento e testes, não passa ainda de um protótipo.

600

SUGESTOES PARA EVOLUÇÃO

EVOLUÇÃO DO "NEW MONITOR"

Neste capítulo, discutir-se-á sugestões para a evolução do "NEW MONITOR". Pode-se dividir as sugestões da seguinte maneira:

- Sugestões de pequeno impacto na arquitetura.
- Sugestões de médio impacto na arquitetura.
- Sugestões de grande impacto na arquitetura.

A seguir, discuter-se-á os itens anteriores em detalhes.

000

Sugestões de Pequeno Impacto

Sugere-se que sejam incluídos no "software", na fase de testes, as seguintes melhorias [16]: teste de CPU, teste de EPROM, teste de RAM, teste de I/O, procedimentos industriais de teste.

Teste de CPU : consiste da escrita e leitura em todos os registradores e "flags" da CPU e em caso de falha deve se colocar o processador em "halt".

Teste da EPROM : para maior confiabilidade do monitor de ECG, deve-se incluir um teste de "check-sum" na EPROM e em caso de falha o processador entrará em "halt".

Teste da RAM : consiste em escrever-se padrões sequencialmente em todas as posições de memória para:

- Verificação de "aberto" : padrão OOH, caso seja lido qualquer coisa diferente de OOH, existe circuito aberto (em caso de falha: colocar a CPU em "halt");
- Verificação de "curto": padrão OFFH, caso seja lido qualquer coisa diferente existe "curto" (em caso de falha : colocar a CPU em "halt");
- Verificação de "vizinhança" : padrão OAAH e 55H, a escrita/leitura destes padrões permite verificar os bits adjacentes (quanto a "curto" ou "aberto") das células de memória, pois os padrões acima alternam bits 1 e 0 (em caso de falha - "halt");
- Teste de bloco : primeiramente, escreve-se sequencialmente na memória RAM de OH a OFFH, e depois lê-se os padrões, com isso testa-se o decodificador de endereço da Ram (ex: falha na escrita de vários bytes no mesmo endereço). Em caso de falha, deve-se colocar a CPU em estado de "halt".

TESTE de E/S: consiste na escrita de algum dado conhecido e sua posterior leitura para verificar-se a comunicação com o dispositivo de E/S e para verificar também, se sua inicialização de "hardware" ocorreu.

-Teste de "tecla presa": verificar, mediante uma leitura de E/S, se o "port" de entrada de teclas devolve o valor OFFH, do contrário, existe alguma tecla presa em zero (Falha :colocar a CPU em "halt").

Procedimentos Industriais de TESTE :

- Incluir antes de realizar cada teste um aviso externo (ex: OUT para um endereço de teste cujo dado é o número do teste que estava sendo executado) pois em caso de "halt" do processador saber-se-á qual teste falhou . Pode-se detectar o número do teste que falhou com o uso de "latch", que responda no endereço de teste e um "display" , para visualização .

- Análise de "assinaturas" [12]. Pode-se fixar por ex: um estado de teste do monitor (duas tecla apertadas simultaneamente) o que conduzirá o monitor a executar programas cíclicos. Estes programas cíclicos "exercitam" a arquitetura e permitem o uso do conceito de "assinaturas" (padrões fixos e conhecidos), o que permite ao técnico de manutenção indentificar falhas utilizando-se do conceito de causa-efeito (muito usado no reparo de circuitos analógicos).

000

Sugestões de Médio Impacto

- Acrescentar tendência de parâmetro: Atualmente é bastante comum analizar-se a variação de um parâmetro biológico com relação a uma escala de tempo, sugere-se que no "NEW - MONITOR" seja incluído o gráfico de tendência de BPM.

A análise de tendência do batimento cardíaco consiste na acumulação dos valores de BPM, do paciente, durante um período grande de tempo (horizonte de horas). Com isso, a equipe clínica (Enfermeiros e Médicos) dispõe da evolução do batimento cardíaco do paciente ao longo do tempo, o que permite uma melhor avaliação do benefício da terapia empregada.

Para a implementação de tal função deve-se:

- Realizar um algoritmo de fila circular de por ex: 1K bytes ($5s * 1024 = 1h\ 25min$).
- Colocar na árvore de "software" uma tarefa cíclica que atualize o "buffer" de tendência a cada 5s.
- Definir uma tecla tendência/ECG que permita ao operador requisitar a mostra de tendência ou ECG.
- Realizar na tela do monitor um eixo calibrado X-Y em BPM X Tempo (ex: silk-screen).
- Construir "hardware" e "software" que suporte falha de energia, afim de não se perder o gráfico de tendência.

Sugestões de Grande Impacto

a-) INTERFACE DE COMUNICAÇÃO

Incluir no "NEW MONITOR" um canal de comunicação serial que o permita receber comandos e/ou enviar informações para dispositivos externos (registradores digitais, central de monitoria, micros pessoais ex: IBM-PC). Com um canal de comunicação, o "NEW MONITOR", poderá sofrer uma expansão de funções e recursos computacionais à nível lógico e não à nível físico (o que o monitor não for capaz de fazer localmente o "host" o faz remotamente e envia os resultados ao "NEW MONITOR"). Resumindo o "NEW MONITOR", tornou-se um periférico de computador.

Para tal dever-se-á projetar um circuito de comunicação de dados digitais. A escolha deste tipo de comunicação repousa no fato de que o limite do número de sinais e/ou informações a serem transmitidos limita-se apenas à velocidade de transmissão e ao circuito "consumidor de dados" do "Host" e não mais ao número de fios dentro do eletroduto.

Sugere-se o uso do periférico de comunicação serial SIO da família do Z80, que possue dois canais de comunicação serial. A nível de interface, sugere-se a RS-232C (+/- 12V) e RS-485 (diferencial), respectivamente a curta e média distância (fig 2.38).

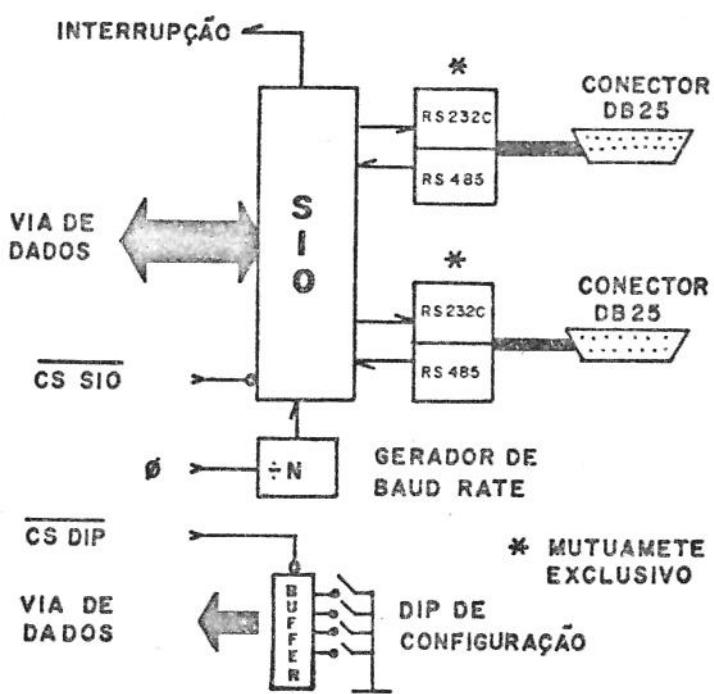


fig 2.38: Diagrama de blocos da interface de comunicação

A escolha das interfaces RS-232C e RS-485 repousa no fato de que a primeira ser largamente utilizada, o que facilita tremendamente a comunicação com qualquer "Host" existente (VAX, IBM-PC, Apple IIe, etc.) e a segunda por permitir alcançar distâncias maiores (ex: 1KM @ 100KBps).

Interface Serial : Sugestões

Para a inclusão desta interface serial no "NEW MONITOR", faz-se necessário primeiramente uma alteração no decodificador de endereços de I/O, já que o mesmo está saturado de endereços cíclicos.

O projeto de "hardware" em si não é complicado, mas o projeto de "software" exige certos cuidados e a seguir, lista-se algumas sugestões de caráter geral:

O pior caso para a transmissão serial é quando tem-se a transmissão do sinal de ECG (240 pontos/s) e parâmetros de batimento cardíaco (a cada 5s). Tem-se ainda que respeitar um protocolo de comunicação que permita :

- Diferenciar dados de comandos e "status";
- Retransmissão de mensagem (ex: 3 tentativas desde que não atrapalhe a digitalização do sinal);
- Protocolo físico: serial assíncrono.

Sugere-se um byte de preâmbulo de mensagem, indicando se o byte a seguir é: dado (ECG ou Parâmetro) ou comando/estado. Logo ter-se-ia, no caso de envio do sinal de ECG e BPM : $2 * (5 * 240 + 1) / 5$ bytes/s o que corresponde a 5,7648 Kbits/s (1 byte de informação requer 12 bits no protocolo assíncrono adotado: 1 start bit, 1 byte de dado, 1 paridade e 2 stop bits). Logo, se a transmissão for feita em 9600 Bps, o sistema teoricamente deve funcionar.

Tarefas Básicas de Comunicação

Sentido: Monitor ---> "Host"

- Envio do batimento cardíaco do paciente ao "Host".
- Envio do ECG de tempo real.
- Envio do BPM & ECG.
- Envio do "buffer" de tendência.
- Envio do "status" do "NEW MONITOR".
- Envio da informação :"alarme disparado".
- Envio de requisição de serviço (ex: tecla remoto).
- Envia identificação do monitor.

Sentido: "Host" ---> Monitor

- Requisita o envio de BPM ou ECG ou ECG & BPM.
- Comando cancela envio de BPM ou ECG ou ECG e BPM.
- Requisita o "status" do monitor.
- Envia "buffer" para a tela.
- Requisita "buffer" de tendência.
- Requisita identificação do monitor.
- Encerra a comunicação.
- Envia dados requisitados via por ex: tecla remoto.

oOo

b-) REPROJETO DO CONTROLADOR DE TELA DIGITAL

O objetivo deste reprojeto é o de tornar a memória de tela acessível diretamente pela CPU. Com isso poderá-se ler a memória de tela, por ex: para enviar um sinal congelado a um registrador digital ou a um "Host". Convém ressaltar que este reprojeto não visa a alteração da filosofia de refreshamento e instalação de dados na memória de tela, já que estas funcionam corretamente, mas sim expandir os recursos do controlador.

Para tal, deve-se implementar no controlador de tela:

- Multiplex nas linhas de endereço da memória de tela;
- Substituição dos "buffers" de entrada por "buffers" bidirecionais;
- Mapear o "PONT" no espaço de I/O da arquitetura (para saber-se o inicio do "buffer");
- Capacidade de apagar e acender o feixe por "software".

c-) Unidade de "Documentação Digital"

Um dos processos mais importantes no manuseio do conhecimento (medico ou não) é o da documentação. Por isso neste item propõe-se a construção de uma Unidade de Documentação de beira de leito que possue a capacidade de servir até quatro monitores (do tipo "NEW MONITOR", mediante uma tecla de cópia) ou a uma central de monitoria de pacientes.

Pela fig 2.39 tem-se uma CPU (por ex: Z80) que possue RAM, EPROM, 2 SIOs (4 canais seriais), etc. e que está acoplada a uma impressora matricial paralela. A tarefa da unidade de documentação consiste em armazenar as informações, enviada serialmente pelos Monitores (ou Central), que são de no máximo 8s (240 Hz ---> 2048 bytes) por canal e "rasterizar-las", à fim de enviá-las sequencialmente à impressora matricial.

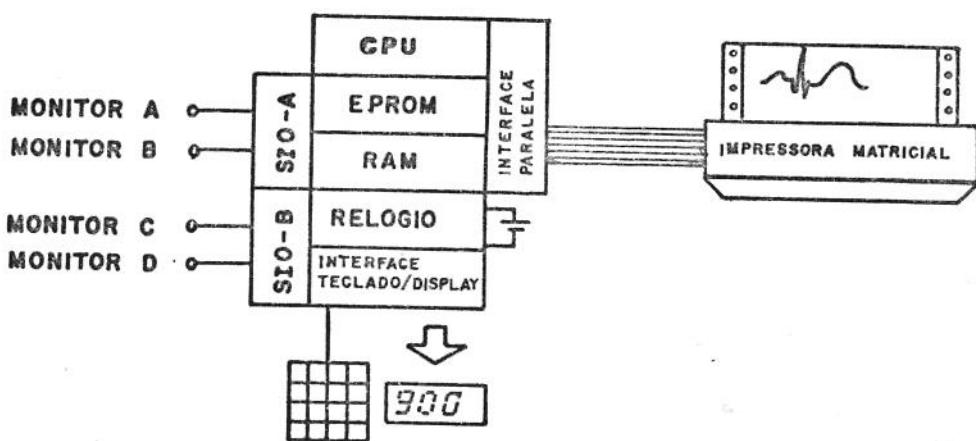


fig 2.39: Diagrama de blocos da unidade de documentação"

Considerações

Se forem implementadas no "NEW MONITOR" as sugestões anteriormente citadas, ter-se-á no mercado nacional, um produto com maior robustez e com as seguintes expansões:

- Recurso de tendência de BPM;
- Comunicação com um "HOST" (ex: IBM-PC ou Central);
- Unidade de "Hardcopy" de baixo custo.

ooo

CAPÍTULO III

EXPANSÃO EM UM SISTEMA

EXPANSÃO LOCAL

EXPANSÃO DO "NEW MONITOR" EM UM SISTEMA

O presente capítulo, discutirá, à nível teórico, alguns aspectos básicos da interligação de quatro "NEW MONITOR" a uma central de monitoria que será baseada em um microcomputador compatível com o IBM-PC (fig 3.1)

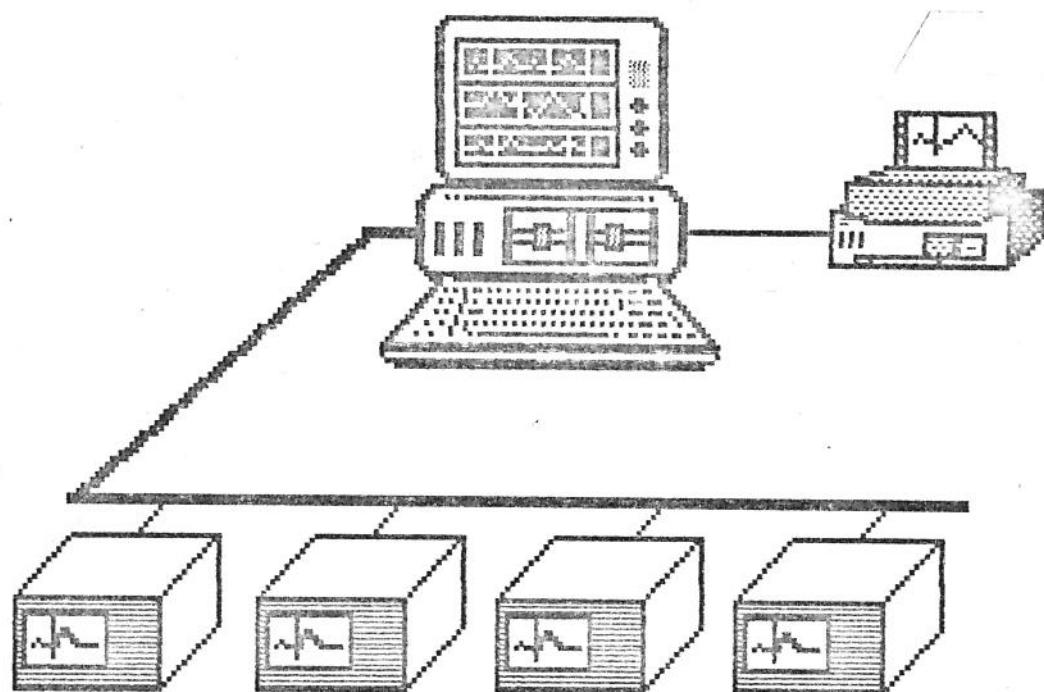


fig 3.1: Sistema de monitoria para quatro leitos

Central de Monitoria

Uma central de monitoria possui a função, básica de concentrar as informações de vários pacientes em uma mesma tela, facilitando assim, o acompanhamento de pacientes internados em UTI.

As tarefas básicas, que uma central de monitoria típica atual pode realizar, são:

- visualização de 4 ou 8 canais de informação (ex: ECG) simultaneamente.
- capacidade de "congelamento" do traçado (manualmente ou disparado por alarme).
- permite registrar em papel o traçado em tempo real ou "congelado" do sinal biológico (ex: para posterior análise da equipe médica).
- mostra de parâmetros biológicos (ex: BPM).
- tendência de parâmetros (ex: BPM X Tempo).
- programação de alarmes dos parâmetros.

000

IMPLEMENTAÇÃO TEORICA DA CENTRAL DE MONITORIA

Padrão Adotado:

Ao analisar-se produtos biomédicos sofisticados, de fabricantes internacionais, nota-se que eles fazem uso de uma alta tecnologia de "hardware e software" - fechada à nível de mercado, mas parcialmente "aberta", à nível de interface de "software", para incentivar o usuário a adaptar suas necessidades aos recursos fornecidos pelos fabricantes. Tal abordagem restringe os profissionais da área da Saúde, criando assim uma dependência tecnológica e um cliente futuro.

Para desestimular-se a política anteriormente comentada, a central de monitoria aqui proposta, tem como principal ponto de apoio o conceito de "padrão". Padrões incentivam trocas de experiências, de "hardware" e "software" entre fabricantes, usuários e pesquisadores. Permitem a construção de: sistemas modulares (complexidade distribuída) de baixo custo de projeto , fabricação , manutenção e vida útil mais longa.

Para realizar-se a central de Monitoria, adotou-se como padrões:

- à nível de "hardware" : barramento do IBM-PC.
- à nível de "software" : chamadas de rotinas de tratamento de periféricos via BIOS (IBM) e chamadas do sistema operacional DOS (Microsoft).

O padrão de "hardware" acima foi adotado pois outros padrões tais como: QBUS (DIGITAL), STD-Bus (PROLOG), MULTIBUS (INTEL), VME, etc. não tem a mesma penetração e o impacto do Bus do PC (para 8 e 16 bits), no mercado profissional brasileiro. Escolheu-se os padrões de "software" acima mencionados, devido a existência de diversos programas para o IBM-PC.

Utilizando-se destes recursos distribuídos e suportados pelo mercado nacional, começou-se a vislumbrar uma outra forma de projeto de sistemas. Ao invés de se construir tudo (verticalmente), pode-se aproveitar o que já existe pronto e com isso dedicar-se apenas à aplicação específica.

Adotou-se a solução de uma pesquisa tecnológica baseada numa implementação OEM (Origin Equipment Manufacturer) suportada sobre um padrão de "H&S" mundial (IBM-PC & Microsof) e acredita-se que, se as "pesquisas tecnológicas" fossem conduzidas sob "padrões" ter-se-ia resultados de pesquisas aplicadas mais rapidamente e uma multiplicação de resultados de "H&S", disponíveis para todas as universidades nacionais (banco de dados de "H&S" de OEM de pesquisa).

Sistema Proposto:

O sistema proposto é constituído de quatro "NEW MONITOR" com interface serial e padrão físico de comunicação RS232C (pequenas distâncias), os quais são ligados a um IBM-PC por meio de uma placa de 4 interfaces seriais. Os monitores enviam ciclicamente ao PC, o sinal de ECG digitalizado (240 Hz) e o batimento cardíaco do paciente (a cada 5 s) a uma velocidade de transmissão de 9600 BPS. O PC, através de suas interfaces seriais, recolhe os dados e os mostra através de uma placa gráfica tipo "raster" modelo "color graphics" (modo de alta resolução : 640X200 pontos).

A seguir, à título de estudo, tem-se a discussão teórica da ligação de um monitor a um PC, bem como alguns resultados de avaliação da "qualidade do traçado".

ANALISE BÁSICA PARA LIGAÇÃO DE UM MONITOR A UM PC

O IBM-PC [18] e [16] é constituído basicamente de uma placa "mãe" que possui uma CPU (8088-PCXT ou 80286-PCAT), memória RAM, memória EPROM (BIOS) e conectores de expansão. No conector de expansão encontram-se placas controladoras de "floppy/winchester", interface serial, interface paralela, controlador de vídeo, etc... A placa gráfica, no nosso caso uma CGA ("color graphics adapter") [19], contém a RAM de vídeo ("dual port memory") que é partilhada pelo controlador de vídeo (6845) e a CPU (em caso de disputa, o controlador da CGA tem prioridade sobre a CPU e, neste caso, a coloca em WAIT).

No caso da ligação de um "NEW MONITOR" serial ligado a um PC, tem-se:

- admitindo-se que o PC fica executando uma rotina de serviço de fundo (cíclica), a instalação do dado (na memória de tela) será disparada pela chegada do dado na serial (via INT de "hardware").

- o PC irá receber, da serial, uma interrupção a cada:

$5/(2 * (5 * 240 \text{ pontos/s} + 1)) = 2,08 \text{ ms}$, o que corresponde ao envio do dado de ECG e BPM formatados, logo tem-se cerca de 2 ms para a instalação do dado, do parâmetro e retorno à rotina de fundo já que não é necessário nenhuma tarefa de refreshamento de tela (feita pela própria CGA).

Acredita-se, que seja perfeitamente possível realizar as tarefas anteriormente mencionadas sem grande prejuízo de performance da tarefa de fundo, no tempo de 2,08 ms

Um outro ponto bastante questionável é o da "qualidade do traçado" mostrado na tela do PC (com uma placa gráfica CGA). Para se analizar o fato, foi escrito um programa exemplo em BASIC (apêndice 2: MECG.BAS) que mostra um ECG na tela de um PC (fig 3.2, 3.3, 3.4, 3.5). Pode-se constatar que a resolução não é a ideal, para o diagnóstico médico, mas pode ser utilizada para monitorizar-se o ritmo cardíaco e arritmias numa UTI.

Após esta experiência escreveu-se em BASIC um outro programa teste, que simula a Tela de uma Central de Monitoria de quatro canais (apêndice 2: Central.bas) e os resultados podem ser vistos nas fig 3.6, 3.7. Convém ressaltar que existe um aumento da figura, quando do "hardcopy" na impressora.

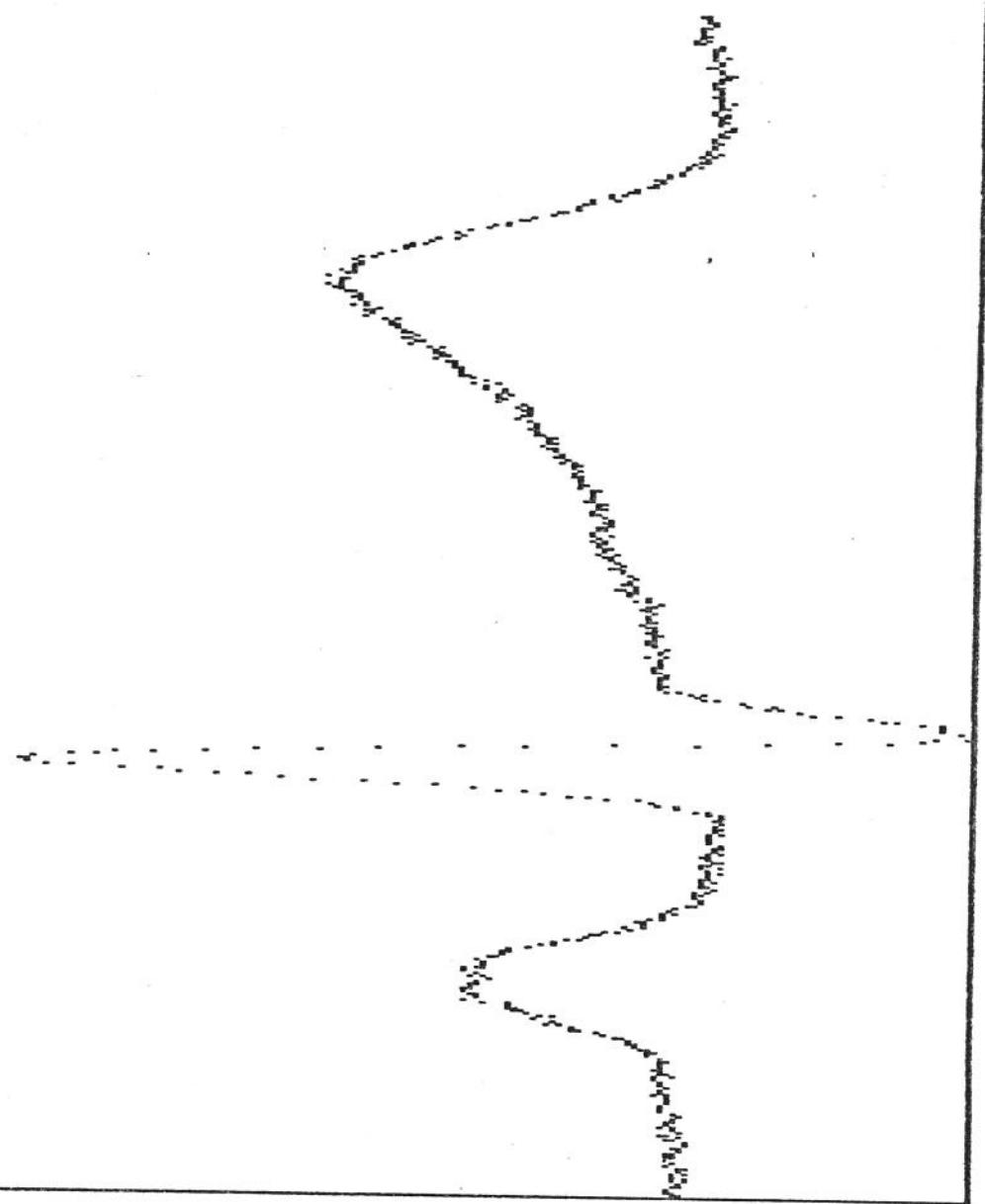


fig 3.2: ECG em (1023,511) numa CGA (640,200).

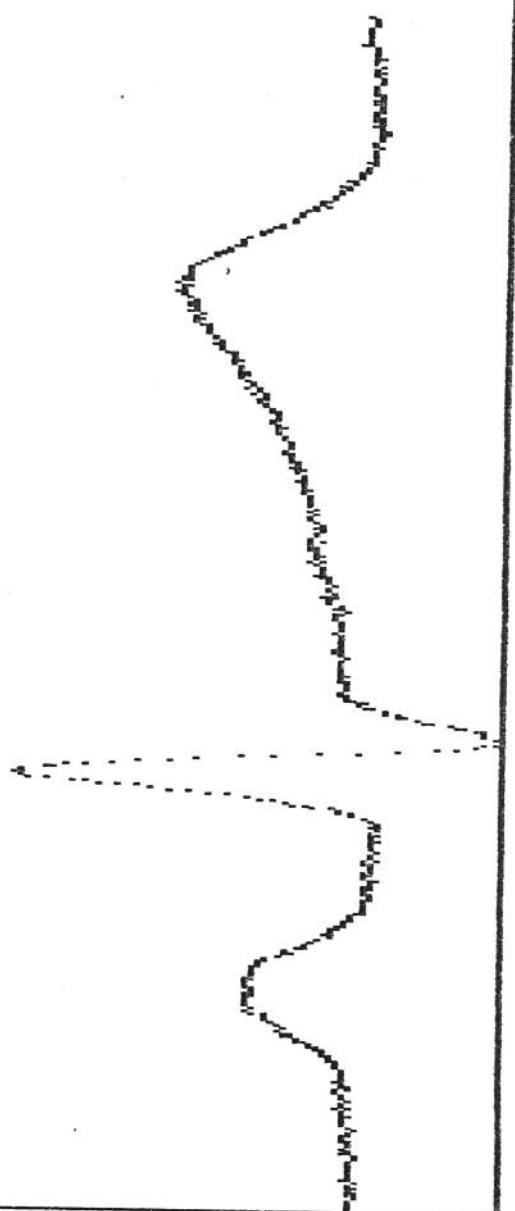


fig 3.3: ECG (1023,1023) numa CGA (640,200).

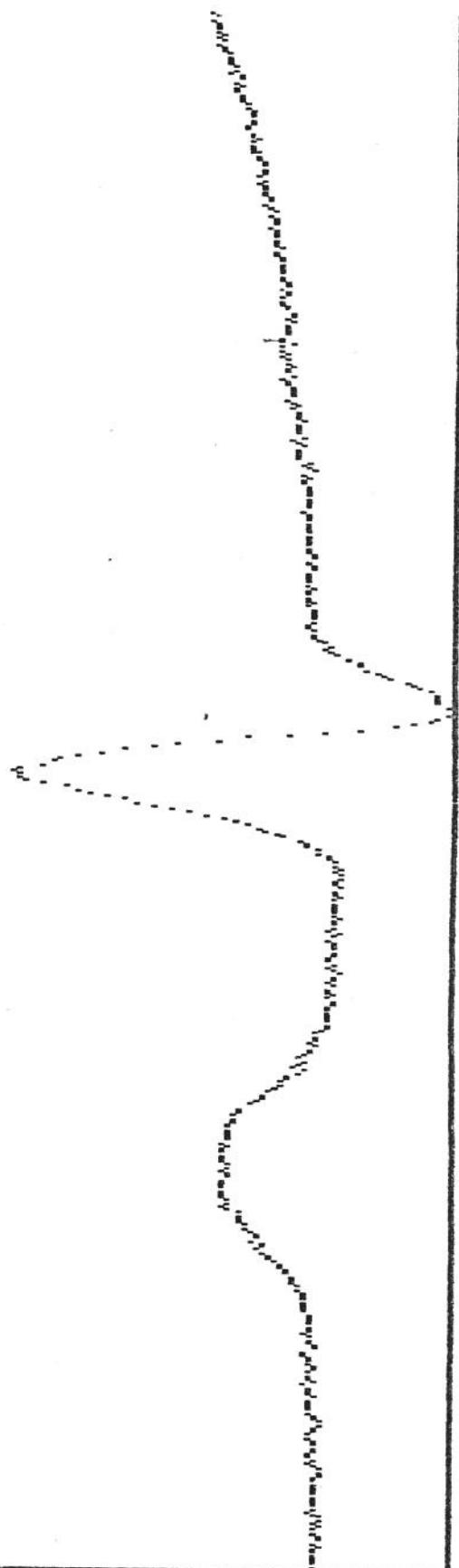


fig 3.4: ECG (512,1024) numa CGA (640,200)

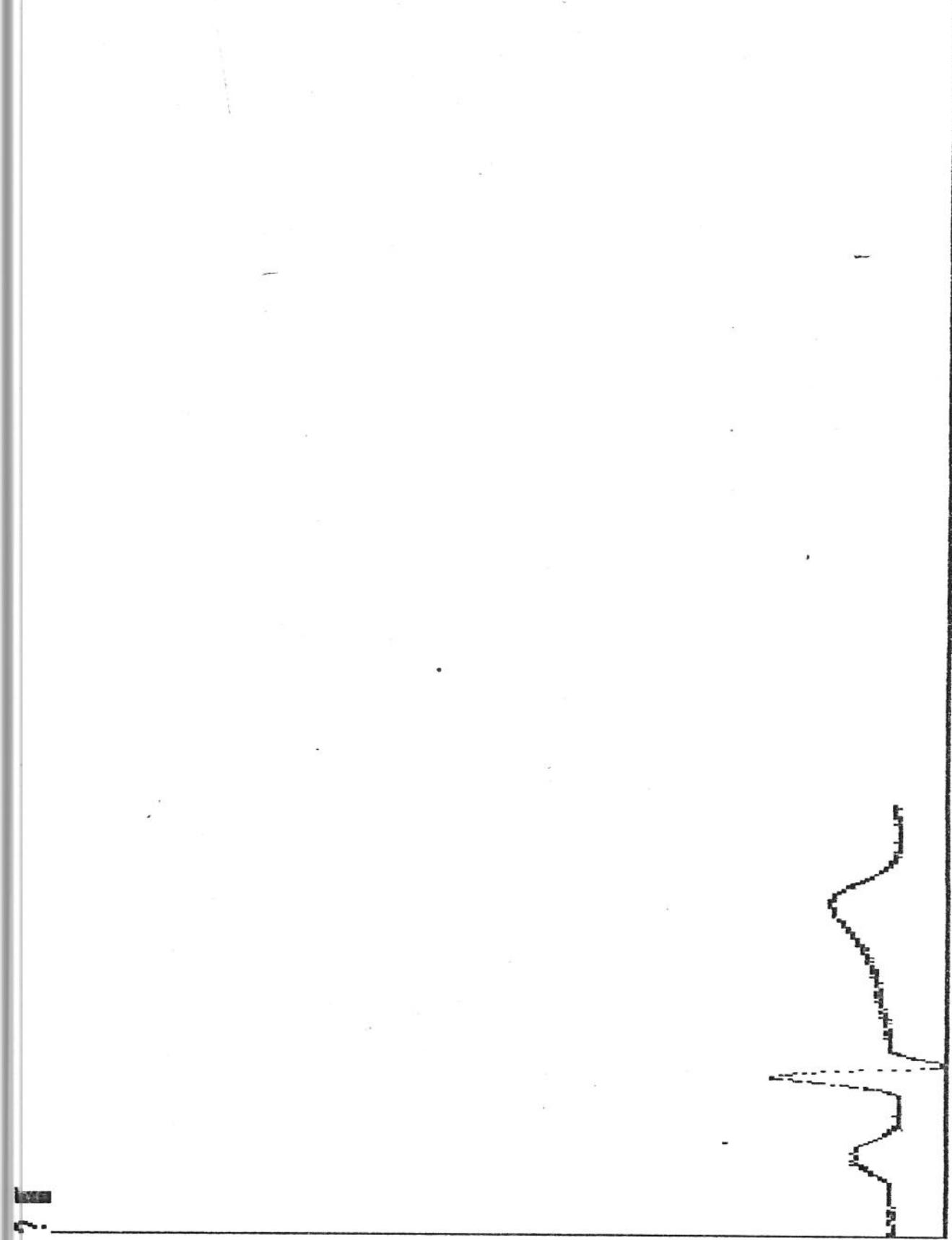


fig 3.5: ECG (2048,2048) numa CGA (640,200)

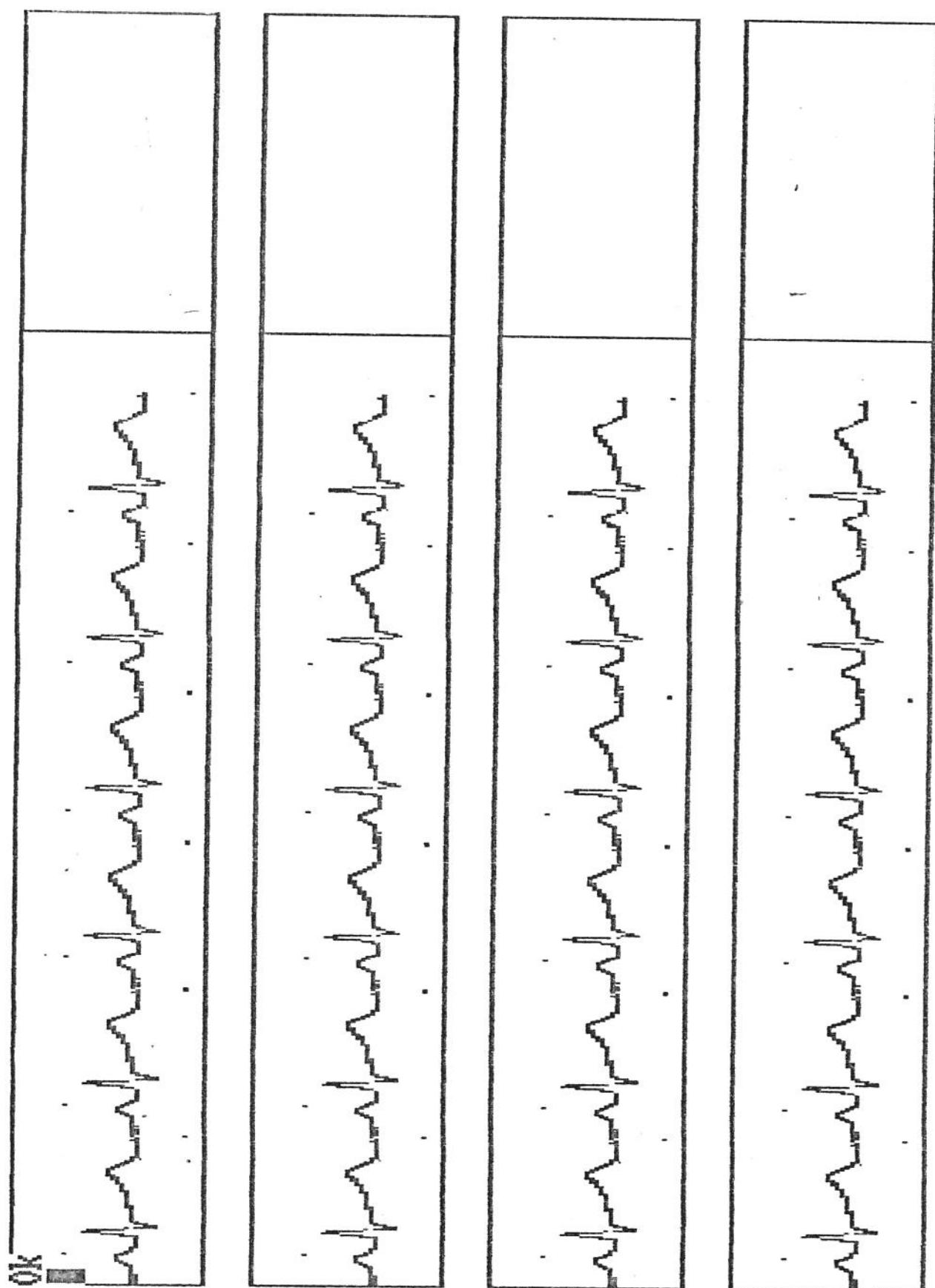


fig 3.6: Simulação da tela de uma central (CGA) - ganho 1.

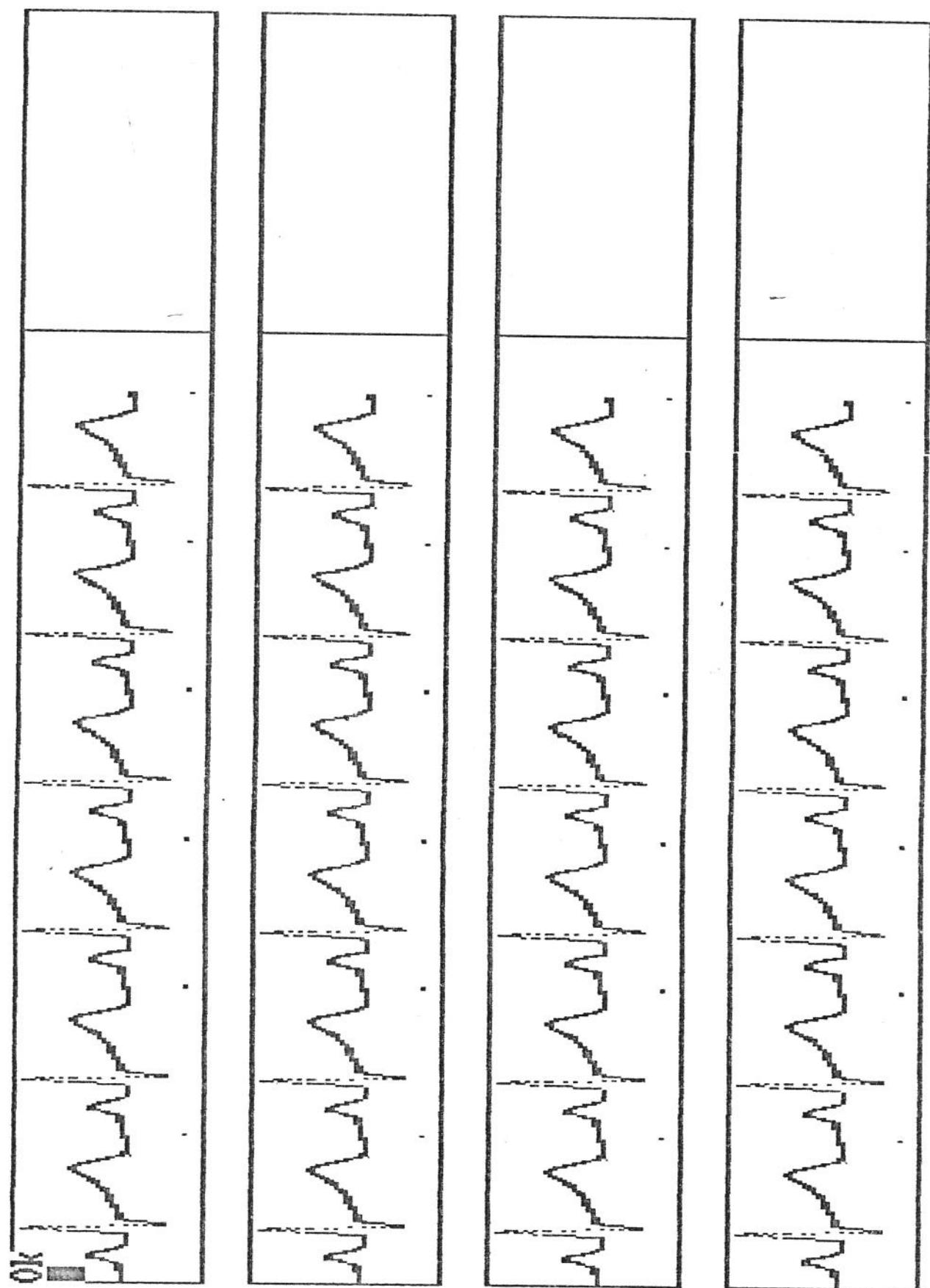


fig 3.7: Simulação da tela de uma central (CGA) - ganho 2.

Sugestões para a implementação da central de 4 canais

A fim de se resolver o problema da mostra dos sinais biológicos, sugere-se:

1-) Solução de "software": congelar a metade do traçado em questão e utilizando-se de pacotes gráficos, rodando no módulo de fundo, por ex: abrir uma "window", Dar um "zoom", utilizando-se das setas do cursor - correr a "window" pelo "buffer", etc. Vale a pena mencionar que a informação é perfeita quanto à aquisição; o que não é adequado é a resolução da tela (640X200 ---> 3,2 pontos/mm X 1,5 pontos/mm , o ideal seria 4 pontos/mm), quanto à mostra da informação.

2-) Solução de "hardware":

a-) Utilizar-se de uma placa EGA (enhaced graphics adapter), ao invés de uma CGA. A placa EGA possibilita uma resolução de 640X350 pontos o que pode melhorar a resolução vertical do ECG.

b-) Utilizar-se de uma placa CGA, de um fabricante nacional, cuja capacidade gráfica foi extendida para 640X400 pontos (apresenta alguma cintilação).

c-) Utilizar-se do controlador de tela e monitor de vídeo do "NEW MONITOR" para se obter qualidade de diagnóstico. Para isso, deve-se adaptar a placa controladora de tela ao "bus" do PC. Com isso, bastaria apertar uma tecla para transferir a informação para o módulo de tela e ter-se-ia então um ECG com qualidade de diagnóstico e ao mesmo tempo, na tela do PC, os ECGs e informações dos pacientes.

d-) Projeto de um monitor de vídeo tipo raster vertical e a integração de 4 placas de controle de tela em uma única, capaz de interfechar com o "bus" do PC (fig 3.8). Com isso, teria-se uma central com dois monitores de vídeo, um contendo informações alfanuméricas e Gráficas (ex: CGA) e outro com sinais biomédicos (qualidade de diagnóstico).

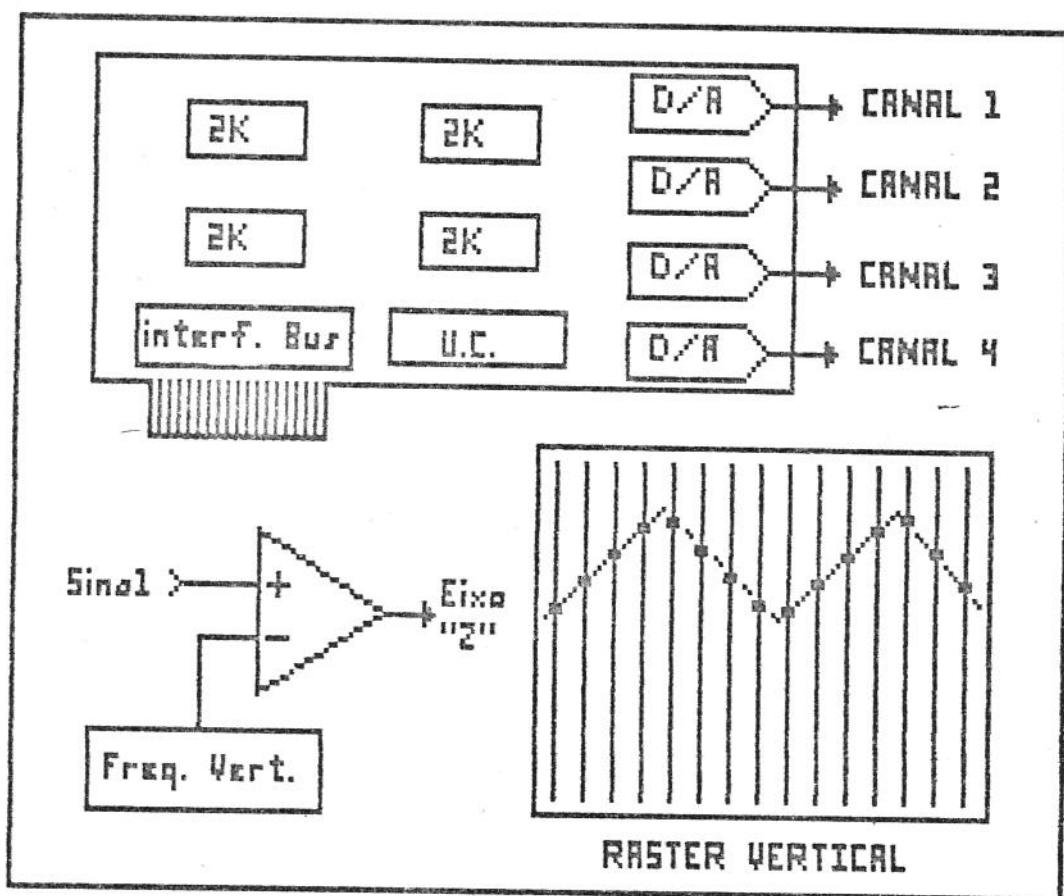


fig 3.8: Placa de Tela de 4 canais.

O Item "d", traz uma nova forma de visualização de sinais [20], o que permite a construção de uma tela biomédica livre de cintilação, já que não alternamos ou chaveamos os canais. Com o uso desta técnica pode-se mostrar "n" canais, livres de cintilação. A técnica consiste em mapearmos (fig 3.8) os sinais em cima do rastreio vertical, mediante comparadores analógicos e quando uma destas comparações for verdadeira, acender o feixe do Tubo de Raios Catódicos e com isso obtem-se os sinais na tela. Uma outra vantagem deste método, que se utiliza de tecnologia "RASTER", é o de se poder construir um terminal de vídeo gráfico. Com isso tem-se um terminal biomédico capaz de mostrar gráficos (ex: compatível com CGA ou EGA), sinais biológicos simultaneamente e com qualidade de diagnóstico médico.

Convém ressaltar que os itens c e d constituem-se da adaptação e evolução do controlador de tela do "New Monitor" para um "bus" PC. Num "bus" PC, estas placas poderão ser utilizadas por outros pesquisadores da área de Bioengenharia e Controle de Processos (mostra de sinais de processos em um PC), facilitando assim o desenvolvimento de pesquisas e produtos nas mencionadas áreas.

oOo

EXPANSÃO EM UM S.S.P.

SISTEMA DE SUPERVISÃO DE PACIENTES

FILOSOFIA

O Sistema de Supervisão de Pacientes (SSP), aqui proposto é fruto de estudos de vários sistemas de monitorização nacionais e importados, bem como do convívio direto com os problemas de monitorização de Pacientes em UTIs em pós-operatório do I.D.P.C.

Tendo em vista a moderna instrumentação médica, adotou-se uma filosofia modular (flexível) e digital, o que incentiva o uso de ferramentas computacionais e recursos oferecidos pelos campos de processamento de sinais e automação de processos industriais.

Na definição da filosofia de supervisão de pacientes, adotou-se como ponto de partida, que: "pode-se considerar um paciente como um processo biológico" em desenvolvimento", processo este que possui pontos de equilíbrio, os quais são manifestados externamente de diversas formas, dentre elas algumas já mensuráveis. Pode-se considerar um corpo humano saudável como um processo biológico em equilíbrio e face a isso, pode-se tecer um paralelo com um paciente por exemplo, durante o pós-operatório, que seria um "processo biológico" evoluindo para sua condição de equilíbrio, (por ex: realimentado por drogas).

Até hoje, o elo de realimentação tem sido manual e este procedimento pode ser automatizado, utilizando-se por ex:

- Bombas infusoras automatizadas de alta confiabilidade;
- Respiradores automatizados e programáveis remotamente;
- Marca-passos com interface programável.

Com a abordagem acima citada, ter-se-á a liberação do corpo de enfermagem das tarefas rotineiras e repetitivas . Como benefícios, desta medida, tem-se:

- Aumento da qualidade do tratamento;
- A enfermeira(o) poderá cuidar "efetivamente" dos pacientes;
- Aumento da eficiência hospitalar.

Considerando a abordagem de sistema de controle de malha fechada, tem-se:

- Módulos sensores;
- Módulos controladores;
- Módulos atuadores.

Os módulos "sensores" são os responsáveis pela aquisição das informações. Como exemplo, pode-se citar: módulo de ECG, módulo respiratório, módulo de débito cardíaco, módulo de pressão invasiva, módulo de pressão não invasiva, módulo de temperatura, etc.

Os módulos "controladores" são os responsáveis pelo controle do processo através de programas e sistemas de cuidados intensivos baseados em técnicas de Inteligência Artificial (LISP, PROLOG), onde estão refletidos as técnicas de tratamento da equipe médica. Fisicamente estes módulos podem ser implementados por microcomputadores (IBM-PCAT) ou computadores.

Finalmente, tem-se os módulos atuadores, que são controlados pela equipe médica e/ou automaticamente e que irão agir diretamente sobre o paciente. Como exemplo, tem-se:

- Marca passos controláveis;
- Respiradores;
- Bombas de infusão de drogas.

Convém ressaltar que este estudo, não tem a pretensão de substituir qualquer profissional de Saúde e sim de fornecer ferramentas para melhorar a qualidade do serviço médico prestado ao paciente, como um todo.

Prosseguindo com a analogia de controle de processos pode-se utilizar as mesmas ferramentas da automação industrial. As ferramentas referidas são o uso de microprocessadores, a fim de supervisionar, retirar parâmetros dos sinais, bem como controlar o processo (sistemas operacionais de tempo real, algoritmos de controle, estratégias de controle, etc).

Adotar-se-á um sistema de multiprocessamento numa relação hierárquica já que um hospital possui níveis de informação distribuída, já que à medida que se sobe do paciente ao médico as informações vão de sinais (m_s) à parâmetros (s) e à eficácia do tratamento (dias, semanas).

Em termos gerais, tem-se o seguinte quadro:

Um paciente evoluindo para a recuperação, sendo o mesmo re alimentado automaticamente (ex: drogas) e à beira do leito encontra-se um monitor de cabeceira inteligente, um controlador e módulos atuadores.

O monitor colhe os sinais vitais do paciente através de transdutores e módulos análogicos, e os envia ao sistema digital. O sistema digital realiza as funções de digitalização do sinal, filtragem digital, extração de parâmetros do sinal (ex: BPM), etc. Todos estes parâmetros são então depositados em uma área de memória comum a fim de que outros "processos" locais, ou remotos, possam utilizá-los.

O controlador, possui a função de mediante a "norma" de controle manter os sinais e parâmetros vitais em níveis de equilíbrio programados pelo médico e em caso de falha chamar a equipe médica para tomar uma decisão ou se autorizado, previamente, executar a manobra corretiva. A nível de implementação, este nó de processamento acessa a memória comum, obtendo assim seus parâmetros, e mediante o programa de controle envia aos módulos atuadores suas diretrizes.

Os módulos atuadores recebem diretrizes do controlador, executam as instruções e a sua inteligência local permite a verificação da consistência da ordem (ex: possui limites máximos de administração de determinada droga) e em caso de contradição das informações, notifica a equipe e o sistema de controle.

Prosseguindo com a exposição da filosofia do SSP, tem-se um outro ponto bastante importante : o da expansão dos recursos computacionais do sistema, por ex: tem-se um monitor de ECG, que necessita de análise de arritmias. Neste caso, tem-se dois caminhos: o primeiro seria a instalação de um processador auxiliar de análise de arritmias no monitor. Mas isso traria um problema: E se outros monitores necessitassem do recurso ? Por isso optou-se pelo segundo caminho: A expansão lógica dos recursos. Para tal, pensou-se em um gerente de recursos que possibilitará a extensão lógica (redes de computadores e filosofia de multiprocessamento de "resource sharing" [21])

de qualquer monitor, fornecendo o recurso necessário à distância. Utilizando-se o conceito de gerente de recursos tem-se o conceito de análise remota, isto é: o monitor envia as informações pela rede de comunicação e estas são analisadas pelo recurso requisitado e os resultados do processo são enviados de volta ao Monitor.

Do ponto de vista de "filosofia de sistema", tem-se:

Um monitor inteligente de beira de leito (SBL = Sistema de Beira de Leito) adquirindo e processando paralelamente vários sinais biológicos, os quais depois de processados digitalmente (filtragem dos sinais, extração de parâmetros, verificação de alarmes do tipo "high/low",etc.) têm seus resultados encaminhados a uma memória comum. Esta memória comum é utilizada pelos "n" processadores locais (configuração Multi-Micro [21]), sendo que um destes processadores (placa de rede) se comunica com a central de monitoria e esta com o gerente de recursos e comunicação" (GRC). O GRC é responsável pela gerência dos recursos globais e alocação dos mesmos (ex: módulos de documentação, impressora, unidades de disco rígido, unidades de discos flexíveis, processadores de cálculo , processadores de arritmias, etc.) e do tráfego das mensagens entre as centrais de monitoria.

Um dos módulos mais importantes deste sistema é o módulo de diálogo, que permite a comunicação Homem-Maquina (H-M). A comunicação H-M neste caso é responsável pela visualização dos sinais, parâmetros do paciente, gráficos ("trends"), cálculos médicos e deve também permitir o acesso a banco de dados e outros tipos de serviços. Para a implementação deste módulo, deve-se considerar que :

- o módulo de diálogo deve incentivar a comunicação H-M. Para tanto deve fazer uso de ferramentas gráficas, que facilitem o diálogo com o operador, tais como: janelas, menus, telas virtuais, "zoom" de tendências, etc.
- o módulo de diálogo é o principal meio de que dispõe o usuário para se comunicar com o processo biomédico". O módulo de diálogo deve ser implementado não apenas como um terminal alfanumérico, semigráfico ou raster "horizontal" e sim como um terminal que possua todas as qualidades anteriores e mais uma (a principal): a capacidade de mostrar vários sinais biológicos com qualidade de diagnóstico e de forma contínua.

Neste item "filosofia" mostrou-se de maneira geral o que é o sistema proposto. O sistema proposto é uma extensão dos sistemas de quarta geração (filosofia de multiprocessamento, redes de computadores) hoje existentes no mercado internacional. O SSP aqui proposto, constitui-se de um esboço da quinta geração dos sistemas de monitoria, que irão fundir as técnicas e conhecimentos adquiridos na quarta geração com conceitos de sistemas de controle e inteligência artificial.

000

ARQUITETURA DO SSP

A arquitetura do SSP [22] e [23] pode ser vista na fig 3.9 e ela é composta de 3 níveis:

- Nível TERAPIA;
- Nível UTI;
- Nível GRC.

O SSP se comunica com o Nível Hospital, através de uma ligação serial GRC-computador central, isto permite ao SSP o acesso ao banco de dados hospitalar, que além de outras informações contém:

- Histórico clínico do paciente;
- Ficha clínica do paciente;
- Resultados do laboratório clínico;
- Diagnósticos médicos;
- Evolução do quadro clínico do paciente;
- Custo do tratamento do paciente;
- Serviços e materiais utilizados pelo paciente;
- Etc.

Todas estas informações podem ser acessadas pelo SSP com o intuito de auxiliar o médico nas suas decisões e tarefas de terapia.

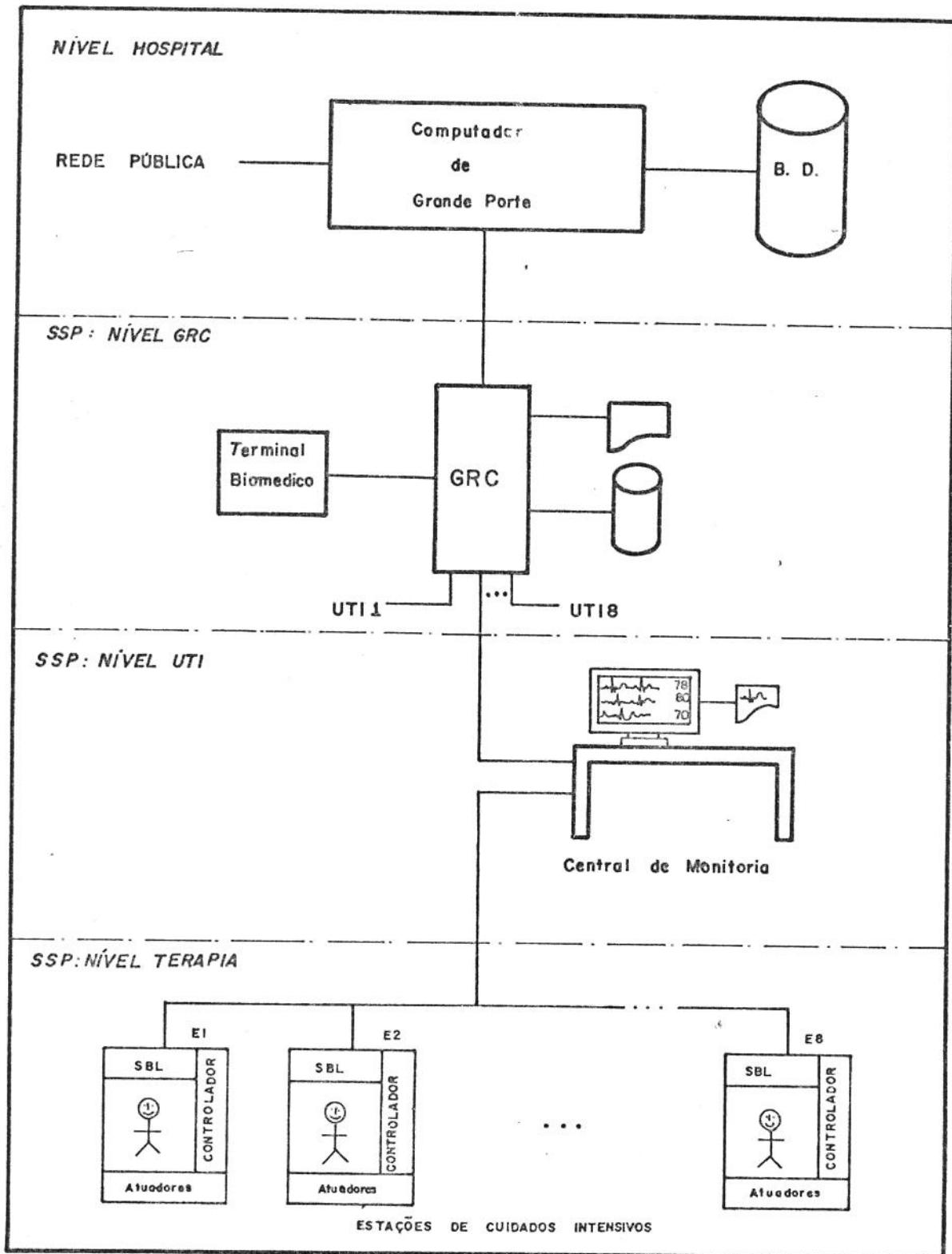


fig 3.9: Arquitetura do SSP

Ainda no Nível Hospital, tem-se um "horizonte" de atualização de dados típico de dias, semanas, meses e anos. Estas informações são geralmente utilizadas, pelo corpo médico, para verificar a eficácia dos tratamentos ministrados aos pacientes e também servem como fonte de informações clínicas para estudos e pesquisas que visam melhorar, aperfeiçoar e indentificar novos métodos, técnicas e procedimentos médicos de terapeutica.

oOo

A seguir analisar-se-á cada um dos níveis do SSP, do ponto de vista da arquitetura.

Nível Terapia: Enfase ---> Tratamento do paciente.

Neste nível tem-se um "horizonte" de atualização de:

- Mili-segundos para os sinais vitais;
- Segundos para parâmetros;
- Minutos para dados de tendência;
- Respostas em tempo real.

As tarefas principais, realizadas neste nível são:

- Monitorização do paciente : o SBL adquire, trata e envia para o módulo de diálogo do SBL e também para a central (através da placa de rede local), todos os sinais vitais obtidos (desde que selecionados) e/ou requisitados.

- Aquisição de parâmetros : o SBL extrai os parâmetros dos sinais biológicos (ex: ECG ---> BPM) e os envia para o módulo de diálogo (SBL) e também para a central (nível UTI) .

- Auxílio à terapêutica: através da estação de cuidados intensivos, o médico, pode prescrever métodos terapêuticos automatizados a fim de evoluir , manter e estabilizar o paciente. Na estação, tem-se basicamente 4 modos de operação:

- Modo Manual: o sistema não interfere no tratamento. Todo o tratamento é conduzido manualmente.

- Modo Automático: o sistema, através de comando do usuário (linguagem de diálogo e programação) ajusta automaticamente : taxas de infusão, parâmetros de respiradores , etc. e também vigia condições de alarme e gera automaticamente relatórios de acompanhamento do tratamento.

- Modo Apoio: o sistema, através da análise dos dados do SBL, propõe estratégias de tratamento, realiza simulações ou informa condições críticas do paciente.

- Modo Controle : neste modo o controlador toma conta do processo terapêutico. Existem dois níveis de controle : parcial e total. No Nível Parcial a estratégia de controle é a nível de parâmetro ex: manter a frequência cardíaca dentro destes limites (o médico informa ao sistema que métodos, drogas e quantidades são permitidas). Já no Nível Total o sistema pode modificar as diretrizes de parâmetro de acordo com o "lema" (topo da árvore de controle) requisitado, ex: mantenha o débito cardíaco (DC = frequência cardíaca * volume sistólico). Estando o sistema no nível total, o mesmo acessa sua base de conhecimento (casos anteriores) para tomar decisões e/ou pede auxílio ao médico.

Considerando-se a abordagem de auxílio à terapêutica do paciente, tem-se que a base de dados de conhecimento e a padronização de terapêuticas contribuirá em muito para um melhor entendimento do corpo humano, permitindo que novas técnicas e métodos (invasivos e não invasivos) de tratamento surjam.

000

Nível UTI: Enfase --> "Evolução do paciente"

Neste nível é feito o acompanhamento do paciente, com relação a eficácia do tratamento. Pela análise de curvas de tendência, análise de parâmetros primários (vindos do SBL) ou calculados (vindos do GRC), análise de arritmias,etc., os médicos podem analisar como o binômio "paciente x terapia" evolui no tempo . Geralmente tem-se as seguintes tarefas:

- Análise da evolução do paciente;
- Tarefas típicas de monitorização de pacientes;
- Análise de curvas de tendência de parâmetros;
- Documentação médica.

Do ponto de vista do "horizonte" da informação, neste nível, os intervalos são de minutos a horas, para os gráficos de tendência e mili-segundos para sinais vitais.

000

Nível GRC : Enfase ---> Fornecer recursos computacionais e informações à UTIs.

Este módulo abriga as seguintes responsabilidades:

- 1-) Fornecer informações do paciente advindas do Nível Hospital (ex: resultados de exames de laboratório);
- 2-) Arquivar análises, curvas de tendência e resultados no "horizonte" de horas a dias;
- 3-) Fornecer e manter a documentação "on-line" da UTIs (ex: realizar automaticamente balanço de fluidos do paciente);
- 4-) Calcular parâmetros secundários (ex: cálculos hemodinâmicos, mecânica respiratória, mecânica renal, etc.);
- 5-) Fornecer "helps on-line" de procedimentos e técnicas médicas (ex: mecanismos de ação de drogas, como calibrar um transdutor de pressão, etc.);
- 6-) Armazenar curvas de tendência de "horizontes" de horas a dias;
- 7-) Comunicação de mensagens, Ex: Uma central na UTI 1 necessita examinar os sinais vitais de um paciente da UTI 2;

8-) Processamento de arritmias cardíacas;

9-) Processamento de parâmetros, Ex: obtenção da curva de tendência do segmento "ST" do ECG de determinado paciente;

10-) Tarefas de "diagnóstico" e estatística de falha do sistema SSP.

oOo

IMPLEMENTAÇÃO DO SSP

Neste item, abordar-se-á aspectos da implementação, à nível teórico, do SSP. Imagine-se um Sistema de Supervisão de Paciente com a seguinte configuração máxima:

- 8 Unidades de Terapias Intensivas;
- 8 Pacientes por Unidade de Terapia Intensiva, a nível de SBL;
- 8 Sinais por SBL com uma freq. de amostragem de 240 Hz;
- 8 Parâmetros por sinal biológico (a cada 5s).

Assim, tem-se por SSP:

- 64 Pacientes.
- 512 Sinais vitais @ 240 Hz.
- 1024 parâmetros a cada 5s.

Para a implementação de um sistema deste porte, deve-se separar a "arquitetura" da "implementação" do SSP, para facilitar a implementação e aumentar a vida útil do sistema. A arquitetura é um conceito ligado ao modelo teórico do sistema, ao passo que a implementação está ligada a tecnologia presente e que está em constante desenvolvimento. Como exemplo, pode-se citar o caso do minicomputador PDP-11 da DEC.

Este minicomputador nasceu de um programa simulador de arquiteturas (ISP - Instruction Set Processor) por volta de 1970 (a 17 anos atrás), mas ainda hoje encontra-se esta máquina à venda no mercado mundial (ex: PDP-11/44), com todos os recursos e avanços da tecnologia atual. A DEC conseguiu que seu produto

"resistisse ao tempo", separando o conceito de arquitetura (neste caso modelo de programação) da implementação de "hardware" do sistema e para ligar os dois eventos a DEC padronizou uma interface padrão de "hardware", o "UNIBUS", o que garantiu a evolução do seu produto. Utilizando-se de um padrão, divulgando-o e dando suporte ao mercado (técnico e educacional) a DEC conseguiu que os próprios usuários resolvessem seus problemas a partir de um núcleo de recursos de H&S (PDP-11).

Na implementação do SSP, também adotou-se um padrão de "hardware" e "software". Durante a escolha dos padrões, levou-se em conta as necessidades do SSP, o suporte e o uso destes padrões no mercado nacional e mundial optando-se assim pelo "BUS do PCXT" da IBM, à nível de "hardware"; e à nível de "software", as chamadas de BIOS (IBM) e o DOS (MICROSOFT).

O "BUS XT" [18] suporta um espaço de endereçamento de memória de 1 Mbyte e apenas 1 processador. No caso do SSP expandiu-se os sinais de controle do "BUS" (conector auxiliar) para que o mesmo suporte multiprocessamento no SBL E GRC.

A nível de "Software" tem-se a disposição para máquinas 80XXX (8086, 8088, 80186, 80286, 80386) inúmeras ferramentas de desenvolvimento de "software" desde montadores a linguagens de inteligência artificial .

A seguir analisa-se-a, em detalhes, a implementação do SSP.

Nível Terapia

Neste nível analisa-se a implementação do sistema de beira de leito (SBL), o sistema controlador e os sistemas atuadores.

A implementação respeita a figura 3.10. Nesta figura pode-se ver que o SBL é uma arquitetura Multi-Micro que gravita em torno de um "BUS PC" expandido e que permite compartilhar o uso dos recursos comum entre os vários processadores. O suporte de multiprocessamento é realizado através de um árbitro do "bus" que gerencia e libera o uso do "BUS PC" para que os processadores por exemplo, se comuniquem entre si, utilizando-se da memória comum.

O controlador do plano vital é um "PCAT" que está configurado para controlar o processo (ex: emulando uma máquina LISP). O controlador se comunica com o SBL, através de um "link" serial entre o PC e o processador de comunicação (RS232 ou drive RS485) recebendo do mesmo as informações do processo vital.

O controlador, após processar as informações advindas do SBL, envia as ações corretivas, serialmente, para os módulos atuadores intervirem no "processo biomédico". Os módulos atuadores, do ponto de vista eletrônico, são os equipamentos convencionais de terapêutica, reprojetados para serem controlados por um microprocessador (ou microcontrolador) e com capacidade de comunicação serial (RS232C ou drive RS485).

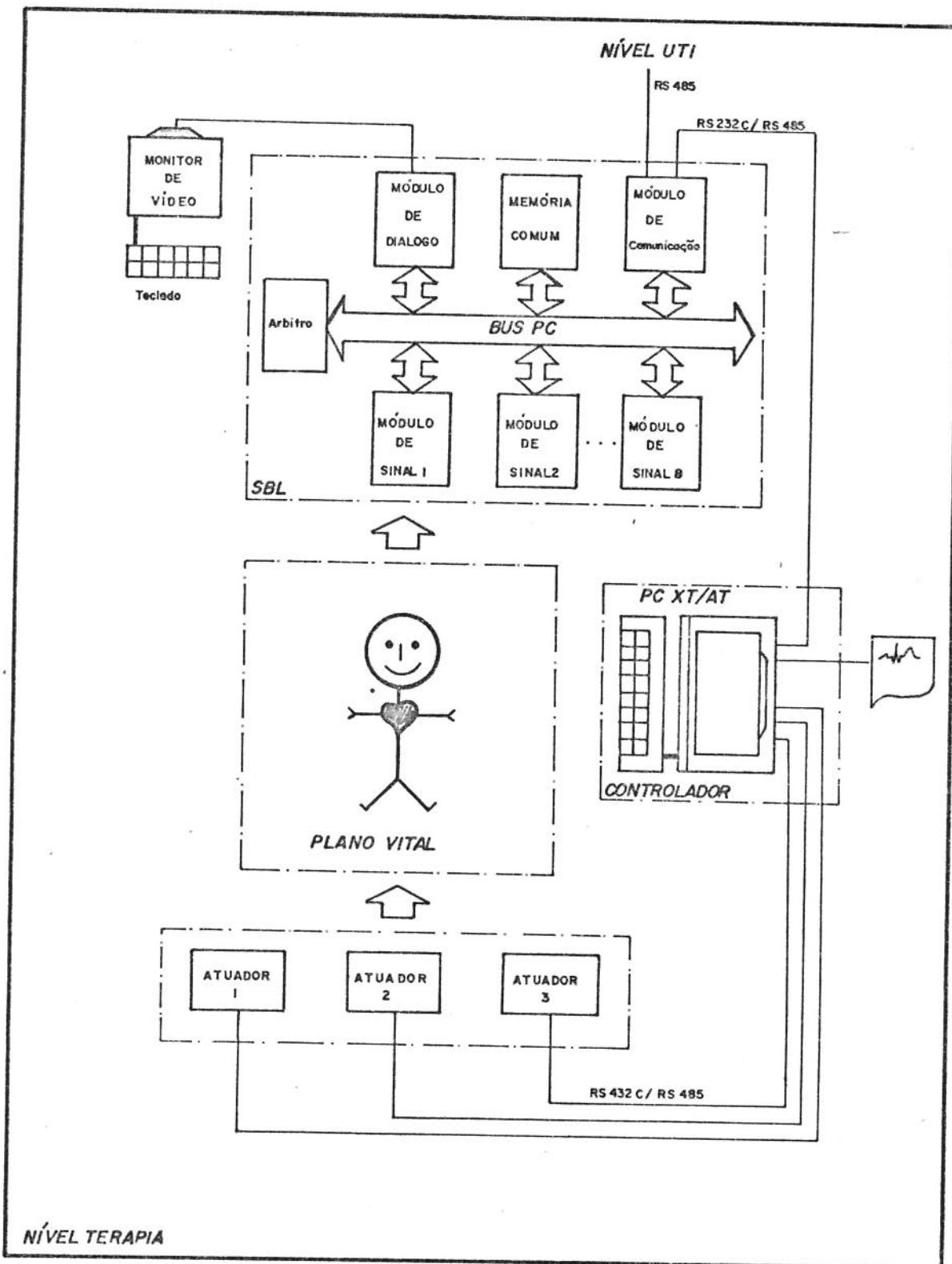


fig 3.10: Implementação do Nível Terapia

Módulo SBL

O módulo SBL (fig anterior) é constituído de um "rack" que contém : fonte de alimentação, estrutura mecânica capaz de abrigar até 8 módulos removíveis e os seguintes módulos:

- Módulo de Sinal: responsável pelo processamento de sinais e obtenção dos parâmetros do sinal biológico.
- Módulo de Memória: permite a implementação da comunicação entre processos com o uso de variáveis globais e uma estrutura de quadro de aviso.
- Módulo de Comunicação: permite o acesso remoto, via central de monitoria e/ou controlador, aos recursos de "Hardware" e "Software" (H&S) do SBL.
- Módulo de Dialogo: gerencia a comunicação H-M do SBL, permite também o controle dos módulos de sinal, a requisição de informações locais e remotas e a visualização dos sinais vitais (máximo de 8 sinais simultaneos).
- Árbitro do "BUS": circuito responsável pela gerência do "BUS-PC".

A seguir descrever-se-á técnicas e sugestões para a implementação dos módulos principais.

Módulo de Sinal

Os módulos de sinais são os responsáveis pela obtenção dos sinais vitais e parâmetros do paciente. Os módulos de sinal (fig 3.11) são constituídos de duas seções:

A seção analógica é responsável pela: conexão física com o paciente, transdução da grandeza biológica, filtragem analógica, isolacão elétrica do paciente e a transmissão do sinal analógico para a parte digital (não isolada).

A seção digital recupera o sinal biológico da parte isolada, digitaliza-o e através de algoritmos: limpa-o, extraí parâmetros, etc. e o envia diretamente para o módulo de diálogo e à área comum de dados (memória comum).

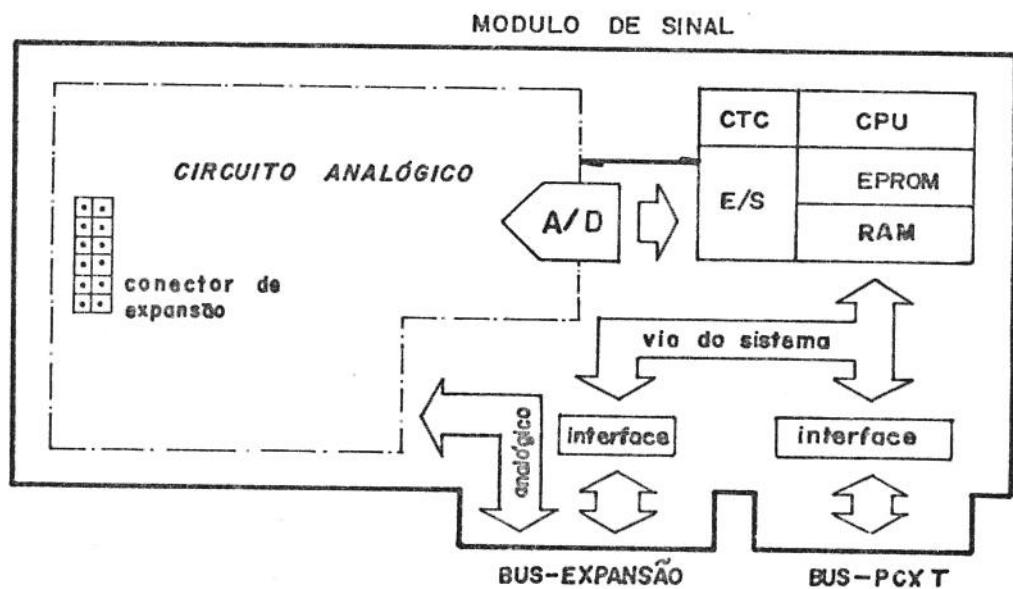


fig 3.11: Módulo de sinal

A implementação dos vários módulos de sinal, tais como:

- Módulo de ECG,
- Módulo de ECG-Respiração,
- Módulo de Pressão Invasiva,
- Módulo de Pressão Não Invasiva,
- Módulo de Débito Cardíaco,
- Módulo de PO₂ e PCO₂,
- Módulo de Temperatura,

são praticamente iguais, do ponto de vista do "hardware" digital, variando apenas: no método de transdução da grandeza , faixa de filtragem dos sinais e algoritmos de processamento.

Do ponto de vista da expansão do sistema: o módulo de sinal do SBL é uma evolução natural do módulo de micro do "NEW MONITOR", para o ambiente de multiprocessamento e processamento de sinais.

000

Módulo de Comunicação

O princípio de funcionamento do módulo de comunicação respeita a seguinte sequência de eventos:

- A placa de comunicação pede o uso do "BUS-PC";
- Acessa as informações da memória comum (quadro de aviso);
- Libera o "BUS-PC";
- Envia as informações serialmente para a central de monitoria e/ou controlador (plano de terapia).

O módulo de comunicação (fig 3.12) é constituido de uma arquitetura baseada por exemplo na família Z80, a qual suporta um poderoso controlador de comunicação serial (SIO) que possui 2 canais independentes de comunicação e permite taxas de transmissão de dados de até 800 Kbits/s (@ 4MHz). O módulo ainda possui 2 interfaces físicas:

- Para pequenas distâncias RS232C (MC1488 e MC1489).
- Para distâncias de cerca de 1KM (@ 100Kbit/s) drivers RS485 (diferenciais : SN75176A).

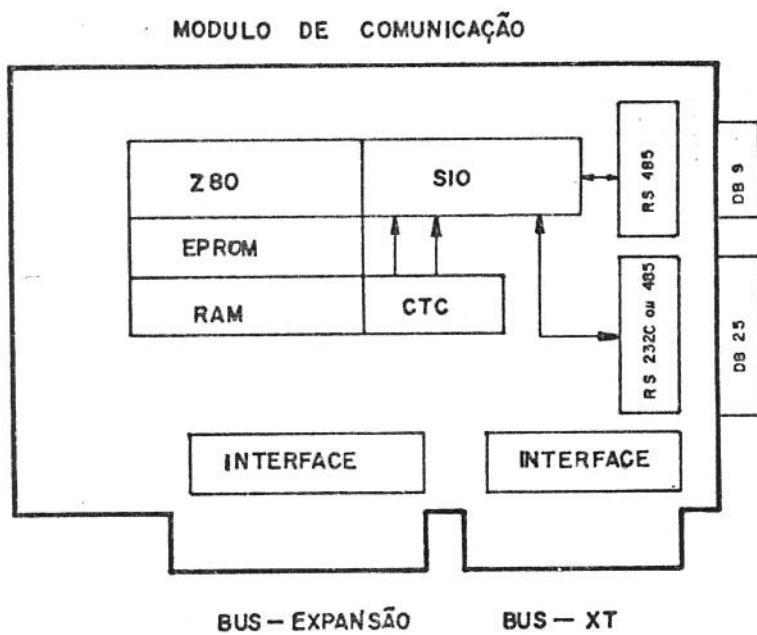


fig 3.12: Placa de comunicação

A comunicação com o controlador, do plano vital, é baseada em um "link" serial "full-duplex" e se resume principalmente ao envio dos parâmetros adquiridos pelo SBL (a taxa de um parâmetro a cada 5s) e ocasionalmente a transmissão de sinais biológicos (famost = 240 Hz).

A comunicação entre os níveis terapia - UTI, utiliza-se o outro canal da SIO e o mesmo comporta-se como um "nó" (maiores detalhes serão vistos no item nível UTI) de uma rede local.

oOo

Módulo de Diálogo

O "NEW MONITOR", conforme visto anteriormente, é constituído, do ponto de vista digital, de um módulo de micro e de um controlador de tela. O módulo de diálogo constitui-se do deslocamento de algumas funções de E/S (módulo micro) e o aperfeiçoamento do controlador de tela (vide sugestões na expansão local).

O módulo de diálogo proposto é constituído de duas partes:

- Módulo de vídeo e teclado.
- Controlador de tela inteligente.

O Módulo de Vídeo e Teclado (fig 3.13) tem a função de apresentação da informação visual (sinal biológico, gráfico, caracteres) e através de um microcontrolador que gerencia a aquisição e o envio serial das informações do teclado e da grade de seleção.

O Controlador de Tela Inteligente (fig 3.14) é constituído de um controlador de tela gráfico e de tecnologia "raster" vertical [20] baseado em microprocessador para acessar a memória comum, processar e colher os dados seriais enviados pelo módulo de Vídeo.

O módulo de diálogo é de construção modular permitindo configurações para 1, 2, 4 e 8 canais (tamanho da tela do monitor de vídeo). Isto permite por ex: aproveitá-lo na central de monitoria (nível UTI) do SSP.

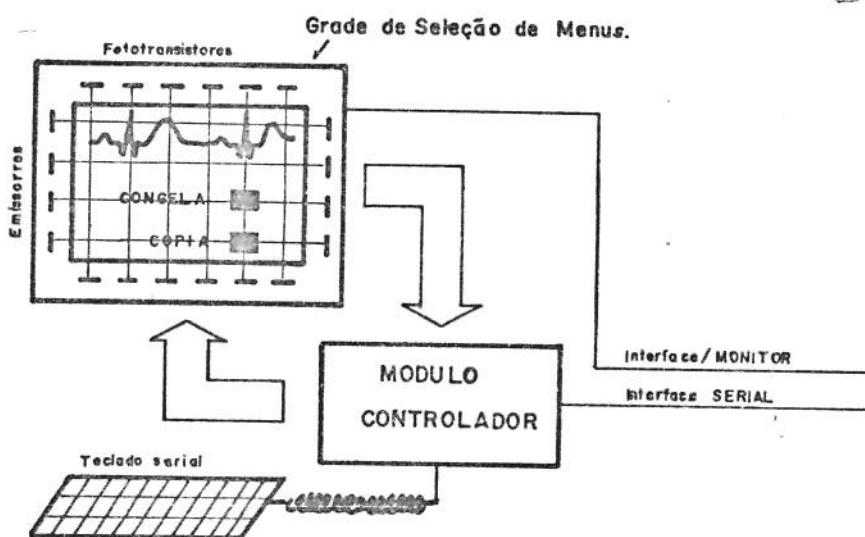


fig 3.13: Módulo de vídeo e teclado

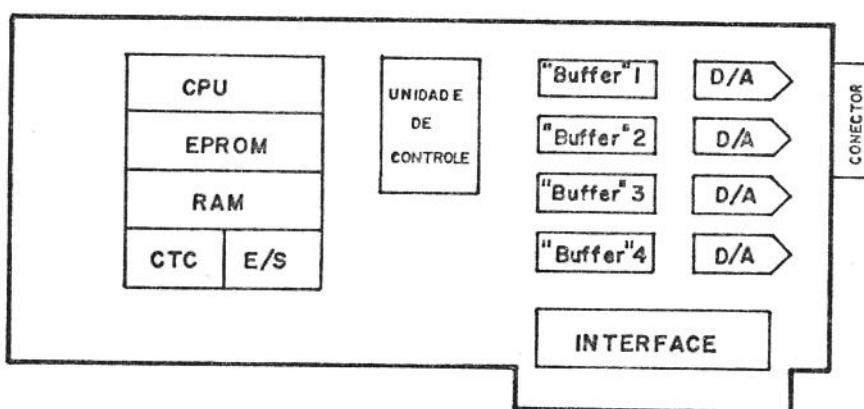


fig 3.14: Controlador de tela inteligente

Considerações sobre o ARBITRO do BUS PC [21]

Ao nível de SBL e GRC tem-se vários processadores (cada um com a sua memória local) compartilhando recursos comuns, principalmente a memória (variáveis globais numa estrutura de quadro de aviso). Tal sistema é classificado na literatura como um sistema Multi-Micro [21]. Um sistema de multiprocessamento verdadeiro deve satisfazer segundo ENSLOW [21] os seguintes requisitos:

- Um multiprocessador contém 2 ou mais processadores de capacidades aproximadamente comparáveis.
- Todos processadores partilham o acesso à memória comum.
- Todos processadores partilham o acesso dos canais de E/S, unidades de controle e dispositivos periféricos.
- O sistema inteiro é controlado por um único sistema operacional.

O SBL e o GRC, conforme os requisitos acima citados, não são sistemas de multiprocessamento "puros" pois cada processador executa seu código, de máquina, em sua própria memória local e não na memória comum, que é apenas utilizada para a troca de informações entre "processos".

O SSP é um sistema multimicro de interligação hierárquica e que à nível de SBL e GRC implementa uma estrutura de interligação do tipo memória compartilhada (nesta estrutura inclui-se também o compartilhamento de E/S).

O SBL implementa memória compartilhada utilizando-se da técnica de " time-shared-common bus " que é o compartilhamento de um único "bus" no tempo, no caso o "BUS-PC". A via PC é gerenciada , quanto ao seu uso e acesso, por um circuito árbitro que centraliza todo o controle da concessão do uso do "BUS". O mecanismo adotado pelo árbitro é o seguinte:

Suponha-se que o processador de sinal "A", possua uma informação que precisa ser escrita na memória comum do sistema. Primeiramente o processador "A" requisita o uso do "Bus", verifica em seguida se o mesmo está disponível para o seu uso (lendo uma variável) e tem-se:

Em caso afirmativo, o processador "A" será o mestre do "BUS" e qualquer outro processador só poderá utilizar-se do "BUS", depois que o processador "A" liberá-lo .

No caso negativo ele tem duas opções, tentar num outro instante o acesso ao "BUS" ou "requisitar e testar (uma variável)" ciclicamente até conseguir tornar-se o mestre do "BUS".

O processador "A", como mestre, fornecerá os sinais de controle do "BUS", escreverá o dado na memória comum e em seguida liberará o "BUS".

Numa estrutura de multiprocessamento, pode-se ter a chegada simultânea de dois pedidos de requisição do uso do "BUS", neste caso "vence" o processador que tiver a maior prioridade (fixada por "hardware").

Um outro aspecto bastante importante no compartilhamento de recursos comuns é o "software". De modo geral tem-se dois tipos de "software" de comunicação:

"Software" de comunicação via "mensagens": Neste tipo de comunicação o transmissor envia, pelo meio de comunicação, uma mensagem e aguarda a confirmação do recebimento da mesma ("acknowledgement"). Este tipo de comunicação necessita de uma estrutura de suporte à comunicação ou, em outras palavras, de um "protocolo" de comunicação.

"Software" de comunicação em "memória partilhada": Neste tipo de comunicação, como o dado fica presente na memória, não se faz necessário nenhuma confirmação de seu recebimento (esta técnica de comunicação dispensa "protocolos"). A memória partilhada, do ponto de vista do "software", apresenta um outro problema: o da manutenção da integridade dos dados, pois durante uma comunicação, um outro processador pode ganhar o uso, do recurso comum e modificar os dados, sem que o primeiro processo tinha acabado de utilizá-los em seu processamento.

O "software" de comunicação do SBL e GRC , conforme foi visto anteriormente, não necessita de preocupar-se com "protocolos" mas sim com o problema da integridade dos dados da memória partilhada, quando da comunicação entre processos. Este problema foi resolvido utilizando-se de "variáveis semáforos" propostas por DIJKSTRA [21] que garantem um uso atomico do recurso comum.

Após todas estas considerações nas fig 3.15 e fig 3.16 tem-se o árbitro do "Bus" Adotado [24], conforme anteriormente exemplificado e que faz uso do conceito de "semáforo" para garantir a "atomicidade" no uso do "BUS".

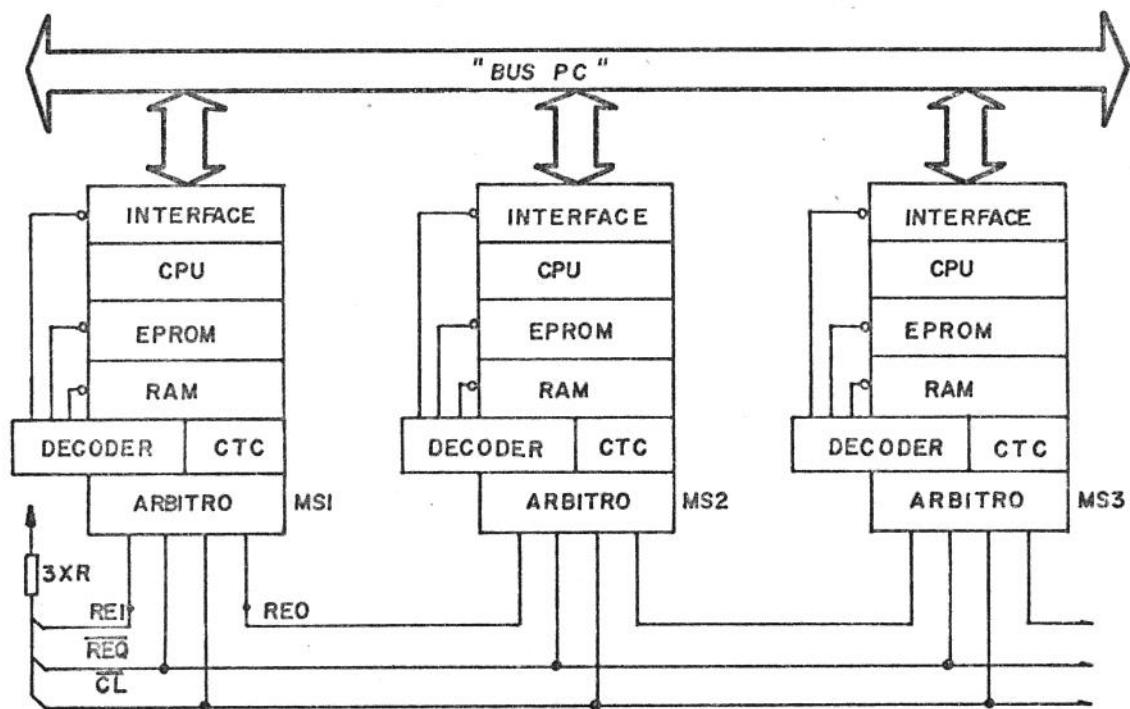


fig 3.15: Interligação de módulos processadores.

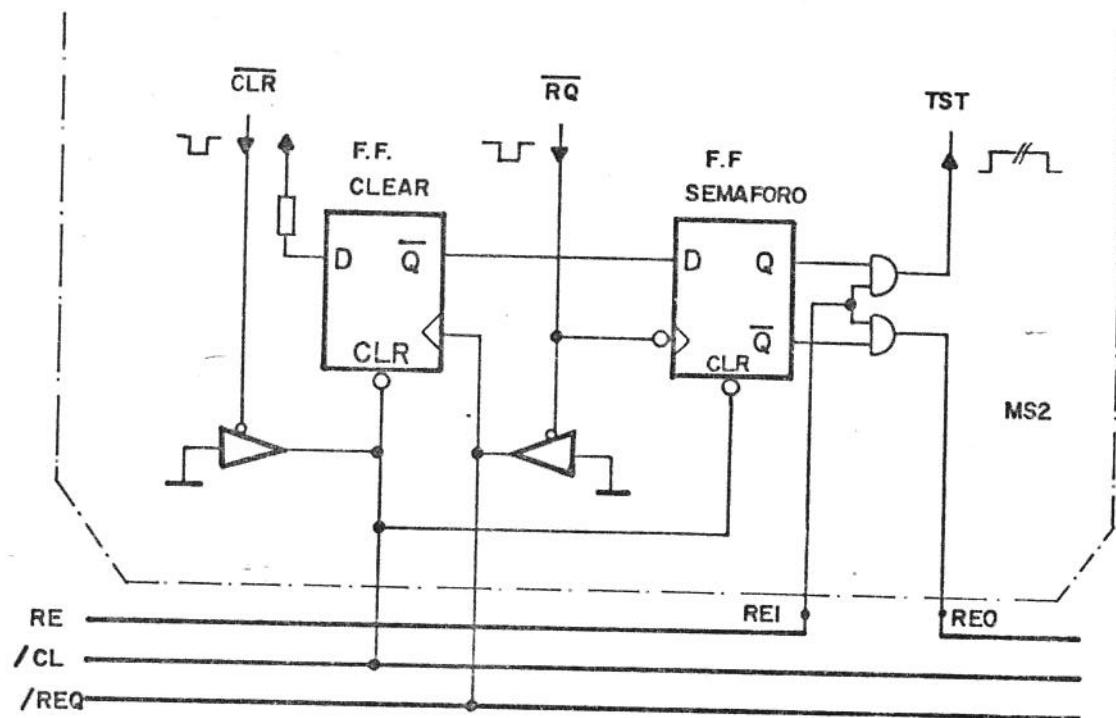


fig 3.16: "Hardware" do árbitro do "bus"

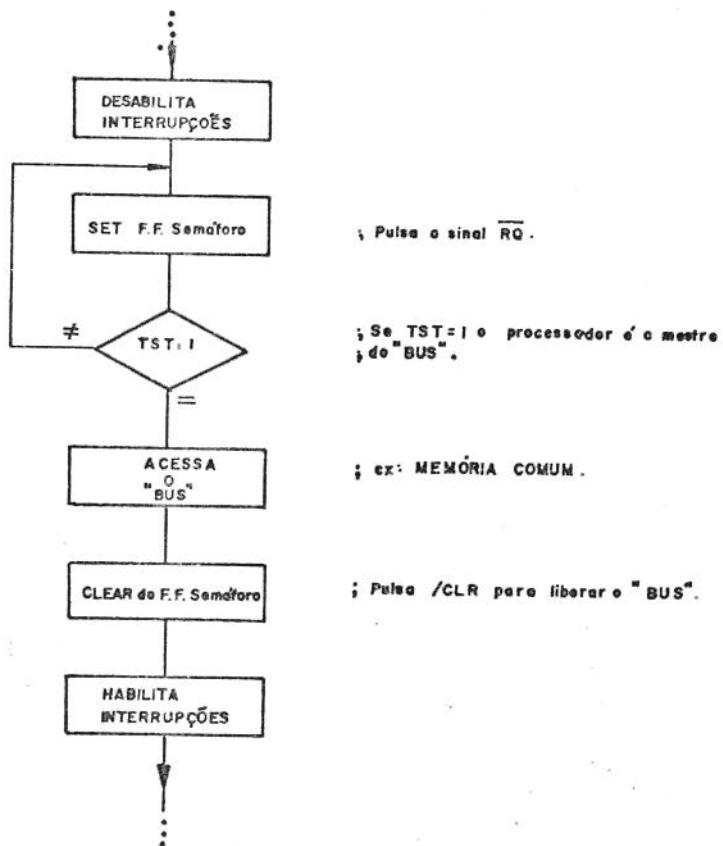


fig 3.17: Fluxograma do acesso ao "bus"

Princípio de funcionamento:

Suponha-se que o módulo de sinal 2 (MS2) queira escrever um dado na memória comum e que nenhum outro processador esteja utilizando-se do "bus". Logo tem-se, pelas fig 3.15, 3.16, 3.17:

1-) O MS2 pulsa o Sinal de REQ2/.

2-) A borda de descida do sinal REQ2/ leva a saída do F.F. "semáforo 2" ao NL1 e como $Q1/*REI = NL1$ tem-se Q2 em NL1 o que (fig 3.16) permite o uso do "bus".

3-) A borda de subida do sinal de REQ2/ faz com que todos os outros pedidos de prioridades maiores ou menores que REQ2/ seja desabilitados ($Q/ = NLO$ do F.F de clear).

4-) O MS2 acessa o memória comum, escreve o dado e a seguir pulsa a linha C12/ que libera o "bus".

OBS: As portas "AND" implementam um "daisy-chain-priority" serial para que em caso de disputa, entre os processadores, o processador mais proximo do resistor de "pull-up" (REI) seja o mestre do "bus".

oOo

Módulo Controlador

Este módulo, teoricamente, não apresenta grandes problemas de "hardware", (fig 3.10) já que se restringe apenas a interligações seriais com o SBL e os atuadores. Mas do ponto de vista de "software" o sistema é mais complexo, visto ser algo "novo" e por isso sugere-se a seguinte abordagem:

FASE 1: implementação do modo automático:

Com a implementação deste primeiro nível do controlador, serão gerados os módulos básicos de suporte ao sistema, ex: módulo de comunicação com os atuadores, módulo de comunicação com o SBL e o módulo de documentação do paciente (nível terapia). Com isso poder-se-á ter uma ideia "real" da segurança do sistema.

FASE 2: Pesquisa e implementação do modo apoio:

O Módulo de apoio fornecerá, à equipe, um melhor "horizonte" do que pode ser feito com um sistema especialista e possibilitará também o seu treino "off-line" (crescimento de sua base de conhecimento).

FASE 3: Implementação do modo controle (nível parcial):

De posse das ferramentas (fase 1), do índice de segurança do sistema (fase 1) e dos métodos (fase 2) poderá-se-á avaliar o sistema em ação. Caso o sistema reaja satisfatoriamente poderá-se-á então passar ao modo controle - nível total.

Uma experiência deste porte, a partir da fase 2, não poderá-se-a realizar sem que se envolva um grande número de pesquisadores.

000

Módulo Atuador

Estes módulos (fig 3.10), do ponto desta pesquisa (SSP) são teoricamente os menos problemáticos. Sugere-se que sejam adquiridos e/ou desenvolvidos a partir dos equipamentos nacionais ou modelos importados e a cada esforço tecnológico migre-se para um instrumento programável remotamente (ex: uso de micro-controladores) a fim de ter-se à disposição todos os módulos atuadores necessários ao projeto (SSP).

000

Nível UTI

No nível UTI, encontram-se as centrais de monitoria de pacientes.

As centrais de monitoria têm a capacidade de mostrar até 8 sinais vitais simultaneamente e 64 parâmetros, gerenciam uma rede serial (drive RS485) de até 8 SBL ao nível terapia e se ligam diretamente via comunicação serial ao nível do GRC.

A central de monitoria é um IBM-PC ligado a um módulo de diálogo, uma placa controladora de comunicação serial e a uma unidade de documentação ("hardcopy").

O projeto da central de monitoria e da unidade de documentação já foram comentados anteriormente (expansão local) e seguir se discutirá a interface de comunicação serial entre: SBL-central e central-GRC.

Interface de Comunicação

A placa de comunicação da central (fig 3.18) é constituída de dois canais de comunicação:

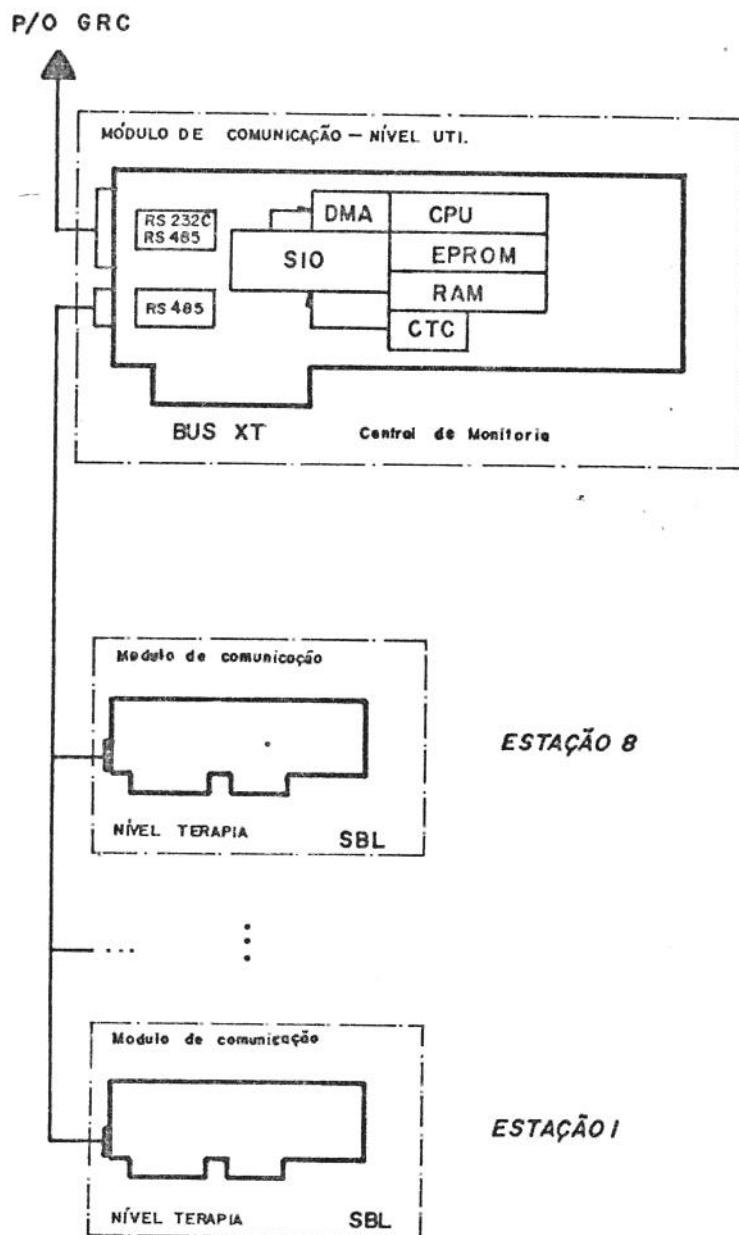


fig 3.18: Módulo de comunicação da central de monitoria

- O canal superior é o responsável pela comunicação da central e o GRC e que permite a expansão lógica dos recursos computacionais da central (ex: análise de arritmias cardíacas) e a troca de informações entre os níveis.

- O canal inferior gerencia a rede local, que é constituída dos 8 SBL (nível terapia). Os sinais vitais advindos do SBL, no qual a central se encontra conectada, poderão: ser desprezados (ex: não monitorizados), encaminhados ao módulo de diálogo para a sua visualização ou remetidos, via canal superior para o nível GRC. No caso dos parâmetros, os mesmos (64 por SBL) estarão constantemente sendo colecionados ("buffer" de tendência) a não ser que haja uma solicitação em contrário.

A rede dos SBLs é controlada pelo módulo de comunicação e adotou-se a estratégia de "polled" pois a mesma apresenta, na maioria das vezes, um tráfego regular de mensagens. A taxa de transmissão de dados do SBL para a UTI e GRC pode ser estimada considerando-se a seguinte condição crítica:

- Visualização de 8 canais dos SBLs pela central.
- Transmissão de 8 canais, diferentes dos da central, para o nível GRC.

Para tal tem-se:

Protocolo assíncrono -----+

(2 * 2 * [8 * (240 pontos/s) + 8 * (64 parâmetros por SBL)/5]) * 12
I I I I
I I I I +---- Número de SBLs.
I I I I
I I I I +---- Número de módulos de sinais.
I I I I
I I I I +----- Formato da mensagem (comando, dado).
I I I I
+----- GRC e central de monitoria.

O resultado obtido foi de 97.075,2 bits/s que pode ser considerado, teoricamente viável, já que a S.I.O (@ 4MHz) suporta até 800 Kbits/s.

O canal superior pode, teoricamente, suportar até 800Kbits/s (SIO @ 4MHZ) e não deve apresentar grandes problemas de implementação pois, do ponto de vista de transferência de informações, constitui-se de um canal "privado" de comunicação entre o nível UTI e o GRC.

Sugere-se ainda, que a implementação obedeça os protocolos de comunicação previstos no modelo ISO-OSI.

Nível GRC

Este nível é o responsável pela ligação do nível hospital ao nível UTI, pelo fornecimento de recursos computacionais e informações para o sistema SSP. Pela fig 3.19 tem-se que o nível GRC é composto de um IBM-PCAT e uma unidade de gerência de comunicações e recursos (G.R.C.). O nível GRC tem duas grandes responsabilidades:

- Fornecimento de recursos computacionais.
- Comutação de mensagens.

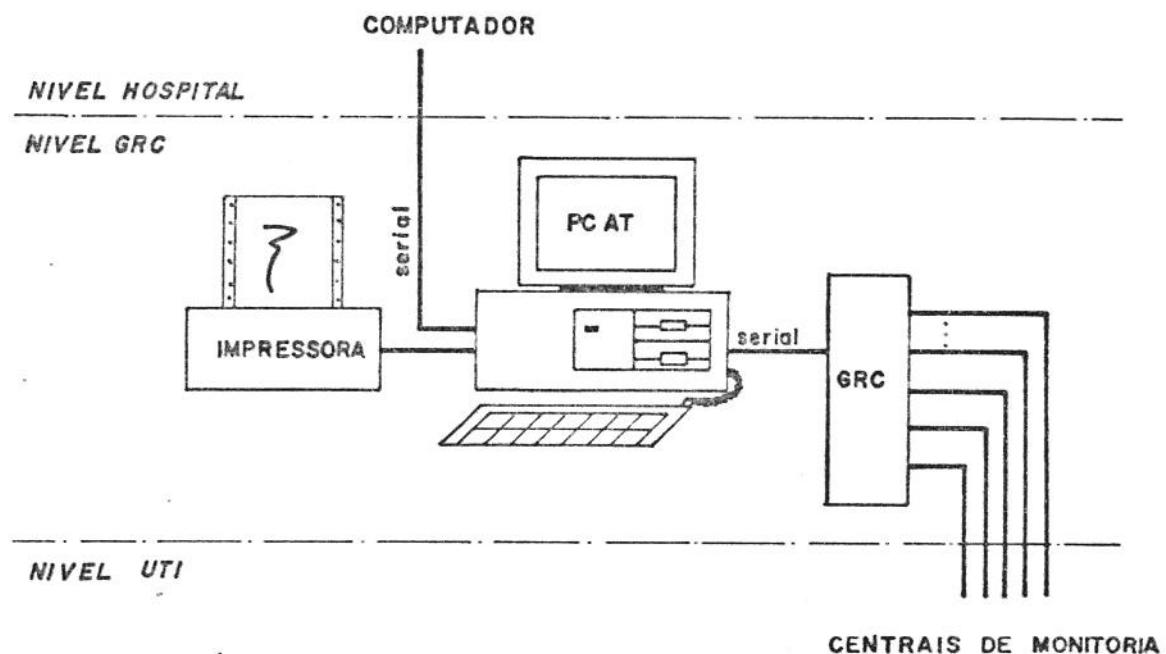


fig 3.19: Diagrama de blocos do nível GRC

O fornecimento de recursos computacionais foi dividido em duas classes:

- Recursos de processamento (PcAT).
- Processadores de propósito geral (PPG).

Os recursos gerais de processamento advém de PcAT, com capacidade de processamento de 16 bits (80286), memória Ram (até 16 Mbytes), memória secundária (floppy e disco rígido não removível) e impressora paralela. O PcAT também está ligado ao computador central do hospital (banco de dados de pacientes) permitindo assim, o acesso às informações do nível hospitalar tais como: resultados de exames de laboratório, etc.

Os processadores de propósito geral (fig 3.20) estão alocados dentro do GRC (semelhante ao SBL) e fazem parte de um ambiente de multiprocessamento. Os PPGs são processadores baseados por exemplo, no 8088 e com grande capacidade de memória RAM (ex: 512 Kbytes) para poderem suportar tarefas "pesadas" de processamento de sinais (ex. processamento de arritmias cardíacas).

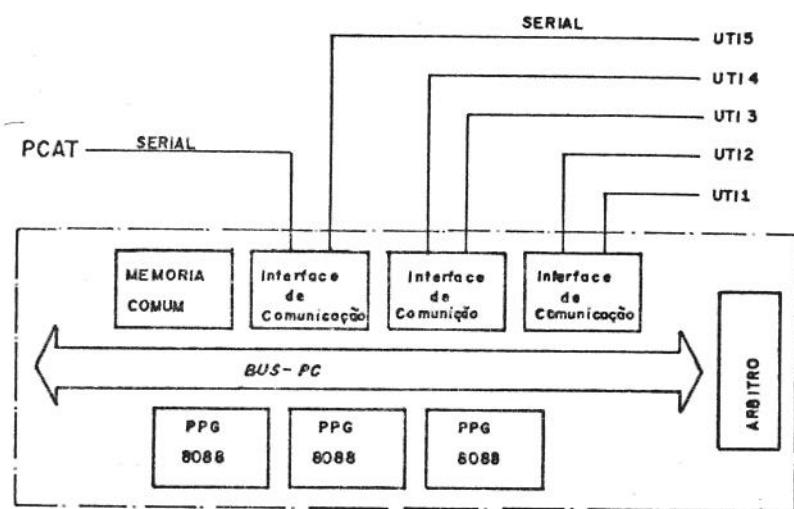


fig 3.20: Diagrama de blocos do GRC

Uma outra responsabilidade, no nível GRC é a comutação de mensagens dentro do SSP. Suponha-se a seguinte situação: um médico estando na central 1, deseja examinar o sinal de ECG do paciente do leito 5 da terapia 3 (fig 3.21).

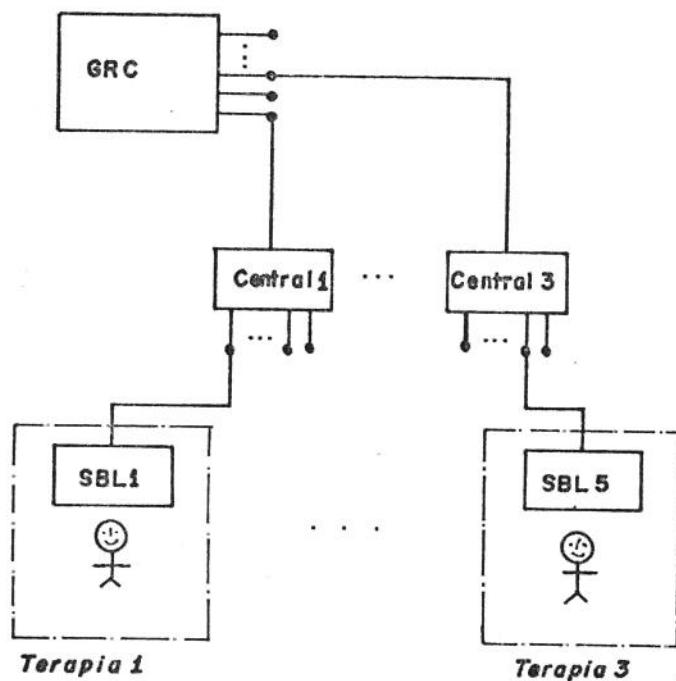


fig 3.21: Exemplo de comutação de mensagem

Para resolver-se este problema, adotou-se a seguinte estratégia:

- A central de monitoria 1 remete a solicitação da informação ao GRC (via placa de comunicação - canal superior).
- A interface de comunicação do GRC (ligada a central 1) solicita, através do envio de uma mensagem de comunicação (memória comum), que a placa de comunicação que está ligada fisicamente a central 3 envie o sinal solicitado para que o "link" lógico seja estabelecido.

- Todas as placas de comunicação verificam ciclicamente (ex: a cada 50 ms) o "quadro de aviso" para verificarem se seus serviços estão sendo requisitados.

- A placa de comunicação que está conectada à Central 3 reconhece o pedido e "cria" um processo de comunicação que:

- Envia uma mensagem a central 3 informando que necessita o envio cíclico do sinal de ECG do leito 5.

- Recolhe os dados pelo seu canal de comunicação e os coloca na memória comum para que a placa de comunicação, ligada a Central 1, recolha os dados e os envie a cada 1/240 Hz.

- A central 1 recebe os dados solicitados e os apresenta, à semelhança dos sinais locais.

- O usuário após examinar a informação, durante certo tempo, retorna a monitorização ao nível local. A central 1 então, envia uma mensagem de liberação de canal e o processador de comunicação (GRC) se encarrega de abortar a comunicação virtual entre SBL5 e a central 1.

Considerações Finais do SSP

O intuito da abordagem do SSP foi o de dar subsídios, a nível de requisitos para uma futura realização de um sistema de monitoria de quinta geração e tentou-se abordar todas as idéias básicas da filosofia, arquitetura e implementação do sistema.

O SSP aqui proposto é uma evolução da expansão local, a nível de sistema e tem como "germe" a arquitetura do "NEW MONITOR", principalmente no módulo de Micro e controlador de tela.

oOo

CAPITULO IV

CONCLUSÃO

CONCLUSÕES

A presente tese teve como objetivos principais: o desenvolvimento de um monitor cardíaco e o estudo teórico da expansão em um Sistema de Supervisão de Pacientes.

O monitor de ECG foi desenvolvido a partir de um Módulo de ECG e fonte de alimentação do I.D.P.C. aos quais foram adicionados outros módulos dentre eles os módulos de micro e o módulo de tela.

O módulo de micro foi o que apresentou menos problemas de projeto, desenvolvimento e implementação. Todo o projeto de "hardware" foi concebido modularmente, o que facilitou enormemente a fase de testes e do "debug" do mesmo.

O módulo de tela, ao contrário dos outros módulos, foi o mais difícil de ser desenvolvido. A maior dificuldade enfrentada foi à quase inexistência de literatura sobre métodos de visualização de sinais lentos. O desenvolvimento do módulo de tela resultou de quatro estudos (com implementações de "hardware" e "software") :

- Arquitetura de tela digital microprogramada: este estudo teve como objetivo o teste do algoritmo de refrescamento da tela (implementado em "hardware").

- Arquitetura de tela digital baseada em microprocessador: foi testado a possibilidade do uso de um microprocessador para

amostrar o sinal, processar e mostrá-lo concorrentemente. Pelos resultados obtidos decidiu-se separar as tarefas de aquisição das de mostra.

- Arquitetura de tela digital baseada em microprocessadores: baseado nos resultados anteriores, foi implementada uma arquitetura Multi-Micro de 2 processadores, interligados por uma via paralela de comunicação (dois 8255 - Modo 1). As tarefas foram divididas entre o micro "Master" (digitalização, controle da arquitetura) e um micro "Slave" (responsável pela "mostragem" da informação) que se comunicam durante o retraço da tela. Notou-se durante os testes, que o processador "Slave" consome 2/3 de seu tempo emulado um contador de carga paralela, então decidiu-se substituí-lo por uma arquitetura discreta.

- Arquitetura de tela digital híbrida: Esta arquitetura foi o resultado de todos os esforços anteriores e que combinou a facilidade de digitalização e de processamento do micro "Master" com a arquitetura de tela digital microprogramada (mostragem da informação) o que permitiu satisfazer-se todas as especificações de projeto da Tela Digital do "New Monitor".

Do ponto de vista de "software" do monitor, os resultados obtidos foram muito bons e isto deve-se, principalmente, ao uso de técnicas de Engenharia de "Software", que facilitaram o projeto e a implementação do mesmo.

O "NEW MONITOR" foi avaliado (Item : Testes e Conclusões) no laboratório e principalmente nas UTIs do I.D.P.C. e apresentou um

comportamento satisfatório, salvo: sensibilidade do detetor de QRS e teste de isolação do paciente.

Quanto aos estudos teóricos desta tese desenvolveu-se:

- Estudos e sugestões para a evolução do monitor (ex: interface serial).
- Expansão do "NEW MONITOR" localmente (interligação a uma central de monitoria, baseada em um IBM-PC).
- Expansão em um S.S.P. (sistema de monitoria de quinta geração).

Em Resumo:

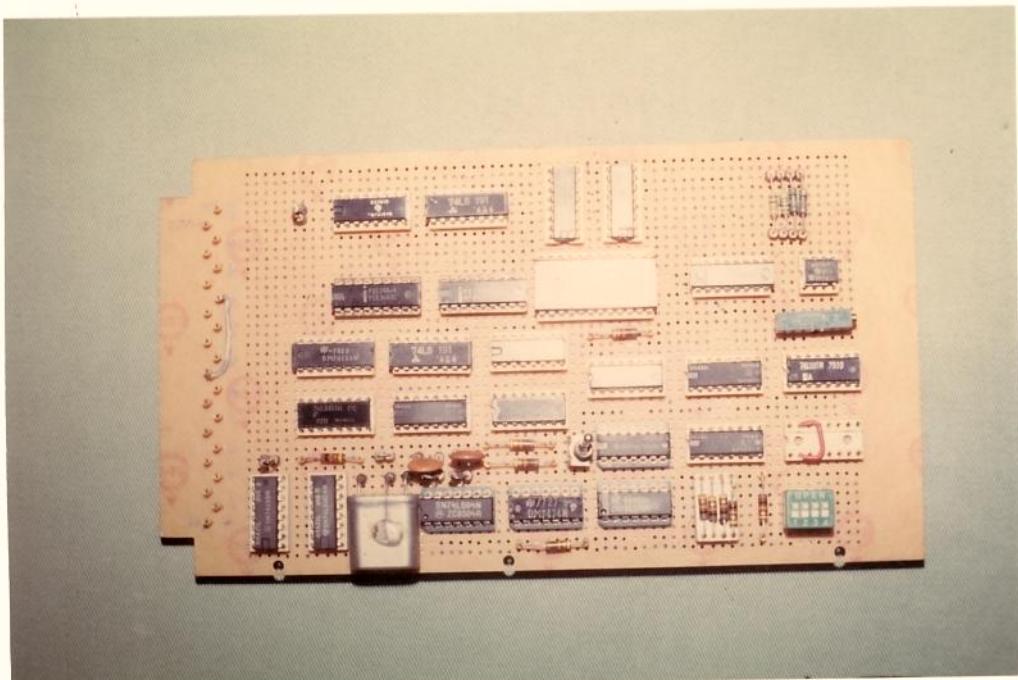
Conseguiu-se desenvolver um monitor cardíaco de tela congelada, com alarme, baseado em microprocessador e com "capacidade" de interligação com uma central de monitoria e/ou um SSP. O monitor foi testado exaustivamente nas U.T.I. do I.D.P.C. e não apresentou problemas sérios.

O SSP (estudo teórico) visa a implementação de um sistema de supervisão de pacientes de quinta geração (nós de sistemas especialistas, malha fechada), baseado em tecnologia de baixo custo e disponível no mercado nacional.

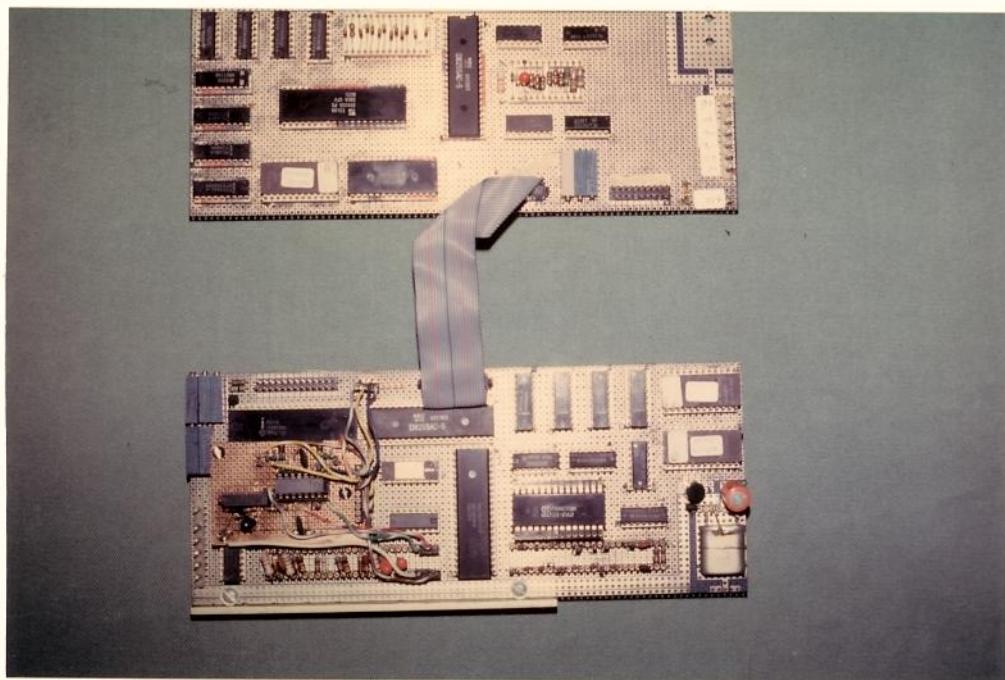
Finalmente, convém ressaltar que o monitor cardíaco, desenvolvido nesta tese, tem como objetivo, dentre outros, a sua industrialização (após as correções e Engenharia de Produto) e as sugestões são "sementes" para futuros trabalhos e/ou equipamentos.

Apendice O

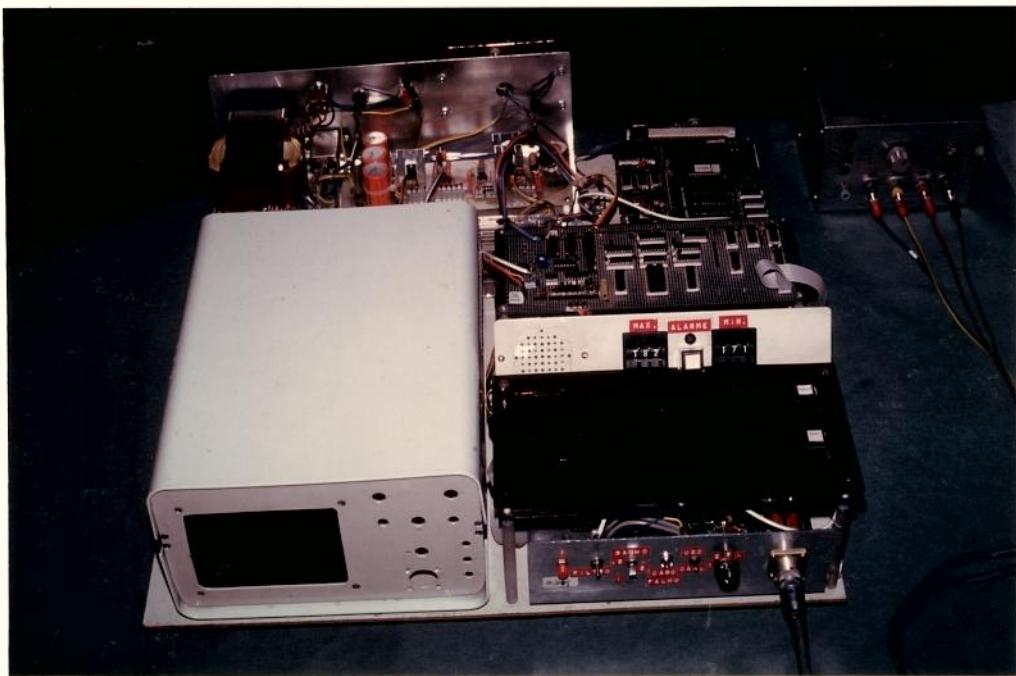
FOTOGRAFIAS



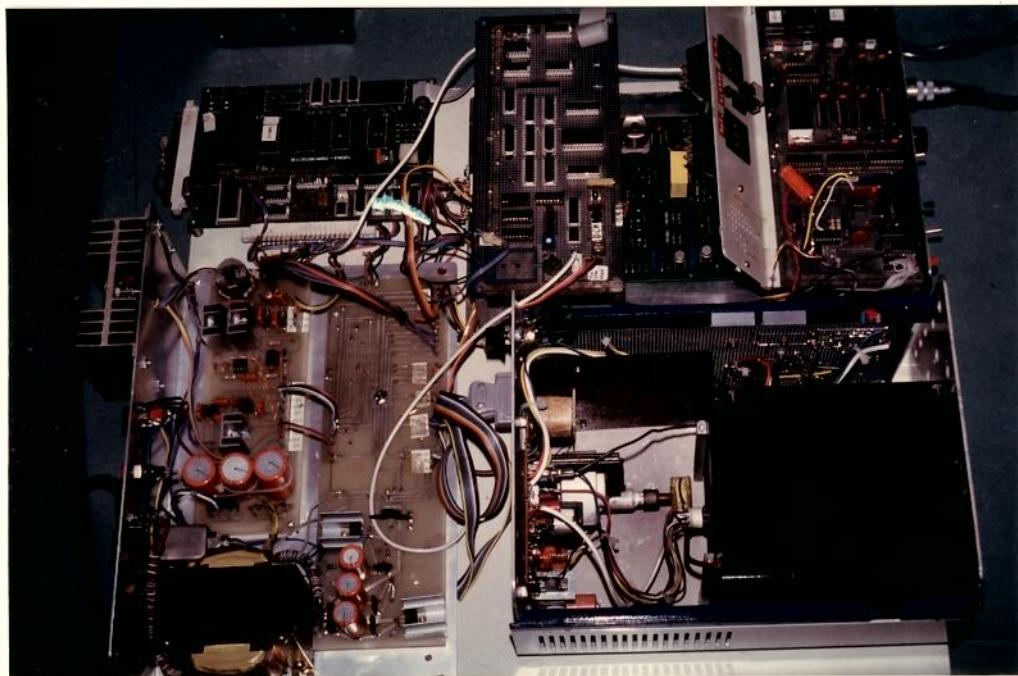
Arquitetura microprogramada (s/ U.C.)



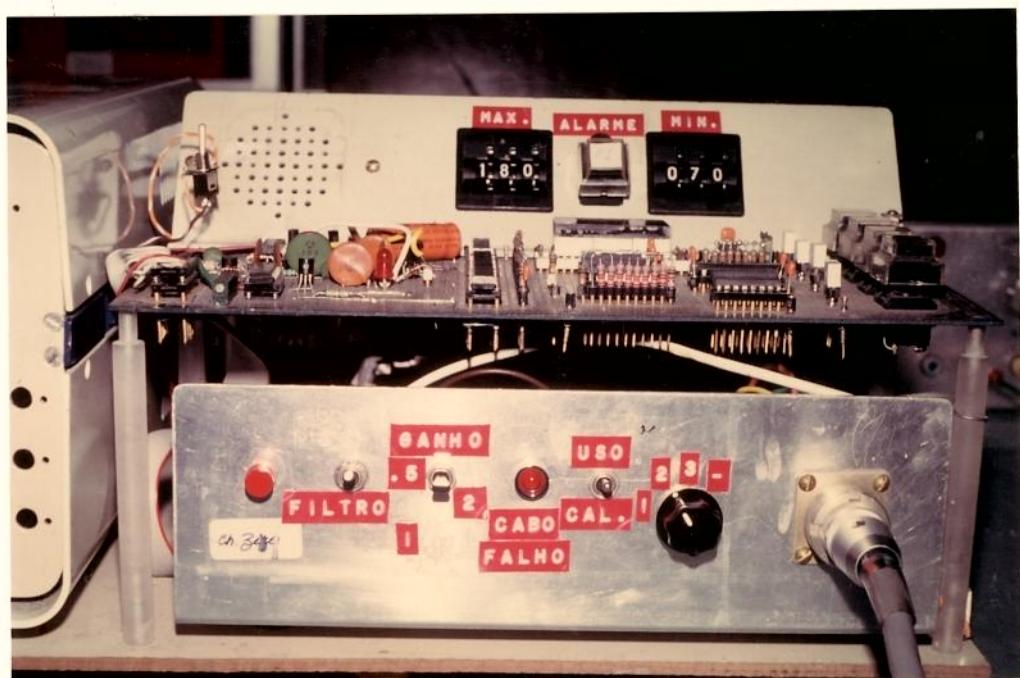
Arquitetura baseada em microprocessadores



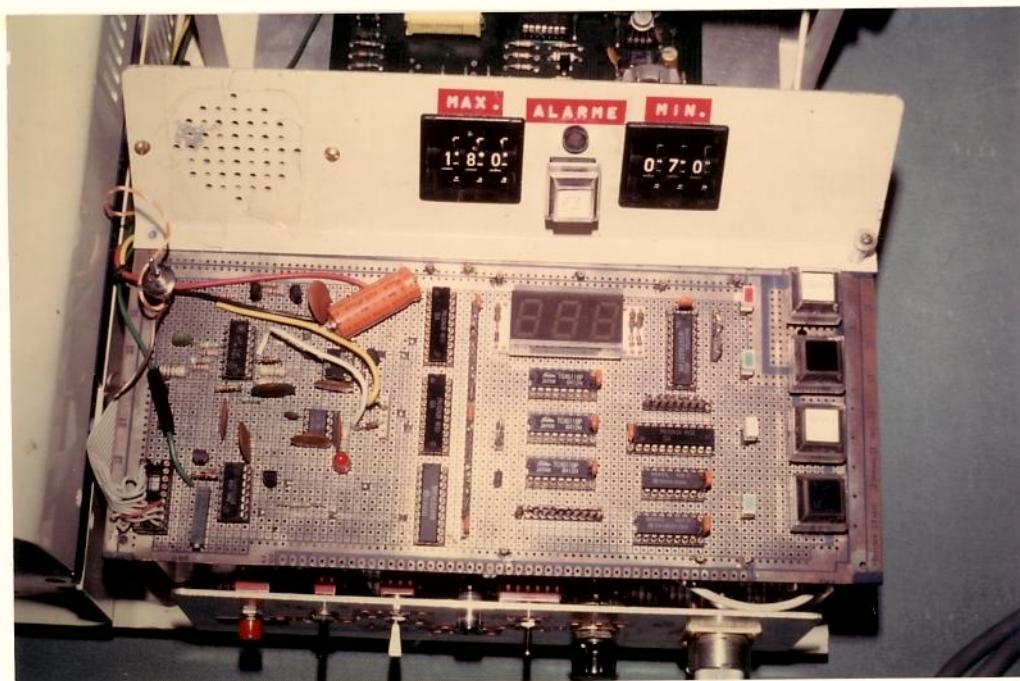
Vista geral do "NEW MONITOR"



"NEW MONITOR" visto lateralmente



Controles do modulo de ECG.



Modulo de E/S



O "NEW MONITOR" na UTI do I.D.P.C.

600

Apendice 1

DESENHOS E ESQUEMAS

DO

"NEW MONITOR"

Os desenhos e esquemas do "NEW MONITOR", — podem ser conseguidos:

Instituto "DANTE PAZZANESE" de Cardiologia
Centro Técnico de Pesquisas e Experimentos
Av. Dr. Dante Pazzanese 500, CEP 04012
São Paulo, SP, Brasil

oOo

Apendice 2

LISTAGENS DE "SOFTWARE"

Algoritmos de Refrescamento

```

;
;----- ALGORITMO I ---> TELA DIGITAL DE SINAL CORRENTE -----
;

;DESCRICAO: Este algoritmo implementa uma fila circular
;de 512 bytes a qual fornece seus dados apartir de um ponteiro que e ajustado a cada chamada da rotina ajusta.

;
;
.z80
title Cintilacao I

0000      aseg
          org 0H

;----- PROGRAMACAO DO 8255 -----
;

0000 3E B0      ld    a,10110000b
0002 D3 EF      out   (0efh),a

;
;----- INICIALIZACOES -----
;

0004 31 0FFF      ld    sp,0fffh      ;definicao da pilha do sys.
0007 21 0D00      ld    hl,0d00h      ;inicio da area de tela.

;
;----- GERACAO DO SINAL DE TRIGGER -----
;

000A 3E 01      trig: ld    a,01h      ;levanta o sinal de trigger.
000C D3 EF      out   (0efh),a

;
000E 00          nop           ;duracao
000F 00          nop           ; 

0010 3E 00      ld    a,00h      ;abaixa o sinal de trigger.
0012 D3 EF      out   (0efh),a

;
;----- ROTINA DE REFRESCAMENTO -----
;

0014 01 0200      ld    bc,512d      ;contador = 512 bytes.
;
0017 7E          loop: ld    a,(hl)      ;recupera o dado do buffer.
0018 D3 ED      out   (0edh),a      ;envia o dado ao D/A.
;
```

```

        ;
001A 78          ld    a,b      ;testa para ver se acabou
001B B1          or    c
001C 28 EC       jr    z,trig   ; se verdadeiro proxima tela.
;
001E CD 0024     call   ajusta   ; vai buscar ponteiro.
;
0021 0B          dec   bc       ;ajusta contador
0022 18 F3       jr    loop    ;proximo dado
;
;-----ROTINA DE RECUPERACAO DO PONTEIRO -----
;
0024 00          ajusta: nop
0025 F5          push   af      ; aponta o proximo dado do buffer .
;
0026 2C          inc    l       ;incrementa ms.
0027 20 08       jr    nz,poe  ;retorna se nao houve transbordo.
;
0029 24          inc    h       ;incrementa Ms.
002A 7C          ld    a,h
002B FE 0F       cp    0fh
002D 20 02       jr    nz,poe  ;retorna se nao houve estouro do buffer
;
002F 25          dec    h       ;ajusta ponteiro para inicio do buffer
0030 25          dec    h       ;(para implementar o buffer circular).
;
0031 F1          poe:  pop   af
0032 C9          ret
;
;-----end-----
;
```

Cintilacao I MACRO-80 3.36 17-Mar-80 PAGE S

Macros:

Symbols:

AJUSTA 0024 LOOP 0017 POE 0031 TPIC 000A

No Fatal error(s)

```

;
;----- ALGORITMO II ----> TELA DIGITAL DE SINAL CORRENTE -----
;

;DESCRICAO: Este algoritmo implementa uma fila circular
;a qual fornece seus dados apartir de um ponteiro que e ajustado a cada chamada da rotina
;ajusta.

; Nesta rotina retirou-se a condicao refrescar
; 512 bytes; em favor da otimizacao do algoritmo,
; a rotina e ciclica e deve ser "abortada"
; por uma interrupcao (hardware).

;

;----- .z80 -----
title Cintilacao II
;
0000      aseg
          org 0H
;
;----- PROGRAMACAO DO 8255 -----
;
0000 3E B0      ld    a,10110000b
0002 D3 EF      out   (0efh),a
;
;----- INICIALIZACOES -----
;
0004 31 0FFF     ld    sp,0fffh      ;definicao da pilha do sys.
0007 21 0D00     ld    hl,0d00h      ;inicio da area de tela.
;
;----- GERACAO DO SINAL DE TRIGGER -----
;
000A 3E 01      trig: ld    a,01h      ;levanta o sinal de trigger.
000C D3 EF      out   (0efh),a
;
000E 00          nop
000F 00          nop
;
0010 3E 00      ld    a,00h      ;abaixa o sinal de trigger.
0012 D3 EF      out   (0efh),a
;
```

```

;----- ROTINA DE REFRESCAMENTO -----
0014 7E
0015 D3 ED      loop: ld    a,(hl)      ;recupera o dado do buffer.
;                           out   (0edh),a   ;envia o dado ao D/A.
;
0017 CD 001E      call  ajusta      ; vai buscar ponteiro.
;
001A 30 F8      jr    nc,loop      ; proximo dado
001C 18 EC      jr    trig
;

;----- ROTINA DE RECUPERACAO DO PONTEIRO -----
;
001E 37
001F 3F      ajusta: scf      ; aponta o proximo dado do buffer .
                           ccf      ; carry resetado = tela atual
;
0020 2C      inc    l          ; tratamento do MS.
0021 C0      ret    nz
;
0022 24      inc    h          ; tratamento do MS.
0023 7C      ld     a,h
0024 FE OF      cp    0fh
0026 C0      ret    nz
;
0027 25      dec    h          ; ponteiro ----> inicio do buffer.
0028 25      dec    h
;
0029 37      scf
002A C9      ret
;
;----- end
;
```

Cintilacao II MACRO-80 3.36 17-Mar-80 PAGE S

Macros:

Symbols:

AJUSTA 001E LOOP 0014 TRIG 000A

No Fatal error(s)

```
;-----  
; ALGORITMO III ---> TELA DIGITAL DE SINAL CORRENTE  
;  
;DESCRICAO: Este algoritmo implementa uma fila circular,  
; de ciclo infinito ( so sai com interrupcao) e  
; que fornece dados apontados (rotina ajusta) a  
; um conversor D/A.  
;  
; A rotina ajusta foi implementada sem o uso das  
; instrucoes de " call " e " ret ", afim de ser  
; mais rapida.  
;  
;  
.z80  
title Cintilacao III  
;  
0000'      aseg  
            org 0H  
;  
;----- PROGRAMACAO DO 8255 -----  
;  
0000 3E B0      .    ld    a,10110000b  
0002 D3 EF      .    out   (0efh),a  
;  
;----- INICIALIZACOES -----  
;  
0004 21 0D00      ld    h1,0d00h      ;inicio da area de tela.  
;  
;----- GERACAO DO SINAL DE TRIGGER -----  
;  
0007 3E 01      trig: ld    a,01h      ;levanta o sinal de trigger.  
0009 D3 EF      .    out   (0efh),a  
;  
000B 00          nop           ;duracao  
000C 00          nop  
;  
000D 3E 00      ld    a,00h      ;abaixa o sinal de trigger.  
000F D3 EF      .    out   (0efh),a  
;  
;----- ROTINA DE REFRESCAMENTO -----  
;
```

```
0011 7E          loop: ld      a,(hl)      ;recupera o dado do buffer.
0012 D3 ED        out     (0edh),a    ;envia o dado ao D/A.
;
;-----ROTINA DE RECUPERACAO DO PONTEIRO -----
;
0014 37          ajusta: scf           ; aponta o proximo dado do buffer .
0015 3F          ccf           ; carry flag = resetado ---> tela atua
;
0016 2C          inc      l             ; servico do byte MS do ponteiro.
0017 20 09        jr      nz,fim
;
0019 24          inc      h             ; servico do byte MS do ponteiro.
001A 7C          ld      a,h
001B FE 0F        cp      0fh
001D 20 03        jr      nz,fim
;
001F 25          dec      h             ;ponteiro ---> inicio do buffer
0020 25          dec      h
0021 37          scf           ; carry flag= setado novo ciclo
;
0022 30 ED        fim:   jr      nc,loop
0024 18 E1        jr      trig
;
;-----end-----
```

Cintilacao III MACRO-80 3.36 17-Mar-80

PAGE S

Macros:

Symbols:

AJUSTA 0014 FIM 0022 LOOP 0011 TRIG 0007

No Fatal error(s)

```
;-----  
; ALGORITMO IV ----> TELA DIGITAL DE REFRESCAMENTO LINEAR  
;  
;  
;DESCRICAO: Este algoritmo foi uma tentativa de conhecermos o limite minimo de uma transferencia memoria ---> saida, da arquitetura, utilizando-se a instrucao OTIR (macro do Z80).  
;  
; O presente algoritmo nao implementa a tela de sinal corrente mas a representa como limite, se considerarmos o ponteiro fixo, no inicio do buffer (0d00h).  
;  
;  
;-----  
;.z80  
title Cintilacao IV  
;  
0000' aseg  
org 0H  
;  
----- PROGRAMACAO DO 8255 -----  
;  
0000 3E B0 Id a,10110000b  
0002 D3 EF out (0efh),a  
;  
----- INICIALIZACOES -----  
;  
0004 0E ED Id c,0edh ;endereco do D/A  
;  
0006 21 0D00 inicio: Id h1,0d00h ;inicio da area de tela.  
;  
----- GERACAO DO SINAL DE TRIGGER -----  
;  
0009 3E 01 Id a,01h ;levanta o sinal de trigger.  
000B D3 EF out (0efh),a  
;  
000D 00 nop ;duracao  
000E 00 nop  
;  
000F 3E 00 Id a,00h ;abaixa o sinal de trigger.  
0011 D3 EF out (0efh),a
```

```
;-----  
;----- ROTINA DE REFRESCAMENTO -----  
;  
0013 06 FF           ld      b,0ffh      ;refresca os 256 primeiro  
0015 ED B3           OTIR                ;bytes do buffer.  
;  
0017 06 FF           ld      b,0ffh      ;refresca os ultimos 256  
0019 ED B3           OTIR                ;bytes do buffer.  
;  
001B 18 E9           jr      inicio     ; novo ciclo.  
;  
;  
;  
end
```

Cintilacao IV MACRO-80 3.36 17-Mar-80 PAGE S

Macros:

Symbols:

INICIO 0006

No Fatal error(s)

Monitor para U.T.I. & Expansão

Micro-Master & Micro-Slave

```
        title microMASTER
;
;
;-----+
; Nome do Programa: Tela V0.4 (adaptada do prog. tela V3.0A)
; Data do Programa: 23/Junho/84 ( I.D.P.C. )
;-----+
;
; Descricao do programa: O presente programa implementa
; as rotinas de aquisicao, interface
; com o usuario e comunicacao com o
; micro Slave de uma arquitetura de
; tela digital de sinal corrente de
; dois canais, baseada em micropro-
; cessadores.
;
;-----+
        .z80
;
0000    aseg
;
        org 0h
;
; ##### definicao dos equates #####
;
00EF    m8255  equ    0efh      ; endereco de comando do 8255.
00EE    status  equ    0eeh      ; endereco do estado do 8255.
00EC    slave   equ    0ech      ; endereco do port A do 8255.
00ED    ad      equ    0edh      ; endereco do port B do 8255.
;
007C    ctc0   equ    07ch      ; servico do A/D.
007D    ctc1   equ    07dh      ; watch-dog da comunicacao M-S.
007E    ctc2   equ    07eh      ; comunicacao Master-Slave.
;
00DF    m8279  equ    0dfh      ; endereco de comando do 8279.
00DE    dado   equ    0deh      ; endereco do port de dados do 8279.
;
0005    tcong  equ    5h       ; tecla de congelar.
000D    tcasc  equ    0dh       ; tecla de modo.
0025    tvel   equ    25h      ; tecla de velocidade.
;
0021    veloc2 equ    21h      ; frequencia de amostragem de 236,74 Hz.
0041    veloc1 equ    41h      ; frequencia de amostragem de 120,2 Hz.
;
0000    li     equ    00d      ; limite inferior da fila circular.
```

```

007F           ls     equ    127d      ; limite superior da fila circular.
;
; ##### inicializacao #####
;
; ---> CPU
;
0000 F3          di
0001 ED 5E        im    2
0003 31 16FF      ld    sp,016ffh   ; definicao do ponteiro da pilha.
0006 3E 16        ld    a, high tab ; carga do vetor de int MS.
0008 ED 47        ld    i,a
;
; ---> MEMORIA
;
;
; *** tabela de estado ***
;
000A 3E 00        ld    a,00h
;
000C 32 1400      ld    (ecgi),a   ; ECG instantaneo.
000F 32 1401      ld    (pres),a   ; Pressao instantanea.
0012 32 1402      ld    (pmedi),a  ; Pressao media instantanea.
0015 32 1404      ld    (veloc),a  ; velocidade do tracado.
;
0018 3E FF        ld    a,Offh
;
001A 32 1403      ld    (com),a   ; comunicacao MASTER-SLAVE.
;
; *** rotinas ***
;
001D AF          xor   a          ; transferencia da fila.
001E 32 1600      ld    (inicio),a
0021 32 1601      ld    (fim),a
0024 32 1602      ld    (nb),a
;
; *** tabela de interrupcao ***
;
0027 3E 91        ld    a,low rot2 ; servico do A/D.
0029 32 1608      ld    (tab),a
002C 3E 00        ld    a,high rot2
002E 32 1609      ld    (tab+1h),a
;
0031 3E BF        ld    a,low wdog ; watch-dog da comunicacao.
0033 32 160A      ld    (tab+2h),a
0036 3E 00        ld    a,high wdog
0038 32 160B      ld    (tab+3h),a

```

003B 3E C8 ;
003D 32 160C ld a,low rot1 ; comunicacao M-S.
0040 3E 00 ld (tab+4h),a
0042 32 160D ld a,high rot1
ld (tab+5h),a
;
: ---> perifericos
:
0045 3E A2 ld a,10100010b ;programacao do 8255
0047 D3 EF out (m8255),a
0049 3E OD ld a,00001101b ;habilita interrupcao.
004B D3 EF out (m8255),a
;
004D 3E OA ld a,00001010b ;programacao do 8279.
004F D3 DF out (m8279),a
0051 3E 3F ld a,00111111b
0053 D3 DF out (m8279),a
0055 3E CD ld a,11001101b
0057 D3 DF out (m8279),a
0059 DB DF l1: in a,(m8279)
005B E6 80 and 10000000b
005D C2 0059 jp nz,l1
0060 3E 90 ld a,10010000b
0062 D3 DF out (m8279),a
0064 3E 50 ld a,01010000b
0066 D3 DF out (m8279),a
;
0068 3E 08 ld a,low tab ; carga do end ms do vetor de Int
006A D3 7C out (ctc0),a
;
006C 3E A7 ld a,10100111b ; frequencia de amostragem
006E D3 7C out (ctc0),a
0070 3E 41 ld a,veloci ; Fmost= 120,2 Hz ---> default .
0072 D3 7C out (ctc0),a
;
0074 3E EF ld a,11101111b ; servico de comunicacao M-S,borda de des fh.
0076 D3 7E out (ctc2),a
0078 3E 01 ld a,00000001b
007A D3 7E out (ctc2),a
;
: *** subsistemas ***
:
007C 3E 00 ld a,00000000b ; sinal do star do A/D em NLO.
007E D3 EF out (m8255),a
;
0080 CD 0170 call fecha ; permite a atualizacao do capacitores do S/F

```
0083 CD 018F          ; call ch0      ; seleciona o canal "zero" do mux ---> A/D.  
;  
;  
; ;#### rotina de fundo ####  
;  
0086 FB  
0087 DB DF          12: ei          ; verifica se existe tecla apertada.  
0089 E6 07          in   a,(m8279)  
008B C4 0107          and  00000111b  
008E C3 0087          call nz,tecla ; servicio de comandos.  
                      jp    12  
;  
page
```

```
; ; ##### rotinas de servico de interrupcao #####
; ; --->servico do A/D
; ; Descricao: A presente rotina tem como responsabilidade a colheita dos
; ; dados, advindos dos 3 canais analogicos da arquitetura.
0091 00          rot2:    nop
0092 CD 0178      call     abre      ; retem os dados nos S/H para a conversao.
0095 CD 018F      call     ch0       ; posiciona o canal "zero" no A/D.
0098 CD 01B3      call     ini       ; dispara a conversao.
009B CD 0180      call     conv      ; espera o tempo de conversao do A/D.
009E CD 01BF      call     ecg      ; colhe o dado de ecg do A/D.
00A1 CD 019B      call     ch1       ; posiciona o canal "um" no A/D.
00A4 CD 01B3      call     ini       ; dispara a conversao.
00A7 CD 0180      call     conv      ; aguarda o fim da conversao do A/D.
00AA CD 01D1      call     lepres   ; colhe o dado de pressao instantanea.
00AD CD 01A7      call     ch2       ; posiciona o canal "dois" no A/D.
00B0 CD 01B3      call     ini       ; inicia a conversao do A/D.
00B3 CD 0180      call     conv      ; aguarda o dado ser convertido.
00B6 CD 01E3      call     pmedio   ; le-se o dado de pressao media.
00B9 CD 0170      call     fecha    ; permite a atualizacao do capacitores do S/
00BC FB           ei
00BD ED 4D         reti
; ; ---> servico do watch dog
; ; Descricao: Esta rotina aborta a comunicacao (transferencia de dados entre
; ; o Master e o Slave) quando da borda de subida do sinal da frequencia horizontal,
; ; afim de garantir que comunicacao nao se estenda durante o periodo de traco do sinal (atrasaria a
; ; descarga do buffer de tela - a figura dancaria na tela).
00BF 00          wdog:   nop
00C0 11 00F6      ld      de,19    ; novo endereco de retorno.
00C3 33          inc    sp
```

microMASTER

MACRO-80 3.36

17-Mar-80

PAGE

1-6

00C4	33		inc	sp
00C5	D5		push	de
00C6	ED 4D	;	reti	
		;	page	; habilita logica de daisy-chain do ctc.

```

;
; ---> servico de comunicacao Master-Slave.
;

; Descricao: A presente rotina envia dados ao slave, esvaziando assim a fila
; circular (nao necessariamente esgotando-a). Durante o processamento de dados do slave, a rotina habilita as interrupcoes
; afim de permitir, o servico do watch-dog ( encerra a comunicacao Master-Slave ) e a digitalizacao dos dados.
;

00C8 00          rot1:  nop
;
00C9 F5          push   af
00CA C5          push   bc
00CB D5          push   de      ; utilizada pela rotina de watch-dog.
;
00CC 3E 00        ld     a,00h    ; tabela de estado ---> exite comunicacao
00CE 32 1403      ld     (com),a
;
00D1 3E FF        ld     a,0ffh   ; prepara possivel chamada da rot. wdog.
00D3 D3 7D        out    (ctc1),a
00D5 3E 01        ld     a,0ih
00D7 D3 7D        out    (ctc1),a
;
00D9 FB          15:   ei      ; habilita interrupcao.
;
00DA DB EE        15a:  in     a,(status) ; verifica se pode iniciar a transmissao .
00DC E6 08        and    00001000b
00DE 28 FA        jr    z,15a
;
00E0 F3          di      ; desabilita a interrupcao, pois a comunicacao deve ser atomica.
;
00E1 CD 021A      call   tira   ; recupera dado da fila circular.
;
00E4 47          ld     b,a    ; salva o dado
;
00E5 3E 0D        ld     a,00001101b ; seta INTRA
00E7 D3 EF        out    (m8255),a
;
00E9 3A 1602      ld     a,(nb)  ; acabou os dados ?
00EC FE 00        cp     00h
00EE 28 06        jr    z,19
;
00F0 78          ld     a,b    ; transmite o dado para o Slave.
;
```

00F1	D3 EC		out	(slave),a	
00F3	C3 00D9	;	jp	15	
00F6	00	19:	nop		; entry point da rotina de wdog.
00F7	F3	;	di		
00F8	3E 03	;	ld	a,00000011b	
00FA	D3 7D		out	(ctc1),a	; desabelita o ctc de watch-dog
00FC	3E FF	;	ld	a,0ffh	
00FE	32 1403		ld	(com),a	; tabela de estado ---> nao existe comuni- ; cacao.
0101	D1		pop	de	
0102	C1		pop	bc	
0103	F1		pop	af	
0104	FB	;	ei		
0105	ED 4D		reti		
		;			

		;			
		page			

```
; : #### ROTINAS UTILIZADAS PELO PROGRAMA ####
;
; : ---> rotina tecla .
;
0107 00      tecla:  nop          ; servico de teclas e chaves
0108 CD 0121    call   beep       ; (tarefas iniciadas pelo usuario).
;                                ; realimentacao sonora.
;
010B F5      ;
;                                push   af
;
010C DB DE    ;
;                                in    a,(dados)   ; le tecla
010E E6 3F    and   00111111b  ; mascara a informacao de shift/ctrl
;
0110 FE 05    ;
0112 CA 013B  cp    tcong        ; e' congela ( cong/desc. a tela ? ). 
0115 FE 0D    jp    z,rcong     ; servico de congelamento.
0117 CA 0144  cp    tcasc        ; e' cascata ( modo ecg-press/ecg-casc. ?).
011A FE 25    jp    z,rcasc     ; servico de modo.
011C CA 014D  cp    tvel         ; e' mudanca de velocidade ?
;                                jp    z,rvel      ; rotina de servico de velocidade.
;
;                                ;
;                                ; qualquer outra sequencia e' ignorada.
;
011F F1      volta: pop   af
;
0120 C9      ;
;                                ret
;
;                                ; *** rotina beep ***
;
0121 00      beep:  nop          ; realimentacao sonora de aceitacao de tecla
;
0122 F5      ;
;                                push   af
;
0123 CD 012B  call   toca
0126 CD 0133  call   ntoca
;
0129 F1      ;
012A C9      pop   af
;
;                                ; *** rotina toca ***
;
012B 00      toca:  nop          ; dispara sinal sonoro.
;
012C F5      ;
;                                push   af
```

```

012D 3E 09          ; ld      a,00001001b    ; seta PC4 do 8255.
012F D3 EF          ; out    (m8255),a

0131 F1             ; pop    af

0132 C9             ; ret

;                                *** rotina ntoca ***

0133 00             ; ntoca: nop           ; desliga sinal sonoro.

0134 F5             ; push   af

0135 3E 08          ; ld      a,00001000b    ; reseta PC4 do 8255
0137 D3 EF          ; out    (m8255),a

0139 F1             ; pop    af

013A C9             ; ret

;                                *** rotina rcong ***

013B 00             ; rcong:  nop          ; servico de congelamento.

013C F5             ; push   af

013D 3E F0          ; ld      a,0f0h         ; comando de congelamento para o slave
013F CD 01ED          call   poe          ; envia o comando para a fila circular.

0142 F1             ; pop    af

0143 C9             ; ret

;                                *** rotina rcasc ***

0144 00             ; rcasc:  nop          ; servico de modo: ECG-PRESSAO / ECG-CASC.

0145 F5             ; push   af

0146 3E F1          ; ld      a,0f1h         ; comando de mudanca de modo para o slave.
0148 CD 01ED          call   poe          ; instala o comando na fila circular.

014B F1             ; pop    af

014C C9             ; ret

```

```

;           ; *** rotina revel ***
014D 00      rvel:  nop          ; altera a velocidade do tracado.
;           ; mudando a freq. de amostragem.
014E F3      ;         di          ; necessario para reprogramarmos o CTC 0.
014F F5      ;         push af
0150 3E A7      ;         ld   a,10100111b
0152 D3 7C      ;         out  (ctc0),a      ; reprogramacao do ctc 0
;           ;
0154 3A 1404      ;         ld   a,(veloc)
0157 FE 00      cp    00h          ; recupera a velocidade corrente (tabela
0159 28 08      jr    z,rvel1     ; de estado { 00H= veloc1 ---> 120,2 Hz).
;           ;
015B 2F      ;         cpl
015C 32 1404      ;         ld   (veloc),a      ; muda para famost = 120,2 Hz ( 25 mm/s).
015F 3E 41      ld    a,veloci
0161 18 06      jr    rvel2      ; ajusta a tabela de estado.
;           ;
0163 2F      ;         rvel1: cpl
0164 32 1404      ;         ld   (veloc),a      ; muda para famost = 236,74 Hz (50 mm/s).
0167 3E 21      ld    a,veloc2
;           ;
0169 D3 7C      ;         rvel2: out  (ctc0),a
;           ;
016B F1      ;         pop  af
;           ;
016C FB      ;         ei           ; fim da programacao do ctc0.
;           ;
016D C3 011F      ;         jp   volta
;           ;
;           ; ---> rotina fecha
0170 00      fecha:  nop          ; fecha chave analogica do S/H.
;           ;
0171 F5      ;         push af
;           ;
0172 3E 0A      ;         ld   a,00001010b
0174 D3 EF      ;         out  (m8255),a
;           ;
0176 F1      ;         pop  af
;           ;
0177 C9      ;         ret

```

```

; ---> rotina abre
;
0178 00      abre:  nop ; abre a chave analogica do S/H.
;
0179 F5      push   af
;
017A 3E 0B      ld     a,00001011b
017C D3 EF      out    (m8255),a
;
017E F1      pop    af
;
017F C9      ret
;
; ---> rotina conv
;
0180 00      conv:  nop ; atraso de 100 micro seg para compensar
;
0181 F5      push   af ; o tempo de conversao do A/D.
0182 E5      push   hl
;
0183 21 0006      ld     hl,06d
0186 7D      14:  ld     a,l
0187 B4      or     h
0188 2B      dec    hl
0189 C2 0186      jp     nz,14
;
018C E1      pop    hl
018D F1      pop    af
;
018E C9      ret
;
; ---> rotina ch0
;
018F 00      ch0:  nop ; seleciona o canal "zero" para a digitaliza
;
0190 F5      push   af
;
0191 3E 02      ld     a,00000010b
0193 D3 EF      out    (m8255),a
0195 3E 04      ld     a,00000100b
0197 D3 EF      out    (m8255),a
;
0199 F1      pop    af
;
019A C9      ret
;
```

```
; ---> rotina ch1
;
019B 00      ch1:  nop          ; seleciona o canal "um" para digitalizacao
;
019C F5      push   af
;
019D 3E 03      ld    a,00000011b
019F D3 EF      out   (m8255),a
01A1 3E 04      ld    a,00000100b
01A3 D3 EF      out   (m8255),a
;
01A5 F1      pop   af
;
01A6 C9      ret
;
; ---> rotina ch2
;
01A7 00      ch2:  nop          ; seleciona o canal "dois" para digitalizacao
;
01A8 F5      push   af
;
01A9 3E 02      ld    a,00000010b
01AB D3 EF      out   (m8255),a
01AD 3E 05      ld    a,00000101b
01AF D3 EF      out   (m8255),a
;
01B1 F1      pop   af
;
01B2 C9      ret
;
; ---> rotina ini
;
01B3 00      ini:  nop          ; dispara a conversao analogica - digital.
;
01B4 F5      push   af
;
01B5 3E 01      ld    a,00000001b
01B7 D3 EF      out   (m8255),a
01B9 3E 00      ld    a,00000000b
01BB D3 EF      out   (m8255),a
;
01BD F1      pop   af
;
01BE C9      ret
;
```

```

; ---> rotina ecg
;
01BF 00      ; ecg:    nop          ; tratamento de dados de ecg.
;
01C0 F5      ;           push   af
;
01C1 3E F2      ;           ld     a,0f2h      ; preambulo de mensagem de ecg
01C3 CD 01ED      ;           call   poe       ; instala na fila de mensagens circular.
;
01C6 DB ED      ;           in     a,(ad)      ; le dado do buffer do a/d.
01C8 2F
01C9 32 1400      ;           ld     (ecgi),a      ; ecg instantaneo ---> tabela de estado.
01CC CD 01ED      ;           call   poe       ; envia o dado de ecg para a fila circular.
;
01CF F1      ;           pop   af
;
01D0 C9      ;           ret
;
; ---> rotina lepres
;
01D1 00      ; lepres:  nop          ; tratamento de dados de pressao instantanea
;
01D2 F5      ;           push   af
;
01D3 3E F3      ;           ld     a,0f3h      ; preambulo de mensagem de pressao
01D5 CD 01ED      ;           call   poe       ; instala no buffer de mensagem
;
01D8 DB ED      ;           in     a,(ad)      ; colhe o dado do a/d
01DA 2F
01DB 32 1401      ;           ld     (pres),a      ; ajusta a area comum de dados.
01DE CD 01ED      ;           call   poe
;
01E1 F1      ;           pop   af
;
01E2 C9      ;           ret
;
; ---> rotina pmedio
;
01E3 00      ; pmedio:  nop          ; tratamento da pressao media.
;
01E4 F5      ;           push   af
;
01E5 DB ED      ;           in     a,(ad)      ; obtém o dado convertido.
01E7 2F
01E8 32 1402      ;           ld     (pmidi),a      ; instala na tabela de estado o dado
;
```

microMASTER MACRO-80 3.36 17-Mar-80 PAGE 1-15

01EB F1 ; pop af
01EC C9 ; ret
; page

```

;
; ---> * rotinas de tratamento da fila circular *
;

;
;      *** rotina poe ***
;

;
;-----;
; Descricao da Rotina: Este algoritmo encontra-se descrito em: " Projetos de
;                      Computadores Digitais " -Glen George Langdon Jr. &
;                      Edson Fregn... pag 308,309 .
;-----;

;
; Descricao das Variaveis:      a      = dado a ser instalado na fila.
;                               li     = limite inferior da memoria do buffer
;                               ls     = limite superior da memoria do buffer
;                               inicio = ponteiro para retirada de dados.
;                               fim    = ponteiro para entrada de dados.
;                               nb    = 00h indica fila vazia.
;

;
;-----;

01ED 00          poe:   nop           ; instala dados na fila circular.
;
01EE E5          push   hl
01EF C5          push   bc
01F0 F5          push   af           ; salva o dado a ser instalado
;
01F1 3E 01        ld     a,01h         ; indica fila nao vazia.
01F3 32 1602      ld     (nb),a
;
01F6 3A 1601      ld     a,(fim)       ; obtém-se ponteiro de fim de buffer antigo.
01F9 3C          inc   a             ; pNovo= ponteiro antigo +1.
;
01FA FE 7F        cp     ls            ; verifica se o pNovo > limite superior.
01FC DA 0204      jp     c,mei         ; se for faca pNovo = limite inferior.
01FF CA 0204      jp     z,mei
0202 3E 00        ld     a,li
0204 47          mei: ld   b,a
;
0205 3A 1600      ld     a,(inicio)    ; verifica se a fila esta lotada
0208 B8          cp     b
0209 CA 0218      jp     z,lotada    ; ( aconteceria um "overrun" de dados ).
```

020C	78	ld	a,b	
020D	32 1601	ld	(fim),a	; salva-se o novo ponteiro de fim de buffer
0210	6F	ld	l,a	; instala-se o byte MS do pont.
0211	26 15	ld	h, high fila	; obtém o byte MS do pont
0213	F1	pop	af	
0214	77	ld	(hl),a	; instala na fila o dado em pont.
0215	C1	pop	bc	
0216	E1	pop	hl	
0217	C9	ret		
0218	F3	lotada: di		; estouro da fila de comunicacao.
0219	76	halt		
		;	page	

```
;  
;  
; *** rotina tira ***  
;  
;  
; Descricao da Rotina : Este algoritmo encontra-se descrito em: " Projetos  
; de Computadores Digitais " - Glen George Langdon Jr  
; & Edson Fregnini ... pag 308, 309, 310.  
;  
;  
; Descricao das Variaveis: a = dado a ser retirado da fila.  
; li = limite inferior da memoria do buff  
; ls = limite superior da memoria do buff  
; inicio = ponteiro para retirada de dados.  
; fim = ponteiro para entrada de dados.  
; nb = 00h indica fila vazia.  
;  
;  
021A 00 tira: nop ; retira dado da fila circular.  
;  
021B C5 push bc  
021C E5 push hl  
;  
021D 3A 1600 ld a,(inicio) ; verifica se a fila esta vazia  
0220 47 ld b,a  
0221 3A 1601 ld a,(fim)  
0224 B8 cp b  
0225 CA 0241 jp z,vazia  
;  
0228 78 ld a,b ; pnovo = inicio+1  
0229 3C inc a  
022A 32 1600 ld (inicio),a ; ajusta area da variavel inicio  
;  
022D FE 7F cp ls ; verifica se pnovo > limite superior  
022F DA 023A jp c,mi ; se for faca pnovo = limite inferior.  
0232 CA 023A jp z,mi  
0235 3E 00 ld a,li  
0237 32 1600 ld (inicio),a  
;  
023A 6F mi: ld l,a ; devolve no acumulador o retirado do buffer  
023B 26 15 ld h,high fila
```

023D	7E		ld	a,(hl)		
023E	C3 0246		jp	v		
0241	3E 00	;	vazia:	ld	a,00h	;
0243	32 1602			ld	(nb),a	sinaliza fila vazia.
0246	00	;	v:	nop		
0247	E1			pop	hl	
0248	C1			pop	bc	
0249	C9	;		ret		
		;		page		

```
; ***** AREA DE RAM *****  
;  
;  
; &&& Tabela de ESTADO ---> area comum de dados .  
;  
;  
; OBS: Deve-se tomar cuidado ,na retirada de dados da tabela de estado, poi  
; no caso de se retirar o mesmo dado - apos alguns instantes - este po  
; de nao possuir o mesmo valor , devido as rotinas de interrupcao (atu  
; alizacao de variaveis). Sugere-se aos senhores projetistas de softwa  
; re que copiem a variavel, a ser utilizada, em registrador ou area de  
; rascunho para que se tenha integridade no processo.  
;  
        org    1400h  
;  
1400 00      ecgi: defb 00h ;valor instantaneo do ecg.  
1401 00      pres: defb 00h ;valor instantaneo da pressao.  
1402 00      pmedi: defb 00h ;valor instantaneo da pressao media.  
1403 00      com: defb 00h ;indica estado da comunicacao Master-Slave.  
1404 00      veloc: defb 00h ;indica a velocidade atual da tela.  
;  
;  
; &&& fila circular ---> utilizada durante a comunicacao Master-Slave.  
;  
        org    1500h  
;  
1500          fila: defs 128d ;buffer de dados da fila circular.  
                      ; ... devido ao algoritmo utilizado mS =00h.  
                      org    1600h  
;  
1600 00      inicio: defb 00d ; ponteiro para retirada de dados (byte mS).  
1601 00      fim: defb 00d ; ponteiro para entrada de dados (byte mS).  
1602 00      nb: defb 00d ; 00h indica fila vazia.  
1603          defs 05d ; para que a tabela de interrupcao fique  
                      ; corretamente instalada.  
;  
;  
; &&& Tabela de interrupcoes  
;  
;  
1608 00      tab: defb 0h ; mS da rotina de interrupcao do ctc0.  
1609 00      defb 0h ; MS da rotina de interrupcao do ctc0.  
;
```

```
160A 00           defb 0h   ; mS da rotina de interrupcao do ctc1.  
160B 00           defb 0h   ; MS da rotina de interrupcao do ctc1.  
160C 00           ;       defb 0h   ; mS da rotina de interrupcao do ctc2.  
160D 00           defb 0h   ; MS da rotina de interrupcao do ctc2.  
;  
;  
;*****  
;  
;*****  
;  
    end
```

Macros:

Symbols:

ABRE	0178	AD	00ED	BEEP	0121	CHO	018F
CH1	019B	CH2	01A7	COM	1403	CONV	0180
CTCO	007C	CTC1	007D	CTC2	007E	DADO	00DE
ECG	01BF	ECGI	1400	FECHA	0170	FILA	1500
FIM	1601	INI	01B3	INICIO	1600	L1	0059
L2	0087	L4	0186	L5	00D9	L5A	00DA
L9	00F6	LEPRES	01D1	L1	0000	LOTADA	0218
LS	007F	M8255	00EF	M8279	00DF	MEI	0204
MI	023A	NB	1602	NTOCA	0133	PMEDI	1402
PMEDIO	01E3	POE	01ED	PRES	1401	RCASC	0144
RCONG	013B	ROT1	00C8	ROT2	0091	RVEL	014D
RVEL1	0163	RVEL2	0169	SLAVE	00EC	STATUS	00EE
TAB	1608	TCASC	000D	TCONG	0005	TECLA	0107
TIRA	021A	TOCA	012B	TVEL	0025	V	0246
VAZIA	0241	VELOC	1404	VELOC1	0041	VELOC2	0021
VOLTA	011F	WDOG	00BF				

No Fatal error(s)

```
        title microSLAVE

;-----;
; Nome do programa:      Micro Slave V0.12
; Data do programa:      10/set/84
;

;-----;
; Descricao do programa:
;

; Este programa gerencia uma tela congelada de dois canais
; que e controlada por um Z80. Os dados a serem colocados na tela
; advem de um micro-master. Foi realizada uma interface de comunicaçao paralela (8255) que permite a comunicacao no sentido
; master ---> slave.
;

; obs: o mestre ao abrir o dialogo informa ao slave o que ira ma-
;       dar.
;

;-----;
;

; ##### definicao dos equates #####
;

; --->    cpu (Z80 @ 2MHz)
;

0FFF          pilha equ 0fffh           ; definicao da pilha
;

; --->    I/O
;

; controlado 8255
;

00EF          m8255 equ 0efh           ; port de controle
00EC          porta equ 0ech           ; port de comunicacao com o master.
00ED          portb equ 0edh           ; saida para o D/A.
00EE          portc equ 0eesh          ; sinais de controle.
;

00ED          da     equ   portb         ; definicoes de labels.
00EC          master equ   porta
00EE          teste  equ   portc
;

; controlador ctc
;
```

```

microSLAVE      MACRO-B0 3.36    17-Mar-80      PAGE   1-2

007C          ctc0  equ    07ch      ; utilizado no servico de tela
007D          ctc1  equ    07dh      ; astavel de 63.8 @ -6 s ---> gerador de A
007E          ctc2  equ    07eh      ; astavel de 1.0 @ -3 s ---> p/ contador.

;
;
;
;-----+
;
;      ##### inicializacoes #####
;
;      ---> cpu
;
;      .z80
aseg
;
org 0h
;
0000 ED 5E      im   2          ; interrupcao no modo 2
0002 3E 0C      ld    a,high ram ; carrega endereco da tabela
0004 ED 47      ld    i,a        ; de interrupcao MS.

;
0006 31 0FFF    ld    sp,pilha
;
;
;      ---> memoria
;
;
;
;
;-----+
;
0009 3E F4      ld    a,low servi ; ajuste do endereco da rotina
000B 32 0C00    ld    (ram),a   ; servi no vetor de interrupcao 0.
000E 3E 00      ld    a, high servi
0010 32 0C01    ld    (ram + 1h),a

;
;-----+
;
;
;
;      canal 1      ----> buffer de tela: 0800h a 09FFh.
;      canal 2      ----> buffer de tela: 0A00h a 0BFFh.

;
0013 DD 21 0800  ld    ix,0800h   ; ponteiro do canal 1 (ultimo dado do buffer
0017 FD 21 0A00  ld    iy,0A00h   ; ponteiro do canal 2 (ultimo dado do buffer

;
;
;      *** rotina que deposita 80H nos buffers de canal. ***
;
```

001B	21 0800		ld	h1,0800h	
001E	01 0400		ld	bc,1024d	
		;			
0021	3E 80	loop:	ld	a,80h	; 80H = 0 V para o d/a.
0023	77		ld	(h1),a	
		;			
0024	23		inc	h1	
0025	0B		dec	bc	
		;			
0026	79		ld	a,c	
0027	B0		or	b	
0028	20 F7		jr	nz,loop	
		;			
		;		---> E/S	
		;			
002A	3E B8		ld	a,10111000b	; 8255 programado para:
002C	D3 EF		out	(m8255),a	; port a = modo 1 entrada.
					; port b = modo 0 saida.
					; port c = modo 0 saida & set/reset
		;			
002E	3E 09		ld	a,00001001b	; ajusta mascara da 8255 port a.
0030	D3 EF		out	(m8255),a	
		;			
0032	1E 00		ld	e,0h	; guarda o estado do " slave ".
		.			; b0 = 0 nao existe dado de pressao.
		.			; b1 = 0 nao existe dado de ecg.
		.			; b2 = 0 ecg cascata (modo).
		.			; b3 = 0 nao congela .
		.			; b7 = 0 descarrega buffer 1 (mux).
		;			
0034	3E FF		ld	a,11111111b	; ctc0 ---> gerador de interrupcao.
0036	D3 7C		out	(ctc0),a	
0038	3E 01		ld	a,00000001b	
003A	D3 7C		out	(ctc0),a	
		;			
003C	3E 00		ld	a, low ram	; carrega endereco da tabela de
003E	D3 7C		out	(ctc0),a	; interrupcao mS.
		;			
0040	3E 17		ld	a,00010111b	; astavel 63,8 ms - 6 s
0042	D3 7D		out	(ctc1),a	
0044	3E 08		ld	a,00001000b	
0046	D3 7D		out	(ctc1),a	
		;			
0048	3E 37		ld	a,00110111b	; astavel +/- 1 ms --- mono digital.
004A	D3 7E		out	(ctc2),a	
004C	3E 07		ld	a,00000111b	

microSLAVE MACRO-80 3.36 17-Mar-80 PAGE 1-4

004E D3 7E out (ctc2),a

; ;
; page

```
;-----  
;  
;      ##### corpo do programa #####  
;  
;      HL      ----> ponteiro auxiliar.  
;      E       ----> estado do slave.  
;      D       ----> dado para o canal 1.  
;      B       ----> dado para o canal 2.  
;  
;-----  
;  
0050  FB          ei           ; habilita a interrupcao.  
;  
0051  DB EE        entr:   in    a,(teste)      ; le a informacao do master.  
0053  57          ld    d,a           ; no caso de ser dado para o CH-1.  
0054  47          ld    b,a           ; no caso de ser dado para o CH-2.  
;  
0055  7B          ld    a,e           ; para testar o estado do slave.  
0056  E6 03        and   00000011b    ; para verificar se e dado.  
0058  20 1C        jr    nz,dado  
005A  7A          ld    a,d           ;  
;  
005B  FE F0        cp    0f0h          ; teste de congela.  
005D  28 49        jr    z,cong  
005F  FE F1        cp    0f1h          ; teste de modo.  
0061  28 51        jr    z,modo  
0063  FE F2        cp    0f2h          ; teste dado ecg.  
0065  28 59        jr    z,decg  
0067  FE F3        cp    0f3h          ; teste dado de pressao.  
0069  28 59        jr    z,dpress  
006B  00          nop  
006C  00          nop  
006D  00          nop  
;  
006E  00          volta:  nop  
;  
006F  3E 09        id    a,00001001b    ; habilita comunicacao.  
0071  D3 EF        out   (m8255),a  
;  
0073  C3 0051      jp    entr  
;  
;-----
```

```
;*****  
;  
; comando dado ; instalacao do dados nos buffers de tela.  
;  
0076 CB 4B dado: bit 1,e  
0078 28 1F jr z,press ; e' dado de pressao ?  
;  
007A CB 53 bit 2,e  
007C 28 09 jr z,casc ; ---> dado de ecg . O modo e'cascata ?  
;  
007E CB 5B bit 3,e  
0080 20 13 jr nz,ajusta ; ---> se congela ?, nao atualiza o buffer.  
;  
0082 CD 00C8 call insti  
0085 18 OE jr ajusta  
;  
;-----  
;  
0087 CB 5B casc: bit 3,e ; instalacao de dado de ecg (modo cascata)  
0089 20 07 jr nz,instia ; ----> se congelado so atualiza buffer 1.  
008B 00 nop  
008C DD 46 00 ld b,(ix+0h) ; + <--- buffer 1 <--- dado  
008F CD 00DE call inst2 ; I  
0092 CD 00C8 instia: call inst1 ; + ---> buffer 2 --->  
;  
0095 CB 8B ajusta: res 1,e  
0097 18 D5 jr volta  
;  
;-----  
;  
0099 CB 53 press: bit 2,e ; instalacao do dado de pressao  
009B 28 07 jr z,ajust1 ; ( modo ecg/pressao).  
009D CB 5B bit 3,e  
009F 20 03 jr nz,ajust1  
00A1 CD 00DE call inst2  
00A4 CB 83 ajust1: res 0,e  
00A6 18 C6 jr volta  
;  
;*****  
;  
; comando congela  
;  
00A8 CB 5B cong: bit 3,e ; congela < --- > descongela
```

```

00AA 28 04          jr      z,um      ; o display.
00AC CB 9B          res     3,e
00AE 18 BE          jr      volta
00B0 CB DB          um:    set      3,e
00B2 18 BA          jr      volta
;
;*****#
;
; comando de modo
;
00B4 CB 53          modo:   bit      2,e      ; mudanca do modo do display:
00B6 28 04          jr      z,dois    ; ecg pressao < --- > cascata.
00B8 CB 93          res     2,e
00BA 18 B2          jr      volta
00BC CB D3          dois:   set      2,e
00BE 18 AE          jr      volta
;
;*****#
;
; comando de dado ecg
;
00C0 CB CB          decg:   set      1,e      ; proximo byte e dado de ecg.
00C2 18 AA          jr      volta
;
;*****#
;
; comando de dado pressao
;
00C4 CB C3          dpress: set      0,e      ; proximo byte e dado de pressao.
00C6 18 A6          jr      volta
;
;*****#
;
; rotina inst1
;
00C8 F5             inst1: push     af      ; instala dado no canal 1 entrada D
;
00C9 DD E5          push    ix
00CB E1             pop     hl      ; coloca o ponteiro do buffer em HL.
;
00CC 72             ld      (hl),d  ;instala o dado no buffer 1.
;
00CD 2C             inc     l      ;calcula o novo ponteiro.
00CE 20 09          jr      nz,p6
00DO 24             inc     h
00D1 7C             ld      a,h

```

00D2	FE 0A		cp	0ah	
00D4	20 03		jr	nz,p6	
00D6	21 0800		ld	hl,0800h	
		;			
00D9	E5	p6:	push	hl	
00DA	DD E1		pop	ix	; coloca o novo ponteiro em ix.
		;			
00DC	F1		pop	af	
00DD	C9		ret		
		;			
		;			

		;			
		;			
		;			
00DE	F5	inst2:	push	af	; instala dado no canal 2 entrada "b".
		;			
00DF	FD E5		push	iy	
00E1	E1		pop	hl	; recupera o ponteiro do buffer 2.
		;			
00E2	70		ld	(hl),b	; instala o dado no buffer 2.
		;			
00E3	2C		inc	l	
00E4	20 09		jr	nz,p8	; calcula o novo ponteiro.
00E6	24		inc	h	
00E7	7C		ld	a,h	
00E8	FE 0C		cp	0ch	
00EA	20 03		jr	nz,p8	
00EC	21 0A00		ld	hl,0a00h	
		;			
00EF	E5	p8:	push	hl	
00FO	FD E1		pop	iy	; salva em iy o novo ponteiro do buffer 2.
		;			
00F2	F1		pop	af	
00F3	C9		ret		
		;			
		;			
		page			

```
;-----  
;  
; ##### servico de interrupcao #####  
;  
;  
; Esta rotina e responsavel pela mostra dos canais 1 e 2  
; quando da ocorrencia da borda de subida do sinal de 10,8 ms.  
; O algoritmo verifica qual canal sera refrescado e o mes-  
; mo e descarregado ciclicamente ate que ocorra a borda de desc-  
; da do sinal de 10,8 ms. No ciclo seguinte e descarregado o outro  
; canal (modo alternado).  
;  
;  
;OBS: PC1 (8255) : NL0 = canal 1 ( nivel base )  
;NL1 = canal 2 ( nivel base + nivel DC ).  
;  
00F4 00 servi: nop  
00F5 F3 di ; para a reprogramacao do ctc  
00F6 F5 push af  
00F7 C5 push bc  
00F8 E5 push hl  
;  
00F9 3E EF ld a,11101111b ; reprog. com borda de desc.  
00FB D3 7C out (ctc0),a  
00FD 3E 01 ld a,00000001b  
00FF D3 7C out (ctc0),a  
;  
0101 3E 48 ld a,low torna ; trapezia a interrupcao para outra rotina.  
0103 32 0C00 ld (ram),a  
0106 3E 01 ld a, high torna  
0108 32 0C01 ld (ram + 1h),a  
;  
010B CD 0163 call sreti ; para simular um reti e resetar o daisy-chain  
010E FB ei  
010F CB 7B bit 7,e ; que canal sera refrescado ?  
0111 28 1B jr z,call  
;  
; ***** refresca o canal 2 *****
```

0113 00 ;
0114 00 cal2: nop ; descarrega o buffer 2.
0115 CB BB ;
0117 3E 03 res 7,e ; para compensar o tempo economizado pelo j
0119 D3 EF ; acima.
011B FD E5 ; o proximo canal a ser descarregado e o 1.
011D E1 push iy ; recuperar o ponteiro do canal 2 em hl.
011E 7E pop hl ;
011F D3 ED p2: ld a,(hl) ; envia o dado ao d/a.
0121 2C inc l ;
0122 20 FA jr nz,p2 ; calcula o novo ponteiro.
0124 24 inc h ;
0125 CB 54 bit 2,h ;
0127 28 F5 jr z,p2 ;
0129 21 0A00 ld hl,0a00h ;
012C 18 F0 jr p2 ;
012E 00 ;
012F CB FB call1: nop ; descarrega o canal 1 da tela.
0131 3E 02 ;
0133 D3 EF set 7,e ; informa que o proximo canal a ser
0135 DD E5 ; refrescado e o canal 2.
0137 E1 push ix ; recuperar o ponteiro do buffer 1.
0138 7E pop hl ;
0139 D3 ED p1: ld a,(hl) ; envia o dado ao d/a.
013B 2C inc l ;
013C 20 FA jr nz,p1 ; calcula o novo ponteiro.
013E 24 inc h ;
013F CB 4C bit 1,h ;
0141 28 F5 jr z,p1 ;

```
0143 21 0800           ld    hl,0800h
0146 18 F0           jr    p1

; ***** servico de interrupcao de retorno ****
0148 00           torna: nop
;
0149 33           inc   sp      ; ajusta o stack
014A 33           inc   sp
;
014B 3E F4           ld    a, low servi ; reajusta a tabela de interrupcao.
014D 32 0C00           ld    (ram),a
0150 3E 00           ld    a, high servi
0152 32 0C01           ld    (ram + 1h),a
;
0155 3E FF           ld    a,1111111b ; reprograma ctc0 para borda de subida.
0157 D3 7C           out   (ctc0),a
0159 3E 01           ld    a,00000001b
015B D3 7C           out   (ctc0),a
;
015D E1           pop   hl
015E C1           pop   bc
015F F1           pop   af
;
0160 FB           ei
0161 ED 4D           reti

;
;
; ***** rotina que permite habilitar novamente o ctc0 ****
0163 ED 4D           sreti: reti          ; habilita daisy-chain .
;
;
; #### area de ram ####
;
; org   0c00h
;
0C00 0000           ram: defw  0000H          ; endereço da rotina de interrupcao do ctc0.
;
;
;----- 8888888 -----
```

Macros:

Symbols:

AJUST1	00A4	AJUSTA	0095	CAL1	012E	CAL2	0113
CASC	0087	CONG	00A8	CTCO	007C	CTC1	007D
CTC2	007E	DA	00ED	DADO	0076	DECG	00C0
DOIS	00BC	DPRESS	00C4	ENTR	0051	INST1	00C8
INST1A	0092	INST2	00DE	LOOP	0021	M8255	00EF
MASTER	00EC	MODO	00B4	P1	0138	P2	011E
P6	00D9	P8	00EF	PILHA	0FFF	PORTA	00EC
PORTB	00ED	PORTC	00EE	PRESS	0099	RAM	0C00
SERVI	00F4	SRETI	0163	TESTE	00EE	TORNA	0148
UM	00B0	VOLTA	006E				

No Fatal error(s)

monitor para U.T.I. & Expansão

"NEW-MONITOR"

As listagens de "Software" do "NEW Monitor", podem ser obtidas:

Instituto "DANTE PAZZANESE" de Cardiologia
Centro Técnico de Pesquisas e Experimentos
Av. Dr. Dante Pazzanese 500, CEP 04012
São Paulo, SP, Brasil

600

EXPANSÃO-PC

```
10 REM Este Programa le o file "ecglb.dat", adquirido com um PDP11/40
20 REM atraves de um pacote de software chamado "SPARTA" e mostra na
30 REM Tela de um Pc compativel e com placa "Color Graphics".
40 REM O objetivo deste programa e estudar a resolucao de um sinal de
50 REM ECG, numa tela de PC.
55 REM
60 REM Data: 19/maio/1987 - Brunelli
70 REM
100 DIM A(1024)
105 REM
110 REM ----- Limpeza da Matriz -----
115 REM
120 FOR I=0 TO 1023:A(I)=0:NEXT I
125 REM
130 REM ----- Carga do Arquivo no Buffer -----
135 REM
140 REM
150 OPEN "ecglb.dat" FOR INPUT AS #1
160 I=0
170 INPUT #1,D
180 IF EOF(1) THEN 210
190 A(I)=D
200 I=I+1: GOTO 170
210 CLOSE #1
220 REM
230 REM ----- Mostra da informacao -----
240 REM
250 XM =1024 :YM =512
260 SCREEN 2:CLS:KEY OFF
270 WINDOW (0,0)-(XM-1, YM-1)
280 LINE(0,0)-(XM-1,0): REM eixo "X"
290 LINE(0,0)-(0, YM-1) :REM eixo "Y"
295 REM
300 REM----- Plotagem da figura -----
305 REM
310 FOR I=0 TO 1023
320 PSET(I,A(I))
330 NEXT I
350 REM
360 REM ----- Retorne por tecla -----
370 REM
380 INPUT A$ 
390 SCREEN 0:WIDTH 80:CLS:KEY ON
400 END
```

```
10 REM programa que desenha uma central hipotetica na tela
20 REM para se avaliar a resolucao.
30 REM
40 SCREEN 2:CLS: KEY OFF
44 REM
45 REM ### definicao dos viewports e Windows ####
46 REM
50 VIEW (0,0)-(539,40)
55 WINDOW (0,0)-(6*1024,1024)
56 LINE (0,0)-(6*1024,0):LINE (6*1024,0)-(6*1024,1024)
57 LINE (0,0)-(0,1024):LINE (0,1024)-(6*1024,1024)
58 LINE (6*1024-1536,0)-(6*1024-1536,1024)
60 VIEW (0,50)-(639,90)
65 WINDOW (0,0)-(6*1024,1024)
66 LINE (0,0)-(6*1024,0):LINE (6*1024,0)-(6*1024,1024)
67 LINE (0,0)-(0,1024):LINE (0,1024)-(6*1024,1024)
68 LINE (6*1024-1536,0)-(6*1024-1536,1024)
70 VIEW (0,100)-(639,140)
75 WINDOW (0,0)-(6*1024,1024)
76 LINE (0,0)-(6*1024,0):LINE (6*1024,0)-(6*1024,1024)
77 LINE (0,0)-(0,1024):LINE (0,1024)-(6*1024,1024)
78 LINE (6*1024-1536,0)-(6*1024-1536,1024)
80 VIEW (0,150)-(639,190)
85 WINDOW (0,0)-(6*1024,1024)
86 LINE (0,0)-(6*1024,0):LINE (6*1024,0)-(6*1024,1024)
87 LINE (0,0)-(0,1024):LINE (0,1024)-(6*1024,1024)
88 LINE (6*1024-1536,0)-(6*1024-1536,1024)
90 REM
95 REM ### leitura dos dados de ecg ####
100 REM
110 DIM A(1024)
120 FOR I=0 TO 1023:A(I)=110:NEXT I
130 OPEN "ecglb.dat" FOR INPUT AS #1
140 I=0
150 INPUT #1,D
160 IF EOF(1) THEN 190
170 A(I)=D*2+200
180 I=I+1:GOTO 150
190 CLOSE #1
195 REM
200 REM ### Mostra da informacao ####
205 REM
210 VIEW (0,0)-(639,40)
220 FOR I=1 TO 720
230 PSET (I,A(I)):PSET (I+ 720,A(I)):PSET (I+1440,A(I))
240 PSET(I+2160,A(I)):PSET(I+2880,A(I)):PSET (I+3600,A(I))
250 NEXT I
260 VIEW (0,50)-(639,90)
270 FOR I=1 TO 720
280 PSET (I,A(I)):PSET (I+ 720,A(I)):PSET (I+1440,A(I))
290 PSET(I+2160,A(I)):PSET(I+2880,A(I)):PSET (I+3600,A(I))
300 NEXT I
310 VIEW (0,100)-(639,140)
320 FOR I=1 TO 720
330 PSET (I,A(I)):PSET (I+ 720,A(I)):PSET (I+1440,A(I))
340 PSET(I+2160,A(I)):PSET(I+2880,A(I)):PSET (I+3600,A(I))
350 NEXT I
```

```
360 VIEW (0,150)-(639,190)
370 FOR I=1 TO 720
380 PSET (I,A(I)):PSET (I+ 720,A(I)):PSET (I+1440,A(I))
390 PSET(I+2160,A(I)):PSET(I+2880,A(I)):PSET (I+3600,A(I))
400 NEXT I
402 REM
403 REM ### Para encerrar aperte qualquer tecla ###
404 REM
410 INPUT A$ 
420 SCREEN 0:CLS:KEY ON
430 END
```

LISTAGEM DO FILE ECGLB.DAT

A(1) = 116	A(2) = 118	A(3) = 118	A(4) = 120
A(5) = 120	A(6) = 118	A(7) = 116	A(8) = 115
A(9) = 117	A(10) = 112	A(11) = 114	A(12) = 117
A(13) = 118	A(14) = 117	A(15) = 114	A(16) = 116
A(17) = 114	A(18) = 115	A(19) = 120	A(20) = 121
A(21) = 119	A(22) = 120	A(23) = 120	A(24) = 119
A(25) = 119	A(26) = 120	A(27) = 120	A(28) = 119
A(29) = 116	A(30) = 118	A(31) = 116	A(32) = 113
A(33) = 114	A(34) = 114	A(35) = 117	A(36) = 121
A(37) = 116	A(38) = 122	A(39) = 121	A(40) = 116
A(41) = 118	A(42) = 119	A(43) = 118	A(44) = 122
A(45) = 121	A(46) = 121	A(47) = 117	A(48) = 117
A(49) = 115	A(50) = 115	A(51) = 118	A(52) = 118
A(53) = 123	A(54) = 122	A(55) = 122	A(56) = 122
A(57) = 121	A(58) = 120	A(59) = 121	A(60) = 121
A(61) = 121	A(62) = 126	A(63) = 120	A(64) = 124
A(65) = 122	A(66) = 122	A(67) = 120	A(68) = 120
A(69) = 124	A(70) = 124	A(71) = 122	A(72) = 126
A(73) = 127	A(74) = 119	A(75) = 120	A(76) = 123
A(77) = 123	A(78) = 124	A(79) = 127	A(80) = 123
A(81) = 124	A(82) = 123	A(83) = 121	A(84) = 122
A(85) = 123	A(86) = 127	A(87) = 128	A(88) = 128
A(89) = 126	A(90) = 126	A(91) = 128	A(92) = 131
A(93) = 133	A(94) = 134	A(95) = 137	A(96) = 137
A(97) = 139	A(98) = 142	A(99) = 146	A(100) = 147
A(101) = 150	A(102) = 156	A(103) = 160	A(104) = 160
A(105) = 165	A(106) = 169	A(107) = 167	A(108) = 166
A(109) = 175	A(110) = 168	A(111) = 171	A(112) = 176
A(113) = 182	A(114) = 180	A(115) = 184	A(116) = 183
A(117) = 185	A(118) = 185	A(119) = 196	A(120) = 202
A(121) = 197	A(122) = 197	A(123) = 199	A(124) = 201
A(125) = 202	A(126) = 202	A(127) = 200	A(128) = 200
A(129) = 200	A(130) = 197	A(131) = 197	A(132) = 199
A(133) = 193	A(134) = 196	A(135) = 200	A(136) = 198
A(137) = 202	A(138) = 201	A(139) = 202	A(140) = 195
A(141) = 199	A(142) = 196	A(143) = 196	A(144) = 195
A(145) = 197	A(146) = 197	A(147) = 193	A(148) = 191
A(149) = 188	A(150) = 188	A(151) = 184	A(152) = 186
A(153) = 483	A(154) = 176	A(155) = 171	A(156) = 166
A(157) = 167	A(158) = 161	A(159) = 156	A(160) = 155
A(161) = 151	A(162) = 149	A(163) = 142	A(164) = 146
A(165) = 135	A(166) = 131	A(167) = 138	A(168) = 132
A(169) = 130	A(170) = 133	A(171) = 128	A(172) = 124
A(173) = 123	A(174) = 119	A(175) = 122	A(176) = 120
A(177) = 117	A(178) = 118	A(179) = 113	A(180) = 110
A(181) = 109	A(182) = 107	A(183) = 107	A(184) = 110
A(185) = 110	A(186) = 108	A(187) = 110	A(188) = 105
A(189) = 102	A(190) = 107	A(191) = 104	A(192) = 107
A(193) = 107	A(194) = 103	A(195) = 108	A(196) = 105

A(197) = 105	A(198) = 100	A(199) = 105	A(200) = 106
A(201) = 101	A(202) = 109	A(203) = 108	A(204) = 105
A(205) = 105	A(206) = 102	A(207) = 101	A(208) = 104
A(209) = 108	A(210) = 104	A(211) = 100	A(212) = 106
A(213) = 103	A(214) = 103	A(215) = 101	A(216) = 99
A(217) = 104	A(218) = 105	A(219) = 105	A(220) = 105
A(221) = 104	A(222) = 104	A(223) = 100	A(224) = 103
A(225) = 103	A(226) = 99	A(227) = 103	A(228) = 103
A(229) = 99	A(230) = 100	A(231) = 102	A(232) = 100
A(233) = 101	A(234) = 105	A(235) = 106	A(236) = 110
A(237) = 117	A(238) = 119	A(239) = 126	A(240) = 128
A(241) = 134	A(242) = 147	A(243) = 155	A(244) = 162
A(245) = 172	A(246) = 180	A(247) = 191	A(248) = 201
A(249) = 215	A(250) = 231	A(251) = 245	A(252) = 264
A(253) = 278	A(254) = 290	A(255) = 303	A(256) = 319
A(257) = 327	A(258) = 341	A(259) = 361	A(260) = 373
A(261) = 379	A(262) = 381	A(263) = 383	A(264) = 378
A(265) = 362	A(266) = 352	A(267) = 343	A(268) = 329
A(269) = 309	A(270) = 288	A(271) = 263	A(272) = 240
A(273) = 206	A(274) = 181	A(275) = 144	A(276) = 111
A(277) = 82	A(278) = 53	A(279) = 34	A(280) = 20
A(281) = 15	A(282) = 3	A(283) = 0	A(284) = 1
A(285) = 4	A(286) = 13	A(287) = 13	A(288) = 13
A(289) = 14	A(290) = 20	A(291) = 30	A(292) = 36
A(293) = 42	A(294) = 54	A(295) = 64	A(296) = 69
A(297) = 77	A(298) = 81	A(299) = 80	A(300) = 90
A(301) = 92	A(302) = 102	A(303) = 107	A(304) = 111
A(305) = 109	A(306) = 114	A(307) = 117	A(308) = 122
A(309) = 125	A(310) = 124	A(311) = 127	A(312) = 126
A(313) = 125	A(314) = 125	A(315) = 125	A(316) = 123
A(317) = 124	A(318) = 126	A(319) = 125	A(320) = 128
A(321) = 128	A(322) = 128	A(323) = 128	A(324) = 125
A(325) = 126	A(326) = 127	A(327) = 127	A(328) = 126
A(329) = 130	A(330) = 124	A(331) = 124	A(332) = 127
A(333) = 126	A(334) = 123	A(335) = 124	A(336) = 128
A(337) = 131	A(338) = 129	A(339) = 128	A(340) = 131
A(341) = 128	A(342) = 129	A(343) = 127	A(344) = 130
A(345) = 128	A(346) = 128	A(347) = 128	A(348) = 130
A(349) = 133	A(350) = 130	A(351) = 129	A(352) = 130
A(353) = 130	A(354) = 130	A(355) = 128	A(356) = 128
A(357) = 131	A(358) = 134	A(359) = 132	A(360) = 129
A(361) = 132	A(362) = 125	A(363) = 130	A(364) = 135
A(365) = 130	A(366) = 139	A(367) = 138	A(368) = 137
A(369) = 138	A(370) = 135	A(371) = 141	A(372) = 144
A(373) = 136	A(374) = 140	A(375) = 139	A(376) = 139
A(377) = 138	A(378) = 135	A(379) = 138	A(380) = 139
A(381) = 140	A(382) = 142	A(383) = 141	A(384) = 144
A(385) = 147	A(386) = 142	A(387) = 143	A(388) = 145
A(389) = 146	A(390) = 147	A(391) = 149	A(392) = 152
A(393) = 143	A(394) = 149	A(395) = 148	A(396) = 146
A(397) = 151	A(398) = 149	A(399) = 152	A(400) = 148
A(401) = 155	A(402) = 152	A(403) = 146	A(404) = 153
A(405) = 153	A(406) = 151	A(407) = 149	A(408) = 151
A(409) = 148	A(410) = 146	A(411) = 149	A(412) = 146
A(413) = 146	A(414) = 148	A(415) = 150	A(416) = 154

A(417) =	152	A(418) =	153	A(419) =	151	A(420) =	150
A(421) =	152	A(422) =	148	A(423) =	151	A(424) =	153
A(425) =	156	A(426) =	155	A(427) =	154	A(428) =	153
A(429) =	154	A(430) =	152	A(431) =	154	A(432) =	158
A(433) =	160	A(434) =	156	A(435) =	159	A(436) =	158
A(437) =	159	A(438) =	160	A(439) =	158	A(440) =	160
A(441) =	163	A(442) =	161	A(443) =	159	A(444) =	159
A(445) =	162	A(446) =	160	A(447) =	162	A(448) =	162
A(449) =	168	A(450) =	164	A(451) =	166	A(452) =	169
A(453) =	168	A(454) =	170	A(455) =	170	A(456) =	173
A(457) =	169	A(458) =	175	A(459) =	171	A(460) =	170
A(461) =	172	A(462) =	171	A(463) =	169	A(464) =	174
A(465) =	176	A(466) =	177	A(467) =	179	A(468) =	178
A(469) =	178	A(470) =	178	A(471) =	176	A(472) =	181
A(473) =	181	A(474) =	184	A(475) =	183	A(476) =	181
A(477) =	180	A(478) =	180	A(479) =	182	A(480) =	179
A(481) =	185	A(482) =	183	A(483) =	192	A(484) =	192
A(485) =	190	A(486) =	193	A(487) =	193	A(488) =	188
A(489) =	193	A(490) =	191	A(491) =	191	A(492) =	199
A(493) =	197	A(494) =	193	A(495) =	203	A(496) =	198
A(497) =	199	A(498) =	202	A(499) =	205	A(500) =	207
A(501) =	209	A(502) =	207	A(503) =	209	A(504) =	207
A(505) =	210	A(506) =	210	A(507) =	211	A(508) =	213
A(509) =	218	A(510) =	213	A(511) =	215	A(512) =	217
A(513) =	215	A(514) =	218	A(515) =	215	A(516) =	222
A(517) =	228	A(518) =	227	A(519) =	224	A(520) =	228
A(521) =	231	A(522) =	227	A(523) =	230	A(524) =	229
A(525) =	232	A(526) =	234	A(527) =	234	A(528) =	234
A(529) =	235	A(530) =	237	A(531) =	234	A(532) =	240
A(533) =	246	A(534) =	244	A(535) =	243	A(536) =	245
A(537) =	247	A(538) =	242	A(539) =	247	A(540) =	252
A(541) =	247	A(542) =	249	A(543) =	250	A(544) =	251
A(545) =	249	A(546) =	248	A(547) =	251	A(548) =	253
A(549) =	256	A(550) =	259	A(551) =	257	A(552) =	261
A(553) =	258	A(554) =	258	A(555) =	254	A(556) =	258
A(557) =	262	A(558) =	251	A(559) =	255	A(560) =	257
A(561) =	252	A(562) =	252	A(563) =	251	A(564) =	250
A(565) =	250	A(566) =	251	A(567) =	251	A(568) =	248
A(569) =	245	A(570) =	241	A(571) =	237	A(572) =	236
A(573) =	231	A(574) =	231	A(575) =	228	A(576) =	228
A(577) =	223	A(578) =	222	A(579) =	218	A(580) =	211
A(581) =	209	A(582) =	211	A(583) =	210	A(584) =	205
A(585) =	205	A(586) =	197	A(587) =	194	A(588) =	191
A(589) =	191	A(590) =	186	A(591) =	182	A(592) =	181
A(593) =	180	A(594) =	172	A(595) =	170	A(596) =	168
A(597) =	163	A(598) =	163	A(599) =	162	A(600) =	160
A(601) =	159	A(602) =	156	A(603) =	156	A(604) =	146
A(605) =	149	A(606) =	149	A(607) =	144	A(608) =	141
A(609) =	139	A(610) =	138	A(611) =	133	A(612) =	131
A(613) =	131	A(614) =	129	A(615) =	128	A(616) =	131
A(617) =	128	A(618) =	125	A(619) =	126	A(620) =	121
A(621) =	120	A(622) =	117	A(623) =	119	A(624) =	119
A(625) =	114	A(626) =	115	A(627) =	113	A(628) =	111
A(629) =	110	A(630) =	112	A(631) =	108	A(632) =	106

A(633) = 110	A(634) = 110	A(635) = 109	A(636) = 108
A(637) = 107	A(638) = 104	A(639) = 105	A(640) = 108
A(641) = 109	A(642) = 107	A(643) = 105	A(644) = 102
A(645) = 105	A(646) = 103	A(647) = 99	A(648) = 100
A(649) = 101	A(650) = 105	A(651) = 102	A(652) = 106
A(653) = 105	A(654) = 102	A(655) = 106	A(656) = 102
A(657) = 109	A(658) = 108	A(659) = 103	A(660) = 106
A(661) = 104	A(662) = 104	A(663) = 101	A(664) = 105
A(665) = 106	A(666) = 104	A(667) = 107	A(668) = 105
A(669) = 104	A(670) = 106	A(671) = 104	A(672) = 106
A(673) = 107	A(674) = 108	A(675) = 107	A(676) = 106
A(677) = 105	A(678) = 104	A(679) = 103	A(680) = 102
A(681) = 101	A(682) = 106	A(683) = 105	A(684) = 106
A(685) = 110	A(686) = 107	A(687) = 105	A(688) = 106
A(689) = 106	A(690) = 107	A(691) = 103	A(692) = 108
A(693) = 108	A(694) = 107	A(695) = 109	A(696) = 106
A(697) = 108	A(698) = 106	A(699) = 116	A(700) = 114
A(701) = 111	A(702) = 115	A(703) = 113	A(704) = 111
A(705) = 113	A(706) = 113	A(707) = 112	A(708) = 113
A(709) = 112	A(710) = 111	A(711) = 109	A(712) = 108
A(713) = 110	A(714) = 110	A(715) = 110	A(716) = 114

oDo

B I B L I O G R A F I A

BIBLIOGRAFIA:

- [0] VOLTRE V.P., e VOLTRE S.J. (1986), Escrita Técnica - O voo da Abelha, Publicação Interna, ITAUTEC INFORMATICA S.A., Brasil.
- [1] GLAESER D.H., e THOMAS L. J. Jr (1975), "Computer Monitoring in Patient Care", Computer Biomedical Res., pages 449-476, 1975, USA .
- [2] COUGHLIN R.F., e DRISCOLL F.F. (1977), Operational Amplifiers and Linear Integrated Circuits, Prentice-Hall Inc., USA.
- [3] MOSTEK (1982), Z80 Designer Guide, Mostek Corporation, USA.
- [4] TITUS J.A., TITUS C.A., RONY P.R., e LARSEN D.G. (1979), Microcomputer Analog Converter Software & Hardware Interfacing, Second Printing, Howard W. Sams & Co., Inc., USA.
- [5] TOMPKINS W.J., WEBSTER J.G. (1981), Design of Microcomputer - Based Medical Instrumentation, Prentice-Hall Inc., USA.
- [6] BRUNELLI L. (1982), Notas de Projeto: Tela Congelada Micropogramada, Instituto "DANTE PAZZANESE" de Cardiologia, Brasil.

- [7] BRUNELLI L. (1984), Notas de Projeto: Tela Congelada do Monitor de ECG & Pressão, Instituto "DANTE PAZZANESE" de Cardiologia, Brasil.
- [8] SGS (1980), "TV Vertical Deflection System TDA 1170S", Technical Note 136, SGS- ATES Group of Companies, Italy.
- [9] LANGDON G.G. Jr., e FREGNI E. (1974), Projeto de Computadores Digitais, Segunda edição, Editora Edgard Blucher Ltda, Brasil.
- [10] BERGLAND G. D.(1981), "A Guided Tour of Program Design Methodologies", IEEE Computer, October 1981, pages 13-36, USA.
- [11] PARNAS D.L. (1972), "On the Criteria To Be Used in Decomposing System into Modules", Communications of the ACM, December 1972, USA.
- [12] SLATER M., BRONSON B. (1979), Practical Microprocessors Hardware, Software and Troubleshooting, Hewlett-Packard, USA.
- [13] LEVENTHAL L.A. (1979), Z80 Assembly Language Programming, Osborne/McGraw-Hill, USA.
- [14] HP (1982), MODEL 78351A ECG MONITOR - Service Manual, number 78351-90000, Hewlett-Packard, Alemanha.

- [15] NETTER F.H. (1969), Ilustrações Médicas- The CIBA Collection of Medical Illustrations Volume 5 - "Coração", Editora Guanabara Koogan S.A. (1976), Brasil.
- [16] IBM (1986), Technical Reference Personal Computer AT, Hardware Reference Library - number: 6183355, IBM, USA.
- [17] CUNHA T.N. (1979), Infra Estrutura de Hardware e Software para Monitoração de Arritmias, Tese de Mestrado, COPPE/UFRJ, Brasil.
- [18] IBM (1983), Technical Reference Personal Computer XT, Hardware Reference Library number: 1502237, IBM, USA.
- [19] WILLEN D.G., e KRANTZ J.I. (1983), 8088 Assembler Language Programming the IBM-PC, Howard W. Sams & Co., Inc., USA.
- [20] STETTNER R.L., e ADLEMAN G.L. (1980), "High-Speed Raster Technique Provides Flexible Display", November 1980, Hewlett-Packard Journal, USA.
- [21] WEITZMAN C. (1980), Distributed Micro/Minicomputer Systems, Prentice-Hall Inc., USA.
- [22] HP (1978), Patient Data Management System Model 5600A - System Description, number: 5953-1208, Hewlett-Packard, USA.

- [23] POLLARD D., e SELIGER E. (1985), "HP Critical Care Information Management Expands Clinical Decision Making Power", *Advances for Medicine*, Volume 7 number 1, pages 1-8, Hewlett-Packard, USA.
- [24] SUNDARARAJAN D, AHMAD M.O., e GANESAN S. (1983), "Interface Links 8 Bits Chips to provide Multiprocessing", *Electronics*, October 20, 1983, USA.

oOo