



UNIVERSIDADE ESTADUAL DE CAMPINAS
FACULDADE DE ENGENHARIA ELÉTRICA E DE COMPUTAÇÃO
DEPARTAMENTO DE COMUNICAÇÕES

Sistema de comunicação via rádio na frequência de 250 MHz com modulação do tipo FSK binária

Dissertação apresentada à Faculdade de Engenharia
Elétrica da Universidade Estadual de Campinas como
parte dos requisitos exigidos para a obtenção do título de

MESTRE EM ENGENHARIA ELÉTRICA.

Autor

Sandro Adriano Fasolo

Orientador

Prof. Dr. José Geraldo Chiquito

Campinas - SP
outubro de 1996

Este exemplar corresponde à redação final da tese
entendida por SANDRO ADRIANO
FASOLO e aprovada pela Comissão
gadora em 17 / 10 / 96.
Orientador

| | |
|--------------|-------------------------------------|
| UNIDADE | BC |
| N.º CHAMADA: | 71/Unicamp |
| F263s | |
| V. | Ex. |
| TOMBO BC/ | 29.441 |
| PROG. | 281197 |
| C | <input type="checkbox"/> |
| D | <input checked="" type="checkbox"/> |
| PREÇO | R\$ 11,00 |
| DATA | 16/01/97 |
| N.º CPD | |

CM-00096919-0

FICHA CATALOGRÁFICA ELABORADA PELA
BIBLIOTECA DA ÁREA DE ENGENHARIA - BAE - UNICAMP

F263s Fasolo, Sandro Adriano
Sistema de comunicação via rádio na frequência de 250 MHz com modulação do tipo FSK binária / Sandro Adriano Fasolo.—Campinas, SP: [s.n.], 1996.

Orientador: José Geraldo Chiquito.

Dissertação (mestrado) - Universidade Estadual de Campinas, Faculdade de Engenharia Elétrica e de Computação.

1. Sistemas de transmissão de dados. 2. Comunicações digitais. 3. Sintetizadores de frequência. 4. Radiofrequência. 5. Rádio. 6. Circuitos eletrônicos. I. Chiquito, José Geraldo. II. Universidade Estadual de Campinas. Faculdade de Engenharia Elétrica e de Computação. III. Título.

Conteúdo

| | |
|---|-----------|
| 1 Introdução | 1 |
| 1.1 Objetivo | 1 |
| 1.2 Diagrama de Blocos do Transmissor | 3 |
| 1.3 Diagrama de Blocos do Receptor..... | 4 |
| 1.4 Projeto..... | 4 |
| | |
| 2 Projeto do Transmissor | 6 |
| 2.1 Introdução | 6 |
| 2.2 Oscilador Digital..... | 6 |
| 2.3 Oscilador com Cristal de Frequência Variável por Tensão | 11 |
| 2.4 Multiplicador de Frequência..... | 13 |
| 2.5 Misturadores de Frequência..... | 15 |
| 2.5.1 Misturador Duplamente Balanceado | 15 |
| 2.6 Amplificadores de RF de Pequenos Sinais | 17 |
| 2.7 Amplificadores de RF de Potência | 22 |
| 2.7.1 Transistores de Potência de Radiofrequência - Caracterização para Grandes Sinais | 23 |
| 2.7.2 Redes de Transformação de Impedâncias | 26 |
| 2.7.3 Projeto | 27 |
| | |
| 3 Projeto do Receptor | 32 |
| 3.1 Introdução | 32 |
| 3.2 Amplificadores de RF de Pequenos Sinais | 32 |
| 3.2.1 Amplificador em 250 MHz, com faixa de 20 MHz | 33 |
| 3.2.2 Amplificador em 70 MHz, com faixa de 20 MHz | 34 |
| 3.2.3 Amplificador em 1 MHz, com faixa de 100 kHz..... | 35 |
| 3.3 Misturadores de Frequência com TJB | 36 |
| 3.4 Demodulador de FM..... | 39 |

| | |
|--|-----------|
| 4 Sintetizador de Frequência | 44 |
| 4.1 Introdução | 44 |
| 4.2 Diagrama de Blocos do Sintetizador de Frequência..... | 45 |
| 4.3 Comparador de Fase | 46 |
| 4.4 Referência de Frequência..... | 47 |
| 4.5 Filtro Passa-Baixa | 49 |
| 4.6 Oscilador de Frequência Controlado por Tensão..... | 49 |
| 4.7 Divisor Programável por N..... | 51 |
| 4.8 Divisor por 2 e 4 | 52 |
| | |
| 5 Simulações | 53 |
| 5.1 Introdução | 53 |
| 5.2 Oscilador Digital..... | 55 |
| 5.3 Multiplicadores de Frequência..... | 58 |
| 5.4 Oscilador de Frequência Controlado por Tensão - VCO..... | 61 |
| 5.5 Parâmetros Y..... | 65 |
| 5.6 Demodulador de FM..... | 75 |
| 5.7 Misturador com TJB | 77 |
| | |
| 6 Medidas de Desempenho | 79 |
| 6.1 Introdução | 79 |
| 6.2 Oscilador Digital e Multiplicadores de Frequência | 79 |
| 6.3 Sintetizador de Frequência..... | 81 |
| 6.4 Receptor | 82 |
| 6.4.1 Sensibilidade de Recepção | 83 |
| 6.4.2 Sinal Demodulado | 83 |
| 6.5 Transmissor | 84 |
| 6.5.1 Espectro de Frequência na Faixa de 150 MHz a 350 MHz | 85 |
| 6.5.2 Espectro de Frequência na Faixa de 240 MHz a 260 MHz..... | 86 |
| 6.5.3 Espectro de Frequência na Faixa de 249,8 MHz a 250,3 MHz. | 86 |
| 6.5.4 Espectro de Frequência do sinal modulado | 87 |

| | |
|---|------------|
| 7 Conclusões | 89 |
| Apêndice A Modelos dos Dispositivos Utilizados no PSPICE | 90 |
| Apêndice B Esquemas Eletrônicos | 93 |
| Bibliografia | 104 |

Lista de Figuras

| | |
|--|-----------|
| Capítulo 1 | 1 |
| 1.1 Diagrama de blocos do transmissor..... | 3 |
| 1.2 Diagrama de blocos do receptor..... | 4 |
| | |
| Capítulo 2 | 6 |
| 2.1 Esquema de um oscilador..... | 7 |
| 2.2 Característica DC de uma porta inversora TTL-LS..... | 9 |
| 2.3 Circuito do oscilador digital TTL..... | 10 |
| 2.4 Modelo do cristal piezoelétrico | 11 |
| 2.5 Chave eletrônica com TJB | 12 |
| 2.6 Circuito do multiplicador de frequência..... | 13 |
| 2.7 Diagrama de blocos dos multiplicadores de frequência..... | 14 |
| 2.8 Misturador duplamente balanceado..... | 16 |
| 2.9 Balun | 16 |
| 2.10 Parâmetros Y | 17 |
| 2.11 Amplificadores de RF | 22 |
| 2.12 Circuito para caracterização de amplificadores de RF de potência..... | 24 |
| 2.13 Medidas das impedâncias para grandes sinais..... | 25 |
| 2.14 Combinação série-paralela | 25 |
| 2.15 Capacitância de saída versus tensão base-coletor | 28 |
| 2.16 Rede de transformação da entrada..... | 30 |
| 2.17 Rede de transformação da saída..... | 30 |
| | |
| Capítulo 3 | 32 |
| 3.1 Canal de RF do receptor..... | 32 |
| 3.2 Circuito eletrônico do primeiro misturador..... | 38 |
| 3.3 Esquema eletrônico do segundo misturador..... | 38 |
| 3.4 Característica do demodulador de FM e limitador..... | 39 |
| 3.5 Limitador com histerese | 40 |
| 3.6 Esquema do detector de FM..... | 41 |
| 3.7 Relação de defasagem versus Q | 42 |
| 3.8 Característica do detector OU exclusivo | 42 |
| 3.9 Filtro passa baixa e comparador..... | 43 |
| | |
| Capítulo 4 | 44 |
| 4.1 Diagrama de blocos de um PLL..... | 44 |
| 4.2 Diagrama de blocos do sintetizador de frequência..... | 46 |
| 4.3 Esquema do divisor por 1200..... | 48 |
| 4.4 Relação de tempos no divisor programável | 48 |
| 4.5 Lógica do sinal de borrow..... | 49 |
| 4.6 Esquema do divisor programável..... | 51 |

| | |
|---|----|
| 4.7 Relação de tempos da cadeia de divisores..... | 51 |
| 4.8 Divisor por dois com flip-flop tipo D..... | 52 |

Capítulo 5 **53**

| | |
|---|----|
| 5.1 Desacoplamento em RF..... | 54 |
| 5.2 Esquema eletrônico da porta inversora | 55 |
| 5.3 Resposta a onda quadrada | 56 |
| 5.4 Resposta ao degrau..... | 57 |
| 5.5 Multiplicador de frequência | 58 |
| 5.6 Tensão AC na base do transistor do multiplicador..... | 60 |
| 5.7 Pulsos de corrente do emissor do transistor do multiplicador..... | 60 |
| 5.8 Tensão na saída do filtro LC do multiplicador..... | 60 |
| 5.9 Oscilador Colppits..... | 62 |
| 5.10 Tensão AC no coletor do VCO | 63 |
| 5.11 FFT do sinal AC no coletor do VCO | 63 |
| 5.12 Corrente de coletor do transistor do VCO..... | 64 |
| 5.13 FFT da corrente de coletor do VCO..... | 64 |
| 5.14 Circuito eletrônico para os parâmetros Y..... | 65 |
| 5.15 Parâmetro y_{ie} | 68 |
| 5.16 Parâmetro y_{fe} | 69 |
| 5.17 Parâmetro y_{oe} | 69 |
| 5.18 Parâmetro y_{re} | 70 |
| 5.19 Rede de transformação de impedâncias | 72 |
| 5.20 Ganho de tensão AC..... | 72 |
| 5.21 Tensão AC de saída para 1mV | 73 |
| 5.22 FFT do sinal da figura 5.21 | 73 |
| 5.23 Tensão AC de saída para 30 mV | 74 |
| 5.24 FFT do sinal da figura 5.23 | 74 |
| 5.25 Porta OU exclusivo | 75 |
| 5.26 Resposta do demodulador | 75 |
| 5.27 Tensão AC de saída do misturador..... | 78 |
| 5.28 FFT da tensão AC de saída do misturador | 78 |

Capítulo 6 **79**

| | |
|--|----|
| 6.1 Sinais dos multiplicadores de Frequência | 79 |
| 6.2 Sinal de saída do oscilador digital..... | 80 |
| 6.3 Sinal de saída do 1º multiplicador de frequência | 80 |
| 6.4 Sinal de saída do 2º multiplicador de frequência | 80 |
| 6.5 Sinal de saída do 3º multiplicador de frequência | 80 |
| 6.6 Espectro de frequência do sinal da bobina do VCO..... | 82 |
| 6.7 Esquema para testes do receptor | 82 |
| 6.8 Sinal após o filtro passa-baixa do detector de FM | 83 |
| 6.9 Potência de saída versus potência de entrada..... | 85 |
| 6.10 Espectro de frequência na faixa de 150 MHz a 350 MHz..... | 85 |

| | | |
|-------------|---|----|
| 6.11 | Espectro de frequência na faixa de 240 MHz a 260 MHz..... | 86 |
| 6.12 | Espectro de frequência na faixa de 249,8 MHz a 250,3 MHz..... | 87 |
| 6.13 | Espectro de frequência com modulação de 1200 Hz..... | 88 |
| 6.14 | Espectro de frequência com modulação de 4800 Hz..... | 88 |

Lista de Tabelas

| | |
|--|-----------|
| Capítulo 1 | 1 |
| 1.1 Freqüências do Serviço Especial de Supervisão e Controle | 2 |
| Capítulo 2 | 6 |
| 2.1 Tabela verdade de uma porta digital inversora | 8 |
| 2.2 Valores dos componentes do modelo | 11 |
| 2.3 Variação de V_{BE} com i_E | 14 |
| 2.4 Componentes da rede de entrada | 30 |
| 2.5 Componentes da rede de saída | 31 |
| Capítulo 3 | 32 |
| 3.1 Parâmetros Y do transistor BF480 | 33 |
| 3.2 Fatores para o transistor BF480 | 33 |
| 3.3 Características do transistor BF480 | 33 |
| 3.4 Parâmetros Y do transistor 2N2222 | 34 |
| 3.5 Fatores para o transistor 2N2222 | 34 |
| 3.6 Características do transistor 2N2222 | 34 |
| 3.7 Parâmetros Y do transistor BF480 | 35 |
| 3.8 Fatores para o transistor BF480 | 35 |
| 3.9 Fatores para o transistor BF480 | 35 |
| Capítulo 6 | 83 |
| 6.1 Sensibilidade do receptor | 83 |
| 6.2 Potência de RF de saída do transmissor | 83 |

Agradecimentos

Ao professor Chiquito, por ter dado um real significado a palavra ORIENTADOR.

Aos meus queridos pais, José e Maria, pelo seu amor e eterno incentivo a minha carreira acadêmica.

À minha querida esposa Irumara pela sua compreensão e apoio.

A minha irmã Adriana, por me ensinar um pouco sobre Filosofia, me tornando mais humano.

Aos velhos amigos de luta: Alberti, Edgard e Alessandra, Ernesto, Gean, Jackson e Tina, Marcelo, Natanael e Ana Paula, pela amizade.

Ao amigo Natanael, por sua valiosa contribuição na correção da tese.

À instituição financiadora de pesquisas CAPES pelo suporte financeiro.

A todos que, de uma forma ou outra, contribuíram para a realização deste trabalho.

?

Deus ri ? Deus come pipoca ? Veio de que lugar ?
Porque criou o mundo ?
Pois as coisas não surgem do nada,
se surgissem, Deus seria nada ?
Será que Deus se arrependeu ?
Se não tivesse criado o mundo o que estaria Ele fazendo agora ?
E se criou o que faz agora ?
Poderia, de repente, ter vontade de terminar com tudo isso que começou ?
Sim, porque tudo tem um princípio...
Nós não saberíamos e, por isso, não sofreríamos...
quem somos para saber algo dos planos de Deus ?
Não saberíamos de nada
fariamos parte do nada.
Mas e as almas ?
Poderia Ele acabar com todas as almas
se elas existem ? Se continuam a existir ?
Uma vez que elas tem vida poderia haver um fim verdadeiro ?
E o mundo o que seria então ?
Ninguém saberia de nada
pois todos e tudo fariam parte deste...
Mas e Deus porque faria isto ?
Talvez fique dividido em permitir que os seres humanos vivam
-mesmo com tanta injustiça-
e o terminar...
Talvez a solução fosse um re-começo do nada ?
Quem sabe com outra espécie de ser humano ?
No entanto seria uma pena
o homem fez coisas interessantes.
As farias sem Deus ?
Isto é, ele sabe da capacidade que forneceu ao homem...
então soube desde o princípio
onde chegaria
os conhecimentos que iria adquirir ?
Sabia de tudo o que o ser humano chegaria a fazer ?
Porque não concedeu mais humanidade aos homens ?
O projeto de Cristo é muito difícil
ou o homem não é realmente capaz...
do contrário a metade da humanidade seria
semelhante a Cristo, a sua sabedoria, ao seu amor...
Mas onde está tudo isso ?
Porque não conseguimos ?
Porque tanta distância do criador ?
Afinal quem nos criou ?
Porque o bem não importa para as pessoas
não as faz feliz ?
Estranho isto...
E quem é feliz ????

Só os que aprenderam a dissimular a tristeza para a felicidade ?

Adri

**Para Irumara,
com muito amor.**

Resumo

O trabalho teve como objetivo o estudo, projeto e construção de um sistema de comunicação via rádio. A faixa de frequências de transmissão é de 240 MHz até 260 MHz, em passos de 100 kHz. A modulação utilizada é do tipo FSK binária, com desvio de frequência da portadora de ± 50 kHz. O sinal de transmissão é gerado por multiplicadores de frequência e por um sintetizador de frequência. As estabilidades de frequências dos osciladores são obtidas com a utilização de cristais piezoelétricos. Discutimos a teoria e os projetos dos circuitos do transmissor e do receptor. Apresentamos a análise de alguns circuitos utilizando o programa de simulação de circuitos eletrônicos PSPICE. A potência média de RF obtida no estágio de saída foi de 200mW.

Capítulo 1

Introdução

1.1 Objetivo

Atualmente, encontra-se instalado em São Bernardo do Campo-SP, um conjunto de controladores inteligentes de semáforos interligados por uma rede de comunicação que recebe e transmite sinais de controle e de informações. O meio físico de interligação é um cabo coaxial de alta confiabilidade, cujos aspectos negativos são a necessidade de instalação, manutenções periódicas e a suscetibilidade a descargas atmosféricas. É intenção substituir no futuro o cabo coaxial por um sistema de comunicação via rádio.

O objetivo do trabalho descrito por esta dissertação é realizar estudo, projeto e construção de um radiotransceptor com a finalidade de estudar a viabilidade e as dificuldades na implantação deste tipo de sistema.

As especificações iniciais do projeto são :

- Modulação em FM digital (FSK binário);
- Potência em torno de 1 W;
- Faixa de Frequência de 240 MHz a 260 MHz, em passos de 100 kHz;
- Taxa de transmissão de 2400 a 9600 bauds;
- Frequências sintetizadas por cristais piezoelétricos;
- Sensibilidade do receptor de 10 μ V_{rms}.

A distância entre dois semáforos raramente ultrapassa a 500 metros, assim, um transmissor com potência inferior a 1W é suficiente para realizar a comunicação entre eles. Neste esquema, os radiotransceptores funcionariam como repetidores para que os sinais possam ser transmitidos e recebidos de qualquer um dos controladores de semáforos da rede.

A escolha da faixa de frequência de 240 MHz a 260 MHz foi baseada na publicação número 01/87 do Departamento de Telecomunicações (DENTEL) [1]. Este

documento determina procedimentos e estabelece características relativas ao serviço especial de supervisão e controle, facilitando posterior regulamentação do equipamento. Conforme a Tabela 1.1, as frequências centrais dos canais estabelecidas para o serviço de supervisão e controle, são as seguintes:

Tabela 1.1 Frequências do Serviço Especial de Supervisão e Controle

| | |
|----|-------------|
| f1 | 48,040 MHz |
| f2 | 48,140 MHz |
| f3 | 149,170 MHz |
| f4 | 149,690 MHz |
| f5 | 246,875 MHz |
| f6 | 246,960 MHz |
| f7 | 452,875 MHz |
| f8 | 453,100 MHz |

As frequências f1, f3, f5 e f7 são destinadas a comunicações unidirecionais e as frequências f2, f4, f6 e f8 para as comunicações bidirecionais. A escolha da frequência central do radiotransceptor foi baseada no valor da frequência f6, de 246,960MHz.

Outro fator de importância está relacionado à dimensão da antena. Uma antena do tipo plano de terra, de um quarto de onda, teria comprimento de 30 cm, tomando por base a frequência central de transmissão de 250 MHz. Em frequências mais baixas a antena assumiria dimensões exageradas, tornando um problema a sua instalação e sustentação. A escolha de frequências maiores resultaria em dificuldades técnicas para a construção de circuitos, exigindo componentes mais onerosos.

1.2 Diagrama de Blocos do Transmissor

A primeira parte do transmissor é constituída de um oscilador a cristal operando na frequência nominal de 15 MHz, com desvio de frequência de $\pm 4,166$ kHz. A frequência do sinal do oscilador é multiplicado por 12 ($2 \times 2 \times 3$) resultando em um sinal de 180 MHz com desvio de ± 50 kHz, que é aplicado em uma das duas entradas do misturador do transmissor. Na outra entrada do misturador é injetado o sinal produzido pelo sintetizador de frequência. O circuito do sintetizador de frequência tem a capacidade de produzir frequências na faixa de 60 MHz até 80 MHz. As frequências do sintetizador de frequência são espaçadas em 100 kHz, possibilitando a escolha de 200 canais de transmissão.

O misturador de frequência é um dispositivo não linear responsável pelo batimento entre os sinais do multiplicador de frequência e do sintetizador de frequência. Dos sinais produzidos pelo misturador de frequência, estamos interessados naquele cuja frequência é resultante da soma das frequências do sinal do multiplicador de frequência e do sintetizador de frequência. Este sinal é, então, selecionado por um filtro passa-faixa, ampliado pelos amplificadores de RF e radiado pela antena.

Os circuitos do oscilador de frequência variável, multiplicador de frequência e o sintetizador de frequência são também utilizados no receptor. A Figura 1.1 apresenta um diagrama de blocos do transmissor descrito acima.

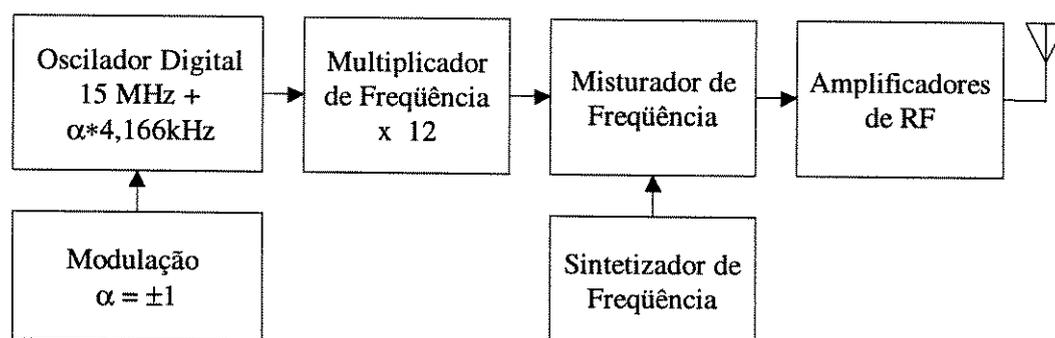


Figura 1.1 Diagrama de blocos do transmissor

1.3 Diagramas de Blocos do Receptor

O receptor é do tipo superheteródino, onde a maior parte do ganho é dado pelo segundo amplificador de frequência intermediária (FI). O sinal recebido pela antena é aplicado primeiramente a um amplificador de radiofrequência e injetado a seguir em uma das entradas do primeiro misturador. Este misturador também recebe o sinal de 180MHz do multiplicador de frequência. O sinal cuja frequência resultante é a diferença da frequência dos dois sinais de entrada, que estará no intervalo de 60 MHz a 80 MHz, passará por um amplificador sintonizado em 70 MHz. Este sinal será aplicado no misturador seguinte, que recebe também um sinal do sintetizador de frequência. Controlando a frequência deste sintetizador de frequência, fazemos com que o sinal diferença seja sempre de 1 MHz utilizado para detectar a modulação.

Na Figura 1.2 é ilustrado o diagrama de blocos do receptor.

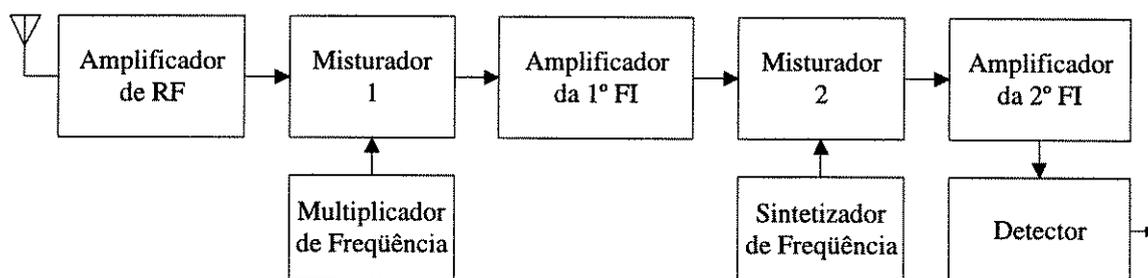


Figura 1.2 Diagrama de blocos do receptor

1.4 Projeto

Com o advento de programas computacionais de simulação de circuitos eletrônicos, o trabalho do engenheiro se tornou mais eficiente. O projetista, através da simulação, pode prever com uma maior exatidão o desempenho do circuito e modificá-lo para chegar mais perto possível do ideal. Como não é preciso montar o circuito em bancada, a inclusão, retirada ou troca física de componentes foi substituída pela simples edição do arquivo de informações do circuito, proporcionando maior rapidez de projeto.

Queremos enfatizar que um simulador de circuitos não é um substituto do projeto, mas sim uma maneira prática, rápida e precisa de conseguir uma resposta sobre

o provável funcionamento do circuito real. Todo engenheiro eletrônico que já trabalhou com o modelo π de transistor pode lembrar das simplificações realizadas para que se consiga trabalhar analiticamente com as equações. Em um simulador podemos modelar um transistor com quase 40 características, chegando muito perto do modelo real. Seria quase impossível modelar e trabalhar matematicamente com este nível de complexidade sem ajuda computacional. Se um projeto manual com apenas um dispositivo semiconductor se torna quase impossível, imagine um trabalho com 200 transistores que o programa pode desenvolver. Um grande mérito dos simuladores é a capacidade de mostrar graficamente qualquer tensão ou corrente do circuito sem as perturbações provocadas por uma ponta de prova. Após as simulações, o projetista saberá com antecedência quais sinais deverá encontrar nos testes reais e qual solução deverá tomar se o projeto não estiver correspondendo ao desejado.

Um problema encontrado em ambos os casos de simulação, manual e computacional, é a definição dos valores dos modelos dos componentes. Felizmente, os programas incluem bibliotecas com modelos completos que envolvem até as variáveis relacionadas com os materiais e métodos de fabricação do componente; tais modelos são de grande importância para o sucesso das simulações. Em nosso trabalho, foi necessário criar os modelos dos transistores BF480 e BF245C; alguns valores de seus modelos foram retirados dos manuais dos fabricantes dos mesmos, outros através de medidas feitas com um multímetro e um medidor de impedâncias.

Todo este trabalho de simulação foi desenvolvido no simulador de circuitos eletrônicos PSPICE. Acreditamos que os arquivos dos diversos circuitos projetados constituem uma base inicial de estudo para estudantes de engenharia elétrica, pois apresentam uma diversidade muito grande de exemplos e idéias que nem sempre são encontrados em livros básicos sobre simulação de circuitos.

Capítulo 2

Projeto do Transmissor

2.1 Introdução

Apresentamos neste capítulo os circuitos usados para o projeto do transmissor. A escolha da topologia e dos tipos de circuito foi baseada na simplicidade dos circuitos, desempenho elétrico e experiência anterior. Não faremos comparações com outros esquemas existentes na bibliografia, a qual fornece uma lista razoável de referências que tratam exclusivamente de circuitos eletrônicos para radiocomunicação [2],[3],[4],[5],[6],[7],[8],[9],[10].

2.2 Oscilador Digital

Ao iniciarmos o projeto de um transmissor de radiofrequência o primeiro circuito ao qual dirigimos a atenção foi o oscilador eletrônico. No projeto foi utilizado um oscilador fixo na frequência de 15 MHz e outro variável de frequência 15 MHz com desvio de frequência de $\pm 4,166$ kHz. Ambos osciladores foram projetados utilizando cristais piezoelétricos e portas lógicas digitais inversoras. O oscilador fixo é utilizado como frequência de referência para o detector de fase do sintetizador de frequência e o oscilador variável é responsável pela produção e modulação de uma parte do sinal de transmissão.

A função do oscilador é gerar um sinal elétrico periódico, chamado de portadora, que depois receberá as informações através da modulação. A forma de onda do sinal resultante na saída do oscilador pode ser senoidal, triangular, dente de serra ou quadrada. Todos os osciladores são inerentemente dispositivos não lineares, mas técnicas de análise linear podem ser normalmente utilizadas para a análise e projeto de osciladores. A solução é utilizarmos equações linearizadas para modelar e representar o oscilador. A Figura 2.1 esquematiza, na forma de um diagrama de blocos, os componentes principais de um oscilador.

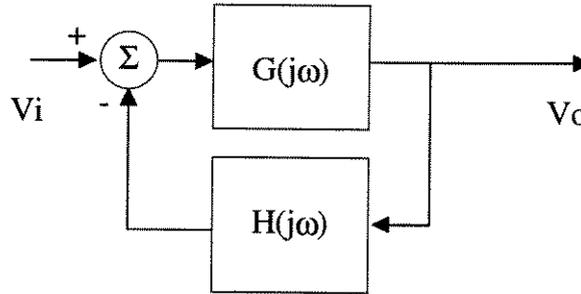


Figura 2.1 Esquema de um oscilador

O esquema geral contém um amplificador com ganho $G(j\omega)$ e uma rede $H(j\omega)$ de realimentação, onde ambos dispositivos dependem da frequência. A voltagem de saída é dada por

$$V_o = \frac{V_i \cdot G(j\omega)}{1 + G(j\omega) \cdot H(j\omega)} \quad (2.1)$$

Para um oscilador, a saída V_o é sempre diferente de zero, mesmo se o sinal de entrada V_i for zero. Isto só é possível se o ganho direto da malha for infinito (o que não é prático) ou se:

$$1 + G(j\omega) \cdot H(j\omega) = 0 \quad (2.2)$$

para alguma frequência ω_o . Isto representa a conhecida condição de oscilação (critério de Nyquist), onde para alguma frequência ω_o :

$$G(j\omega_o) \cdot H(j\omega_o) = -1 \quad (2.3)$$

Isto é, a magnitude da função transferência de malha aberta tem que ser igual a 1:

$$|G(j\omega_o) \cdot H(j\omega_o)| = 1 \quad (2.4)$$

e a diferença de fase é igual a :

$$\arg(G(j\omega_o) \cdot H(j\omega_o)) = 180^\circ \quad (2.5)$$

Isto pode ser expresso simplificadamente, por exemplo, se, num sistema com realimentação negativa, o ganho de malha aberta possuir uma diferença de fase de 180° para alguma frequência ω_0 ; o sistema irá oscilar nesta frequência. A partir destes princípios podemos escolher diversas maneiras de implementar os circuitos do oscilador (amplificador e rede de realimentação), cada uma com suas características peculiares, desejáveis ou não.

O amplificador do oscilador deve fornecer energia suficiente para alimentar a carga e, também, para a sua própria realimentação, garantindo a continuidade da oscilação. Este amplificador pode ser projetado usando transistores discretos ou portas digitais (TTL, CMOS, ECL). Os transistores discretos são a melhor escolha para o projeto de um circuito com alta estabilidade em frequência, mas o critério de escolha deve ser levado em conta pelo engenheiro a partir de sua necessidade. A rede de realimentação é representada pela função $H(j\omega)$ e tem a função de fornecer um sinal de realimentação. Esta rede deve possuir componentes sensíveis à frequência, de modo que se possa ajustar a frequência de oscilação do circuito. A rede de alimentação pode ser implementada utilizando circuitos RLC, cristais piezoelétricos, diodos varicaps ou linhas de transmissão. Quando se deseja uma maior estabilidade utiliza-se um ressonador de cristal de quartzo, devido ao fato do cristal possuir Q acima de 1000. Quando desejamos realizar um oscilador de frequência variável com a tensão (VCO) devemos empregar circuitos tanques com indutores, capacitores e diodos varicaps.

Os circuitos digitais foram projetados para trabalhar com sinais binários do tipo 0 ou 1. A Tabela 2.1 mostra a tabela verdade para uma porta lógica inversora TTL.

Tabela 2.1 Tabela verdade de uma porta digital inversora

| Entrada | Saída |
|---------|-------|
| 0 | 1 |
| 1 | 0 |

Pode parecer um tanto estranho utilizar uma porta lógica como amplificador, mas isto é possível do seguinte modo: A mudança no nível da saída segue uma lei determinada pelo tipo de topologia utilizada na confecção do circuito da porta lógica em

questão. A Figura 2.2 mostra a simulação da característica de saída-entrada típica de uma porta inversora TTL do tipo LS.

Podemos notar que existe uma região, na característica entrada/saída, onde o circuito possui um comportamento quase linear. A derivada desta curva nos informa que temos um ganho maior que 1.

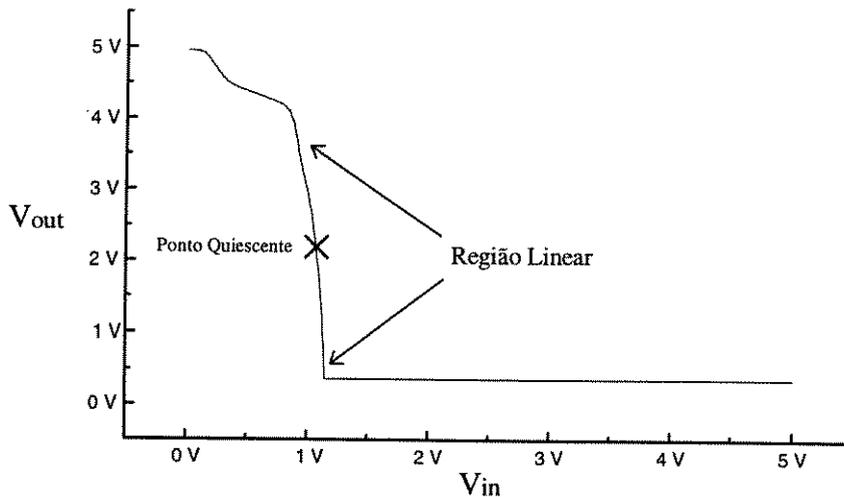


Figura 2.2 Característica DC de uma porta inversora TTL-LS

Assim, para utilizarmos uma porta lógica como amplificador basta polarizarmos o circuito convenientemente no ponto quiescente determinado na Figura 2.2. O sinal da entrada deve excursionar dentro da região considerada linear para que a porta digital inversora funcione como um amplificador com ganho na faixa de 20 a 40 vezes.

O circuito do oscilador pode ser projetado utilizando vários tipos de configurações. O esquema do oscilador pode ser analisado de acordo com a Figura 2.3 onde a porta inversora faz o papel do amplificador e os componentes R_S , C_1 , C_2 e o cristal fazem parte da rede de realimentação do oscilador. Por se tratar de um sistema com realimentação positiva, a rede deve fornecer uma defasagem de 180° , que somada a defasagem da porta inversora resulta nos 360° necessários à oscilação.

A determinação do ponto quiescente da entrada e saída é realizada pelos resistores R_{P1} , R_{P2} e R_{P3} . Devido ser uma realimentação negativa, a estabilidade da polarização é bastante alta.

O capacitor C_P aterriza o ponto de conexão dos resistores de polarização R_{P1} , R_{P2} e R_{P3} na operação AC.

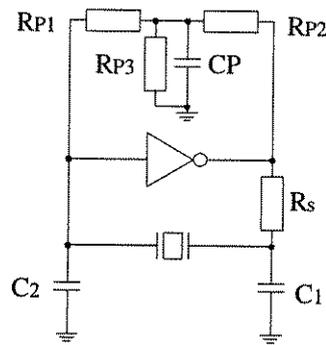


Figura 2.3 Circuito do oscilador digital TTL.

Os valores de R_{P1} e R_{P2} devem ser relativamente grandes em comparação com as resistências de entrada e saída da porta lógica para não afetarem o funcionamento; valores típicos estão em torno de 2 k Ω . Estes não são valores exatos, pois devemos realizar um pequeno ajuste para colocar a porta no ponto de polarização desejado, devido ao fato de que as características de uma porta lógica podem diferir um pouco, de uma para outra.

O resistor R_S é utilizado para isolar a saída da porta inversora e provê um meio de ajustar a corrente AC que passa pelo cristal. Os capacitores C_1 e C_2 fazem parte da rede de realimentação, juntamente com o cristal que determina a frequência de oscilação. Para altas frequências, o resistor R_S pode ser substituído por um capacitor para compensar o atraso da propagação da porta inversora.

Um capacitor em série com o cristal pode ser necessário em algumas aplicações, pois ele servirá para ajustar a frequência exata de oscilação. A grande vantagem de se utilizar este tipo de circuito para o oscilador é que não precisamos de um amplificador para elevar o nível de sinal, já que o circuito fornece um sinal digital na saída, podendo alimentar outros circuitos digitais ou servir como sinal de alimentação de multiplicadores e misturadores.

O quartzo exibe o efeito piezoelétrico, isto é, aplicando uma voltagem nas superfícies opostas de uma peça propriamente orientada, o quartzo irá produzir uma mudança em seu formato (o fenômeno ocorre também ao inverso). Um cristal de quartzo é uma pequena e fina lâmina de quartzo com as duas superfícies opostas metalizadas para o contato elétrico, ilustrado pela Figura 2.4(a). O modelo equivalente é composto pelos elementos apresentados na Figura 2.4(b).

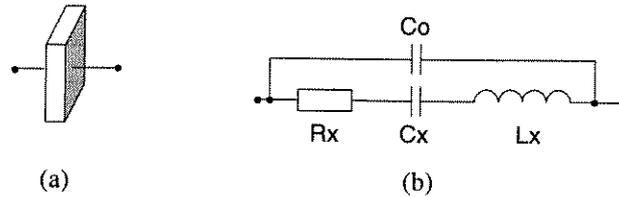


Figura 2.4 Modelo do cristal piezoelétrico

Os componentes L_X e C_X determinam a frequência de ressonância série. O capacitor C_o é a representação da capacitância produzida pelas duas superfícies metalizadas utilizadas como eletrodos de contato. A resistência dos contatos elétricos é representado por R_X .

No projeto utilizamos dois cristais de 15 MHz. Apresentamos na Tabela 2.2 os valores medidos das características elétricas do cristal utilizado no projeto teórico e nas simulações do oscilador .

Tabela 2.2 Valores dos componentes do modelo

| | | |
|--------------------------|-------|---------------|
| Indutância Série | L_X | 5,3 mH |
| Capacitância Série | C_X | 20,9 fF |
| Resistência Série | R_X | 10,5 Ω |
| Capacitância em Paralelo | C_o | 7,9 pF |

2.3 Oscilador com Cristal de Frequência Variável por Tensão

O cristal permite uma determinada percentagem de variação de sua frequência de oscilação; assim, podemos efetuar uma modulação em frequência. Ao colocarmos um capacitor (C_s) em série com o cristal a nova frequência de oscilação é calculada por:

$$f_n = \frac{1}{2\pi} \sqrt{\frac{C_X + C_o + C_s}{L_X \cdot C_X \cdot (C_o + C_s)}} \quad (2.6)$$

onde:

- $f_n =$ frequência de oscilação;
- $L_x =$ indutância série do cristal;
- $C_x =$ capacitância série do cristal;
- $C_o =$ capacitância paralela do cristal;
- $C_s =$ capacitor em série com o cristal.

Para chavearmos a frequência do oscilador utilizamos um circuito com transistor (TJB) operando como chave eletrônica; através da Figura 2.5 podemos analisar o funcionamento deste circuito.

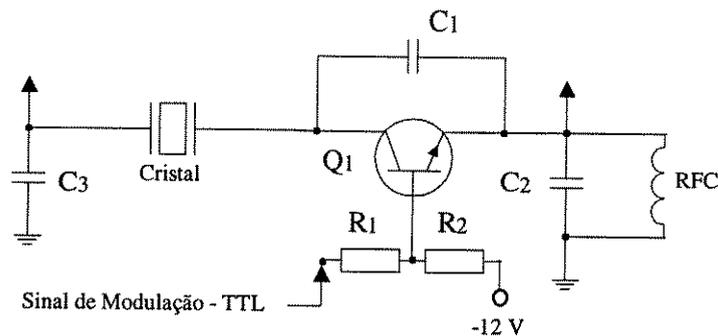


Figura 2.5 Chave eletrônica com TJB

Quando o sinal de modulação estiver no nível alto, o transistor estará saturado e colocará os terminais do capacitor C_1 em curto circuito, a frequência de ressonância será dada pela combinação série de C_2 e C_3 . Mas, quando o sinal de modulação estiver no nível baixo, o transistor estará cortado comportando-se como um circuito aberto, a frequência será dada pelo capacitor C_1 , pois seu valor será bem menor que os outros dois capacitores. O choque de radiofrequência (RFC) serve para aterrar o terminal do emissor, e é calculado por:

$$RFC \approx \frac{10}{4 \cdot \pi^2 \cdot f^2 \cdot C_2} \quad (2.7)$$

O transistor para esta aplicação não pode possuir valores altos de capacitância entre coletor-base, pois reduzem o ganho de realimentação, prejudicando o funcionamento do circuito.

2.4 Multiplicador de Frequência

Como os pulsos de corrente de amplificadores operando em classe C são ricos em harmônicas da forma de onda da entrada, eles podem ser utilizados como multiplicadores de frequências. O circuito do multiplicador é apresentado na Figura 2.6.

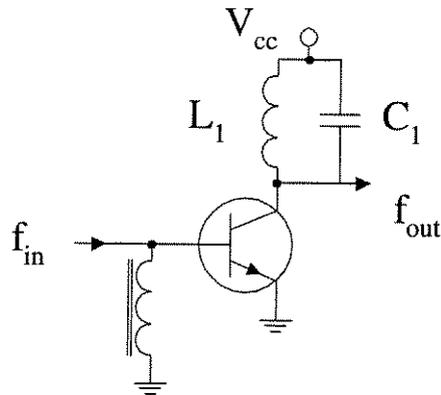


Figura 2.6 Circuito do multiplicador de frequência

A corrente de emissor i_E de um transistor de junção é relacionada com a tensão base e emissor (V_{BE}) por:

$$i_E = I_{ES} \cdot e^{\frac{V_{BE}}{26 \text{ mV}}} \quad (2.8)$$

onde:

i_E = corrente de emissor do transistor;

I_{ES} = corrente de saturação de emissor;

V_{BE} = tensão base-emissor do transistor.

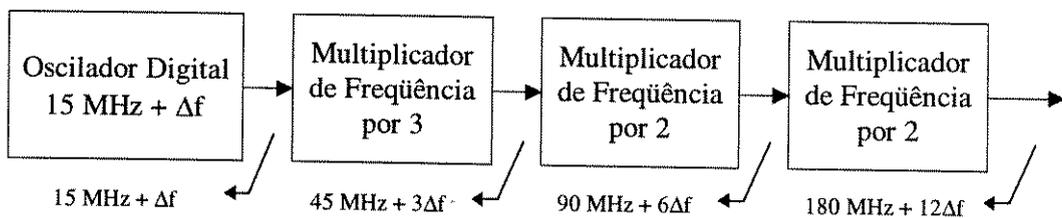
Para um pequeno transistor de silício, por exemplo, $I_{ES} = 2 \cdot 10^{-16} \text{ A}$. Na Tabela 2.3 apresentamos alguns valores de V_{BE} e de i_E .

Tabela 2.3 Variação de V_{BE} com i_E

| V_{BE} (mV) | i_E (A) |
|---------------|-----------|
| 700 | 0,1 |
| 760 | 1 |
| 820 | 10 |
| 880 | 100 |

No multiplicador de frequência, o transistor fornece pulsos de corrente para o circuito L1C1 com frequência igual ao sinal de entrada. O filtro L1C1 do multiplicador é sintonizado numa harmônica da frequência do sinal de entrada.

No circuito do multiplicador não existe dispositivo que controle a corrente de emissor; deste modo, o nível da tensão de entrada deve ser muito bem controlada. A Tabela 2.3 demonstra a grande variação da corrente de emissor com a tensão de base. A eficiência decai com o aumento de V_{BE} ; porém, uma operação estável com máxima eficiência e capacidade de saída é obtida pelo ajuste rígido do sinal de entrada do amplificador em um nível necessário somente para produzir pulsos estreitos de corrente de emissor. Se for necessário, devemos utilizar vários multiplicadores de frequência, multiplicando por 2 ou 3 a frequência em cada estágio. O elemento mais importante do multiplicador de frequência é o filtro passa faixa; optamos por um filtro duplo LC com acoplamento capacitivo e sintonia crítica. Este tipo de circuito evita a construção de transformadores com acoplamento indutivo, que sempre são difíceis de confeccionar e ajustar. A Figura 2.7 apresenta o diagrama de blocos de nosso multiplicador de frequências.

**Figura 2.7** Diagrama de blocos dos multiplicadores de frequência

Para a multiplicação do sinal de 15 MHz por 12, utilizamos três multiplicadores ($3 \times 2 \times 2$). As formas de ondas de algumas das tensões e correntes deste tipo de circuito podem ser analisados na Seção 5.3, referente a simulações. O acoplamento da saída de um filtro para a entrada do estágio seguinte é realizado através de um divisor capacitivo. Isto se torna necessário para colocarmos o sinal de tensão na base do transistor em um nível adequado, otimizando o funcionamento do multiplicador, como explicado acima.

2.5 Misturadores de Frequência

O misturador tem como função modificar a frequência do sinal da portadora sem alterar as informações que o sinal transporta. Qualquer dispositivo não linear pode atuar como misturador; a não linearidade é requerida para a produção de frequências diferentes daquelas presentes na entrada do dispositivo. Misturadores podem ser projetados utilizando diodos, transistor de junção (TJB), transistores de efeito de campo (FET) ou reatores saturados. Qualquer dispositivo que possuir uma característica não linear entre as variáveis de entrada (tensão ou corrente) e as de saída (tensão ou corrente) pode atuar como misturador. A escolha é realizada considerando-se o ganho (ou perda), Figura de ruído, estabilidade, faixa dinâmica e possibilidade de geração de harmônicas de frequências indesejáveis. É importante que o misturador do transmissor não produza muitas frequências espúrias, pois este sinal será utilizado na transmissão. Como os dois sinais de entrada do misturador possuem níveis de tensões capazes de acionar diodos, podemos utilizar um misturador do tipo duplamente balanceado.

2.5.1 Misturador Duplamente Balanceado

O misturador duplamente balanceado utiliza quatro diodos, onde suas características não lineares de chaveamento é utilizada para realizar a mistura da frequência entre dois sinais, principalmente em radiofrequência. Na Figura 2.8 temos o esquema do misturador duplamente balanceado.

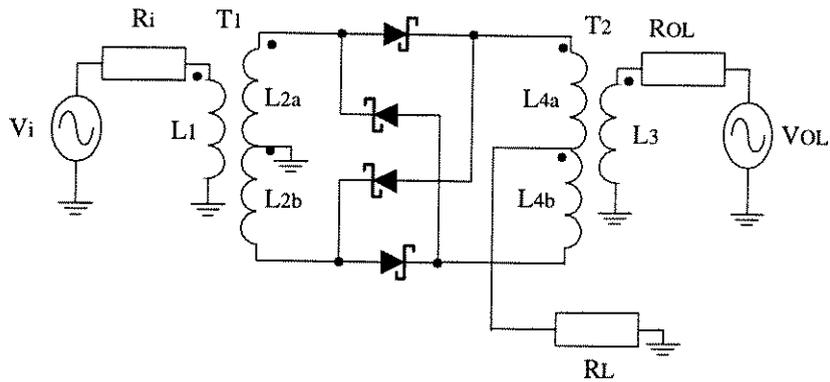


Figura 2.8 Misturador duplamente balanceado

Na saída do circuito acima teremos apenas as bandas laterais superior e inferior mais as harmônicas ímpares da frequência do oscilador local. Ambos os sinais, da entrada V_i e do oscilador local V_{OL} , são isolados da saída. Compactos e baratos, os misturadores duplamente balanceados são comercialmente disponíveis e cobrem o espectro de frequência de dezenas de quilohertz até gigahertz. Seu excelente desempenho é devido, grande parte, as modernas técnicas de fabricação, que produzem diodos com características muito semelhantes. O uso de núcleos de ferrita permite a obtenção de transformadores com altos rendimentos e larguras de banda maiores que 1 GHz. Para um misturador duplamente balanceado, casado com as resistência de carga e fonte, ignorando-se a perda de potência nos transformadores e nos diodos, aproximadamente 40% da potência do sinal de entrada será transferida à saída. A dificuldade de implementação prática deste tipo de misturador está em construir os indutores L2a e L2b (também L4a e L4b) de maneira que se obtenha sinais simétricos em relação ao ponto central da bobina. A função dos transformadores T1 e T2, na Figura 2.8, é transformar um sinal desbalanceado em balanceado. O transformador que realiza este tipo de função é conhecido como *balun*. A Figura 2.9 apresenta o esquema de um balun.

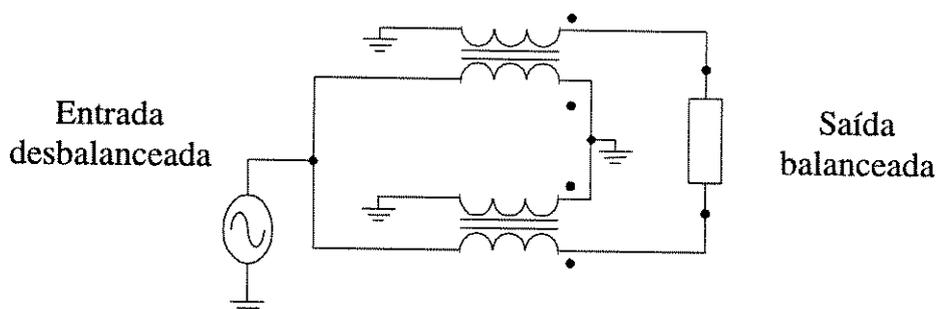


Figura 2.9 Balun

2.6 Amplificador de RF de Pequenos Sinais

Transistores são dispositivos de três terminais, onde usualmente um dos terminais é comum para ambos os circuitos de entrada e de saída. A configuração que nos interessa é do emissor comum (EC). O emissor é combinado com os outros dois terminais, constituindo uma porta de entrada (em par com a base) e uma de saída (em par com o coletor). Tais circuitos são chamados usualmente de redes de duas portas. Se nestes amplificadores, os sinais de entrada e saída são suficientemente pequenos, o funcionamento pode ser descrito por equações lineares, como ilustrado pela Figura 2.10.

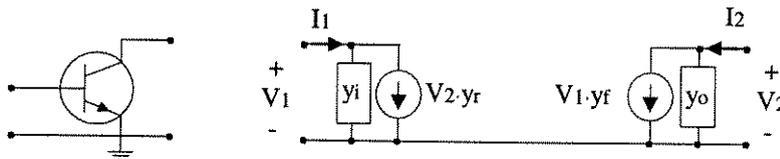


Figura 2.10 Parâmetros Y

Vários conjuntos de parâmetros de pequenos sinais são possíveis para caracterizar o transistor como uma rede de duas portas. Algumas tensões (ou correntes) são consideradas como variáveis independentes, e outras tensões (ou correntes) são consideradas como variáveis dependentes. Se as tensões são as variáveis independentes, as correntes dependentes são dadas por

$$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} y_i & y_r \\ y_f & y_o \end{bmatrix} \cdot \begin{bmatrix} V_1 \\ V_2 \end{bmatrix} \quad (2.9)$$

ou

$$\begin{aligned} I_1 &= y_i \cdot V_1 + y_r \cdot V_2 \\ I_2 &= y_f \cdot V_1 + y_o \cdot V_2 \end{aligned} \quad (2.10)$$

onde:

$$y_i = \left. \frac{I_1}{V_1} \right|_{V_2=0} \quad (2.11)$$

$$y_r = \frac{I_1}{V_2} \Big|_{V_1=0} \quad (2.12)$$

$$y_f = \frac{I_2}{V_1} \Big|_{V_2=0} \quad (2.13)$$

$$y_o = \frac{I_2}{V_2} \Big|_{V_1=0} \quad (2.14)$$

Define-se as variáveis Y como:

| |
|---|
| y_i = Admitância de entrada de curto-circuito; y_r = Admitância de transferência reversa de curto-circuito; y_f = Admitância de transferência direta de curto-circuito; y_o = Admitância de saída de curto-circuito. |
|---|

Estes parâmetros são denominados parâmetros de admitância de curto-circuito, seus valores podem ser complexos ou não, dependem do tipo de transistor e da frequência de operação. Na prática, os curtos-circuitos são difíceis de se obter, principalmente se desejamos fazer uma caracterização em uma faixa larga. Como retiramos estes valores através de simulações no PSPICE, não encontramos problemas. O modelo do capacitor, utilizado nas simulações do PSPICE, é ideal, isto é, sem indutâncias e resistências parasitas. Assim, o capacitor se comporta como curto-circuito em toda a faixa de frequência de simulação. Na Seção 5.5 é apresentado um estudo completo de como obter esses parâmetros utilizando o simulador de circuitos e o método de projeto dos amplificadores de RF. Com base nos valores dos parâmetros teremos condições de retirar informações sobre o funcionamento do transistor na frequência de interesse e sob certas condições de casamento com os circuitos de entrada e saída.

O transistor não é um dispositivo unilateral; isto significa que um sinal aplicado na porta de saída de um amplificador resulta em uma resposta na porta de entrada, e

vice-versa. Estas influências são modeladas pelas fontes de correntes presentes na entrada e na saída. A influência do fator de admitância reversa de curto-circuito é reduzir a faixa de passagem e deslocar a frequência de sintonia do amplificador. Este fator não é levado em conta nos cálculos das redes de transformação de impedâncias, já que os ajustes externos nas indutâncias e capacitâncias podem resolver estes problemas.

O transistor possui uma instabilidade potencial dentro de certas faixas de frequências. Estas faixas diferem para os três tipos de configurações e são dependentes do ponto de polarização do transistor e, conseqüentemente, da temperatura de funcionamento do mesmo.

A potencial instabilidade do dispositivo é um fator primordial no projeto do amplificador. O fator de estabilidade de Linvill [3],[11] é uma medida da estabilidade em uma condição hipotética de pior caso, isto é, com ambas as portas em circuito aberto. O fator de Linvill é dado pela seguinte expressão:

$$C = \frac{|y_f \cdot y_r|}{2 \cdot g_o \cdot g_i - \text{Re}al(y_f \cdot y_r)} \quad (2.15)$$

onde:

g_i = condutância de entrada do transistor;

g_o = condutância de saída do transistor;

y_f = admitância de transferência direta de curto-circuito;

y_r = admitância de transferência reversa de curto-circuito.

Se $C < 0$, o dispositivo é incondicionalmente estável. Se $C > 1$, o dispositivo é potencialmente instável e, sob certas combinações de impedâncias de carga e fonte, poderá oscilar. Um fator $C > 1$ não indica que o transistor não possa ser utilizado como um amplificador, mas que devemos tomar um extremo cuidado na escolha de impedâncias da fonte e da carga para que não ocorram oscilações. O fator de Linvill é útil para prever um potencial problema de estabilidade. Ele não indica os valores de impedância de carga e fonte para os quais o transistor, projetado como amplificador, possa oscilar. Obviamente, se um transistor for escolhido para um projeto qualquer e seu fator C for menor que 1 (incondicionalmente estável), será muito mais fácil trabalhar

com ele do que com um transistor que seja potencialmente instável. Devido ao fato dos parâmetros Y dependerem do ponto de polarização e este mudar com a temperatura, não devemos escolher um dispositivo com fator muito perto de 1. Muitos transistores são potencialmente instáveis em alguma faixa de frequência devido à sua capacitância de realimentação interna.

A adição de uma impedância finita de carga ou de fonte tende a aumentar a estabilidade do amplificador. Um critério útil foi desenvolvido por Stern [3],[12] que soma a contribuição das impedâncias de fonte e de carga com os parâmetros do dispositivo. O fator de Stern é dado por:

$$K = \frac{2 \cdot (g_o + G_L) (g_i + G_S)}{|y_f \cdot f_r| + \text{Re}al(y_f \cdot f_r)} \quad (2.16)$$

onde:

- $g_i =$ condutância de entrada do transistor;
- $g_o =$ condutância de saída do transistor;
- $y_f =$ admitância de transferência direta de curto-circuito;
- $y_r =$ admitância de transferência reversa de curto-circuito;
- $G_S =$ condutância da fonte;
- $G_L =$ condutância da carga.

Se $K > 1$ então o circuito será estável para aqueles valores de impedância de fonte e carga. Se $K < 1$ o circuito é potencialmente instável. O fator de estabilidade de Linvill é útil para encontrar transistores estáveis, enquanto o fator de estabilidade de Stern prediz possíveis problemas de estabilidade em circuitos.

Os parâmetros Y são fornecidos nos manuais de transistores que operam na faixa de VHF e UHF, mas nada impede que sejam utilizados em frequências mais baixas. Nós utilizamos estes parâmetros e os resultados da teoria de portas lineares de dois acessos para o projeto de amplificadores sintonizados em frequências de 250 MHz, 70 MHz e 1 MHz.

Os amplificadores sintonizados são utilizados sempre que for necessário amplificar sinais em uma determinada faixa de frequências e rejeitar os sinais fora deste intervalo de interesse. As características desejáveis são a de possuir um ganho tão alto quanto possível e constante na faixa de interesse.

Dos parâmetros Y podemos retirar outra informação valiosa, o máximo ganho disponível (MAG) que é definido por

$$MAG = \frac{|y_f|^2}{4 \cdot g_o \cdot g_i} \quad (2.17)$$

onde:

g_i = condutância de entrada do transistor;

g_o = condutância de saída do transistor;

y_f = admitância de transferência direta de curto-circuito.

O MAG é útil para iniciar a procura por um transistor para uma certa aplicação. Ele fornece uma boa indicação se o transistor poderá fornecer o ganho suficiente para um certo objetivo. Se necessitarmos de um amplificador com ganho de 20 dB em uma certa frequência, não devemos escolher um transistor com um MAG de 22 dB nesta mesma frequência. Devemos reservar uma boa margem de segurança devido aos reais valores de y_f , perdas com as redes de casamento e variações devido ao ponto de polarização com a temperatura.

O MAG ocorre quando $y_r = 0$, e quando Y_L e Y_S são o complexo conjugado de y_o e y_i , respectivamente. A condição de que y_r deva ser igual a zero para o máximo ganho, ocorre devido ao fato de que em condições normais, y_r atua como uma realimentação negativa para o transistor. Com $y_r = 0$ não existe realimentação e o ganho obtido é o maior possível. Na prática, é fisicamente impossível reduzir y_r a zero e, como resultado, MAG não pode ser obtido.

O transmissor faz uso de 3 amplificadores de RF, sintonizados em 250 MHz. O método utilizado foi de calcular um filtro RLC com a faixa de passagem desejada, usando os parâmetros Y de saída e entrada dos transistores.

2.7 Amplificadores de RF de Potência

Os amplificadores em classe A são utilizados quando necessitamos de uma boa linearidade, um alto ganho de potência e quando desejamos amplificar sinais de baixa potência. A eficiência desta classe é a menor entre os amplificadores, abaixo de 25%. O transistor conduz durante todo o ciclo do sinal de entrada, isto é, 360°. Além disso, as correntes de polarização de um estágio em classe A contribuem para a elevada dissipação térmica e desperdício de energia. Devido a esta característica o projeto deve assegurar a estabilidade térmica do transistor.

Após o misturador do transmissor é necessário intercalar três amplificador de RF em Classe A. O nível do sinal do misturador deve ser amplificado a um nível adequado para que o amplificador de RF de potência, funcionando em classe C, possa desenvolver a potência desejada. Os dois primeiros estágios utilizam transistores do tipo BF480 e os dois últimos estágios são compostos por transistores do tipo 2N3866. A cadeia de amplificadores de RF são esquematizado na Figura 2.11.

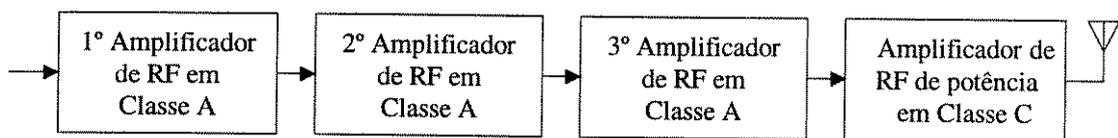


Figura 2.11 Amplificadores de RF

No projeto de amplificadores de potência em radiofrequência, vários fatores devem ser considerados: A classe de operação possui importante relação com a potência de saída, linearidade e eficiência de operação; a rede de transformação nos terminais de entrada e saída do amplificador afetam significativamente a potência de saída e estabilidade de frequência e, portanto, são particularmente importantes no projeto de amplificadores de RF de potência; a seleção de um transistor apropriado para uma dada aplicação é também uma consideração fundamental, assim como a disponibilidade das informações sobre os valores dos parâmetros do modelo do transistor.

A classe de operação de qualquer amplificador de radiofrequência é determinada pelo desempenho requerido do circuito em uma aplicação específica. A classe A já foi discutida anteriormente. Transmissores que requerem boa linearidade podem fazer uso da classe B em push-pull, onde a corrente de polarização e dissipação térmica são

menores que da classe A, possuindo uma boa eficiência. A operação em classe B é caracterizada por um ângulo de condução de 180° . Em classe C o ângulo de condução é menor que 180° , o ganho é menor que o das classes A e B, a corrente de polarização é zero e a eficiência é a maior das três classes. Por causa da maior eficiência, baixa dissipação de coletor e desprezível corrente de polarização, a operação em classe C é o modo mais utilizado em aplicações com transistores de potência em radiofrequência. Na operação em classe C, a junção base-emissor deve ser polarizada de modo que a corrente de coletor seja zero durante a condição de sinal nulo na entrada. Normalmente, o emissor é conectado diretamente ao terra do chassis e a base é aterrada através de um choque de radiofrequência.

2.7.1 Transistores de Potência de Radiofrequência - Caracterização para Grandes Sinais

Duas das mais utilizadas e populares técnicas de projeto em radiofrequência com pequenos sinais são: (1) uso de parâmetros de quadripolos (parâmetros S,Y ou H); (2)

Uso de algum tipo de circuito equivalente para o transistor.

Os valores dos parâmetros para grandes sinais de um transistor, tais como S ou Y, diferem dos valores para pequenos sinais porque eles mudam com o nível de potência e as componentes harmônicas que existem em um amplificador de potência de radiofrequência.

O transistor, quando está operando em classe C, passa pelos três estados possíveis de funcionamento: corte, região linear e saturação. A análise deveria ser feita por estados, o que evidencia a complexidade e a não linearidade de funcionamento. Por estas razões, fica evidente que as tentativas feitas para adaptar as duas técnicas, acima, ao projeto de amplificador de potência de radiofrequência conduziram a maus resultados.

Na metade da década de 60, a Motorola foi a pioneira no conceito de projeto de amplificadores de potência com dispositivo de estado sólido utilizando impedâncias de entrada e saída de transistores para grandes sinais. Este sistema obteve aceitação mundial e fornece um procedimento sistemático e simples de projeto substituindo o processo de tentativa e erro.

A teoria de redes relacionada ao projeto de amplificador de potência é muito bem conhecida, mas torna-se inútil se o projetista não tiver os dados das impedâncias de entrada e saída do transistor. Estes dados de impedâncias para grandes sinais, juntos com os dados de potência de saída e ganho, fornecem ao projetista as informações necessárias para o projeto das redes de transformação de impedâncias do amplificador e para prever o desempenho que será obtido na conclusão do projeto. O termo *impedância de entrada e saída para grandes sinais* refere-se às impedâncias nos terminais do transistor operando como amplificador em classe C, com certo nível de potência de radiofrequência na saída e tensão DC de alimentação. A maioria dos dados que aparecem nos manuais de fabricantes de transistores de potência são medidos quando o transistor está operando como amplificador em classe C com emissor comum, já que esta condição cobre a maioria das aplicações dadas a estes dispositivos. Uma exceção significativa envolve transistores caracterizados para funcionarem como amplificadores de potência lineares em classe B, visto que estes transistores são projetados especificamente para operação linear.

Na Figura 2.12 podemos observar como os parâmetros de impedâncias de entrada e saída para grandes sinais são obtidos.

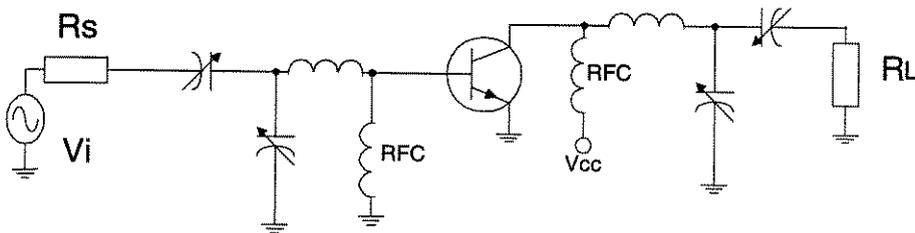


Figura 2.12 Circuito para caracterização de amplificadores de RF de potência

O transistor é colocado em um circuito de teste com uma faixa larga de sintonia. Estas redes ajudam a compensar os erros na estimação de impedâncias e também permitem que o mesmo amplificador seja usado para estimar os parâmetros com várias potências de saída. O amplificador é sintonizado na entrada e saída, de forma a obter a melhor eficiência. O procedimento pode ser utilizado para quaisquer valores de R_S e R_L . Geralmente, os manuais trazem dados referentes a impedâncias de carga e fonte iguais a 50Ω . Após, a alimentação DC, fonte de sinal e transistor são retirados do

circuito. Uma resistência igual a R_S é conectada na entrada do amplificador. As impedâncias complexas são medidas no ponto da base e coletor do transistor. Os dados desejados, impedância de entrada e saída do transistor, serão os conjugados das impedâncias de base e coletor, respectivamente. A Figura 2.13 apresenta o esquema do circuito depois de realizadas as modificações descritas acima.

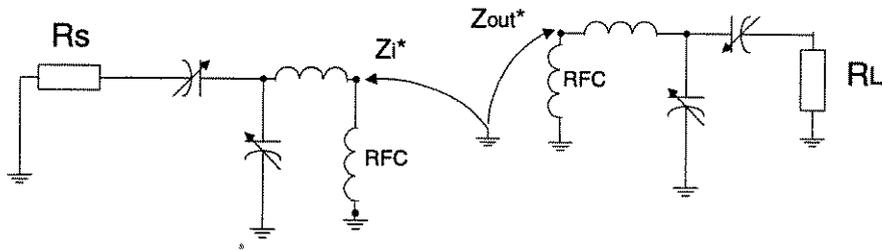


Figura 2.13 Medidas das impedâncias para grandes sinais

O transistor fica caracterizado para a alimentação DC utilizada e potência de saída obtida. Como não utilizaremos a mesma fonte DC e potência, vamos tomar como base estes dados e fazer modificações na rede para obter o melhor ponto de funcionamento. Amplificadores de potência são projetados de maneira a ter um Q baixo, da ordem de 2 a 6, de maneira que o ponto de sintonia não seja difícil de se obter na prática.

A maioria das informações contidas nas folhas de especificação do dispositivo é apresentada na forma de resistência e capacitância equivalente em paralelo. Os dados podem, também, ser apresentados na forma equivalente série. A Figura 2.14 apresenta as configurações paralelo e série de resistência e capacitância.

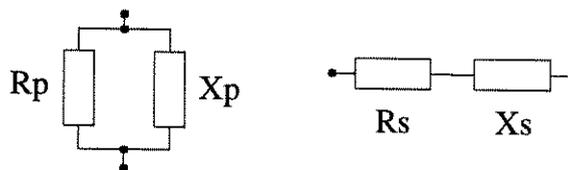


Figura 2.14 Combinação série-paralela

Às vezes, é mais fácil utilizar uma forma ao invés da outra, assim apresentamos abaixo as equações de conversão:

- Para converter uma combinação de resistência e de reatância paralela para série:

$$R_S = \frac{R_P}{1 + \left(\frac{R_P}{X_P}\right)^2} \quad (2.18)$$

$$X_S = R_S \cdot \frac{R_P}{X_P} \quad (2.19)$$

- Para converter uma combinação de resistência e de reatância série para paralela:

$$R_P = R_S \cdot \left(1 + \left(\frac{X_S}{R_S}\right)^2\right) \quad (2.20)$$

$$X_P = R_P \cdot \frac{R_S}{X_S} \quad (2.21)$$

Outra forma de apresentação dos dados de impedâncias usa a forma equivalente série, esquematizada em uma carta de Smith.

2.7.2 Redes de Transformação de Impedâncias

Após determinadas as impedâncias de entrada e saída, seleciona-se uma rede de acoplamento com uma configuração conveniente, que atenda as características exigidas pelo projeto, como atenuação de harmônicos e largura de banda. Para os transistores de potência de radiofrequência, a impedância de entrada é de grande importância, decrescendo com o aumento da potência. O projeto preciso e rigoroso de uma rede de casamento, que atenua harmônicos, com faixa desejada e utilizando componentes com

valores práticos não é uma operação fácil. As possibilidades são variadas, a escolha dependerá dos cálculos para chegar a uma rede viável.

A seleção de componentes na faixa de VHF e UHF torna-se um problema significativo e uma configuração que resulte em valores práticos é importante para o sucesso da rede. Os cálculos para uma dada rede podem apresentar valores impossíveis de se obter na prática. Para algumas frequências, a reatância indutiva representada pelos terminais do capacitor, sobreporá a sua reatância capacitiva, ficando o capacitor com uma reatância indutiva líquida. Valores de indutâncias abaixo de alguns nH também são difíceis de se obter, já que um fio sólido estanhado 20 AWG com 2 cm de comprimento possui aproximadamente 20 nH.

2.7.3 Projeto

Se certas suposições são feitas, o sinal no coletor de um amplificador de potência, com rede de saída sintonizada, é uma onda senoidal que varia de zero a $2V_{cc}$, onde V_{cc} é a tensão DC de alimentação do coletor. Essas suposições incluem:

- $V_{cesat} = 0$;
- A rede de saída tem Q alto suficiente para produzir uma onda senoidal independente do ângulo de condução do transistor;
- A queda de tensão no sistema de alimentação DC do coletor é zero;
- A impedância de carga do coletor para todos os harmônicos da frequência de operação é zero.

Obviamente, nenhuma das suposições anteriores é completamente verdadeira, e as discrepâncias mais sérias surgem da primeira e da quarta. Mas as suposições são próximas o suficiente para fornecer bons resultados.

Vamos supor que estas condições teóricas realmente existam; então, a resistência de carga do coletor, R_P , se torna função somente da potência de radiofrequência desejada na saída e da alimentação V_{cc} . Assim :

$$R_P = \frac{V_{cc}^2}{2 \cdot P} \quad (2.22)$$

onde P é a potência de radiofrequência desejada na saída. A outra informação necessária para o projeto é a capacitância de saída do transistor, cujo valor está relacionado com a tensão coletor-emissor. Este gráfico é fornecido na Figura 2.15.

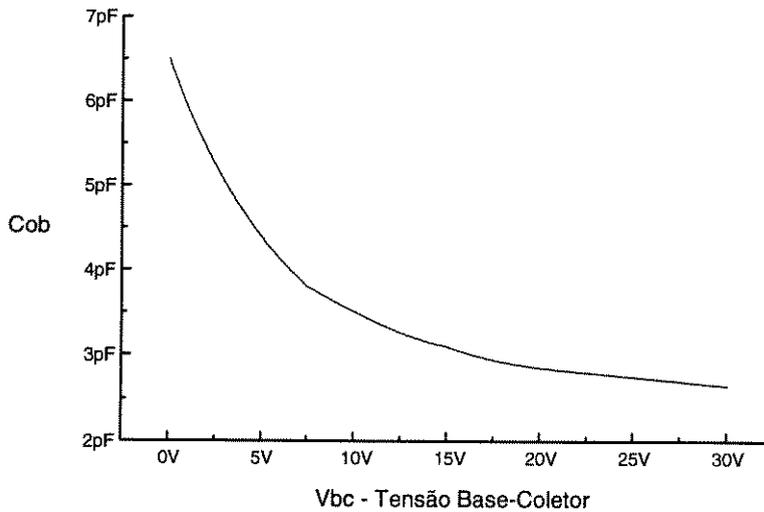


Figura 2.15 Capacitância de saída versus tensão base-coletor

A impedância vista pelo transistor será a resistência R_P e a capacitância de saída C_{OB} combinados, em paralelo. A rede de saída terá as seguintes funções:

- Transformar o valor da resistência de carga R_L em R_P ;
- Fornecer a largura de banda necessária;
- Sintonizar a capacitância de saída C_{OB} .

Experiências com amplificadores de potência na faixa de HF e VHF, com tensões de alimentação de 7 V a 30 V e níveis de potência de saída de décimos de watts a 300 watts, tem provado que o uso da Equação 2.22 para calcular R_P , para sínteses de redes, fornece bons resultados. Isto é, os tipos de redes utilizadas na saída do coletor, na faixa de HF e VHF, possuem uma margem de ajuste suficiente para compensar quaisquer erros associados com a equação em questão. Se o V_{cesat} do transistor é conhecido para a frequência de trabalho, a Equação 2.22 é modificada para :

$$R_P = \frac{(V_{cc} - V_{cesat})^2}{2 \cdot P} \quad (2.23)$$

A equação acima mostra que a carga, por esta aproximação, não é relacionada ao dispositivo, exceto por V_{cesat} , que é igual a dois ou três volts, aumentando com a frequência. A resistência de saída do transistor é, supostamente, muito mais alta que a resistência de carga calculada pela equação, e é normalmente desprezada.

Utilizando o método de caracterização por impedâncias de grandes sinais, o procedimento de projeto é o seguinte:

(1) Determinação da impedâncias de entrada, através da leitura da Carta de Smith do catálogo do fabricante do transistor 2N3866; o valor da impedância é fornecida no modo equivalente série.

$$Z_{in} = 3.5\Omega - 12.5j\Omega$$

$$Z_{in} = R_{in} - X_{in}j,$$

onde:

R_{in} = resistência de entrada do transistor;

X_{in} = reatância capacitiva de entrada do transistor.

(2) A rede de transformação utilizada na entrada do amplificador está esquematizada na Figura 2.16. As equações para determinar os valores dos componentes são:

$$X_{C1} = Q \cdot R_{in} \quad (2.24)$$

$$X_{C2} = R_L \cdot \sqrt{\frac{R_{in}}{R_L - R_{in}}} \quad (2.25)$$

$$X_L = X_{C1} + \frac{R_{in} \cdot R_L}{X_{C2}} + X_{in} \quad (2.26)$$

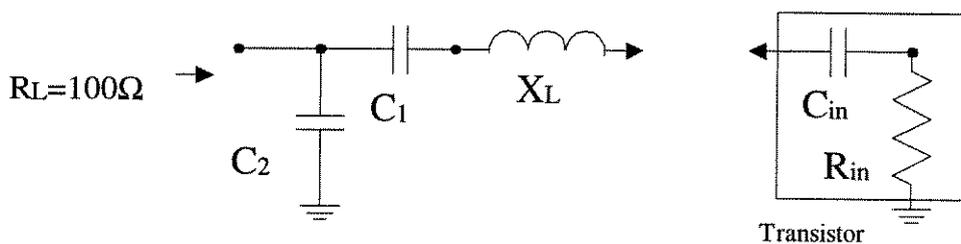


Figura 2.16 Rede de transformação da entrada

A Tabela 2.4 fornece os valores dos componentes.

Tabela 2.4 Componentes da rede de entrada

| Componente | Reatância | Indutor | Capacitor |
|------------|-------------|---------|-----------|
| X_L | 74Ω | 47 nH | - |
| X_{C2} | 19Ω | - | 33 pF |
| X_{C1} | 44Ω | - | 15 pF |

(3) A rede de transformação utilizada na saída do amplificador de potência de RF é projetada da seguinte maneira:

(a) O valor da resistência que o coletor deve ver é fornecida pela Equação 2.23, quando $V_{ce} = 12V$, $V_{cesat} = 2V$ e $P = 0,2W$, que resulta em $R_p = 250\Omega$. Um circuito RL série (elevador de impedância) é empregado para transformar o valor de $R_L = 50\Omega$ em $R_p = 250\Omega$; as Equações 2.18 até 2.21 são utilizadas para o projeto do circuito. A saída do estágio amplificador, em classe C, é mostrado na Figura 2.17.

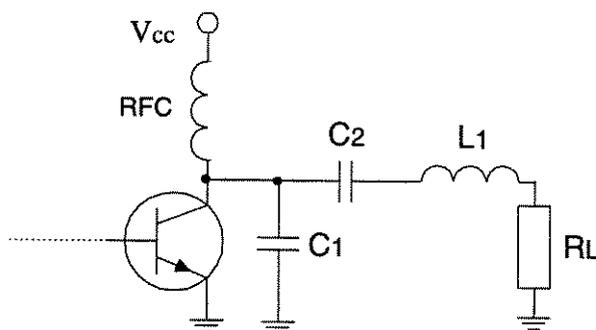


Figura 2.17 Rede de transformação da saída

Na Tabela 2.5, são apresentados os componentes da rede de transformação de impedâncias de saída do amplificador de RF de potência.

Tabela 2.5 Componentes da rede de saída

| Componente | Valor |
|------------|--------|
| L_1 | 64nH |
| C_1 | 1.5 pF |
| C_2 | 10 nF |
| RFC | 400nH |

Para obter o máximo de rendimento do amplificador devemos:

- 1) Minimizar as perdas nas bobinas de acoplamento;
- 2) Estimar o nível de corrente e utilizar o condutor com diâmetro mais apropriado para evitar ao máximo o efeito peculiar. Uma alternativa é recobrir os condutores com uma fina camada de prata ou ouro;
- 3) A placa utilizada deve ser de dupla face e de preferência de fibra de vidro. Um dos lados deve ser usado como plano de terra, assegurando uma blindagem e potencial de terra para todos os pontos do circuito. A conexão entre a placa e a caixa metálica onde o circuito será acondicionado, deve ser realizada com parafusos, assegurando uma conexão firme;
- 4) A distribuição dos componentes também é um fator importante, devemos distribuí-los de tal maneira que a influência de um sobre os outros seja minimizada;
- 5) Devemos evitar acoplamento entre os indutores dispendo, sempre que possível, as bobinas ortogonalmente uma as outras. Se não for possível, a solução é realizarmos uma blindagem com uma chapa de cobre para isolarmos estágios ou componentes;
- 6) Os capacitores devem ser de boa qualidade e devem ter seus terminais o mais curto possível para evitar indutâncias parasitas.

Capítulo 3

Projeto do Receptor

3.1 Introdução

Neste capítulo vamos discutir o receptor superheteródino, inicialmente, apresentaremos o amplificador de RF, após os misturadores, amplificadores de FI e, por último, o demodulador de FM. A parte de radiofrequência do receptor é composto por três amplificadores e dois misturadores. A Figura 3.1 apresenta um diagrama de blocos do receptor, especificando a frequência central e os componentes utilizados em cada circuito.

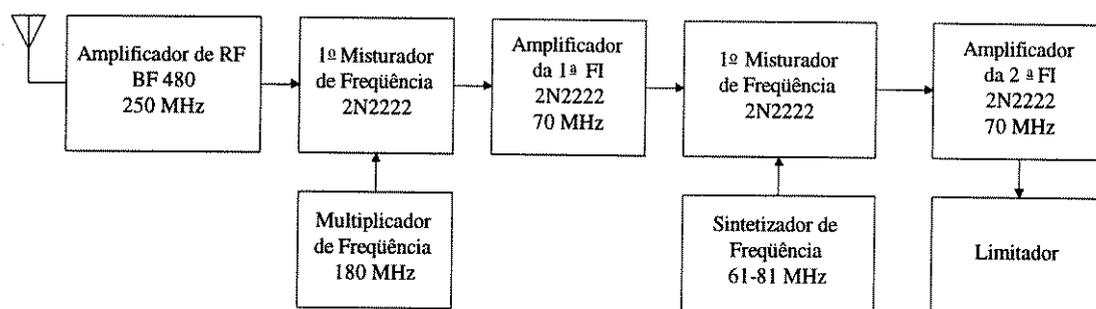


Figura 3.1 Canal de RF do receptor

3.2 Amplificadores de RF de Pequenos Sinais

Um típico receptor de rádio requer vários amplificadores de RF separados por misturadores para extrair a informação do fraco sinal que aparece nos terminais da antena; estes amplificadores de pequenos sinais foram discutidos no Capítulo 2. Na Figura 3.1 temos três amplificadores em faixas distintas de frequência, todos polarizados em classe A e com topologia de emissor comum. Os circuitos de todos os amplificadores são semelhantes, diferenciando-se apenas nos valores dos componentes utilizados.

3.2.1 Amplificador em 250 MHz, com faixa de 20 MHz

O circuito do amplificador faz uso do transistor BF480, que possui o seguinte conjunto de parâmetros Y, apresentados na Tabela 3.1, e fatores, apresentados na Tabela 3.2 abaixo:

Tabela 3.1 Parâmetros Y do transistor BF480

| BF480 | | Valores em mS | |
|-------------|----------------|---------------|--|
| $I_e = 2mA$ | $V_{ce} = 10V$ | $f = 250MHz$ | |
| Parâmetro | g | b | |
| y_i | 3,1 | 12,6 | |
| y_f | 64,0 | -14,5 | |
| y_o | 0,25 | 1,9 | |
| y_r | -0,177 | -0,89 | |

Tabela 3.2 Fatores para o transistor BF480

| Parâmetro | Valor |
|------------------|-------|
| Fator de Linvill | 2,3 |
| MAG (dB) | 64,6 |

O fator de Linvill informa que o transistor, operando no ponto de polarização especificado, é condicionalmente instável. Precauções deverão ser tomadas na escolha das impedâncias de carga e fonte do transistor.

A Tabela 3.3 fornece os valores para as impedâncias de entrada e saída do transistor. Estes valores são utilizados para calcular as redes de transformação de impedâncias.

Tabela 3.3 Características do transistor BF480

| Componente | Valor |
|------------|--------------|
| R_{in} | 322 Ω |
| C_{in} | 8 pF |
| R_{out} | 4 k Ω |
| C_{out} | 1,2 pF |

3.2.2 Amplificador em 70 MHz, com faixa de 20 MHz

Para o amplificador em 70 MHz temos os parâmetros Y apresentados na Tabela 3.4 e fatores apresentados na Tabela 3.5 abaixo:

Tabela 3.4 Parâmetros Y do transistor 2N2222

| 2N2222 | | Valores em mS | |
|-------------|-------|----------------|-------------|
| $I_e = 2mA$ | | $V_{ce} = 10V$ | $f = 70MHz$ |
| Parâmetro | g | b | |
| y_i | 9,3 | 28,4 | |
| y | 68,8 | -23,1 | |
| y_o | 0,33 | 2,2 | |
| y_r | -0,37 | -1,2 | |

Tabela 3.5 Fatores para o transistor 2N2222

| Parâmetro | Valor |
|------------------|-------|
| Fator de Linvill | 1,5 |
| MAG (dB) | 52,6 |

Novamente, temos que o transistor é condicionalmente instável e que pode ser utilizado desde que as resistências de carga e fonte sejam escolhidas adequadamente. Os elementos utilizados para calcular os componentes da rede de transformação de impedâncias são fornecidos na Tabela 3.6 abaixo:

Tabela 3.6 Características do transistor 2N2222

| Componente | Valor |
|------------|-----------------|
| R_{in} | 107 Ω |
| C_{in} | 64,6 pF |
| R_{out} | 3,03 k Ω |
| C_{out} | 5 pF |

3.2.3 Amplificador em 1 MHz, com faixa de 100 kHz

O amplificador de 1 MHz possui os parâmetros Y apresentados na Tabela 3.7 e fatores apresentados na Tabela 3.8 abaixo:

Tabela 3.7 Parâmetros Y do transistor BF480

| BF480 | | Valores em mS | |
|-------------|----------------|---------------|--|
| $I_e = 2mA$ | $V_{ce} = 10V$ | $f = 1MHz$ | |
| Parâmetro | g | b | |
| y_i | 0,46 | 0,052 | |
| y_f | 67,1 | -0,06 | |
| y_o | 0,031 | 0,0075 | |
| y_r | -0,0006 | -0,0038 | |

Tabela 3.8 Fatores para o transistor BF480

| Parâmetro | Valor |
|------------------|-------|
| Fator de Linvill | 3,77 |
| MAG (dB) | 99,30 |

O transistor BF480 permanece condicionalmente instável em 1 MHz. Para o cálculo da rede de transformação de impedâncias, utilizamos os valores apresentados na Tabela 3.9.

Tabela 3.9 Características do transistor BF480

| Componente | Valor |
|------------|-----------------|
| R_{in} | 2,2 Ω |
| C_{in} | 8,3 pF |
| R_{out} | 32,2 k Ω |
| C_{out} | 1,2 pF |

3.3 Misturadores de Freqüência com TJB

O motivo para se utilizar um misturador com transistor de junção é porque, além da mistura dos sinais, o circuito amplifica a componente de freqüência desejada. Outra característica importante é que o nível do sinal do oscilador local (OL) não necessita ser alto (tipicamente < 100 mV). Devido à sua característica de funcionamento, o transistor produz uma grande quantidade de freqüências indesejáveis; isto pode ser minimizado se mantermos o nível do oscilador local num valor fixo e determinado. Se o nível do oscilador local estiver maior que um determinado valor, ocorre redução da eficiência do misturador, produzindo distorções indesejáveis.

Quando duas tensões senoidais variantes no tempo, $v_1(t)$ (RF) e $v_2(t)$ (OL), são aplicadas em uma junção de um transistor bipolar, sua corrente de emissor pode ser representada por:

$$i_E(t) = I_{ES} \cdot \left(e^{\frac{q \cdot V_{DC}}{k \cdot T}} \right) \cdot \left(e^{\frac{q \cdot v_1(t)}{k \cdot T}} \right) \cdot \left(e^{\frac{q \cdot v_2(t)}{k \cdot T}} \right) \quad (3.1)$$

onde:

$k = 1,38 \times 10^{-23} \text{ J/K}$ é a constante de Boltzman;

$q = 1,6 \times 10^{-19} \text{ C}$ é a carga do elétron;

$I_{ES} =$ corrente de saturação de emissor.

Em temperatura ambiente ($T \approx 300 \text{ K}$), $V_T \approx 26 \text{ mV}$ e $I_{ES} = 2 \times 10^{-16} \text{ A}$, para um transistor pequeno de silício. Se $v_1(t) = V_1 \cdot \cos(\omega_o \cdot t)$ e $v_2 = v_s \cos(\omega_s \cdot t)$, fazendo $y(t) = v_s(t) \cdot q/k \cdot T$ e $x = V_1 \cdot q/k \cdot T$, então a corrente pode ser expandida em uma série de funções modificadas de Bessel:

$$i_E(t) = I_{ES} \cdot e^{q \cdot V_{DC}/k \cdot T} \left[I_0(x) + 2 \sum_1^{\infty} I_n(x) \cos(n t \omega_o) \right] \left[I_0(y) + 2 \sum_1^{\infty} I_n(y) \cos(n t \omega_s) \right] \quad (3.2)$$

Se multiplicamos os termos obteremos:

$$\begin{aligned} i_E(t) = & I_s \cdot e^{q \cdot V_{DC}/V_T} \{ I_0(y) \cdot I_0(x) - 2 \cdot I_0(x) \cdot I_1(y) \cdot \cos(\omega_s \cdot t) \\ & + 2 \cdot I_0(y) \cdot I_1(x) \cdot \cos(\omega_o \cdot t) + 4 \cdot I_1(x) \cdot I_1(y) \cdot \cos(\omega_s \cdot t) \cdot \cos(\omega_o \cdot t) + \dots \\ & + \text{termos de ordem superior.} \end{aligned} \quad (3.3)$$

Podemos destacar as seguintes componentes importantes:

$$I_{DC} = I_s \cdot e^{q \cdot V_{DC} / V_T} \cdot I_o(y) \cdot I_o(x) \quad (3.4)$$

$$I_{\omega_s} = 2 \cdot I_{DC} \cdot \frac{I_1(y)}{I_0(y)} \quad (3.5)$$

$$I_{\omega_o} = 2 \cdot I_{DC} \cdot \frac{I_1(x)}{I_0(x)} \quad (3.6)$$

$$I_{\omega_o - \omega_s} = 2 \cdot I_{DC} \cdot \frac{I_1(x)}{I_0(x)} \cdot \frac{I_1(y)}{I_0(y)} \quad (3.7)$$

É interessante que a amplitude da componente $I_{\omega_o - \omega_s}$ seja linearmente proporcional a y e, conseqüentemente, a $v_s(t)$. O sinal do oscilador local, representado por V_1 , pode ser melhor controlado e então, assumimos que sua amplitude é constante. Se garantimos também que $V_1 \gg |v_s|$, as variações em v_s não afetarão I_{DC} , então $I_{\omega_o - \omega_s}$ e $I_1(y)/I_0(x)$ dependerão apenas de v_s . Mas só a questão de linearidade não caracteriza o nível do sinal do oscilador local. Um bom compromisso entre ganho e linearidade pode ser conseguido com o sinal do oscilador local entre os valores de 100 mV e 300 mV. O circuito do misturador está esquematizado na Figura 3.2 e constitui-se de um amplificador em classe A na configuração em emissor comum.

O procedimento para o projeto do misturador é o seguinte:

- Sintonizar o amplificador na frequência central e com largura de banda necessária;
- Injetar os sinais do oscilador local e de RF na base do transistor;
- Ajustar o nível da tensão do sinal do oscilador local entre 100 mV e 300 mV.

O sinal do oscilador local pode ser injetado pela base ou pelo terminal de emissor do transistor. Testamos os dois esquemas na frequência de 250 MHz e a configuração exposta acima resultou no misturador mais eficiente, obtendo um ganho de potência três vezes maior do que quando se injeta o sinal do oscilador local no emissor do transistor.

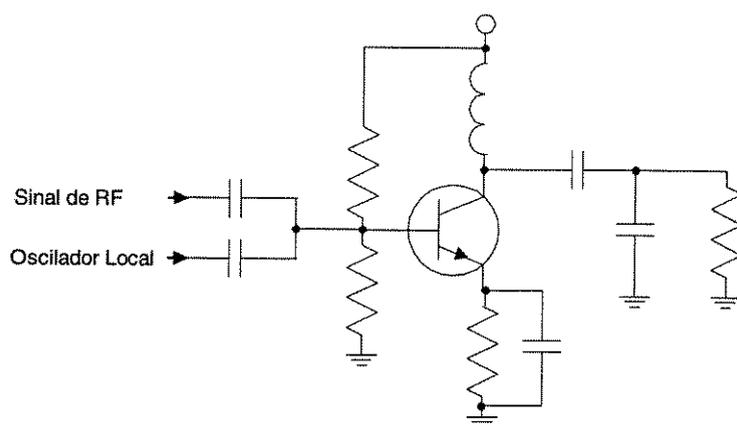


Figura 3.2 Circuito eletrônico do primeiro misturador

A introdução do sinal pelo coletor reduz a largura de banda do misturador. A utilização da entrada do oscilador local pelo emissor é realizada quando desejamos uma isolamento maior entre os dois sinais, como é o caso no segundo misturador do receptor. Para o segundo misturador o procedimento de projeto é o seguinte:

- Sintonizar o amplificador na frequência central e com a largura de banda necessária;
- Retirar o capacitor de desacoplamento do emissor do transistor;
- Injetar o sinal de RF na base e o sinal do oscilador local no emissor do transistor;
- Ajustar os níveis de tensões dos sinais de entrada entre 100 mV e 300 mV.

A Figura 3.3, a seguir, representa o circuito elétrico do segundo misturador.

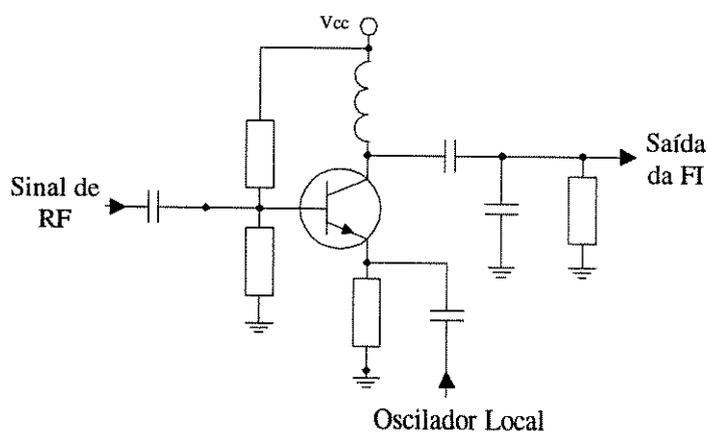


Figura 3.3 Esquema eletrônico do segundo misturador

3.4 Demodulador de FM

A demodulação em Frequência Modulada (FM) tem como objetivo retirar as informações contidas na variação da frequência da portadora. Os pioneiros da radiofrequência utilizaram a palavra "detector" para o dispositivo que detecta a informação transmitida. Atualmente, os termos detector e demodulação são utilizadas frequentemente com o mesmo sentido, mas detector pode ter outras conotações.

Um demodulador de FM é um circuito cuja tensão de saída é proporcional a uma diferença entre a frequência de referência e a frequência do sinal de entrada.

A característica de transferência ideal é mostrada na Figura 3.4(a). Mas a característica real é limitada na faixa de frequência e tensão, possuindo, ainda, uma resposta não linear.

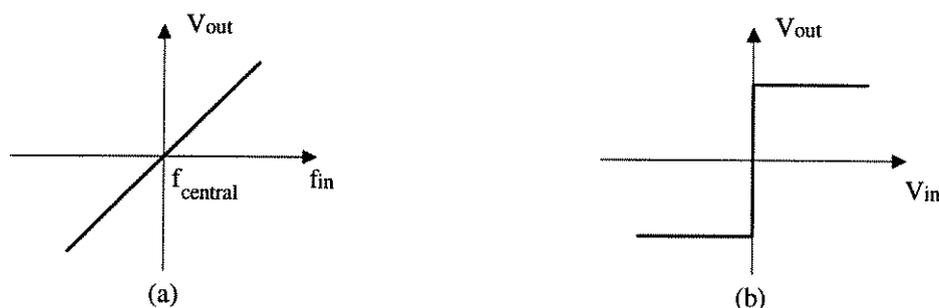


Figura 3.4 Característica do demodulador de FM e limitador

Infelizmente, muitos demoduladores de FM também são capazes de demodular sinais de AM. O sinal de FM, após percorrer o canal de transmissão e o receptor, desde a sua entrada até o detector, vai sendo corrompido pelos ruídos existentes, que poderão gerar modulação AM. Alguns demoduladores de FM são mais suscetíveis que outros a ruídos e distorções. Um receptor de FM com razoável qualidade inclui um circuito, comumente chamado de limitador, que remove a variação na amplitude do sinal. O limitador é intercalado entre o último estágio amplificador de FI e o demodulador, sua característica ideal é apresentada na Figura 3.4(b).

A Figura 3.5 apresenta o circuito eletrônico do limitador. Foi incorporada também uma histerese para solucionar um problema de realimentação que estava ocorrendo entre o demodulador, misturador e amplificador, que funciona em 1 MHz.

Após a montagem do misturador, do amplificador da FI de 1 MHz e do demodulador, constatou-se que o circuito estava oscilando. O conjunto amplificador de FI mais o limitador resulta em um ganho total de tensão de 80 dB. Isto significa que uma realimentação estava levando o circuito a oscilar.

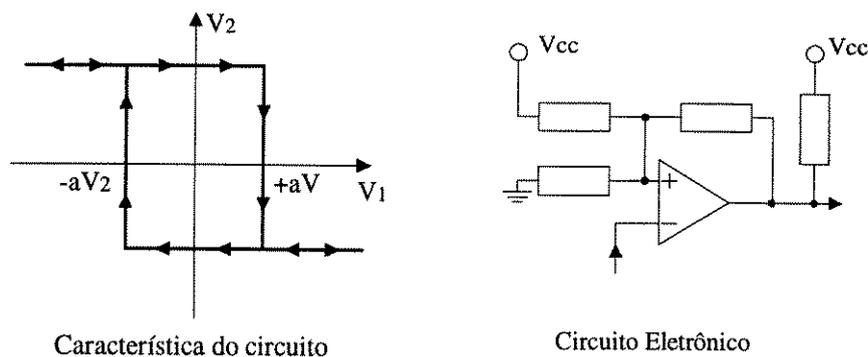


Figura 3.5 Limitador com histerese

O limitador produz uma onda quadrada que varia entre 0 e +5V, este sinal é relativamente potente e é difícil evitar que ele seja captado pelo primeiro amplificador da FI de 1 MHz. Aumentamos o número de capacitores de desacoplamento e testamos algumas blindagens, o que não solucionou o problema. Através do osciloscópio foi medido o sinal na entrada do limitador; esta tensão se situava em torno de $20 \text{ mV}_{\text{pico}}$. Com a introdução da histerese o limitador só mudaria de nível se o sinal em sua entrada tivesse um valor maior que $30 \text{ mV}_{\text{pico}}$. Com isto conseguimos evitar a oscilação de uma maneira muito eficiente, sem que fosse preciso aumentar a complexidade do circuito. Naturalmente, perdemos um pouco de sensibilidade com isso: é preciso que o sinal de entrada no limitador seja maior que os $30 \text{ mV}_{\text{pico}}$ para que o limitador possa excitar convenientemente o demodulador. A tensão para que o limitador funcione corretamente é de $20 \text{ mV}_{\text{pico}}$; assim, o aumento para o valor citado anteriormente não introduz uma perda significativa.

Após o limitador conectamos o detector em quadratura, também chamado de detector por coincidência e é representado na Figura 3.6. Parte do sinal de FI alimenta diretamente uma das entradas de uma porta digital do tipo OU exclusivo e a outra parte passa através de uma rede de deslocamento de fase indo para a outra entrada da porta OU exclusivo, depois de ser transformada em uma onda quadrada simétrica pelo limitador.

O amplificador tem como função transformar a onda senoidal presente nos terminais do filtro RLC em uma onda quadrada simétrica. A sintonia do filtro deve ser feita na frequência central de 1 MHz; nesta frequência temos uma diferença de fase de 90° entre os dois sinais que alimentam o OU exclusivo, resultando no nível DC de 2,5 V.

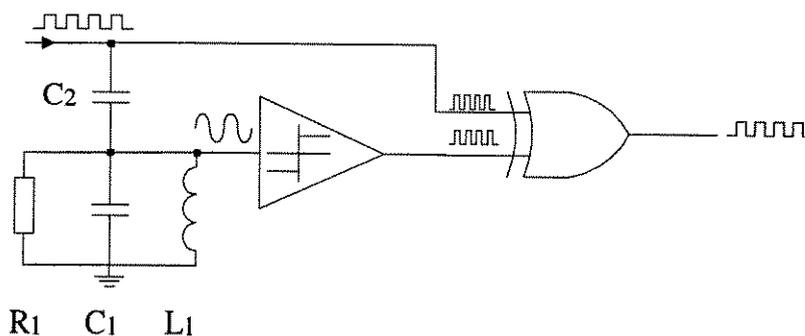


Figura 3.6 Esquema do detector de FM

Aumentando a frequência do sinal de entrada teremos a diminuição do nível DC, diminuindo a frequência teremos um aumento no nível DC. Devemos ter atenção na escolha do Q do circuito RLC paralelo. Um valor alto resultará em uma variação grande de tensão na saída do filtro passa-baixa para pequenas variações na frequência de FI; porém, qualquer variação no ajuste da ressonância do filtro RLC comprometerá o seu perfeito funcionamento. Já com Q pequeno não teríamos grandes variações na tensão, mas o deslocamento do ponto de ressonância do circuito RLC não comprometeria o funcionamento do circuito. Um Q correto permitirá uma variação de tensão razoável sem que tenhamos que nos preocupar com a variação ou exatidão na sintonia do filtro. A escolha da última FI, na frequência de 1 MHz, está relacionada com a utilização de um detector deste tipo. A saída da porta digital OU exclusivo é constituída de um trem de pulsos com uma frequência que é igual ao dobro do sinal de FI, isto é, 2MHz. A largura dos pulsos é proporcional a defasagem entre os dois sinais que alimentam a porta digital. A Figura 3.7 foi obtida simulando, no PSPICE, o circuito RLC e ilustra a relação existente entre o Q do circuito paralelo RLC e a defasagem.

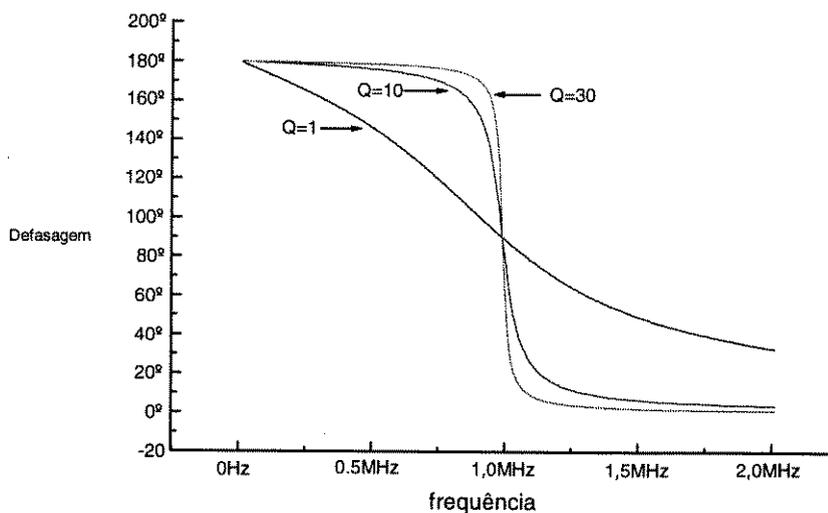


Figura 3.7 Relação defasagem versus Q

A frequência de ressonância é dada por :

$$f = \frac{1}{2 \cdot \pi \sqrt{L_1 \cdot C_1}} \quad (3.8)$$

o fator Q por :

$$Q = \frac{R_1}{2 \cdot \pi \cdot L_1 \cdot f} \quad (3.9)$$

e o capacitor C2 por :

$$C_2 \approx \frac{C_1}{5} \quad (3.10)$$

A Figura 3.8 apresenta o nível DC obtido na saída da porta digital OU exclusivo relacionado com a defasagem entre duas ondas quadradas, simétricas e de mesma frequência, presentes na sua entrada.

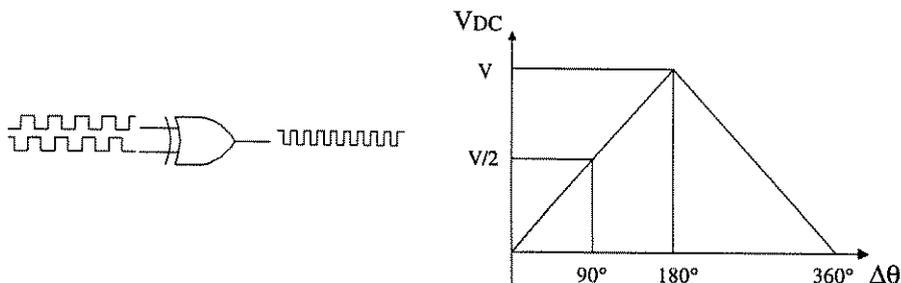


Figura 3.8 Característica do detector OU exclusivo

Após o detector de fase temos um filtro passa-baixa (Figura 3.9) que tem como função filtrar os pulsos deixando passar apenas as frequências constituintes do sinal modulador. Este filtro é composto de dois filtros RC em cascata. Como regra de projeto temos que fazer $R_2 \gg R_1$ para que o segundo filtro não venha carregar o primeiro. A frequência de corte (ponto de -3dB) de cada filtro é igual ao dobro da frequência de corte desejada. A maior frequência do sinal modulador é 4900 Hz, a frequência de corte foi adotada no valor da quinta harmônica, que é igual a 24,5 kHz.

A atenuação da componente de frequência em 2 MHz é 70 dB. Após temos o último circuito que é composto por um comparador de tensão onde os resistores R3 e R4 determinam o nível de decisão.

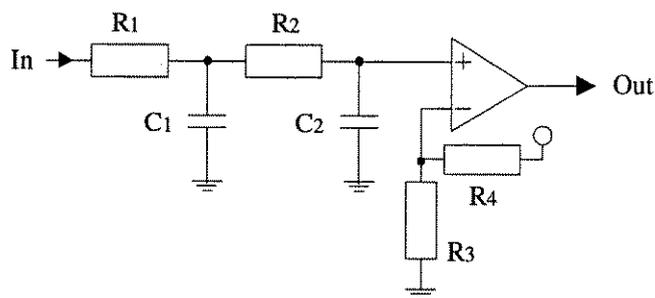


Figura 3.9 Filtro passa-baixa e comparador

O tempo de subida deste filtro é importante, pois a onda, antes do último limitador, deve possuir um formato de onda quadrada tanto quanto possível. Este tempo, medido em simulações, é de 16 μ s, 7.7 % do período da portadora, com relação a frequência de 4800 Hz. Este tipo de circuito de demodulador de FM possui algumas características muito desejáveis, entre elas :

- Ganho de tensão de 40 dB: amplifica um sinal de 50 mV para 5 V.
- O circuito do detector possui apenas um simples filtro RLC.
- Como principal desvantagem, temos a produção de um sinal tipo onda quadrada com potência suficientemente grande para provocar ruídos indesejáveis que podem afetar os amplificadores de FI sintonizados na mesma frequência do limitador.

Na Seção 5.6 apresentamos as simulações referentes ao demodulador.

Capítulo 4

Sintetizador de Frequência

4.1 Introdução

Um sintetizador de frequência é um gerador de sinais, o termo sintetizador significa que ele produz sinais de diversas frequências a partir de uma frequência fixa de referência. A sua função é produzir uma frequência com uma pequena diferença de fase entre um sinal de referência e outro de realimentação. A técnica aqui utilizada é referida na literatura como síntese indireta [13],[14],[15] e emprega um PLL "*phase-locked loop*". Este tipo de circuito permite que um sinal de referência externo controle a frequência e fase de um oscilador na malha do sintetizador. Se o sinal de referência é produzido por um oscilador a cristal, as outras frequências derivadas desta possuem a mesma estabilidade.

O princípio do PLL é conhecido desde 1923, mas foi a fabricação de circuitos integrados específicos, a partir de 1960, que tornou seu uso significativo. Atualmente, existem circuitos integrados que possuem internamente todos os circuitos para a confecção de um PLL. Neste projeto utilizamos o comparador de fase de um destes circuitos, o CD4046A. A partir da Figura 4.1 podemos entender o princípio básico de funcionamento de um PLL.

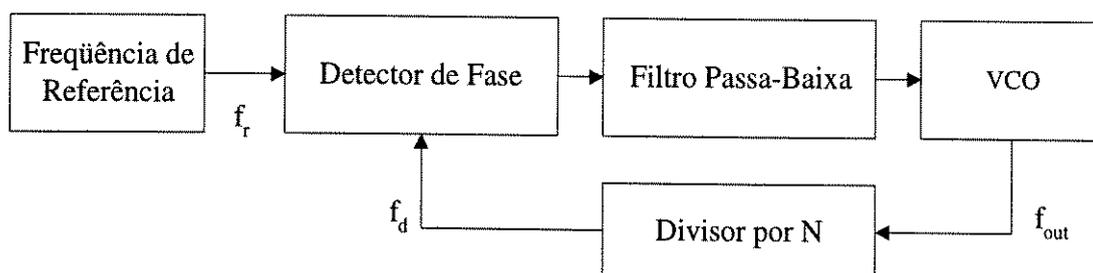


Figura 4.1 Diagrama de blocos de um PLL

O comparador de fase e/ou frequência é responsável pela análise dos sinais provenientes do divisor de frequência e do oscilador de referência. Esta diferença de

freqüência entre os dois sinais produz uma tensão de erro que, depois de filtrada, é utilizada para controlar a freqüência do oscilador de freqüência controlada por tensão (VCO). A tensão de saída do filtro passa-baixa altera a freqüência do VCO no sentido de reduzir a diferença de fase entre a freqüência do sinal do VCO e a freqüência do sinal de referência. Matematicamente, podemos escrever as seguintes equações quando a malha estiver amarrada:

$$f_r = f_d \quad (4.1)$$

onde:

$$\begin{aligned} f_r &= \text{freqüência de referência;} \\ f_d &= \text{freqüência na saída do divisor por N.} \end{aligned}$$

A freqüência de saída é igual a:

$$f_{out} = N \cdot f_d = N \cdot f_r \quad (4.2)$$

onde:

$$\begin{aligned} N &= \text{fator de divisão;} \\ f_{out} &= \text{freqüência de saída do VCO.} \end{aligned}$$

A partir da escolha do valor de N teremos determinado a freqüência do oscilador de freqüência controlado a tensão. Pretendemos aplicar esta técnica para produzir um sintetizador de freqüência que gere sinais entre 60 MHz e 80 MHz em intervalos de 100kHz. Um tratamento matemático mais rigoroso e completo pode ser obtido na bibliografia [4],[13],[14],[15],[16].

4.2 Diagrama de Blocos do Sintetizador de Freqüência

O VCO produzirá freqüências na faixa de 60 MHz até 80 MHz. O sinal do oscilador de freqüência controlado por tensão é amplificado e transformado em nível TTL. A freqüência deste sinal é dividida por quatro e vai para o divisor de freqüência; deste modo, o divisor programável operará entre as freqüências de 15 MHz e 20 MHz. Um divisor programável constituído por uma cadeia de contadores possui problemas de

tempo de carregamento de dados, limitando sua frequência de utilização. Dependendo do controle, o divisor programável tem a capacidade de dividir a frequência de entrada por um certo número N entre 1 e 65536. O sinal do divisor programável, que tomamos como saída, é o sinal “vai um negativo” (*borrow*). Este tipo de sinal é normalmente alto, caindo a zero somente durante a carga dos dados dos contadores. O divisor por dois é utilizado para tornar o sinal de *borrow* em uma onda quadrada simétrica. Assim, a frequência de oscilação do VCO, é dada pela seguinte expressão:

$$f_{out} = 8 \cdot N \cdot 12,5 \text{ kHz} \quad (4.3)$$

$$f_{out} = N \cdot 100 \text{ kHz} \quad (4.4)$$

Para o sintetizador produzir 70 MHz, o valor de N terá que ser 700. A Figura 4.2 apresenta o diagrama de blocos do projeto do sintetizador de frequência.

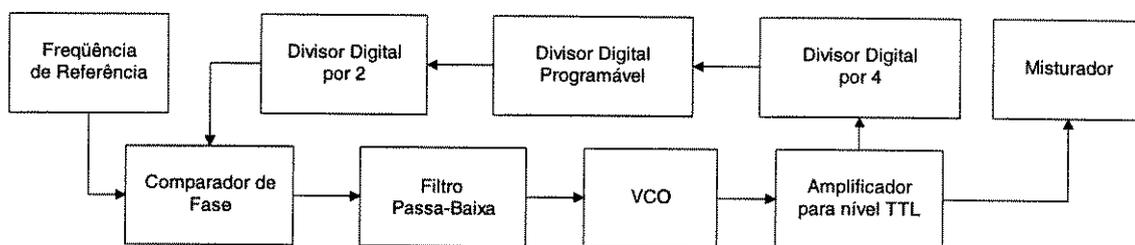


Figura 4.2 Diagrama de blocos do sintetizador de frequência

4.3 Comparador de Fase

Podemos fazer uma divisão dos comparadores de fase em duas categorias distintas: circuitos multiplicadores e circuitos seqüenciais.

Os circuitos multiplicadores geram como saída um sinal que depois de filtrado, é proporcional a média do produto das ondas de referência e do oscilador. Estes circuitos são conhecidos como dispositivos sem memória, e como exemplos temos o detector do tipo OU exclusivo e de amostragem. O primeiro circuito de detector de fase utilizado foi do tipo OU exclusivo. Como estamos comparando frequências de 12,5 kHz, o sinal de saída da porta OU exclusivo é uma onda quadrada com frequência de 25 kHz. Para a filtragem das harmônicas é necessário um filtro com frequência de corte baixa e de

ordem superior a dois; porém, isto aumenta o tempo de captura do sintetizador, a solução foi utilizar um outro tipo de detector.

Os circuitos seqüenciais são um tipo de classe de comparador que gera uma tensão de saída que é função do intervalo de tempo entre a passagem pelo zero do sinal de referência e do oscilador, possuindo memória sobre eventos passados. Outros detalhes da onda não contribuem para a saída. As características dos circuitos seqüenciais são difíceis ou impossíveis de obter com circuitos multiplicadores; por isso, são construídos com circuitos digitais (flip-flops, portas digitais) e operam com entradas binárias. O circuito integrado PLL-CD4046A é constituído de um VCO e de dois tipos de comparador de fase. O VCO opera até a frequência limite de 1,2 MHz, mas nós estamos interessados em utilizar apenas o seu comparador de fase do tipo II, que é com memória e controlado pela subida dos pulsos de entrada.

O comparador de fase do tipo II consiste em quatro flip-flops, portas de controle, e dois transístores (um p-MOS e outro n-MOS). A lógica do comparador consiste em ter apenas três possíveis saídas: alta impedância, ou $\pm V_{dd}$, onde V_{dd} é a tensão de alimentação do integrado. Se a frequência de entrada é superior ao sinal de referência, o transistor p-MOS fica ligado a maior parte do tempo, mas, se a frequência de entrada for menor que o sinal de referência, o transistor n-MOS fica ligado a maior parte do tempo. Se os dois sinais estiverem com a mesma frequência e fase, teremos uma saída com alta impedância. A tensão do capacitor do filtro será ajustada até a situação de estabilidade, onde os dois transístores estarão desligados, se comportando como um circuito aberto e mantendo a tensão sobre o capacitor. Após o filtro utilizamos um amplificador operacional com alta impedância de entrada para não afetar o filtro. Este tipo de detector é muito utilizado porque, devido à sua característica de funcionamento, a faixa de captura do PLL não depende do filtro passa-baixa. Uma outra característica é que este circuito gera pulsos estreitos que são fáceis de filtrar.

4.4 Referência de Frequência

É utilizado um circuito semelhante ao do oscilador digital TTL do transmissor. Para chegarmos ao sinal de 12,5 kHz, utilizado como frequência de referência dividimos a frequência do sinal de 15 MHz por 1200. Conforme podemos ver na Figura 4.3, o sistema adotado usa um divisor por 10, resultando em um sinal de 1,5 MHz. A

seguir, a frequência do sinal de 1,5 MHz é dividida por 12, através de um divisor programável, resultando no sinal de 125 kHz. Por último, utilizamos outro divisor por 10, chegando a uma onda quadrada simétrica de 12,5 kHz, que será utilizada como sinal de referência para o sintetizador de frequência.

Utilizamos os circuito integrados 74LS190 (dois divisores por década) e o 74LS390 (divisor programável). A colocação do divisor programável no meio da cadeia dos divisores tem um objetivo : A limitação do divisor programável quanto ao tempo de carregamento dos dados.

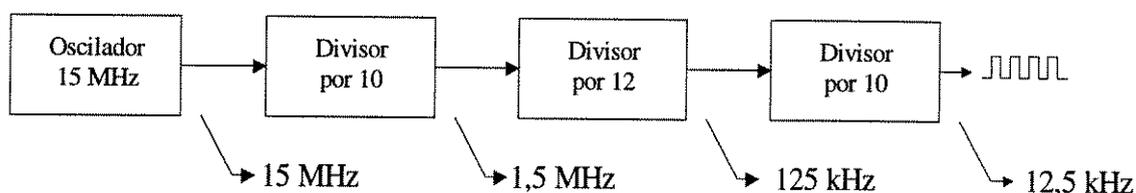


Figura 4.3 Esquema do divisor por 1200

A Figura 4.4 esquematiza o funcionamento do 74LS390 e a Figura 4.5 mostra a lógica do sinal de *borrow*.

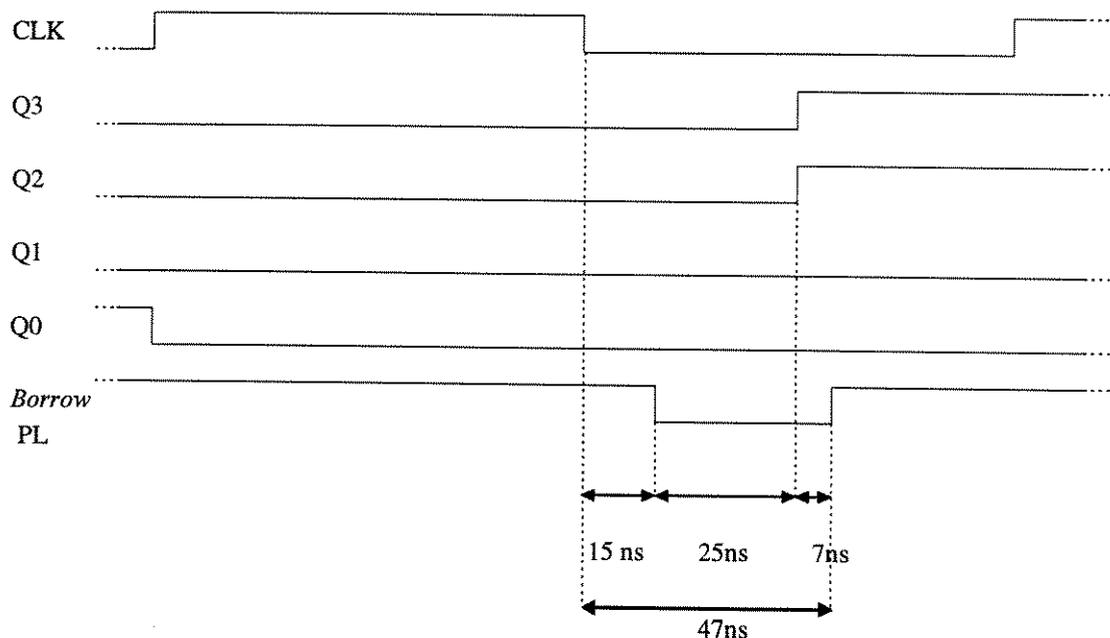


Figura 4.4 Relação de tempos no divisor programável

Para explicar o funcionamento do 74LS390, na Figura 4.4, vamos assumir que o contador esteja com $Q3=0$, $Q2=0$, $Q1=0$ e $Q0=1$, faltando apenas um pulso do relógio para zerar o contador. Após o pulso, todas as saídas são levadas a zero. Quando o pulso do relógio cair a zero, o *borrow* irá também a zero, após passar um tempo de 15 ns. O contador leva 25 ns para armazenar os dados referente ao número 12 (1100b). Após a armazenagem dos dados pelo contador, o *borrow* leva 7 ns para subir ao nível alto e capacitar o contador a responder aos pulsos do relógio.

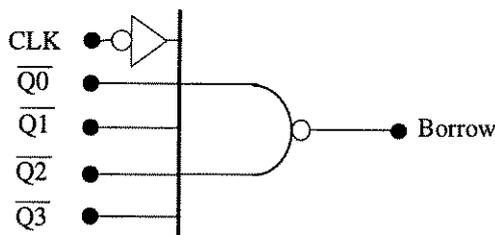


Figura 4.5 Lógica do sinal de *borrow*

Em consequência deste tempo de armazenamento, a onda quadrada do relógio deve possuir uma frequência inferior a $1/(2 \cdot 47 \text{ ns})$, ou seja, 10,6 MHz. Posteriormente, veremos que esta limitação deve ser levada em conta quando tratarmos de uma cadeia de divisores programáveis.

4.5 Filtro Passa-Baixa

A colocação de um filtro passa baixa tem como objetivo filtrar o sinal proveniente do detector de fase e retirar apenas o nível médio do sinal, excluindo as componentes de frequência localizadas em 12,5 kHz e suas harmônicas. A característica do comparador, utilizado com este filtro, não comprometerá a faixa de captura. O filtro utilizado foi um simples circuito passa-baixa, do tipo RC, com frequência de corte situada em 0,2 Hz.

4.6 Oscilador de Frequência Controlado por Tensão

O VCO é um dos circuitos mais importantes, porque seu desempenho influirá na estabilidade de frequência do sintetizador. Quando necessitamos de uma faixa larga de frequências, devemos utilizar um oscilador com circuito ressonante composto por uma

combinação paralela de um indutor e de um capacitor. A frequência de oscilação é controlada pela tensão do sinal de erro que provém do filtro passa-baixa.

O circuito do VCO é do tipo Colpitts, a sua polarização é em classe A e está na configuração base comum. Circuitos equivalentes são muito utilizados como ferramenta de análise, mas são baseadas no funcionamento linear dos componentes, uma condição que não existe na prática nos osciladores. Isto significa que o regime de operação de um oscilador não pode ser previsto por simples técnicas matemáticas. Existem algumas teorias de projeto de osciladores de RF [2],[3],[4],[5],[7],[9], contudo, todas fazem algum tipo de simplificação, por exemplo, não existe saturação de emissor, o circuito tanque possui um Q suficientemente grande, etc. Mas a única informação que fornecem é relativo a frequência de oscilação e o provável valor da tensão de oscilação.

A técnica utilizada para projetar consiste em polarizar o circuito no meio da reta de carga e realimentar o transistor com um valor de tensão em torno de 20% do valor da tensão no seu coletor.

Do oscilador são retirados dois sinais: o sinal que vai alimentar o misturador do transmissor e o sinal para alimentar o divisor programável do sintetizador de frequência. Estes dois sinais são retirados através de um amplificador composto por um seguidor a FET e um seguidor com TJB, para evitar o carregamento do oscilador. O sinal para o divisor programável deve ser em nível TTL. Assim, utilizamos um integrado do tipo 74S00 que possui a capacidade de trabalhar em até 120 MHz. Na Seção 5.4 apresentaremos a simulação do oscilador utilizado.

Para controlar a frequência de oscilação do oscilador é utilizado um diodo varicap. A capacitância deste tipo de diodo depende da tensão de polarização. Os varicaps operam com polarização reversa e sua capacitância é dada, aproximadamente, por

$$C_D \approx \frac{C_{-1V}}{V_D^N} \quad (4.5)$$

Onde C_{-1V} é a capacitância com $V_D = -1V$. Diodos típicos possuem $N \approx \frac{1}{2}$, resultando em uma variação de capacitância de 3:1 para um Q entre 100 e 500. Diodos com junções hiper-abruptas possuem variações de 10:1 com Q perto de 200. Típicos

valores de C_{-IV} estão na faixa de 100 a 500 pF e, para os valores de V_D , na faixa de -2 a -10 V.

4.7 Divisor Programável por N

Neste tipo de contador em cadeia temos que ter atenção quanto ao tempo necessário para carregamento dos dados externos. Durante este tempo, o divisor programável fica desabilitado a contar os pulsos que chegam ao primeiro contador. A Figura 4.6 apresenta o esquema do divisor programável e a Figura 4.7 demonstra a relação de tempos e ajuda explicar a limitação em frequência.

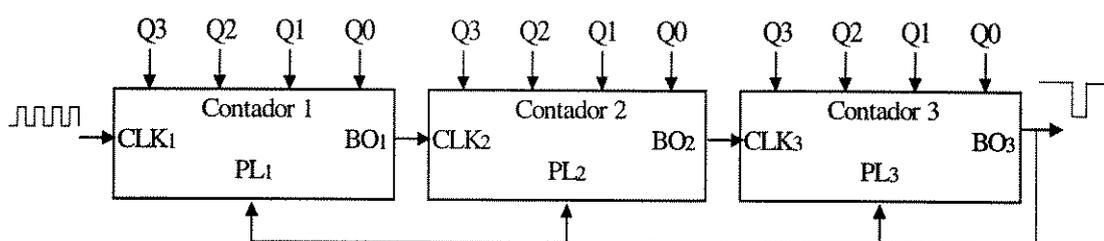


Figura 4.6 Esquema do divisor programável

Observando a Figura 4.7 notamos que, depois da descida do pulso do relógio, a saída do primeiro contador demora 15 ns para ir ao nível zero. Retardo de propagação semelhante ocorre com os outros dois contadores seguintes da cadeia. O sinal de *borrow*, do último contador, é o responsável pelo carregamento dos dados dos três contadores. Este tempo de carregamento se situa em 32 ns.

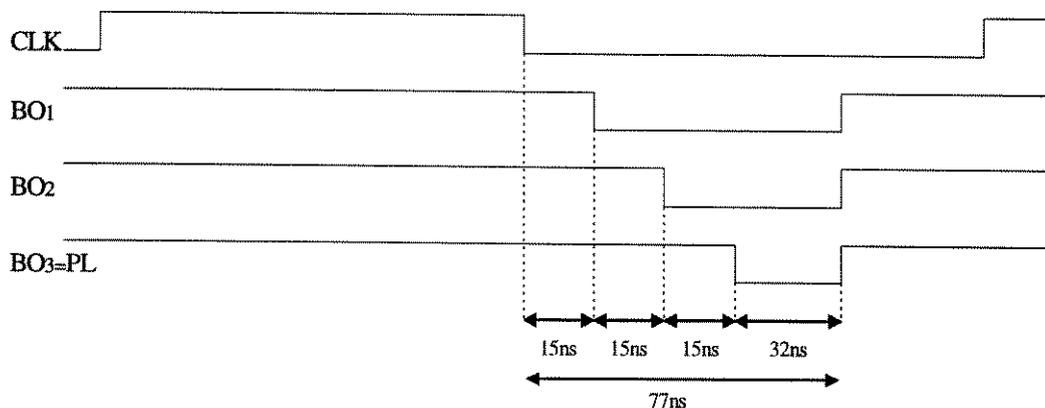


Figura 4.7 Relação de tempos da cadeia de divisores

Como consequência, o contador possui um limite quanto à frequência de entrada máxima, que é igual a $f=1/(2*(77\text{ns}))$, isto é, 6,5 MHz para uma onda quadrada simétrica. Em medidas práticas constatou-se que este valor é de 6,8 MHz para os circuitos integrados utilizados. A onda de entrada nos contadores pertence à faixa de 15 MHz a 20 MHz. O contador perderá um pulso se a frequência de entrada excursionar entre os valores de 15 MHz e 20 MHz. Este pulso deve ser reduzido do valor N, quando formos seleccionar a frequência de transmissão.

4.8 Divisores por 2 e 4

O divisor mais crítico é o que está posicionado entre o oscilador de frequência controlado por tensão e o divisor programável, pois ele tem que operar satisfatoriamente até a frequência de 80 MHz. Por isso, utilizamos um divisor do tipo flip-flop D e um circuito integrado TTL da série S. Este integrado é projetado para operar até a frequência de 120 MHz. Para o divisor por 2 foi usado o mesmo circuito, apenas mudando a série do circuito integrado para LS. A Figura 4.8 apresenta o divisor por dois.

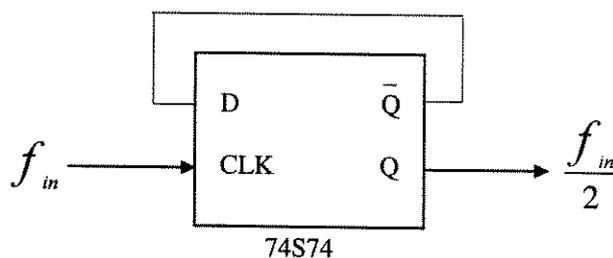


Figura 4.8 Divisor por dois com flip-flop tipo D

Capítulo 5

Simulações

5.1 Introdução

Excluindo os contadores, divisores digitais e o amplificador de potência de RF, todos os outros circuitos eletrônicos foram simulados separadamente e em blocos. As simulações que apresentaremos foram consideradas as mais ilustrativas sob o ponto de vista da teoria de circuitos e do programa de simulação PSPICE. Algumas simulações possuem tempo de processamento de alguns segundos, como é o caso das respostas no domínio da frequência, mas as respostas transitórias podem levar horas, dependendo do tipo de circuito. Um exemplo é o demodulador em 1 MHz, onde precisamos de 200 ciclos do sinal da portadora modulada para visualizar apenas um ciclo do sinal modulador. Os circuitos que trabalham com sinais de frequências diferentes resultam em tempo longo de processamento.

Uma observação importante ao simular qualquer tipo de circuito com transistores é, primeiramente, conferir o ponto de polarização do transistor para que se tenha certeza que os dispositivos estejam polarizados corretamente. Como exemplo, apresentamos abaixo a parte do arquivo de saída gerado pelo PSPICE, reconhecido pela extensão .out.

Parte do arquivo de saída gerado pelo PSPICE:

| | |
|-------|-----------|
| NAME | Q1 |
| MODEL | Q2N2222 |
| IB | 1.14E-05 |
| IC | 1.99E-03 |
| VBE | 6.61E-01 |
| VBC | -9.30E+00 |
| VCE | 9.96E+00 |

| | |
|--------|----------|
| BETADC | 1.75E+02 |
| GM | 7.64E-02 |
| RPI | 2.51E+03 |
| RX | 1.00E+01 |
| RO | 4.19E+04 |
| CBE | 6.82E-11 |
| CBC | 3.01E-12 |
| CBX | 0.00E+00 |
| CJS | 0.00E+00 |
| BETAAC | 1.91E+02 |
| FT | 1.71E+08 |

O programa de simulação PSPICE utiliza um modelo de cada componente para simular o funcionamento do circuito. Por isso, quanto mais perto do real chegar o modelo computacional mais próximo da resposta real chegaremos. Em frequências altas isto se torna um fator primordial para o sucesso da simulação.

Na Figura 5.1 está esquematizado o desacoplamento AC do emissor no amplificador de RF sintonizado em 250 MHz operando em classe A. O ganho de tensão deste amplificador, em simulações, foi calculado em 35 dB. Com a inclusão de uma indutância de 10 nH em série com o capacitor de desacoplamento, representando a indutância dos terminais do capacitor, o ganho de tensão baixou para 15 dB. O ganho de tensão medido, na prática, foi de 13 dB. Uma análise certa do circuito e dos componentes pode responder às diferenças encontradas entre as simulações e a prática.

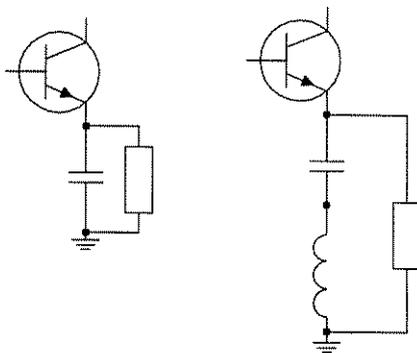


Figura 5.1 Desacoplamento em RF

5.2 Oscilador Digital

A simulação de qualquer circuito integrado não é uma tarefa simples, devido à quantidade de componentes que o compõe. Um exemplo, é o comparador de tensão CA311 que possui 24 transistores, 19 resistores e 2 diodos. A solução deste problema foi criar macromodelos que são compostos por um número menor de componentes e poupam um considerável tempo de processamento nas simulações. Assim, o modelo do CA311 foi reduzido a 5 transistores, 1 resistor, 1 diodo e algumas fontes de tensões e correntes. Como ponto de partida para o projeto da porta inversora TTL, foi considerado o circuito eletrônico do manual da Texas Semicondutores, que é esquematizado na Figura 5.2.

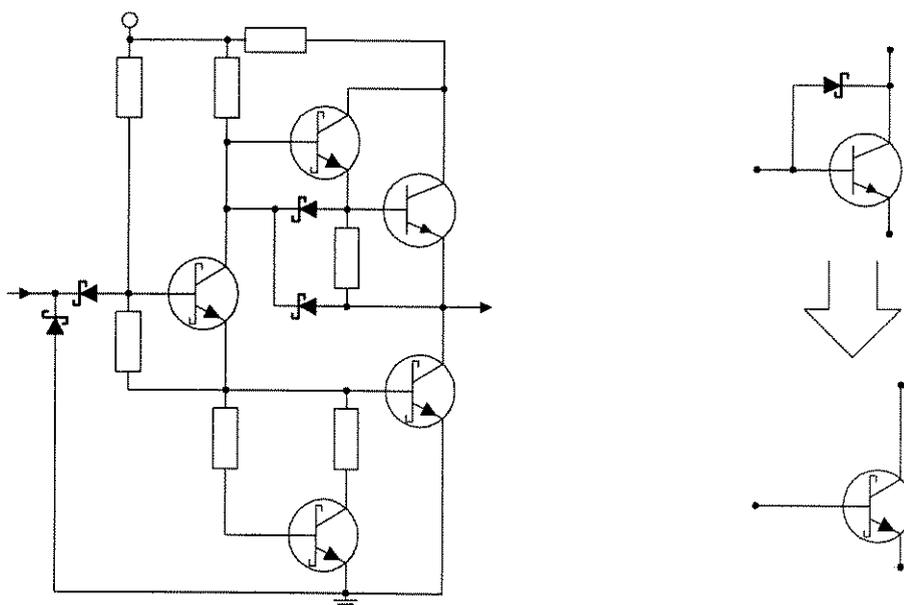


Figura 5.2 Esquema eletrônico da porta inversora

O transistor do tipo Schottky foi modelado como um transistor bipolar com um diodo ligado entre a base e o coletor. Os transistores do tipo Schottky são usados em portas TTL-LS para reduzir o tempo de atraso devido à saturação do transistor. Um dos transistores da saída não entra em saturação e por isso pode ser um bipolar comum. O transistor 2N2369 foi tomado como base para todos os transistores do circuito. Para simplificar os arquivos de simulação do PSPICE não colocaremos o modelo da porta

inversora TTL; usaremos apenas a chamada através do comando XTTL. O modelo está detalhado no Apêndice A.

A primeira simulação a ser realizada é a resposta da porta inversora TTL a um sinal do tipo onda quadrada simétrica, na frequência de 15 MHz.

```

Arquivo para simular resposta a onda quadrada

CIRCUITO TTL
.OPT ACCT LIST NODE OPTS NOPAGE RELTOL=.00001
.TRAN 0.5NS .3Us
VCC 10 0 DC 5
v1 1 0 pulse(0 5 0 0 0 33.333e-9 66.666e-9)
r1 1 0 1500
xttl 1 2 10 TTL
r2 2 0 1500
.PROBE
.END

```

A Figura 5.3 mostra o resultado do funcionamento da porta e a tensão utilizada como sinal de entrada.

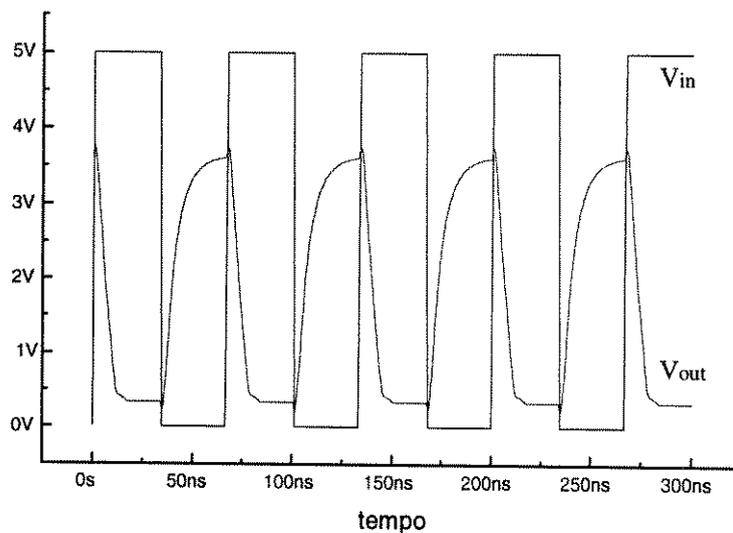


Figura 5.3 Resposta a onda quadrada

A resposta ao degrau é usada para medirmos o tempo de subida. O arquivo seguinte fornece as instruções para esta simulação.

```

Arquivo para simular resposta ao degrau

CIRCUITO TTL
.OPT ACCT LIST NODE OPTS NOPAGE RELTOL=.00001
.TRAN 30p 100n
VCC 10 0 5
v1 1 0 pw1(0 5 10ns 5 10.01ns 0 100ns 0)
xttl 1 2 10 TTL
.PROBE
.END

```

A Figura 5.4 apresenta a forma de onda do degrau e a resposta da porta TTL.

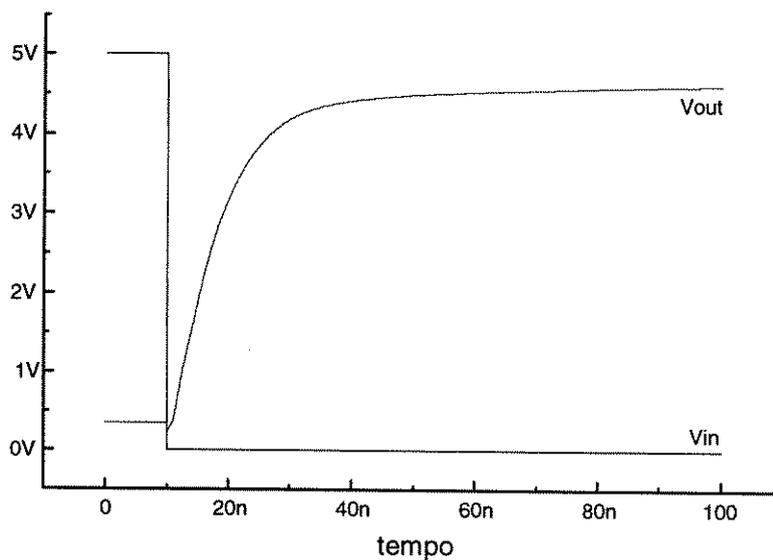


Figura 5.4 Resposta ao degrau

O tempo de subida encontrado está em torno de 10 ns, enquanto uma porta TTL-LS possui um valor de 7 ns. Mas, o importante é que este valor é desprezível na frequência de oscilação do circuito.

A simulação do oscilador operando em 15 MHz requer um tempo computacional de quase 2 horas. Este tempo longo é devido à quantidade de elementos ativos (5 transistores) e, principalmente, pelo fato de estarmos utilizando o modelo de um cristal com um Q da ordem de 2000. A simulação foi realizada em um computador do tipo DX4-100MHz.

5.3 Multiplicadores de Frequência

A única dificuldade nesta simulação decorre do fato de que temos que calibrar os valores dos capacitores de saída em valores tais que eles forneçam à base do transistor uma tensão em torno de 0,75 volts de pico. Uma tensão menor não colocará o transistor em condução, o que resulta em pulsos de corrente de coletor. Uma tensão muito alta provocará um acúmulo de cargas na base, prejudicando a comutação rápida.

As tensões e correntes apresentadas nas Figuras 5.6 a 5.8 foram obtidas na simulação do primeiro multiplicador de frequência. O PSPICE utiliza em suas simulações os modelos teóricos ideais para os indutores e capacitores, por isso devemos colocar um resistor em paralelo com o indutor para ajustarmos o Q do filtro em torno de 100. Este é um valor típico que se pode obter em bobinas com núcleo de ar. Na Figura 5.5 temos o esquema utilizado na simulação e, após, o arquivo texto.

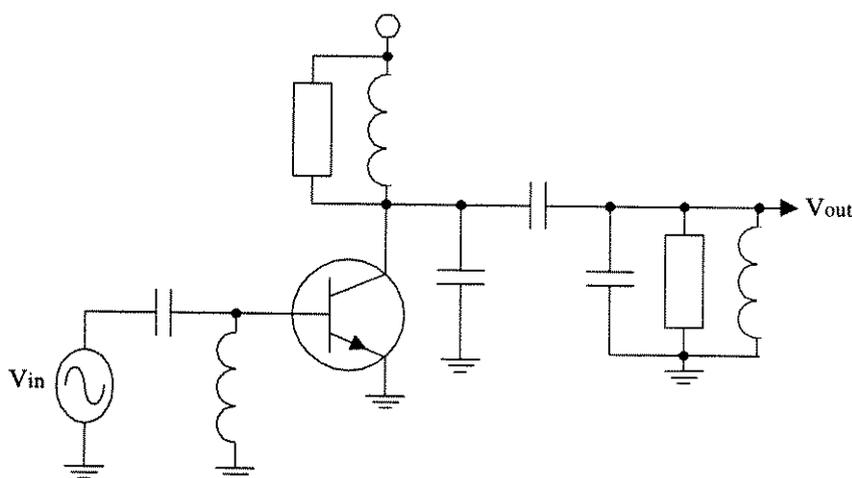


Figura 5.5 Multiplicador de frequência

```

Arquivo para simular o multiplicador de frequência

CIRCUITO MULTIPLICADOR DE FREQUENCIAS
.OPT      ACCT  LIST  NODE  OPTS  NOPAGE
RELTOL=.00001
.TRAN .5NS 4U
.OP
VCC 3      0      10
VIN 1      0      SIN(0 0.75 15MEG)
Q1  2      1      0      BF480
L1  3      2      305.1N
C1  3      2      40P
R1  3      2      8600
CBP1 2     4      1P
L2  4      0      305.1N
C2  4      0      40P
R2  4      0      8600
.PROBE
.END

```

A Figura 5.6 apresenta a tensão AC aplicada na base do multiplicador de frequência. O valor da tensão de pico de V_{in} deve estar perto de 0,75 V . A Figura 5.7 apresenta os pulsos de corrente de emissor no transistor do multiplicador de frequência. Os pulsos de corrente possuem frequência igual ao do sinal de entrada V_{in} . Sintonizando os dois filtros da saída do multiplicador em 45 MHz obtemos o sinal V_{out} mostrado na Figura 5.8, com valor de frequência igual ao triplo do sinal de entrada.

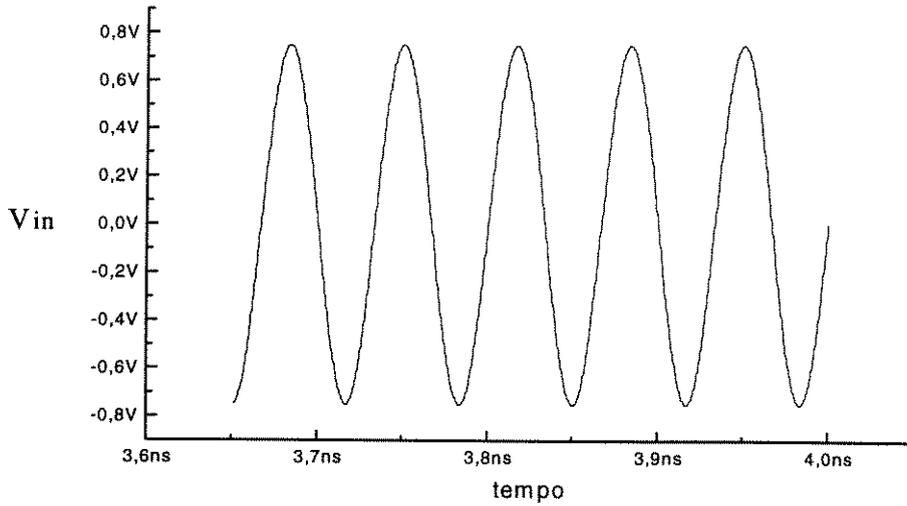


Figura 5.6 Tensão AC na base do transistor do multiplicador

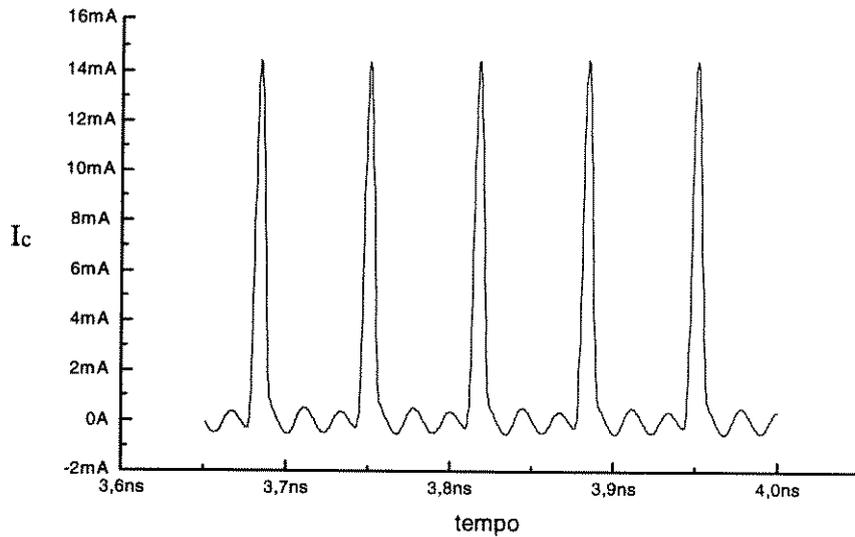


Figura 5.7 Pulsos de correntes do emissor do transistor do multiplicador

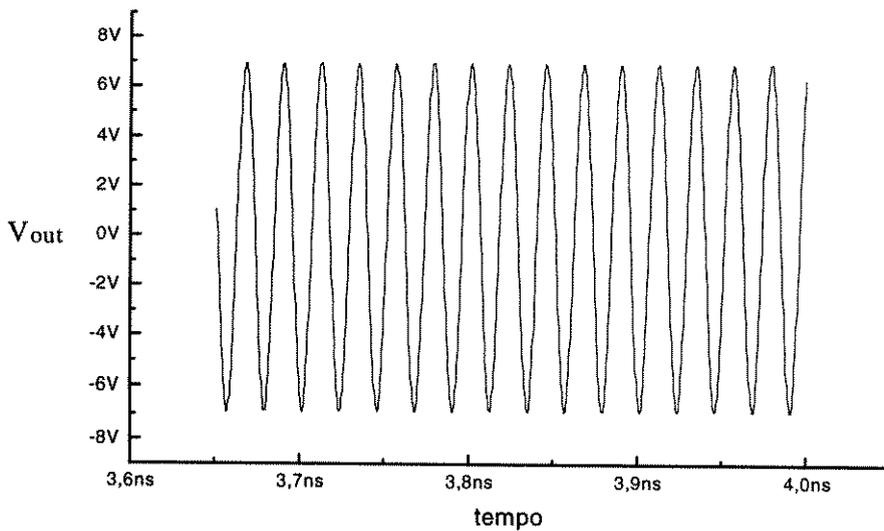


Figura 5.8 Tensão na saída do filtro LC do multiplicador

5.4 Oscilador de Frequência Controlado por Tensão - VCO

O circuito básico empregado no VCO é do tipo Colpitts. Na Figura 5.9 apresentamos o esquema eletrônico; a polarização em classe A, é omitida por simplicidade. A frequência de ressonância é determinada pelo indutor L_1 , pela combinação série dos capacitores C_1 e C_2 e pela combinação paralela de C_3 . Para um melhor controle na frequência devemos fazer com que o capacitor C_3 tenha um valor maior que a combinação de C_1 e C_2 . O sinal que é utilizado, e que mantém a oscilação, é fornecido pelo divisor de tensão capacitivo que possui um fator de 1/3 a 1/5.

```

                                Arquivo para simulação do VCO

CIRCUITO VCO
.OPT ACCT LIST NODE OPTS NOPAGE RELTOL=0.0001 LIMPTS=5000
.OP
.TRAN 1n 1e-6
VCC 1 0 pwl(0 0 1e-9 12 1e-6 12)
R1 1 2 2000
R2 2 0 880
C1 2 0 10N
Q1 3 2 4 BF480
R3 4 0 100
C2 3 5 1N
C3 5 4 10P
C4 4 0 15P
L 1 3 50NH
C5 5 15 10N
c6 15 0 108p
m15 15 0 1meg
m5 5 0 1meg
.END
.PROBE

```

A Figura 5.9 apresenta o circuito eletrônico do VCO, a polarização é omitida por simplicidade.

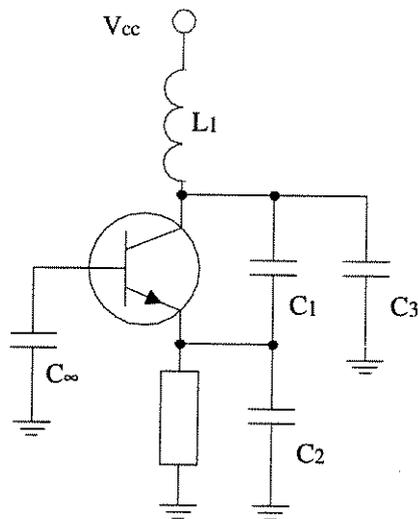


Figura 5.9 Oscilador Colpitts

A equação 5.1 fornece a frequência de ressonância do circuito.

$$f = \frac{1}{2\pi \sqrt{L_1 \left(C_3 + \frac{C_1 \cdot C_2}{C_1 + C_2} \right)}} \quad (5.1)$$

O circuito da Figura 5.9 mostrou-se muito eficiente, a escolha dos valores dos capacitores não foi crítica. Durante os testes foram experimentados vários valores e a oscilação sempre ocorreu. O capacitor C_3 é substituído por um diodo varicap na operação como VCO. É interessante colocarmos um capacitor em série com o diodo varicap, pois a capacitância deste varia em uma faixa larga (100-800 pF) e, com isso, reduzimos a sua influência como carga do oscilador.

O sinal mais importante a ser analisado é a tensão de coletor e sua transformada de Fourier, Figuras 5.10 e 5.11, respectivamente. Podemos ver, na Figura 5.11, que a segunda harmônica, 140 MHz, está 20 dB abaixo do sinal da fundamental, um valor que não interferirá nos estágios seguintes.

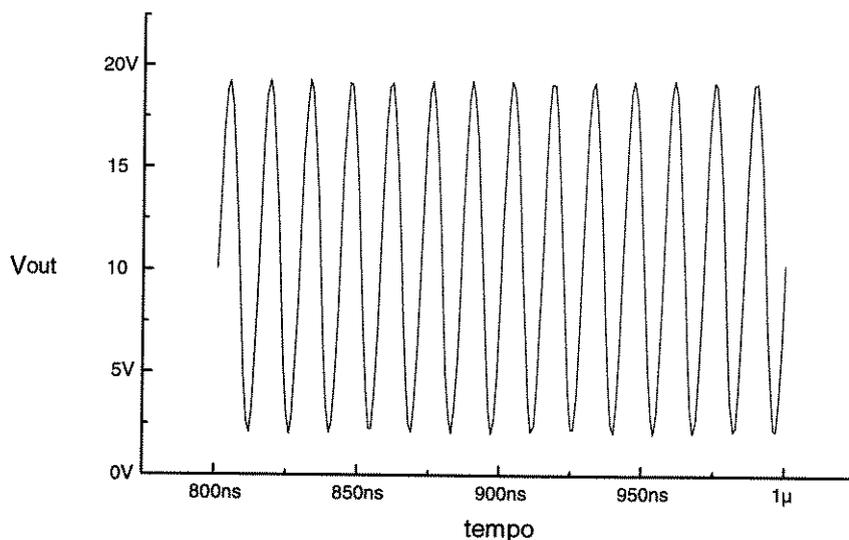


Figura 5.10 Tensão AC no coletor do VCO

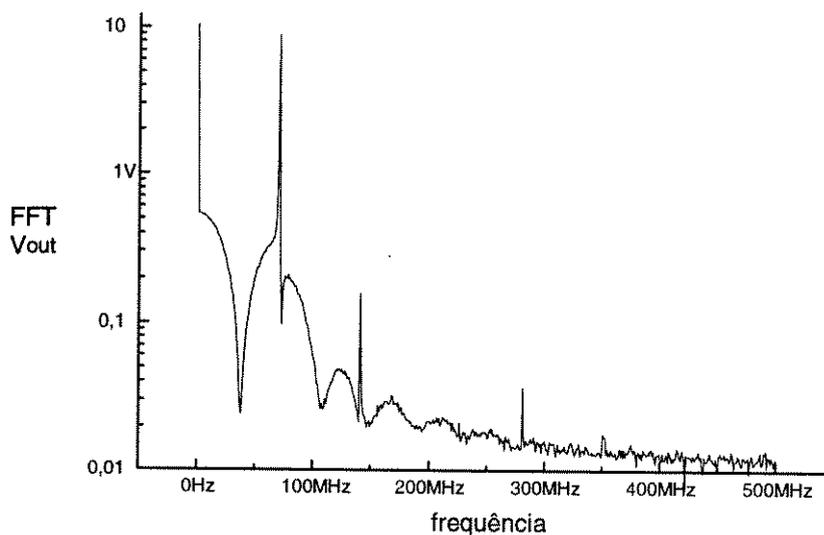


Figura 5.11 FFT do sinal AC no coletor do VCO

O próximo sinal do VCO a ser analisado é a corrente de coletor. Os pulsos de corrente de coletor, mostrados na Figura 5.12, evidenciam o funcionamento não linear do oscilador. Ao calcularmos a FFT do sinal do coletor, verificamos que neste estão contidas todas as harmônicas da frequência fundamental de oscilação. Podemos verificar, na Figura 5.13, que as amplitudes das harmônicas são consideráveis, tendo em vista a frequência fundamental. A complexidade da análise detalhada de um oscilador, levando em conta todas as harmônicas, é notada nestes sinais.

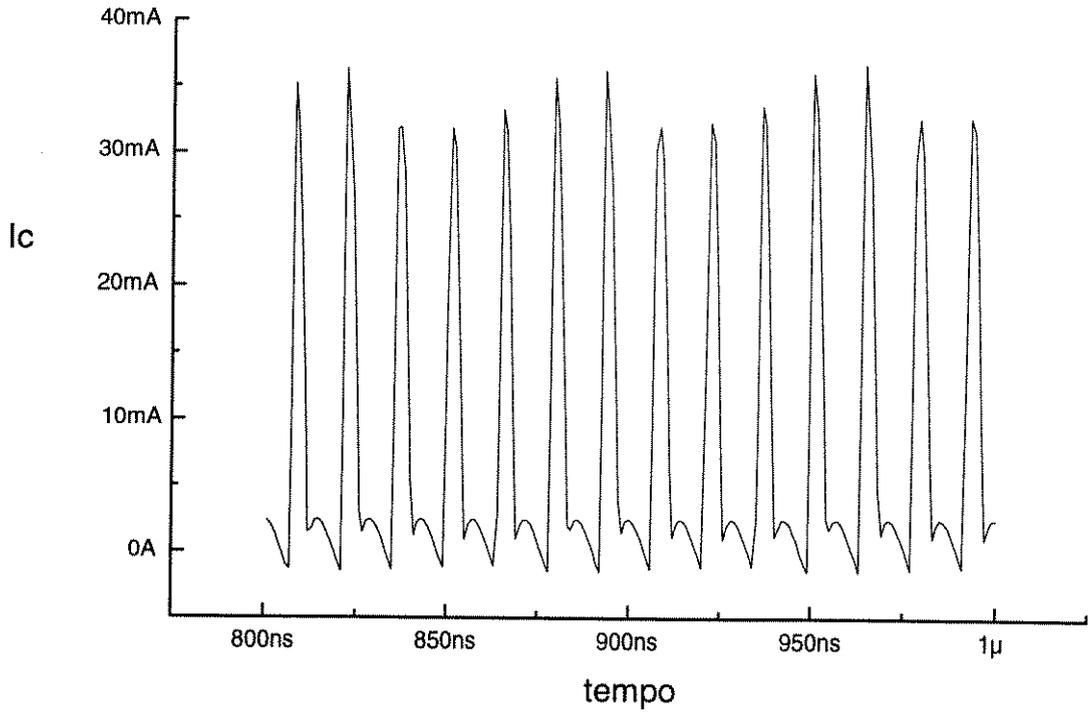


Figura 5.12 Corrente de coletor do transistor do VCO

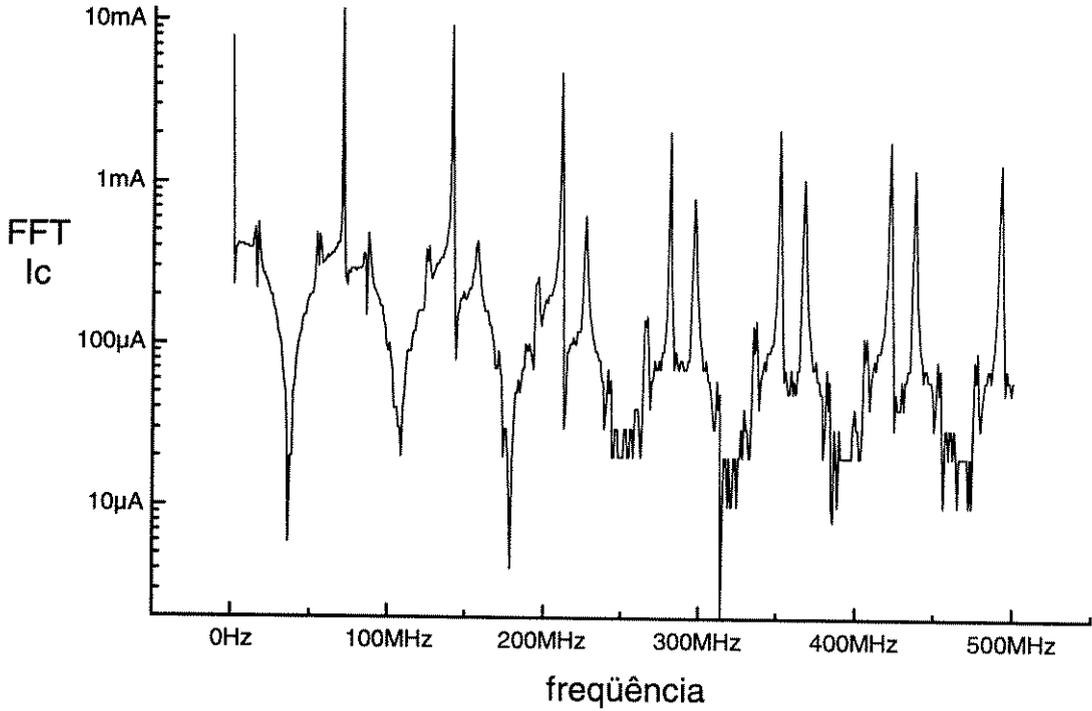


Figura 5.13 FFT da corrente de coletor do VCO

5.5 Parâmetros Y

Os parâmetros y são apresentados nos manuais dos transistores de RF, mas o projetista fica limitado a utilizar o transistor nas condições de polarização em que os dados são fornecidos. A mudança destes parâmetros com a corrente de polarização e tensão de alimentação não é fornecida. A medição fica restrita ao uso de equipamentos especiais, nem sempre disponíveis. O simulador PSPICE pode ser utilizado para determinar os parâmetros Y, desde que se tenha o modelo do transistor utilizado.

O circuito da Figura 5.14 apresenta o circuito eletrônico. São feitas duas simulações: na primeira, determina-se os parâmetros y_{ie} e y_{fe} , e na segunda, os parâmetros y_{re} e y_{oe} .

Nas simulações no domínio da frequência, o símbolo " C_{∞} " significa que o capacitor deve possuir uma reatância desprezível e " L_{∞} " significa que o indutor deve possuir uma reatância muito maior que a impedância de entrada do transistor. No simulador os componentes são ideais; assim, podemos colocar capacitores de 1 F e indutores tão grande quanto 1 H.

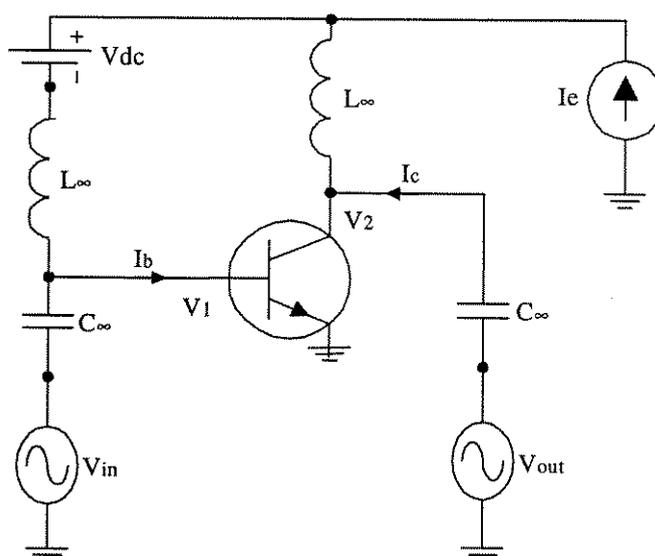


Figura 5.14 Circuito eletrônico para os Parâmetros Y

Arquivo para simular o amplificador e obter os parâmetros Y

CIRCUITO DOS PARÂMETROS Y

```
.OPT ACCT LIST NODE OPTS NOPAGE RELTOL=.0001
.OP
.AC DEC 500 1MEG 1G
Q1  2    1    0    BF480
V1  4    3    9.3
IE  0    4    2E-3
L1  4    2    1H
L2  3    1    1H
C1  1    5    1U
C1  2    6    1U
V1  5    0    AC    0
V2  6    0    AC    1
.END
```

Para determinar y_{ie} e y_{fe} , fazemos $V_1 = 0$ e variamos V_2 . Para os parâmetros y_{re} e y_{oe} , fazemos $V_2 = 0$ e variamos V_1 . As variações de V_1 e V_2 correspondem ao intervalo de frequência que desejamos medir os parâmetros. Estes valores são calculados através das Equações 5.2 até a 5.5.

$$y_i = \frac{I_B}{V_1} \Big|_{V_2=0} = b_i + j \cdot g_i \quad (5.2)$$

$$y_r = \frac{I_B}{V_2} \Big|_{V_1=0} = b_r + j \cdot g_r \quad (5.3)$$

$$y_f = \frac{I_C}{V_1} \Big|_{V_2=0} = b_f + j \cdot g_f \quad (5.4)$$

$$y_o = \frac{I_c}{V_2} \Big|_{V_1=0} = b_o + j \cdot g_o \quad (5.5)$$

O programa gráfico PROBE pode ser utilizado para visualizar estas curvas, note que este programa apresenta os valores em módulo e, por isso, os parâmetros b_f , b_r e g_r são mostrados como se fossem valores positivos. O melhor procedimento é produzir uma tabela através do PSPICE e depois utilizar outro programa para calcular os parâmetros Y. Os comandos que devemos introduzir no arquivo de simulação para produzir a tabela com os valores necessários são:

Para y_{re} e y_{oe} ∴

- .PRINT ac Ic(q1) Icp(q1) V(6) Vp(6) Ib(q1) Ibp(q1)

Para y_{ie} e y_{fe} ,

- .PRINT ac Ic(q1) Icp(q1) V(1) Vp(1) Ib(q1) Ibp(q1)

As componentes reais(g) e imaginárias(b) são dadas por:

$$g_i = \frac{I_b}{V_1} \cdot \cos \left[\left(I_{bp} - V_{p1} \right) \frac{\pi}{180^\circ} \right] \quad (5.6)$$

$$b_i = \frac{I_b}{V_1} \cdot \sin \left[\left(I_{bp} - V_{p1} \right) \frac{\pi}{180^\circ} \right] \quad (5.7)$$

$$g_f = \frac{I_c}{V_1} \cdot \cos \left[\left(I_{cp} - V_{p1} \right) \frac{\pi}{180^\circ} \right] \quad (5.8)$$

$$b_f = \frac{I_c}{V_1} \cdot \sin \left[\left(I_{cp} - V_{p1} \right) \frac{\pi}{180^\circ} \right] \quad (5.9)$$

$$g_o = \frac{I_c}{V_2} \cdot \cos \left[\left(I_{cp} - V_{p2} \right) \frac{\pi}{180^\circ} \right] \quad (5.10)$$

$$b_o = \frac{I_c}{V_2} \cdot \sin \left[\left(I_{cp} - V_{p2} \right) \cdot \frac{\pi}{180^\circ} \right] \quad (5.11)$$

$$g_r = \frac{I_b}{V_2} \cdot \cos \left[\left(I_{bp} - V_{p2} \right) \cdot \frac{\pi}{180^\circ} \right] \quad (5.12)$$

$$b_r = \frac{I_b}{V_2} \cdot \sin \left[\left(I_{bp} - V_{p2} \right) \cdot \frac{\pi}{180^\circ} \right] \quad (5.13)$$

Os gráficos nas Figuras 5.15, 5.16, 5.17 e 5.18 mostram as curvas dos parâmetros Y para o transistor BF480 obtidos pelas simulações. O amplificador está na configuração emissor comum e com a seguinte polarização: $V_{ce}=10$ V e $I_c=4$ mA.

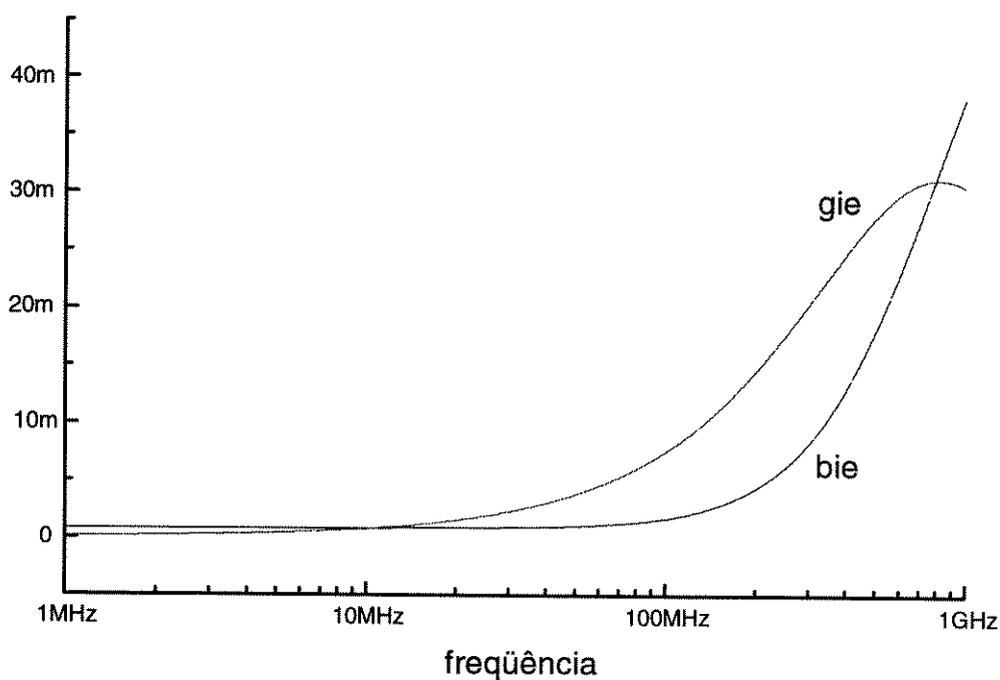


Figura 5.15 Parâmetro Y_{ie}

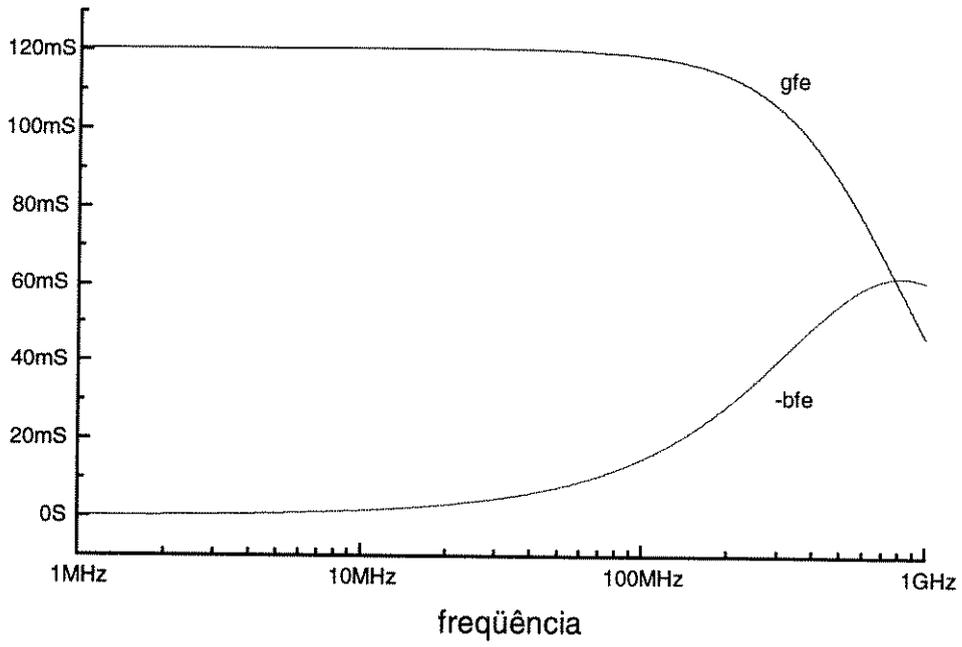


Figura 5.16 Parâmetro y_{fe}

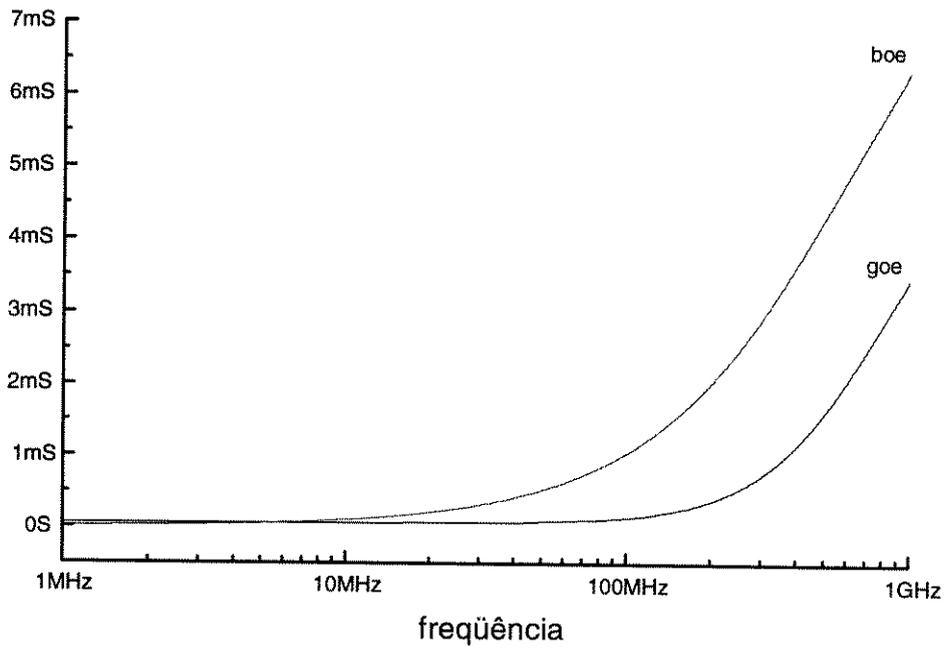


Figura 5.17 Parâmetro y_{oe}

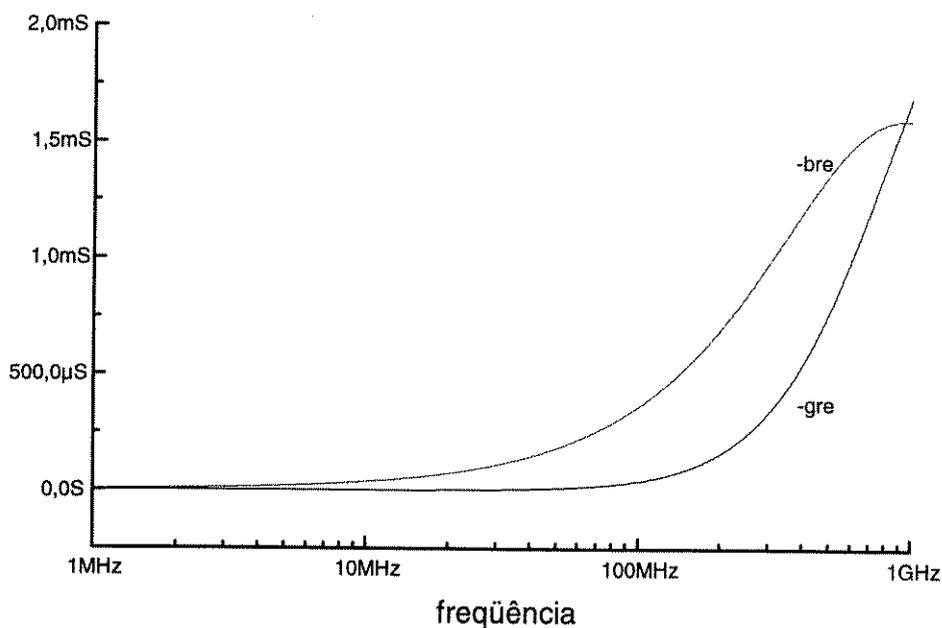


Figura 5.18 Parâmetro y_{re}

Vamos apresentar a simulação do amplificador projetado utilizando estes parâmetros Y, obtidos pelo PSPICE. O amplificador está sintonizado em 1MHz, com uma largura de banda de 100 kHz.

Primeiramente, vamos transformar os valores dos parâmetros nos seus modelos equivalentes através das seguintes equações:

$$R_i = \frac{1}{g_i} \quad (5.14)$$

$$C_i = \frac{1}{2 \cdot \pi \cdot f \cdot b_i} \quad (5.15)$$

$$R_{out} = \frac{1}{g_o} \quad (5.16)$$

$$C_{out} = \frac{1}{2 \cdot \pi \cdot f \cdot b_o} \quad (5.17)$$

onde:

R_i = resistência de entrada do transistor;

g_i = parte real do parâmetro y_{ie} ;

C_i = capacitância de entrada do transistor;

b_i = parte imaginária do parâmetro y_{ie} ;

- R_{out} = resistência de saída do transistor;
 g_o = parte real do parâmetro y_{oe} ;
 C_{out} = capacitância de saída do transistor;
 b_o = parte imaginária do parâmetro y_{oe} ;

A rede de transformação de impedância e sintonia é calculada por :

$$R_3 = R_{out} // R_{in} \left(1 + \frac{C_1 + C_{in}}{C_2} \right)^2 \quad (5.18)$$

$$C_4 = \frac{C_2 \cdot (C_1 + C_{in})}{C_1 + C_2 + C_{in}} + C_{out} \quad (5.19)$$

$$L = \frac{1}{(2 \cdot \pi \cdot f)^2 \cdot C_3} \quad (5.20)$$

$$Q = \frac{R_3}{2 \cdot \pi \cdot f \cdot L} \quad (5.21)$$

A Figura 5.19 mostra o modelo utilizado para calcular as transformações de impedâncias. O projeto em uma certa condição desejada, pode ser difícil ou impossível de se implementar na prática. Em certos amplificadores é necessário a colocação de um resistor em paralelo com a bobina de sintonia, para aumentar a largura de banda do amplificador. Com o aumento da largura de banda, temos também uma diminuição de ganho do amplificador; assim, devemos projetar o amplificador mais perto das especificações, e utilizar o resistor apenas para um pequeno ajuste.

A Figura 5.20 apresenta a simulação, no domínio da frequência, e representa o ganho entre as tensões na carga e na base do transistor.

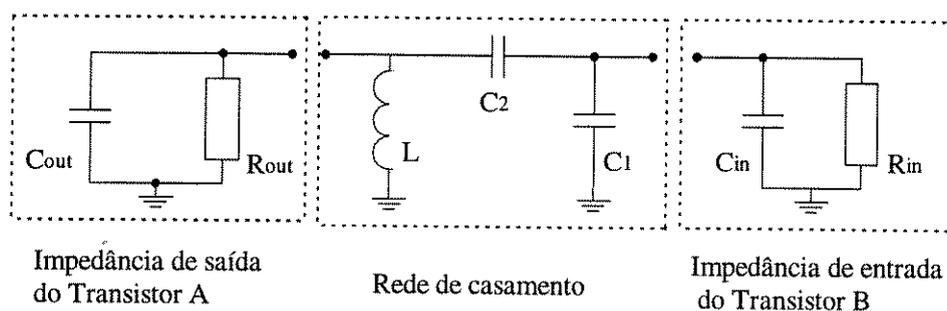


Figura 5.19 Rede de transformação de impedâncias

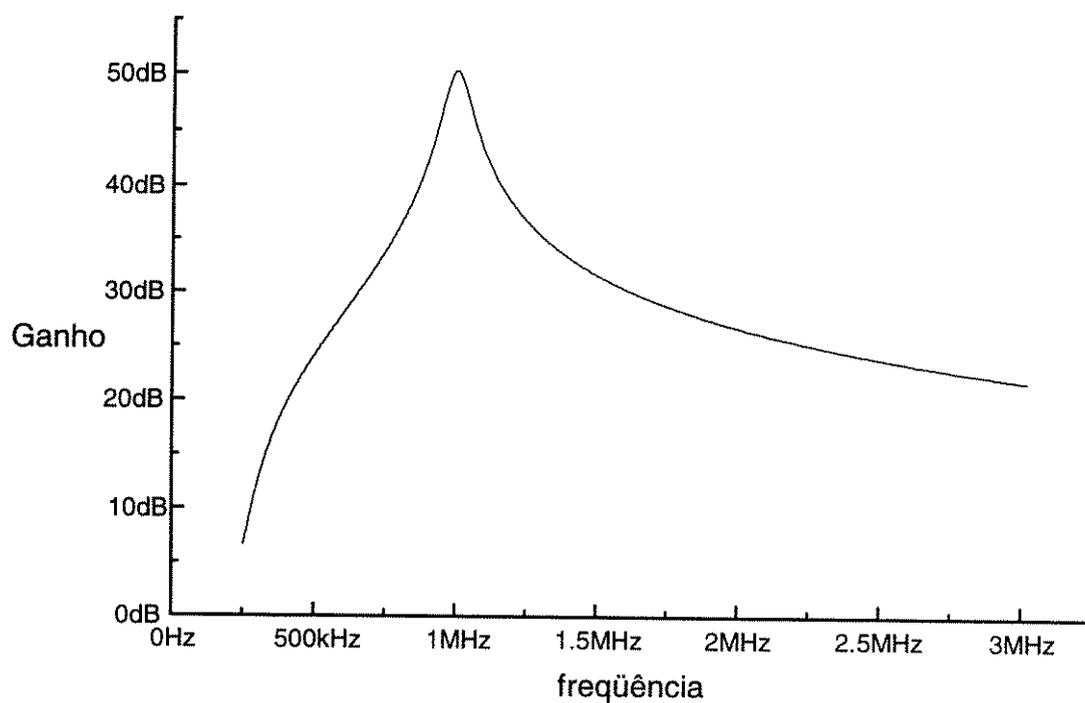


Figura 5.20 Ganho de tensão AC

Na Figura 5.21 apresentamos o sinal AC na resistência de carga quando aplicamos na base um sinal de 1mV, e, na Figura 5.22, a FFT deste sinal. Podemos verificar, através do espectro de frequências da FFT, que não existe distorções neste sinal.

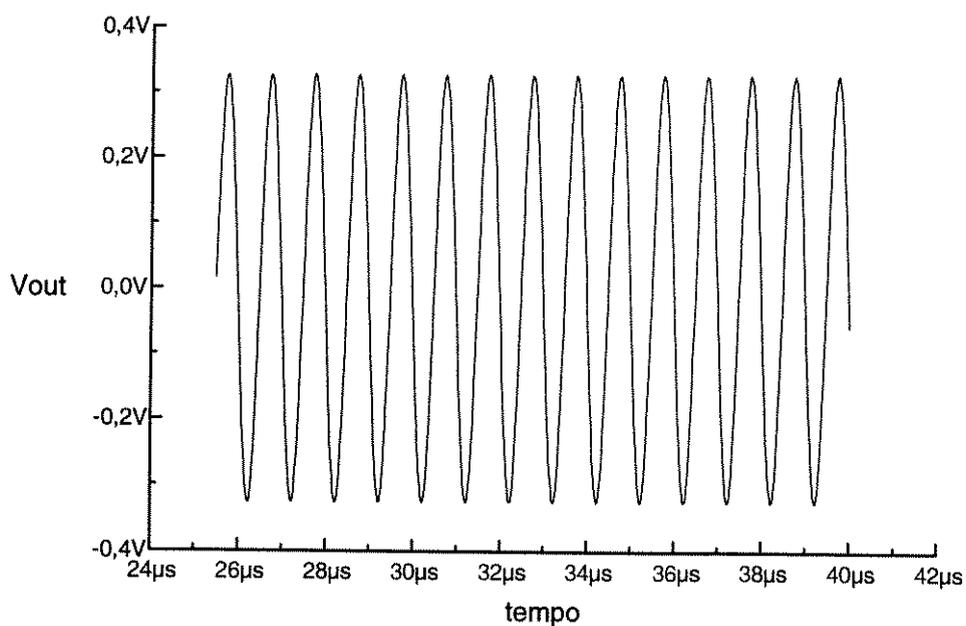


Figura 5.21 Tensão AC de saída para 1mV

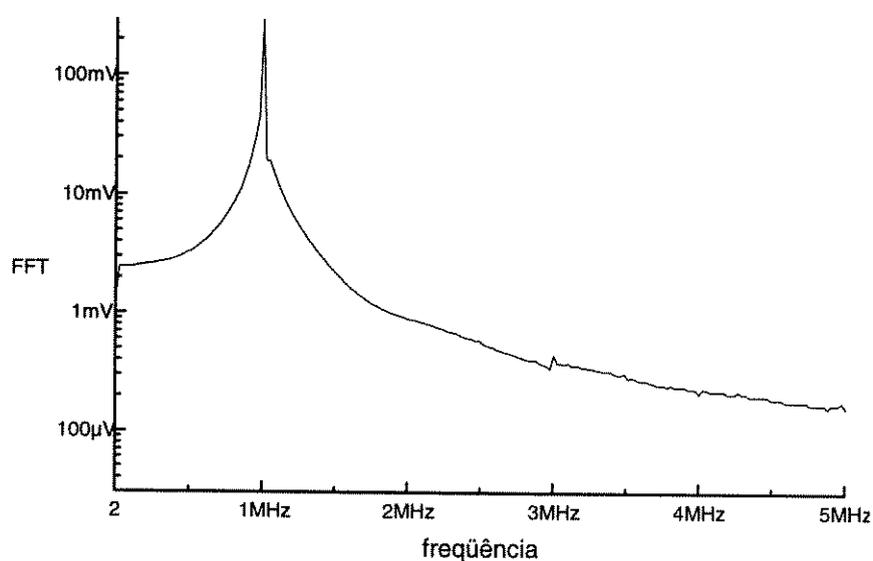


Figura 5.22 FFT do sinal da Figura 5.21

Para sinais acima de 10,5 mV, o sinal de saída amplificado começa a apresentar distorções. Na Figura 5.23 apresentamos o sinal amplificado, quando aplicamos na base do transistor um sinal de 30 mV. No domínio do tempo, não se visualiza estas componentes; apenas através da FFT, mostrada na Figura 5.24, podemos verificar o aparecimento das harmônicas do sinal de entrada.

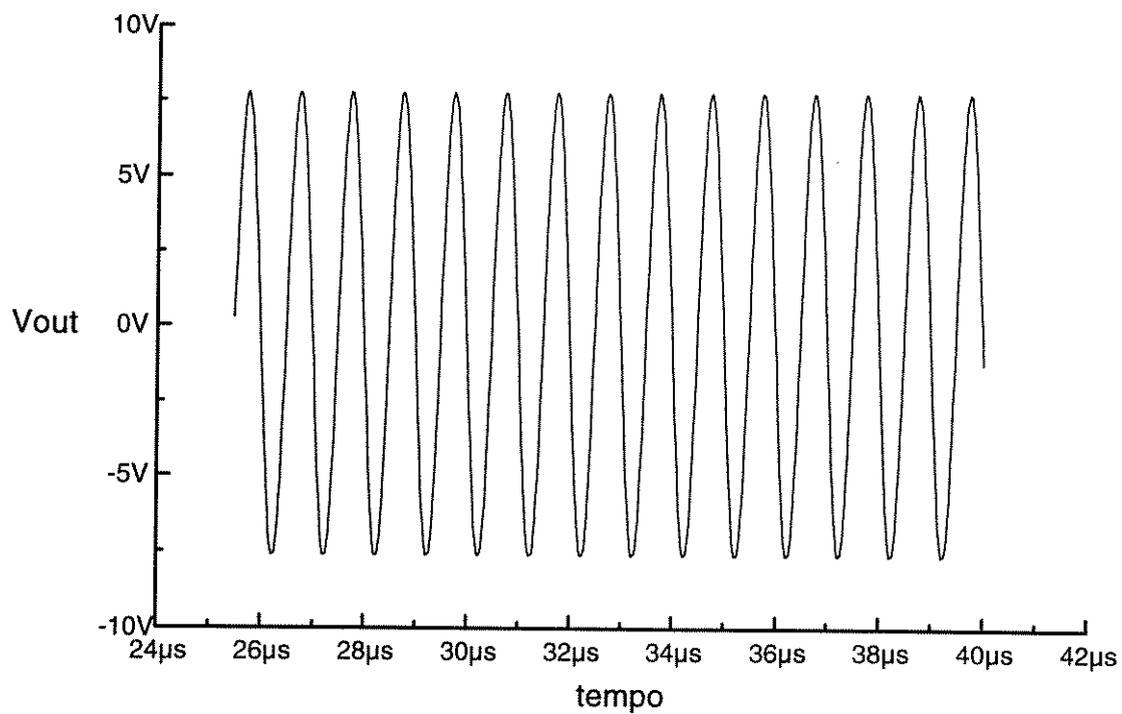


Figura 5.23 Tensão AC de saída para 30mV

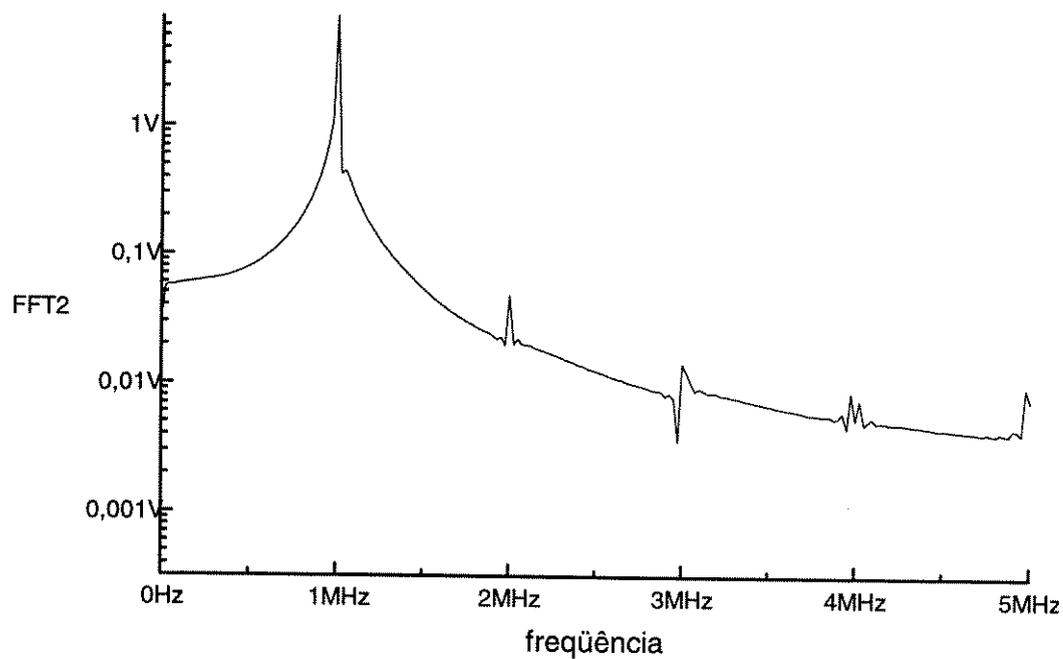


Figura 5.24 FFT do sinal da Figura 5.23

5.6 Demodulador de FM

O arquivo de simulação do demodulador utiliza um tipo particular de fonte de tensão ou corrente, disponível no PSPICE, denominada fonte polinomial. A tensão ou corrente de saída é a soma de combinações de tensões em certos nós. Para obter a porta OU exclusiva foi utilizado o seguinte modelo, da Figura 5.25:

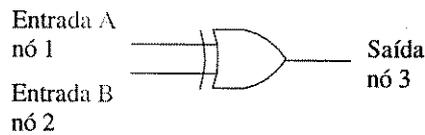


Figura 5.25 Porta OU exclusivo

V_a = primeira tensão de entrada (0 ou 1)

V_b = segunda tensão de entrada (0 ou 1)

V_s = tensão de saída (0 ou 1)

$V_s = V_a + V_b - 2*V_a*V_b$

Poly(2) 3 0 0 1 1 0 -2

O circuito é testado com uma onda senoidal, modulada em frequência por um sinal senoidal. A portadora possui a frequência de 1 MHz e o sinal modulador de 4800 Hz. A Figura 5.26 mostra o sinal com frequência de 4800 Hz, na saída do demodulador.

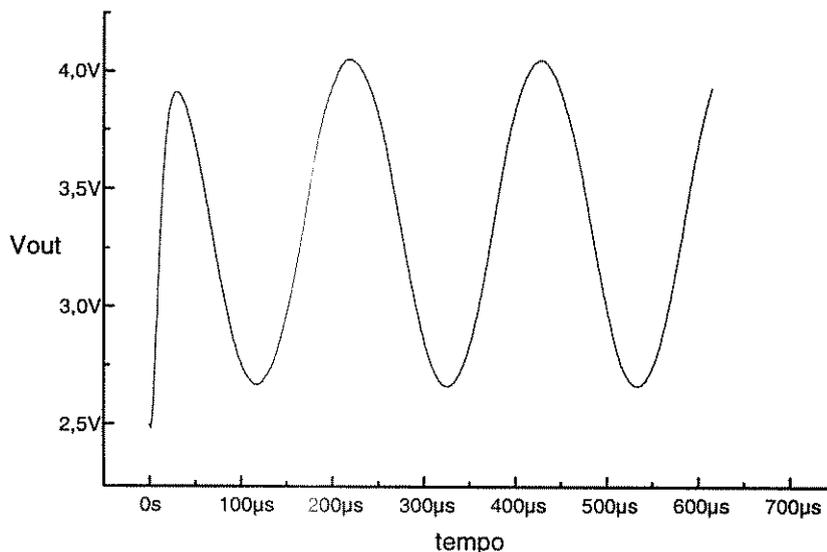


Figura 5.26 Resposta do demodulador

Arquivo para simular o detector de fase

CIRCUITO

.OPT ITL5=1000000 ACCT LIST NODE OPTS RELTOL=.0001

.OP

.TRAN 1u 800u

| | | | |
|--------|----|-------------|------------------------------|
| V+12 | 5 | 0 | 12 |
| V-12 | 6 | 0 | -12 |
| V+5 | 7 | 0 | 5 |
| C1 | 1 | 2 | 10PF |
| L2 | 2 | 0 | 47U |
| C2 | 2 | 0 | 540PF |
| R2 | 2 | 0 | 3000 |
| XAMP1 | 15 | 2 5 6 4 0 | LM311 |
| R1 | 7 | 4 | 470 |
| R4 | 15 | 0 | 220 |
| R5 | 15 | 6 | 48K |
| R6 | 4 | 15 | 10K |
| XAMP2 | 1 | 17 5 6 16 0 | LM311 |
| R3 | 7 | 16 | 470 |
| R7 | 1 | 0 | 1000 |
| VXAMP2 | 17 | 0 | .1 |
| E5 | 12 | 0 | POLY(2) 4 0 16 0 0 1 1 0 -.4 |
| Rfil1 | 12 | 13 | 1000 |
| Cfil1 | 13 | 0 | 4.7nf |
| Rfil2 | 13 | 14 | 10000 |
| Cfil2 | 14 | 0 | 470pf |
| v1 | 1 | 0 | sffm(0 1 1meg 5 4800) |

5.7 Misturador com TJB

Nesta seção apresentaremos a simulação do segundo misturador do receptor. O transistor utilizado foi o BF480 e o esquema já foi discutido anteriormente na Seção 2.5. A polarização foi omitida por simplicidade. O sinal de 71 MHz, proveniente do primeiro misturador, é aplicado na base do transistor e o sinal do oscilador local de 70 MHz, no emissor. O arquivo de simulação é o seguinte:

Arquivo para simular o misturador de frequência com TJB

```

CIRCUITO
.OPT OPTS NOPAGE RELTOL=.00001 LIMPTS=40000
.TRAN 1N 40U
VCC 1 0 12
V1 6 0 AC 1 SIN(0.01 71MEG)
V2 7 0 AC 0 SIN(0.1 70MEG)
C1 6 4 100N
C2 5 7 100N
C3 3 8 10NF
C4 8 0 580PF
C5 2 0 100NF
L1 2 3 47UH
Q1 3 4 5 BF480
R1 2 4 56K
R2 4 0 27K
R3 5 0 1K
R4 8 0 3000
R5 1 2 220
.PROBE
.END

```

A Figura 5.27 apresenta a tensão AC no coletor do transistor. Pela FFT, na Figura 5.28, podemos verificar a presença dos sinais de 70 MHz, 71 MHz e suas harmônicas, bem como a componente em 1 MHz.

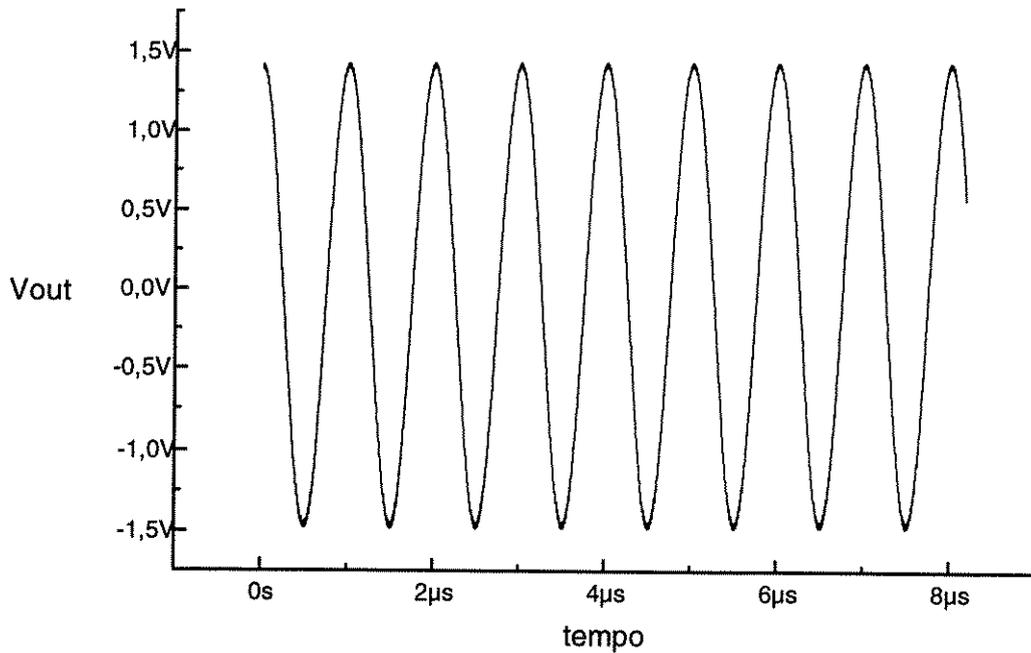


Figura 5.27 Tensão AC de saída do misturador

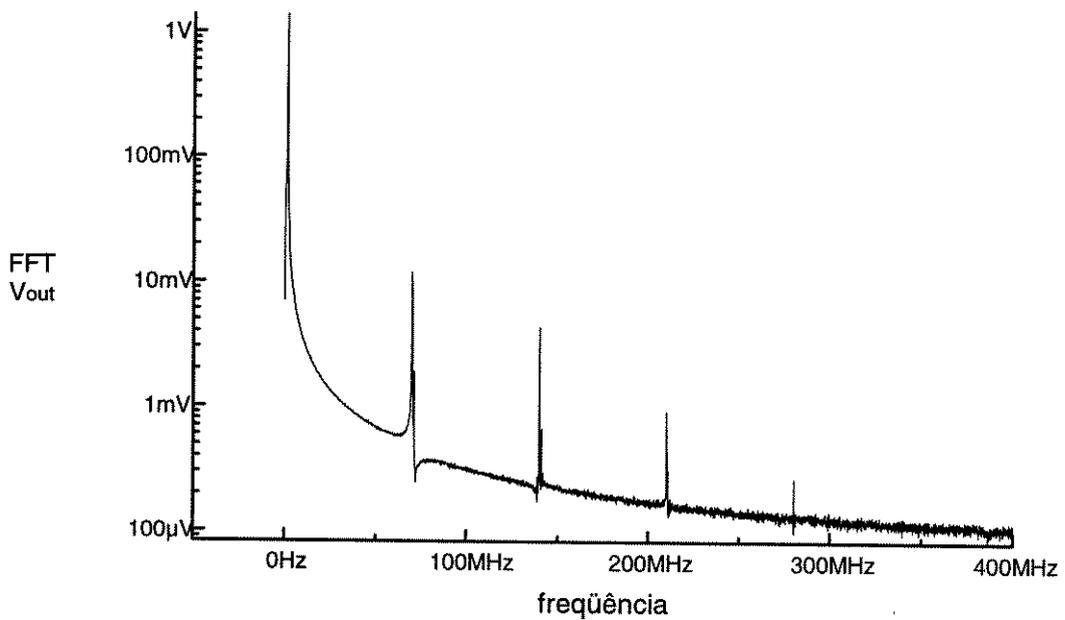


Figura 5.28 FFT da tensão AC de saída do misturador

Capítulo 6

Medidas de Desempenho

6.1 Introdução

Neste capítulo avaliaremos o desempenho do radiotransceptor. Apresentaremos o sinal na saída do demodulador de FM e medidas de sensibilidade do receptor. Realizaremos uma análise espectral na saída do estágio de potência de RF e no sinal do sintetizador de frequência. Fornecemos, também, as tensões do oscilador digital de 15 MHz e dos multiplicadores de frequência.

6.2 Oscilador Digital e Multiplicadores de Frequência

O diagrama da Figura 6.1 apresenta os pontos de medida dos sinais. O sinal V_1 é a tensão de saída do integrado 74LS00, que faz parte do oscilador de 15 MHz. Os sinais V_2 e V_3 são os níveis de tensões AC nas bases dos transistores do 2° e 3° multiplicadores de frequência, respectivamente. A tensão V_4 é o sinal de saída do terceiro multiplicador, com frequência de 180 MHz.

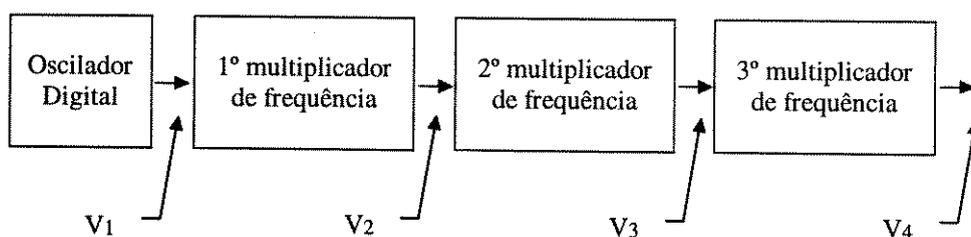


Figura 6.1 Sinais dos multiplicadores de frequência

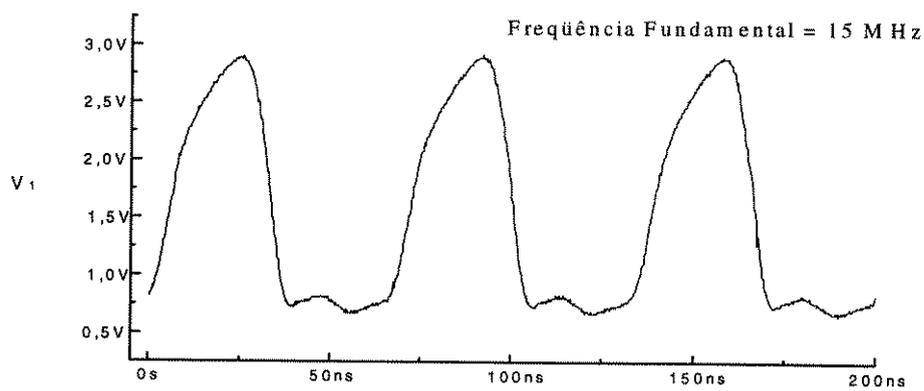


Figura 6.2 Sinal de saída do oscilador digital

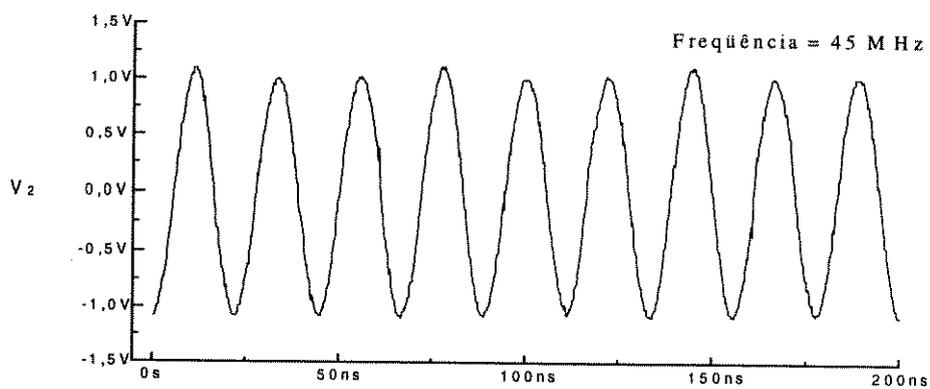


Figura 6.3 Sinal de saída do 1º multiplicador de frequência

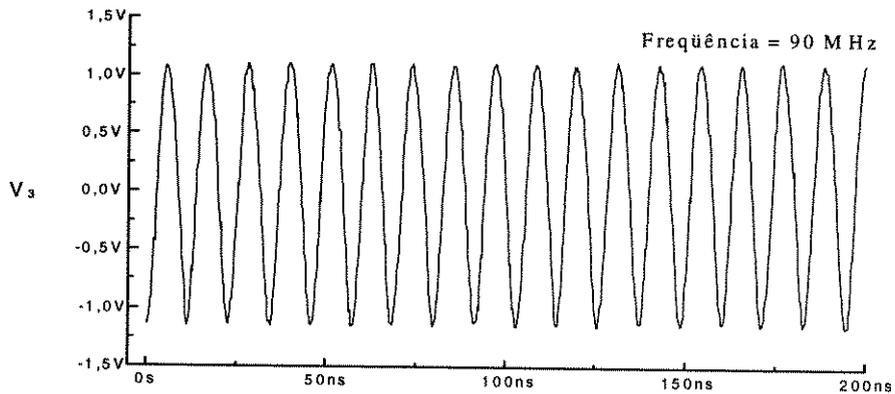


Figura 6.4 Sinal de saída do 2º multiplicador de frequência

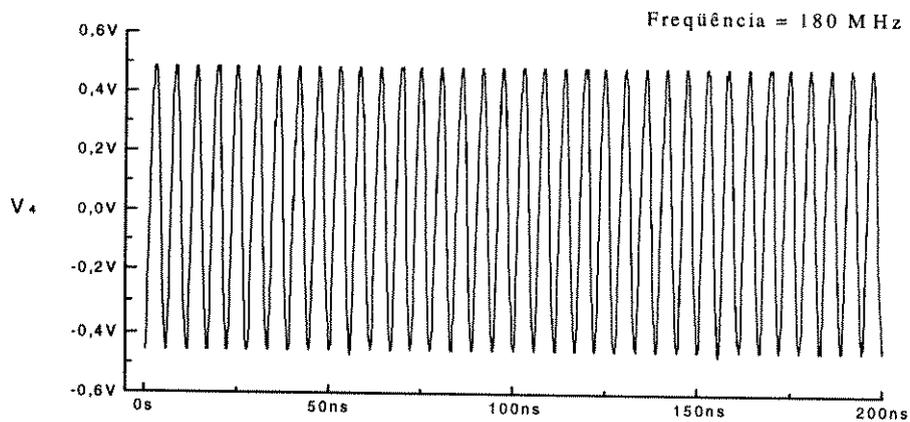


Figura 6.5 Sinal de saída do 3º multiplicador de frequência

Na Figura 6.2 apresentamos o sinal de saída do oscilador digital. Podemos notar a semelhança da tensão V_1 com o obtido através de simulação (ver Seção 5.2). Este sinal é aplicado na base do transistor do primeiro multiplicador de frequência através de um divisor capacitivo. A tensão V_2 é o sinal, com frequência de 45 MHz, produzido pelo primeiro multiplicador, ver Figura 6.3. Este sinal é aplicado na base do transistor do segundo multiplicador de frequência. A tensão V_3 , na Figura 6.4, é o sinal com frequência de 90 MHz produzido pelo segundo multiplicador de frequência. É aplicado na base do terceiro multiplicador de frequência. As amplitudes dos sinais V_2 e V_3 se situam no nível perto de 1V, conforme a teoria exposta na Seção 2.2. A tensão V_4 , na Figura 6.5, é o sinal com frequência de 180 MHz produzido pelo terceiro multiplicador de frequência, que é utilizado nos misturadores do receptor e do transmissor. A tensão apresentada no gráfico não é o valor real do sinal, pois a captação foi feita por um transformador indutivo.

Os circuitos dos multiplicadores de frequência são muito simples e produzem um sinal praticamente senoidal em sua saída, ideais para serem utilizadas em misturadores e transmissores.

6.3 Sintetizador de Frequência

A Figura 6.6 apresenta a análise espectral do sinal AC presente na bobina de sintonia do VCO do sintetizador de frequência. Além do sinal com frequência de 70 MHz, gerada pelo circuito do VCO, estão presentes as harmônicas da frequência de comparação do detector de fase, espaçadas por 12,5 kHz.

As duas primeiras componentes espúrias geradas pelo detector de fase, situadas 12,5 kHz acima e abaixo da frequência central, estão 37 dB abaixo do sinal de 70 MHz.

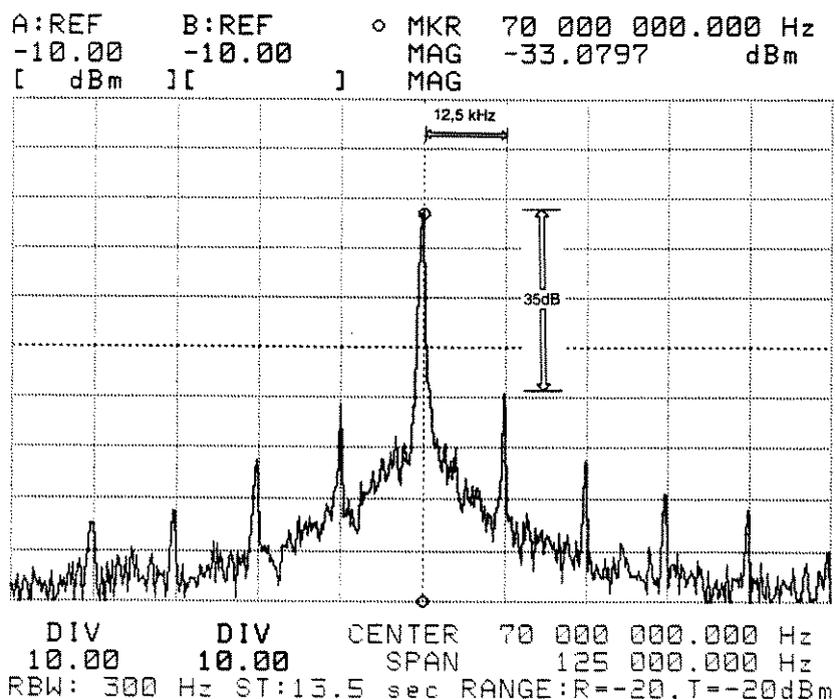


Figura 6.6 Espectro de frequência do sinal da bobina do VCO

6.4 Receptor

O desempenho do receptor é fornecido pelas informações referentes à sensibilidade de recepção e à forma de onda da tensão de saída do demodulador de FM. A Figura 6.7 apresenta o esquema para realizar os testes. O oscilador A produz o sinal da portadora com frequência de 250 MHz. O oscilador B produz uma onda quadrada de 4800 Hz para modular, em frequência, o oscilador A. O desvio de frequência da portadora é de ± 50 kHz.

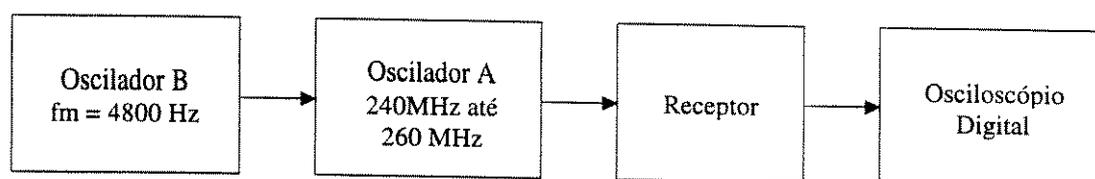


Figura 6.7 Esquema para testes do receptor

6.4.1 Sensibilidade de Recepção

A Tabela 6.1 apresenta a sensibilidade no centro da faixa de frequência de recepção e nas duas extremidades. Estas tensões são referentes ao sinal, aplicado na entrada do primeiro amplificador de RF do receptor, necessário para produzir uma onda quadrada perfeita na saída do limitador da segunda FI.

Tabela 6.1 Sensibilidade do receptor

| Frequência (MHz) | Tensão (μV) |
|--------------------|--------------------------|
| 240 | 40 |
| 250 | 15 |
| 260 | 45 |

6.4.2 Sinal Demodulado

O sinal obtido após o filtro passa-baixa do detector OU exclusivo é utilizado para recuperar o sinal modulador. Este sinal é apresentado na Figura 6.8. A diferença entre os dois níveis é de, aproximadamente, 2,25 V, resultando em um sinal adequado para detecção do sinal recebido.

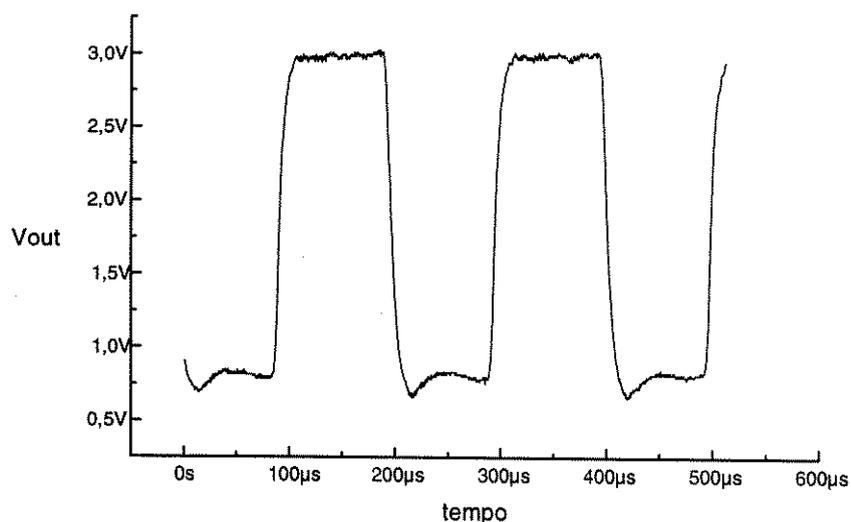


Figura 6.8 Sinal após o filtro passa-baixa do detector de FM

6.5 Transmissor

O sinal mais importante a ser analisado é a tensão de saída do amplificador de potência de RF, operando em classe C. Isto porque este sinal será radiado pela antena. A Tabela 6.2 apresenta a potência média fornecida pelo amplificador de RF de potência na faixa de 240 MHz a 260 MHz.

Tabela 6.2 Potência de RF de saída do transmissor

| Frequência (MHz) | Potência (mW) |
|--------------------|-----------------|
| 240 | 190 |
| 250 | 220 |
| 260 | 180 |

Para a maior potência média de transmissão, 220 mW, a potência fornecida pela fonte DC de 12V, com corrente de 35 mA, é de 420 mW, resultando em uma eficiência de 52%.

A tensão DC de alimentação é um fator importante para obtermos uma elevada potência de RF de saída, a partir de pequenas potências de entrada. Na Figura 6.9 apresentamos algumas curvas que relacionam potência de saída, potência de entrada e tensão de alimentação. Após a conclusão do misturador e dos amplificadores de pequenos sinais de RF, verificou-se que o último estágio amplificador (com o transistor 2N3866) poderia fornecer, no máximo, uma potência de 20mW ao amplificador de RF de potência. Para uma tensão de alimentação de 28V, a potência de saída seria de 1 W, mas, como estágio de RF de potência possui alimentação DC de 12V, a potência média máxima ficou em 220mW.

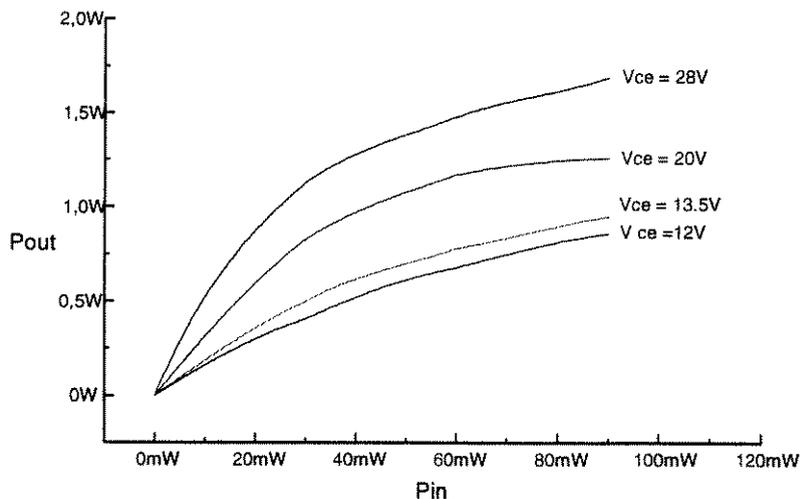


Figura 6.9 Potência de saída versus potência de entrada

6.5.1 Espectro de Frequência na faixa de 150 MHz a 350 MHz

Quando o transmissor está sem o sinal de modulação, a frequência do sinal é de 250,05 MHz. A Figura 6.10 apresenta o espectro de frequência na faixa entre 150 MHz e 350 MHz. Os sinais espúrios mais potentes possuem níveis entre 25 a 30 dB abaixo da fundamental. O sinal do oscilador local, com frequência de 180 MHz, está a 50 dB abaixo da fundamental e foi, portanto, atenuada a um nível desprezível.

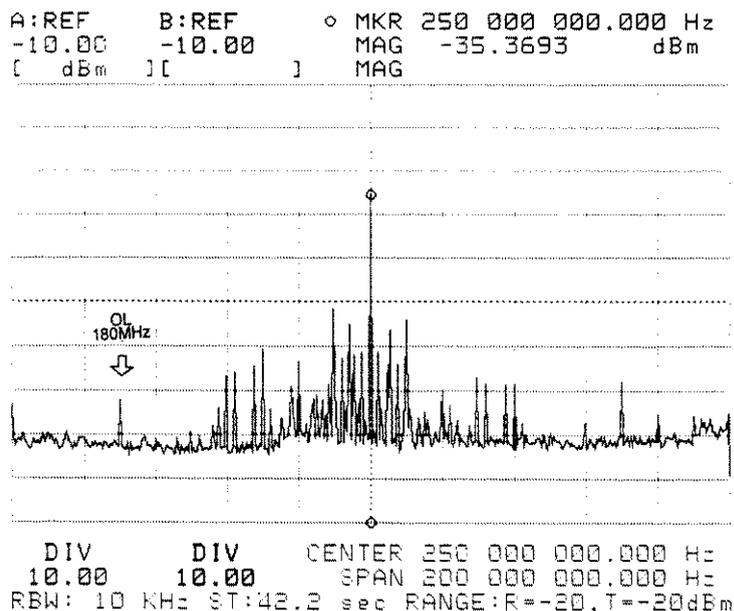


Figura 6.10 Espectro de frequência na faixa de 150 MHz a 350 MHz

6.5.2 Espectro de Frequência na faixa de 240 MHz a 260 MHz

Os circuitos do transmissor não possuem blindagem entre os diversos estágios; por isso, os sinais espúrios, vistos na Figura 6.11, resultam da interferência provocada pelos sinais de um circuito em outro. O circuito que mais produz ruídos é o divisor programável devido ao pulsos de relógio e controle dos contadores programáveis.

Estes espúrios estão 35 dB abaixo do sinal de 250 MHz, representando sinais com potências desprezíveis em relação à fundamental de 250 MHz.

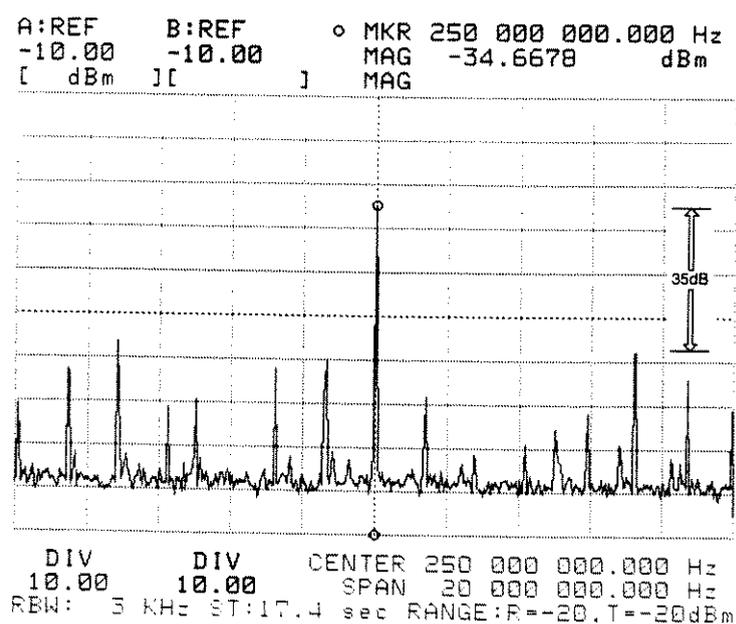


Figura 6.11 Espectro de frequência na faixa de 240 MHz a 260 MHz

6.5.3 Espectro de Frequência na Faixa de 249,8 MHz a 250,3 MHz

Na Figura 6.12 apresentamos o sinal de 250,05 MHz entre 249,8 MHz e 250,3 MHz. Nota-se que estão presentes as harmônicas do sintetizador de frequência, espaçadas por 12,5 kHz. As duas componentes espúrias mais potentes estão a 35 dB da portadora de 250 MHz. Estes dois sinais espúrios possuem uma potência relativamente

muito pequena, em torno de $60 \mu\text{W}$. O sinal de 250,05 MHz possui um espectro bem definido, apropriado para ser utilizado em transmissões de rádio.

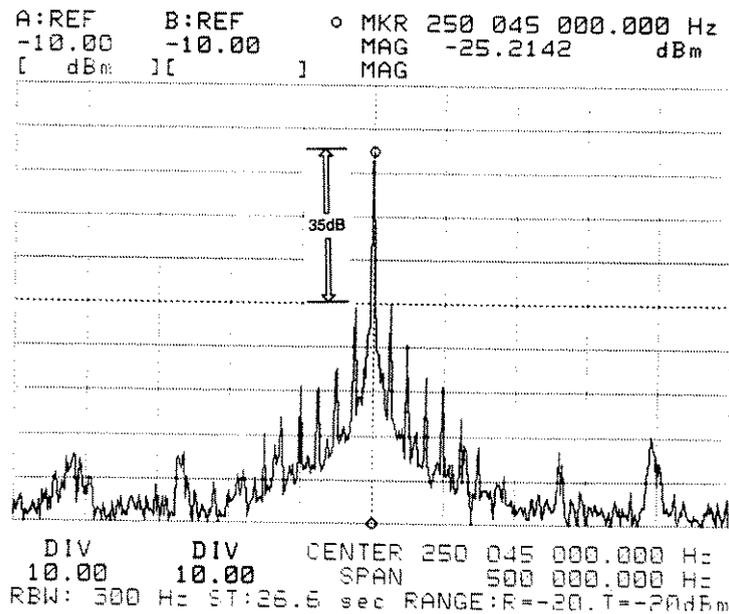


Figura 6.12 Espectro de frequência na faixa de 249,8 MHz a 250,3 MHz

6.5.4 Espectro de Frequência do Sinal Modulado

Apresentamos agora, o espectro de frequência do sinal de RF de saída de 250 MHz, modulado por uma sinal do tipo onda quadrada. Na Figura 6.13 o sinal modulante possui a frequência de 1200 Hz. No gráfico da Figura 6.14 o sinal modulante possui a frequência de 4800 Hz. Nota-se o aumento das componentes de frequências devido ao aumento da frequência do sinal modulante.

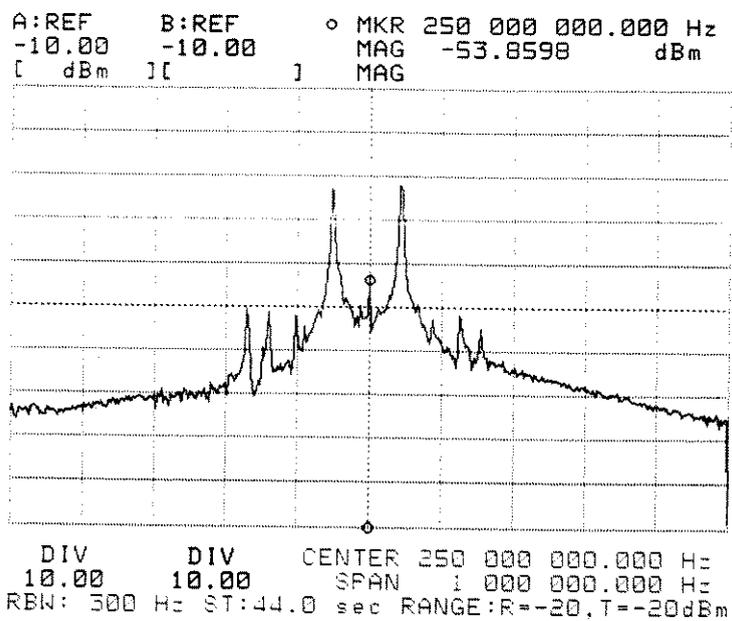


Figura 6.13 Espectro de frequência com modulação de 1200 Hz

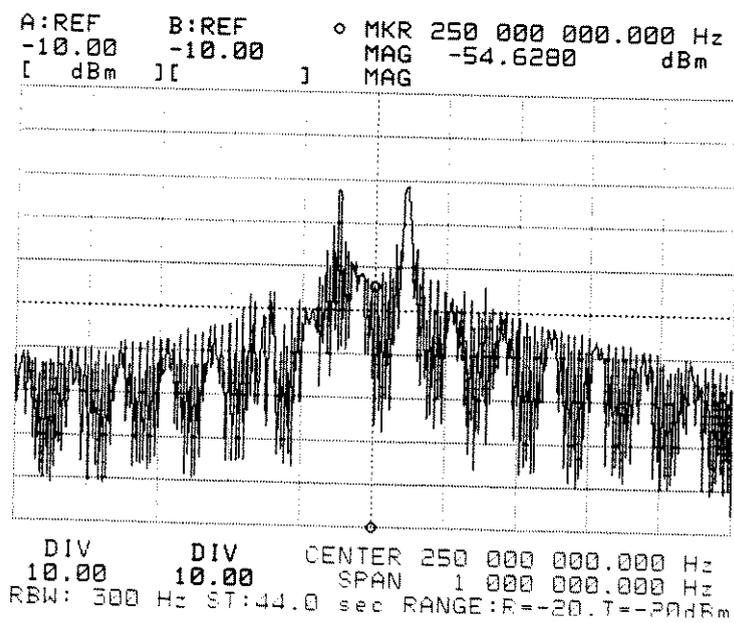


Figura 6.14 Espectro de frequência com modulação de 4800 Hz

Capítulo 7

Conclusões

Neste trabalho foi apresentado o projeto de um sistema de comunicação via rádio. Utilizamos o simulador de circuitos eletrônicos PSPICE no desenvolvimento teórico e nos testes dos vários estágios. Os trabalhos de simulações forneceram parâmetros de desempenho, os quais seriam muito difíceis de se obter através de testes. A simulação do circuito, após o projeto e antes da confecção, é, então, recomendável, pois podemos verificar o funcionamento provável evitando perda de tempo e de materiais. A utilização de componentes eletrônicos comuns no mercado nacional garantem a disponibilidade de componentes para a implementação e manutenção dos circuitos envolvidos no projeto.

O desempenho apresentado no capítulo anterior forneceram informações para realizarmos uma avaliação do sistema. A potência média de RF de saída em 250 MHz, de 220 mW , pode ser considerada ótima, devido às dificuldades de trabalho nesta frequência, como surgimento de indutâncias parasitas e dificuldade de obtenção de medidas precisas para caracterizar o comportamento dos circuitos de RF. A utilização de multiplicadores de frequência e de sintetizadores de frequência forneceram sinais com excelente estabilidade de frequência.

As seguintes modificações poderiam ser estudadas para melhorar o desempenho:

- Diminuir a largura de banda dos amplificadores de RF de pequenos sinais;
- Eliminar o misturador de frequências do transmissor e produzir o sinal de transmissão somente através de multiplicadores de frequência;
- Adotar apenas uma frequência de transmissão e recepção.

Os próximos objetivos do trabalho são:

- Projeto das antenas e rede de transformação de impedâncias;
- Realizar um teste de transmissão e recepção em campo aberto;
- Montar os circuitos numa caixa blindada para tentar eliminar as interferências entre estágios.

Apêndice A

Modelos dos dispositivos utilizados no PSPICE

Porta inversora TTL-LS04

*subcircuito TTL - entrada(10) - saida(5) - alimentacao(9)

```
.SUBCKT TTL 10 5 9
R1 9 1 20K
R2 9 7 8K
R3 9 8 120
R4 1 4 12K
R5 6 5 4K
R6 4 2 1.5K
R7 4 3 3K
D1 1 7 DSCHOTTKY
D2 7 8 DSCHOTTKY
D3 6 7 DSCHOTTKY
D4 5 7 DSCHOTTKY
D5 4 5 DSCHOTTKY
D6 0 10 DSCHOTTKY
D7 2 3 DSCHOTTKY
D8 1 10 DSCHOTTKY
Q1 7 1 4 Q2N2369A
Q2 8 6 5 Q2N2369
Q3 8 7 6 Q2N2369A
Q4 5 4 0 Q2N2369
Q5 3 2 0 Q2N2369A
.MODEL Q2N2369 NPN(IS=10E-15 ISE=25NA NE=4 ISC=25NA NC=4 BF=200
+IKF=.03A VAF=50 CJC=.375PF CJE=.75PF RB=10 RE=1 TF=.05NS TR=0.25NS)
.MODEL Q2N2369A NPN(IS=10E-15 ISE=25NA NE=4 ISC=25NA NC=4 BF=200
+IKF=.03A VAF=50 CJC=0.5PF CJE=0.1PF RB=10 RE=1 TF=.1NS TR=0.5NS)
.MODEL DSCHOTTKY D(Is=9.7E-9 Rs=16 CJO=.02PF Tt=0.1NS Bv=100
+Ibv=0.1PA)
.ENDS TTL
```

Transistor BF480

```
.MODEL BF480 NPN(IS=10E-15 ISE=25NA
+ NE=4 ISC=25NA
+ NC=4 BF=200
+ IKF=.03 VAF=50
+ CJC=1.4pF CJE=2pF
+ RB=15 RE=1
+ TF=73.6PS TR=170nS)
```

Transistor 2N2222

```

.model Q2N2222 NPN(Is=14.34f Xti=3
+ Eg=1.11 Vaf=74.03
+ Bf=255.9 Ne=1.307
+ Ise=14.34f Ikf=.2847
+ Xtb=1.5 Br=6.092
+ Nc=2 Isc=0
+ Ikr=0 Rc=1
+ Cjc=7.306p Mjc=.3416
+ Vjc=.75 Fc=.5
+ Cje=22.01p Mje=.377
+ Vje=.75 Tr=46.91n
+ Tf=411.1p Itf=.6
+ Vtf=1.7 Xtf=3 Rb=10)

```

Transistor 2N3866

```

.MODEL Q2N3866/27C NPN (IS = 9.798605E-15 BF = 145.568899
+ NF = 1.007933 VAF = 64.3030691
+ IKF = 0.3661244 ISE = 1.806705E-14
+ NE = 1.6207001 BR = 10.471
+ NR = 1.0003673 VAR = 8.322
+ IKR = 0.1449443 ISC = 3.326752E-15
+ NC = 1.1076801 RB = 15.986
+ IRB = 2.530217E-3 RBM = 0.01
+ RE = 0.02604 RC = 1.0359
+ CJE = 9.055532E-12 VJE = 0.6761546
+ MJE = 0.2754969 TF = 1.25476E-10
+ XTF = 13.0616413 VTF = 0.4699
+ ITF = 0.2828 PTF = 18.9645325
+ CJC = 7.054363E-12 VJC = 0.5769848
+ MJC = 0.3139067 XCJC = 1
+ TR = 9.098362E-8 CJS = 0
+ VJS = .75 MJS = 0
+ XTB = 1.831 EG = 1.11
+ XTI = 5.0205 KF = 0
+ AF = 1 FC = 0.9)

```

Transistor BF245C

```

.model BF245C NJF(Beta=.404m Betatce=-.5
+ Rd=1 Rs=1
+ Lambda=2.25m Vto=-6.
+ Vtotc=-2.5m Is=33.57f
+ Isr=322.4f N=1

```

| | | |
|---|-------------|--------------|
| + | Nr=2 | Xti=3 |
| + | Alpha=311.7 | Vk=243.6 |
| + | Cgd=1.6P | M=.3622 |
| + | Pb=1 | Fc=.5 |
| + | Cgs=2.414P | Kf=9.882E-18 |
| + | Af=1) | |

Comparador de Tensão LM311

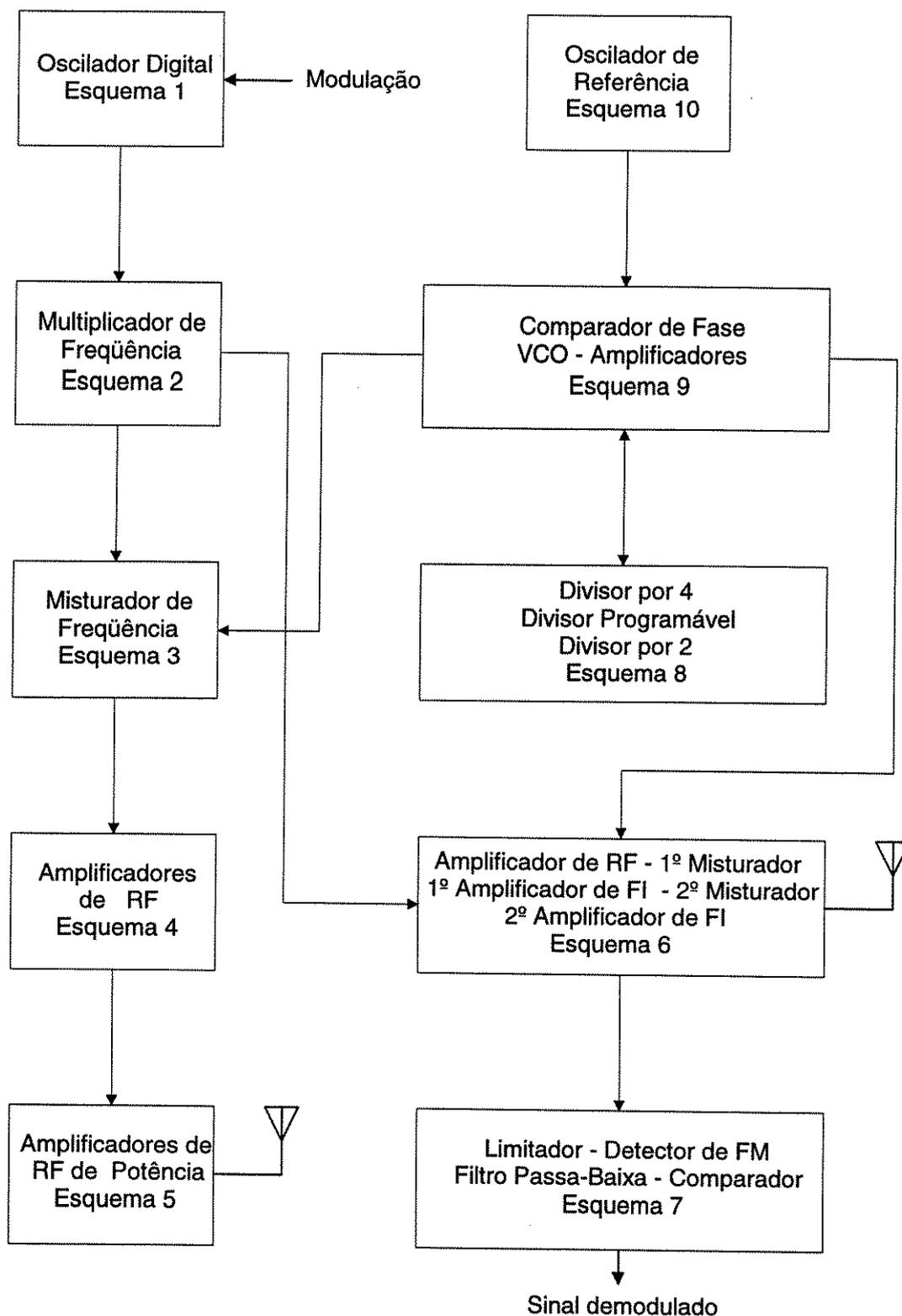
```

* connections:      non-inverting input
*                  |      inverting input
*                  |      |      positive power supply
*                  |      |      |      negative power supply
*                  |      |      |      |      open collector output
*                  |      |      |      |      |      output ground
*                  |      |      |      |      |      |
.subckt LM311      1      2      3      4      5      6
f1  9 3 v1 1
iee 3 7 dc 100.0E-6
vi1 21 1 dc .45
vi2 22 2 dc .45
q1  9 21 7 qin
q2  8 22 7 qin
q3  9 8 4 qmo
q4  8 8 4 qmi
.model qin PNP(Is=800.0E-18 Bf=500)
.model qmi NPN(Is=800.0E-18 Bf=1002)
.model qmo NPN(Is=800.0E-18 Bf=1000 Cjc=1E-15 Tr=118.8E-9)
e1  10 6 9 4 1
v1  10 11 dc 0
q5  5 11 6 qoc
.model qoc NPN(Is=800.0E-18 Bf=34.49E3 Cjc=1E-15 Tf=364.6E-12 Tr=79.34E-9)
dp  4 3 dx
rp  3 4 6.818E3
.model dx  D(Is=800.0E-18)
.ends

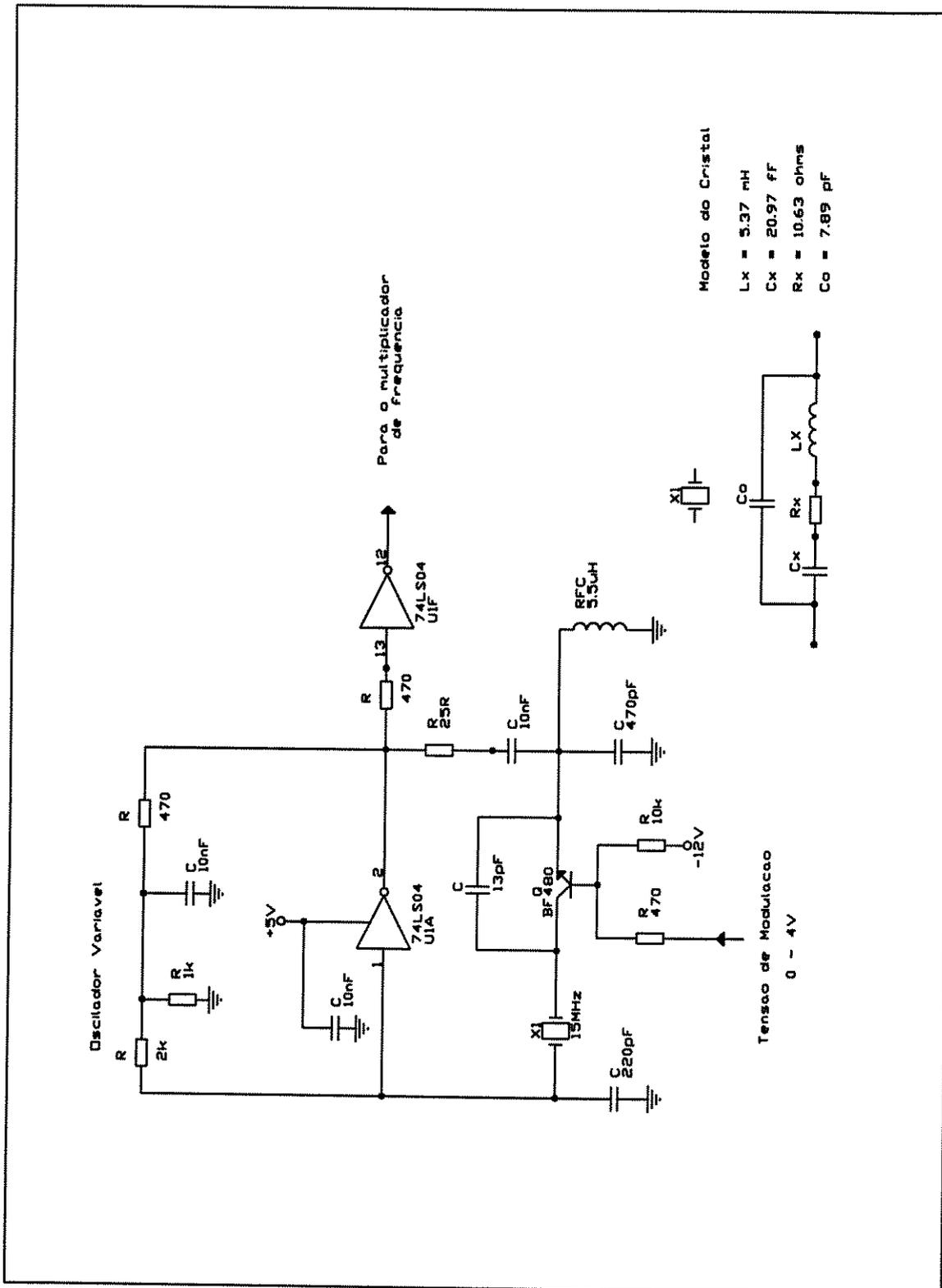
```

Apêndice B

Esquemas Eletrônicos

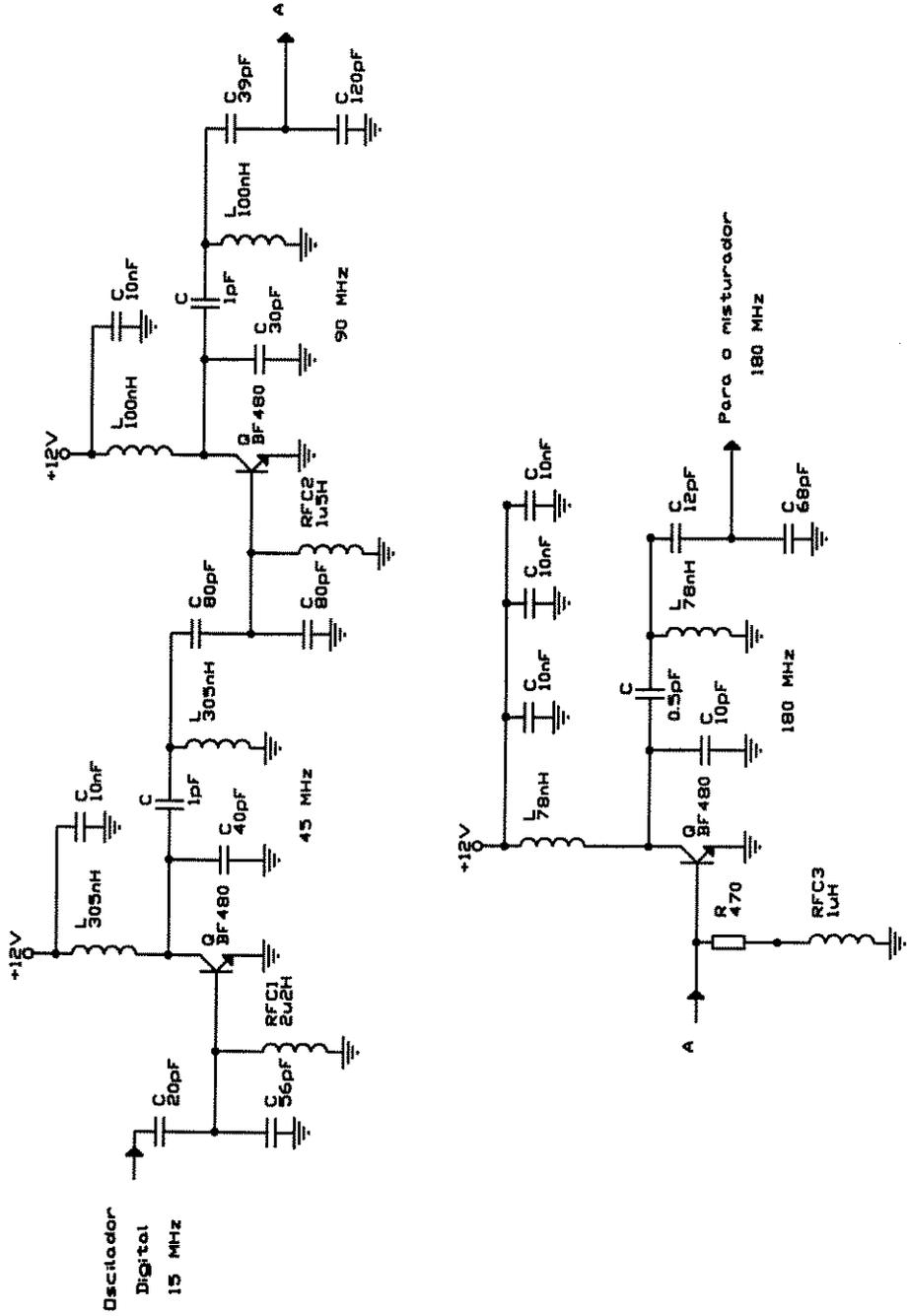


Esquema 1

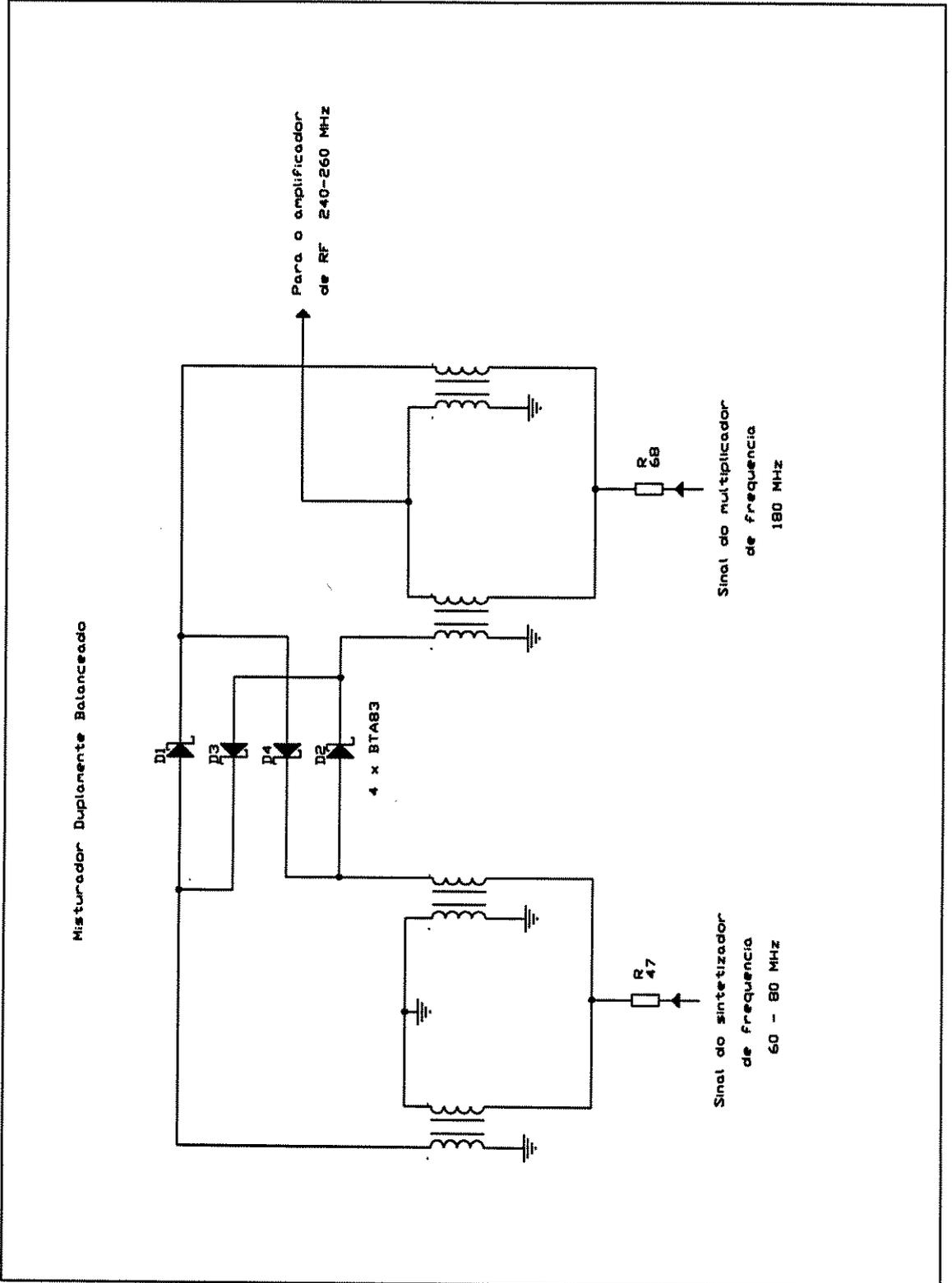


Esquema 2

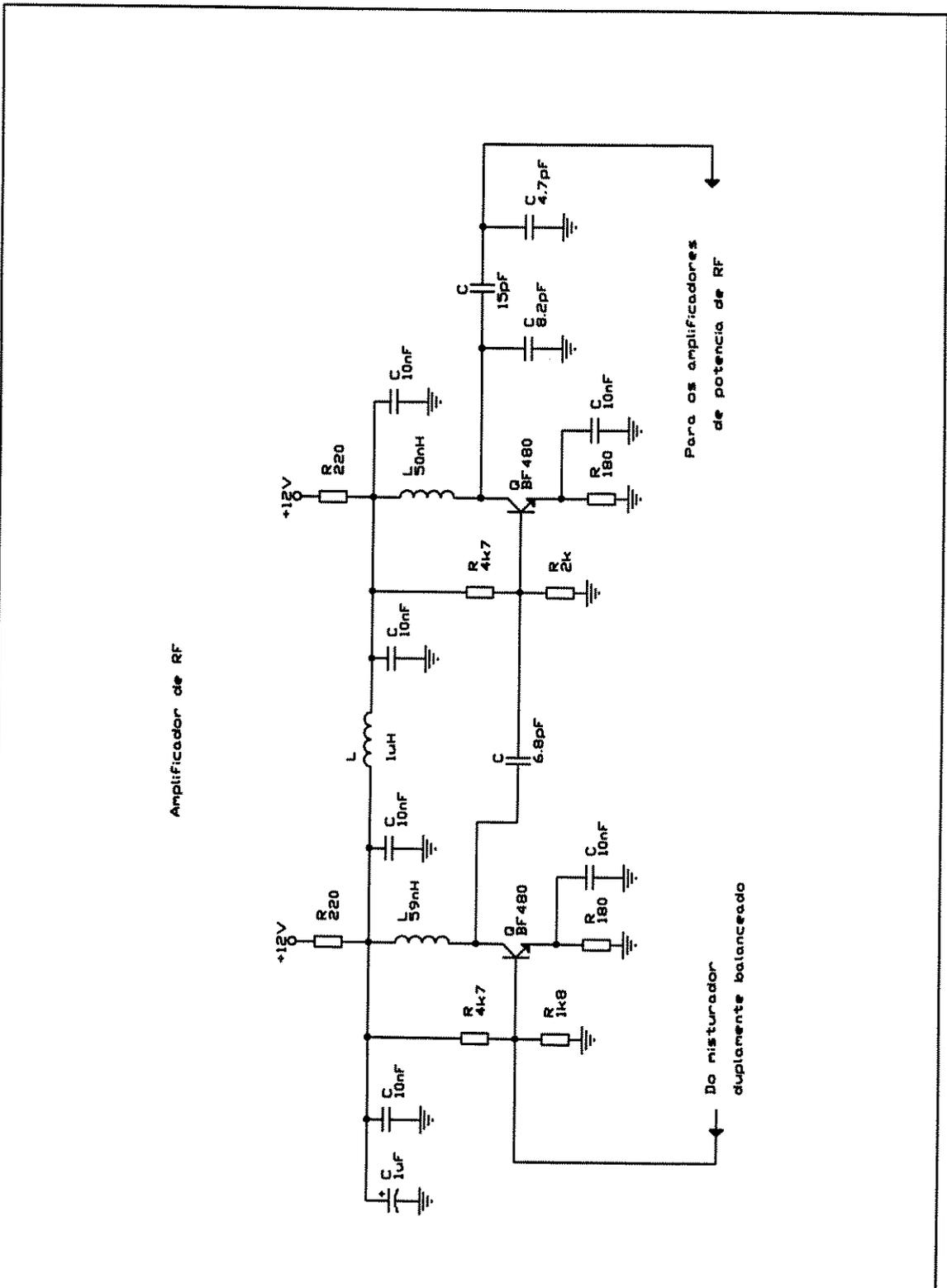
Multiplicador de Frecuencia



Esquema 3

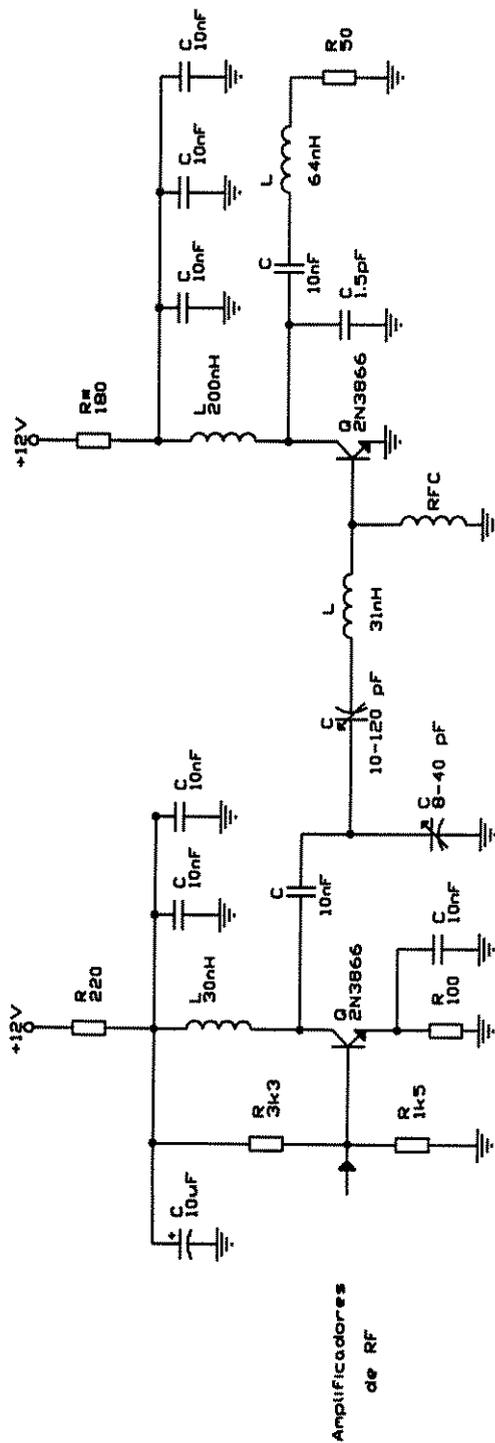


Esquema 4



Esquema 5

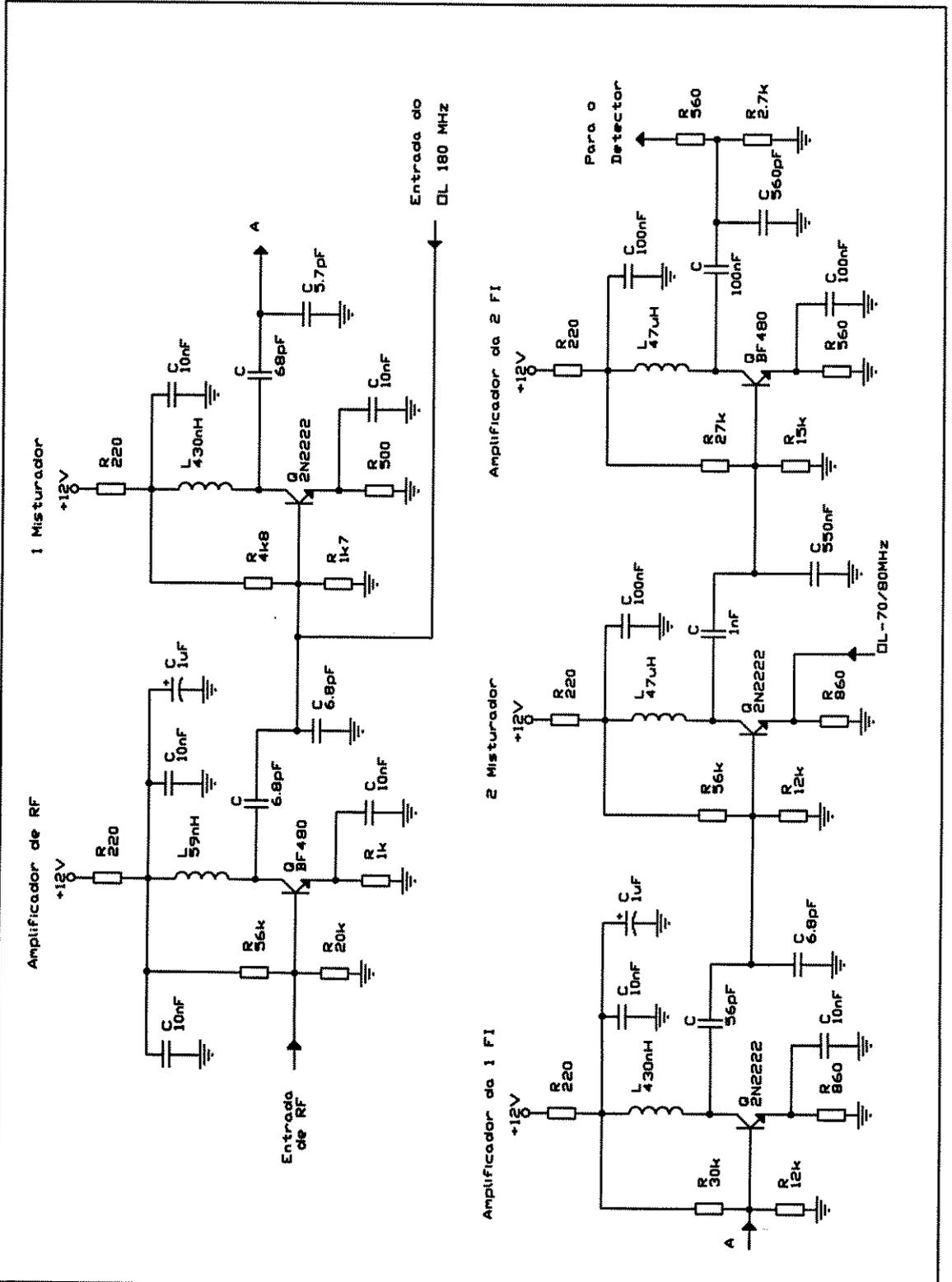
Amplificadores de RF de Potência



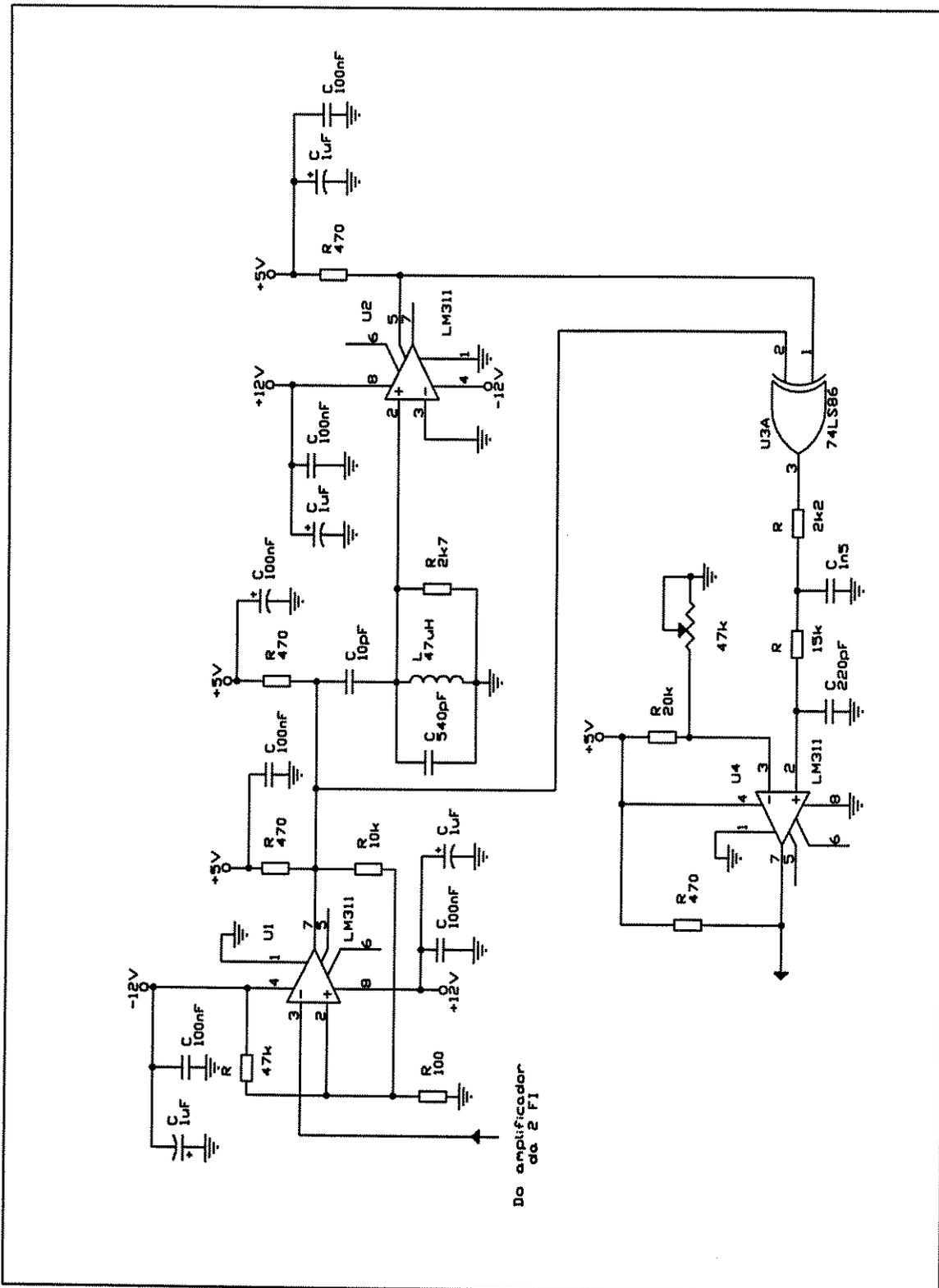
Amplificadores de RF

* Utilizado somente no sintonia do amplificador de RF de potência

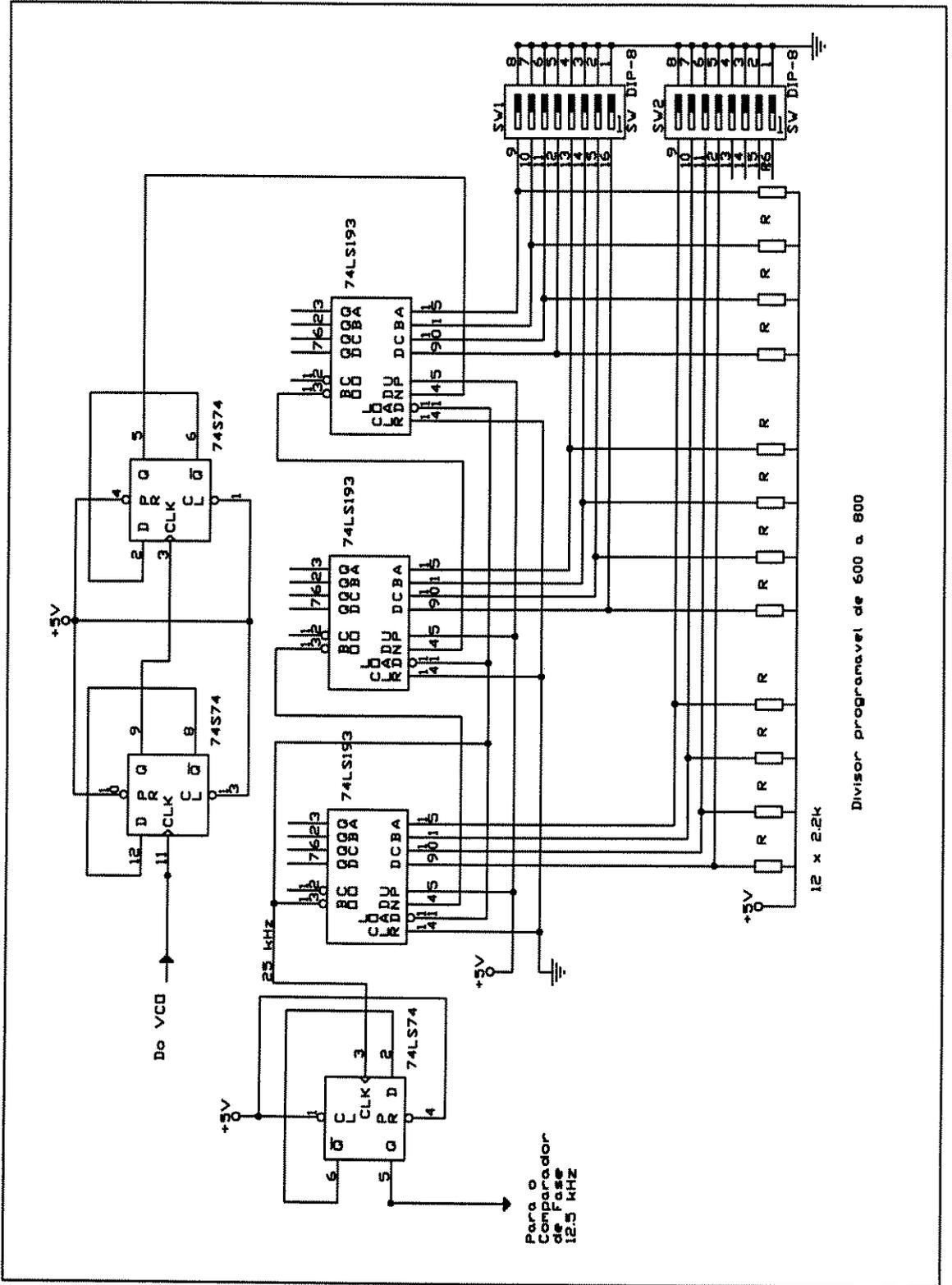
Esquema 6



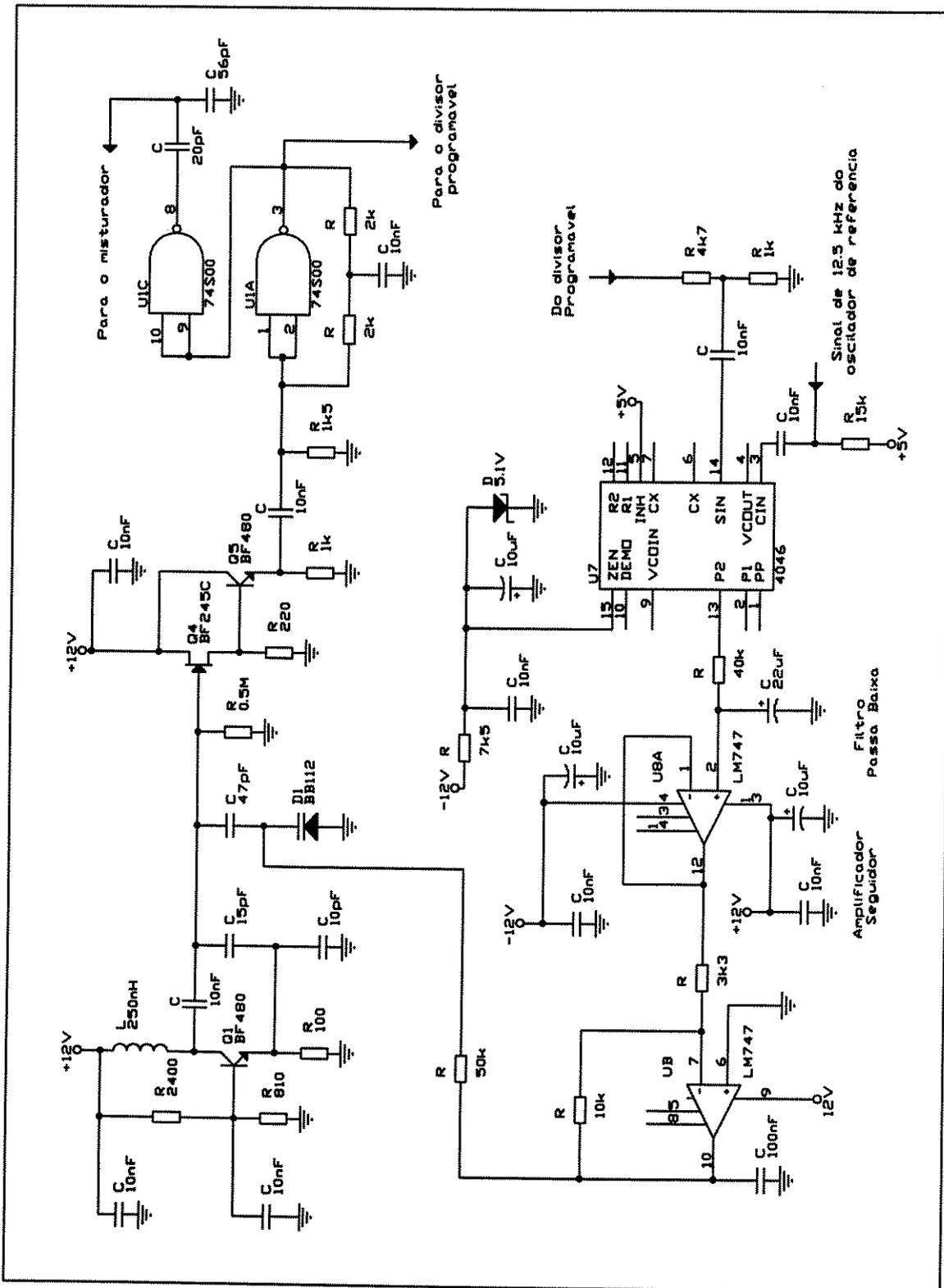
Esquema 7



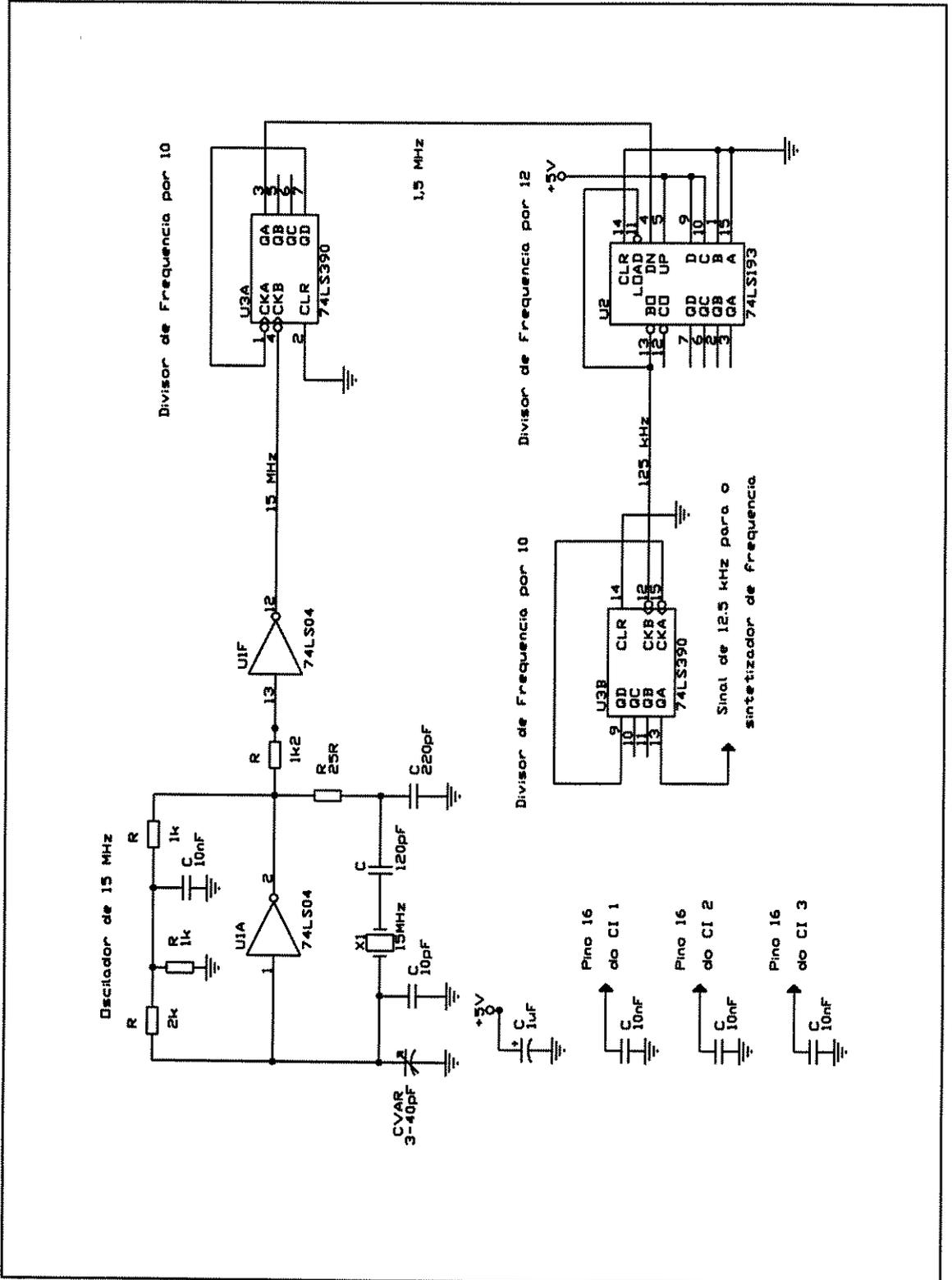
Esquema 8



Esquema 9



Esquema 10



Referências Bibliográficas

- [1] Resolução Número 01/87 do Departamento Nacional de Telecomunicações.
- [2] G. R. Jessop, VHF/UHF Manual, Radio Society of Great Britain, 1983.
- [3] Herbet L. Kraus, Charles W. Bostian, Solid State Radio Engineering, John Wiley & Sons, 1980.
- [4] Jack Smith, Modern Communications Circuits, McGraw-Hill Book Company, 1986.
- [5] Kenneth K. Clarke, Donald T. Hess, Communication Circuits: Analysis and Design, Addison-Wesley Publishing Company, 1971.
- [6] Chris Bowick, RF Circuit design, Howard W. Sams & Company, 1982.
- [7] Marvin E. Frerking, Crystal Oscillator Design and Temperature Compesation, Van Nostrand Reinhold Company, 1978.
- [8] Robert Boylestad, Louis Nashelsky, Dispositivos Eletrônicos e Teoria de Circuitos, Editora Prentice-Hall do Brasil LTDA, 1994.
- [9] Robert J. Matthys, Crystal Oscillator Circuits, John Wiley & Sons, 1983.
- [10] White Electromagnetics, IN. A Handboock on Electrical Filters, 1963.
- [11] Arthur P. Stern, “Stability and Power Gain of Tuned Transistor Amplifiers”, Proceedings of the IRE, vol 45, pp. 335-343; Março de 1957.
- [12] J.M. Rollett, “Stability and Power-Gain Invariants of Linear Twoports”, IRE Transactions on Circuit Theory, pp.335-343; Março de 1962.

- [13] Alain Blanchard, Phase-Locked Loops, John Wiley & Sons, 1976.
- [14] Floyd M. Gardner. Phaselock Techiques, John Wiley & Sons,1979.
- [15] Ulrich L. Rohde, Digital PLL Frequency Synthesizers, Prentice-Hall, 1983.
- [16] D. K. Morgan e G. Steudel, The RCA COS/CMOS Phase-Locked-Loop, Application Note ICAN-6101, RCA,1972.
- [17] Garth Nash, Phase-Locked Loop Design Fundamentals.Application Note AN-535, Motorola,1970.
- [18] Muhammad H. Rashid, SPICE For circuits and Electronics Using PSpice, Prentice Hall, 1990