

UNIVERSIDADE ESTADUAL DE CAMPINAS

FACULDADE DE ENGENHARIA ELÉTRICA

DEPARTAMENTO DE SEMICONDUTORES, INSTRUMENTOS E FOTÔNICA

Este exemplar corresponde
à redação final da tese defen-
dida por Eliane Franca e
aprovada p/ C.J. em Agosto de 1989



PROJETO DE UM CIRCUITO INTEGRADO PARA GERAÇÃO
DE SINAIS ANALÓGICOS

ENG^a ELIANE FRANCA ^{aut.}

ORIENTADOR: PROF. DR. FURIO DAMIANI ^{aut.}

Tese apresentada à Faculdade de
Engenharia Elétrica, da Universi-
dade Estadual de Campinas -
UNICAMP- como parte dos
requisitos exigidos para a
obtenção do título de MESTRE EM
ENGENHARIA ELÉTRICA.

AGOSTO 1989

Pensamento

*Para não arrefecerdes imaginai que
podeis vir a saber tudo; para não
presumirdes, refleti que, por muito que
souberdes, mui pouco tereis chegado a
saber.*

Rui Barbosa

*A minha família
meus pais e minha irmã
pela constante colaboração*

AGRADECIMENTOS

Ao meu orientador Furio Damiani, pelo incentivo e apoio técnico.

Aos meus colegas de Departamento que muito colaboraram cedendo o micro quando dele eu precisava.

Aos meus amigos e amigas da Pós-Graduação pela amizade que nos une.

Aos funcionários do DSIF e dos laboratórios da FEE pelo pronto atendimento às nossas solicitações.

Ao prof. Dr. José Geraldo Chiquito por muitas sugestões que facilitaram o desenvolvimento do trabalho.

Ao prof. Dr. Alberto Martins Jorge, que colaborou no início do desenvolvimento deste trabalho.

À CPG, sua coordenadoria e pessoal, que sempre estiveram atentos na manutenção dos recursos burocráticos.

Aos engenheiros e funcionários do setor de Microeletrônica do CTI, principalmente aos engenheiros Mirian e Pedro pela atenção e colaboração nos períodos em que utilizamos os recursos daquela Unidade.

Aos patrocinadores e coordenadores do II PMU (Projeto Multi-Usuário), o que possibilitou intenso aprendizado na implementação do projeto em circuito integrado.

À irmã Dora, pela lição de vida e amor que sempre me transmitiu.

ÍNDICE

APRESENTAÇÃO

CAPÍTULO I

I.1	- Introdução	1.1
I.2	- Circuito Oscilador	1.2
I.2.1	- Circuitos Sintonizados	1.2
I.2.2	- Multivibradores	1.3
I.2.2.1	- Geradores de Rampa Exponencial	1.4
I.2.2.1.a	- "Single Comparator Schmitt Trigger"	1.4
I.2.2.1.b	- "Dual Comparator Schmitt Trigger"	1.8
I.2.2.2	- Rampa Linear e Onda Quadrada	1.11
I.2.2.2.a	- Multivibrador a Emissor Acoplado	1.11
I.2.2.2.b	- Oscilador a Capacitor Aterrado	1.20
I.3	- O Princípio Translinear	1.26
I.4	- Célula de Ganho	1.31
I.5	- Técnicas para a Construção de Conformadores Senoidais	1.32
I.5.1	- Síntese utilizando um Par Diferencial Bipolar	1.34
I.5.2	- Geração Senoidal por Múltiplos Pares Diferenciais	1.38
I.6	- Análise Teórica da Versão Otimizada	1.42

CAPÍTULO II

II.1	- Introdução	2.1
------	--------------	-----

II.2	- Bloco Oscilador	2.1
II.3	- Conformador Senoidal	2.8
II.3.1	- Circuito com Quatro Transistores	2.8
II.3.2	- Circuito com Seis Transistores	2.13
II.4	- Circuito de Acoplamento	2.14

CAPÍTULO III

III.1	- Introdução	3.1
III.2	- Análise dos Resultados	3.1
III.2.1	- Resultados do Circuito Oscilador	3.1
III.2.2	- Resultados do Gerador Senoidal	3.3
III.2.3	- Acoplamento entre blocos	3.4
III.3	- Conclusão	3.5

APÊNDICE A	A.1
------------	-----

BIBLIOGRAFIA	B.1
--------------	-----

APRESENTAÇÃO

O objetivo deste trabalho é o desenvolvimento de um gerador de funções integrado analógico, que possa gerar formas de onda triangular, quadrada, senoidal e rampa em frequências de 1 Hz a 1MHz. Várias são as técnicas de projeto de circuito que podemos utilizar para a implementação de tal gerador; estas serão discutidas no capítulo I.

Optou-se por circuitos que trabalham no domínio da corrente. Estes circuitos nos parecem convenientes porque não estão sujeitos aos efeitos das capacitâncias parasitas que degradam a resposta em frequência dos circuitos que operam sob sinais de tensão.

No capítulo II, nos deteremos na apresentação dos circuitos escolhidos para o desenvolvimento do projeto e por último, no capítulo III, os resultados serão apresentados e discutidos.

CAPÍTULO I

I.1 - INTRODUÇÃO

Vamos neste capítulo elaborar uma análise de várias técnicas de desenvolvimento de circuito utilizadas na geração de sinais analógicos.

Serão apresentados aspectos gerais das técnicas existentes, assim como uma análise mais elaborada de circuitos que operam sob o domínio da corrente.

Estas noções gerais são importantes para o entendimento do circuito que será proposto. Poderemos assim estabelecer padrões de comparação entre os circuitos analisados e o que será aqui apresentado.

Um gerador de sinais deve usualmente fornecer as seguintes formas de onda: quadrada, pulso, triangular, rampa e senoidal.

Um gerador de sinais é constituído por:

- um "buffer" de entrada
- um circuito oscilador
- um conformador senoidal
- um "buffer" de saída.

Como ilustra a figura 1.1:

O circuito oscilador e o conformador senoidal apresentam configurações esquemáticas bem particulares. Procederemos à análise

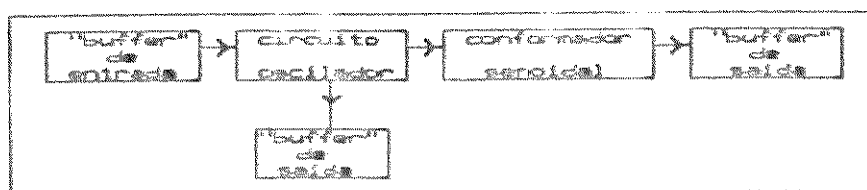


Fig.1.1 - Diagrama esquemático de um gerador de sinais

destes blocos em separado, analisando alguns projetos comercialmente implementados.

I.2 - CIRCUITO OSCILADOR

Este é o estágio que origina as formas de ondas triangular e quadrada. Tanto em sistemas discretos como em integrados é utilizado para obtenção de sinais periódicos na geração de bases de tempo em circuitos sequenciais, geração de varreduras na simulação de condições para testes, conversão de tensão ou corrente em frequência, processamento de sinais, conversores A/D, etc.

Estes circuitos podem estar compreendidos em duas categorias: circuitos sintonizados e multivibradores.

I.2.1 - Circuitos Sintonizados

São amplamente utilizados em circuitos discretos onde associações de indutores e capacitores formam os conhecidos circuitos *tanque*, que produzem sinais cuja frequência de ressonância é definida

por estes componentes. São exemplos deste tipo de circuito os osciladores Hartley, Colpitts e as pontes de Wien [1].

Ainda nesta categoria podemos citar os osciladores a cristal, onde a frequência de oscilação é ditada pela utilização deste dispositivo de propriedades piezoelétricas. Estes não são adequados para implementações em Circuitos Integrados (CI), uma vez que cristais piezoelétricos integrados não são facilmente obtidos.

1.2.2 - Multivibradores

Os multivibradores ou osciladores de relaxação ou ainda osciladores chaveados, consistem de circuitos positivamente realimentados que operam como osciladores auto-acionados. Estes tipos, são adequados para serem construídos com técnicas de implementações de circuitos integrados.

Estes circuitos são chamados genericamente de VCO ("Voltage Controlled Oscillator") ou osciladores controlados a tensão. Neles há um componente armazenador de energia, mais especificamente, um capacitor. Estes circuitos são adequados à forma monolítica.

Em um projeto de VCO as seguintes características são desejáveis:

1. Relação linear entre frequência e tensão
2. Estabilidade térmica e no tempo da frequência de oscilação
3. Capacidade para operar em altas frequências
4. Frequência de operação definida pelo menor número de componentes possível

Pode-se obter, com estes circuitos, três classes de formas de

onda:

- rampa exponencial
- rampa linear
- onda quadrada ou pulso

1.2.2.1 - Geradores de Rampa Exponencial

Embora não conformem ondas triangulares merecem uma análise, dada a sua importância comercial.

Temporizadores ou "timers" podem ser assim implementados.

Consistem de osciladores de relaxação RC, onde carga e descarga de capacitores ocorrem por caminhos onde resistores são envolvidos, produzindo assim, constantes de tempo RC que definem a periodicidade do sinal.

Duas versões são trivialmente usadas:

a) "Single Comparator Schmitt Trigger"

Esta configuração pode ser esquematizada segundo o diagrama da fig. 1.2.

Como o nome evidencia, este circuito consiste de um comparador acoplado a uma rede de resistores, que define os níveis de chaveamento do bi-estável.

Na figura 1.2 podemos observar que as chaves analógicas S_1 e S_2 estão inicialmente abertas, o capacitor se carrega através de R_1 .

Na rede de resistores R_a , R_b e R_c há o estabelecimento de uma

tensão de chaveamento do comparador. Quando a carga no capacitor C_1 atinge o nível V_a , o comparador muda de estado e provoca fechamento das chaves S_1 e S_2 , gerando então o processo de descarga do capacitor e estabelecendo outro nível de comparação, através da "retirada" de R_c da rede de resistores. Esta tensão estabelecerá um outro ponto de comparação, que definirá a próxima mudança no estado do bi-estável.

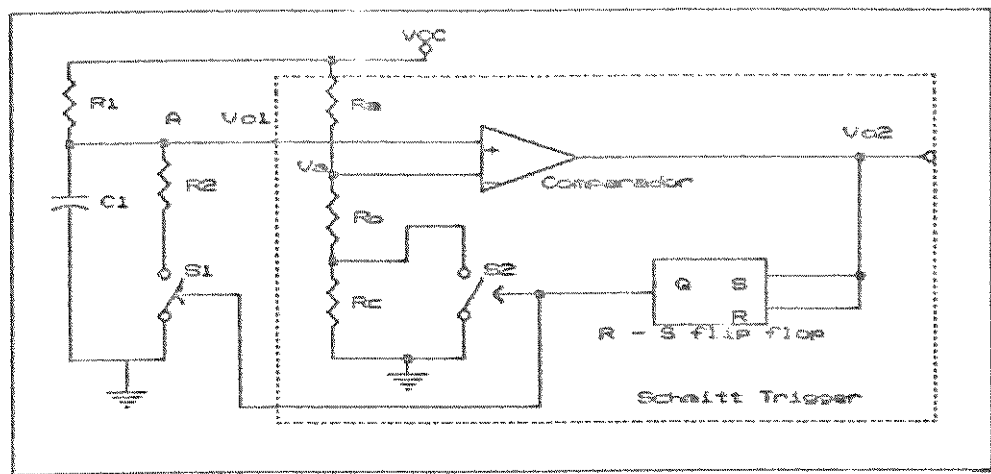


Fig.1.2 - Diagrama do oscilador usando um comparador

As tensões de chaveamento são definidas pela rede de resistores e apresentam as seguintes expressões:

Para a situação na qual as chaves estão abertas :

$$V_a = V_{cc} \cdot \frac{R_c + R_b}{R_a + R_b + R_c} \quad , \text{ que é a expressão do divisor resistivo}$$

Na condição de chaves fechadas, o ponto de comparação passa a

ser :

$$V_F = V_{CC} \cdot \frac{R_b}{R_a + R_b}$$

As constantes de tempo são:

$\tau_1 = R_1 \cdot C$, para o intervalo de carga do capacitor

$\tau_2 = (R_1 \parallel R_2) \cdot C$, para o intervalo de descarga

Estas constantes é que definem o período de oscilação, representados no diagrama da fig. 1.3.

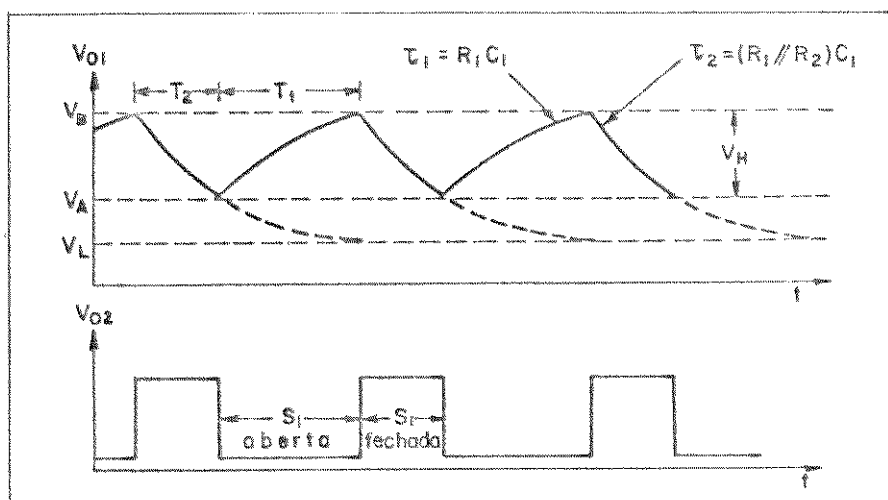


Fig.1.3 - Diagrama temporal do oscilador RC.

Partindo-se da expressão que rege as equações de carga de um capacitor, temos que a tensão sobre o capacitor é dada por:

$$V_O = K_1 + K_2 \exp(-t/\tau_1) \quad (1.1)$$

onde K_1 e K_2 são constantes a serem determinadas.

Considerando $t=0$ o início da carga do capacitor, temos:

$$V_O = K_1 + K_2 \quad (1.2)$$

nesta situação V_O é igual a V_A

para o instante $t = \infty$, $V_O = K_1$, que neste caso assume o valor V_{CC}
 portanto, $K_1 = V_{CC}$. (1.3)

De (1.2) e (1.3), resulta: $V_A = V_{CC} + K_2$

$$K_2 = V_A - V_{CC}$$

Da expressão geral (1.1), temos:

$$V_B = V_{CC} + (V_A - V_{CC}) \cdot \exp(-t_1/\tau_1)$$

$$(V_B - V_{CC}) = (V_A - V_{CC}) \cdot \exp(-t_1/\tau_1)$$

$$\text{ou, } \exp(t_1/\tau_1) = \frac{V_{CC} - V_A}{V_{CC} - V_B}$$

resultando: para o ciclo de carga, $t_1 = T_1$

$$T_1 = \tau_1 \cdot \ln \frac{V_{CC} - V_A}{V_{CC} - V_B}$$

Para o ciclo de descarga:

$$V_2 = K_3 + K_4 \cdot \exp(-t_2/\tau_2)$$

para $t=0$ (na descarga)

$$V_2 = K_3 + K_4 = V_B$$

para $t = \infty$

$$V_2 = V_L = K_3 \quad (1.4)$$

$$K_4 = V_B - V_L$$

$$\text{para } t = T_2, \quad V_2 = V_A \quad (1.5)$$

De (1.4) e (1.5)

$$V_A = V_L + (V_B - V_L) \cdot \exp(-T_2/\tau_2)$$

$$V_A - V_L = (V_B - V_L) \cdot \exp(-T_2/\tau_2)$$

$$\exp(T_2/\tau_2) = \frac{V_B - V_L}{V_A - V_L}$$

$$T_2 = \tau_2 \ln \frac{V_B - V_L}{V_A - V_L}$$

A frequência de oscilação neste tipo de configuração é facilmente obtida:

$$f = \frac{1}{T} = \frac{1}{T_1 + T_2}$$

$$\text{ou, } f = \frac{1}{R_1 C_1} \left[\ln \frac{(V_{CC} - V_A)}{(V_{CC} - V_B)} + \frac{R_2}{R_1 + R_2} \cdot \ln \frac{(V_B - V_L)}{(V_A - V_L)} \right]^{-1}$$

Uma forte desvantagem neste tipo de configuração é quanto às tensões onde ocorrem os chaveamentos, uma vez que estes níveis são definidos por resistores difundidos que apresentam, devido a própria construção, capacitâncias parasitas associadas, reduzindo a capacidade de chaveamento, produzindo erros na frequência obtida. Este efeito é mais acentuado em frequências acima de 100 KHz.

b) "Dual Comparator Schmitt Trigger"

Consiste de uma estrutura formada da associação de dois comparadores (fig. 1.4), onde não mais se "retira" um dos resistores da rede, como no caso anterior, mas usa-se o potencial antes associado à chave S_1 para o acionamento de um segundo comparador.

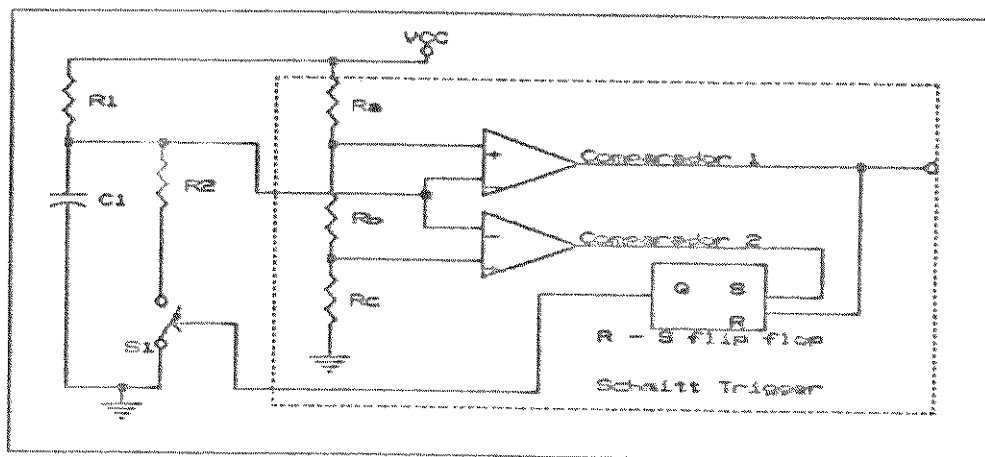


Fig.1.4 - Diagrama do oscilador com dois comparadores

Estes dois comparadores operam em situações alternadas produzindo mudanças no estado de saída do bi-estável.

Este tipo de circuito sana os problemas de atraso de chaveamento existentes na versão com um só comparador.

Um exemplo clássico deste tipo de configuração é o circuito do temporizador comercial 555. Este CI é amplamente utilizado em circuitos de disparo, na geração de bases temporais, mas apresenta limitações devido à sua linearidade v-f e imprecisão de pulsos periódicos. Sua aplicação é restrita a frequências máximas da ordem de uma centena de kHz. Apresenta uma precisão de 1% e uma deriva térmica, na temporização, da ordem de 50 ppm/°C [2].

Seu esquema elétrico é apresentado na fig. 1.5. Comparando-se este esquema com o diagrama da fig. 1.4, podemos identificar os estágios aqui utilizados:

-Dois comparadores, o de "trigger" responsável pelo disparo do temporizador e o comparador de "threshold" (limiar), que detecta o nível para a mudança de estado do bi-estável.

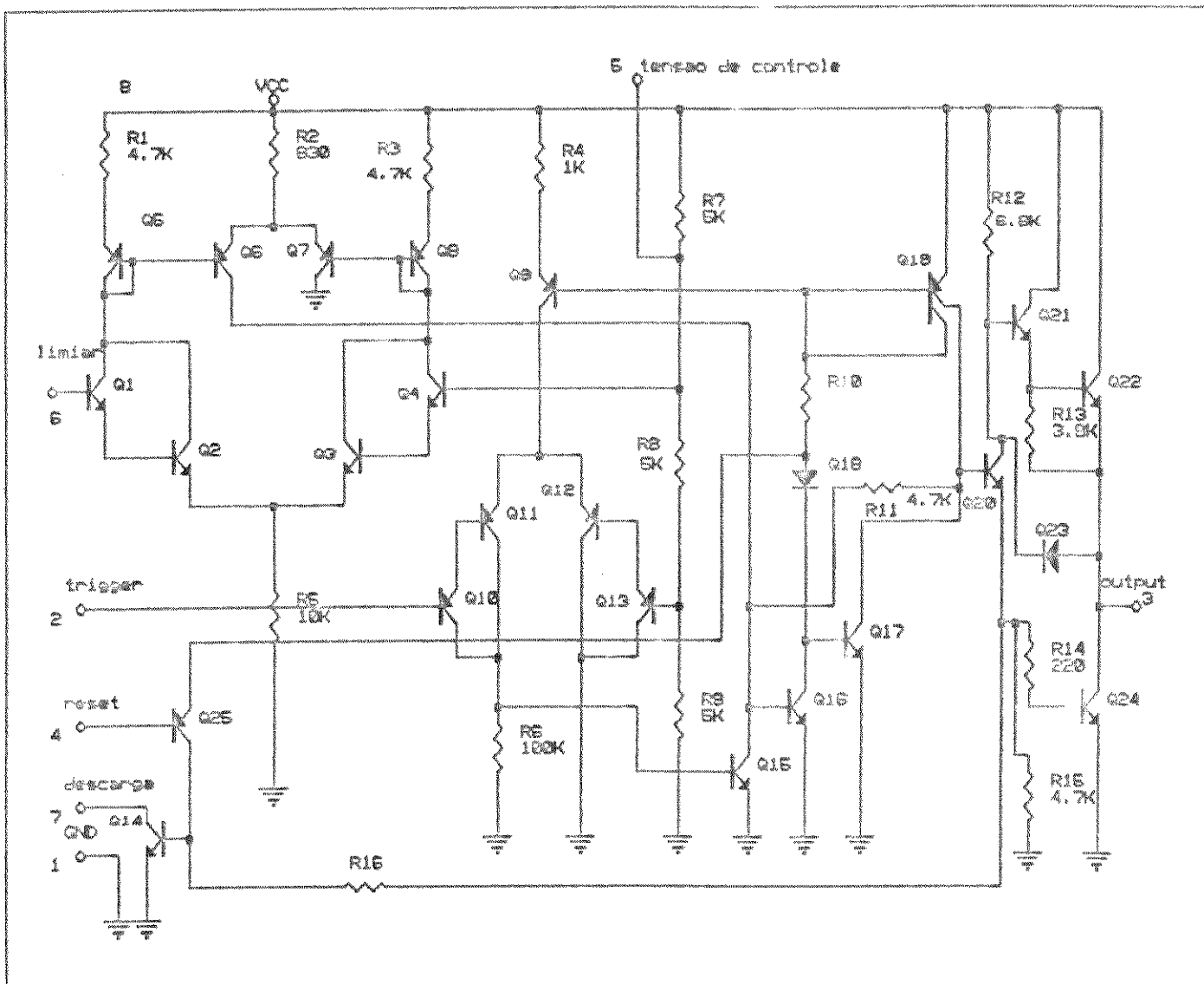


Fig.1.5 - Esquema elétrico do temporizador 555

-Uma rede de resistores que define os pontos de acionamento dos comparadores.

-O bi-estável, que regula o processo de carga e descarga do capacitor temporizador.

-Um controle para "reset", externo ao sistema.

Pode-se operar este tipo de circuito de três modos:

- Monoestável, comandado por um pulso externo no pino de "trigger".

- Astável ou oscilador auto acionado

- Monoestável com tempo de atraso - um caso particular do monoestável onde se impõe que a mudança de estado do bi-estável ocorra fora do instante definido pelo "trigger" externo

1.2.2.2 - Rampa Linear e Onda Quadrada

Para a obtenção destes tipos de formas de onda, classicamente são utilizados osciladores associados a fontes de corrente. Podemos definir dois tipos principais de circuito:

a) Multivibrador a Emissor Acoplado

b) Oscilador a Capacitor Aterrado

1.2.2.2.a - Multivibrador a Emissor Acoplado

A versão mais simples deste circuito é mostrada na fig. 1.6.

Consiste de um estágio de ganho com realimentação positiva onde Q_1, D_1 e Q_2, D_2 conduzem alternadamente carregando ou descarregando o capacitor através das fontes de corrente controladas I_1 e I_2 .

Uma alteração na configuração da figura 1.6, pode ser vista na figura 1.7. Nela os transistores adicionados Q_3 e Q_4 , impedem a saturação de Q_1 e Q_2 .

O acoplamento cruzado entre Q_1 e Q_2 assegura que ou Q_1 ou Q_2 está em condução por um certo intervalo de tempo. O capacitor C_0 é carregado alternadamente por correntes de direções contrárias.

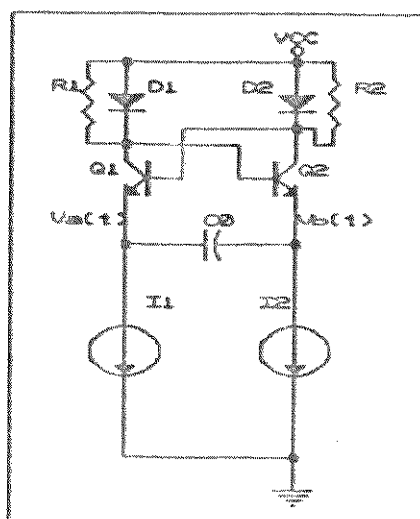


Fig.1.6 - Configuração simplificada de um oscilador a emissor acoplado

O funcionamento do circuito pode ser analisado como segue:

Suponhamos inicialmente Q_1 ligado e Q_2 desligado. Neste estado o potencial de emissor de Q_2 excursionsa na direção negativa, até que

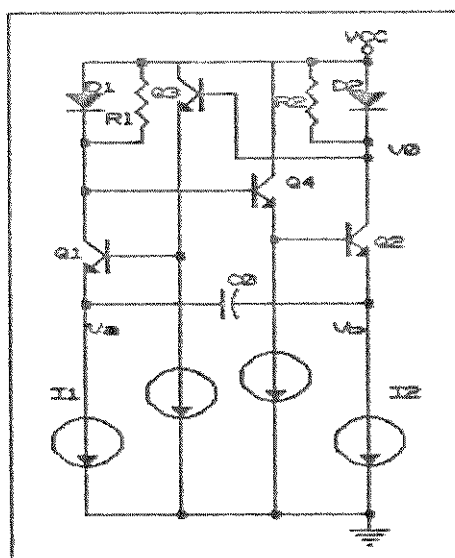


Fig.1.7 - Multivibrador a emissor acoplado

comece a conduzir. Como Q_2 liga, a queda de tensão em R_2 retira o

sinal de Q_1 desligando-o.

Como Q_1 desliga, a sua tensão de coletor rapidamente sobe de um V_{BE} . Este degrau com V_{BE} de amplitude aparece no emissor de Q_2 e é transmitido para o emissor de Q_1 através do capacitor.

O emissor de Q_1 está agora um V_{BE} acima de sua base e excursionsa de dois V_{BE} antes que o oscilador mude de estado novamente.

Estas situações são esboçadas nas formas de onda da fig. 1.8.

A tensão em C_O tem forma triangular de amplitude $2V_{BE}$. Cada período T corresponde a uma variação de tensão de $4V_{BE}$ pelo capacitor.

Como a excursão é produzida por I_1 , a expressão para o período de oscilação é obtida por:

$$V_C = 1/C \int_0^{T/2} i_1 dt \quad (1.6)$$

$$2V_{BE} = 1/C_O \cdot I_1 \cdot T/2$$

$$\text{portanto, } T = (4 \cdot V_{BE} \cdot C_O) / I_1 \quad (1.7)$$

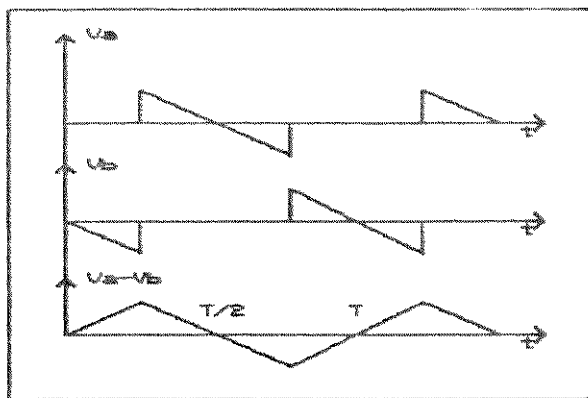


Fig.1.8 - Formas de onda típicas do circuito da fig. 1.7.

Uma desvantagem deste tipo de configuração é com relação à

dependência proporcional da frequência com a temperatura (tensão V_{BE} de transistores).

Como V_{BE} varia a uma taxa de $\cong -2\text{mV}/^{\circ}\text{C}$ (para o Silício) isto resulta em um grande coeficiente positivo de variação da frequência com a temperatura.

Com o aumento da frequência de oscilação os efeitos das capacitâncias parasitas dos emissores de Q_1 e Q_2 se tornam significativos, limitando o chaveamento.

Algumas técnicas [3][4], para melhorar o comportamento térmico deste tipo de circuito, são:

- Fazer I_1 proporcional a V_{BE} tal que I_1/V_{BE} seja independente da temperatura.

- Modificar a configuração básica, eliminando a dependência a V_{BE} da equação (1.6), a custo de desempenho para altas frequências.

A primeira técnica é utilizada no circuito proposto por Cordell & Garrett [3].

O circuito é mostrado na fig. 1.9 ,onde os resistores R_1 e R_2 da configuração anterior foram aqui substituídos pelas cargas ativas (Q_3 e Q_4) e diodos em acoplamento cruzado (D_4 e D_5).

As cargas ativas são mantidas fora da saturação, grampeando-se as tensões de coletores de Q_3 e Q_4 em V_{BE} .

O comportamento das correntes é assim bem definido e independente da temperatura no instante de chaveamento.

O oscilador muda de estado na situação de ganho unitário para malha fechada, a tensão pelo capacitor temporizador C_0 , no momento de chaveamento pode ser obtida nesta condição.

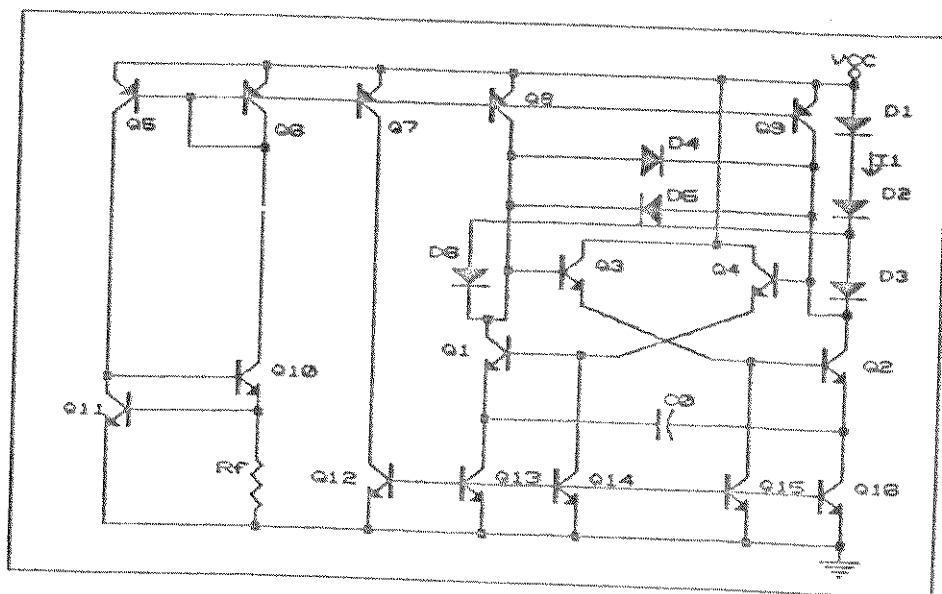


Fig.1.9 - Circuito do VCO modificado proposto por Cordell e Garrett [3].

Vejamos as equações que resultam na expressão de compensação da frequência com a temperatura.

O ganho de malha fechada (B) é dado pela impedância de D_5 dividida pela soma das impedâncias de emissor de Q_1 e Q_2 .

$$B = r_{D5} / (r_{E1} + r_{E2}) = 1, \text{ no ponto de chaveamento}$$

Como $r_E \cong 0.026/I_C$ ou seja, V_T/I_C , resulta a seguinte igualdade:

$$1/I_{D5} = 1/I_{Q1} + 1/I_{Q2}, \text{ que pode de maneira análoga ser expressa por:}$$

$$I_{D5} (I_{Q1} + I_{Q2}) = I_{Q1} \cdot I_{Q2} \quad (1.8)$$

Por análise nodal nos coletores do multivibrador, temos:

$$I_{D5} = I_1/2 - I_{Q2} \quad \text{e} \quad (1.9)$$

$$I_{Q1} = 2 \cdot I_1 - I_{Q2} \quad (1.10)$$

Substituindo (1.9) e (1.10) em (1.8), obtem-se:

$$I_{Q2}^2 - 4I_1 \cdot I_{Q2} + I_1^2 = 0$$

A solução desta equação é facilmente obtida e resulta em duas raízes, onde somente a menor raiz é válida, devido as restrições do circuito ($I_{Q1} > I_{Q2}$).

$$I_{Q2} = 0,27 \cdot I_1$$

Consequentemente I_{D5} e I_{Q1} podem ser obtidas resultando em $0,23 \cdot I_1$ e $1,73 \cdot I_1$, respectivamente.

A tensão no capacitor pode ser expressa a partir da equação da malha, composta pelos transistores Q_1, Q_2, Q_3, Q_4 e D_5 .

$$V_C = V_{BE1} + (V_{BE4} - V_{BE3}) - V_{D5} - V_{BE2}$$

Supõe-se que as tensões V_{BE} dos transistores Q_3 e Q_4 são iguais, uma vez que as correntes de emissor nestes dois transistores são idênticas.

A expressão genérica da tensão base-emissor é dada por:

$V_{BE} \cong kT/q \ln(I/I_0)$, onde I_0 é a corrente de saturação e I a corrente de coletor no transistor.

Analisando a expressão de tensão no capacitor:

$$V_C = kT/q \ln[(I_{D5} \cdot I_{Q2}) / (I_{Q1} \cdot I_0)] , \text{ ou ainda,}$$

$$V_C = kT/q \ln(0,036 \cdot I_1 / I_0)$$

Concluimos que, a tensão máxima no capacitor C_0 será equivalente a um V_{BE} quando a corrente de coletor do transistor for igual a $0,036 I_1$.

Para se obter uma estabilidade térmica, a corrente de temporização I_1 deve ser gerada impondo-se uma queda de tensão de V_{BE} sobre o resistor do espelho de corrente, que polariza o circuito de carga do capacitor.

Vejamos agora a segunda alternativa de compensação da dependência

térmica da expressão (1.7).

A fig. 1.10, a seguir, apresenta a configuração, projetada por Gilbert [4], que tem como objetivo a obtenção de uma expressão de frequência independente da tensão V_{BE} .

Trata-se de uma estrutura perfeitamente simétrica, onde o capacitor é alternadamente carregado por Q_1 e Q_2 .

A rede de transistores de Q_{15} a Q_{20} constituem um estágio de ganho com balanceamento de correntes. As cargas ativas Q_{17} e Q_{18} polarizam estes estágios. Os diodos D_1 e D_2 são utilizados para manter Q_{15} e Q_{16} fora da saturação, em condições de excursões de sinais de grandes amplitudes.

A estrutura opera em acoplamento cruzado garantindo que Q_3, Q_5, Q_7, Q_9 e Q_4, Q_6, Q_8, Q_{10} sejam alimentados alternadamente.

Quando Q_1 e Q_4 estão conduzindo Q_2 e Q_3 estão cortados. Nestas condições o capacitor C_0 é carregado com a corrente I_1 .

Q_3, Q_5, Q_7, Q_9 e Q_{11} estão desligados e a menos das corrente de base, $V_B \cong V_{CC}$ e $V_B = V_{CC} - R_3 \cdot I_2$.

Desde que os emissores de Q_4 e Q_6 estão em um potencial de terra virtual, devido ao aterramento do emissor de Q_{10} , as correntes I_1 e I_2 são obtidas simplesmente pela tensão nos resistores R_1 e R_2 , dadas por:

$$I_1 = V_{EE} / R_1 \quad \text{e} \quad I_2 = V_{EE} / R_2$$

Durante um primeiro ciclo de oscilação o emissor de Q_1 está a um V_{BE} abaixo de V_{CC} e a tensão de coletor de Q_4 excursiona no sentido descendente, com uma declividade de I_1 / C_0 . Este estado continua até que a tensão V_A atinja um V_{BE} abaixo de V_B . Neste ponto Q_2 é levado a

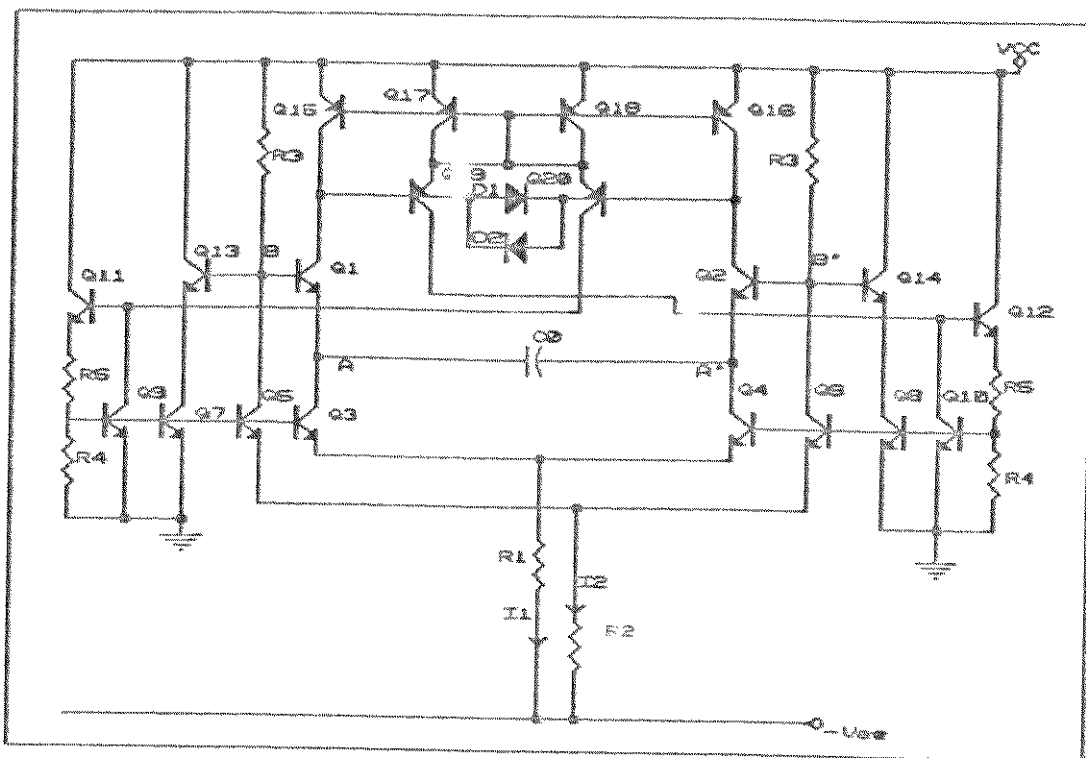


Fig.1.10- Oscilador a emissor acoplado proposto por Gilbert

conduzir, o circuito muda de estado, acionando todo o conjunto complementar, desligando o inicialmente ativado. Neste estado a corrente por C_0 é revertida, V_A decresce com declividade de I_1/C_0 até que Q_1 volte a conduzir, completando o ciclo.

As formas de onda nas extremidades do capacitor são meias rampas com amplitudes de pico a pico dadas por:

$$\Delta V = 2 \cdot I_2 \cdot R_3 \quad (1.11)$$

Da mesma forma as tensões nos pontos B e B' são pulsos quadrados fora de fase com amplitude de $I_2 \cdot R_3$. Estas formas aparecem também na saída de baixa impedância dos seguidores de emissor Q_{11} e Q_{12} .

O período de oscilação (Δt) desta estrutura pode ser obtido a partir da razão entre a excursão de tensão (ΔV) e a declividade da rampa.

Da equação (1.11) acima e da expressão da declividade da rampa I_1/C_O , temos:

$$\Delta t = (2 \cdot I_2 \cdot R_2 \cdot C_O) / I_1 \quad (1.12)$$

onde $I_1 = V_{EE} / R_1$

sendo a frequência de oscilação f_O , dada por $1/2 \cdot \Delta t$, resulta em:

$$f_O = R_2 / 4 \cdot R_3 \cdot R_1 \cdot C_O \quad (1.13),$$

que pode ser reduzida à forma:

$f_O = 1/R_1 \cdot C_O$, adotando-se valores para R_2 e R_3 tais que R_2 seja igual a $4 \cdot R_3$.

Esta configuração embora seja apresentada como de excelente estabilidade térmica, da ordem de ± 20 ppm/ $^{\circ}$ C em um amplo espectro de frequência tem sua resposta em frequência limitada a centenas de kilohertz, devido aos transistores pnp que a constituem [2].

Este bloco é parte integrante de vários circuitos comerciais da Exar Integrated Systems, Inc. São eles os geradores de funções XR 2206, XR 2207 e os PLL (Phase Locked Loop [2]) XR 2211 e XR 2212.

A estabilidade térmica de muitos VCOs integrados é degradada para altas frequências. A principal razão atribuída a este comportamento é a presença de capacitâncias distribuídas na junção.

Capacitâncias parasitas presentes nas extremidades do capacitor em multivibradores a emissor acoplado tanto podem ser devido as junções internas como devido ao acoplamento externo. Aparecem em paralelo com C_O e provocam um acentuado erro na temporização em altas frequências, devido ao pequeno valor deste capacitor. Estas mesmas capacitâncias parasitas também formam um divisor de tensão c.a. com C_O , reduzindo o ganho do oscilador em altas frequências.

A maior fonte de erro em altas frequências é o tempo total de chaveamento da malha. Durante este tempo, as correntes de carga para C_o são inferiores aos valores normais e apresentam pouca condição de controle.

I.2.2.2.b - Oscilador a Capacitor Aterrado

Os osciladores a capacitor aterrado ou de relaxação podem ser obtidos a partir da substituição dos resistores de carga, na geração de rampas exponenciais, por fontes de corrente que proporcionam a linearização do sinal na saída.

São circuitos positivamente realimentados que operam como bi-estável com auto disparo.

O princípio de funcionamento pode ser visualizado pelo esquema da fig. 1.11. C_o é alternadamente carregado e descarregado por uma tensão que controla uma "bomba" de corrente. Estes osciladores apresentam uma excelente estabilidade térmica em altas frequências.

A bomba de corrente e o capacitor formam um integrador que produz uma onda triangular.

A frequência de oscilação é definida por:

$f_o = 1/(2.C_o.\Delta V)$, onde ΔV é a diferença de tensão entre os pontos de chaveamento.

Kukielka e Meyer [5] propuseram um circuito baseado nesta configuração. O VCO apresenta coeficiente térmico da ordem de ± 60 ppm/ $^{\circ}$ C, para frequências de c.c (zero) a 20 MHz.

Seu diagrama de blocos do circuito é mostrado na fig. 1.12.

Um conversor tensão/corrente é utilizado como circuito de

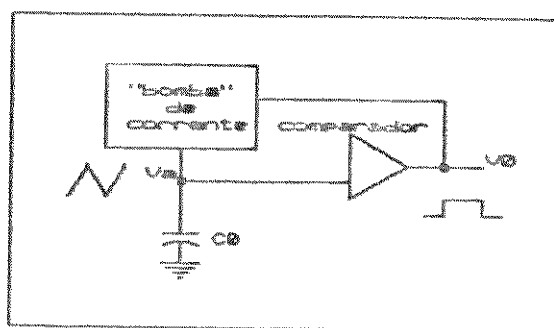


Fig.1.11 - Representação esquemática de um oscilador a capacitor aterrado

entrada do sistema. Um "Schmitt Trigger" (S.T.) rápido detecta a carga do capacitor e opera o chaveamento da corrente. O sinal de tensão, transformado em informação de corrente é ainda multiplicado por uma corrente PTAT (proporcional à temperatura absoluta), que polariza o S.T., oriunda de um gerador de "bandgap". O gerador de

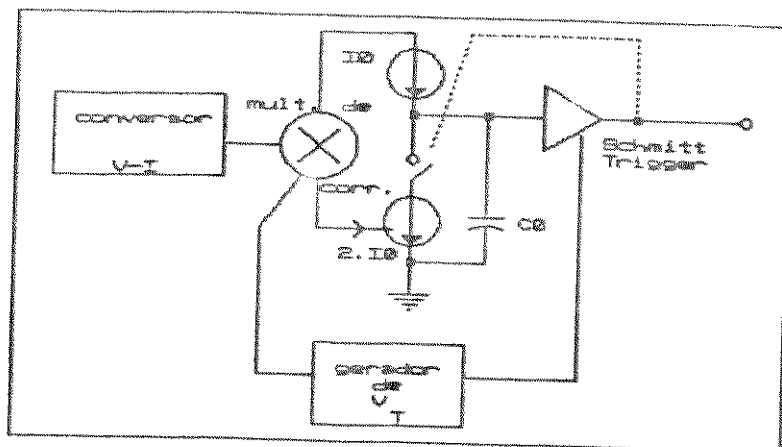


Fig.1.12 - Diagrama de blocos de um oscilador a capacitor aterrado.

bandgap é uma referência de precisão porque estabelece uma corrente que é proporcional a largura da faixa proibida de um semiconductor , ou

seja, uma constante física.

A partir do multiplicador é extraída a corrente de carga do capacitor. O sinal do S.T. opera o chaveamento rápido acionando alternadamente as fontes de corrente de carga ou descarga do capacitor.

Os circuitos de fontes de corrente para carga e descarga do capacitor, para o chaveamento das mesmas e o S.T. podem ser esquematizados como mostra a figura 1.13.

Neste circuito, C_o é carregado por I_o . A malha formada por Q_1, Q_2, Q_3, D_1 , se constitui em um S.T. de ganho unitário de grande simplicidade. Q_4 e Q_5 , ligados a saída do S.T., constituem o circuito de chaveamento.

Quando C_o está se carregando, Q_4 está desligado e Q_5 , ligado. Quando a tensão em C_o atinge o ponto de chaveamento do S.T., Q_1 e Q_2 mudam de estado, gerando uma situação complementar em Q_4, Q_5 sendo C_o descarregado via fonte de corrente $2I_o$. A corrente efetiva de descarga do capacitor é de $2I_o - I_o = I_o$.

Q_6 e Q_7 são deslocadores de nível e D_1, D_2, D_3 são transistores conectados como diodos para impedir a saturação de Q_1 e Q_2 em altas temperaturas.

A frequência de oscilação nesta configuração é dada por:

$$f = I_o / (2 \cdot C_o \cdot \Delta V) \quad (1.14)$$

onde, ΔV é a variação de tensão no capacitor C_o , sendo dada por:

$$\Delta V = I_4 \cdot R_c - 2 \cdot I_c \cdot R_c - 2 \cdot \delta V \quad (1.15)$$

Da tensão total de coletor $I_4 \cdot R_c$ é subtraída a queda de tensão devida ao transistor que está ligando no momento do chaveamento

$(2.I_C.R_C)$, também como a tensão de histerese (δV) nos dois pontos de chaveamento.

Portanto, a expressão de frequência tomará uma forma onde todas estas tensões são consideradas.

Como o S.T. tem ganho de realimentação unitário e positivo, δV é obtido equacionando-se o ganho de malha aberta, A_{MA} , do comparador

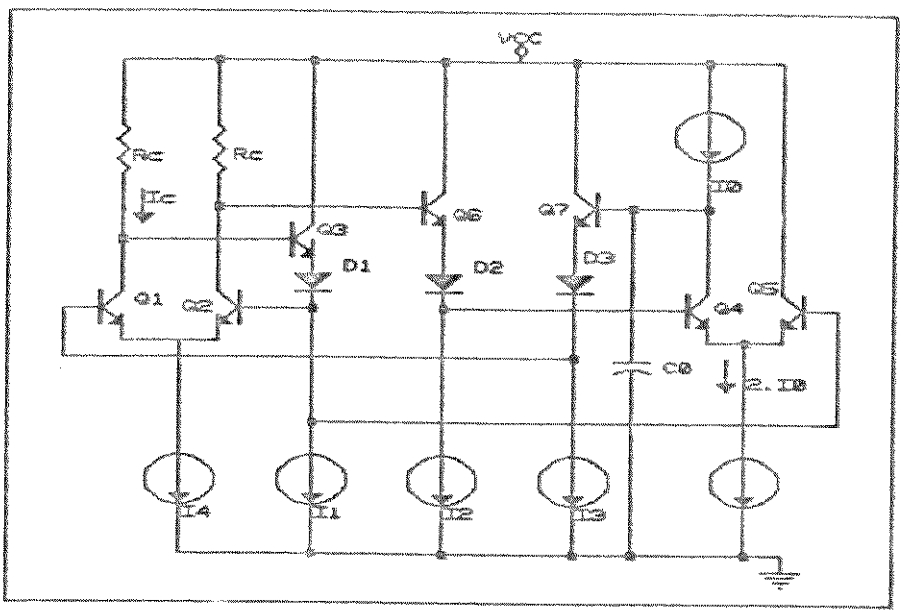


Fig.1.13 - Circuito gerador de sinal triangular e pulsado baseado na configuração de oscilador a capacitor aterrado para ganho igual a 1, resolvido com relação a δV .

A expressão de A_{MA} para o par diferencial é dada por:

$$A_{MA} = g_{m_{TOT}} . R_C \tag{1.16}$$

$$\text{onde, } g_{m_{TOT}} = (1/g_{m_{Q1}} + 1/g_{m_{Q2}})^{-1} = (g_{m_{Q1}} . g_{m_{Q2}}) / (g_{m_{Q1}} + g_{m_{Q2}}) =$$

$$= (I_{C1} . I_{C2}) / (I_{C1} + I_{C2})$$

uma vez que, $g_m = I_c/V_T$, onde, $V_T = kT/q$

Como $I_{C1} + I_{C2} = I_4$ temos que:

$$I_{C1} = I_4/[1 + \exp(-\delta V/V_T)] \quad \text{e} \quad I_{C2} = I_4/[1 + \exp(\delta V/V_T)]$$

portanto,

$$I_{C1}/V_T = I_4/[1 + \exp(-\delta V/V_T)] \cdot V_T$$

$$\text{e} \quad I_{C2}/V_T = I_4/[1 + \exp(\delta V/V_T)] \cdot V_T$$

Substituindo estas expressões na equação (1.16), temos:

$$A_{MA} = I_4 \cdot R_C / ([1 + \exp(\delta V/V_T)] + [1 + \exp(-\delta V/V_T)])$$

$$A_{MA} = I_4 \cdot R_C / V_T (2 + 1/2 \cdot [\exp(\delta V/V_T) + \exp(-\delta V/V_T)] \cdot 2)$$

para $A_{MA} = 1$, temos:

$$A_{MA} = I_4 \cdot R_C / [2 \cdot V_T (1 + \cosh \delta V/V_T)] = 1$$

$$2 \cdot V_T (1 + \cosh \delta V/V_T) = I_4 \cdot R_C, \text{ ou seja,}$$

$$\cosh \delta V/V_T = (I_4 \cdot R_C / 2 \cdot V_T) - 1$$

$$\therefore \delta V/V_T = \text{arc cosh} [(I_4 \cdot R_C / 2 \cdot V_T) - 1]$$

$$\text{mas, } \cosh^{-1} x = \ln (x + \sqrt{x^2 - 1})$$

$$\delta V = V_T \cdot \ln [(I_4 \cdot R_C / 2 \cdot V_T - 1) + \sqrt{(I_4 \cdot R_C / 2 \cdot V_T - 1)^2 - 1}] \quad (1.17)$$

Cálculo da expressão $2 \cdot I_c \cdot R_C$ da equação (1.15):

$$I_c = I_4/[1 + \exp(\delta V/V_T)] \quad (1.18)$$

onde I_c é a corrente que atravessa o resistor R_C . Aplicando

exponencial a ambos os membros da equação 1.17 :

$$\exp(\delta V/V_T) = I_4 \cdot R_C / 2 \cdot V_T - 1 + \sqrt{(I_4 \cdot R_C / 2 \cdot V_T - 1)^2 - 1}$$

$$1 + \exp(\delta V / V_T) = I_4 \cdot R_C / 2 \cdot V_T + \sqrt{(I_4 \cdot R_C / 2 \cdot V_T)^2 - 1}$$

resultando em (1.18)

$$2 \cdot I_C \cdot R_C = 2 \cdot I_4 \cdot R_C / [(I_4 \cdot R_C / 2 \cdot V_T) + \sqrt{(I_4 \cdot R_C / 2 \cdot V_T)^2 - 1}] \quad (1.19)$$

De (1.15), (1.17) em (1.14), temos:

$$f = I_O / 2 \cdot C_O \cdot (I_4 \cdot R_C - ((2 I_4 \cdot R_C) / [(I_4 \cdot R_C / 2 \cdot V_T) + \sqrt{(I_4 \cdot R_C / 2 \cdot V_T)^2 - 1}]) - 2 \cdot V_T \cdot \ln([(I_4 \cdot R_C / 2 \cdot V_T) - 1] + \sqrt{(I_4 \cdot R_C / 2 \cdot V_T)^2 - 1})) \quad (1.20)$$

Por observação da equação (1.20), vemos a forte dependência da frequência com a temperatura através de R_C , V_T , I_O e I_4 .

Kukielka sugere então que por adequadas características de numerador e denominador, resulte em independência, com a temperatura, da expressão final de frequência.

Para isso, usa o seguinte artifício:

$$\text{Impõe: } I_4 \cdot R_C = k_1 \cdot V_T,$$

$$\text{logo, } \delta V = k_2 \cdot V_T$$

além disso, I_O também deve apresentar comportamento PTAT, ou seja, $I_O = k_3 \cdot V_T$, onde k_1 , k_2 e k_3 são constantes numéricas a serem determinadas.

Para a construção de uma estrutura nesta linha de projeto necessita-se portanto, de um gerador de bandgap (V_T) e de um multiplicador de correntes para que a corrente do capacitor (I_O) seja ao mesmo tempo PTAT (gerada no bandgap) e controlada pela entrada de um conversor tensão-corrente.

Sendo assim deve-se acoplar ao oscilador básico da figura 1.15, três outros blocos:

- Conversor Tensão-Corrente
- Gerador de V_T
- Multiplicador de correntes

1.3 - O PRINCÍPIO TRANSLINEAR

Proposto por Barrie Gilbert em 1975 [6], revolucionou o desenvolvimento de projetos de circuitos analógicos, posto que uma nova trajetória de conceitos e fundamentos puderam ser explorados desde então.

O ponto de partida desta elaboração é a observação da característica linear que une a transcondutância (g_m) à corrente de coletor (I_C), de um transistor bipolar.

$$g_m = I_C / V_T$$

Como a própria expressão sugere, a transcondutância é uma grandeza linearizada, daí a denominação dos circuitos translineares. Um circuito translinear é portanto definido como sendo aquele onde entradas e saídas se apresentam na forma de corrente e cuja principal característica reside na exploração da linearidade existente entre a transcondutância e a corrente de coletor em transistores bipolares, resultando em transformações algébricas insensíveis a temperatura.

Um aspecto que caracteriza este tipo de circuito é a presença de malhas fechadas de junções base-emissor, que dispostas em um

sentido são compensadas por um igual número de junções em sentido oposto.

Uma peculiaridade deste tipo de estrutura se refere a simetria, que pode ser explorada por ocasião da elaboração do "lay-out" objetivando insensibilidade térmica.

A operação destes circuitos se dá sob o domínio da corrente, isto é, toda a amplificação de sinais se dá a nível de corrente obtendo-se assim estruturas com maior espectro em frequência, uma vez que as capacitâncias parasitas, que degradam o sinal quando os caminhos de amplificação dos circuitos são fundamentados em tensão, aqui não produzem efeitos.

A figura 1.14, ilustra uma conformação de junções que obedece este fundamento.

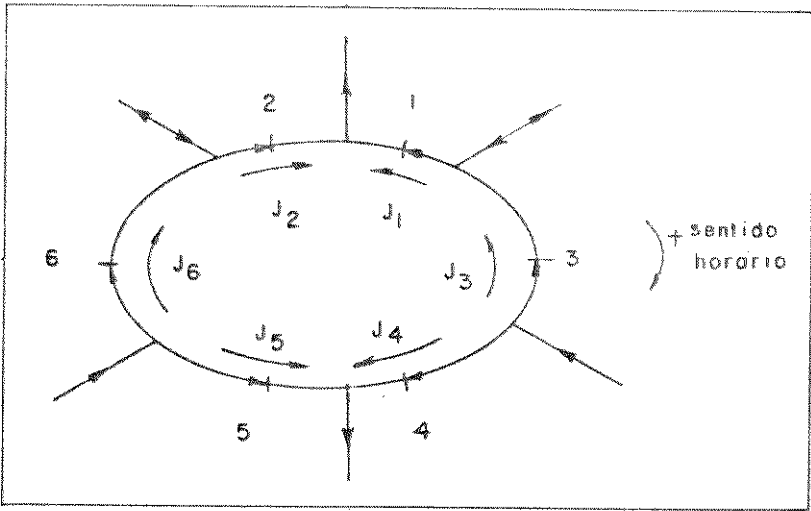


Fig. 1.14 - Representação do princípio translinear

Dentro desta classe de circuitos podemos enumerar um amplo espectro de blocos analógicos que podem ser construídos, tais como:

multiplicadores, conversores A/D, sintetizadores de funções trigonométricas e algébricas, bi-estáveis, etc.

Cinco hipóteses devem ser observadas para caracterizar um circuito translinear [7]. São elas:

1- Os dispositivos empregados como elementos translineares (TL) devem seguir a equação:

$$J = J_s \cdot (\exp V/V_T - 1)$$

para $V \gg V_T$, $\exp V/V_T \cong \exp V/V_T$ (muito maior que 1), resultando,

$$J = J_s \exp V/V_T$$

2- A densidade de corrente (J) é muito maior que a densidade de corrente de saturação (J_s).

3- Cada malha TL contém um número par de elementos com o mesmo número de junções conectadas nos dois sentidos.

4- Os pares de elementos conectados em lados opostos devem ter valores idênticos de corrente de saturação J_s . Um caso especial é onde todos os valores de J_s são iguais.

5- Todos os elementos operam em temperaturas idênticas.

Em 1968 Gilbert propôs um circuito translinear, muito importante cujo princípio básico consiste na associação de um par diferencial a uma fonte de corrente, como mostra a figura 1.15.

Suponhamos inicialmente o par diferencial Q_1, Q_2 , sujeito a uma tensão de entrada V_i .

Temos então:

$$V_i = V_{BE1} - V_{BE2}$$

Sabemos que a densidade de corrente de coletor J está relacionada à tensão base-emissor pela equação:

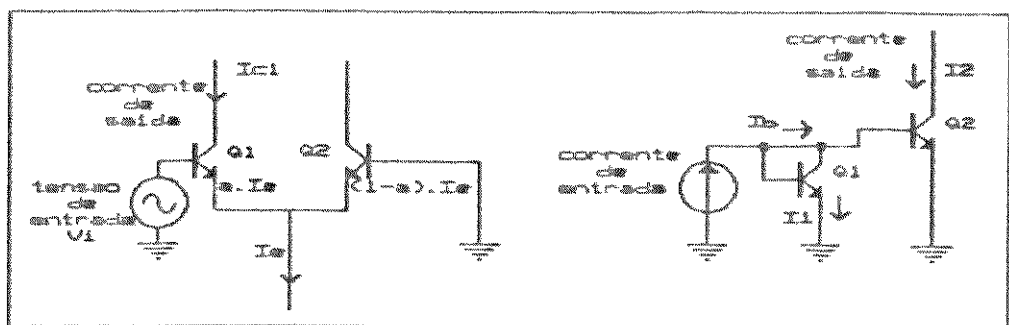


Fig. 1.15 - (a) Par diferencial e (b) fonte de corrente

$$J = J_S \exp(V_{BE} / V_T)$$

onde J_S é a densidade de corrente de saturação.

Expressando a variação de tensão base-emissor em termos dessas correntes, ou seja:

$$J_1 = J_S \exp(V_{BE1} / V_T)$$

$$J_2 = J_S \exp(V_{BE2} / V_T)$$

resulta em :

$$J_1 / J_2 = \exp(V_{BE1} - V_{BE2} / V_T)$$

$$I_1 \cdot A_2 / I_2 \cdot A_1 = \exp(V_{BE1} - V_{BE2} / V_T)$$

$$\text{para } I_1 = I_2$$

$$V_{BE1} - V_{BE2} = V_T \cdot \ln \lambda$$

onde λ é a razão de áreas dos transistores envolvidos.

Para a situação em que as duas correntes I_1 e I_2 são complementares, interligadas por um fator de área a , temos a seguinte expressão:

$$\lambda a \cdot I_e / (1-a) \cdot I_e = \exp(V_i / V_T)$$

resultando:

$$a = \exp(V_i / V_T) / (\lambda + \exp(V_i / V_T))$$

este λ pode ser expresso como uma tensão de "offset" V_o

$V_o = (mkT/q) \cdot \ln \lambda$, onde m é um fator relacionado ao processo

Sendo assim,

$$I_1 = a \cdot I_e = I_e / [1 + \exp(q/mkT) \cdot (V_o - V_{BE})]$$

Podemos então concluir que a corrente em um par diferencial é sensível à temperatura.

Com relação ao espelho de corrente da fig. 1.15(b)

$I_2 = \lambda \cdot I_1$, é uma relação linear insensível à temperatura, dependente somente do descasamento entre áreas.

Para a associação, mostrada na fig.1.16 resultante do acoplamento destas estruturas, temos:

Equacionando a malha fechada formada por estes quatro transistores, obtemos:

$$V_{BE1} - V_{BE2} + V_{BE3} - V_{BE4} = 0$$

$$V_T \cdot \ln x \cdot I_b - \ln a \cdot I_e + \ln(1-a) \cdot I_e - \ln(1-x) \cdot I_b = 0$$

$$V_T \cdot \ln [x \cdot (1-a) / a \cdot (1-x)] = 0$$

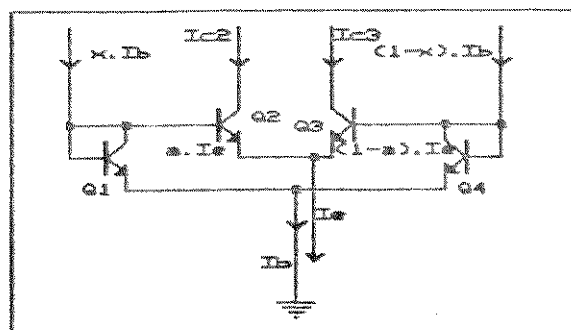


Fig.1.16 - Configuração resultante dos circuitos da fig.1.15.

ou, analogamente,

$$x \cdot (1-a) = (1-x) \cdot a \quad \therefore \quad x = a$$

o ganho de corrente do estágio é portanto,

$$I_{c2}/I_{b1} = a \cdot I_e / x \cdot I_b = I_e / I_b$$

A partir desta configuração translinear pode-se obter a célula de ganho, definida a seguir.

I.4 - CÉLULA DE GANHO

O circuito da célula de ganho está esquematizado na figura 1.17. Analisemos seu comportamento.

Equacionando as tensões da rede de junções representada na figura 1.17, temos:

$$V_{BE1} + V_{BE2} = V_{BE3} + V_{BE4}$$

$$V_T \cdot \ln x \cdot I_b + V_T \cdot \ln a \cdot I_e = V_T \cdot \ln (1-a) \cdot I_e + V_T \cdot \ln (1-x) \cdot I_b$$

resultando, $a = 1-x$

O ganho em corrente é dado então por:

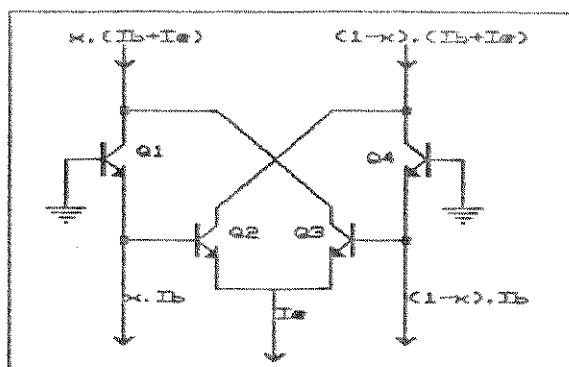


Fig. 1.17 - Célula de Ganho

$$G = [x \cdot I_b + (1-x) \cdot I_e] / x \cdot I_b = (x \cdot I_b + x \cdot I_e) / x \cdot I_b$$

$$\therefore G = 1 + I_e / I_b$$

Nesta versão as correntes dos coletores internos são somadas em fase às externas. Desta maneira há um melhor aproveitamento destas

correntes na obtenção de um ganho total da célula.

Esta relação é linear e independente da temperatura desde que sejam observadas as hipóteses de translinearidade.

A célula de ganho, por operar no domínio da corrente, tem sua banda passante basicamente definida pelo f_T do transistor, o que a torna de grande interesse em circuitos para desempenho em altas frequências.

I.5 - TÉCNICAS PARA A CONSTRUÇÃO DE CONFORMADORES SENOIDAIS

A síntese da função senoidal torna-se viável a partir da filtragem de frequências harmônicas de uma rampa linear ou de uma onda triangular, dado que estas configurações apresentam quantidades de harmônicos controláveis e de fácil previsão.

As técnicas conhecidas de geração senoidal se concentram em três categorias:

- a) aproximação por segmentos de reta;
- b) síntese de funções contínuas usando-se aproximações algébricas;
- c) síntese de funções contínuas baseadas em circuitos formados por pares bipolares;

Em circuitos que se utilizam da técnica de aproximação por segmentos de reta, redes conformadoras constituídas de diodos configuram a forma senoidal de maneira escalonada.

Consiste no arredondamento externo dos picos das triangulares fazendo uso de rede de resistores e diodos, como mostra a figura 1.18.

Esta técnica foi utilizada por Alan Grebene [9] na implementação de seu circuito XR-205, produzido pela Exar. Este tipo de técnica é utilizada também no gerador de sinais de prefixo 8038 (produzido pela Intersil e pela Exar) ,com a rede de diodos substituída por uma rede de transistores.

Estes circuitos apresentam uma forte descontinuidade na conformação senoidal, devido a natureza de sua implementação ser amostrada.

São também inconvenientes para altas frequências porque as junções base-emissor apresentam capacitâncias consideráveis no caminho

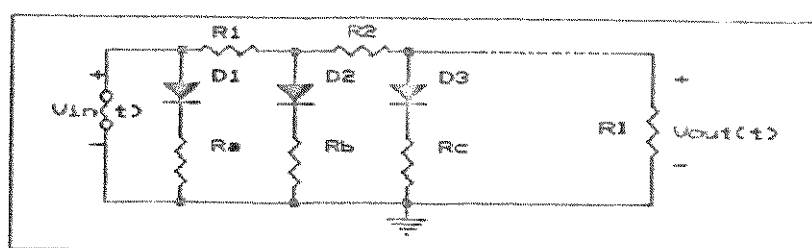


Fig.1.18 - Rede de conformação senoidal

de conformação do sinal.

O nível de distorção harmônica dado pela literatura é de 0.5% para uma rede de oito diodos [9].

Na síntese de funções contínuas utilizando aproximações algébricas circuitos multiplicadores [10], geradores de séries de potência ou mais recentemente circuitos translineares [11] são empregados. Um importante trabalho foi realizado por Seevinck para conhecimento destas estruturas [7].

A técnica conhecida mais recentemente é a que utiliza associações de pares diferenciais bipolares explorando a carac-

rística exponencial das correntes de coletor onde uma soma-
tória de tangentes hiperbólicas conduz a uma conformação senoi-
dal.

Achamos importante um estudo direcionado para esta técnica,
devido ao seu amplo intervalo angular, simplicidade de implementação
monolítica e características ainda pouco exploradas no tocante à
estabilidade térmica e resposta em frequência.

1.5.1 - Síntese Utilizando um Par Diferencial Bipolar

A classe de circuitos que se vale da característica exponencial
do par diferencial para geração senoidal foi primeiramente apresen-
tada por Meyer [12] e propõe a obtenção de senóides a partir de
tangentes hiperbólicas presente na transcondutância de um par diferen-

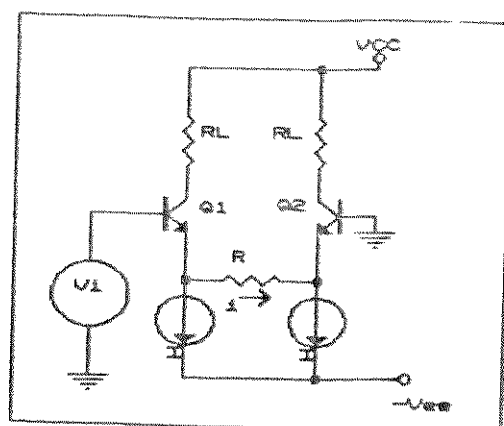


Fig. 1.19 - Conversor triangular-senoidal

cial de transistores bipolares. A configuração da proposta inicial
pode ser visualizada na figura 1.19.

Esta configuração foi a primeira e mais simples configuração a

utilizar pares diferenciais para a filtragem de harmônicos para obtenção de senóides puras.

Consiste de um par diferencial com um valor de R apropriado conectando os emissores. Um sinal triangular é inserido na base de Q₁, gerando uma corrente senoidal no resistor R. A literatura [12] apresenta a curva da figura 1.20 como sendo a função de transferência da configuração acima.

Desenvolvendo o equacionamento para o par diferencial temos:

$$V_i = V_{BE1} + Ri - V_{BE2} \tag{1.21}$$

Sabemos que:

$$V_{BE1} - V_{BE2} = V_T \ln(I_{C1}/I_{C2}) \tag{1.22}$$

Substituindo a equação (1.22) em (1.21) e dado que $I_{C1} = I + i$

$$\text{e } I_{C2} = I - i$$

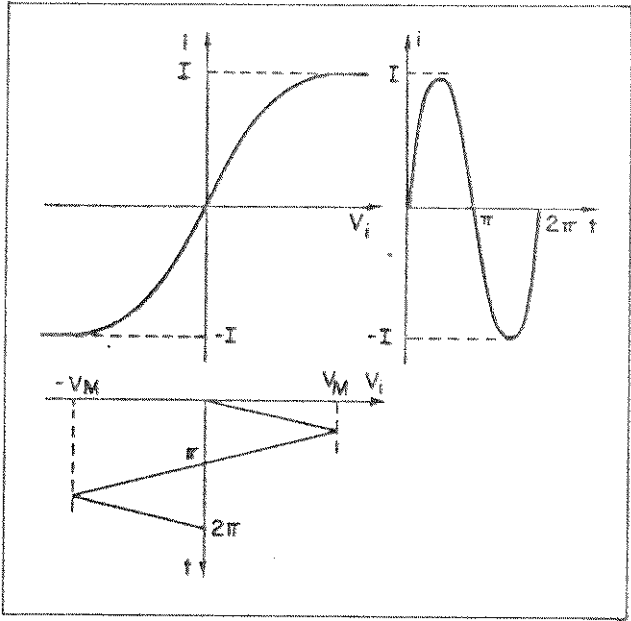


Fig.1.20 - Função de transferência

A expressão da tensão de entrada resulta em:

$$V_i/V_T = (i/I).(RI/V_T) + \ln (1+i/I)/(1-i/I) \tag{1.23}$$

Esta forma de representação é interessante posto que pode ser

desenvolvida em série de potência.

O termo logaritmo pode ser expandido, como a seguir:

$$\ln (1+i/I)/(1-i/I) = 2.i/I + 2/3.(i/I)^2 + 2/5.(i/I)^3 + \dots (1.24)$$

para $(i/I) \ll 1$, ou seja, a corrente que cruza o resistor é menor que a absorvida pela fonte de corrente.

Portanto, substituindo-se a expansão (1.24) na expressão (1.23), resulta a seguinte equação:

$$V_i/V_T = (IR/V_T + 2)(i/I) + 2/3(i/I)^3 + 2/5(i/I)^5 + \dots (1.25)$$

ou ainda,

$$1/[(IR/V_T) + 2] \cdot V_i/V_T = (i/I) + 2/3 (1/[(IR/V_T) + 2] \cdot (i/I)^3 + 2/5 (1/[(IR/V_T) + 2] \cdot (i/I)^5 + \dots$$

Pretende-se encontrar uma expressão que relaciona a saída em corrente do par diferencial com a tensão de entrada V_i do tipo:

$$i = K_1 \cdot \text{sen}(K_2 \cdot V_i)$$

onde K_1 e K_2 são constantes a serem obtidas.

portanto,

$$K_2 \cdot V_i = \text{arc sen} (i/K_1)$$

O desenvolvimento do arc sen, em série é dado por:

$$\begin{aligned} \text{arc sen} (i/K_1) &= i/K_1 + 1/6 \cdot (i/K_1)^3 + 3/40 \cdot (i/K_1)^5 + \dots = \\ &= K_2 \cdot V_i \end{aligned} (1.26)$$

Substituindo-se V_i da equação (1.25) no último termo da equação (1.26), resulta:

$$i/K_1 + 1/6 \cdot (i/K_1)^3 + 3/40 \cdot (i/K_1)^5 + \dots = K_2 \cdot [V_T (IR/V_T + 2)(i/I) + 2/3(i/I)^3 + 2/5(i/I)^5 + \dots]$$

Da igualdade concluímos que:

K_1 é o valor de pico da corrente de saída, como demonstra a

expressão:

$i = K_1 \cdot \sin(K_2 \cdot V_1)$, deve ser igual ao valor da fonte de corrente I (primeira condição de contorno).

$$K_2 \cdot (IR/V_T + 2) \cdot V_T = 1 \quad \therefore \quad K_2 = [1/(IR/V_T + 2)] \cdot 1/V_T$$

Se a triangular de entrada tem o valor de pico V_M então:

$$K_2 \cdot V_M = \pi/2 \quad (\text{outra condição de contorno})$$

portanto,

$$[1/(IR/V_T + 2)] \cdot V_M/V_T = \pi/2$$

$$V_M/V_T = \pi/2 \cdot (IR/V_T + 2)$$

$$V_M/V_T = \pi/2 \cdot (IR/V_T) + \pi \quad \therefore \quad V_M/V_T = 1,57 \cdot (IR/V_T) + 3,14 \quad (1.27)$$

A equação (1.27), acima, dá a amplitude da triangular normalizada para mínima distorção, ou seja, nula.

A magnitude da razão IR/V_T a ser adotada pode ser avaliada fazendo-se uma análise das harmônicas.

Para a de quinta ordem, observando a expressão (1.25), temos:

$$V_{15} = V_T \cdot 2/5 (i/I)^5, \text{ mas também,}$$

$$V_{15} = (3/40) \cdot (i/K_1)^5 / K_2 \quad (\text{da expressão (1.26)})$$

substituindo K_1 e K_2 pelos valores já obtidos temos:

$$IR/V_T = 3,33$$

Cálculo análogo pode ser realizado para a componente de terceira ordem, resultando $IR/V_T = 2$

Desta maneira podemos concluir que o melhor desempenho é obtido quando V_T está na faixa: $2 < IR/V_T < 3,33$.

Embora esta configuração se mostre interessante devido a simplicidade na implementação monolítica, o fator de escala angular (K_2) deste circuito é fortemente dependente da temperatura, o

intervalo angular é restrito a ± 90 graus e sua distorção acentuada

I.5.2 - Geração Senoidal por Múltiplos Pares Diferenciais

Gilbert, buscando estruturas menos sensíveis à temperatura, maior espectro angular e menor distorção, utilizou a idéia lançada por Meyer e projetou uma configuração que utiliza a natureza exponencial de pares diferenciais e utiliza o princípio translinear, ou seja, circuitos onde a entrada e a saída estão na forma de corrente e exploram a proporcionalidade existente entre a transcondutância ($1/r_e$) e a corrente de coletor do transistor.

Esta concepção permite criar circuitos menos sensíveis à temperatura, com grande versatilidade de geração de funções com precisão, segundo a literatura, da ordem de 0,2 % [13].

Estes circuitos operam inteiramente no domínio de corrente ficando as amplitudes, para os sinais de tensão, da ordem de dezenas de milivolts.

Para a síntese senoidal, foram dispostos pares diferenciais múltiplos em anti-fase, sujeitos a correntes de emissor e referenciados às tensões E_b , definidas às bases de maneira gradativa (fig.1.21).

Esta técnica de projeto foi a primeira a viabilizar operações sobre qualquer intervalo angular de maneira contínua. Cada um dos pares diferenciais pode ser equacionado individualmente. Um deles está representado na fig.1.22.

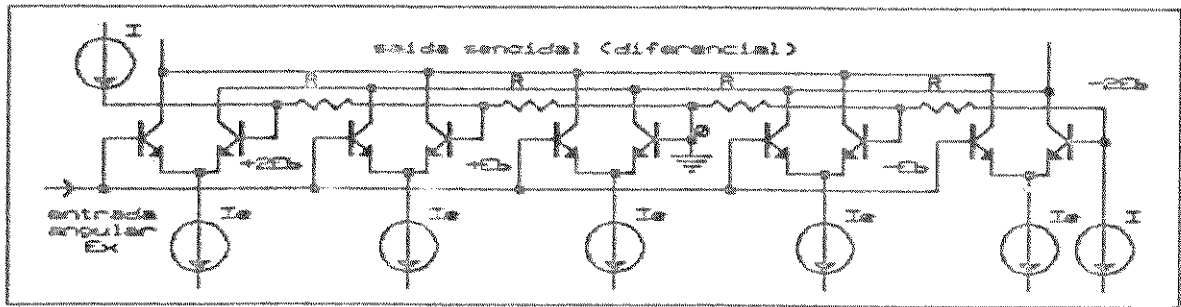


Fig.1.21 - Conformador senoidal de escalonamento preciso, com intervalo angular de +/- 360 graus.

A tensão E_b , de polarização de bases, pode ser unilateral ou resultante no par diferencial.

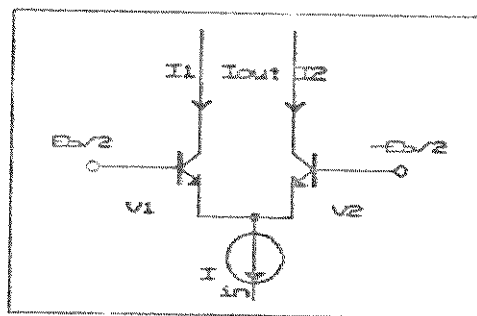


Fig.1.22 - Par diferencial

Sabemos que:

$$I_1 = I_S \exp (V_1 / V_T), \text{ onde } V_1 = E_b / 2 \quad (1.28)$$

$$I_2 = I_S \exp (V_2 / V_T), \text{ onde } V_2 = -E_b / 2 \quad (1.29)$$

$$\text{e } V_T = kT/q$$

A corrente de entrada é dada por:

$$I_{in} = I_1 + I_2 \quad \text{e a}$$

saída por:

$$I_{out} = I_1 - I_2$$

de (1.28) e (1.29), temos :

$$I_{in} = I_S [\exp(V_1/V_T) + \exp(V_2/V_T)]$$

$$I_{out} = I_S [\exp(V_1/V_T) - \exp(V_2/V_T)]$$

que são também funções de E_b .

Usando a definição clássica:

$\tanh x = [\exp(x) + \exp(-x)] / [\exp(x) - \exp(-x)]$, onde x é o argumento.

Temos que:

$$f(E_b) = I_{out} / I_{in} = \tanh(E_b / 2V_T) \quad (1.30)$$

Para haver uma geração senoidal precisa é necessário que ocorra repetitividade angular além de um período (± 90 graus), na função de transferência [11].

Isto pode ser conseguido combinando-se a saída de vários pares diferenciais dispostos em anti-fase alternada.

Os estágios são independentes, com fontes de corrente idênticas I . As tensões de polarização das bases são dispostas simetricamente com relação ao par central, com tensões que variam de $-nE$ a $+nE$ (n inteiro). O número de estágios, laterais (m) está relacionado ao número de estágios total (N), pela expressão.

$$m = (N-1)/2$$

Cada par de estágios laterais acrescenta dois zeros na função de transferência, portanto a fig. 1.21 representa um circuito que apresenta o equivalente a um intervalo angular de ± 360 graus, devido aos quatro estágios laterais que correspondem a quatro zeros mais o da origem.

O número de cruzamentos em zero é dado portanto por N. A função resultante da disposição de pares é dada por uma somatória de termos semelhantes ao da expressão (1.30), deslocados de nE_b , resultando:

$$f(E_b) = \sum_{n=-m}^m (-1)^n \tanh(E_b + nE)/(2.kT/q)$$

A convergência desta somatória para uma função senoidal, quando o número total (N) tende a infinito [11] é o ponto de partida para adoção desta técnica.

A tensão E_b , de polarização das bases é obtida pelo produto entre a corrente imposta no escalonamento de tensões de base (I) e o resistor (R) utilizado para esse fim.

O valor recomendado pelo autor para a tensão E_b é de 75 mV, à temperatura ambiente de 295° K.

Os transistores devem ser perfeitamente casados para que as tensões de polarização possibilitem cruzamento em zero precisos nas tensões $\pm nE_b$ da função.

Embora esta configuração permita uma síntese contínua sobre um extenso intervalo angular, de fácil manipulação e possibilite um controle de amplitude de saída pela variação de I_e , a multiplicidade de fontes de corrente é uma desvantagem devido aos erros que ocorrem quando as mesmas se tornem descasadas.

Outra característica indesejável nesta configuração é que o número de transistores necessários para uma ampliação angular é de quatro transistores em cada extensão de 180 graus ocasionando um acréscimo na área ocupada pelo circuito.

Uma nova configuração foi então proposta por Gilbert, originada desta conformação inicial e com melhoras significativas na

simplicidade de estrutura.

I.6 - ANÁLISE TEÓRICA DA VERSÃO OTIMIZADA

A configuração que viabiliza uma excursão angular de $\pm 360^\circ$ graus é dada na fig.1.23. O princípio de funcionamento é semelhante ao já analisado.

A rede é constituída por N transistores idênticos, N-1 resistores iguais e N-2 fontes de corrente I, com N maior ou igual a quatro.

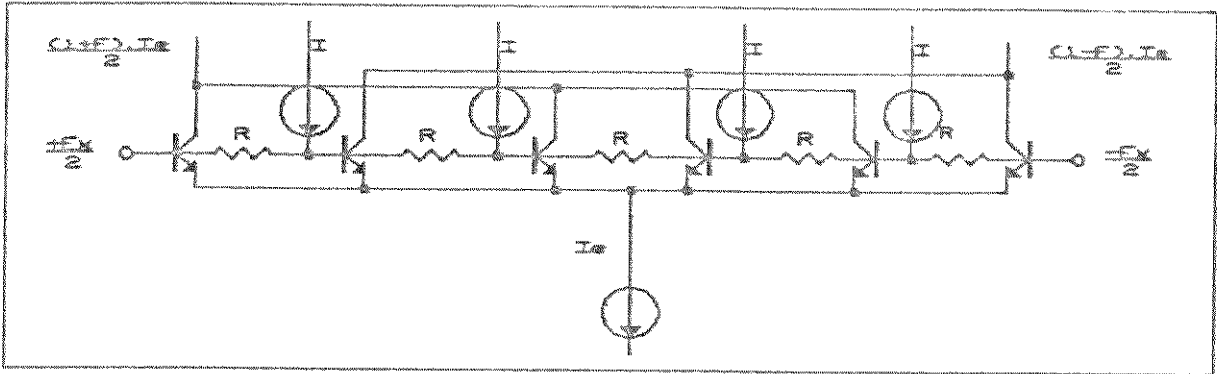


Fig.1.23 - Nova configuração para excursão de $\pm 360^\circ$

Uma diferença de tensão E_x é imposta aos extremos da rede resistiva.

A tensão em cada nó de base é devida a duas contribuições: E_x que determina o valor instantâneo da função na base e uma contribuição das fontes de corrente, constantes sobre os resistores R.

A expressão resultante é dada por:

$$V_{Bn} = (n-1)([(N-n)/IR]/2 + (E_x/N-1)) \tag{1.31}$$

onde n é o número do nó considerado e N é o número de transistores da rede.

A representação gráfica desta equação é uma parábola (equação

do segundo grau na variável n).

Para $E_x = 0$, caso mais simples, temos:

$$V_{Bn} = (n-1) \cdot (N-n) \cdot IR/2$$

$$V_{Bn} = -[n^2 - (N+1) \cdot n + N] \cdot IR/2$$

que é uma expressão de parábola mais simples.

O termo $(n-1) \cdot E_x / (N-1)$, apresenta somente termos de potências unitária e nula, provocando portanto um deslocamento da parábola, sem alteração da forma de representação gráfica.

Podemos interpretar os cruzamentos em zero como sendo o cancelamento angular ocorrido na seqüência da rede de resistores. Para que isto aconteça, bases consecutivas devem apresentar a mesma tensão de polarização, ou seja,

$$V_{Bn} = V_{B(n+1)}$$

Aplicando-se a expressão (1.31) para os dois casos da igualdade acima, atinge-se o seguinte resultado:

$$E_x = (N-1) \cdot (N/2 - n) \cdot E_b$$

Que são as tensões da entrada angular nas situações de cruzamento nulo.

O número de resistores na rede é de $N-1$. A diferença de tensão nula entre bases consecutivas (resistores) é que determina os cruzamentos em zero. Isto significa que haverá uma variação de tensão de $(N-1)E_b$ entre os cruzamentos.

Para que haja excursão suficiente para completar um ciclo é necessário que haja 3 cruzamentos em zero (1 período). Isto explica a imposição de N ser maior ou igual a 4.

A cada valor E_x temos um correspondente ângulo equivalente,

que pode ser deduzido das conclusões já expostas, dado que a correspondência é diretamente proporcional

Uma diferença de tensão $(N-1)E_b$ corresponde à diferença angular de 180° ou π radianos (cruzamentos consecutivos em zero) portanto, para uma tensão E_x qualquer, temos o correspondente ângulo x .

$$x = [\pi/(N-1)] \cdot E_b$$

As tensões resultantes de base em (1.31) podem ser expressas em termos deste ângulo

As correspondentes correntes de coletor podem ser interpretadas como uma fração da corrente total

Em uma rede com n nós de base temos cada transistor com corrente de coletor I_{cn} . A soma de todas as contribuições das correntes de coletor é admitida ser I_e , portanto:

$$I_{cn} = I_s \cdot \exp(V_{bn}/V_T) \quad (1.32)$$

A razão entre a soma destas correntes em anti-fase e a corrente I_e é apresentada na referência [13] e converge para uma função $\sin x$ quando $N \rightarrow \infty$.

Gilbert definiu vários parâmetros na caracterização do circuito. Trata-se de uma nomenclatura auxiliar para definição da função resultante e permite a verificação da qualidade da estrutura:

Fator de polarização (α), definido pela expressão:

$$\alpha = E_b / (kT/q) \quad , \text{ onde } E_b = IR$$

A partir deste fator outros dois podem ser obtidos:

-Erro do valor de pico (ϵ) que é o desvio do seno normalizado com relação a um seno ideal, unitário.

$\epsilon = \frac{\Delta}{\sqrt{2}} \exp (-2 \pi^2) / \alpha$ (para um grande número de transistores)

- Eficiência da rede (η) - Razão entre a amplitude da senóide de saída e a fonte de corrente nos emissores.

$$\eta = 2 \exp (-\pi^2 / 2 \alpha)$$

Como podemos observar estes fatores são fortemente dependentes da temperatura; portanto, uma escolha conveniente de E_b deve ser estabelecida para que haja um compromisso entre a estabilidade com a temperatura, eficiência e erro do valor de pico.

Um valor de projeto é adotado por Gilbert como sendo $\alpha = 2,9$ para um desempenho satisfatório da rede geradora.

Esta versão apresenta vantagens significativas com relação à inicialmente analisada:

a) Somente uma fonte de corrente I_e é necessária, sendo que a saída é proporcional a esta corrente;

b) Cada adição angular de π radianos é obtida pela adição de somente um transistor e não um par, resultando em maior facilidade na elaboração do "layout" do circuito integrado.

c) A eficiência de transferência da rede (η) é independente do número de estágios, sendo de 36% para 27°C .

O Fator de modulação de saída (F) que corresponde à função senoidal expressa em termos da tensão de entrada E_x e da tensão de polarização E_b é dada por:

$$F(E_x, E_b) = \eta \sin \pi \cdot E_x / (N-1) E_b$$

A função senoidal resulta na seguinte expressão:

$$F(x, \alpha) = I_{\text{out}} / I_e \text{ ————— } \eta \sin x \quad (\text{para pequenos valores de } \alpha)$$

onde I_{out} é a somatória das correntes I_{cn} .

As correntes de coletor na saída podem ser expressas em termos deste fator, dispostas de maneira complementar, como indica a fig. 1.23.

Torna-se então evidente, a partir das vantagens aqui citadas a preferência por esta última versão.

Para comprovação do estudo realizado sobre o desempenho desta última configuração fizemos montagens em "kit parts" e simulações em Spice 3 das redes com quatro e seis transistores.

Faremos no capítulo II uma análise teórica, de cada configuração em separado, utilizando as expressões até aqui apresentadas e posteriormente, no capítulo III, os resultados experimentais serão expostos e comentados.

CAPÍTULO II

II.1 - INTRODUÇÃO

Abordamos, no capítulo I, as principais técnicas de projeto de circuitos integrados para geração de sinais analógicos.

Adotaremos como diagrama de blocos genérico o apresentado na figura 1.1.

O bloco oscilador se constituirá de um conversor tensão-frequência, que desempenhará a função de "buffer" de entrada, um circuito de chaveamento e um "Schmitt Trigger".

Para o gerador senoidal utilizaremos uma rede conformadora e o "buffer" de saída pode ser formado de um simples seguidor de emissor.

O projeto pretende atender as seguintes especificações:

Formas de onda: triangular, quadrada, senóide e rampa

Potência máxima dissipada: 300 mW

Tecnologia Bipolar

Tensão de Alimentação : +/- 8V

Excursão máxima do sinal da triangular e quadrada: 0.7 V_{pp}

Mínima frequência de operação: 1 Hz

Máxima frequência de operação: 1 MHz

Distorção Harmônica Senoidal para 1 MHz: menor que 1%

II.2 - BLOCO OSCILADOR

Para a implementação deste bloco, propomos o uso da célula de

ganho.

A viabilidade desta estrutura nos pareceu propícia, uma vez que comparadores ultra-rápidos foram projetados por Saul [14] [15], Hotta [16], Peterson [17], entre outros, utilizando variações desta célula.

Um outro aspecto que despertou interesse pela célula de ganho, diz respeito ao fato de que operam no domínio da corrente, onde a limitação em frequência é ocasionada somente pelo f_T dos transistores. O f_T dos transistores obtidos por processos convencionais de confecção de circuitos integrados bipolares é da ordem de centenas de megahertz.

Decidimos pesquisar a célula de ganho na forma realimentada, obtendo assim um "Schmitt Trigger" para ser usado em um VCO.

Partimos então do comparador proposto por Saul (fig. 2.1) uma vez que este projeto consiste de um comparador com célula de ganho, construído para operar em frequências da ordem de 400 MHz, se utiliza de uma tecnologia avançada onde o f_T dos transistores é de 5 GHz, a largura de base é de $0.15 \mu\text{m}$ e a profundidade de emissor é de $0.3 \mu\text{m}$.

A tecnologia na qual baseamos nosso projeto é a disponível pelo PMU bipolar (projeto multi-usuário) coordenado pelo Instituto de Microeletrônica do CTI/Campinas, sendo o C.I. fabricado pela SID.

As regras de projeto do PMU estão no documento RLB da Vértice Sistemas Integrados.

O processo apresenta uma profundidade de emissor de $1.05 \mu\text{m}$ e o f_T de 500 MHz.

Obtivemos uma área de $2.54 \text{ mm} \times 2.54 \text{ mm}$ para a alocação de algumas células de nosso interesse. Decidimos então colocar a célula

de ganho, em duas versões de polarização, uma vez que na ocasião estávamos na fase de teste de configurações de circuito.

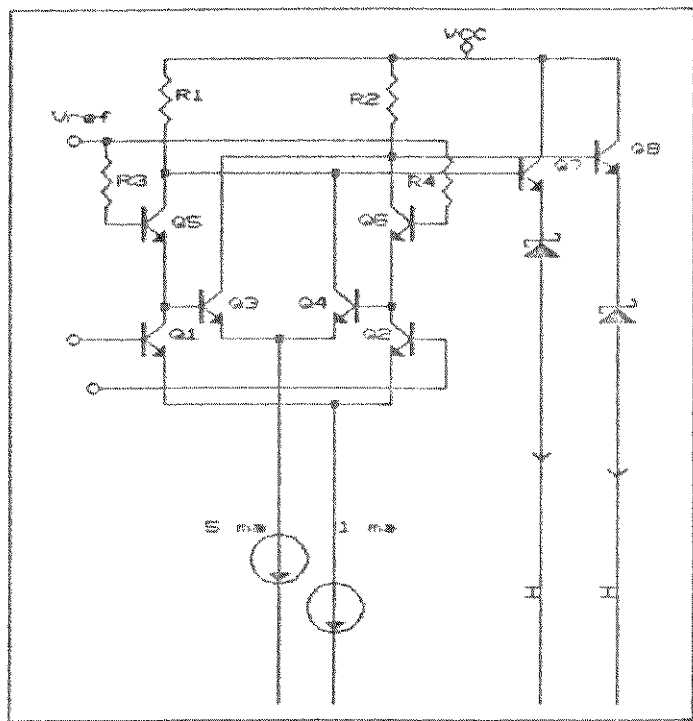


Fig. 2.1 - Comparador de alta velocidade proposto por Saul

Como primeira versão a ser analisada, simulamos com o programa Spice a situação na qual um sinal com amplitude de 0.7V foi então injetado na base de Q_1 (fig. 2.2). Uma das saídas da célula é realimentada à base de Q_2 .

Foi adotada como situação inicial Q_1 e Q_4 cortados e Q_2 e Q_3 saturados. Os transistores Q_5 e Q_6 polarizam as bases de Q_3 e Q_4 , além de reduzir o efeito Miller, devido a formação de conexão cascode, reduzindo a capacitância de entrada e melhorando assim a resposta em frequência.

O nível de tensão base-emissor que corresponde a Q_1 cortado, e adotado para efeito de cálculo no projeto é de tensão V_{BE} de 0.1 V para o transistor cortado e Q_3 saturado com tensão de 0.8V, daí resultando uma excursão de chaveamento de 0.7V.

Uma configuração triangular foi injetada na base de Q_1 com

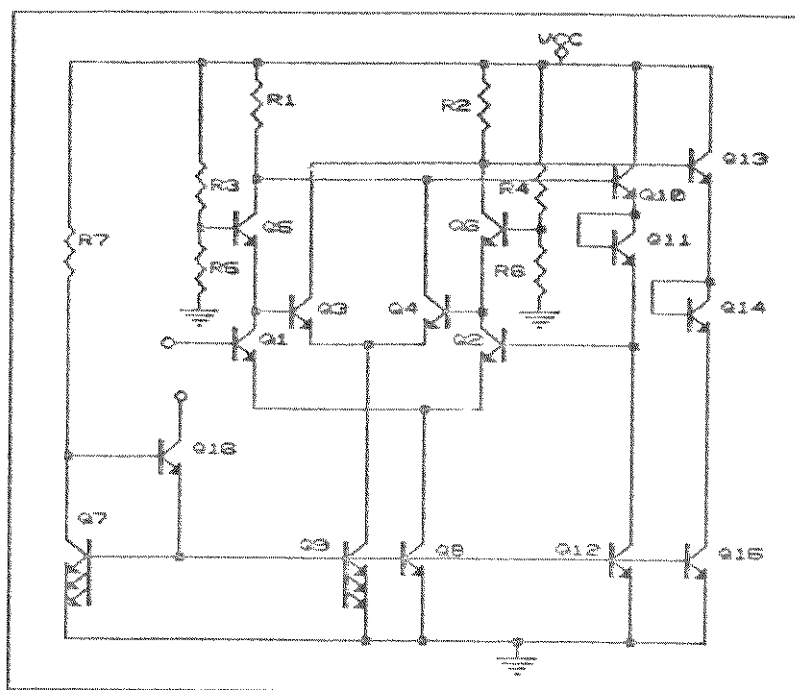


Fig. 2.2 - Circuito utilizado para simulação do
"Schmitt Trigger"

uma excursão entre 5.8 e 6.5 Volts.

Nesta etapa, concluímos que a idéia de se construir uma estrutura osciladora a partir desta célula era realmente viável.

A partir desta fase, de reconhecimento da estrutura, novas configurações de circuito foram surgindo e uma versão mais elaborada foi então obtida (fig. 2.3), agora com o sinal de entrada excursio-
na de 2.3 a 3.0 Volts

Como podemos apreciar na figura 2.3 a célula de ganho é alimentada por fontes de corrente que drenam corrente da fonte por meio de Q_7 . Os transistores Q_9 e Q_8 polarizam a partir de uma tensão de referência, aqui representada pelo resistor R_9 , os estágios interno e externo da célula.

Os transistores Q_5 e Q_6 que proporcionam a redução da

capacitância de entrada, são polarizados também por espelhos de

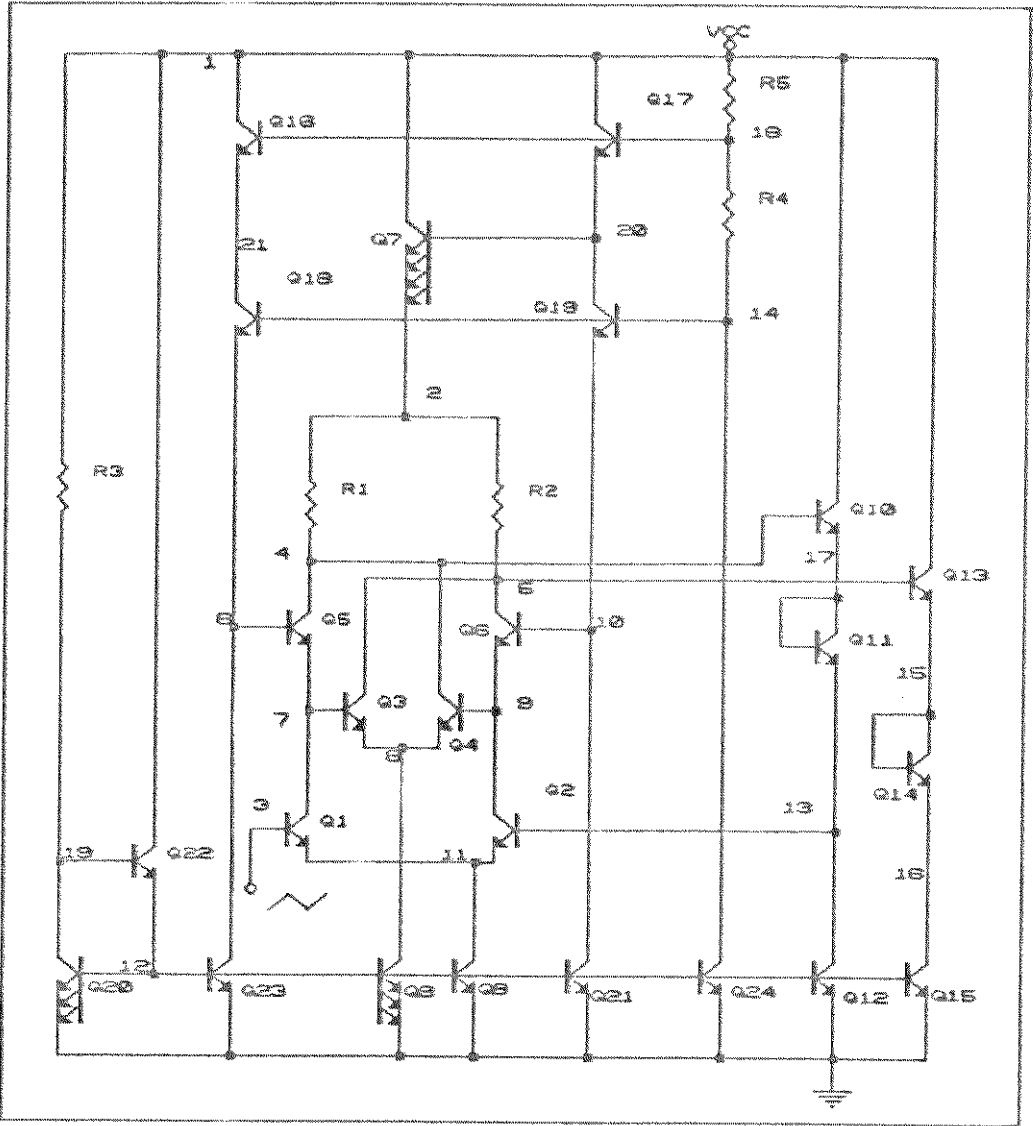


Fig. 2.3 - Circuito modificado para o "Schmitt Trigger"

corrente com potencial definido por R_3 .

Esta configuração foi adotada, visto que se adapta de maneira adequada ao estágio que deve ser posteriormente acoplado a este bloco, ou seja, um circuito de chaveamento (fig.2.4).

O acionamento do oscilador se dá via fonte de corrente (Q_{26} , Q_{27}) quando uma corrente definida pela tensão presente em R_6 é usada para carregar o capacitor. Este potencial é transmitido para a base de Q_1 através do seguidor de emissor Q_{32} e do deslocador de nível

Q_{39} . Detectado este potencial pelo comparador, ele leva o potencial

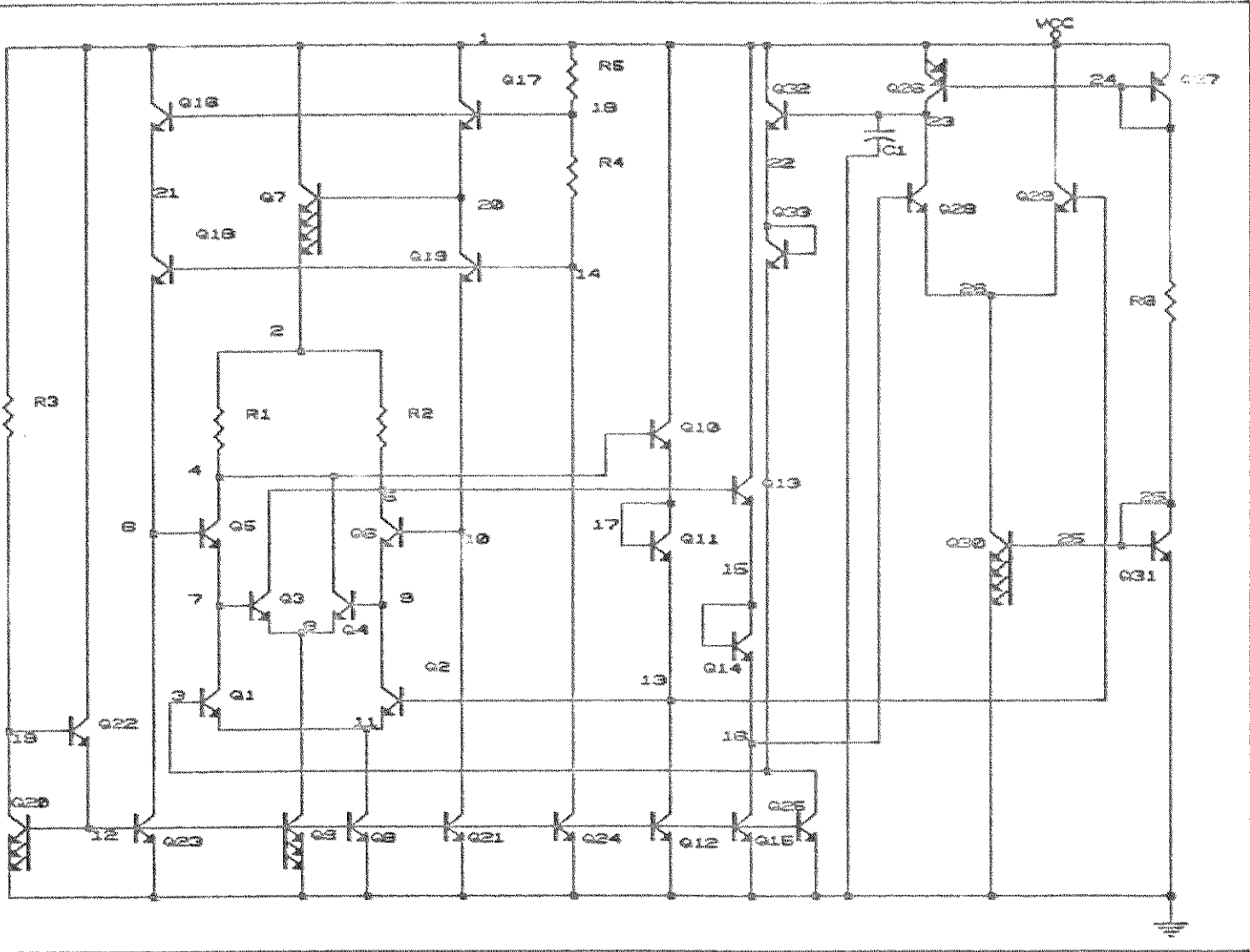


Fig. 2.4 - Circuito Oscilador

do ponto 13 ao nível alto, que é então transferido à base de Q_{29} , mantendo-o em condução, enquanto isso o transistor Q_{28} permanece cortado, devido à situação oposta a que está sujeito o potencial no ponto 16.

A forma de acionamento desta estrutura deve ser por meio de um conversor tensão-corrente para que através dele se possa variar a tensão de entrada e obter um controle na variação de

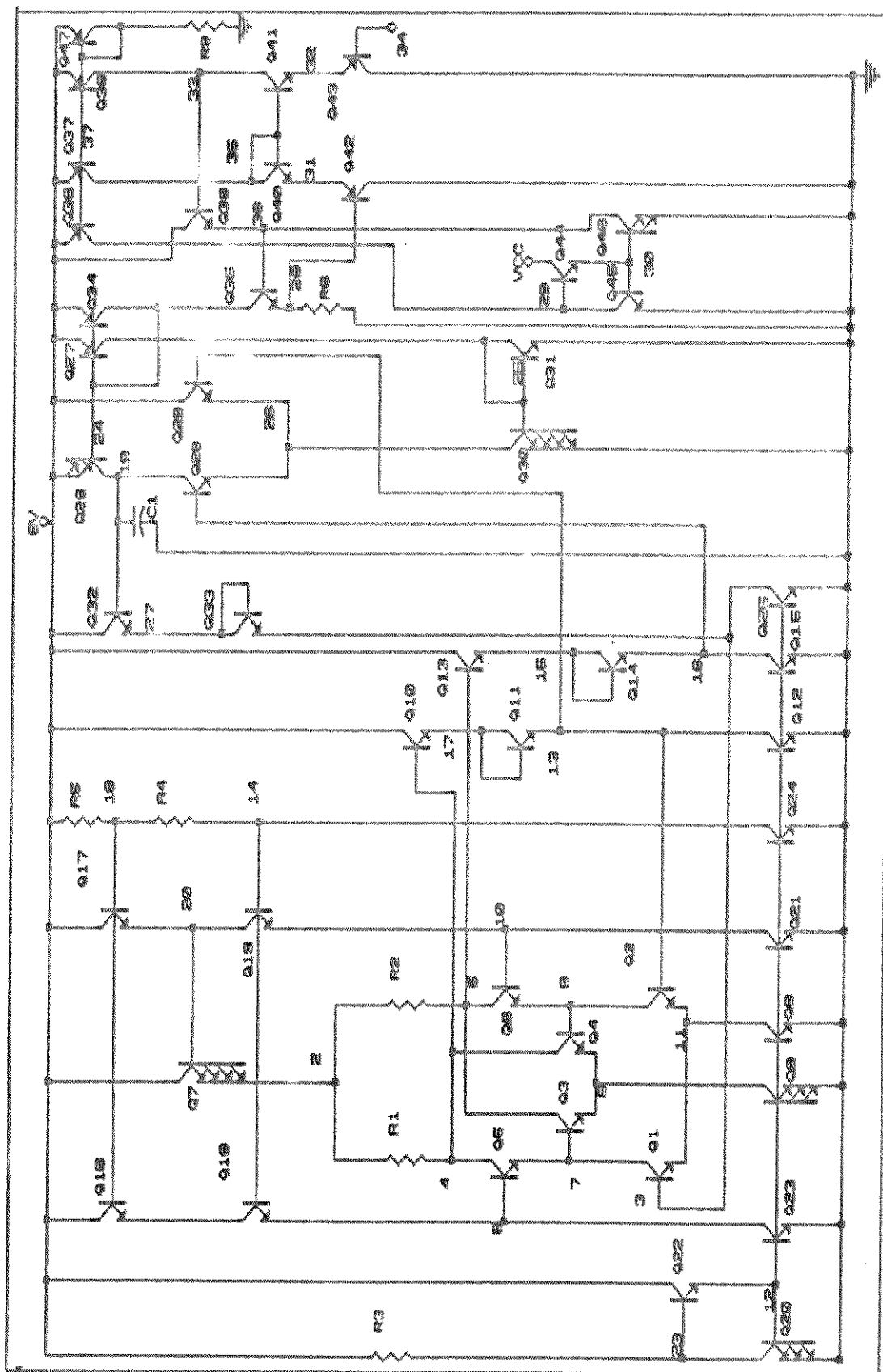


Fig. 2.5 - Esquema elétrico do VCO proposto

frequência. Com a inclusão deste conversor teremos um VCO (fig.2.5)

O conversor tensão-corrente aqui utilizado permite que uma variação de potencial de base de Q_{42} produza uma variação na corrente de carga do capacitor C_0 , alterando a frequência de operação do oscilador.

As simulações destas configurações, assim como o comentário dos resultados podem ser apreciados no capítulo III.

II.3 - CONFORMADOR SENOIDAL

Decidimos pelo uso deste circuito devido as vantagens citadas no capítulo I.

Como exposto no capítulo anterior as redes de transistores usadas para a implementação de geradores senoidais, utilizando pares diferenciais, devem conter um número par de transistores, maior ou igual a quatro.

Desta forma achamos importante que se fizesse um estudo pormenorizado de duas versões: de quatro e seis transistores. Faremos portanto, a seguir, uma análise detalhada das condições de operação a que devem estar sujeitas estas redes para que seu desempenho se processe de forma satisfatória. Isto nos auxiliará na escolha da configuração do circuito a ser adotado.

II.3.1 - Circuito com Quatro Transistores

A fig.2.6 , ilustra a configuração utilizando quatro transistores.

Para $N = 4$, resulta:

$$F(E_x, E_b) = \eta \sin(n E_x / 3 E_b)$$

Embora com pequenos acréscimos de complexidade com relação a um simples par diferencial, o circuito apresenta um intervalo angular de $\pm 180^\circ$ e distorção teórica da ordem de 0,2 % sobre condições ideais [13].

Na análise desta estrutura é importante que se defina os valores das tensões de base, visto que a precisão da excursão senoidal depende do fator de polarização α .

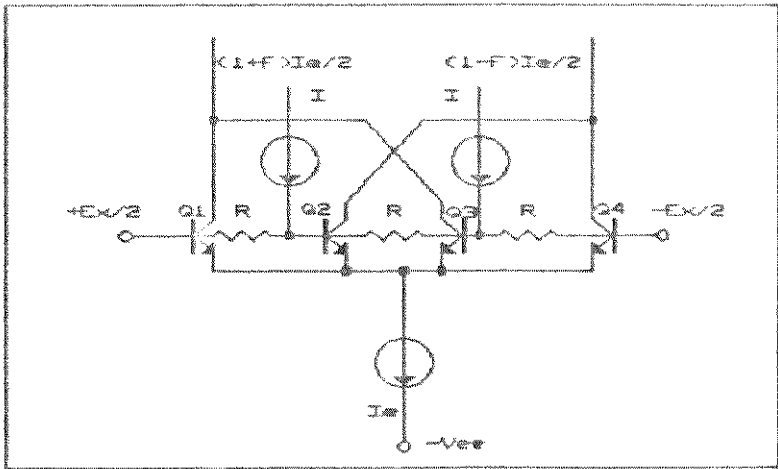


Fig.2.6 - Esquema utilizando quatro transistores.

Intervalo angular de $\pm 180^\circ$.

Na condição de ausência de sinal c.a. temos somente as tensões de polarização. Pela expressão:

$$V_{Bn} = (n-1) \left(\left[(N-1)/IR \right] / 2 + [E_x / (N-1)] \right) \tag{2.1}$$

para $E_x=0$ a rede está completamente balanceada, e independentemente das magnitudes de I_e e E_b , a saída é nula (figura 2.7).

As tensões nos diversos nós resultam em:

$$\begin{aligned} V_{B1} &= 0 \\ V_{B2} &= [(4-2)/2] \cdot E_b = E_b \\ V_{B3} &= [2 \cdot (4-3)/2] \cdot E_b = E_b \\ V_{B4} &= 0 \end{aligned}$$

As tensões das bases internas estão a 75 mV (E_b) acima das bases externas

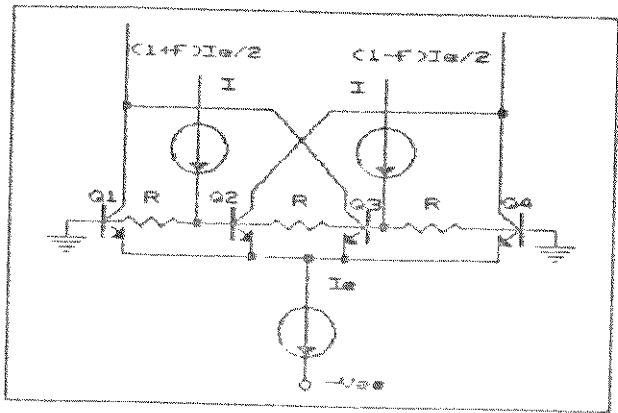


Fig.2.7 - Rede conformadora na ausência de sinal c.a.

O fator de modulação para $E_x = 0$ é:

$$F(E_x, E_b) = \eta \sin \pi \cdot E_x / 3 \cdot E_b = 0$$

Portanto as contribuições de corrente na saída diferencial são:

$$(1 + F) I_e / 2 = I_e / 2 \quad e$$

$$(1 - F) I_e / 2 = I_e / 2$$

A distribuição destas correntes pode ser calculada a partir da ilustração da fig. 2.8:

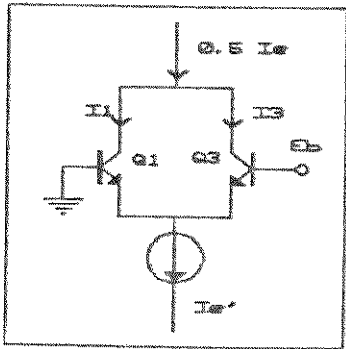


Fig.2.8 - Distribuição de correntes para $E_x = 0$

Equacionando,

$$V_{BE1} - V_{BE3} + E_b = 0$$

$$V_{BE1} - V_{BE3} = -E_b$$

$$I_1 / I_3 = \exp (V_{BE1} - V_{BE3}) / V_T = \exp (-E_b / V_T) = \exp (-2,9) = 0,05$$

$$I_1 = 0,05 I_3$$

$$\text{mas, } I_1 + I_3 = I_e = 0,5 I_e$$

$$1,05 I_3 = 0,5 I_e \longrightarrow I_3 = (0,5 / 1,05) I_e \quad I_3 = 0,476 I_e$$

Da expressão de I_1 :

$$I_1 = 0,05 I_3 = 0,0238 I_e$$

Caso análogo ocorre para os outros dois pares

$$I_1 = I_4 = 0,0238 I_e \quad I_1 = I_4 = 23,8 \% \text{ de } I_e$$

$$I_2 = I_3 = 0,476 I_e \quad I_2 = I_3 = 47,6 \% \text{ de } I_e$$

Daqui concluímos que aproximadamente 95 % da corrente I_e flui por I_2 e I_3 e apenas 5% flui por I_1 e I_4 .

A título de exemplo vejamos a situação em que a função $F(E_x, E_b)$ resulta em seno de 90° .

$$E_x = 112,5 \text{ mV } (= 3.E_b)$$

As tensões dos nós são dadas pelas seguintes equações :

$$V_{B1} = 0$$

$$V_{B2} = E_b + E_x/3 = E_b + E_b/2 = 3.E_b/2$$

$$V_{B3} = 2.(E_b/2 + E_x/3) = 2.E_b$$

$$V_{B4} = 3.E_x/3 = E_x = 3.E_b/2$$

O fator de modulação de saída é de:

$$F = 0,36 . \sin \pi/3 . (3.E_b / 2.E_b) = 0,36$$

Cálculo análogo ao utilizado para a rede isenta de tensões E_x pode ser empregado para calcular as correntes em cada coletor.

Para Q_1 e Q_2 temos:

$$V_{BE1} - V_{BE3} + 2.E_b = 0$$

$$V_{BE1} - V_{BE3} = -2.E_b$$

$$I_1 / I_3 = \exp(V_{BE1} - V_{BE3}) / V_T = \exp(-2 E_b / V_T) = \exp(-2,9) = 0,003$$

$$I_1 = 0,003 \cdot I_3$$

$$\text{mas, } I_1 + I_3 = [(1+F)/2] \cdot I_e$$

$$I_1 + I_3 = 0,68 \cdot I_e$$

$$\text{portanto, } 1,003 \cdot I_3 = 0,68 \cdot I_e$$

resultando,

$$I_3 = 0,677 \cdot I_e = 67,7\% I_e$$

$$I_1 = 0,002 \cdot I_e = 0,2\% I_e$$

Para Q_2 e Q_4 :

$$(1-F) \cdot I_e / 2 = 0,32 \cdot I_1$$

Como podemos observar $0,32 \cdot I_e$ se divide em dois coletores cujos transistores (Q_2 e Q_4) apresentam a mesma tensão de base, portanto uma parcela de 16% flui em cada um deles (fig.2.9).

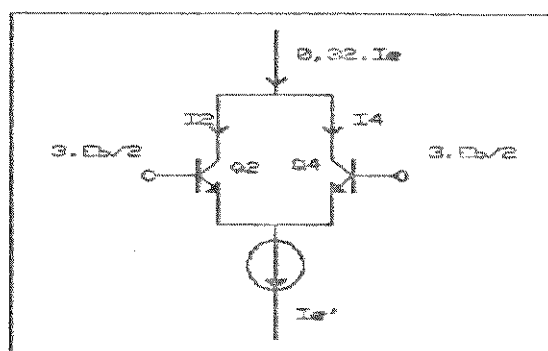


Figura 2.9 - Distribuição de correntes para Q_2 e Q_4

Cruzamentos em zero

A partir da expressão 2.1 podemos calcular os valores de E_x nos quais há cruzamento em zero.

Sendo $N = 4$ (3 cruzamentos em zero), portanto, $n = 0,1$, simétrico na função de transferência.

$$\text{Para } n = 1 \longrightarrow E_x = 3(2-1) \cdot E_b = 225 \text{ mV}$$

$$\text{Para } n = 0 \longrightarrow E_x = 0$$

Esta configuração de circuito também foi colocada na área fornecida pelo PMU, com as condições dadas na Simulação S6, vistas no capítulo seguinte.

II.3.2 - Circuito com Seis Transistores

Uma análise semelhante a que foi apresentada para a divisão de correntes nos coletores, no caso anterior, pode ser realizada para o circuito com seis transistores.

O fator de modulação de saída resulta em:

$$F(E_x, E_b) = \eta \sin \pi \cdot E_x / 5 \cdot E_b$$

As tensões nos nós de base da rede de transistores neste caso se divide da seguinte maneira:

Para ausência de sinal a.c. ($E_x = 0$):

$$V_{B1} = 0$$

$$V_{B2} = 2 \cdot E_b$$

$$V_{B3} = 3 \cdot E_b$$

$$V_{B4} = 3 \cdot E_b$$

$$V_{B5} = 2 \cdot E_b$$

$$V_{B6} = 0$$

Cruzamentos em zero

Análogo ao caso anterior, temos:

$$E_x = 5 \cdot (3-n) \cdot E_b \quad (5 \text{ cruzamentos em zero})$$

$n = 0, 1, 2$ - simétrico na função de transferência

$$n = 3 \longrightarrow 0 \cdot E_b$$

$$n = 2 \longrightarrow 5 \cdot E_b = 375 \text{ mV}$$

$$n = 1 \longrightarrow 10 \cdot E_b = 750 \text{ mV}$$

Estas condições de projeto foram observadas quando simulamos

os circuitos

A curva da função de transferência [13] para seis transistores pode ser vista na 2.10 , a seguir.

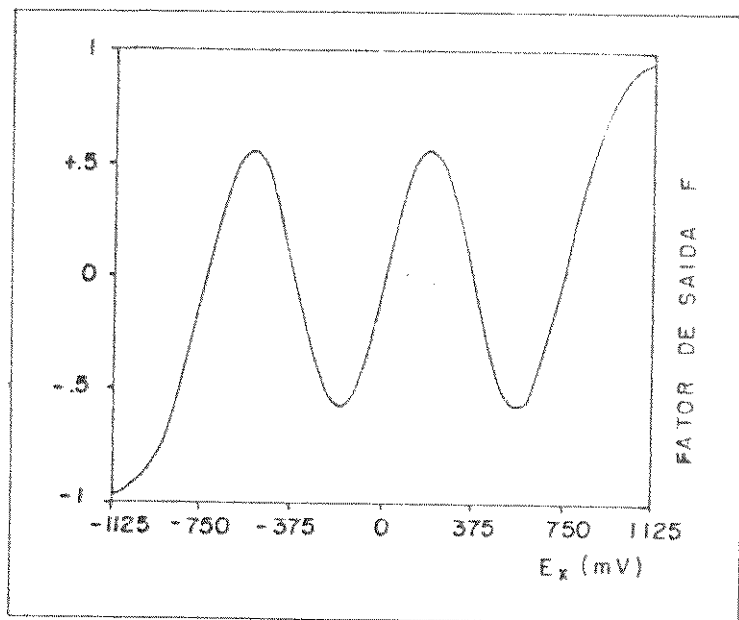


Fig.2.10 - Função de transferência para a rede com seis transistores

II.4 - CIRCUITO DE ACOPLAMENTO

Dado que o sinal de entrada no conformador senoidal deve apresentar uma excursão de $\pm 112,5$ mV, houve a necessidade de se acoplar estes dois circuitos através de um atenuador e um deslocador de nível, como mostra a fig.2.11

Estes circuitos seguramente comprometem a resposta em frequência do circuito como um todo, porém são indispensáveis.

Um problema encontrado neste interfaceamento está relacionado com a necessidade de obtenção do nível c.c. nulo, ou seja, um terra virtual para o gerador senoidal

O diagrama de blocos do gerador de sinais desenvolvido fica constituído de :

- circuito oscilador formado por um conversor tensão-corrente, um circuito de chaveamento e um "Schmitt Trigger"

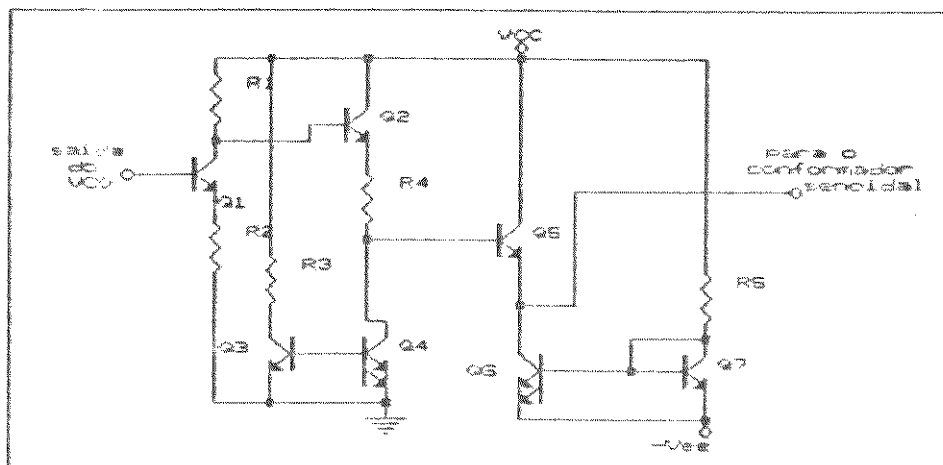


Fig. 2.11 - Circuito utilizado como atenuador e deslocador de nível

- circuito de interface entre o bloco oscilador e o conformador senoidal (constituído por um deslocador, um atenuador e um deslocador de nível).
- circuito conformador senoidal

CAPÍTULO III

III.1 - INTRODUÇÃO

Foram apresentadas no capítulo anterior as configurações usadas no projeto do oscilador, também como do conformador senoidal.

Os resultados obtidos serão aqui apresentados e discutidos para que se possa verificar a viabilidade da utilização destes circuitos em estruturas integradas monolíticas geradoras de sinais .

III.2 - ANÁLISE DOS RESULTADOS

III.2.1 - Resultados do Circuito Oscilador

Como ponto de partida para o conhecimento da célula de ganho para a construção do "Schmitt Trigger" simulamos uma versão na qual a célula é realimentada (Simulação S1).

O circuito foi então polarizado com resistores para tensões de referência, nós 2 e 10 , tendo sido levantada a resposta a um sinal triangular na entrada. Por ser apenas uma estrutura de reconhecimento não nos preocupamos com possíveis acoplamentos a blocos subsequentes sendo que nosso interêsse se voltou ao conhecimento de níveis de polarização que deveríamos ter para que a estrutura oscilasse de maneira simétrica e com níveis alto e baixo bem definidos . Com os valores de componentes apresentados na listagem da simulação obtivemos uma operação do circuito com ganho de malha fechada igual a 1. Como mostra o resultado da simulação o circuito apresentou uma muito boa simetria de semi-ciclos.

Por ser uma estrutura bem simplificada e dado que os níveis de tensão necessários para o acoplamento a um circuito de chaveamento decidimos por uma nova configuração, vista na Simulação S2, onde o "Schmitt Trigger" foi polarizado para excursionar entre os níveis de 2,3 a 3 V.

Esta configuração de circuito proporcionou uma maior flexibilidade de tolerância nos valores dos componentes de polarizações, como foram observadas em simulações realizadas com variações significativas nos valores dos componentes R_1 , R_2 e R_3 .

As polarizações das bases de Q_5 e Q_6 ficaram a cargo de fontes de corrente. O transistor Q_7 proporciona um deslocamento de nível também como uma drenagem de corrente da fonte para a célula. A célula foi polarizada de forma a operar com ganho unitário.

A seguir procedemos a associação do circuito de chaveamento. Para a obtenção de uma forma de sinal linear na entrada do "Schmitt Trigger" devemos ter o circuito de carga de um capacitor através de uma fonte de corrente, como vemos na simulação S3. Como buscamos a simetria nos semi-ciclos de carga e descarga do capacitor a área de Q_{30} deve ser igual ao dobro da área de Q_{26} uma vez que o capacitor se carrega com uma corrente I , vinda da fonte. Neste semi-ciclo o transistor Q_{28} está cortado portanto, toda a corrente drenada da fonte é usada para carregar o capacitor.

Quando o transistor Q_{28} passa a conduzir, a fonte de corrente continua fornecendo a mesma corrente porém, para que o capacitor se descarregue com uma corrente efetiva I devemos ter o dobro desta corrente cruzando Q_{30} .

Este descasamento de áreas é explorado na obtenção da forma do sinal de rampa, como ilustra a simulação S4.

A seguir, ao circuito de geração triangular foi associado um

conversor tensão-corrente onde através da tensão de entrada no nó 36 podemos controlar a corrente que cruza R_o e assim definir uma corrente de carga no capacitor possibilitando uma correspondência linear entre esta corrente e a tensão na entrada do conversor.

Nos resultados obtidos nesta simulação observamos o tempo de subida e descida do comparador e obtivemos valores 25 ns e 30 ns respectivamente. Isto leva-nos a estimar uma máxima frequência de operação para o VCO da ordem de 30 MHz.

Nas versões S3 e S5 simulamos situações de variações térmicas (temperatura de 125 graus Celsius), onde observamos um deslocamento c.c., que já era esperado, devido a falta de um circuito de compensação térmica para a polarização das estruturas, contudo, as formas de ondas continuaram a ser geradas com estabilidade na periodicidade.

Façamos agora uma avaliação da expressão para a frequência de operação do circuito. Tomando por base a expressão 3.1 abaixo, já analisada anteriormente no capítulo I.

$$f = 1 / 2.C.\Delta V \quad (3.1)$$

Dado que a amplitude da triangular é de 0.48V, com o circuito de chaveamento acoplado, comprovamos que esta expressão é compatível com os valores obtidos por simulação, sendo observados resultados precisos para frequências até 1 MHz e uma imprecisão de 10 por cento para a frequência de 2MHz.

III.2.2 - Resultados do Gerador Senoidal

Com relação ao circuito conformador senoidal estruturas, com quatro e seis transistores foram analisadas que levaram-nos aos seguintes resultados:

Para a rede contendo quatro transistores fizemos inicialmente a polarização por meio de resistores na tentativa de manter os níveis de sinais e correntes propostos pela literatura. Nesta situação polarizamos a célula sem a introdução de um sinal c.a. sobre a mesma, ou seja, as bases das extremidades foram colocadas em tensão nula e com resistores que possibilitassem uma tensão de 75 mV nas bases internas. Com isso foram ajustados os níveis de polarização da rede. A seguir um sinal triangular com nível c.c. zero e com amplitude de 100 mV pico a pico foi injetado em uma das extremidades da rede, como pode-se observar na figura anexa à simulação S6. Com isso foi obtido um sinal senoidal no coletor de Q_1 . A distorção nesta versão foi de 0,64 por cento.

Uma outra configuração foi então simulada (S7), agora utilizando fontes de corrente nas polarizações de base dos transistores internos, com a intenção de se reduzir a área ocupada pelo circuito, procedimento este importante em projetos de circuitos integrados.

Com esta nova configuração foi obtida uma distorção de 1,43 % , ou seja, um alto nível de distorção.

Para a configuração com seis transistores procedimento análogo foi adotado e a distorção obtida foi de 3,7% (Simulação S8).

Como podemos observar os resultados das simulações desta estrutura não são muito animadores. Contudo, a nossa intenção, quando da escolha desta estrutura, era de observar o seu comportamento nas condições do processo disponível.

III.3 - ACOPLAMENTO ENTRE OS BLOCOS

No acoplamento do circuito oscilador ao gerador senoidal foi necessário um circuito atenuador e um deslocador de nível posto que o

gerador senoidal exige como sinal de entrada uma forma triangular com uma excursão de $-112,5 \text{ mV}$ a $+112,5 \text{ mV}$, com nível c.c. nulo. Dois aspectos negativos ocorrem neste estágio de acoplamento, ou seja, o uso de um deslocador de nível, que por ser constituído de associação de resistores degrada a resposta em frequência devido as constantes de tempo então adicionadas ao caminho do sinal. O outro aspecto é com relação ao nível c.c. exigido pela rede conformadora senoidal que é de 0 Volts c.c. , ou seja, um terra virtual de difícil obtenção de forma precisa com deslocadores de nível.

A simulação S9 apresenta então o circuito do gerador completo.

Como podemos observar pelos resultados em anexo, a distorção do sinal senoidal foi de $6,47 \%$, ou seja, muito alta. Talvez este nível de distorção possa ser minorizado caso se faça um ajuste de "offset" para o ponto de terra virtual.

Como dissemos no capítulo anterior o projeto em andamento no PMU bipolar tem implementada parte do projeto, o que nos possibilitará uma caracterização real das condições que o circuito opera satisfatoriamente.

O "Layout" do circuito, gerado pelo programa KIC pode ser visto no final deste trabalho.

III.4 - CONCLUSÃO

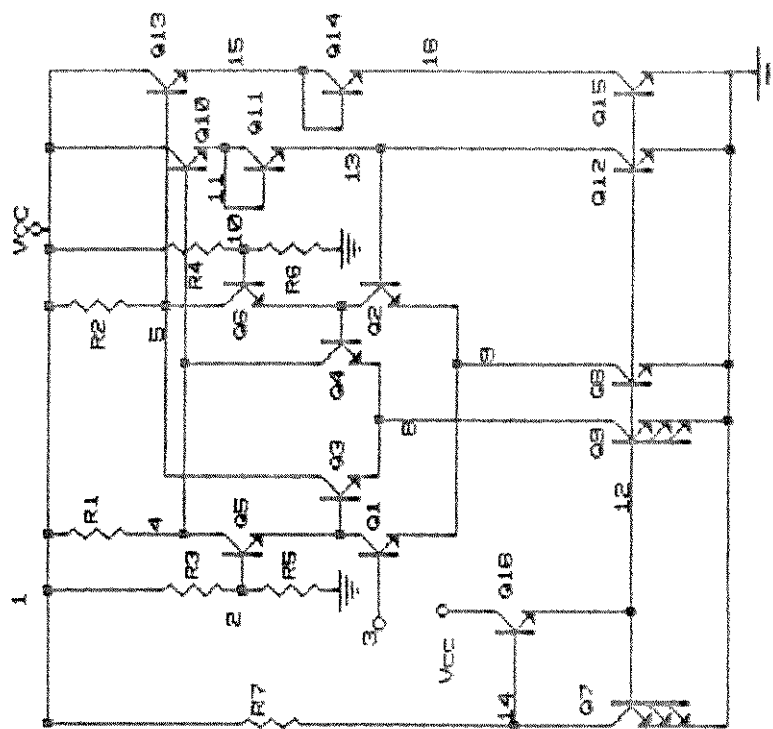
Dos resultados acima expostos concluimos que o circuito oscilador desenvolvido apresenta muito bom desempenho. O gerador senoidal apresenta problemas de alta sensibilidade a variação dos níveis de polarização das bases.

Podemos concluir também que a utilização da rede conformadora senoidal não é adequada às condições do nível de tensão de saída do

oscilador, que lhe serve de entrada.

Como já anteriormente citado o alto nível de distorção do gerador completo pode ser atribuído à dificuldade de obtenção de um terra virtual na saída do circuito que acopla o oscilador ao conformador senoidal. Devido a este mesmo bloco há o comprometimento do sinal entregue à entrada da rede geradora senoidal, em termos de frequência e precisão de amplitude. Os circuitos deslocadores de nível são formados basicamente por resistores, que degradam a resposta em frequência e introduzem atenuações c.a. associadas aos deslocamentos de níveis.

Desta forma sugeriríamos para um trabalho posterior a utilização deste VCO a uma outra rede conformadora senoidal. Mesmo dentro da classe dos circuitos translineares a referência [7] sugere várias configurações que eventualmente poderiam ser eficientes.



SIMULAÇÃO S1

*SIMULACAO COM A CELULA DE GANH0 POLARIZADA COM RESISTORES

VCC 1 0 8V

VIN 3 0 PULSE (5.8 6.5 0.0 .5US .499US 0.001US 1US)

R1 1 4 350

R2 1 5 350

R3 1 2 1K

R4 1 10 1K

R5 2 0 7K

R6 10 0 7K

R7 1 14 4.3K

*COLETOR BASE EMISSOR

Q1 7 3 9 MOD1

Q2 6 13 9 MOD1

Q3 5 7 8 MOD1

Q4 4 6 8 MOD1

Q5 4 2 7 MOD1

Q6 5 10 6 MOD1

Q7 14 12 0 MOD1 3*AREA

Q8 9 12 0 MOD1

Q9 8 12 0 MOD1 3*AREA

Q10 1 4 11 MOD1

Q11 11 11 13 MOD1

Q12 13 12 0 MOD1

Q13 1 5 15 MOD1

Q14 15 15 16 MOD1

Q15 16 12 0 MOD1

Q16 1 14 12 MOD1

.MODEL MOD1 NPN IS=50E-17 BF=90 NF=1.01 VAF=80 IKF=20E-3 NE=1.74

+BR=1 NR=1.005 VAR=9 IKR=100E-6 ISC=0 NC=2 RB=10 IRB=0 RE=6 RC=1

+CJE=0.38E-12 VJE=0.81 MJE=0.36 CJC=0.248E-12 VJC=0.56 MJC=0.37

+XCJC=0.17 CJS=0.30E-12 VJS=0.41 MJS=0.22 TF=260E-12 XTF=1 VTF=10

+ITF=1E-6 ISE=50E-15

.MODEL MOD2 PNP IS=91E-17 BF=50 NF=1.03 VAF=30.5 IKF=500E-6

+ISE=9.1E-13 NE=2.1 BR=1.5 NR=1.01 VAR=56 IKR=30E-6 ISC=9.1E-12

+NC=1.8 RB=30 IRB=0 RE=10 RC=85 CJE=0.53E-12 VJE=0.48 MJE=0.10

+CJC=0.826E-12 VJC=0.71 MJC=0.41 XCJC=0.07 CJS=2.04E-12 MJS=0.22

+VJS=0.41 TF=12.8E-9 XTF=1 VTF=10 ITF=1E-7

.MODEL MOD3 PNP IS=70E-17 BF=140 NF=1.0 VAF=157 IKF=115E-6

+ISE=1.05E-13 NE=1.71 BR=0.1 NR=1.0006 VAR=65.6 IKR=0.1 ISC=2.8E-12

+NC=1.35 RB=30 IRB=0 RE=19.5 RC=90 CJE=0.093E-12 VJE=0.71 MJE=0.41

+CJC=0.83E-12 VJC=0.54 MJC=0.17 XCJC=0 CJS=0 TF=5.9E-9 XTF=1 VTF=10

+ITF=1E-7

.TRAN 0.04US 2.5US

.OPT RELTOL=0.0001

.OPT LIMPTS=350

.OP

.TEMP 27

.END

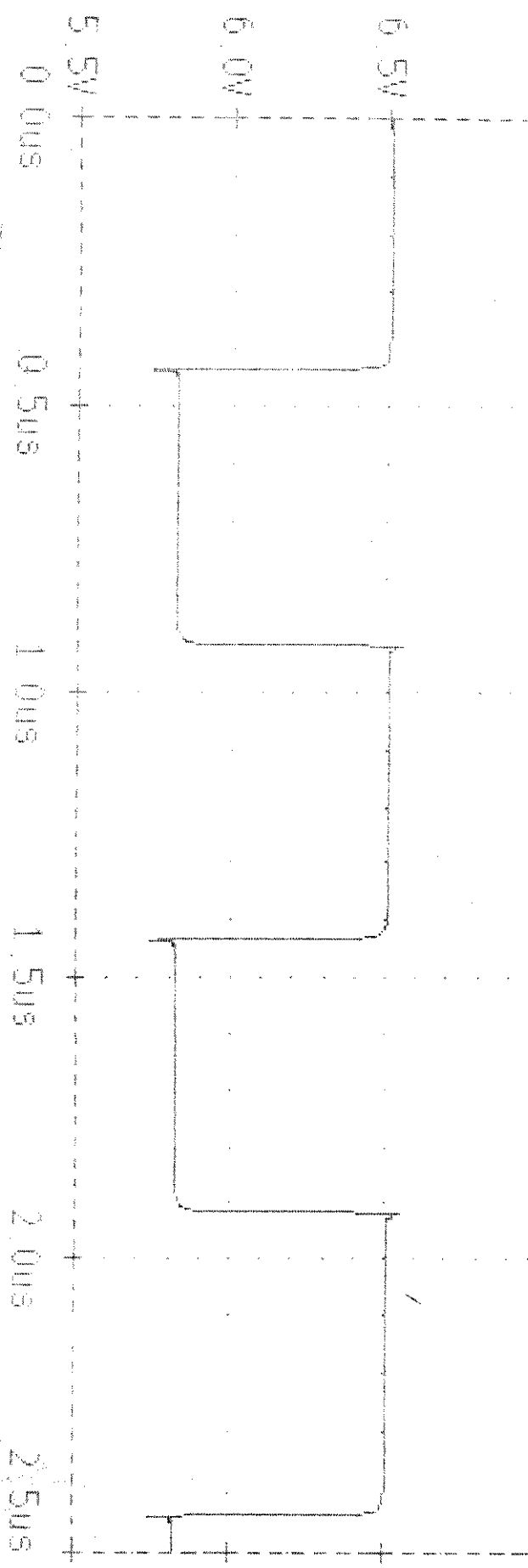
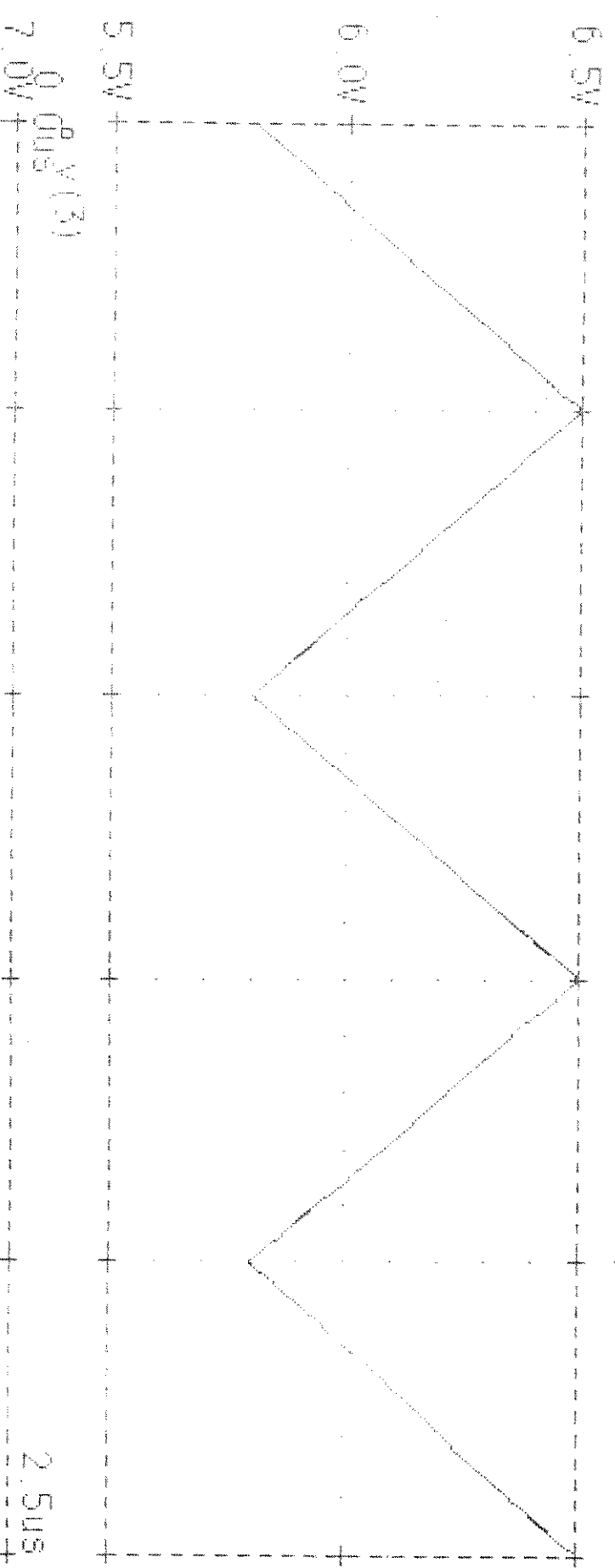
PONTO DE OPERACAO PARA PEQUENOS SINAIS

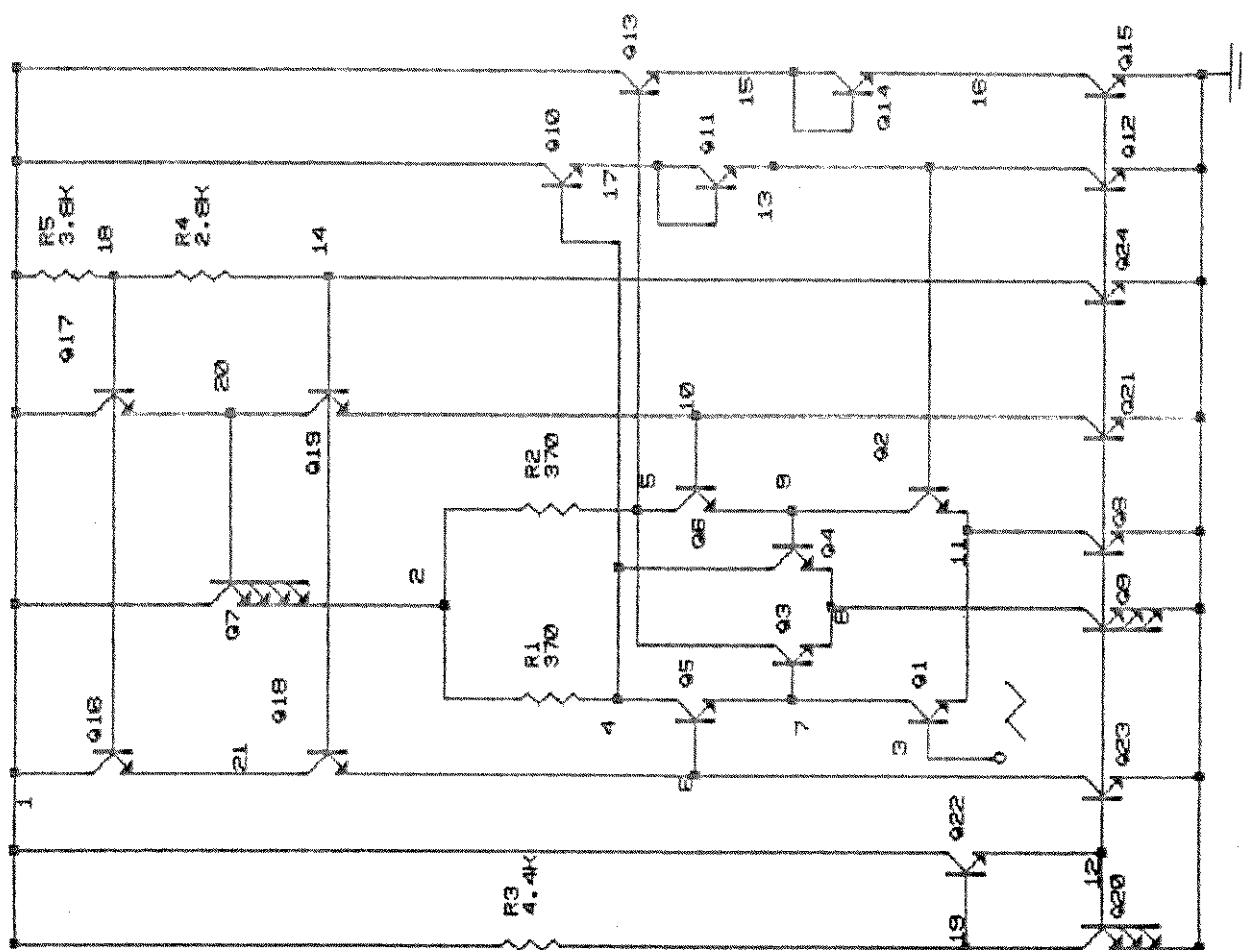
TEMPERATURE = 27.000 DEG C

NO	VOLTAGEM	NO	VOLTAGEM	NO	VOLTAGEM	NO	VOLTAGEM
(1)	8.0000	(2)	6.9997	(3)	5.8000	(4)	7.9683
(5)	7.2787	(6)	6.2647	(7)	6.3597	(8)	5.5951
(9)	5.7786	(10)	6.9939	(11)	7.2380	(12)	.7283
(13)	6.5077	(14)	1.3949	(15)	6.5493	(16)	5.8196

POTÊNCIA TOTAL DISSIPADA 5.46D-02 WATTS

SIMULACAO COM A CELULA DE GANHO POLARIZADA COM RESISTORES
Date/Time run: 7/29/89 14.02:02 Temperature: 27.0





SIMULAÇÃO S2

SIMULACAO COM A CELULA DE BANHO

VCC 1 0 8V
VIN 3 0 PULSE (2.3 3.0 0.0 .5US .499US 0.001US 1US)

R1 2 4 370

R2 2 5 370

R3 1 19 4.4K

R4 18 14 2.8K

R5 1 18 3.8K

*COLETOR BASE EMISSOR

Q1 7 9 11 MOD1

Q2 9 13 11 MOD1

Q3 5 7 8 MOD1

Q4 4 9 8 MOD1

Q5 4 6 7 MOD1

Q6 5 10 9 MOD1

Q7 1 20 2 MOD1 4*AREA

Q8 11 12 0 MOD1

Q9 8 12 0 MOD1 3*AREA

Q10 1 4 17 MOD1

Q11 17 17 13 MOD1

Q12 13 12 0 MOD1

Q13 1 5 15 MOD1

Q14 15 15 16 MOD1

Q15 16 12 0 MOD1

Q16 1 18 21 MOD1

Q17 1 18 20 MOD1

Q18 21 14 6 MOD1

Q19 20 14 10 MOD1

Q20 19 12 0 MOD1 2*AREA

Q21 10 12 0 MOD1

Q22 1 19 12 MOD1

Q23 6 12 0 MOD1

Q24 14 12 0 MOD1

.MODEL MOD1 NPN IS=50E-17 BF=90 NF=1.01 VAF=80 IKF=20E-3 NE=1.74
+BR=1 NR=1.005 VAR=9 IKR=100E-6 ISC=0 NC=2 RB=10 IRB=0 RE=6 RC=1
+CJE=0.38E-12 VJE=0.81 MJE=0.36 CJC=0.248E-12 VJC=0.56 MJC=0.37
+XCJC=0.17 CJS=0.30E-12 VJS=0.41 MJS=0.22 TF=260E-12 XTF=1 VTF=10
+ITF=1E-6 ISE=50E-15

.MODEL MOD2 PNP IS=91E-17 BF=50 NF=1.03 VAF=30.5 IKF=500E-6
+ISE=9.1E-13 NE=2.1 BR=1.5 NR=1.01 VAR=56 IKR=30E-6 ISC=9.1E-12
+NC=1.8 RB=30 IRB=0 RE=10 RC=85 CJE=0.53E-12 VJE=0.48 MJE=0.10
+CJC=0.826E-12 VJC=0.71 MJC=0.41 XCJC=0.07 CJS=2.04E-12 MJS=0.22
+VJS=0.41 TF=12.8E-9 XTF=1 VTF=10 ITF=1E-7

.MODEL MOD3 PNP IS=70E-17 BF=140 NF=1.0 VAF=157 IKF=115E-6
+ISE=1.05E-13 NE=1.71 BR=0.1 NR=1.0006 VAR=65 6 IKR=0.1 ISC=2.8E-12
+NC=1.35 RB=30 IRB=0 RE=19.5 RC=90 CJE=0.093E-12 VJE=0.71 MJE=0.41
+CJC=0.83E-12 VJC=0.54 MJC=0.17 XCJC=0 CJS=0 TF=5.9E-9 XTF=1 VTF=10
+ITF=1E-7

.OPT RELTOL=0.0001

.OPT LIMPTS=350

.TRAN .1US 2US

.PLOT TRAN V(13) V(3)

.OP

.TEMP 27

.END

PONTO DE OPERAÇÃO PARA PEQUENOS SINAIS

TEMPERATURA= 27 GRAUS CENTIGRAIOS

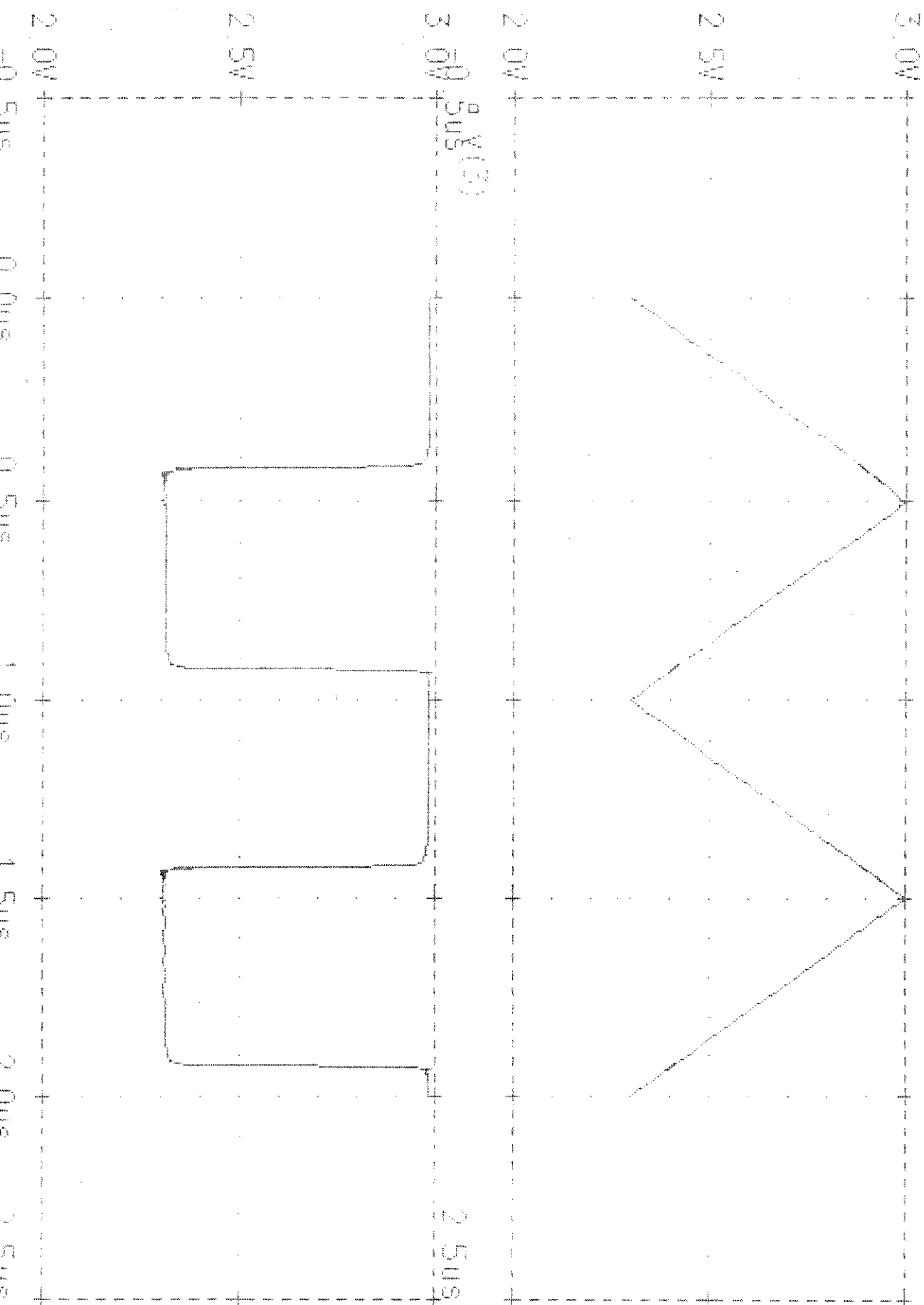
NO	VOLTAGEM	NO	VOLTAGEM	NO	VOLTAGEM	NO	VOLTAGEM
(1)	8.0000	(2)	4.4736	(3)	2.3000	(4)	4.4384
(5)	3.7621	(6)	3.7135	(7)	0.6752	(8)	2.3102
(9)	2.9852	(10)	3.7131	(11)	2.2553	(12)	.7275
(13)	2.9830	(14)	4.4414	(15)	3.0359	(16)	2.3082
(17)	3.7113	(18)	5.9294	(19)	1.4013	(20)	5.2005
(21)	5.2023						

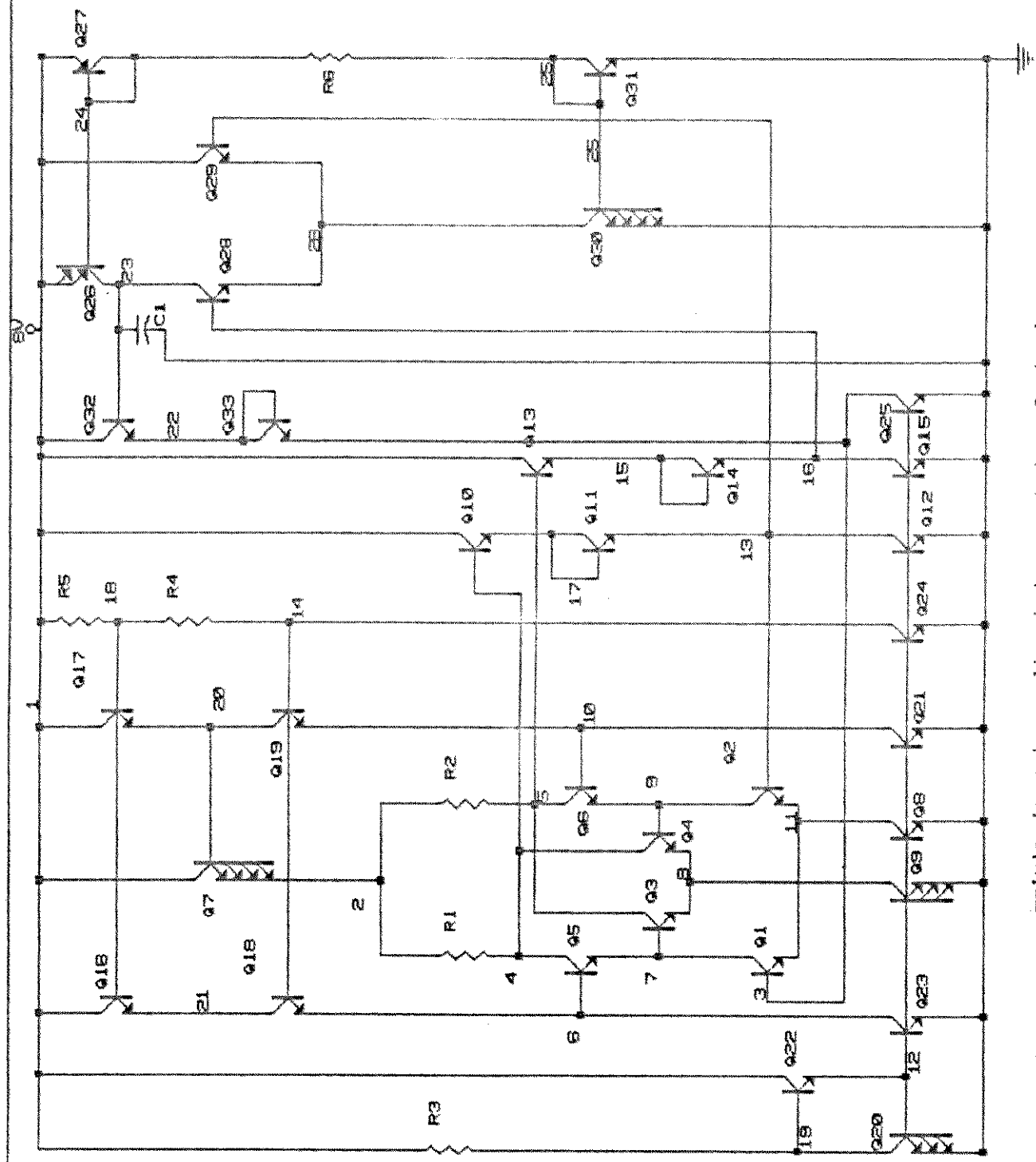
POTÊNCIA TOTAL DISSIPADA 4.93D-02 WATTS

SIMULACAO COM A CELULA DE GANHO

Date/Time run: 7/31/89 11:47:03

Temperature: 27.0





celula de saída realimentada associada a fonte de carga

SIMULACAO COM A CELULA DE GANHADO ACOPLADA A FONTE DE CARGA

```

VCC 1 0 8V
R1 2 4 370
R2 2 5 370
R3 1 19 4.4K
R4 18 14 2.8K
R5 1 18 3.8K
R6 24 25 13.2K
C1 23 0 1NF
*COLETOR BASE EMISSOR
Q1 7 3 11 MOD1
Q2 9 13 11 MOD1
Q3 5 7 8 MOD1
Q4 4 9 8 MOD1
Q5 4 6 7 MOD1
Q6 5 10 9 MOD1
Q7 1 20 2 MOD1 4*AREA
Q8 11 12 0 MOD1
Q9 8 12 0 MOD1 3*AREA
Q10 1 4 17 MOD1
Q11 17 17 13 MOD1
Q12 13 12 0 MOD1
Q13 1 5 15 MOD1
Q14 15 15 16 MOD1
Q15 16 12 0 MOD1
Q16 1 18 21 MOD1
Q17 1 18 20 MOD1
Q18 21 14 6 MOD1
Q19 20 14 10 MOD1
Q20 19 12 0 MOD1 3*AREA
Q21 10 12 0 MOD1
Q22 1 19 12 MOD1
Q23 6 12 0 MOD1
Q24 14 12 0 MOD1
Q25 3 12 0 MOD1
Q26 23 24 1 MOD2 2*AREA
Q27 24 24 1 MOD2
Q28 23 16 26 MOD1
Q29 1 13 26 MOD1
Q30 26 25 0 MOD1 4*AREA
Q31 25 25 0 MOD1
Q32 1 23 22 MOD1
Q33 22 22 3 MOD1
.MODEL MOD1 NPN IS=50E-17 BF=90 NF=1.01 VAF=80 IKF=20E-3 NE=1.74
+BR=1 NR=1.005 VAR=9 IKR=100E-6 ISC=0 NC=2 RB=10 IRB=0 RE=6 RC=1
+CJE=0.38E-12 VJE=0.81 MJE=0.36 CJC=0.248E-12 VJC=0.56 MJC=0.37
+XCJC=0.17 CJS=0.30E-12 VJS=0.41 MJS=0.22 TF=260E-12 XTF=1 VTF=10
+ITF=1E-6 ISE=50E-15
.MODEL MOD2 PNP IS=91E-17 BF=50 NF=1.03 VAF=30.5 IKF=500E-6
+ISE=9.1E-13 NE=2.1 BR=1.5 NR=1.01 VAR=56 IKR=30E-6 ISC=9.1E-12
+NC=1.8 RB=30 IRB=0 RE=10 RC=85 CJE=0.53E-12 VJE=0.48 MJE=0.10
+CJC=0.826E-12 VJC=0.71 MJC=0.41 XCJC=0.07 CJS=2.04E-12 MJS=0.22
+VJS=0.41 TF=12.8E-9 XTF=1 VTF=10 ITF=1E-7
.MODEL MOD3 PNP IS=70E-17 BF=140 NF=1.0 VAF=157 IKF=115E-6
+ISE=1.05E-13 NE=1.71 BR=0.1 NR=1.0006 VAR=65.6 IKR=0.1 ISC=2.8E-12

```

```

+NC=1.35 RB=30 IRB=0 RE=19.5 RC=90 CJE=0.093E-12 VJE=0.71 MJE=0.41
+CJC=0.83E-12 VJC=0.54 MJC=0.17 XCJC=0 CJS=0 TF=5.9E-9 XTF=1 VTF=10
+ITF=1E-7
.OPT RELTOL=0.0001
.OPT LIMPTS=350
.TRAN .1US 2US
.PLOT TRAN V(13) V(3)
.OP
.TEMP 125
.END

```

SIMULACAO COM A CELULA DE GANHO ACOPLADA A FONTE DE CARGA

TENSÕES DE POLARIZACAO PARA PEQUENOS SINAIS

TEMPERATURA = 125 GRAUS CENTÍGRADOS

NO	VOLTAGEM	NO	VOLTAGEM	NO	VOLTAGEM	NO	VOLTAGEM
(1)	8.0000	(2)	4.6836	(3)	3.1453	(4)	4.2867
(5)	4.2901	(6)	3.6890	(7)	3.1441	(8)	2.5582
(9)	3.1444	(10)	3.6890	(11)	2.6010	(12)	.5699
(13)	3.1449	(14)	4.2597	(15)	3.7202	(16)	3.1486
(17)	3.7167	(18)	5.8242	(19)	1.0712	(20)	5.2527
(21)	5.2545	(22)	3.7162	(23)	4.2854	(24)	7.4215
(25)	.5673	(26)	2.5524				

POTÊNCIA DISSIPADA TOTAL: 7.64D-02 WATTS

SIMULACAO COM A CELULA DE GANHDO ACOPLADA A FONTE DE CARGA

```

VCC 1 0 8V
R1 2 4 370
R2 2 5 370
R3 1 19 4 4K
R4 18 14 2.8K
R5 1 18 3.8K
R6 24 25 13.2K
C1 23 0 1NF
*COLETOR BASE EMISSOR
Q1 7 3 11 MOD1
Q2 9 13 11 MOD1
Q3 5 7 8 MOD1
Q4 4 9 8 MOD1
Q5 4 6 7 MOD1
Q6 5 10 9 MOD1
Q7 1 20 2 MOD1 4*AREA
Q8 11 12 0 MOD1
Q9 8 12 0 MOD1 3*AREA
Q10 1 4 17 MOD1
Q11 17 17 13 MOD1
Q12 13 12 0 MOD1
Q13 1 5 15 MOD1
Q14 15 15 16 MOD1
Q15 16 12 0 MOD1
Q16 1 18 21 MOD1
Q17 1 18 20 MOD1
Q18 21 14 6 MOD1
Q19 20 14 10 MOD1
Q20 19 12 0 MOD1 3*AREA
Q21 10 12 0 MOD1
Q22 1 19 12 MOD1
Q23 6 12 0 MOD1
Q24 14 12 0 MOD1
Q25 3 12 0 MOD1
Q26 23 24 1 MOD2 2*AREA
Q27 24 24 1 MOD2
Q28 23 16 26 MOD1
Q29 1 13 26 MOD1
Q30 26 25 0 MOD1 4*AREA
Q31 25 25 0 MOD1
Q32 1 23 22 MOD1
Q33 22 22 3 MOD1
.MODEL MOD1 NPN IS=50E-17 BF=90 NF=1.01 VAF=80 IKF=20E-3 NE=1.74
+BR=1 NR=1.005 VAR=9 IKR=100E-6 ISC=0 NC=2 RB=10 IRB=0 RE=6 RC=1
+CJE=0.38E-12 VJE=0.81 MJE=0.36 CJC=0.248E-12 VJC=0.56 MJC=0.37
+XCJC=0.17 CJS=0.30E-12 VJS=0.41 MJS=0.22 TF=260E-12 XTF=1 VTF=10
+ITF=1E-6 ISE=50E-15
.MODEL MOD2 PNP IS=91E-17 BF=50 NF=1.03 VAF=30.5 IKF=500E-6
+ISE=9.1E-13 NE=2.1 BR=1.5 NR=1.01 VAR=56 IKR=30E-6 ISC=9.1E-12
+NC=1.8 RB=30 IRB=0 RE=10 RC=85 CJE=0.53E-12 VJE=0.48 MJE=0.10
+CJC=0.826E-12 VJC=0.71 MJC=0.41 XCJC=0.07 CJS=2.04E-12 MJS=0.22
+VJS=0.41 TF=12.8E-9 XTF=1 VTF=10 ITF=1E-7
.MODEL MOD3 PNP IS=70E-17 BF=140 NF=1.0 VAF=157 IKF=115E-6
+ISE=1.05E-13 NE=1.71 BR=0.1 NR=1.0006 VAR=65.6 IKR=0.1 ISC=2.8E-12

```

```

+NC=1.35 RB=30 IRB=0 RE=19.5 RC=90 CJE=0.093E-12 VJE=0.71 MJE=0.41
+CJC=0.83E-12 VJC=0.54 MJC=0.17 XCJC=0 CJS=0 TF=5.9E-9 XTF=1 VTF=10
+ITF=1E-7
.OPT RELTOL=0.0001
.OPT LIMPTS=350
.TRAN .1US 2US
.OP
.TEMP 27
.END

```

TENSÕES DE POLARIZAÇÃO PARA PEQUENOS SINAIS

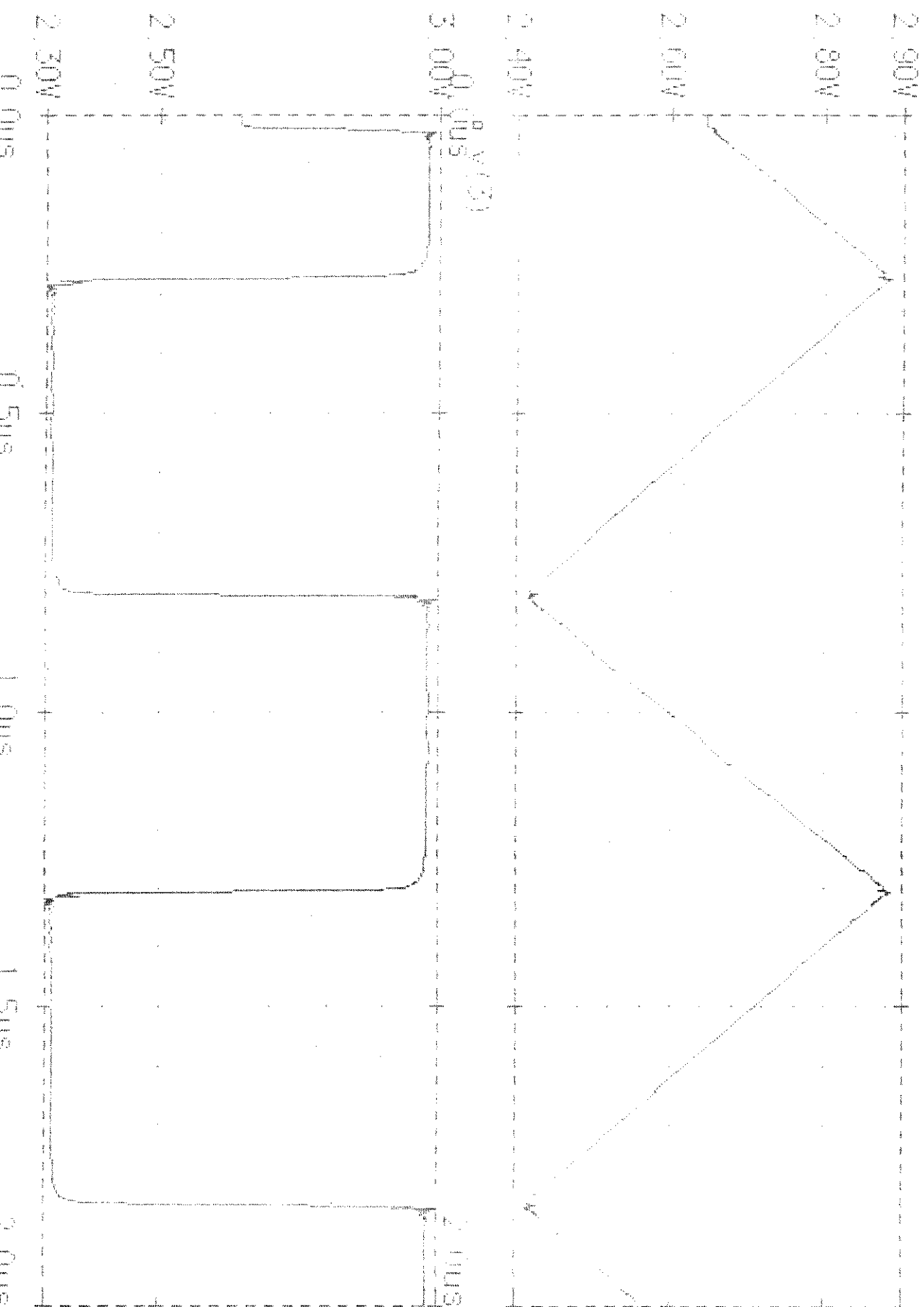
NO	VOLTAGEM	NO	VOLTAGEM	NO	VOLTAGEM	NO	VOLTAGEM
(1)	8.0000	(2)	4.4748	(3)	2.6445	(4)	4.1002
(5)	4.1036	(6)	3.7147	(7)	3.0064	(8)	2.2668
(9)	3.0067	(10)	3.7147	(11)	1.9370	(12)	.7275
(13)	2.6442	(14)	4.4428	(15)	3.3765	(16)	2.6479
(17)	3.3729	(18)	5.9302	(19)	1.4035	(20)	5.2015
(21)	5.2030	(22)	3.3725	(23)	4.0992	(24)	7.2605
(25)	.7256	(26)	1.9000				

POTÊNCIA DISSIPADA TOTAL: 7.23D-02 WATTS

SIMULACAO COM A CELULA DE BAINHO ACUPLADA A FONTE DE CARGA

Date/Time run: 8/ 1/89 10:37.54

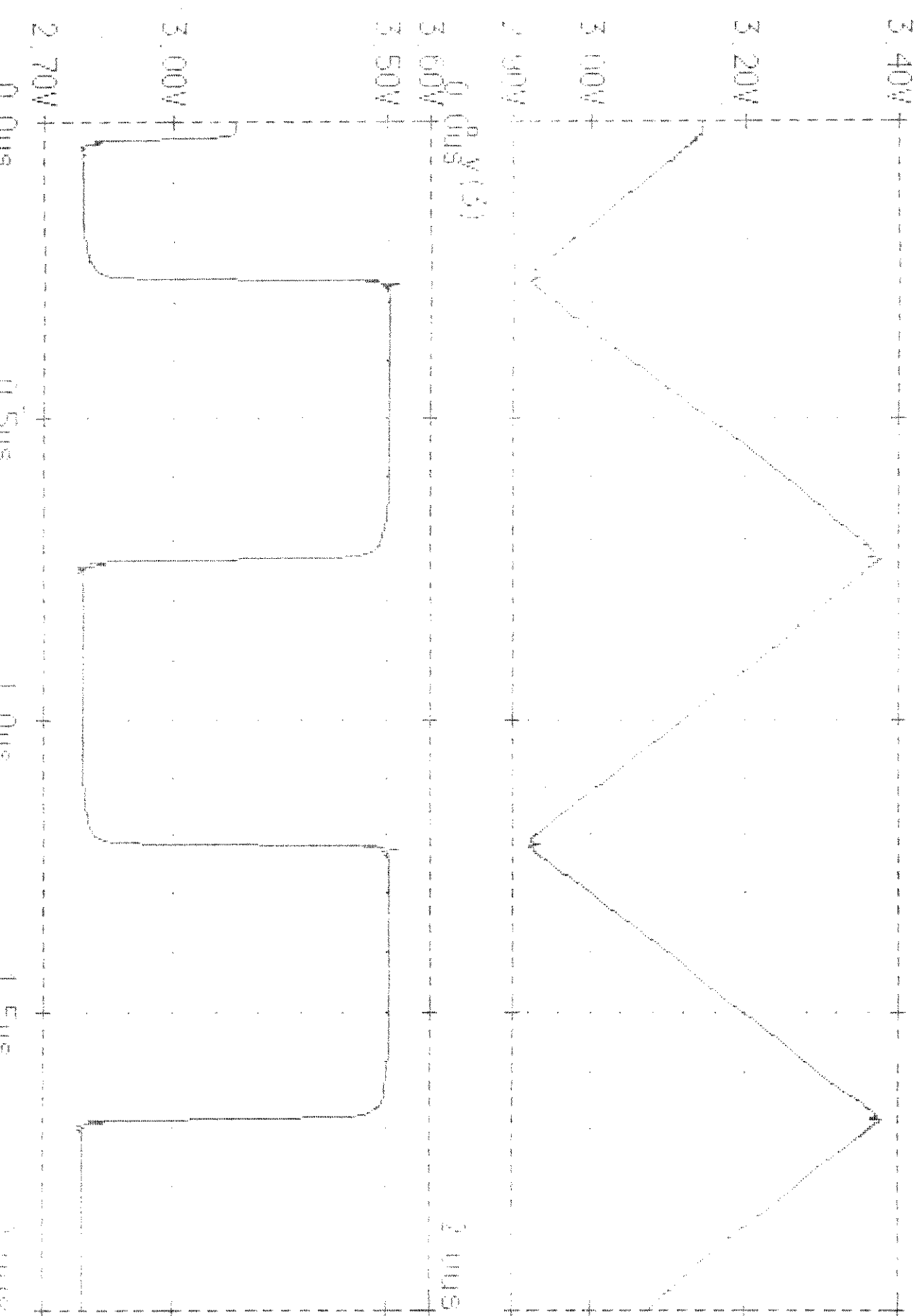
Temperature: -27.0



STIMULACAO COM A CELULA DE GARNIO ACOPLADA A FONTE DE CARGA

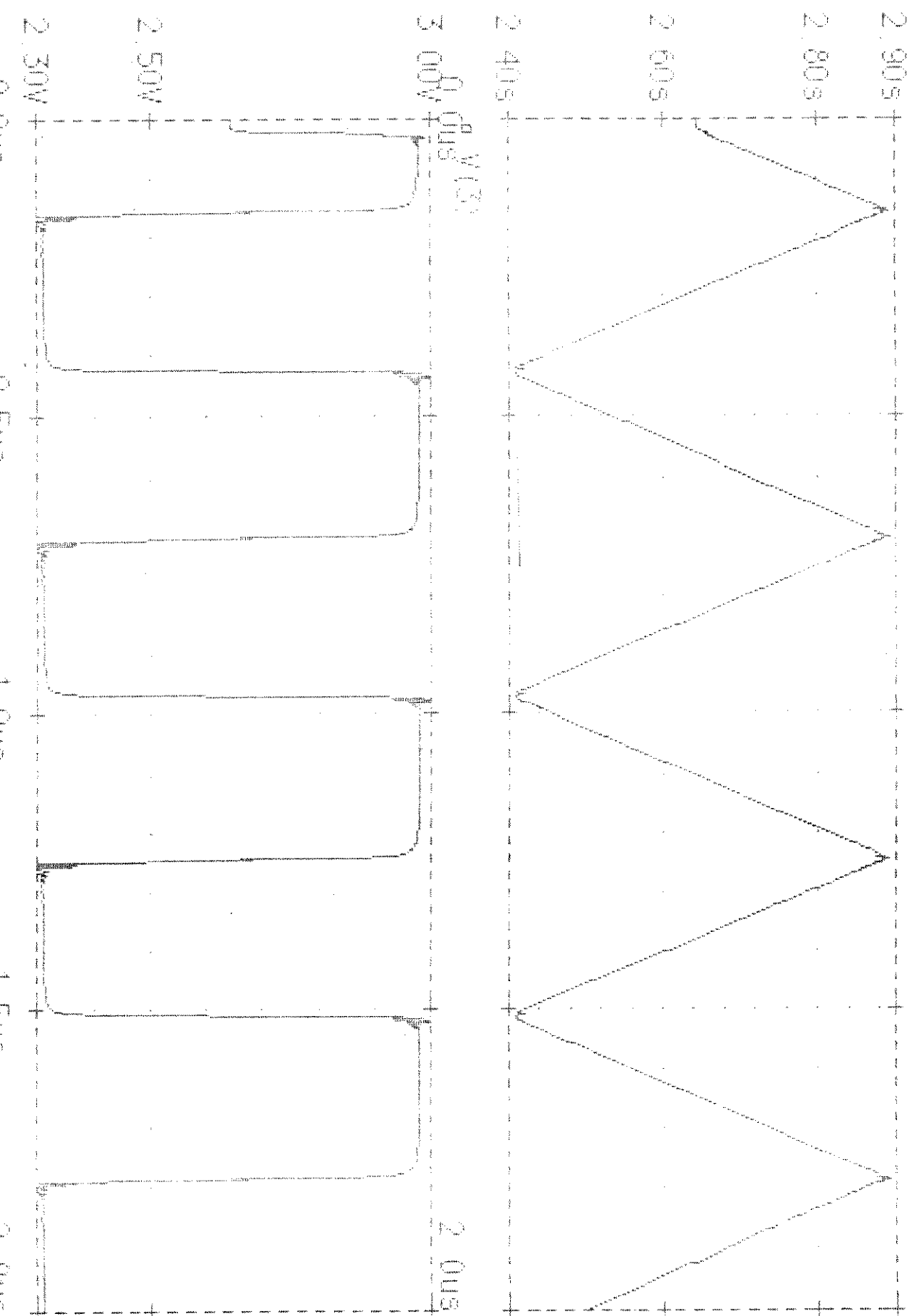
Date/Time run: 8/ 1/89 13.45.19

Temperature 125.0



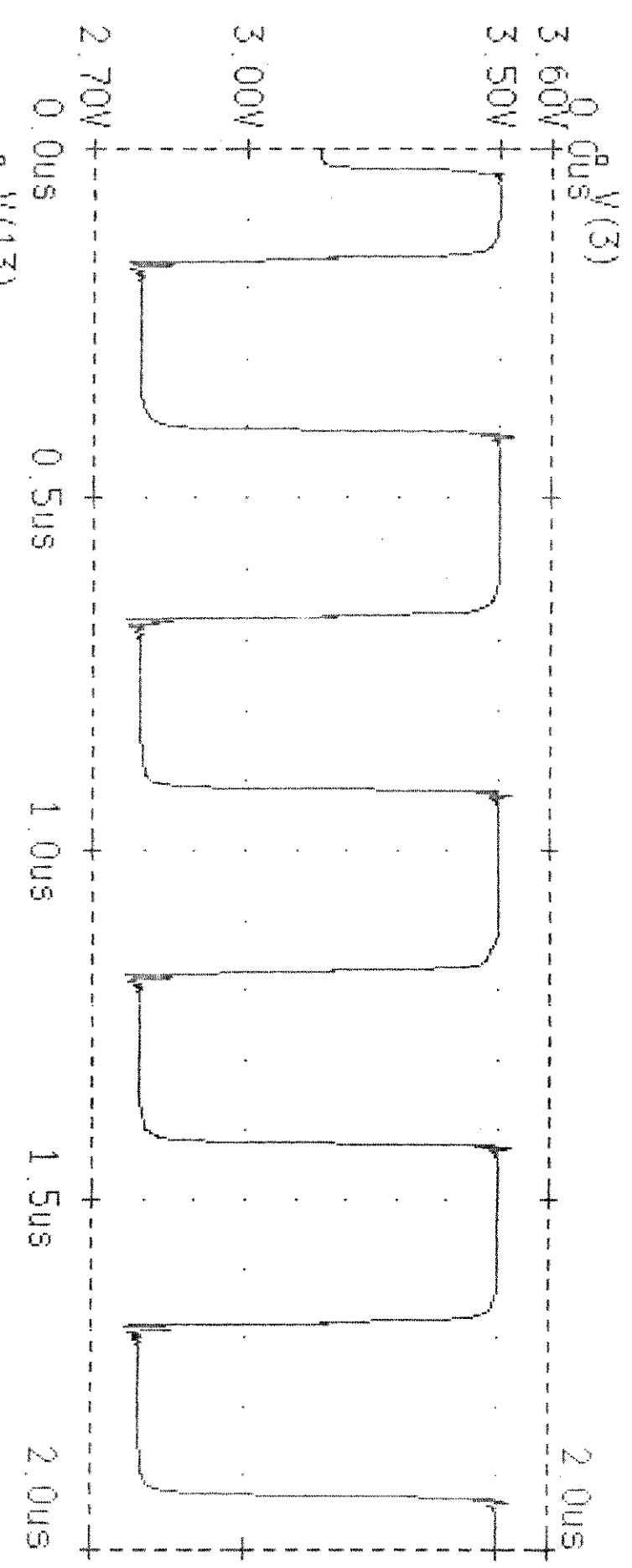
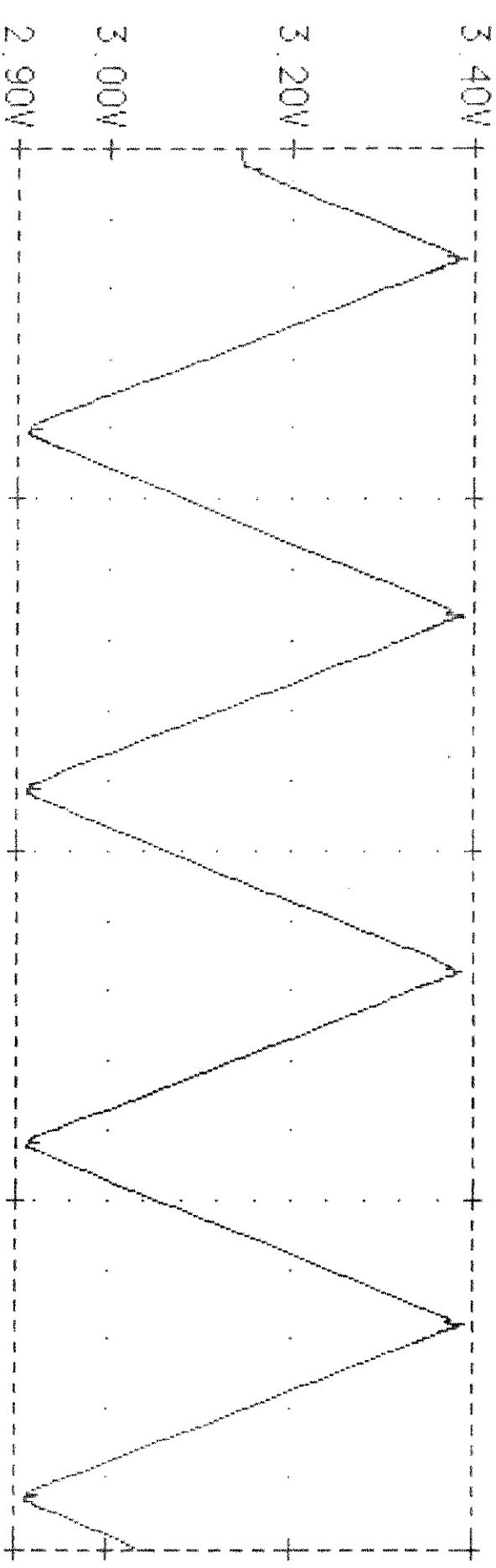
SIMULACAO COM A CELULA DE GANHO ACOPLADA A FONTE DE CARGA

Date/Time run: 8/ 1/89 11:59:52 Temperature: 27.0



SIMULACAO COM A CELULA DE GANHHO ACOPLADA A FONTE DE CARGA

ate/Time run: 8/15/89 11:09:23 Temperature: 125.0



SIMULACAO COM A CELULA DE GANH0 ACOPLADA A FONTE DE CARGA

VCC 1 0 8V

R1 2 4 370

R2 2 5 370

R3 1 19 4.4K

R4 18 14 2.8K

R5 1 18 3.8K

R6 24 25 13.2K

C1 23 0 1NF

*COLETOR BASE EMISSOR

Q1 7 3 11 MOD1

Q2 9 13 11 MOD1

Q3 5 7 8 MOD1

Q4 4 9 8 MOD1

Q5 4 6 7 MOD1

Q6 5 10 9 MOD1

Q7 1 20 2 MOD1 4*AREA

Q8 11 12 0 MOD1

Q9 8 12 0 MOD1 3*AREA

Q10 1 4 17 MOD1

Q11 17 17 13 MOD1

Q12 13 12 0 MOD1

Q13 1 5 15 MOD1

Q14 15 15 16 MOD1

Q15 16 12 0 MOD1

Q16 1 18 21 MOD1

Q17 1 18 20 MOD1

Q18 21 14 6 MOD1

Q19 20 14 10 MOD1

Q20 19 12 0 MOD1 3*AREA

Q21 10 12 0 MOD1

Q22 1 19 12 MOD1

Q23 6 12 0 MOD1

Q24 14 12 0 MOD1

Q25 3 12 0 MOD1

Q26 23 24 1 MOD2 1*AREA

Q27 24 24 1 MOD2

Q28 23 16 26 MOD1

Q29 1 13 26 MOD1

Q30 26 25 0 MOD1 8*AREA

Q31 25 25 0 MOD1

Q32 1 23 22 MOD1

Q33 22 22 3 MOD1

.MODEL MOD1 NPN IS=50E-17 BF=90 NF=1.01 VAF=80 IKF=20E-3 NE=1.74

+BR=1 NR=1.005 VAR=9 IKR=100E-6 ISC=0 NC=2 RB=10 IRB=0 RE=6 RC=1

+CJE=0.38E-12 VJE=0.81 MJE=0.36 CJC=0.248E-12 VJC=0.56 MJC=0.37

+XCJC=0.17 CJS=0.30E-12 VJS=0.41 MJS=0.22 TF=260E-12 XTF=1 VTF=10

+ITF=1E-6 ISE=50E-15

.MODEL MOD2 PNP IS=91E-17 BF=50 NF=1.03 VAF=30.5 IKF=500E-6

+ISE=9.1E-13 NE=2.1 BR=1.5 NR=1.01 VAR=56 IKR=30E-6 ISC=9.1E-12

+NC=1.8 RB=30 IRB=0 RE=10 RC=85 CJE=0.53E-12 VJE=0.48 MJE=0.10

+CJC=0.826E-12 VJC=0.71 MJC=0.41 XCJC=0.07 CJS=2.04E-12 MJS=0.22

+VJS=0.41 TF=12.8E-9 XTF=1 VTF=10 ITF=1E-7

.MODEL MOD3 PNP IS=70E-17 BF=140 NF=1.0 VAF=157 IKF=115E-6

+ISE=1.05E-13 NE=1.71 BR=0.1 NR=1.0006 VAR=65.6 IKR=0.1 ISC=2.8E-12

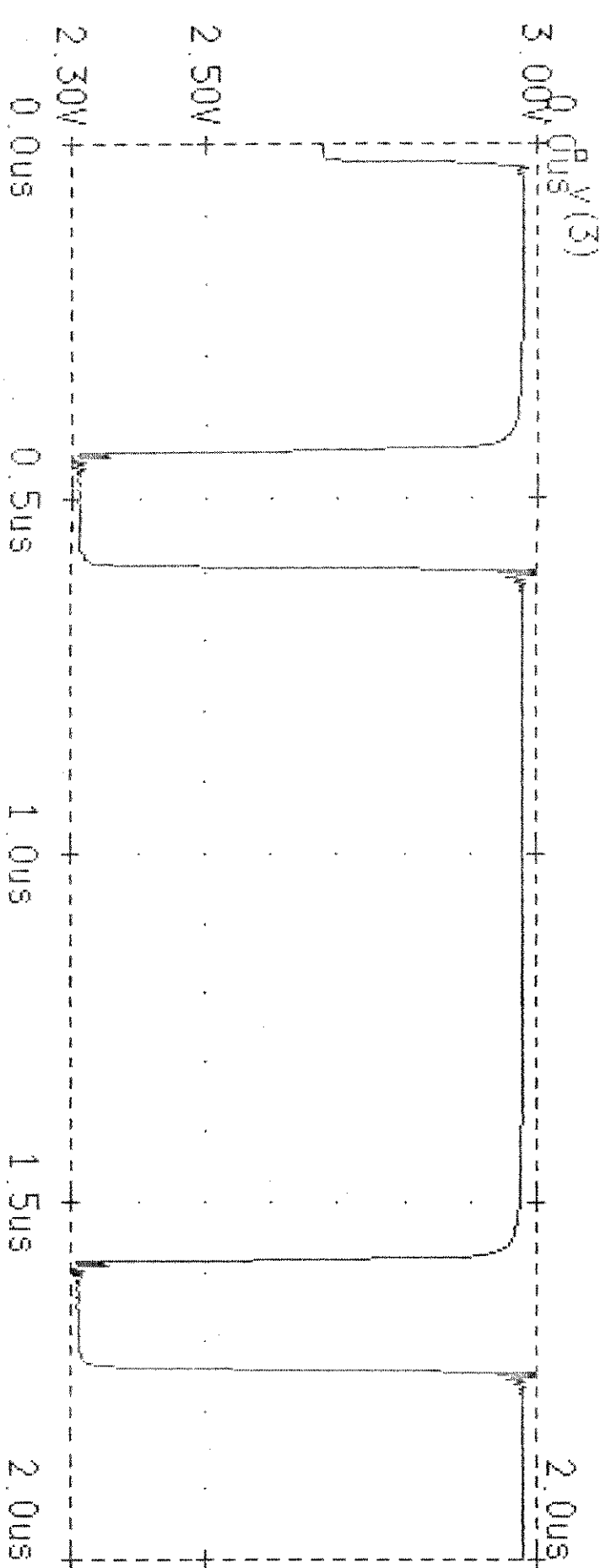
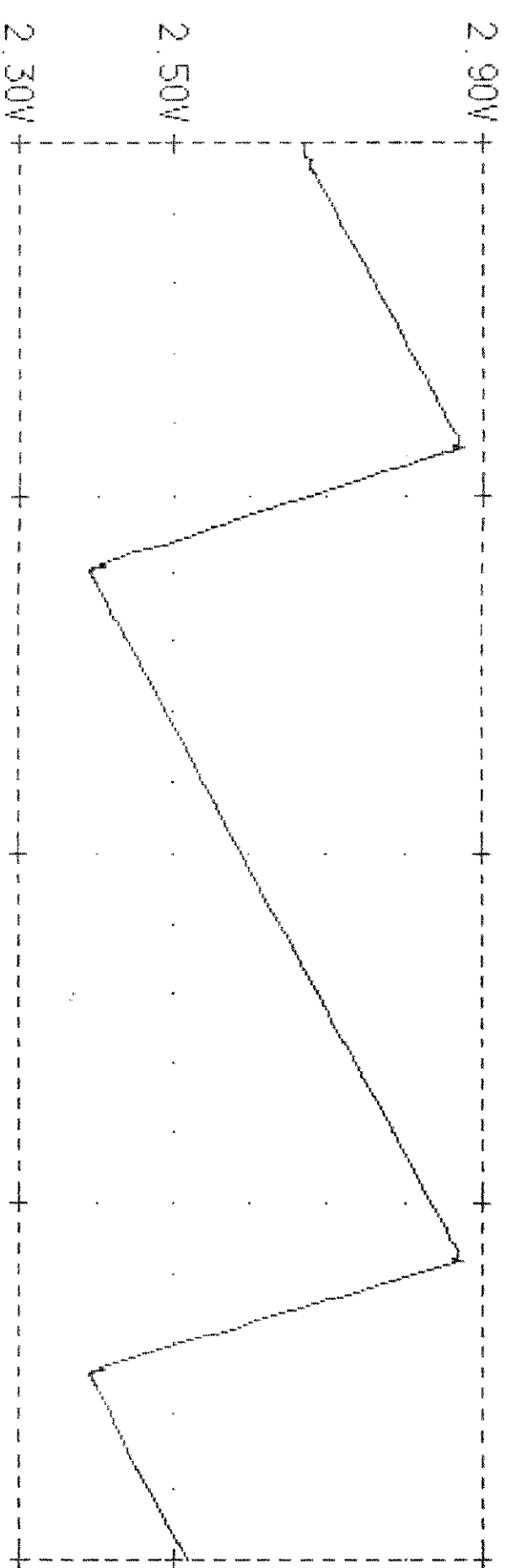
```
+NC=1.35 RB=30 IRB=0 RE=19.5 RC=90 CJE=0.093E-12 VJE=0.71 MJE=0.41
+CJC=0.83E-12 VJC=0.54 MJC=0.17 XCJC=0 CJS=0 TF=5.9E-9 XTF=1 VTF=10
+ITF=1E-7
.OPT RELTOL=0.0001
.OPT LIMPTS=350
.TRAN .1US 2US
.PLOT TRAN V(13) V(3)
.OP
.TEMP 27
.END
```

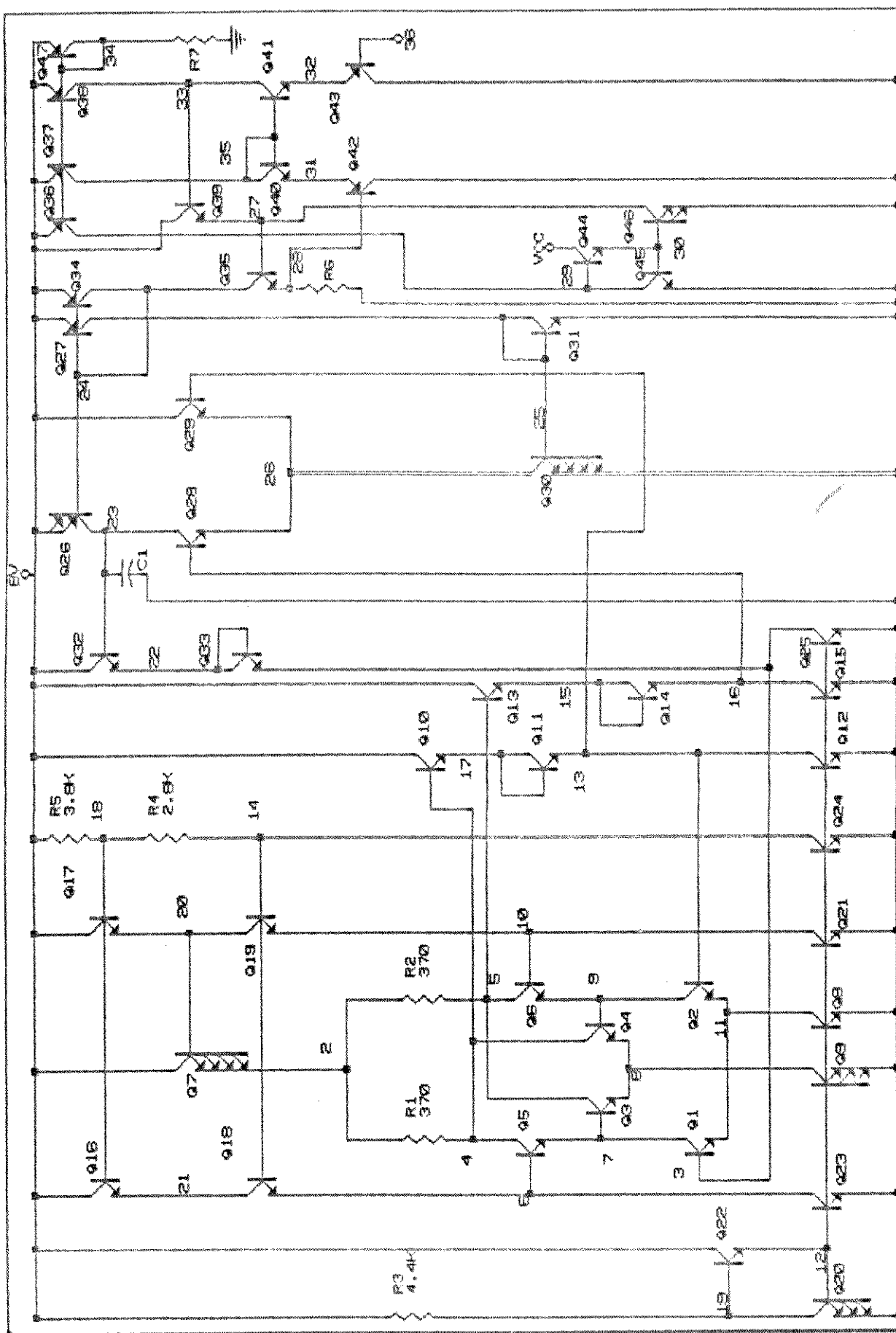
FONTO DE OPERAÇÃO PARA PEQUENOS SINAIS

NO	VOLTAGEM	NO	VOLTAGEM	NO	VOLTAGEM	NO	VOLTAGEM
(1)	8.0000	(2)	4.4748	(3)	2.6710	(4)	4.1366
(5)	4.0669	(6)	3.7147	(7)	3.0097	(8)	2.2670
(9)	3.0038	(10)	3.7147	(11)	1.9669	(12)	.7275
(13)	2.6772	(14)	4.4428	(15)	3.3401	(16)	2.6119
(17)	3.4076	(18)	5.9302	(19)	1.4035	(20)	5.2015
(21)	5.2030	(22)	3.3990	(23)	4.1256	(24)	7.2590
(25)	.7241	(26)	1.8850				

POTÊNCIA DISSIPADA TOTAL: 8.60D-02 WATTS

SIMULACAO COM A CELULA DE GANH0 ACOPLADA A FONTE DE CARGA
Date/Time run: 8/ 8/89 12:51:04 Temperature: 27.0





SIMULAÇÃO S5

oscilador com conv. U-I na entrada

SIMULACAO DO VCD

VCC 1 0 8V

VIN 36 0 3V

R1 2 4 370

R2 2 5 370

R3 1 19 4.4K

R4 18 14 2.8K

R5 1 18 3.8K

R6 28 0 6K

R7 34 0 8K

C1 23 0 1NF

*COLETOR BASE EMISSOR

Q1 7 3 11 MOD1

Q2 9 13 11 MOD1

Q3 5 7 8 MOD1

Q4 4 9 8 MOD1

Q5 4 6 7 MOD1

Q6 5 10 9 MOD1

Q7 1 20 2 MOD1 4*AREA

Q8 11 12 0 MOD1

Q9 8 12 0 MOD1 3*AREA

Q10 1 4 17 MOD1

Q11 17 17 13 MOD1

Q12 13 12 0 MOD1

Q13 1 5 15 MOD1

Q14 15 15 16 MOD1

Q15 16 12 0 MOD1

Q16 1 18 21 MOD1

Q17 1 18 20 MOD1

Q18 21 14 6 MOD1

Q19 20 14 10 MOD1

Q20 19 12 0 MOD1 3*AREA

Q21 10 12 0 MOD1

Q22 1 19 12 MOD1

Q23 6 12 0 MOD1

Q24 14 12 0 MOD1

Q25 3 12 0 MOD1

Q26 23 24 1 MOD2 2*AREA

Q27 25 24 1 MOD2

Q28 23 16 26 MOD1

Q29 1 13 26 MOD1

Q30 26 25 0 MOD1 4*AREA

Q31 25 25 0 MOD1

Q32 1 23 22 MOD1

Q33 22 22 3 MOD1

Q34 24 24 1 MOD2

Q35 24 27 28 MOD1

Q36 29 34 1 MOD2

Q37 35 34 1 MOD2

Q38 33 34 1 MOD2

Q39 1 33 27 MOD1

Q40 35 35 31 MOD1

Q41 33 35 32 MOD1

Q42 0 28 31 MOD2

Q43 0 36 32 MOD2

```

Q44 1 29 30 MOD1
Q45 29 30 0 MOD1
Q46 1 30 0 MOD1 2*AREA
Q47 34 34 1 MOD2
.MODEL MOD1 NPN IS=50E-17 BF=90 NF=1.01 VAF=80 IKF=20E-3 NE=1.74
+BR=1 NR=1.005 VAR=9 IKR=100E-6 ISC=0 NC=2 RB=10 IRB=0 RE=6 RC=1
+CJE=0.38E-12 VJE=0.81 MJE=0.36 CJC=0.248E-12 VJC=0.56 MJC=0.37
+XCJC=0.17 CJC=0.30E-12 VJC=0.41 MJS=0.22 TF=260E-12 XTF=1 VTF=10
+ITF=1E-6 ISE=50E-15
.MODEL MOD2 PNP IS=91E-17 BF=50 NF=1.03 VAF=30.5 IKF=500E-6
+ISE=9.1E-13 NE=2.1 BR=1.5 NR=1.01 VAR=56 IKR=30E-6 ISC=9.1E-12
+NC=1.8 RB=30 IRB=0 RE=10 RC=85 CJE=0.53E-12 VJE=0.48 MJE=0.10
+CJC=0.826E-12 VJC=0.71 MJC=0.41 XCJC=0.07 CJS=2.04E-12 MJS=0.22
+VJS=0.41 TF=12.8E-9 XTF=1 VTF=10 ITF=1E-7
.MODEL MOD3 PNP IS=70E-17 BF=140 NF=1.0 VAF=157 IKF=115E-6
+ISE=1.05E-13 NE=1.71 BR=0.1 NR=1.0006 VAR=65.6 IKR=0.1 ISC=2.8E-12
+NC=1.35 RB=30 IRB=0 RE=19.5 RC=90 CJE=0.093E-12 VJE=0.71 MJE=0.41
+CJC=0.83E-12 VJC=0.54 MJC=0.17 XCJC=0 CJS=0 TF=5.9E-9 XTF=1 VTF=10
+ITF=1E-7
.OPT RELTOL=0.0001
.OPT LIMPTS=350
.TRAN .1US 2US
.PLOT TRAN V(13) V(23)
.OP
.TEMP 27
.END

```

TENSÕES DE POLARIZAÇÃO PARA PEQUENOS SINAIS

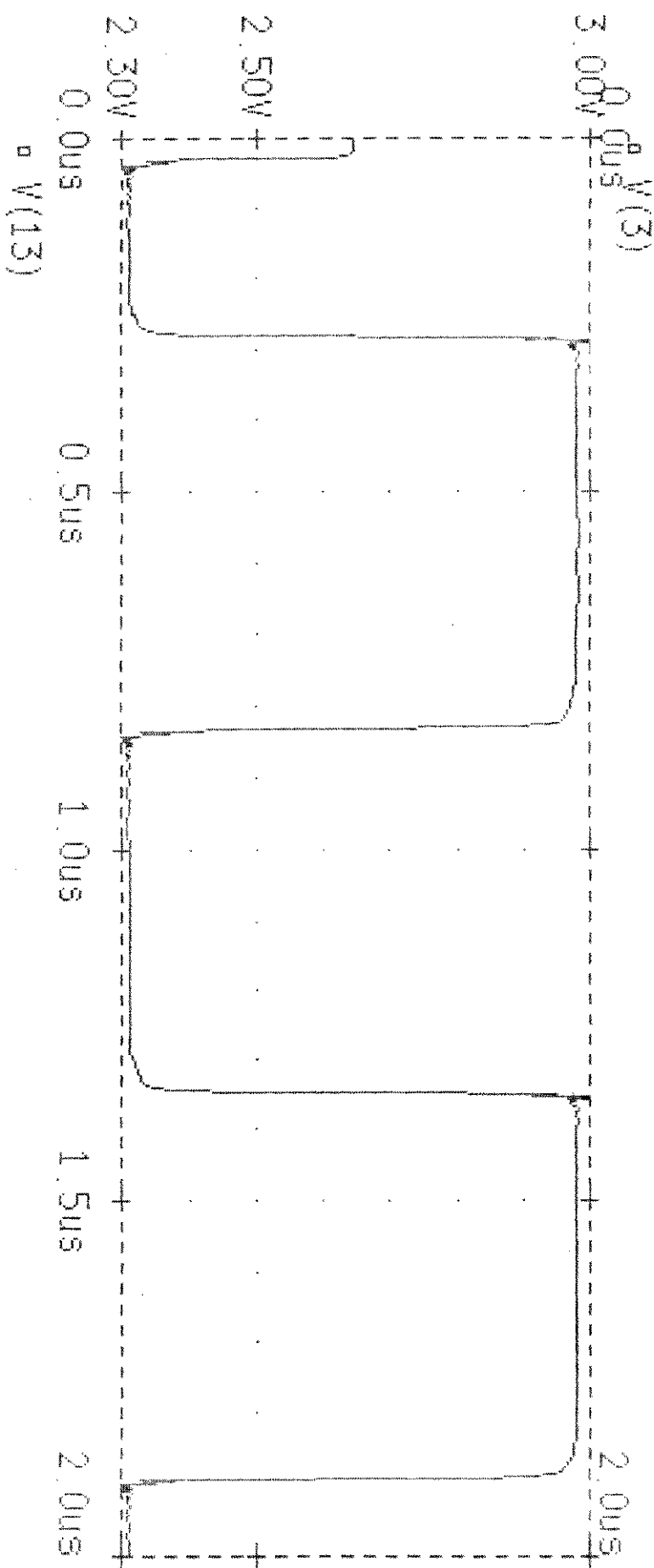
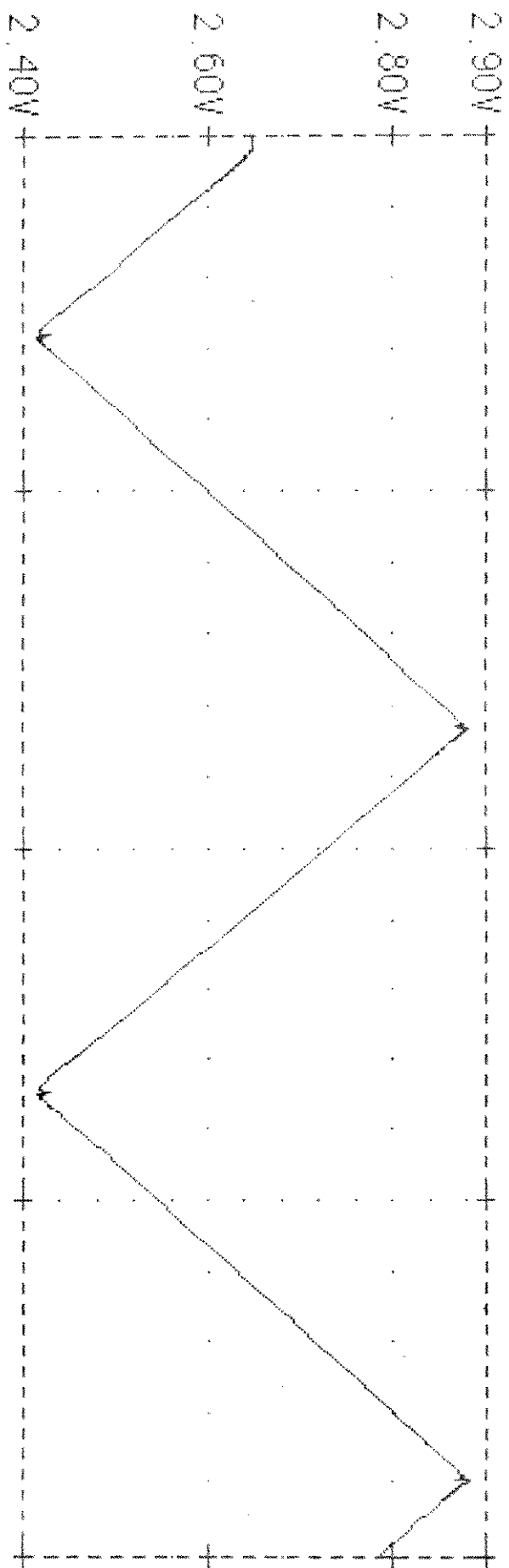
NO	VOLTAGEM	NO	VOLTAGEM	NO	VOLTAGEM	NO	VOLTAGEM
(1)	8.0000	(2)	4.4748	(3)	2.6463	(4)	4.1024
(5)	4.1014	(6)	3.7147	(7)	3.0066	(8)	2.2668
(9)	3.0065	(10)	3.7147	(11)	1.9390	(12)	.7275
(13)	2.6464	(14)	4.4428	(15)	3.3743	(16)	2.6458
(17)	3.3751	(18)	5.9302	(19)	1.4035	(20)	5.2015
(21)	5.2030	(22)	3.3743	(23)	4.1010	(24)	7.2650
(25)	.7245	(26)	1.9013	(27)	3.7267	(28)	3.0027
(29)	1.3966	(30)	.7449	(31)	3.7643	(32)	3.7632
(33)	4.3326	(34)	7.2349	(35)	4.5062	(36)	3.0000

POTÊNCIA TOTAL DISSIPADA: 1.18D-01 WATTS

SIMULACAO COM A CELULA DE GANHHO ACOPLADA A FONTE DE CARGA

Date/Time run: 8/16/89 13:36:55

Temperature: 27.0



GERAÇÃO SENOIDAL COM QUATRO TRANSISTORES

```

VCC 1 0 5
VEE 2 0 -5
VIN 3 0 PULSE(-5 11 0 11 0 0 512 1.575E3 0 0 100 400)
R1 2 4 500
R2 4 5 500
R3 5 0 500
R4 5 3 10K
R5 1 0 10K
R6 1 7 10K
R7 1 4 50K
R8 1 5 50K
*DELETE: PAGE 1-11-10
Q1 6 3 3 NPN
Q2 7 4 3 NPN
Q3 8 2 3 PNP
Q4 7 6 3 PNP
Q5 3 2 3 MOD1
Q6 5 2 3 MOD1
.MODEL MOD1 NPN IS=20E-17 BF=90 NF=1.01 VAF=80 IKF=20E+0 ISE=5E-11
+NE=1 FA=2K=1 NBJ=1 00E VAR=9 IKR=10V1-0 IS1=0 VC=2 RL=10 PB=0 IRE=0
+RE=0 RE=1 CJE=0.30E-11 CJE=0 01 CJE=0.00 CJC=0 E=0E-12 VJ1=0 50
+BJ1=0 37 XCJC=0.17 CJC=0.30E-12 VJS=0.41 BJS=0.22 TF=200E-12 XTF=1
+TF=10 ITP=1E-6
.TRAN .1US 512
.PAGE 226. V10.
.PLOT TRAN V(3) V(6)
.OP
.END

```

POTENCIA TOTAL DISSIPADA: 2.001-02 WATTS

PONTOS DE OPERAÇÃO PARA PEQUENOS SINAIS

NO	VOLTAGEM	NO	VOLTAGEM	NO	VOLTAGEM	NO	VOLTAGEM
(1)	0.0000	(2)	-7.2610	(3)	-1.1100	(4)	1.0004
(5)	1.0322	(6)	3.2107	(7)	5.2720	(8)	-1.0889
(9)	-5.0000						

ANÁLISE DE FOURIER

COMPONENTES DE FOURIER DA RESPOSTA TRANSIENTE V(6)

COMPONENTE DC = 0.235D+00

SIMULAÇÃO S6

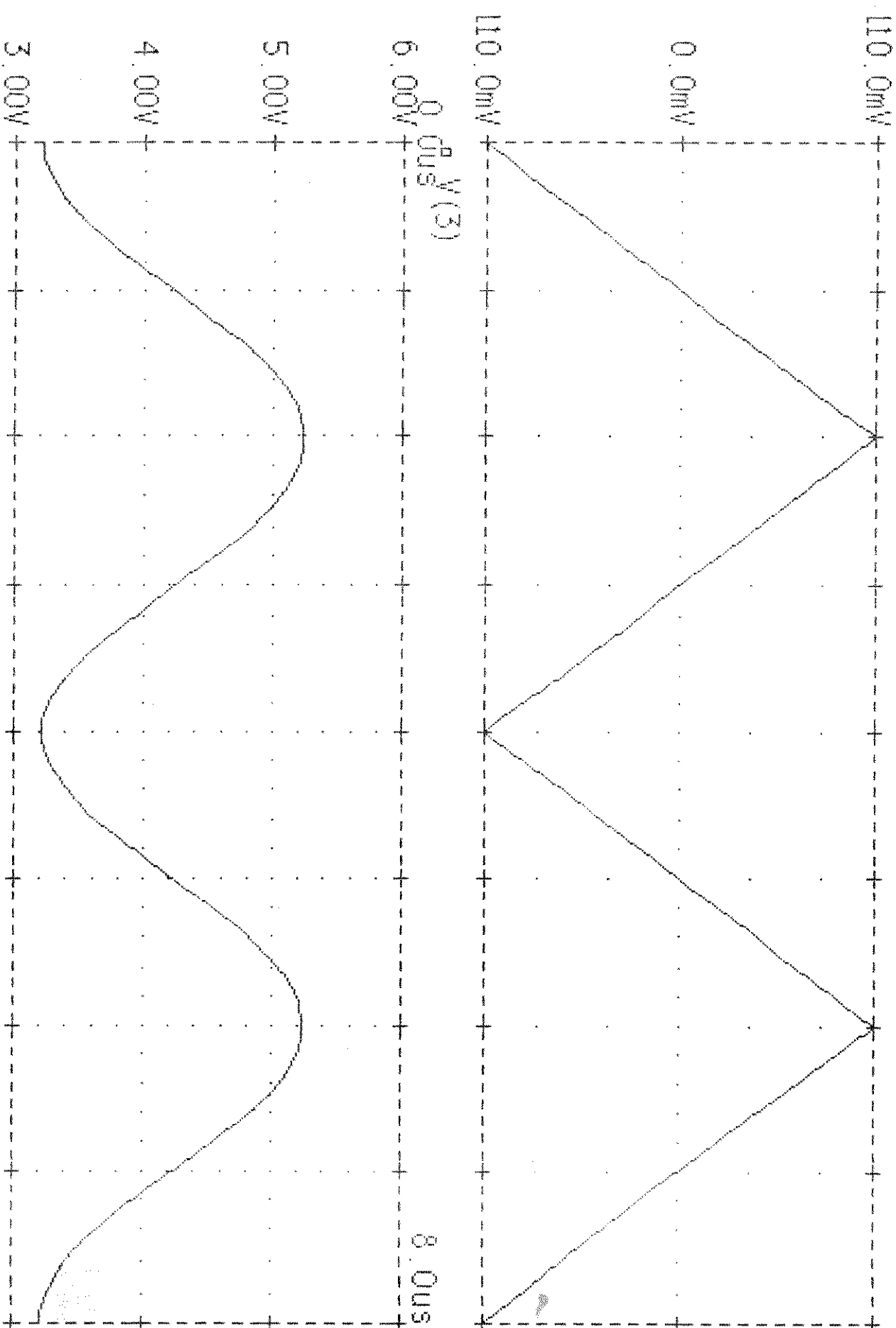
NUMERO DO HARMÔNICO	FREQUÊNCIA (HZ)	COMPONENTE DE FOURIER	COMPONENTE NORMALIZADA	FASE (GRaus)	FASE (GRaus) NORMALIZADA
1	2.500D+05	1.013D+00	1.000000	-90.000	000
2	5.000D+05	6.050D-03	000001	-88.056	2.011
3	7.500D+05	4.373D-03	000402	-112.373	-21.763
4	1.000D+06	1.955D-03	001927	-81.205	9.403
5	1.250D+06	3.250D-04	000131	-101.030	123.098
6	1.500D+06	9.314D-04	000111	-80.084	10.504
7	1.750D+06	3.617D-04	000377	171.776	262.444
8	2.000D+06	5.101D-04	000373	-80.130	1.713
9	2.250D+06	4.771D-04	000471	167.158	117.071

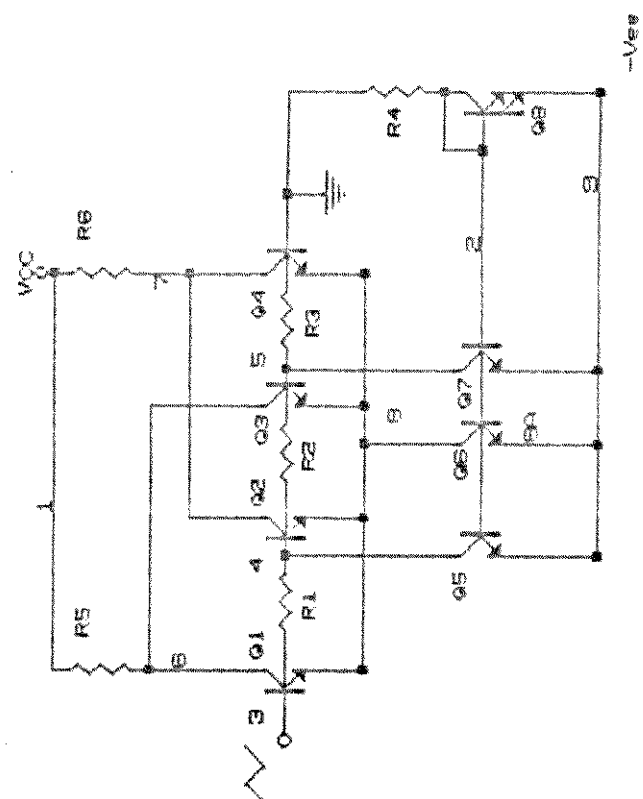
DISTORÇÃO HARMÔNICA TOTAL = 0.44082 POR CENTO

GERACAO SENOIDAL COM QUATRO TRANSISTORES

Date/Time run: 8/19/89 11:17:42

Temperature: 27.0





```
*SIMULAÇÃO EM SPICE DO CONFORMADOR SENOIDAL COM QUATRO
*TRANSISTORES
VCC 1 0 8
VEE 9 0 -8
VIN 3 0 PULSE(-0.10 0.10 0.0 2US 1.99US 0.01US 4US)
R1 3 4 500
R2 4 5 500
R3 5 0 500
R4 2 0 24.8K
R5 1 6 4K
R6 1 7 4K
*COLETOR BASE EMISSOR
Q1 6 3 8 MOD1
Q2 7 4 8 MOD1
Q3 6 5 8 MOD1
Q4 7 0 8 MOD1
Q5 4 2 9 MOD1
Q6 8 2 9 MOD1 8*AREA
Q7 5 2 9 MOD1
Q8 2 2 9 MOD1 2*AREA
.MODEL MOD1 NPN IS=50E-17 BF=90 NF=1.01 VAF=80 IKF=20E-3 ISE=5E-14
+NE=1.74 BR=1 NR=1.005 VAR=9 IKR=100E-6 ISC=0 NC=2 RB=10 RB=0 IRB=0
+RE=6 RC=1 CJE=0.38E-12 VJE=0.81 MJE=0.36 CJC=0.248E-12 VJC=0.56
+MJC=0.37 XCJC=0.17 CJC=0.30E-12 VJS=0.41 MJS=0.22 TF=260E-12 XTF=1
+VTF=10 ITF=1E-6
.TRAN .04US 8US
.OP
.FOUR 250K V(7)
.END
```

PONTOS DE OPERAÇÃO PARA PEQUENOS SINAIS

NO	VOLTAGEM	NO	VOLTAGEM	NO	VOLTAGEM	NO	VOLTAGEM
(1)	8.0000	(2)	-7.3091	(3)	-.1000	(4)	-.1412
(5)	-.1079	(6)	7.7596	(7)	3.5712	(8)	-.7516
(9)	-8.0000						

POTÊNCIA DISSIPADA TOTAL: 2.35D-02 WATTS

ANÁLISE DE FOURIER

COMPONENTES DE FOURIER DA RESPOSTA TRANSIENTE V(7)

COMPONENTE DC = 5.670D+00

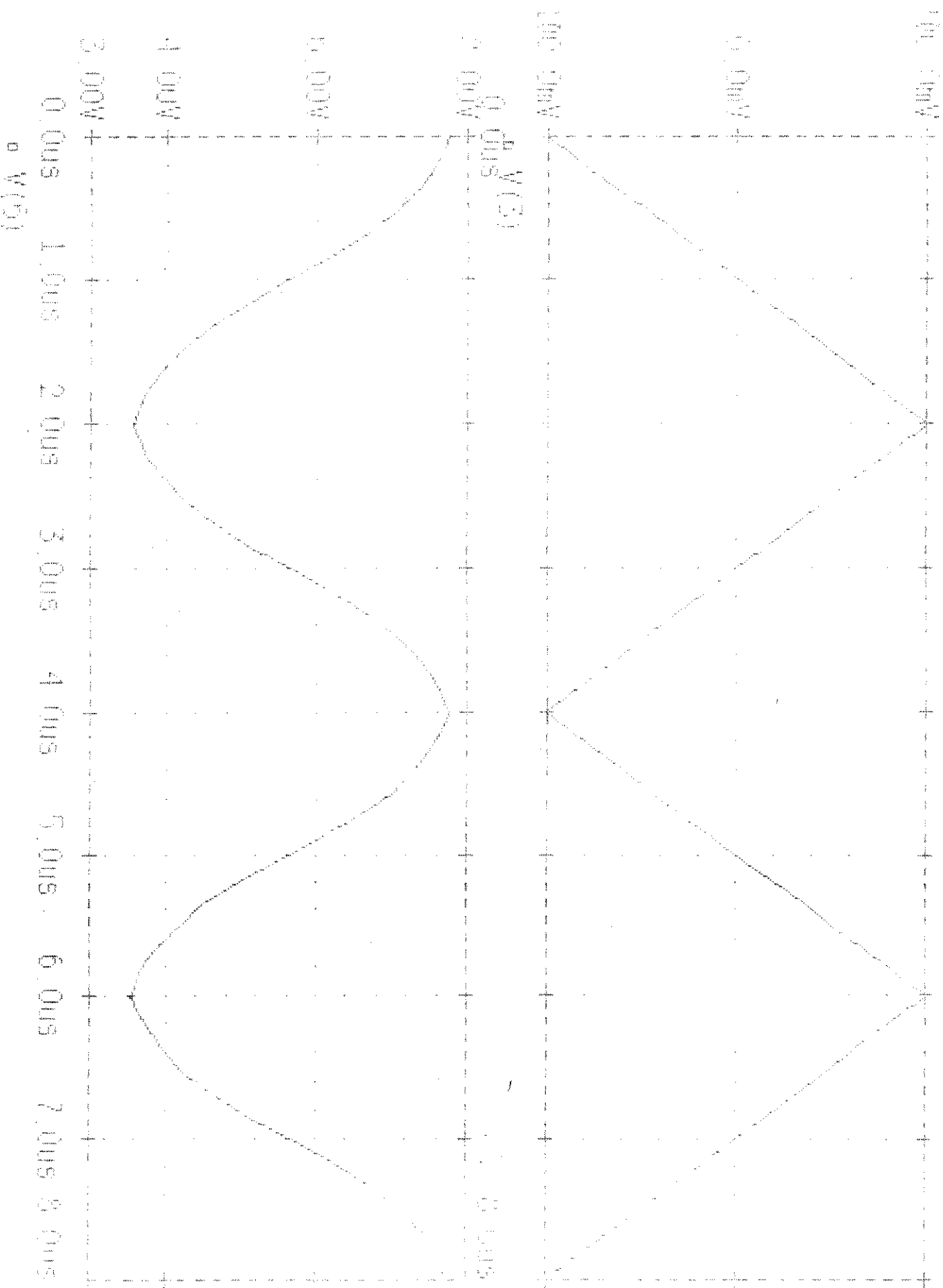
NÚMERO	FREQUÊNCIA	COMPONENTE	COMPONENTE	FASE	FASE (GRAUS)
--------	------------	------------	------------	------	--------------

DO HARMÔNICO	(HZ)	DE FOURIER	NORMALIZADA	(GRAUS)	NORMALIZADA
1	2.500D+05	2.059D+00	1.000000	-90.337	.000
2	5.000D+05	6.248D-03	.003035	-38.508	51.829
3	7.500D+05	2.139D-02	.010391	83.783	174.120
4	1.000D+06	1.606D-03	.000780	16.412	106.749
5	1.250D+06	1.720D-02	.008354	-89.362	.975
6	1.500D+06	2.606D-03	.001266	20.353	110.690
7	1.750D+06	7.061D-03	.003430	-82.098	8.239
8	2.000D+06	4.218D-03	.002049	63.407	153.744
9	2.250D+06	2.615D-03	.001270	-105.645	-15.308

DISTORÇÃO HARMÔNICA TOTAL = 1.437912 POR CENTO

Expt Time on 6/14/89 12:52:16

Temperature: 27.0




```

*SIMULAÇÃO COM SPICE DO CONFORMADOR SENOIDAL COM SEIS
*TRANSISTORES
VCC 1 0 9
VEE 9 0 -8
VIN 7 0 PULSE(-0.10 0.10 0.0 2US 1.99US 0.01US 4US)
R1 7 3 500
R2 3 4 500
R3 4 5 500
R4 5 6 500
R5 6 0 500
R6 2 0 12.0K
R7 1 10 4K
R8 1 11 4K
*COLETOR BASE EMISSOR
Q1 10 7 8 MOD1
Q2 11 3 8 MOD1
Q3 10 4 8 MOD1
Q4 11 5 8 MOD1
Q5 10 6 8 MOD1
Q6 11 0 8 MOD1
Q7 2 2 9 MOD1 4*AREA
Q8 3 2 9 MOD1
Q9 4 2 9 MOD1
Q10 8 2 9 MOD1 4*AREA
Q11 5 2 9 MOD1
Q12 6 2 9 MOD1
.MODEL MOD1 NPN IS=50E-17 BF=90 NF=1.01 VAF=80 IKF=20E-3 ISE=5E-14
+NE=1.74 BR=1 NR=1.005 VAR=9 IKR=100E-6 ISC=0 NC=2 RB=10 RE=0 IRB=0
+RE=6 RC=1 CJE=0.38E-12 VJE=0.81 MJE=0.36 CJC=0.240E-12 VJC=0.56
+MJC=0.37 XCJC=0.17 CJC=0.30E-12 VJS=0.41 MJS=0.22 TF=260E-12 XTF=1
+VTF=10 ITF=1E-6
.TRAN .04US 8US
.OP
.FOUR 250K V(10)
.END

```

TEMPERATURE = 27 GRAUS CENTÍGRADOS

TENSÕES DE POLARIZAÇÃO DC

Nº	TENSÃO	Nº	TENSÃO	Nº	TENSÃO	Nº	TENSÃO
(1)	8.0000	(2)	-7.3071	(3)	- 2397	(4)	- .2995
(5)	- .2795	(6)	- 1797	(7)	- 1000	(8)	- .7318
(9)	-8.0000	(10)	7.9314	(11)	5.5597		

POTÊNCIA TOTAL DISSIPADA 2.01D-02 WATTS

ANÁLISE DE FOURIER TEMPERATURA: 27 GRAUS CENTIGRADOS

COMPONENTES DE FOURIER DA RESPOSTA TRANSIENTE DE V(10)

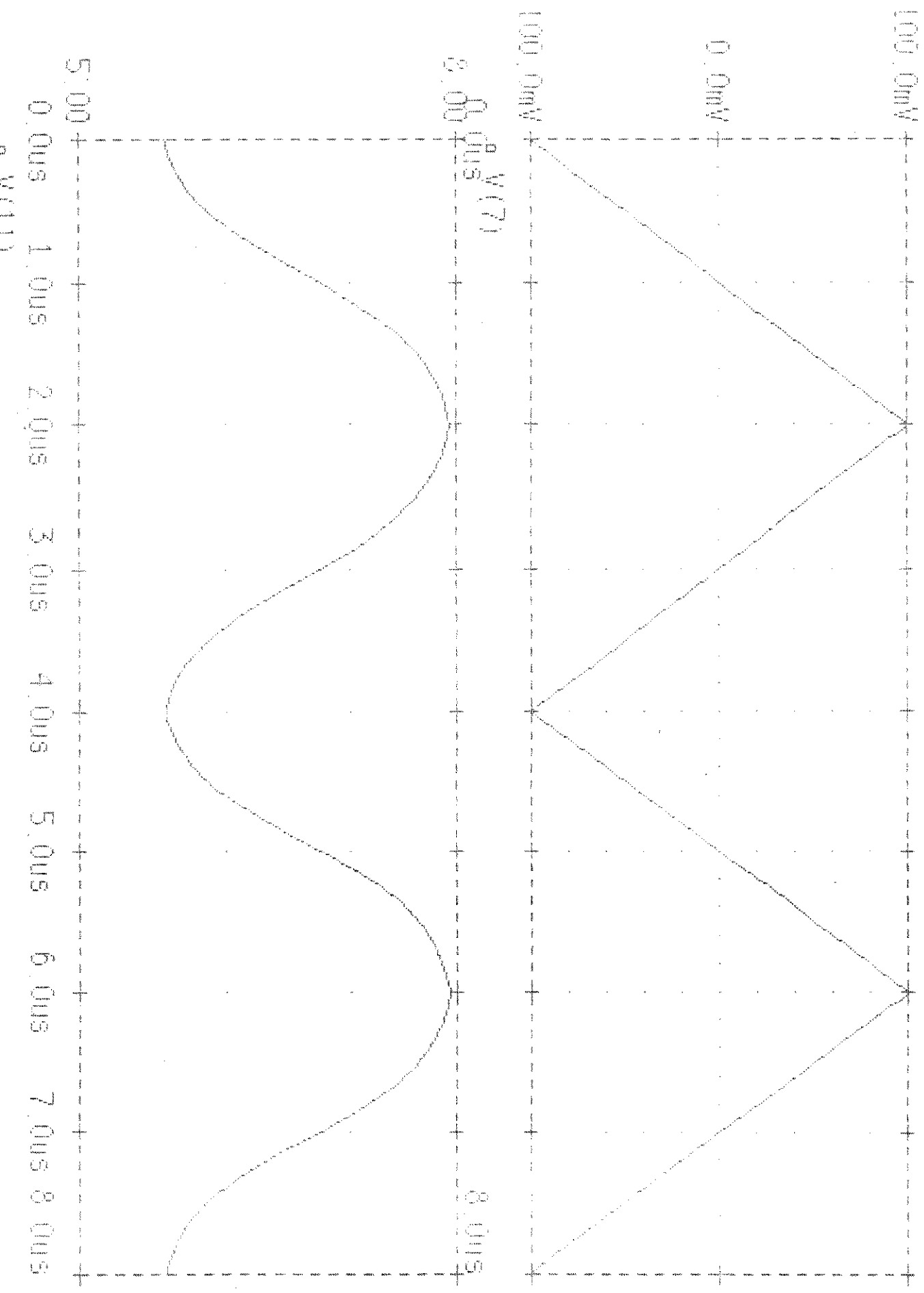
COMPONENTE DC = 6.741D+00

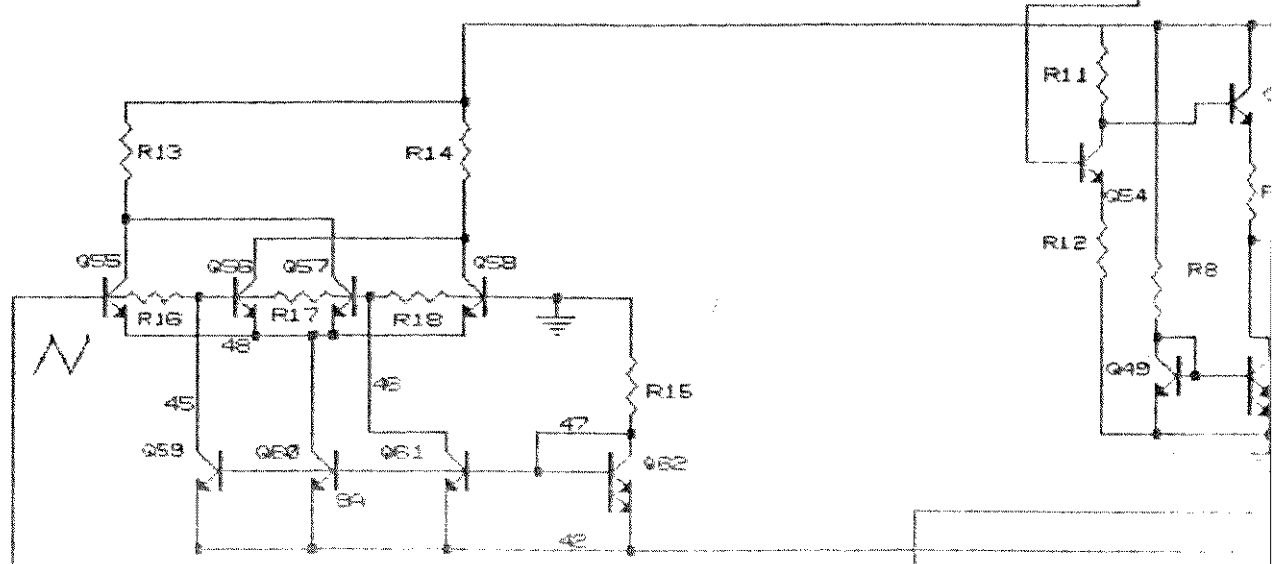
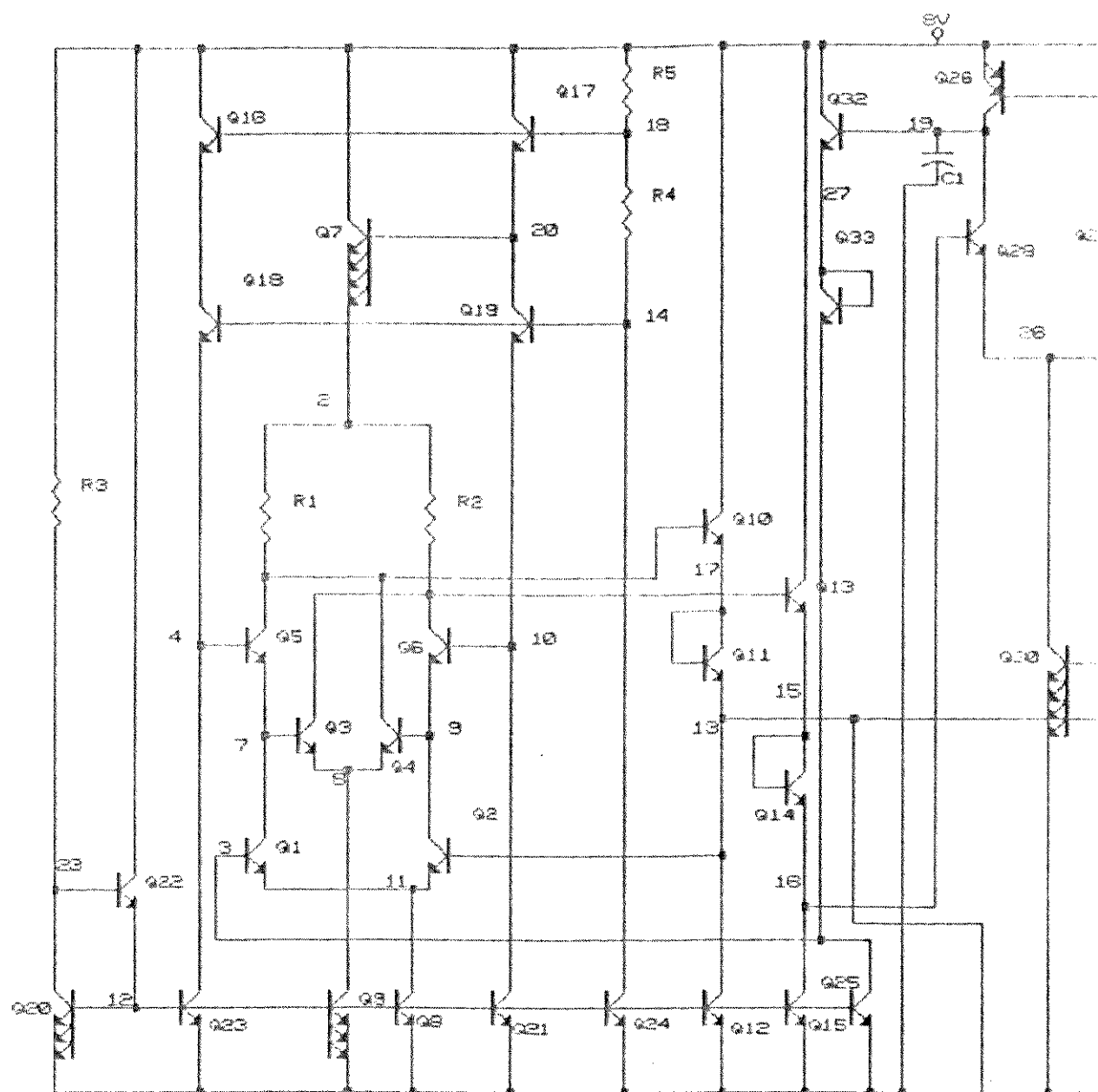
HARMONICO NO	FREQUENCIA (HZ)	COMPONENTE DE FOURIER	COMPONENTE NORMALIZADA	FASE (GRAUS)	FASE (GRAUS) NORMALIZADA
1	2.500D+05	1.206D+00	1.000000	89.683	.000
2	5.000D+05	1.836D-03	.001522	182.567	32.834
3	7.500D+05	4.366D-02	.006189	-91.665	-181.347
4	1.000D+06	8.071D-04	.000669	8.525	-81.158
5	1.250D+06	8.869D-03	.007351	89.707	.024
6	1.500D+06	2.904D-04	.000241	72.851	-16.031
7	1.750D+06	3.454D-03	.002863	87.206	-2.427
8	2.000D+06	4.498D-04	.000373	49.941	-39.742
9	2.250D+06	2.383D-03	.001975	83.572	-6.111

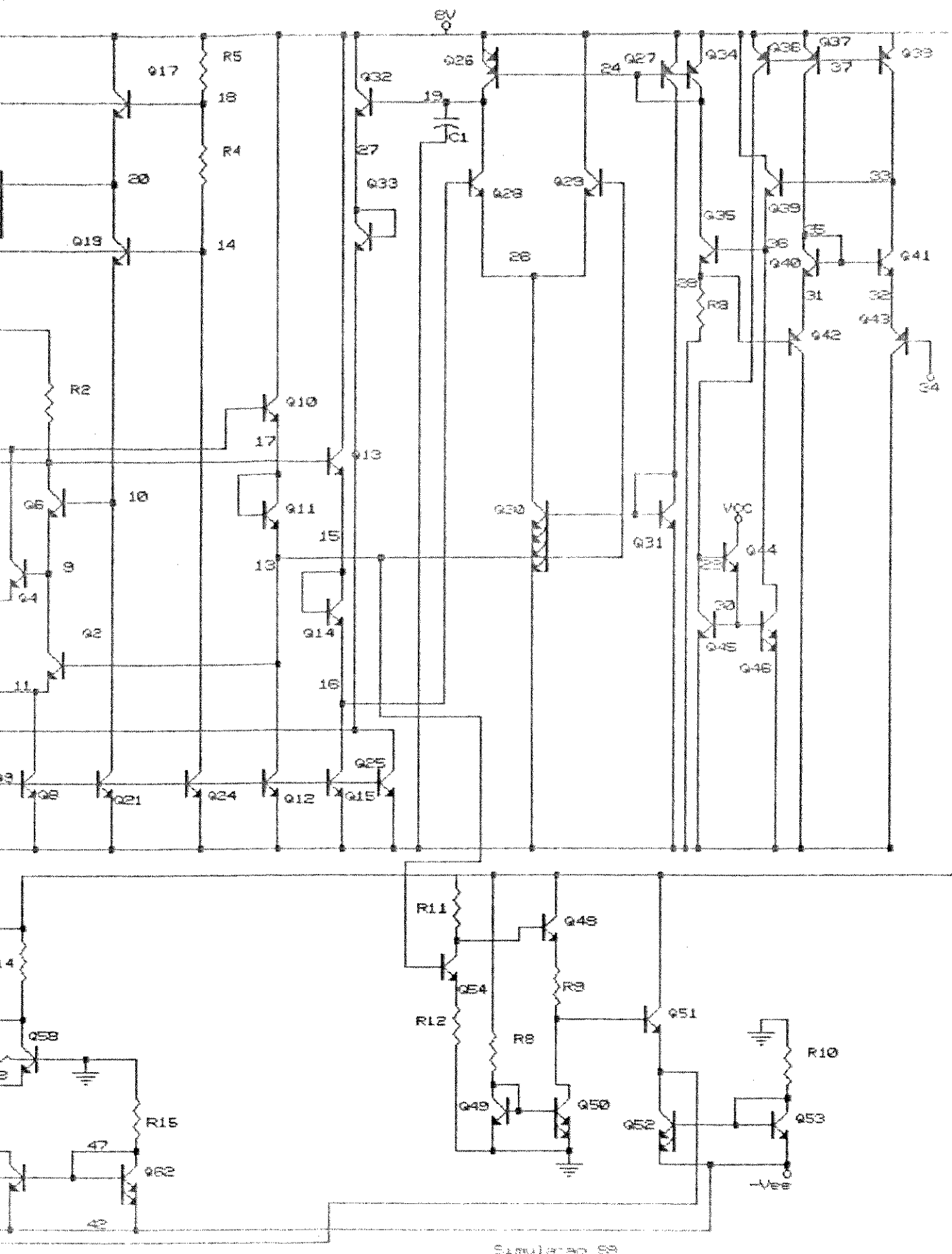
DISTORÇÃO HARMÔNICA TOTAL = 3.713127 POR CENTO

*S1HLH444 10 EN SPICE 00 CONFORMADOR SENOIDAL COM SEIS

Date/Time run: 7/28/89 18.29.23 Temperature: 27 0







SIMULACAO DO GERADOR COMPLETO PARA FREQUÊNCIA
DE 1MHZ

VCC	1	0	8V
VIN	36	0	3V
VEE	42	0	-8V
R1	2	4	370
R2	2	5	370
R3	1	19	4.4K
R4	18	14	2.8K
R5	1	18	3.8K
R6	28	0	6.0K
R7	34	0	8K
R8	1	39	7K
R9	37	38	2.8K
R10	41	0	7.3K
R11	43	1	1.0K
R12	44	0	2.3K
R13	50	1	4K
R14	49	1	4K
R15	47	0	24.8K
R16	40	45	500
R17	45	46	500
R18	46	0	500
C1	23	0	1NF

*COLETOR BASE EMISSOR

Q1	7	3	11	MOD1	
Q2	9	13	11	MOD1	
Q3	5	7	8	MOD1	
Q4	4	9	8	MOD1	
Q5	4	6	7	MOD1	
Q6	5	10	9	MOD1	
Q7	1	20	2	MOD1	4*AREA
Q8	11	12	0	MOD1	
Q9	8	12	0	MOD1	3*AREA
Q10	1	4	17	MOD1	
Q11	17	17	13	MOD1	
Q12	13	12	0	MOD1	
Q13	1	5	15	MOD1	
Q14	15	15	16	MOD1	
Q15	16	12	0	MOD1	
Q16	1	18	21	MOD1	
Q17	1	18	20	MOD1	
Q18	21	14	6	MOD1	
Q19	20	14	10	MOD1	
Q20	19	12	0	MOD1	3*AREA
Q21	10	12	0	MOD1	
Q22	1	19	12	MOD1	
Q23	6	12	0	MOD1	
Q24	14	12	0	MOD1	
Q25	3	12	0	MOD1	
Q26	23	24	1	MOD2	2*AREA
Q27	25	24	1	MOD2	
Q28	23	16	26	MOD1	
Q29	1	13	26	MOD1	
Q30	26	25	0	MOD1	4*AREA

```

Q31 25 25 0 MOD1
Q32 1 23 22 MOD1
Q33 22 22 3 MOD1
Q34 24 24 1 MOD2
Q35 24 27 28 MOD1
Q36 29 34 1 MOD2
Q37 35 34 1 MOD2
Q38 33 34 1 MOD2
Q39 1 33 27 MOD1
Q40 35 35 31 MOD1
Q41 33 35 32 MOD1
Q42 0 28 31 MOD2
Q43 0 36 32 MOD2
Q44 1 29 30 MOD1
Q45 29 30 0 MOD1
Q46 1 30 0 MOD1 2*AREA
Q47 34 34 1 MOD2
Q48 1 43 37 MOD1
Q49 39 39 0 MOD1
Q50 38 39 0 MOD1 2*AREA
Q51 1 38 40 MOD1
Q52 40 41 42 MOD1
Q53 41 41 42 MOD1
Q54 43 3 44 MOD1
Q55 50 40 48 MOD1
Q56 49 45 48 MOD1
Q57 50 46 48 MOD1
Q58 49 0 48 MOD1
Q59 45 47 42 MOD1
Q60 48 47 42 MOD1 8*AREA
Q61 46 47 42 MOD1
Q62 47 47 42 MOD1 2*AREA
.MODEL MOD1 NPN IS=50E-17 BF=90 NF=1.01 VAF=80 IKF=20E-3 NE=1.74
+BR=1 NR=1.005 VAR=9 IKR=100E-6 ISC=0 NC=2 RB=10 IRB=0 RE=6 RC=1
+CJE=0.38E-12 VJE=0.81 MJE=0.36 CJC=0.248E-12 VJC=0.56 MJC=0.37
+XCJC=0.17 CJC=0.30E-12 VJC=0.41 MJS=0.22 TF=260E-12 XTF=1 VTF=10
+ITF=1E-6 ISE=50E-15
.MODEL MOD2 PNP IS=91E-17 BF=50 NF=1.03 VAF=30.5 IKF=500E-6
+ISE=9.1E-13 NE=2.1 BR=1.5 NR=1.01 VAR=56 IKR=30E-6 ISC=9.1E-12
+NC=1.8 RB=30 IRB=0 RE=10 RC=85 CJE=0.53E-12 VJE=0.48 MJE=0.10
+CJC=0.826E-12 VJC=0.71 MJC=0.41 XCJC=0.07 CJS=2.04E-12 MJS=0.22
+VJS=0.41 TF=12.8E-9 XTF=1 VTF=10 ITF=1E-7
.MODEL MOD3 PNP IS=70E-17 BF=140 NF=1.0 VAF=157 IKF=115E-6
+ISE=1.05E-13 NE=1.71 BR=0.1 NR=1.0006 VAR=65.6 IKR=0.1 ISC=2.8E-12
+NC=1.35 RB=30 IRB=0 RE=19.5 RC=90 CJE=0.093E-12 VJE=0.71 MJE=0.41
+CJC=0.83E-12 VJC=0.54 MJC=0.17 XCJC=0 CJS=0 TF=5.9E-9 XTF=1 VTF=10
+ITF=1E-7
.OPT RELTOL=0.0001
.OPT LIMPTS=350
.TRAN .4US 1.2US
.FOUR 1000K V(50)
.OP
.TEMP 27
.END

```

TENSÕES DE POLARIZAÇÃO PARA PEQUENOS SINAIS

NO	VOLTAGEM	NO	VOLTAGEM	NO	VOLTAGEM	NO	VOLTAGEM
(1)	8.0000	(2)	4.4748	(3)	2.6463	(4)	4.1024
(5)	4.1014	(6)	3.7147	(7)	3.0066	(8)	2.2668
(9)	3.0065	(10)	3.7147	(11)	1.9390	(12)	.7275
(13)	2.6464	(14)	4.4428	(15)	3.3743	(16)	2.6458
(17)	3.3751	(18)	5.9302	(19)	1.4035	(20)	5.2015
(21)	5.2030	(22)	3.3749	(23)	4.1022	(24)	7.2650
(25)	.7245	(26)	1.9013	(27)	3.7267	(28)	3.0027
(29)	1.3966	(30)	.7449	(31)	3.7643	(32)	3.7632
(33)	4.3326	(34)	7.2349	(35)	4.5062	(36)	3.0000
(37)	6.3800	(38)	.7636	(39)	.7496	(40)	.0103
(41)	-7.2514	(42)	-8.0000	(43)	7.1547	(44)	1.9048
(45)	-.0679	(46)	-.0713	(47)	-7.3091	(48)	-.7230
(49)	6.0160	(50)	5.3113				

POTÊNCIA DISSIPADA TOTAL: 1.98D-01 WATTS

COMPONENTES DE FOURIER DA RESPOSTA TRANSITÓRIA V(50)

COMPONENTE DC = 5.524D+00

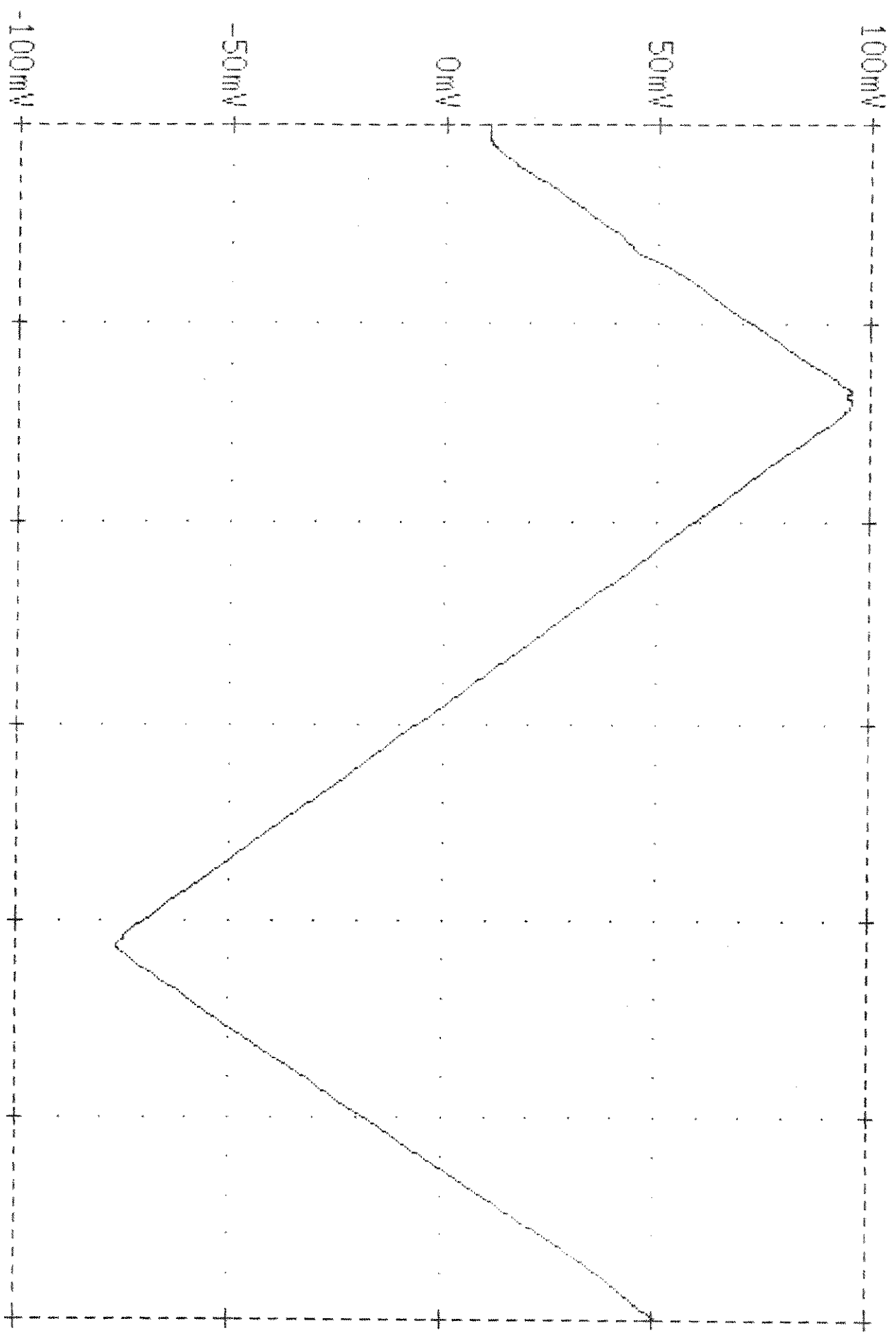
HARMONICO NO	FREQUÊNCIA (HZ)	COMPONENTE DE FOURIER	COMPONENTE NORMALIZADA	FASE (GRAUS)	FASE NORMALIZADA (GRAUS)
1	1.000D+06	1.889D+00	1.000000	-131.643	.000
2	2.000D+06	8.884D-02	.047027	-66.084	65.560
3	3.000D+06	5.405D-02	.028614	-169.778	-38.135
4	4.000D+06	4.897D-02	.025925	-142.443	-10.799

5	5.000D+06	1.810D-02	.009580	166.225	297.869
6	6.000D+06	2.957D-02	.015651	-175.995	-44.351
7	7.000D+06	1.392D-02	.007367	-144.128	-12.484
8	8.000D+06	1.146D-02	.006064	170.986	302.530
9	9.000D+06	1.490D-02	.007886	-153.030	-21.386

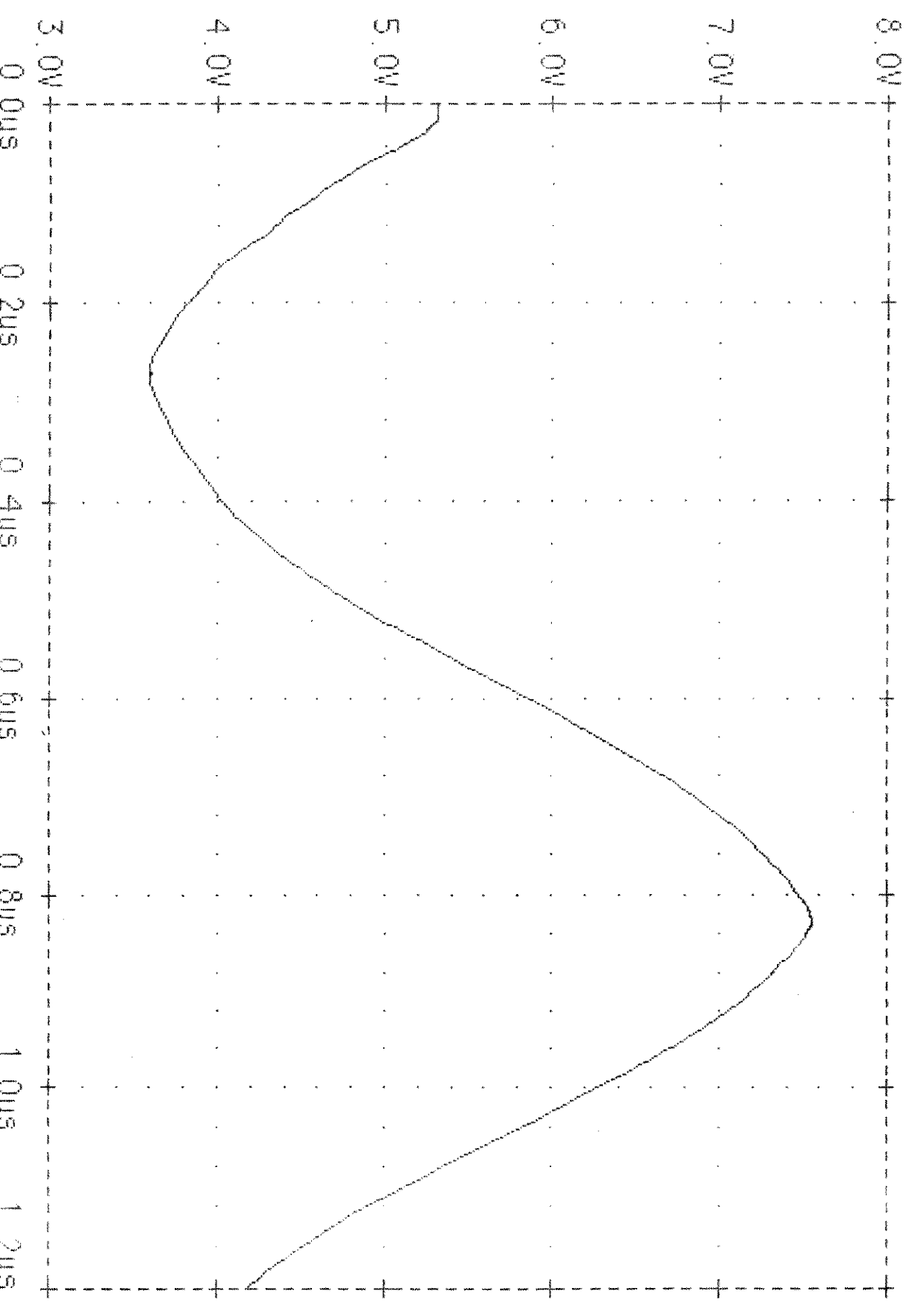
DISTORÇÃO HARMÔNICA TOTAL = 6.474810 PERCENT

SIMULACAO COM A CELULA DE GANH0 ACOPLADA A FONTE DE CARGA

Date/Time run: 8/18/89 10:45:17 Temperature: 27.0



SIMULACAO COM A CELULA DE GANHHO ACOPLADA A FONTE DE CARGA
ate/Time run: 8/18/89 10:45:17 Temperature: 27.0



APÊNDICE A

DEFINIÇÃO DOS PARÂMETROS UTILIZADOS NAS SIMULAÇÕES

IS	-	Corrente de Saturação
BF	-	Beta Ideal Máximo Direto
NF	-	Coeficiente de Emissão da Corrente Direta
VAF	-	Tensão Early Direta
IKF	-	"Corner" para Beta Direto
ISE	-	Corrente de Saturação de Fuga da Junção Base-Emissor
NE	-	Coeficiente de Emissão de Fuga da Junção Base-Emissor
BR	-	Beta Ideal Máximo Reverso
NR	-	Coeficiente de Emissão da Corrente Reversa
VAR	-	Tensão Early Reversa
IKR	-	"Corner" para Beta Reverso
ISC	-	Corrente de Saturação de Fuga da Junção Base-Coletor
NC	-	Coeficiente de Emissão de Fuga da Junção Base- Coletor
RB	-	Resistência de Base para Polarização Nula
IRB	-	Corrente na qual a Resistência de Base cai a metade do seu valor mínimo
RBM	-	Resistência de Base Mínima para Altas Correntes
RE	-	Resistência de Emissor
RC	-	Resistência de Coletor
CJE	-	Capacitância de Depleção para Polarização Nula da Junção Base-Emissor
VJE	-	Potencial de "Built-in" da Junção Base-Emissor
MJE	-	Fator Exponencial da Junção Base-Emissor

TF - Tempo de Trânsito Direto Ideal
 XTF - Coeficiente de Polarização para a Dependência de TF
 VTF - Tensão que descreve a dependência de VBC com relação a TF
 ITF - Parâmetro para o efeito de Altas Correntes em TF
 PTF - Excesso de Fase para $Freq. = 1.0 / (TF \times 2\pi)$ Hz
 CJC - Capacitância de Depleção para polarização nula da Junção Base-Coletor
 VJC - Potencial de "Built-in" da Junção Base-Coletor
 MJC - Fator Exponencial da Junção Base-Coletor
 XCJC - Fração da Capacitância de Depleção da Junção Base-Coletor conectada ao nó de base interno
 TR - Tempo de Trânsito Reverso Ideal
 CJS - Capacitância entre Coletor-Substrato para Polarização Nula
 VJS - Potencial de "Built-in" da Junção de Substrato
 MJS - Fator Exponencial da Junção de Substrato
 XTB - Expoente de Temperatura para o Beta Direto e Reverso
 EG - Energia de Gap para o efeito da Temperatura sobre IS
 XTI - Expoente de Temperatura para efeito sobre IS
 KF - Coeficiente de "Flicker-Noise"
 AF - Expoente de "Flicker-Noise"
 FC - Coeficiente para Capacitância de Depleção para Polarização Direta

BIBLIOGRAFIA

[1] - Mammana, Carlos I.Z. - Circuitos Eletrônicos: Modêlos e Aplicações, Mc Graw Hill do Brasil, 1977.

[2] - Grebene, Alan B. - "Bipolar and MOS Integrated Circuits Design", John Wiley & Sons, Inc, 1984.

[3] - Cordell, Robert R. and Garrett, William G. - "A Higly Stable VCO for Application in Monolithic Phase-Locked Loops" - IEEE Journal of Solid State Circuits, vol. SC-10, n^o 6, pp 480 - 485, December 1975.

[4] - Gilbert, Barrie - "A Stable Second Generation Phase Locked Loop" - Digest of Tech. Papers, IEEE Int. Solid State Circuits Conf., pp 16 - 18, February 1972.

[5] - Kukielka, Joseph F. and Meyer, Robert G. - "A High-Frequency Temperature-Stable Monolithic VCO" - IEEE Journal of Solid State Circuits, vol. SC-16, n^o 6, pp 639 - 647, December 1981.

[6] - Gilbert, Barrie - "Translinear Circuits : A Proposed Classification"- Electronic Letters, vol.11 , n^o 1 , pp 14 - 16, 9th January 1975.

[7] - Seevinck, E. - "Analysis and Synthesis of Translinear Integrated Circuits" - D.Sc. dissertation, Univ. Pretoria, S. Africa, May 1981.

[8] - Gilbert, Barrie - "A New Wide-Band Amplifier Technique" - IEEE Journal of Solid-State Circuits, vol SC-3, n^o 4, pp 353 - 365, December 1968.

[9] - Grebene, Alan B.- "Monolithic waveform generation" - IEEE Spectrum, vol. ,pp 34 - 40, April 1972.

[10] - Gilbert, Barrie - "New Analogue Multiplier Opens Way to

Powerful Function- Synthesis" - Microeletronics, vol.8, n^o 1, pp 26 - 36, 1976.

[11] - Gilbert, Barrie - "Circuits for The Precise Synthesis of Sine Function" - Electronics Letters, vol. 13, n^o 17, pp 506 - 508, 18th August 1977.

[12] - Meyer, Robert G.; Sansen, Willy M. C.; Lui, Sik and Petters, Stefan - "The Differential Pair as a Triangle-Sine Wave Converter" - IEEE Journal of Solid State Circuits, pp 418 - 420, June 1976.

[13] - Gilbert, Barrie - "A Monolithic Microsystem for Analog Synthesis of Trigonometric Functions and Their Inverses" - IEEE Journal of Solid-State Circuits, vol. SC-17, n^o 6, pp 1179 - 1191, December 1982.

[14] - Saul, Peter H. - "A High-Speed Comparator Design Technique" - IEEE Journal of Solid-State Circuits, vol. SC-17, n^o 3, pp 529 - 532, June 1982.

[15] - Saul, Peter H.; Ward, Peter J. and Fryers, A.J. - "An 8-Bit, 5 ns Monolithic D/A Converter Subsystem" - IEEE Journal of Solid-State Circuits, vol. SC-15, n^o 6, pp 1033 - 1039, December 1980.

[16] - Hotta, M.; Maio, K.; Yokozawa, N.; Tomoyuki, W. and Ueda, S. - "A 150-mW 8-Bit Video-Frequency A/D Converter" - IEEE Journal of Solid-State Circuits, vol. SC-21, n^o 2, pp 318 - 322, April 1986.

[17] - Peterson, James G. - "A Monolithic Video A/D Converter" - IEEE Journal of Solid-State Circuits, vol. SC-14, n^o 6, pp 932 - 937, December 1979.

CTI - INSTITUTO DE MICROELETRÔNICA

DIVISÃO DE MONTAGEM E ENCAPSULAMENTO

PAG.

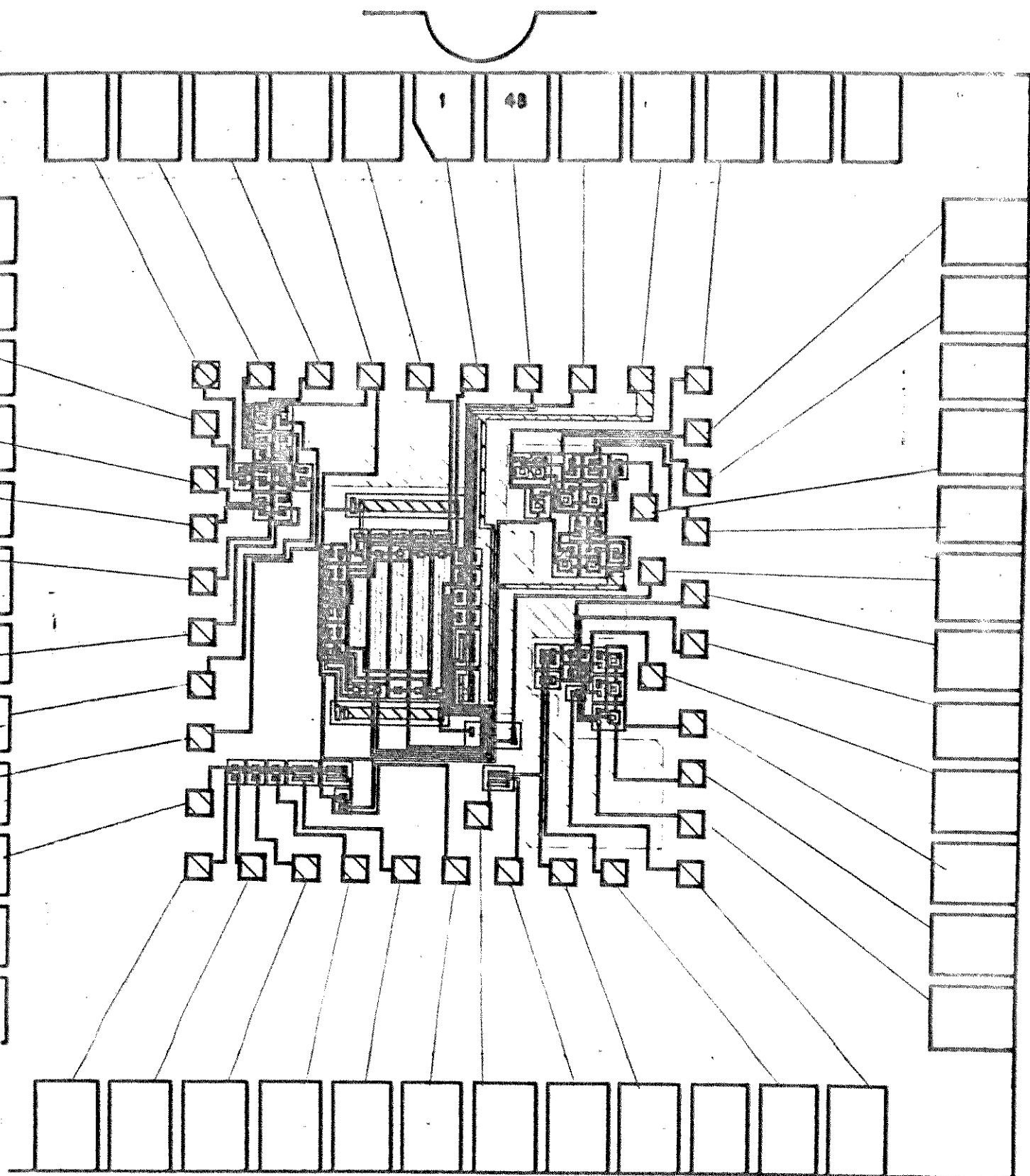
DE

CÓDIGO

REV.

PROJETO:

CÁPSULA CERÂMICA FRIT-SEAL - 48 PINOS



Tamanho da Cavidade: 7,9 x 7,9mm (310 x 310 mils)