



UNIVERSIDADE ESTADUAL DE CAMPINAS  
FACULDADE DE ENGENHARIA ELÉTRICA E DE COMPUTAÇÃO  
DEPARTAMENTO DE SISTEMAS E CONTROLE DE ENERGIA  
LABORATÓRIO DE CONDICIONAMENTO DE ENERGIA ELÉTRICA

---

# Retificador trifásico com alto fator de potência utilizando comutação em baixa frequência

**Joanna Aboin Gomes Marafão**  
Engenheira Eletricista

**Prof. Dr. José Antenor Pomilio**  
Orientador

*Dissertação apresentada à  
Faculdade de Engenharia Elétrica e de Computação  
da Universidade Estadual de Campinas, como parte  
dos requisitos exigidos para obtenção do título de  
Mestre em Engenharia Elétrica.*

**Banca Examinadora:**

Prof. Dr. Alexandre Ferrari de Souza – UFSC/Florianópolis  
Profa Dra. Ana Cristina Cavalcanti Lyra – FEEC/UNICAMP  
Profa. Dra. Francisca Aparecida de Camargo Pires – FEEC/UNICAMP  
Prof. Dr. José Antenor Pomilio – FEEC/UNICAMP

CAMPINAS (SP), MARÇO DE 2002.

À Rita, José Aquiles, e ao Fernando

Também ao meu avô Silvio, que tanto se preocupa  
em mostrar que o mundo não é inteiramente redondo...

# Agradecimentos

Ao meu marido Fernando, onde tantas vezes encontrei forças para continuar.

À minha família, meus pais José Aquiles e Maria Rita, irmãos, Angela, Ataliba, Alexandre e Artur que sempre me apoiaram e incentivaram. A meus avós Silvio e Maria que tanto admiro.

À Jucele Biagiolli pela amizade, companheirismo e pela minha iniciação na eletrônica.

Aos amigos do departamento de Condicionamento de Energia Elétrica, os quais muito me ajudaram neste período de convivência.

Ao professor José Antenor Pomilio pela constante presença e orientação na realização desta pesquisa.

À FAPESP pelo apoio financeiro.

*“- Louco é aquele que se considera sábio quando mede a extensão de sua ignorância. Que pode valer a ciência dos homens diante da ciência de Deus?”*

*E antes que um de seus assistentes o interrompesse, narrou o seguinte:*

*- Era uma vez uma formiguinha que, andando a vagar pelo mundo, encontrou uma grande montanha de açúcar. Muito contente com a sua descoberta, retirou da montanha um pequeno grão, levou-o ao formigueiro. - ‘Que é isto?’ perguntaram as companheiras. - ‘Isto’- replica a pretensiosa - ‘é uma montanha de açúcar! Encontrei-a no caminho e resolvi trazê-la para aqui!’*

*E Beremiz acrescentou, com uma vivacidade muita fora de sua habitual placidez:*

*-É assim o sábio orgulhoso. Traz a pequenina migalha, apanhada no caminho, e julga conduzir o próprio Himalaia. A Ciência é uma grande montanha de açúcar; dessa montanha só conseguimos tirar insignificantes pedacinhos.*

*E insistiu com penetrado:*

*-A única Ciência que deve ter valor para os homens é a ciência de Deus.”*

Malba Tahan  
“O homem que calculava”

# Resumo

Um retificador trifásico de alta qualidade, baseado na ponte retificadora convencional com a adição de uma célula de comutação é apresentado neste trabalho. A ação *boost* introduzida pelas chaves permite a compensação da queda da tensão nos indutores de entrada. Quando comparado com outros retificadores comutados na frequência da linha, o circuito proposto não viola os limites de distorção da corrente, definidos na recomendação técnica IEC 61000-3-4, em nenhum nível de potência. Alta eficiência e mínima interferência eletromagnética são obtidas devido a comutação em baixa frequência. Foi construído um protótipo e os resultados obtidos confirmam a análise teórica.

# Abstract

A high-quality three-phase diode rectifier, based on a conventional rectifier with an add-on cell with line-frequency commutated AC switches is presented in this work. The boost action introduced by the commutation cell allows for a complete compensation of the voltage drop on the input inductors. Moreover, as compared to other line-frequency commutated rectifiers, the proposed circuit allows compliance with the low-frequency harmonic limits defined in the technical report IEC 61000-3-4 for any power range. High-efficiency and minimum electromagnetic interference are obtained due to the low-frequency commutations. A converter prototype was built and tested. The results confirm the theoretical analysis.

# Sumário

<b>Agradecimentos .....</b>	<b>iii</b>
<b>Resumo .....</b>	<b>v</b>
<b>Abstract .....</b>	<b>v</b>
<b>Sumário .....</b>	<b>vi</b>
<b>Introdução Geral .....</b>	<b>ix</b>
<b>Capítulo 1 Introdução .....</b>	<b>1</b>
1.1 Introdução.....	1
1.2 Retificadores Monofásicos .....	2
1.3 Retificadores Trifásicos.....	5
1.4 Retificadores Trifásicos com comutação em baixa frequência .....	11
1.5 Conclusões Parciais .....	19
<b>Capítulo 2 Análise Matemática .....</b>	<b>21</b>
2.1 Introdução.....	21
2.2 Corrente de Entrada.....	23
2.2.1 Intervalo $0 \leq \theta \leq \pi/6$ .....	23
2.2.2 Intervalo $\pi/6 \leq \theta \leq \pi/3$ .....	25
2.2.3 Intervalo $\pi/3 \leq \theta \leq \pi/2$ .....	26

2.2.4 Intervalo $\pi/2 \leq \theta \leq 2\pi/3$ .....	27
2.2.5 Intervalo $2\pi/3 \leq \theta \leq 5\pi/6$ .....	28
2.2.6 Intervalo $5\pi/6 \leq \theta \leq \pi$ .....	30
2.2.7 Intervalo $\pi \leq \theta \leq 7\pi/6$ .....	31
2.2.8 Intervalo $7\pi/6 \leq \theta \leq 4\pi/3$ .....	32
2.2.9 Intervalo $4\pi/3 \leq \theta \leq 3\pi/2$ .....	33
2.2.10 Intervalo $3\pi/2 \leq \theta \leq 5\pi/3$ .....	34
2.2.11 Intervalo $5\pi/3 \leq \theta \leq 11\pi/6$ .....	35
2.2.12 Intervalo $11\pi/6 \leq \theta \leq 2\pi$ .....	36
2.3 Determinação da tensão de saída e da indutância de entrada .....	39
2.4 Determinação da corrente nas chaves auxiliares .....	43
2.5 Análise da corrente de entrada .....	45
2.6 Exemplo de projeto .....	47
2.7 Simulação no Pspice .....	48
2.8 Considerações Finais .....	51
<b>Capítulo 3 Construção do Protótipo .....</b>	<b>52</b>
3.1 Introdução .....	52
3.2 Aspectos gerais do controle .....	53
3.2.1 Circuito de sincronismo .....	54
3.2.2 Circuito de interface da tensão de saída .....	55
3.2.3 Circuito de acionamento .....	56
3.2.4 Circuito de controle .....	57
3.3 O software de controle .....	57
3.3.1 Inicialização do programa .....	58
3.3.2 Conversão A/D .....	59

3.3.3 O controlador PI .....	60
3.3.4 Cálculos da modulação por largura de pulso.....	62
3.3.5 Sincronismo.....	63
3.3.6 Comando das chaves e temporizações .....	63
3.4 Construção do Protótipo .....	64
3.5 Resultados Experimentais .....	66
3.6 Considerações finais.....	74
<b>Capítulo 4 Conclusão .....</b>	<b>75</b>
<b>Anexo I.....</b>	<b>78</b>
<b>Apêndice I.....</b>	<b>79</b>
<b>Apêndice II.....</b>	<b>82</b>
<b>Referências Bibliográficas .....</b>	<b>85</b>



# Introdução Geral

Estudos vêm demonstrando que é cada vez maior o percentual de cargas elétricas que utilizam algum tipo de conversor eletrônico de potência, de forma que estimativas indicam que aproximadamente 50% de toda a energia elétrica consumida passe por algum tipo de processamento eletrônico [1].

Em grande parte destas cargas, sejam industriais ou residenciais, tem-se a presença de um estágio retificador na conexão com a rede, com a alimentação da carga sendo feita a partir da tensão contínua obtida em sua saída (conversores de frequência, UPSs, equipamentos de informática, áudio, vídeo, iluminação, etc...).

A estrutura mais simples para tais retificadores, desde que não seja necessário um ajuste no valor da tensão contínua, é a de um retificador com um filtro capacitivo. No entanto, sabe-se que tais circuitos, sejam eles monofásicos ou trifásicos, apresentam um baixo fator de potência (em torno de 0,6) e distorção harmônica na corrente que em muito excede os limites estabelecidos por normas ou recomendações internacionais, como a IEC 61000-3-2 [2] e IEC 6100-3-4 [3]. Uma síntese das mesmas está apresentada nos apêndices I e II.

Há quase um século se discutem os problemas decorrentes de cargas com baixo fator de potência e correntes distorcidas, bem como suas implicações no sistema elétrico em termos do acréscimo de perdas nas redes de transmissão e distribuição de energia, sobreaquecimento de transformadores, motores e outros dispositivos do sistema, assim como as

distorções provocadas na tensão da rede e excitação de possíveis ressonâncias do sistema [4].

Porém, somente com a entrada em vigência de normas e recomendações internacionais relativas à distorção da corrente absorvida por equipamentos individuais, como é o caso da recém publicada IEC 6100-3-4, a qual estabelece limites das componentes harmônicas de corrente para cargas com consumo acima de 16A por fase, torna-se necessário que os fabricantes de eletro-eletrônicos se preocupem em fazer com que seus equipamentos atendam os limites estabelecidos.

Neste contexto, este trabalho propõe o desenvolvimento de um retificador com uma estrutura similar àquela apresentada em [5], preocupando-se em atender as limitações impostas pelas normas citadas. Mas neste caso, indutores de entrada realizam uma ressonância com os capacitores do *link* c.c, o que reduz o conteúdo harmônico da corrente de entrada, para valores abaixo do limite recomendado pela IEC 61000-3-4 para qualquer nível de potência.

O capítulo 1 deste trabalho apresenta topologias de retificadores monofásicos e trifásicos. É feita também uma análise das estratégias utilizadas para reduzir a distorção harmônica da corrente de entrada: soluções passivas e ativas, com alta e baixa frequência de comutação, baseando-se em dados bibliográficos. É apresentada a topologia proposta.

No capítulo 2, o conversor é analisado matematicamente e são obtidas as expressões da corrente de entrada. As simulações feitas para validar o modelo estão presentes. Seu conteúdo harmônico é analisado. Neste capítulo define-se também a metodologia de projeto do conversor e a estratégia de controle empregada.

O capítulo 3 descreve a construção do protótipo e a implementação dos circuitos responsáveis pela estrutura de acionamento e controle do retificador trifásico proposto e traz os resultados obtidos experimentalmente.

O capítulo 4 apresenta as conclusões obtidas.

# Capítulo 1

## Introdução

### 1.1 Introdução

O desenvolvimento da eletrônica de potência resultou numa grande proliferação de equipamentos com chaveamento eletrônico nas mais diversas áreas, aumentando a quantidade de componentes harmônicos de corrente indesejados na rede. A redução da vida útil de equipamentos devido ao aquecimento excessivo, perdas de transmissão e em transformadores, sobretensões, distorções na tensão, interferências e ressonâncias são apenas alguns dos problemas gerados. Muitos esforços têm sido feitos para amenizar seus efeitos danosos e novos limites são impostos para restringir o nível dos componentes harmônicos injetados na rede, como o relatório técnico IEC 61000-3-4 [3].

## 1.2 Retificadores Monofásicos

Pontes retificadoras com filtro capacitivo na saída apresentam uma corrente de entrada muito distorcida e, conseqüentemente um baixo fator de potência.

Indutores e capacitores podem ser utilizados em conjunto com pontes retificadoras para melhorar a forma de onda da corrente de entrada. A simples adição de um indutor na entrada da ponte de diodos já causa uma melhora: diminui a distorção da forma de onda da corrente e o fator de potência se eleva.

Os atrativos do uso de filtros LC para melhorar o fator de potência são sua grande simplicidade, alto rendimento e robustez, devido à ausência de elementos ativos.

Um grande volume de aplicações, como equipamentos eletrônicos domésticos e computadores pessoais requerem soluções monofásicas simples e baratas. Para estes casos, é comum a utilização de filtros passivos em conjunto com pontes retificadoras.

Para correntes menores que 16A, a norma que estabelece os limites dos componentes harmônicos é a IEC 61000-3-2 [2].

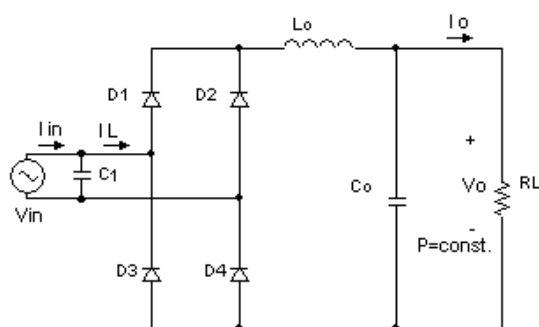


Figura 1.1 - Conversor monofásico com filtro LC.

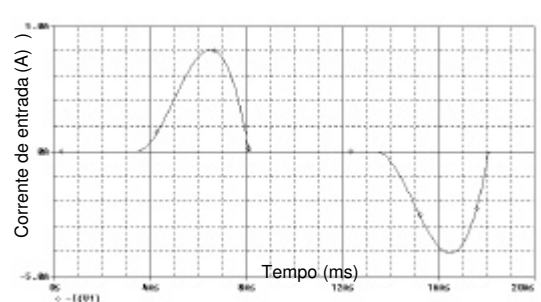


Figura 1. 2- Corrente de entrada do conversor monofásico com filtro LC.

Na Figura 1.1, tem-se uma topologia [6] com filtro passivo. Para uma alimentação de 220V, um retificador de 300W precisaria de um indutor de 19mH ( $C_o = 940\mu\text{F}$ ), para

estar de acordo com a norma. A forma de onda da corrente de entrada está na Figura 1. 2.

A Figura 1. 3, mostra a topologia apresentada em [8]. É inserida no retificador monofásico com filtro LC uma unidade de chaveamento, que opera com o dobro da frequência da rede.

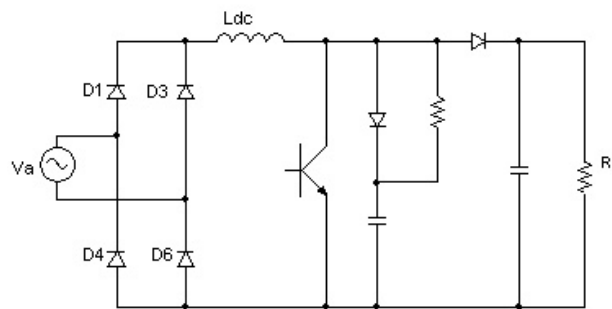


Figura 1. 3- Conversor monofásico com chaveamento em baixa frequência.

A chave é ligada durante um determinado tempo após o momento em que a tensão de alimentação se anula. Seu desligamento é determinado por um regulador de tensão de saída, uma vez que o conversor apresenta um efeito *boost*.

Durante o tempo em que a chave permanece fechada, que é relativamente pequeno se comparado com o período da rede, a corrente no indutor aumenta de forma praticamente linear, com uma inclinação determinada pelo valor instantâneo da tensão de entrada e pelo valor do indutor.

No período em que a chave permanece aberta, o indutor do filtro entra em ressonância com o capacitor de saída, resultando numa forma de onda de corrente de entrada como a da Figura 1. 4.

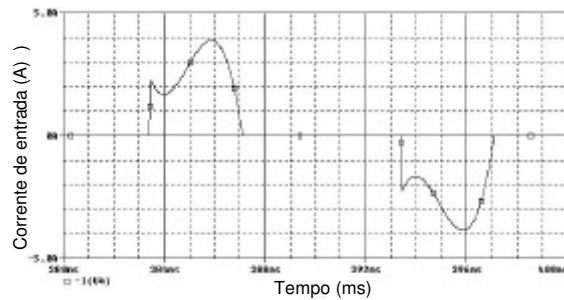


Figura 1. 4- Corrente de entrada do retificador com chaveamento em baixa frequência.

Outra topologia que apresenta formas de onda mais suaves [9], é mostrada na Figura 1. 5.

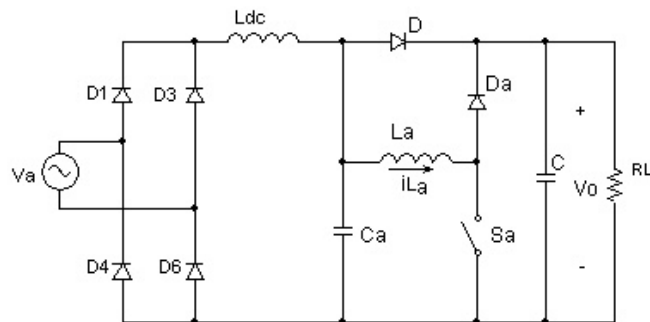


Figura 1. 5 - Conversor comutado no dobro da frequência da linha.

Tabela 1. 1- Conteúdo harmônico

In	Conteúdo harmônico ( $A_{rms}$ )	Limites da classe A ( $A_{rms}$ )
$I_3$	2,18	2,30
$I_5$	0,73	1,14
$I_7$	0,46	0,77
$I_9$	0,028	0,40
$I_{11}$	0,14	0,33
$I_{13}$	0,05	0,21
$I_{15}$	0,058	0,15
$I_{17}$	0,048	0,132
$I_{19}$	0,022	0,118
$I_{21}$	0,026	0,107

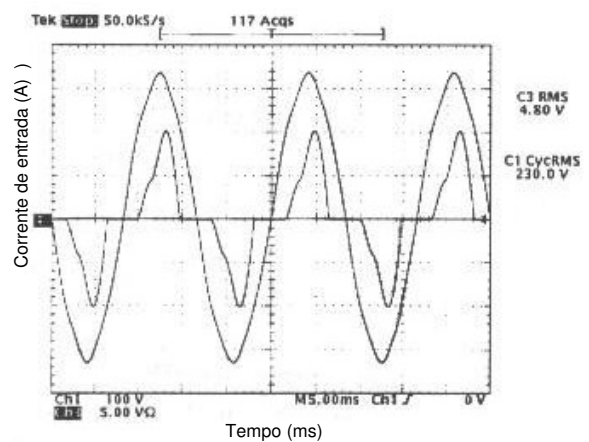


Figura 1. 6 – Corrente (5A/div) e tensão e (100V/div) de entrada

Neste caso tem-se uma variação do perfil da corrente (para um protótipo de 900W), mostrado na Figura 1. 6, que permite reduzir os componentes de alta frequência e, com isso, ampliar a faixa de potência dos conversores, como pode ser observado pelo seu conteúdo harmônico, de acordo com a Tabela 1. 1.

### **1.3 Retificadores Trifásicos**

Em aplicações de maior potência, especialmente em ambiente industrial, é usual o emprego de retificadores trifásicos. Também neste caso são encontradas soluções passivas e ativas para a redução da distorção da corrente e o aumento do fator de potência.

Os filtros passivos, como no caso monofásico, normalmente resultam em componentes (indutor e capacitor) de valores relativamente elevados, e não possibilitam qualquer tipo de regulação de tensão.

Na Figura 1. 7 tem-se um retificador trifásico [10] com filtro de segunda ordem. Quando comparado com o retificador trifásico sem filtro de entrada, apresenta uma melhora no fator de potência e redução do conteúdo harmônico. Porém, para retificadores com potências maiores, o volume do indutor de entrada também tende a aumentar.

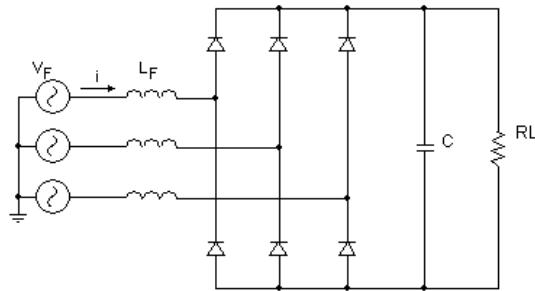


Figura 1. 7- Retificador trifásico com filtro de segunda ordem.

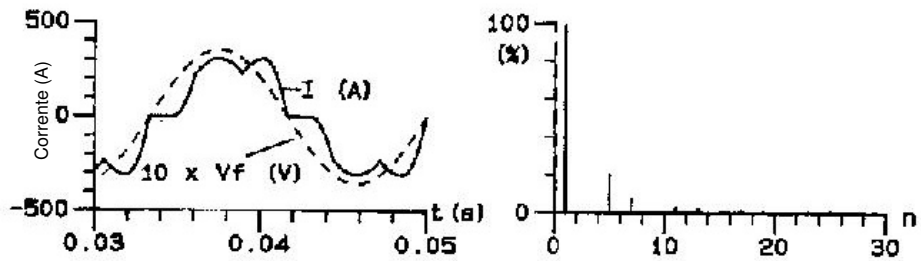


Figura 1. 8- Corrente de entrada e seu conteúdo harmônico.

A corrente de entrada de uma das fases e seu conteúdo harmônico são apresentados na Figura 1. 8. Pode-se observar que a corrente contém uma parcela alta de quinto harmônico, e que não atende à IEC 61000-3-4.

Pode-se também projetar um filtro para eliminar um determinado harmônico, reduzindo os componentes próximos deste. É o caso da topologia apresentada na Figura 1. 9, que foi projetada para eliminar o quinto harmônico.



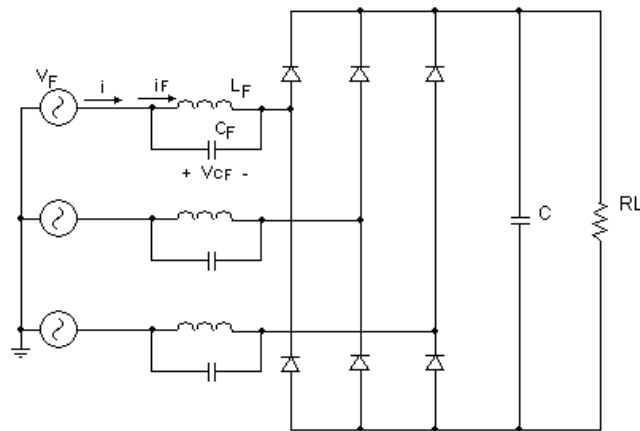


Figura 1. 9- Retificador trifásico com filtro de segunda ordem.

Na Figura 1. 10 tem-se a forma de onda da corrente de entrada e seu conteúdo harmônico. O componente fundamental da corrente apresenta-se praticamente em fase com a tensão e o quinto harmônico foi eliminado. O sétimo harmônico viola o limite da IEC 61000-3-4

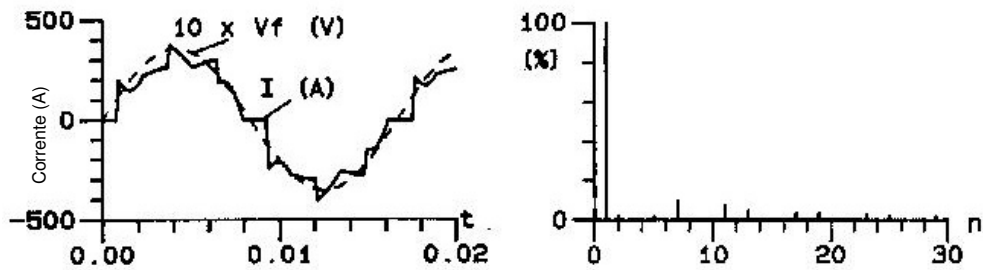


Figura 1. 10- Corrente de entrada e seu conteúdo harmônico.

Observa-se que há um aumento nos componentes de alta frequência devido à inclusão do capacitor de entrada.

Embora este retificador apresente alto fator de potência, a indutância da rede, que não é em princípio conhecida, soma-se à indutância do filtro, interferindo no resultado da filtragem. Este inconveniente é resolvido se for utilizado o circuito da Figura 1. 11.

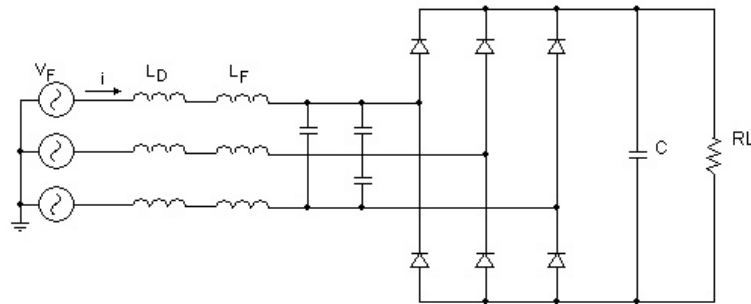


Figura 1. 11- Retificador trifásico com filtro de segunda ordem.

As indutâncias na entrada da ponte retificadora fazem a redução harmônica e os capacitores corrigem o ângulo entre os componentes fundamentais da tensão e da corrente, melhorando o fator de potência.

A corrente de entrada está na Figura 1. 12. Nestes resultados, o 5º harmônico excede o limite da IEC 61000-3-4.

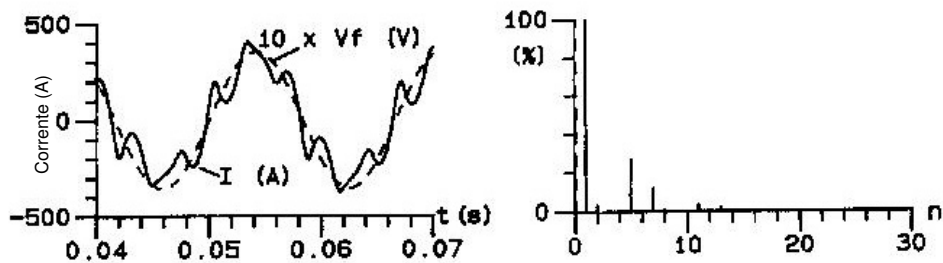


Figura 1. 12- Corrente de entrada e seu conteúdo harmônico.

Outra maneira de diminuir o conteúdo harmônico da corrente de retificadores trifásicos utilizando soluções puramente passivas é a configuração apresentada na Figura 1. 13 [11]. Os indutores de entrada fazem ressonância com os capacitores  $C_u, C_v$  e  $C_w$ . O indutor  $L_d$  e o capacitor  $C_d$  formam um filtro de saída.

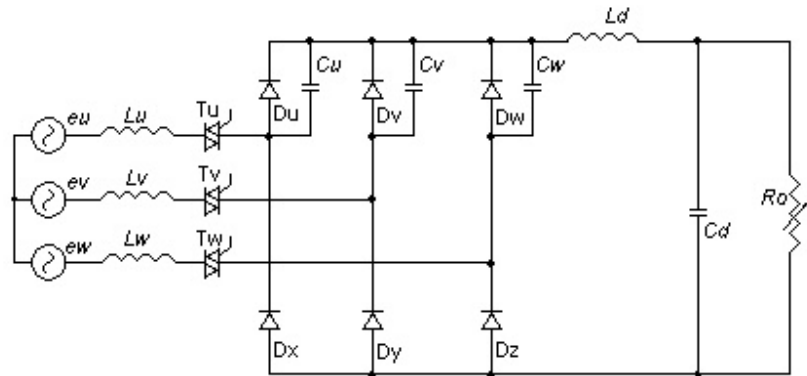


Figura 1. 13- Conversor trifásico com ressonância.

Na Figura 1.14 tem-se a corrente de entrada obtida através de um protótipo para três diferentes cargas, onde  $C_u=C_v=C_w=220\mu\text{F}$ ,  $L_u=L_v=L_w=7\text{mH}$ ,  $f_o=60\text{Hz}$ .

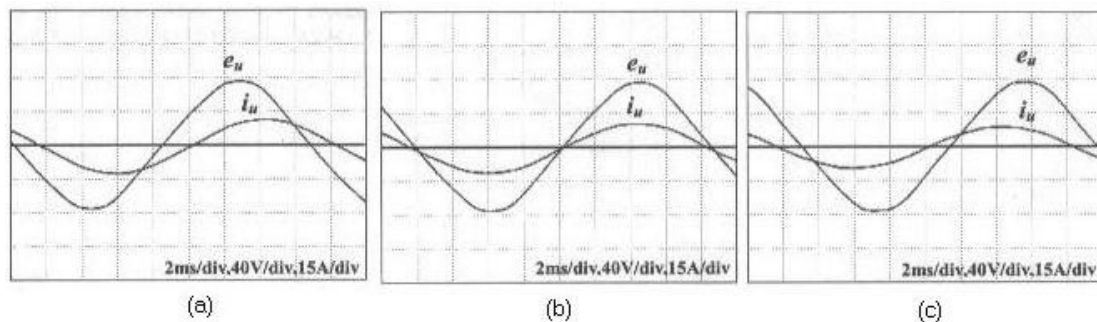


Figura 1.14 - Formas de onda da corrente de entrada para diferentes cargas:  $R_o=10\Omega$ ,  
(b)  $R_o=19,8\Omega$ , (c)  $R_o=39,6\Omega$ .

Pode-se observar que o circuito apresenta um ponto ótimo de trabalho para uma determinada carga. Para uma carga resistiva de  $19,8\Omega$ , o protótipo apresentou  $\cos\phi=1$  e rendimento de 92%. Porém variando-se a carga nota-se uma diminuição no valor de  $\cos\phi$  e na potência de saída e uma grande variação da tensão de saída. Os triacs na entrada operam somente como *soft-start*.

Nos retificadores com alto fator de potência que utilizam chaveamento em alta frequência têm-se soluções com interruptor único, em estruturas tipo *boost*, ou similar [12] como mostrado na Figura 1. 15. Esta se baseia na topologia tipo Cúk isolado, com uma

entrada trifásica e retificador a diodos.

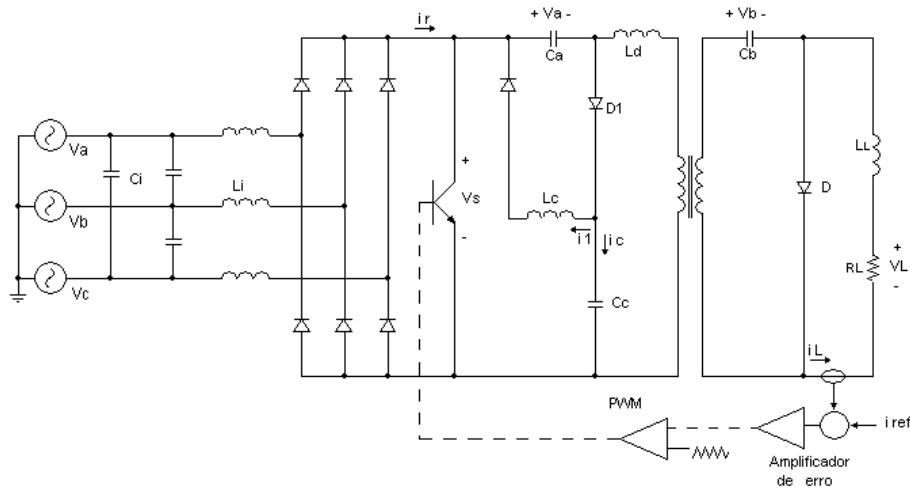


Figura 1. 15- Retificador trifásico baseado no conversor Cùk.

Este retificador apresenta um alto fator de potência quando operado no modo de condução descontínua, com freqüência e ciclo de trabalho constantes. O ciclo de trabalho apresenta uma relação linear com a corrente de saída, tornando simples seu controle. Um circuito auxiliar permite o desligamento da chave sob tensão nula, de maneira não dissipativa, enquanto limita a sobretensão causada pelo transformador.

A Figura 1. 16 mostra, à esquerda, o resultado de simulações e à direita um resultado experimental obtido com um protótipo de 400W.

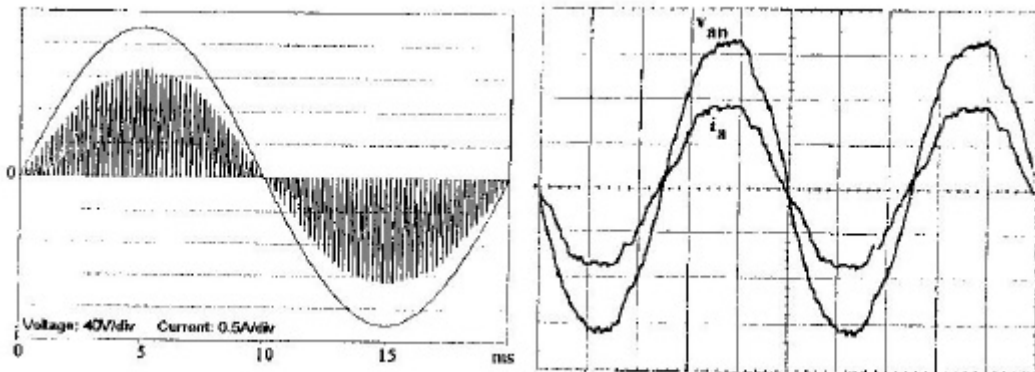


Figura 1. 16- Resultados obtidos por simulação e protótipo.

Há ainda soluções em que o estágio de retificação é feito com controle PWM [13], como o da Figura 1. 17. O lado cc comporta-se como uma fonte de corrente, enquanto na entrada tem-se uma fonte de tensão. O uso de uma técnica de controle adequada permite, simultaneamente, obter o desempenho desejado na saída, absorvendo uma corrente média senoidal da rede. Os capacitores da entrada e o indutor  $L_F$  na saída funcionam como um filtro.

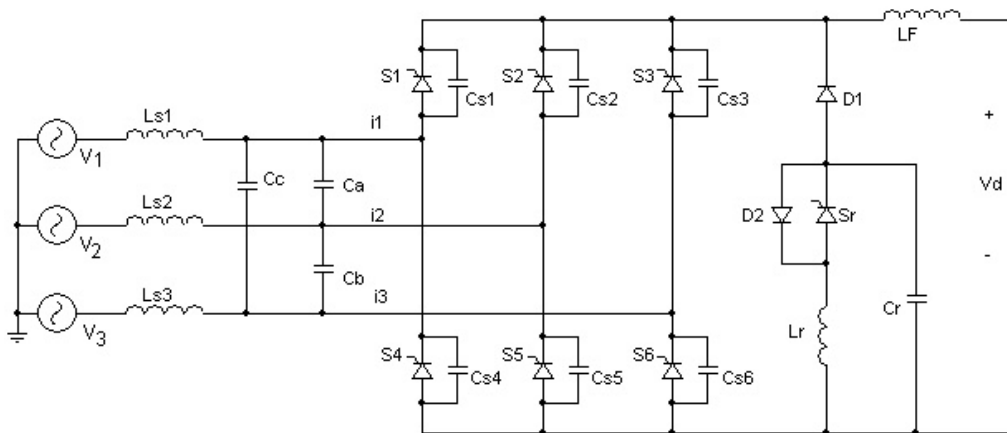


Figura 1. 17- Retificador trifásico com controle PWM.

As chaves indicadas são GTOs, cada uma com um capacitor *snubber*. São ligadas e desligadas sob tensão nula, diminuindo as perdas por chaveamento. O circuito auxiliar formado pelos diodos  $D_1$ ,  $D_2$ , a chave  $S_r$ ,  $L_r$  e  $C_r$ , permitem comutações suaves para os interruptores.

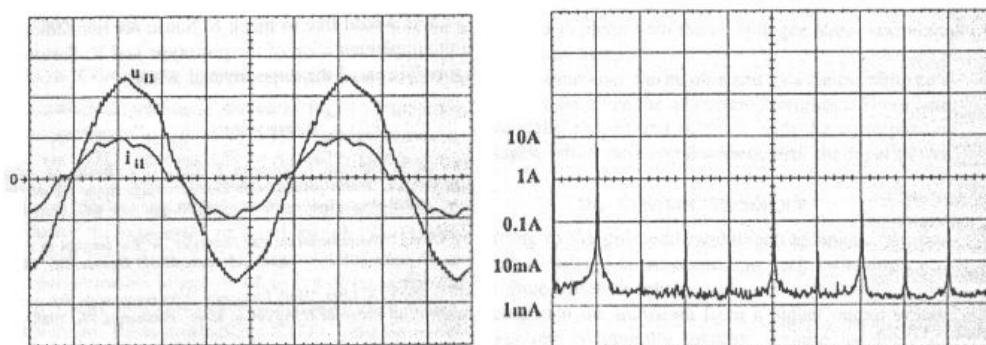


Figura 1. 18- Corrente de entrada (4ms/div) e seu conteúdo harmônico. (50 Hz/div)

A corrente de entrada e seu conteúdo espectral estão na Figura 1. 18. Pode-se

observar que a corrente está praticamente em fase com a tensão e apresenta pouca distorção, graças à técnica de modulação. Nota-se uma oscilação sobreposta devido à ressonância do filtro de entrada. Seu espectro de frequência também é bom, levando a um fator de potência de 0.98.

Uma vez que o objetivo deste trabalho é o estudo de retificadores trifásicos com comutação em baixa frequência, faz-se na seqüência uma revisão de topologias propostas já apresentadas na bibliografia.

## 1.4 Retificadores Trifásicos com comutação em baixa frequência

Uma técnica usual é a injeção de terceiro harmônico na entrada do retificador. Este, somado à corrente de entrada, resulta numa forma de onda de aparência bastante próxima a senoidal, com um valor de THD próximo a 5%.

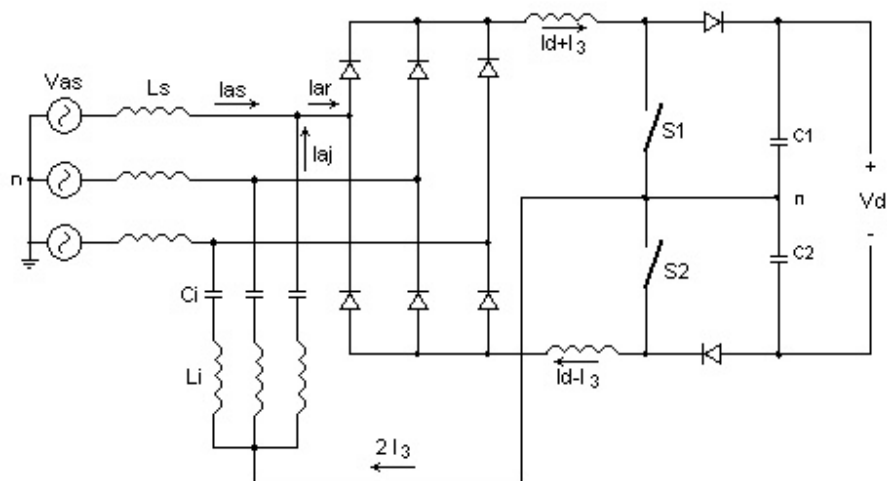


Figura 1. 19- Retificador trifásico com injeção de terceiro harmônico

Na Figura 1. 19 a corrente de entrada é gerada na saída do retificador [14], através de dois conversores *boost*. A injeção de terceiro harmônico na entrada é feita através de três ramos L-C. Esta mesma topologia pode ser usada como inversor [15]. Porém apresenta

algumas desvantagens: em aplicações de potência elevada, os elementos magnéticos podem apresentar um volume grande e existe a possibilidade de ocorrer uma ressonância devido à interação entre a impedância da rede e a do ramo L-C.

Com a utilização de um transformador Zigzag [16,18] para fazer a injeção de terceiro harmônico, como mostra a Figura 1. 20 [18] afasta-se a possibilidade de ressonância.

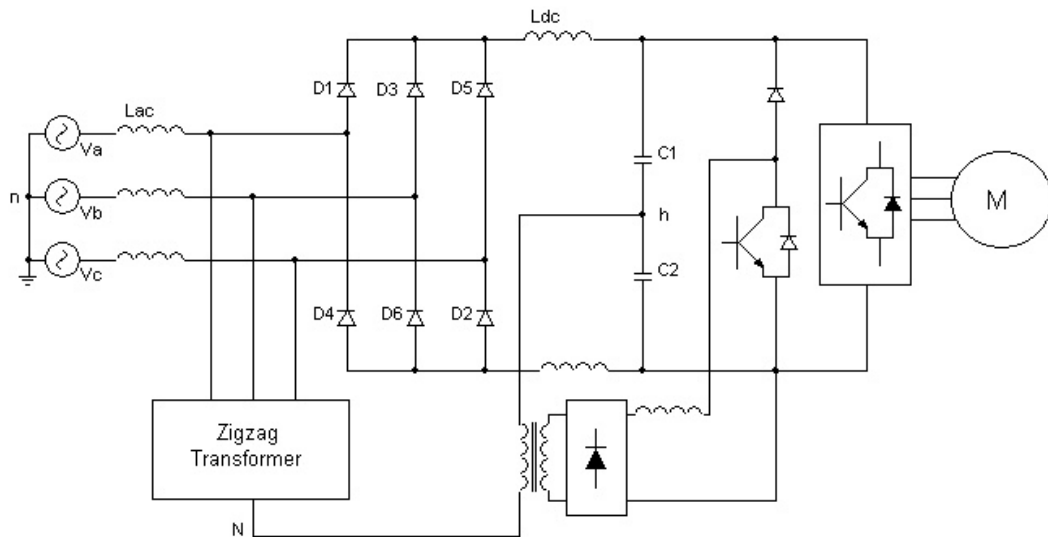


Figura 1. 20- Conversor trifásico com controle utilizando transformador Zigzag.

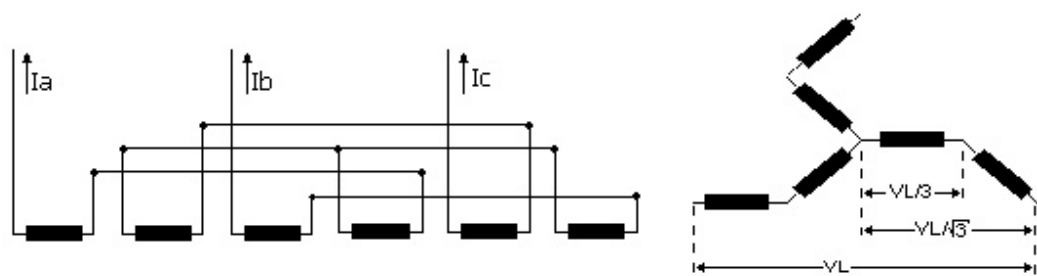


Figura 1. 21- Ligação e esquema do transformador Zigzag.

O transformador Zigzag, Figura 1. 21 é usado para produzir tensões com fases adequadas. Porém os enrolamentos são maiores, o que torna o transformador mais caro em relação ao arranjo  $\Delta$ -Y.

Um transformador monofásico é colocado entre os pontos N (falso neutro) e h (conexão dos capacitores no *link cc*). No secundário deste transformador monofásico está um pré-regulador de fator de potência tipo *boost*. A corrente que circula entre os pontos N e h será predominantemente em 180 Hz (terceiro harmônico) de maneira que o *boost* injetará uma corrente de terceiro harmônico.

A corrente de entrada obtida através da simulação de um conversor de 10kW, para instalações com diferentes níveis de curto-circuito (20 e 500) está na Figura 1. 22. Observa-se uma diferença pequena entre as formas de onda. A THD obtida é, respectivamente 9% e 13%.

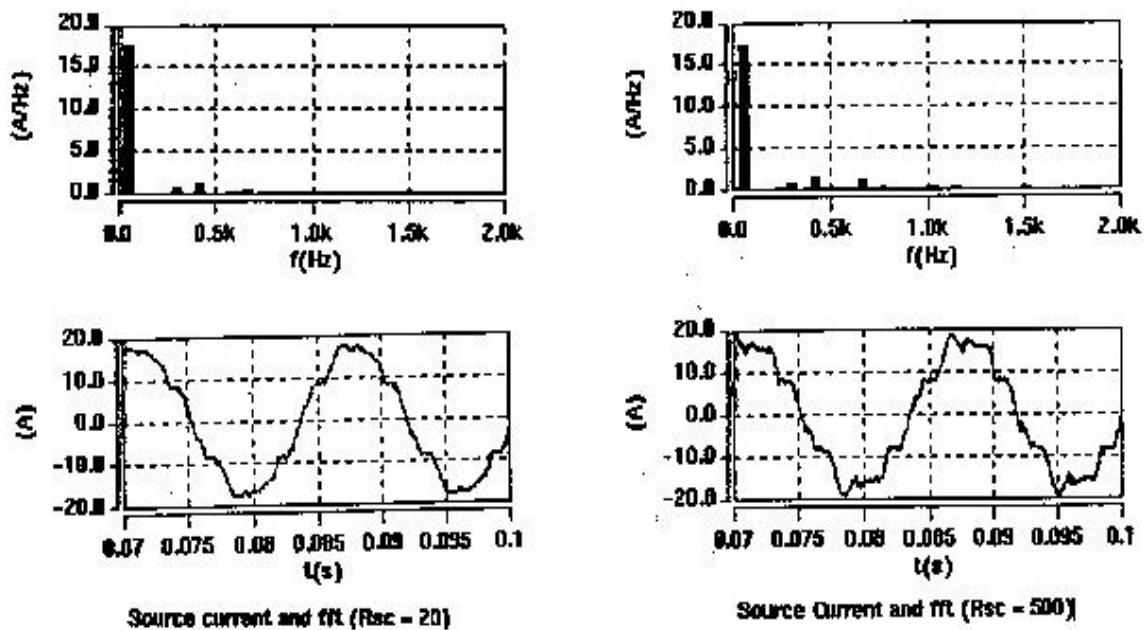


Figura 1. 22- Corrente de entrada para diferentes níveis de curto-circuito da instalação.

A principal vantagem desta topologia é que sua operação independe da impedância da linha, por outro lado faz uso de um transformador especial. Apenas uma parcela da potência da carga é processada pelo transformador.

Na Figura 1. 23 tem-se um retificador de 12 pulsos com um autotransformador com dois enrolamentos por fase [19].



O retificador principal é alimentado diretamente pela rede.

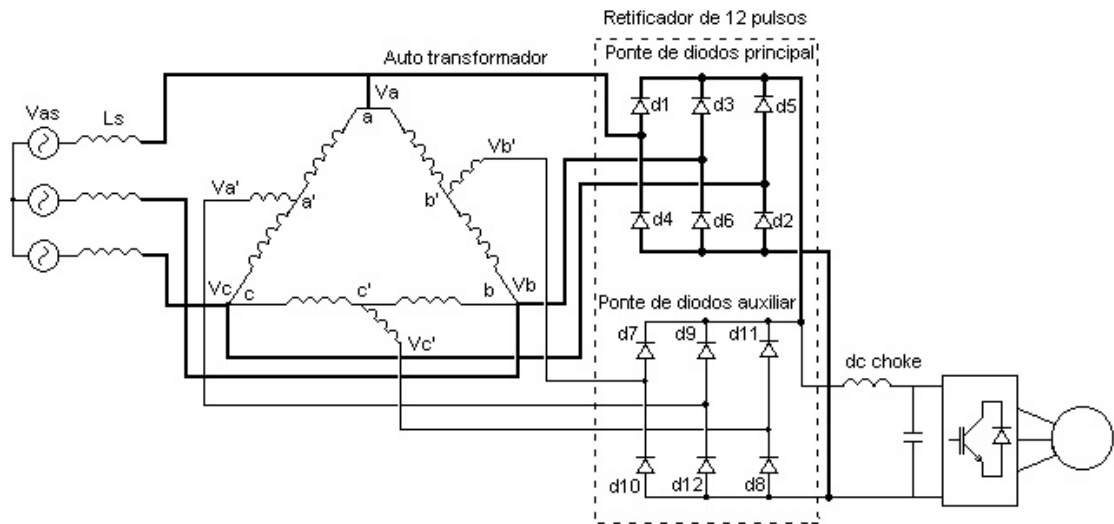


Figura 1. 23- Retificador de 12 pulsos com autotransformador

O enrolamento de entrada é ligado em delta. O enrolamento de saída, com número reduzido de espiras é conectado numa derivação disponível do enrolamento principal, defasando desta forma a tensão fornecida para a ponte retificadora auxiliar. Só uma parcela da potência total é processada pelo transformador. A condução das pontes retificadoras não ocorre simultaneamente.

A interação entre as tensões fornecidas pelo transformador gera as tensões para a operação em 12 pulsos. A saída da ponte retificadora principal é conectada em paralelo com a saída da ponte auxiliar, formando a saída do conversor, mas o retificador principal fornece mais de 75% da potência da carga.

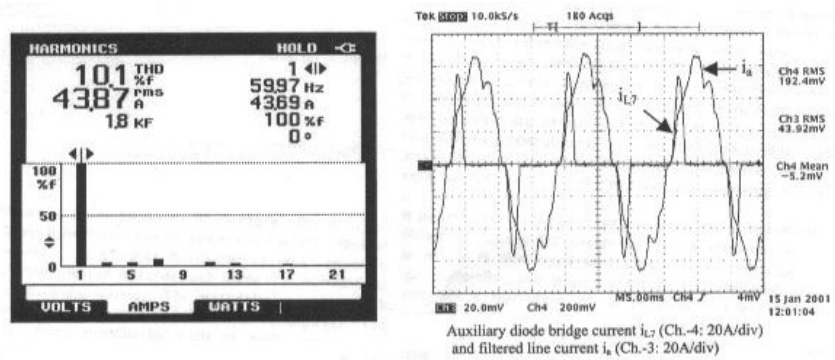


Figura 1. 24- Corrente de entrada do retificador

A corrente de entrada está na Figura 1. 24 e apresenta uma boa forma de onda. Novamente tem-se um elemento magnético relativamente complexo. Neste caso não há possibilidade de controle da tensão de saída.

Na Figura 1. 25, tem-se um circuito que permite, sem alterações significativas na topologia básica do retificador, elevar o fator de potência [20].

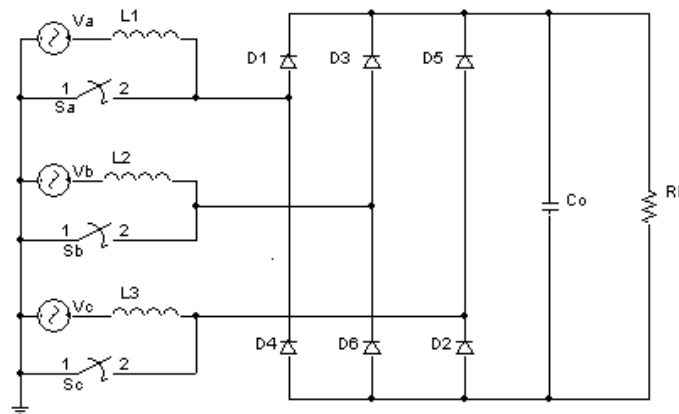


Figura 1. 25- Conversor trifásico.

A idéia é forçar a existência de uma corrente na fase que estaria desconectada. Tal corrente circula inicialmente apenas pela alimentação, não alterando o comportamento da saída.

As chaves são acionadas quando a tensão da fase a elas conectadas cruza o zero.

Assim a corrente de cada fase é composta pela corrente do retificador somada com a do interruptor, produzindo uma corrente quase em fase com a tensão. A Tabela 1.2 apresenta os nove primeiros componentes espectrais de corrente. A THD é relativamente baixa (13%), o que leva a um fator de forma de 0,991. O fator de deslocamento é de 0,994. O fator de potência resultante é de 0,985.

A corrente de entrada está na Figura 1. 26 e seu conteúdo harmônico, mostrado na Tabela 1.2, é significativamente inferior ao de alternativas que utilizam filtros passivos (tipo LC). Os indutores de entrada são projetados para operar em baixa frequência.

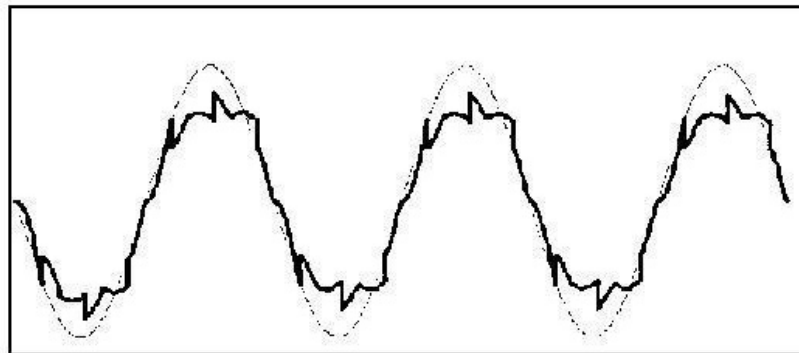


Figura 1. 26- Corrente de entrada.

Tabela 1.2 - Componentes harmônicos da corrente

Harmônico	Corrente (A)	Componente Normalizado
1	18,390	1,0
2	0,0178	0,00097
3	1,9670	0,10690
4	0,0086	0,00046
5	0,5041	0,02740
6	0,0057	0,00031
7	0,7850	0,00426
8	0,0042	0,00023
9	1,1450	0,06220

Os interruptores operam em baixa frequência, praticamente eliminando as perdas causadas por chaveamento.

No entanto, aparecem picos de tensão sobre os componentes nos momentos de abertura dos interruptores, devido ao desequilíbrio instantâneo das correntes, os quais devem ser limitados por circuitos *snubber*. Existe a necessidade da alimentação ser feita com neutro acessível, pelo qual circula uma corrente de terceiro harmônico de amplitude significativa, outra desvantagem deste circuito.

Visando eliminar alguns destes problemas, foi desenvolvido o conversor Curi [5], apresentado na Figura 1. 27. A principal diferença é que neste caso existe um caminho para a corrente presente nos indutores quando a chave abre. A continuidade se dá pela condução dos diodos da ponte retificadora trifásica, passando pelos capacitores de filtro.

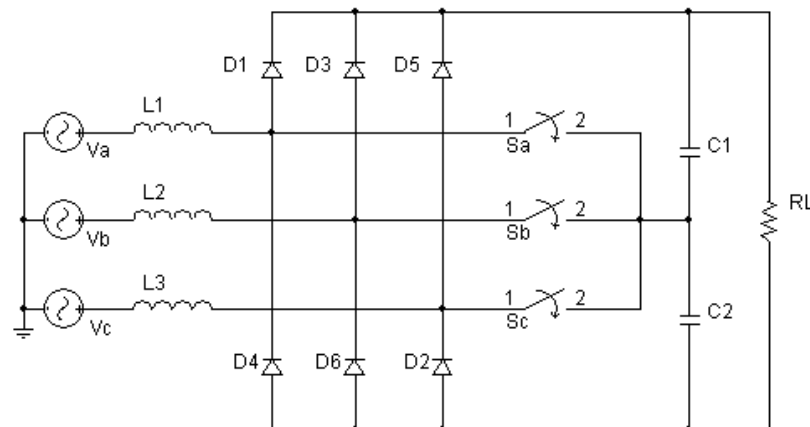


Figura 1. 27- Conversor Curi.

Como se mantém o chaveamento em baixa frequência, as perdas de comutação nos interruptores são mínimas. Os indutores possuem, núcleos de ferro e, embora de baixo custo e fácil realização são tipicamente pesados e potencialmente fonte de ruído acústico.

Os interruptores são implementados com chaves bidirecionais em tensão e corrente. Uma variação nos tempos de condução dos interruptores permite um ajuste na tensão de saída, funcionando como uma espécie de conversor *boost* operando em baixa frequência.

A Figura 1. 28 mostra dois resultados de simulação na potência nominal e 1/3 da potência nominal. As THD em cada caso são respectivamente, 7,33% e 24,8%. No primeiro

caso, o fator de potência 0,996 é e no segundo caso é 0,969.

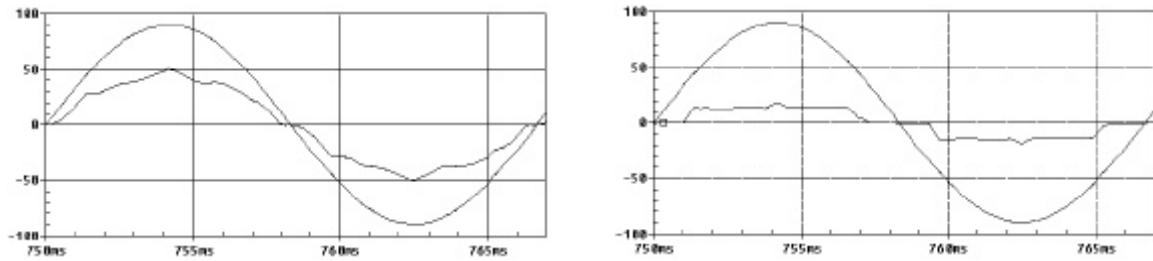


Figura 1. 28- Corrente de entrada para potência nominal e 1/3 desta.

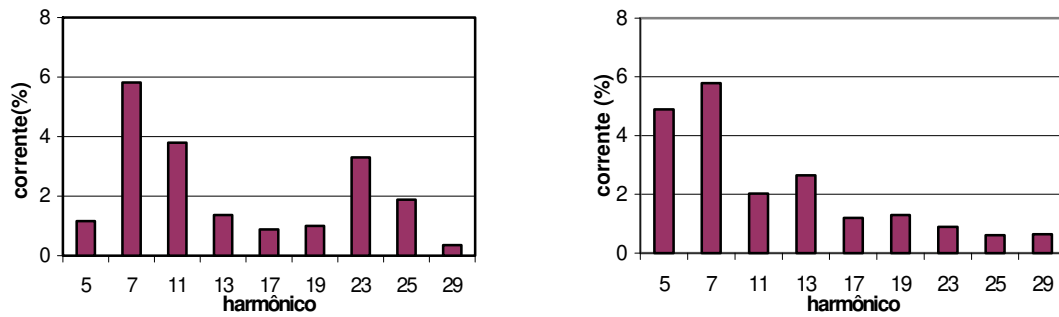


Figura 1. 29- Conteúdo harmônico da corrente de entrada normalizada em relação à fundamental para potência nominal e 1/3 desta.

O espectro da corrente é bom, porém os componentes de ordens mais elevadas podem exceder os limites da IEC 6100-3-4 [3], como se verá no Capítulo 2.

A partir da topologia monofásica apresentada em [9], a qual apresenta transições suaves na corrente de entrada, idealizou-se uma alteração [21] no conversor Curi, permitindo eliminar as transições abruptas observadas na corrente daquele conversor.

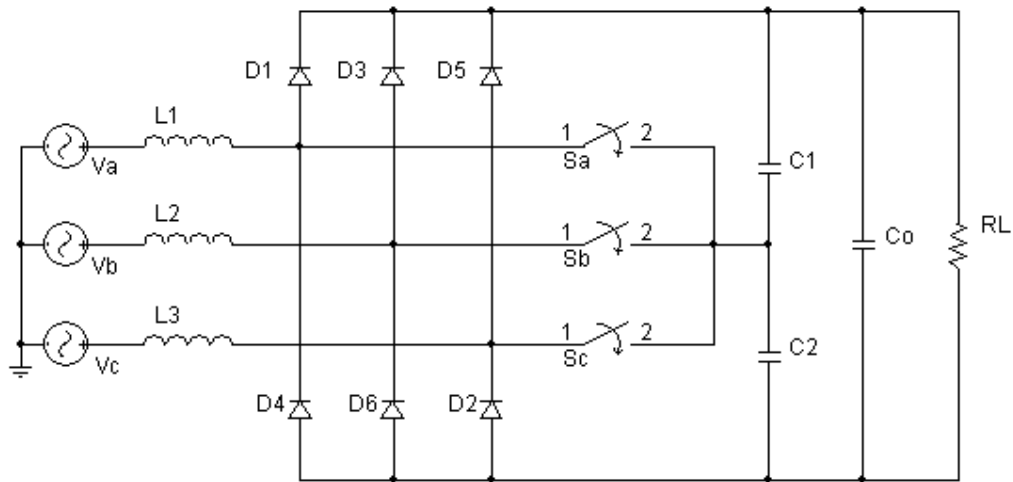


Figura 1. 30- Topologia proposta

A topologia proposta está na Figura 1. 30. Um aspecto interessante desta topologia é que pode ser implementada em retificadores já existentes, uma vez que os elementos necessários (interruptores e capacitores) podem ser adicionados ao circuito original, sem necessidade de mudanças.

O papel dos interruptores (que devem ser bidirecionais em tensão e corrente) é fazer com que ocorra uma ressonância entre os indutores de entrada e os capacitores de saída, possibilitando a existência de corrente nas fases durante todo o semiciclo, acompanhando a forma de onda da tensão.

A topologia de retificador trifásico proposta apresenta como principal diferença um reduzido valor nos capacitores  $C_1$  e  $C_2$ , ( $C_1=C_2$ ) responsáveis pela ressonância com o indutor de entrada ( $L_1=L_2=L_3$ ) durante os intervalos de chaveamento.

Esta ressonância acarreta numa modificação da forma de onda da corrente de entrada, reduzindo sua distorção [22] para valores aceitáveis pela IEC 61000-3-4.

Os interruptores utilizados manobram uma pequena fração da potência total do conversor. Sua operação em baixa frequência praticamente elimina as perdas de

chaveamento.

## 1.5 Conclusões Parciais

As soluções passivas para correção do fator de potência apresentam características positivas como a não presença de elementos ativos, que garantem sua robustez, alta confiabilidade, insensibilidade a surtos. No entanto, também apresentam inúmeras desvantagens que limitam sua aplicação, como resposta dinâmica pobre, são pesados e volumosos, não possibilitam regulação de tensão, afetam as formas de onda na frequência fundamental e seu correto dimensionamento não é simples.

As soluções ativas são mais vantajosas. Topologias com chaveamento em alta frequência levam a uma drástica redução nos valores dos elementos passivos (indutores e capacitores) utilizados, no entanto, podem produzir problemas de interferências eletromagnéticas.

As topologias com chaveamento em baixa frequência apresentam uma redução nas perdas por chaveamento e produzem menos interferência eletromagnética. Embora os elementos magnéticos sejam normalmente maiores dos que os usados nos retificadores com comutação em alta frequência, é possível que o volume total do retificador seja menor, pela minimização de filtros de IEM e pela minimização dos dissipadores de calor [23].

A topologia proposta apresenta boas características para compensar distorções na corrente produzidas por pontes retificadoras a diodos com filtro capacitivo e apresenta vantagens em relação às demais alternativas apontadas na bibliografia.

O capacitor de saída,  $C_O$ , em relação ao conversor Curi apresenta, para um mesmo *ripple* de saída, metade do valor da capacitância.

Outro aspecto refere-se à aplicação de uma carga que absorva corrente pulsada. No conversor Curi esta corrente circularia pelos dois capacitores, enquanto na topologia proposta ocorre um desacoplamento dos estágios de entrada e saída, o que colabora para evitar que a IEM se propague da carga (supondo-a comutada em alta frequência) para a rede.

No próximo capítulo será feito o modelamento matemático desta topologia.



# Capítulo 2

## Análise Matemática

### 2.1 Introdução

Neste capítulo é descrita a análise matemática do retificador proposto.

A corrente de entrada e a tensão nos capacitores foram equacionadas, possibilitando o projeto das chaves auxiliares. Para efeito comparativo, realizou-se simulação no programa *Orcad* (*Pspice*) [24]. Foram feitas as seguintes considerações:

- o conversor está operando em regime permanente e em condições nominais;
- as tensões fase-neutro estão na seqüência:  $V_a$ ,  $V_c$  e  $V_b$  enquanto que as chaves são disparadas na seqüência  $S_a$ ,  $S_b$ ,  $S_c$ ;
- as correntes de entrada cruzam o zero nos mesmos instantes que as respectivas tensões;

- as tensões nos capacitores  $V_{c1}$  e  $V_{c2}$  assumem valores intermediários entre zero e a tensão de saída;
- os capacitores de ressonância  $C_1$  e  $C_2$  são iguais;
- os indutores de entrada  $L_1$ ,  $L_2$  e  $L_3$  são iguais;
- a tensão de saída é constante;
- a resistência das chaves quando estão em condução é nula e quando não conduzem é infinita;
- cada chave é ligada após o cruzamento da respectiva tensão por zero e é desligada após  $\frac{\pi}{6}$  radianos.

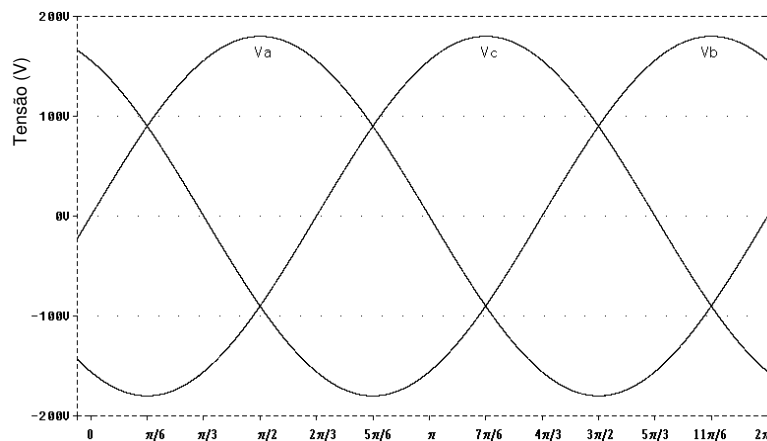


Figura 2. 1- Tensão de entrada

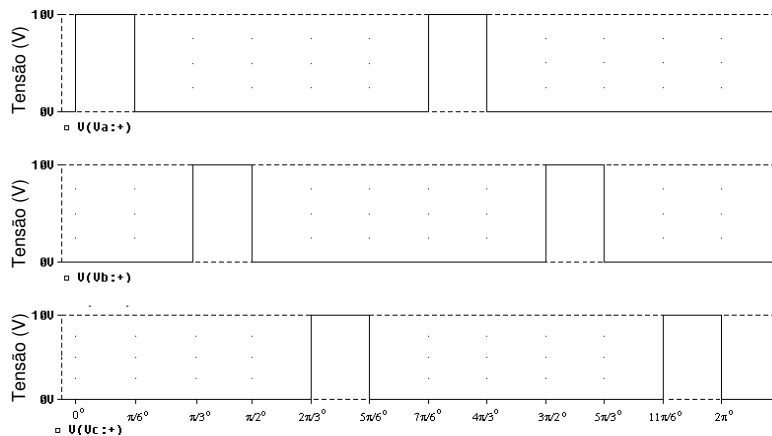


Figura 2. 2- Sinal de controle das chaves

## 2.2 Corrente de entrada

Pela estratégia de controle das chaves, o circuito apresenta uma equação da corrente de entrada diferente para cada intervalo de  $\pi/6$  radianos, determinadas a seguir.

### 2.2.1 Intervalo $0 < \theta \leq \pi/6$

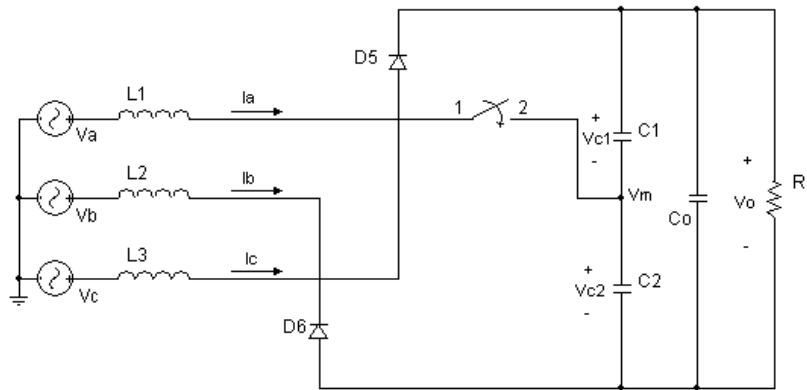


Figura 2. 3- Circuito equivalente para o intervalo entre 0 e  $\pi/6$  radianos

$$\begin{cases} V_a = L \frac{di_a}{dt} + V_m \\ V_b = L \frac{di_b}{dt} - V_{C2} + V_m \\ V_c = L \frac{di_c}{dt} + V_{C1} + V_m \end{cases} \quad (2.1)$$

Onde  $V_m$  é a tensão entre os capacitores, em relação ponto neutro da alimentação.

$$V_a + V_b + V_c = 0 \quad \frac{di_a}{dt} + \frac{di_b}{dt} + \frac{di_c}{dt} = 0 \quad V_o = V_{C1} + V_{C2}$$

Derivando a equação acima, tem-se:  $0 = \frac{dV_{C1}}{dt} + \frac{dV_{C2}}{dt} \rightarrow i_{C1} = -i_{C2}$

Pela Lei de Kirchoff,  $i_a = i_{C2} - i_{C1} = 2i_{C2}$

Somando as equações do sistema tem-se que:

$$V_m = \frac{2V_{C2} - V_o}{3} \quad (2.2)$$

Substituindo  $V_m$  na primeira equação do sistema, derivando-a e escrevendo novamente em função da corrente, tem-se:

$$\frac{dV_a}{dt} = L \frac{d^2(i_a)}{dt^2} + \frac{i_a}{3C} \quad (2.3)$$

Sendo  $V_a(t) = V_p \text{ sen}(\omega t)$ , onde  $V_p$  é o valor de pico da tensão fase-neutro, e definindo  $\omega_o = \frac{1}{\sqrt{3LC}}$ , a equação fica:

$$3V_p \omega C \cos(\omega t) = \frac{1}{\omega_o} \frac{d^2(i_a)}{dt^2} + i_a$$

A solução da equação diferencial é:

$$i_a(t) = A \cos(\omega t) + a \cos(\omega_o t) + b \text{ sen}(\omega_o t)$$

$$\text{onde: } A = \frac{V_p}{(\alpha^2 - 1)\omega L} \cos(\omega t) \quad a = \frac{-V_p}{(\alpha^2 - 1)\omega L} \quad b = \frac{2V_{C2}(0)}{3\omega_o L}$$

$$\alpha = \frac{\omega_o}{\omega} \quad (2.4)$$

Portanto a corrente na fase A para este intervalo é:

$$i_a(\theta) = \frac{V_p}{\omega \cdot L} \frac{(\cos(\theta) - \cos(\alpha \cdot \theta) + F(\alpha) \operatorname{sen}(\alpha \cdot \theta))}{(\alpha^2 - 1)} \quad (2.5)$$

$$\text{onde: } F(\alpha) = \frac{\frac{\alpha}{2} - \operatorname{sen}\left(\frac{\alpha\pi}{6}\right)}{1 + \cos\left(\frac{\alpha\pi}{6}\right)} \quad (2.6)$$

Equacionando a tensão no capacitor, tem-se:

$$V_{C2}(\theta) = \frac{V_o}{2} + \frac{3V_p \alpha}{2(\alpha^2 - 1)} [\alpha \operatorname{sen}(\theta) - \operatorname{sen}(\alpha\theta) - F(\alpha) \cos(\alpha\theta)] \quad (2.7)$$

### 2.2.2 Intervalo $\pi/6 < \theta \leq \pi/3$

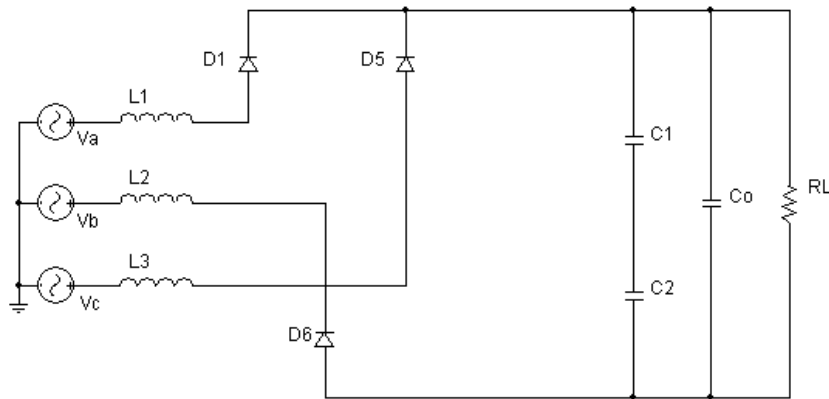


Figura 2. 4 - Circuito equivalente para o intervalo entre  $\pi/6$  e  $\pi/3$  radianos

$$\begin{cases} V_a = L \frac{di_a}{dt} + V_{C1} + V_m \\ V_b = L \frac{di_b}{dt} - V_{C2} + V_m \\ V_c = L \frac{di_c}{dt} + V_{C1} + V_m \end{cases} \quad (2.8)$$

Somando as equações do sistema acima tem-se que:

$$V_m = \frac{V_o}{3} - V_{C1} \tag{2.9}$$

$$V_a = L \frac{di_a}{dt} + \frac{V_o}{3} \tag{2.10}$$

Resolvendo a equação diferencial para o intervalo entre  $\frac{\pi}{6}$  e  $\frac{\pi}{3}$ :

$$ia(\theta) = ia\left(\frac{\pi}{6}\right) - \frac{V_p}{\omega L} \left[ \cos(\theta) - \cos\left(\frac{\pi}{6}\right) \right] - \frac{V_o}{3\omega L} \left( \theta - \frac{\pi}{6} \right) \tag{2.11}$$

### 2.2.3 Intervalo $\frac{\pi}{3} < \theta \leq \frac{\pi}{2}$

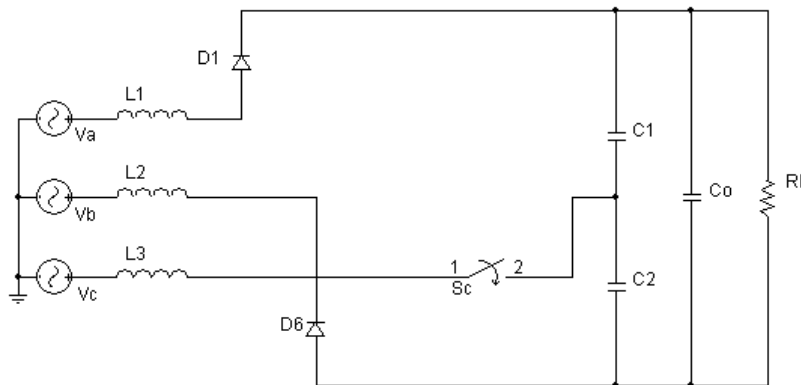


Figura 2. 5- Circuito equivalente para o intervalo entre  $\pi/3$  e  $\pi/2$  radianos

$$\begin{cases} V_a = L \frac{di_a}{dt} + V_{C1} + V_m \\ V_b = L \frac{di_b}{dt} - V_{C2} + V_m \\ V_c = L \frac{di_c}{dt} + V_m \end{cases} \tag{2.12}$$

Do sistema acima, a tensão entre os capacitores de saída será:

$$V_m = \frac{V_o - 2V_{C1}}{3} \quad (2.13)$$

Substituindo na primeira equação do sistema (2.12), tem-se:

$$V_a = L \frac{di_a}{dt} + \frac{V_o}{3} + \frac{V_{C1}}{3} \quad (2.14)$$

A tensão  $V_{C1}$  será igual a  $V_{C2}$  no intervalo entre  $0$  e  $\pi/6$ , mas deslocada no tempo:

$$V_{C1}(\theta) = \frac{V_o}{2} + \frac{3V_p \alpha}{2(\alpha^2 - 1)} \left[ \alpha \operatorname{sen}(\theta - \pi/3) - \operatorname{sen}(\alpha(\theta - \pi/3)) - F(\alpha) \cos(\alpha(\theta - \pi/3)) \right] \quad (2.15)$$

Resolvendo a equação diferencial para o intervalo entre  $\pi/3$  e  $\pi/2$ :

$$i_a(\theta) = i_a(\pi/3) + \frac{V_p}{\omega L} \{ -\cos(\theta) + \frac{1}{2(\alpha^2 - 1)} [\alpha^2 \cos(\theta - \pi/3) - \cos(\alpha(\theta - \pi/3))] + F(\alpha) \operatorname{sen}(\alpha(\theta - \pi/3)) \} + \frac{V_o}{2\omega L} (\theta - \pi/3) \quad (2.16)$$

### 2.2.4 Intervalo $\pi/2 < \theta \leq 2\pi/3$

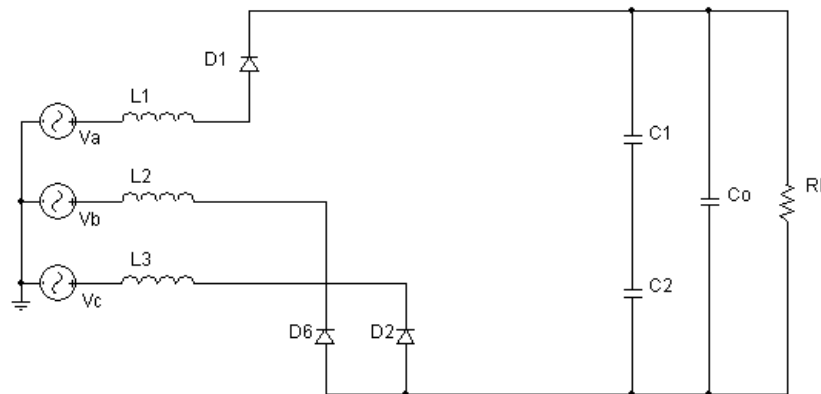


Figura 2. 6- Circuito equivalente para o intervalo entre  $\pi/2$  e  $2\pi/3$  radianos

$$\begin{cases} V_a = L \frac{di_a}{dt} + V_{C1} + V_m \\ V_b = L \frac{di_b}{dt} - V_{C2} + V_m \\ V_c = L \frac{di_c}{dt} - V_{C2} + V_m \end{cases} \quad (2.17)$$

Somando as equações do sistema acima tem-se que:

$$V_m = \frac{2V_o}{3} - V_{C1} \quad (2.18)$$

$$V_a = L \frac{di_a}{dt} + \frac{2V_o}{3} \quad (2.19)$$

Resolvendo a equação diferencial para o intervalo entre  $\pi/2$  e  $2\pi/3$ :

$$i_a(\theta) = i_a\left(\frac{\pi}{2}\right) - \frac{V_p}{\omega L} \cos(\theta) - \frac{2V_o}{3\omega L} \left(\theta - \frac{\pi}{2}\right) \quad (2.20)$$

### 2.2.5 Intervalo $2\pi/3 < \theta \leq 5\pi/6$

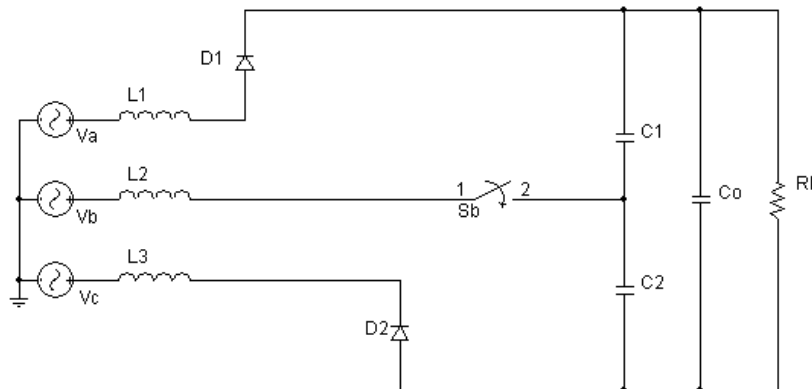


Figura 2.7 - Circuito equivalente para o intervalo entre  $2\pi/3$  e  $5\pi/6$  radianos



$$\begin{cases} V_a = L \frac{di_a}{dt} + V_{C1} + V_m \\ V_b = L \frac{di_b}{dt} + V_m \\ V_c = L \frac{di_c}{dt} - V_{C2} + V_m \end{cases} \quad (2.21)$$

Somando as equações do sistema acima tem-se que:

$$V_m = \frac{2V_{C2}}{3} - V_o \quad (2.22)$$

Substituindo na primeira equação do sistema e fazendo:

$$V_a = L \frac{di_a}{dt} + \frac{V_{C2}}{3} \quad (2.23)$$

A tensão  $V_{C2}$  será igual a  $V_{C2}$  no intervalo entre 0 e  $\pi/6$ , mas deslocada no tempo:

$$\begin{aligned} V_{C2}(\theta) = & \frac{V_o}{2} + \frac{3V_p\alpha}{2(\alpha^2 - 1)} [ \alpha \operatorname{sen}(\theta - 2\pi/3) - \operatorname{sen}(\alpha(\theta - 2\pi/3)) + \\ & - F(\alpha) \cos(\alpha(\theta - 2\pi/3)) ] \end{aligned} \quad (2.24)$$

Resolvendo a equação de corrente para o intervalo entre  $2\pi/3$  e  $5\pi/6$ :

$$\begin{aligned} i_a(\theta) = & i_a(2\pi/3) + \frac{V_p}{\omega L} [ -\cos(\theta) - \frac{1}{2(\alpha^2 - 1)} [ \alpha^2 \cos(\theta - 2\pi/3) - \cos(\alpha(\theta - 2\pi/3)) \\ & + F(\alpha) \operatorname{sen}(\alpha(\theta - 2\pi/3)) ] ] + -\frac{V_o}{2\omega L} (\theta - 2\pi/3) \end{aligned} \quad (2.25)$$

**2.2.6 Intervalo  $5\pi/6 < \theta \leq \pi$**

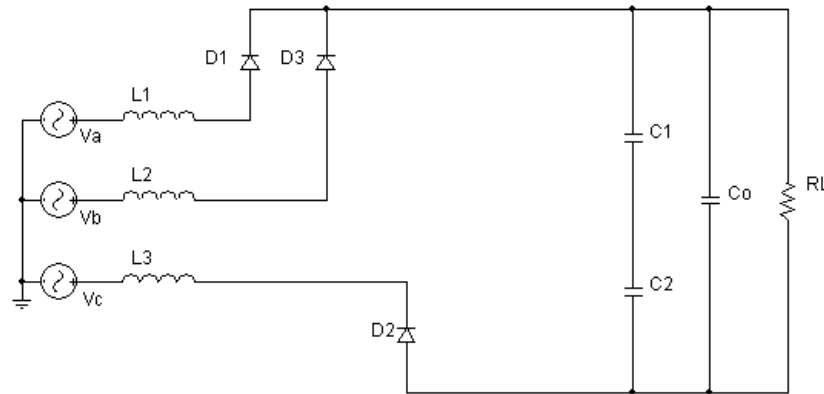


Figura 2. 8 - Circuito equivalente para o intervalo entre  $5\pi/6$  e  $\pi$  radianos

$$\begin{cases} V_a = L \frac{di_a}{dt} + V_{C1} + V_m \\ V_b = L \frac{di_b}{dt} + V_{C1} + V_m \\ V_c = L \frac{di_c}{dt} - V_{C2} + V_m \end{cases} \quad (2.26)$$

Somando as equações do sistema acima tem-se que:

$$V_m = \frac{V_o}{3} - V_{C2} \quad (2.27)$$

$$V_a = L \frac{di_a}{dt} + \frac{V_o}{3} \quad (2.28)$$

Resolvendo a equação diferencial para o intervalo entre  $5\pi/6$  e  $\pi$  :

$$i_a(\theta) = i_a\left(\frac{5\pi}{6}\right) - \frac{V_p}{\omega L} \left[ \cos(\theta) - \cos\left(\frac{5\pi}{6}\right) \right] - \frac{V_o}{3\omega L} (\theta - \frac{5\pi}{6}) \quad (2.29)$$

**2.2.7 Intervalo  $\pi < \theta \leq 7\pi/6$**

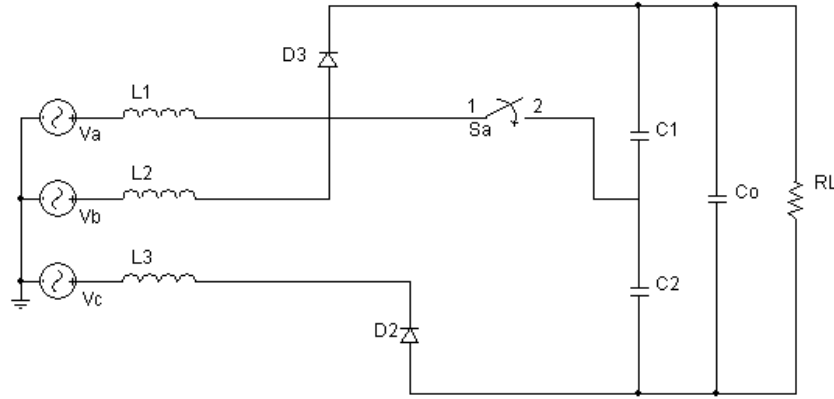


Figura 2. 9 - Circuito equivalente para o intervalo entre  $\pi$  e  $7\pi/6$  radianos

$$\begin{cases} V_a = L \frac{di_a}{dt} + V_m \\ V_b = L \frac{di_b}{dt} + V_{C1} + V_m \\ V_c = L \frac{di_c}{dt} - V_{C2} + V_m \end{cases} \quad (2.30)$$

Somando as equações do sistema acima tem-se que:

$$V_m = \frac{V_o - V_{C1}}{3} \quad (2.31)$$

Neste intervalo, o capacitor  $C_1$  está se carregando e sua equação é igual àquela do processo de carga do capacitor  $C_2$  no primeiro intervalo, deslocada:

$$V_{C1}(\theta) = \frac{V_o}{2} + \frac{3V_p\alpha}{2(\alpha^2 - 1)} [\alpha \text{sen}(\theta - \pi) - \text{sen}(\alpha(\theta - \pi)) - F(\alpha) \text{cos}(\alpha(\theta - \pi))] \quad (2.32)$$

Substituindo  $V_{C1}$  e  $V_m$  na equação de  $V_a$  e integrando, a corrente  $i_a$  será:

$$i_a(\theta) = -\frac{V_p}{\omega L} \left\{ \cos(\theta) + \frac{1}{(\alpha^2 - 1)} [\alpha^2 \cos(\theta - \pi) - \cos(\alpha(\theta - \pi))] + F(\alpha) \sin(\alpha(\theta - \pi)) \right\} \quad (2.33)$$

### 2.2.8 Intervalo $7\pi/6 < \theta \leq 4\pi/3$

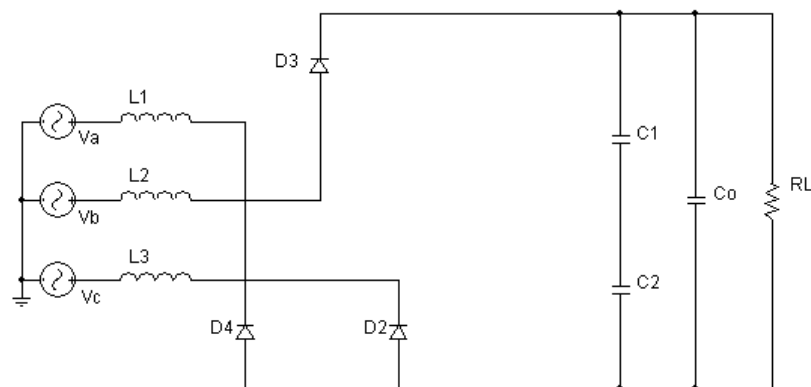


Figura 2. 10 - Circuito equivalente para o intervalo entre  $7\pi/6$  e  $4\pi/3$  radianos

$$\begin{cases} V_a = L \frac{di_a}{dt} - V_{C2} + V_m \\ V_b = L \frac{di_b}{dt} + V_{C1} + V_m \\ V_c = L \frac{di_c}{dt} - V_{C2} + V_m \end{cases} \quad (2.34)$$

Somando as equações do sistema acima tem-se que:

$$V_m = \frac{2V_o}{3} - V_{C1} \quad (2.35)$$

$$V_{C1} + V_{C2} = V_o$$

Substituindo  $V_{C2}$  e  $V_m$  na equação de  $V_a$ , tem-se:

$$V_a = L \frac{di_a}{dt} - \frac{V_o}{3} \quad (2.36)$$

Resolvendo a equação acima para o intervalo  $7\pi/6 < \theta \leq 4\pi/3$ , a corrente  $i_a$  será:

$$i_a(\theta) = i_a(7\pi/6) - \frac{V_p}{\omega L} [\cos(\theta) - \cos(7\pi/6)] + \frac{V_o}{3\omega L} (\theta - 7\pi/6) \quad (2.37)$$

### 2.2.9 Intervalo $4\pi/3 < \theta \leq 3\pi/2$

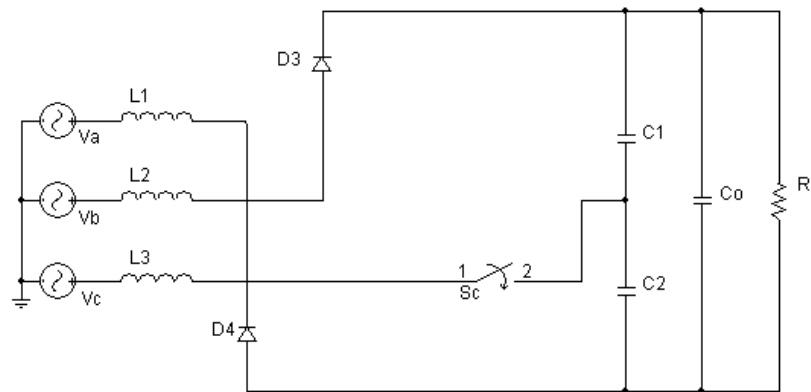


Figura 2. 11 - Circuito equivalente para o intervalo entre  $4\pi/3$  e  $3\pi/2$  radianos

$$\begin{cases} V_a = L \frac{di_a}{dt} - V_{C2} + V_m \\ V_b = L \frac{di_b}{dt} + V_{C1} + V_m \\ V_c = L \frac{di_c}{dt} + V_m \end{cases} \quad (2.38)$$

Somando as equações do sistema anterior, tem-se que:

$$V_m = \frac{2V_{C2} - V_o}{3} \quad (2.39)$$

Neste intervalo, o capacitor  $C_2$  está se carregando e sua equação é igual a do primeiro

intervalo, deslocada:

$$V_{C2}(\theta) = \frac{V_o}{2} + \frac{3V_p\alpha}{2(\alpha^2 - 1)} \left[ \alpha \operatorname{sen}\left(\theta - \frac{4\pi}{3}\right) - \operatorname{sen}\left(\alpha\left(\theta - \frac{4\pi}{3}\right)\right) - F(\alpha) \cos\left(\alpha\left(\theta - \frac{4\pi}{3}\right)\right) \right] \quad (2.40)$$

Substituindo  $V_{C2}$  e  $V_m$  na equação de  $V_a$  e integrando, a corrente  $i_a$  será:

$$i_a(\theta) = i_a\left(\frac{4\pi}{3}\right) - \frac{V_p}{\omega L} \left\{ \cos(\theta) + \frac{1}{2(\alpha^2 - 1)} \left[ \alpha^2 \cos\left(\theta - \frac{4\pi}{3}\right) - \cos\left(\alpha\left(\theta - \frac{4\pi}{3}\right)\right) + F(\alpha) \operatorname{sen}\left(\alpha\left(\theta - \frac{4\pi}{3}\right)\right) \right] \right\} + \frac{V_o}{2\omega L} \left(\theta - \frac{4\pi}{3}\right) \quad (2.41)$$

### 2.2.10 Intervalo $\frac{3\pi}{2} < \theta \leq \frac{5\pi}{3}$

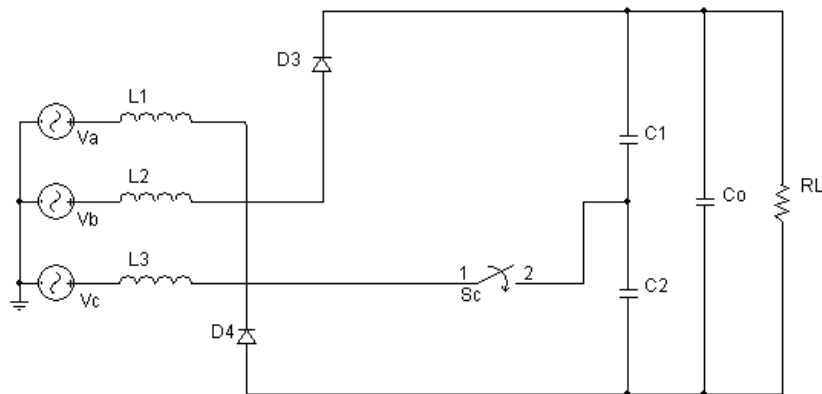


Figura 2. 12 - Circuito equivalente para o intervalo entre  $3\pi/2$  e  $5\pi/3$  radianos

$$\begin{cases} V_a = L \frac{di_a}{dt} - V_{C2} + V_m \\ V_b = L \frac{di_b}{dt} + V_{C1} + V_m \\ V_c = L \frac{di_c}{dt} + V_{C1} + V_m \end{cases} \quad (2.42)$$

Somando as equações do sistema anterior tem-se que:

$$V_m = \frac{V_{C2} - 2V_o}{3} \quad (2.43)$$

Substituindo  $V_m$  na equação de  $V_a$  e integrando, a corrente  $i_a$  será:

$$i_a(\theta) = i_a\left(\frac{3\pi}{2}\right) - \frac{V_p}{\omega L} \cos(\theta) + \frac{2V_o}{3\omega L} \left(\theta - \frac{3\pi}{2}\right) \quad (2.44)$$

### 2.2.11 Intervalo $\frac{5\pi}{3} < \theta \leq \frac{11\pi}{6}$

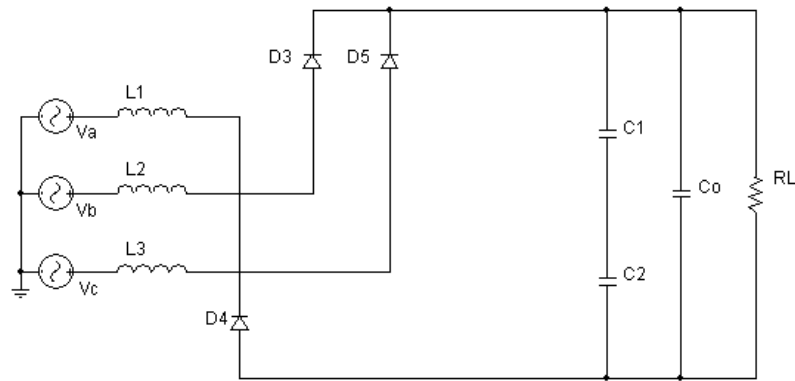


Figura 2. 13 - Circuito equivalente para o intervalo entre  $5\pi/3$  e  $11\pi/6$  radianos

$$\begin{cases} V_a = L \frac{di_a}{dt} - V_{C2} + V_m \\ V_b = L \frac{di_b}{dt} + V_m \\ V_c = L \frac{di_c}{dt} + V_{C1} + V_m \end{cases} \quad (2.45)$$

Somando as equações do sistema acima tem-se que:

$$V_m = \frac{V_o - 2V_{C1}}{3} \quad (2.46)$$

Neste intervalo, o capacitor  $C_1$  está se carregando e sua equação é igual àquela relativa ao

capacitor  $C_2$  no primeiro intervalo, deslocada:

$$V_{C1}(\theta) = \frac{V_o}{2} + \frac{3V_p\alpha}{2(\alpha^2 - 1)} \left[ \alpha \operatorname{sen}\left(\theta - \frac{5\pi}{3}\right) - \operatorname{sen}\left(\alpha\left(\theta - \frac{5\pi}{3}\right)\right) - F(\alpha) \cos\left(\alpha\left(\theta - \frac{5\pi}{3}\right)\right) \right] \quad (2.47)$$

Substituindo  $V_{C2}$  e  $V_m$  na equação de  $V_a$  e integrando, a corrente  $i_a$  será:

$$i_a(\theta) = i_a\left(\frac{5\pi}{3}\right) - \frac{V_p}{\omega L} \left\{ \cos(\theta) - \frac{1}{2(\alpha^2 - 1)} \left[ \alpha^2 \cos\left(\theta - \frac{5\pi}{3}\right) - \cos\left(\alpha\left(\theta - \frac{5\pi}{3}\right)\right) + F(\alpha) \operatorname{sen}\left(\alpha\left(\theta - \frac{5\pi}{3}\right)\right) \right] \right\} + \frac{5V_o}{6\omega L} \left(\theta - \frac{5\pi}{3}\right) \quad (2.48)$$

### 2.2.12 Intervalo $11\pi/6 < \theta \leq 2\pi$

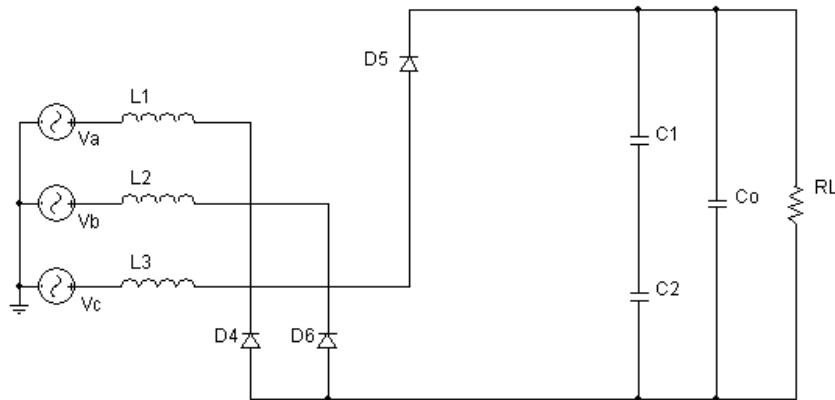


Figura 2. 14 - Circuito equivalente para o intervalo entre  $11\pi/6$  e  $2\pi$  radianos

$$\begin{cases} V_a = L \frac{di_a}{dt} - V_{C2} + V_m \\ V_b = L \frac{di_b}{dt} - V_{C2} + V_m \\ V_c = L \frac{di_c}{dt} + V_{C1} + V_m \end{cases} \quad (2.49)$$



Somando as equações do sistema anterior tem-se que:

$$V_m = \frac{2V_o}{3} - V_{C1} \quad (2.50)$$

Substituindo  $V_{C2}$  e  $V_m$  na equação de  $V_a$  e integrando, a corrente  $i_a$  será:

$$i_a(\theta) = i_a(11\pi/6) + \frac{V_p}{\omega L} [\cos(11\pi/6) - \cos(\theta)] + \frac{V_o}{3\omega L} (\theta - 11\pi/6) \quad (2.51)$$

Dessa maneira a corrente de entrada para cada um dos intervalos será:

Tabela 2. 1 - Equações da corrente de entrada para um semiciclo

$0 < \theta \leq \pi/6$	$i_a(\theta) = \frac{V_p}{\omega \cdot L} \frac{(\cos(\theta) - \cos(\alpha \cdot \theta) + F(\alpha) \operatorname{sen}(\alpha \cdot \theta))}{(\alpha^2 - 1)}$
$\pi/6 < \theta \leq \pi/3$	$i_a(\theta) = i_a(\pi/6) - \frac{V_p}{\omega L} [\cos(\theta) - \cos(\pi/6)] - \frac{V_o}{3\omega L} (\theta - \pi/6)$
$\pi/3 < \theta \leq \pi/2$	$i_a(\theta) = i_a(\pi/3) + \frac{V_p}{\omega L} \{-\cos(\theta) + \frac{1}{2(\alpha^2 - 1)} [\alpha^2 \cos(\theta - \pi/3) - \cos(\alpha(\theta - \pi/3))] + F(\alpha) \operatorname{sen}(\alpha(\theta - \pi/3))\} - \frac{V_o}{2\omega L} (\theta - \pi/3)$
$\pi/2 < \theta \leq 2\pi/3$	$i_a(\theta) = i_a(\pi/2) - \frac{V_p}{\omega L} \cos(\theta) - \frac{2V_o}{3\omega L} (\theta - \pi/2)$
$2\pi/3 < \theta \leq 5\pi/6$	$i_a(\theta) = i_a(2\pi/3) + \frac{V_p}{\omega L} \{-\cos(\theta) - \frac{1}{2(\alpha^2 - 1)} [\alpha^2 \cos(\theta - 2\pi/3) - \cos(\alpha(\theta - 2\pi/3))] + F(\alpha) \operatorname{sen}(\alpha(\theta - 2\pi/3))\} - \frac{V_o}{2\omega L} (\theta - 2\pi/3)$
$5\pi/6 < \theta \leq \pi$	$i_a(\theta) = i_a(5\pi/6) - \frac{V_p}{\omega L} [\cos(\theta) - \cos(5\pi/6)] - \frac{V_o}{3\omega L} (\theta - 5\pi/6)$
$\pi < \theta \leq 7\pi/6$	$i_a(\theta) = -\frac{V_p}{\omega L} \{-\cos(\theta) + \frac{1}{(\alpha^2 - 1)} [\alpha^2 \cos(\theta - \pi) - \cos(\alpha(\theta - \pi))] + F(\alpha) \operatorname{sen}(\alpha(\theta - \pi))\}$

$7\pi/6 < \theta \leq 4\pi/3$	$i_a(\theta) = i_a(7\pi/6) - \frac{V_p}{\omega L} [\cos(\theta) - \cos(7\pi/6)] + \frac{V_o}{3\omega L} (\theta - 7\pi/6)$
$4\pi/3 < \theta \leq 3\pi/2$	$i_a(\theta) = i_a(4\pi/3) - \frac{V_p}{\omega L} \left\{ \cos(\theta) + \frac{1}{2(\alpha^2 - 1)} [\alpha^2 \cos(\theta - 4\pi/3) - \cos(\alpha(\theta - 4\pi/3))] + F(\alpha) \text{sen}(\alpha(\theta - 4\pi/3)) \right\} - \frac{V_o}{2\omega L} (\theta - 4\pi/3)$
$3\pi/2 < \theta \leq 5\pi/3$	$i_a(\theta) = i_a(3\pi/2) - \frac{V_p}{\omega L} \cos(\theta) + \frac{2V_o}{3\omega L} (\theta - 3\pi/2)$
$5\pi/3 < \theta \leq 11\pi/6$	$i_a(\theta) = i_a(5\pi/3) - \frac{V_p}{\omega L} \left\{ \cos(\theta) - \frac{1}{2(\alpha^2 - 1)} [\alpha^2 \cos(\theta - 5\pi/3) - \cos(\alpha(\theta - 5\pi/3))] + F(\alpha) \text{sen}(\alpha(\theta - 5\pi/3)) \right\} - \frac{5V_o}{6\omega L} (\theta - 5\pi/3)$
$11\pi/6 < \theta \leq 2\pi$	$i_a(\theta) = i_a(11\pi/6) + \frac{V_p}{\omega L} [\cos(11\pi/6) - \cos(\theta)] + \frac{V_o}{3\omega L} (\theta - 11\pi/6)$

Estas equações resultam numa forma de onda de corrente como a que está na Figura 2. 15.

A tensão de entrada está numa escala 1:3 em relação ao eixo y.

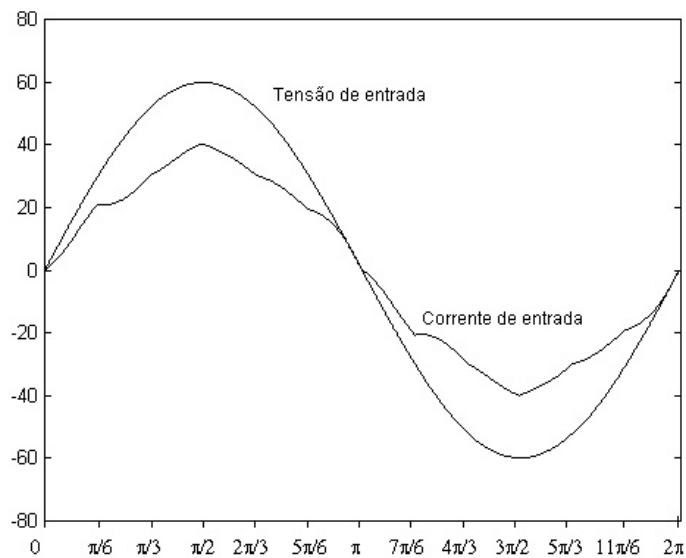


Figura 2. 15 - Corrente e tensão de entrada.

### 2.3 Determinação da tensão de saída e da indutância de entrada

Considerando reduzida a distorção resultante na corrente, um elevado fator de potência será obtido se a corrente de entrada cruzar o zero, nos ângulos  $0, \pi, 2\pi...$  Impondo esta condição para a corrente no instante final do intervalo  $5\pi/6 \leq \theta \leq \pi$ , encontra-se uma equação para a tensão de saída:

$$V_{O\max} = \frac{18V_p}{7\pi} \left\{ 1 + \frac{1}{(\alpha^2 - 1)} \left[ \frac{\alpha^2 \sqrt{3}}{2} - \cos\left(\frac{\alpha\pi}{6}\right) + F(\alpha) \operatorname{sen}\left(\frac{\alpha\pi}{6}\right) \right] \right\} \quad (2.52)$$

Verifica-se pela equação acima que a tensão de saída depende apenas do parâmetro  $\alpha$ .

Durante o equacionamento da corrente de entrada, foi necessário também equacionar a tensão nos capacitores, Tabela 2. 2.

Tabela 2. 2 - Tensão no capacitor  $V_{C1}$  para o ciclo completo

$0 < \theta \leq \pi/6$	$V_{C1}(\theta) = \frac{V_o}{2} - \frac{3V_p\alpha}{2(\alpha^2 - 1)} [\alpha \operatorname{sen}(\theta) - \operatorname{sen}(\alpha\theta) - F(\alpha) \cos(\alpha\theta)]$
$\pi/6 < \theta \leq \pi/3$	$V_{C1}(\theta) = \frac{V_o}{2} - \frac{3V_p\alpha}{2(\alpha^2 - 1)} [\alpha \operatorname{sen}(\pi/6) - \operatorname{sen}(\alpha\pi/6) - F(\alpha) \cos(\alpha\pi/6)]$
$\pi/3 < \theta \leq \pi/2$	$V_{C1}(\theta) = \frac{V_o}{2} + \frac{3V_p\alpha}{2(\alpha^2 - 1)} [\alpha \operatorname{sen}(\theta - \pi/3) - \operatorname{sen}(\alpha(\theta - \pi/3)) - F(\alpha) \cos(\alpha(\theta - \pi/3))]$
$\pi/2 < \theta \leq 2\pi/3$	$V_{C1}(\theta) = \frac{V_o}{2} + \frac{3V_p\alpha}{2(\alpha^2 - 1)} [\alpha \operatorname{sen}\pi/6 - \operatorname{sen}(\alpha\pi/6) - F(\alpha) \cos(\alpha\pi/6)]$
$2\pi/3 < \theta \leq 5\pi/6$	$V_{C1}(\theta) = \frac{V_o}{2} - \frac{3V_p\alpha}{2(\alpha^2 - 1)} [\alpha \operatorname{sen}(\theta - 2\pi/3) - \operatorname{sen}(\alpha(\theta - 2\pi/3)) - F(\alpha) \cos(\alpha(\theta - 2\pi/3))]$
$5\pi/6 < \theta \leq \pi$	$V_{C1}(\theta) = \frac{V_o}{2} - \frac{3V_p\alpha}{2(\alpha^2 - 1)} [\alpha \operatorname{sen}(\pi/6) - \operatorname{sen}(\alpha\pi/6) - F(\alpha) \cos(\alpha\pi/6)]$

$\pi < \theta \leq 7\pi/6$	$V_{C1}(\theta) = \frac{V_o}{2} + \frac{3V_p\alpha}{2(\alpha^2 - 1)} [\alpha \operatorname{sen}(\theta - \pi) - \operatorname{sen}(\alpha(\theta - \pi)) - F(\alpha)\operatorname{cos}(\alpha(\theta - \pi))]$
$7\pi/6 < \theta \leq 4\pi/3$	$V_{C1}(\theta) = \frac{V_o}{2} + \frac{3V_p\alpha}{2(\alpha^2 - 1)} [\alpha \operatorname{sen}(\pi/6) - \operatorname{sen}(\alpha\pi/6) - F(\alpha)\operatorname{cos}(\alpha\pi/6)]$
$4\pi/3 < \theta \leq 3\pi/2$	$V_{C1}(\theta) = \frac{V_o}{2} - \frac{3V_p\alpha}{2(\alpha^2 - 1)} [\alpha \operatorname{sen}(\theta - 4\pi/3) - \operatorname{sen}(\alpha(\theta - 4\pi/3)) - F(\alpha)\operatorname{cos}(\alpha(\theta - 4\pi/3))]$
$3\pi/2 < \theta \leq 5\pi/3$	$V_{C1}(\theta) = \frac{V_o}{2} - \frac{3V_p\alpha}{2(\alpha^2 - 1)} [\alpha \operatorname{sen}(\pi/6) - \operatorname{sen}(\alpha\pi/6) - F(\alpha)\operatorname{cos}(\alpha\pi/6)]$
$5\pi/3 < \theta \leq 11\pi/6$	$V_{C1}(\theta) = \frac{V_o}{2} + \frac{3V_p\alpha}{2(\alpha^2 - 1)} [\alpha \operatorname{sen}(\theta - 5\pi/3) - \operatorname{sen}(\alpha(\theta - 5\pi/3)) - F(\alpha)\operatorname{cos}(\alpha(\theta - 5\pi/3))]$
$11\pi/6 < \theta \leq 2\pi$	$V_{C1}(\theta) = \frac{V_o}{2} + \frac{3V_p\alpha}{2(\alpha^2 - 1)} [\alpha \operatorname{sen}(\pi/6) - \operatorname{sen}(\alpha\pi/6) - F(\alpha)\operatorname{cos}(\alpha\pi/6)]$

Como a faixa de variação da tensão nos capacitores depende da tensão de saída, esta também passa a depender apenas de  $\alpha$ . Chamando de  $V_1$ , o valor máximo da tensão nos capacitores, uma vez que a ressonância faz com que esta saia de seu valor máximo e passe para seu valor mínimo, para um dos capacitores e faça a transição entre seu valor mínimo e máximo, para o outro capacitor.

Na Figura 2. 16 tem-se a tensão inicial no capacitor  $V_{C1}$  normalizada em relação à tensão de saída e na Figura 2. 17 tem-se a tensão de saída normalizada em relação ao valor de pico da tensão de entrada, ambas em função do parâmetro  $\alpha$ . Vale lembrar que para a ponte retificadora trifásica convencional sem indutores na entrada e sem capacitor de saída, a relação entre a tensão média de saída e o valor de pico da tensão de entrada (valor de fase-neutro) é 1,654.

Note-se que praticamente não existe possibilidade da escolha do valor máximo da tensão  $V_o$  (obtido com pulso de largura máxima), pois sua variação com o parâmetro  $\alpha$  é bastante limitada.

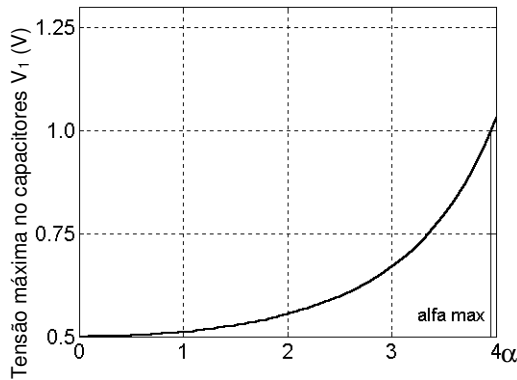


Figura 2. 16 -Tensão máxima nos capacitores,  $V_1$ , normalizada em relação à tensão de saída, em função de alfa.

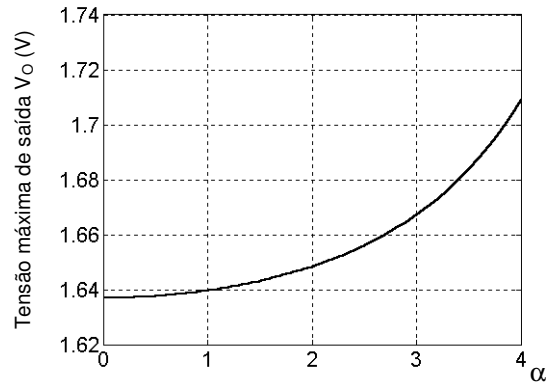


Figura 2. 17- Tensão de saída normalizada em relação ao valor de pico da tensão de entrada, em função de alfa

Para efeito de comparação, o conversor Curi [6] apresenta uma tensão de saída normalizada em função do valor de pico da tensão de entrada,  $V_O = 1,637$ , que corresponde exatamente ao valor obtido na equação (52), para um valor de  $\alpha = 0$ . De fato quando o valor dos capacitores  $C_1$  e  $C_2$  é grande o suficiente para manter a tensão sobre eles constante e igual a  $V_O/2$ , o conversor proposto apresenta as mesmas características do conversor Curi [6] e a frequência de ressonância normalizada  $\alpha$  tende a zero. Pode-se observar na Figura 2. 16 que a tensão  $V_1/V_O$  tende a 0,5, quando  $\alpha$  tende a 0.

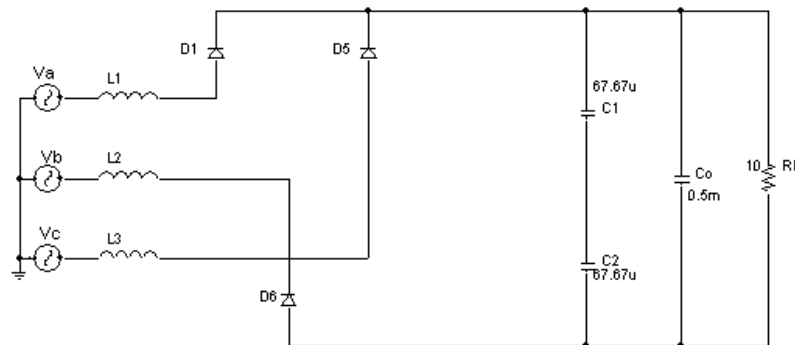


Figura 2. 18 - Circuito equivalente para o intervalo  $0 < \theta < \pi/6$  e  $\alpha > \alpha_{max}$

Aumentando o valor do parâmetro  $\alpha$  notamos que, para um certo  $\alpha > \alpha_{max}$  tem-se  $V_1/V_O > 1$  e um comportamento indesejado do circuito. Por exemplo, para o intervalo  $0 \leq \theta \leq \pi/6$ , os diodo  $D_1$ ,  $D_5$  e  $D_6$  estarão conduzindo, conforme o circuito equivalente mostrado na Figura 2. 18,

aumentando a distorção na corrente. Como se observa na Figura 2. 19 e Figura 2. 20 os componentes harmônicos 5º e 7º violam os limites da IEC 61000-3-4.

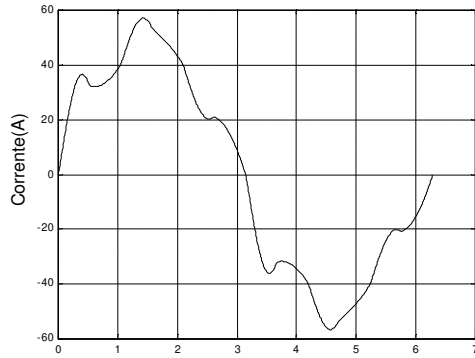


Figura 2. 19- Corrente de entrada para  $\alpha=4,4$

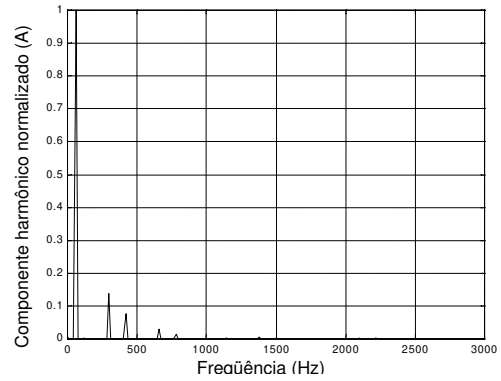


Figura 2. 20- Conteúdo harmônico

Impondo  $V_{C1}=V_O$ , define-se o máximo valor do parâmetro  $\alpha$  para o comportamento desejado do circuito. O valor encontrado é  $\alpha_{max}=3,952$ . Através do gráfico  $V_O$  x  $\alpha$ , Figura 2. 17, pode-se observar que a variação do valor de  $\alpha$ , leva a variações na tensão de saída.

O valor da indutância de entrada depende apenas da potência desejada para o retificador. A potência média de entrada é:

$$P_{in} = \frac{3}{\pi} \int_0^{\pi} v_a(\theta) \cdot i_a(\theta) d\theta = \frac{3V_p^2}{\pi\omega L} \int_0^{\pi} v_{an}(\theta) \cdot i_{an}(\theta) d\theta = \frac{V_p^2}{\omega L} P_{inN} \quad (2.53)$$

onde:

$v_{an}(\theta)$  é a tensão de entrada normalizada em relação ao seu valor de pico ( $V_p$ ).

$i_{an}(\theta)$  é a corrente de entrada normalizada em relação a  $\left(\frac{V_p}{\omega L}\right)$

$P_{inN}$  é a potência de entrada normalizada em relação a  $\left(\frac{V_p^2}{\omega L}\right)$ , função apenas do parâmetro  $\alpha$ .

Figura 2. 21 - Potência de entrada normalizada em relação a  $V_p^2/\omega L$ 

Desta maneira encontramos uma relação entre potência consumida ( $P_{in}$ ), tensão de alimentação ( $V_p$ ), frequência ( $\omega$ ), indutância ( $L$ ) e o parâmetro  $\alpha$  ( $P_{inN}$ ).

Definindo o parâmetro  $\alpha$ , tensão e frequência de alimentação, pode-se observar que quanto maior é a potência desejada para o retificador, menor será o valor de indutância necessário para o funcionamento do circuito.

## 2.4 Determinação da corrente nas chaves auxiliares

Cada uma das três chaves auxiliares só será comutada a partir do instante que a tensão fase-neutro correspondente passar por zero. Dessa forma uma chave conduz duas vezes num ciclo da rede: a primeira quando ocorrer transição positiva e a segunda quando ocorrer transição negativa. As equações destas correntes correspondem às equações (2.5) e (2.32), respectivamente e dependem da tensão de saída, parâmetro  $\alpha$  e do valor do indutor. A máxima corrente na fase existirá no instante de maior condução, quando o conversor estiver operando em potência nominal. Desta forma tem-se na chave a corrente de ressonância, nos instantes entre  $0^\circ$  e  $30^\circ$  e entre  $180^\circ$  e  $210^\circ$ , conforme mostra a Figura 2. 22.

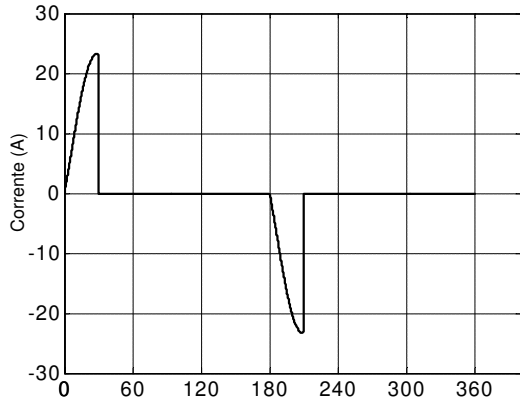


Figura 2. 22 - Corrente nas chaves auxiliares

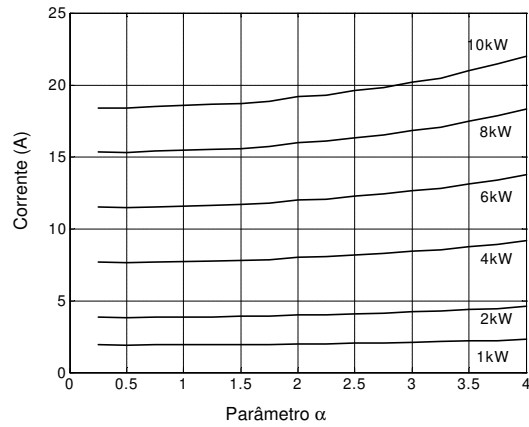


Figura 2. 23 - Valores de pico da corrente nas chaves auxiliares em função de  $\alpha$  para diferentes potências

Da equação (2.53), considerando rendimento unitário, podemos afirmar que:

$$\frac{V_p}{\omega L} = \frac{P_O}{P_{inN} V_p} \quad (2.53)$$

Desta forma, a equação (2.5) pode ser reescrita como função da potência desejada ( $P_0$ ), tensão de saída ( $V_p$ ) e parâmetro  $\alpha$ , como mostra a equação (2.54).

$$i_{chave}(\theta) = \frac{P_O}{P_{inN} V_p} \frac{(\cos(\theta) - \cos(\alpha\theta) + F(\alpha) \text{sen}(\alpha\theta))}{(\alpha^2 - 1)} \quad (2.54)$$

O valor de pico da corrente através da chave ocorrerá nos instantes correspondentes a  $30^\circ$  e  $210^\circ$  da fundamental, seu módulo está determinado na equação (2.55):

$$i_{chavePICO} = \frac{P_O}{P_{inN} V_p} \frac{(\cos(\pi/6) - \cos(\alpha\pi/6) + F(\alpha) \text{sen}(\alpha\pi/6))}{(\alpha^2 - 1)} \quad (2.55)$$

A corrente média será:

$$i_{chaveM} = \frac{1}{\pi} \int_0^{\pi/6} i_{chave}(\theta) d\theta \quad (2.56)$$



A corrente eficaz será:

$$i_{chaveRMS} = \sqrt{\frac{1}{\pi} \int_0^{\pi/6} i_{chave}^2(\theta) d\theta} \quad (2.57)$$

Em relação ao parâmetro  $\alpha$ , pode-se observar nos gráficos apresentados na Figura 2. 23, que a maior corrente passando pela chave, ocorre para  $\alpha_{max}=3,952$ . Fixando-o no seu valor máximo, pode-se observar o comportamento da corrente média, de pico e eficaz sobre as chaves auxiliares, em função da potência desejada para o retificador.

Na Figura 2. 24 tem-se o gráfico de máxima corrente eficaz nas chaves auxiliares em função da potência, para o máximo valor do parâmetro alfa. Pode-se observar que a relação entre a corrente eficaz máxima e a potência de saída é diretamente proporcional e linear.

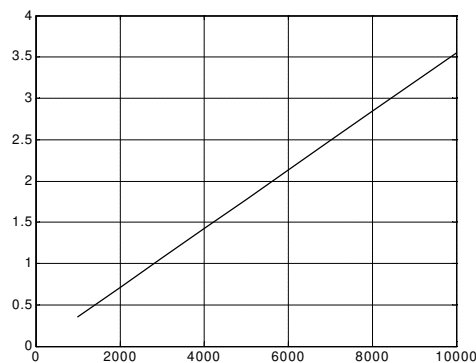


Figura 2. 24 - Corrente eficaz nas chaves auxiliares em função da potência desejada para  $\alpha_{max}$ .

## 2.5 Análise da corrente de entrada

Uma das vantagens desta topologia é a redução dos componentes harmônicos de ordem elevada, quando comparados com o Conversor Curi. Como parâmetro de qualidade, foram considerados os limites fornecidos pela IEC 61000-3-4.

Para comparação foram plotados os valores individuais dos harmônicos normalizados da corrente de entrada em função do parâmetro  $\alpha$ . Pode-se observar, na Figura 2. 25 que os

harmônicos de ordem 5 e 7 estão seguindo a IEC 61000-3-4 para qualquer valor de  $\alpha$ , abaixo de  $\alpha_{\max}$ . Já o 11.<sup>o</sup> harmônico viola o limite para valores de  $\alpha$  menores que 0,9. Os limites, quando possível mostrar nestas escalas, estão indicados por L5, L7, L11 e L13.

Na Figura 2. 26 pode-se observar que os harmônicos 17.<sup>o</sup> e 19.<sup>o</sup> também estão abaixo dos limites para qualquer valor de  $\alpha$ . Mas o 13.<sup>o</sup> harmônico impõe um valor mínimo de  $\alpha$ ,  $\alpha_{\min}=1,95$ .

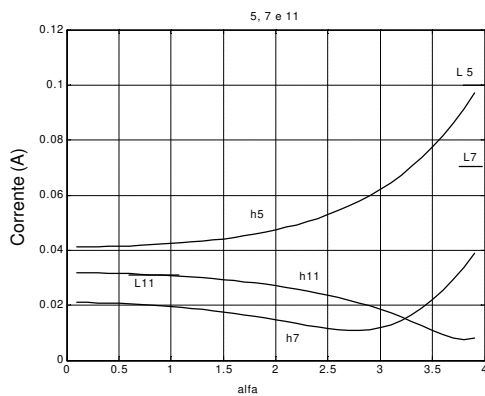


Figura 2. 25 - Comportamento dos harmônicos de ordem 5, 7 e 11 em função do parâmetro  $\alpha$

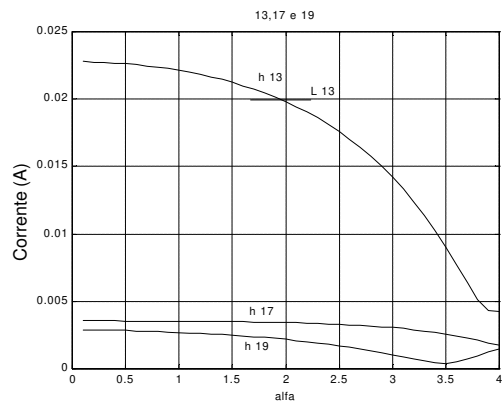


Figura 2. 26 - Comportamento dos harmônicos de ordem 13, 17 e 19 em função do parâmetro  $\alpha$

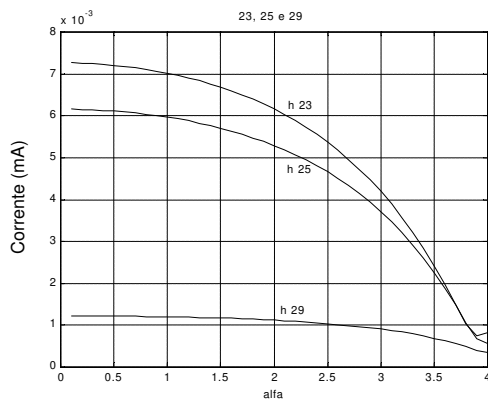


Figura 2. 27 - Comportamento dos harmônicos de ordem 23, 25 e 29 em função do parâmetro  $\alpha$

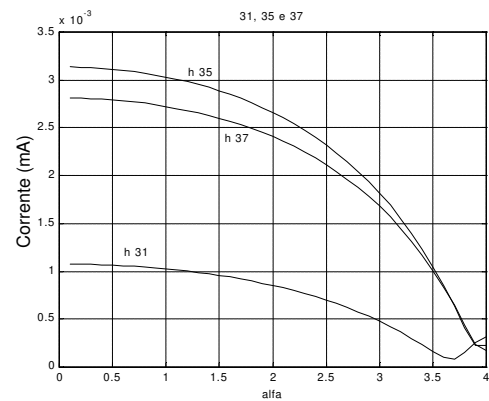


Figura 2. 28 - Comportamento dos harmônicos de ordem 31, 35 e 37 em função do parâmetro  $\alpha$

Para os harmônicos de ordens maiores que 23, Figura 2. 27 e Figura 2. 28, pode-se observar que todos estão abaixo dos limites. O conversor Curi, para qualquer nível de potência, sempre viola os limites dos harmônicos de ordem 11 e 13, pois seu comportamento equivale a ter-se um  $\alpha$  que tende a zero.

## 2.6 Exemplo de projeto

Partindo das seguintes especificações do retificador: valor de pico da tensão fase-neutro:  $V_p$ ; potência de saída:  $P_o$  e rendimento estimado do conversor:  $\eta$ , o projeto do retificador foi feito da seguinte forma:

1. Escolha do valor de  $\alpha$ , entre os valores de  $\alpha_{\min}$  e  $\alpha_{\max}$ ;
2. Através da equação (2.52) verifica-se qual é a tensão média de saída máxima ( $V_{Omax}$ );
3. Cálculo da indutância de entrada necessária para a potência de entrada  $P_{in}=P_o/\eta$ , através da equação (2.53);
4. Cálculo do capacitor de saída a partir dos valores de  $\alpha$  e  $L$ , equação (2.4);

Um retificador foi calculado para uma tensão de fase de 127V, potência de entrada de 9,6kW e rendimento unitário, para posterior comparação com o resultado de simulação usando *Orcad (Pspice)* [24].

O valor adotado para  $\alpha$  foi 3,6.

Pelo modelamento matemático feito, a tensão máxima de saída será 303V, e a tensão, em regime permanente, no capacitor  $V_{c1}$  para o início de um semiciclo ( $V_o-V_1$ ) será 52V. O valor da indutância para a potência desejada é  $L=4,2mH$ , conseqüentemente os capacitores de ressonância serão  $C=43\mu F$ . O menor valor desta capacitância, aquele que igualará a tensão de saída com a do capacitor seria  $C_{\min}=33,4\mu F$  ( $\alpha=3,95$ ).

Pode-se observar pelo resultado da simulação no Matlab [25], Figura 2. 29 que a corrente de entrada apresenta um bom espectro de frequência, Figura 2. 30 que em nenhum momento viola os limites da IEC 61000-3-4.

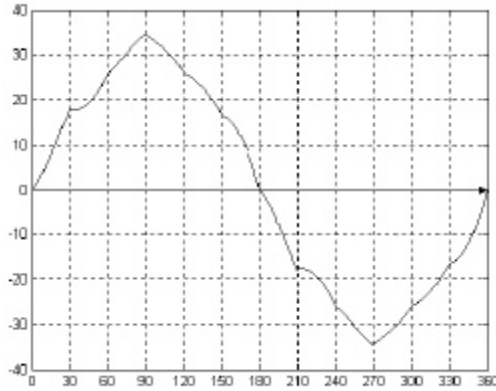


Figura 2. 29 - Corrente de entrada obtida por simulação no Matlab

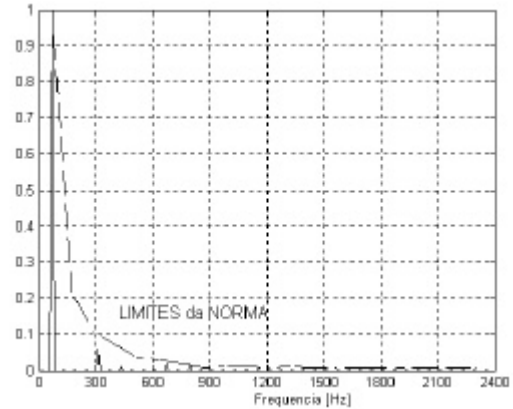


Figura 2. 30 - Conteúdo harmônico da corrente de entrada obtida por simulação no Matlab

## 2.7 Simulação no Pspice

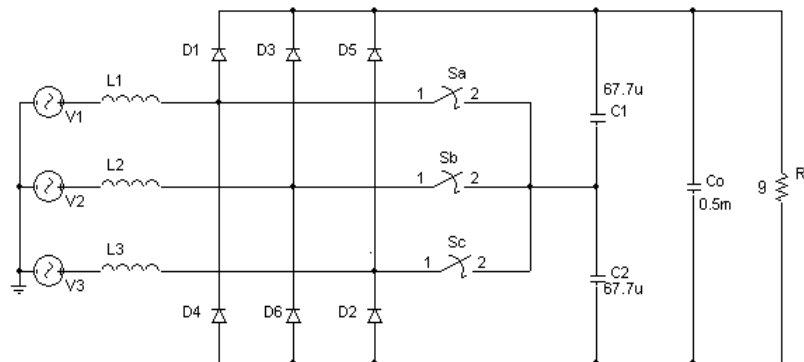


Figura 2. 31 - Esquema de simulação no Pspice

Através da simulação da topologia proposta no Pspice foi possível validar o modelamento matemático feito. A alimentação do retificador foi feita através de um sistema trifásico em estrela.

O comando das chaves é feito na seqüência mostrada na Figura 2. 33. Pode-se observar que a corrente de entrada cruza o zero junto com a tensão, Figura 2. 34 apresenta um comportamento quase senoidal e é muito próxima da corrente obtida na simulação pelo Pspice. O mesmo ocorre com seu espectro, Figura 2. 35.

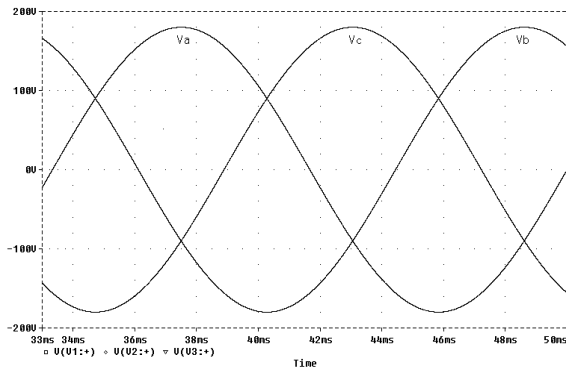


Figura 2. 32- Tensão de entrada

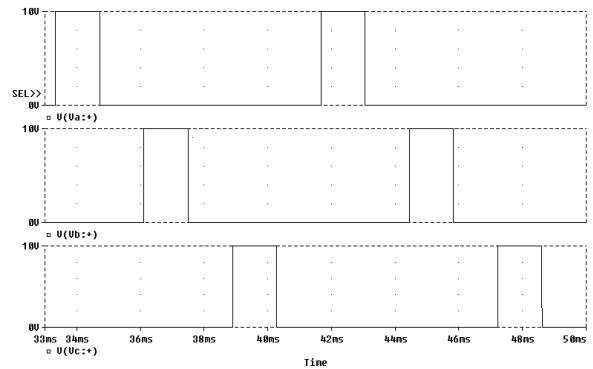


Figura 2. 33- Seqüência de disparo das chaves

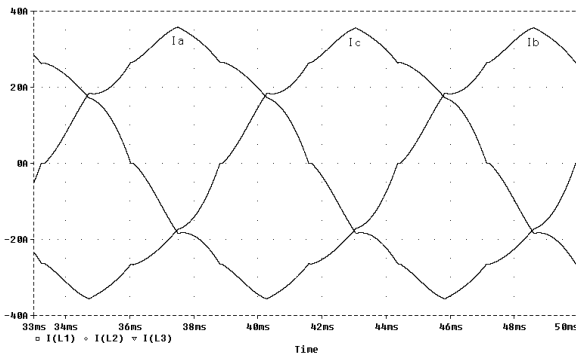


Figura 2. 34- Corrente de entrada

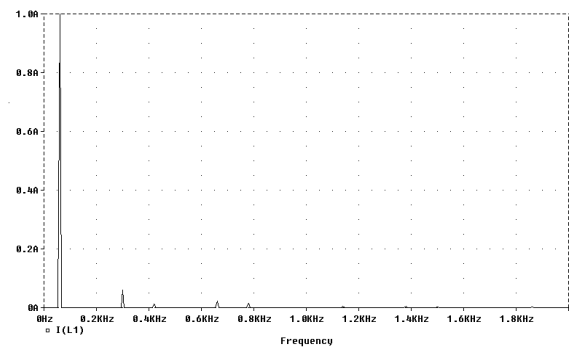


Figura 2. 35- Conteúdo espectral da corrente de entrada em pu da fundamental

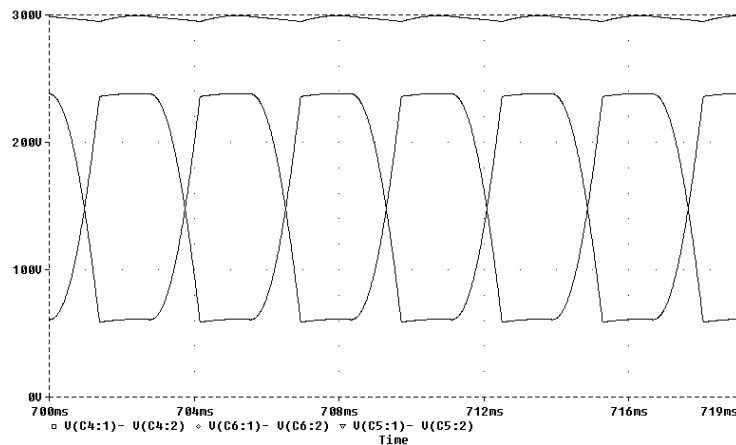


Figura 2. 36 - Tensão de saída e nos capacitores de ressonância

A tensão média de saída foi 298,5, conforme mostra a Figura 2. 36, muito próxima do valor obtido no equacionamento, 302,7V. O valor em regime da tensão no capacitor  $V_{c1}$  para o início de um semiciclo, 59V, também está próximo do esperado pelo modelo. As pequenas

diferenças devem-se às quedas de tensão nos diodos e chave dos modelos utilizados.

Quando o retificador opera na potência nominal, é possível manter a tensão de saída constante apenas para variações na tensão de alimentação maiores que o valor nominal. Para isto, deve-se diminuir o tempo em que as chaves auxiliares permanecem fechadas, reduzindo também o efeito *boost*. Não é possível compensar diminuições na tensão de alimentação.

Eventualmente algum harmônico pode violar os limites, mas os testes de conformidade são feitos apenas para a tensão nominal de alimentação, seguindo as indicações da IEC 61000-3-4.

Foram feitas simulações para verificar o conteúdo harmônico da corrente de entrada em diferentes níveis de potência, mantendo a tensão de saída constante, pois a recomendação estabelece esta verificação.

A estratégia de controle adotada para regular a tensão de saída atrasa o instante de fechamento das chaves em relação ao instante do cruzamento da respectiva tensão de fase por zero, enquanto que o instante de desligamento é mantido constante.

Os resultados estão mostrados na Figura 2. 37. Um valor elevado de  $\alpha$  deve ser escolhido, caso se deseje manter a amplitude dos harmônicos abaixo dos limites, para toda a faixa de potência, desde a plena carga até a vazio.

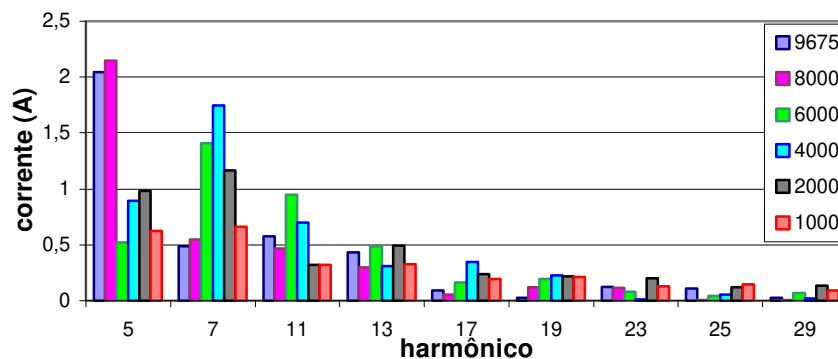


Figura 2. 37 - Conteúdo harmônico da corrente de entrada para diferentes níveis de potência.

Tabela 2. 3 - Conteúdo harmônico para diferentes níveis de potência

Ordem do Harmônico	Conteúdo harmônico para diferentes níveis de potência (A)						Limites da Norma (A)
	9657 W	8000 W	6000 W	4000 W	2000 W	1000 W	
5	2,047	2,148	0,523	0,896	0,982	0,623	3,459
7	0,49	0,548	1,408	1,748	1,164	0,662	2,327
11	0,574	0,468	0,951	0,697	0,322	0,318	1,0
13	0,433	0,298	0,49	0,308	0,492	0,323	0,646
17	0,094	0,053	0,164	0,348	0,238	0,194	0,388

Para o exemplo,  $I_1 = 32,33A$  (correspondendo a 9650W), apenas os harmônicos  $5^\circ$ ,  $7^\circ$ ,  $11^\circ$ ,  $13^\circ$ , e  $17^\circ$ , são significativas. Como pode-se observar o harmônico que mais se aproxima do limite é o  $11^\circ$ , em 6kW ( $I_{11} = 0,951A$  e  $I_{11LIM} = 1A$ ).

## 2.8 Considerações Finais

Neste capítulo foi feita a análise matemática do retificador trifásico proposto.

A partir desta análise foi possível obter as equações de corrente, permitindo a análise do conteúdo harmônico desta, uma expressão para a tensão de saída, e estabelecer o método de projeto.

Definiu-se a estratégia de controle das chaves auxiliares que melhor atende os limites da IEC 61000-3-4.

Para confirmação dos resultados obtidos foi construído um protótipo, conforme aborda o próximo capítulo.





# Capítulo 3

## Construção do protótipo

### 3.1 Introdução

Este capítulo tem como objetivo apresentar a estrutura do controle digital, *hardware* e *software*, utilizada para fazer o comando das chaves auxiliares do retificador trifásico. Faz-se inicialmente uma descrição geral do sistema e depois são focalizados os detalhes de cada elemento: circuito de sincronismo, circuito de interface da tensão de saída, circuito de acionamento das chaves e o microcontrolador.

Além disso, tem-se o projeto e implementação do protótipo, a especificação dos componentes e os resultados experimentais obtidos.

### 3.2 Aspectos gerais do controle

Uma visão global do circuito de controle em conjunto com a estrutura de potência é mostrada no diagrama de blocos da Figura 3.1.

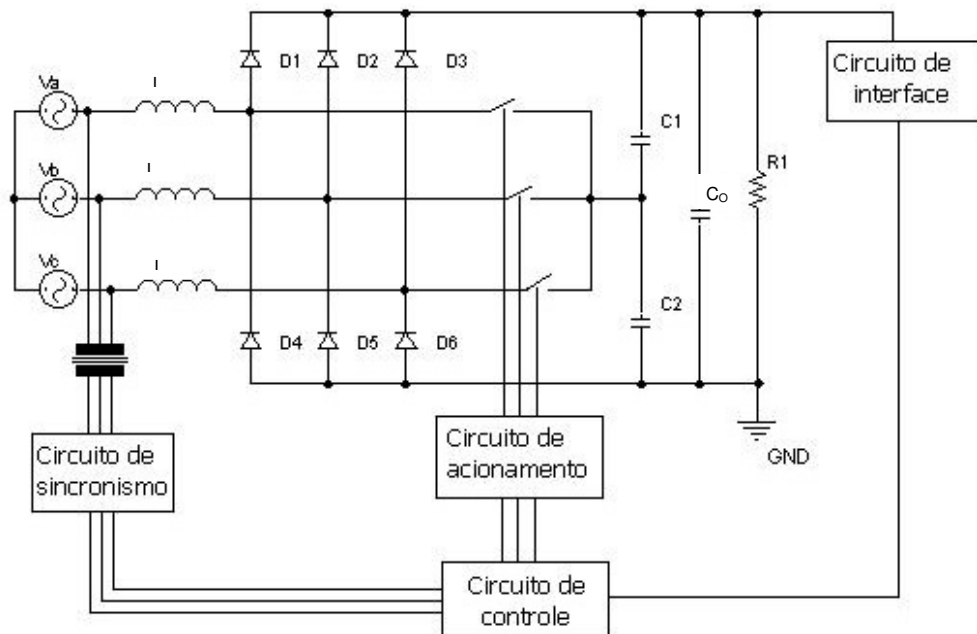


Figura 3. 1 - Retificador trifásico com diagrama de controle

Circuito de Sincronismo – Sua função é detectar a passagem da tensão de cada uma das fases da rede elétrica por zero e sinalizar ao microcontrolador para que este possa gerar os pulsos de comandos adequados.

Circuito de Interface da Tensão de saída – Este circuito faz a adaptação do nível da tensão de saída do conversor, a qual será amostrada, a um nível de tensão de entrada admissível ao conversor analógico-digital do microcontrolador.

Circuito de Controle – Este circuito é responsável por receber a saída do circuito de interface (sinal analógico) e convertê-la em um sinal digital para ser processado. É responsável pelos cálculos e pela geração dos pulsos de comando das chaves. Foi implementado com o

microcontrolador PIC 17c756a cujo diagrama de blocos está indicado no anexo I.

Circuito de Acionamento – Sua função é comandar os interruptores, seguindo o comando do PIC. Utiliza isoladores ópticos, fontes isoladas e transistores.

### 3.2.1 Circuito de sincronismo

O circuito de sincronismo é acoplado à rede elétrica através de um transformador abaixador de tensão trifásico que isola e reduz o valor da tensão de entrada. Existe um circuito de sincronismo para cada fase.

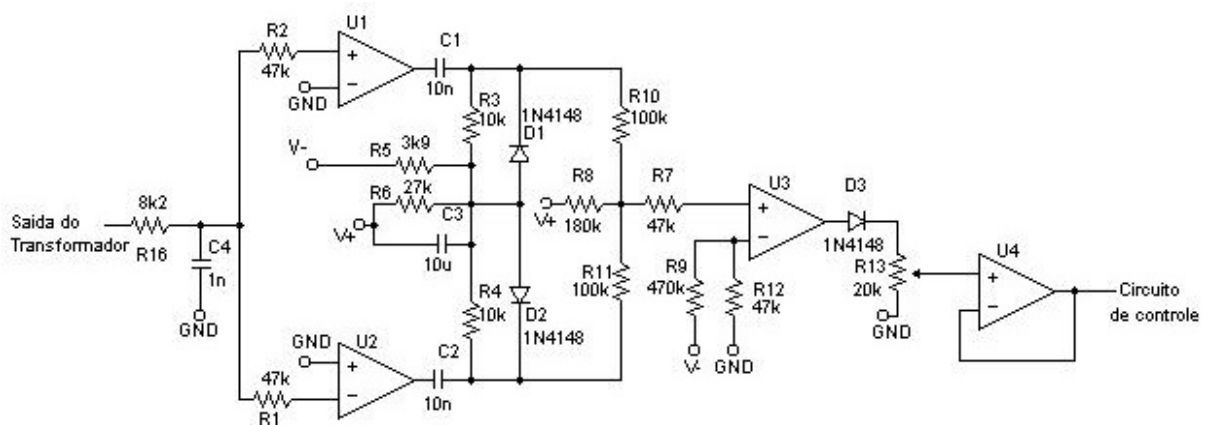


Figura 3. 2 - Circuito de sincronismo

A tensão da rede reduzida é comparada com 0V, possibilitando a detecção do momento da passagem da tensão de fase por zero. O capacitor  $C_4$ , junto com o resistor  $R_{16}$  filtra ruídos de alta frequência, sem inserir atraso significativo.

Os comparadores  $U_1$  e  $U_2$ , seguidos por redes diferenciadoras, permitem obter os pulsos correspondentes aos instantes dos cruzamentos por zero dos semiciclos positivo e negativo, respectivamente.  $U_3$  reúne os pulsos anteriores e, através de um divisor resistivo, fornece os pulsos de sincronismo na amplitude correta.  $U_4$  faz o papel de *buffer*.

O amplificador operacional utilizado foi o TL074, um amplificador operacional de baixo

ruído.

As saídas dos três circuitos de sincronismo estão ligadas em entradas do circuito de controle. Este, através do *software* de controle, recebe a informação de que a tensão de uma das fases fez a passagem por zero e a identifica.

### 3.2.2 Circuito de interface da tensão de saída

Este circuito faz a adaptação da tensão de saída do retificador, cujo valor de regime é próximo a 300V, para uma tensão de entrada compatível ao conversor A/D. A máxima tensão de entrada do conversor A/D interno ao PIC 17C756a é 5V. Para isto, foi utilizado o circuito da Figura 3.3.

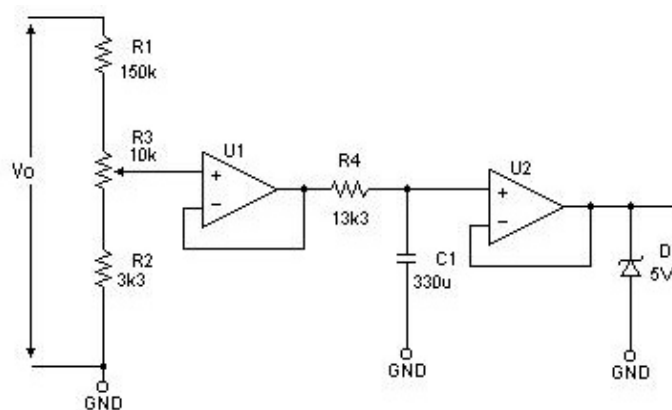


Figura 3. 3 - Circuito de interface da tensão de saída

Os resistores, R1, R2 e o potenciômetro R3 diminuem a amplitude da tensão de saída. Um diodo zener de 5,1V garante que a tensão na saída da interface não ultrapassará o valor permitido para a entrada do conversor analógico-digital.

Como o sinal de saída apresenta um *ripple* em 360Hz, foi necessário implementar um filtro passa-baixas para atenuá-lo. A frequência de corte do filtro foi definida para 36Hz, uma década abaixo do valor que desejamos filtrar. Os valores de R4 e C1, que configuram o filtro, são 13,3k $\Omega$  e 330 $\mu$ F respectivamente.

O potenciômetro R3 deve ser ajustado de modo que, para uma tensão de saída de 303V, tenha-se 4,7V na saída deste circuito de interface.

### 3.2.3 Circuito de acionamento

A função do circuito de acionamento é comandar as chaves auxiliares de acordo com o comando do circuito de controle. Para fazer a isolação das chaves em relação ao microcontrolador foi utilizado o isolador óptico 4n25.

A Figura 3.4 apresenta a interface de acionamento das chaves composta do isolador óptico e de alguns transistores para fornecer a corrente necessária para acionar as chaves auxiliares.

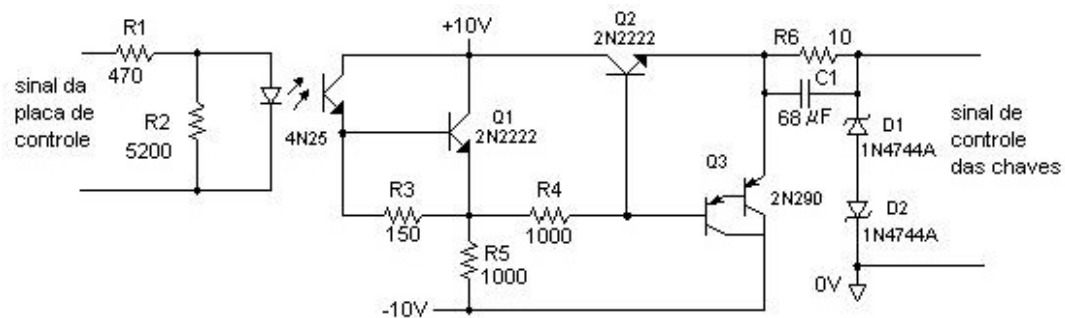


Figura 3. 4 - Circuito de acionamento dos IGBTs.

As chaves auxiliares Sa, Sb e Sc são bidirecionais em tensão e corrente, formadas por uma ponte retificadora monofásica Semikron SKB 15/04 e IGBT IRG4PC50UD. Permite que a corrente flua em ambos os semiciclos, possibilitando a troca de energia entre os indutores de entrada e os capacitores.

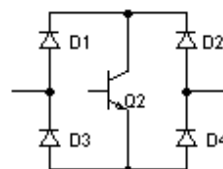


Figura 3. 5 - Chave bidirecional

A frequência de comutação dos IGBTs é de 120Hz, com tempo de condução máximo de

1,388ms, que corresponde a 30° do ciclo da rede.

### 3.2.4 Circuito de controle

O circuito de controle processa os dados coletados pelo circuito de sincronismo e pela interface da tensão de saída, e comanda a placa de acionamento.

Inicialmente recebe a tensão do circuito de interface da tensão de saída (pino 1 da porta G) e a converte em um sinal digital. Um compensador do tipo *PI* é alimentado com este sinal digital, que irá corrigir o instante de fechamento das chaves auxiliares, em relação ao cruzamento por zero e o tempo que estas permanecerão fechadas, entre 0 e 1,388ms, para obter a tensão de saída desejada. A informação de cruzamento por zero é proveniente do circuito de sincronismo através dos pinos 0, 1 e 2 da porta B. O controle das chaves para a placa de acionamento é feito através dos pinos 0, 1 e 2 da porta C.

## 3.3 O *software* de controle

Para fazer o controle deste retificador, utilizou-se o microcontrolador PIC 17c756a. Este é um microcontrolador de 8 bits, que apresenta alta performance, com tecnologia CMOS, tipo EPROM. No anexo I encontra-se seu diagrama de blocos.

Este PIC possui 50 pinos de I/O com controle individual; conversores Analógico/Digital de 10 bits; 3 saídas *PWM*; dois contadores/temporizadores de 16 bits e dois de 8 bits; *capture* de 16 bits, com resolução máxima de 121ns; quatro entradas para *capture*; dois canais USART. Pode trabalhar com várias opções de osciladores.

Sua principal vantagem em relação aos outros é possuir 12 conversores analógico/digital de 10 bits.

O PIC foi usado em conjunto com a placa PICDEM 17, uma placa de desenvolvimento da Microchip para auxiliar na programação do microcontrolador. É uma ferramenta útil, pois possui fonte de tensão contínua, oscilador, leds, chaves, memória EEPROM e fonte de tensão alternada para simular entrada para os conversores A/D.

Embora nem todos os recursos disponíveis sejam necessários para esta aplicação, sua utilização levou em conta a uniformização de plataformas usadas em vários projetos em andamento no laboratório.

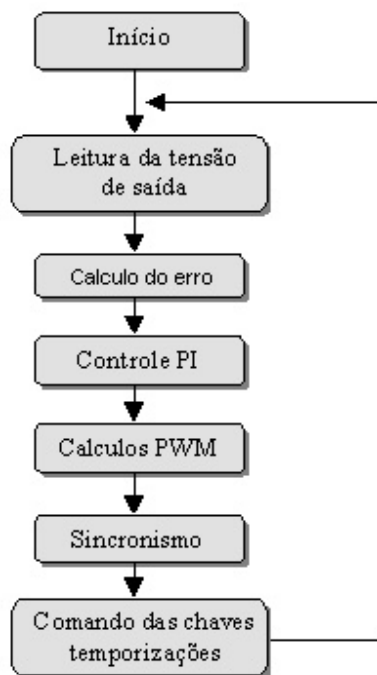


Figura 3. 6 - Diagrama de blocos do controle

Para melhor compreensão temos, na Figura 3. 6, o diagrama em blocos do controle e, a seguir uma breve explicação de cada uma das etapas.

### 3.3.1 Inicialização do programa

A primeira etapa do controle digital é a inicialização de algumas variáveis, calculadas previamente, que permitirão o correto funcionamento do retificador, a habilitação/desabilitação

das interrupções, a configuração do *timer* e das portas de entrada/saída (I/O).

Os pinos 0, 1 e 2 da porta B são configurados como entrada. Os pinos 0, 1 e 2 da porta C são configurados como saídas. A porta F é configurada como saída e o pino 1 da porta G é configurado como entrada analógica.

O *timer 0* é utilizado na modulação do comando das chaves auxiliares e do conversor analógico-digital.

A interrupção relacionada ao conversor analógico-digital é habilitada.

### 3.3.2 Conversão A/D

Após a inicialização do programa e sempre que um novo ciclo de programa se inicia, temos a leitura da tensão de saída pelo conversor analógico/digital. Embora este apresente resolução de 10 bits, o barramento do PIC possui apenas 8 bits e decidiu-se trabalhar com esta resolução. Para isto, apenas os 8 bits mais significativos da conversão A/D são utilizados nos cálculos.

Após a conversão A/D, é gerada uma interrupção. A tensão de saída de 303V na saída do retificador, equivalente a 4,7V na entrada do conversor analógico-digital, corresponderá ao número hexadecimal 0xF1.

Inicialmente, na rotina de tratamento desta interrupção, o *flag* de sinalização é limpo e o valor convertido é armazenado num registrador.

O controlador *PI*, item 3.3.3, e a modulação por largura de pulso, item 3.3.4, também estão inseridos nesta rotina de tratamento.



### 3.3.3 O controlador *PI*

O controlador escolhido para ser implementado é do tipo proporcional-mais integral, *PI*. A ação de controle de um controlador *PI* é definida pela equação (3.1), no domínio do tempo, ou na equação (3.2), no domínio da frequência, onde  $K_p$  representa o ganho proporcional e  $T_i$  é chamado tempo integral. Tanto  $K_p$  como  $T_i$  são ajustáveis. O tempo integral ajusta a ação de controle integral, enquanto uma mudança no valor de  $K_p$  afeta tanto a parte proporcional como a integral da ação de controle.

$$vc(t) = K_p ve(t) + \frac{K_p}{T_i} \int_0^t ve(t) dt \quad (3.1)$$

$$\frac{Vc(s)}{Ve(s)} = K_p \left( 1 + \frac{1}{T_i s} \right) \quad (3.2)$$

O controlador *PI* possui um zero em  $s = -\frac{1}{T_i}$  e um pólo em  $s = 0$ . Portanto a característica do controlador *PI* é ganho infinito em frequência zero, melhorando as características de regime estacionário. Os valores de  $K_p$  e de  $T_i$  devem ser escolhidos para assegurar uma resposta transiente apropriada. Projetando adequadamente o controlador *PI* é possível fazer a resposta transitória a uma entrada em degrau, exibir um sobre-sinal relativamente pequeno ou nenhum sobre-sinal. A velocidade de resposta, no entanto pode tornar-se muito lenta.

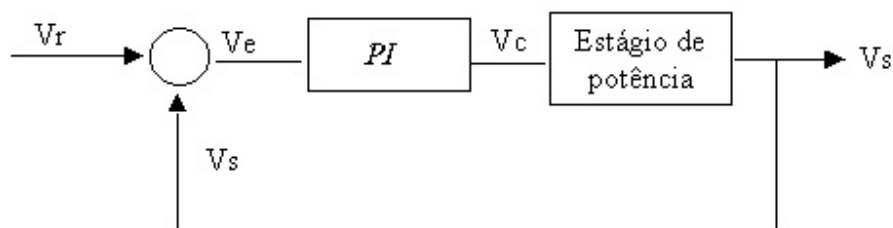


Figura 3. 7 - Atuação do *PI* no sistema

Para implementar o compensador *PI* num microcontrolador, primeiramente deve-se obter a equação do compensador para sinais amostrados.

A transformação bilinear é um mapeamento para obter uma função em  $z$  a partir de uma função em  $s$ . Pode ser obtida pelo método trapezoidal de integração de equações diferenciais. Apresenta duas propriedades importantes:

1. Se  $H_c(s)$  é a transformada de Laplace de um sistema LTI causal e estável, então  $H_d(z)$  será a transformada  $z$  de um sistema causal e estável;
2. As características principais de  $|H_c(j\omega)|$  são preservadas em  $|H_d(e^{j\omega})|$ .

Temos as seguintes relações de equivalência entre uma função representada no domínio de Laplace e uma função representada em  $z$ :

$$H(z) = H(s) \Big|_s = \frac{2 * (1 - z^{-1})}{T * (1 + z^{-1})} \quad (3.3)$$

Discretizando o controlador  $PI$ , temos a equação que foi implementada no programa:

$$Vc_n = Vc_{n-1} + Ve_n \left( \frac{T}{2T_i} + K_p \right) + Ve_{n-1} \left( \frac{T}{2T_i} - K_p \right) \quad (3.4)$$

A tensão de erro  $Ve$  é calculada a partir da tensão de saída  $Vs$ , obtida pelo conversor A/D e a tensão de referência  $Vref$ , previamente determinada e inserida na rotina de inicialização como mostra a equação (3.5). Os valores iniciais de  $Vc_{n-1}$  e  $Ve_{n-1}$ , de acordo com a rotina de inicialização, são nulos.

$$Ve = Vref - Vo \quad (3.5)$$

A partir da equação (3.4) é gerada uma variável de controle  $Vc$  que será usada para os cálculos da largura de pulso do comando.

### 3.3.4 Cálculos da largura de pulso

Para o controle das chaves buscou-se uma técnica de modulação que apresente frequência constante. Optou-se pela modulação por largura de pulso (do inglês *Pulse Width Modulation*, conhecido por *PWM*) para variarmos o tempo em que as chaves permanecem ligadas.

O sinal de controle das chaves é obtido de forma análoga à comparação do sinal de controle proveniente do controlador *PI* com uma onda portadora triangular, de frequência  $f = 360\text{Hz}$ , conforme mostra Figura 3. 8, considerando que as tensões fase-neutro nas três fases evoluem na seqüência  $V_a$ ,  $V_c$  e  $V_b$ , as chaves serão disparadas na seqüência  $S_a$ ,  $S_b$  e  $S_c$ .

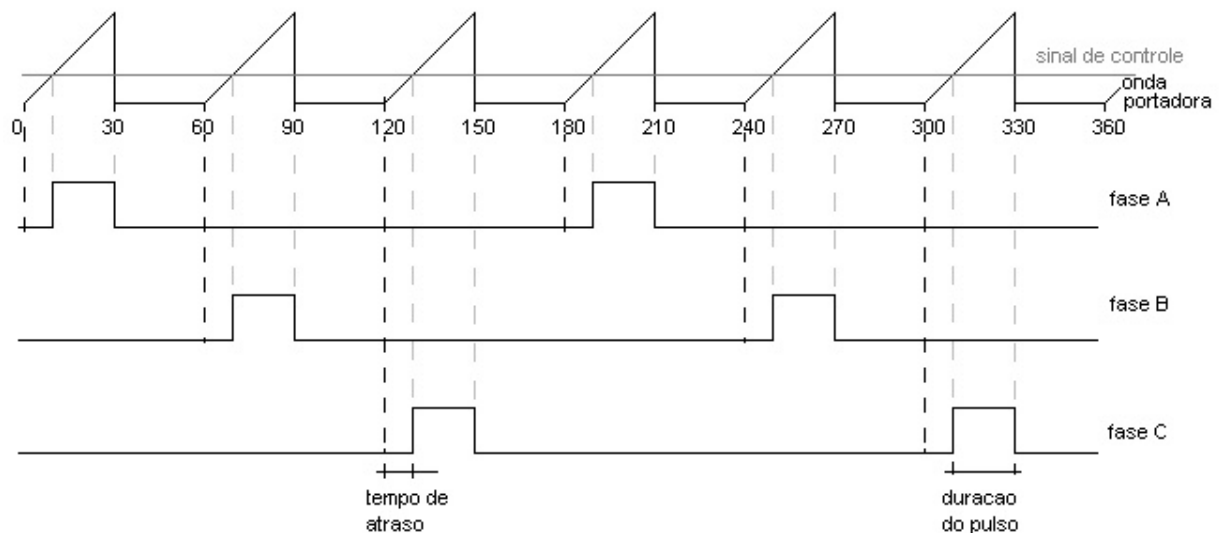


Figura 3. 8 - Modulação por largura de pulso

Para a implementação da modulação utilizou-se um temporizador e seu *flag* de *overflow*.

Quando o conversor *PI* gera o sinal de controle  $V_c$ , é necessário fazer o ajuste no valor desta variável, através de um ganho. Este valor ajustado, chamado no programa de PULSO, corresponde à largura do pulso das chaves e será carregado no temporizador após o acionamento de uma das chaves. O tempo de atraso, chamado no programa de ATRASO, é obtido subtraindo o valor armazenado em PULSO de um valor referente à largura de pulso máximo. Este será carregado no temporizador após o cruzamento por zero.

Como estamos utilizando o *flag* de *overflow*, o valor que carregamos no temporizador é 0xFFFF (valor máximo antes do *overflow*) subtraído da variável.

Após os cálculos necessários para a modulação, são feitas duas verificações:

1. se existe a necessidade de fechar uma das chaves auxiliares, pois para cargas muito leves a tensão de saída tende a aumentar, sendo necessário diminuir ou até mesmo suprimir o tempo de condução das chaves. Neste caso um *flag* auxiliar *off* é setado.
2. se existe atraso, em relação ao cruzamento por zero da tensão, do acionamento de uma das chaves, pois na potência nominal o tempo de condução é máximo e as chaves auxiliares passam a conduzir a partir do instante do cruzamento por zero. Quando isto é necessário, um outro *flag* auxiliar *onmax* é setado.

### 3.3.5 Sincronismo

O circuito externo de sincronismo está fisicamente ligado a três pinos de entrada digital da porta B 0, 1 e 2. No instante em que o microprocessador recebe um sinal de sincronismo, o *flag* de sinalização é setado. Como a interrupção da porta B está desabilitada, o programa aguarda que este *flag* esteja em nível alto.

Em seguida, o *flag* de sinalização é limpo e a informação de qual fase foi a responsável pela interrupção é guardada.

### 3.3.6 Comando das chaves e temporizações

Após o *flag* da rotina de sincronismo ser setado, verifica-se se o *flag* auxiliar *off* está em nível alto. Se estiver, o programa volta para o início de um novo ciclo. Em seguida verifica-se também se o *flag* auxiliar *onmax* está em nível alto. Caso esteja, o programa pula para o comando de ligar a chave, senão o *timer* 0 é carregado com o valor correspondente ao atraso de comutação da chave auxiliar e é acionado.

Após a temporização de atraso, é gerado um *flag* correspondente. O programa aguarda este *flag* ser setado.

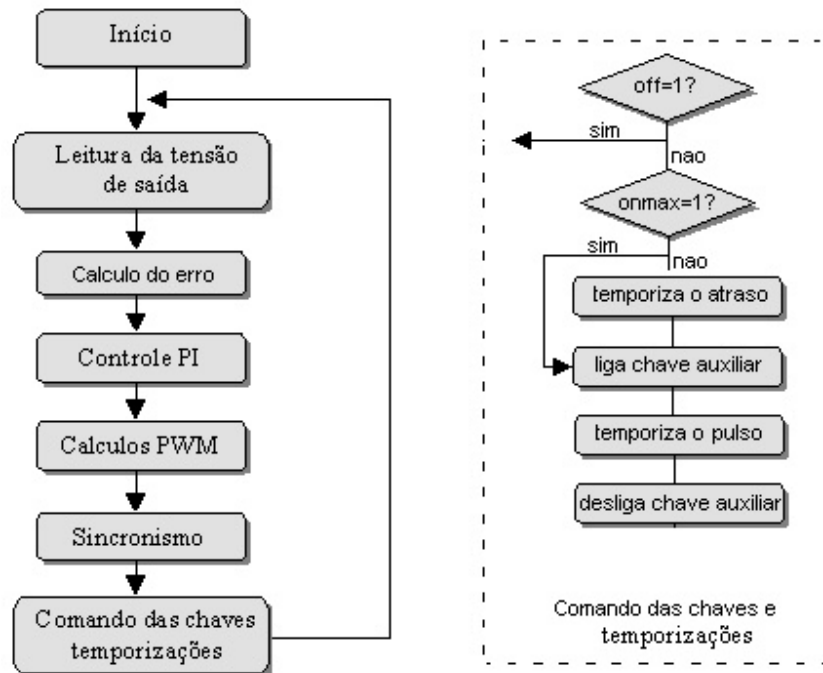


Figura 3. 9 - Comando das chaves e temporizações

Em seguida, este *flag* é limpo e é gerado o comando para ligar uma das chaves. Para isto é verificado qual chave deve ser acionada, informação recebida durante o sincronismo. Esta é ligada e o *flag* auxiliar que sinaliza que uma chave está ligada, *on*, é setado. Em seguida o *timer 0* é carregado com o valor correspondente à duração do pulso e é habilitado.

Novamente, o programa aguarda o *flag* que indica o final da temporização ser setado. Em seguida, este *flag* é limpo e a chave será desligada, reiniciando novo ciclo de programa, como mostra a Figura 3. 9.

### 3.4 Construção do protótipo

Partindo das seguintes especificações do retificador: valor de pico da tensão de entrada:

$V_p$ ; potência de saída:  $P_o$  e rendimento estimado do conversor:  $\eta$ , o projeto do retificador foi feito da seguinte forma:

1. Escolha do valor de  $\alpha$ , entre os valores de  $\alpha_{\min}$  e  $\alpha_{\max}$ . Deve-se escolher preferencialmente um valor elevado de  $\alpha$ , pois isto tende a manter a amplitude dos harmônicos abaixo dos limites, para toda a faixa de potência.
2. Através da equação (2.52) verifica-se qual é a tensão média de saída máxima ( $V_{O_{\max}}$ ), calculada para a potência nominal, desprezando as quedas de tensão ao longo do circuito.
3. Estabelecer uma tensão de trabalho menor que  $V_{O_{\max}}$  que considere as quedas de tensão estimadas para os indutores e diodos do circuito. Este é o valor que será colocado no programa de controle ( $V_{\text{ref}}$ )
4. Cálculo da indutância de entrada necessária para a potência de entrada  $P_{\text{in}}=P_o/\eta$ ;
5. Cálculo do capacitor de saída a partir dos valores de  $\alpha$  e  $L$ ;

O retificador foi calculado para uma tensão de fase de 127V, potência de saída de 9,6kW e rendimento de 97%, resultando numa potência de entrada de 9,9kW. O valor adotado para  $\alpha$  é 3,6.

Pelo modelamento matemático feito, para uma tensão de saída de 303V (valor máximo), a tensão em regime permanente no capacitor  $V_{C1}$  para o início de um semiciclo, ( $V_o-V_1$ ), será 52V. O valor da indutância para a potência desejada é  $L=4,2\text{mH}$ , conseqüentemente os capacitores de ressonância serão  $C=42,7\mu\text{F}$ . Estes são compostos de 10 capacitores ligados em paralelo. O uso de vários capacitores em paralelo permite reduzir a resistência série equivalente, minimizando as perdas nestes componentes.

O capacitor de saída  $C_3$  consiste de 8 capacitores ligados em paralelo de  $100\mu\text{F} / 400\text{V}$  resultando numa capacitância equivalente de  $800\mu\text{F}$ . A capacitância de saída pode ser calculada

em função da ondulação de tensão admissível, como é normalmente feito no projeto de retificadores. No presente circuito, quando se tem o funcionamento do circuito auxiliar, a ondulação será reduzida em relação a este valor.

Com este valor de potência, a corrente eficaz de entrada esperada é de 25A. A ponte retificadora trifásica utilizada é Semikron SKD 50/12 com capacidade de corrente de 50A.

Pelas chaves auxiliares Sa, Sb e Sc espera-se que passe uma corrente eficaz de 3,4A, com pico de 22,2A. São compostas de ponte retificadora monofásica Semikron SKB 15/04 com capacidade de corrente de 15A e IGBT IRG4PC50UD, com capacidade de corrente de 27A, disponíveis no laboratório.

### 3.5 Resultados Experimentais

Inicialmente foi ligado o retificador sem a ação das chaves. A Figura 3. 10 mostra a corrente de entrada do retificador nesta condição.

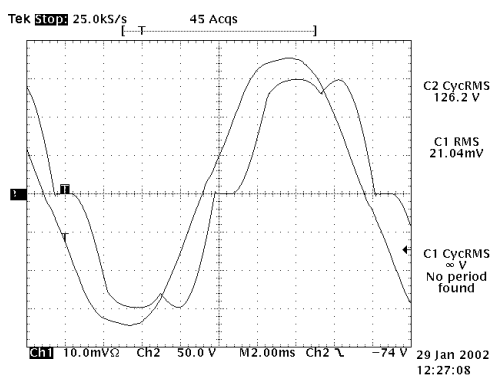


Figura 3. 10 - Tensão de entrada (50V/div.) e corrente (10A/div.) com filtro passivo.

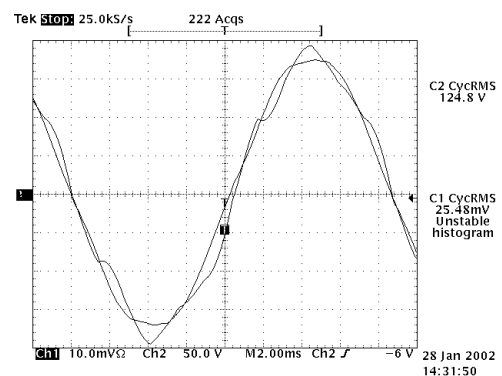


Figura 3. 11 - Tensão de entrada (50V/div.) e corrente (10A/div.) com as chaves auxiliares

A tensão de saída obtida é de 248V e o fator de potência é 0,91. A potência de entrada é de 7,3kW e a de saída é de 7,1kW. O rendimento nesta condição é de 97%.

As formas de onda obtidas para o retificador com o chaveamento estão na Figura 3. 11.

O fator de potência obtido é praticamente unitário e o rendimento deste retificador é de 96%. O conteúdo harmônico está na Figura 3. 12. O componente que mais se aproxima do limite da IEC 61000-3-4 é o de 5ª ordem. Os componentes de maior ordem não ultrapassam o limite de 0,6% da fundamental, portanto estão dentro dos limites da IEC 61000-3-4. A tensão de saída é 292V, 3,6% abaixo do valor máximo calculado.

Tabela 3. 1 - Conteúdo harmônico da corrente de entrada obtido no protótipo

Ordem	Conteúdo harmônico (A)	Limite da Norma (A)
3°	0,15	5,46
5°	2,03	2,71
7°	0,43	1,82
9°	0,01	0,96
11°	0,33	0,78
13°	0,27	0,5
15°	0	0,17
17°	0,08	0,3

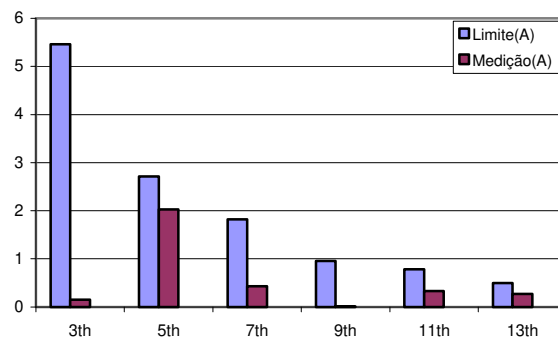


Figura 3. 12 - Conteúdo harmônico da corrente de entrada do protótipo na potência nominal.

A diferença entre o valor esperado e o obtido deve-se ao fato do modelamento matemático não ter considerado as quedas de tensão sobre a ponte retificadora nem sobre os indutores de entrada. Estes foram medidos em laboratório e apresentam uma resistência de 80mΩ cada, enquanto a queda nos diodos é de cerca de 2V. Tais quedas de tensão fazem com que, mesmo antes de ser atingida a potência nominal, a largura do pulso já seja máxima, não havendo mais capacidade de regulação da tensão de saída.

Algum aumento na tensão de saída poderia ser obtido com o aumento no valor de  $\alpha$  (reduzindo a capacitância). Neste caso, o aumento obtido seria muito pequeno (em torno de 1V, segundo resultados experimentais), pois o valor do parâmetro  $\alpha$  já está próximo do limite.

Do ponto de vista de regulação da tensão de saída na potência nominal, o procedimento mais adequado parece ser o de dimensionar o conversor supondo uma redução na tensão de saída,



com valor similar àquele que ocorre devido às quedas de tensão nos indutores e no retificador.

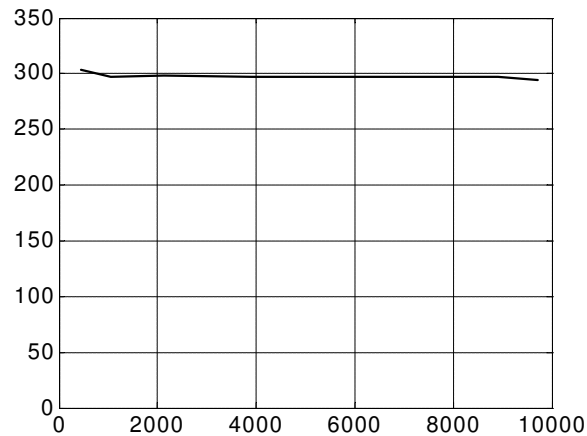


Figura 3. 13 - Regulação da tensão de saída p/ 297V

O gráfico de regulação de tensão para um ajuste de 297V está na Figura 3. 13. Pode-se observar que para cargas médias e altas, o retificador não apresenta dificuldades em manter a tensão de saída constante. À medida que diminuí-se a carga para valores abaixo de 1kW a tensão de saída tende a subir, pois o tempo que as chaves permanecem fechadas se anula e o circuito perde sua capacidade de regulação. Para uma carga nula, esta tensão tende ao valor de pico da tensão de linha, ou seja, 311V. Quando se atinge a máxima largura de pulso do comando em potência elevada, o sistema não mais consegue manter a regulação. De acordo com a Figura 3. 13, na faixa de 10% a 100% da potência nominal a regulação é de 0,8%.

Foram feitas variações na carga para observar o comportamento do controle. O *PI* implementado apresenta os seguintes valores:  $K_p = 0,375$  e  $T_i = 1,388ms$  que foram ajustados empiricamente, pois não foi objetivo deste trabalho o desenvolvimento de um modelamento dinâmico do conversor, o que permitiria estabelecer um método de projeto do sistema de controle.

Na Figura 3. 14 uma variação de carga de 930W para 1830W. Pode-se observar uma rápida variação na corrente de entrada. A tensão de saída sofre um pequeno decréscimo e retorna para seu valor nominal, próximo de 300V. O sinal de controle do regulador *PI* atinge seu novo valor de regime em 150ms.

Na Figura 3. 15 tem-se a variação, de 1830W para 930W. Pode-se observar que a corrente de entrada varia de maneira um pouco mais lenta. A tensão de saída sofre um pequeno aumento e retorna para seu valor nominal, próximo de 300V. O sinal de controle do regulador *PI* atinge seu novo valor de regime em 100ms.

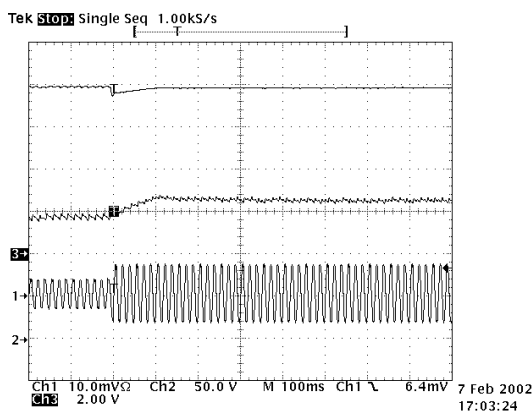


Figura 3. 14 - Tensão de saída (100V/div), tensão de controle do PI (5V/div) e corrente de entrada (20A/div), tempo (100ms/div)

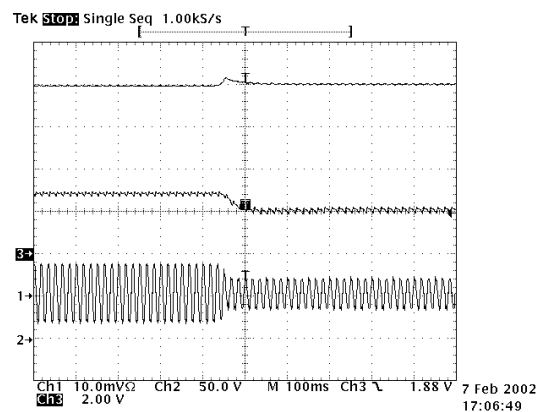


Figura 3. 15 - Tensão de saída (100V/div), tensão de controle do PI (5V/div) e corrente de entrada (20A/div), tempo (100ms/div)

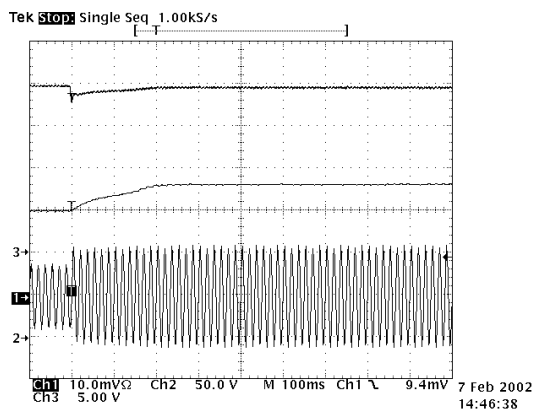


Figura 3. 16 - Tensão de saída (100V/div), tensão de controle do PI (5V/div) e corrente de entrada (20A/div), tempo (100ms/div)

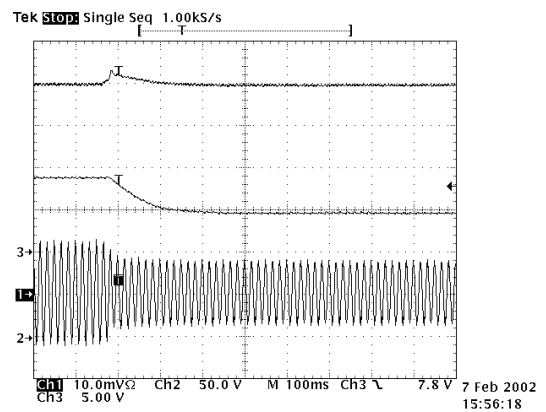


Figura 3. 17 - Tensão de saída (100V/div), tensão de controle do PI (5V/div) e corrente de entrada (20A/div), tempo (100ms/div)

A Figura 3.16 mostra uma variação de carga de 3,7kW para 5,8kW. Pode-se observar uma rápida variação na corrente de entrada. A tensão de saída sofre um decréscimo e retorna para seu valor nominal, próximo de 300V. O sinal de controle do regulador *PI* atinge seu novo valor de regime em 200ms.

Na Figura 3.17, tem-se a variação, de 5,8kW para 3,7kW. A tensão de saída sofre um aumento e retorna para seu valor nominal, próximo de 300V. O sinal de controle do regulador *PI* atinge seu novo valor de regime em 200ms.

Foram feitos ensaios para diferentes níveis de potência para verificação do conteúdo harmônico da corrente de entrada, conforme determina a IEC 61000-3-4. A menor carga alimentada pelo retificador foi de 930W.

Na Tabela 3. 2 pode-se observar o conteúdo harmônico da corrente de entrada para diferentes níveis de potência. Em alguns ensaios os harmônicos de ordem 7<sup>o</sup> e 11<sup>o</sup> aproximam-se dos limites da IEC 61000-3-4. Os harmônicos homopolares 15<sup>o</sup>, 21<sup>o</sup>, 27<sup>o</sup>, 33<sup>o</sup>, 39<sup>o</sup> e acima não apresentam amplitudes significativas.

Tabela 3. 2 - Conteúdo harmônico da corrente de entrada para diferentes níveis de potência

Pi (W)	Corrente(A) para diversos níveis de potência						Limites IEC1000-3-4
	9828	8484	5820	3720	1830	930	
1	25,3	22,3	16,64	10,2	5	2,46	-
3	0,15	0,136	0,12	0,032	0,074	0,082	5,4648
5	2,03	1,51	0,444	0,728	0,678	0,578	2,7071
7	0,432	0,476	1,28	1,252	0,794	0,556	1,8216
9	0,01	0,014	0	0,032	0,024	0,018	0,9614
11	0,33	0,462	0,572	0,528	0,19	0,15	0,7843
13	0,276	0,278	0,204	0,204	0,256	0,196	0,506
17	0,084	0,062	0,156	0,316	0,12	0,084	0,3036
19	0	0,138	0,128	0,23	0,15	0,116	0,2783
23	0,062	0,102	0,016	0,032	0,116	0,046	0,2277
25	0,062	0,068	0,028	0,072	0,08	0,058	0,2024
29	0,022	0,046	0	0,026	0,094	0,032	0,1771
31	0	0,072	0	0,018	0,058	0,04	0,1771
35	0,014	0,036	0,04	0,046	0,048	0,032	0,1518
37	0,026	0,042	0,04	0,022	0,036	0,032	0,1518

Nas Figuras 3.18 a 3.23 pode-se observar a variação da corrente de entrada com o aumento da potência da carga alimentada pelo retificador.

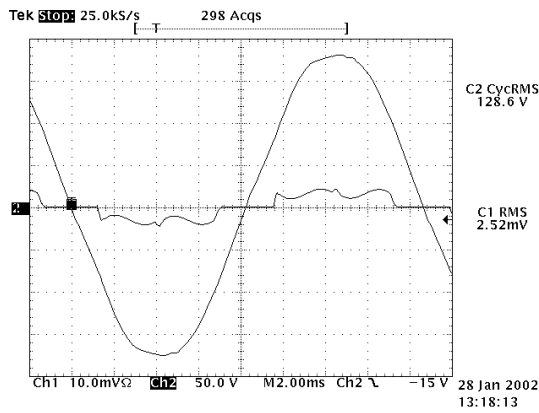


Figura 3. 18 Tensão de entrada (50V/div.) e corrente (10A/div.) para  $P_i=930W$

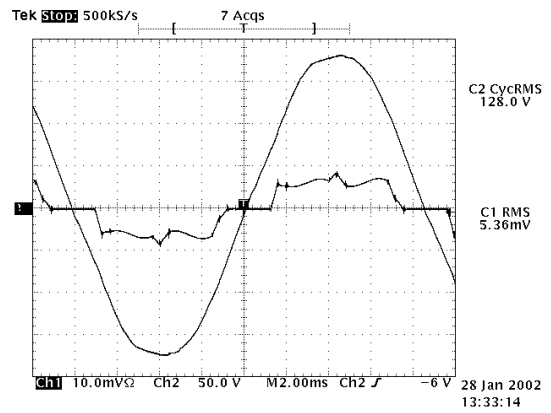


Figura 3. 19 Tensão de entrada (50V/div.) e corrente (10A/div.) para  $P_i=1830W$

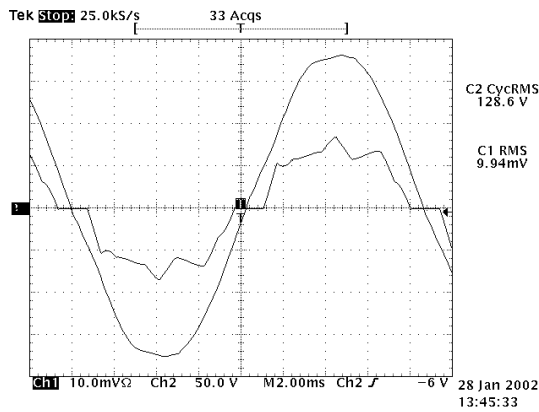


Figura 3. 20 Tensão de entrada (50V/div.) e corrente (10A/div.) para  $P_i=3720W$

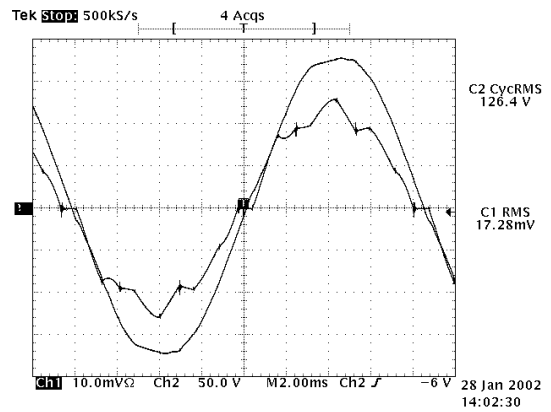


Figura 3. 21 Tensão de entrada (50V/div.) e corrente (10A/div.) para  $P_i=5820W$

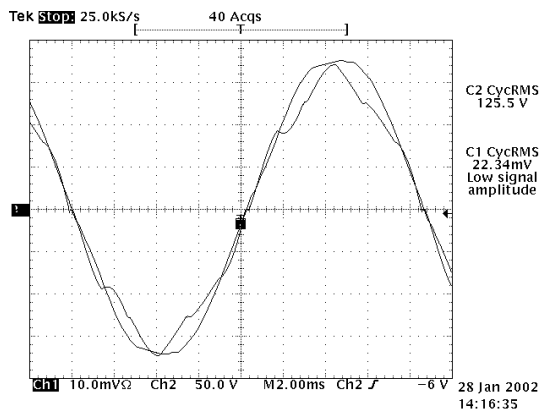


Figura 3. 22 Tensão de entrada (50V/div.) e corrente (10A/div.) para  $P_i=8484W$

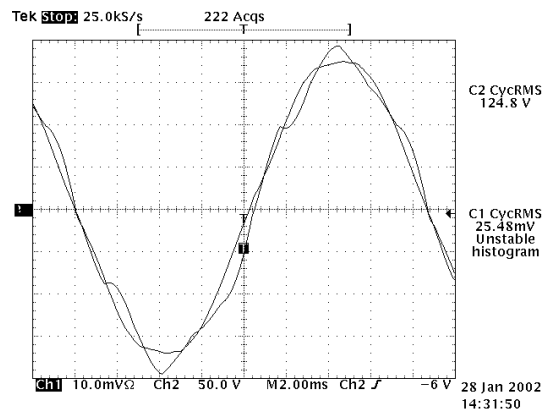


Figura 3. 23 Tensão de entrada (50V/div.) e corrente (10A/div.) para  $P_i=9828W$

Na Tabela 3. 3 pode-se observar a taxa de distorção harmônica da corrente de entrada, o fator de potência e o valor de  $\cos\phi_1$ , para diferentes níveis de potência.

Tabela 3. 3 – Distorção da corrente de entrada, cosseno  $\phi_1$  e fator de potência para diferentes níveis de potência

<b>P<sub>i</sub> (W)</b>	<b>I<sub>i</sub> (A<sub>RMS</sub>)</b>	<b>THD (%)</b>	<b>cos<math>\phi_1</math></b>	<b>FP</b>
<b>930</b>	2,67	46,2	0,99	0,88
<b>1830</b>	4,97	30,6	0,99	0,94
<b>3720</b>	9,77	17,1	0,99	0,98
<b>5820</b>	15,0	10,8	1,00	0,99
<b>8400</b>	22,0	8,3	1,00	0,99
<b>9600</b>	25,2	8,6	1,00	0,99

Pode-se observar que o valor do cosseno  $\phi_1$  é sempre próximo de um, pois a estratégia de controle adotada faz com que a componente fundamental da corrente de entrada esteja praticamente em fase com a tensão.

Para valores leves de carga, o retificador apresenta valores mais elevados da taxa de distorção harmônica da corrente, THD. Porém com o aumento da carga a THD tende a cair.

O fator de potência observado apresenta bons valores para potências elevadas, próximo de 0,99. Para uma carga de aproximadamente 10% da potência nominal, seu valor é 0,88.

À medida que varia-se a potência de saída, o controle varia o atraso no instante de ligamento das chaves auxiliares e o tempo que estas permanecem fechadas. Conseqüentemente os valores máximos e mínimos de tensão observados nos capacitores de ressonância também variam.

Nas Figura 3. 24 e Figura 3. 25, tem-se as formas de onda da tensão de saída e nos capacitores de ressonância para carga nominal e para carga leve. Pode-se observar que no valor nominal de potência tem-se a máxima excursão da tensão sobre o capacitor nos instantes de ressonância. A tensão, em regime permanente, no capacitor  $V_{C1}$  para o início de um semiciclo foi de 60V.

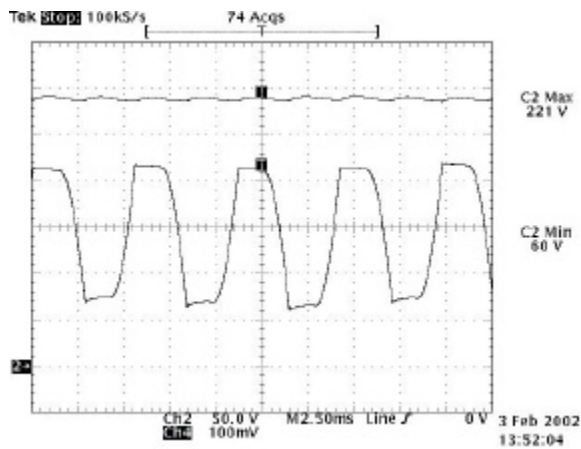


Figura 3. 24 - Tensão de saída e num capacitor  
(50V/div.) para potência nominal

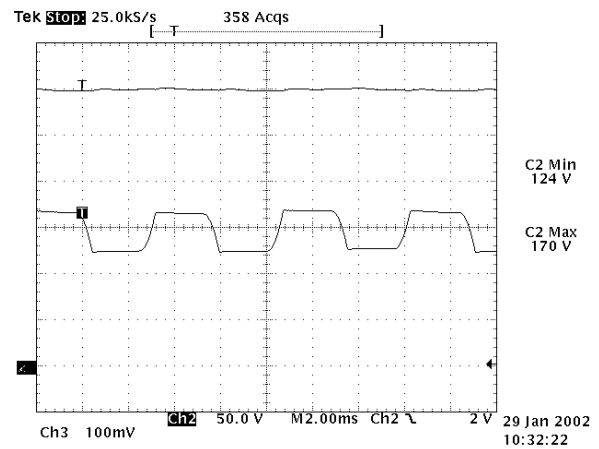


Figura 3. 25 - Tensão de saída e num capacitor  
(50V/div.) para carga de 4,1kW

Alimentando o retificador trifásico através da fonte de alimentação programável de 4,5kVA, foi possível observar o comportamento do conversor mediante alterações bruscas na tensão de alimentação ( $127V \pm 5\%$ ).

A Figura 3. 26 apresenta a resposta do controlador *PI*, o comportamento da corrente de entrada e eventuais variações da tensão de saída para um degrau de +5% na tensão de alimentação. Pode-se observar que a corrente de entrada oscila um pouco, mas acomoda-se. Da mesma maneira a tensão de saída sofre pequenas flutuações. O tempo de resposta é de 180ms, aproximadamente.

A Figura 3. 27 corresponde a degrau de -5% na tensão de alimentação. Observa-se novamente uma pequena oscilação da corrente de entrada no instante da variação da alimentação. A tensão de saída tende a cair, mas volta ao seu valor de regime, próximo de 300V. O controlador neste caso apresenta um tempo de resposta lento, 300ms para encontrar seu novo valor de regime.

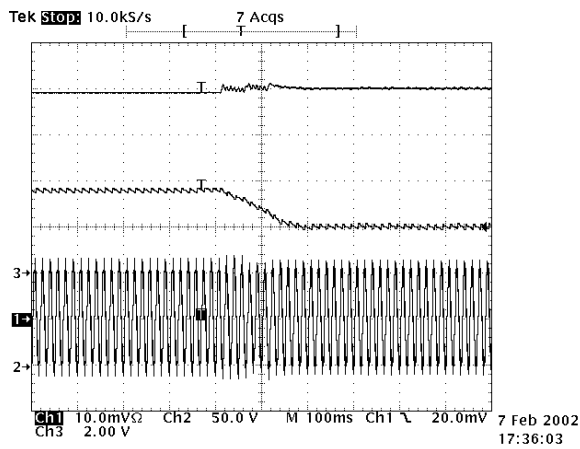


Figura 3. 26 - Corrente de entrada (10A/div), Tensão de saída (100V/div) e tensão de controle do PI (2V/div), tempo (100ms/div)

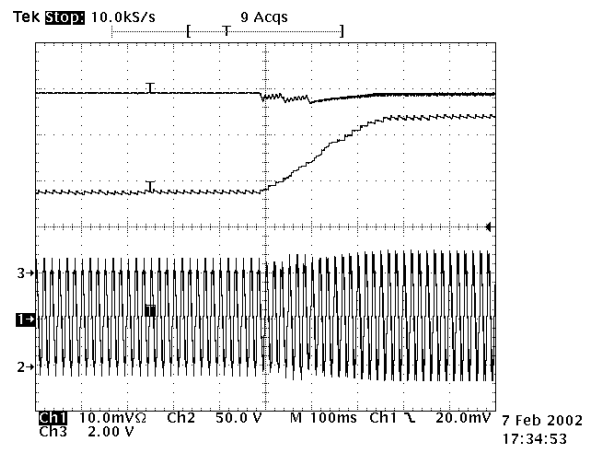


Figura 3. 27 - Corrente de entrada (10A/div), Tensão de saída (100V/div) e tensão de controle do PI (2V/div), tempo (100ms/div)

### 3.6 Considerações finais

Neste capítulo foram apresentadas as estruturas do controle: *hardware* e *software*, incluindo os diagramas de bloco do programa para melhor compreensão.

Foi construído um protótipo com as especificações apresentadas.

Os resultados obtidos, incluindo as formas de onda foram apresentados.

Não foi objetivo deste trabalho a otimização da estratégia de controle. A melhoria na resposta dinâmica levaria à redução dos transitórios, e poderá ser desenvolvida no prosseguimento desta pesquisa.

# Capítulo 4

## Conclusão

As soluções passivas para correção do fator de potência apresentam características positivas como a não presença de elementos ativos, que garantem sua robustez, alta confiabilidade, insensibilidade a surtos, operação silenciosa. No entanto também apresentam inúmeras desvantagens que limitam sua aplicação, como resposta dinâmica pobre, são pesados e volumosos, não possibilitam regulação de tensão, afetam as formas de onda na frequência fundamental e seu correto dimensionamento não é simples.

As soluções ativas são mais vantajosas, sendo as topologias com chaveamento em alta frequência as mais utilizadas, pois levam a uma drástica redução nos valores dos elementos passivos (indutores e capacitores) utilizados.

As topologias com chaveamento em baixa frequência apresentam uma redução nas perdas por chaveamento e produzem menos interferências eletromagnéticas. Embora os elementos magnéticos sejam normalmente maiores dos que os usados nos retificadores com comutação em



alta frequência, é possível que o volume total do retificador seja menor, pela redução de filtros de IEM e pela minimização dos dissipadores de calor.

A topologia proposta apresenta boas características para compensar distorções na corrente produzidas por pontes retificadoras a diodos com filtro capacitivo e apresenta vantagens em relação às demais alternativas apontadas na bibliografia. O capacitor de saída,  $C_O$ , em relação ao conversor Curi apresenta, para um mesmo *ripple* de saída, metade do valor da capacitância.

Outro aspecto refere-se à aplicação de uma carga que absorva corrente pulsada. No conversor Curi esta corrente circularia pelos dois capacitores, enquanto na topologia proposta ocorre um desacoplamento dos estágios de entrada e saída, o que colabora para evitar que a IEM se propague da carga (supondo-a comutada em alta frequência) para a rede.

O uso de baixa frequência de comutação minimiza as perdas, melhorando o rendimento. Os componentes harmônicos de correntes resultantes estão abaixo dos limites especificados no relatório técnico IEC 61000-3-4. Os valores dos elementos magnéticos são reduzidos, quando comparados com soluções puramente passivas, para o atendimento dos mesmos limites.

Pelos resultados gerais obtidos pode-se concluir que a topologia proposta permite adequar os retificadores trifásicos às limitações de distorções harmônicas da corrente estabelecidas por organismos internacionais.

A possibilidade de inclusão do circuito auxiliar em retificadores já existentes não exige a substituição do conversor CA-CC, como seria necessário com o uso de conversores PWM.

Além da melhoria na forma de onda da corrente, o circuito auxiliar permite uma elevação na tensão de saída e sua regulação.

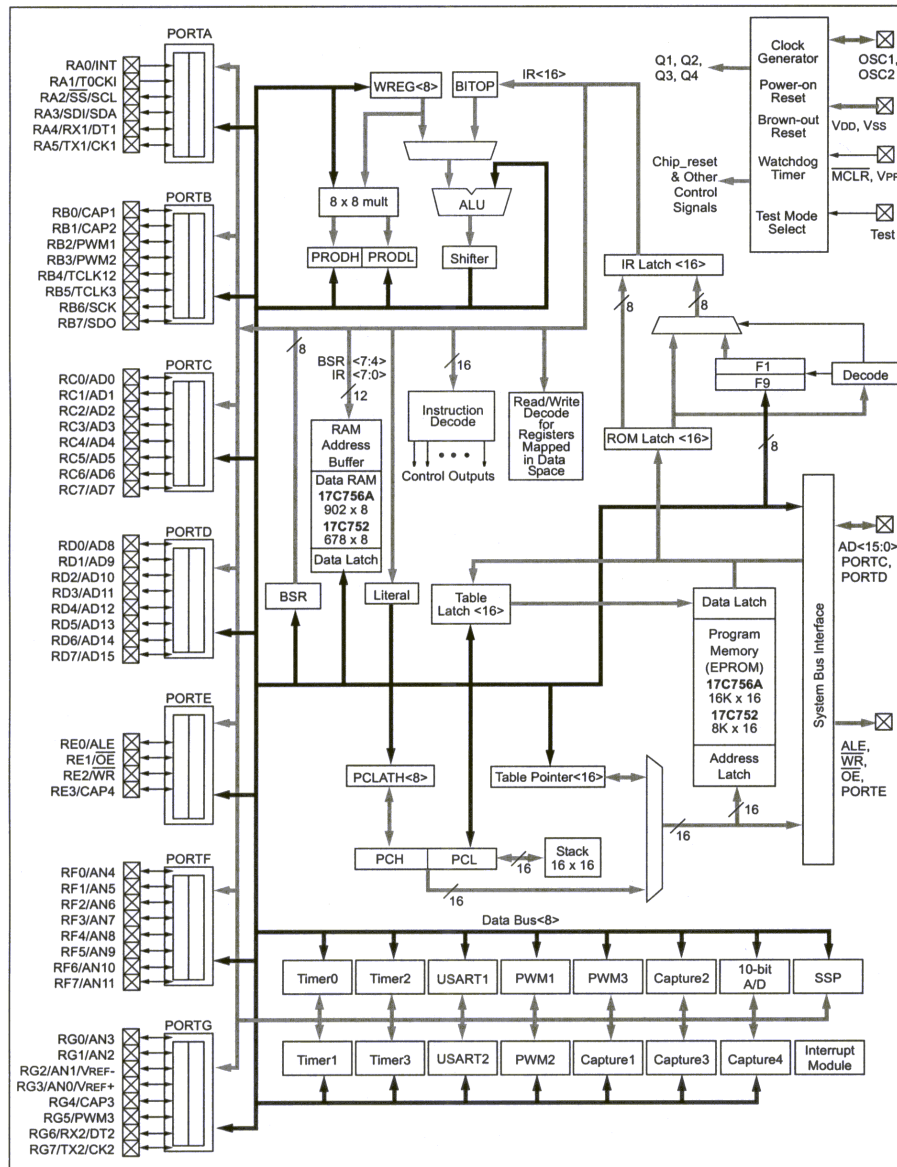
O desenvolvimento matemático feito é compatível com o resultado obtido através de simulações e resultados experimentais.

A metodologia de dimensionamento mostrou-se adequada, pois os resultados experimentais obtidos no protótipo estão bem próximos dos resultados de simulação.

Observando o conteúdo harmônico do protótipo pode-se observar que os dados estão abaixo dos limites da IEC 61000-3-4. A diferença entre os valores de simulação e do protótipo ocorre, pois o protótipo está sendo alimentado com a tensão da rede, que já contém distorções. Essa é a razão da presença de harmônicos homopolares no protótipo, uma vez que o circuito deste retificador não gera harmônico múltiplo de três.

Não foi objetivo deste trabalho a otimização da estratégia de controle. A melhoria na resposta dinâmica levaria à redução dos transitórios, e poderá ser desenvolvida no prosseguimento desta pesquisa.

# Anexo I



Anexo 1 – Diagrama de blocos do PIC 17c756a.

# Apêndice I

## IEC 61000-3-2

Este conjunto de recomendações, publicado em 1995 e atualizado em 2000 [7], pode ser aplicado a qualquer equipamento elétrico ou eletrônico, conectado na rede pública de alimentação, cuja corrente de entrada seja menor que 16A.

Sua tensão de alimentação pode ser 220/380V, 230/400V ou 240/415V. Para tensão de alimentação fase-neutro menor que 220V, os limites não foram estabelecidos. A frequência nominal da rede pode ser 50Hz ou 60Hz.

No item 5 da referida norma os equipamentos são classificados em 4 classes:

*Classe A:* equipamentos com alimentação trifásica equilibrada, eletrodomésticos (exceto os identificados como classe D), ferramentas não portáteis, reguladores de intensidade (*dimmer*) para lâmpadas incandescentes, equipamentos de áudio e todos os demais não incluídos nas classes seguintes.

*Classe B:* ferramentas portáteis.

*Classe C:* dispositivos de iluminação (*lighting*).

*Classe D:* televisões, computadores pessoais e monitores de vídeo, com consumo menor que 600W.

As tabelas 1 a 3 indicam os valores máximos para os harmônicos de corrente, na corrente de linha e não no neutro, com os equipamentos operando em regime permanente. Para

equipamentos com ciclos, este deve ser programado para produzir a máxima corrente harmônica total (*THC*) sob condições normais de operação.

Define-se corrente harmônica total *THC*, como a seguinte somatória:

$$THC = \sqrt{\sum_2^{40} I_n^2}$$

Para o regime transitório, não serão considerados os harmônicos num intervalo de 10s após a comutação, na partida ou desligamento de um equipamento, de maneira manual ou automática. O equipamento sob testes não deve permanecer em *stand-by* por mais de 10% do período de observação.

As correntes com valor inferior a 0,6% da corrente de entrada (medida dentro das condições de ensaio), ou inferiores a 5mA não serão consideradas.

Para os equipamentos da Classe A, os harmônicos da corrente de entrada não devem exceder os valores dados na Tabela I. 1.

Tabela I. 1 - Limites individuais de componentes harmônicos de corrente para a classe A

<b>Componente Harmônico n</b>	<b>Classe A Máxima corrente (A)</b>	<b>Componente Harmônico n</b>	<b>Classe A Máxima corrente (A)</b>
<b>3</b>	2,30	<b>2</b>	1,08
<b>5</b>	1,14	<b>4</b>	0,43
<b>7</b>	0,77	<b>6</b>	0,3
<b>9</b>	0,40	<b>8 ≤ n ≤ 14</b>	$0,23 \frac{8}{n}$
<b>11</b>	0,33		
<b>13</b>	0,21		
<b>15 ≤ n ≤ 39</b>	$0,15 \frac{15}{n}$		

Para os equipamentos da Classe B, os harmônicos da corrente de entrada não devem exceder os valores dados na Tabela I. 1, multiplicados por um fator de 1,5.

Para os equipamentos da Classe C com potência de entrada maior que 25W, os harmônicos da corrente de entrada não devem exceder os valores dados na Tabela I. 2. Estes podem ser calculados utilizando a corrente fundamental e o fator de potência especificado pelo fabricante.

Para os equipamentos da Classe C com potência de entrada menor ou igual a 25W os harmônicos da corrente de entrada não devem exceder os valores dados na Tabela I. 2, coluna 2.

Tabela I. 2 - Limites individuais de harmônicos de corrente para a classe C

<b>Componente Harmônico n</b>	<b>Classe C (&gt;25W) (% da fundamental)</b>
<b>2</b>	2
<b>3</b>	30*FP
<b>5</b>	10
<b>7</b>	7
<b>9</b>	5
<b>11≤n≤39</b>	3

Onde FP=fator de potência

Para os equipamentos da Classe D, os harmônicos da corrente de entrada não devem exceder os valores dados na Tabela I. 3

Tabela I. 3 - Limites individuais de componentes harmônicos para a classe D

<b>Componente Harmônico n</b>	<b>Classe D (mA/W)</b>	<b>Classe D (A)</b>
<b>3</b>	3,4	2,30
<b>5</b>	1,9	1,14
<b>7</b>	1,0	0,77
<b>9</b>	0,5	0,40
<b>11</b>	0,35	0,33
<b>13</b>	0,296	0,21
<b>13≤n≤39</b>	$3,85/n$	$2,25/n$

## Apêndice II

### IEC 61000-3-4

Este relatório técnico pode ser aplicado a qualquer equipamento elétrico ou eletrônico, cuja corrente de entrada seja maior que 16A. Sua tensão de alimentação deve ser menor que 240V para equipamentos monofásicos ou menor que 600V para equipamentos trifásicos. A frequência nominal da rede pode ser 50Hz ou 60Hz.

No item 5.1 do referido relatório são apresentados os limites para distorção harmônica em equipamentos cuja potência aparente seja menor ou igual a trinta e três vezes a potência de curto-circuito da instalação.

Tabela II. 1 - Limites individuais de harmônicos de corrente em % da fundamental, item 5.1

Componente Harmônico n	Harmônico Admissível $I_n/I_1$ %	Componente Harmônico n	Harmônico Admissível $I_n/I_1$ %
3	21,6	21	$\leq 0,6$
5	10,7	23	0,9
7	7,2	25	0,8
9	3,8	27	$\leq 0,6$
11	3,1	29	0,7
13	2	31	0,7
15	0,7	$\geq 33$	$\leq 0,6$
17	1,2		
19	1,1	Sempre	$\leq 8/n$ ou $\leq 0,6$

Define-se potência de curto-circuito ( $R_{scc}$ ) como a relação entre a tensão nominal ao quadrado e a impedância de curto-circuito. A Tabela II. 1 apresenta os limites individuais de corrente para cada harmônico. Estes estão normalizados em relação à fundamental.

Se o equipamento a ser analisado exceder os limites desta primeira tabela, outros limites podem ser aplicados, de acordo com o item 5.2. Se este for monofásico ou trifásico desbalanceado, pode-se utilizar os limites da Tabela II. 2.

Podemos observar na referida tabela que, quanto maiores são os valores de potência de curto-circuito, maiores são os limites de distorção tolerados.

Tabela II. 2 - Limites individuais de harmônicos de corrente em % da fundamental, item 5.2

Mínimo $R_{scc}$	Fator de distorção harmônica admissível %		Limites individuais de harmônico admissível $I_n/I_1$ %					
	THD	PWHD	$I_3$	$I_5$	$I_7$	$I_9$	$I_{11}$	$I_{13}$
<b>66</b>	25	25	23	11	8	6	5	4
<b>120</b>	29	29	25	12	10	7	6	5
<b>175</b>	33	33	29	14	11	8	7	6
<b>250</b>	39	39	34	18	12	10	8	7
<b>350</b>	46	46	40	24	15	12	9	8
<b>450</b>	51	51	40	30	20	14	12	10
<b>600</b>	57	57	40	30	20	14	12	10

Neste caso, algumas recomendações devem ser seguidas. O valor relativo de cada harmônico não deve exceder o limite de  $16/n$  %. Para valores intermediários de potência de curto-circuito, pode-se aplicar interpolação linear para obter os limites de distorção. No caso de equipamentos trifásicos desbalanceados, a corrente de cada uma das fases deve estar dentro destes limites.

Caso o equipamento seja trifásico equilibrado pode-se utilizar a Tabela II. 3.

Como para a Tabela II. 2, algumas recomendações também devem ser seguidas. O valor relativo de cada harmônico não deve exceder o limite de  $16/n$  %. Para valores intermediários de potência de curto-circuito, pode-se aplicar interpolação linear para obter os limites de distorção.



Tabela II. 3 - Limites individuais de harmônicos de corrente para equipamentos trifásicos em % da fundamental, item 5.2

Mínimo $R_{scc}$	Fator de distorção harmônica admissível %		Limites individuais de harmônico admissível $I_n/I_1$ %			
	THD	PWHD	$I_5$	$I_7$	$I_{11}$	$I_{13}$
<b>66</b>	16	25	14	11	10	8
<b>120</b>	18	29	16	12	11	8
<b>175</b>	25	33	20	14	12	8
<b>250</b>	35	39	30	18	13	8
<b>350</b>	48	46	40	25	15	10
<b>450</b>	58	51	50	35	20	15
<b>600</b>	70	57	60	40	25	18

Os limites utilizados neste trabalho são os mais rígidos, apresentados na primeira tabela.

---

## Referências Bibliográficas

- [1] T. Tanaka, N. Koshio, H. Akagi, A. Nabae: "Reducing Supply Current Harmonics". IEEE Industry Applications Magazine, pp. 31-37, Sep./Oct. 1998.
- [2] International Electrotechnical Commission: 61000-3-2 – "Limits for Harmonic Currents Emission (Equipment input current up to and including 16A per fase)", first edition, 1995.
- [3] International Electrotechnical Commission: 61000-3-4 – "Limitation of emission of harmonic currents in low-voltage power supply systems for equipment with rated current greater than 16A", first edition, 1998.
- [4] E. L. Owen, "A History of Harmonics in Power Systems" IEEE Industry Applications Magazine, pp: 6-12, Jan./Feb. 1998.
- [5] E. L. M. Mehl and I. Barbi, "An Improved High Power Factor and Low Cost Three-Phase Rectifier", IEEE Applied Power Electronics Conference (APEC'95) Proceedings, pp. 1-7, March 1995.
- [6] M. M. Jovanovic and D. E. Crow, "Merits and Limitations of Full-Bridge Rectifier with LC Filter in Meeting IEC 1000-3-2 Harmonic-Limit Specifications", IEEE Applied Power Electronics Conference (APEC'96) Proceedings pp. 354-360.
- [7] Final Draft prA14, International Electrotechnical Commission: 61000-3-2 – "Limits for Harmonic Currents Emission (Equipment input current up to and including 16A per fase)", march 2000.

- 
- [8] L. Rosseto, G. Spiazzi and P. Tenti: "Boost PFC with 100 Hz Switching Frequency Providing Output Voltage Stabilization and Compliance with EMC Standards". IEEE Industry Applications Society, (IAS'98).
- [9] J. A. Pomilio, G. Spiazzi: "A Double Line Frequency Commutated Rectifier Complying with IEC 61000-3-2 Standards". IEEE Applied Power Electronics Conference (APEC'99) Proceedings pp. 349-355, March 1999.
- [10] R. Gohr, A. J. Perin: "Three Phase Rectifier Filters Analysis". Brazilian Power Electronics Conference (COBEP'91) Proceedings pp. 281-286, Dec 1991.
- [11] I. Yamamoto, K. Ohtsuka, K. Matsui and Y. Yao "A Novel Three-Phase Diode Rectifier with LC Resonance in Commercial Frequency", IEEE Industrial Electronics Conference (IECON'01), CD-ROM.
- [12] J. A. Pomilio, G. Spiazzi: "High-Precision Current Source Using Low-Loss, Single-Switch, Three-Phase AC/DC Converter". IEEE Transactions on Power Electronics, vol 11, n. 4, July. 1996.
- [13] J. A. Pomilio, L. Rosseto, P. Tenti and P. Tomasin: "Performance Improvement of Soft-Switched PWM Rectifiers with Inductive Load". IEEE Transactions on Power Electronics, vol 12, n. 1, Jan. 1997.
- [14] I. Rastogi, R. Naik, N. Mohan, "Optimization of a Novel DC-Link Current Modulated Interface with 3-Phase Utility Systems to Minimize Line Current Harmonics," IEEE Power Electronics Specialists Conference (PESC'92), Proceedings pp. 162-167.
- [15] N. Mohan, "A Novel Approach to Minimize Line-Current Harmonics in Interfacing Renewable Energy Sources with 3-Phase Utility Systems," IEEE Applied Power Electronics Conference (APEC'92), Proceedings pp. 852-858, Boston, 1992.

- [16] R. Naik, M. Rastogi, N. Mohan, "Third-Harmonic Modulated Power Electronics Interface with Three-Phase Utility to Provide a Regulated DC Output and to Minimize Line-Current Harmonics", IEEE Transactions on Industry Applications, Vol.31, No.3, May-June, 1995, pp.598-601.
- [17] P. Pejovic, Z. Janda, "Optimal Current Programing in Three-Phase High-Power-Factor Rectifier Based on Two Boost Converters," IEEE Transactions on Power Electronics, Vol.13, NO.6, Nov., 1998, pp.1152-1163.
- [18] S. Hansen, P. N. Enjeti, J-H. Hahn, F. Blaabjerg, "An Integrated Single-Switch Approach to Improve Harmonic Performance of Standard PWM Adjustable-Speed Drives", IEEE Transactions on Industry Applications, Vol. 36, NO.4, July/August, 2000, pp. 1189-1196.
- [19] G. Kamath, B. Runyan and R. Wood "A Compact Autotransformer based 12-Pulse Rectifier Circuit" ", IEEE Industrial Electronics Conference (IECON'01), CD-ROM.
- [20] I. Barbi, J. C. Fagundes and C. M T. Cruz: "A Low Cost High Power Factor Three-Phase Diode Rectifier with Capacitive Load". IEEE Applied Power Electronics Conference (APEC'94) Proceedings pp. 731-737, March 1994.
- [21] J. A. G. Marafao, J. A. Pomilio, G. Spiazzi "Improved Three-Phase High-Quality Rectifier with Line-Commutated Switches", IEEE Power Electronics Specialists Conference (PESC'01), CD-ROM.
- [22] J. A. G. Marafão, J. A. Pomilio, G. Spiazzi "A High-Quality Three-Phase Rectifier complying with IEC 61000-3-4 Standards", Brazilian Power Electronics Conference (COBEP'2001), CD-ROM.
- [23] J. A. Pomílio, G. Spiazzi, S. Buso. "Comparison among High-Frequency and Line-Frequency Commutated Rectifiers Complying with IEC 61000-3-2 Standards", IEEE Industry Applications Society Annual Meeting (IAS'2000), Proceedings pp. 2218-2223.

- [24] Cadence Design Systems, <http://pcb.cadence.com/>
- [25] Matlab, <http://www.mathworks.com/>
- [26] Microchip Technology Inc., <http://www.microchip.com/>
- [27] Texas Instruments, <http://www.ti.com/>
- [28] International rectifier, <http://www.internationalrectifier.com/>
- [29] Semikron International, <http://www.semikron.com/>